TLIN821-Q1 車載対応、インヒビットとウェーク機能搭載、故障保護機能搭載 LIN トランシーバ

1 特長

- 車載アプリケーション向けに AEC-Q100 認定済み
- LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、ISO 17987-4 電気的物理層 (EPL) 仕様に準拠
- SAE J2602-1 に準拠した車載用途向け LIN ネットワーク
- 機能安全対応
  - 機能安全システムの設計に役立つ資料を利用可能
- 広い入力動作電圧範囲:
  - V_{SUP} 範囲:5.5 V～28V
- 最高 20kbps の LIN 送信データ レート
- 最高 100kbps の LIN 受信データ レート
- 動作モード:通常、スタンバイ、スリープ
- ソース認識付きの低消費電力モードからのウェイクアップをサポート:
  - LIN バスからのリモート ウェイクアップ
  - WAKE ピンによるローカル ウェイクアップ
  - EN によるローカル ウェイクアップ
- 37kΩ の LIN プルアップ抵抗を内蔵
- INH ピンを使用してシステム レベルの電力を制御
- LIN バスと RXD 出力は電源オン / オフ時にグリッチフリーで動作
- 保護機能:
  - LIN バスの障害耐性:±40V
  - V_{SUP} の低電圧保護
  - TXD ドミナント状態タイムアウト、サーマル シャットダウン
  - 電源なしノードまたはグランド切断に対するシステム レベルのフェイルセーフ
- 接合部温度範囲:-40℃～150℃
- 8 ピン SOIC、向上された自動光学検査 (AOI) 機能を備えたリードレス VSON-8 パッケージ

2 アプリケーション

- ボディ エレクトロニクスおよび照明
- 車載用インフォテインメントおよびクラスタ
- HEV (ハイブリッド車) およびパワートレイン ™システム
- 産業用輸送

3 説明

TLIN821-Q1 は、ローカル相互接続ネットワーク (LIN) 物理層トランシーバです。LIN とは、車載用車内ネットワークをサポートする低速のユニバーサル非同期レシーバ トランスミッタ (UART) 通信プロトコルです。

TLIN821-Q1 のトランスミッタは最大 20kbps のデータ レートをサポートしています。本トランシーバは、TXD ピン経由で LIN バスの状態を制御し、オープン ドレインの RXD 出力ピンでバスの状態を報告します。このデバイスは、電磁放射 (EME) を低減するために電流制限付き波形整形ドライバを備えています。

TLIN821-Q1 は、広い入力電圧動作範囲の 12V アプリケーションに対応するように設計されています。このデバイスは低消費電力スリープ モードと、wake over LIN、WAKE ピン、EN ピンによる低消費電力モードからのウェークアップをサポートしています。このデバイスを使用すると、ノードに存在する可能性がある各種電源をデバイスの INH 出力ピンで選択的に有効にすることで、バッテリの消費電流をシステム レベルで低減できます。

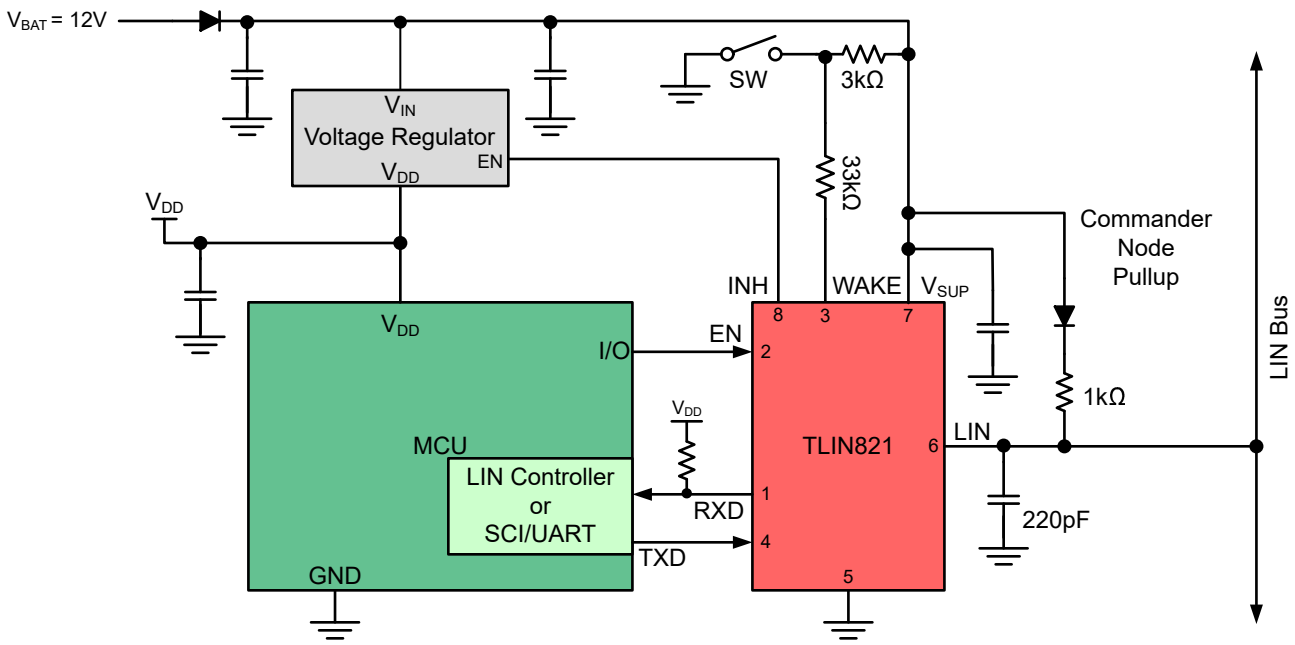
このデバイスには LIN レスポンダ ノード アプリケーション用の抵抗、ESD 保護、フォルト保護が内蔵されているため、アプリケーションの外付け部品数を減らせます。このデバイスでは、グランドのシフトまたは電源電圧の切断が原因で電流が LIN 経由で電源入力に逆流することはありません。

パッケージ情報

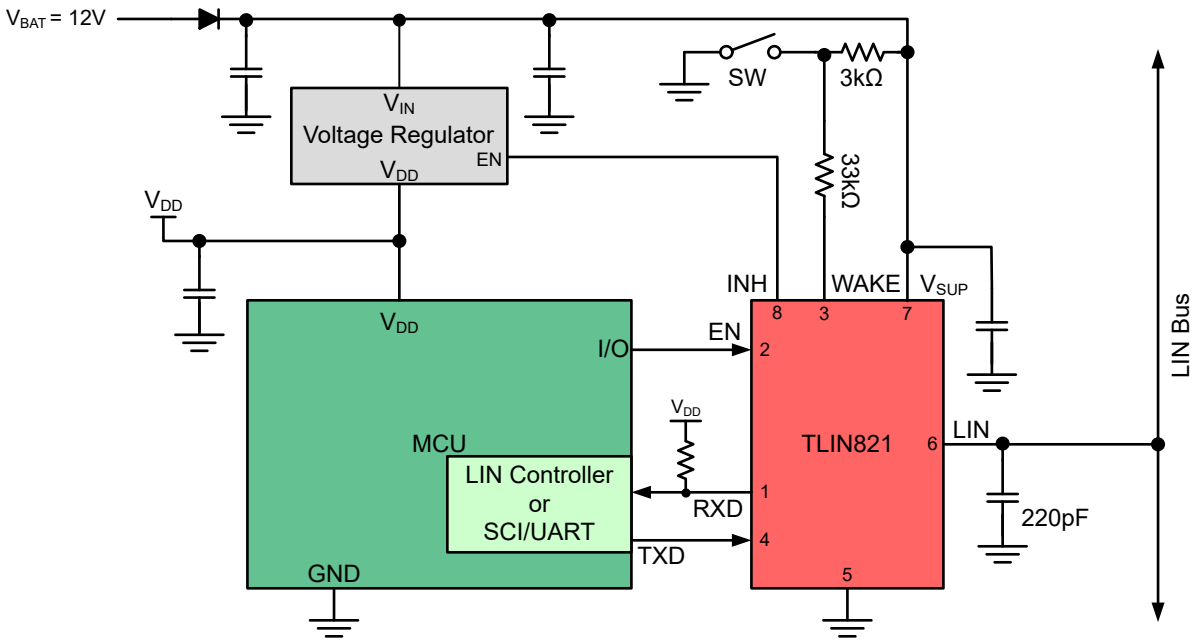
部品番号	パッケージ (1)	パッケージ サイズ(2)
TLIN821-Q1	SOIC (D、8)	4.9mm × 6mm
	VSON (DRB、8)	3mm × 3mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



コマンダ ノードの概略回路図



レスポンダ ノードの概略回路図

Copyright © 2026 Texas Instruments Incorporated

目次

1 特長 1
2 アプリケーション 1
3 説明 1
4 ピン構成および機能 4
5 仕様 5
5.1 絶対最大定格 5
5.2 ESD 定格 5
5.3 推奨動作条件 5
5.4 熱に関する情報 6
5.5 電源特性 6
5.6 電気的特性 6
5.7 AC スイッチング特性 9
5.8 代表的特性 11
6 パラメータ測定情報 12
7 詳細説明 15
7.1 概要 15
7.2 機能ブロック図 16
7.3 機能説明 16
7.4 デバイスの機能モード 20
8 アプリケーション情報に関する免責事項 24
8.1 使用上の注意 24
8.2 代表的なアプリケーション 24
8.3 電源に関する推奨事項 26
8.4 レイアウト 27
9 デバイスおよびドキュメントのサポート 29
9.1 ドキュメントのサポート 29
9.2 ドキュメントの更新通知を受け取る方法 29
9.3 サポート・リソース 29
9.4 商標 29
9.5 静電気放電に関する注意事項 29
9.6 用語集 29
10 改訂履歴 29
11 メカニカル、パッケージ、および注文情報 30

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

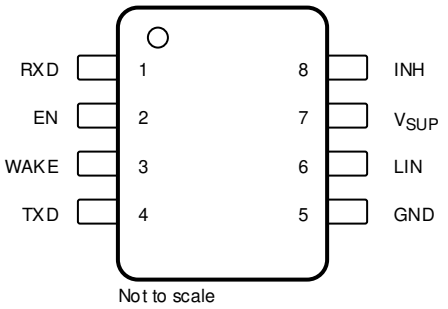


図 4-1. D パッケージ、8 ピン (SOIC) 上面図

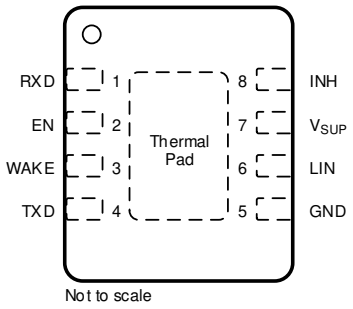


図 4-2. DRB パッケージ、8 ピン (VSON) 上面図

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
EN	2	デジタル	スリープ モード制御入力、内蔵プルダウン
GND	5	GND	グランド接続
INH	8	高電圧	システム電圧レギュレータと電源、高電圧を制御する禁止出力
LIN	6	バス IO	LIN バス入出力ライン
RXD	1	デジタル	LIN 受信データ出力、オープンドレイン
サーマル パッド	—		GND に電気的に接続し、熱解放のためにサーマル パッドをプリント基板 (PCB) のグランド プレーンに接続します
TXD	4	デジタル	LIN 送信データ入力、内部プルダウン - ローカル ウェークアップ イベント後にアクティブ "Low"
V_{SUP}	7	電源	バッテリからの高電圧供給
WAKE	3	高電圧	ローカル ウェークアップ入力、高電圧

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り (1)(2)

		最小値	最大値	単位
V_{SUP}	電源電圧範囲 (ISO 17987)	-0.3	40	V
V_{LIN}	LIN バス入力電圧 (ISO 17987)	-40	40	V
V_{WAKE}	WAKE ピンの入力電圧	-0.3	40 および $V_I \le V_{SUP}+0.3$	V
V_{INH}	INH ピン出力電圧	-0.3	40 および $V_O \le V_{SUP} + 0.3$	V
V_{LOGIC_INPUT}	ロジック入力電圧	-0.3	6	V
V_{LOGIC_OUTPUT}	論理出力電圧	-0.3	6	V
I_O	デジタルピン出力電流		8	mA
$I_{O(INH)}$	禁止出力電流		6	mA
$I_{O(WAKE)}$	グランド シフトが原因の WAKE 出力電流 $V_{WAKE} \le (V_{GND} – 0.3V)$		3	mA
T_J	接合部温度	-40	150	°C
T_{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。推奨動作条件の範囲外ではあるが、絶対最大定格の範囲内で短時間動作している場合、デバイスは損傷を受けない可能性がありますが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。

(2) すべての電圧値は、グランド端子を基準としたものです。

5.2 ESD 定格

				値	単位
V_{ESD}	静電放電	人体モデル (HBM) 分類レベル 3A: グランドを基準とした LIN		±6000	V
		人体モデル (HBM) 分類レベル 3A: WAKE、グランドを基準とした VSUP		±4000	V
		人体モデル (HBM) 分類レベル 2: RXD、EN、TXD、AEC Q100-002 準拠の INH(1)		±2000	V
		デバイス帯電モデル (CDM)、分類レベル C5、AEC Q100-011 準拠	すべてのピン	±500	V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 推奨動作条件

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{SUP}	電源電圧	5.5		28	V
V_{LIN}	LIN バス入力電圧	0		28	V
V_{LOGIC}	ロジック ピン電圧	0		5.25	V
T_J	動作接合部温度範囲	-40		150	°C
T_{SDR}	サーマル シャットダウン立ち上がり	160			°C
T_{SDF}	サーマル シャットダウン立ち下がり			150	°C
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス		10		°C

Copyright © 2026 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準(1)		TLIN821-Q1		単位
		SOIC (D)	VSON (DRB)	
		8 ピン	8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	135.2	72.7	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	73.2	82.8	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	79.3	45.3	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	23.4	10.8	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	78.6	41.6	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	–	28.0	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.5 電源特性

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源電圧および電流						
V_{SUP}	電源電圧	本デバイスは、LIN で定義された公称電源電圧範囲外でも動作可能です	5.5		28	V
I_{SUP}	電源電流 パスドミナント	通常モード EN = High、R_{LIN} ≥ 500Ω、C_{LIN} ≤ 10nF、INH = WAKE = V_{SUP}、V_{SUP} = 12V		1.2	3	mA
		スタンバイ モード EN = 0V、R_{LIN} ≥ 500Ω、C_{LIN} ≤ 10nF、INH =WAKE = V_{SUP}、V_{SUP} = 12V		0.7	1.2	mA
	電源電流 パス リセッシブ	通常モード EN = High、INH = WAKE = V_{SUP}、V_{SUP} = 12V		300	700	µA
		スタンバイモード EN = 0V、INH = WAKE = V_{SUP}、V_{SUP} = 12V		20	55	µA
	電源電流 スリープ モード	V_{SUP} = 12V、 EN = 0V、LIN = WAKE = V_{SUP}、TXD と RXD はフローティング		9	18	µA
		5.5V < V_{SUP} ≤ 28V、T_J = 150℃ EN = 0V、LIN = WAKE = V_{SUP}、TXD と RXD はフローティング			22	µA
UV_{SUPR}	V_{SUP} 低電圧スレッショルド	増加		4.65	4.9	V
UV_{SUPF}	V_{SUP} 低電圧スレッショルド	減少	4.1	4.35		V
U_{VHYS}	V_{SUP} 低電圧スレッショルドのヒステリシス電圧差			0.3		V

5.6 電気的特性

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
RXD 出力端子						
V_{OL}	Low レベル電圧	V_{CC}(4) への外部プルアップに基づいています			0.6	V
I_{OL}	Low レベル出力電流、オープンドレイン	LIN = 0V、RXD = 0.4V	1.5			mA
I_{LKG}	リーク電流、High レベル	LIN = V_{SUP}、RXD = V_{LOGIC}(4)	-5		5	µA
TXD 入力端子						
V_{IL}	Low レベル入力電圧				0.8	V
V_{IH}	High レベル入力電圧		2			V
V_{HYS}	入力電圧ヒステリシス		30		500	mV
I_{LKG}	Low レベル入力リーク電流	TXD = 0V	-5		5	µA

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性 (続き)

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{TXD(WAKE)}$	ローカル ウェークアップ ソース認識 TXD	ローカル ウェークアップ イベント後のスタンバイ モード LIN = V_{SUP}、WAKE = 0V or V_{SUP}、TXD = 1V	1.3		8	mA
R_{TXD}	内部プルダウン抵抗		140	500	1200	kΩ
EN 入力端子						
V_{IL}	Low レベル入力電圧		-0.3		0.8	V
V_{IH}	High レベル入力電圧		2		5.25	V
V_{HYS}	ヒステリシス電圧	設計と特性評価による。	30		500	mV
I_{IL}	Low レベル入力電流	EN = 0V	-5		5	µA
R_{EN}	内部プルダウン抵抗		140	500	1200	kΩ
LIN 端子 (V_{SUP} を基準)						
V_{OH}	LIN リセッシブ高レベル出力電圧(1)(2)(3)	TXD = V_{CC}、I_O = 0mA 7V ≤ V_{SUP} ≤ 28V	0.80			V_{SUP}
V_{OH}	LIN リセッシブ高レベル出力電圧(1)(2)(3)	TXD = V_{CC}、I_O = 0mA 5.5V ≤ V_{SUP} ≤ 7V	3			V
V_{OL}	LIN ドミナント低レベル出力電圧 (1)(2)(3)	TXD = 0V 7V ≤ V_{SUP} ≤ 28V			0.2	V_{SUP}
V_{OL}	LIN ドミナント低レベル出力電圧 (1)(2)(3)	TXD = 0V 5.5V ≤ V_{SUP} ≤ 7V			1.2	V
V_{BUSdom}	Low レベル入力電圧 (3)	LIN ドミナント (ウェークアップの LIN ドミナントを含む)			0.4	V_{SUP}
V_{BUSrec}	High レベル入力電圧 (3)	Lin リセッシブ	0.6			V_{SUP}
V_{IH}	LIN リセッシブの High レベル入力電圧(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.47		0.6	V_{SUP}
V_{IL}	LIN ドミナントの Low レベル入力電圧(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.4		0.53	V_{SUP}
$V_{SUP_NON_OP}$	V_{SUP}、リセッシブ状態の LIN バスの影響が 5% 未満 (3)	TXD & RXD オープン 5.5V ≤ V_{LIN} ≤ 40V	-0.3		40	V
V_{BUS_CNT}	レシーバ中心スレッショルド(3)	V_{BUS_CNT} = (V_{BUSrec} + V_{BUSdom}) / 2	0.475	0.5	0.525	V_{SUP}
V_{HYS}	ヒステリシス電圧 (ISO 17987)	V_{HYS} = V_{BUSrec} - V_{BUSdom}			0.175	V_{SUP}
V_{HYS}	ヒステリシス電圧 (SAE J2602)	V_{HYS} = V_{IH} - V_{IL}	0.07		0.175	V_{SUP}
V_{SERIAL_DIODE}	直列ダイオード付 LIN 終端プルアップ経路	I_{SERIAL_DIODE} = 10µA	0.4	0.7	1.0	V
$I_{BUS(LIM)}$	制限電流 ISO 17987 パラメータ 12	TXD = 0V、V_{LIN} = 18V、V_{SUP} = 18V	40	90	200	mA
$I_{BUS_PAS_DOM}$	レシーバのリーク電流、ドミナント	ドライバ オフ/リセッシブ、LIN = 0V V_{SUP} = 12V	-1			mA
$I_{BUS_PAS_rec1}$	レシーバのリーク電流、リセッシブ	ドライバ オフ/リセッシブ、LIN ≥ V_{SUP} 5.5V ≤ V_{SUP} ≤ 28V			20	µA
$I_{BUS_PAS_rec2}$	レシーバのリーク電流、リセッシブ	ドライバ オフ/リセッシブ、LIN = V_{SUP}	-5		5	µA
$I_{BUS_NO_GND}$	リーケージ電流、グランド喪失	GND_{Device} = V_{SUP} = 18V R_{Meas} = 1kΩ 0V < V_{LIN} < 18V	-1		1	mA
$I_{leak\ gnd(dom)}$	リーケージ電流、グランド喪失(5)	V_{SUP} = 8V、GND = オープン、V_{SUP} = 18V、GND = オープン $R_{Commander}$ = 1kΩ、C_L = 1nF $R_{Responder}$ = 20kΩ、C_L = 1nF LIN = ドミナント	-1		1	mA
$I_{leak\ gnd(rec)}$	リーケージ電流、グランド喪失(5)	V_{SUP} = 8V、GND = オープン、V_{SUP} = 18V、GND = オープン、 $R_{Commander}$ = 1kΩ、C_L = 1nF $R_{Responder}$ = 20kΩ、C_L = 1nF LIN = リセッシブ	-100		100	µA
$I_{BUS_NO_BAT}$	リーケージ電流、電源喪失	V_{SUP} = GND 0V ≤ V_{LIN} ≤ 18V			5	µA

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性 (続き)

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{RSLEEP}	スリープ モード時に V_{SUP} へ接続されるプルアップ電流源	V_{SUP} = 14V、LIN = GND	-20		-1.5	µA
R_{PU_SLP}	スリープ モード時に V_{SUP} へ接続される内部プルアップ抵抗	EN = 0V	1000	1700	2500	kΩ
R_{PU}	V_{SUP} に接続された内部プルアップ抵抗	通常モードとスタンバイ モード	27.66	37	48	kΩ
C_{LIN}	LIN ピンの容量	V_{SUP} = 14V			25	pF
INH 出力端子						
ΔV_H	V_{SUP} を基準とした High レベル電圧降下 INH	I_{INH} = -0.5mA		0.5	1	V
$I_{LKG(INH)}$	リーク電流スリープ モード	INH = 0V	-0.5		0.5	µA
WAKE 入力端子						
V_{IH}	High レベル入力電圧	スタンバイ モードおよびスリープ モード	2.6			V
V_{IL}	Low レベル入力電圧				1.8	V
I_{IH}	High レベル入力リーク電流[7]	WAKE = V_{SUP}			2.5	µA
I_{IH}		WAKE = 4V	-3			µA
I_{IL}	Low レベル入力リーク電流[7]	WAKE = 1V			3	µA
R_{WAKE}	プルアップまたはプルダウン抵抗[7]			600		kΩ
t_{WAKE}	WAKE のホールド時間	スリープ モードからのウェークアップ時間	5		50	µs
デューティ サイクル特性						
D1	デューティ サイクル 1[3] ISO 17987 パラメータ 27/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.744 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.581 x V_{SUP}、 V_{SUP} = 7V ～ 18V、t_{BIT} = 50µs/52µs D1 = $t_{BUS_rec(min)}$/(2 x t_{BIT})	0.396			
$D1_{LB}$	デューティ サイクル 1[1][2][3][6] ISO 17987 低バッテリ パラメータ 88/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.665 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} V_{SUP} = 5.5V ～ 7V、t_{BIT} = 50µs/52µs D1 = $t_{BUS_rec(min)}$/(2 x t_{BIT})	0.396			
D2	デューティ サイクル 2[3] ISO 17987 パラメータ 28/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.422 x V_{SUP}、 $TH_{DOM(MIN)}$ = 0.284 x V_{SUP}、 V_{SUP} = 7.6V ～ 18V、t_{BIT} = 50µs/52µs D2 = $t_{BUS_rec(MAX)}$/(2 x t_{BIT})			0.581	
$D2_{LB}$	デューティ サイクル 2[1][2][3][6] ISO 17987 低バッテリ パラメータ 89/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.496 x V_{SUP}、 $TH_{DOM(MIN)}$ = 0.361 x V_{SUP}、 V_{SUP} = 6.1V ～ 7.6V、t_{BIT} = 50µs/52µs D2 = $t_{BUS_rec(MAX)}$/(2 x t_{BIT})			0.581	
D3	デューティ サイクル 3[3] ISO 17987 パラメータ 29/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.778 x V_{SUP} $TH_{DOM(MAX)}$ = 0.616 x V_{SUP} V_{SUP} = 7V ～ 18V、t_{BIT} = 96µs D3 = $t_{BUS_rec(min)}$/ (2 x t_{BIT})	0.417			
$D3_{LB}$	デューティ サイクル 3[1][2][3][6] ISO 17987 低バッテリ パラメータ 90/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.665 x V_{SUP} $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} V_{SUP} = 5.5V ～ 7V、t_{BIT} = 96µs D3 = $t_{BUS_rec(min)}$/ (2 x t_{BIT})	0.417			
D4	デューティ サイクル 4[3] ISO 17987 パラメータ 30/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.389 x V_{SUP} $TH_{DOM(MIN)}$ = 0.251 x V_{SUP} V_{SUP} = 7.6V ～ 18V、t_{BIT} = 96µs D4 = $t_{BUS_rec(MAX)}$/ (2 x t_{BIT})			0.59	
$D4_{LB}$	デューティ サイクル 4[1][2][3][6] ISO 17987 低バッテリ パラメータ 91/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.496 x V_{SUP} $TH_{DOM(MAX)}$ = 0.361 x V_{SUP} V_{SUP} = 6.1V ～ 7.6V、t_{BIT} = 96µs D4 = $t_{BUS_rec(MAX)}$/ (2 x t_{BIT})			0.59	
$T_{r\text{-}d\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間[1][2][6] リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.744 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.581 x V_{SUP} 7V ≤ V_{SUP} ≤ 18V、t_{BIT} = 52µs $t_{REC(MAX)_D1}$ - $t_{DOM(MIN)_D1}$			10.8	µs

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性 (続き)

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$T_{d\text{-}r\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間(1)(2)(6) ドミナントからリセッシブへの遷移	$TH_{REC(MAX)}$ = 0.422 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.284 x V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V、t_{BIT} = 52µs $t_{DOM(MAX)_D2}$ - $t_{REC(MIN)_D2}$			8.4	µs
$T_{r\text{-}d\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間(1)(2)(6) リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.778 x V_{SUP} $TH_{DOM(MAX)}$ = 0.616 x V_{SUP} 7V ≤ V_{SUP} ≤ 18V、t_{BIT} = 96µs $t_{REC(MAX)_D3}$ - $t_{DOM(MIN)_D3}$			15.9	µs
$T_{d\text{-}r\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間(1)(2)(6) ドミナントからリセッシブへの遷移	$TH_{REC(MIN)}$ = 0.389 x V_{SUP} $TH_{DOM(MIN)}$ = 0.251 x V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V、t_{BIT} = 96µs $t_{DOM(MAX)_D4}$ - $t_{REC(MIN)_D4}$			17.28	µs
$T_{r\text{-}d\ max_low}$	デューティ サイクルの低電圧時におけるトランスミッタの伝搬遅延時間(1)(2)(6) リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.665 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} 5.5V ≤ V_{SUP} ≤ 7V、t_{BIT} = 52µs $t_{REC(MAX)_low}$ - $t_{DOM(MIN)_low}$			10.8	µs
$T_{d\text{-}r\ max_low}$	低電圧時におけるデューティサイクルに対するトランスミッタの伝搬遅延時間(1)(2)(6) ドミナント からリセッシブへの遷移	$TH_{REC(MAX)}$ = 0.496 x V_{SUP} $TH_{DOM(MAX)}$ = 0.361 x V_{SUP} 6.1V ≤ V_{SUP} ≤ 7.6V、t_{BIT} = 52µs $t_{DOM(MAX)_low}$ - $t_{REC(MIN)_low}$			8.4	µs

(1) SAE 2602 コマンダ ノードの負荷条件: 5.5nF/4kΩ および 899pF/20kΩ、t_{BIT} = 52µs および 96µs
(2) SAE 2602 レスポンダ ノードの負荷状態: 5.5nF/875Ω および 899pF/900Ω、t_{BIT} = 52µs および 96µs
(3) ISO 17987 に基づくバス負荷条件 (C_{LINBUS}、R_{LINBUS}) には、1nF/1kΩ、6.8nF/660Ω、10nF/500Ω が含まれ、t_{BIT} は 50µs および 96µs とします
(4) RXD はオープン ドレイン出力構造を使用するため、V_{OL} レベルはマイコンの電源電圧に基づいています。
(5) $I_{leak\ gnd}$ = (V_{BAT} - V_{LIN})/R_{Load}
(6) 設計により規定されています。
(7) システム レベルの消費電流を最小化するために、内部プルアップまたはプルダウン電流源に印加される電圧に基づいて、WAKE ピンが自動的に自らの構成を行います。High レベルの入力が High レベルの場合、内部プルアップと Low レベルの入力は、内部プルダウンをもたらします。

5.7 AC スイッチング特性

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
デバイスのスイッチング特性						
t_{rx_pdf}	レシーバの立下り伝搬遅延時間 ISO 17987 パラメータ 31	5.5V ≤ VSUP、R_{RXD} = 2.4kΩ、C_{RXD} = 20pF			6	µs
t_{rx_pdr}	レシーバの立ち上がり伝搬遅延時間 ISO 17987 パラメータ 31				6	µs
t_{rs_sym}	レシーバの伝搬遅延時間の対称性 ISO 17987 パラメータ 32	立ち下がりエッジに対する立ち上がりエッジ、 (t_{rx_sym} = t_{rx_pdf} – t_{rx_pdr})、 R_{RXD} = 2.4kΩ、C_{RXD} = 20pF	-2		2	µs
t_{LINBUS}	ウェークアップのための LIN バスにおける最小ドミナント時間		25	65	150	µs
t_{CLEAR}	LIN バスにバス スタック ドミナント故障が発生した際に、誤ウェークアップ防止ロジックをクリアするための時間 (バス スタック ドミナント故障をクリアするための LIN バスのリセッシブ時間)		8	25	50	µs
t_{MODE_CHANGE}	モード変化遅延時間	EN ピンを介して通常モードからスリープ モードへ移行するまでの時間	2		15	µs
t_{NOMINT}	通常モードの初期化時間(1)	通常モードの初期化が完了し、RXD ピン上のデータが有効となるまでの時間 (スタンバイ モードから通常モードへの移行に要する t_{MODE_CHANGE} を含みます)。			15	µs
t_{PWR}	パワーアップ時間	電源投入後に RXD ピン上のデータが有効になるまでの時間			1.5	ms

Copyright © 2026 Texas Instruments Incorporated

5.7 AC スイッチング特性 (続き)

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{TXD_DTO}	ドミナント状態タイムアウト		20	50	80	ms

(1) スリープ モードから通常モードへの遷移時間には、t_{MODE_CHANGE} および t_{NOMINT} の両方が含まれます。

Copyright © 2026 Texas Instruments Incorporated

5.8 代表的特性

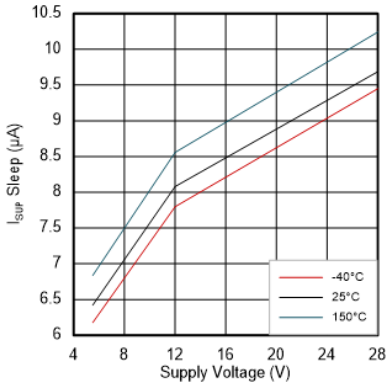


図 5-1. スリープ モード I_{SUP} と V_{SUP} および温度との関係

6 パラメータ測定情報

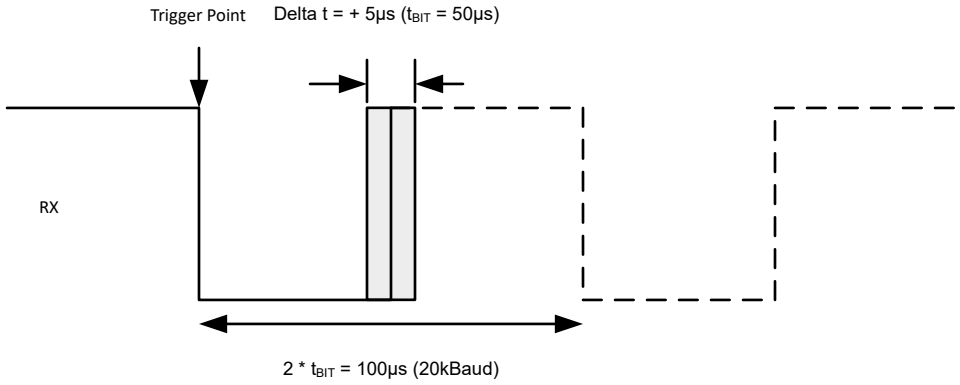


図 6-1. RX 応答: 動作電圧範囲

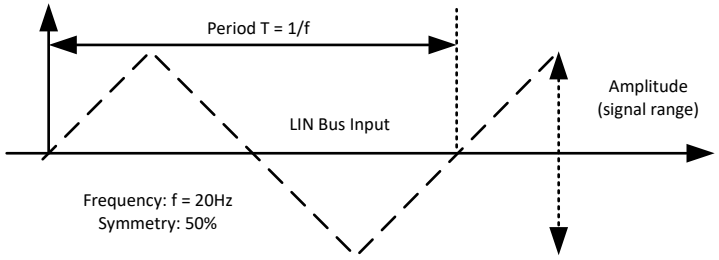


図 6-2. LIN バス入力信号

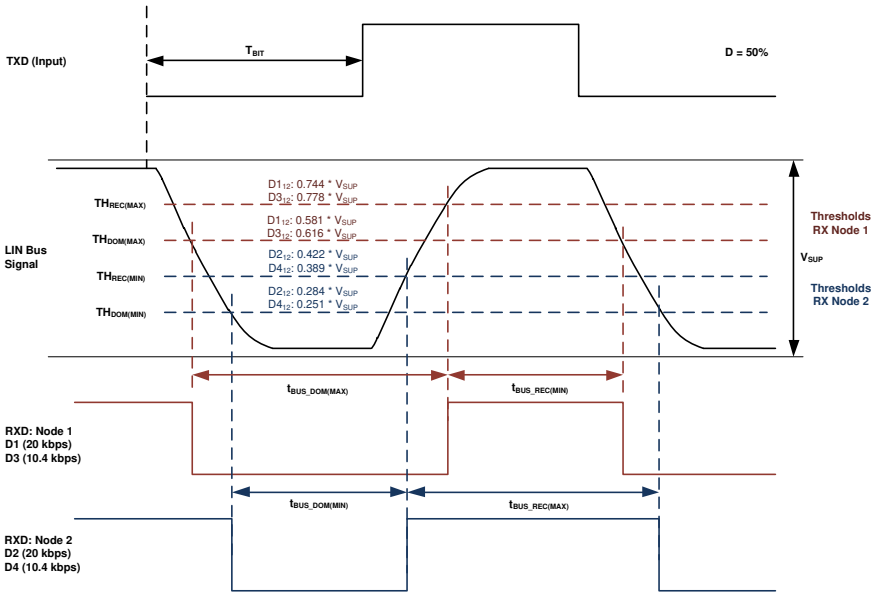


図 6-3. バス タイミング パラメータの定義

Copyright © 2026 Texas Instruments Incorporated

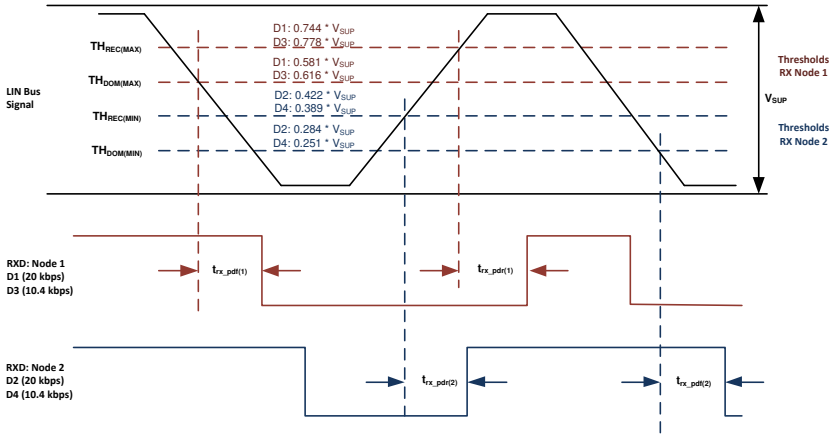


図 6-4. 伝搬遅延

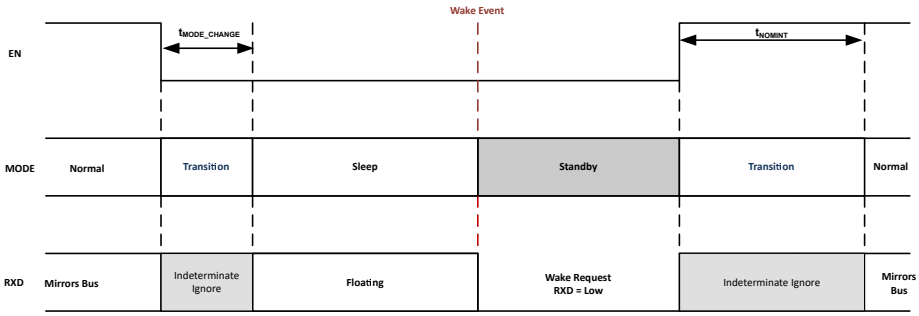


図 6-5. モード遷移

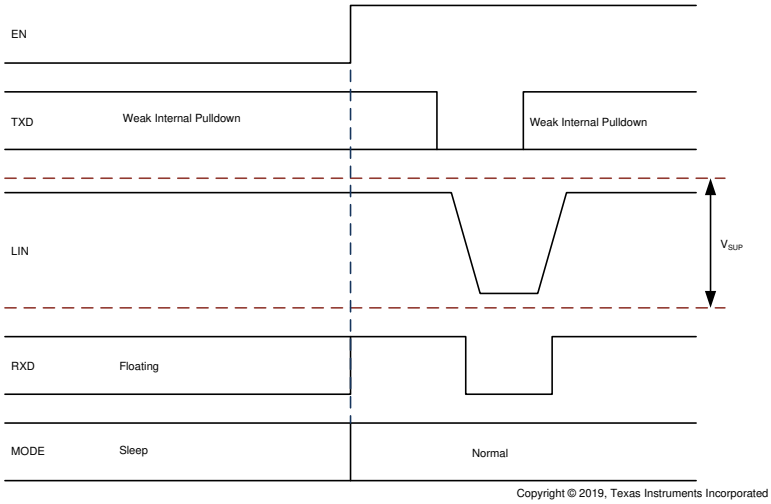


図 6-6. EN によるウェークアップ

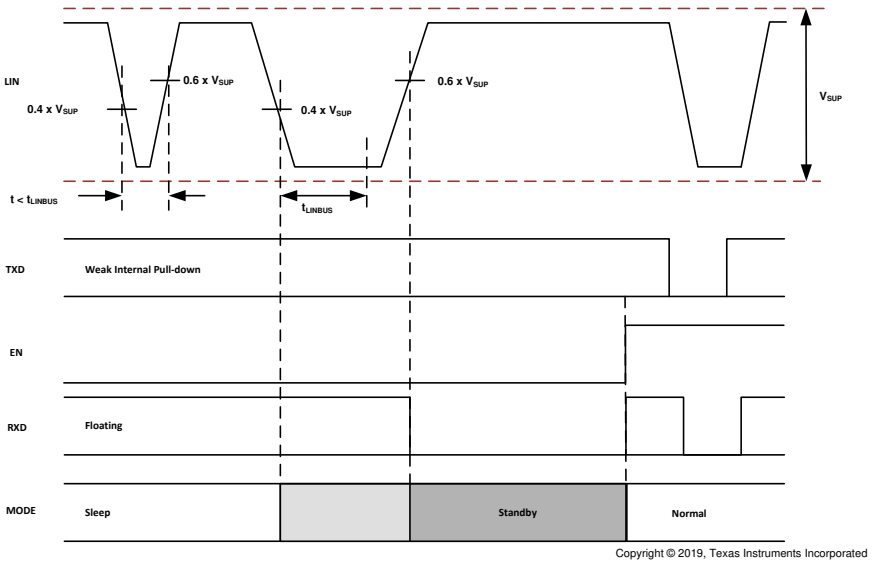


図 6-7. LIN によるウェークアップ

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

7.1 概要

The TLIN821-Q1 は LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、SAE J2602-1、SAE J2602-2、ISO 17987–4、ISO 17987–7 標準に準拠したローカル相互接続ネットワーク (LIN) 物理層トランシーバです。LIN とは、車載用車内ネットワークに焦点を置いた、低速のユニバーサル非同期レシーバ トランスミッタ (UART) 通信プロトコルです。

このデバイスのトランスミッタは 2.4kbps から 20kbps のデータ レートをサポートし、レシーバはエンドオブライン プログラミング用に最大 100kbps のデータ レートをサポートしています。本デバイスは TXD ピン経由で LIN バスの状態を制御し、オープン ドレインの RXD 出力ピンによってバスの状態を報告します。LIN 物理層仕様で規定されているように、TXD 入力上の LIN プロトコル データ ストリームは、電磁放射が最適化された電流制限波形整形ドライバを使用して LIN バス信号に変換されます。本レシーバは、データ ストリームを論理レベル信号に変換し、オープン ドレインの RXD ピンを経由してマイコンに送信します。LIN バスには、ドミナント状態 (グランドに近い電圧) とリセッシブ状態 (バッテリに近い電圧) という 2 つの状態があります。リセッシブ状態では、トランシーバの内蔵プルアップ抵抗 (37kΩ) および直列ダイオードにより、LIN バスが High になります。レスポンダ ノード用途では、外付けプルアップ部品は不要です。コマンダ ノード用途では、LIN 仕様に従って外付けプルアップ抵抗 (1kΩ) と直列ダイオードが必要です。

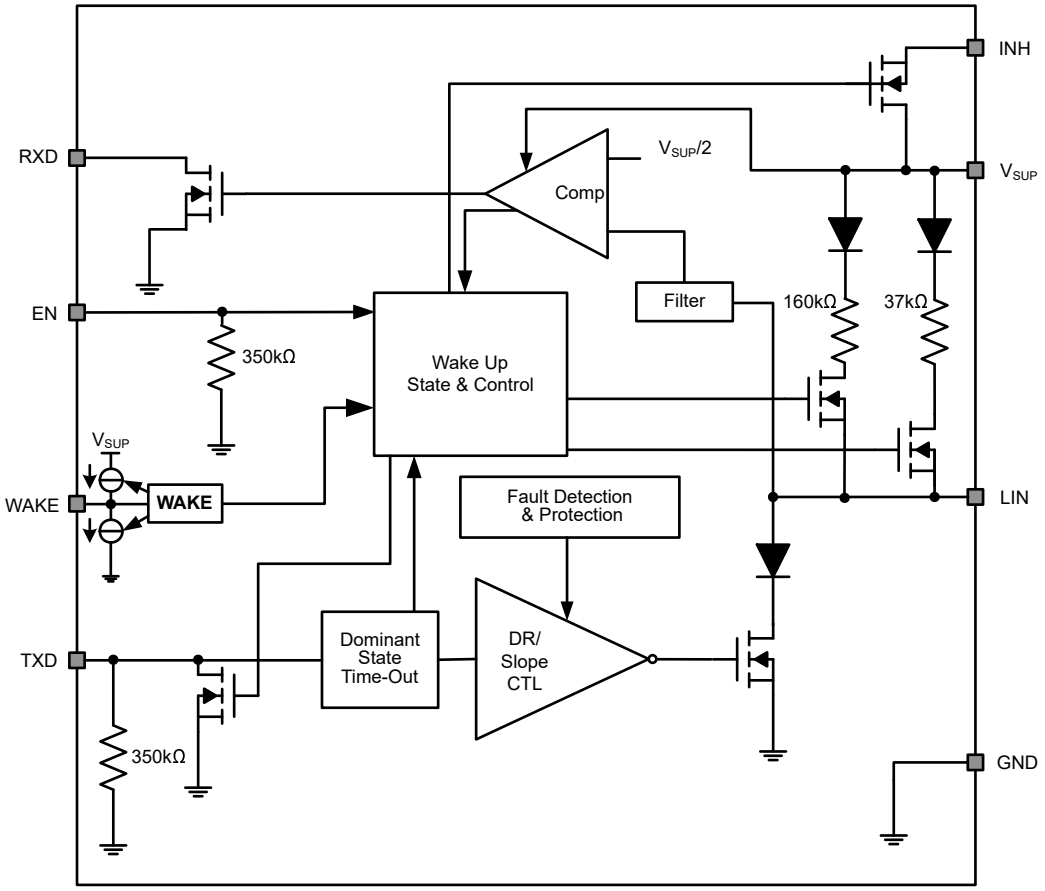
このデバイスは、広い入力電圧動作範囲を備えた 12V アプリケーションに対応するよう設計されており、低消費電力のスリープ モードにも対応しています。このデバイスは、wake over LIN、WAKE ピン、EN ピンによる低消費電力モードからのウェイクアップをサポートしています。このデバイスを使用すると、ノードに存在する可能性がある各種電源を INH 出力ピンで選択的に有効にすることで、バッテリの消費電流をシステム レベルで低減できます。

TLIN821-Q1 は、ESD 保護およびフォルト保護を内蔵しているため、アプリケーションの必要な外付け部品を減らすことができます。グランド シフトまたは電源電圧の切断が発生した場合、本デバイスは、電流が LIN 経由で電源入力に逆流することを防止します。

TLIN821-Q1 は、低電圧検出、サーマル シャットダウン保護、グランド喪失保護機能も内蔵しています。故障条件が発生した場合、トランスミッタは即座にオフになり、故障条件が解消するまでオフのままになります。

Copyright © 2026 Texas Instruments Incorporated

7.2 機能ブロック図



7.3 機能説明

7.3.1 LIN

この高電圧入出力ピンは、単線式 LIN バス トランスミッタおよびレシーバです。LIN は耐久性があり、40V までの過渡電圧に耐えられます。グランド シフトや電源 (V_{SUP}) の喪失が発生した場合でも、ブロッキング ダイオードによって LIN から電源 (V_{SUP}) への逆電流が最小化されます。

7.3.1.1 LIN トランスミッタの特性

LIN トランスミッタは、LIN 仕様に準拠したスレッショルドと AC スイッチング パラメータを持っています。トランスミッタは、電流制限機能とサーマル シャットダウン機能を内蔵したローサイドトランジスタです。サーマル シャットダウン状態の間、本デバイスを保護するため、トランスミッタは無効化されます。V_{SUP} に対して接続された直列ダイオード構造付きプルアップ抵抗が内蔵されているため、LIN レスポンダ ノード用途では外付けプルアップ部品は不要です。本デバイスを LIN 仕様に従ったコマンダ ノード用途で使用する場合、V_{SUP} に対して接続された直列ダイオード付き外部プルアップ抵抗を追加する必要があります。

7.3.1.2 LIN レシーバの特性

レシーバ特性のスレッショルドは、LIN 仕様に従って、本デバイスの電源ピンの電圧に比例します。

レシーバは、LIN または SAEJ2602 仕様でサポートされているデータ レートよりも高いデータ レート (> 100kbps) で受信できます。そのため、最終工程またはその他のアプリケーションでの高速ダウンロードに TLIN821-Q1 を使用できます。実現可能な実際のデータ レートは、システムの時定数 (バス容量とプルアップ抵抗) と、そのシステムで使用されるドライバの特性で決まります。

Copyright © 2026 Texas Instruments Incorporated

7.3.1.2.1 終端

V_{SUP} に対して接続された直列ダイオード構造付きプルアップ抵抗が内蔵されているため、LIN レスポンダ ノード用途では外付けプルアップ部品は不要です。本デバイスを、LIN 仕様に従ってコマンダ ノードの用途で使用する場合、V_{SUP} に対して接続された直列ダイオード付き外部プルアップ抵抗 (1kΩ) を追加する必要があります。

図 7-1 に、コマンダ ノードの構成と、電圧レベルの定義方法を示します。

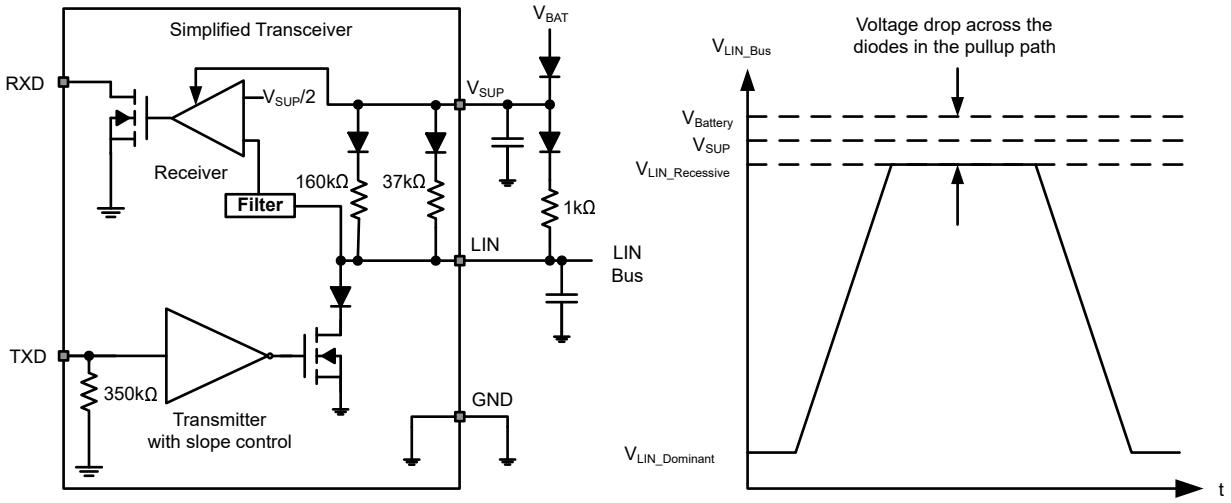


図 7-1. コマンダ ノードの構成と電圧レベル

7.3.2 TXD

TXD は、MCU の LIN プロトコル コントローラとのインターフェイス (SCI および UART) であり、LIN 出力の状態を制御するために使用されます。TXD が Low の場合、LIN 出力はドミナント (ほぼグランド) になり、TXD が High の場合、LIN 出力はリセッシブ (ほぼ V_{SUP}) になります。図 7-1 を参照してください。

TXD 入力構造は 3.3V および 5V マイコンと互換性があり、弱いプルダウン抵抗を内蔵しています。LIN バスは、TXD が Low に駆動されるというシステム障害によってドミナント状態に固定されることがないように、ドミナント状態タイムアウト タイマによって保護されています。WAKE ピンの状態が変化することでローカル ウェークアップ イベントが開始されると、TXD ピンが強制的にグランドに設定され、ローカル ウェークアップ イベントを示します。グランドへの強制的な設定は、EN ピンの立ち上がりエッジで解除されます。マイコンの IO 電圧に対して TXD ピンに外部プルアップ抵抗が追加されると、TXD は High になり、リモート ウェークアップ イベントを示します。

7.3.3 RXD

RXD は、MCU の LIN プロトコル コントローラとのインターフェイス (SCI および UART) であり、LIN バス電圧の状態を報告します。LIN リセッシブ (ほぼ V_{SUP}) は RXD の High レベルによって表され、LIN ドミナント (ほぼグランド) は RXD ピンの Low レベルによって表されます。RXD 出力の構造はオープン ドレイン出力段です。そのため、本デバイスは 3.3V および 5V の マイコンと組み合わせて使用できます。マイコンの RXD ピンがプルアップを内蔵していない場合、マイコンの I/O 電源電圧に接続された外部プルアップ抵抗が必要です。スタンバイ モードでは、ウェークアップ要求を示すため、RXD ピンは Low に駆動されます。

7.3.4 V_{SUP}

V_{SUP} は電源ピンです。V_{SUP} は、外付けの逆方向ブロッキング ダイオードを経由してバッテリに接続されます。図 7-1 を参照してください。ECU レベルで電力が失われても、本デバイスの LIN ピンによるリーク電流は非常に小さいため、バスの負荷となってバス電圧を低下させることはありません。これは、ネットワークの一部のノード (イグニッション電源) には電力が供給されないが、残りの部分 (バッテリ電源) には電力が供給される LIN システムに最適です。

Copyright © 2026 Texas Instruments Incorporated

7.3.5 GND

GND は本デバイスのグランド接続です。グランド シフトによって V_{SUP} が最小動作電圧を下回らない限り、本デバイスはグランド シフトを使って動作できます。本デバイスの LIN ピンからのリーク電流は非常に小さいため、ECU レベルでグランドが失われても、本デバイスはバスの電位を引き下げません。これは、ネットワークの一部のノード (イグニッション電源) には電力が供給されないが、残りの部分 (バッテリ電源) には電力が供給される LIN システムに最適です。

7.3.6 EN

EN は、本デバイスの動作モードを制御します。EN を High にすると、本デバイスは通常動作モードになり、TXD から LIN、さらに LIN から RXD への伝送パスが利用可能になります。EN を Low にすると、本デバイスはスリープ モードに移行し、伝送パスは利用できなくなります。本デバイスが通常モードに移行できるのは、ウェークアップした後のみです。EN がフローティングになっても本デバイスが確実に低消費電力モードのままになるように、EN には内部プルダウン抵抗が備わっています。

7.3.7 WAKE

WAKE ピンは、ローカル ウェークアップ (LWU) 機能に使用される高電圧入力です。この機能については、セクション 7.4.4.1 にて説明しています。このピンはデフォルトで双方向エッジ トリガとして構成されており、WAKE ピンの立ち上がりまたは立ち下がりエッジのどちらかの遷移によってローカル ウェークアップ (LWU) が認識されます。

7.3.8 INH

TLIN821-Q1 禁止 (INH) 出力ピンは、システム電源管理デバイスのイネーブルを制御するために使用でき、アプリケーションがスリープ モードの間、バッテリの静止電流消費を大幅に低減できます。INH ピンには、high および高インピーダンスに駆動されるという 2 つの状態があります。INH ピンが high に駆動されているとき、この端子は V_{SUP} からダイオードの電圧降下を引いた値になります。ハイ インピーダンス状態では、出力はフローティングのままになります。INH ピンは、通常およびスタンバイ モードでは high で、スリープ モードでは low になります。INH 出力に 100kΩ 負荷を追加することで、High 駆動状態から Low 状態への遷移時間を高速化し、フローティングのままにしたときにピンを強制的に Low にすることもできます。

INH 端子は、電力出力ではなく、高電圧ロジック端子として扱う必要があります。そのため、システム パワー マネージメント デバイスの EN 端子を駆動するために使用し、パワー マネージメント電源のスイッチとしては使用しないでください。この端子は逆バッテリ保護されていないため、システム モジュールの外側に接続しないでください。

7.3.9 ローカル フォルト

TLIN821-Q1 は、以下に説明するように、複数の保護機能を備えています。

7.3.10 TXD ドミナント タイムアウト (DTO)

LIN ドライバがアクティブ モードのとき、TXD DTO 回路は、TXD がタイムアウト期間 t_{TXD_DTO} よりも長くドミナントに保持されるハードウェアまたはソフトウェアの故障が発生した場合に、ローカル ノードがネットワーク通信をブロックすることを防ぎます。TXD DTO 回路は、TXD の立ち下がりエッジでトリガされます。回路のタイムアウト定数 t_{TXD_DTO} よりも前に立ち上がりエッジが確認されない場合、LIN ドライバは無効化され、バス ラインはリセッシブ レベルに解放されます。これにより、ネットワーク上の他のノード間の通信用にバスが空いた状態になります。LIN ドライバは、TXD 端末での次のドミナントからリセッシブへの遷移時に再度アクティブ化され、ドミナント タイムアウトがクリアされます。この故障中、トランシーバは通常モードのままになり、内蔵の LIN バス プルアップ終端はオンのままになり、LIN レシーバと RXD 端子は LIN バスのデータを反映してアクティブのままになります。

TXD が切り離された場合に、本デバイスが機能しなくなっても必ず既知の状態になるように、TXD ピンは内部プルダウンを備えています。電源投入時に EN ピンが High の場合、TLIN821-Q1 は通常モードで起動します。内部 TXD が Low に接続されると、DTO タイマが起動します。t_{TXD_DTO} の故障を回避するために、t_{TXD_DTO} タイマが期限切れになる前に TXD ピンにリセッシブ信号を印加するか、EN ピンを Low に接続して、デバイスをスリープ モードにする必要があります。

Copyright © 2026 Texas Instruments Incorporated

7.3.11 バスがドミナント状態で固着するシステム フォルト：偽のウェイクアップ誤動作防止

TLIN821-Q1 には、バス スタック ドミナント システム フォルトを検出するロジックが内蔵されており、システム フォルト時に本デバイスが誤ってウェークアップするのを防止しています。スリープ モードに移行すると、デバイスは LIN バスの状態を検出します。バスがドミナントの場合、バスのスタックドミナントがバスの有効なリセッシブで「クリア」されるまでウェークアップ ロジックは作動せず、過剰な電流の使用を防止します。図 7-2 および図 7-3 を参照してください。

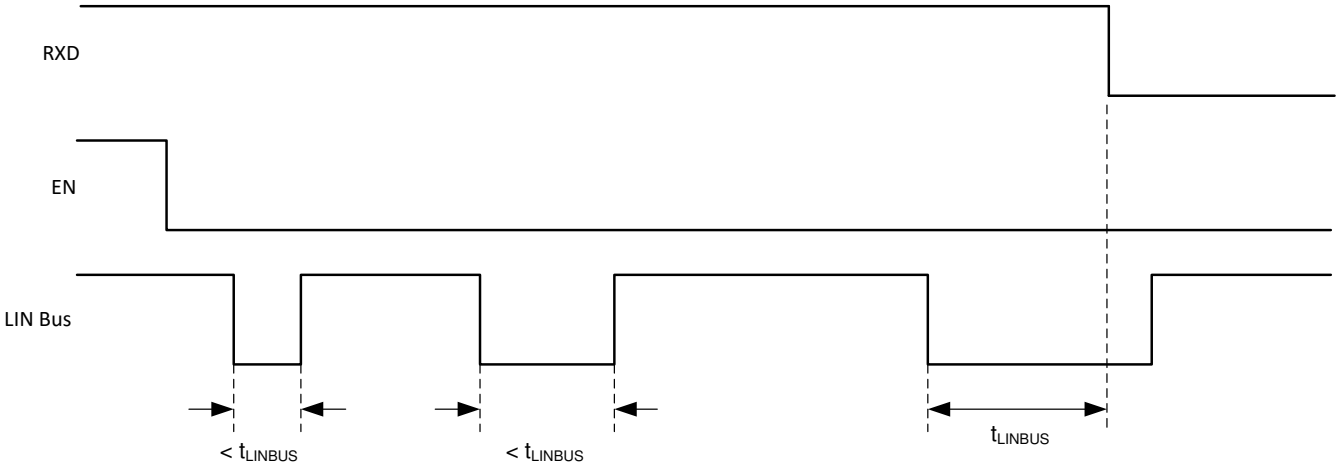


図 7-2. バス フォルトなし：バス リセッシブ条件とウェークアップによるスリープ モードへの移行

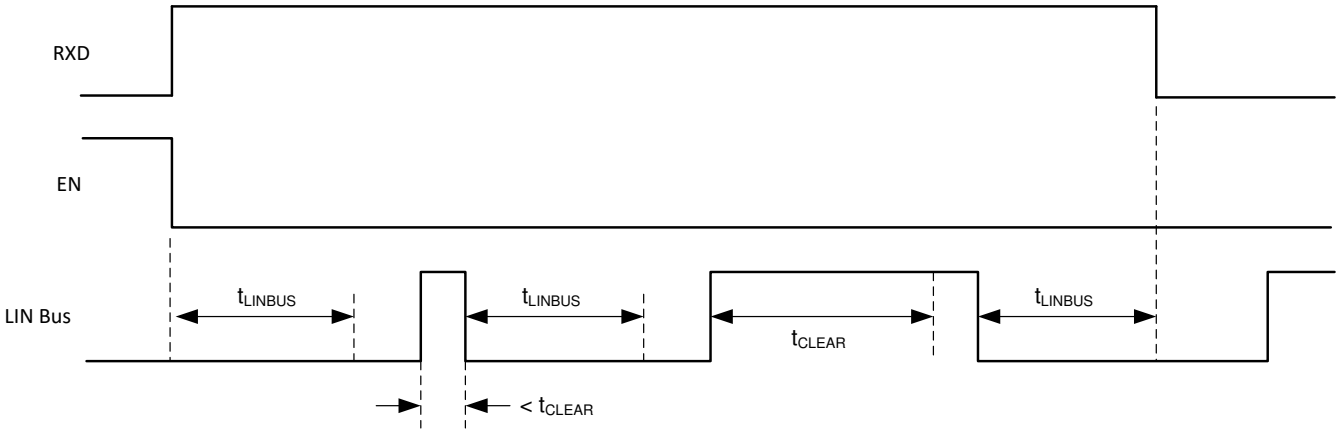


図 7-3. バス フォルト：バス スタック ドミナント故障、クリア、ウェークアップによるスリープモードへの移行

7.3.12 サーマル シャットダウン

TLIN821-Q1 トランスミッタは、電流を制限することで保護されています。デバイスの接合部温度 T_J がサーマル シャットダウンのスレッショルド ($T_J > T_{SDR}$) を超えると、デバイスは LIN トランスミッタをリセッシブ状態にします。過熱故障状態が解消され、接合部温度がヒステリシス温度未満になるまで冷却されると、トランスミッタは再び有効化されます。この故障中、トランシーバは通常モードのままになり、内蔵の LIN バス プルアップ終端はオンのままになり、LIN レシーバと RXD 端子は LIN バス データを反映してアクティブのままになります。

7.3.13 V_{SUP} の低電圧保護

本デバイスは、低電圧状態 (V_{SUP} が UV_{SUP} 未満) での誤ったバス メッセージを防止するために、パワーオン リセット回路を備えています。

Copyright © 2026 Texas Instruments Incorporated

7.3.14 電源オフのデバイス

車載アプリケーションでは、システム内の一部の LIN ノードにバッテリで電力を供給したまま、ネットワーク内のその他のノードへの電力供給を停止すること (イグニッション電源) があります。デバイスは、電源オフ時にバスから流れ込むリーク電流が小さいため、電力が供給されていないノードがネットワークに影響を与える (ネットワークの負荷となってバス電圧を低下させる) ことはありません。

7.4 デバイスの機能モード

TLIN821-Q1 には 3 つの動作モード (通常、スリープ、スタンバイ) があります。次のセクションでは、各モードと、デバイスが異なるモード間をどのように移行するかについて説明します。図 7-4 にその関係を図示し、表 7-1 にピンの状態を示します。

表 7-1. 動作モード

モード	EN	TXD	RXD	INH	LIN バスの終端	トランスミッタ	備考
スリープ	低	弱いプルダウン	フローティング	フローティング	弱電流プルアップ	オフ	
スタンバイ	低	LIN バス ウェークアップなら弱いプルダウン。ローカル ウェークアップ イベント (WAKE ピン) なら強いプルダウン	低	高	37kΩ	オフ	ウェークアップ イベントを検出済み、MCU が EN をセットするのを待機
通常	高	High:リセッシブ状態 Low:ドミナント状態	LIN バス データ	高	37kΩ	オン	最大 20kbps の LIN 転送

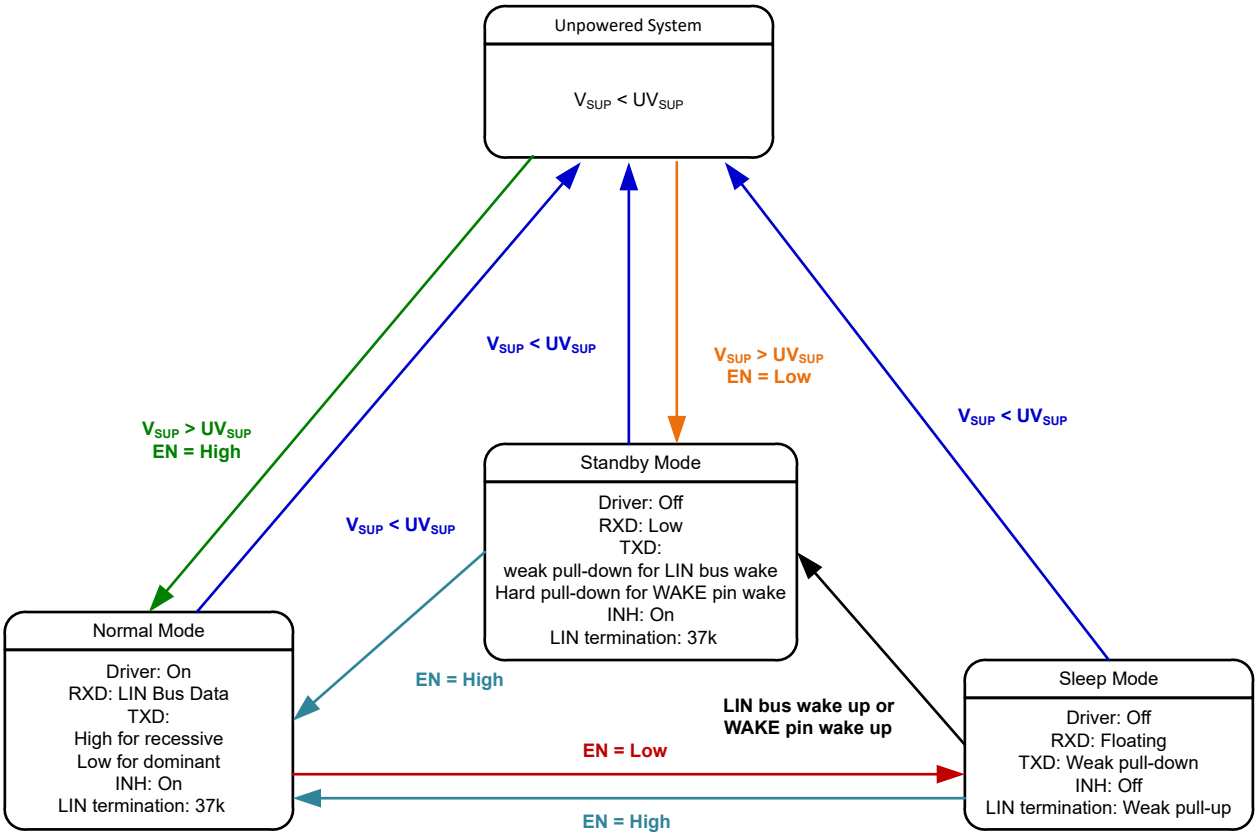


図 7-4. 動作の状態図

Copyright © 2026 Texas Instruments Incorporated

7.4.1 通常モード

EN ピンは本デバイスのモードを制御します。電源投入時に EN ピンが High の場合、本デバイスは通常モードで起動します。電源投入時に EN ピンが Low の場合、本デバイスはスタンバイ モードで起動します。通常モードでは、レシーバとトランスミッタは完全に作動しています。LIN トランスミッタは、LIN で規定された最大データ レートである 20kbps で LIN コントローラから LIN バスにデータを送信します。LIN レシーバは、最大 100kbps のデータ レートで LIN バス上のデータ ストリームを検出し、LIN コントローラ の RXD 出力にデータを出力します。EN ピンが Low から High に遷移すると、TLIN821-Q1 は $t \geq t_{NOMINT}$ でスリープ モードから通常モードに遷移します。

7.4.2 スリープ モード

スリープ モードは TLIN821-Q1 の最小消費電力モードであり、$t > t_{MODE_CHANGE}$ の間、EN ピンが High から Low に遷移するときにのみ通常モードから移行します。スリープ モードでは、LIN ドライバとレシーバがオフになり、LIN のバスは弱くプルアップされ、トランシーバはデータを送受信できません。スリープ モードでは INH ピンがフローティング出力に切り替えられ、INH ピンによって制御されるシステムの電源要素がすべてオフになるため、システムの消費電力が低減されます。本デバイスがスリープ モードに入っている間、次の条件が成立しています。

- LIN バス ドライバは無効化され、内部 LIN バス終端はオフになります (LIN がグランドに短絡した場合の電力損失を最小化するため)。
- LIN バスへの外部接続が失われた際に誤ってウェークアップ イベントが発生しないように、弱電流プルアップが機能しています。
- 通常のレシーバは無効化されています。
- EN 入力、WAKE ピン、LIN ウェークアップ レシーバは機能しています。

TLIN821-Q1 は、スリープ モードからのウェークアップのための以下の 3 つの方法をサポートしています。

- LIN ウェークアップ レシーバによる LIN バス経由のウェークアップ。
- WAKE ピンによるローカル ウェークアップ。
- EN ピンによるローカル ウェークアップ。デバイスをウェークアップするには、EN ピンを $t > t_{NOMINT}$ の間 High に設定する必要があります。

7.4.3 スタンバイ モード

デバイスがスリープ モードに入っている間に、LIN バスまたは WAKE ピンによってウェークアップ イベントが発生すると、スタンバイ モードに移行します。スタンバイ モードでは、LIN バス レスポンダ終端回路 (37kΩ) がオンになります。ウェークアップ イベントが発生し、TLIN821-Q1 スタンバイ モードに移行すると、RXD ピンが Low に駆動されて、LIN コントローラにウェークアップ イベントを通知します。

EN ピンが t_{MODE_CHANGE} より長い間 High に設定されると、デバイスはスタンバイ モードを終了して通常モードに遷移します。通常の LIN トランスミッタとレシーバは完全に動作し、双方向通信が可能です。

7.4.4 ウェークアップ イベント

スリープ モードから TLIN821-Q1 をウェークアップするには次の 3 つの方法があります。

1. リモート ウェークアップは、LIN バスにおいてリセッシブからドミナントへの遷移の立ち下がりエッジによって開始され、このドミナント状態が t_{LINBUS} フィルタ時間より長く保持される場合に有効となります。t_{LINBUS} フィルタ時間が経過した後、LIN バスのドミナントからリセッシブへの遷移の立ち上がりエッジにより、リモート ウェークアップ イベントが開始されます。LIN ウェークアップに使用されるパターンと t_{LINBUS} フィルタ時間により、ノイズおよびバス スタック ドミナント故障が誤ったウェーク要求を引き起こすことを防止できます。
2. EN ピンが $t > t_{MODE_CHANGE}$ の間 High に設定されていることが原因であるローカル ウェークアップ イベント。
3. $t > t_{WAKE}$ の間の WAKE ピンの電圧レベルの変化が原因であるローカル ウェークアップ イベント。

7.4.4.1 WAKE 入力端子を使用したローカル ウェークアップ (LWU)

WAKE 端子は、電圧遷移によるローカル ウェークアップ (LWU) リクエストに使用できる双方向の高電圧入力です。LWU イベントは、双方向の入力スレッショルドを持っているため、Low から high、または high から low への遷移時にトリガされ

Copyright © 2026 Texas Instruments Incorporated

ます。WAKE ピンは、V_{SUP} またはグランドへのスイッチと併用できます。端子を使用しない場合は、望ましくない寄生ウェークアップ イベントを回避するために、V_{SUP} またはグランドにプルする必要があります。LWU イベントが発生すると、TXD ピンは GND に強制的に設定され、ウェークアップ イベントが WAKE ピンによるものではなく、wake over LIN イベントでないことを LIN コントローラに通知します。

LWU 回路は、スタンバイおよびスリープ モードの両状態でアクティブになっています。スタンバイ モードで有効な LWU イベントが発生すると、デバイスはスタンバイ モードのままになり、RXD 出力を Low に駆動します。スリープ モードで有効な LWU イベントが発生すると、デバイスはスタンバイ モードに遷移し、RXD 出力を Low に駆動します。LWU 回路は、通常モードではアクティブではありません。システム レベルの消費電流を最小限に抑えるため、端子の内部バイアス電圧は $t_{WAKE(MIN)}$ 遅延時間で端子の状態に追従します。WAKE での常時 High レベルには、V_{SUP} への内部プルアップがあり、常時 Low レベルにはグランドを接続先とする内部プルダウンがあります。

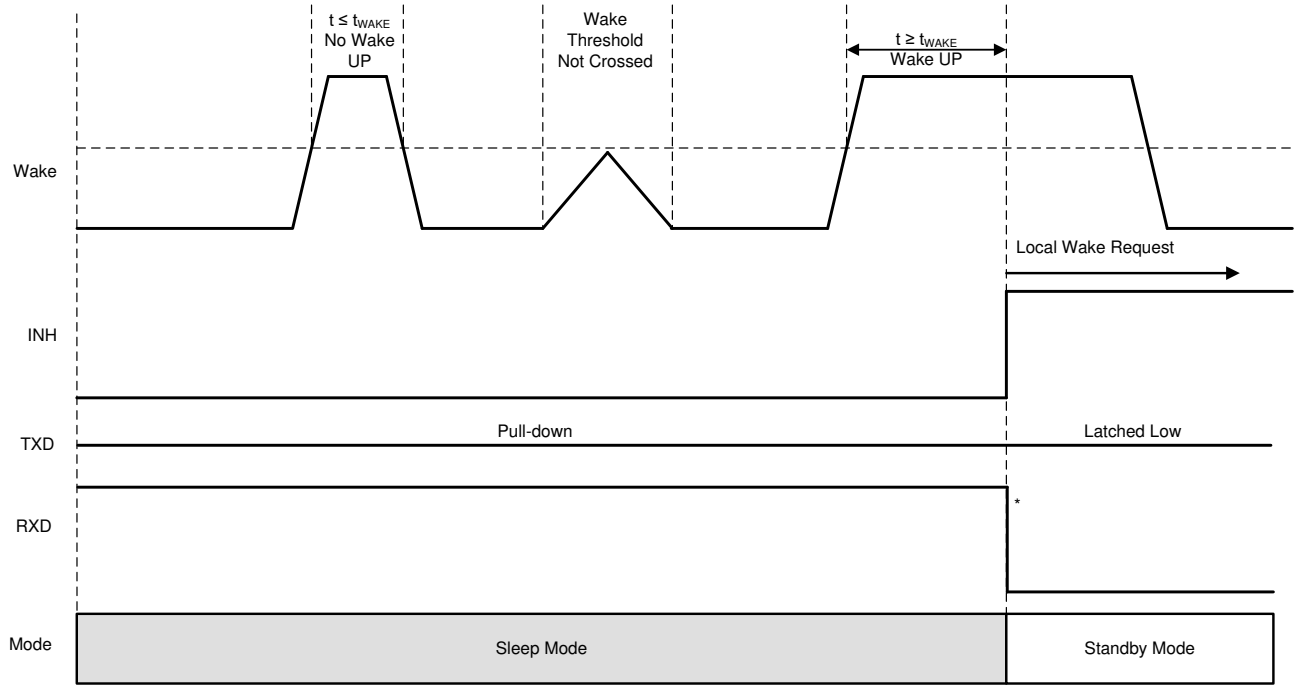


図 7-5. ローカル ウェークアップ - 立ち上がりエッジ

Copyright © 2026 Texas Instruments Incorporated

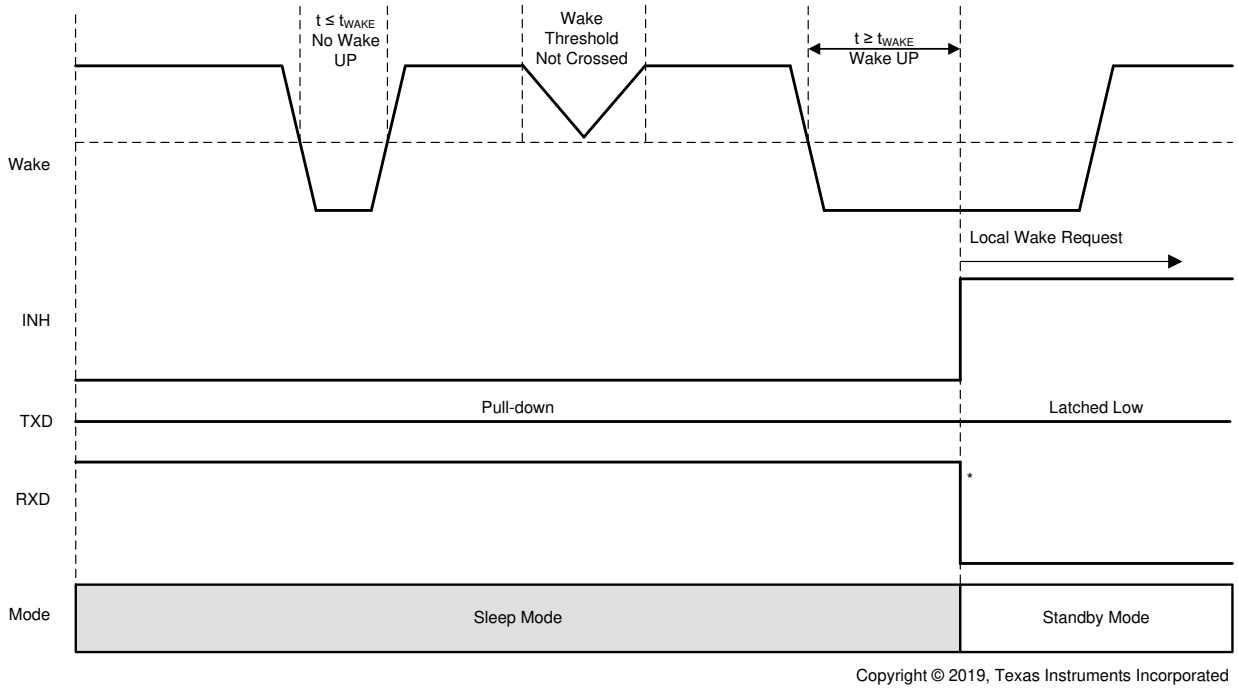


図 7-6. ローカル ウェークアップ - 立ち下がりエッジ

7.4.4.2 ウェークアップ要求 (RXD)

TLIN821-Q1 が WAKE ピンまたは LIN バスからウェークアップ イベントを検出すると、EN が High にアサートされるまで、RXD 出力は Low に駆動されます。デバイスは通常モードになります。デバイスが通常モードに移行すると、ウェークアップ イベントはクリアされ、RXD 出力が解放されます。RXD 出力は完全に動作し、LIN バスからのレシーバ出力が反映されます。

8 アプリケーション情報に関する免責事項

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

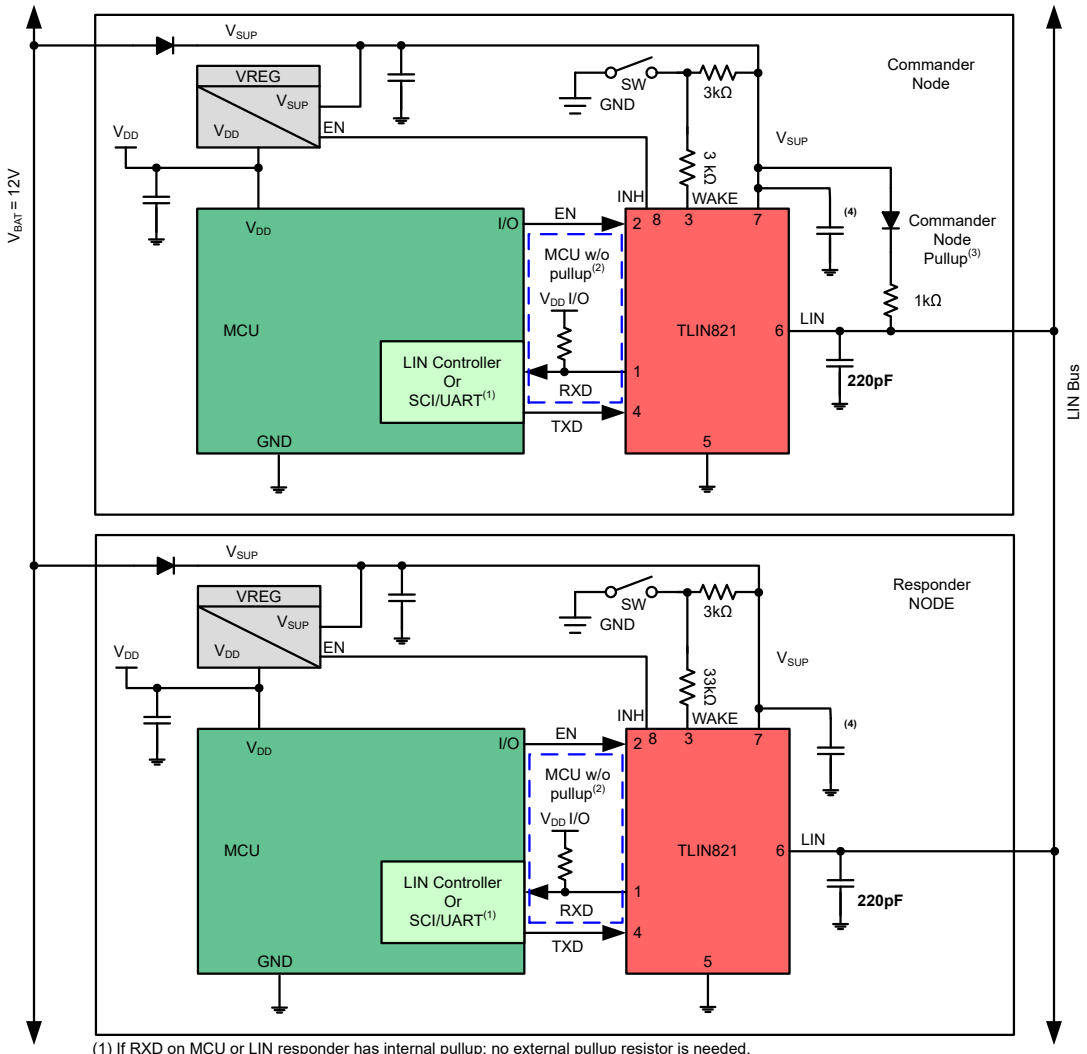
8.1 使用上の注意

TLIN821-Q1 は、LIN ネットワーク内でレスポンダ ノード アプリケーションとコマンダ ノード アプリケーションの両方として使用できます。

8.2 代表的なアプリケーション

このデバイスは、レスポンダ ノード用に 37kΩ プルアップ抵抗と直列ダイオードを内蔵しています。コマンダ ノード用途の場合、外付けの 1kΩ プルアップ抵抗と直列ブロッキング ダイオードを使用できます。図 8-1 に、コマンダ ノードとレスポンダ ノードの両方の用途に本デバイスを使用している例を示します。

Copyright © 2026 Texas Instruments Incorporated



(1) If RXD on MCU or LIN responder has internal pullup; no external pullup resistor is needed.
(2) If RXD on MCU or LIN responder does not have an internal pullup requires external pullup resistor.
(3) Commander node applications require and external 1kΩ pullup resistor and serial diode.
(4) Decoupling capacitor values are system dependent but usually have 100nF, 1µF and ≥10µF

図 8-1. 代表的な LIN バス

8.2.1 設計要件

RXD の出力構造はオープンドレイン出力段で、TLIN821-Q1 は 3.3V および 5V のコントローラと組み合わせて使用できすます。コントローラの RXD ピンがプルアップを内蔵していない場合、コントローラの IO 電圧に接続された外部プルアップ抵抗が必要です。外部プルアップ抵抗の値は 1kΩ から 10kΩ にする必要があります。デバイスの V_{SUP} ピンは、V_{SUP} 電源ピンの近くに配置して、100nF のコンデンサでデカップリングする必要があります。アプリケーションの要件に応じて、システムに V_{SUP} ラインに追加のデカップリングを含める必要があります。

8.2.2 設計手順の詳細

8.2.2.1 通常モードのアプリケーション ノート

RXD ピンを監視してウェークアップ要求を検出するシステムで TLIN821-Q1 を使用する場合、モード遷移に特に注意を払う必要があります。RXD ピンの出力は、レシーバが交代している最中は不定です。アプリケーション ソフトウェアは、t_{MODE_CHANGE} が経過するまで、ウェークアップ要求を示すエッジを RXD ピンで検出しないようにする必要があります。これは、図 6-5 に示すとおりです。

8.2.2.2 TXD ドミナント状態タイムアウトのアプリケーション ノート

TXD ドミナント状態タイムアウトで許容される最大ドミナント TXD 時間により、本デバイスの最小データ レートが制限されます。LIN プロトコルは、コマンダ ノード用途とレスポンダ ノード用途で制約が異なるため、それぞれの用途の場合で連続ドミナント ビット数の最大値が異なり、データ レートの最小値も異なります。

8.2.2.3 スタンバイ モードのアプリケーション ノート

TLIN821-Q1 が V_{SUP} の低電圧を検出すると、RXD ピンが Low に変化し、TLIN821-Q1 がスタンバイ モードに入ったことを コントローラに通知します。消費電力が最小の状態にするには、トランシーバをスリープ モードに戻します。

8.2.3 アプリケーション曲線

図 8-2 および図 8-3 は、TXD ピンから LIN ピンまでの伝搬遅延を、ドミナントからリセッシブ、およびリセッシブからドミナントへのエッジについて示しています。このデバイスは、外付けプルアップ抵抗 (1kΩ) と 680pF のバス容量を使用し、コマンダ モードに設定されています。

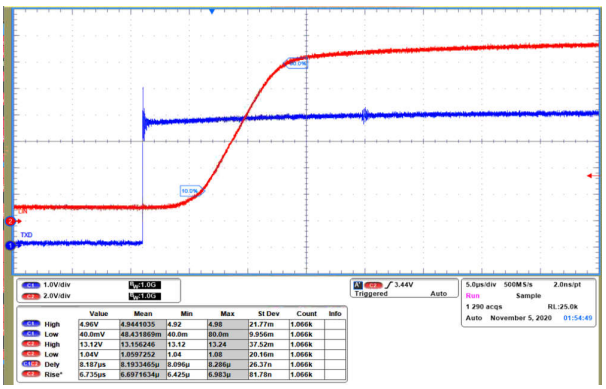


図 8-2. ドミナントからリセッシブまでの伝搬遅延

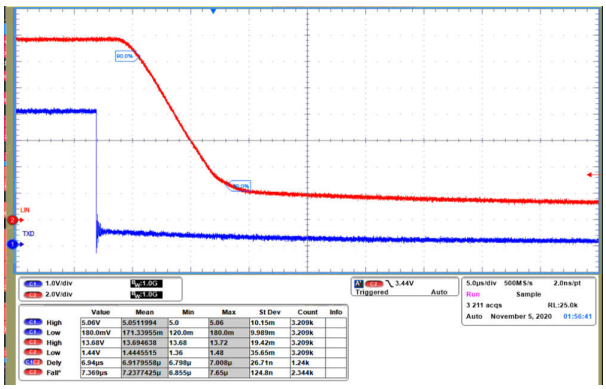


図 8-3. リセッシブからドミナントまでの伝搬遅延

8.3 電源に関する推奨事項

TLIN821-Q1 は、自動車のバッテリ、または 5.5V ～ 28V のその他の DC 電源で直接動作するように設計されています。デバイスの V_{SUP} ピンは、V_{SUP} 電源ピンの近くに配置して、100nF のコンデンサでデカップリングする必要があります。アプリケーションの要件に応じて、システムに V_{SUP} ラインに追加のデカップリングを含める必要があります。

Copyright © 2026 Texas Instruments Incorporated

8.4 レイアウト

PCB を適切に設計するには、保護およびフィルタ回路の設計から始めます。ESD 過渡はおよそ 3MHz～3GHz という広い周波数帯域幅を持つため、PCB 設計で高周波レイアウト手法を適用する必要があります。デバイスをコネクタにできるだけ近づけて配置することで、これらのノイズの多いイベントが PCB とシステムの中に伝播するのを防止します。

8.4.1 レイアウトのガイドライン

- **ピン 1 (RXD):** この RXD ピンはオープン ドレイン出力であり、適切に機能させるには、1kΩ から 10kΩ までの範囲の外付けプルアップ抵抗が必要です。トランシーバと組み合わせるコントローラにプルアップが内蔵されていない場合、RXD とコントローラの電源電圧との間に外付け抵抗を配置する必要があります。
- **ピン 2 (EN):** EN は、本デバイスを低消費電力スリープ モードに移行させるために使用される入力ピンです。この機能を使用しない場合は 1kΩ と 10kΩ の間のプルアップ値を使用し、直列抵抗を介してコントローラの電源電圧にピンを接続します。また、過電圧故障時のデジタル ラインの電流を制限するため、このピンに直列抵抗を配置することもできます。
- **ピン 3 (WAKE):** SW1 はローサイド構成に適しており、ローカルの WAKE イベントの実装に使用されます。直列抵抗 R5 は ECU がグランド接続を失ったときに WAKE ピンに流れる電流を制限するので、過電流状態に対する保護のために必要です。WAKE イベントの刺激中に十分な電流を供給するには、プルアップ抵抗 R4 が必要です。このレイアウト例では、R4 を 3kΩ に、R5 を 33kΩ に設定しています。
- **ピン 4 (TXD):** TXD ピンは、コントローラからデバイスへの送信入力信号です。このピンでの過電圧が原因であるデバイスへの入力電流を制限するために、直列抵抗を配置できます。本デバイスの入力ピンの近くで、グランドとの間にコンデンサを配置することで、ノイズをフィルタできます。
- **ピン 5 (GND):** これは、本デバイスのグランド接続です。総リターン インダクタンスを制限するため、2 つのビアを使って短いパターンでこのピンをグランド プレーンに接続する必要があります。
- **ピン 6 (LIN):** LIN ピンは TLIN821-Q1 を LIN バス接続します。レスポンダ ノード用途の場合は、グランドとの間に 220pF のコンデンサを実装します。コマンダ ノード用途の場合、LIN ピンと V_{SUP} ピンの間に直列抵抗とブロッキング ダイオードを追加する必要があります。代表的な LIN Bus を参照してください。
- **ピン 7 ($_V$SUP):** 本デバイスの電源ピンです。100nF のコンデンサは、ローカル電源のデカップリング用の V_{SUP} 電源ピンの近くに配置する必要があります。
- **ピン 8 (INH):** INH ピンはシステムのパワー マネージメントに使用されます。INH 出力に 100kΩ 負荷を追加することで、high 駆動状態から low 状態への高速遷移時間を確保し、フローティングのままになったときにピンを強制的に Low にすることができます。

注

すべてのグランドおよび電源接続はできるだけ短くし、総ループ インダクタンスを最小化するため、2 つ以上のビアを使います。

8.4.2 レイアウト例

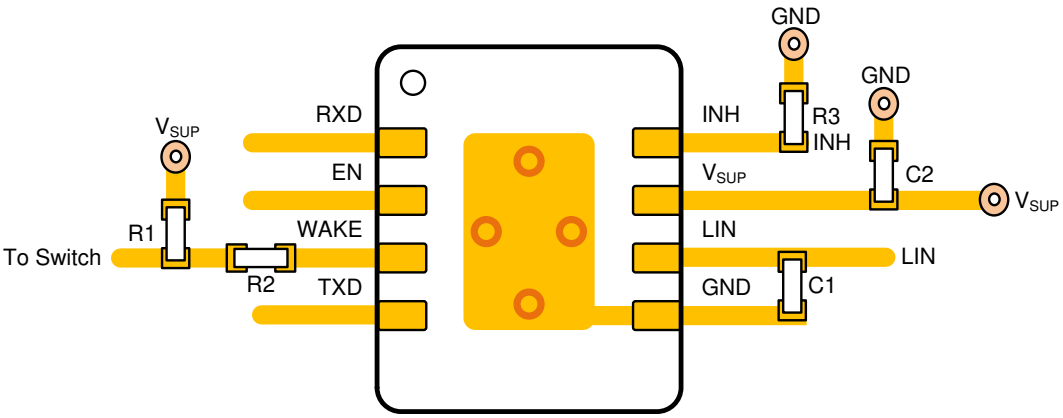


図 8-4. レイアウト例

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

パワートレイン ™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (March 2026) to Revision A (October 2026) **Page**

- データシート ステータスを「事前情報」から「量産データ」に更新 1
- スリープ / スタンバイ モード時の接合部温度の仕様を削除 5
- 「ESD 定格 - IEC 仕様」を削除 5
- 「代表的特性」を追加 11
- 「パラメータ測定情報」に D1 ～ D4 スレッショルドの情報を追加 12
- 図表の内部プルアップ抵抗の値を、500kΩ から 350kΩ に更新 16
- 「デバイスの機能モード」の状態図のスレッショルド名を V_{SUP_UNDER} から UV_{SUP} に更新 20
- 「電源に関する推奨事項」の電源電圧を –18V から 28V に訂正 26

日付	改訂	注
March 2026	*	初版。

Copyright © 2026 Texas Instruments Incorporated

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTLIN821DRBRQ1	Active	Preproduction	SON (DRB) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTLIN821DRQ1	Active	Preproduction	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
TLIN821DRBRQ1	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TL821
TLIN821DRQ1	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TL821

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

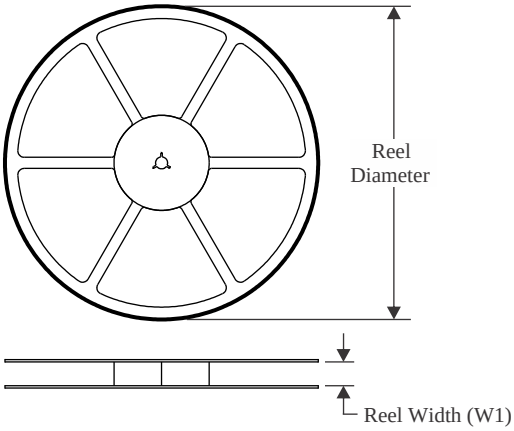
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

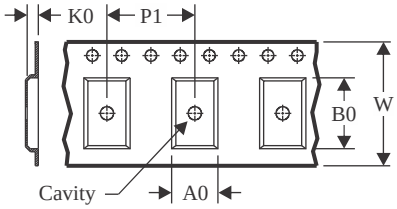
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

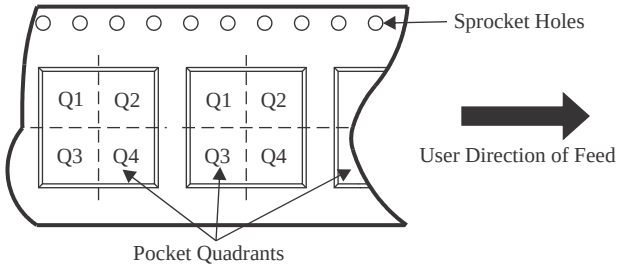


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

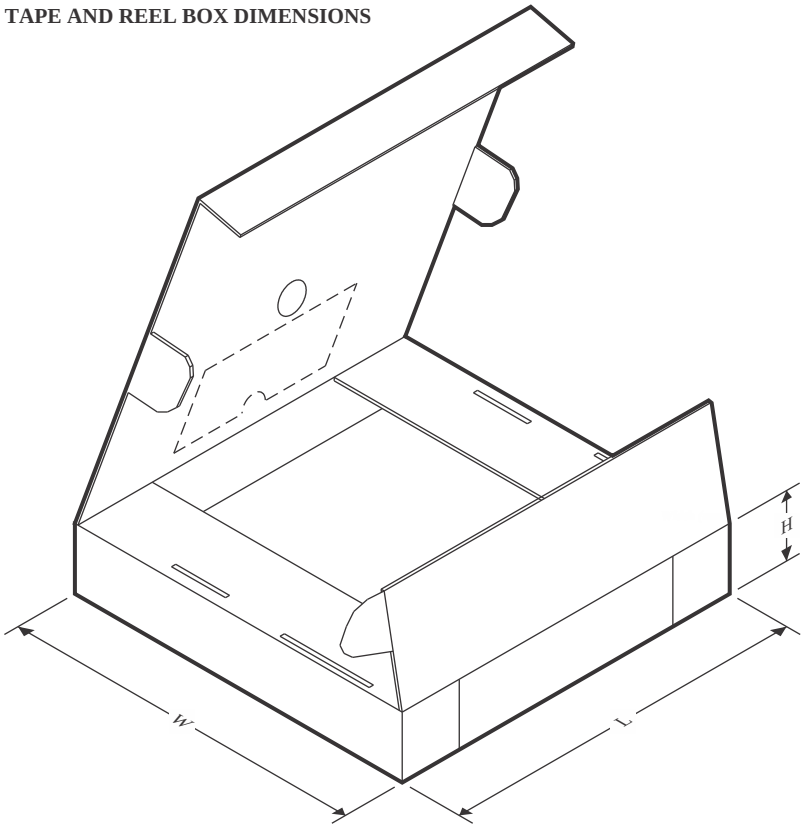
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLIN821DRBRQ1	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q1
TLIN821DRQ1	SOIC	D	8	2500	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLIN821DRBRQ1	SON	DRB	8	3000	367.0	367.0	35.0
TLIN821DRQ1	SOIC	D	8	2500	340.5	338.1	20.6

GENERIC PACKAGE VIEW

DRB 8

VSON - 1 mm max height

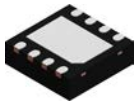
PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4203482/L

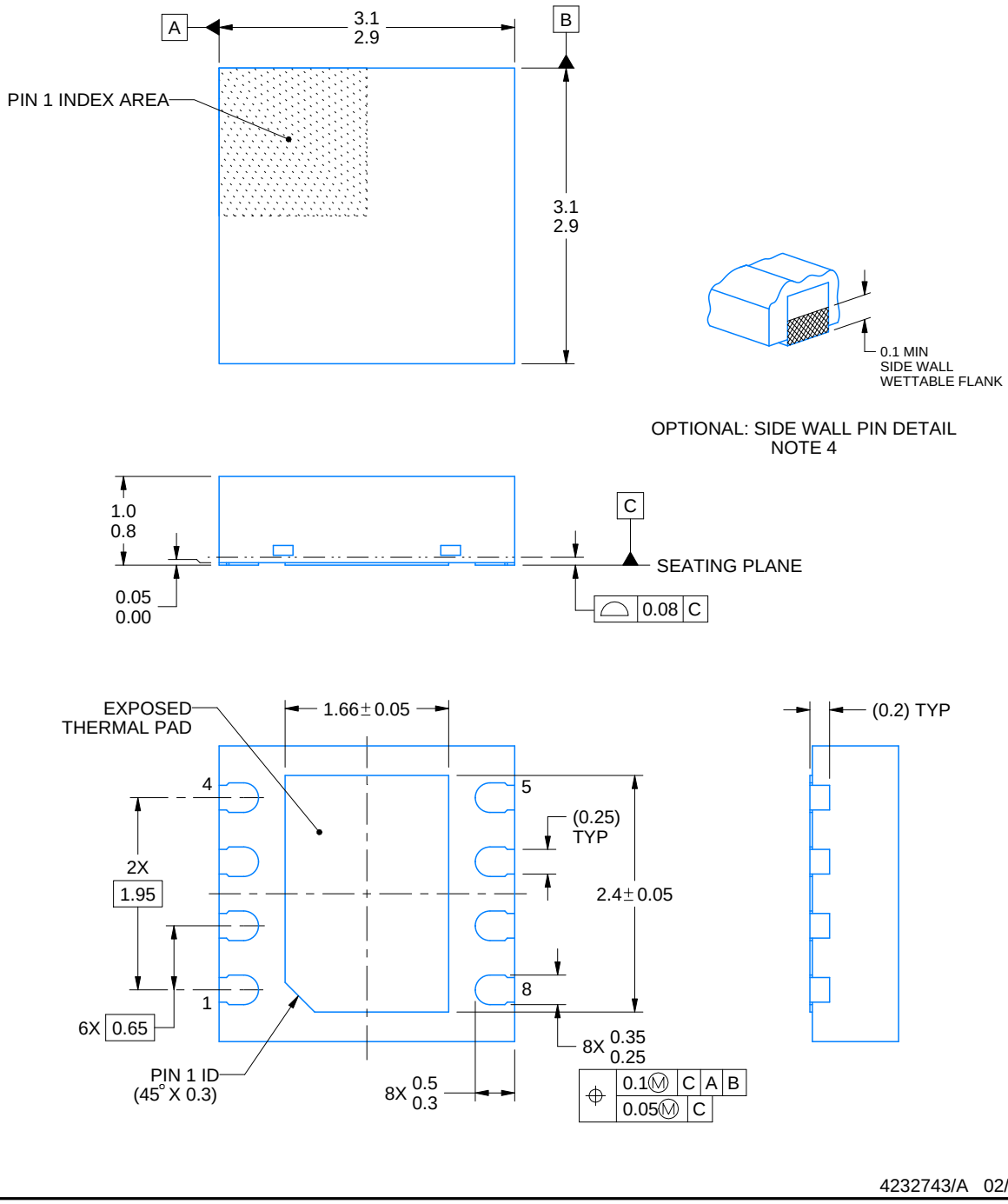
DRB0008M



PACKAGE OUTLINE

VSON - 1 mm max height

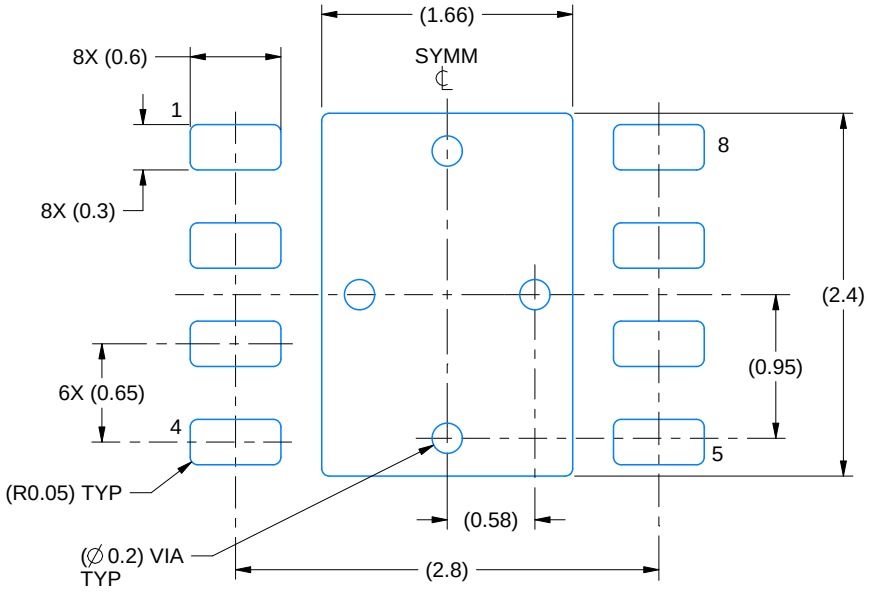
PLASTIC SMALL OUTLINE - NO LEAD



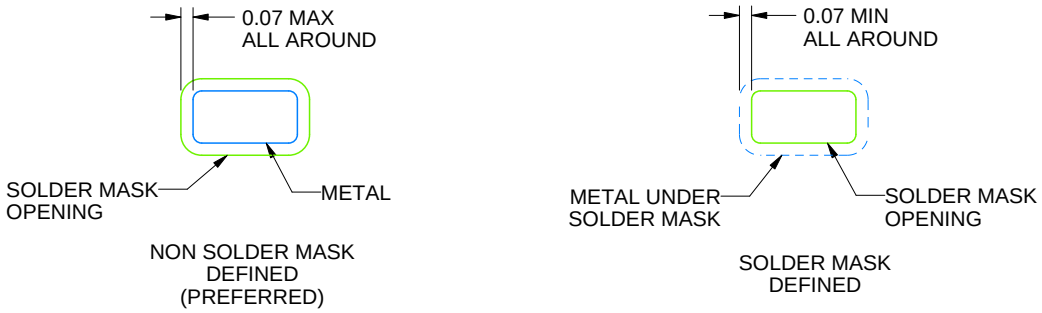
4232743/A 02/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
SCALE:20X

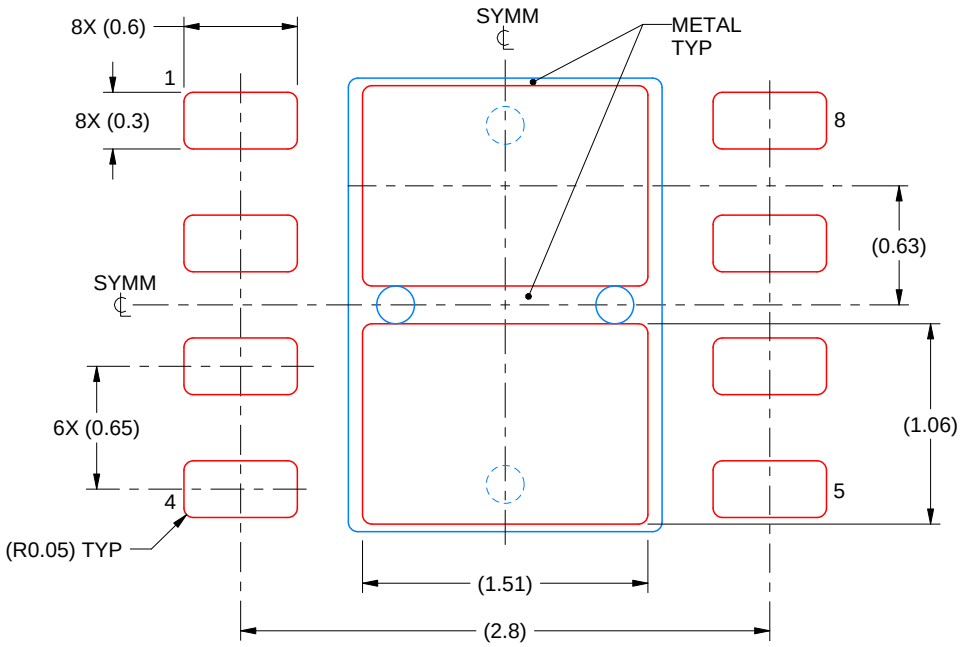


SOLDER MASK DETAILS

4232743/A 02/2026

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



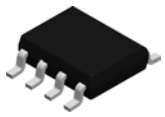
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
81% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4232743/A 02/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

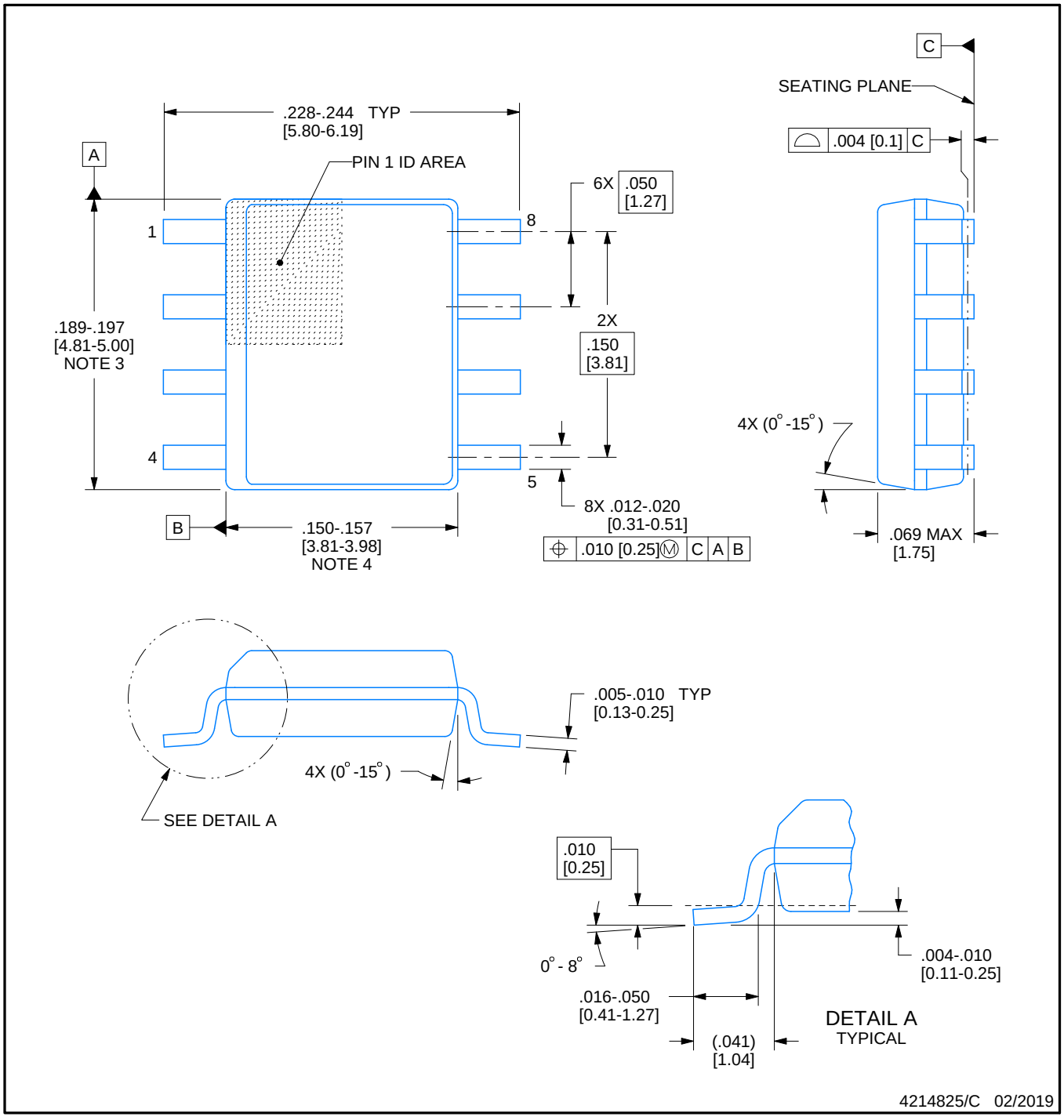


PACKAGE OUTLINE

D0008A

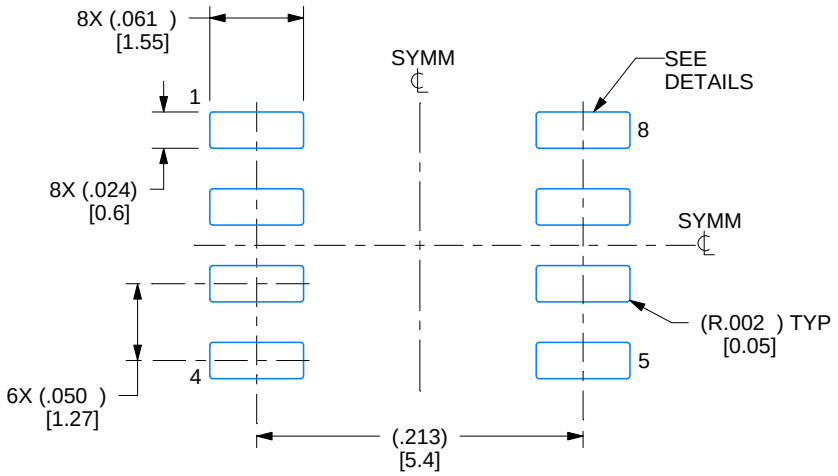
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

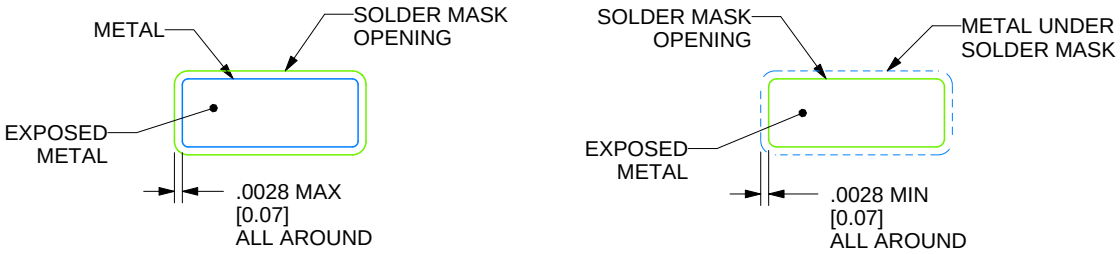


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

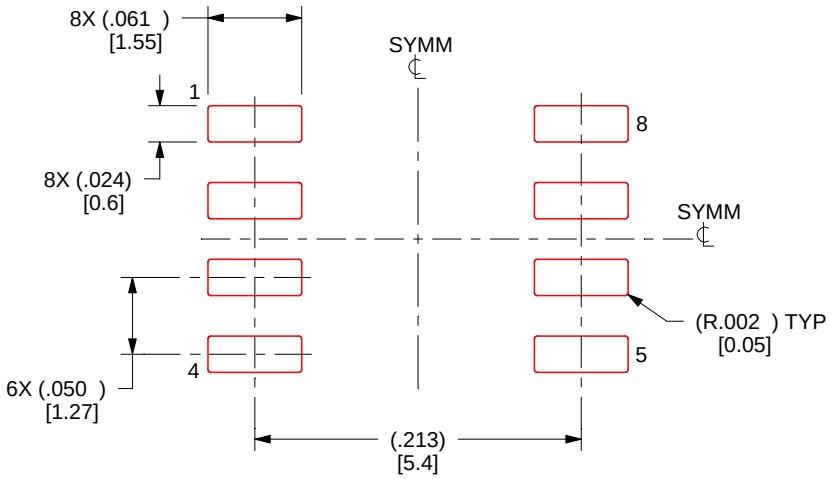
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月