TLIN829-Q1 ドミナント状態タイムアウト機能を備えた車載用故障保護 LIN トランシーバ

1 機能

- 車載アプリケーション向けに AEC-Q100 認定済み
- LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、ISO 17987-4 電気的物理層 (EPL) 仕様に準拠
- SAE J2602-1 車載用途向け LIN ネットワークに準拠
- 機能安全対応
  - 機能安全システムの設計に役立つ資料を利用可能
- 12V アプリケーションをサポート
- 最高 20kbps の LIN 送信データ レート
- 最高 100kbps の LIN 受信データ レート
- 広い動作時電源電圧範囲:5.5V～28V
- スリープ モード:超低消費電流で、次のウェイクアップ イベントに対応
  - LIN バス
  - EN 経由のローカル ウェイクアップ
- LIN バスと RXD 出力は電源オン / オフ時にグリッチ フリーで動作
- 保護機能:
  - LIN バスの障害耐性:±40V
  - V_{SUP} の低電圧保護
  - TXD ドミナント タイムアウト保護 (DTO)
  - サーマル シャットダウン保護機能
  - 電源なしノードまたはグランド切断に対するシステム レベルのフェイルセーフ
- SOIC (8) とウェッタブル フランク付きリードレス VSON (8) で供給

2 アプリケーション

- ボディ エレクトロニクスおよび照明
- インフォテインメントおよびクラスタ
- ハイブリッド電気自動車およびパワートレイン システム
- パッシブ型安全運転支援システム
- 電化製品

3 説明

TLIN829-Q1 は、ウェークアップおよび保護機能を内蔵し、LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2 A、および ISO/DIS 17987-4 規格に準拠したローカル相互接続ネットワーク (LIN) 物理層トランシーバです。LIN は、データ レートが最高 20kbps の車載ネットワークで一般に使用されている単線式双方向バスです。TLIN829-Q1 は、幅広い動作電圧に対応し、かつ追加のバス フォルト保護機能を備えた 12V アプリケーションをサポートするように設計されています。

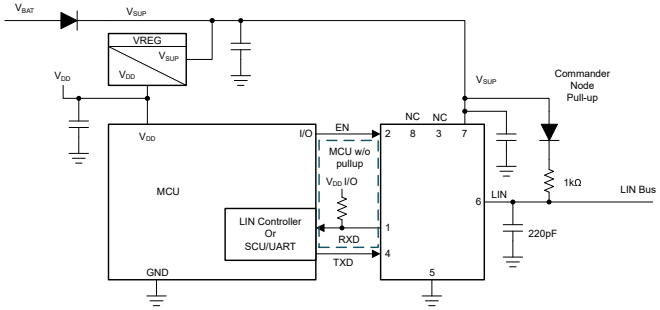
LIN レシーバは、高速インライン プログラミング用に最大 100kbps のデータ レートをサポートしています。TLIN829-Q1 は、電磁放射 (EME) を低減する電流制限波形整形ドライバを使用して、TXD 入力のデータ ストリームを LIN バス信号に変換します。本レシーバは、データ ストリームを論理レベル信号に変換し、オープン ドレインの RXD ピンを経由してマイクロプロセッサに送信します。スリープ モードから LIN バスや EN ピンによるウェイクアップが可能なため、非常に低い消費電流を実現できます。

TLIN829-Q1 には LIN レスポンダ ノード アプリケーション用の抵抗、ESD 保護、フォルト保護が内蔵されているため、アプリケーションの外付け部品数を減らせます。このデバイスでは、グランドのシフトまたは電源電圧の切断が発生しても、電流が LIN 経由で電源入力に逆流することはありません。本デバイスは、低電圧検出、サーマル シャットダウン保護、グランド喪失保護機能も内蔵しています。

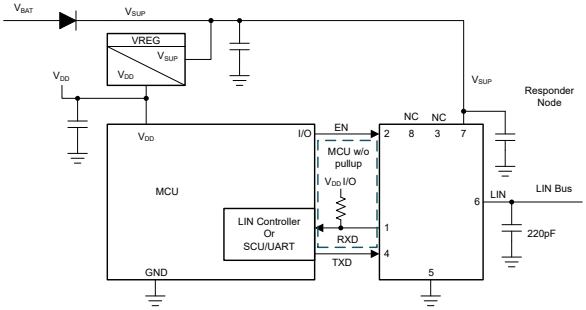
パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TLIN829-Q1	SOIC (D) (8)	4.9mm × 6mm
	VSON (DRB) (8)	3mm × 3mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図、コマンダ モード



概略回路図、レスポンダ モード

ADVANCE INFORMATION

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

ADVANCE INFORMATION

目次

1 機能.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 ESD 定格 - IEC 仕様.....4
5.4 熱に関する情報.....5
5.5 推奨動作条件.....5
5.6 電源特性.....5
5.7 電気的特性.....6
5.8 AC スイッチング特性.....8
6 パラメータ測定情報.....9
7 詳細説明.....12
7.1 概要.....12
7.2 機能ブロック図.....12
7.3 機能説明.....13
7.4 デバイスの機能モード.....16
8 アプリケーション情報に関する免責事項.....18
8.1 使用上の注意.....18
8.2 代表的なアプリケーション.....18
8.3 電源に関する推奨事項.....19
8.4 レイアウト.....19
9 デバイスおよびドキュメントのサポート.....21
9.1 ドキュメントのサポート.....21
9.2 ドキュメントの更新通知を受け取る方法.....21
9.3 サポート・リソース.....21
9.4 商標.....21
9.5 静電気放電に関する注意事項.....21
9.6 用語集.....21
10 改訂履歴.....21
11 メカニカル、パッケージ、および注文情報.....21
11.1 付録:パッケージ オプション.....22
11.2 テープおよびリール情報.....23
11.3 メカニカル データ.....25

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

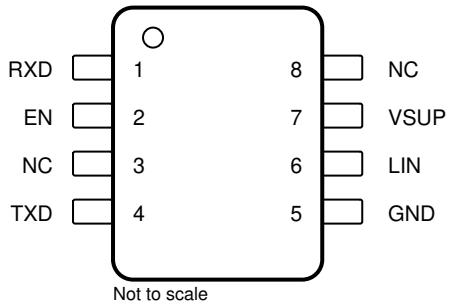


図 4-1. D パッケージ、8 ピン (SOIC)、上面図

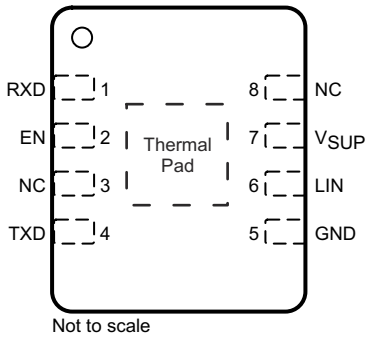


図 4-2. DRB パッケージ、8 ピン (VSON)、上面図

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
RXD	1	DO	LIN バス電圧の状態を報告する RXD 出力 (オープン ドレイン) インターフェイス
EN	2	DI	イネーブル入力 - High は本デバイスを通常動作モードにし、Low は本デバイスをスリープ モードにします。
NC	3	–	未接続
TXD	4	DI	LIN 出力の状態を制御する TXD 入力インターフェイス - 内部的にグランドにプルされています。
GND	5	GND	グランド
LIN	6	HV I/O	LIN バスの単線式トランスミッタおよびレシーバ
V_{SUP}	7	HV 電源	デバイス電源電圧 (外付けの逆方向ブロッキング ダイオードと直列にバッテリに接続します。)
NC	8	–	未接続
サーマル パッド		-	熱的結合を改善するため PCB グランド プレーンに接続可能 (DRB パッケージのみ)

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

5 仕様

5.1 絶対最大定格

(1) (2)

		最小値	最大値	単位
V_{SUP}	電源電圧範囲 (ISO 17987)	-0.3	40	V
V_{LIN}	LIN バス入力電圧 (ISO 17987)	-40	40	V
V_{LOGIC_INPUT}	ロジック入力電圧	-0.3	6	V
V_{LOGIC_OUTPUT}	論理出力電圧	-0.3	6	V
I_O	デジタルピン出力電流		8	mA
T_J	接合部温度	-40	165	°C
T_{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

(2) すべての電圧値は、グランド端子を基準としたものです。

5.2 ESD 定格

				値	単位
V_{ESD}	静電放電	人体モデル (HBM) 分類レベル 3A: グランドを基準とした LIN		±6000	V
		人体モデル (HBM) 分類レベル 3A: グランドを基準とした VSUP		±4000	V
		人体モデル (HBM) 分類レベル 2: RXD、EN、TXD ピン、AEC Q100-002 準拠(1)		±2000	V
		デバイス帯電モデル (CDM)、分類レベル C5、AEC Q100-011 準拠	すべてのピン	±500	V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 ESD 定格 - IEC 仕様

				値	単位
V_{ESD}	静電放電	LIN、V_{SUP} 端末から GND へ(1)	ISO 10605 に準拠した IEC 62228-2 接触放電 R = 330Ω、C = 150pF (IEC 61000-4-2)	±6000	V
		LIN 端子から GND へ(1)	ISO 10605 に準拠した IEC 62228-2 間接接触放電 R = 330Ω、C = 150pF (IEC 61000-4-2)	±8000	
V_{ESD}	静電放電	LIN 端子から GND へ(2)	ISO 10605 に準拠した SAE J2962-1 R = 2kΩ、C = 330pF 無電源時の接触放電	±4000	V
			ISO 10605 に準拠した SAE J2962-1 R = 2kΩ、C = 330pF 電力接触放電	±8000	V
			ISO 10605 に準拠した SAE J2962-1 R = 2kΩ、C = 330pF 気中放電	±15000	V
			ISO 10605 に準拠した SAE J2962-1 R = 2kΩ、C = 150pF 気中放電	±25000	V

(1) ここに示す結果は、IEC 62228-2 IC はトランシーバの EMC 評価のパート 2 に固有のものです。LIN トランシーバ。OEM 承認の独立系サードパーティが実施したテストで、要求に応じて EMC レポートを入手できます。

(2) ここに示す結果は、SAE J2962-1 通信トランシーバの認定要件で LIN 固有のものです。OEM 承認の独立系サードパーティが実施したテストで、要求に応じて EMC レポートを入手できます。

Copyright © 2026 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準(1)		TLIN829D-Q1 SOIC 8 ピン	TLIN829DRB-Q1 VSON 8 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	未定	未定	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	未定	未定	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	未定	未定	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	未定	未定	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	未定	未定	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	–	未定	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。SPRA953

5.5 推奨動作条件

パラメータは -40°C ≤ T_j ≤ 150°Cで有効 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{SUP}	電源電圧	5.5		28	V
V_{LIN}	LIN バス入力電圧	0		28	V
V_{LOGIC}	ロジック ピン電圧	0		5.25	V
T_J	動作接合部温度範囲	-40		150	°C
T_{SDR}	サーマル シャットダウン立ち上がり	160			°C
T_{SDF}	サーマル シャットダウン立ち下がり			150	°C
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス		10		°C

5.6 電源特性

パラメータは -40°C ≤ T_j ≤ 150°Cで有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源電圧および電流						
V_{SUP}	動作電源電圧	本デバイスは、LIN で定義された公称電源電圧範囲外でも動作可能です	5.5		28	V
	公称電源電圧	通常モードとスタンバイ モード(1)	5.5		24	V
		スリープ モード	5.5		24	V
I_{SUP}	電源電流 パスドミナント	通常モード EN = High、R_{LIN} ≥ 500Ω、C_{LIN} ≤ 10nF、INH = WAKE = V_{SUP}、V_{SUP} = 12V		1.2	3	mA
		スタンバイ モード EN = 0V、R_{LIN} ≥ 500Ω、C_{LIN} ≤ 10nF、INH = WAKE = V_{SUP}、V_{SUP} = 12V		0.7	1.2	mA
	電源電流 パス リセッシブ	通常モード EN = High、INH = WAKE = V_{SUP}、V_{SUP} = 12V		300	700	µA
		スタンバイモード EN = 0V、INH = WAKE = V_{SUP}、V_{SUP} = 12V		20	55	µA
	電源電流 スリープ モード	V_{SUP} = 12V、 EN = 0V、LIN = WAKE = V_{SUP}、TXD と RXD はフローティング		9	18	µA
		5.5V < V_{SUP} ≤ 24V、T_J = 150°C EN = 0V、LIN = WAKE = V_{SUP}、TXD と RXD はフローティング			22	µA
UV_{SUPR}	V_{SUP} 低電圧スレッショルド	増加		4.6	4.9	V
UV_{SUPF}	V_{SUP} 低電圧スレッショルド	減少	4.1	4.45		V
U_{VHYS}	V_{SUP} 低電圧スレッショルドのヒステリシス電圧差			0.15		V

(1) 通常モードにおいて、LIN 信号がデューティ サイクル 50%、振幅 28V の 10kHz 方形波である状態で、V_{SUP} をランプ変化させます。

ADVANCE INFORMATION

5.7 電気的特性

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
RXD 出力端子						
V_{OL}	Low レベル電圧	V_{CC} (4) への外部プルアップに基づいています			0.6	V
I_{OL}	Low レベル出力電流、オープンドレイン	LIN = 0V、RXD = 0.4V	1.5			mA
I_{LKG}	リーク電流、High レベル	LIN = V_{SUP}、RXD = V_{CC}	-5		5	µA
TXD 入力端子						
V_{IL}	Low レベル入力電圧				0.8	V
V_{IH}	High レベル入力電圧		2			V
I_{LKG}	Low レベル入力リーク電流	TXD = 0V	-5		5	µA
R_{TXD}	内部プルダウン抵抗値		140	50	1200	kΩ
EN 入力端子						
V_{IL}	Low レベル入力電圧		-0.3		0.8	V
V_{IH}	High レベル入力電圧		2		5.25	V
V_{HYS}	ヒステリシス電圧	設計と特性評価による。	30		500	mV
I_{IL}	Low レベル入力電流	EN = 0V	-5		5	µA
R_{EN}	内部プルダウン抵抗		140	500	1200	kΩ
LIN 端子 (V_{SUP} を基準)						
V_{OH}	LIN リセッシブ高レベル出力電圧(1) (2) (3)	TXD = High、I_O = 0mA 7V ≤ V_{SUP} ≤ 28V	0.8			V_{SUP}
V_{OH}	LIN リセッシブ高レベル出力電圧(1) (2) (3)	TXD = High、I_O = 0mA 5.5V ≤ V_{SUP} ≤ 7V	3			V
V_{OL}	LIN ドミナント低レベル出力電圧 (1) (2) (3)	TXD = 0V 7V ≤ V_{SUP} ≤ 28V			0.2	V_{SUP}
V_{OL}	LIN ドミナント低レベル出力電圧 (1) (2) (3)	TXD = 0V 5.5V ≤ V_{SUP} ≤ 7V			1.2	V
V_{BUSdom}	Low レベル入力電圧 (3)	LIN ドミナント (ウェークアップの LIN ドミナントを含む)			0.4	V_{SUP}
V_{BUSrec}	High レベル入力電圧 (3)	Lin リセッシブ	0.6			V_{SUP}
V_{IH}	LIN リセッシブの High レベル入力電圧(1) (2)	7V ≤ V_{SUP} ≤ 18V	0.47		0.6	V_{SUP}
V_{IL}	LIN ドミナントの Low レベル入力電圧(1) (2)	7V ≤ V_{SUP} ≤ 18V	0.4		0.53	V_{SUP}
$V_{SUP\_NON\_OP}$	V_{SUP}、リセッシブ状態の LIN バスの影響が 5% 未満 (3)	TXD & RXD オープン 5.5V ≤ V_{LIN} ≤ 40V	-0.3		40	V
V_{BUS_CNT}	レシーバ中心スレッショルド(3)	V_{BUS_CNT} = (V_{BUSrec} + V_{BUSdom}) / 2	0.475	0.5	0.525	V_{SUP}
V_{HYS}	ヒステリシス電圧 (ISO 17987)	V_{HYS} = V_{BUSrec} - V_{BUSdom}			0.175	V_{SUP}
V_{HYS}	ヒステリシス電圧 (SAE J2602)	V_{HYS} = V_{IH} - V_{IL}	0.07		0.175	V_{SUP}
V_{SERIAL_DIODE}	直列ダイオード付 LIN 終端プルアップ経路	I_{SERIAL_DIODE} = 10µA	0.4	0.7	1.0	V
$I_{BUS(LIM)}$	制限電流 ISO 17987 パラメータ 12	TXD = 0V、V_{LIN} = 18V、V_{SUP} = 18V	40	90	200	mA
$I_{BUS\_PAS\_DOM}$	レシーバのリーク電流、ドミナント	ドライバ オフ / リセッシブ、LIN = 0V、 V_{SUP} = 12V	-1			mA
$I_{BUS\_PAS\_rec1}$	レシーバのリーク電流、リセッシブ	ドライバ オフ / リセッシブ、LIN ≥ V_{SUP} 5.5V ≤ V_{SUP} ≤ 28V			20	µA
$I_{BUS\_PAS\_rec2}$	レシーバのリーク電流、リセッシブ	ドライバ オフ / リセッシブ、LIN = V_{SUP}	-5		5	µA
$I_{BUS\_NO\_GND}$	リーケージ電流、グランド喪失	GND_{Device} = V_{SUP} = 18V R_{Meas} = 1kΩ 0V < V_{LIN} < 18V	-1		1	mA

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{leak\ gnd(dom)}$	リーケージ電流、グランド喪失[5]	V_{SUP} = 8V、GND = オープン、V_{SUP} = 18V、GND = オープン $R_{Commander}$ = 1kΩ、C_L = 1nF $R_{Responder}$ = 20kΩ、C_L = 1nF LIN = ドミナント	-1		1	mA
$I_{leak\ gnd(rec)}$	リーケージ電流、グランド喪失[5]	V_{SUP} = 8V、GND = オープン、V_{SUP} = 18V、GND = オープン、 $R_{Commander}$ = 1kΩ、C_L = 1nF $R_{Responder}$ = 20kΩ、C_L = 1nF LIN = リセッシブ	-100		100	µA
$I_{BUS\_NO\_BAT}$	リーケージ電流、電源喪失	V_{SUP} = GND 0V ≤ V_{LIN} ≤ 18V			5	µA
I_{RSLEEP}	スリープ モード時に V_{SUP} へ接続されるプルアップ電流源	V_{SUP} = 14V、LIN = GND	-20		-1.5	µA
R_{PU_SLP}	スリープ モード時に V_{SUP} へ接続される内部プルアップ抵抗	EN = 0V	1000	1700	2500	kΩ
R_{PU}	V_{SUP} に接続された内部プルアップ抵抗		27.66	37	48	kΩ
C_{LIN}	LIN ピンの容量	V_{SUP} = 14V			25	pF
デューティ サイクル特性						
D1	デューティ サイクル 1[3] ISO 17987 パラメータ 27/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.744 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.581 x V_{SUP}、 V_{SUP} = 7V ～ 18V、t_{BIT} = 50µs/52µs D1 = $t_{BUS\_rec(min)}$/(2 x t_{BIT})	0.396			
$D1_{LB}$	デューティ サイクル 1[1] [2] [3] [6] ISO 17987 低バッテリ パラメータ 88/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.665 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} V_{SUP} = 5.5V ～ 7V、t_{BIT} = 50µs/52µs D1 = $t_{BUS\_rec(min)}$/(2 x t_{BIT})	0.396			
D2	デューティ サイクル 2[3] ISO 17987 パラメータ 28/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.422 x V_{SUP}、 $TH_{DOM(MIN)}$ = 0.284 x V_{SUP}、 V_{SUP} = 7.6V ～ 18V、t_{BIT} = 50µs/52µs D2 = $t_{BUS\_rec(MAX)}$/(2 x t_{BIT})			0.581	
$D2_{LB}$	デューティ サイクル 2[1] [2] [3] [6] ISO 17987 低バッテリ パラメータ 89/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.496 x V_{SUP}、 $TH_{DOM(MIN)}$ = 0.361 x V_{SUP}、 V_{SUP} = 6.1V ～ 7.6V、t_{BIT} = 50µs/52µs D2 = $t_{BUS\_rec(MAX)}$/(2 x t_{BIT})			0.581	
D3	デューティ サイクル 3[3] ISO 17987 パラメータ 29/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.778 x V_{SUP} $TH_{DOM(MAX)}$ = 0.616 x V_{SUP} V_{SUP} = 7V ～ 18V、t_{BIT} = 96µs D3 = $t_{BUS\_rec(min)}$/(2 x t_{BIT})	0.417			
$D3_{LB}$	デューティ サイクル 3[1] [2] [3] [6] ISO 17987 低バッテリ パラメータ 90/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.665 x V_{SUP} $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} V_{SUP} = 5.5V ～ 7V、t_{BIT} = 96µs D3 = $t_{BUS\_rec(min)}$/ (2 x t_{BIT})	0.417			
D4	デューティ サイクル 4[3] ISO 17987 パラメータ 30/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MIN)}$ = 0.389 x V_{SUP} $TH_{DOM(MIN)}$ = 0.251 x V_{SUP} V_{SUP} = 7.6V ～ 18V、t_{BIT} = 96µs D4 = $t_{BUS\_rec(MAX)}$/ (2 x t_{BIT})			0.59	
$D4_{LB}$	デューティ サイクル 4[1] [2] [3] [6] ISO 17987 低バッテリ パラメータ 91/SAE J2602 レスポンダ / コマンダ	$TH_{REC(MAX)}$ = 0.496 x V_{SUP} $TH_{DOM(MAX)}$ = 0.361 x V_{SUP} V_{SUP} = 6.1V ～ 7.6V、t_{BIT} = 96µs D4 = $t_{BUS\_rec(MAX)}$/ (2 x t_{BIT})			0.59	
$T_{r\text{-}d\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間[1] [2] [6] リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.744 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.581 x V_{SUP} 7V ≤ V_{SUP} ≤ 18V、t_{BIT} = 52µs $t_{REC(MAX)\_D1}$ - $t_{DOM(MIN)\_D1}$			10.8	µs
$T_{d\text{-}r\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間[1] [2] [6] ドミナントからリセッシブへの遷移	$TH_{REC(MAX)}$ = 0.422 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.284 x V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V、t_{BIT} = 52µs $t_{DOM(MAX)\_D2}$ - $t_{REC(MIN)\_D2}$			8.4	µs

ADVANCE INFORMATION

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$T_{r\text{-}d\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間(1) (2) (6) リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.778 x V_{SUP} $TH_{DOM(MAX)}$ = 0.616 x V_{SUP} 7V ≤ V_{SUP} ≤ 18V、t_{BIT} = 96µs $t_{REC(MAX)\_D3}$ - $t_{DOM(MIN)\_D3}$			15.9	µs
$T_{d\text{-}r\ max}$	デューティ サイクルに対するトランスミッタの伝搬遅延時間(1) (2) (6) ドミナントからリセッシブへの遷移	$TH_{REC(MIN)}$ = 0.389 x V_{SUP} $TH_{DOM(MIN)}$ = 0.251 x V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V、t_{BIT} = 96µs $t_{DOM(MAX)\_D4}$ - $t_{REC(MIN)\_D4}$			17.28	µs
$T_{r\text{-}d\ max\_low}$	デューティ サイクルの低電圧時におけるトランスミッタの伝搬遅延時間(1) (2) (6) リセッシブからドミナントへの遷移	$TH_{REC(MAX)}$ = 0.665 x V_{SUP}、 $TH_{DOM(MAX)}$ = 0.499 x V_{SUP} 5.5V ≤ V_{SUP} ≤ 7V、t_{BIT} = 52µs $t_{REC(MAX)\_low}$ - $t_{DOM(MIN)\_low}$			10.8	µs
$T_{d\text{-}r\ max\_low}$	低電圧時におけるデューティサイクルに対するトランスミッタの伝搬遅延時間(1) (2) (6) ドミナント からリセッシブへの遷移	$TH_{REC(MAX)}$ = 0.496 x V_{SUP} $TH_{DOM(MAX)}$ = 0.361 x V_{SUP} 6.1V ≤ V_{SUP} ≤ 7.6V、t_{BIT} = 52µs $t_{DOM(MAX)\_low}$ - $t_{REC(MIN)\_low}$			8.4	µs

(1) SAE 2602 コマンダ ノードの負荷条件: 5.5nF/4kΩ および 899pF/20kΩ、t_{BIT} = 52µs および 96µs
(2) SAE 2602 レスポンダ ノードの負荷状態: 5.5nF/ 875Ω および 899pF/ 900Ω、t_{BIT} = 52µs および 96µs
(3) ISO 17987 に基づくバス負荷条件 (C_{LINBUS}、R_{LINBUS}) には、1nF/1kΩ、6.8nF/660Ω、10nF/500Ω が含まれ、t_{BIT} は 50µs および 96µs とします
(4) RXD はオープン ドレイン出力構造を使用するため、V_{OL} レベルはマイコンの電源電圧に基づいています。
(5) $I_{leak\ gnd}$ = (V_{BAT} - V_{LIN})/R_{Load}
(6) 設計により規定されています。

5.8 AC スイッチング特性

パラメータは -40℃ ≤ T_j ≤ 150℃で有効 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
デバイスのスイッチング特性						
t_{rx_pdf}	レシーバの立下り伝搬遅延時間 ISO 17987 パラメータ 31	5.5V ≤ VSUP、R_{RXD} = 2.4kΩ、C_{RXD} = 20pF			6	µs
t_{rx_pdf}	レシーバの立下り伝搬遅延時間 ISO 17987 パラメータ 31				6	µs
t_{rs_sym}	レシーバ伝搬遅延時間の対称性レシーバの立ち上がり伝搬遅延時間 ISO 17987 パラメータ 32	立ち下がりエッジに対する立ち上がりエッジ、 (t_{rx_sym} = t_{rx_pdf} – t_{rx_pdr})、 R_{RXD} = 2.4kΩ、C_{RXD} = 20pF	-2		2	µs
t_{LINBUS}	ウェークアップのための LIN バスにおける最小ドミナント時間		25	65	150	µs
t_{CLEAR}	LIN バスにバス スタック ドミナント故障が発生した際に、誤ウェークアップ防止ロジックをクリアするための時間 (バス スタック ドミナント故障をクリアするための LIN バスのリセッシブ時間)		8	25	50	µs
t_{MODE_CHANGE}	モード変化遅延時間	EN ピンを介して通常モードからスリープ モードへ移行するまでの時間	2		15	µs
t_{NOMINT}	通常モードの初期化時間(1)	通常モードの初期化が完了し、RXD ピン上のデータが有効となるまでの時間 (スタンバイ モードから通常モードへの移行に要する t_{MODE_CHANGE} を含みます)。			45	µs
t_{PWR}	パワーアップ時間	電源投入後に RXD ピン上のデータが有効になるまでの時間			1.5	ms
t_{TXD_DTO}	ドミナント状態タイムアウト		20	50	80	ms

(1) スリープ モードから通常モードへの遷移時間には、t_{MODE_CHANGE} および t_{NOMINT} の両方が含まれます。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6 パラメータ測定情報

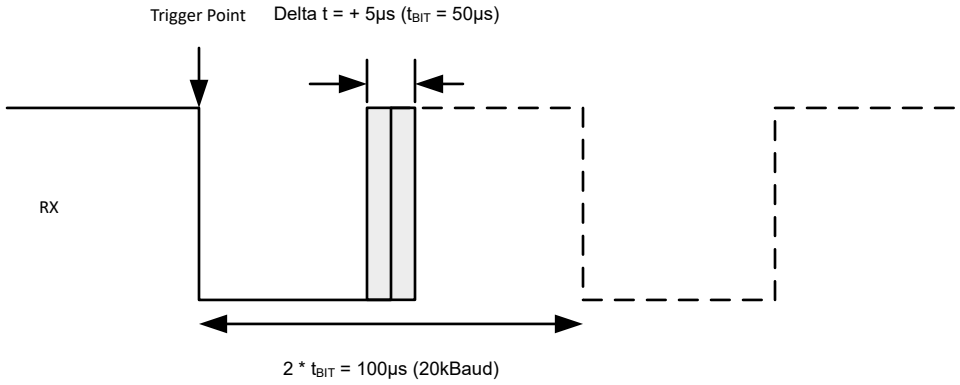


図 6-1. RX 応答: 動作電圧範囲

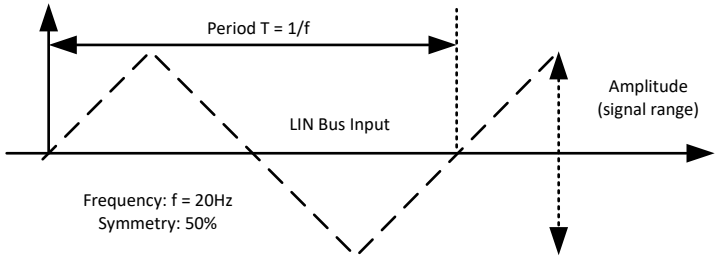


図 6-2. LIN バス入力信号

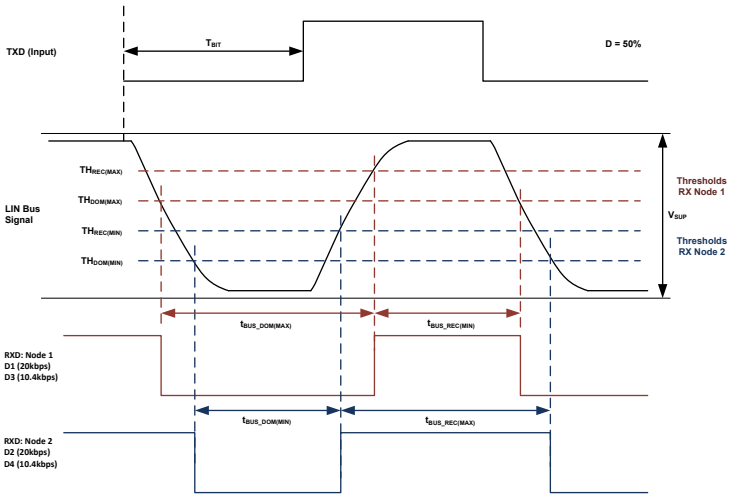


図 6-3. バス タイミング パラメータの定義

ADVANCE INFORMATION

ADVANCE INFORMATION

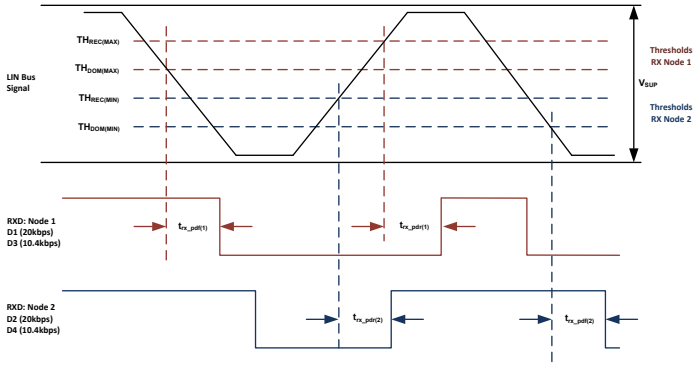


図 6-4. 伝搬遅延

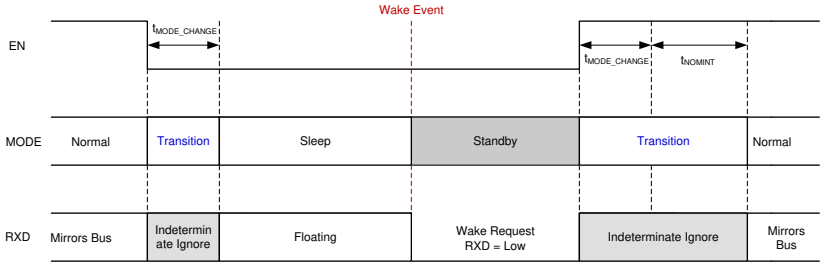


図 6-5. モード遷移

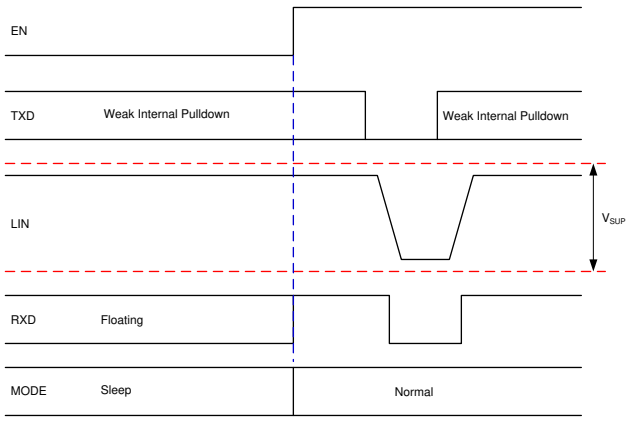


図 6-6. EN によるウェークアップ

Copyright © 2026 Texas Instruments Incorporated

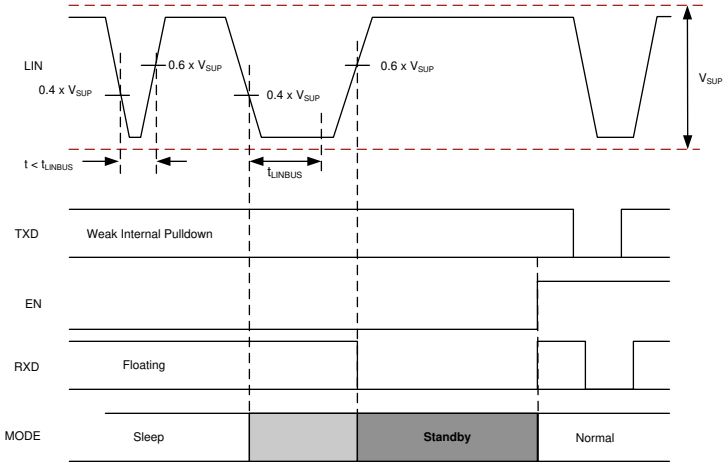


図 6-7. LIN によるウェークアップ

ADVANCE INFORMATION

ADVANCE INFORMATION

7 詳細説明

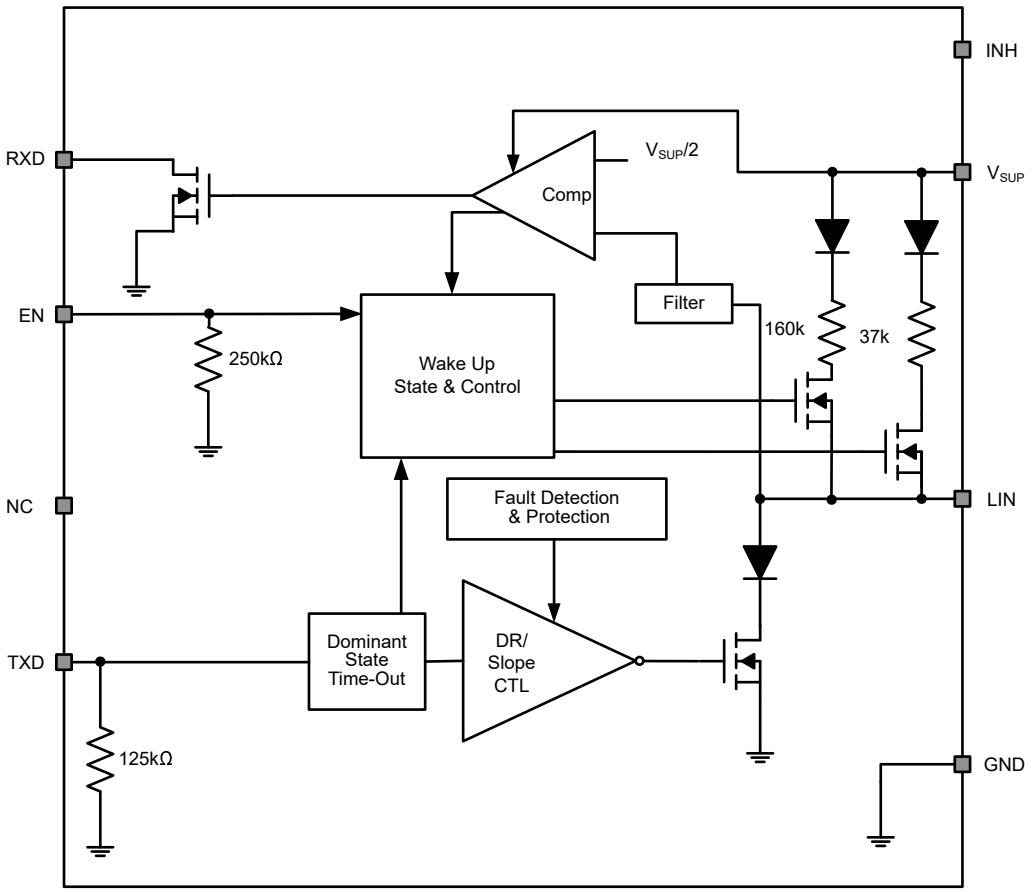
7.1 概要

TLIN829-Q1 は、ウェークアップおよび保護機能を内蔵し、LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、ISO/DIS 17987-4 標準に準拠したローカル相互接続ネットワーク (LIN) 物理層トランシーバです。LIN バスは、低速車載ネットワークで一般的に使用されている単線式双方向バスです。このデバイスのトランスミッタは 2.4kbps から 20kbps のデータ レートをサポートし、レシーバは最大 100kbps まで動作し、インライン プログラミングに対応しています。LIN 物理層仕様で規定されているように、TXD 入力上の LIN プロトコル データ ストリームは、TLIN829-Q1 によって電流制限波形整形ドライバを使って LIN バス信号に変換されます。本レシーバは、データ ストリームを論理レベル信号に変換し、オープン ドレインの RXD ピンを経由してマイクロプロセッサに送信します。LIN バスには、ドミナント状態 (グランドに近い電圧) とリセッシブ状態 (バッテリに近い電圧) という 2 つの状態があります。リセッシブ状態では、内蔵プルアップ抵抗 (37kΩ) および直列ダイオードにより、LIN バスが High になります。レスポンダ ノードのアプリケーションでは、外付けプルアップ部品は不要です。一方、コマンダ ノードのアプリケーションでは、LIN 仕様に従い、外付けプルアップ抵抗 (1kΩ) および直列ダイオードが必要です。

このデバイスは、広い入力電圧動作範囲を備えた 12V アプリケーションに対応するよう設計されており、低消費電力のスリープ モードにも対応しています。また、このデバイスは次の 2 つの方法でウェークアップすることもできます。それは、EN ピンによる方法と LIN バスからの信号による方法です。

TLIN829-Q1 は、ESD 保護およびフォルト保護を内蔵しているため、アプリケーションの必要な外付け部品を減らすことができます。グランド シフトまたは電源電圧の切断が発生した場合、本デバイスは、電流が LIN 経由で電源入力に逆流することを防止します。本デバイスは、低電圧検出、サーマル シャットダウン保護、グランド喪失保護機能も内蔵しています。

7.2 機能ブロック図



Copyright © 2026 Texas Instruments Incorporated

7.3 機能説明

7.3.1 LIN (Local Interconnect Network) バス

この高電圧入出力ピンは、単線式 LIN バス トランスミッタおよびレシーバです。LIN は耐久性があり、40V までの過渡電圧に耐えられます。グランド シフトや電源 (V_{SUP}) の喪失が発生した場合でも、ブロッキング ダイオードによって LIN から電源 (V_{SUP}) への逆電流が最小化されます。

7.3.1.1 LIN トランスミッタの特性

トランスミッタは、LIN 仕様に準拠したスレッショルドと AC パラメータを持っています。トランスミッタは、電流制限機能とサーマル シャットダウン機能を内蔵したローサイド トランジスタです。サーマル シャットダウン状態の間、本デバイスを保護するため、トランスミッタは無効化されます。V_{SUP} に対して接続された直列ダイオード構造付きプルアップ抵抗が内蔵されているため、LIN レスポンダ ノード用途では外付けプルアップ部品は不要です。本デバイスをコマンダ ノード用途で使用する場合、V_{SUP} に対して接続された直列ダイオード付き外部プルアップ抵抗を追加する必要があります。

7.3.1.2 LIN レシーバの特性

レシーバ特性のスレッショルドは、LIN 仕様に従って、本デバイスの電源ピンの電圧に比例します。

レシーバは、LIN または SAEJ2602 仕様でサポートされているデータ レートよりも高いデータ レート (> 100kbps) で受信できます。そのため、最終工程またはその他のアプリケーションでの高速ダウンロードに TLIN829-Q1 を使用できます。実現可能な実際のデータ レートは、システムの時定数 (バス容量とプルアップ抵抗) と、そのシステムで使用されるドライバの特性で決まります。

7.3.1.2.1 終端

V_{SUP} に対して接続された直列ダイオード構造付きプルアップ抵抗が内蔵されているため、LIN レスポンダ ノード用途では外付けプルアップ部品は不要です。本デバイスを、LIN 仕様に従ってコマンダ ノードの用途で使用する場合、V_{SUP} に対して接続された直列ダイオード付き外部プルアップ抵抗 (1kΩ) を追加する必要があります。

図 7-1 に、コマンダ ノードの構成と、電圧レベルの定義方法を示します。

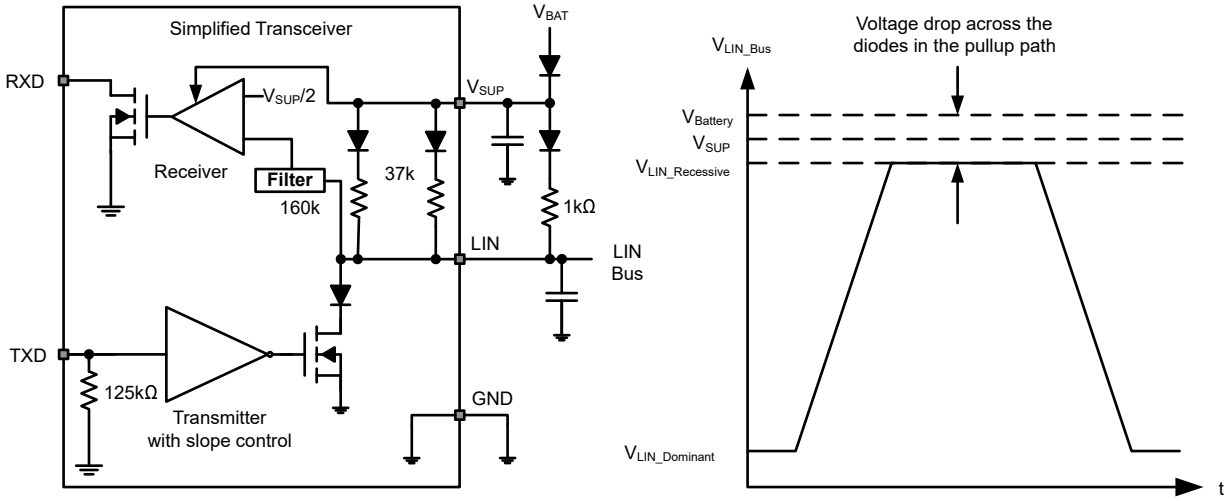


図 7-1. コマンダ ノードの構成と電圧レベル

7.3.2 TXD (送信入力および出力)

TXD は、MCU の LIN プロトコル コントローラとのインターフェイス (SCI および UART) であり、LIN 出力の状態を制御するために使用されます。TXD を low にすると、LIN 出力はドミナント (ほぼグランド) になります。TXD を high にすると、LIN 出力はリセッシブ (ほぼ $V_{Battery}$) になります。図 7-1 を参照してください。TXD 入力構造は、3.3V および 5V の I/O インターフェイスを持つマイコンと互換性があります。

ADVANCE INFORMATION

ADVANCE INFORMATION

7.3.3 RXD (受信出力)

RXD は、マイコンの LIN プロトコル コントローラとのインターフェイス (SCI および UART) であり、LIN バス電圧の状態を報告します。LIN リセッシブ (ほぼ $V_{Battery}$) は RXD の High レベルによって表され、LIN ドミナント (ほぼグランド) は RXD ピンの Low レベルによって表されます。RXD 出力の構造はオープン ドレイン出力段です。そのため、本デバイスは 3.3V および 5V I/O のマイクロコントローラと組み合わせて使用できます。マイコンの RXD ピンがプルアップを内蔵していない場合、マイコンの I/O 電源電圧に接続された外部プルアップ抵抗が必要です。スタンバイ モードでは、LIN バスからのウェークアップ要求を示すため、RXD ピンは Low に駆動されます。

7.3.4 V_{SUP} (電源電圧)

V_{SUP} は電源ピンです。V_{SUP} は、外付けの逆方向ブロッキング ダイオードを経由してバッテリに接続されます (図 7-1)。ECU レベルで電力が失われても、本デバイスの LIN ピンによるリーク電流は小さいため、バスの負荷となってバス電圧を低下させることはありません。これは、ネットワークの一部のノード (イグニッション電源) には電力が供給されないが、残りの部分 (バッテリ電源) には電力が供給される LIN システムに適切です。

7.3.5 GND (グランド)

GND は本デバイスのグランド接続です。このデバイスは、グランド シフトが V_{SUP} を最小動作電圧未満に低下させないこと、ならびに入力電圧および出力電圧がそれぞれの適切なスレッショルドの範囲内にあることを条件として、グランド シフトが発生した状態でも動作可能です。本デバイスの LIN ピンからのリーク電流は非常に小さいため、ECU レベルでグランドが失われても、本デバイスはバスの電位を引き下げません。これは、ネットワークの一部のノード (イグニッション電源) には電力が供給されないが、残りの部分 (バッテリ電源) には電力が供給される LIN システムに最適です。

7.3.6 EN (イネーブル入力)

EN は、本デバイスの動作モードを制御します。EN を High にすると、本デバイスは通常動作モードになり、TXD から LIN、さらに LIN から RXD への伝送パスが利用可能になります。EN を Low にすると、本デバイスはスリープ モードに移行し、伝送パスは利用できなくなります。本デバイスが通常モードに移行できるのは、ウェークアップした後のみです。EN がフローティングになっても本デバイスが確実に低消費電力モードにとどまるように、EN には内部プルダウン抵抗が備わっています。

7.3.7 保護機能

TLIN829-Q1 は、以下に説明するように、複数の保護機能を備えています。

7.3.8 TXD ドミナント タイムアウト (DTO)

通常モード中に、ハードウェアまたはソフトウェアのアプリケーションの故障により TXD が意図せず恒久的に Low に駆動された場合、LIN バスはドミナント状態のタイムアウト タイマによって保護されます。このタイマは TXD ピンの立ち下がりエッジによってトリガされます。t_{DST} よりも長い間 TXD が Low に維持されると、トランスミッタは無効化され、LIN バスはリセッシブ状態に戻り、バス上で通信を再開できます。TXD の立ち上がりエッジで保護はクリアされ、t_{DST} タイマはリセットされます。TXD が切り離された場合に、本デバイスが機能しなくなっても必ず既知の状態になるように、TXD ピンは内部プルダウンを備えています。このフォルト中、トランシーバは (EN での状態変化要求がないものと仮定して) 通常モードに維持され、トランスミッタは無効化され、RXD ピンは LIN バスを反映し、LIN バスのプルアップ終端はオンのまま維持されます。

7.3.9 バスがドミナント状態で固着するシステム フォルト：偽のウェイクアップ誤動作防止

TLIN829-Q1 には、バス スタック ドミナント システム フォルトを検出するロジックが内蔵されており、システム フォルト時に本デバイスが誤ってウェークアップするのを防止しています。スリープモードに移行すると、デバイスは LIN バスの状態を検出します。バスがドミナントの場合、バスのスタックドミナントがバスの有効なリセッシブで「クリア」されるまでウェークアップロジックは作動せず、過剰な電流の消費を防止します。図 7-2 と図 7-3 に、この保護機能の動作を示します。

Copyright © 2026 Texas Instruments Incorporated

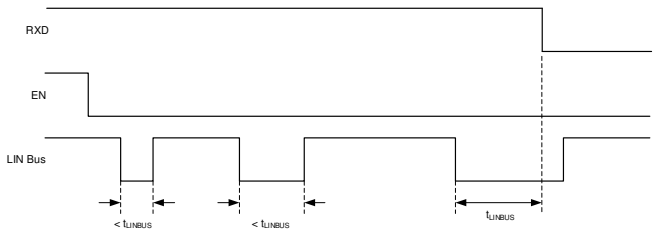


図 7-2. バス フォルトなし：バス リセッシブ条件とウェークアップによるスリープ モードへの移行

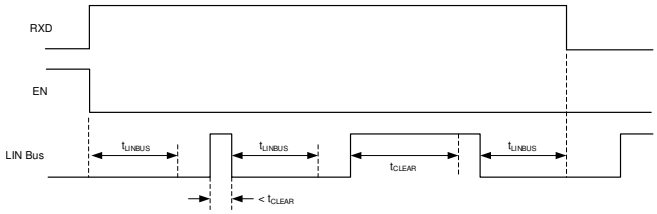


図 7-3. バス フォルト：バス スタック ドミナント フォルト、クリア、ウェークアップによるスリープ モードへの移行

7.3.10 サーマル シャットダウン

LIN トランスミッタは電流制限回路によって保護されていますが、本デバイスの接合部温度がサーマル シャットダウン スレッショルドを超えると、本デバイスは LIN トランスミッタをリセッシブ状態にします。過熱フォルト状態が解消され、接合部温度がヒステリシス温度よりも低くなると、本デバイスは通常動作モードにとどまっていると仮定して、トランスミッタを再び有効化します。このフォルト中、トランシーバは (EN の状態変化要求がないと仮定して) 通常モードに維持され、トランスミッタはリセッシブ状態になり、RXD ピンは LIN バスを反映し、LIN バスのプルアップ終端はオンに維持されます。

7.3.11 V_{SUP} の低電圧保護

TLIN829-Q1 は、低電圧状態 (V_{SUP} が UV_{SUP} 未満) での誤ったバス メッセージを防止するため、パワーオン リセット回路を備えています。

7.3.12 電源なしデバイスと LIN バス

車載アプリケーションでは、システム内の一部の LIN ノードにバッテリで電力を供給したまま、ネットワーク内のその他のノードへの電力供給を停止すること (イグニッション電源) があります。TLIN829-Q1 は、電源オフ時にバスから流れ込むリーク電流が小さいため、電力が供給されていないノードがネットワークに影響を与える (ネットワークの負荷となってバス電圧を低下させる) ことはありません。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

7.4 デバイスの機能モード

TLIN829-Q1 には 3 つの動作モード (通常、スリープ、スタンバイ) があります。次のセクションでは、これらのモードと、本デバイスが各モード間をどのように移動するかについて説明します。図 7-4 にその関係を図示し、表 7-1 にピンの状態を示します。

表 7-1. 動作モード

モード	EN	RXD	LIN バスの終端	トランスミッタ	備考
スリープ	Low	フローティング	弱電流プルアップ	オフ	
スタンバイ	Low	Low	37kΩ (標準値)	オフ	ウェークアップ イベントを検出済み、MCU が EN をセットするのを待機
正常	High	LIN バス データ	37kΩ (標準値)	オン	最大 20kbps の LIN 転送

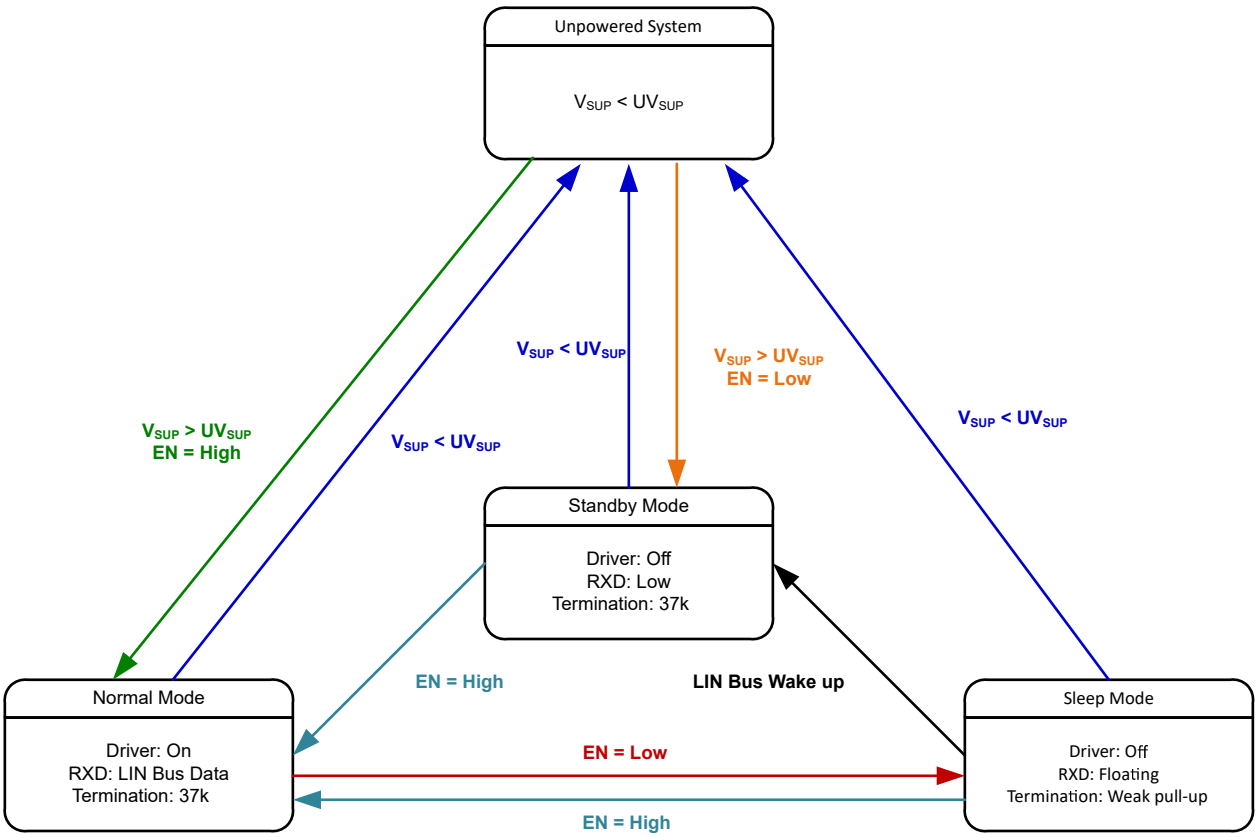


図 7-4. 動作の状態図

7.4.1 通常モード

電源投入時に EN ピンが high の場合、本デバイスは通常モードで起動します。EN ピンが low の場合、本デバイスはスタンバイ モードで起動します。EN ピンは本デバイスのモードを制御します。通常動作モードでは、レシーバとトランスミッタがアクティブであり、LIN で規定された最大 20kbps までの LIN 通信がサポートされます。本レシーバは LIN バス上のデータ ストリームを検出し、それを RXD で LIN コントローラに出力します。LIN バスのリセッシブ信号はロジック High であり、LIN バスのドミナント信号はロジック Low です。ドライバは入力データを TXD から LIN バスに送信します。(t_{MODE_CHANGE} + t_{NOMINT}) の期間にわたって TLIN829-Q1 がスリープ モードまたはスタンバイ モードにある間に、EN が High に遷移すると、通常モードに移行します。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 スリープ モード

スリープ モードは、TLIN829-Q1 の省電力モードです。EN ピンが Low になったときに、かつ通常モードからのみ、スリープ モードに移行します。このモードの非常に小さい消費電流でも、ウェークアップ信号によって LIN バスから、または EN が t_{MODE_CHANGE} より長い間 High に設定された場合、TLIN829-Q1 はウェークアップできます。誤ウェークアップ イベントを防止するため、LIN バスはフィルタ処理されます。ウェークアップ イベントは、それぞれの期間 (t_{LINBUS}) にわたってアクティブである必要があります。

EN を t_{MODE_CHANGE} より長い間 Low に設定すると、スリープ モードに移行します。

本デバイスがスリープ モードに入っている間、次の条件が成立しています。

- LIN バスドライバは無効化され、内部 LIN バス終端はオフになります (LIN がグランドに短絡した場合の電力損失を最小化するため)。ただし、LIN バスへの外部接続が失われた際に誤ってウェークアップ イベントが発生しないように、弱電流プルアップが機能しています。
- 通常のレシーバは無効化されています。
- EN 入力と LIN ウェークアップ レシーバは機能しています。

7.4.3 スタンバイ モード

本デバイスがスリープ モードに入っている間に、LIN バスによってウェークアップ イベントが発生すると、常にこのモードに移行します。スタンバイ モードに入ると、LIN バス レスポンダ モードの終端回路がターンオンされます。スタンバイ モードは、RXD の Low レベルによって通知されます。アプリケーションの詳細情報については、スタンバイ アプリケーション ノートセクションを参照してください。

本デバイスがスタンバイ モードに入っている間に、t_{MODE_CHANGE} よりも長い時間 EN が High に設定されると、本デバイスは通常モードに戻ります。TXD から LIN バスへ、そして LIN バスから RXD への通常の伝送パスが有効化されます。

7.4.4 ウェイクアップ イベント

スリープ モードからウェークアップするには次の 2 つの方法があります。

- リモート ウェークアップ : LIN バスのリセッシブ (High) 状態からドミナント (Low) 状態への遷移の立ち下がりエッジで開始されます。ここで、このドミナント状態は、t_{LINBUS} フィルタ時間にわたって保持される必要があります。この t_{LINBUS} フィルタ時間が経過した後、LIN バスのドミナント状態からリセッシブ状態への遷移の立ち上がりエッジでリモート ウェークアップ イベントが開始されるため、LIN バス電圧の変動またはバスのグランドとの短絡による誤ったウェークアップを防止できます。
- ローカル ウェークアップ : EN が t_{MODE_CHANGE} より長い間 High に設定されることで開始されます。

7.4.4.1 ウェイクアップ要求 (RXD)

TLIN829-Q1 が LIN バスからウェークアップ イベントを検出すると、RXD が Low になり、本デバイスはスタンバイ モードに遷移します。その後、EN が High に再アサートされると、本デバイスは通常モードに移行します。デバイスが通常モードに入ると、RXD ピンはウェイクアップ要求信号を解除し、その後 RXD ピンは LIN バスからのレシーバ出力を反映します。

7.4.4.2 モード遷移

TLIN829-Q1 が通常モードからスリープ モードまたはスタンバイ モードに遷移する際に、EN ピンの変化が本デバイスの中を完全に伝搬して新しい状態に変わるのに、本デバイスは t_{MODE_CHANGE} の時間を必要とします。スリープ モードまたはスタンバイ モードから通常モードに遷移する際に、本デバイスは t_{MODE_CHANGE} + t_{NOMINT} の時間を必要とします。

ADVANCE INFORMATION

8 アプリケーション情報に関する免責事項

注

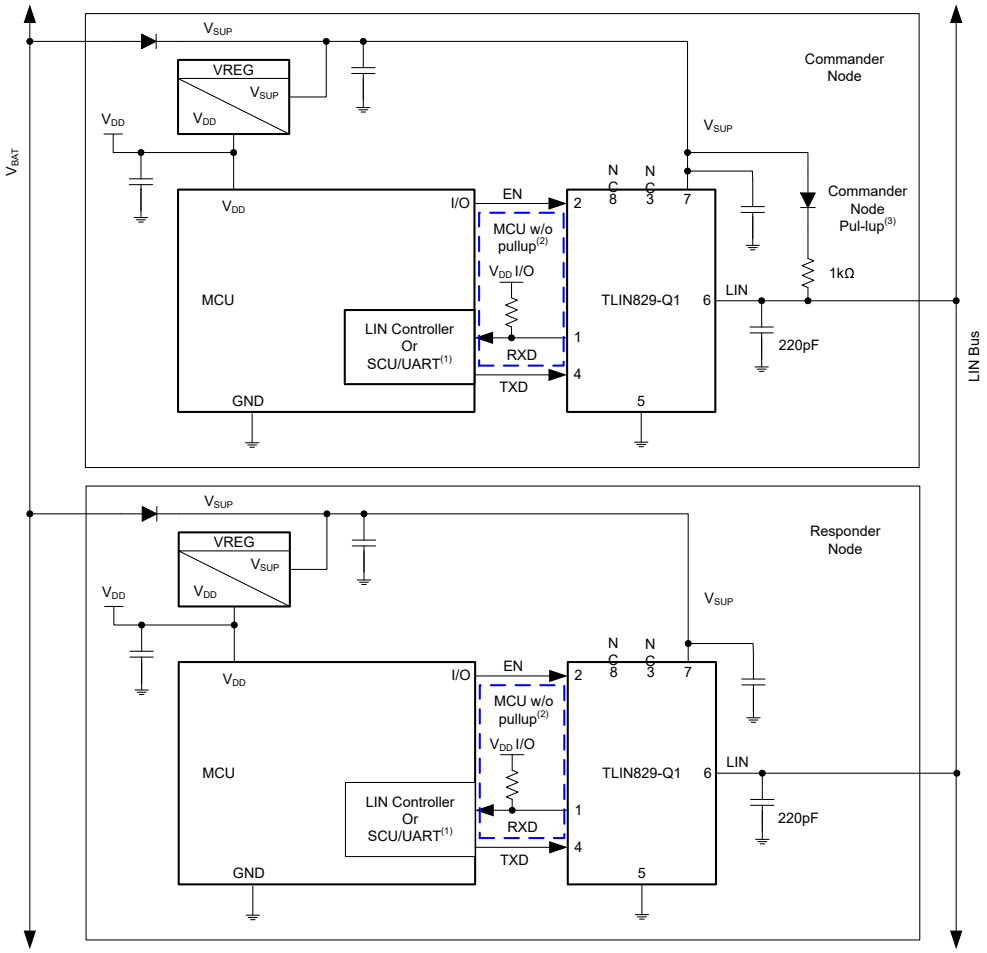
以下のアプリケーションのセクションにある情報は、当社の製品仕様に含まれるものではなく、当社はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

TLIN829-Q1 は、LIN ネットワーク内でレスポンダ ノード デバイスとコマンダ ノード デバイスの両方として使用できます。本デバイスは、リモート ウェークアップ要求とローカル ウェークアップ要求の両方をサポートする機能を備えています。

8.2 代表的なアプリケーション

このデバイスは、レスポンダ ノード用に 37kΩ プルアップ抵抗と直列ダイオードを内蔵しています。コマンダ用途の場合、外付けの 1kΩ プルアップ抵抗と直列ブロッキング ダイオードを使用できます。図 8-1 に、コマンダ モードとレスポンダ モードの両方の用途に本デバイスを使用している例を示します。



A. LIN レスポンダ ノードにおいて、マイコンの RXD に内部プルアップがある場合、外付けプルアップ抵抗は不要です。
B. マイコンの RXD または LIN レスポンダ ノードに内部プルアップがない場合は、外付けプルアップ抵抗が必要です。
C. コマンダ ノードのアプリケーションでは、外付けの 1kΩ プルアップ抵抗および直列ダイオードが必要です。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

D. V_{SUP} のデカップリング コンデンサ値はシステムによって異なりますが、通常は 100nF、1µF、≥10µF があります。

図 8-1. 代表的な LIN バス

8.2.1 設計要件

RXD 出力の構造はオープン ドレイン出力段です。そのため、TLIN829-Q1 は 3.3V および 5V I/O プロセッサと組み合わせて使用できます。プロセッサの RXD ピンがプルアップを内蔵していない場合、プロセッサの I/O 電源電圧に接続された外部プルアップ抵抗が必要です。外部プルアップ抵抗の値は、使用する電源に応じて 1kΩ ～ 10kΩ の範囲で選択する必要があります (電気的特性の I_{OL} を参照)。このデバイスの V_{SUP} ピンは、V_{SUP} 電源ピンの近くに 100nF のコンデンサを配置してデカップリングする必要があります。アプリケーションの要件に応じて、システムに V_{SUP} ラインに追加のデカップリングを含める必要があります。

8.2.2 設計手順の詳細

8.2.2.1 通常モードのアプリケーション ノート

RXD ピンを監視してウェークアップ要求を検出するシステムで TLIN829-Q1 を使用する場合、モード遷移に特に注意を払う必要があります。RXD ピンの出力は、レシーバが交代している最中は不定です。アプリケーション ソフトウェアは、t_{MODE_CHANGE} が経過するまで、ウェークアップ要求を示すエッジを RXD ピンで検出しないようにする必要があります。これは、図 6-5 に示すとおりです

8.2.2.2 スタンバイ モードのアプリケーション ノート

TLIN829-Q1 が V_{SUP} の低電圧を検出すると、RXD ピンが Low に遷移し、ソフトウェアに対して TLIN829-Q1 がスタンバイ モードにあり、最も低消費電力の状態にするためスリープ モードに戻す必要があることを通知します。

8.3 電源に関する推奨事項

TLIN829-Q1 は、自動車のバッテリ、または 4V ～ 36V のその他の DC 電源で直接動作するように設計されています。100nF のデカップリング コンデンサは、本デバイスの V_{SUP} ピンのできるだけ近くに配置する必要があります。電源ノイズが多い一部のアプリケーションでは、1µF および 10µF のデカップリング コンデンサを追加することも推奨されます。

8.4 レイアウト

PCB を適切に設計するには、保護およびフィルタ回路の設計から始めます。ESD 過渡はおよそ 3MHz～3GHz という広い周波数帯域幅を持つため、PCB 設計で高周波レイアウト手法を適用する必要があります。デバイスをコネクタにできるだけ近づけて配置することで、これらのノイズの多いイベントが PCB とシステムの中に伝播するのを防止します。

8.4.1 レイアウトのガイドライン

- **ピン 1 (RXD):** このピンはオープン ドレイン出力であり、適切に機能させるには、1kΩ から 10kΩ までの範囲の外付けプルアップ抵抗が必要です。その最小値は、使用する VIO 電源電圧によって決まることに注意します。電気的仕様の I_{OL} を参照してください。トランシーバと組み合わせるマイクロプロセッサにプルアップが内蔵されていない場合、RXD とマイクロプロセッサの安定化電源電圧との間に外付け抵抗を配置する必要があります。
- **ピン 2 (EN):** EN は、本デバイスを低消費電力スリープ モードに移行させるために使用される入力ピンです。この機能を使用しない場合、1kΩ ～ 10kΩ の直列抵抗でマイクロプロセッサの安定化電源電圧にこのピンをプルアップする必要があります。また、過電圧故障時のデジタル ラインの電流を制限するため、このピンに直列抵抗を配置することもできます。
- **ピン 3 (NC):** 接続なし。
- **ピン 4 (TXD):** TXD ピンは、マイクロコントローラからの入力信号を送信するために使用されます。このピンに過電圧が発生した場合の本デバイスへの入力電流を制限するため、直列抵抗を配置できます。本デバイスの入力ピンに近付けて、グランドとの間にコンデンサを配置することで、ノイズをフィルタできます。
- **ピン 5 (GND):** これは、本デバイスのグランド接続です。総リターン インダクタンスを制限するため、2 つのビアを使って短いパターンでこのピンをグランド プレーンに接続する必要があります。

ADVANCE INFORMATION

- **ピン 6 (LIN):** このピンは、LIN バスに接続されます。レスポンダ モード用途の場合、グランドとの間に 220pF のコンデンサを実装します。コマンダ モード用途の場合、LIN ピンと V_{SUP} ピンの間に直列抵抗とブロッキング ダイオードを追加します。図 8-1 を参照してください。
- **ピン 7 (VSUP):** 本デバイスの電源ピンです。最小 100nF のデカップリングコンデンサをデバイスにできるだけ近づけて配置する必要があります。
- **ピン 8 (NC):** 接続なし。

注

すべてのグランドおよび電源接続はできるだけ短くし、総ループ インダクタンスを最小化するため、2 つ以上のビアを使います。

8.4.2 レイアウト例

ADVANCE INFORMATION

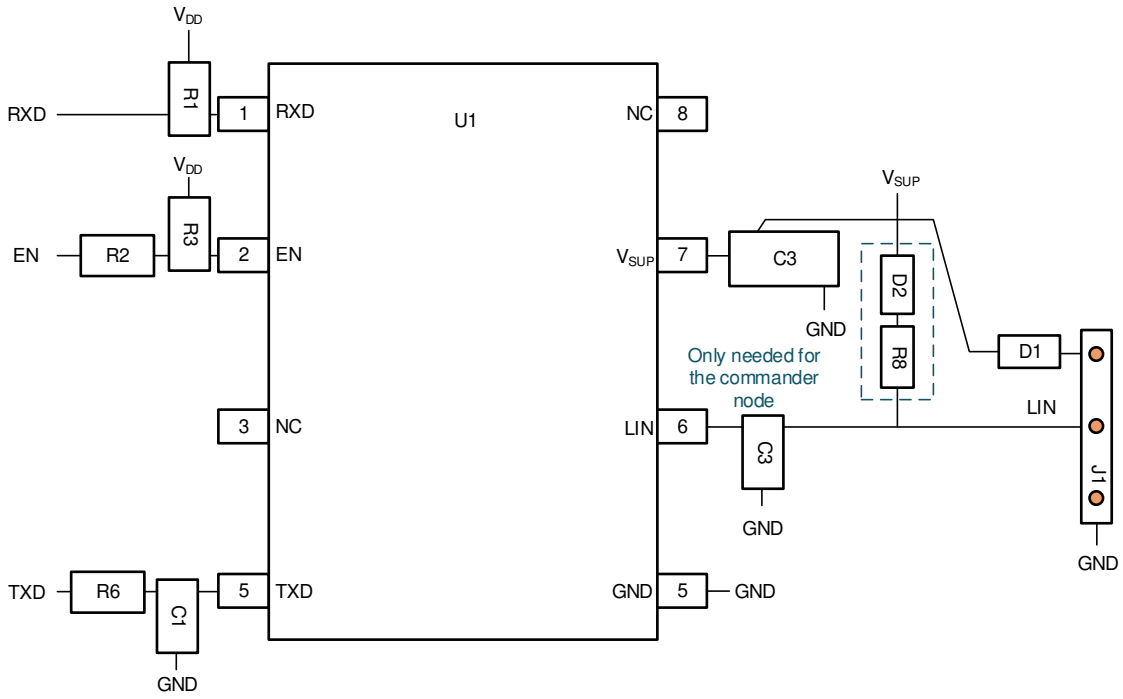


図 8-2. レイアウト例

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の *アラートを受け取る*をクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2026	*	初版。

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

11.1 付録：パッケージ オプション

表 11-1. パッケージ情報

発注可能なデバイス	ステータス (1)	パッケージ タイプ	パッケージ図	ピン	パッケージの数量	エコ プラン (2)	リード / ボール仕上げ (4)	MSL ピーク温度 (3)	動作温度 (℃)	デバイス マーキング (5) (6)
TLIN1029ADRQ1	アクティブ	SOIC	D	8	2500	グリーン (RoHS 準拠、Sb/Br 非含有)	CU NIPDAU	レベル-2-260C-1 年	-40～125	TL029
TLIN1029ADRBRQ1	アクティブ	VSON	DRB	8	3000	グリーン (RoHS 準拠、Sb/Br 非含有)	CU NIPDAU	レベル-2-260C-1 年	-40～125	TL029

(1) マーケティング ステータスの値は次のように定義されています。
供給中:新しい設計への使用が推奨される量産デバイス。
最終受注中:テキサス・インスツルメンツによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。
非推奨品:新規設計には推奨しません。デバイスは既存の顧客をサポートするために生産されていますが、テキサス・インスツルメンツでは新規設計にこの部品を使用することを推奨していません。
量産開始前:量産されていない、市販されていない、またはウェブで発表されていない未発表デバイスで、サンプルは提供されていません。
プレビュー:デバイスは発表済みですが、まだ生産は開始されていません。サンプルが提供される場合と提供されない場合があります。
生産中止品:テキサス・インスツルメンツはデバイスの生産を終了しました。

(2) エコ プラン - 環境に配慮した計画的な分類：鉛フリー (RoHS)、鉛フリー (RoHS 適用除外)、またはグリーン (RoHS 準拠、Sb/Br 非含有) があります。最新情報および製品内容の詳細については、http://www.ti.com/productcontent でご確認ください。
未定:鉛フリー / グリーン転換プランが策定されていません。
鉛フリー (RoHS):テキサス・インスツルメンツにおける「Lead-Free」または「Pb-Free」(鉛フリー) は、6 つの物質すべてに対して現在の RoHS 要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が 0.1% を超えないという要件も含まれます。高温はんだに対応した テキサス・インスツルメンツ鉛フリー製品は、鉛フリー仕様プロセスでの使用に適しています。
鉛フリー (RoHS 適用除外):この部品は、1) ダイとパッケージとの間に鉛ベース フリップ チップのはんだバンプ使用、または 2) ダイとリードフレームとの間に鉛ベースの接着剤を使用、のいずれかについて、RoHS が免除されています。この部品はそれ以外の点では、上記の定義の鉛フリー (RoHS 準拠) の条件を満たしています。
グリーン (RoHS 準拠、Sb/Br 非含有):テキサス・インスツルメンツにおけるグリーンは、鉛フリー (RoHS 互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中の Br または Sb 重量が 0.1% を超えない) ことを意味しています。

(3) MSL、ピーク温度-- JEDEC 業界標準分類に従った耐湿性レベル、およびピークはんだ温度です。

(4) リード / ボール仕上げ - 発注可能なデバイスには、複数の材料仕上げオプションが用意されていることがあります。複数の仕上げオプションは、縦罫線で区切られています。リード / ボール仕上げの値が最大列幅に収まらない場合は、2 行にまたがります。

(5) ロゴ、ロット トレース コード情報、または環境カテゴリに関する追加マークがデバイスに表示されることがあります

(6) 複数のデバイス マーキングが、括弧書きされています。カッコ内に複数のデバイス マーキングがあり、「～」で区切られている場合、その中の 1 つだけがデバイスに表示されます。行がインデントされている場合は、前行の続きということです。2 行合わせたものが、そのデバイスのデバイス マーキング全体となります。

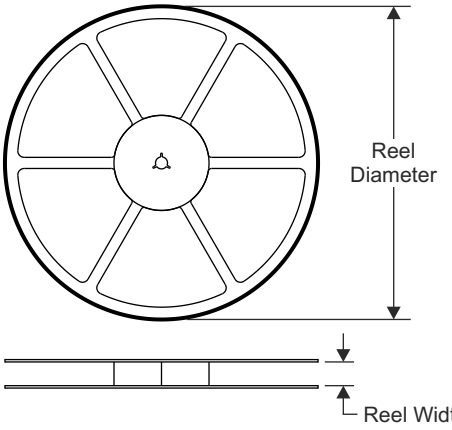
重要なお知らせと免責事項:このページに掲載されている情報は、発行日現在のテキサス・インスツルメンツの知識および見解を示すものです。テキサス・インスツルメンツの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。テキサス・インスツルメンツでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。テキサス・インスツルメンツおよび テキサス・インスツルメンツのサプライヤは、特定の情報を機密情報として扱っているため、CAS 番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じた TI の責任は、このドキュメント発行時点での TI 製品の価格に基づく TI からお客様への合計購入価格 (年次ベース) を超えることはありません。

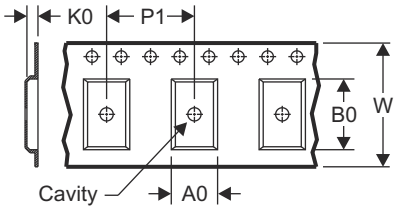
Copyright © 2026 Texas Instruments Incorporated

11.2 テープおよびリール情報

REEL DIMENSIONS

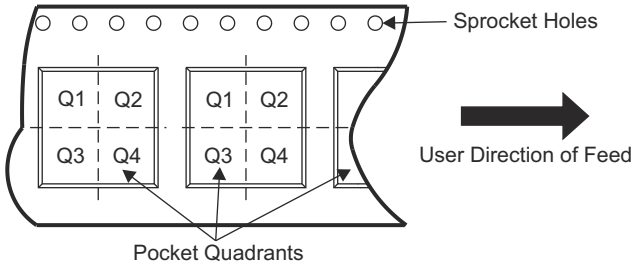


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



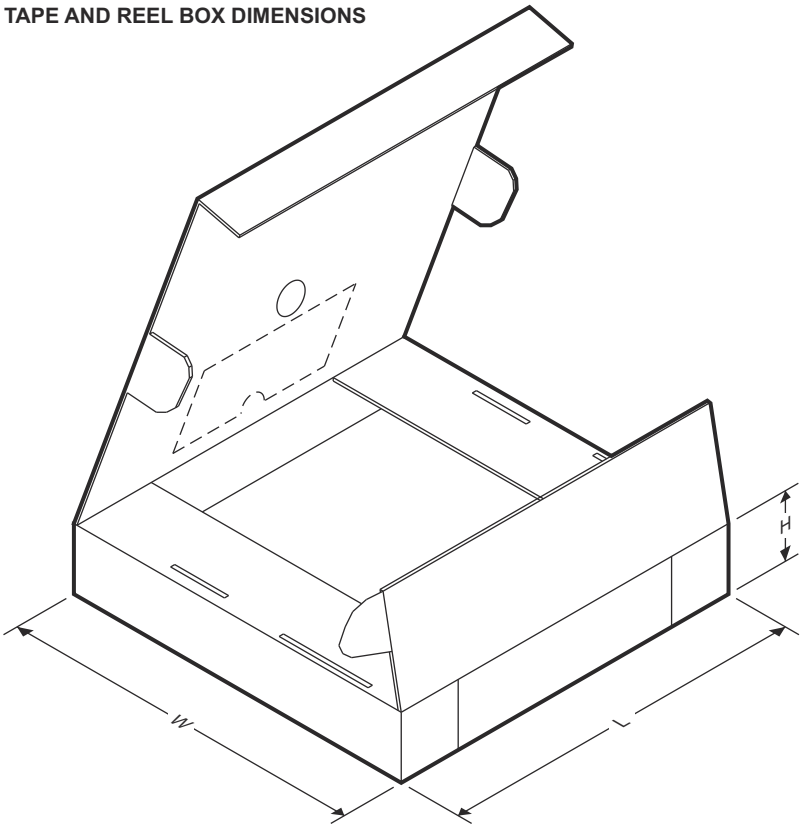
デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン 1 の 象限
TLIN1029DRQ1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLIN1029DRBRQ1	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.0	8.0	12.0	Q2
TLIN1029DRBTQ1	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TLIN1029MDRBRQ1	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージ タイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
TLIN1029ADRQ1	SOIC	D	8	2500	366.0	364.0	50.0
TLIN1029ADRBRQ1	SON	DRB	8	3000	220.0	205.0	50.0
TLIN2029ADRBTQ1	SON	DRB	8	3000	370.0	355.0	55.0
TLIN1029AMDRBRQ1	SON	DRB	8	3000	370.0	355.0	55.0

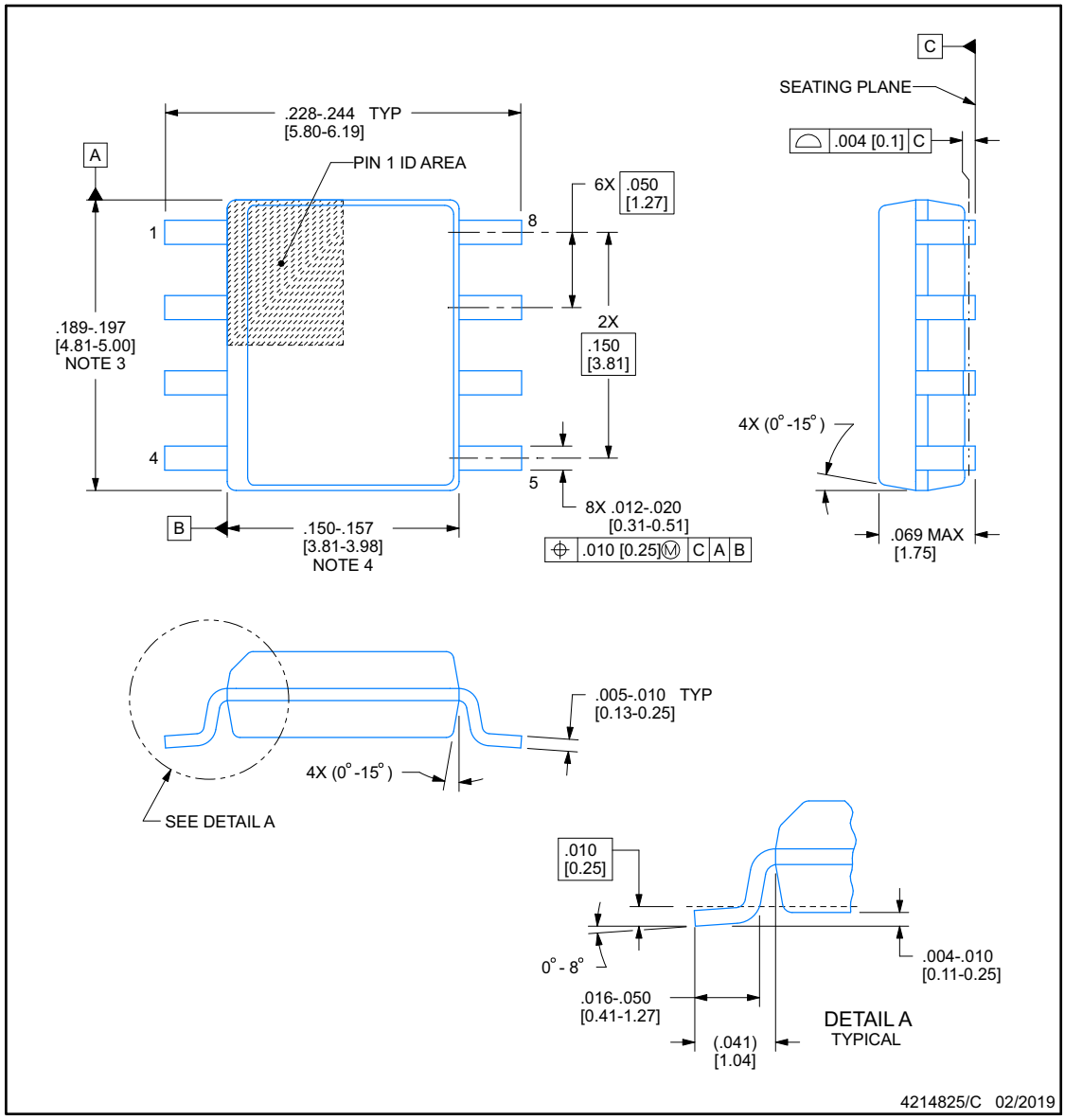
Copyright © 2026 Texas Instruments Incorporated

11.3 メカニカル データ

PACKAGE OUTLINE

D0008A — **SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

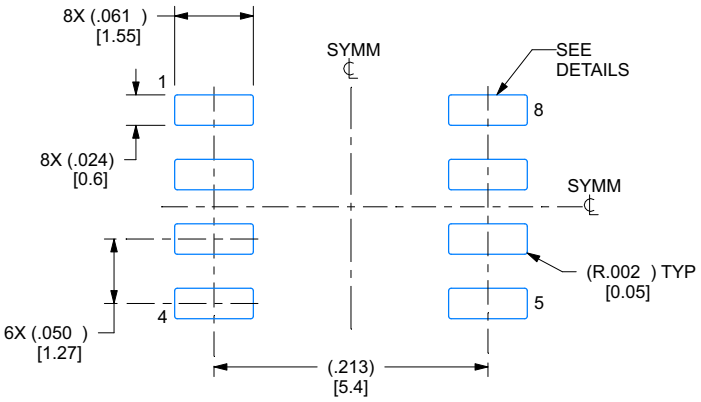
ADVANCE INFORMATION

EXAMPLE BOARD LAYOUT

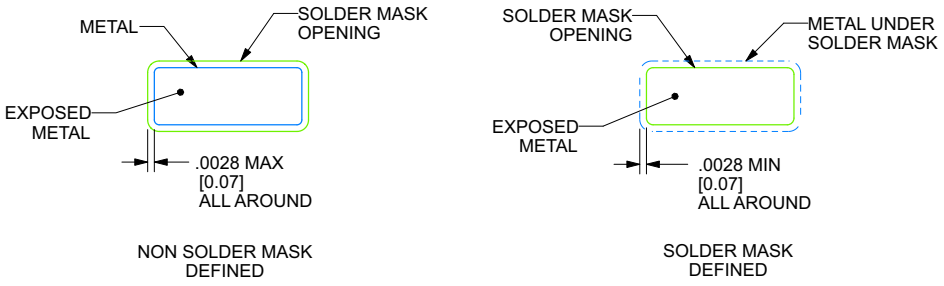
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

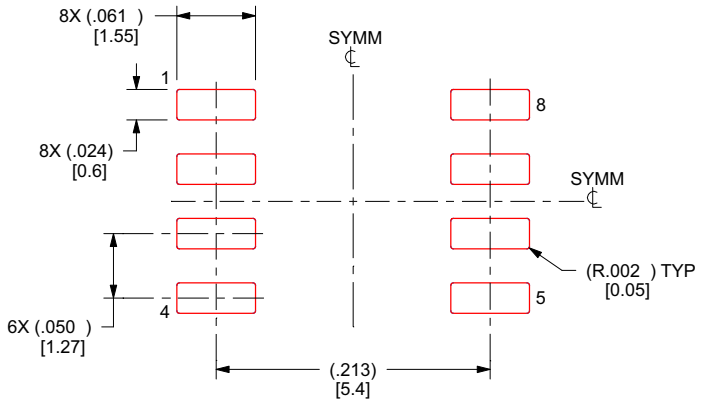
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

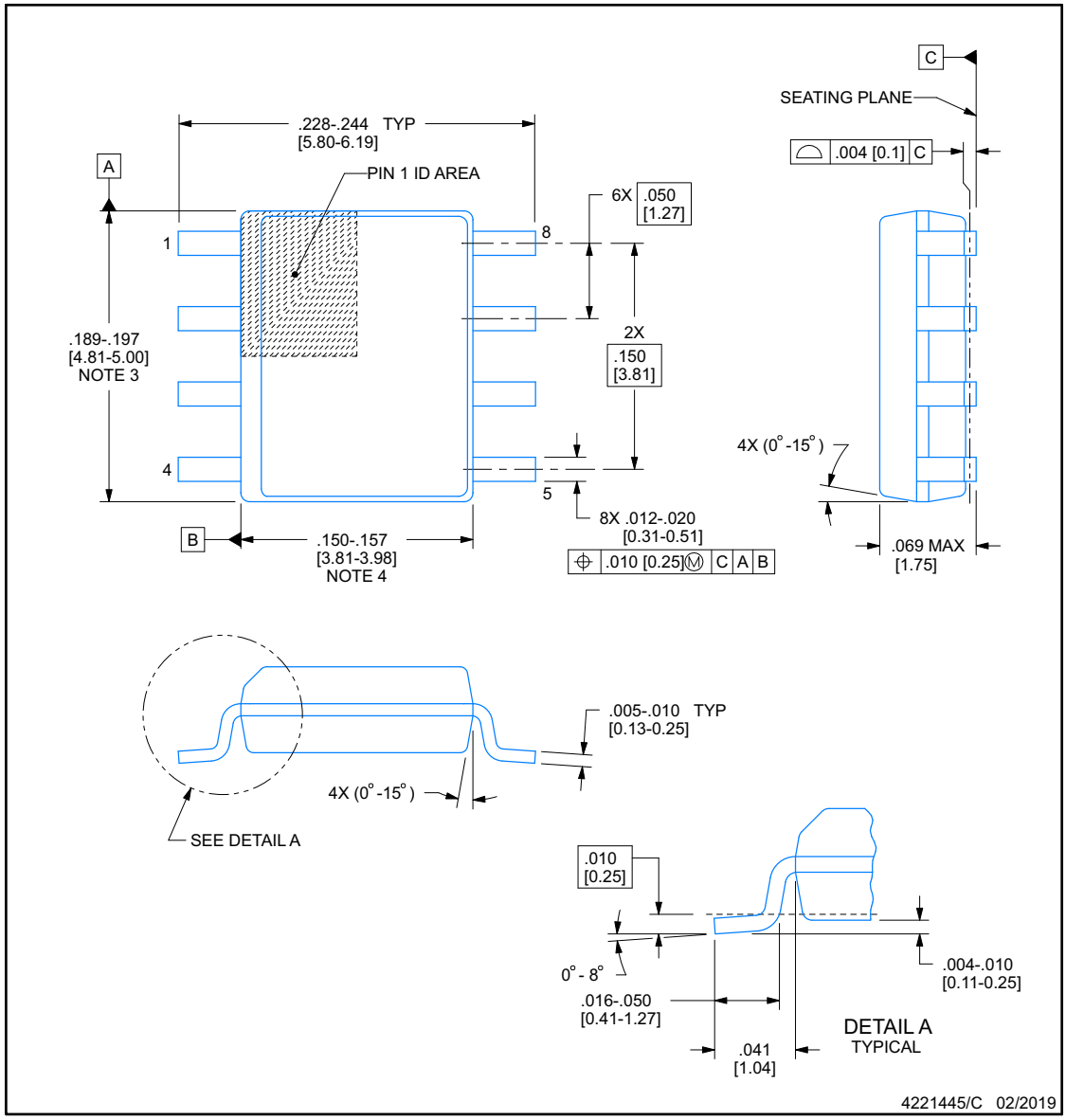
ADVANCE INFORMATION

PACKAGE OUTLINE

D0008B

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15], per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

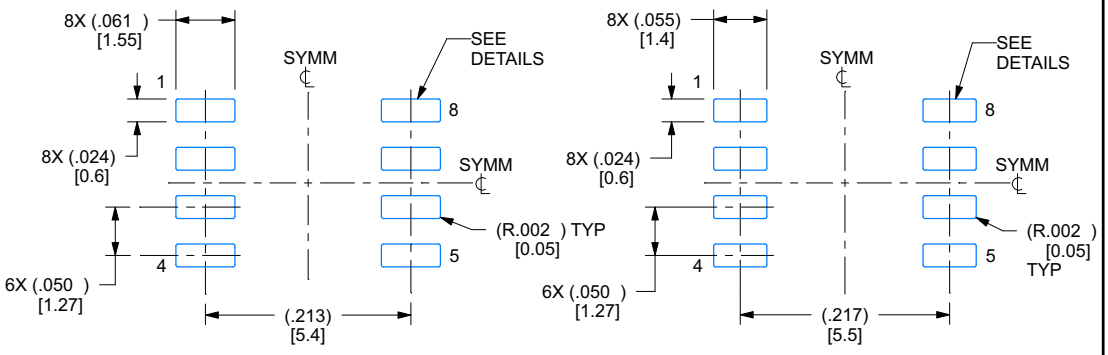
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

D0008B

SOIC - 1.75 mm max height

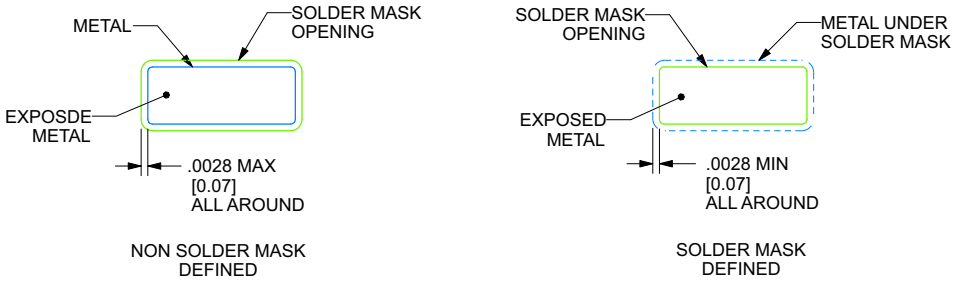
SMALL OUTLINE INTEGRATED CIRCUIT



IPC-7351 NOMINAL
.150 [3.85] CLEARANCE / CREEPAGE

HV / ISOLATION OPTION
.162 [4.1] CLEARANCE / CREEPAGE

LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



NON SOLDER MASK
DEFINED

SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4221445/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

ADVANCE INFORMATION

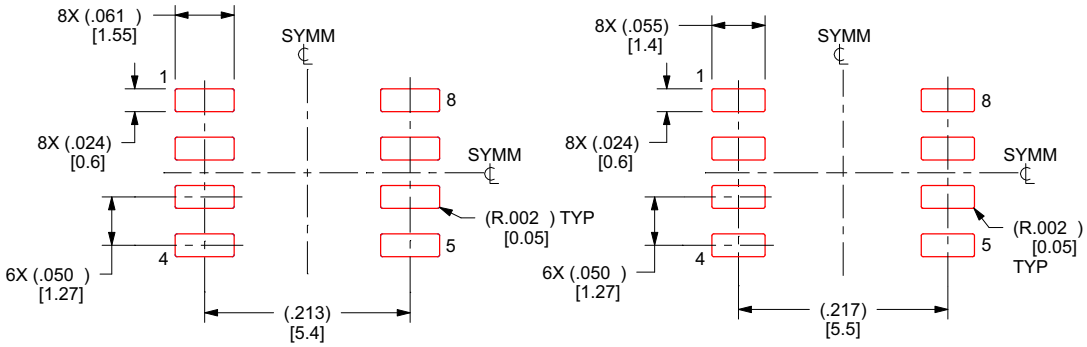
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

D0008B — **SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



IPC-7351 NOMINAL
.150 [3.85] CLEARANCE / CREEPAGE

HV / ISOLATION OPTION
.162 [4.1] CLEARANCE / CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:6X

4221445/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

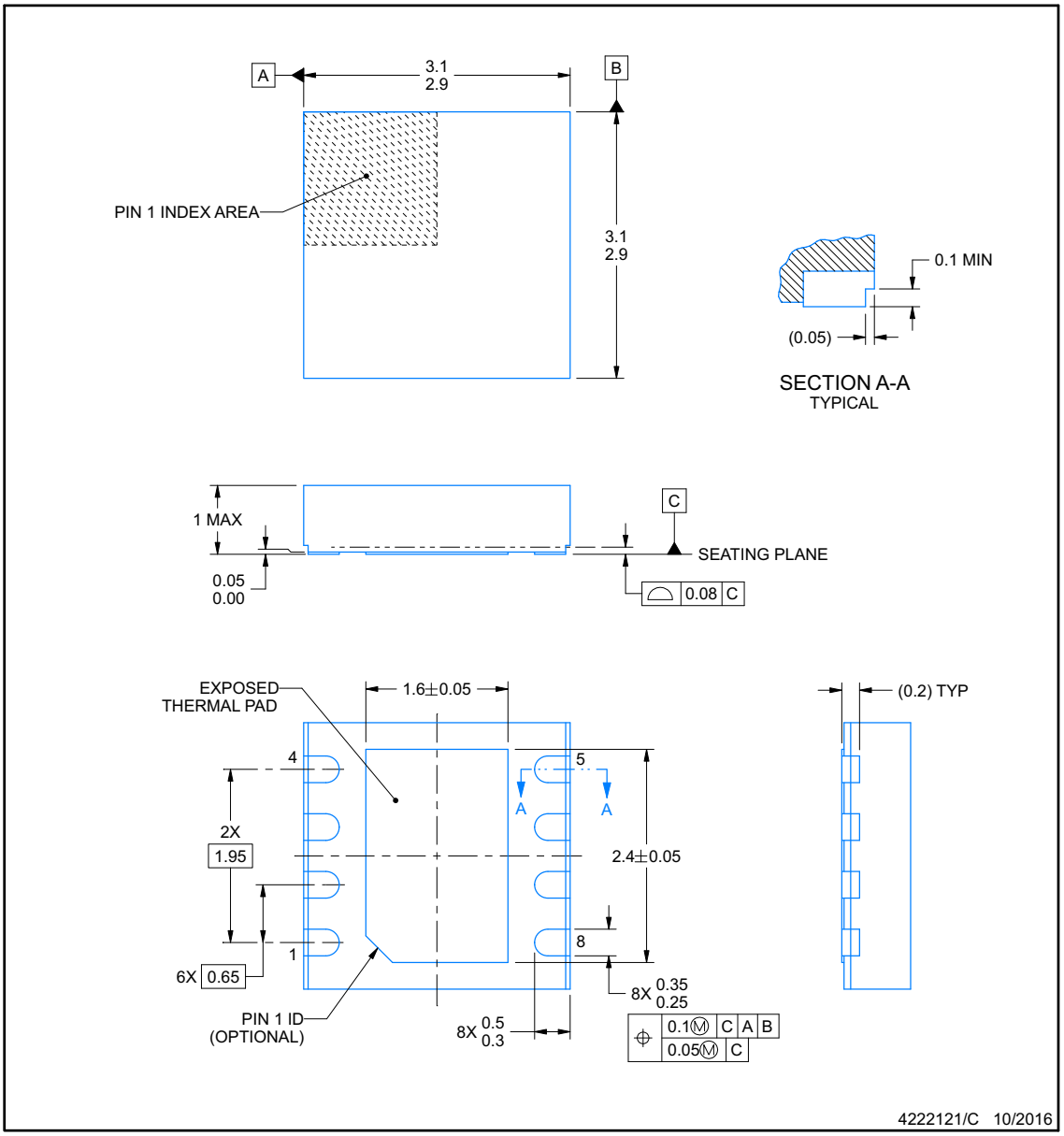
Copyright © 2026 Texas Instruments Incorporated

PACKAGE OUTLINE

DRB0008F

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

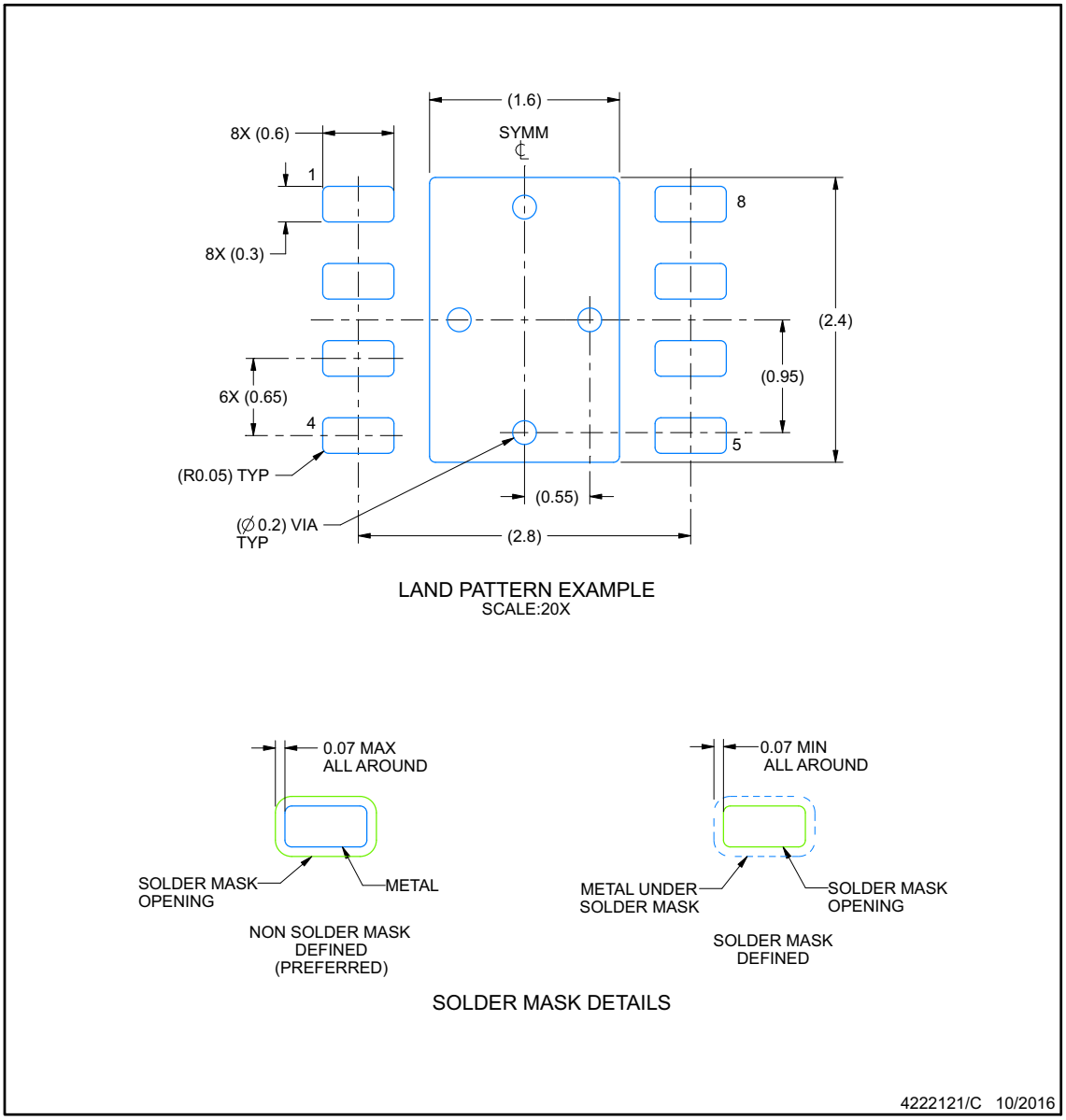
ADVANCE INFORMATION

EXAMPLE BOARD LAYOUT

DRB0008F

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

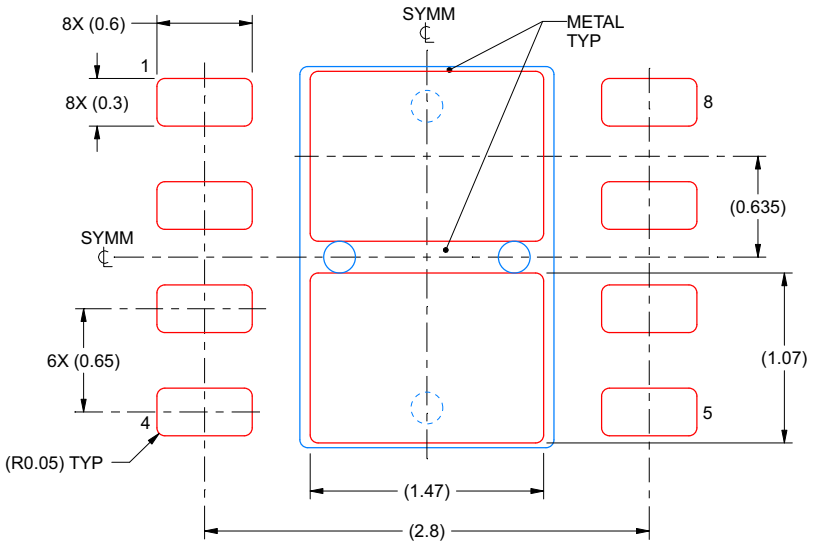
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

DRB0008F

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
82% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

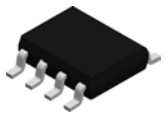
4222121/C 10/2016

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

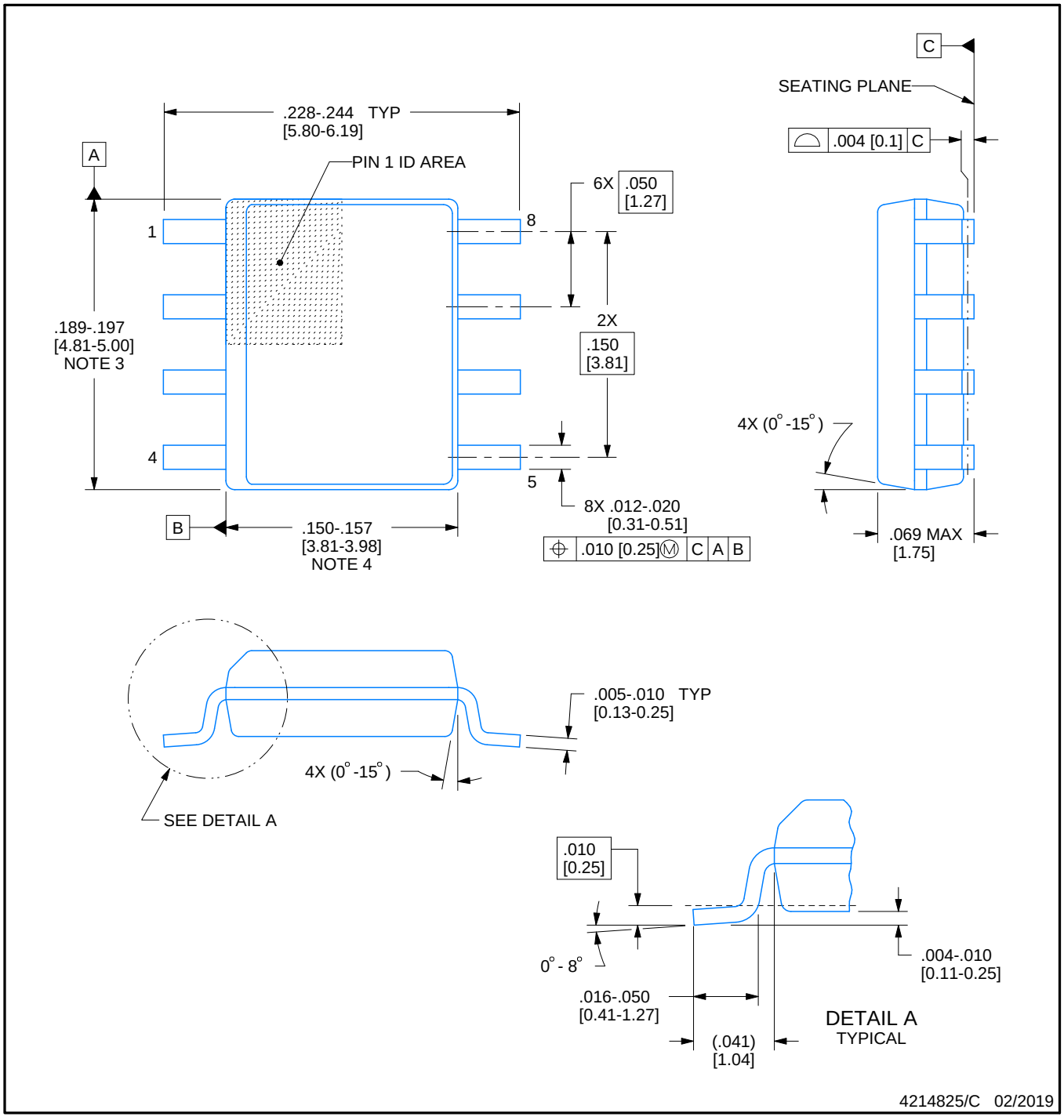


PACKAGE OUTLINE

D0008A

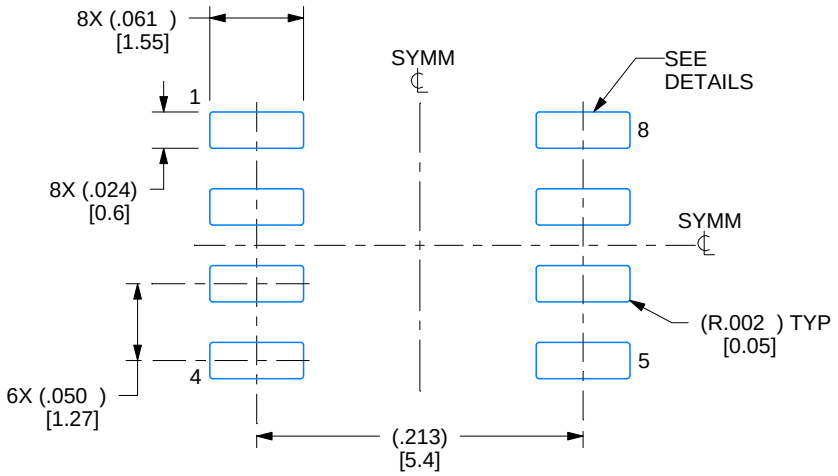
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

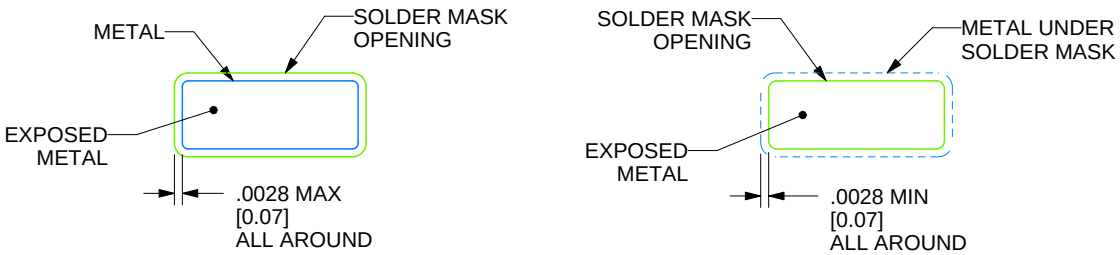


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

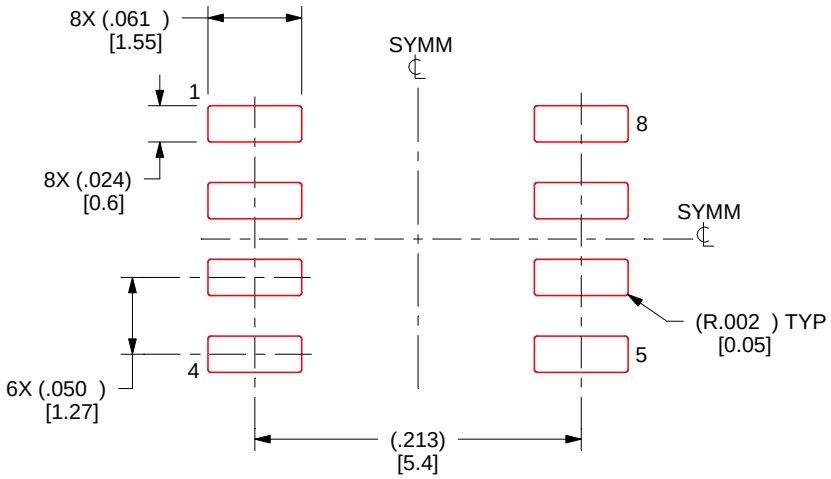
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

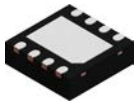
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

DRB 8 VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

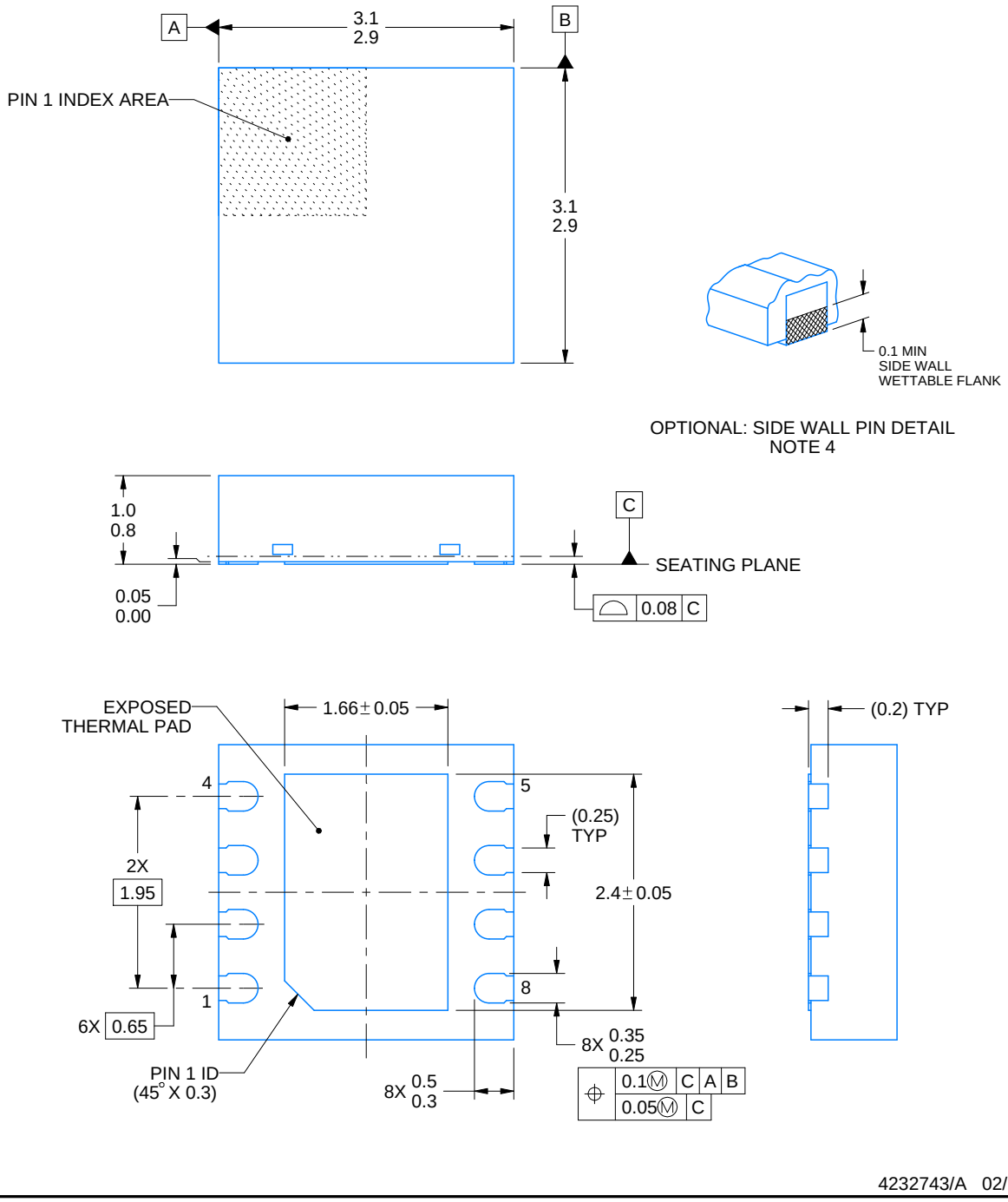


PACKAGE OUTLINE

DRB0008M

VSON - 1 mm max height

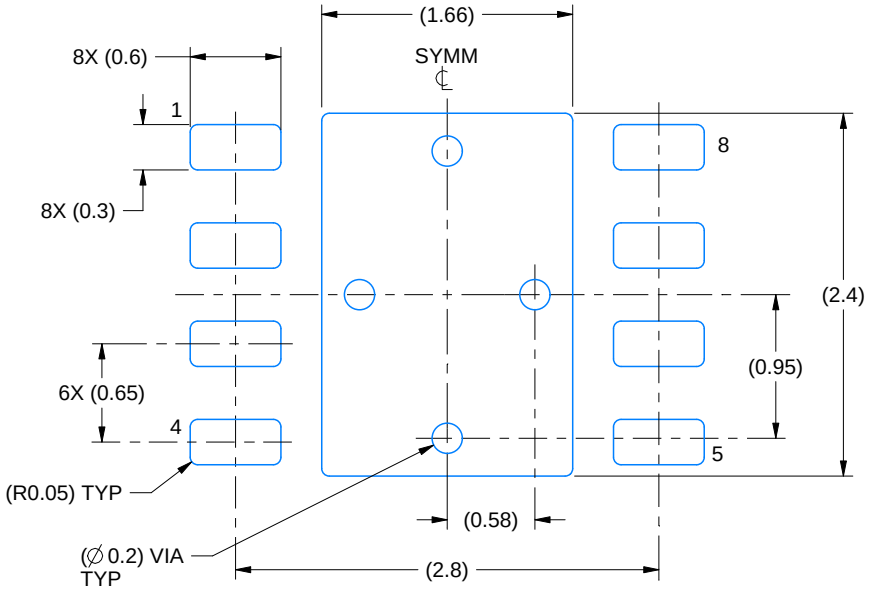
PLASTIC SMALL OUTLINE - NO LEAD



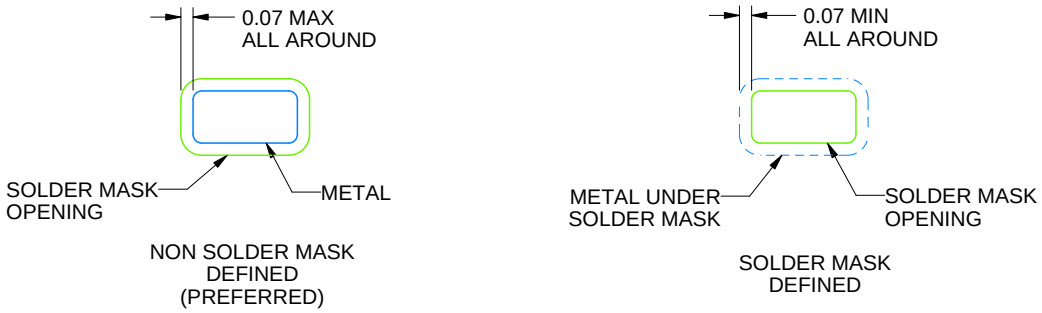
4232743/A 02/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
SCALE:20X

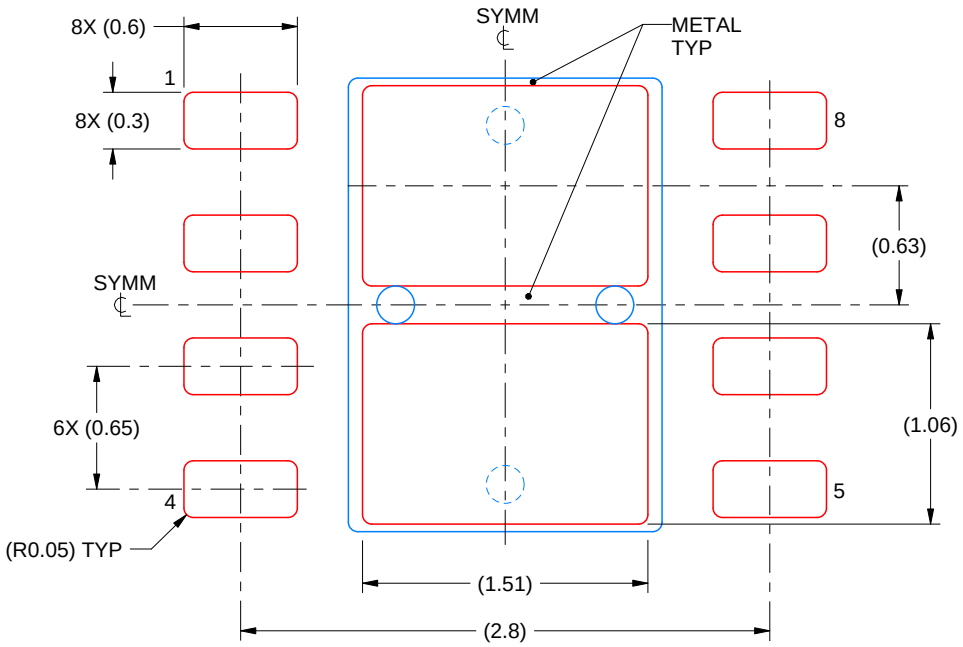


SOLDER MASK DETAILS

4232743/A 02/2026

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
81% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4232743/A 02/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月