

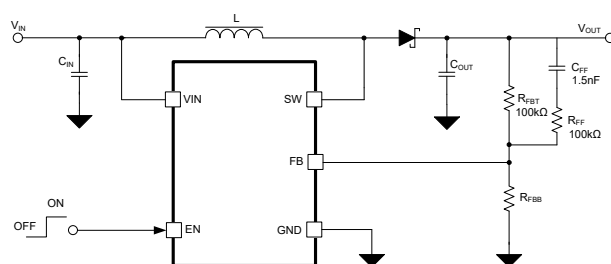
TLV61040-Q1 車載ローパワー DC/DC 昇圧コンバータ、SOT-23 パッケージ

1 特長

- AEC-Q100 認定済み
 - デバイス温度グレード 1: 動作時周囲温度範囲 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能
- 入力電圧範囲: $1.8\text{V} \sim 20\text{V}$
- 調整可能な出力電圧範囲: 最大 28V
- 内部スイッチ電流制限: 400mA
- 最大 2MHz のスイッチング周波数
- 無負荷時の静止電流: $25\mu\text{A}$ (標準値)
- シャットダウン電流: $0.4\mu\text{A}$ (標準値)
- 内部ソフトスタート
- 省スペースの 5 ピン SOT-23 パッケージ

2 アプリケーション

- 車載テレマティクス、eCall、料金徴収
- インフォテインメントおよびクラスタ
- 先進運転支援システム (ADAS)
- LCD バイアス電源
- LCD バックライト用の白色 LED 電源
- デュアルセル NiMH/NiCd またはシングルセル リチウムイオン バッテリ動作システム
- 標準的な 3.3V または 5V から 12V への変換



代表的なアプリケーションの図

3 説明

TLV61040-Q1 デバイスは、車載アプリケーション向けの高周波昇圧コンバータです。これらのデバイスは、事前にレギュレートされた低電圧レール、デュアルセル NiMH/NiCd、またはシングルセル リチウムイオン バッテリから、最大 28V の出力電圧を生成するように設計されており、 $1.8\text{V} \sim 20\text{V}$ の入力電圧に対応しています。

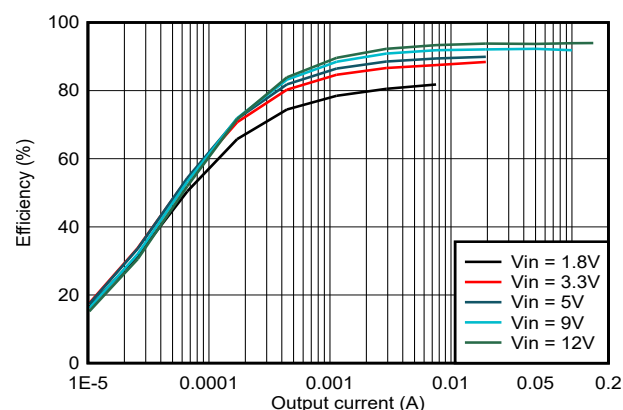
TLV61040-Q1 デバイスは、最大 2MHz のスイッチング周波数で動作するため、セラミックおよびタンタル出力コンデンサなどの小型外付け部品を使用できます。省スペースの 5 ピン SOT-23 パッケージと組み合わせることで、TLV61040-Q1 デバイスは設計全体の小型化を実現します。TLV61040-Q1 デバイスは、内部に 400mA のスイッチ電流制限を備えており、出力電圧リップルを低減するとともに、低消費電力のアプリケーションでは、より小型のインダクタを使用できます。

TLV61040-Q1 デバイスは、一定ピーク電流制御を用いたパルス周波数変調 (PFM) 方式で動作します。低静止電流 (標準値 $25\mu\text{A}$) と最適化された制御方式の組み合わせにより、負荷電流範囲全体にわたってデバイスを高効率で動作させることが可能です。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TLV61040-Q1	DDC (SOT-23-THN, 5)	$2.9\text{mm} \times 2.8\text{mm}$

- (1) 詳細については、[セクション 10](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



効率と出力電流との対比、 $V_{\text{OUT}} = 18\text{V}$



目次

1 特長	1	6.4 デバイスの機能モード	8
2 アプリケーション	1	7 アプリケーションと実装	9
3 説明	1	7.1 使用上の注意.....	9
4 ピン構成および機能	3	7.2 代表的なアプリケーション.....	9
5 仕様	4	7.3 電源に関する推奨事項.....	14
5.1 絶対最大定格.....	4	7.4 レイアウト.....	15
5.2 ESD 定格.....	4	8 デバイスおよびドキュメントのサポート	16
5.3 推奨動作条件.....	4	8.1 デバイス サポート.....	16
5.4 熱に関する情報.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	16
5.5 電気的特性.....	5	8.3 サポート・リソース.....	16
5.6 代表的特性.....	6	8.4 商標.....	16
6 詳細説明	7	8.5 静電気放電に関する注意事項.....	16
6.1 概要.....	7	8.6 用語集.....	16
6.2 機能ブロック図.....	7	9 改訂履歴	16
6.3 機能説明.....	7	10 メカニカル、パッケージ、および注文情報	16

4 ピン構成および機能

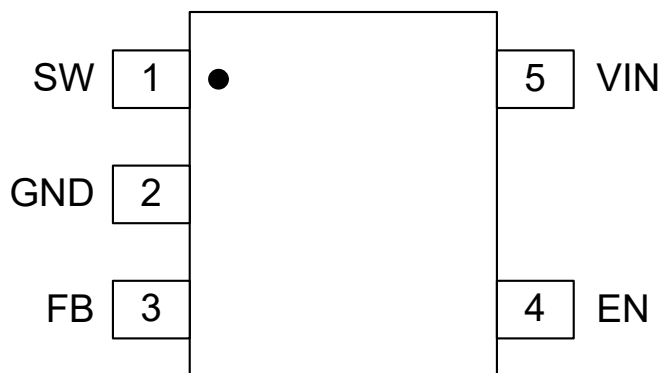


図 4-1. DDC パッケージ、5 ピン SOT-23-THN (上面図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
EN	4	I	このピンはデバイスのイネーブルピンです。このピンをグラウンドにプルすると、デバイスは強制的にシャットダウン モードに移行し、電源電流が 1 μ A 未満に低下します。このピンはフローティングのままにせず、必ず終端してください。
FB	3	I	このピンはデバイスのフィードバック ピンです。このピンを外部分圧器に接続して、目的の出力電圧をプログラムします。
GND	2	—	グラウンド
SW	1	I	インダクタとショットキー ダイオードをこのピンに接続します。これはスイッチ ピンで、内部パワー MOSFET のドレインに接続されています。
V _{IN}	5	I	電源電圧ピン

(1) I = 入力、O = 出力

5 仕様

5.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
(2)端子での電圧範囲	VIN, EN	-0.3	20.5	V
	SW	-0.3	32	V
	FB	-0.3	6	V
動作時の接合部温度範囲、T _J		-40	150	°C
保管温度、T _{stg}		-65	150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

(2) すべての電圧値は、回路のグラウンドを基準としたものです。

5.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、AEC Q100-002 に準拠、すべてのピン ⁽¹⁾	±2000 V
		デバイス帯電モデル (CDM)、AEC Q100-011 に準拠、すべてのピン	±750 V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	標準値	最大値	単位
V _{IN}	入力電圧範囲	1.8		20	V
V _{OUT}	出力電圧範囲	4.5		28	V
L	インダクタンス範囲	2.2	10	22	μH
C _{IN}	実効入力容量範囲	1	10		μF
C _{OUT}	実効出力容量範囲	1	10	120	μF
T _J	動作時接合部温度	-40		125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TLV61040-Q1	単位
		DDC (SOT23)	
		5 ピン	
R _{θJA}	接合部から周囲への熱抵抗	145.8	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	77.6	
R _{θJB}	接合部から基板への熱抵抗	56.5	
Ψ _{JT}	接合部から上面への特性パラメータ	28.5	
Ψ _{JB}	接合部から基板への特性パラメータ	54.9	
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	該当なし	

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.5 電気的特性

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、 $V_{IN} = 5.0\text{V}$ 。標準値は $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
V_{IN}	入力電圧範囲		1.8		20	V
V_{IN_UVLO}	低電圧誤動作防止のスレッシュホルド	V_{IN_UVLO} 立ち上がり		1.7	1.79	V
		V_{IN_UVLO} 立ち下がり		1.55	1.64	
V_{IN_HYS}	V_{IN_UVLO} ヒステリシス			150		mV
I_{Q_VIN}	VIN ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし、 $V_{IN} = 2.6\text{V} \sim 20\text{V}$ 、 $FB = 1.4\text{V}$ 、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$		25	50	μA
I_{SD}	VIN ピンへのシャットダウン電流	IC ディスエーブル、 $V_{IN} = 2.6\text{V} \sim 20\text{V}$ 、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$		0.4	2.1	μA
I_{FB_LKG}	FB ピンへのリーク電流	$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$			50	nA
I_{SW_LKG}	SW ピンへのリーク電流	IC ディスエーブル、 $SW = 28\text{V}$ 、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$			500	nA
出力						
V_{OUT}	出力電圧範囲		4.5		28	V
V_{REF}	FB ピンでのリファレンス電圧	$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$	1.209	1.233	1.258	V
パワー スイッチ						
$R_{DS(on)}$	ローサイド MOSFET オン抵抗	$V_{IN} = 5\text{V}$ 、 $V_{OUT} = 12\text{V}$		200		m Ω
t_{OFF_min}	最小オフ時間			400	500	ns
t_{ON_min}	最小オン時間			45	150	ns
I_{LIM_SW}	TLV61040-Q1 ピーク スイッチ電流制限	$V_{IN} = 5\text{V}$	320	400	480	mA
D_{min}	最小デューティ サイクル	$V_{OUT} = 4.5\text{V} \sim 28\text{V}$		13.5%	16.5%	
$t_{STARTUP}$	ソフト スタートアップ時間	内部 SS ランプ時間、 $0\text{V} \sim V_{REF}$		2.5		ms
ロジック インターフェイス						
V_{EN_H}	EN ロジック High のスレッシュホルド				1.2	V
V_{EN_L}	EN ロジック Low のスレッシュホルド		0.4			V
R_{EN}	EN ブルダウン抵抗			1		M Ω
PROTECTION						
T_{SD}	サーマル シャットダウンのスレッシュホルド	T_J 立ち上がり		170		$^{\circ}\text{C}$
T_{SD_HYS}	サーマル シャットダウン ヒステリシス	T_J が T_{SD} を下回る		20		$^{\circ}\text{C}$

5.6 代表的特性

TLV61040-Q1、 $T_A = 25^\circ\text{C}$ (特に記述のない限り)

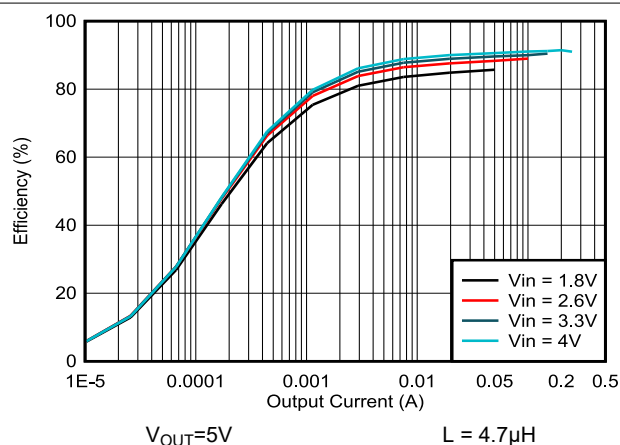


図 5-1. 効率と出力電流との関係

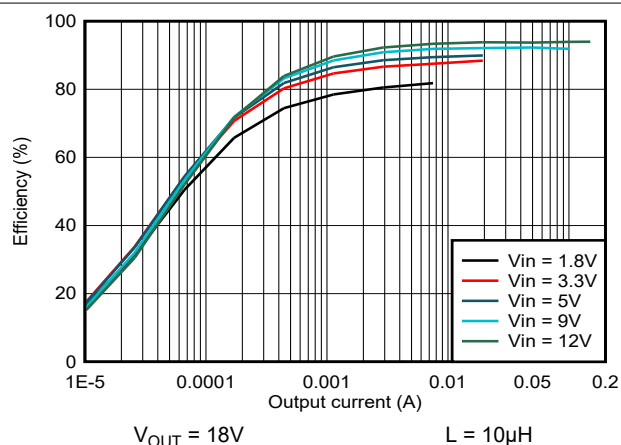


図 5-2. 効率と出力電流との関係

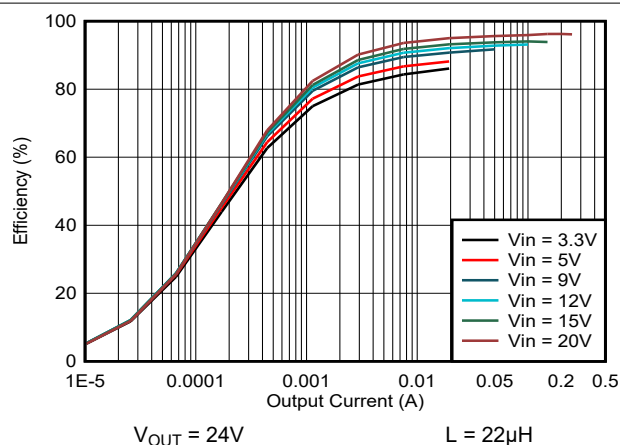


図 5-3. 効率と出力電流との関係

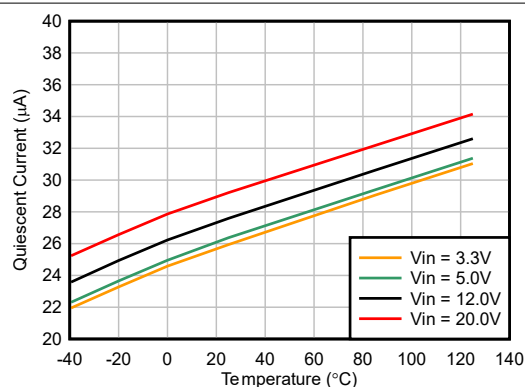


図 5-4. 静止電流と温度との関係

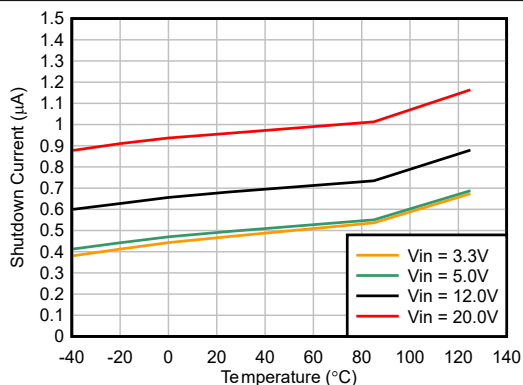


図 5-5. シャットダウン電流と温度との関係

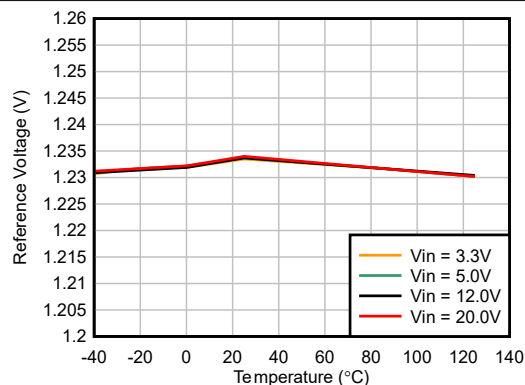


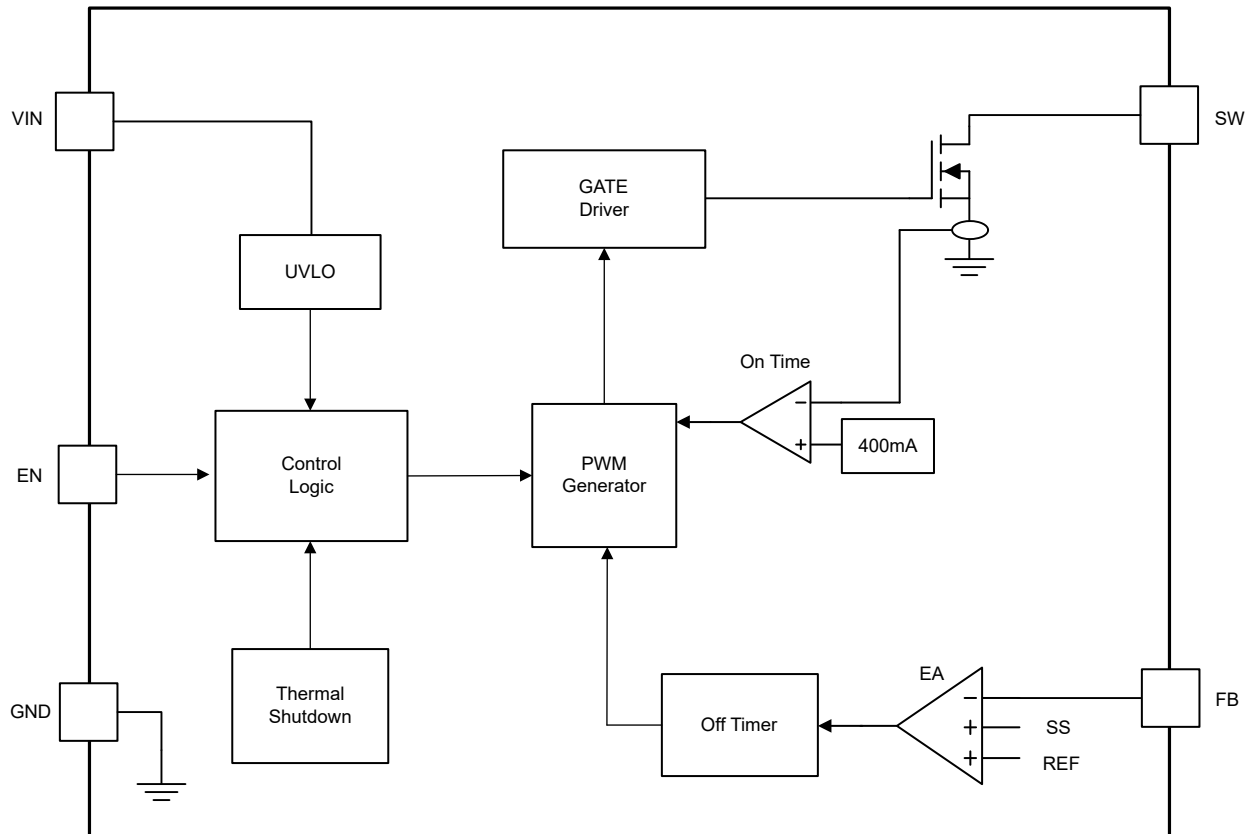
図 5-6. 基準電圧と温度との関係

6 詳細説明

6.1 概要

TLV61040-Q1 は高周波昇圧コンバータで、小型から中型の LCD バイアス電源や白色 LED バックライト電源に特化しています。このデバイスは、デュアルセルの NiMH/NiCd、シングルセルのリチウムイオン バッテリ、または 3.3V、5V、12V の標準電圧バスから、最大 28V の出力電圧を生成するように設計されています。

6.2 機能ブロック図



6.3 機能説明

6.3.1 ピーク電流制御

インダクタ電流が標準のピーク電流制限 (I_{LIM}) である 400mA に達するまで、内部スイッチはオンの状態を維持します。標準で 60ns の内部伝搬遅延があるため、実際の電流はピーク電流制限スレッシュホールドをわずかに超えます。式 1 を用いて、標準ピーク電流制限を計算します。

$$I_{peak(typ)} = I_{LIM} + \frac{V_{IN}}{L} \times 60ns \quad (1)$$

ここで

- V_{IN} = 入力電圧
- L = 選択したインダクタ値
- I_{LIM} = 標準ピーク電流制限、400mA

入力電圧が高く、インダクタ値が小さいほど、ピークは大きくなります。

TLV61040-Q1 を選択することで、特定のアプリケーションの電流制限要件に合わせて設計をカスタマイズできます。電流制限が低いと、より低い出力電力を必要とするアプリケーションをサポートし、より低い電流定格とより小さなフォームファクタのインダクタを使用できます。電流制限が低いほど、通常は出力電圧リップルも小さくなります。

6.3.2 ソフトスタート

ソフトスタート機能は、レギュレータを徐々に定常状態動作ポイントへと到達させることで、起動時のストレスやサージを低減します。入力電圧が印加されると、出力コンデンサはインダクタとハイサイド整流ダイオードを経由して VIN まで充電されます。1.7V (標準値) の UVLO 立ち上がりスレッショルドに達し、EN がロジック "High" になると、内部ソフトスタート制御回路が作動し、2.5ms (標準値) の間にリファレンス電圧を 0V から 1.233V までスルーレートで立ち上げます。

特別な予防措置を講じないと、すべての誘導性昇圧コンバータに大きな突入電流が起動時に発生します。この動作により、起動時に入力レールで電圧降下が生じ、意図しない、または早期のシステム シャットダウンが発生する可能性があります。TLV61040-Q1 は、電流制限を 2 段階で引き上げることで、この突入電流を制限します。最初の 256 サイクルでは $I_{LIM} / 4$ 、次の 256 サイクルでは $I_{LIM} / 2$ 、その後フル電流制限に達します (図 7-2 参照)。

6.3.3 イネーブル

イネーブル (EN) をグラウンドにプルすると、デバイスがシャットダウンされ、シャットダウン電流は 0.4μA (標準値) に低下します。入力から出力までは、インダクタとショットキー ダイオードを経由して導通しているため、シャットダウン時には出力電圧が入力電圧と等しくなります。イネーブル ピンは終端する必要があります。フローティングのままにしないでください。

6.3.4 低電圧誤動作防止

低電圧ロックアウトは、入力電圧が標準値 1.55V 未満の場合に、デバイスが誤動作することを防止します。入力電圧が低電圧スレッショルドを下回ると、メイン スイッチがオフになります。

6.3.5 サーマル シャットダウン

内部的なサーマル シャットダウンが実装されており、接合部温度が標準値 170°C を超えると内部 MOSFET がオフになります。サーマル シャットダウンには、標準値 20°C のヒステリシスがあります。このデータは統計的な方法に基づいており、IC の一般的な量産ではテストされません。

6.4 デバイスの機能モード

TLV61040-Q1 は、1.8V ~ 20V の広い入力電圧範囲で動作し、最大 28V の出力電圧を生成できます。このデバイスは、一定ピーク電流制御を用いたパルス周波数変調 (PFM) 方式で動作します。この制御方式により、負荷電流範囲全体にわたって高い効率が維持され、最大 2MHz のスイッチング周波数を使用できるため、非常に小さな外付け部品を使用できます。

コンバータは出力電圧を監視しており、フィードバック電圧は、リファレンス電圧が標準 1.233V のエラー アンプに接続されています。エラー アンプの出力により、オフ時間タイマが制御されます。タイマが終了すると内部スイッチがオンになり、電流が上昇します。インダクタ電流が、内部で設定された標準 400mA のピーク電流に達すると、直ちにスイッチはオフになります。セクション 6.3.1 も参照してください。スイッチがオフになる 2 番目の条件は、最大オン時間 6μs (標準値) です。この動作は、極端な条件に対応するため、コンバータの最大オン時間を制限するためのものです。スイッチがオフになると、外部ショットキー ダイオードが順方向バイアスされ、出力に電流が供給されます。スイッチは、最小 400ns (標準値) の間、またはオフ タイマが終了するまでオフのままです。この PFM ピーク電流制御方式を使用すると、コンバータのスイッチング周波数が出力電流に応じて変化し、負荷電流範囲全体にわたって高い効率が得られます。

7 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその精度や完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

TLV61040-Q1 は、1.8V ~ 20V の入力電圧範囲で、最大 28V の出力電圧を得られるように設計されています。TLV61040-Q1 は、最大で 400mA (標準値) のピーク負荷電流で動作できます。このデバイスは、一定ピーク電流制御を用いたパルス周波数変調 (PFM) 方式で動作します。この制御方式により、負荷電流範囲全体にわたって高い効率が維持され、最大 2MHz のスイッチング周波数を使用できるため、非常に小さな外付け部品を使用できます。

7.2 代表的なアプリケーション

以下のセクションでは、図 7-1 に示すように、TLV61040-Q1 を LCD バイアス電源用の電圧レギュレート昇圧コンバータとして構成するための、ステップごとの設計手順を紹介します。

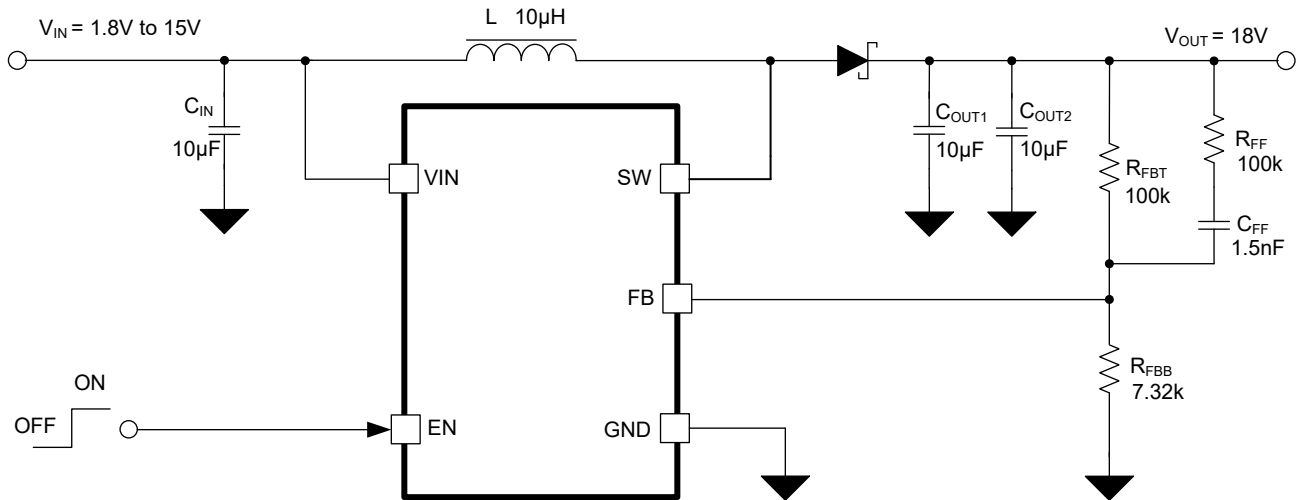


図 7-1. LCD バイアス電源

7.2.1 設計要件

この例の設計パラメータを、表 7-1 に示します。

表 7-1. 設計パラメータ

設計パラメータ	数値の例
入力電圧	1.8V ~ 6V または 9V ~ 15V
出力電圧	18V
出力電流	10mA ($V_{IN} = 1.8V \sim 6V$ の場合) 50mA ($V_{IN} = 9V \sim 15V$ の場合)

7.2.2 詳細な設計手順

7.2.2.1 インダクタの選択、最大負荷電流

PFM ピーク電流制御方式は本質的に安定しているため、インダクタ値はレギュレータの安定性に影響を与えません。アプリケーションに応じて、TI では 2.2μH ~ 47μH までのインダクタ値を推奨しています。最終的なインダクタの値は、以下の指示に従って選択する必要があります。

最大インダクタ値を制限する条件は 2 つあります。最大インダクタ値はまず、スイッチの最大オン時間 (標準 6μs) によって決定されます。正常な動作のためには、この 6μs の期間内に 400mA (標準値) のピーク電流制限に達する必要があります。式 2 を用いて、最大インダクタ値を計算します。

$$L_{max1} = V_{IN(min)} \times \frac{6\mu s}{I_{LIM}} \quad (2)$$

ここで、

- $V_{IN(min)}$ = 最小入力電圧
- $I_{LIM} = 400mA$

最大インダクタ値のもう 1 つの制限は、インダクタ電流リップルを 100mA 未満にできないことです。インダクタ電流リップルが最小となるのは、負荷が大きくなり、400ns (標準値) の最小オフ時間がトリガされるときです。式 3 を用いて、最大インダクタ値を計算します。

$$L_{max2} = (V_{OUT} - V_{IN(max)}) \times \frac{400ns}{100mA} \quad (3)$$

ここで、

- $V_{IN(max)}$ = 最大入力電圧
- V_{OUT} = ターゲット出力電圧

インダクタ値は、 L_{max1} と L_{max2} の両方よりも小さくする必要があります。

インダクタ値には最小の制限もあり、最小オン時間中に電流制限がトリガされないようにする必要があります。式 4 を用いて、最小インダクタ値を計算します。

$$L_{min} = V_{IN(max)} \times \frac{150ns}{I_{LIM}} \quad (4)$$

インダクタ値は、こうした制限内で選択できます。また、インダクタ値は利用可能な最大負荷電流にも影響を及ぼします。インダクタ値が大きいほど、利用可能な最大負荷電流は大きくなります。インダクタ値を選択した後、利用可能な最大負荷電流を確認する必要があります。実際の負荷電流が利用可能な最大負荷電流より大きい場合、 V_{OUT} は低下します。式 5 を使用して、利用可能な最大負荷電流を計算します。

$$I_{Load(max)} = \begin{cases} \frac{\eta L I_{LIM}^2}{2 \left(\frac{L I_{LIM}}{V_{IN(min)}} + 400ns \right) (V_{OUT} - V_{IN(min)})}, & \text{if } \frac{V_{OUT} - V_{IN(min)}}{L \div 400ns} > I_{LIM} \\ \frac{\eta V_{IN(min)}}{V_{OUT}} \left(I_{LIM} - \frac{V_{OUT} - V_{IN(min)}}{2L} \times 400ns \right), & \text{if } \frac{V_{OUT} - V_{IN(min)}}{L \div 400ns} \leq I_{LIM} \end{cases} \quad (5)$$

ここで、

- $V_{IN(min)}$ = 最小入力電圧
- V_{OUT} = ターゲット出力電圧
- $I_{LIM} = 400mA$
- L = 選択したインダクタの値
- η = 予期されるコンバータ効率。利用可能な最大負荷電流時には、標準 80% ~ 95%

インダクタ値が小さいほど、コンバータのスイッチング周波数は大きくなりますが、効率および利用可能な最大インダクタ電流は低下します。

次のステップは、式 6 を使用して、公称負荷電流でのスイッチング周波数を計算することです。

$$f_{sw}(I_{Load}) = \frac{2 \times I_{Load}(V_{OUT} - V_{IN})}{\eta L I_{peak}^2} \quad (6)$$

ここで、

- I_{peak} = 『ピーク電流制御』セクションで示されているピーク電流
- L = 選択したインダクタの値
- I_{Load} = 公称負荷電流

最後に、選択したインダクタには、コンバータの最大ピーク電流 (『ピーク電流制御』セクションで計算される値) を上回る飽和電流が必要です。この計算には、 I_{LIM} の最大値を使用します。

インダクタのもう 1 つの重要なパラメータは、DC 抵抗です。DC 抵抗が低いほど、コンバータの効率は高くなります。表 7-2 には、LCD バイアス電源設計用の代表的なインダクタのいくつかが示されています (図 7-1 参照)。ただし、これらの代表的なインダクタを検証、確認し、アプリケーションに適しているかをチェックする必要があります。

表 7-2. LCD バイアス電源用の代表的なインダクタ

部品番号	L (μH)	DCR 最大値 (mΩ)	飽和電流の標準値 (A)	メーカー ⁽¹⁾
XFL3012-223ME	22	630	0.52	Coilcraft
XFL3012-103ME	10	306	0.74	Coilcraft
XFL3012-472ME	4.7	171	1.2	Coilcraft

(1) 『サードパーティ製品に関する免責事項』を参照してください。

7.2.2.2 出力電圧の設定

出力電圧は次のように計算されます。

$$V_{OUT} = 1.233 \text{ V} \times \left(1 + \frac{R_{FBT}}{R_{FBB}}\right) \quad (7)$$

車載アプリケーションにおいて、TI は 100kΩ を超える抵抗の使用を推奨しません。帰還回路からのリーク電流を最小限に抑えるため、 R_{FBT} を 100kΩ とし、 R_{FBB} を可変にして V_{OUT} を調整できるようにすることを TI は推奨します。

TLV61040-Q1 では、インダクタ電流は 400mA に制限されるため、起動時において、出力電圧は内部リファレンスに追従するほど速く立ち上がることができません。その結果、内部のエラー アンプの出力が High になり、さらには飽和に至ります。そのため、 V_{OUT} がターゲットに達した後、エラー アンプが飽和を脱して通常のレギュレーションに移行するまでには時間を要します。この間、 V_{OUT} が上昇し続けるため、オーバーシュートが発生します。オーバーシュートを防止するため、上側帰還抵抗 R_{FBT} の両端に、1.5nF のフィードフォワード コンデンサと 100kΩ のフィードフォワード抵抗が必要です。フィードフォワード抵抗がない場合、または値が小さすぎる場合、TLV61040-Q1 はスイッチ ノード (SW) でシングルパルスではなく「ダブルパルス」やパルスバーストを出力し、出力電圧リップルが大きくなります。

7.2.2.3 入力および出力コンデンサの選択

出力コンデンサは主に、出力リップルとループ安定性の要件を満たすように選択します。このリップル電圧は、コンデンサの容量および等価直列抵抗 (ESR) に関連します。ESR がゼロのセラミックコンデンサを仮定すると、所定のリップルに対して必要な最小容量は式 8 を用いて計算できます。

$$C_{OUT} = \frac{I_{Load} D_{max}}{f_{sw} V_{ripple}} \quad (8)$$

ここで、

- I_{Load} = 公称負荷電流
- D_{max} = アプリケーションにおける最大デューティ サイクル
- f_{sw} = すでに計算した公称負荷電流でのスイッチング周波数
- V_{ripple} = ターゲットのピーク ツー ピークの出力電圧リップル

タンタルまたはアルミ電解コンデンサを使用する場合は、出力リップルに対する ESR の影響を考慮する必要があります。

DC バイアス、経年劣化、AC 信号によるセラミック コンデンサのデレーティングを評価する際には注意が必要です。たとえば、DC バイアスにより静電容量が大幅に低減する可能性があります。セラミック コンデンサは、定格電圧で容量の 50% 超を失う可能性があります。そのため、電圧定格には常にマージンを確保して、必要な出力電圧で十分な容量が得られるようにします。

TI は、主要なアプリケーションをカバーする、実効容量 10 μ F の出力コンデンサの使用を推奨します。また、高い RMS 電流ループ インダクタンスを低減するため、整流ダイオードのカソードと TLV61040-Q1 の GND ピンの間に、小型の 1 μ F コンデンサを配置することを推奨します。出力コンデンサは、昇圧レギュレータの小信号制御ループの安定性に影響します。出力コンデンサがこの範囲を下回ると、昇圧レギュレータが不安定になる可能性があります。PWM モードでは、出力コンデンサを大きくすると、出力電圧リップルが小さくなります。

ただし、合計出力キャパシタンスが大きすぎる場合、 V_{IN} が V_{OUT} に近いときには昇圧コンバータがインダクタ電流を制御できないため、起動時には V_{OUT} が十分に高くなるまでインダクタ電流が高いレベルへ上昇します。 C_{OUT} と V_{IN} が大きいほど、ピーク突入電流は大きくなります。ピーク インダクタ電流が 2.5A を上回ると、デバイスが破損する恐れがあります。TI は、TLV61040-Q1 の総出力キャパシタンスを 120 μ F 未満にすることを推奨します。

表 7-3 に、TLV61040-Q1 用の推奨コンデンサをリスト化しています。

表 7-3. TLV61040-Q1 用の推奨出力コンデンサ

部品番号	C_{OUT} (μ F)	定格	パッケージ	メーカー ⁽¹⁾
TMK316BLD106KL	10	25V、X5R	1206	Taiyo Yuden
CC1206KKX5R8BB106	10	25V、X5R	1206	Yageo
CGA5L1X7R1H106K160AC	10	50V、X7R	1206	TDK

(1) 『サード パーティ製品に関する免責事項』を参照してください。

これらのセラミック コンデンサは、ESR が非常に低く、小型で入手できるため、昇圧コンバータの入力デカップリングに最適です。入力コンデンサは、できる限りデバイスに近づけて配置する必要があります。10 μ F の入力コンデンサまたは同等品でほとんどの用途には十分ですが、入力電流リップルを低減するために、より大きな容量を使用することもできます。

セラミック入力コンデンサのみを使用する場合には注意が必要です。入力でセラミック コンデンサを使用している場合に、長いワイヤを通して(壁のアダプタなどから)電源を供給すると、出力での負荷ステップにより V_{IN} ピンでリングングが生じる可能性があります。このリングングは出力に結びつき、ループが不安定であると誤判断されたり、デバイスの損傷を招いたりすることもあります。このような状況では、 C_{IN} と電源リードの間に追加の「バルク」キャパシタ (電解またはタンタル) を配置する必要があります。これは、電源リードのインダクタンスと C_{IN} との間で発生する可能性のあるリングングを低減するためです。

7.2.2.4 ダイオードの選択

ショットキー ダイオードは順方向電圧降下が低く、逆回復電荷が小さいため、推奨されるタイプとなります。ショットキー ダイオードを選択するときは、逆リーク電流のパラメータが小さいことが重要です。ダイオードの定格は、最大出力電圧に加えて、スイッチ ノードのリングングを処理できる必要があります。また、ダイオードは平均出力電流を処理できる必要があります。

7.2.3 アプリケーション曲線

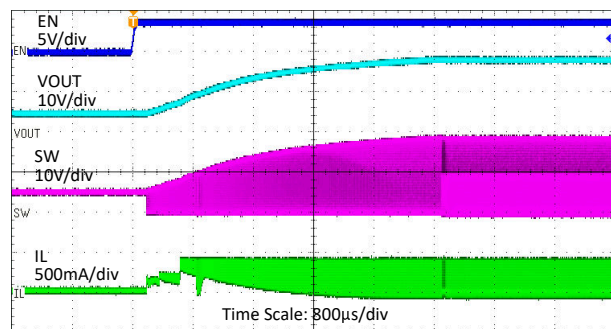


図 7-2. EN による起動時の波形

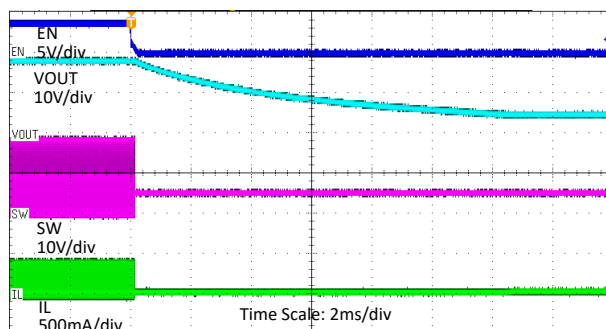


図 7-3. EN によるシャットダウン時の波形

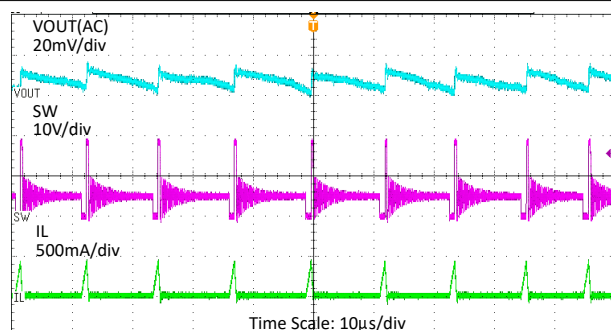


図 7-4. 定常状態におけるスイッチング波形

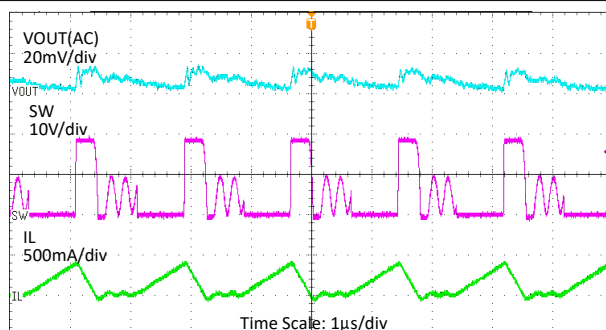


図 7-5. 定常状態におけるスイッチング波形

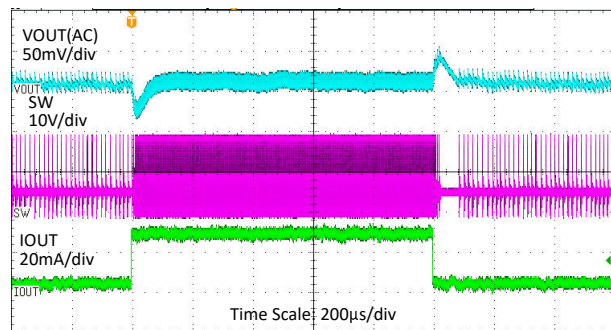


図 7-6. 負荷過渡応答

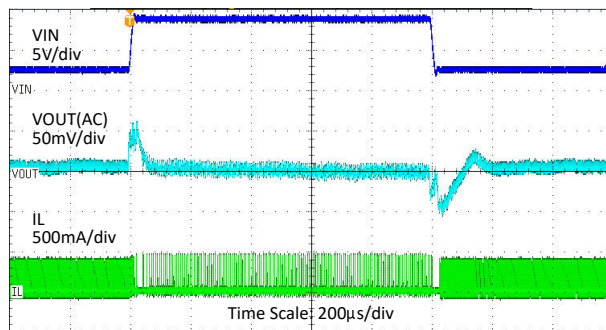


図 7-7. ライン トランジェント

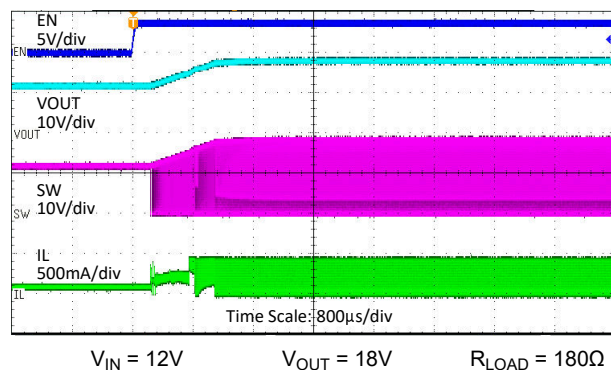


図 7-8. EN による起動時の波形

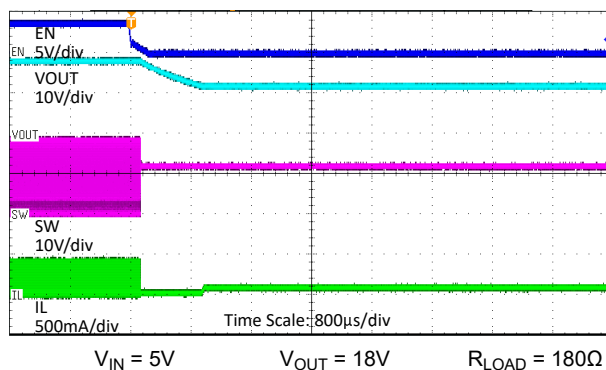


図 7-9. EN によるシャットダウン時の波形

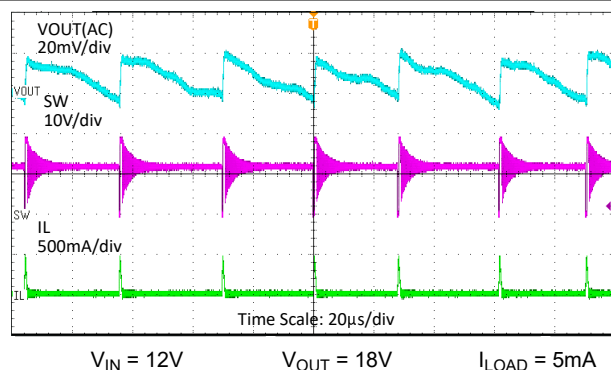


図 7-10. 定常状態におけるスイッチング波形

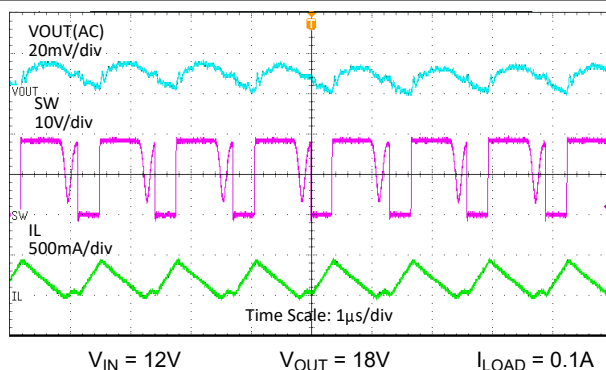


図 7-11. 定常状態におけるスイッチング波形

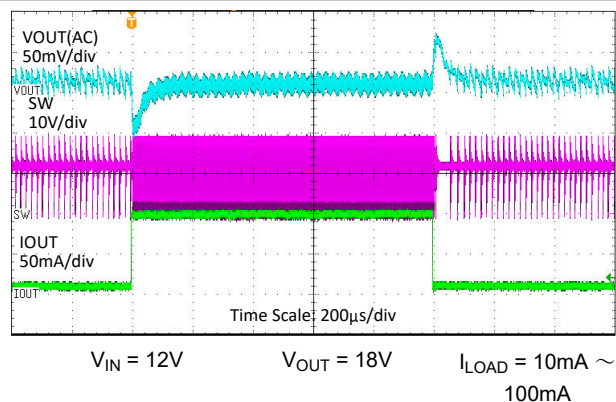


図 7-12. 負荷過渡応答

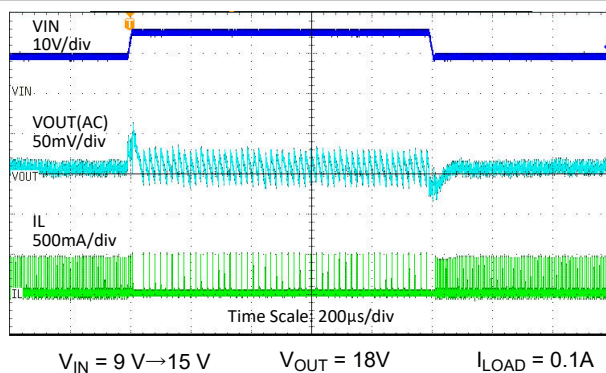


図 7-13. ライン トランジェント

7.3 電源に関する推奨事項

このデバイスは、1.8V から 20V の入力電源電圧範囲で動作するように設計されています。入力電源の出力電流は、TLV61040-Q1 の電源電圧、出力電圧、出力電流に応じた定格である必要があります。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

すべてのスイッチング電源に共通して、レイアウトは設計での重要なステップとなります。ピーク電流やスイッチング周波数が高い場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでノイズの問題や、デューティサイクルジッタが発生することがあります。

図 7-14 に、TLV61040-Q1 を使用したレイアウト設計例を示します。

- 良好な入力電圧フィルタリングを実現するため、入力コンデンサは入力ピンのできるだけ近くに配置してください。
- インダクタとダイオードは、他の回路へのノイズ結合を最小限に抑えるため、スイッチ ピンのできるだけ近くに配置してください。
- スwitchング ピンとプレーン領域を短く保つことで、放射型電磁波を最小化できます。一方で、スイッチング損失を低減するためには、非常に低いインピーダンスのスイッチ プレーンを確保する必要があります。したがって、これら 2 つの間でトレードオフが生じるため、スイッチング ピンおよびプレーンを最適化する必要があります。
- フィードバック ピンおよびネットワークはノイズに敏感なので、帰還回路はインダクタから離して配線してください。
- この回路へのノイズ結合を最小限に抑えるため、フィードバック ピンと帰還回路はグラウンド プレーンまたはパターンでシールドしてください。
- スター グラウンド接続またはグラウンド プレーンを使用すると、グラウンドのシフトとノイズを最小限に抑えることができます。

7.4.2 レイアウト例

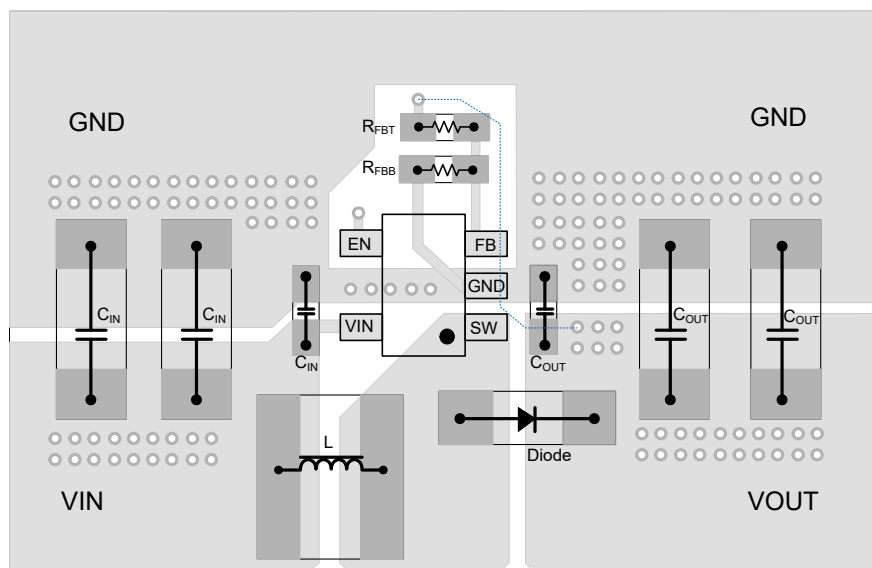


図 7-14. レイアウトの図

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

日付	改訂	注
March 2026	*	初版リリース

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLV61040QDDCRQ1	Active	Production	SOT-23- THIN (DDC) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1040Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

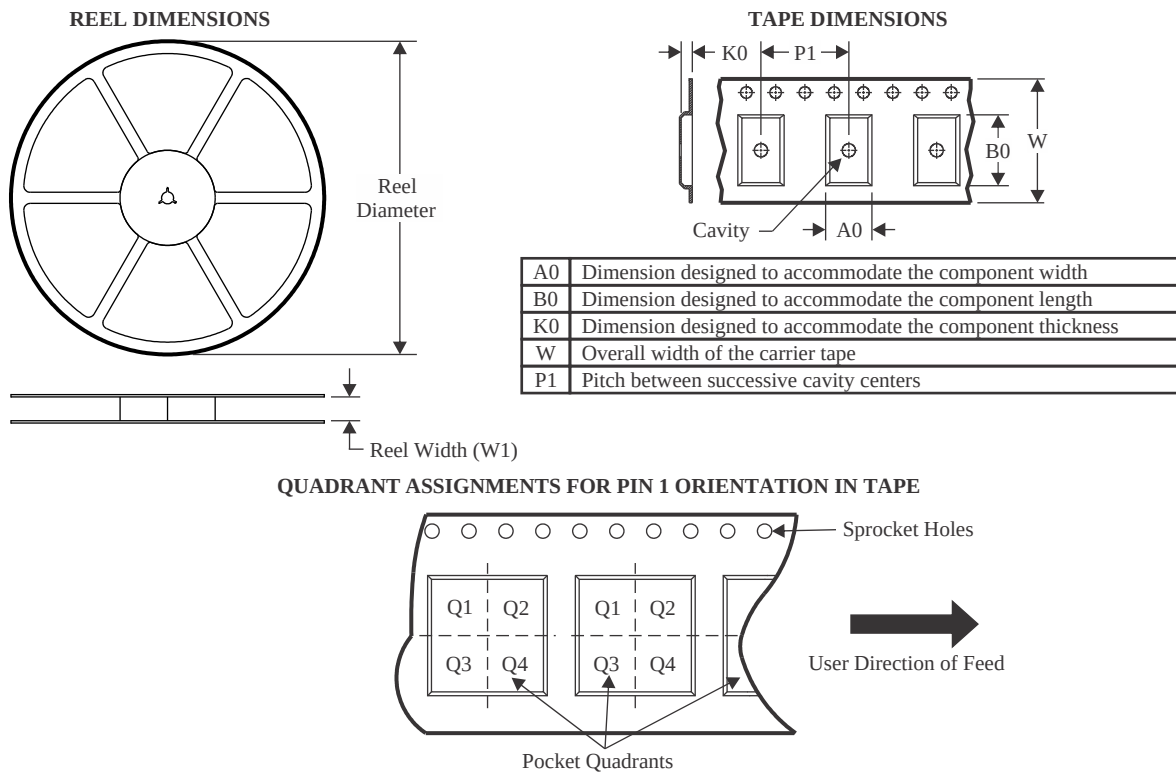
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

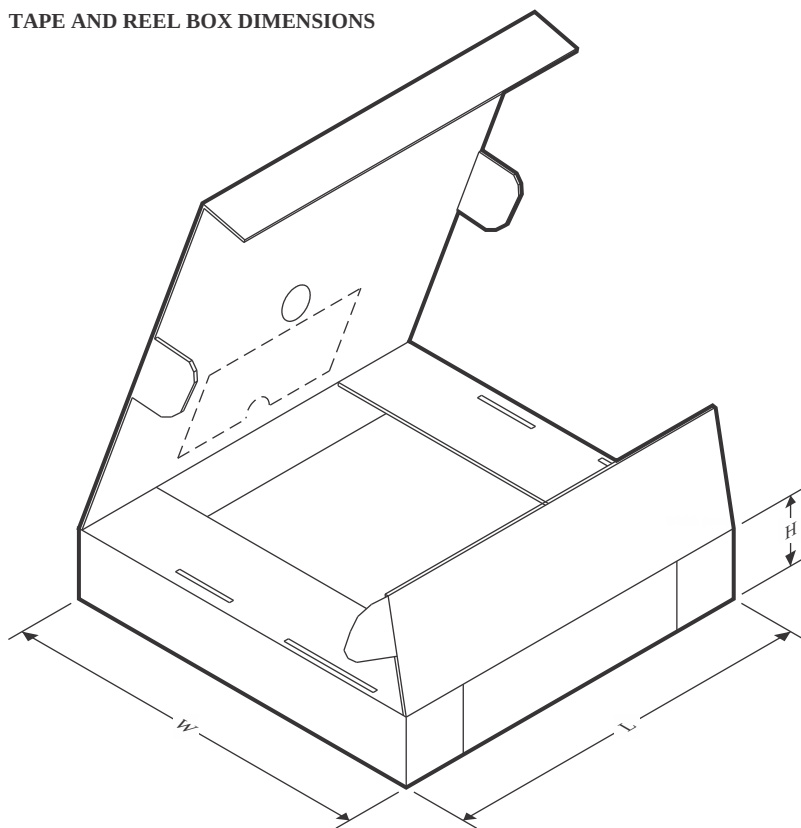
TAPE AND REEL INFORMATION



*All dimensions are nominal

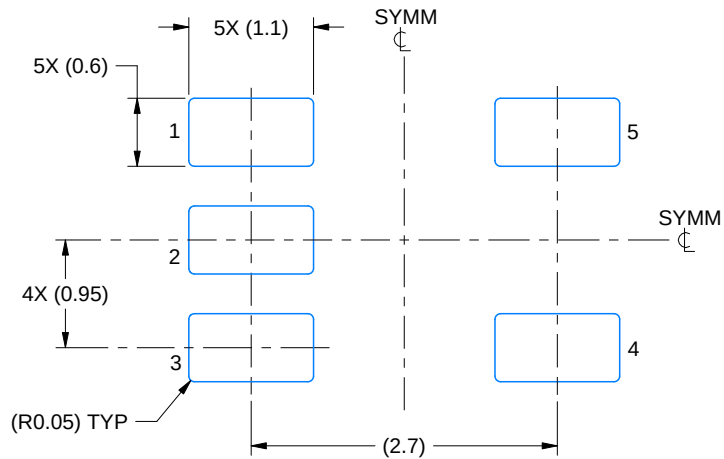
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLV61040QDDCRQ1	SOT-23-THIN	DDC	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS

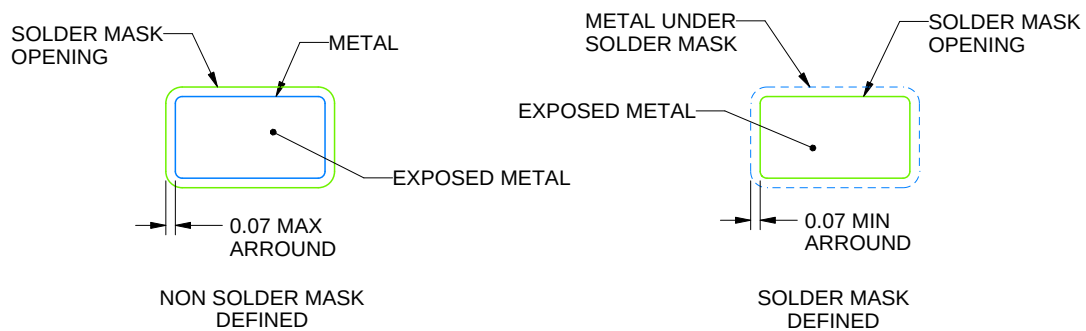


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLV61040QDDCRQ1	SOT-23-THIN	DDC	5	3000	210.0	185.0	35.0



LAND PATTERN EXAMPLE
EXPLODED METAL SHOWN
SCALE:15X



SOLDERMASK DETAILS

4220752/C 08/2024

NOTES: (continued)

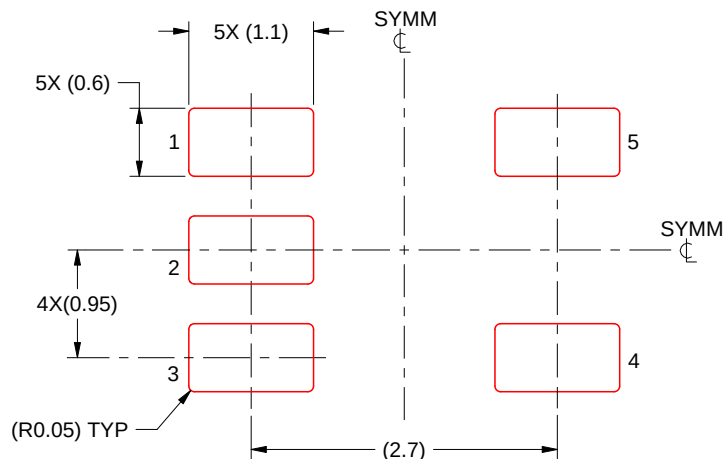
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDC0005A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4220752/C 08/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月