

TLV61070A 0.5V 超低入力電圧対応 2.5A 昇圧コンバータ

1 特長

- 0.5V ~ 5.5V の入力電圧範囲
- スタートアップ時の最低入力電圧: 1.3V
- 2.2V ~ 5.5V の出力電圧設定範囲
- 2 つの 69mΩ (LS) / 89mΩ (HS) MOSFET
- 2.5A のバレー スイッチング電流制限
- $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 1.0A$ で 92.3% の効率
- $V_{IN} > 1.5V$ のとき 1MHz, $V_{IN} < 1V$ のとき 0.55MHz のスイッチング周波数
- V_{IN} および SW からシャットダウン電流 0.1μA (標準値)
- 軽負荷時の自動 PFM 動作モード
- $V_{IN} > V_{OUT}$ 時のパススルー モード
- シャットダウン時に入力と出力を完全に切り離し
- 出力過電圧およびサーマル シャットダウン保護機能
- 出力短絡保護
- 2.9mm × 2.8mm SOT23-6 (DBV) 6 ピン パッケージ、最大高さ 1.45mm
- 2.9mm × 2.8mm SOT23-6-THN (DDC) 6 ピン パッケージ、最大高さ 1.1mm

2 アプリケーション

- 電子棚札
- ビデオ・ドアベル
- リモート・コントローラ

3 説明

TLV61070A デバイスは、0.5V の超低入力電圧に対応する同期整流昇圧コンバータです。このデバイスは、各種バッテリーおよびスーパーキャパシタで動作する携帯機器およびスマート デバイス用の電源に使用できます。TLV61070A は、全温度範囲にわたって 2.5A (代表値) のバレー スイッチ電流制限を行います。0.5V~5.5V という広い入力電圧範囲に対応する TLV61070A は、スーパーキャパシタ バックアップ電源アプリケーションをサポートしています。これらのアプリケーションはスーパーキャパシタを非常に低い電圧まで放電させることがあります。

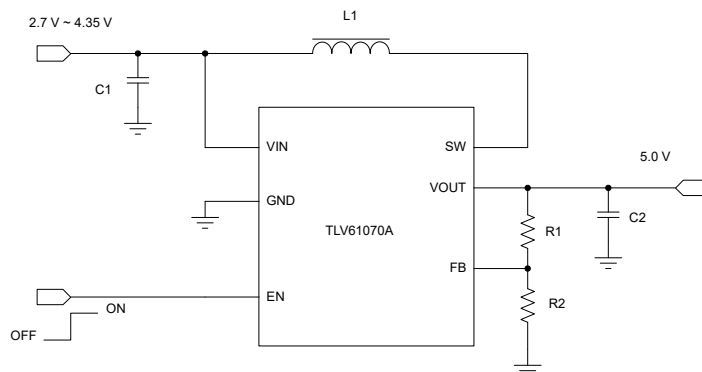
入力電圧が 1.5V を超えると、TLV61070A は 1MHz スイッチング周波数で動作します。入力電圧が 1.5V を下回り 1V まで低下すると、スイッチング周波数は 0.55MHz まで徐々に低下します。TLV61070A は、軽負荷状態ではパワーセーブモードに移行して、負荷電流の範囲全体にわたって高い効率を維持します。TLV61070A は、軽負荷状態で V_{OUT} から 20μA の静止電流を消費します。シャットダウン中、TLV61070A は入力電源から完全に遮断されて消費電流が 0.1μA まで低下するため、長いバッテリー駆動時間を実現できます。TLV61070A には 5.7V の出力過電圧保護、出力短絡保護、およびサーマル シャットダウン保護機能が搭載されています。

TLV61070A は 2.9mm × 2.8mm の SOT23-6 パッケージで供給され、外付け部品も少ないため、小型化できます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TLV61070A	DBV (SOT-23, 6)	2.9mm × 2.8mm
	DDC (SOT-23-THN, 6)	

- (1) 詳細については、[セクション 10](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション回路



目次

1 特長.....	1	6.4 デバイスの機能モード.....	9
2 アプリケーション.....	1	7 アプリケーションと実装.....	11
3 説明.....	1	7.1 使用上の注意.....	11
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	11
5 仕様.....	4	7.3 電源に関する推奨事項.....	16
5.1 絶対最大定格.....	4	7.4 レイアウト.....	16
5.2 ESD 定格.....	4	8 デバイスおよびドキュメントのサポート.....	18
5.3 推奨動作条件.....	4	8.1 デバイス サポート.....	18
5.4 熱に関する情報.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	18
5.5 電気的特性.....	5	8.3 サポート・リソース.....	18
5.6 代表的特性.....	6	8.4 商標.....	18
6 詳細説明.....	7	8.5 静電気放電に関する注意事項.....	18
6.1 概要.....	7	8.6 用語集.....	18
6.2 機能ブロック図.....	7	9 改訂履歴.....	18
6.3 機能説明.....	8	10 メカニカル、パッケージ、および注文情報.....	19

4 ピン構成および機能

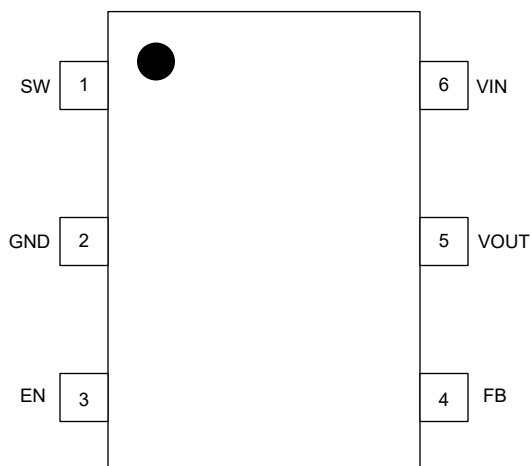


図 4-1. DBV または DDC パッケージ、6 ピン SOT23-6 および SOT23-6-THN (上面図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
番号	名称		
1	SW	PWR	コンバータのスイッチ ピン。このピンは、内部ローサイド パワー MOSFET のドレインと、内部ハイサイド パワー MOSFET のソースに接続されています。
2	GND	PWR	IC のグラウンド ピン
3	EN	I	イネーブル論理入力。High にすると、デバイスがイネーブルになります。ロジック Low 電圧にすると、デバイスがディスエーブルになり、シャットダウン モードに入ります。
4	FB	I	可変出力電圧の電圧帰還
5	VOUT	PWR	昇圧コンバータ出力
6	VIN	I	IC 電源入力

(1) I = 入力、PWR = 電源

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
ピンでの電圧範囲 ⁽²⁾	VIN、EN、FB、SW、VOUT	-0.3	7	V
	10 ns での SW スパイク	-0.7	8	V
	1 ns での SW スパイク	-0.7	9	V
動作時の接合部温度、T _J		-40	150	°C
保管温度、T _{stg}		-65	150	°C

- (1) 「絶対最大定格」で示す値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレスの定格のみについてであり、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示す値を超える他のいかなる条件でも、このデバイスが正しく動作することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) すべての電圧値は、回路のグランドを基準としたものです。

5.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	±500

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{IN}	入力電圧範囲	0.5		5.5	V
V _{OUT}	出力電圧設定範囲	2.2		5.5	V
L	実効インダクタンス範囲	0.7	1.0	6.1	μH
C _{IN}	実効入力容量範囲	1.0	4.7		μF
C _{OUT}	実効出力容量範囲	4	10	1000	μF
T _J	動作時接合部温度	-40		125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TLV61070A	単位
		DBV - 6 ピン	
		標準	
R _{θJA}	接合部から周囲への熱抵抗	139.1	°C/W
R _{θJC}	接合部からケースへの熱抵抗	34.8	°C/W
R _{θJB}	接合部から基板への熱抵抗	42.5	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	1.4	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	40.7	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

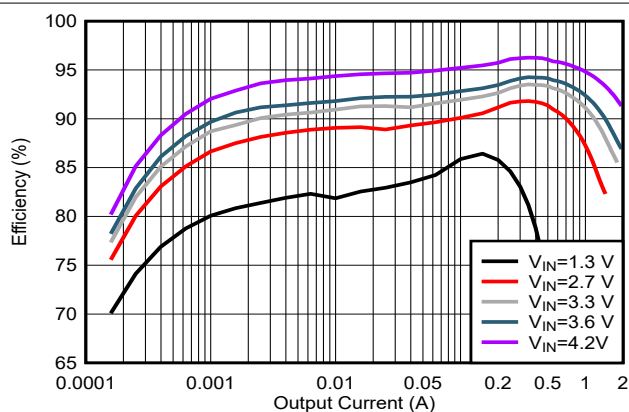
5.5 電気的特性

$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、 $V_{IN} = 3.6\text{V}$ 、 $V_{OUT} = 5.0\text{V}$ 。標準値は、特に記述のない限り、 $T_J = 25^{\circ}\text{C}$ での値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
V _{IN}	入力電圧範囲		0.5		5.5	V
V _{IN_UVLO}	低電圧誤動作防止スレッシュホルド	V _{IN} 立ち上がり		1.0	1.3	V
		V _{IN} 立ち下がり		0.4	0.5	V
I _Q	V _{IN} ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし V _{IN} = 1.3V~5.5V、V _{FB} = V _{REF} + 0.1V、T _J 最大 85°C		0.9	3.0	μA
	V _{OUT} ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし V _{OUT} = 2.2V~5.5V、V _{FB} = V _{REF} + 0.1V、T _J 最大 85°C		20	30	μA
I _{SD}	V _{IN} および SW ピンへのシャットダウン電流	IC ディセーブル、V _{IN} = V _{SW} = 3.6V、T _J = 25°C		0.1	0.2	μA
出力						
V _{OUT}	出力電圧設定範囲		2.2		5.5	V
V _{REF}	FB ピンでの基準電圧	PWM モード	485	500	515	mV
		PFM モード		505		mV
V _{OVP}	出力過電圧保護スレッシュホルド	V _{OUT} 立ち上がり	5.5	5.7	6.0	V
V _{OVP_HYS}	過電圧保護ヒステリシス			0.1		V
I _{FB_LKG}	FB ピンでのリーク電流			4	50	nA
I _{VOUT_LKG}	V _{OUT} ピンへのリーク電流	IC ディセーブル、V _{IN} = 0V、V _{SW} = 0V、V _{OUT} = 5.5V、T _J = 25°C		1	3	μA
t _{SS}	ソフト スタートアップ時間	アクティブ EN から V _{OUT} への制御。V _{IN} = 2.5V、V _{OUT} = 5.0V、C _{OUT_EFF} = 10μF、I _{OUT} = 0		750		μs
パワー スイッチ						
R _{DS(on)}	ハイサイド MOSFET オン抵抗	V _{OUT} = 5.0V		89		mΩ
	ローサイド MOSFET オン抵抗	V _{OUT} = 5.0V		69		mΩ
f _{SW}	スイッチング周波数	V _{IN} = 3.6V、V _{OUT} = 5.0V、PWM モード		1.0		MHz
		V _{IN} = 1.0V、V _{OUT} = 5.0V、PWM モード		0.55		MHz
t _{ON_min}	最小オン時間		40	96	130	ns
t _{OFF_min}	最小オフ時間			80	120	ns
I _{LIM_SW}	バレー電流制限	V _{IN} = 3.6V、V _{OUT} = 5.0V、T _J = 25°C	2.00	2.45		A
I _{LIM_SW}	バレー電流制限	V _{IN} = 3.6V、V _{OUT} = 5.0V、T _J = -40°C ~ 125°C	1.80	2.45		A
I _{LIM_CHG}	ブリチャージ電流	V _{IN} = 1.3~5.5V、V _{OUT} < 0.4V	100	185		mA
		V _{IN} = 2.4 V、V _{OUT} = 2.15 V	200	385		mA
ロジック インターフェイス						
V _{EN_H}	EN のロジック High のスレッシュホルド	V _{IN} > 1.3V または V _{OUT} > 2.2V			1.2	V
V _{EN_L}	EN のロジック Low のスレッシュホルド	V _{IN} > 1.3V または V _{OUT} > 2.2V	0.35	0.42	0.45	
PROTECTION						
T _{SD}	サーマル シャットダウンのスレッシュホルド	T _J 立ち上がり		150		°C
T _{SD_HYS}	サーマル シャットダウン ヒステリシス	T _J が T _{SD} を下回る		20		°C

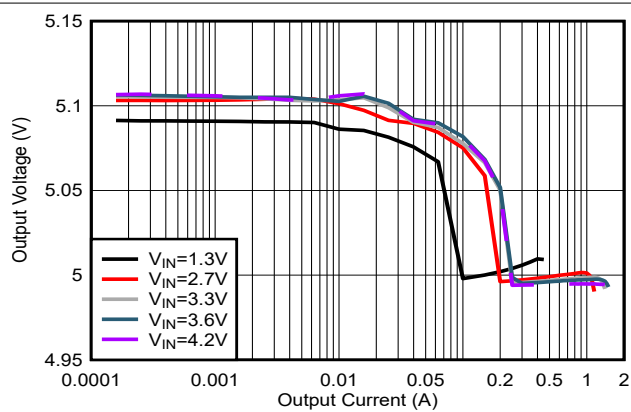
5.6 代表的特性

$V_{IN} = 3.6V$ 、 $V_{OUT} = 5V$ 、 $T_J = 25^\circ C$ 、特に記述の無い限り



$V_{IN} = 1.3V, 2.7V, 3.3V, 3.6V, 4.2V$ 。 $V_{OUT} = 5V$

図 5-1. 異なる入力での負荷効率



$V_{IN} = 1.3V, 2.7V, 3.3V, 3.6V, 4.2V$ 。 $V_{OUT} = 5V$

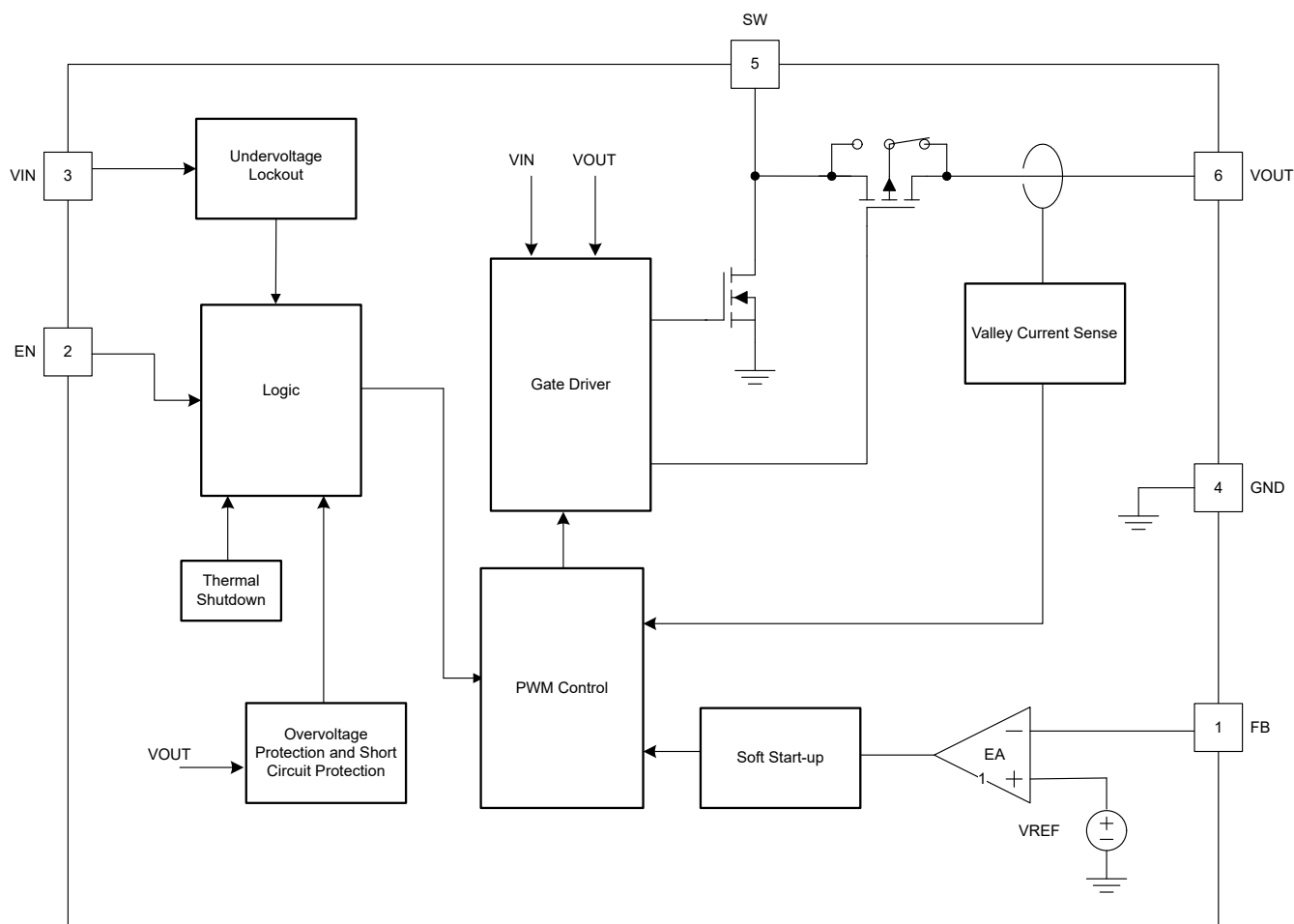
図 5-2. ロードレギュレーション

6 詳細説明

6.1 概要

TLV61070A 同期整流昇圧コンバータは **0.5V ~ 5.5V** の入力電源電圧範囲で動作するように設計され、**2.5A** のバレースイッチ電流制限を備えています。**TLV61070A** は通常、中から高負荷電流時に、疑似定周波数パルス幅変調 (**PWM**) で動作します。入力電圧が **1.5V** を上回っている場合、スイッチング周波数は **1MHz** です。入力電圧が **1.5V** から **1V** に低下すると、スイッチング周波数は徐々に **0.55MHz** まで低下し、入力電圧が **1V** を下回ると **0.55MHz** に維持されます。軽負荷状態では、**TLV61070A** コンバータはパルス周波数変調 (**PFM**) を使用するパワーセーブモードで動作します。**PWM** 動作時には、このコンバータは適応型コンスタントオンタイムバレー電流モード制御方式を使用して、優れたラインレギュレーションと負荷レギュレーションを実現し、小さいインダクタとセラミックコンデンサの使用を可能にします。内部ループ補償によって、外付け部品数を最小限に抑えながら、設計プロセスが単純化されます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 低電圧誤動作防止

TLV61070A には低電圧誤動作防止 (UVLO) 回路が内蔵されており、デバイスの正常な動作を確保しています。入力電圧が UVLO 立ち上がりスレッシュホールドの 1.3V を上回ったら、TLV61070A をイネーブルにして出力電圧を昇圧できます。TLV61070A が起動して出力電圧が 2.2V を上回ると、TLV61070A は最低 0.5V の入力電圧で動作します。

6.3.2 イネーブルとソフト・スタート

入力電圧が UVLO 立ち上がりスレッシュホールドを上回り、EN ピンが 1.2 V を超えると、TLV61070A がイネーブルになり、起動します。出力電圧が 0.4V を下回ると、TLV61070A は最初、約 185mA の電流で出力コンデンサを充電します。出力電圧が約 0.4V 充電されると、出力電流が 5Ω の抵抗負荷を駆動する出力電流能力を持つように変化します。出力電圧が入力電圧に達すると、TLV61070A はスイッチングを開始し、出力電圧がより速く上昇します。標準のスタートアップ時間は EN High から出力までの 700μs で、入力電圧が 2.5V のアプリケーションの目標電圧に達します。出力電圧は 5V、出力実効キャパシタンスは 10μF、無負荷です。EN ピンの電圧が 0.4V を下回ると、内部イネーブル コンパレータによってデバイスはシャットダウン モードになります。シャットダウン モードでは、デバイスは完全にオフになります。入力電源から出力が切断されます。

6.3.3 スイッチング周波数

TLV61070A は、入力電圧が 1.5V を超えると、擬似定 1MHz 周波数でスイッチングを行います。入力電圧が 1.5V を下回ると、スイッチング周波数は 0.55MHz まで徐々に低下し、効率が向上し、昇圧比が向上します。入力電圧が 1V を下回ると、スイッチング周波数は擬似定 0.55MHz に固定されます。

6.3.4 電流制限動作

TLV61070A は、バレー電流制限検出方式を採用しています。電流制限の検出は、オフ時間中に、同期整流器における電圧降下をセンスすることで行われます。

スイッチング サイクル時間全体にわたってインダクタ電流が電流制限を上回るように負荷電流が増加すると、次のオン時間が開始する前にインダクタ電流がこのスレッシュホールドまで減少できるよう、オフ時間が長くなります (いわゆる周波数フォールドバック メカニズム)。電流制限に達した後は、さらなる負荷の増加中に出力電圧が低下します。

電流制限 (CL) 動作に入る前の最大連続出力電流 ($I_{OUT(LC)}$) は、式 1 で定義できます。

$$I_{OUT(CL)} = (1-D) \times \left(I_{LIM} + \frac{1}{2} \Delta I_{L(P-P)} \right) \quad (1)$$

ここで、

- D はデューティ・サイクル
- $\Delta I_{L(P-P)}$ は、インダクタリップル電流

デューティ サイクルは 式 2 で推定できます。

$$D = 1 - \frac{V_{IN} \times \eta}{V_{OUT}} \quad (2)$$

ここで、

- V_{OUT} は昇圧コンバータの出力電圧
- V_{IN} は昇圧コンバータの入力電圧
- η はコンバータの効率であり、ほとんどのアプリケーションで 90% を使用

インダクタリップル電流のピークツーピークは、式 3 で計算されます。

$$\Delta I_{L(P-P)} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (3)$$

ここで、

- L はインダクタの値
- f_{SW} はスイッチング周波数
- D はデューティ・サイクル
- V_{IN} は昇圧コンバータの入力電圧

6.3.5 パススルー動作

入力電圧が設定出力電圧より高い場合、出力電圧は目標レギュレーション電圧よりも高くなります。出力電圧が設定目標電圧の 101% になると、TLV61070A はスイッチングを停止し、ハイサイド PMOS FET を完全にオンにします。このデバイスはパススルーモードで動作します。出力電圧は、入力電圧からインダクタの DCR と PMOS FET の $R_{DS(on)}$ 間の電圧降下を減算した値になります。入力電圧が低下するか負荷電流が増加して、出力電圧が設定目標電圧の 97% を下回ると、TLV61070A はスイッチングを再開して出力電圧をレギュレートします。

6.3.6 過電圧保護

TLV61070A には出力過電圧保護 (OVP) があり、外付けの帰還抵抗分圧器が誤って実装された場合にデバイスを保護します。出力電圧が 5.7V を上回ると、通常、デバイスはスイッチングを停止します。出力電圧が OVP スレッショルドを 0.1V 下回ると、デバイスは動作を再開します。

6.3.7 グランドへの出力短絡保護

TLV61070A は、出力電圧が 1.8V を下回ると、出力電流の制限を開始します。出力電圧が低くなるほど、出力電流は小さくなります。VOUT ピンがグランドに短絡し、出力電圧が 0.4V 未満になると、出力電流は約 185mA に制限されます。短絡が解消されると、TLV61070A はソフトスタートアップを再び実行し、レギュレートされた出力電圧を供給します。

6.3.8 サーマル シャットダウン

接合部温度が 150°C を超えると、TLV61070A はサーマル シャットダウンに移行します。接合部温度が、サーマル シャットダウン回復温度 (通常 130°C) を下回ると、デバイスは動作を再開します。

6.4 デバイスの機能モード

TLV61070A には 2 つのスイッチング動作モードがあり、中から高負荷状況では PWM モード、軽負荷状況ではパルス周波数変調 (PFM) によるパワーセーブモードになります。

6.4.1 PWM モード

TLV61070A は中負荷から高負荷電流時に、1.0MHz の疑似定周波数パルス幅変調 (PWM) を使用します。入力電圧と出力電圧の比に基づいて、回路は必要なオン時間を予測します。各スイッチングサイクルの開始時に、ローサイド NMOS FET のスイッチがオンになります。入力電圧がインダクタの両端に印加され、インダクタ電流が増加します。このフェーズでは、出力コンデンサが負荷電流によって放電されます。オン時間が経過すると、メインスイッチの NMOS FET がオフになり、整流器の PMOS FET がオンになります。インダクタは蓄積したエネルギーを伝達して出力コンデンサを補充し、負荷に電力を供給します。出力電圧が入力電圧より高いため、インダクタ電流は減少します。インダクタ電流が、エラーアンプの出力によって決定されるバレー電流スレッショルドに達すると、次のスイッチングサイクルが再度開始します。

TLV61070A には補償回路が組み込まれており、広い範囲の入力電圧、出力電圧、インダクタ値、出力コンデンサ値に対して安定して動作します。

6.4.2 パワー セーブ モード

TLV61070A には PFM でのパワー セーブ モードが装備されており、軽負荷時の効率が向上します。負荷電流が減少すると、エラー アンプの出力によって設定されるインダクタのバレー電流は出力電圧をレギュレートしなくなります。インダクタのバレー電流が下限に達すると、負荷電流がさらに減少するため、出力電圧は設定電圧を超えます。FB 電圧が PFM のリファレンス電圧に達すると、TLV61070A はパワーセーブ モードに移行します。パワー セーブ モードで FB 電圧が上昇して PFM リファレンス電圧に達すると、内部コンパレータの遅延時間のためデバイスは数サイクルにわたってスイッチングを継続し、その後スイッチングを停止します。負荷は出力コンデンサから供給され、出力電圧は低下します。FB 電圧が PFM 基準電圧を下回ると、コンパレータの遅延時間が経過した後で、デバイスは再度スイッチングを開始して出力電圧が上昇します。

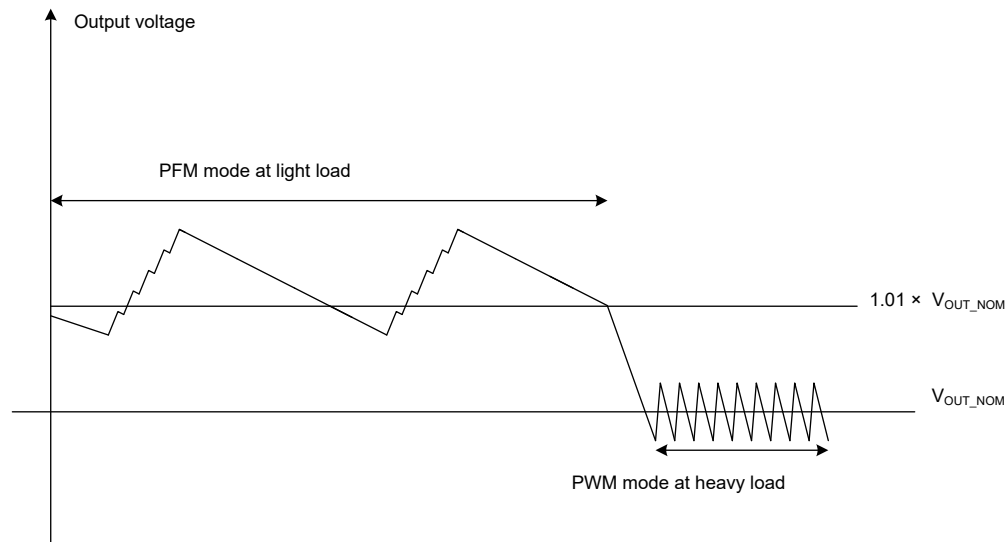


図 6-1. PWM モードおよび PFM モードでの出力電圧

7 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

TLV61070A は 0.5V ~ 5.5V の入力電源電圧範囲で動作するように設計された同期整流昇圧コンバータで、2.5A (標準値) のバレー スイッチ電流制限を備えています。入力電圧が 1.5V を超える場合、TLV61070A は通常、中負荷から高負荷電流時に 1MHz の擬似定周波数 PWM で動作します。優れた効率と高昇圧非を維持するため、入力電圧が 1.5V から 1V に変化すると、スイッチング周波数は徐々に 0.55MHz へ変化します。入力電圧が 1V を下回ると、スイッチング周波数は擬似定 0.55MHz に固定されます。TLV61070A コンバータは、軽負荷電流時には PFM のパワー セーブ モードで動作し、負荷電流範囲の全体にわたって高い効率を実現します。

7.2 代表的なアプリケーション

TLV61070A は、バッテリーで動作するポータブル デバイスまたはスーパー キャパシタで動作するバックアップ アプリケーション用の電源になります。TLV61070A は、シングルセル リチウムイオン バッテリから 5V および 1.0A を出力できます。

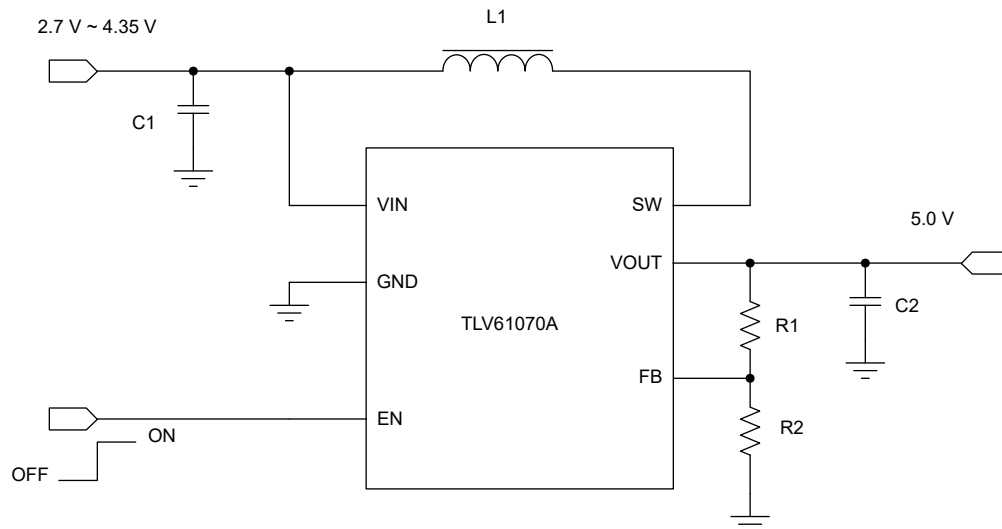


図 7-1. リチウムイオン バッテリから 5V への昇圧コンバータ

7.2.1 設計要件

設計パラメータを [表 7-1](#) に示します。

表 7-1. 設計パラメータ

パラメータ	値
入力電圧	2.7V ~ 4.35V
出力電圧	5V
出力電流	1.0A
出力電圧リップル	±50mV

7.2.2 詳細な設計手順

7.2.2.1 出力電圧の設定

出力電圧は、外付けの抵抗デバイダ (図 7-1 の R1、R2) によって設定されます。出力電圧がレギュレートされている場合、FB ピンの標準電圧は V_{REF} です。したがって、抵抗デバイダは、式 4 で決定されます。

$$R1 = \left(\frac{V_{OUT}}{V_{REF}} - 1 \right) \times R2 \quad (4)$$

ここで、

- V_{OUT} はレギュレートされた出力電圧
- V_{REF} は FB ピンの内部基準電圧

最高の精度を得るには、R2 を 100kΩ 未満に保ち、R2 を流れる電流が FB ピンのリーク電流の 100 倍以上になるようにします。R2 を小さい値にすると、ノイズ注入に対する耐性が高まります。R2 を大きい値にすると、静止電流が減少し、低負荷電流時に最大の効率を達成します。

7.2.2.2 インダクタの選択

インダクタの選択は定常状態動作、過渡動作、ループの安定性に影響を及ぼすため、インダクタは電源レギュレータの設計で最も重要な部品です。インダクタには、インダクタの値、飽和電流、DC 抵抗 (DCR) という 3 つの重要な仕様があります。

TLV61070A は、2.2μH ~ 4.7μH のインダクタ値で動作するよう設計されています。式 5 から式 7 を使って、そのアプリケーションのインダクタのピーク電流を計算します。ワーストケースの電流を計算するには、アプリケーションの最小入力電圧、最大出力電圧、最大負荷電流を使用します。十分な設計マージンを確保するには、公差が -30% で、電力変換効率が低いインダクタ値を計算用を選択します。

昇圧レギュレータのインダクタ DC 電流は、式 5 で計算できます。

$$I_{L(DC)} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (5)$$

ここで、

- V_{OUT} は昇圧コンバータの出力電圧
- I_{OUT} は昇圧コンバータの出力電流
- V_{IN} は昇圧コンバータの入力電圧
- η は電力変換効率で、ほとんどのアプリケーションでは 90% を使用

インダクタのリップル電流は、式 6 で計算できます。

$$\Delta I_{L(P-P)} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (6)$$

ここで、

- D はデューティ サイクルで、式 2 で計算できます。
- L はインダクタの値
- f_{SW} はスイッチング周波数
- V_{IN} は昇圧コンバータの入力電圧

したがって、インダクタのピーク電流は、式 7 で計算できます。

$$I_{L(P)} = I_{L(DC)} + \frac{\Delta I_{L(P-P)}}{2} \quad (7)$$

通常、TI は、最大出力電流を得るために、インダクタのピーク ツー ピーク電流を平均インダクタ電流の **40%** 未満に抑えることを推奨しています。より大きい値のインダクタでリップルが小さいほど、インダクタ内の磁気ヒステリシス損失と **EMI** が減少します。ただし、同時に負荷過渡応答時間が長くなります。インダクタの飽和電流は、計算されたピーク インダクタ電流よりも大きくする必要があります。表 7-2 に、TLV61070A の推奨インダクタを示します。

表 7-2. TLV61070A の推奨インダクタ

部品番号 (1)	L (μH)	DCR 最大値 (mΩ)	飽和電流 (A)	サイズ (LxWxH)	メーカー
XGL4030-222ME	2.2	15.0	7.0	4.0 × 4.0 × 3.1	Coilcraft
74438357022	2.2	13.5	7.0	4.1 × 4.1 × 3.1	Würth Elektronik

(1) 「サード パーティ製品に関する免責事項」をご覧ください。

7.2.2.3 出力コンデンサの選択

出力コンデンサは主に、出力リップルとループ安定性の要件を満たすように選択します。リップル電圧は、コンデンサの容量と、その等価直列抵抗 (**ESR**) に関係します。**ESR** がゼロのセラミック コンデンサを仮定した場合、あるリップル電圧に対して必要な最小容量は 式 8 を使用して計算できます。

$$C_{OUT} = \frac{I_{OUT} \times D_{MAX}}{f_{SW} \times V_{RIPPLE}} \quad (8)$$

ここで、

- D_{MAX} : 最大スイッチング デューティ サイクル
- V_{RIPPLE} : ピーク ツー ピークの出力リップル電圧
- I_{OUT} : 最大出力電流
- f_{SW} はスイッチング周波数

タンタルまたはアルミ電解コンデンサを使用する場合は、出力リップルに対する **ESR** の影響を考慮する必要があります。出力コンデンサの **ESR** に起因する出力ピーク ツー ピークリップル電圧は、式 9 を使用して計算できます。

$$V_{RIPPLE(ESR)} = I_{L(P)} \times R_{ESR} \quad (9)$$

DC バイアス電圧、経年劣化、AC 信号におけるセラミック コンデンサのデレーティングを評価する際には注意が必要です。たとえば、DC バイアス電圧により静電容量が大幅に低減される可能性があります。セラミック コンデンサは、定格電圧で容量の **50%** 超を失う可能性があります。そのため、電圧定格には常にマージンを確保して、必要な出力電圧で十分な容量が得られるようにします。PWM モードでは、出力コンデンサを大きくすると、出力リップル電圧が小さくなります。

実効静電容量値が **4μF** ~ **1000μF** の **X5R** または **X7R** セラミック出力コンデンサを使用することをお勧めします。出力コンデンサは、昇圧レギュレータの小信号制御ループの安定性に影響します。出力コンデンサがこの範囲を下回ると、昇圧レギュレータが不安定になる可能性があります。PWM モードでは、出力コンデンサを大きくすると、出力リップル電圧が小さくなります。

7.2.2.4 ループ安定性、フィードフォワード・コンデンサの選択

スイッチング波形に大きなデューティ サイクル ジッタが現れたり、出力電圧またはインダクタ電流に発振が見られる場合は、レギュレーション ループが不安定な可能性があります。

負荷過渡応答は、ループ安定性をチェックするための別のアプローチの 1 つです。負荷過渡状態からの復帰時間の間、 V_{OUT} のセトリング タイム、オーバーシュート、リングングを監視することで、コンバータの安定性を判断する手助けとなります。リングングがなければ、ループは通常 **45 度** 以上の位相マージンを持ちます。

R1 と並列にフィードフォワード コンデンサ (図 7-2 の C3) が接続されると、ループ伝達関数にゼロとポールのペアが誘導されます。適切なゼロ周波数を設定することで、フィードフォワード コンデンサは位相マージンを増やし、ループ安定性を向上できます。出力キャパシタンスが 40μF よりも大きなアプリケーションに対しては、ゼロ周波数 (f_{FFZ}) を 1kHz に設定するためのフィードフォワード コンデンサを推奨します。入力電圧が 1V より低いアプリケーションでは、実効出力キャパシタンスを約 100μF とし、ゼロ周波数 (f_{FFZ}) を 1kHz に設定することを推奨します。フィードフォワード コンデンサの値は 式 10 で計算できます。

$$C3 = \frac{1}{2\pi \times f_{FFZ} \times R1} \quad (10)$$

ここで、

- R1 は VOUT ピンと FB ピンの間の抵抗
- f_{FFZ} は、フィードフォワード コンデンサによって生成されるゼロ周波数

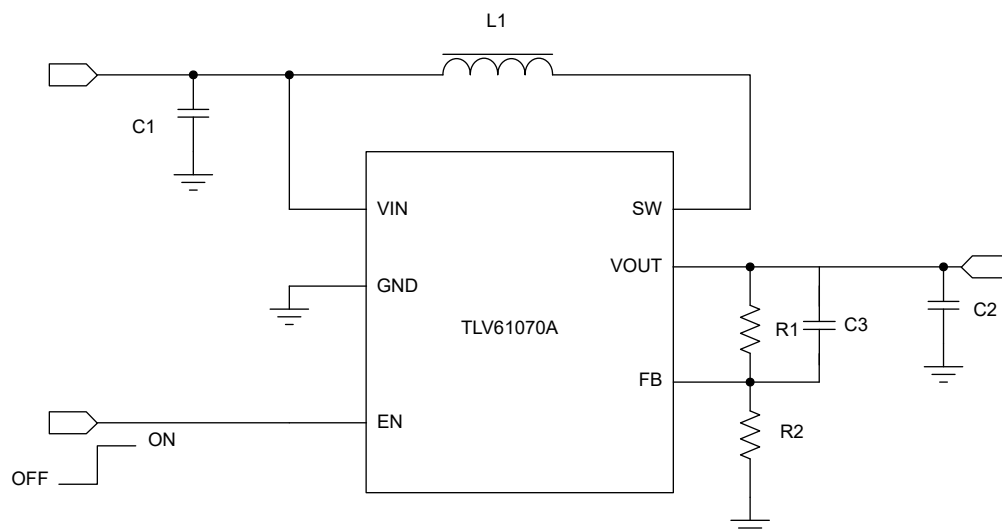
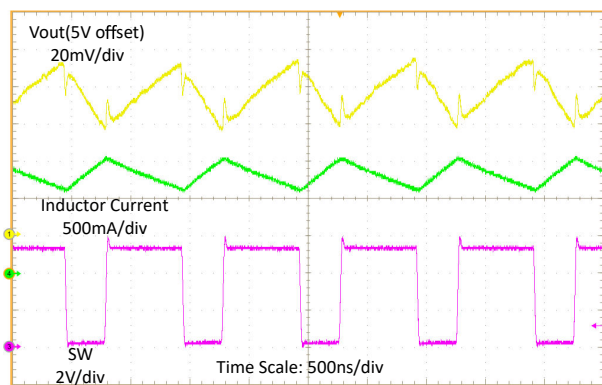


図 7-2. TLV61070A 回路、フィードフォワード コンデンサ

7.2.2.5 入力コンデンサの選択

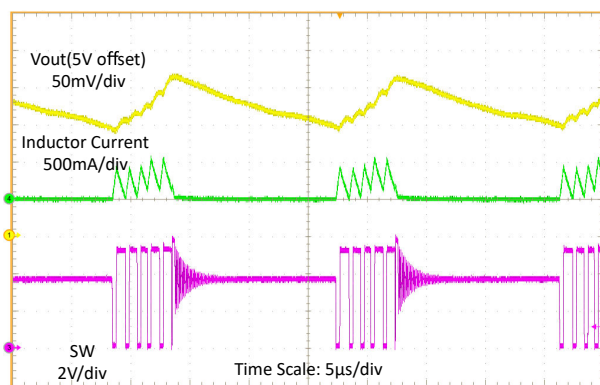
X5R または X7R の多層セラミック コンデンサは、ESR が極めて低く、占有面積も小さいため、昇圧コンバータの入力デカップリング用に優れた選択肢となります。入力コンデンサは、できる限りデバイスに近づけて配置する必要があります。ほとんどのアプリケーションでは 10μF の入力コンデンサで十分ですが、入力電流リップルを低減するために、さらに大きな値を制限なしで使用できます。セラミック入力コンデンサのみを使用する場合には注意が必要です。入力でセラミック コンデンサを使用している場合に、長いワイヤを通して電源を供給すると、出力での負荷ステップにより VIN ピンでリングングが発生する可能性があります。このリングングは出力に結びつき、ループが不安定であると誤判断されたり、デバイスの損傷を招くこともあります。この場合、セラミック入力コンデンサと電源の間に追加のバルク容量 (タンタルまたはアルミ電解コンデンサ) を配置して、電源リード線のインダクタンスとセラミック入力コンデンサの間で発生する可能性のあるリングングを低減します。

7.2.3 アプリケーション曲線



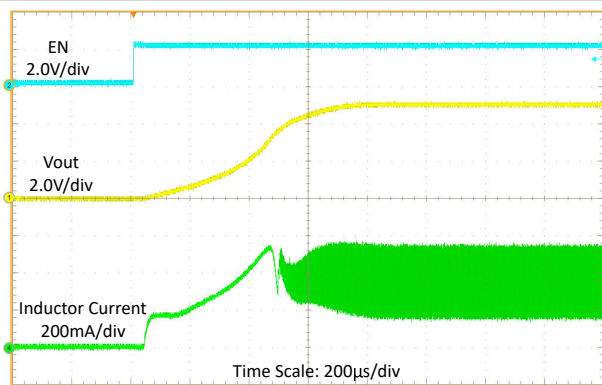
$V_{IN} = 3.6\text{ V}$, $V_{OUT} = 5\text{ V}$, $I_{OUT} = 1\text{ A}$

図 7-3. 重負荷時のスイッチング波形



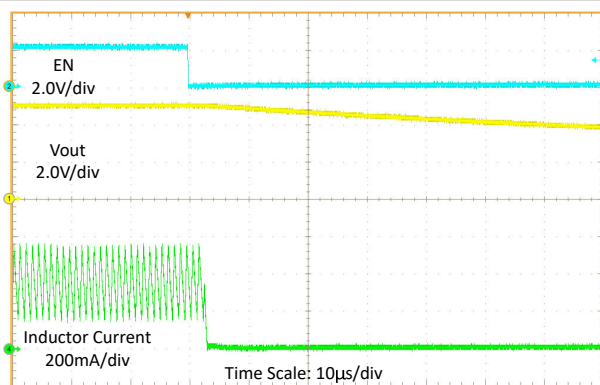
$V_{IN} = 3.6\text{ V}$, $V_{OUT} = 5\text{ V}$, $I_{OUT} = 50\text{ mA}$

図 7-4. 軽負荷時のスイッチング波形



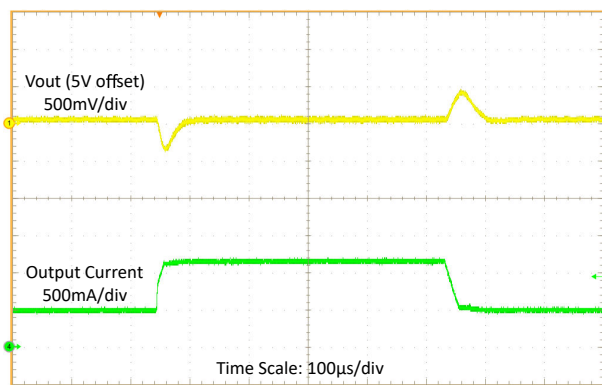
$V_{IN} = 3.6\text{ V}$, $V_{OUT} = 5\text{ V}$, 250mA 負荷電流

図 7-5. スタートアップ波形



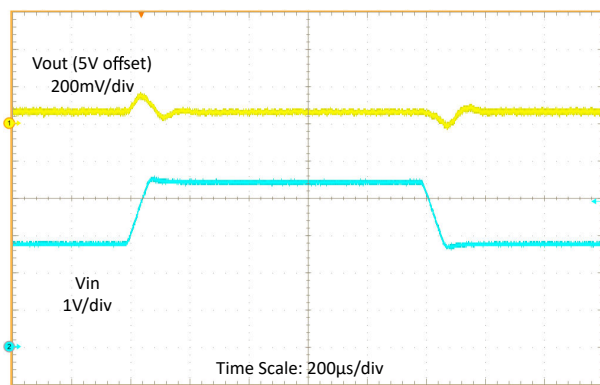
$V_{IN} = 3.6\text{ V}$, $V_{OUT} = 5\text{ V}$, 250mA 負荷電流

図 7-6. シャットダウン波形



$V_{IN} = 3.6\text{ V}$, $V_{OUT} = 5\text{ V}$, $I_{OUT} = 800\text{ mA} \sim 1.5\text{ A}$ (スルーレート 20μs)

図 7-7. 負荷過渡



$V_{IN} = 2.7\text{ V} \sim 4.35\text{ V}$ (スルーレート 20μs), $V_{OUT} = 5\text{ V}$
 $I_{OUT} = 1\text{ A}$

図 7-8. ライン トランジェント

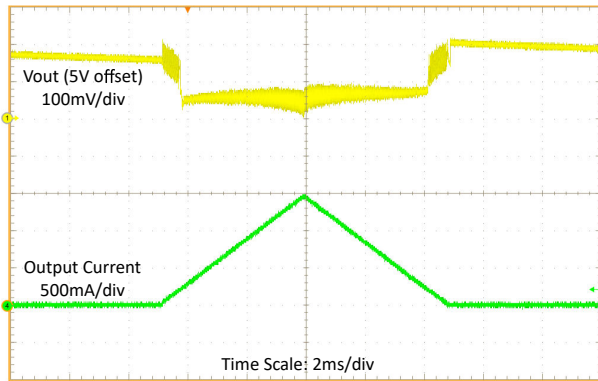

 $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0A$ から $1.5A$ までスweep

図 7-9. 負荷スweep

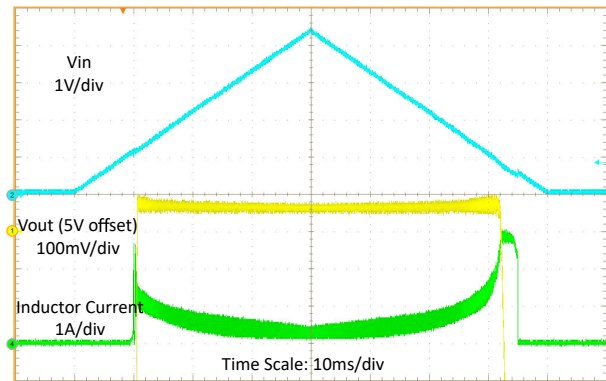

 $V_{IN} = 0V \sim 4.35V$ スweep、 $V_{OUT} = 5V$, $250mA$ 負荷電流

図 7-10. ライン スweep

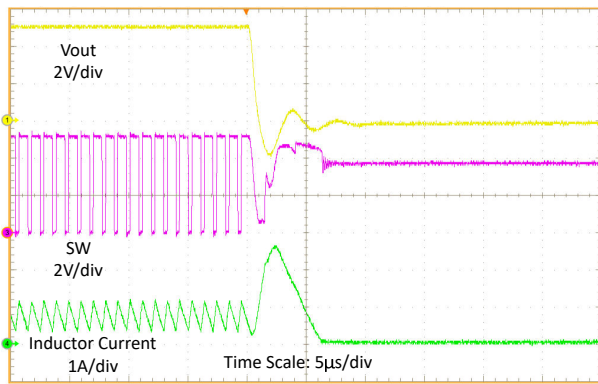

 $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 250mA$

図 7-11. 出力短絡保護 (開始)

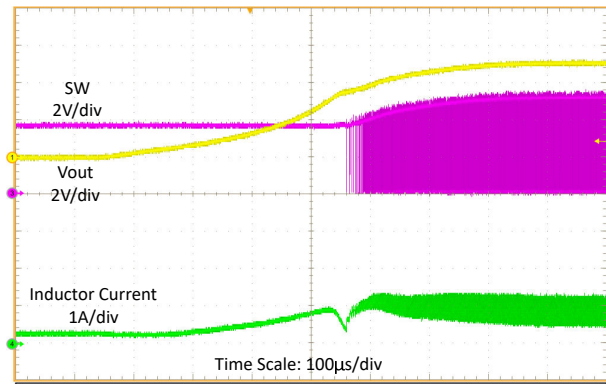

 $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 250mA$

図 7-12. 出力短絡保護 (復帰)

7.3 電源に関する推奨事項

このデバイスは、 $0.5V \sim 5.5V$ の入力電源電圧範囲で動作するように設計されています。この入力電源には適切なレギュレーションが行われる必要があります。入力電源がコンバータから数インチ以上離れている場合は、セラミック バイパス コンデンサに加えて追加のバルク容量が必要となることがあります。一般的な選択肢は、 $100\mu F$ のタンタルまたはアルミ電解コンデンサです。入力電源の出力電流は、TLV61070A の電源電圧、出力電圧、出力電流に応じた定格である必要があります。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

すべてのスイッチング電源において、レイアウトは設計での重要なステップとなります。ピーク電流およびスイッチング周波数が高い場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでは EMI 問題だけでなく安定性の問題も生じる場合があります。主要な電流パスおよびパワー グランドには広く短い配線を使用してください。入力コンデンサ、出力コンデンサ、インダクタは、IC のできるだけ近くに配置する必要があります。パワー グランドには共通のグラウンド ノードを使用し、制御グラウンドには別のノードを使用して、グラウンドノイズの影響を最小限に抑えます。これらのグラウンド ノードは、IC のグラウンド ピンの近くの任意の場所に接続します。

帰還分圧抵抗は、IC のグラウンド ピンのできるだけ近くに配置する必要があります。制御グラウンドをレイアウトする際、TI は、短い配線を使用し、電源グラウンドのトレースから分離することを推奨しています。これにより、電源グラウンド電流と制御グラウンド電流の重畳によって発生する可能性のあるグラウンド シフトの問題を回避できます。

7.4.2 レイアウト例

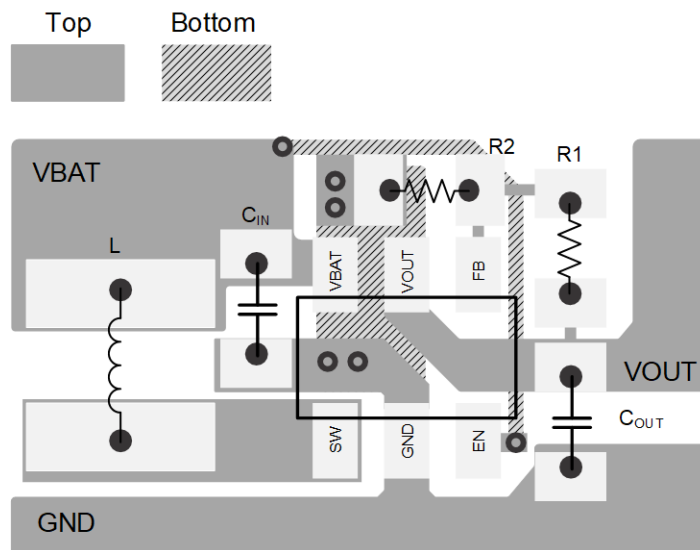


図 7-13. PCB レイアウト

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (June 2026) to Revision B (July 2026)	Page
・「特長」の Vout の精度を削除	1

Changes from Revision * (September 2022) to Revision A (June 2026)	Page
・「特長」に DDC 番号を追加	1
・「パッケージ情報」表に DDC パッケージを追加	1
・「ピン構成および機能」に DDC パッケージの参照を追加	3

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLV61070ADBVR	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	2N5F
TLV61070ADBVR.A	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2N5F
TLV61070ADDCR	Active	Production	SOT-23- THIN (DDC) 6	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	48RF

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

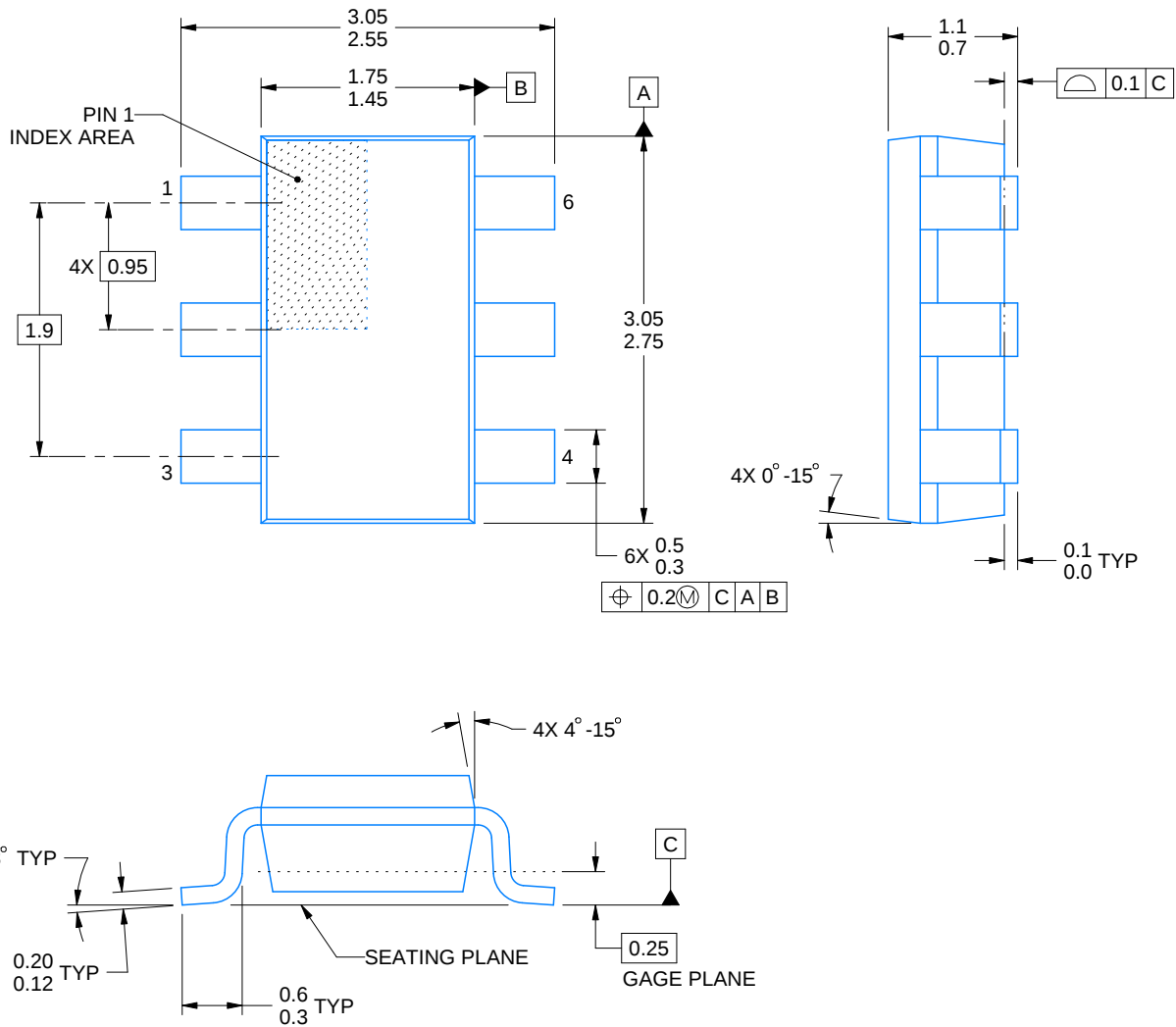
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLV61070ADBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TLV61070ADBVR	SOT-23	DBV	6	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TLV61070ADDCR	SOT-23-THIN	DDC	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLV61070ADBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
TLV61070ADBVR	SOT-23	DBV	6	3000	208.0	191.0	35.0
TLV61070ADDCR	SOT-23-THIN	DDC	6	3000	210.0	185.0	35.0



4214841/E 08/2024

NOTES:

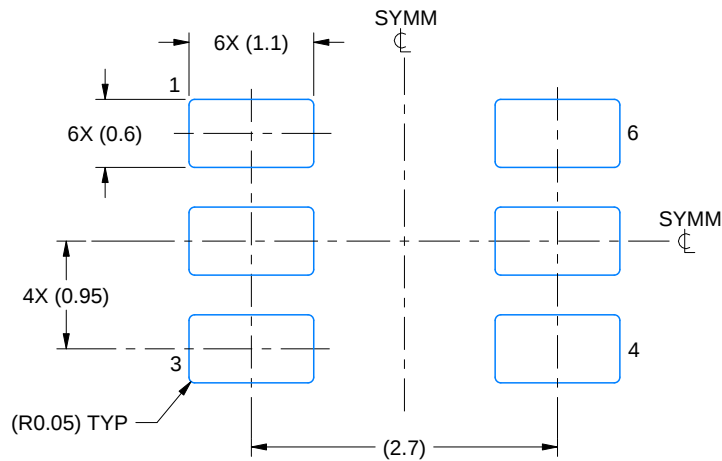
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-193.

EXAMPLE BOARD LAYOUT

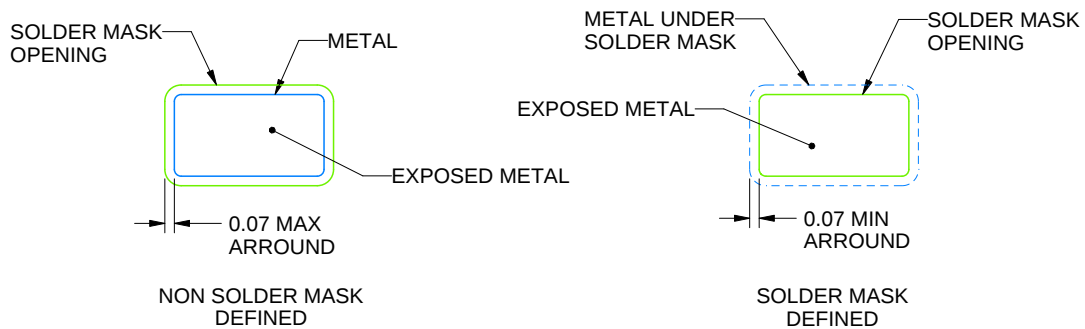
DDC0006A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPLODED METAL SHOWN
SCALE:15X



SOLDERMASK DETAILS

4214841/E 08/2024

NOTES: (continued)

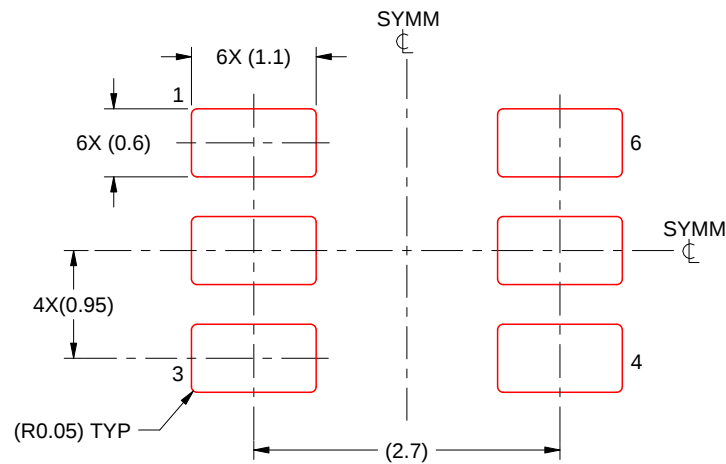
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDC0006A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

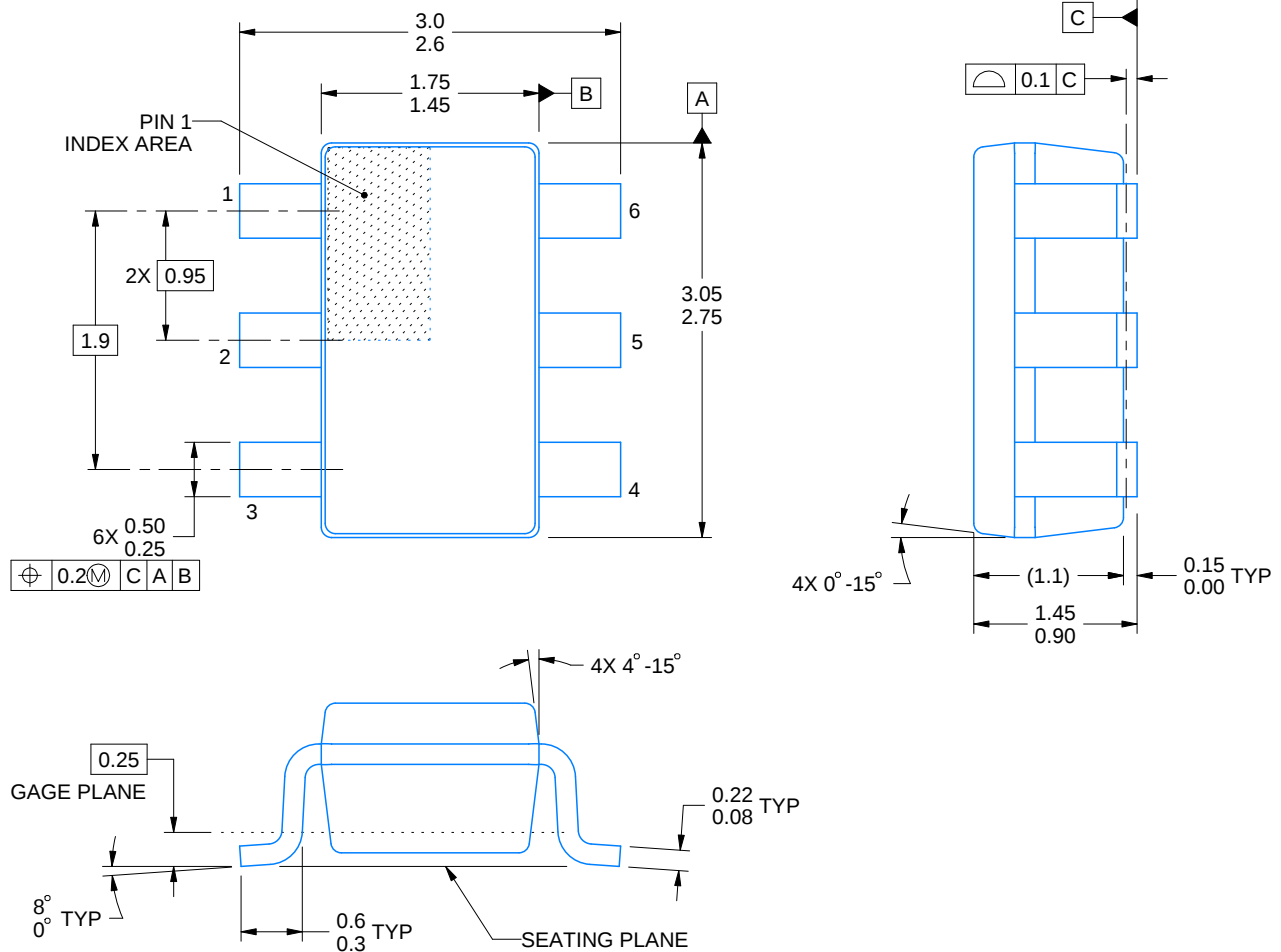
4214841/E 08/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

DBV0006A**PACKAGE OUTLINE****SOT-23 - 1.45 mm max height**

SMALL OUTLINE TRANSISTOR



4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月