TMP1075 温度センサ、I²C および SMBus インターフェイス付き、業界標準の LM75 フォーム・ファクタおよびピン配置

1 特長

- 温度精度:
  - -55℃～125℃で ±0.25℃ (標準値)
  - -40 ℃～110℃で ±1℃ (最大値)
  - -55℃～125℃で ±2℃ (最大値)
- 低消費電力:
  - 2.7µA の平均電流
  - 0.37µA シャットダウン電流
- 電源電圧範囲オプション:1.62V～5.5V
- 温度は電源と無関係
- デジタル インターフェイス:SMBus、I²C
- 業界標準 LM75 および TMP75 とのソフトウェア互換性
- I³C Mixed Fast Mode バス内に共存可能
- 分解能:12 ビット
- 最大 32 の I2C アドレスをサポート
- ALERT ピンの機能
- NIST トレース可能

2 アプリケーション

- 電源温度のモニタリング
- ネットワーク接続の周辺機器とプリンタ
- PC とノート PC
- 携帯電話 / スマートフォン
- バッテリ マネージメント
- 企業向け機器
- サーモスタット
- ワイヤレス環境センサおよび HVAC
- 電気機械装置の温度

3 概要

TMP1075 は、業界標準の LM75 および TMP75 デジタル温度センサの代替品として、最も高精度で低消費電力の製品です。TMP1075 は SOIC-8、VSSOP-8、WSON-8、SOT563-6 パッケージで供給され、ピン互換、ソフトウェア互換なので、既存の xx75 の設計を迅速にアップグレードできます。TMP1075 には新たに 2.0mm × 2.0mm の DFN および 1.6mm × 1.6mm の SOT563-6 パッケージが追加され、SOIC パッケージに比べてプリント基板 (PCB) のフットプリントをそれぞれ 82% および 89% 削減できます。

TMP1075 は、広い温度範囲にわたって ±1℃の精度であり、オンチップの 12 ビット A/D コンバータ (ADC) により 0.0625℃ の温度分解能を実現します。

TMP1075 は 2 線式の SMBus および I²C インターフェイスと互換性があり、最大 32 のデバイス アドレスをサポートし、SMBus のリセットおよびアラート機能があります。

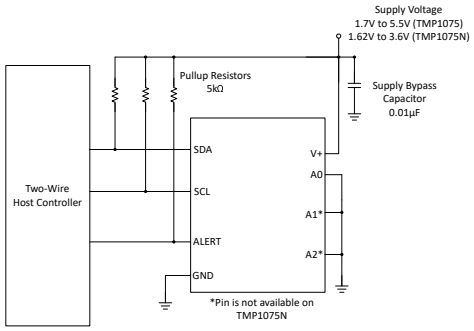
TMP1075 D、DGK、DSG パッケージは -55℃～125℃ の温度範囲で動作が規定されており、TMP1075N DRL パッケージは -40℃～125℃ の温度範囲で動作が規定されています。

TMP1075 ユニットは NIST トレース可能な製造時のセットアップで 100% テスト済みであり、ISO/IEC 17025 で認められた標準に従って較正済みの機器により検証されています。

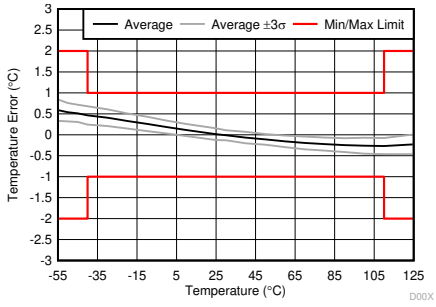
パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TMP1075	VSSOP (DGK、8)	3.00mm × 4.90mm
	SOIC (D、8)	4.90mm × 6.00mm
	WSON (DSG、8)	2.00mm × 2.00mm
	SOT563 (DRL、6)(3)	1.60mm × 1.60mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値で、該当する場合はピンも含まれます。
(3) TMP1075N を注文可能として提供しています。



概略回路図



DGK および D パッケージ

温度精度

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 デバイスの比較.....2
5 ピン構成および機能.....3
6 仕様.....4
6.1 絶対最大定格.....4
6.2 ESD 定格.....4
6.3 推奨動作条件.....4
6.4 熱に関する情報.....5
6.5 電気的特性:TMP1075.....5
6.6 電気的特性:TMP1075N.....6
6.7 タイミング要件:TMP1075.....7
6.8 タイミング要件:TMP1075N.....8
6.9 スイッチング特性.....8
6.10 タイミング図.....8
6.11 代表的特性.....9
7 詳細説明.....11
7.1 概要.....11
7.2 機能ブロック図.....11
7.3 機能説明.....12
7.4 デバイスの機能モード.....18
7.5 レジスタ マップ.....21
8 アプリケーションと実装.....24
8.1 アプリケーション情報.....24
8.2 代表的なアプリケーション.....25
8.3 電源に関する推奨事項.....25
8.4 レイアウト.....26
9 デバイスおよびドキュメントのサポート.....29
9.1 ドキュメントのサポート.....29
9.2 ドキュメントの更新通知を受け取る方法.....29
9.3 サポート・リソース.....29
9.4 商標.....29
9.5 静電気放電に関する注意事項.....29
9.6 用語集.....29
10 改訂履歴.....29
11 メカニカル、パッケージ、および注文情報.....31

4 デバイスの比較

表 4-1 に、さまざまな TMP1075 パッケージの主な仕様と機能の違いを示します。

表 4-1. パッケージの機能と仕様の比較

仕様 / 機能	TMP1075			TMP1075N
	D	DGK	DSG	DRL
電源電圧	1.7V～5.5V	1.7V～5.5V	1.7V～5.5V	1.62 V～3.6 V
温度範囲	-55℃～125℃	-55℃～125℃	-55℃～125℃	-40℃～125℃
本体サイズ	4.90 mm × 3.91 mm	3.00 mm × 3.00 mm	2.00 mm × 2.00 mm	1.60 mm × 1.20 mm
精度	±1.0℃:-40℃～+110℃ ±2.0℃:-55℃～125℃	±1.0℃:-40℃～+110℃ ±2.0℃:-55℃～125℃	±1.0℃:-40℃～+75℃ ±2.0℃:-55℃～125℃	±1.0℃:-10℃～+60℃ ±2.0℃:-40℃～125℃
I2C アドレス	32	32	32	4
変換レートの設定	あり	あり	あり	なし
デバイス ID	あり	あり	あり	なし

Copyright © 2024 Texas Instruments Incorporated

5 ピン構成および機能

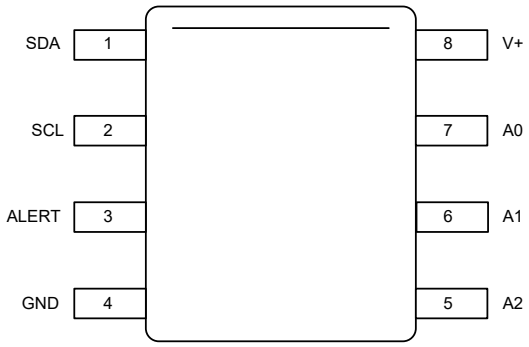


図 5-1. D パッケージ、8 ピン SOIC (上面図)

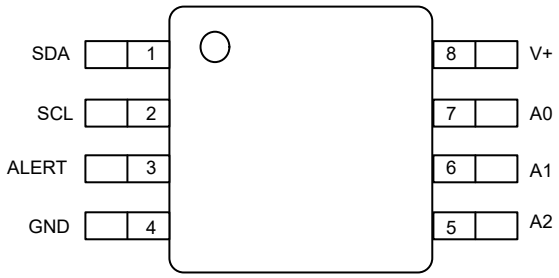


図 5-2. DGK パッケージ 8 ピン VSSOP 上面図

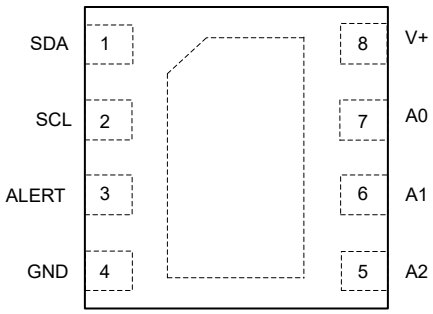
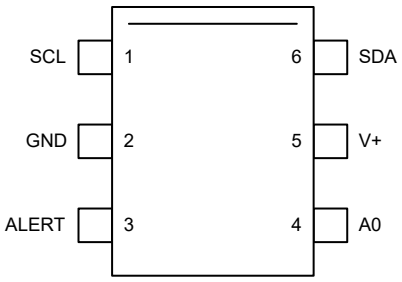


図 5-3. DSG パッケージ 8 ピン WSON 上面図



1. ピン 1 は、パッケージ マーキングの向きを図に示すようにして決定します。
2. ドキュメント全体を通して、TMP1075N を注文可能製品と呼びます。

図 5-4. DRL パッケージ 6 ピン SOT563 (上面図)

表 5-1. ピンの機能

ピン			種類 (1)	説明
名称	SOIC/VSSOP/WSON	SOT563		
A0	7	4	I	アドレス選択 A0：GND、V+、SDA、または SCL に接続
A1	6	—	I	アドレス選択 A1：GND、V+、SDA、または SCL に接続
A2	5	—	I	アドレス選択 A2：GND または V+ に接続
ALERT	3	3	O	過熱アラート：プルアップ抵抗が必要なオープン ドレイン出力
GND	4	2	—	グランド
SCL	2	1	I	シリアル クロック
SDA	1	6	I/O	シリアル データ。プルアップ抵抗が必要なオープン ドレイン出力
V+	8	5	I	電源電圧、1.7V～5.5V (TMP1075)、1.62V～3.6V (TMP1075N)

(1) I = 入力、O = 出力、I/O = 入力または出力

Copyright © 2024 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
電源電圧、V+	TMP1075		6.5	V
	TMP1075N		4	
入力電圧 SCL、SDA、A1、A0	TMP1075	-0.3	6.5	V
入力電圧 SCL、SDA、A0	TMP1075N	-0.3	4	V
入力電圧 ALERT	TMP1075N		(V+)+0.3 および ≤4	V
入力電圧 A2 ピン	TMP1075	-0.3	(V+) + 0.3	V
動作温度		-55	150	℃
接合部温度、T_J			150	℃
保管温度、T_{stg}		-60	130	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	2000	V
		荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠(2)	1000	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
電源電圧	TMP1075	1.7		5.5	V
	TMP1075N	1.62	3.3	3.6	V
自由気流での動作温度 (T_A)	TMP1075	-55		125	℃
	TMP1075N	-40		125	℃

Copyright © 2024 Texas Instruments Incorporated

6.4 熱に関する情報

熱評価基準(1)		TMP1075 DGK (VSSOP) 8 ピン	TMP1075 D (SOIC) 8 ピン	TMP1075 DSG (WSON) 8 ピン	TMP1075N DRL (SOT) 6 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	202.5	130.4	87.4	240.2	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	82	76.9	111.1	96.4	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	124.4	72.3	54	124.3	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	17.9	32	9.8	4	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	122.6	71.9	54.4	123.1	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	—	—	28.1	—	℃/W
M_T	熱質量	16.6	64.2	5.0	—	mJ/℃

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

6.5 電気的特性：TMP1075

T_A = -55℃～+125℃および V+ = 1.7V～5.5V (特に記述のない限り)、代表値は T_A = 25℃および V+ = 3.3V で測定

パラメータ			テスト条件	最小値	代表値	最大値	単位
温度入力							
	範囲			-55		125	℃
	精度 (温度誤差)	DGK、D	-40℃～110℃		±0.25	±1	℃
			-55℃～125℃		±0.25	±2	
		DSG	-40℃～75℃		±0.25	±1	℃
			-55℃～125℃		±0.25	±2	℃
	精度 (温度誤差) と電源電圧		PSRR			±0.03	℃/V
	分解能		1 LSB (12 ビット)		0.0625		℃
	再現性(1)		25℃、V+ = 3.3V(2)		0.0625		℃
	長期ドリフト(3)		150℃、5.5 V で 500 時間		0.0625		℃
デジタル入出力							
	入力容量				5		pF
V_{IH}	HIGH レベル入力ロジック			0.7(V+)			V
V_{IL}	LOW レベル入力ロジック					0.3(V+)	V
I_{IN}	リーク入力電流			-0.25	0	0.25	µA
	入力電圧ヒステリシス		SCL ピンと SDA ピン		600		mV
V_{OL}	LOW レベル出力ロジック		I_{OL} = -3mA、SDA、ALERT ピン	0	0.15	0.4	V
	ADC 変換時間		ワンショット モード	4.5	5.5	7	ms
T_C	変換時間		R1 = 0、R0 = 0 (デフォルト)		27.5		ms
			R1 = 0、R0 = 1		55		
			R1 = 1、R0 = 0		110		
			R1 = 1、R0 = 1		220		
	リセット時間		リセットから ADC 変換開始までの時間		0.3		ms
	変換レートの変動			-10	0	10	%
電源							
	動作電圧範囲			1.7	3.3	5.5	V

Copyright © 2024 Texas Instruments Incorporated

T_A = -55℃～+125℃および V+ = 1.7V～5.5V (特に記述のない限り)、代表値は T_A = 25℃および V+ = 3.3V で測定

パラメータ		テスト条件	最小値	代表値	最大値	単位
I_Q	静止電流 (シリアル バスは非アクティブ)	R1 = 0、R0 = 0 (デフォルト)		10	20	µA
		R1 = 0、R0 = 1		5.5	9	µA
		R1 = 1、R0 = 0		4	6	
		R1 = 1、R0 = 1		2.7	4	
		5.5ms のアクティブ変換時		52	85	µA
I_{SD}	シャットダウン電流	シリアル バスがアクティブ、SCL 周波数 = 400kHz、A0=A1=A2=GND		13		µA
		シリアル バスが非アクティブ、A0=A1=A2=SCL=SDA=V+、25℃		0.37	0.65	µA
		シリアル バスが非アクティブ、A0=A1=A2=SCL=SDA=V+		0.37	3.5	µA
	電源スレッショルド	電源立ち上がり、パワーオン リセット		1.22		V
		電源障害、ブラウンアウト検出		1.1		

(1) 再現性とは、測定した温度が同じ条件の下で連続的に適用されたときに、測定値が再現されるかどうかです。
(2) ワンショット モード設定、24 時間にわたって 1 分間に 1 サンプル。
(3) 長期ドリフトは、150℃の接合部温度での加速動作寿命テストを使用して決定されます。

6.6 電気的特性：TMP1075N

T_A = 25℃、V+ = 1.62～3.6V (特に記述のない限り)

パラメータ		テスト条件	最小値	代表値	最大値	単位
温度センサ						
	動作温度範囲		-40		125	℃
T_{ERR}	温度精度	-10℃～60℃		0.25	±1	℃
		-40 ℃～125℃		0.5	±2	
PSR	DC 電源除去			0.2	0.5	℃/V
T_{RES}	温度分解能	符号ビットを含む		12		ビット
		LSB		62.5		m℃
t_{CONV}	変換時間			10	15	ms
デジタル入出力						
C_{IN}	入力容量			3		pF
V_{IH}	入力ロジック High レベル		0.7 × V+		3.6	V
V_{IL}	入力ロジック Low レベル				0.3 × V+	V
I_{IN}	入力リーク電流	0V< V+ < 3.6V			1	µA
V_{OL}	出力 Low レベル	SDA、ALERT (V+ > 2V、I_{OL} = 3mA)	0		0.4	V
V_{OL}	出力 Low レベル	SDA、ALERT (V+ < 2V、I_{OL} = 3mA)	0		0.2 x V+	V
電源						
V+	動作電源電圧範囲		1.62		3.6	V
I_{DD_AVG}	平均消費電流	シリアル バスが非アクティブ		4.8	7.5	µA
		シリアル バスがアクティブ、SCL 周波数 = 400 kHz		10		
		シリアル バスがアクティブ、SCL 周波数 = 2.85 MHz		40		
I_{DD_SD}	シャットダウン電流	シリアル バスが非アクティブ		0.15	0.35	µA
		シリアル バスがアクティブ、SCL 周波数 = 400 kHz		5.5		µA
		シリアル バスがアクティブ、SCL 周波数 = 2.85 MHz		35		µA

Copyright © 2024 Texas Instruments Incorporated

6.7 タイミング要件：TMP1075

最小値と最大値の仕様は、-55℃～125℃、V+ = 1.7V～5.5V での値です (特に記述のない限り)(1)

		ファスト モード		ハイスピード モード		単位
		最小値	最大値	最小値	最大値	
$f_{(SCL)}$	SCL 動作周波数	0.001	0.4	0.001	2.56	MHz
$t_{(BUF)}$	STOP 条件と START 条件の間でのバス開放時間	1300		160		ns
$t_{(HDSTA)}$	反復 START 条件の後のホールド時間。 この期間の後で、最初のクロックが生成されます。	600		160		ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間	600		160		ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間	600		160		ns
$t_{(HDDAT)}$	データ ホールド時間(2)	0		0	130	ns
$t_{(SUDAT)}$	データ セットアップ時間	100		20		ns
$t_{(LOW)}$	SCL クロックの Low 期間	1300		250		ns
$t_{(HIGH)}$	SCL クロックの High 期間	600		60		ns
$t_{(VDAT)}$	データ有効時間 (データ応答時間)(3)		900		130	ns
t_{FDA}	データ立ち下がり時間		300		100	ns
t_R	クロック立ち上がり時間		300		40	ns
t_F	クロック立ち下がり時間		300		40	ns
$t_{timeout}$	タイムアウト (SCL = SDA = GND)	20	30	20	30	ms
t_{RC}	SCL = 100kHz でのクロック / データ立ち上がり時間		1000			ns

(1) ホストとデバイスの V+ 値は同じです。値は、初期リリース時にテストされたサンプルの統計分析に基づいています。
(2) 最大 $t_{(HDDAT)}$ は、ファスト モードでは 0.9µs で、最大 $t_{(VDAT)}$ よりも遷移時間の分だけ短くなります。
(3) $t_{(VDAT)}$ = データ信号の SCL Low から SDA 出力までの時間 (High から Low へ、またはどちらか長い方の時間)。

6.8 タイミング要件：TMP1075N

最小値と最大値の仕様は、-40℃～125℃および V+ = 1.62V～3.6V での値です (特に記述のない限り)(1)

			ファスト モード		ハイスピード モード		単位
			最小値	最大値	最小値	最大値	
$f_{(SCL)}$	SCL 動作周波数		0.001	0.4	0.001	2.85	MHz
$t_{(BUF)}$	STOP 条件と START 条件の間でのバス開放時間		600		160		ns
$t_{(HDSTA)}$	反復 START 条件の後のホールド時間。 この期間の後で、最初のクロックが生成されます。		600		160		ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間		600		160		ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間		600		160		ns
$t_{(HDDAT)}$	データ ホールド時間(2)		100	900	25	105	ns
$t_{(SUDAT)}$	データ セットアップ時間		100		25		ns
$t_{(LOW)}$	SCL クロックの Low 期間		1300		210		ns
$t_{(HIGH)}$	SCL クロックの High 期間		600		60		ns
t_{FD}	データ立ち下がり時間			300		80	ns
t_{RD}	データ立ち上がり時間			300			
		SCLK ≤100kHz		1000			
t_{RC}	クロック立ち上がり時間			300		40	ns
t_{FC}	クロック立ち下がり時間			300		40	ns
$t_{timeout}$	タイムアウト (SCL = SDA = GND)		30	40	30	40	ms

(1) ホストとデバイスの V+ 値は同じです。値は、初期リリース時にテストされたサンプルの統計分析に基づいています。
(2) 最大 $t_{(HDDAT)}$ は、ファスト モードでは 0.9µs で、最大 $t_{(VDAT)}$ よりも遷移時間の分だけ短くなります。

6.9 スイッチング特性

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	代表値	最大値	単位
t_{LPF}	I^3C との互換性を確保したスパイク フィルタ	SCL = 12.5MHz		50		ns

6.10 タイミング図

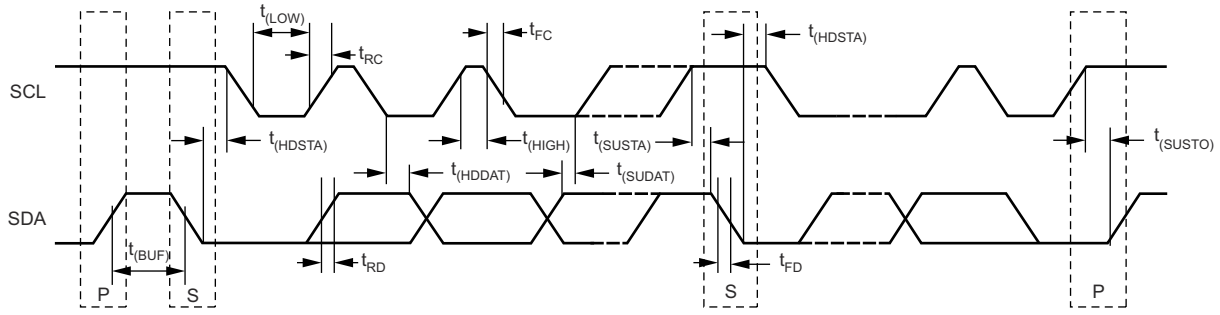


図 6-1. 2 線式のタイミング図

Copyright © 2024 Texas Instruments Incorporated

6.11 代表的特性

T_A = 25℃、V+ = 3.3V で、D、DGK、DSG パッケージに適用 (特に記述のない限り)

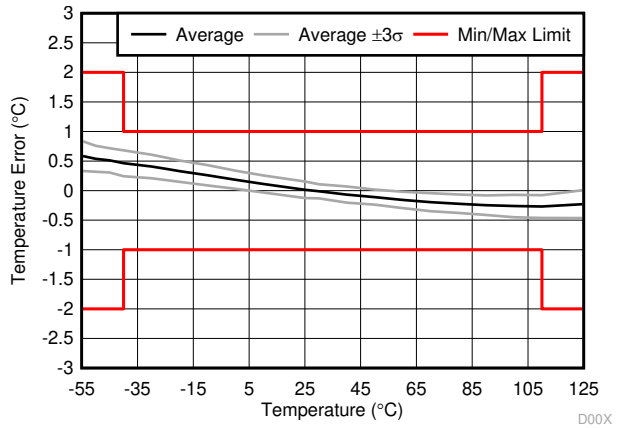


図 6-2. DGK and D の温度誤差と温度との関係

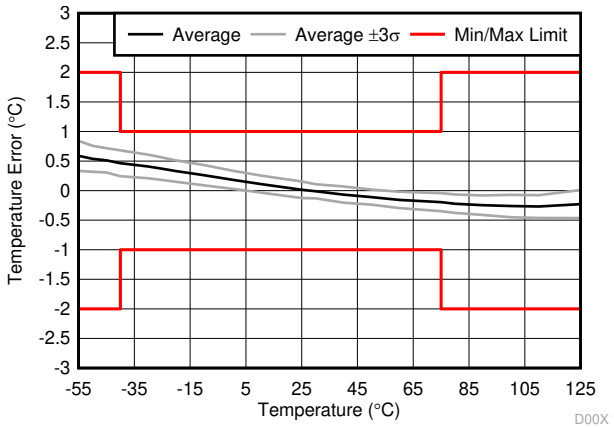


図 6-3. DSG の温度誤差と温度との関係

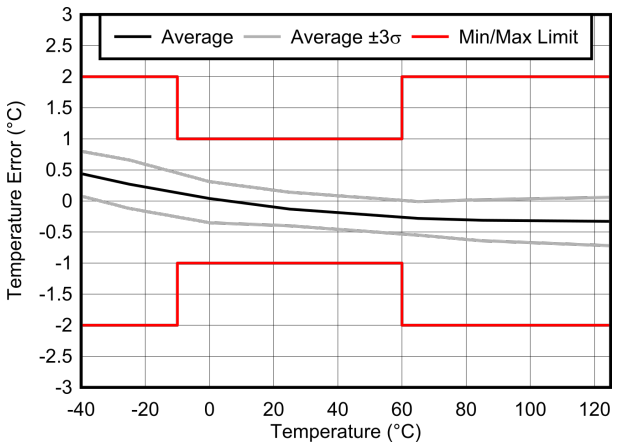


図 6-4. TMP1075NDRL の温度誤差と温度との関係

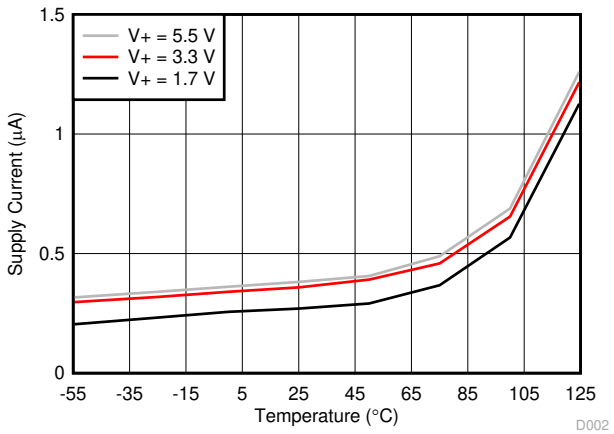


図 6-5. シャットダウン電流と温度との関係

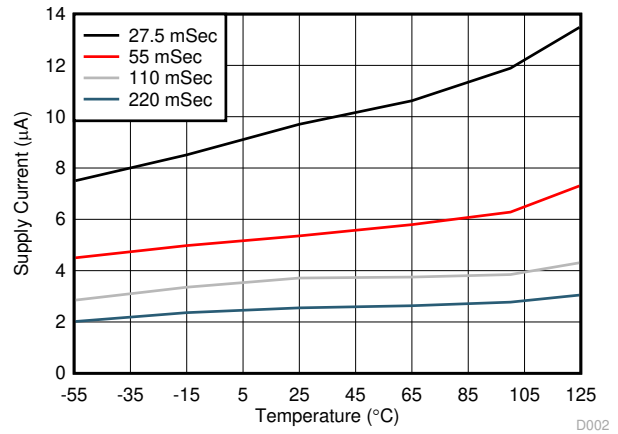


図 6-6. 平均電流と変換レートおよび温度との関係

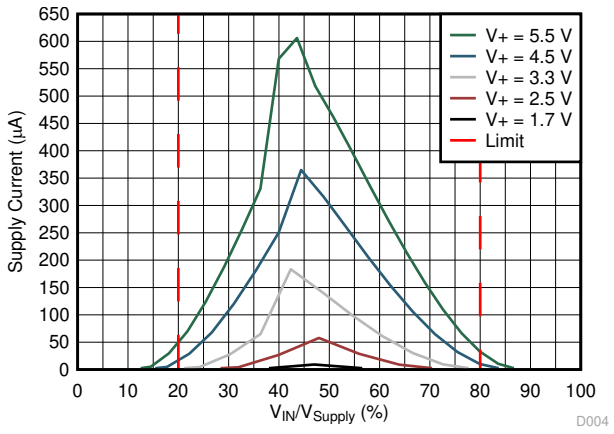


図 6-7. 電源電流と入力セル電圧との関係

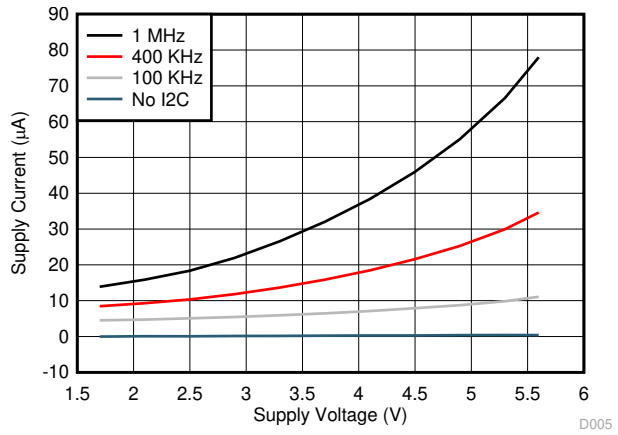


図 6-8. シャットダウン モードでの電源電流と I²C バス クロックおよび電源電圧との関係

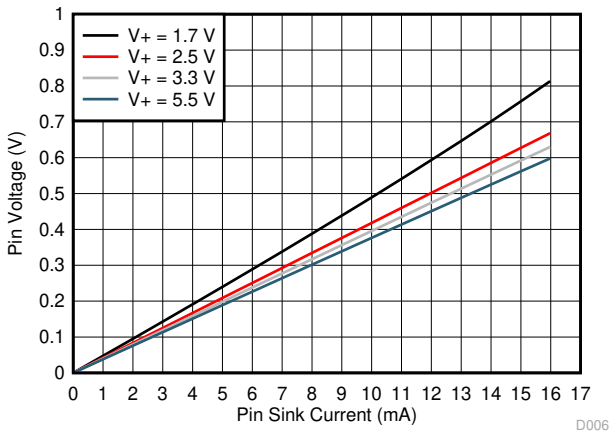


図 6-9. ALERT ピンの出力電圧とシンク電流との関係

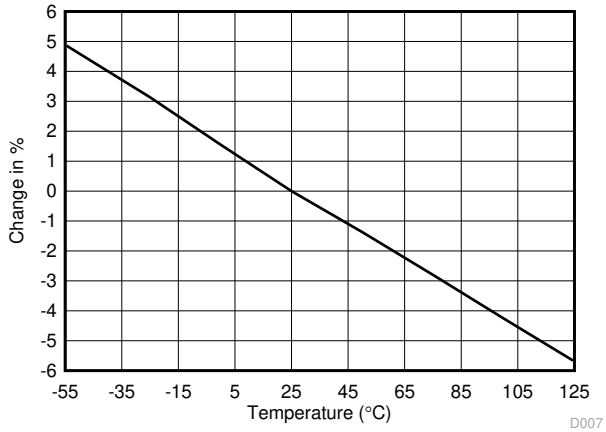


図 6-10. サンプリング期間の変化と温度との関係 (1.7V～5.5V)

Copyright © 2024 Texas Instruments Incorporated

7 詳細説明

7.1 概要

TMP1075 デバイスは、熱管理および熱保護アプリケーションに最適なデジタル温度センサです。TMP1075 は、SMBus であり、I²C インターフェイスと互換性があります。このデバイスは、Mixed Fast Mode の場合 I³C バス内で共存できます。TMP1075 の N 以外の注文可能製品は −55℃～125℃までの温度範囲で、TMP1075N の注文可能製品は −40℃～125℃までの温度範囲で動作が規定されています。図 7-1 に、TMP1075 デバイスの内部ブロック図を示します。

温度センサの熱パスは、パッケージのリードとプラスチック パッケージを通っています。金属は熱抵抗が低いことから、リードが主な熱パスになります。

7.2 機能ブロック図

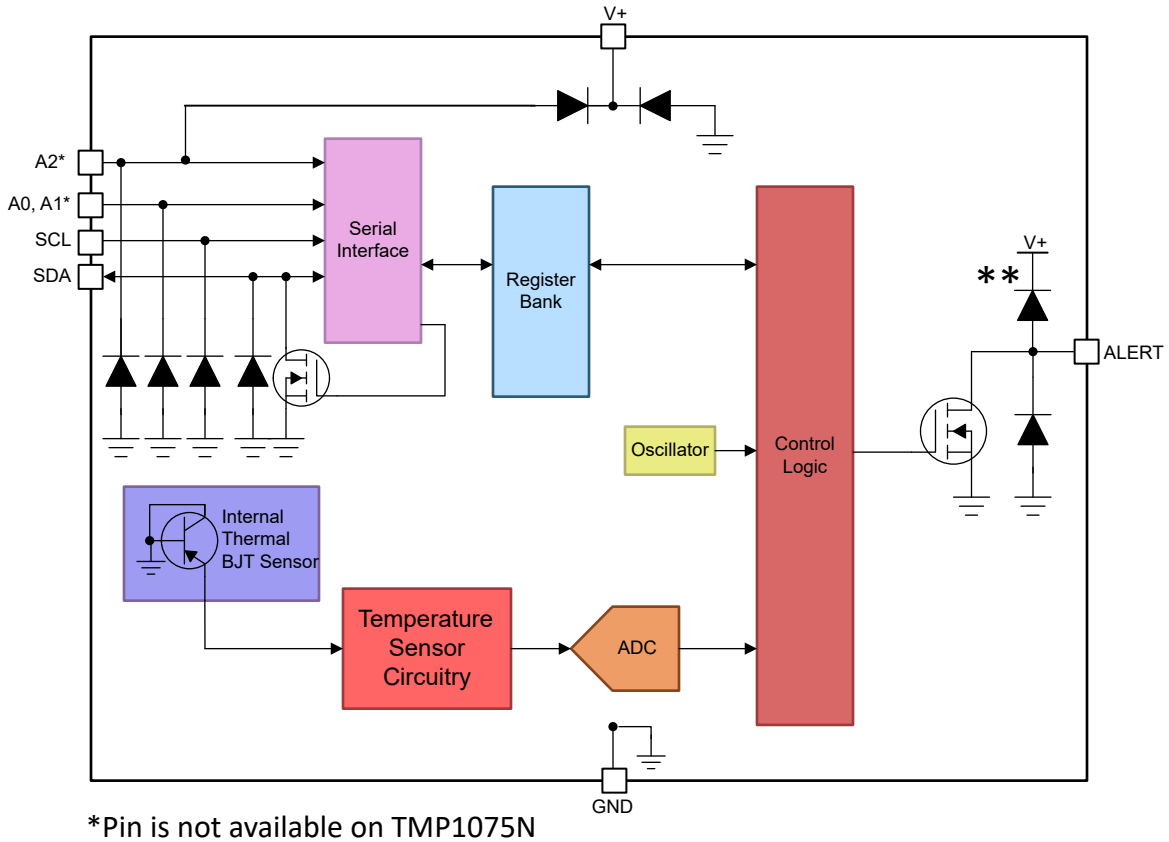


図 7-1. 機能ブロック図

7.3 機能説明

7.3.1 デジタル温度出力

それぞれの温度測定変換のデジタル出力は、読み取り専用の温度レジスタに保存されます。12 ビットの読み取り専用レジスタで、最新の変換による出力を格納します。データを取得するには、2 バイトを読み取る必要があります。ただし、温度の表示に使用されるのは最初の 12MSB のみであり、残りの 4LSB はゼロに設定されています。表 7-1 に、温度のデータ形式を示します。負の値は、2 の補数形式で表記されます。電源投入またはリセットの後、最初の変換が完了するまで、温度レジスタの読み取り値は 0℃になります。

表 7-1. 温度データの形式

温度 (℃)	デジタル出力	
	2 進数	16 進
127.9375	0111 1111 1111 0000	7FF0
100	0110 0100 0000 0000	6400
80	0101 0000 0000 0000	5000
75	0100 1011 0000 0000	4B00
50	0011 0010 0000 0000	3200
25	0001 1001 0000 0000	1900
0.25	0000 0000 0100 0000	0040
0.0625	0000 0000 0001 0000	0010
0	0000 0000 0000 0000	0000
-0.0625	1111 1111 1111 0000	FFF0
-0.25	1111 1111 1100 0000	FFC0
-25	1110 0111 0000 0000	E700
-50	1100 1110 0000 0000	CE00
-128	1000 000 0000 0000	8000

7.3.2 I^2C および SMBus シリアル インターフェイス

TMP1075 は、2 線式の SMBus および I^2C インターフェイス互換バス上でのみターゲット デバイスとして動作します。バスへの接続は、オープン ドレインの I/O ラインの SDA および SCL 入力ピンを介して行われます。SDA と SCL ピンは、スパイク抑制フィルタとシュミット トリガを内蔵し、入力スパイクとバス ノイズの影響を最小限に抑えます。TMP1075 は、転送プロトコルとして最高 400kHz の高速モードと、最高 2.56MHz のハイスピード モードをサポートしています。すべてのデータ バイトは、MSB が最初に送信されます。

7.3.2.1 バスの概要

データ転送を開始するデバイスを「ホスト」、ホストによって制御されるデバイスを「ターゲット」と呼びます。バスは、バス アクセスを制御するシリアル クロック (SCL) を生成し、START 条件および STOP 条件を生成するホスト デバイスで制御する必要があります。

特定のデバイスをアドレス指定するには、START 条件が開始されます。これは、SCL が High のとき、ホストがデータ ライン SDA を High から Low ロジック レベルにプルダウンすることで示されます。バス上のすべてのターゲット デバイスは、クロックの立ち上がりエッジでデバイスのアドレス バイトを取り込みます。このバイトの最下位ビットは、読み取りと書き込みのどちらの動作が意図されているかを示しています。アドレス指定されたデバイスは、9 番目のクロック パルスでアクノリッジを生成し、SDA を Low にして、ホストに応答します。

その後でデータ転送が開始され、8 つのクロック パルスに合わせて送信されてから、アクノリッジ ビットが続きます。データ転送中、SCL が High のとき、SDA は安定状態を維持する必要があります。SCL が High のときに SDA が変化すると、制御信号と解釈されるからです。

Copyright © 2024 Texas Instruments Incorporated

すべてのデータが転送された場合、ホストは SCL が High のときに SDA を Low から High ロジック レベルにプルすることで示される、STOP 条件を生成します。

7.3.2.2 シリアル バス アドレス

TMP1075 との通信を行うには、最初にホストがアドレス バイトでデバイスをアドレス指定する必要があります。スレーブ アドレス バイトは、7 ビットのアドレスと、読み取りと書き込み動作のどちらを実行するのかを示す方向ビットで構成されます。

TMP1075 には 3 本のアドレス ピンがあり、最大 32 のデバイス (TMP1075N:4) を単一のバス インターフェイスでアドレス指定できます。表 7-2 および表 7-3 に、TMP1075 の I2C アドレスの構成に使用されるピンのロジック レベルを示します。ピン A0、A1、A2 の状態はすべてのバス通信でサンプリングされるため、インターフェイス上のアクティビティの前に設定する必要があります。

表 7-2. TMP1075 のアドレス ピンの状態

A2	A1	A0	7-BIT アドレス		A2	A1	A0	7-BIT アドレス
0	0	SDA	1000000		0	SDA	SDA	1010000
0	0	SCL	1000001		0	SDA	SCL	1010001
0	1	SDA	1000010		0	SCL	SDA	1010010
0	1	SCL	1000011		0	SCL	SCL	1010011
1	0	SDA	1000100		1	SDA	SDA	1010100
1	0	SCL	1000101		1	SDA	SCL	1010101
1	1	SDA	1000110		1	SCL	SDA	1010110
1	1	SCL	1000111		1	SCL	SCL	1010111
0	0	0	1001000		0	SDA	0	1011000
0	0	1	1001001		0	SDA	1	1011001
0	1	0	1001010		0	SCL	0	1011010
0	1	1	1001011		0	SCL	1	1011011
1	0	0	1001100		1	SDA	0	1011100
1	0	1	1001101		1	SDA	1	1011101
1	1	0	1001110		1	SCL	0	1011110
1	1	1	1001111		1	SCL	1	1011111

表 7-3. TMP1075N のアドレス ピンの状態

A0	7-BIT アドレス
0	1001000
1	1001001
SDA	1001010
SCL	1001011

7.3.2.3 ポインタ レジスタ

図 7-2 に、TMP1075 の内部レジスタ構造を示します。また表 7-5 に、レジスタ マップのポインタ アドレスを示します。表 7-4 は、ポインタ レジスタのレジスタ マップ リセット値が 00h であることを示しています。

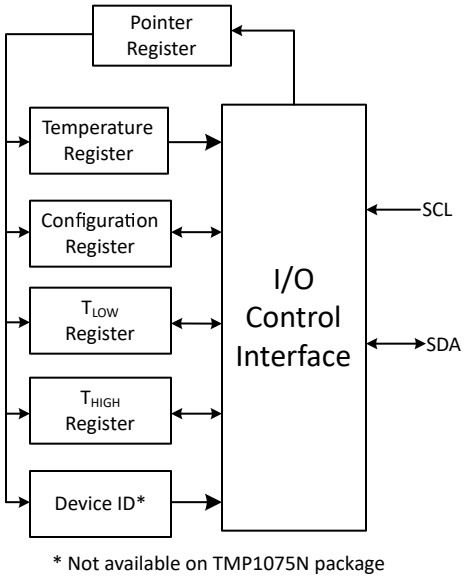


図 7-2. 内部レジスタの構造

7.3.2.3.1 ポインタ レジスタ バイト [リセット = 00h]

表 7-4. ポインタ レジスタ バイト

P7	P6	P5	P4	P3	P2	P1	P0
0	0	0	0	レジスタ ビット			

7.3.2.4 TMP1075 への書き込みと読み取り

TMP1075 の特定のレジスタにアクセスするには、ポインタ レジスタに対応する値を書き込みます。リセット後、レジスタ値は 0 に設定されます。ポインタ レジスタの値は、デバイス アドレス バイトの R/W ビットが Low になった後、最初に転送されるバイトです。TMP1075 では、書き込み動作ごとにポインタ レジスタの値が必要です (図 7-3 を参照)。

TMP1075 から読み取りを行うときは、ポインタ レジスタに最後に書き込まれた値により、どのレジスタを読み取るのか決定されます。読み取り動作のためにレジスタ ポインタを変更するには、新しい値をポインタ レジスタに書き込む必要があります。このためには、R/$\overline{W}$ ビットを Low に設定したデバイス アドレス バイトを発行し、次にポインタ レジスタ バイトを発行します。追加のデータは必要ありません。その後、ホストは START 条件を生成し、R/$\overline{W}$ ビットが High のデバイス アドレス バイトを送信して、読み取りコマンドを開始できます。このシーケンスの詳細については、図 7-5 を参照してください。同じレジスタから読み取りを繰り返し行う場合、ポインタ レジスタ バイトを何回も送信する必要はありません。TMP1075 は、次の書き込み動作によってポインタ レジスタの値が変更されるまで、その値を記憶しています。

レジスタ バイトは MSB ファーストで送信されます。

7.3.2.5 動作モード

TMP1075 は、レシーバまたはトランスミッタとして動作します。TMP1075 がターゲット デバイスとして SCL ラインを駆動することはありません。

7.3.2.5.1 レシーバ モード

ホストから送信される最初のバイトはデバイス アドレスで、R/$\overline{W}$ ビットが Low にセットされています。その後で、TMP1075 は有効なアドレスの受信をアクノリッジします。ホストから送信される次のバイトは、ポインタ レジスタです。その後で、TMP1075 はポインタ レジスタ バイトの受信をアクノリッジします。次の 1 バイトまたは 数バイトは、ポインタ レジスタにより、指定されたレジスタに書き込まれます。TMP1075 は、データ バイトを受信するごとにアクノリッジします。ホストは、START 条件または STOP 条件を生成することによりデータ転送を終了できます。

Copyright © 2024 Texas Instruments Incorporated

7.3.2.5.2 トランスミッタ モード

ホストから送信される最初のバイトはデバイス アドレスで、R/$\overline{W}$ ビットが High にセットされています。ターゲット デバイスは、有効なデバイス アドレスの受信をアクノリッジします。デバイスから送信される次のバイトは、ポインタ レジスタによって指定されたレジスタの最上位バイトです。ホストは、データ バイトの受信をアクノリッジします。デバイスから送信される次のバイトは、最下位バイトです。ホストは、データ バイトの受信をアクノリッジします。ホストは、任意のデータ バイトを受信したときに非アクノリッジ応答を生成するか、START 条件または STOP 条件を生成することにより、データ転送を終了できます。

7.3.2.6 SMBus のアラート機能

TMP1075 は、SMBus のアラート機能をサポートしています。TMP1075 が割り込みモード (TM = 1) で動作しているときは、TMP1075 の ALERT ピンを SMBus のアラート信号として接続できます。ALERT ラインにアラート条件が存在することをホストが検出すると、ホストは SMBus の ALERT コマンド (00011001) をバスに送信します。TMP1075 の ALERT ピンがアクティブの場合、デバイスは SMBus の ALERT コマンドをアクノリッジし、SDA ラインにデバイス アドレスを返すことで応答します。デバイス アドレス バイトの 8 番目のビット (LSB) は、アラート条件を引き起こした原因は温度が T_{HIGH} を超えたことか、それとも T_{LOW} を下回ったことかを示します。温度が T_{HIGH} 以上の場合、このビットは POL と等しくなります。温度が T_{LOW} 未満の場合、このビットは $\overline{POL}$ と等しくなります。このシーケンスの詳細については、図 7-8 を参照してください。

バス上の複数のデバイスが SMBus の ALERT コマンドに応答した場合、SMBus の ALERT コマンドのデバイス アドレス部分で調停され、どのデバイスがアラート ステータスをクリアするのかが決まります。TMP1075 が調停で優先権を得た場合は、SMBus の ALERT コマンドが完了した時点で、ALERT ピンが非アクティブになります。TMP1075 が調停で優先されない場合、ALERT ピンはアクティブのままです。

7.3.2.7 一般的なコールリセット機能

TMP1075 は、2 線式のゼネラル コール アドレス (0000 000) に対して、8 ビット目が 0 の場合に応答します。このデバイスは、ゼネラル コール アドレスをアクノリッジし、2 バイト目にあるコマンドに応答します。2 番目のバイトが 00000 110 の場合、TMP1075 は内部レジスタを電源オン リセット値にリセットします。

7.3.2.8 高速モード (HS)

2 線式バスを 400kHz を超える周波数で動作させるため、ホスト デバイスは、START 条件の後の最初のバイトとして HS モードのホスト コード (00001XXX) を発行し、バスを高速動作に切り替える必要があります。TMP1075 デバイスはこのバイトを認識しませんが、SDA および SCL の入力フィルタと SDA の出力フィルタを HS モードで動作するように切り替えます。HS モードのホスト コードが発行された後、ホストは 2 線式のデバイス アドレスを送信して、データ転送動作を開始します。バスは、バスで STOP 条件が発生するまで HS モードで動作を継続します。STOP 条件を受信すると、TMP1075 は入力と出力のフィルタを高速モード動作に戻します。

7.3.2.9 I^3C Mixed Fast Mode と共存

I^3C と I^2C の両方のインターフェイスを持つバスを Mixed Fast Mode と呼び、最大 12.5MHz のクロック速度に対応します。I^2C デバイスである TMP1075 が同じバスに共存するため、I^3C デバイスとの通信時にバスへの干渉を避けるため、このデバイスには SDA ピンと SCL ピンに 50ns のスパイク抑制フィルタが搭載されています。

7.3.2.10 タイムアウト機能

ホストが SCL を Low に保持している場合、または TMP1075 が SDA を Low に保持している場合、TMP1075 はシリアル インターフェイスを 25ms (TMP1075N：30ms) (代表値) にわたって START 条件と STOP 条件の間でリセットします。TMP1075 は SDA バスを解放し、START 条件を待ちます。タイムアウト機能がアクティブになるのを避けるために、少なくとも 1kHz の通信速度を維持する必要があります。

7.3.3 タイミング図

TMP1075 は、2 線式の SMBus および I^2C インターフェイスと互換性があります。TMP1075 の各種動作を、図 7-3 から図 7-8 に示します。次のリストに、バス定義を示します。

Copyright © 2024 Texas Instruments Incorporated

バス アイドル:SDA ラインと SCL ラインが共に High です。

データ転送の開始:SCL ラインが High のとき、SDA ラインの状態が High から Low に変化することで、START 条件が定義されます。START 条件によって、各データ転送が開始されます。

データ転送の終了:SCL ラインが High のとき、SDA ラインの状態が Low から High に変化することで、STOP 条件が定義されます。各データ転送は、START 条件または STOP 条件の繰り返しで終了します。

データ転送:START 条件と STOP 条件の間に転送されるデータのバイト数は制限されておらず、ホスト デバイスの側で決定するものです。レシーバは、データの転送をアクノリッジします。

アクノリッジ:受信側の各デバイスは、アドレス指定された場合、アクノリッジ ビットを生成する義務を負います。アクノリッジを行うデバイスは、アクノリッジ クロック パルスが High の間、SDA ラインが安定して Low を維持するように、SDA ラインをプルダウンする必要があります。そのとき、セットアップ時間とホールド時間を考慮する必要があります。ホストが受信を行うとき、ターゲット デバイスから送信された最後のバイトに対して非アクノリッジを生成することで、ホストはデータ転送の終了を通知できます。

7.3.4 2 線式タイミング図

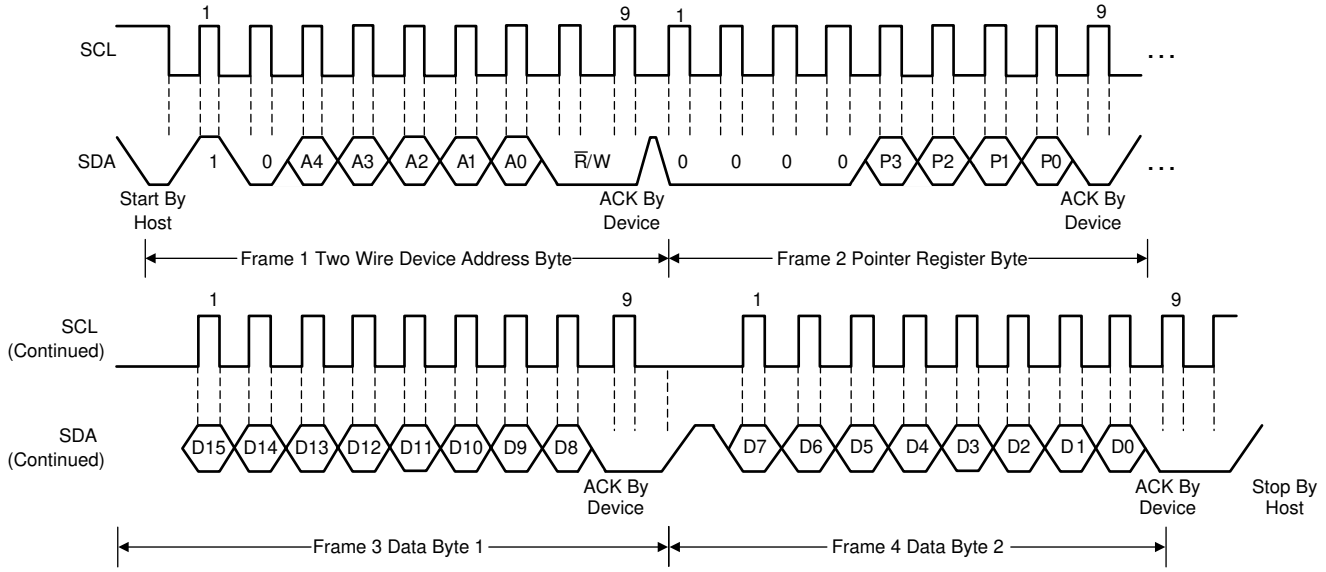


図 7-3. ワード形式書き込みでの 2 線式タイミング図

Copyright © 2024 Texas Instruments Incorporated

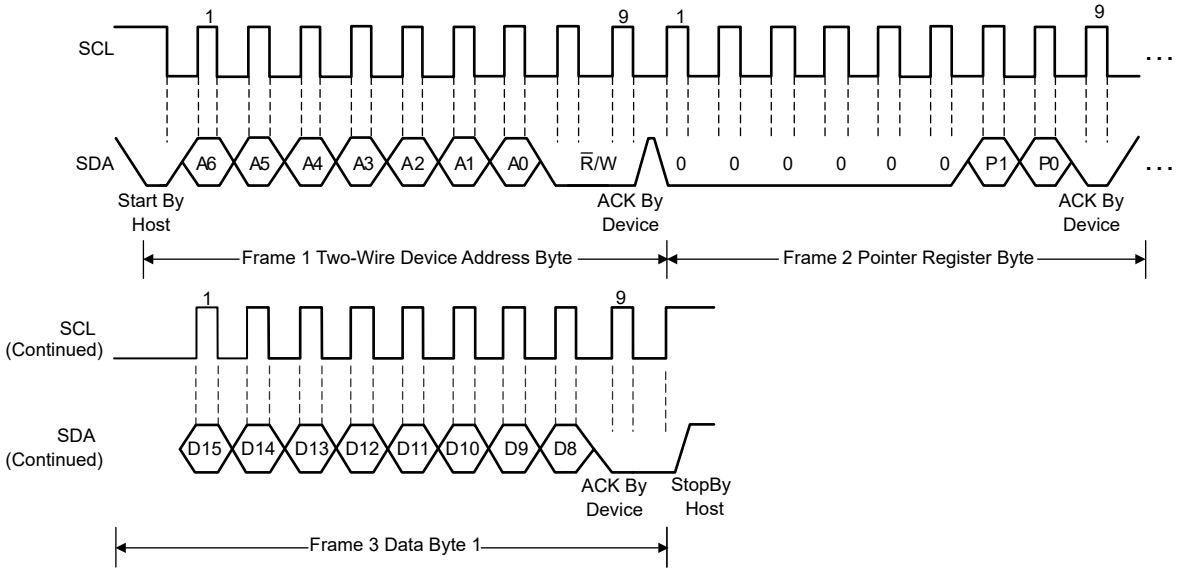


図 7-4. シングル バイト形式の書き込みでの 2 線式タイミング図

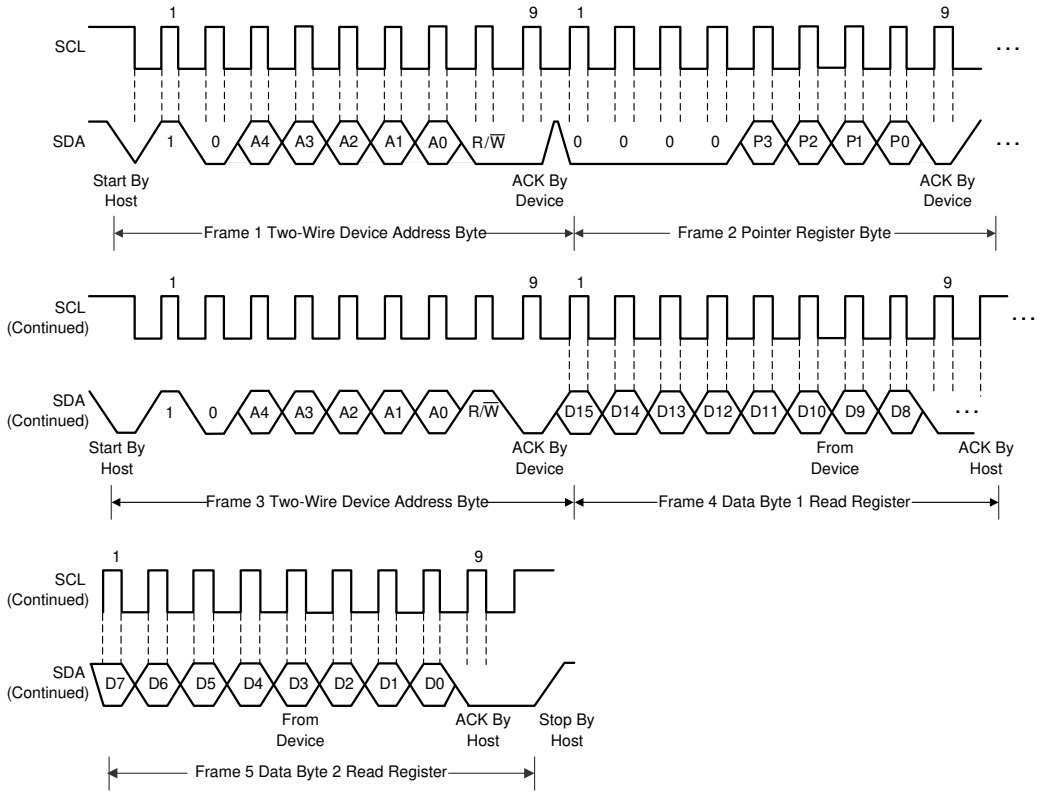
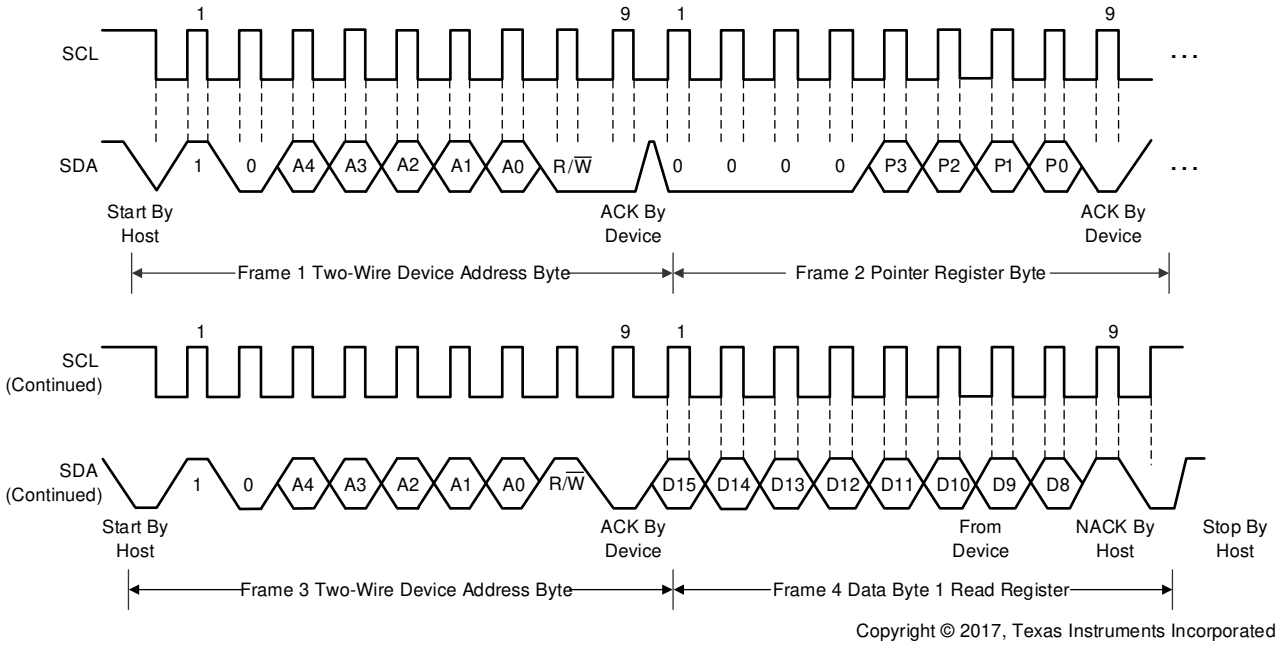


図 7-5. ワード形式読み取りでの 2 線式タイミング図



Copyright © 2017, Texas Instruments Incorporated

図 7-6. シングル バイト形式の読み取りでの 2 線式タイミング図

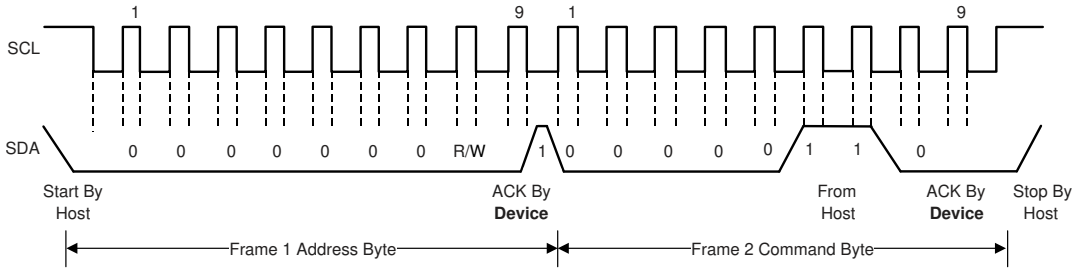


図 7-7. ゼネラル コール リセット コマンドのタイミング図

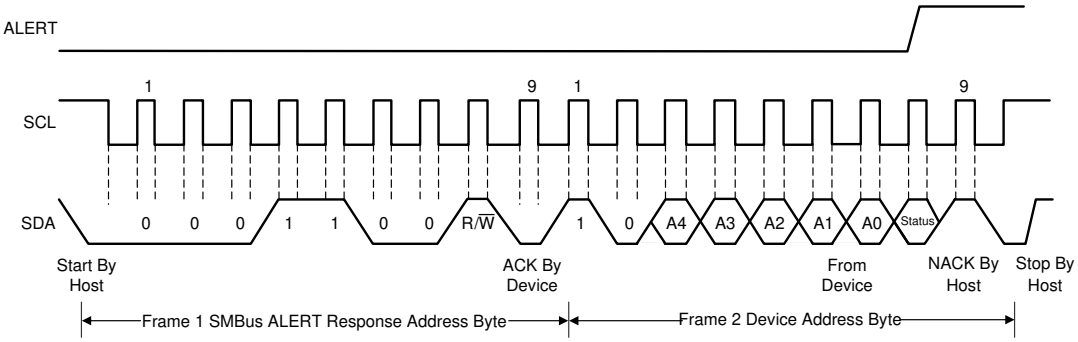


図 7-8. SMBus アラートのタイミング図

7.4 デバイスの機能モード

7.4.1 シャットダウン モード (SD)

TMP1075 デバイスのシャットダウン モード (SD) では、シリアル インターフェイスを除くすべてのデバイス回路をシャットダウンして電力を節約でき、消費電流が大幅に低減されます。SD は、構成レジスタの SD ビットが 1 にセットされたときに開始されます。SD = 0 の場合、本デバイスは連続変換モードを維持します。

Copyright © 2024 Texas Instruments Incorporated

7.4.2 ワンショット モード (OS)

TMP1075 には、ワンショット モード (OS) 温度測定機能があります。デバイスがシャットダウン モードのとき、1 を OS ビットに書き込むと、単一の温度変換が開始されます。単一の変換が完了すると、デバイスはシャットダウン状態に戻ります。この機能は、継続的な温度監視が必要でない場合に、TMP1075 の消費電力を削減するのに役立ちます。

TMP1075 の N 以外の注文可能製品では、構成レジスタを読み出すと、OS ビットの読み出し値は常に 0 になります。注文可能な TMP1075N では、OS ビットの読み出し値は、ワンショット変換時に 0、変換サイクル後に 1 となります。

7.4.3 連続変換モード (CC)

デバイスが連続変換モード (SD = 0) で動作しているとき、各変換サイクルはアクティブ変換と、それに続くスタンバイで構成されます (図 7-9 を参照)。このデバイスは、アクティブな変換時はより大きな電流を消費し、スタンバイ時はより小さな電流を消費します。アクティブ変換時間は 5.5ms (TMP1075N：10ms) に達した後、この部分がスタンバイに移行します。構成レジスタの [R1:R0] ビットを使用して構成された変換サイクルのリストを、表 7-8 に示します。

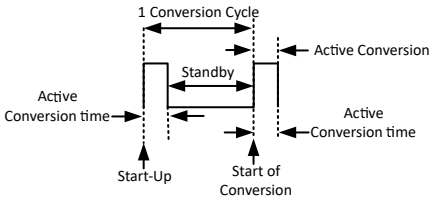


図 7-9. 変換レートの図

7.4.4 サーモスタット モード (TM)

サーモスタット モード ビットは、ALERT ピンがコンパレータ モード (TM = 0) と割り込みモード (TM = 1) のどちらで動作するかを示します。ALERT ピンのモードは、構成レジスタの TM (ビット 9) で制御されます。TM ビットに書き込むと、ALERT ピンが非アクティブ状態に変更され、フォルト数がクリアされ、TMP1075 の N 以外の注文可能製品のアラート割り込み履歴がクリアされます。TMP1075 の N 以外の注文可能製品で、両方の制限値レジスタがレール値 T_{LOW} = -128℃および T_{HIGH} = +127.9375℃に設定されている場合、ALERT ピンはコンパレータ モードと割り込みモードの両方でディセーブルできます。

7.4.4.1 コンパレータ モード (TM = 0)

コンパレータ モード (TM = 0) では、フォルト キュー ビット [F1:F0] の回数だけ連続して、温度が T_{HIGH} の値以上となったとき、ALERT ピンがアクティブになります。ALERT ピンは、フォルトと同じ回数だけ温度が T_{LOW} の設定値を下回るまで、アクティブに維持されます。

2 つの制限値の差はコンパレータ出力のヒステリシスとして機能し、フォルト カウンタがシステム ノイズに起因する誤アラートを防止します。コンパレータ モードでは、SMBus のアラート応答機能は無視されます。

7.4.4.2 割り込みモード (TM = 1)

割り込みモード (TM = 1) では、デバイスは温度の読み取り値を上限レジスタ値と比較し始めます。フォルト キュー ビット [F1:F0] で設定された変換回数だけ連続して、温度が T_{HIGH} 以上になった場合、ALERT ピンはアクティブになります。任意のレジスタの読み取り、SMBus のアラート応答の成功、シャットダウン コマンドのいずれかのイベントによってピンがクリアされるまで、ALERT ピンはアクティブのままになります。ALERT ピンがクリアされると、デバイスは温度の読み取り値と T_{LOW} の比較を開始します。フォルト キュー ビットで設定された変換回数だけ連続して、温度が T_{LOW} を下回った場合のみ、ALERT ピンは再度アクティブになります。同じ 3 つのクリア イベントのいずれかによってクリアされるまで、ALERT ピンはアクティブのままになります。いずれかのイベントによって ALERT ピンがクリアされると、このサイクルが繰り返され、デバイスは温度と T_{HIGH} の比較を再開します。割り込みモードの履歴は、TM=0 ビットを変更するか、デバイスを SD モードに設定するか、TMP1075 の N 以外の注文可能製品でデバイスをリセットすることでクリアされます。

Copyright © 2024 Texas Instruments Incorporated

7.4.4.3 極性モード (POL)

極性ビットは、ALERT ピン出力の極性を指定します。POL ビットが 0 (デフォルト) にセットされているとき、ALERT ピンはアクティブ Low になります。POL ビットが 1 にセットされると、ALERT ピンはアクティブ High になり、ALERT ピンの状態が反転します。各モードでの ALERT ピンの動作を、図 7-10 に示します。

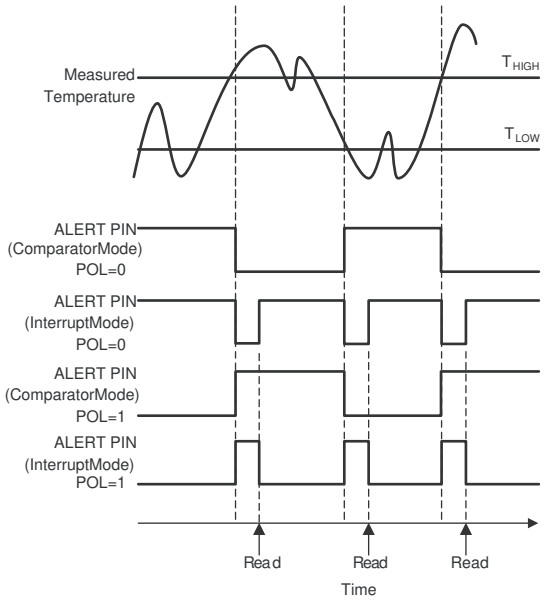


図 7-10. 出力転送機能の図

Copyright © 2024 Texas Instruments Incorporated

7.5 レジスタ マップ

表 7-5. TMP1075 レジスタ マップ

アドレス	タイプ	リセット	略称	レジスタ名	セクション
00h	R	0000h	TEMP	温度結果レジスタ	表示
01h	R/W	00FFh	CFGR	構成レジスタ	表示
02h	R/W	4B00h	LLIM	下限レジスタ	表示
03h	R/W	5000h	HLIM	上限レジスタ	表示
0Fh (1)	R	7500h	DIEID	デバイス ID レジスタ	表示

(1) デバイス ID レジスタは TMP1075N では利用できません

注

TMP1075 構成レジスタは、xx75 標準温度センサとのソフトウェア互換性を確保するため、シングル バイトの読み取り / 書き込みをサポートしています。

7.5.1 レジスタの説明

表 7-6. TMP1075 のアクセス タイプ コード

アクセス タイプ	表記	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.5.1.1 温度レジスタ (アドレス = 00h) [デフォルト リセット = 0000h]

TMP1075 の温度レジスタは 12 ビットの読み取り専用レジスタで、最新の変換の結果を格納します (図 7-11 を参照)。データは、2 の補数バイナリ形式で表現されます。最初の 12 ビットは温度を示すために使用され、残りのビットはすべて 0 です。最下位バイトの情報が必要ない場合は、そのバイトを読み取る必要はありません。電源投入またはリセットの後、最初の変換が完了するまで、温度レジスタ値は 0℃になります。

図 7-11. 温度レジスタ

15	14	13	12	11	10	9	8
T11	T10	T9	T8	T7	T6	T5	T4
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
7	6	5	4	3	2	1	0
T3	T2	T1	T0	0	0	0	0
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-7. 温度レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:4	T[11:0]	R	000h	最新の温度変換結果を格納する 12 ビットの読み取り専用レジスタ。
3:0	—	R	0h	未使用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2 構成レジスタ (アドレス = 01h) [デフォルト リセット = 00FFh (60A0h TMP1075N)]

構成レジスタは、16 ビットの読み取り / 書き込みレジスタで、温度センサの動作モードを制御するビットを保存するため使用されます。読み取り / 書き込み動作は、MSB ファーストで行われます。TMP1075 の構成レジスタの形式とレジスタ ビットの内訳を図 7-12 に示します。構成レジスタの電源オンまたはリセット値は、すべて 00FFh と同じビットです (TMP1075N：60A0h)。構成レジスタを指して TMP1075N 注文可能製品で適切に動作させるには、シングル バイトの書き込みと読み取りのみを使用する必要があります。

図 7-12. 構成レジスタ：TMP1075

15	14	13	12	11	10	9	8
OS	R1	R0	F1	F0	POL	TM	SD
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
7	6	5	4	3	2	1	0
1	1	1	1	1	1	1	1
R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1

図 7-13. 構成レジスタ：TMP1075N

15	14	13	12	11	10	9	8
OS	R1	R0	F1	F0	POL	TM	SD
R/W-0	R-1	R-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
7	6	5	4	3	2	1	0
1	0	x	0	0	0	0	0
予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み

表 7-8. 構成レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	OS	R/W	0	ワンショット変換モード 1 を書き込むと、単一の温度変換が開始されます。読み出しでは 0 が返されます。
14:13	R[1:0]	R/W R (TMP1075N)	0 11 (TMP1075N)	デバイスが連続変換モードのときの変換レート設定 00：27.5ms の変換レート 01：55ms の変換レート 10：110ms の変換レート 11：220ms の変換レート (250ms TMP1075N)
12:11	F[1:0]	R/W	0	アラート機能をトリガするための連続的なフォルト測定 00：1 フォルト 01：2 フォルト 10：3 つのフォルト (4 つのフォルト TMP1075N) 11：4 つのフォルト (6 つのフォルト TMP1075N)
10	POL	R/W	0	出力ピンの極性 0：アクティブ Low の ALERT ピン 1：アクティブ High の ALERT ピン
9	TM	R/W	0	ALERT ピンの機能を選択する 0：コンパレータ モードで ALERT ピンが機能 1：割り込みモードで ALERT ピンが機能
8	SD	R/W	0	消費電力を節約するため、デバイスをシャットダウン モードに設定する 0：デバイスは連続変換 1：デバイスはシャットダウン モード
7:0	—	R/W	FFh A0h (TMP1075N)	未使用 TMP1075N パッケージでは予約済み

Copyright © 2024 Texas Instruments Incorporated

注

構成レジスタは I²C バス上でのシングル バイトの読み取り / 書き込みをサポートしているため、TMP75 や LM75 など他の xx75 標準温度センサとのソフトウェア互換性を検証できます。シングル バイトの書き込みが実行されると、I²C バスのデータ バイトによってレジスタ ビット 15～8 が更新されます。同様に、シングル バイトの読み取りが実行されると、データ ビット 15～8 が I²C バス経由で転送されます。

7.5.1.3 下限レジスタ (アドレス = 02h) [デフォルト リセット = 4B00h]

このレジスタは 12 ビットの読み取り / 書き込みレジスタとして構成され、データは 2 の補数形式で表現されます。図 7-14 に、T_{LOW} が温度レジスタと同じレイアウトを示します。デフォルト リセット値は 4B00h で、75℃に対応します。

図 7-14. 下限レジスタ

15	14	13	12	11	10	9	8
L11	L10	L9	L8	L7	L6	L5	L4
R/W-0	R/W-1	R/W-0	R/W-0	R/W-1	R/W-0	R/W-1	R/W-1
7	6	5	4	3	2	1	0
L3	L2	L1	L0	0	0	0	0
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-9. 下限レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:4	L[11:0]	R/W	4B0h	12 ビットの読み取り / 書き込みレジスタで、温度結果と比較するための下限を格納します。
3:0	—	R/W	0h	未使用

7.5.1.4 上限レジスタ (アドレス = 03h) [デフォルト リセット = 5000h]

このレジスタは 12 ビットの読み取り / 書き込みレジスタとして構成され、データは 2 の補数形式で表現されます。図 7-15 に、T_{HIGH} が温度レジスタと同じレイアウトを示します。デフォルトのリセット値は 5000h で、80℃に対応します。

図 7-15. 上限レジスタ

15	14	13	12	11	10	9	8
H11	H10	H9	H8	H7	H6	H5	H4
R/W-0	R/W-1	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0
7	6	5	4	3	2	1	0
H3	H2	H1	H0	0	0	0	0
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-10. 上限レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:4	H[11:0]	R/W	500h	12 ビットの読み取り / 書き込みレジスタで、温度結果と比較するための上限を格納します。
3:0	—	R/W	0h	未使用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.5 デバイス ID レジスタ (アドレス = 0Fh) [デフォルト リセット = 7500]

図 7-16 に、この読み取り専用レジスタがデバイス ID を読み取り、このレジスタは TMP1075 の N 以外の注文可能製品でのみ利用可能です。

図 7-16. Device ID レジスタ

15	14	13	12	11	10	9	8
DID15	DID14	DID13	DID12	DID11	DID10	DID9	DID8
R-0	R-1	R-1	R-1	R-0	R-1	R-0	R-1
7	6	5	4	3	2	1	0
DID7	DID6	DID5	DID4	DID3	DID2	DID1	DID0
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-11. デバイス ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	DID[15:0]	R/W	7500h	デバイスのダイ ID を格納する 16 ビットの読み取り専用レジスタ。MSB は静的な値 75h を読み取り、TMP1075 のデバイス名を示します

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TMP1075 は、ユーザーがデバイスを取り付ける場所の PCB 温度を測定できます。TMP1075 は 2 線式の SMBus および I^2C インターフェイスとの互換性があり、TMP1075 は最大 32 (TMP1075N:4) デバイスを 1 つのバスに接続できます。TMP1075 では、SDA ピン、および必要に応じて SCL ピンと ALERT ピンにプルアップ抵抗が必要です。0.01µF バイパス コンデンサも必要です (図 8-1 を参照)。

Copyright © 2024 Texas Instruments Incorporated

8.2 代表的なアプリケーション

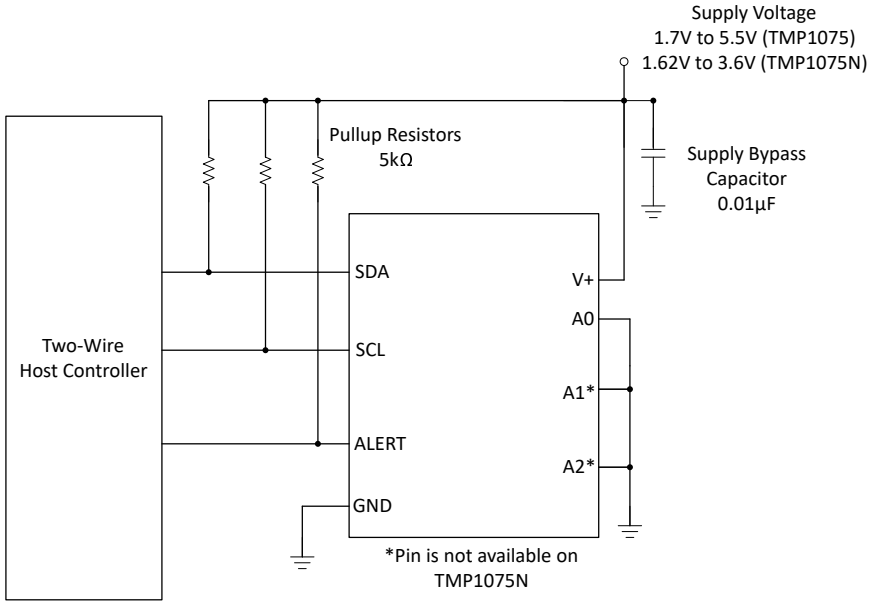


図 8-1. 代表的な接続

8.2.1 設計要件

プルアップ抵抗の推奨値は 5kΩ です。一部のアプリケーションでは、プルアップ抵抗は 5kΩ よりも低くても高くてもかまいませんが、プルアップ電流を流れる最大電流は、SCL および SDA ピンの 3mA を超えないようにすることを推奨します。SCL、SDA、A0、A1 の各ラインは、V+ を上回る電源にプルアップできます。TMP1075 の N 以外の注文可能製品では、ALERT ラインは、V+ を上回る電源にプルアップできます。A2 ピンは、GND または V+ にのみ接続できます。ALERT ピンを使用しない場合、ピンを GND に接続するか、フローティングのままにしておくことができます。

8.2.2 詳細な設計手順

TMP1075 デバイスは、適切な熱結合が行われるよう正しくレイアウトして、監視が必要な熱源の近くに配置します。このように配置することで、温度の変化を可能な限り短い時間間隔で確実に捕捉できます。空気や表面の温度測定が必要なアプリケーションで精度を維持するには、パッケージとリードを周囲の気温と遮断するよう配慮します。熱伝導性の接着剤は、表面温度を正確に測定するのに役立ちます。

8.2.2.1 xx75 デバイス ファミリからの移行

TMP1075 は、xx75 ファミリのデバイスとのピン互換代替品として特に設計されています。これには、ソフトウェア互換性に関する考慮事項が含まれます。TMP1075 の 2 バイト レジスタは動的にシングル バイトの読み取り / 書き込みをサポートしているため、古い標準的な xx75 温度センサを置き換える場合、既存のコードを更新する必要はありません。

8.2.3 アプリケーション曲線

アプリケーション曲線については、表 8-1 を参照してください。

表 8-1. グラフ一覧

図	タイトル
図 6-10	サンプリング期間の変化と温度との関係 (1.7V～5.5V)

8.3 電源に関する推奨事項

TMP1075 D、DGK、DSG パッケージは、1.7V～5.5V の範囲の電源で動作します (TMP1075N DRL パッケージは 1.62V～3.6V で動作)。高精度と安定性には、電源バイパス コンデンサが必要です。この電源バイパス コンデンサは、デ

Copyright © 2024 Texas Instruments Incorporated

バイスの電源ピンとグランドのピンのできるだけ近くに配置します。この電源バイパス コンデンサの標準値は 0.01µF です。ノイズが多い、またはインピーダンスが高い電源を使ったアプリケーションでは、電源ノイズの除去のために、より大きいバイパス コンデンサが必要な場合もあります。

デバイスの自己発熱を最小限に抑え、温度精度を向上させるために、テキサス・インスツルメンツは以下のことを推奨します。

- 利用可能な最小電源電圧レールを使用
- ADC 変換中は I^2C バス経由の通信を回避
- 消費電力を最小化するためにワンショット モードを使用
- I^2C 信号レベル V_{IL} をグランドに近づけ、V_{IH} を V+ の 90% 超えに設定
- 10kΩ 未満のプルアップ抵抗を使用して 1µs 未満の I2C バス信号の正のエッジを維持
- アドレス ピン A_0 と A_1 をグランドまたは V+ に接続

8.4 レイアウト

8.4.1 レイアウトのガイドライン

電源バイパス コンデンサは、電源とグランドのピンのできるだけ近くに配置します。このバイパス コンデンサの推奨値は 0.01µF です。5kΩ のプルアップ抵抗を使用して、オープン ドレイン出力ピン (SDA および ALERT) をプルアップします。SCL にプルアップ抵抗が必要なのは、マイクロプロセッサ出力がオープン ドレインの場合のみです。

8.4.2 レイアウト例

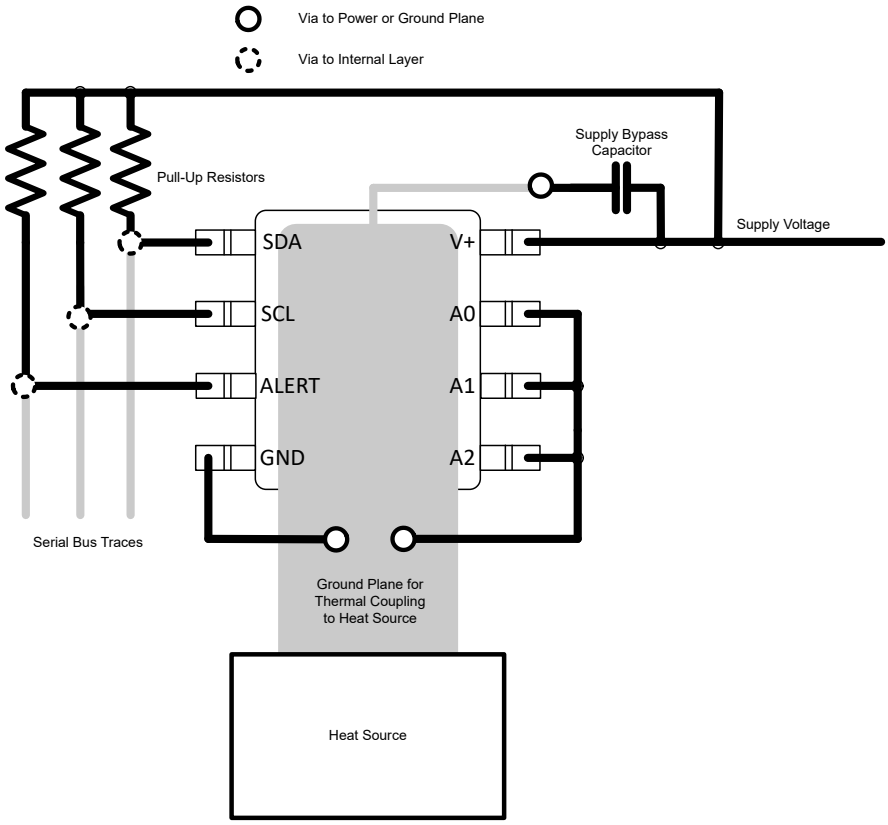


図 8-2. レイアウト例 (D パッケージ)

Copyright © 2024 Texas Instruments Incorporated

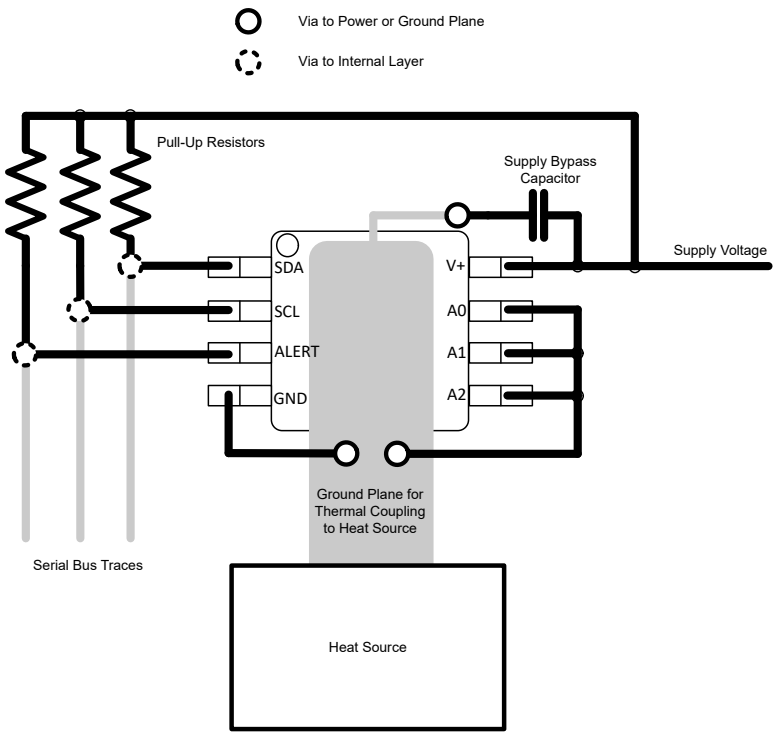


図 8-3. レイアウト例 (DGK パッケージ)

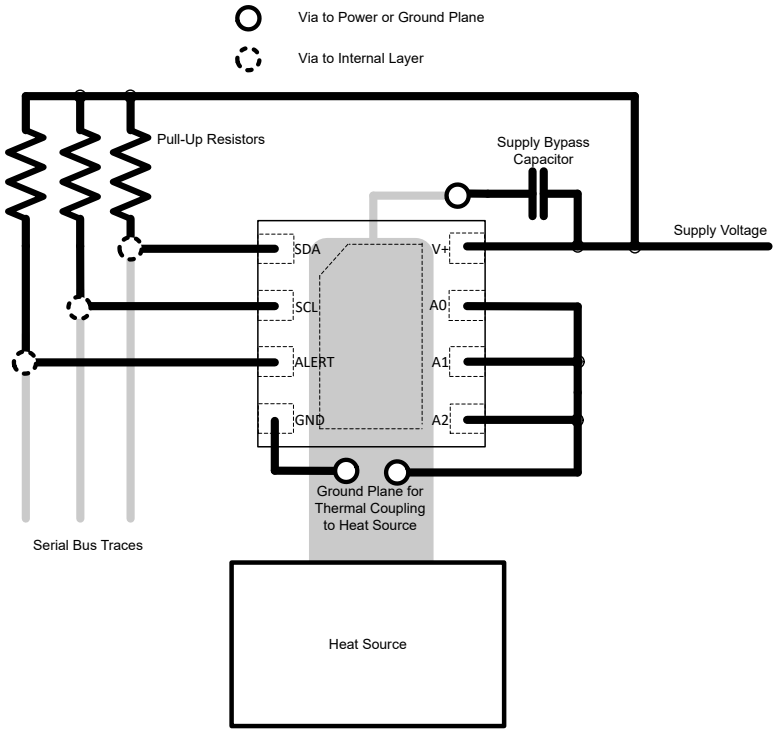


図 8-4. レイアウト例 (DSG パッケージ)

Copyright © 2024 Texas Instruments Incorporated

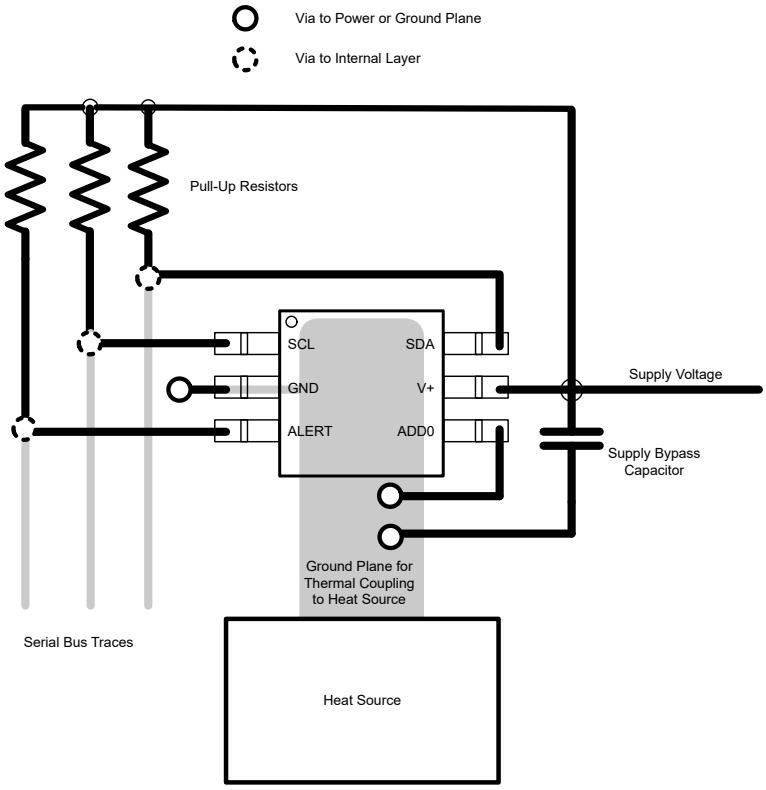


図 8-5. レイアウト例 (DRL パッケージ)

Copyright © 2024 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『TMP102 低消費電力デジタル温度センサ、SMBus および 2 線式シリアル インターフェイス内蔵、SOT563 パッケージ採用』、データシート
- テキサス・インスツルメンツ、『TMP112x 高精度、低消費電力デジタル温度センサ、SMBus および 2 線式シリアル インターフェイス内蔵、SOT563 パッケージ採用』、データシート
- テキサス・インスツルメンツ、『TMP110 低コスト システム向け超小型、±1.0℃精度、I2C デジタル温度センサ』、データシート
- テキサス・インスツルメンツ、『TMP LM 75 の比較に関する一般的な FAQ』、アプリケーション ノート
-

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (August 2021) to Revision F (June 2024)	Page
• I2C に言及している場合、すべての旧式の用語をコントローラおよびターゲットに変更	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• ドキュメント全体を通して TMP1075N の「変換時間」を変更	1
• ドキュメント全体を通して TMP1075N のシャットダウン電流と平均電流を変更	1
• DRL パッケージの「熱に関する情報」セクションを変更。	5

Copyright © 2024 Texas Instruments Incorporated

- 「電気的特性」表で TMP1075N の「変換時間」を変更。 6
- 「電気的特性」表で TMP1075N の平均消費電流を変更。 6
- 「電気的特性」表で TMP1075N のシャットダウン電流を変更。 6
- 2 線式のタイミング図を追加 8
- TMP1075N の変換レートを 35ms から 250ms に変更 22

Changes from Revision D (October 2019) to Revision E (August 2021) **Page**

- TMP1075N の特長を一覧に追加 1
- 「特長」の一覧に標準精度の仕様を追加 1
- SOT563 (TMP1075N 注文可能) パッケージを追加 1
- 「デバイスの比較」セクションを追加 2
- さまざまなパッケージ オプションの図を追加 3
- TMP1075N のピン番号の列を追加 3
- TMP1075N 仕様を追加 4
- 「TMP1075NDRL の温度誤差と温度との関係」グラフを追加 9
- 「概要」セクションに TMP1075N の情報を追加 11
- TMP1075N に適用されるように「機能ブロック図」を変更 11
- 「シリアル バス アドレス」セクションに、TMP1075N で利用可能な I2C アドレスの数を追加。 13
- TMP1075N のアドレス オプションの表を追加。 13
- TMP1075N に適用するように内部レジスタ構造の図を更新 13
- TMP1075N タイムアウトの標準仕様を追加 15
- SCL を含むようにタイムアウト機能を明確化 15
- すべてのパッケージを正確に記述するため、冗長な情報を削除 18
- TMP1075N OS ビットの動作を追加 19
- TMP1075N 連続変換モードの情報を追加 19
- すべての TMP1075 および TMP1075N を反映するよう変換レート図を更新 19
- TMP1075 および TMP1075N の TM ビットの動作を明確化 19
- TMP1075N ではデバイス ID レジスタが利用できないことを示す表の注を追加 21
- TMP1075N 構成レジスタ情報を追加 22
- デバイス ID レジスタは TMP1075N には適用されないことを示すためにテキストを更新 24
- TMP1075N で使用可能な I2C アドレスの数を追加 24
- TMP1075N に適用されるように「代表的な接続」図を変更 25
- 「冗長アプリケーション曲線」セクションを削除 25
- TMP1075N の情報を含めるようにテキストを更新 25
- 「xx75 デバイス ファミリからの移行」セクションを、TMP1075 互換パッケージを指定するよう更新 25
- 「電源に関する推奨事項」に TMP1075N の情報を追加 25
- 「レイアウト例」セクションに各パッケージの図を追加 26

Changes from Revision C (January 2019) to Revision D (October 2019) **Page**

- 「特長」の一覧にソフトウェア互換性を追加 1
- ポインタ レジスタをシリアル インターフェイスの説明の一部に更新 13
- 新しいフォーマットに合わせてレジスタ マップを更新 21
- レジスタ ビットのアクセス タイプ コードを追加 21
- 温度レジスタの形式とビット定義の表を更新 21
- 構成レジスタの形式とビット定義の表を変更 22
- 下限レジスタの形式とビット定義の表を更新 23

Copyright © 2024 Texas Instruments Incorporated

- 上限レジスタの形式とビット定義の表を更新 23
- デバイス ID レジスタの形式とビット定義の表を更新 24

Changes from Revision B (December 2018) to Revision C (January 2019) **Page**

- TMP1075DSG パッケージをプレビューから量産データに変更 1
- 「*温度精度 (DGK & D)*」グラフで、最小/最大限界値を 1.5℃から 1℃に変更 1
- 「DGK and D の温度誤差と温度との関係」グラフで、最小 / 最大制限値を 1.5℃から 1℃に変更 9
- 「DSG 温度誤差と温度との関係」グラフを追加 9

Changes from Revision A (June 2018) to Revision B (December 2018) **Page**

- TMP1075DSG パッケージを追加 1
- データシートの「概要」セクションを更新し、「*概要 (続き)*」セクションを追加 1
- シングル バイトの読み取り / 書き込みに対する TMP1075 構成レジスタのサポートを追加 22
- xx75 から TMP1075 への移行に関するソフトウェア サポートのセクションを追加 25

Changes from Revision * (March 2018) to Revision A (June 2018) **Page**

- TMP1075DGK の注文ステータスを「事前情報」から「量産データ」に変更 1
- SOIC および DFN パッケージを追加 1
- *「機能ブロック図」*を変更 11
- デジタル温度出力の相互参照を「温度レジスタ (0x00)」から*「温度データの形式」に変更* 12
- 「温度データの形式」表を変更 12
- 「TMP1075 表のアドレス ピンとスレーブ アドレス」を「アドレス ピン状態」に変更し、名前を変更 13
- 「2 線式タイミング図」セクションを変更 16
- 「デバイスの機能モード」セクションに内容を追加 18

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2024 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMP1075DGKR	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-2-260C-1 YEAR	-55 to 125	1075 15C
TMP1075DGKR.A	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	1075 15C
TMP1075DR	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	1075
TMP1075DR.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	1075
TMP1075DSGR	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	1AE
TMP1075DSGR.A	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	1AE
TMP1075DSGRG4	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	1AE
TMP1075DSGRG4.A	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	1AE
TMP1075NDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	N75
TMP1075NDRLR.A	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	N75
TMP1075NDRLR.B	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	N75

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

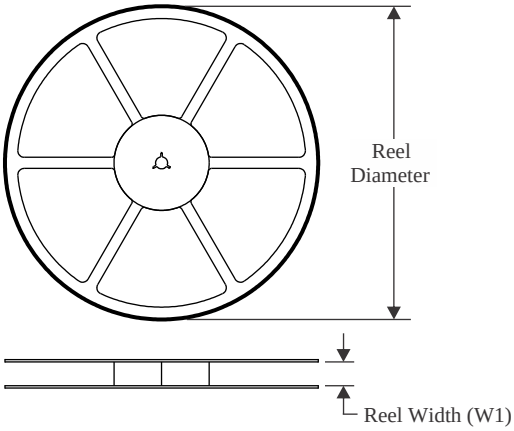
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

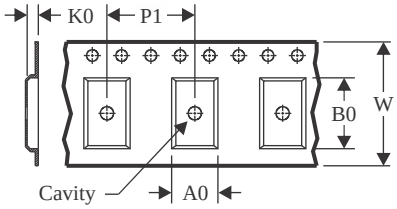
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

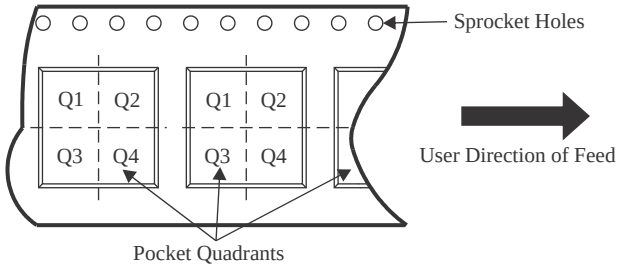


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

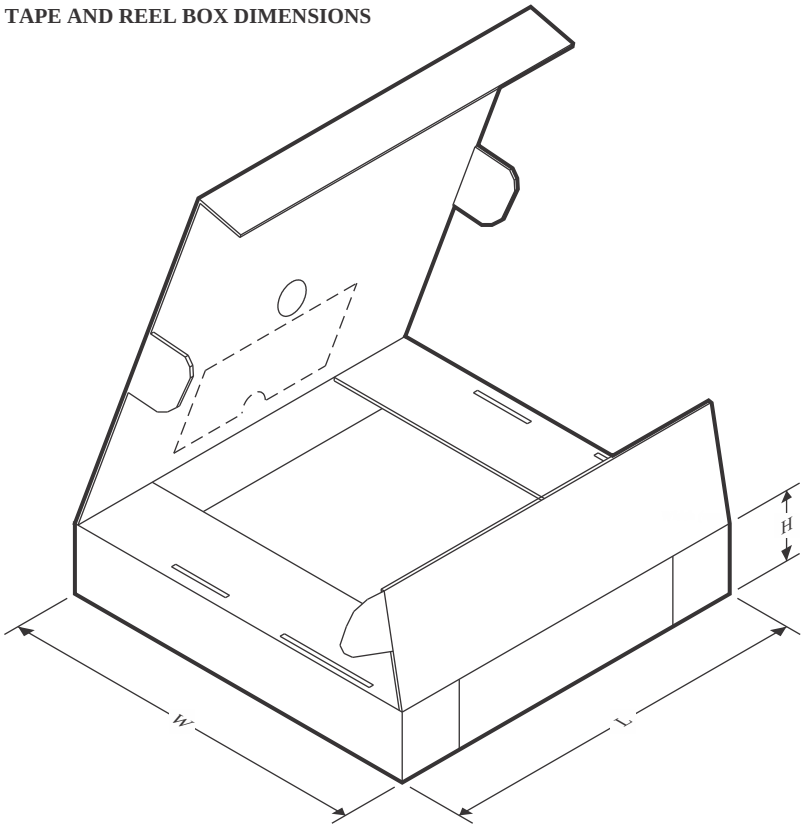
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMP1075DGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TMP1075DGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TMP1075DGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TMP1075DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TMP1075DSGR	WSON	DSG	8	3000	178.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TMP1075DSGRG4	WSON	DSG	8	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TMP1075NDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	2.0	1.8	0.75	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

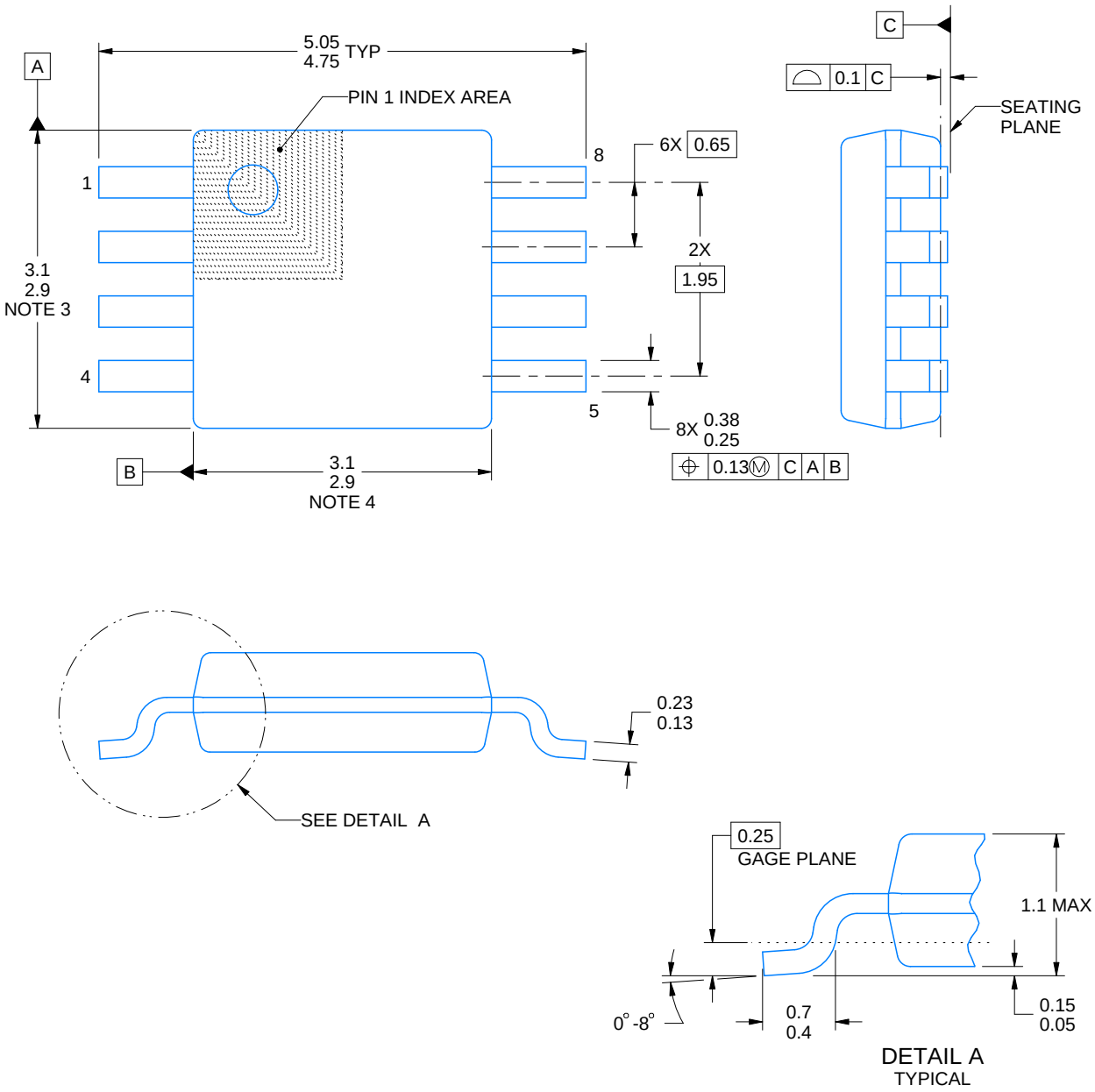
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMP1075DGKR	VSSOP	DGK	8	2500	366.0	364.0	50.0
TMP1075DGKR	VSSOP	DGK	8	2500	353.0	353.0	32.0
TMP1075DGKR	VSSOP	DGK	8	2500	356.0	356.0	36.0
TMP1075DR	SOIC	D	8	2500	353.0	353.0	32.0
TMP1075DSGR	WSON	DSG	8	3000	208.0	191.0	35.0
TMP1075DSGRG4	WSON	DSG	8	3000	210.0	185.0	35.0
TMP1075NDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0

PACKAGE OUTLINE

DGK0008A

VSSOP - 1.1 mm max height

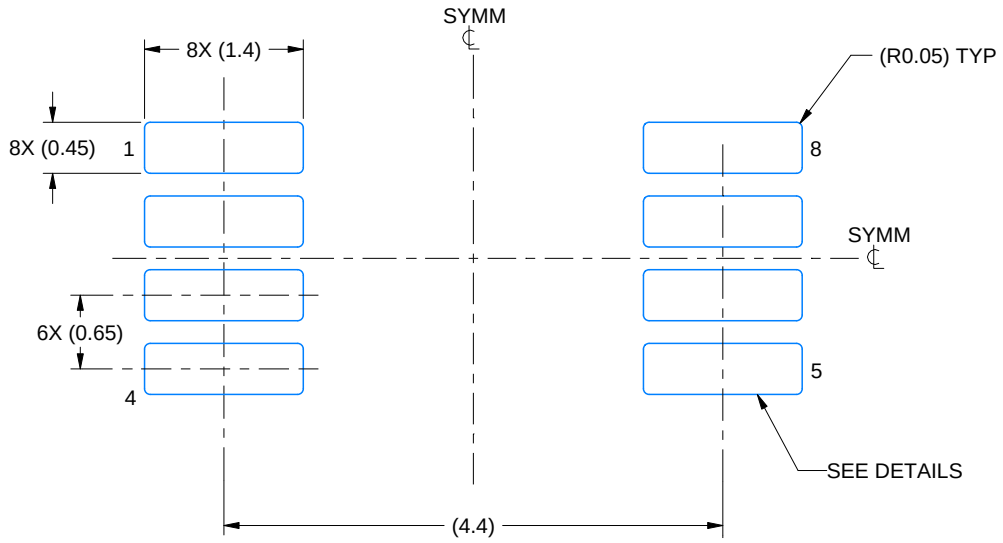
SMALL OUTLINE PACKAGE



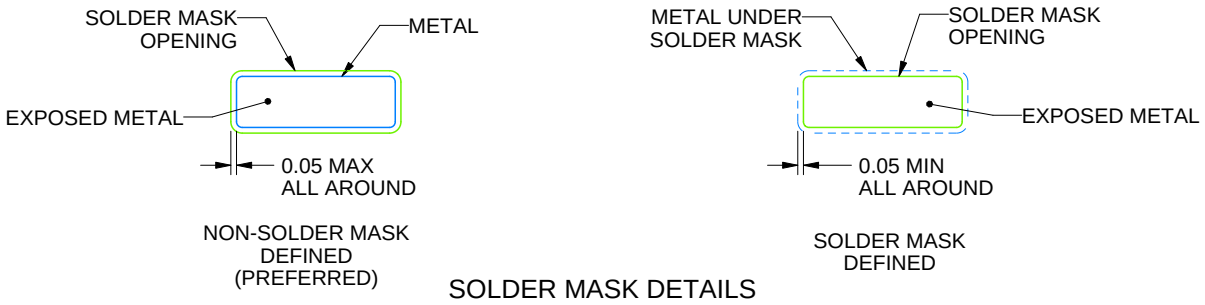
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X

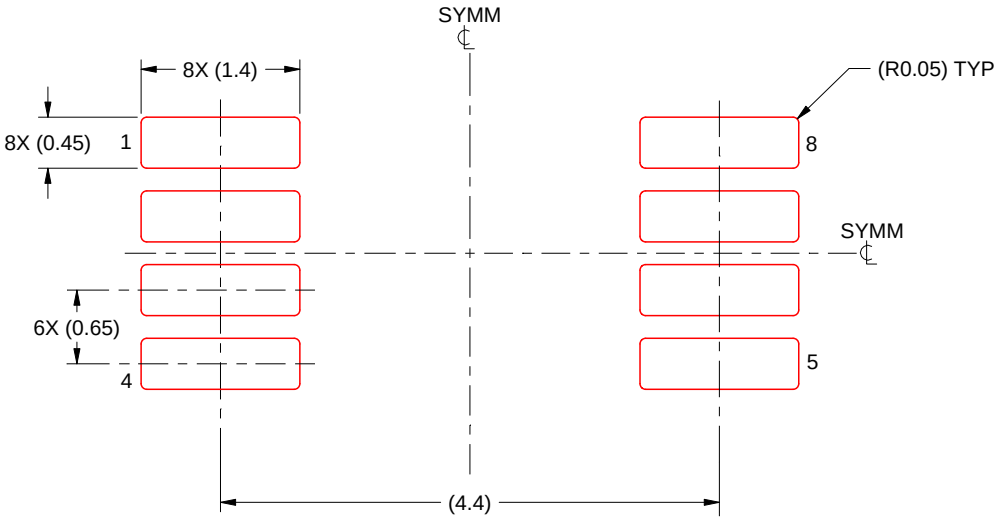


SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

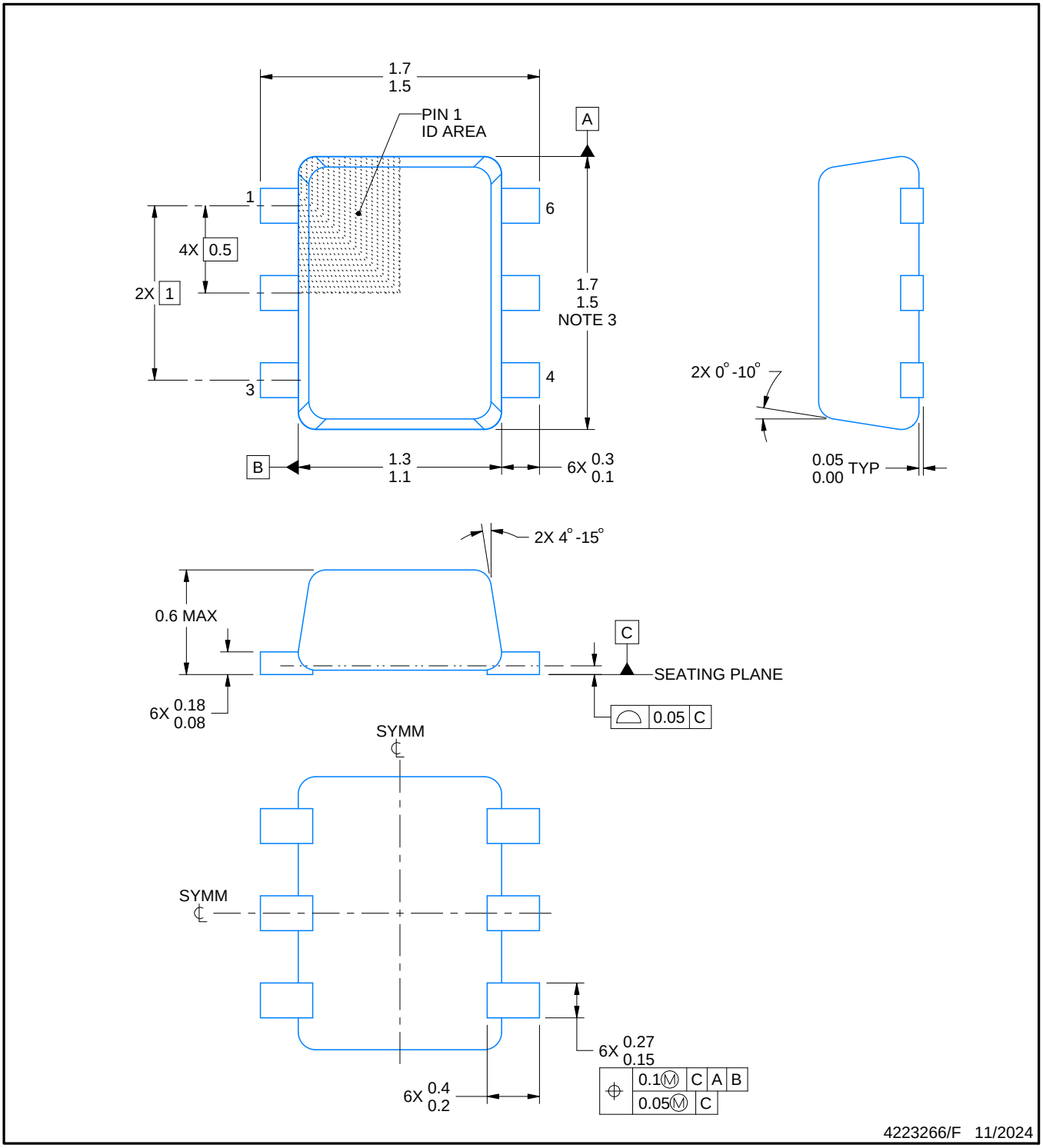


PACKAGE OUTLINE

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES:

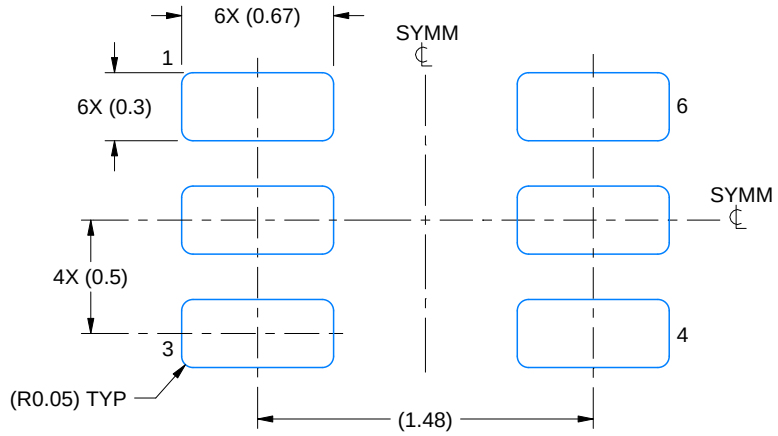
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

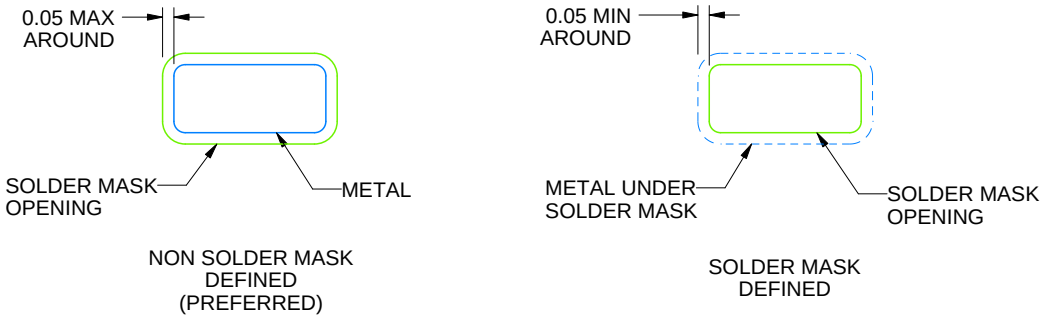
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

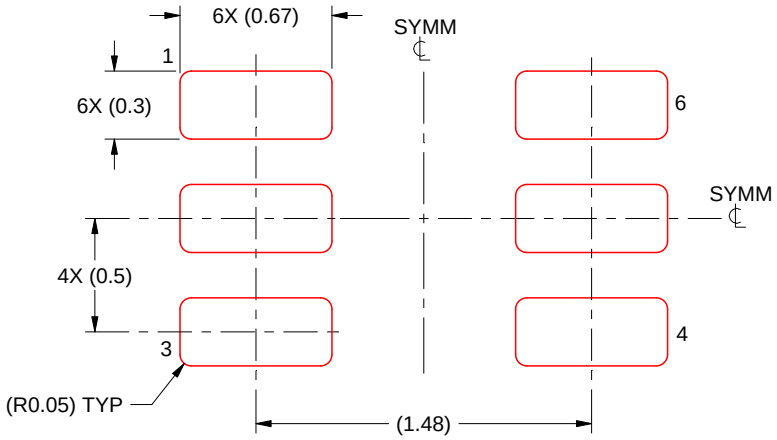
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE

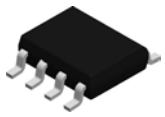


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

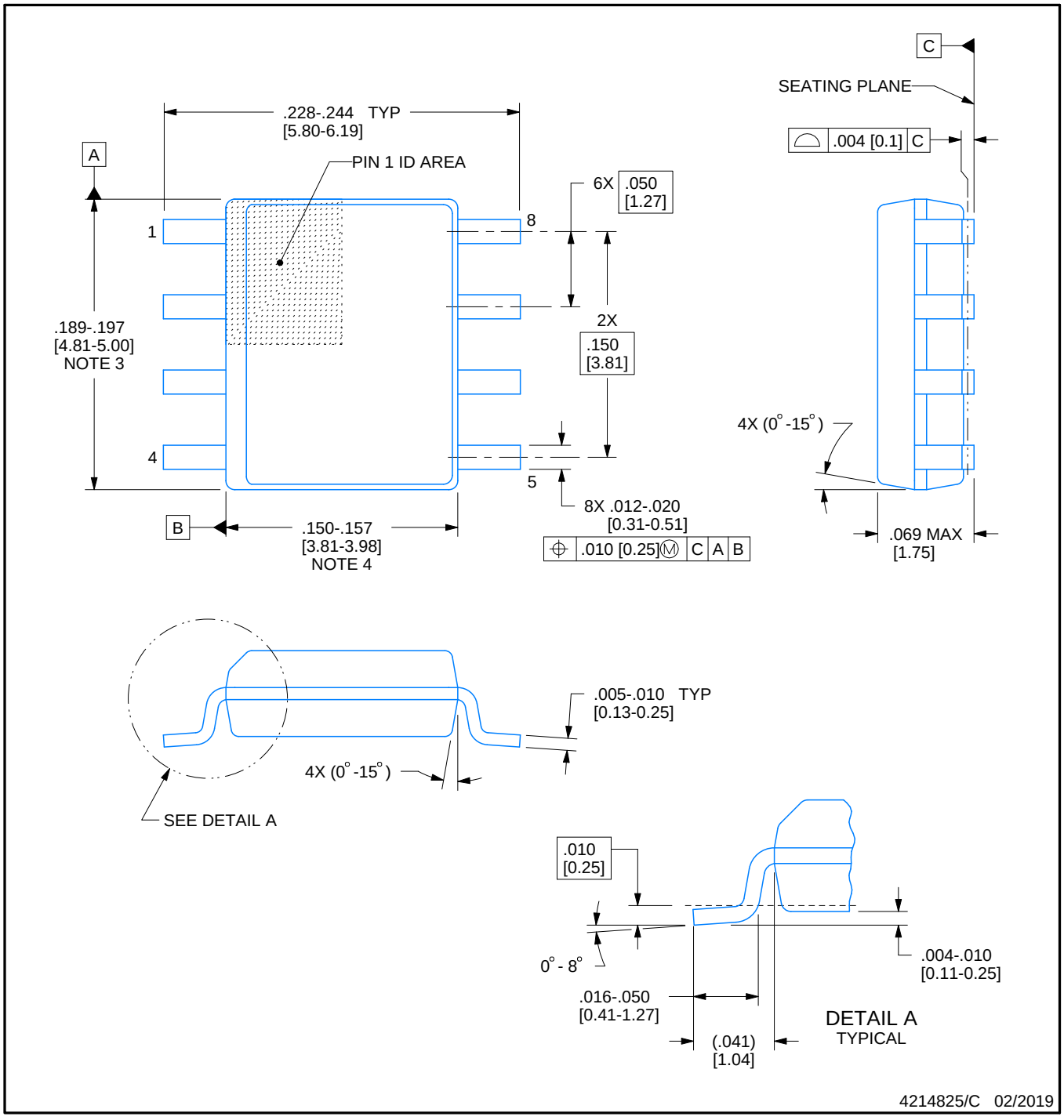


PACKAGE OUTLINE

D0008A

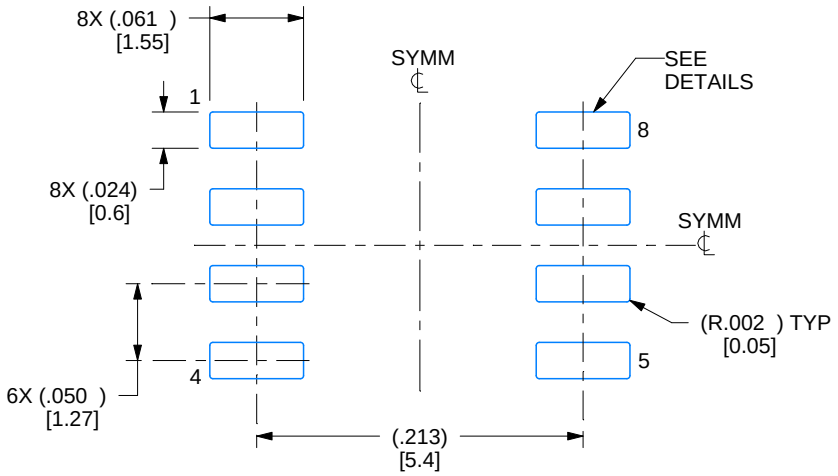
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

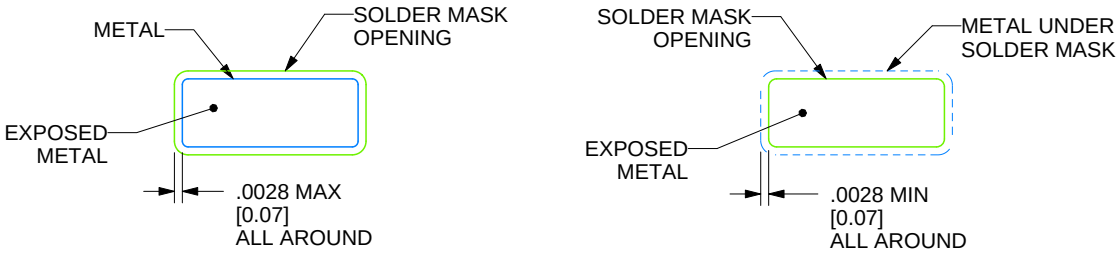


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

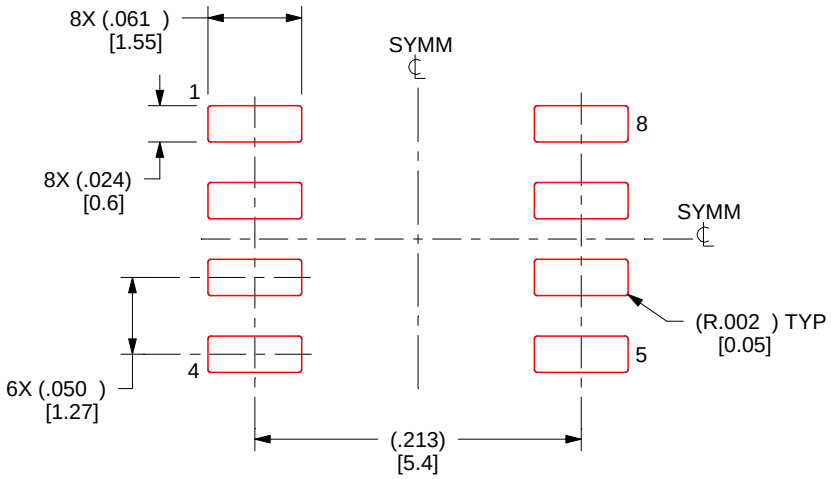
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

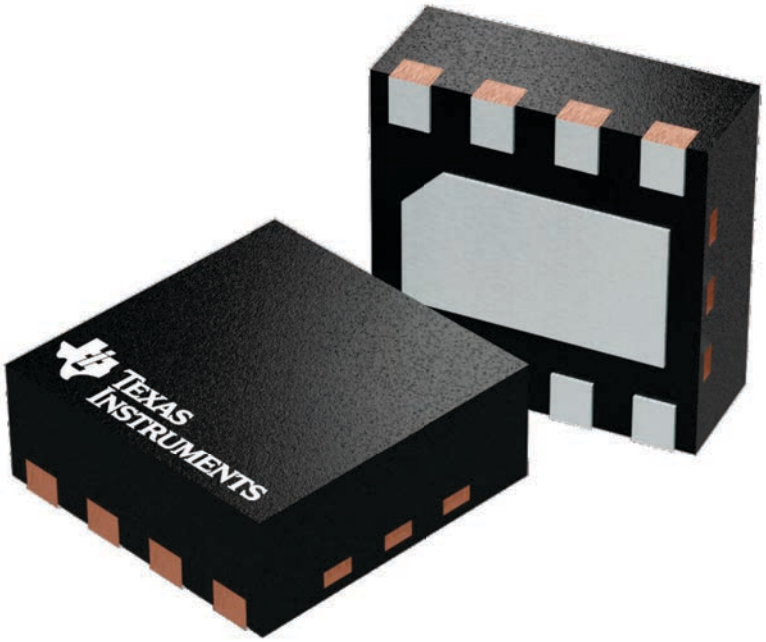
DSG 8

WSON - 0.8 mm max height

2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



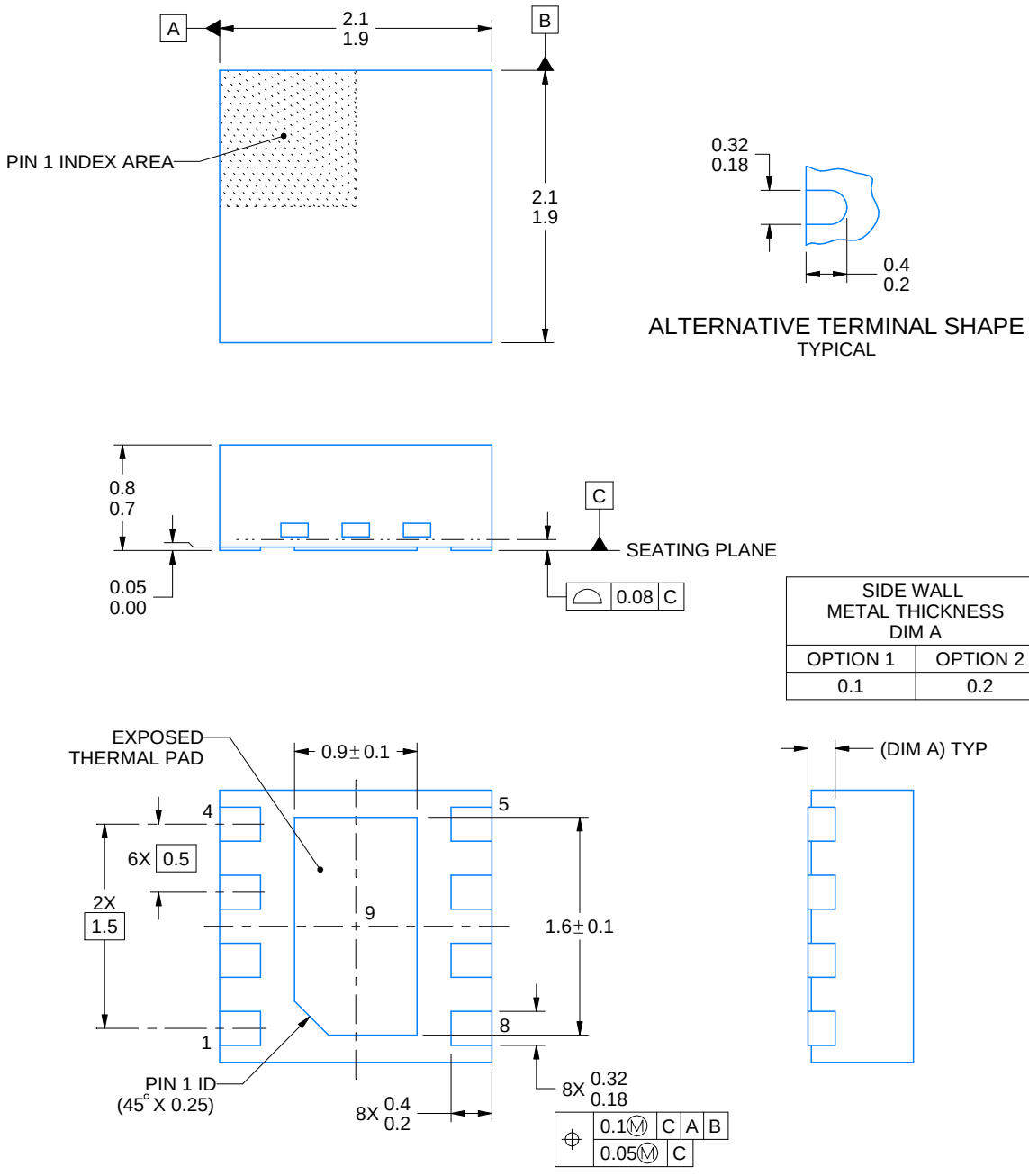
4224783/A

PACKAGE OUTLINE

DSG0008A

WSON - 0.8 mm max height

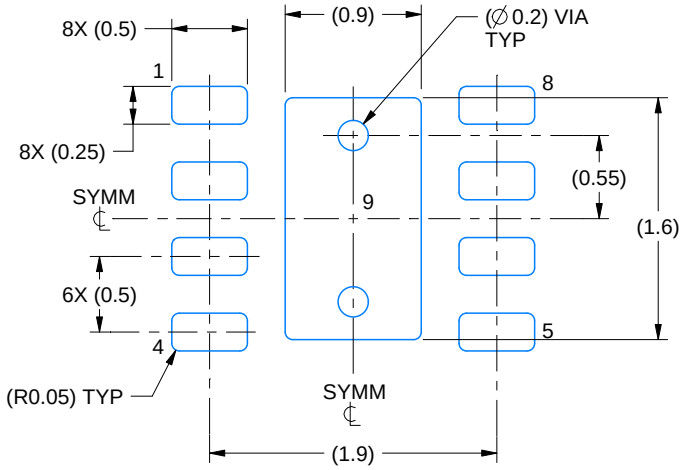
PLASTIC SMALL OUTLINE - NO LEAD



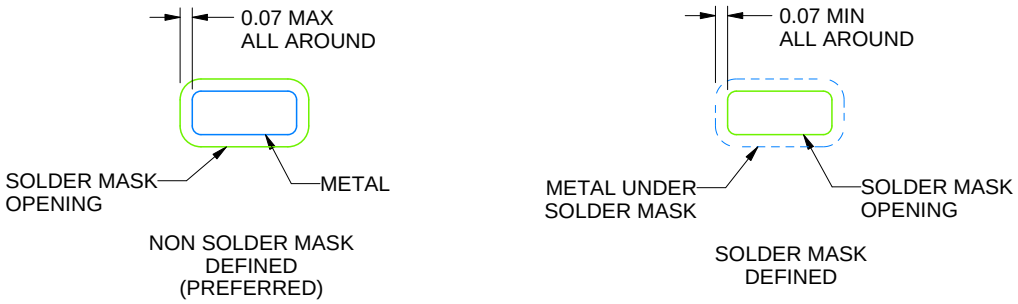
4218900/E 08/2022

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
SCALE:20X

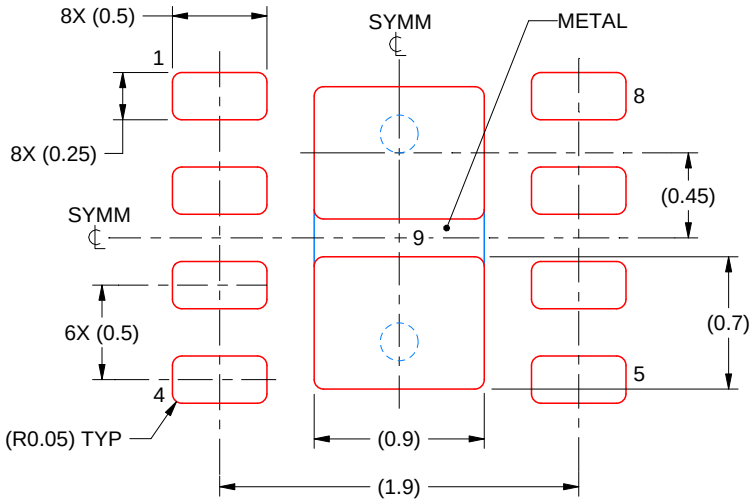


SOLDER MASK DETAILS

4218900/E 08/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 9:
87% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4218900/E 08/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月