

TMUXS130xA 5V、双方向 16:1、1 チャンネルおよび 8:1、2 チャンネル電流注入制御マルチプレクサ、ハイ インピーダンス負荷向けに最適化

1 特長

- インジェクション電流制御
- 逆電力供給保護
 - V_{DD} への ESD ダイオード パスがない
- 幅広い電源電圧範囲: 1.62V ~ 5.5V
- 小さいオン容量
- 双方向の信号パス
- レール ツー レール動作
- 1.8V ロジック互換
- フェイルセーフ ロジック
- ブレイク ビフォー メイクのスイッチング動作
- オン/オフ チャンネルに対するバッテリー短絡保護

2 アプリケーション

- データ センター向けスイッチ
- リモート無線ユニット (RRU)
- ラック サーバー
- 電気メータ
- 電化製品
- エアコン
- マルチファンクション プリンタ
- ストリング インバータ
- IP ネットワーク カメラ
- 貨幣計数機
- オフハイウェイ車両向け制御システム

3 説明

TMUXS1306A および TMUXS1307A は、汎用の CMOS (相補型金属酸化膜半導体) マルチプレクサ (MUX) です。TMUXS1306A は 16:1、1 チャンネル (シングルエンド) マルチプレクサ、TMUXS1307A は 8:1、2 チャンネル (差動) マルチプレクサです。このデバイスは、ソー

ス (Sx) およびドレイン (Dx) ピンで、GND から V_{DD} までの範囲の双方向アナログおよびデジタル信号をサポートします。

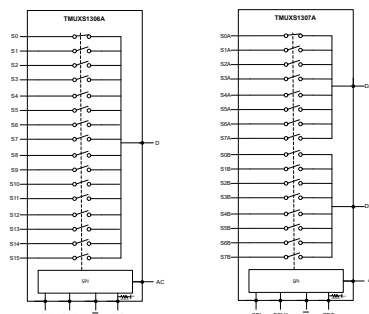
TMUXS130xA デバイスは、内部インジェクション電流制御機能を備えています。この機能のおかげで、スイッチを保護し入力信号を電源電圧内に維持するために通常使用される外付けのダイオードおよび抵抗ネットワークは不要です。内部インジェクション電流制御回路により、ディスエーブルまたはイネーブルの信号路で電源電圧を超える信号が許容されます。ディスエーブルのチャンネルの電圧が V_{DD} を上回っても、イネーブルの信号路の信号に影響を与えません。また、TMUXS130xA デバイスには電源ピンへの内部ダイオード パスがないため、電源ピンに接続された部品が損傷し、または電源レールに意図しない電力が供給される危険性はありません。

TMUXS130xA のスイッチは、シリアル ペリフェラル インターフェイス (SPI) で制御されます。SPI には、CRC、無効読み取り/書き込み、クロック カウント エラー検出など、多くのエラー検出機能があります。また、SPI は自動サイクル (AC) モード (単一 GPIO による制御マルチプレクサ)、デイズーチェーン モード、バースト モードもサポートしています。

製品情報

部品番号	構成 ⁽¹⁾	パッケージ ⁽²⁾	パッケージ サイズ ⁽³⁾
TMUXS1306A	チャンネル 16:1	PW (TSSOP, 24) ⁽⁴⁾	7.8mm × 6.4mm
		DGS (VSSOP, 24) ⁽⁴⁾	6.1mm × 4.9mm
		RGE (VQFN, 24)	4mm × 4mm
TMUXS1307A	2 チャンネル 8:1	RGE (VQFN, 24)	4mm × 4mm

- 「デバイス比較表」を参照してください。セクション 4
- 詳細については、セクション 14 を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- プレビュー情報 (事前情報ではありません)。



TMUXS1306A と TMUXS1307A のブロック図



目次

1 特長.....	1	7.8 オフ アイソレーション.....	18
2 アプリケーション.....	1	7.9 クロストーク.....	19
3 説明.....	1	7.10 帯域幅.....	19
4 デバイス比較表.....	3	7.11 インジェクション電流制御.....	20
5 ピン構成および機能.....	4	8 詳細説明.....	21
6 仕様.....	6	8.1 概要.....	21
6.1 絶対最大定格.....	6	8.2 機能ブロック図.....	21
6.2 ESD 定格.....	6	8.3 機能説明.....	21
6.3 推奨動作条件.....	6	8.4 デバイスの機能モード.....	25
6.4 熱に関する情報: TMUXS1306A.....	8	9 TMUXS1306A レジスタ マップ.....	30
6.5 熱に関する情報: TMUXS1307A.....	8	10 TMUXS1307A レジスタ マップ.....	31
6.6 電気的特性.....	9	11 アプリケーションと実装.....	32
6.7 ロジックおよびダイナミック特性.....	10	11.1 使用上の注意.....	32
6.8 タイミング特性.....	11	11.2 代表的なアプリケーション.....	32
6.9 インジェクション電流結合.....	12	11.3 電源に関する推奨事項.....	33
6.10 SPI のタイミング特性 (5.5V).....	12	11.4 レイアウト.....	33
6.11 SPI のタイミング特性 (3.3V).....	13	12 デバイスおよびドキュメントのサポート.....	36
6.12 SPI のタイミング特性 (2.7V).....	13	12.1 ドキュメントのサポート.....	36
6.13 SPI のタイミング特性 (1.8V).....	14	12.2 ドキュメントの更新通知を受け取る方法.....	36
7 パラメータ測定情報.....	15	12.3 サポート・リソース.....	36
7.1 オン抵抗.....	15	12.4 商標.....	36
7.2 オフ リーク電流.....	15	12.5 静電気放電に関する注意事項.....	36
7.3 オン リーク電流.....	16	12.6 用語集.....	36
7.4 遷移時間.....	16	13 改訂履歴.....	36
7.5 ブレイク ビフォー メイク.....	17	14 メカニカル、パッケージ、および注文情報.....	36
7.6 $t_{ON(EN)}$ および $t_{OFF(EN)}$	17	14.1 テープおよびリール情報.....	37
7.7 電荷注入.....	18	14.2 メカニカル データ.....	39

4 デバイス比較表

製品名	説明
TMUXS1306A	16:1、1 チャンネル、シングルエンド マルチプレクサ
TMUXS1307A	8:1、2 チャンネル、差動マルチプレクサ

5 ピン構成および機能

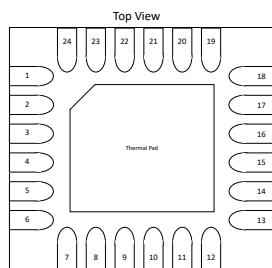


図 5-1. TMUXS1306A : RGE パッケージ、24 ピン VQFN (上面図)

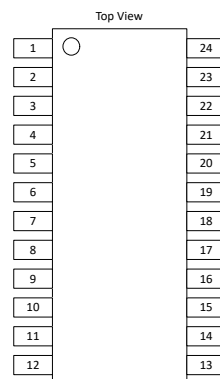


図 5-2. TMUXS1306A : PW および DGS 24 ピン TSSOP および VSSOP(上面図)

表 5-1. ピンの機能 : TMUXS1306A

ピン			タイプ ⁽¹⁾	説明
名称	RGE 番号	PW, DGS 番号		
S10	1	21	I/O	ソース ピン 10 入力または出力として使用が可能。
S9	2	22	I/O	ソース ピン 9 入力または出力として使用が可能。
S8	3	23	I/O	ソース ピン 8 入力または出力として使用が可能。
S7	4	2	I/O	ソース ピン 7 入力または出力として使用が可能。
S6	5	3	I/O	ソース ピン 6 入力または出力として使用が可能。
S5	6	4	I/O	ソース ピン 5 入力または出力として使用が可能。
S4	7	5	I/O	ソース ピン 4 入力または出力として使用が可能。
S3	8	6	I/O	ソース ピン 3 入力または出力として使用が可能。
S2	9	7	I/O	ソース ピン 2 入力または出力として使用が可能。
S1	10	8	I/O	ソース ピン 1 入力または出力として使用が可能。
S0	11	9	I/O	ソース ピン 0 入力または出力として使用が可能。
GND	12	12	P	グラウンド (0V) リファレンス。
D	13	1	I/O	マルチプレクサ A のドレイン ピン (共通)。入力または出力として使用が可能です。
CS	14	10	I	SPI チップ セレクト ピン (アクティブ Low)
SCLK	15	11	I	SPI クロック入力。
SDI	16	13	I	SPI シリアル データ入力。データは、SCLK の立ち上がりエッジでキャプチャされます
SDO	17	14	O	SPI シリアル データ出力
AC	18	15	I	トグル チャネル ピン。アクティブ エッジのデフォルトトグル。
VDD	19	24	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V _{DD} と GND の間に 0.1μF～10μF のデカップリング コンデンサを接続。
S15	20	16	I/O	ソース ピン 15 入力または出力として使用が可能。
S14	21	17	I/O	ソース ピン 14 入力または出力として使用が可能。
S13	22	18	I/O	ソース ピン 13 入力または出力として使用が可能。
S12	23	19	I/O	ソース ピン 12 入力または出力として使用が可能。
S11	24	20	I/O	ソース ピン 11 入力または出力として使用が可能。
サーマル パッド		PW/DGS は該当なし	P	導電性ダイを接合した露出型サーマル パッド GND に接続する必要があります。グラウンド (0V) リファレンス。

(1) I: 入力、O: 出力、I/O: 入力または出力、P: 電源。

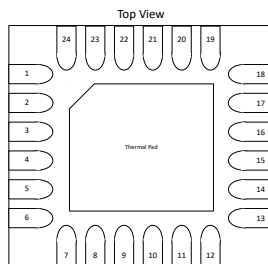


図 5-3. TMUXS1307A : RGE パッケージ、24 ピン VQFN (上面図)

表 5-2. ピンの機能 : TMUXS1307A

ピン		タイプ ⁽¹⁾	説明
名称	番号		
S2B	1	I/O	マルチプレクサ B のソースピン 2。入力または出力として使用が可能。
S1B	2	I/O	マルチプレクサ B のソースピン 1。入力または出力として使用が可能。
S0B	3	I/O	マルチプレクサ B のソースピン 0。入力または出力として使用が可能。
S7A	4	I/O	マルチプレクサ A のソースピン 7。入力または出力として使用が可能。
S6A	5	I/O	マルチプレクサ A のソースピン 6。入力または出力として使用が可能。
S5A	6	I	マルチプレクサ A のソースピン 5。入力または出力として使用が可能。
S4A	7	I/O	マルチプレクサ A のソースピン 4。入力または出力として使用が可能。
S3A	8	I/O	マルチプレクサ A のソースピン 3。入力または出力として使用が可能。
S2A	9	I/O	マルチプレクサ A のソースピン 2。入力または出力として使用が可能。
S1A	10	I/O	マルチプレクサ A のソースピン 1。入力または出力として使用が可能。
S0A	11	I/O	マルチプレクサ A のソースピン 0。入力または出力として使用が可能。
DA	12	I/O	マルチプレクサ A のドレインピン (共通)。入力または出力として使用が可能です。
AC	13	I	トグル チャネル ピン。アクティブ エッジのデフォルトトグル
CS	14	I	SPI チップ セレクト ピン (アクティブ Low)
SCLK	15	I	SPI クロック入力。
SDI	16	I	SPI シリアル データ入力。データは、SCLK の立ち上がりエッジでキャプチャされます。
SDO	17	O	SPI シリアル データ出力
DB	18	I/O	マルチプレクサ B のドレインピン (共通)。入力または出力として使用が可能です。
VDD	19	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V _{DD} と GND の間に 0.1μF～10μF のデカップリング コンデンサを接続。
S7B	20	I/O	マルチプレクサ B のソースピン 7。入力または出力として使用が可能。
S6B	21	I/O	マルチプレクサ B のソースピン 6。入力または出力として使用が可能。
S5B	22	I/O	マルチプレクサ B のソースピン 5。入力または出力として使用が可能。
S4B	23	I/O	マルチプレクサ B のソースピン 4。入力または出力として使用が可能。
S3B	24	I/O	マルチプレクサ B のソースピン 3。入力または出力として使用が可能。
サーマル パッド		P	導電性ダイを接合した露出型サーマル パッド GND に接続する必要があります。グラウンド (0V) リファレンス。

(1) I: 入力、O: 出力、I/O: 入力または出力、P: 電源。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾⁽²⁾⁽³⁾

		最小値	最大値	単位
V_{DD}	電源電圧	-0.5	6	V
V_{LOGIC}	ロジック制御入力ピン電圧 (SPI ピン)	-0.5	6	
V_S または V_D	ソースまたはドレイン電圧 (Sx , D)	-0.5	$V_{DD}+1.0$	
I_{LOGIC}	ロジック制御入力ピン電流 (SPI ピン)	-30	30	mA
I_S または I_D (CONT)	スイッチ (Sx , D ピン) を流れる連続電流: $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	-50	50	
I_S または I_D (CONT)	スイッチ (Sx , D ピン) を流れる連続電流: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$	-25	25	
I_{GND}	GND を流れる連続電流	-100	100	
P_{tot}	全消費電力 ⁽⁴⁾		未定	mW
T_J	接合部温度		150	$^{\circ}\text{C}$
T_{stg}	保存温度	-65	150	

- (1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本デバイスが正しく動作することを意味するものではありません。「絶対最大定格」の範囲内で、一時的に「推奨動作条件」の範囲を超えた動作をさせる場合、必ずしもデバイスが損傷を受けるものではありませんが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。
- (2) 代数規約。これにより、最も大きな負の値は最小値になり、最も大きな正の値は最大値になります。
- (3) 特に指定のない限り、すべての電圧値はグラウンドを基準にしています。
- (4) TSSOP パッケージの場合: $T_A = 80^{\circ}\text{C}$ を超える範囲では $7.2\text{mW}/^{\circ}\text{C}$ ごとに、 P_{tot} が線形的に低下します。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 または ANSI/ESDA/JEDEC JS-002 準拠、全ピン ⁽²⁾	±750	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{DD}	電源電圧	1.62		5.5	V
V_S または V_D	信号パスにおける入出力電圧 (ソースまたはドレイン ピン) (Sx , D)	0		V_{DD}	V
V_{LOGIC}	ロジック制御入力ピン電圧 (SPI ピン)	0		5.5	V
I_S または I_D (CONT)	スイッチ (Sx , D ピン) を流れる連続電流: $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	-50		50	mA
I_S または I_D (CONT)	スイッチ (Sx , D ピン) を流れる連続電流: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$	-25		25	mA
I_{OK}	信号電圧が推奨動作電圧を超えた場合のソースまたはドレイン ピンごとの入力電流 ⁽¹⁾	-50		50	mA
I_{INJ}	無効状態のスイッチ入力ピンに注入される電流	-50		50	mA
I_{INJ_ALL}	すべての無効状態のスイッチ入力ピンに注入される電流の合計	-100		100	mA

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称 値	最大値	単位
T _A	周辺温度	-40		125	°C

- (1) ソースまたはドレインの電圧が VDD を超えるか、GND を下回ると、そのピンは内部 FET を通じて GND にシャントされますが、その際の電流は規定された値以内に制限する必要があります。V_{signal} > V_{DD} の場合、または V_{signal} < GND の場合。

6.4 熱に関する情報 : TMUXS1306A

熱評価基準 ⁽¹⁾		TMUXS1306			単位
		PW (24-TSSOP)	DGS (24-VSSOP)	RGE (24-VQFN)	
$R_{\theta JA}$	接合部から周囲への熱抵抗	未定	未定	56.1	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	未定	未定	49.5	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	未定	未定	33.4	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	未定	未定	5.6	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	未定	未定	33.4	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	18.3	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。
[SPRA953](#)

6.5 熱に関する情報 : TMUXS1307A

熱評価基準 ⁽¹⁾		TMUXS1307	単位
		RGE (24-VQFN)	
R _{θJA}	接合部から周囲への熱抵抗	56.1	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	49.5	°C/W
R _{θJB}	接合部から基板への熱抵抗	33.4	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	5.6	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	33.4	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	18.3	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。
[SPRA953](#)

6.6 電気的特性

指定された $V_{DD} \pm 10\%$

代表値は公称 V_{DD} で測定

パラメータ		テスト条件	V _{DD}	動作時周囲温度 (T _A)						単位	
				25℃			-40℃ ～ 85℃		-40℃ ～ 125℃		
				最小値	標準値	最大値	最小値	標準値	最大値		最小値
アナログ スイッチ											
R _{ON}	オン状態スイッチ抵抗	V _S = 0V～V _{DD} I _{SD} = 0.5mA	1.8V	650	1500	1700		1700		Ω	
			2.5V	230	600	670		670			
			3.3V	120	330	350		370			
			5V	75	195	220		270			
Δ _{RON}	オン状態の入力間スイッチ抵抗のマッチング	V _S = V _{DD} /2 I _{SD} = 0.5mA	1.8V	10	38	45		45		Ω	
			2.5V	3	20	22		22			
			3.3V	2	8	11		15			
			5V	1	7	10		14			
I _{S(OFF)}	ソース オフ状態のリーク電流	スイッチ オフ V _D = 0.8 × V _{DD} /0.2 × V _{DD} V _S = 0.2 × V _{DD} /0.8 × V _{DD}	1.8V	±1		-25	25	-800	800	nA	
			2.5V	±1		-25	25	-800	800		
			3.3V	±1		-25	25	-800	800		
			5V	±1		-25	25	-800	800		
I _{D(OFF)}	ドレイン オフ状態リーク電流 (共通ドレインピン)	スイッチ オフ V _D = 0.8 × V _{DD} /0.2 × V _{DD} V _S = 0.2 × V _{DD} /0.8 × V _{DD}	1.8V	±1		-45	45	-800	800	nA	
			2.5V	±1		-45	45	-800	800		
			3.3V	±1		-45	45	-800	800		
			5V	±1		-45	45	-800	800		
I _{D(ON)} I _{S(ON)}	チャネル オン状態リーク電流	スイッチ オン V _D = V _S = 0.8 × V _{DD} または V _D = V _S = 0.2 × V _{DD}	1.8V	±1		-45	45	-800	800	nA	
			2.5V	±1		-45	45	-800	800		
			3.3V	±1		-45	45	-800	800		
			5V	±1		-45	45	-800	800		
C _{SOFF}	ソース オフ容量	V _S = V _{DD} / 2 f = 1MHz	1.8V	2.2	4	4		4		pF	
			2.5V	2.2	4	4		4			
			3.3V	2.2	4	4		4			
			5V	2.2	4	4		4			
C _{DOFF}	ドレイン オフ容量	V _S = V _{DD} / 2 f = 1MHz	1.8V	12.5	15	15		15		pF	
			2.5V	12.5	15	15		15			
			3.3V	12.5	15	15		15			
			5V	12	15	15		15			
C _{SON} C _{DON}	オン容量	V _S = V _{DD} / 2 f = 1MHz	1.8V	15	18	18		18		pF	
			2.5V	15	18	18		18			
			3.3V	15	18	18		18			
			5V	14	18	18		18			
電源											
I _{DD}	V _{DD} の電源電流	ロジック入力 = 0V または V _{DD}	1.8V	5		6		8		μA	
			2.5V	5		6		8			
			3.3V	5		6		8			
			5V	7.5		8		11			

6.7 ロジックおよびダイナミック特性

指定された $V_{DD} \pm 10\%$

の条件、代表値は公称 V_{DD} および $T_A = 25^\circ\text{C}$ で測定。

パラメータ		テスト条件	V _{DD}	動作時周囲温度 (T _A)			単位
				-40℃ ～ 125℃			
				最小値	標準値	最大値	
ロジック入力 (CS、SCLK、SDI、AC) および出力 (SDO)							
V _{IH}	入力ロジック High		1.8V	1.12	5.5	V	
			2.5V	1.13	5.5		
			3.3V	1.14	5.5		
			5V	1.25	5.5		
V _{IL}	入力ロジック Low		1.8V	0	0.6	V	
			2.5V	0	0.75		
			3.3V	0	0.75		
			5V	0	0.75		
V _{OH}	出力ロジック高電圧ドロップ	SDO ピン電流 = -1mA	すべて		0.6	V	
V _{OH}	出力ロジック高電圧ドロップ	SDO ピン電流 = -3mA	すべて		0.6	V	
V _{OL}	出力ロジック Low 電圧	SDO ピン電流 = 1mA	すべて		0.5	V	
V _{OL}	出力ロジック Low 電圧	SDO ピン電流 = 3mA	すべて		0.5	V	
C _{IN}	ロジック入力容量	V _{LOGIC} = 0V、1.8V、V _{DD} f = 1MHz	すべて		1 2	pF	
ダイナミック特性							
Q _{INJ}	電荷注入	V _S = V _{DD} / 2 R _S = 0Ω、C _L = 100pF	1.8V	-0.5		pC	
			2.5V	-0.5			
			3.3V	-0.8			
			5V	-1.5			
O _{ISO}	オフ アイソレーション	V _{BIAS} = V _{DD} / 2 V _S = 200mVpp R _L = 50Ω、C _L = 5pF f = 100kHz	1.8V	-110		dB	
			2.5V	-110			
			3.3V	-110			
			5V	-110			
O _{ISO}	オフ アイソレーション	V _{BIAS} = V _{DD} / 2 V _S = 200mVpp R _L = 50Ω、C _L = 5pF f = 1MHz	1.8V	-90		dB	
			2.5V	-90			
			3.3V	-90			
			5V	-90			
X _{TALK}	クロストーク	V _{BIAS} = V _{DD} / 2 V _S = 200mVpp R _L = 50Ω、C _L = 5pF f = 100kHz	1.8V	-110		dB	
			2.5V	-110			
			3.3V	-110			
			5V	-110			
X _{TALK}	クロストーク	V _{BIAS} = V _{DD} / 2 V _S = 200mVpp R _L = 50Ω、C _L = 5pF f = 1MHz	1.8V	-90		dB	
			2.5V	-90			
			3.3V	-90			
			5V	-90			

指定された $V_{DD} \pm 10\%$
の条件、代表値は公称 V_{DD} および $T_A = 25^\circ\text{C}$ で測定。

パラメータ		テスト条件	V _{DD}	動作時周囲温度 (T _A)			単位
				-40°C ~ 125°C			
				最小値	標準値	最大値	
BW	帯域幅	V _{BIAS} = V _{DD} / 2 V _S = 200mVpp RL = 50Ω、CL = 5pF	1.8V	350			MHz
			2.5V	450			
			3.3V	500			
			5V	500			

6.8 タイミング特性

指定された $V_{DD} \pm 10\%$
代表値は公称 V_{DD} で測定。

パラメータ		テスト条件	V _{DD}	動作時周囲温度 (T _A)									単位	
				25℃			−40℃ ～ 85℃			−40℃ ～ 125℃				
				最小 値	標準 値	最大 値	最小 値	標準 値	最大 値	最小 値	標準 値	最大 値		
スイッチング特性														
t _{PD}	伝搬遅延	C _L = 50pF Sx～D、D～Sx	1.8V	15	30	30			30			ns		
			2.5V	8	15	20			20					
			3.3V	5	11	15			15					
			5V	4	9	10			10					
		CL = 15pF	5V	1.5	4	5			5					
t _{BBM}	ブレイク ビフォー メイク 時間	R _L = 2kΩ、C _L = 10pF Sx～D、D～Sx	1.8V	1	16	1			1			ns		
			2.5V	1	22	1			1					
			3.3V	1	24	1			1					
			5V	1	33	1			1					
t _{BBM}	ブレイク ビフォー メイク 時間	R _L = 10kΩ、C _L = 15pF Sx～D、D～Sx	1.8V	1	16	1			1			ns		
			2.5V	1	22	1			1					
			3.3V	1	24	1			1					
			5V	1	33	1			1					

6.9 インジェクション電流結合

指定された $V_{DD} \pm 10\%$

の条件、代表値は公称 V_{DD} および $T_A = 25^\circ\text{C}$ で測定。

パラメータ		V _{DD}	テスト条件		-40°C ~ 125°C			単位
					最小値	標準値	最大値	
インジェクション電流結合								
ΔV _{OUT}	有効化されたアナログ入力における出力電圧の最大シフト量	1.8V	R _S ≤ 3.9kΩ	I _{INJ} ≤ 1mA		0.01	1	mV
		3.3V				0.05	1	
		5V				0.1	1	
		1.8V	R _S ≤ 3.9kΩ	I _{INJ} ≤ 10mA		0.01	2	
		3.3V				0.3	3	
		5V				0.06	4	
		1.8V	R _S ≤ 20kΩ	I _{INJ} ≤ 1mA		0.05	2	
		3.3V				0.05	2	
		5V				0.1	2	
		1.8V	R _S ≤ 20kΩ	I _{INJ} ≤ 10mA		0.05	15	
		3.3V				0.05	15	
		5V				0.02	15	

6.10 SPI のタイミング特性 (5.5V)

$V_L = 5\text{V} - 5.5\text{V}$, $GND = 0\text{V}$ (特に記述のない限り)

$T_A = 25^\circ\text{C}$ (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
AC_to_Dx	AC アクティブ エッジから Dx	$V_{DD} = 5.5\text{V}$	-40°C ~ +125°C		20		ns
f _{CLK_SPI}	SCLK 周波数		-40°C ~ +125°C			50	MHz
t _R , t _{F_SPI}	SPI クロックの 立ち上がり / 立ち下がり時間		-40°C ~ +125°C			50	ns
t _{CLK_SPI}	SCLK 周期		-40°C ~ +125°C	20			ns
t _{CLK_H_SPI}	SCLK High 時間		-40°C ~ +125°C	8			ns
t _{CLK_L_SPI}	SCLK Low 時間		-40°C ~ +125°C	8			ns
t _{CSS}	セットアップ時間、 $\overline{CS}$ から SCLK まで		-40°C ~ +125°C	10			ns
t _{SU_SPI}	セットアップ時間、SDI から SCLK まで		-40°C ~ +125°C	6			ns
t _{H_SPI}	ホールド時間、SDI から SCLK まで		-40°C ~ +125°C	8			ns
t _{CSH}	ホールド時間、SCLK から $\overline{CS}$ まで		-40°C ~ +125°C	10			ns
t _{CSLSDO}	$\overline{CS}$ 立ち下がりエッジから SDO まで	20pF	-40°C ~ +125°C			25	ns
t _{SDO}	SCLK 立ち下がりエッジから SDO まで	20pF	-40°C ~ +125°C			25	ns
t _{CSHSDO}	$\overline{CS}$ 立ち上がりエッジから SDO が High に戻るまで	20pF	-40°C ~ +125°C			25	ns
t _{CSD}	SPI コマンド間の $\overline{CS}$ High 時間		-40°C ~ +125°C	20			ns
t _{CSLSCLK}	$\overline{CS}$ の立ち下がりエッジから SCLK が安定するまで		-40°C ~ +125°C	8			ns
t _{CSHSCLK}	$\overline{CS}$ の立ち上がりエッジから SCLK が安定するまで		-40°C ~ +125°C	8			ns

6.11 SPI のタイミング特性 (3.3V)

$V_L = 3.3V$, $GND = 0V$ (特に記述のない限り)

$T_A = 25^\circ C$ (特に記述のない限り)

パラメータ	テスト条件	T_A	最小値	標準値	最大値	単位
AC _{to_Dx}	AC アクティブ エッジから Dx	$V_{DD} = 3.3V$		27		ns
f _{CLK_SPI}	SCLK 周波数				50	MHz
t _R , t _{F_SPI}	SPI クロックの 立ち上がり / 立ち下がり時間				50	ns
t _{CLK_SPI}	SCLK 周期		20			ns
t _{CLK_H_SPI}	SCLK High 時間		8			ns
t _{CLK_L_SPI}	SCLK Low 時間		8			ns
t _{CSS}	セットアップ時間、 $\overline{CS}$ から SCLK まで		10			ns
t _{SU_SPI}	セットアップ時間、SDI から SCLK まで		6			ns
t _{H_SPI}	ホールド時間、SDI から SCLK まで		8			ns
t _{CSH}	ホールド時間、SCLK から $\overline{CS}$ まで		10			ns
t _{CSLSDO}	$\overline{CS}$ 立ち下がりエッジから SDO まで	20pF			25	ns
t _{SDO}	SCLK 立ち下がりエッジから SDO まで	20pF			25	ns
t _{CSHSDO}	$\overline{CS}$ 立ち上がりエッジから SDO が High に戻るまで	20pF			25	ns
t _{CSD}	SPI コマンド間の $\overline{CS}$ High 時間		20			ns
t _{CSLSCLK}	CS の立ち下がりエッジから SCLK が安定するまで		8			ns
t _{CSHSCLK}	CS の立ち上がりエッジから SCLK が安定するまで		8			ns

6.12 SPI のタイミング特性 (2.7V)

$V_L = 2.7V$, $GND = 0V$ (特に記述のない限り)

$T_A = 25^\circ C$ (特に記述のない限り)

パラメータ	テスト条件	T_A	最小値	標準値	最大値	単位
AC _{to_Dx}	AC アクティブ エッジから Dx	$V_{DD} = 2.7V$		37		ns
f _{CLK_SPI}	SCLK 周波数				25	MHz
t _R , t _{F_SPI}	SPI クロックの 立ち上がり / 立ち下がり時間				25	ns
t _{CLK_SPI}	SCLK 周期		40			ns
t _{CLK_H_SPI}	SCLK High 時間		16			ns
t _{CLK_L_SPI}	SCLK Low 時間		16			ns
t _{CSS}	セットアップ時間、 $\overline{CS}$ から SCLK まで		20			ns
t _{SU_SPI}	セットアップ時間、SDI から SCLK まで		12			ns
t _{H_SPI}	ホールド時間、SDI から SCLK まで		18			ns
t _{CSH}	ホールド時間、SCLK から $\overline{CS}$ まで		20			ns
t _{CSLSDO}	$\overline{CS}$ 立ち下がりエッジから SDO まで	20pF			50	ns

TMUXS1306A, TMUXS1307A

JADS411 – SEPTEMBER 2026

 $V_L = 2.7V$, $GND = 0V$ (特に記述のない限り)

 $T_A = 25^\circ C$ (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{SDO}	SCLK 立ち下がりエッジから SDO まで	20pF	$-40^\circ C \sim +125^\circ C$			50	ns
t_{CSHSDO}	$\overline{CS}$ 立ち上がりエッジから SDO が High に戻るまで	20pF	$-40^\circ C \sim +125^\circ C$			50	ns
t_{CSD}	SPI コマンド間の $\overline{CS}$ High 時間		$-40^\circ C \sim +125^\circ C$	40			ns
$t_{CSLSCLK}$	CS の立ち下がりエッジから SCLK が安定するまで		$-40^\circ C \sim +125^\circ C$	16			ns
$t_{CSHSCLK}$	CS の立ち上がりエッジから SCLK が安定するまで		$-40^\circ C \sim +125^\circ C$	16			ns

6.13 SPI のタイミング特性 (1.8V)
 $V_L = 1.8V$, $GND = 0V$ (特に記述のない限り)

 $T_A = 25^\circ C$ (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
$AC_to_D_x$	AC アクティブ エッジから Dx	$V_{DD} = 1.8V$	$-40^\circ C \sim +125^\circ C$		61		ns
f_{CLK_SPI}	SCLK 周波数		$-40^\circ C \sim +125^\circ C$			25	MHz
t_R, t_F_SPI	SPI クロックの 立ち上がり / 立ち下がり時間		$-40^\circ C \sim +125^\circ C$			25	ns
t_{CLK_SPI}	SCLK 周期		$-40^\circ C \sim +125^\circ C$	40			ns
$t_{CLK_H_SPI}$	SCLK High 時間		$-40^\circ C \sim +125^\circ C$	16			ns
$t_{CLK_L_SPI}$	SCLK Low 時間		$-40^\circ C \sim +125^\circ C$	16			ns
t_{CSS}	セットアップ時間、 $\overline{CS}$ から SCLK まで		$-40^\circ C \sim +125^\circ C$	20			ns
t_{SU_SPI}	セットアップ時間、SDI から SCLK まで		$-40^\circ C \sim +125^\circ C$	12			ns
t_{H_SPI}	ホールド時間、SDI から SCLK まで		$-40^\circ C \sim +125^\circ C$	18			ns
t_{CSH}	ホールド時間、SCLK から $\overline{CS}$ まで		$-40^\circ C \sim +125^\circ C$	20			ns
t_{CSLSDO}	$\overline{CS}$ 立ち下がりエッジから SDO まで	20pF	$-40^\circ C \sim +125^\circ C$			50	ns
t_{SDO}	SCLK 立ち下がりエッジから SDO まで	20pF	$-40^\circ C \sim +125^\circ C$			50	ns
t_{CSHSDO}	$\overline{CS}$ 立ち上がりエッジから SDO が High に戻るまで	20pF	$-40^\circ C \sim +125^\circ C$			50	ns
t_{CSD}	SPI コマンド間の $\overline{CS}$ High 時間		$-40^\circ C \sim +125^\circ C$	40			ns
$t_{CSLSCLK}$	CS の立ち下がりエッジから SCLK が安定するまで		$-40^\circ C \sim +125^\circ C$	16			ns
$t_{CSHSCLK}$	CS の立ち上がりエッジから SCLK が安定するまで		$-40^\circ C \sim +125^\circ C$	16			ns

7 パラメータ測定情報

7.1 オン抵抗

デバイスのオン抵抗は、デバイスのソースピン (Sx) とドレインピン (D) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。 R_{ON} の測定時に使用する構成を次の図に示します。この設定を使用して電圧 (V) と電流 (I_{SD}) を測定し、 R_{ON} は、図 7-1 に示すとおり $R_{ON} = V / I_{SD}$ で計算します。

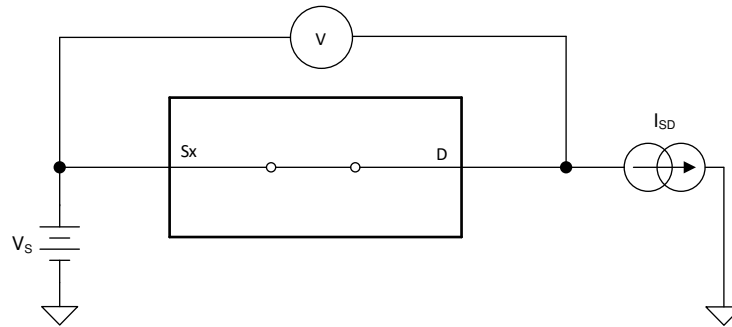


図 7-1. オン抵抗測定時の構成

7.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース側オフ リーク電流。
2. ドレイン側オフ リーク電流。

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソースピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレインピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 7-2 に、両方のオフ リーク電流の測定に使用する構成を示します。

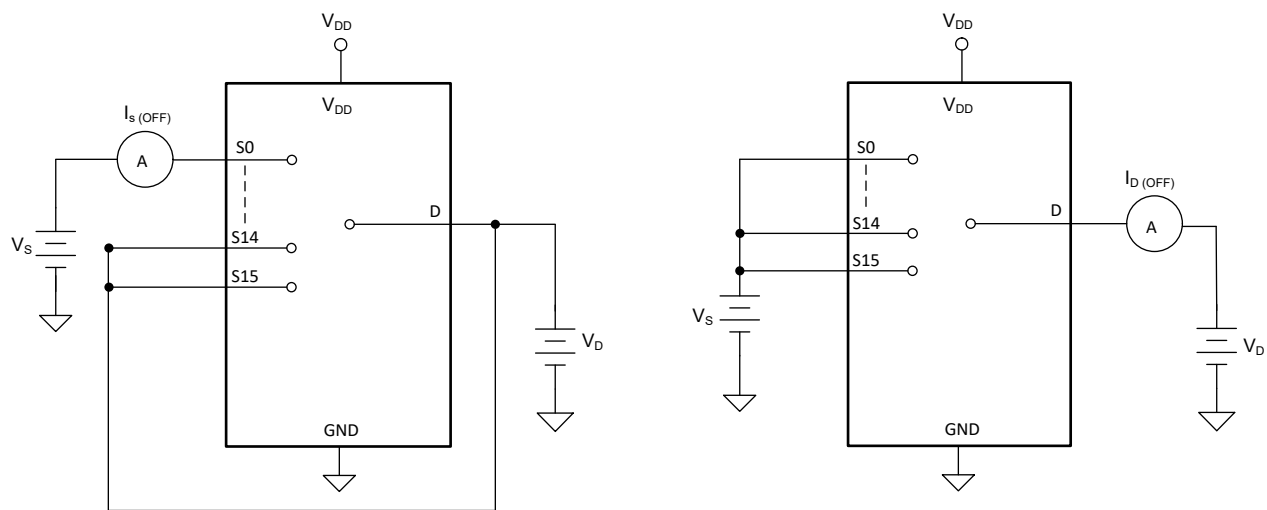


図 7-2. オフ リーク測定時の構成

7.3 オン リーク電流

ソース側オン リーク電流は、スイッチがオン状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(ON)}$ を使用して示されます。

ドレイン側オン リーク電流は、スイッチがオン状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(ON)}$ を使用して示されます。

測定中、ソース ピンまたはドレイン ピンはフローティング状態を維持します。図 7-3 に、オン リーク電流 ($I_{S(ON)}$) または $I_{D(ON)}$ の測定に使用される回路構成を示します。

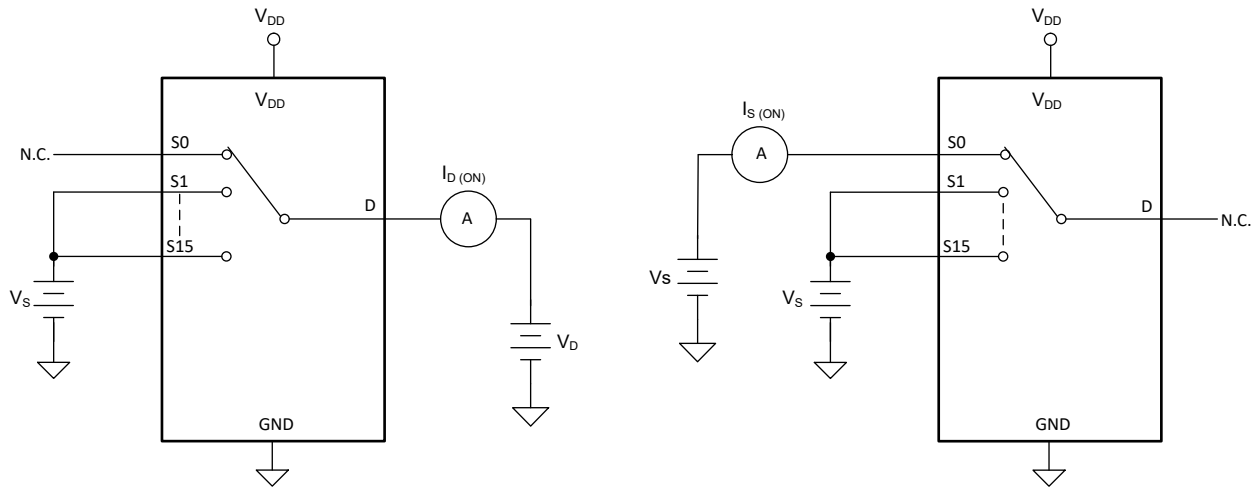


図 7-3. オン リーク測定時の構成

7.4 遷移時間

遷移時間は、アドレス信号が 50% のスレッショルドを上回った、または下回った後に、デバイスの出力が 50% に上昇または降下するまでに要する時間として定義されます。図 7-4 に、遷移時間 (記号 $t_{\text{TRANSITION}}$) の測定に使用する構成を示します。

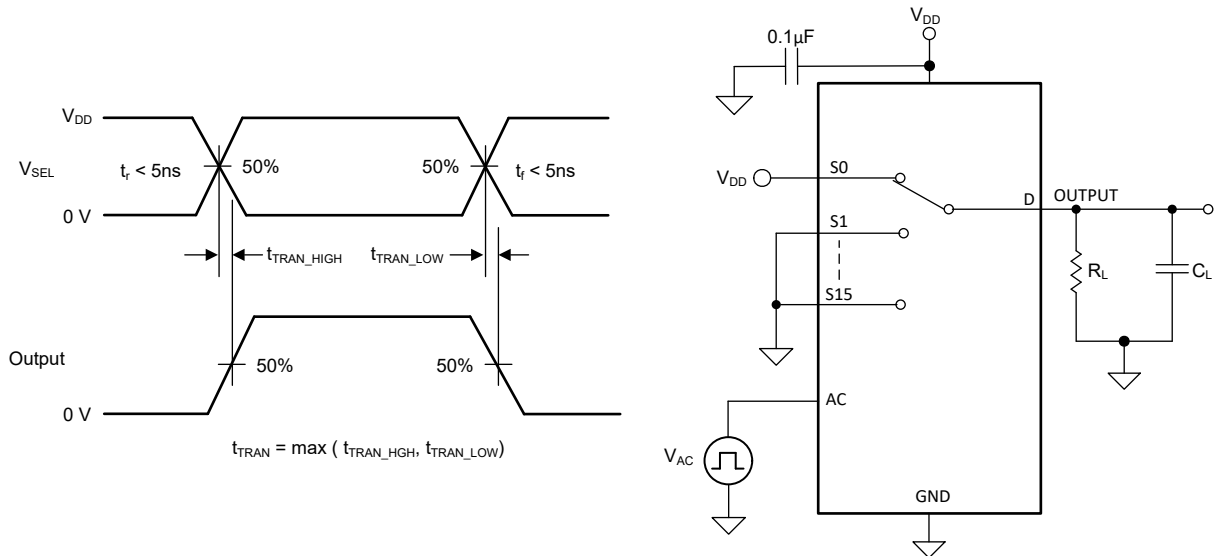


図 7-4. 遷移時間測定時の構成

7.5 ブレイク ビフォー メイク

ブレイク ビフォー メイク遅延は、デバイスのスイッチング時に 2 つの入力が接続されることを防止する安全機能です。出力は、次のオン状態スイッチと接続する前に、まずオン状態スイッチから切断されます。このブレイク (接続解除) とメイク (接続) の間の時間遅延を、ブレイク ビフォー メイク遅延と呼びます。図 7-5 に、ブレイク ビフォー メイク遅延 (記号 $t_{\text{OPEN(BBM)}}$) の測定に使用する構成を示します。

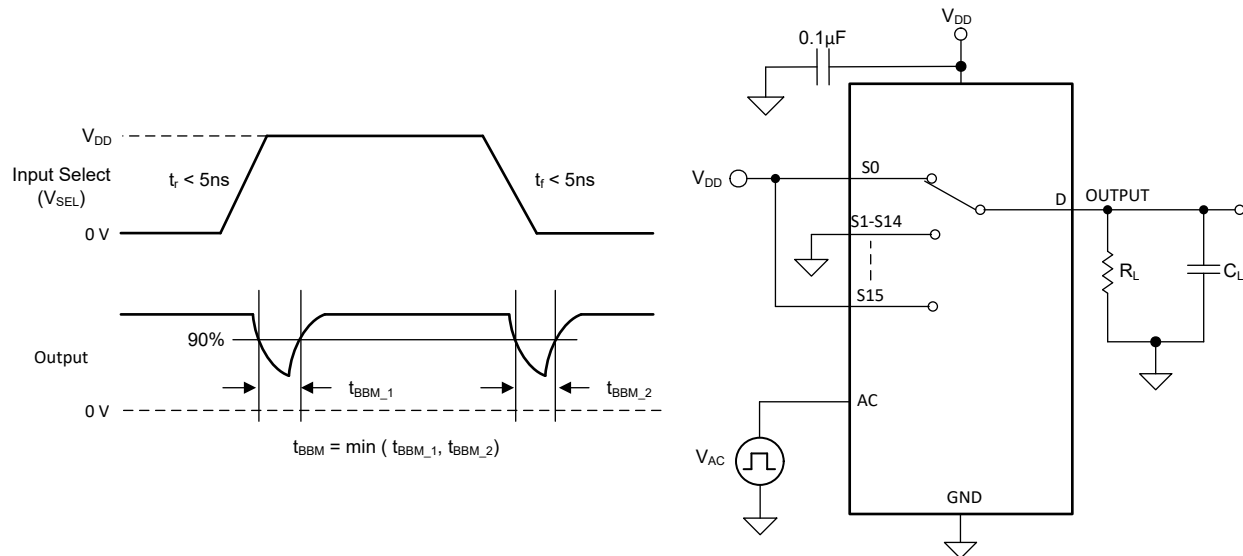


図 7-5. ブレイク ビフォー メイク遅延測定時の構成

7.6 $t_{\text{ON(EN)}}$ および $t_{\text{OFF(EN)}}$

ターンオン時間は、イネーブル信号が 50% のスレッショルドを超えた後、デバイスの出力信号が 10% まで上昇するまでに要する時間として定義されます。この 10% の測定値を使用してデバイスのタイミングを把握し、システム レベルでは、負荷抵抗と負荷容量により追加される時定数を含めながらタイミングを考察します。図 7-6 に、遷移時間 (記号 $t_{\text{ON(EN)}}$) の測定に使用する構成を示します。

ターンオフ時間は、イネーブル信号が 50% のスレッショルドを下回った後、デバイスの出力信号が 90% に低下するまでに要する時間として定義されます。この 90% の測定値を使用してデバイスのタイミングを把握し、システム レベルでは、負荷抵抗と負荷容量により追加される時定数を含めながらタイミングを考察します。図 7-6 に、遷移時間 (記号 $t_{\text{OFF(EN)}}$) の測定に使用する構成を示します。

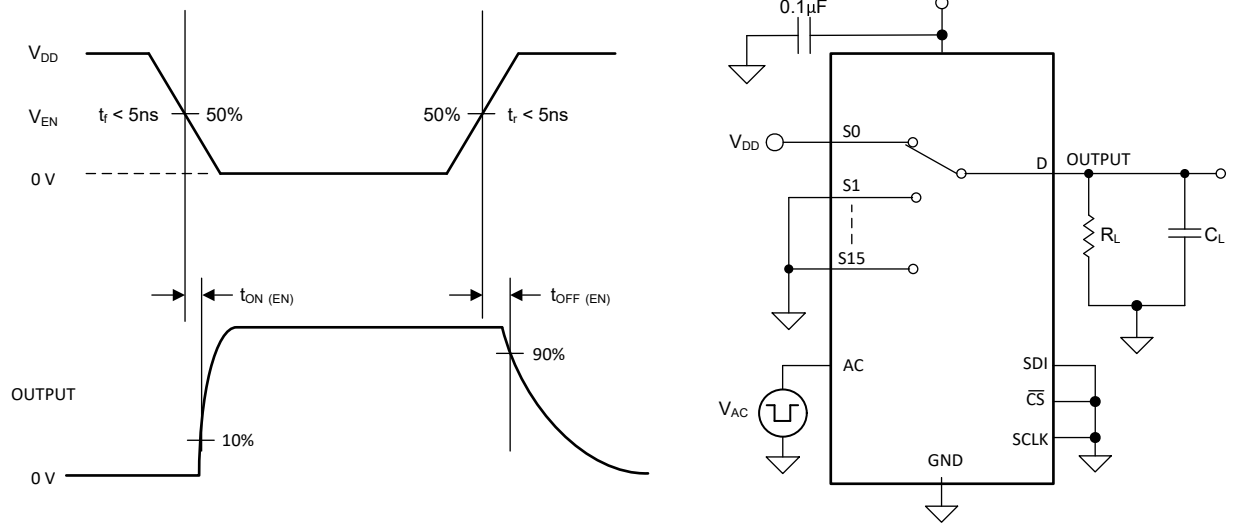


図 7-6. ターンオンおよびターンオフ時間の測定に使用する構成

7.7 電荷注入

TMUXS1306A デバイスと TMUXS1307A デバイスは、伝送ゲートトポロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量を電荷注入と呼び、 Q_C という記号で表します。図 7-7 に、ソース (S_x) からドレイン (D) に向けた電荷注入の測定に使用する構成を示します。

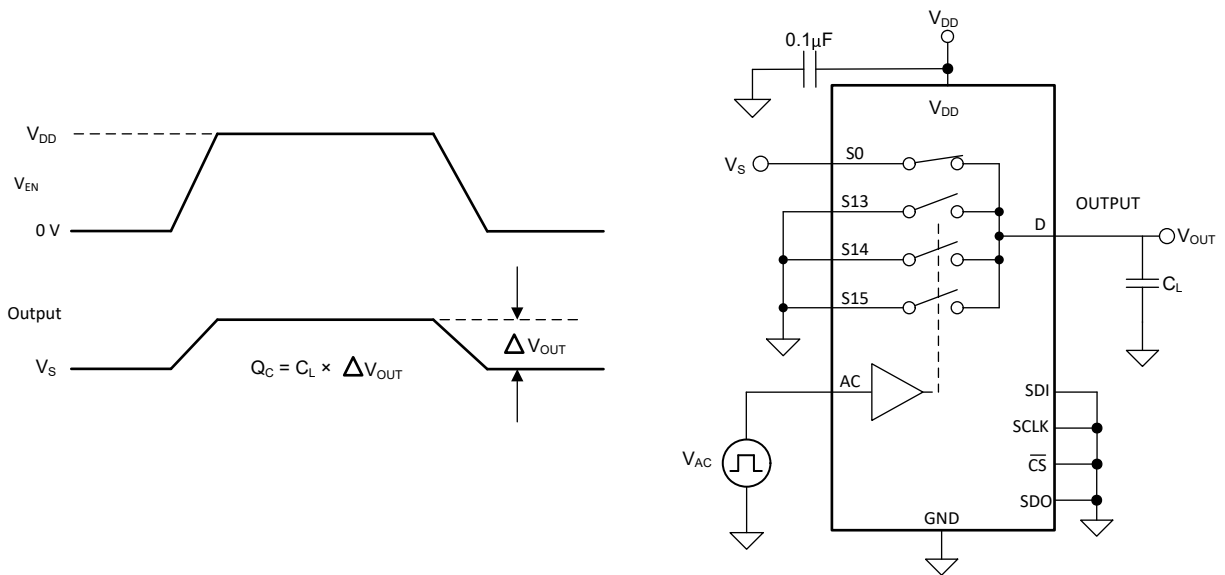


図 7-7. 電荷注入測定時の設定

7.8 オフ アイソレーション

オフ絶縁は、オフチャネルのソース ピン (S_x) に信号が印加された場合に、そのデバイスのドレイン ピン (D) に現れる信号の比率として定義されます。図 7-8 に、測定を行う際の設定と、絶縁を計算するための式を示します。

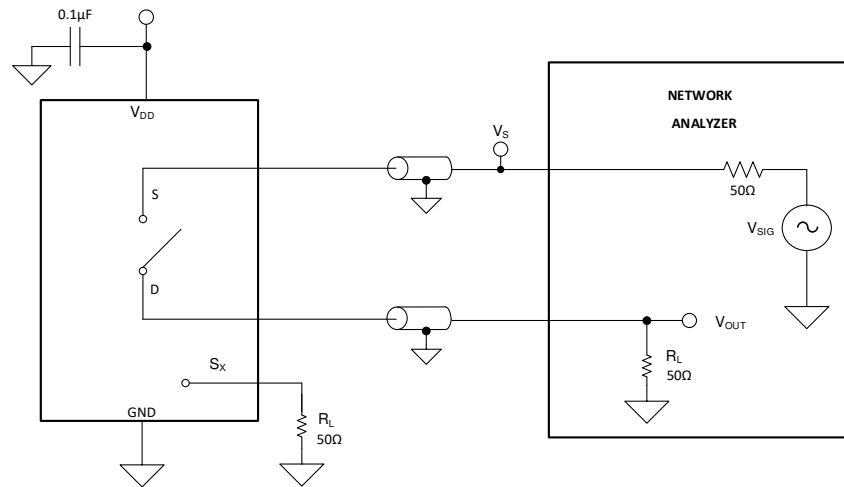


図 7-8. オフ絶縁測定時の設定

$$Off\ Isolation = 20 \times \log \left(\frac{V_{OUT}}{V_S} \right) \quad (1)$$

7.9 クロストーク

クロストークは、オンチャネルのソース ピン (Sx) に信号が印加された場合に、他のチャネルのドレイン ピン (D) に現れる信号の比率として定義されます。図 7-9 に、クロストークの測定を行う際の設定と、クロストークの計算に使用する式を示します。

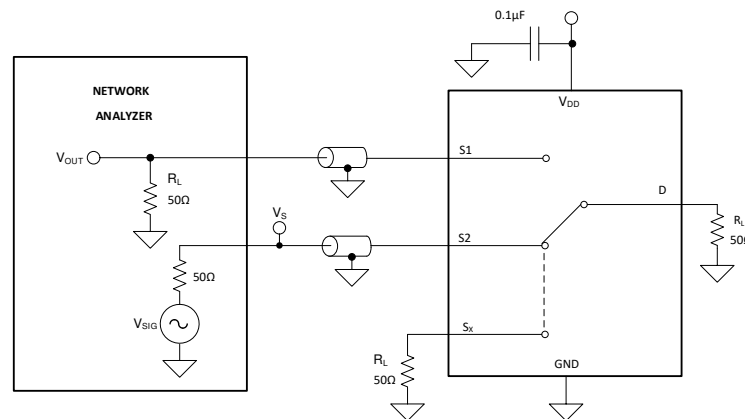


図 7-9. チャネル間クロストーク測定時の設定

$$Channel - to - Channel\ Crosstalk = 20 \times \log \left(\frac{V_{OUT}}{V_S} \right) \quad (2)$$

7.10 帯域幅

帯域幅は、入力をオンチャネルのソース ピン (Sx) に印加したときに、デバイスのドレイン ピン (D) で測定される出力の減衰量が、3dB 未満である周波数の範囲として定義されます。図 7-10 に、帯域幅を測定する際の設定を示します。

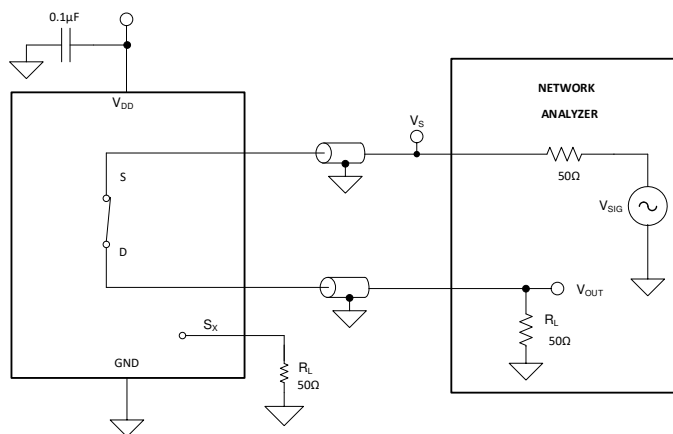


図 7-10. 帯域幅測定時の設定

$$\text{Attenuation} = 20 \times \log \left(\frac{V_2}{V_1} \right) \quad (3)$$

7.11 インジェクション電流制御

インジェクション電流は、無効化された信号パスに電流が注入された際に、有効化された信号パスの出力に変化が生じるかどうかで測定されます。図 7-11 はインジェクション電流制御を測定するために使用されたセットアップを示しています。

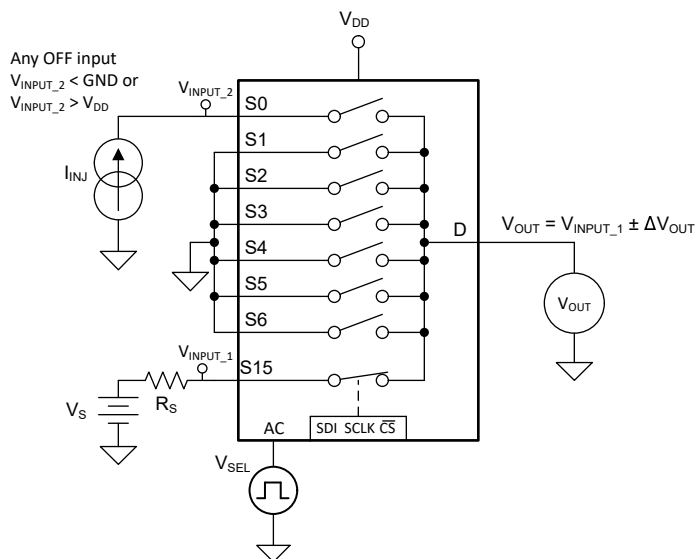


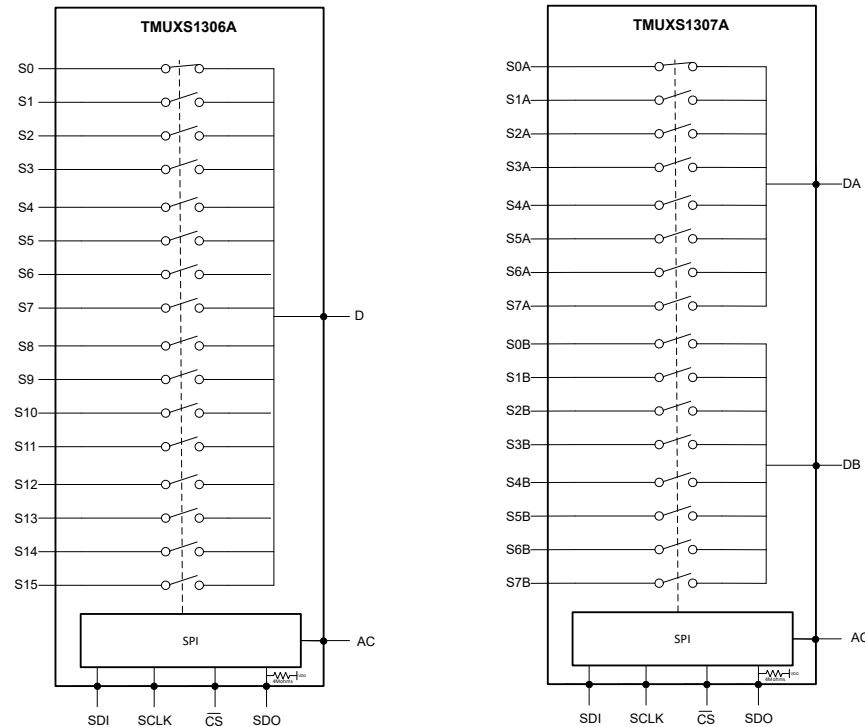
図 7-11. インジェクション電流測定の設定

8 詳細説明

8.1 概要

TMUXS1306A は、16:1 のシングルエンド (1 チャンネル) マルチプレクサです。TMUXS1307A は、8:1 の差動 (2 チャンネル) マルチプレクサです。アドレスラインとイネーブルピンの状態に基づいて、各チャンネルがオンまたはオフになります。

8.2 機能ブロック図



8.3 機能説明

8.3.1 双方向動作

TMUXS1306A デバイスおよび TMUXS1307A デバイスは、ソース (Sx) からドレイン (Dx)、またはドレイン (Dx) からソース (Sx) への双方向で、良好な動作を提供します。各信号経路は双方向において非常に類似した特性を有しているため、アナログ信号とデジタル信号の双方に対応するマルチプレクサおよびデマルチプレクサとして使用することが可能です。

8.3.2 レール ツー レール動作

TMUXS1306A および TMUXS1307A における有効な信号パスの入力および出力電圧範囲は、GND から V_{DD} までです。

8.3.3 1.8V ロジック互換入力

TMUXS1306A と TMUXS1307A はすべてのロジック制御入力において、1.8V ロジック互換の制御に対応しています。ロジック入力スレッショルドは電源電圧に応じて自動的にスケールされますが、5.5V の電源電圧で動作している場合でも 1.8V のロジック制御を提供します。1.8V のロジックレベル入力により、低いロジック I/O レールを持つがロジック出力の V_{DD} 電圧レベルに基づいているプロセッサと本マルチプレクサと接続できます。TMUXS1306A および TMUXS1307A デバイスでは、1.8V ロジックを使用しつつ、より高い電源電圧で動作させると、消費電流が増加します。1.8V ロジックの実装の詳細については、『マルチプレクサおよび信号スイッチの 1.8V ロジック』アプリケーション概要を参照してください。

8.3.4 フェイルセーフ ロジック

TMUXS1306A および TMUXS1307A デバイスは、制御入力ピン (SCLK、SDI、CS、および AC_{yc}) にフェイルセーフ ロジックを備えており、電源ピンの状態にかかわらず最大 5.5V で動作が可能です。この機能により、電源ピンよりも先に制御ピンに電圧が印加されるため、デバイスへの損傷の可能性が避けられます。フェイルセーフ ロジックにより、ロジック制御ピンの電源シーケンスが不要になり、システムの複雑さが最小限に抑えられます。たとえば、フェイルセーフ ロジック機能により、TMUXS1306A および TMUXS1307A の IO ピンは、 $V_{DD} = 0V$ の状態でも 5.5V まで昇圧することが可能です。さらにこの機能により、 $V_{DD} = 1.8V$ の状態でもマルチプレクサの動作が可能となり、IO ピンを最大 5.5V の他デバイスのロジックレベルと直接インターフェイスさせることができるため、外付けの電圧レベル変換器が不要になります。

SDO は V_{DD} レベル ロジックを出力するため、低いマイコン ロジックレベルで動作する場合には、トランスレータまたは抵抗デバイダのいずれかがマイコンへの接続に必要になります。

8.3.5 インジェクション電流制御

概要として、インジェクション電流制御とは、非アクティブなチャンネルで発生した過電圧イベントが、アクティブなチャンネルの信号に影響を与えるのを防ぐ機能です。過電圧イベントが発生したピンは、 $V_{DD} + V_T$ ($V_T \cong 0.6V$) にクランプされます。この電圧をクランプすることによって発生する過剰電流は、デバイス内の内部回路を通じて流れますが、その電流はデバイスの定格仕様内に収める必要があります。これにより、デバイスは過剰電流が ON チャンネルに注入されて測定誤差を引き起こすのを防ぐことができます。インジェクション電流とは、は、入力電圧 (V_{IN}) が正電源 ($V_{DD} + \Delta V$) より高いか、またはグランド (V_{SS}) より低い場合に、ピンに強制的に流れ込む電流のことです。この電流は入力保護ダイオードを通じてデバイスのいずれかの電源に流れ込み、システムの精度や信頼性を損なう可能性があります。インジェクション電流は、アプリケーションによってさまざまな要因から発生する可能性があります。

- 工場オートメーションや車載システムなど、過酷な環境や長いケーブルを使用するアプリケーションでは、スイッチングや過渡的な事象によってインジェクション電流が発生しやすくなります。
- 入力信号が複数のセンサや電流源から供給される場合、他の自立型システムでもインジェクション電流の影響を受ける可能性があります。

インジェクション電流の影響: 一般的な CMOS スイッチには、入力および出力に ESD 保護ダイオードが備えられています。これらのダイオードは、ESD 保護として機能するだけでなく、入力や出力が V_{DD} を超えたり、GND や V_{SS} を下回ったりしないように電圧クランプとしても機能します。無効化された信号パスのピンに電流が注入されると、一部の電流は ESD ダイオードを通りますが、大部分の電流はドレインへ導通して流れます。ESD ダイオードの順方向電圧 (VF) が PMOS のスレッショルド電圧 (VT) より大きい場合、すべての OFF スイッチの PMOS が ON になり、ソースとドレイン間に望ましくないサブスレッショルドリーク電流が発生して、OFF 状態のソースピンも持ち上がってしまう可能性があります。図 8-1 は、典型的な CMOS スイッチと、それに関連するインジェクション電流の経路を示した簡略図です。

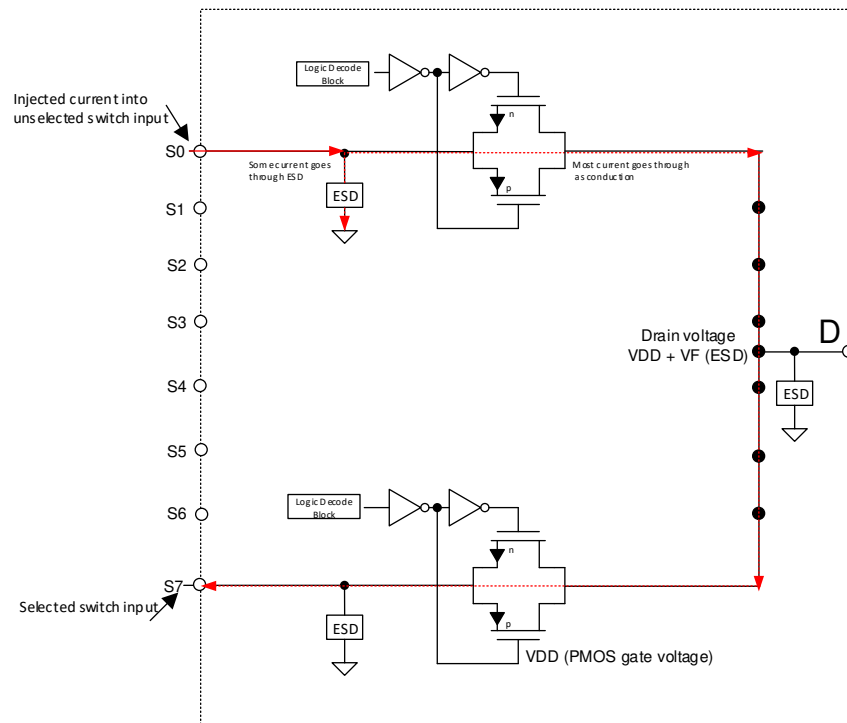


図 8-1. 典型的な CMOS スイッチとそれに関連するインジェクション電流経路の簡略図

これらの電流パスを遮断するのは非常に困難です。ドレインピンの電圧が V_{DD} をしきい値電圧 (V_T) よりも上回ることは、決して許容されません。アナログピンは、ドレインピンからグランドへのショットキーダイオードなどの外付け部品を追加することで、インジェクション電流から保護できます。これによりドレイン電圧を $V_{DD} + V_T$ 未満にクランプし、電流経路を遮断できます。

電流注入による R_{ON} の変化: 有効化された FET スイッチの ON 抵抗は電源電圧の変動に影響を受けるため、ドレインピンの電圧が電源電圧を V_T 以上上回ると、出力信号電圧に誤差が生じる可能性があります。このような出力の望ましくない変化は、誤ったトリガ イベントや不正確な測定値を引き起こし、システムの精度や信頼性を損なう可能性があります。図 8-2 に示されているように、S2 は有効化された信号パスであり、S2 ピンから D ピンへ信号を伝送しています。無効化された S1 ピンにインジェクション電流が流れ込むと、ピンの電圧が電源電圧を上回り、ESD 保護ダイオードが順方向バイアスされて電源レールがシフトします。この電源電圧のシフトによって内部 FET スイッチの R_{ON} が変化し、D ピンの出力に ΔV の誤差が生じます。

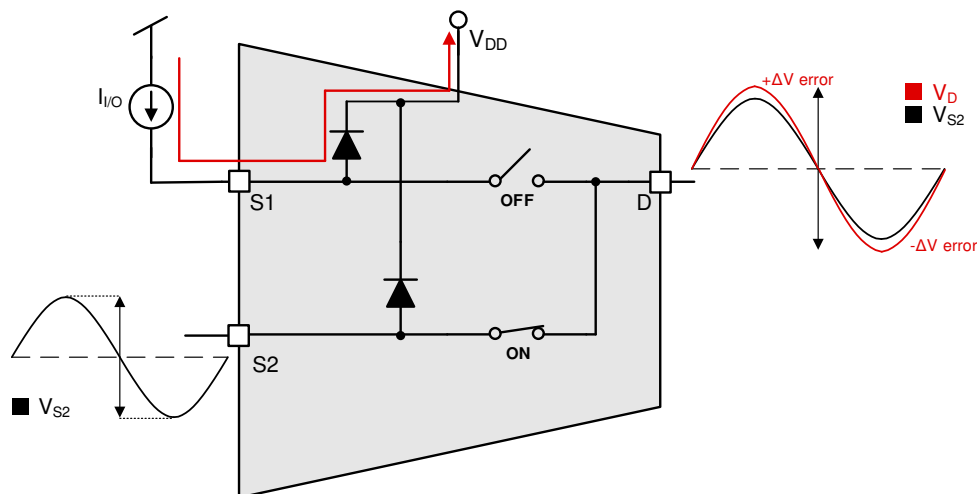


図 8-2. R_{ON} に対するインジェクション電流の影響

システムに外付けの保護回路を追加する煩雑さを回避するために、TMUXS1306A および TMUXS1307A デバイスには、インジェクション電流制御機能が内蔵されています。そのため、スイッチを保護し、入力信号を電源電圧内に保つために一般的に使用される外付けダイオードや抵抗ネットワークが不要になります。内蔵のインジェクション電流制御回路により、無効化された信号パス上の信号が電源電圧を超えても、有効化された信号パスの信号に影響を与えることなく動作が可能になります。インジェクション電流制御回路は、無効化された信号パスに流れ込む電流から TMUXS130xA を保護しつつ、有効化された信号パスには影響を与えません。これは一般的な CMOS スイッチでは対応していない機能です。さらに、TMUXS1306A および TMUXS1307A には、電源ピンへの内部ダイオード経路が存在しないため、電源ピンに接続された部品の損傷リスクや、システムの電源レールに意図しない電力を供給してしまうリスクが排除されます。TMUXS130xA デバイスにおける 1 本の信号パスと、それに関連するインジェクション電流回路を示す簡略図については、セクション 8.2 を参照してください。

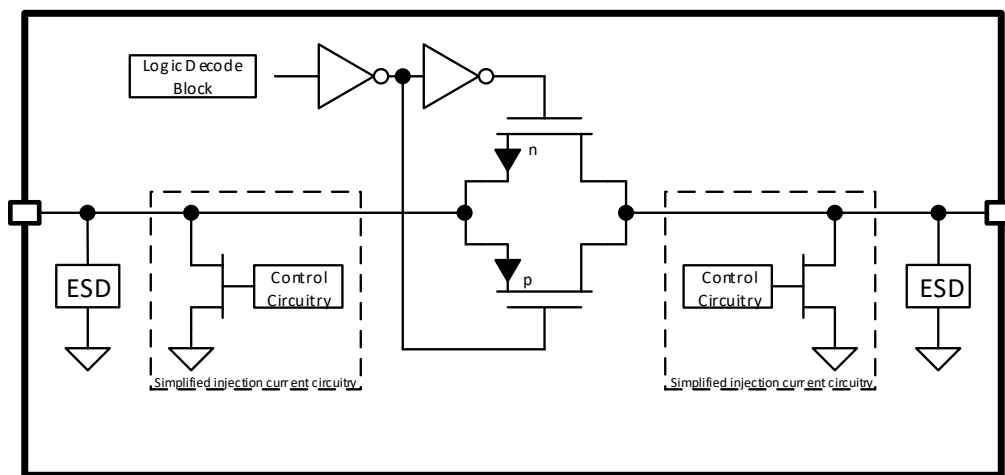


図 8-3. インジェクション電流制御の概略図

インジェクション電流制御回路は、各ソースまたはドレイン ピン (S_x または D) ごとに個別に制御されています。特定のピンの制御回路は、入力がロジック ピンによって無効化され、かつインジェクション電流によってピンの電圧が V_{DD} を上回るか GND を下回る場合に有効になります。インジェクション電流回路には、過電圧やインジェクション電流が発生した場合に、不要な電流を GND に逃がすための FET が含まれています。各インジェクション電流回路は最大 $50mA$ までの電流に対応していますが、デバイス全体としては任意の時点で最大 $100mA$ まで対応可能です。システムのアプリケーションによっては、直列制限抵抗が必要な場合があり、適切なサイズにする必要があります。図 8-3 に入力ピンにインジェクション電流が流れた場合の TMUXS130xA の保護回路を示しています。

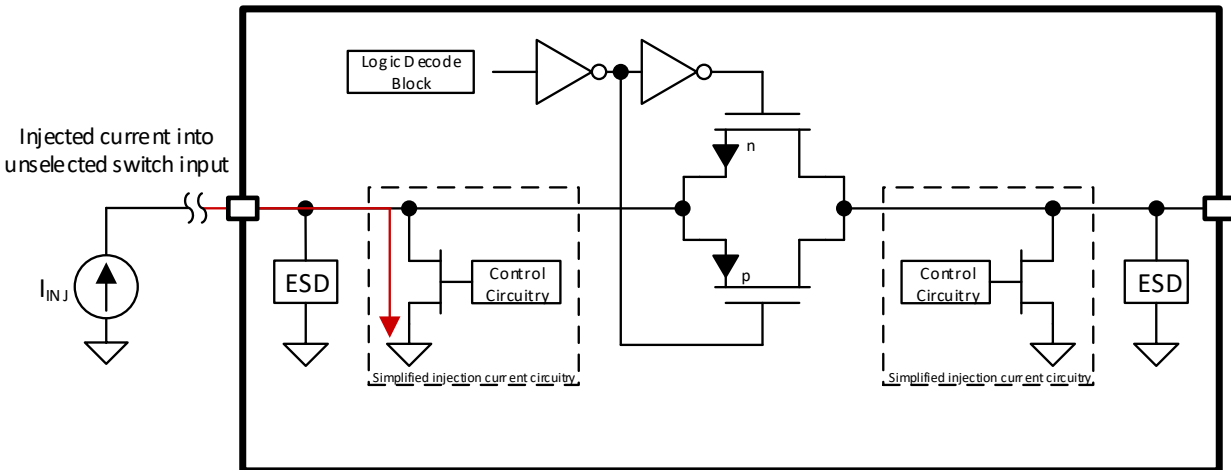


図 8-4. 入力ピンのインジェクション電流

図 8-5 は、過電圧イベントが発生した場合に直列のリミット抵抗を使用する例を示しています。

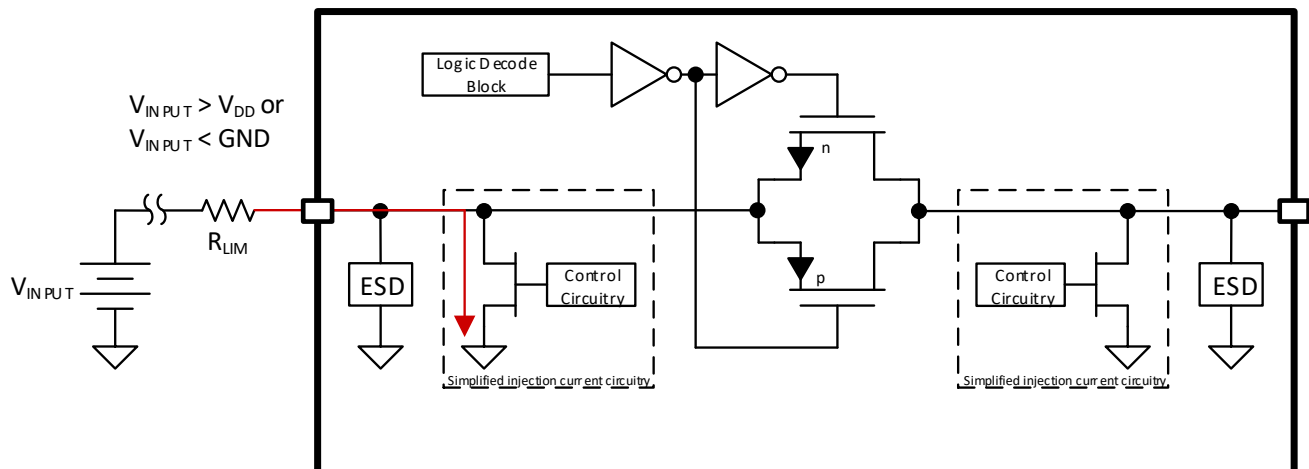


図 8-5. 直列抵抗を用いた過電圧イベントの例

インジェクション電流制御回路がアクティブになるためには、ソース ピンまたはドレイン ピンの電圧が V_{DD} を上回る、または GND より低くなります。この要件が満たされると、無効化された信号パスでも有効化された信号パスでも、保護用 FET がオンになり、そのピンを GND にシャントします。このような場合には、デバイスに注入される総電流を $100mA$ 未満に制限するために、直列抵抗が必要です。以下のセクションでは、3 つの代表的なシナリオについて説明します。

8.4 デバイスの機能モード

TMUXS130xA には 16 の入力スイッチがあり、その 1 つを SPI 経由でオンまたはオフになる単一の出力に渡すことができます。このデバイスは外付け部品なしで動作できます。

SPI は、エラー検出機能、自動サイクル モード、複数デバイスによるデジタイゼーション接続、および SPI モード 0 と 3 に対応しています。さらに、SPI ロジックレベル 1.8V ~ 5.5V では、SCLK は最大 10MHz の速度で動作できます。

表 8-1. TMUXS130xA SPI フレーム

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
読み 取り/ 書き 込み	アドレス A6:A0							データ D15:D0															

8.4.1 SPI 動作

TMUXS130xA は 16:1 SPI 制御マルチプレクサで、SPI エラー検出機能を備えています。SDI の SPI データ入力は SCLK の立ち上がりエッジでサンプリングされますが、SDO の SPI 出力データは SCLK の立ち下がりエッジでシフトアウトされます。TMUXS130xA は、SPI モード 0 および 3 と互換性があります。アドレス モードでは、 $\overline{\text{CS}}$ が Low になっている間に送信される 24 ビットの SPI コマンドを使用して TMUXS130xA レジスタにアクセスします。自動サイクル モード、バースト モード、デジタイゼーション モードが、TMUXS130xA が範囲内で動作できるその他のモードです。以下は、提供されるエラー検出およびステータス機能のリストです。

1. インジェクション電流クランプ ステータス レジスタは読み取る必要があり、ACTIVE 電流クランプのみを示します
2. アドレス R/W エラー フラグ — デフォルトでディスエーブル
3. SCLK カウント エラー フラグ — デフォルトでディスエーブル
4. CRC (巡回冗長性検査) イネーブルおよびエラー フラグ — デフォルトでディスエーブル
5. エラー フラグのクリア

TMUXS130xA の SPI ピンには、AC (自動サイクル)、SDI、SDO、SCLK、 $\overline{\text{CS}}$ が含まれています。

8.4.1.1 自動サイクル モード

TMUXS130xA のデフォルト状態は、自動サイクル (AC) モードです。自動サイクル モードでは、AC ピンに入力される信号の立ち上がりエッジに応じて、デバイスは自動的に切り替えを行います。具体的には、TMUXS1306A では SW_n から SW_{n+1} へ、次にチャネル 1 の SW_{nA} から SW_{nA+1} へ、TMUXS1307A では SW_{nB} から SW_{nB+1} へと切り替わります。自動サイクル モードでは、書き込み可能なレジスタは MODCFG レジスタのみですが、すべてのレジスタを読み取ることができます。AC モードを終了するには、レジスタ 0x0C の最初のビットを 0 に変更する必要があります。また、AC モードの終了中にバースト モードを有効化し、バースト書き込み AC モード中に再び有効化し、バースト モードを無効化することもできます。

自動サイクル モードの全サイクルは「パターン」とみなされます。パターンは、スイッチがアクティブであることを示す「1」、またはスイッチが非アクティブであることを示す「0」で構成されます。たとえば、0xFFFF は、すべてのスイッチがアクティブで、そのパターン内で遷移していることを示しますが、0x0005 は、スイッチ 0 と 2 のみがアクティブで、AC ピンで 2 つのアクティブ エッジのみがサイクルされることを意味します。

8 つのパターン レジスタ (0x04xx ~ 0x0Bxx) があります。各パターン レジスタは、カスタムパターンで上書きできます。デバイスのパワーダウン時に、すべてのレジスタがデフォルト状態にリセットされます。

ACSEL レジスタを使用すると、複数のパターンを順に選択できます。たとえば、ユーザーがパターン 0 と 1 (ACSEL = 0x0003, Pattern0 = 0xFFFF, Pattern1 = 0xAAAA) を選択した場合、スイッチは 0xFFFF まで、その後 0xAAAA まで実行されます。その後、0xFFFF に戻ります。

MODCFG レジスタには、AC モードの構成に役立つ複数の方法があります。このレジスタを変更するには、最初に AC モードを無効化する必要があります。

AC_1CH_ALWAYS_ON は、すべてのパターンの最後ですべてのスイッチをオフにします。これにより、次のパターンを開始するために追加の AC が必要になります。AC_1CH_ALWAYS_ON でフル パターンを通過させるには、16 の立ち上がりエッジが必要です。または 17 の AC_1CH_ALWAYS_ON を無効化する必要があります。

AC_EDGE_CONFIG は、スイッチが遷移するエッジを設定します。

1. 0b00: 立ち上がりエッジでのみ AC が遷移するように設定します
2. 0b01: 立ち下がりエッジでのみ AC が遷移するように設定します
3. 0b10: 立ち上がりエッジと立ち下がりエッジの両方で AC が遷移するように設定します
4. 0b11: 立ち上がりエッジでのみ AC が遷移するように設定します (0b00 の繰り返し)

8.4.1.2 アドレス モード

TMUXS130xA をアドレス モードに移行させるには、まず 0x0C0002 を送信して AC モードを無効化する必要があります。アドレス モードでは、SPI フレームは以下のシーケンスが想定されています。

1. $\overline{CS}$ が Low にプルされる
2. デフォルトで 24 サイクルの SCLK (CRC が有効な場合は 32 サイクルの SCLK)、24 ビットのコマンド (1 ビットの R/W、7 ビットのアドレス、続いて 16 ビットのデータ)
3. $\overline{CS}$ が High にプルされる

コマンドの最初のビットが 0 の場合、この値は書き込みが実行されていることを示します。最初のビットが 1 の場合、この値は読み取りが実行されていることを示します。次の 7 ビットはターゲット レジスタのアドレス用です。ターゲット レジスタは、8 回目の SCLK サイクル時に決定されます。CS が HIGH レベルに戻った後 (SPI エラーが発生していない場合)、最後の 16 ビットが対象のレジスタに書き込まれます。ただし、読み取り動作時には、これらのビットは無視されます。読み取りを実行する間、SDI で最後の 16 ビットは無視されます。これは、SDO がこれらの最後の 16 サイクルの SCLK 中に、アドレス指定されたレジスタ状態を出力するためです。任意のコマンドの最初の 8 ビットの間、SPI は SDO から 8 ビットの ERRFLG を送信します。

8.4.1.3 バースト モード

TMUXS130xA は、レジスタ マップにある MODCFG レジスタのバースト モード イネーブル ビットへの書き込みにより、バースト モードに移行します。バースト モードにより、 $\overline{CS}$ ピンのデアサートなしに多数の SPI コマンドを連続的に送信できます。バースト モードでの動作は、最初のフレームが 24 ビット フレームとなり、それに続くバースト内のコマンドは 16 ビットとなります。あるいは、CRC が有効な場合は、最初のフレームが 32 ビット フレームとなり、それに続くコマンドは 24 ビットとなります。SDO ピンは、アドレス モード時に期待されるのと同様の応答となります。読み取りの場合、SDO は読み戻し値を返し、書き込みの場合、SDO は ERRFLG ステータス ビットを出力します。SCLK エラーは、アドレス モードとは異なる方法で動作します。SCLK カウントが 16 または 24 の倍数でない場合、SCLK エラー フラグがアサートされます (アドレスを除く)。CRC および 読み取り / 書き込み無効エラーは、バースト モード時もアドレス モード時の動作と同様に動作します。

8.4.1.4 デイジーチェーン モード

複数の TMUXS130xA を連結して、シフトレジスタと同様に動作させることができます。すべての SPI ピンは、チェーン内のすべてのデバイスで共有されていますが、SDO ピンはチェーン内の次のデバイスの SDI に接続されます。コマンド「0x57」(または CRC で「0x7D」)を送信し、チェーン内のすべてのデバイスに追加の「0x00」を送信することで、デイジーチェーン モードに入ります。たとえば、次の 3 つのデバイスがある場合です。0x570000 が送信され、4 は 0x57000000 となります (以下同様)。ハードウェアで複数のデバイスがデイジーチェーン モードに構成されている場合、最初に送信されるコマンドはデイジーチェーン モードへの移行コマンドと想定されます。最初のデバイスがデイジーチェーン モードに移行するとき、デバイスは最初の 8 ビットの間「0xC0」を同時に送信し、SPI エラーがないことを示します。次に、次のデバイスをデイジーチェーン モードに移行させるためのデイジーチェーン コマンドをリレーします。一連のデバイスがデイジーチェーン モードになると、スイッチ状態コマンドを送信するために CS ピンを Low にプルする必要があります。

SDO ピンは、同じデバイスで 8 サイクルの遅延 SDI として機能します。チェーン内のすべてのデバイスがスイッチ状態コマンドを受信し、CS ピンが High になると、各デバイスはデバイスに割り当てられたスイッチ状態に移行します。デイジーチェーン モードでは、すべてのコマンドがスイッチ状態レジスタのみを対象とするため、構成レジスタは利用できません。デイジーチェーン接続された各 TMUXS1306A について、各デバイスのどのスイッチを有効にするかを示す 4 ビットが送信されるコマンドに含まれている必要があります。TMUXS1307A の場合、デイジーチェーンにおいて送信するコマンド

は、各デバイスのどのスイッチを有効にするかを示す 8 ビット構成になっている必要があります。このビット列は「0bx000x000」の形式となり、3 MSB がチャンネル A (スイッチ 0 ～ 7) を、LSB がチャンネル B (スイッチ 8 ～ 15) をそれぞれ表し、「x」の部分は「ドントケア」となります。デイジーチェーン モードを終了するには、 V_{DD} のパワー サイクルが必要です。

8.4.1.5 ソフトウェア リセット

アドレス モード時に、レジスタ 0x9A に以下のコマンドを書き込むことで、ソフトウェア リセットを実行できます。

1. 0x0002

ソフトウェア リセットを実行した後、レジスタの値はデフォルトにリセットされます。

9 TMUXS1306A レジスタ マップ

表 9-1. TMUXS1306A レジスタ マップ

登録	名称	ビット 15	ビット 14	ビット 13	ビット 12	ビット 11	ビット 10	ビット 9	ビット 8	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0	デフ ォルト	権限
0x00	SW_DATA	SW15_EN	SW14_EN	SW13_EN	SW12_EN	SW11_EN	SW10_EN	SW9_EN	SW8_EN	SW7_EN	SW6_EN	SW5_EN	SW4_EN	SW3_EN	SW2_EN	SW1_EN	SW0_EN	0x0000	R/W
0x01	ERR_CONFIG	予約済み													RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x0000	R/W
0x02	ERR_FLAGS	予約済み									AC カウンタ				RW_ERR_FLAGS	SCLK_ERR_FLAGS	CRC_ERR_FLAGS	0x0000	R
0x03	AC_SEL	予約済み								AC_Pattern7_EN	AC_Pattern6_EN	AC_Pattern5_EN	AC_Pattern4_EN	AC_Pattern3_EN	AC_Pattern2_EN	AC_Pattern1_EN	AC_Pattern0_EN	0x0001	R/W
0x04	PATTERN0	パターン 0 (構成可能)																0xFF	R/W
0x05	PATTERN1	パターン 1 (構成可能)																0xAA	R/W
0x06	PATTERN2	パターン 2 (構成可能)																0x55	R/W
0x07	PATTERN3	パターン 3 (構成可能)																0x00	R/W
0x08	PATTERN4	パターン 4 (構成可能)																0xFF	R/W
0x09	PATTERN5	パターン 5 (構成可能)																0x0F	R/W
0x0a	PATTERN6	パターン 6 (構成可能)																0xFF	R/W
0x0B	PATTERN7	パターン 7 (構成可能)																0xF5	R/W
0x0C	MODE_CONFIG	予約済み										BURST_MODE_EN	予約済み	AC_EDGE_CONFIG		AC_1CH_ALWAYS_ON	AC_MOD_EN	0x0003	R/W
0x17	STB_STATUS	SW15_SHORT_STATUS	SW14_SHORT_STATUS	SW13_SHORT_STATUS	SW12_SHORT_STATUS	SW11_SHORT_STATUS	SW10_SHORT_STATUS	SW9_SHORT_STATUS	SW8_SHORT_STATUS	SW7_SHORT_STATUS	SW6_SHORT_STATUS	SW5_SHORT_STATUS	SW4_SHORT_STATUS	SW3_SHORT_STATUS	SW2_SHORT_STATUS	SW1_SHORT_STATUS	SW0_SHORT_STATUS	0x0000	R
0x1A	SOFT_RESET	SOFT_RST_B																0x0000	R/W

10 TMUXS1307A レジスタ マップ

表 10-1. TMUXS1307A レジスタ マップ

登録	名称	ビット 15	ビット 14	ビット 13	ビット 12	ビット 11	ビット 10	ビット 9	ビット 8	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0	デフ ォルト	権限
0x00	SW_DATA	SW_B7_EN	SW_B6_EN	SW_B5_EN	SW_B4_EN	SW_B3_EN	SW_B2_EN	SW_B1_EN	SW_B0_EN	SW_A7_EN	SW_A6_EN	SW_A5_EN	SW_A4_EN	SW_A3_EN	SW_A2_EN	SW_A1_EN	SW_A0_EN	0x0000	R/W
0x01	ERR_CONFIG	予約済み													RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x0000	R/W
0x02	ERR_FLAGS	予約済み							AC カウンタ 2			AC カウンタ 1			RW_ERR_FLAGS	SCLK_ERR_FLAGS	CRC_ERR_FLAGS	0x0000	R
0x03	AC_SEL	予約済み								AC_Pattern7_EN	AC_Pattern6_EN	AC_Pattern5_EN	AC_Pattern4_EN	AC_Pattern3_EN	AC_Pattern2_EN	AC_Pattern1_EN	AC_Pattern0_EN	0x0001	R/W
0x04	PATTERN0	パターン 0 (構成可能な 0b-7b は CH1、8b-15b は CH2)																0xFF	R/W
0x05	PATTERN1	パターン 1 (構成可能)																0xAA	R/W
0x06	PATTERN2	パターン 2 (構成可能)																0x55	R/W
0x07	PATTERN3	パターン 3 (構成可能)																0x00	R/W
0x08	PATTERN4	パターン 4 (構成可能)																0xFF	R/W
0x09	PATTERN5	パターン 5 (構成可能)																0x0F	R/W
0x0a	PATTERN6	パターン 6 (構成可能)																0xFF	R/W
0x0B	PATTERN7	パターン 7 (構成可能)																0xF5	R/W
0x0C	MODE_CONFIG	予約済み										BURST_MODE_EN	予約済み	AC_EDGE_CONFIG		AC_1CH_ALWAYS_ON	AC_MODE_EN	0x0003	R/W
0x17	STB_STATUS	SW_B7_SHOT_STATUS	SW_B6_SHOT_STATUS	SW_B5_SHOT_STATUS	SW_B4_SHOT_STATUS	SW_B3_SHOT_STATUS	SW_B2_SHOT_STATUS	SW_B1_SHOT_STATUS	SW_B0_SHOT_STATUS	SW_A7_SHOT_STATUS	SW_A6_SHOT_STATUS	SW_A5_SHOT_STATUS	SW_A4_SHOT_STATUS	SW_A3_SHOT_STATUS	SW_A2_SHOT_STATUS	SW_A1_SHOT_STATUS	SW_A0_SHOT_STATUS	0x0000	R
0x1A	SOFT_RESET	SOFT_RST_B																0x0000	R/W

11 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI 部品の仕様に含まれるものではなく、TI は、その精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

11.1 使用上の注意

TMUXS130xA ファミリーは、広い動作電源範囲 (1.62V ~ 5.5V) にわたってインジェクション電流の発生に対する保護機能を提供します。これらのデバイスの制御入力ピンは 1.8V ロジックに互換であり、I/O レールが 1.8V のシステムでの動作が可能です。さらに、制御入力ピンはフェイルセーフ ロジックに対応しており、電源ピンの状態にかかわらず最大 5.5V までの動作が可能です。この機能により、ロジック ピンから電源レールへのバックパワーが防止され、さらにインジェクション電流回路が信号パスからの電源逆供給も防ぎます。上記の特徴を持つ TMUXS130xA ファミリーは、マルチプレクサおよびスイッチとして多目的に使用でき、これによりシステムの複雑さ、基板サイズ、システム全体でのコストの低減を実現することができます。

11.2 代表的なアプリケーション

TMUXS130xA の機能を利用することが適したアプリケーションの 1 例としては、複数の信号から選択して MCU に統合された ADC に接続する場合があります。マイコンに内蔵された ADC を利用すると、システム性能とのトレードオフが見込めるので、外部 ADC と比較してコストを最小化できます。マルチプレクサを使用すると、デバイスが持つ単一の ADC ピンを使用して複数の入力またはセンサを監視できます。これは、I/O が限られているシステムでは非常に重要です。TMUXS1307A は、差動信号を使用する類似の設計例や、8:1 マルチプレクサを 2 つ使用する場合に最適です。

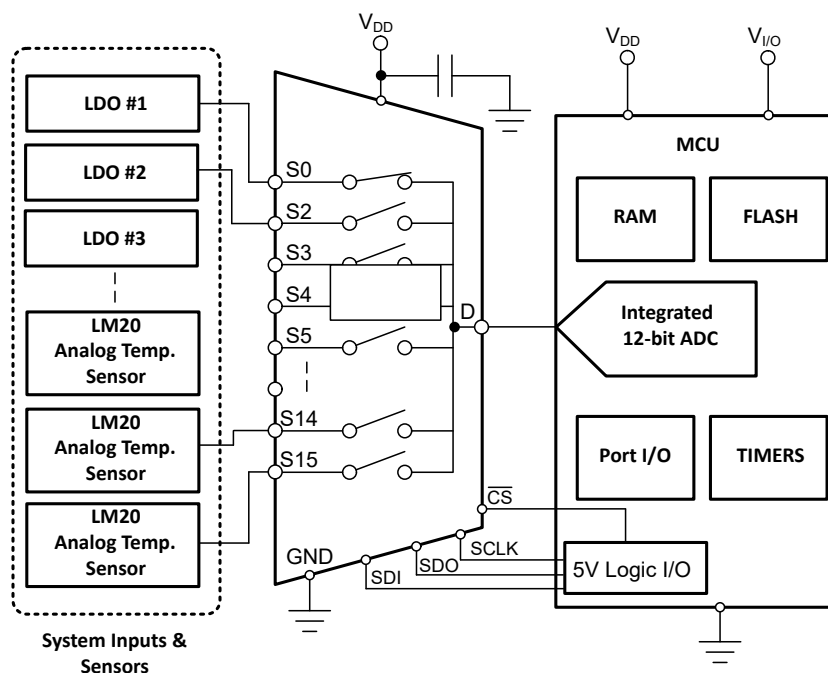


図 11-1. 内蔵 ADC への信号のマルチプレクシング

11.2.1 設計要件

この設計例では、表 11-1 に記載されているパラメータを使用します。

表 11-1. 設計パラメータ

パラメータ	値
電源電圧 (V_{DD})	5.0V
I/O 信号範囲	0V ~ V_{DD} (レールツーレール)
制御入力 of ロジック スレッショルド	5V
スイッチ入力	16

11.2.2 詳細な設計手順

TTMUXS1306A と TMUXS1307A は、電源のデカップリング コンデンサを除いて、外付け部品なしで動作可能です。MCU の ADC にマルチプレクシングされるすべての入力は、信号範囲や連続電流を含む、TMUXS1306A および TMUXS1307A の推奨動作条件内に収まっている必要があります。この設計では、電源電圧が 5V の場合、信号範囲は 0V ~ 5V となり、連続電流の最大値は周囲温度 85°C で 100mA、125°C では 25mA となります。

11.3 電源に関する推奨事項

TMUXS1306A デバイスおよび TMUXS1307A デバイスは、1.62V ~ 5.5V の広い電源電圧範囲で動作します。

注

絶対最大定格を超えないようにしてください。記載されている定格を超えるストレスはデバイスに永続的な損傷を与える可能性があります。

電源のバイパスによって、ノイズ マージンが向上し、 V_{DD} から他の部品へのスイッチング ノイズの伝搬を防止します。最適な性能を実現するには、良好な電源デカップリングが重要です。電源のノイズ耐性を向上させるため、 V_{DD} からグラウンドに対し、0.1 μ F ~ 10 μ F の範囲の電源デカップリング コンデンサを使用してください。バイパス コンデンサは、デバイスの電源ピンのできるだけ近くに配置し、低インピーダンスで接続します。

テキサス・インスツルメンツでは、電源デカップリング用として、ESR (等価直列抵抗) および ESL (インダクタンス) が低い特性を持つ、積層セラミック チップ コンデンサ (MLCC) の使用を推奨しています。非常に高感度なシステム、またはノイズ環境が厳しいシステムでは、コンデンサをデバイスのピンに接続する際にビアの使用を避けることで、良好なノイズ耐性が実現します。並列に複数のビアを使用すると、全体的なインダクタンスが低減でき、さらにグラウンド プレーンへの接続も改善されます。

11.4 レイアウト

11.4.1 レイアウトのガイドライン

PCB パターンが 90° の角度でコーナーを曲がると、反射が発生する可能性があります。反射は主に、パターンの幅の変化が原因で発生します。曲がりの頂点では、パターン幅が幅の 1.414 倍に増加します。これにより、伝送ラインの特性のアップセットが向上します。特に、パターンの分散静電容量と自己インダクタンスが増加し、反射が発生します。すべての PCB トレースが直線的であるとは限らないため、一部のパターンはコーナーを曲がる必要があります。図 11-2 に、コーナーを丸める斬新で優れた方法を示します。最後の例 (BEST) のみが一定のパターン幅を維持し、反射を最小限に抑えます。

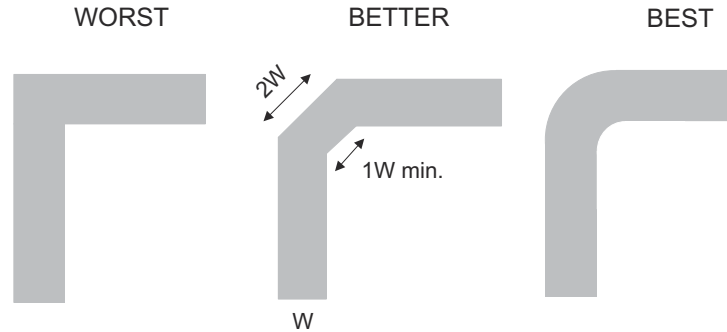


図 11-2. パターン例

高速信号は、ビア数とコーナー数を最小にして配線し、信号の反射とインピーダンスの変化を低減します。ビアを使用する必要がある場合は、周囲の空間距離を大きくして、静電容量を最小限に抑えます。各ビアは、信号の伝送ラインにおいて連続性を損ない、またボードの他の層からの干渉を拾う可能性を高くします。高周波信号向けのテスト ポイントを設計する際、スルーホール ピンの使用は推奨されません。

図 11-3 に TMUXS1306A および TMUXS1307A 向けの PCB レイアウト例を示します。主に考慮すべき事項は以下の通りです。

- V_{DD} ピンは、可能な限りそのピンの近くで $0.1\mu\text{F}$ のコンデンサによるデカップリングを行います。電源電圧 V_{DD} に対してコンデンサの電圧定格が十分であることを確認します。
- 入力への配線は可能な限り短くします。
- 平面状のグランド プレーンを使用し、電磁干渉 (EMI) ノイズのピックアップを低減します。
- デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。

11.4.2 レイアウト例

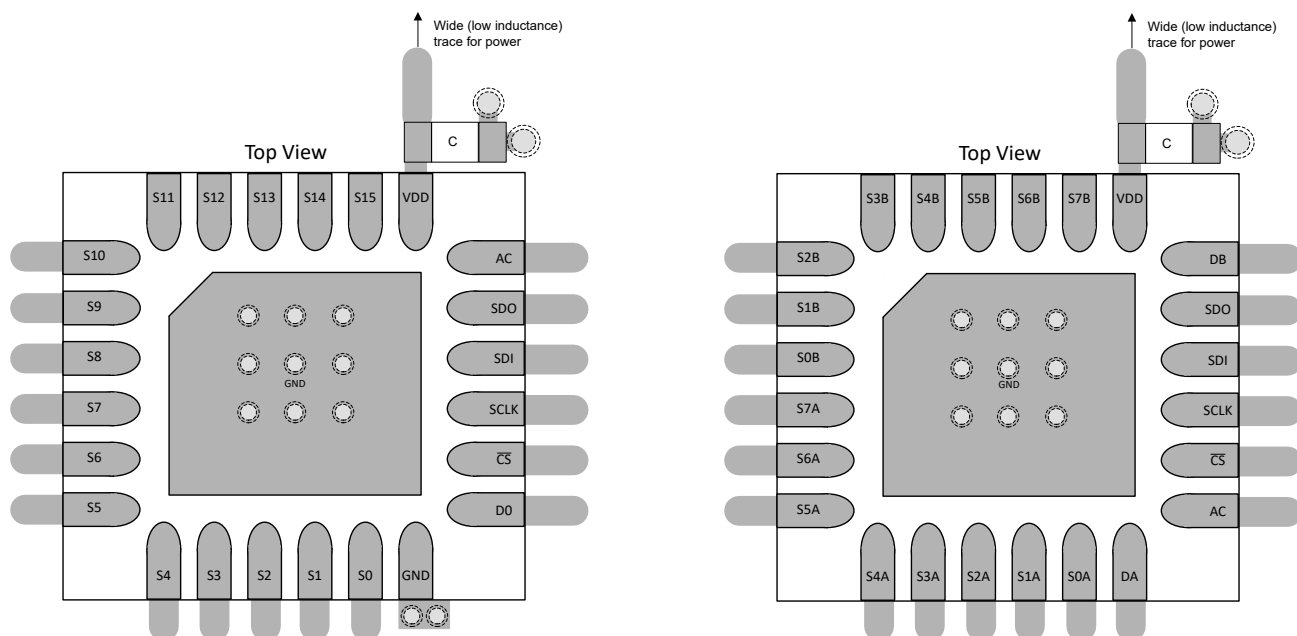


図 11-3. TMUXS1306A および TMUXS1307A のレイアウト例

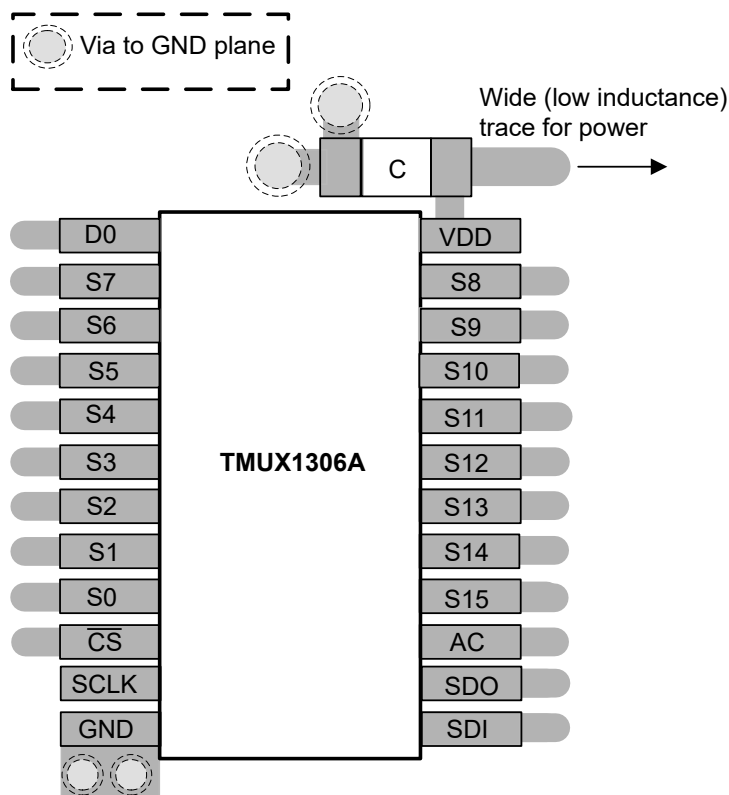


図 11-4. TMUXS1306A および TMUXS1307A のレイアウト例

12 デバイスおよびドキュメントのサポート

12.1 ドキュメントのサポート

12.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『マルチプレクサおよび信号スイッチの 1.8V ロジック』アプリケーション概要
- テキサス インスツルメンツ、『QFN/SON の PCB 実装』アプリケーション ノート
- テキサス インスツルメンツ、『クワッド フラットパック リード端子なしロジック パッケージ』アプリケーション ノート

12.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

12.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

12.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

12.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

12.6 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

13 改訂履歴

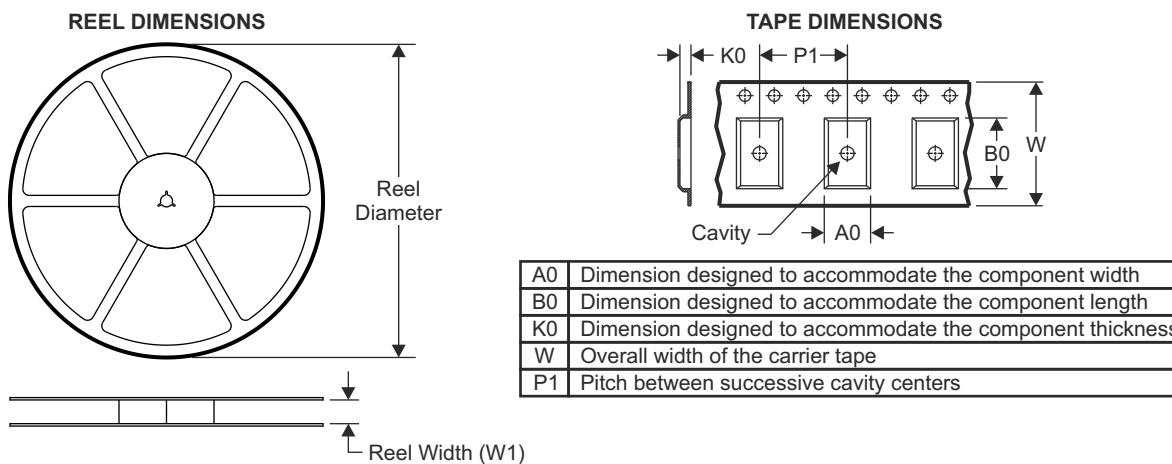
資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
September 2026	*	初版リリース

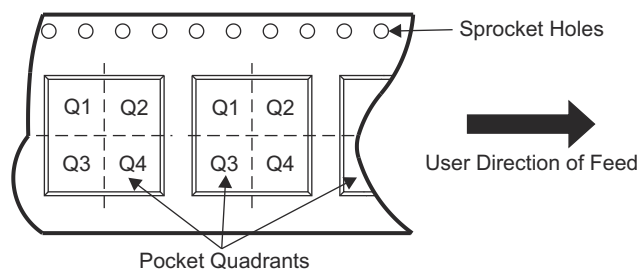
14 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

14.1 テープおよびリール情報

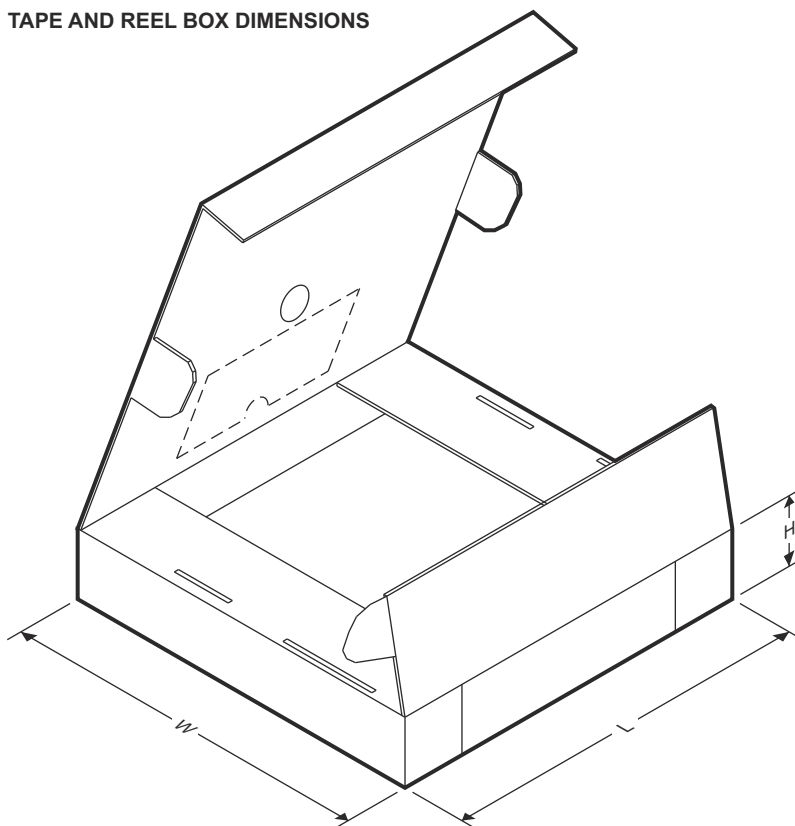


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン 1 の 象限
TMUXS1306A	RGE	RGE	24	3000	330	12.4	4.25	4.25	1.15	8	12	2
TMUXS1307A	RGE	RGE	24	3000	330	12.4	4.25	4.25	1.15	8	12	2

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージタイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
TMUXS1306A	VQFN	RGE	24	3000	346	346	33
TMUXS1307A	VQFN	RGE	24	3000	346	346	33

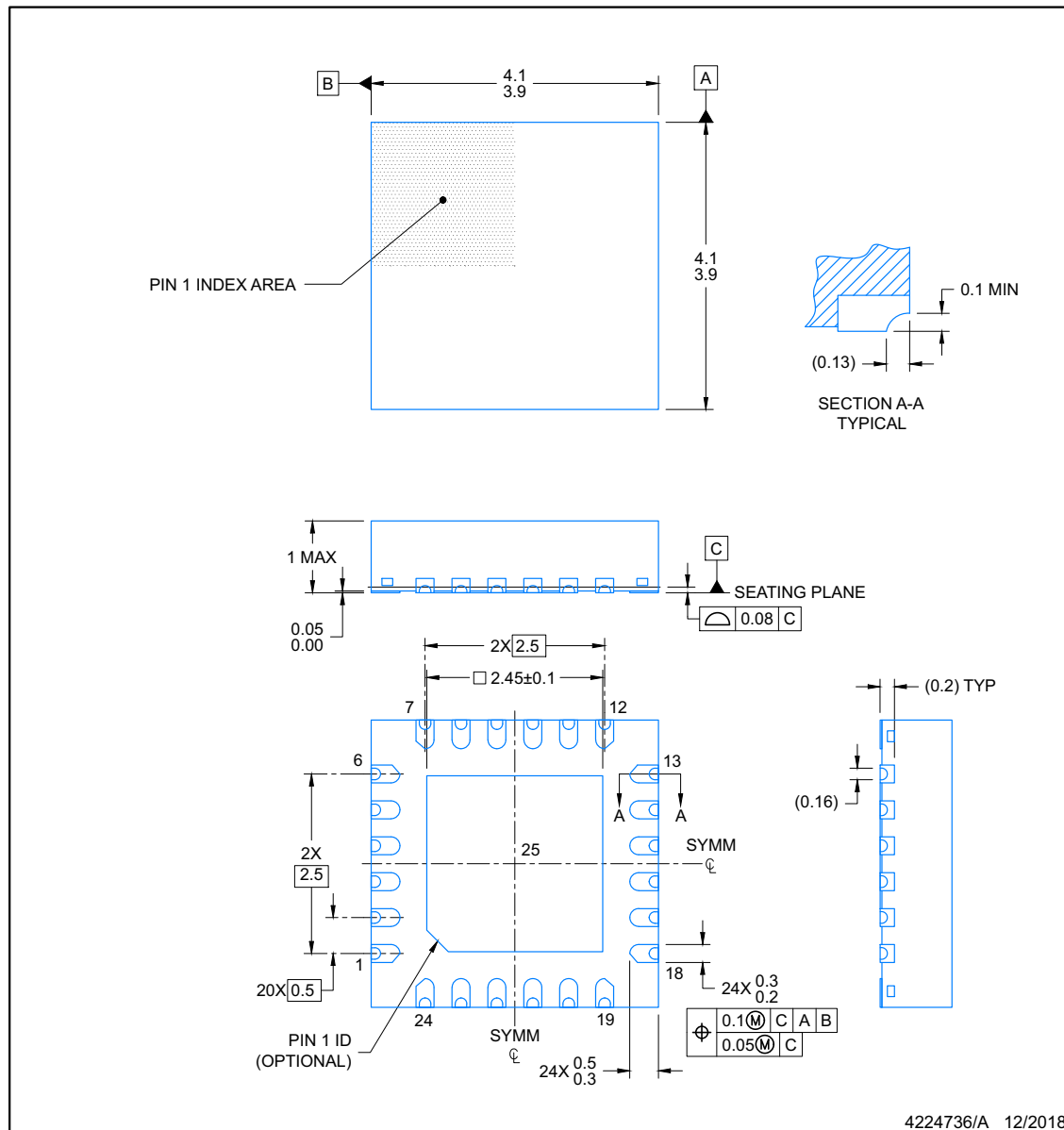
14.2 メカニカル データ

RGE0024N

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

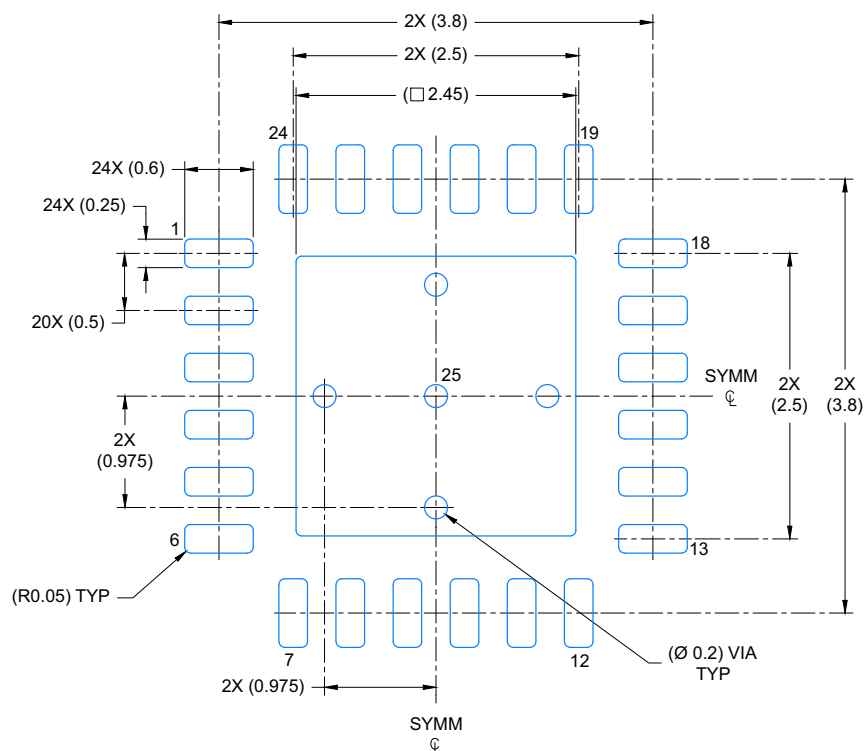


NOTES:

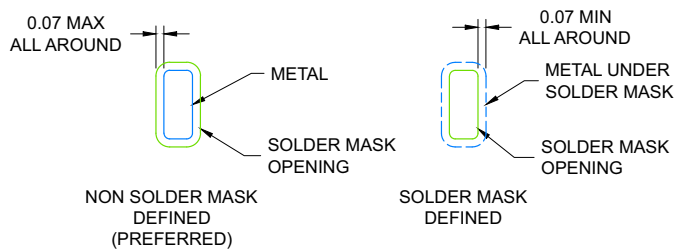
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT**VQFN - 1 mm max height****RGE0024N**

PLASTIC QUAD FLATPACK-NO LEAD



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE: 18X

**SOLDER MASK DETAILS**

4224736/A 12/2018

NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTMUXS1306ARGER	Active	Preproduction	VQFN (RGE) 24	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

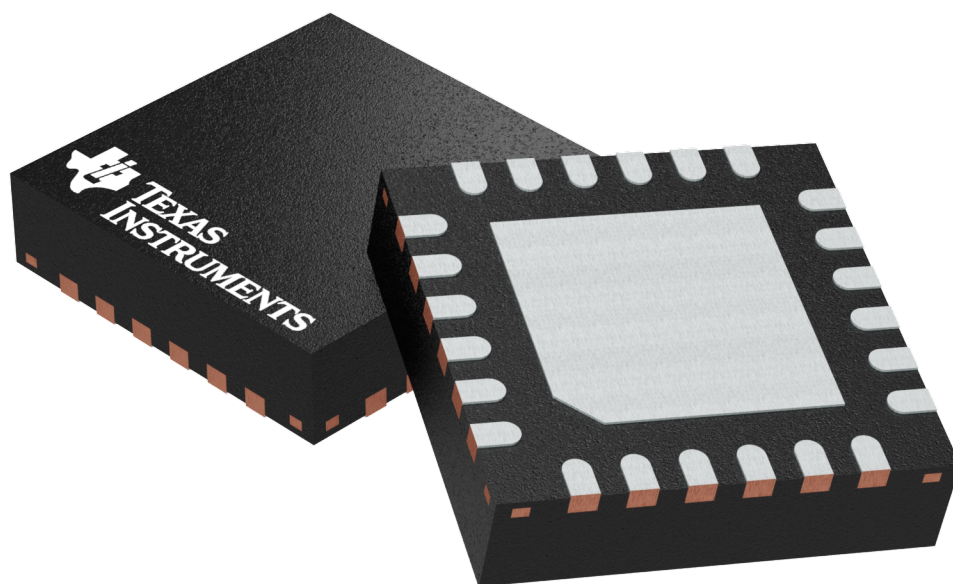
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

RGE 24

GENERIC PACKAGE VIEW

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月