TPS1689x 9V ～ 80V、3.5mΩ、20A、スタッカブル内蔵型ホットスワップ (eFuse)、PMBus® デジタル遠隔測定搭載

1 特長

- 入力動作電圧範囲:9V ～ 80V
  - 92V 絶対最大定格
  - 出力側で最大 -5V の負の過渡電圧に対応
- 低い ON 抵抗の FET を内蔵
  - R_{ON} = 3.5mΩ (標準値)
- 遠隔測定、制御、構成、デバッグ用の PMBus インターフェイス
  - PIN/EIN/VIN/VOUT/IIN 温度と故障監視
  - VIN/VOUT 監視精度:±0.5%
  - プログラム可能な過電流保護
    - 調整可能な過電流スレッショルド:2A ～ 20A
    - プログラマブルな過渡過電流タイマ (OC_TIMER)
  - プログラマブルなスルー レート制御 (dvdt)
  - プログラマブルなパワー グッド / 故障 / アラート表示
  - プログラマブルな過熱保護
  - ユーザー構成用の内部不揮発性メモリ
  - 外部 EEPROM への保存オプション付きのブラックボックス故障記録
- 重度の過電流 (短絡) に対する高速トリップ応答
- 高精度アナログ負荷電流監視 (IMON)
  - 最大電流の 50% ～ 100% にわたって誤差 1% 未満 (T_A = 25°C)
- QFN 6mm × 5mm の小さな占有面積
  - 60V 対応の IPC9592B クリアランス

2 アプリケーション

- サーバーおよび高性能コンピューティング
- ネットワーク インターフェイス カード
- グラフィックスおよびハードウェア アクセラレータ カード
- データセンター スイッチおよびルータ
- 入力ホットスワップおよびホットプラグ
- ファントレイ

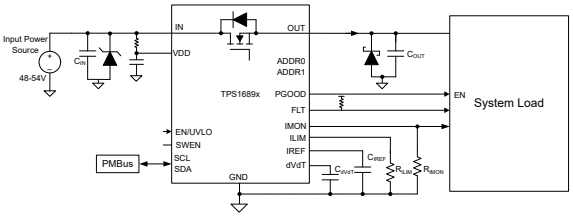
3 説明

TPS1689x は統合型大電流回路保護およびパワー マネージメント ソリューションであり、小型パッケージに封止されています。このデバイスは、非常に少数の外付け部品で複数の保護モードを提供し、過負荷、短絡、および過剰な突入電流に対して堅牢な保護を行います。内蔵 PMBus インターフェイスにより、ホスト コントローラはシステムをリアルタイムで監視、制御、および構成できます。リモート テレメトリの場合、主なシステム パラメータを読み戻すことができます。各種の保護および警告スレッショルドおよび係数は、PMBus を使用して構成することも、不揮発性構成メモリに保存することもできます。高速で高精度の検出を行う内蔵のアナログ負荷電流モニタにより、予知保全と高度な動的プラットフォーム電力管理 (Intel® PSYS、PROCHOT など) が容易になり、サーバーおよびデータセンターの性能を最適化します。ブラックボックス故障記録機能は、フィールド障害や返却品のデバッグに役立ちます。より大きな電流をサポートするために、TPS1689x を TPS1685x と並列に接続できます。これらのデバイスは、-40°C ～ +125°C の接合部温度範囲での動作について特性評価されています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TPS16890VMAR	VMA (LQFN, 23)	6mm × 5mm
TPS16890AVMAR		
TPS16890BVMAR		

(1) 供給されているすべてのパッケージについては、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイスの比較.....3
5 ピン構成および機能.....4
6 仕様.....6
6.1 絶対最大定格.....6
6.2 ESD 定格.....6
6.3 推奨動作条件.....7
6.4 熱に関する情報.....7
6.5 電気的特性.....7
6.6 遠隔測定.....10
6.7 PMBus および GPIO の DC 特性.....11
6.8 ロジック・インターフェイス.....12
6.9 タイミング要件.....12
6.10 スイッチング特性.....13
6.11 代表的特性.....14
7 詳細説明.....19
7.1 概要.....19
7.2 機能ブロック図.....20
7.3 機能説明.....20
7.4 デバイスの機能モード.....105
8 アプリケーションと実装.....106
8.1 アプリケーション情報.....106
8.2 代表的なアプリケーション：データセンター サーバーにおける、PMBus® インターフェース付き 54V、2kW パワー パス保護.....111
8.3 電源に関する推奨事項.....118
8.4 レイアウト.....119
9 デバイスおよびドキュメントのサポート.....122
9.1 サード・パーティ製品に関する免責事項.....122
9.2 ドキュメントのサポート.....122
9.3 ドキュメントの更新通知を受け取る方法.....122
9.4 サポート・リソース.....122
9.5 商標.....122
9.6 静電気放電に関する注意事項.....122
9.7 用語集.....122
10 改訂履歴.....122
11 メカニカル、パッケージ、および注文情報.....123

Copyright © 2026 Texas Instruments Incorporated

4 デバイスの比較

表 4-1. デバイス比較表

部品番号	固定高速トリップ	デフォルトの **VIN_OV_FLT** スレッショルド	デフォルトの **PG_DVDT_DELAY**	デフォルトの **INS_DLY**	ワンタイム プログラマブル バンクの数
TPS16890	73A	0xAF ($V_{IN-OVPR}$ = 60V)	DEVICE_CONFIG[15] = 0 PG_DVDT_DLY = 100µs	0x00 (デジタル挿入遅延 = 0ms)	6
TPS16890A	83A	0xC5 ($V_{IN-OVPR}$ = 65.4V)	DEVICE_CONFIG[15] = 0 PG_DVDT_DLY = 100µs	0x00 (デジタル挿入遅延 = 0ms)	5
TPS16890B	83A	0xC5 ($V_{IN-OVPR}$ = 65.4V)	DEVICE_CONFIG[15] = 1 PG_DVDT_DLY = 35ms	0x00 (デジタル挿入遅延 = 0ms)	5

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

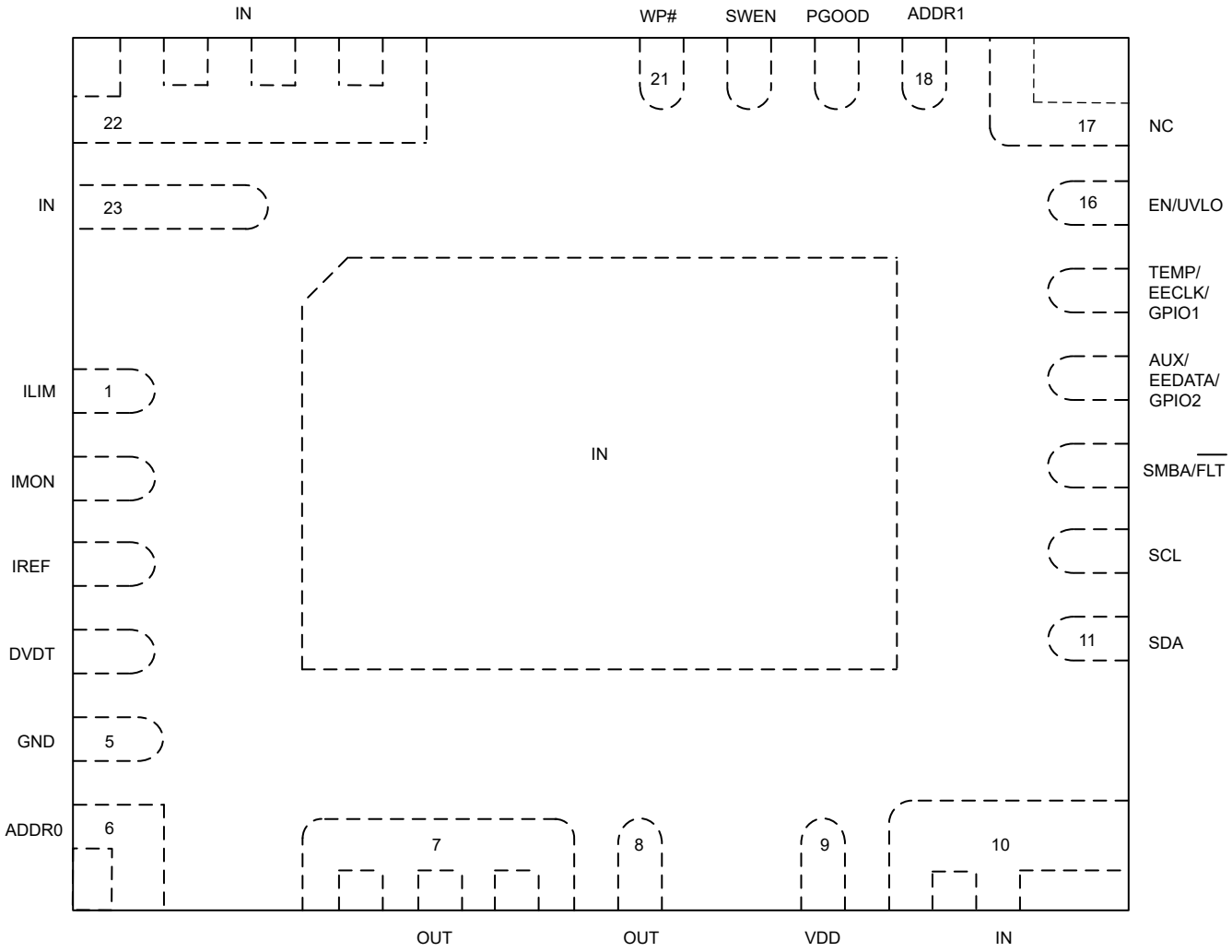


図 5-1. TPS1689x VMA パッケージ、23 ピン LQFN 上面図

表 5-1. ピンの機能

ピン		タイプ(1)	説明
名称	番号		
ADDR0	6	I	I^2C アドレス構成ピン。ピン ストラップをオープン / 接地短絡、または抵抗接地することで、各種アドレスの組み合わせを生成します。
ADDR1	18	I	I^2C アドレス構成ピン。ピン ストラップをオープン / 接地短絡、または抵抗接地することで、各種アドレスの組み合わせを生成します。
AUX/EEDATA/ GPIO2	14	I/O	ADC または外部 EEPROM データ IO または汎用デジタル IO 用の補助入力。ピン機能は、AUX/TEMP/EEDATA/EECLK/GPIO レジスタにより構成できます。
DVDT	4	O	起動時出力スルー レート制御ピン。これをオープンのままにすると、最速の起動が可能です。コンデンサをグランドと接続することで、スルーレートを低速にし、突入電流を管理します。
EN/UVLO	16	I	アクティブ High イネーブル入力。入力電源から抵抗分割器を接続して、低電圧スレッショルドを設定します。**フローティングのままにしないでください。**
GND	5	G	デバイス グランド リファレンス ピン。システム グランドに接続します。

Copyright © 2026 Texas Instruments Incorporated

表 5-1. ピンの機能 (続き)

ピン		タイプ(1)	説明
名称	番号		
ILIM	1	O	このピンと GND との間に外付け抵抗を接続することで、定常状態時のアクティブ電流共有スレッショルドが設定されます。このピンは、定常状態時の個別の eFuse 電流モニタ出力としても機能します。**フローティングのままにしないでください。**
IMON	2	O	このピンと GND の間に外付け抵抗を接続することで、定常状態時の過電流/サーキットブレーカ スレッショルドと高速トリップ スレッショルドが設定されます。このピンは、定常状態中の高速かつ高精度のアナログ出力負荷電流監視信号としても機能します。**フローティングのままにしないでください。**
IN	10、22、23、露出パッド	P	電源入力。適切な放熱を確保し、デバイス内の最適な電流分配を維持するため、入力電源プレーンに均一に半田付けする必要があります。
IREF	3	O	内部 DAC を使用して生成される、過電流保護ブロック用のプログラマブル リファレンス電圧。プライマリ / セカンダリ並列構成の他のセカンダリ デバイスのリファレンス電圧を駆動するために使用できます。
NC	17	-	内部接続なし。
OUT	7、8	P	電力出力。適切な放熱のため、出力電源プレーンに均一に半田付けする必要があります
PGOOD	19	O	オープンドレインのアクティブ high パワーグッド出力。このピンには、内部電源電圧への弱いプルアップがあります。
SCL	12	I	PMBus インターフェイス用の I^2C クロック ライン。外部プルアップ抵抗が必要です。
SDA	11	I/O	PMBus インターフェイス用の I^2C データ ライン。外部プルアップ抵抗が必要です。
$\overline{\text{SMBA/FLT}}$	13	O	アクティブ Low の FAULT または SMBus アラート出力。ピン機能は、SMBA_FLT_CONFIG レジスタにより構成できます。
SWEN	20	I/O	パワー スイッチのオンおよびオフ ステータスを示すオープン ドレイン信号。これにより、並列チェーン内の複数のデバイスを簡単に同期できます。このピンには内部にプルアップ抵抗があります。
TEMP/EECLK/GPIO1	15	I/O	アナログ温度出力。複数のデバイスの TEMP 出力を並列構成で接続してチェーンのピーク温度を取得できます。また、外部 EEPROM クロック出力または汎用デジタル IO としても使用できます。ピン機能は、AUX/TEMP/EEDATA/EECLK/GPIO レジスタにより構成できます。
VDD	9	P	コントローラ電源入力ピン。システムの過渡現象の影響を受けない、フィルタリングされ安定した電源で 内部制御回路に電力を供給するために使用できます。 このピンを直列抵抗を介して VIN に接続し、デカップリング コンデンサを GND 追加します。
WP#	21	I	書き込み保護:このピンを GND に接続すると、デバイスへの PMBus 書き込みアクセスが完全に無効化されます。このピンがフローティングのとき、PMBus の書き込みアクセスは MFR_WRITE_PROTECT コマンドによって制御されます。

(1) I = 入力、O = 出力、I/O = 入力または出力、G = グランド、P = 電源。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

パラメータ		ピン	最小値	最大値	単位
V_{INMAX}、V_{DDMAX}	最大入力および電源電圧 (-40℃ ≤ T_J ≤ 125℃)	IN、VDD	-0.3	90	V
$V_{INMAX,25}$、$V_{DDMAX,25}$	最大入力および電源電圧 (25℃ ≤ T_J ≤ 125℃)	IN、VDD	-0.3	92	V
$V_{INMAX,25}$、$V_{DDMAX,25,PLS}$	最大入力および電源電圧 (10µs、25℃ ≤ T_J ≤ 125℃) (V_{VDD} > V_{UVPR})	IN、VDD	-0.3	94	V
V_{OUTMAX}	最大出力電圧	OUT	-5(2)	Min(92V、VIN + 0.3)	
V_{IN} ～ V_{OUT}	IN と OUT の最大差	IN、OUT	-0.3	90	V
$V_{ILIMMAX}$	ILIM ピンの最大電圧	ILIM	-0.3	6	V
$V_{IMONMAX}$	IMON ピンの最大電圧	IMON	-0.3	6	V
$V_{ADDRMAX}$	ADDR1、ADDR0 ピンの最大電圧	ADDR1、ADDR0	-0.3	6	V
V_{I2CMAX}	SCL、SDA ピンの最大電圧	SCL、SDA	-0.3	6	V
$V_{IREFMAX}$	IREF ピンの最大電圧	IREF	-0.3	6	V
$V_{DVDTMAX}$	DVDT ピンの最大電圧	DVDT	-0.3	6	V
V_{AUXMAX}	AUX/EEDATA/GPIO2 ピンの最大電圧	AUX/EEDATA/GPIO2	-0.3	6	V
$V_{SWENMAX}$	SWEN ピンの最大電圧	SWEN	-0.3	6	V
$I_{SWENMAX}$	SWEN ピンの最大シンク	SWEN		10	mA
V_{ENMAX}	EN/UVLO ピンの最大電圧	EN/UVLO	-0.3	6	V
$V_{FLTBMAX}$	$\overline{SMBA}$/$\overline{FLT}$ ピンの最大電圧	$\overline{SMBA}$/$\overline{FLT}$	-0.3	6	V
$I_{FLTBMAX}$	$\overline{SMBA}$/$\overline{FLT}$ ピンの最大シンク電流	$\overline{SMBA}$/$\overline{FLT}$		10	mA
$V_{PGOODMAX}$	PGOOD ピンの最大電圧	PGOOD	-0.3	6	V
$I_{PGOODMAX}$	PGOOD ピンの最大シンク電流	PGOOD		10	mA
$V_{TEMPMAX}$	TEMP/EECLK/GPIO1 ピンの最大電圧	TEMP/EECLK/GPIO1	-0.3	6	V
I_{MAX}	最大連続スイッチ電流	IN から OUT	内部的に制限		A
T_{JMAX}	接合部温度		内部的に制限		℃
T_{LEAD}	最大半田付け温度			300	℃
T_{STG}	保存温度		-65	150	℃

(1) 「絶対最大定格」に記載の値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレス定格にすぎず、絶対最大定格、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを示唆するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
(2) FET OFF 状態のとき、最長 10µs まで、かつ V_{VDD} > V_{UVP} の負の過渡について

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±1500	V
		デバイス帯電モデル (CDM)、JEDEC 規格 JESD22-C101 準拠、すべてのピン(2)	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

Copyright © 2026 Texas Instruments Incorporated

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		ピン	最小値	最大値	単位
V_{IN}	入力電圧範囲	IN	9	80	V
V_{DD}	電源電圧範囲	VDD	9	80	V
V_{OUT}	出力電圧範囲	OUT		V_{IN}	V
$V_{EN/UVLO}$	イネーブル ピン電圧範囲	EN/UVLO		5	V
V_{dVdT}	dVdT ピン コンデンサ電圧定格	dVdT		4	V
V_{PGOOD}	PGOOD ピンのプルアップ電圧範囲	PG		5	V
V_{I2C}	I^2C プルアップ電圧範囲	SCL、SDA	1.8	5	V
C_{I2C}	I^2C バスの容量	SCL、SDA		200	pF
$V_{TEMP/EECLK/GPIO1}$	TEMP/EECLK/GPIO1 ピンの電圧範囲	TEMP/EECLK/ GPIO1		5	V
$V_{\overline{SMBA}/\overline{FLT}}$	SMBA/$\overline{FLT}$ ピンのプルアップ電圧範囲	$\overline{SMBA}/\overline{FLT}$		5	V
V_{SWEN}	SWEN ピンのプルアップ電圧範囲	SWEN		5	V
V_{AUX}	AUX ピンの電圧定格	AUX		1.2	V
V_{IREF}	IREF ピンの電圧範囲	IREF	0.3	1.2	V
V_{ILIM}	ILIM ピンの電圧範囲	ILIM		0.44	V
V_{IMON}	IMON ピンの電圧範囲	IMON		1.2	V
C_{IN}	IN ピン上のコンデンサ	IN	10		nF
C_{OUT}	OUT ピン上のコンデンサ	OUT	10		µF
dV_{IN}/dt	IN ピンのスルー レート	IN		100	V/µs
I_{MAX}	連続スイッチ電流	IN から OUT		20	A
$I_{MAX、パルス}$	持続時間 ≤10 ms、T_A ≤ 70 °C のピーク出力電流	IN から OUT		24	A
T_J	接合部温度		-40	125	°C

6.4 熱に関する情報

熱評価基準		TPS1689x LQFN ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	21.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.9	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	8.9	°C/W

6.5 電気的特性

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電源 (VDD)						
V_{IN}	入力電圧範囲		9		80	V
V_{DD}	入力電圧範囲		V_{IN}		80	V

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{QON(VDD)}$	V_{DD} ON 状態静止電流	V_{DD} > V_{UVPR}、V_{EN} ≥ V_{UVLOR}、V_{OVP} < V_{OVPF}		4	6	mA
V_{UVPR}	V_{DD} 低電圧保護スレッショルド立ち上がり	V_{DD} 立ち上がり		8.5	8.9	V
V_{UVPF}	V_{DD} 低電圧保護スレッショルド立ち下がり	V_{DD} 立ち下がり	6.7	7.05		V
V_{UVPHYS}	UVP ヒステリシス VDD			1.5		V
入力電源 (IN)						
$V_{UVLOR(VIN)}$	VIN 低電圧スレッショルド立ち上がり	V_{IN} 立ち上がり、VIN_UV_FLT = 0x71		40.5	41.2	V
$V_{UVLOF(VIN)}$	VIN 低電圧スレッショルド立ち下がり	V_{IN} 立ち下がり、VIN_UV_FLT = 0x71	37	38.5		V
$I_{QON(VIN)}$	V_{IN} ON 状態静止電流	V_{EN} ≥ V_{UVLOR}		1.69		mA
$I_{QOFF(VIN)}$	V_{IN} OFF 状態電流	V_{SDR} < V_{EN} < V_{UVLO}		1.69		mA
$I_{SD(VIN)}$	V_{IN} シャットダウン電流	V_{EN} < V_{SDF}		1.69		mA
$I_{LKG(VOUT)}$	V_{OUT} リーク電流	V_{EN} < V_{UVLO}、SWEN = L、VOUT = 0V		20		µA
$I_{LKG(VOUT)}$	V_{OUT} リーク電流	V_{EN} > V_{UVLO}、SWEN = L、VOUT = 0V		220		µA
イネーブル / 低電圧誤動作防止 (EN/UVLO)						
V_{UVLOR}	オンにするための EN/UVLO ピン電圧スレッショルド、立ち上がり	EN/UVLO 立ち上がり	1.18	1.21	1.24	V
V_{UVLOF}	オフにして QOD を作動させるための EN/UVLO ピン電圧スレッショルド、立ち下がり (プライマリ デバイス)	EN/UVLO 立ち下がり	1	1.12	1.14	V
$V_{UVLOHYS}$	UVLO ヒステリシス			89		mV
V_{SDF}	シャットダウン スレッショルド	EN/UVLO 立ち下がり	0.4	0.42		V
V_{SDR}	シャットダウン スレッショルド	EN/UVLO 立ち上がり		0.5	0.55	V
I_{ENLKG}	EN/UVLO ピンのリーク電流		-100		100	nA
過電圧保護 (IN)						
$V_{IN-OVPR}$	IN 過電圧保護スレッショルド (立ち上がり)	VIN_OV_FLT = 0xB1	58.5	60	61.5	V
$V_{IN-OVPF}$	IN 過電圧保護スレッショルド (立ち下がり)	VIN_OV_FLT = 0xB1	55.57	57	58.43	V
$V_{IN-OVPHYS}$	IN 過電圧保護スレッショルド (ヒステリシス)	VIN_OV_FLT = 0xB1		3		V
オン抵抗 (IN - OUT)						
R_{ON}	オン状態抵抗	I_{OUT} = 12A、T_J = 25°C		3.5	5.55	mΩ
R_{ON}	オン状態抵抗	I_{OUT} = 12A、T_J = –40°C～125°C			6.1	mΩ
電流制限基準 (IREF)						
V_{IREF}	電流制限リファレンス DAC 出力電圧	V_{IREF} = 0x32 (デフォルト)	0.99	1	1.01	V
V_{IREF}	電流制限リファレンス DAC 出力電圧	V_{IREF} = 0x00	0.29	0.3	0.31	V
V_{IREF}	電流制限リファレンス DAC 出力電圧	V_{IREF} = 0x3F	1.16	1.182	1.2	V
電流制限 (ILIM)						
$G_{ILIM(LIN)}$	電流モニタ ゲイン (ILIM:IOUT) 対 IOUT。	デバイスが定常状態 (PG アサート)、I_{OUT} = 12A	17	18	20.6	µA/A

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{start-up\ peak}$	起動時のピーク電流	V_{OUT} > V_{FB}、GHI をデアサート、VIN ≤ 60V		0.5		A
V_{FB}	フォールドバック電圧			2		V
出力電流モニタと過電流保護 (IMON)						
G_{IMON}	電流モニタ ゲイン (IMON:IOUT)	デバイスが定常状態 (PG アサート)、I_{OUT} = 12A	17.7	18.18	18.49	µA/A
G_{IMON}	電流モニタ ゲイン (IMON:IOUT)	デバイスが定常状態 (PG アサート)、I_{OUT} = 4A	17.4	18.31	19.1	µA/A
I_{OCP}	I_{OUT} 電流制限トリップ (サーキット ブレーカ) スレッショルド	R_{IMON} = 2.55kΩ、V_{IREF} = 1V	21.0	21.7	22.3	A
短絡保護						
I_{FFT}	定常状態における固定高速トリップ スレッショルド (TPS16890、TPS1689C)	PG は High にアサート		73		A
I_{FFT}	定常状態における固定高速トリップ スレッショルド (TPS1689A、TPS1689B)	PG は High にアサート		83		A
I_{FFT}	定常状態における固定高速トリップ スレッショルド (TPS16890、TPS1689C)	PG を High にアサート、T_J = 25°C ～ 125°C	55			A
I_{FFT}	定常状態における固定高速トリップ スレッショルド (TPS1689A、TPS1689B)	PG を High にアサート、T_J = 25°C ～ 125°C	65			A
I_{SFT}	スケーラブルな高速トリップ電流:I_{OCP} 比	DEVICE_CONFIG [12:11] = 11		1.5		A/A
I_{SFT}	スケーラブルな高速トリップ電流:I_{OCP} 比	DEVICE_CONFIG [12:11] = 10		2		A/A
I_{SFT}	スケーラブルな高速トリップ電流:I_{OCP} 比	DEVICE_CONFIG [12:11] = 01		2.5		A/A
$SFT_{(SAT)}$	スケーラブルな高速トリップ電流:$I_{start-up\ peak}$ 比	電源投入時、PGOOD は Low		2		A/A
アクティブ電流共有						
$R_{ON(ACS)}$	アクティブ電流共有時の R_{ON}	V_{ILIM} > 1.1 × (1/3) × V_{IREF}		4.38	7	mΩ
$G_{IMON(ACS)}$	アクティブ電流制限時の IMON:IOUT 比	PG を High にアサート、V_{ILIM} > 1.1 × V_{IREF}	17.24	18.49	19.84	µA/A
$CL_{REF(ACS)}$	アクティブ電流共有トリガ スレッショルドと定常状態回路ブレーカ スレッショルドの比	PG は High にアサート		36.67		%
突入電流保護 (DVDT)						
I_{DVDT}	dVdt ピンの充電電流	DEVICE_CONFIG[10:9] = 11	2.4	3	3.6	µA
I_{DVDT}	dVdt ピンの充電電流	DEVICE_CONFIG[10:9] = 10	1.5	2	2.5	µA
I_{DVDT}	dVdt ピンの充電電流	DEVICE_CONFIG[10:9] = 01	0.75	1	1.25	µA
I_{DVDT}	dVdt ピンの充電電流	DEVICE_CONFIG[10:9] = 00	0.35	0.5	0.65	µA
G_{DVDT}	dVdt ゲイン	0.4 V < V_{dVdt} < 2.4 V	22	25	28	V/V
R_{DVDT}	dVdt ピンから GND への放電抵抗			500		Ω
GHI						
$V_{GS(GHI)}$ 立ち上がり	GHI/PG がアサートされている時の G-S スレッショルド			7		V
$R_{ON(GHI)}$	GHI/PG がアサートされている時の Ron			3.8		mΩ
クイック出力放電 (QOD)						
I_{QOD}	クイック出力放電プルダウン電流	$V_{SD(R)}$ < V_{EN} < V_{UVLO}、V_{IN} = 50V		22		mA

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
温度センサ出力 (TEMP)						
G_{TMP}	温度センサ ゲイン	V_{IN} = 50V		2.73		mV/°C
V_{TMP}	TEMP ピン出力電圧	T_J = 25 °C、V_{IN} = 50 V	670	678	690	mV
I_{TMPSRC}	TEMP ピン ソース電流	V_{IN} = 50V		119		µA
I_{TMPSNK}	TEMP ピン シンク電流	V_{IN} = 50V		10		µA
過熱保護 (OTP)						
TSD	絶対サーマル シャットダウン立ち上がりスレッショルド	T_J 立ち上がり、V_{IN} = 50V		150		°C
TSD_{HYS}	絶対サーマル シャットダウン ヒステリシス	T_J 立ち下がり、V_{IN} = 50V		13		°C
FET 正常性モニタ						
V_{DSFLT}	FET D-S 故障スレッショルド	SWEN = L、V_{IN} = 50V		0.5		V
V_{DSOK}	FET D-S 故障回復スレッショルド	SWEN = L、V_{IN} = 50V		0.64		V
アドレス選択 (ADDR0/ADDR1)						
I_{ADDRx}	ADDR0 ピン プルアップ電流		3.85	5.05	6.25	µA
	ADDR1 ピン プルアップ電流		3.85	5.05	6.25	µA
I_{OC_BKP}	バックアップ過電流保護スレッショルド	IMON はグランドへ短絡		38.3		A

6.6 遠隔測定

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
遠隔測定					
ADC 分解能			10		ビット
ADC 電圧リファレンス (V_{REF})	ADC リファレンスを出力するにはテスト モードが必要です		1.95		V
サンプリング レート	ADC 高速モード (デフォルト)		460		KHz
サンプリング レート	ADC 高性能モード (DEVICE_CONFIG[3]= 1)		150		KHz
DNL	ADC 高性能モード (DEVICE_CONFIG[3]= 1)		0.5	0.75	LSB
INL	ADC 高性能モード (DEVICE_CONFIG[3]= 1)			3.5	LSB
V_{AUX} の絶対誤差	ADC 高速モード (デフォルト)、V_{AUX} = 1.95V (フルスケール)、1 サンプル	-1.5		1.5	%
V_{AUX} の絶対誤差	ADC 高性能モード、V_{AUX} = 1.95V (フルスケール)、1 サンプル	-0.8		0.8	%
V_{AUX} の絶対誤差	ADC 高速モード (デフォルト)、V_{AUX} = 1.95V (フルスケール)、128 サンプル平均	-0.85		0.85	%
V_{AUX} の絶対誤差	ADC 高性能モード、V_{AUX} = 1.95V (フルスケール)、128 サンプル平均	-0.5		0.5	%
V_{IN} の絶対誤差	ADC 高性能モード、V_{IN} = 43.875V、1 サンプル	-1.2		1.2	%
V_{IN} の絶対誤差	ADC 高性能モード、V_{IN} = 43.875V、128 サンプル平均	-1		1	%
V_{OUT} の絶対誤差	ADC 高性能モード、V_{OUT} = 43.875V、1 サンプル	-1.2		1.2	%

Copyright © 2026 Texas Instruments Incorporated

6.6 遠隔測定 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
V_{OUT} の絶対誤差	ADC 高性能モード、V_{OUT} = 43.875V、128 サンプル平均	-1		1	%
V_{TEMP} の絶対誤差	ADC 高性能モード、V_{TEMP} = 1.95V (フルスケール)、1 サンプル		±5		℃
V_{TEMP} の絶対誤差	ADC 高性能モード、V_{TEMP} = 1.95V (フルスケール)、128 サンプル平均		±3		℃
V_{IMON} の絶対誤差	ADC 高性能モード、V_{IMON} = 1V、1 サンプル	-1		1	%
V_{IMON} の絶対誤差	ADC 高性能モード、V_{IMON} = 1V、128 サンプル平均	-0.8		0.8	%
P_{IN} の絶対誤差	ADC 高性能モード、V_{IN} = 50V、V_{IMON} = 0.93V、1 サンプル		±2.5		%
P_{IN} の絶対誤差	ADC 高性能モード、V_{IN} = 50V、V_{IMON} = 0.93V、128 サンプル平均		±1.75		%
E_{IN} の絶対誤差	ADC 高性能モード 累積エネルギー (5ms ウィンドウ、V_{IN} = 50V DC、V_{IMON} = 0.93V)		±2		%

6.7 PMBus および GPIO の DC 特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
GPIOx						
V_{OL}	GPIOx 出力ロジック Low	ピンは出力として構成され、Low にデアサート。シンク電流 = 20mA。			0.27	V
V_{OH}	GPIOx 出力ロジック high	ピンは出力として構成され、high にアサート	1.7			V
R_{GPIO}	GPIOx ピンのプルダウン抵抗	ピンは出力として構成され、Low にデアサート			13	Ω
I_{GPIO}	GPIOx ピンのリーク電流	ピンは出力として構成され、high にアサート			1	µA
V_{IH}	GPIOx 入力ロジック high	ピンは入力として構成	1.6			V
V_{IL}	GPIOx 入力ロジック low	ピンは入力として構成			0.75	V
PMBus (SCL/SDA)						
$I_{LK-PMB-BUS}$	PMBus セグメントあたりの入力リーク電流		-200		200	µA
$I_{LK-PMB-PIN}$	PMBus ピンの入力リーケージ- SCL		-1.5		1	µA
$I_{LK-PMB-PIN}$	PMBus ピンの入力リーケージ- SDA		-1.5		1	µA
V_{PULLUP_PMBus}	PMBus インターフェイスのプルアップ		1.62		3.63	V
V_{IL_PMBus}	SDA 入力ロジック low				0.8	V
V_{IL_PMBus}	SCL 入力ロジック low				0.8	V
V_{IH_PMBus}	SCL 入力ロジック high		1.35			V
V_{IH_PMBus}	SDA 入力ロジック high		1.35			V
V_{HYST_PMBus}	ヒステリシス電圧 SCL		80			mV
V_{HYST_PMBus}	ヒステリシス電圧 SDA		80			mV
V_{OL_PMBus}	Low レベル出力電圧 - SCL	I_{OL} = -20mA			0.4	V

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{OL_PMBus}	Low レベル出力電圧 - SDA	I_{OL} = -20mA			0.4	V

6.8 ロジック・インターフェイス

–40°C ≤ T_J ≤ +125°C、VIN = V_{DD} = 45V ～ 60V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 33kΩ により 3.3V にプルアップ、PGOOD = 33kΩ により 3.3V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
WPB						
I_{WPBLKG}	WPB ピンのリーク電流		-2.5		2.5	µA
V_{IH_WPB}	WPB 入力ロジック high		2.15			V
V_{IL_WPB}	WPB 入力ロジック Low				0.4	V
SWEN						
R_{SWEN}	SWEN ピン プルダウン抵抗	SWEN が Low にデアサート		6.8		Ω
故障表示 (FLTB)						
R_{FLTB}	$\overline{FLT}$ ピン プルダウン抵抗	$\overline{FLT}$ を Low にアサート		6.6		Ω
$I_{FLTBLKG}$	$\overline{FLT}$ ピンのリーク電流	$\overline{FLT}$ が High にデアサート	-0.1		0.1	µA
パワー グッド表示 (PG)						
R_{PG}	PG ピン プルダウン抵抗	PG が Low にデアサート		6.9		Ω
I_{PGKG}	PG ピンのリーク電流	PG は High にアサート	-1.5		1.5	µA

6.9 タイミング要件

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{OVP}	過電圧保護応答時間	V_{OVP} > V_{OVPR} V から SWEN ↓		1.5		µs
t_{Insdly}	挿入遅延	INS_DLY = 0x00、$V_{EN/UVLO}$ > V_{UVLOR}、V_{DD} > V_{UVPR} から SWEN ↑		16		ms
		INS_DLY = 0x07、$V_{EN/UVLO}$ > V_{UVLOR}、V_{DD} > V_{UVPR} から SWEN ↑		516		ms
t_{FFT}	固定高速トリップ応答時間ハード短絡	V_{DS} > V_{DSCOMP} から I_{OUT} ↓		214		ns
t_{SFT}	スケーラブルな高速トリップ応答時間	I_{OUT} > 2.5 x I_{OCP} から I_{OUT} ↓		400		ns
t_{ITIMER}	過電流ブランキング間隔	I_{OUT} = 1.5 x I_{OCP}、OC_TIMER = 0x00		0		ms
t_{ITIMER}	過電流ブランキング間隔	I_{OUT} = 1.5 x I_{OCP}、OC_TIMER = 0x14 (デフォルト)		3.2		ms
t_{ITIMER}	過電流ブランキング間隔	I_{OUT} = 1.5 x I_{OCP}、OC_TIMER = 0xFF		40.8		ms
t_{RST}	自動再試行間隔	RETRY_CONFIG[2:0] = 100		800		ms
$t_{EN(DG)}$	EN/UVLO デグリッチ時間			10		µs
t_{SU_TMR}	起動タイムアウト間隔	SWEN ↑ から FLT ↓		6.6		s
$t_{Discharge}$	QOD 放電時間 (V_{OUT} の 90% から 10%)	V_{SD} < $V_{EN/UVLO}$ < V_{UVLO}、C_{OUT} = 0.5mF、V_{IN} = 51V。		872		ms

Copyright © 2026 Texas Instruments Incorporated

6.9 タイミング要件 (続き)

-40°C ≤ T_J ≤ +125°C、V_{IN} =V_{DD} = 50V、OUT = Open、R_{ILIM} = 931Ω、R_{IMON} = 2.55kΩ、V_{IREF} = 1V、$\overline{FLT}$ = 10kΩ により 5V にプルアップ、PGOOD = 10kΩ により 5V にプルアップ、C_{OUT} = 10µF、C_{IN} = 10nF、dVdT = Open、$V_{EN/UVLO}$ = 2V、TEMP/EECLK/GPIO1 = Open、AUX/EEDATA/GPIO2 = Open、ADDR0 = Open、ADDR1 = Open、SCL = 330Ω により 3.3V にプルアップ、SDA = 330Ω により 3.3V にプルアップ。 (全電圧は GND 基準です、(特に記述のない限り))

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{PGA}	PG アサート遅延	DEVICE_CONFIG[15] = 0、デバイスは定常状態、VOUT > VOUT_PGTH から PG ↑		100		µs
t_{PGD}	PG デアサート遅延	デバイス定常状態、VOUT < VOUT_PGTH から PG ↓		3		µs

6.10 スイッチング特性

出力の立ち上がりスルーレートは内部的に制御され、動作電圧範囲の全体にわたって一定であるため、ターンオン タイミングが負荷条件の影響を受けないようにしています。立ち上がりスルー レートは、dVdt ピンとグランドの間に容量を追加することで調整できます。CdVdt が大きくなると、スルーレート (SR) が低下します。詳細については、「スルー レートおよび突入電流制御 (dVdt)」セクションを参照してください。ただし、ターンオフ遅延時間と立ち下がり時間は負荷容量 (C_{OUT}) および負荷抵抗 (R_L) の RC 時定数に依存します。スイッチング特性は、電源が定常状態で利用可能で、デバイスがイネーブルになる前に負荷電圧が完全に放電されているパワーアップ シーケンスに対してのみ有効です。標準値は T_J = 25℃ 時に測定 (特に記述のない限り)。V_{IN} = 51V、R_{OUT} = 2000Ω、C_{OUT} = 1mF

パラメータ		C_{dVdt} = Open	C_{dVdt} = 22nF	単位
SR_{ON}	出力立ち上がりスルー レート	87	80	V/s
$t_{D,ON}$	ターン オン遅延	16.8	18	ms
t_R	立ち上がり時間	478	525.6	ms
t_{ON}	ターンオン時間	494.8	543.6	ms
$t_{D,OFF}$	ターンオフ遅延時間	1	1	µs
t_F	立ち下がり時間	R_{OUT} と C_{OUT} に依存します		µs

Copyright © 2026 Texas Instruments Incorporated

6.11 代表的特性

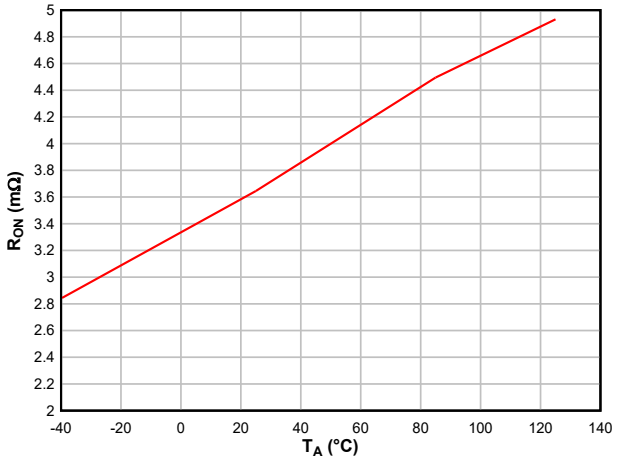


図 6-1. 温度範囲にわたる ON 抵抗

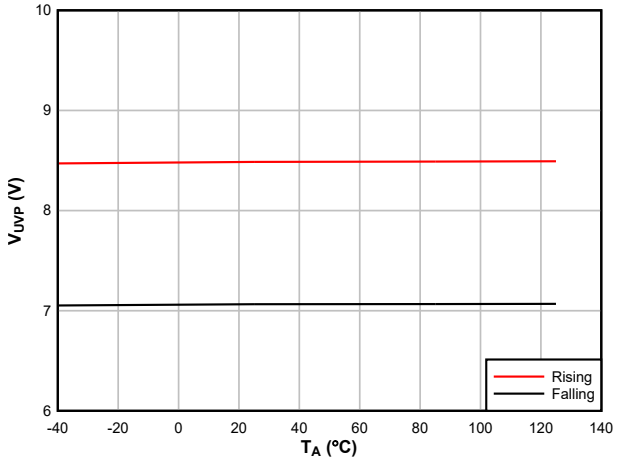


図 6-2. 温度範囲にわたる VDD 低電圧スレッショルド

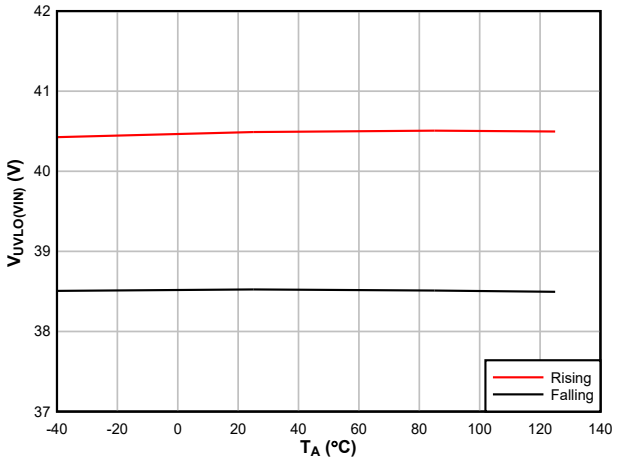


図 6-3. 温度範囲にわたる VIN 低電圧スレッショルド (VIN_UV_FLT = 0x71)

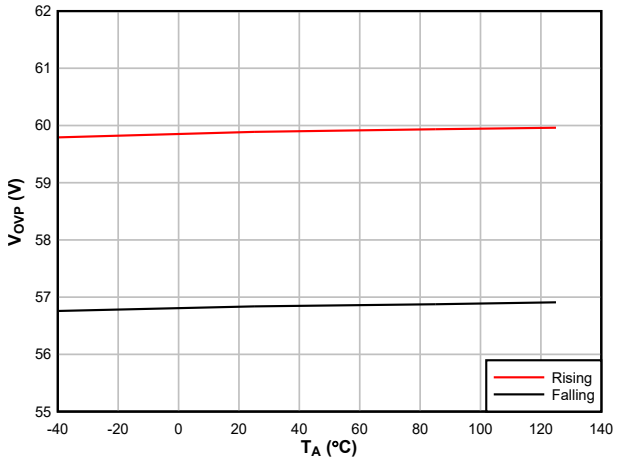


図 6-4. 温度範囲にわたる VIN 過電圧保護スレッショルド (VIN_OV_FLT = 0xB1)

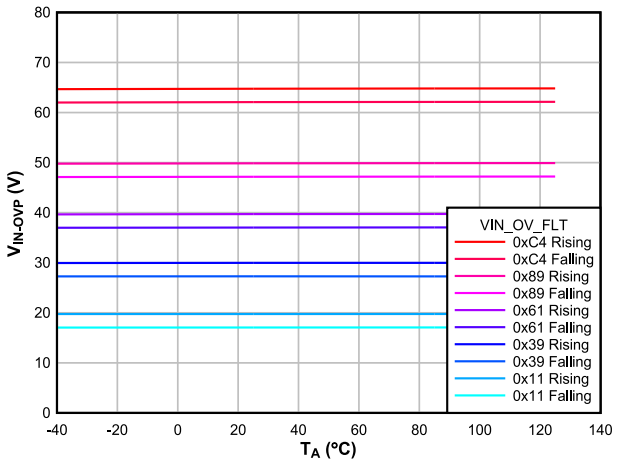


図 6-5. 温度範囲にわたる VIN 過電圧保護スレッショルド

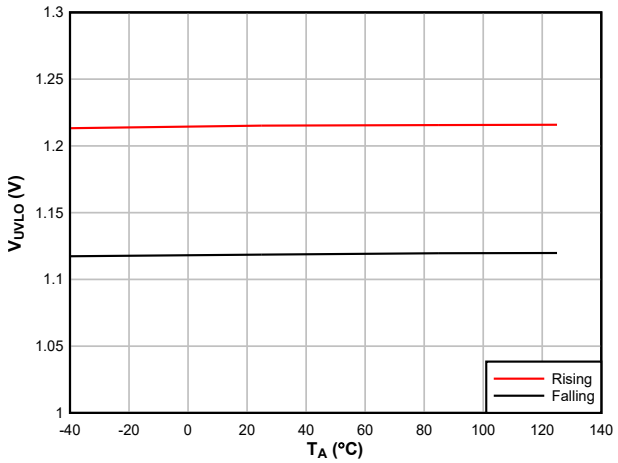


図 6-6. 温度範囲にわたる EN/UVLO ベースのターンオフ スレッショルド

Copyright © 2026 Texas Instruments Incorporated

6.11 代表的特性 (続き)

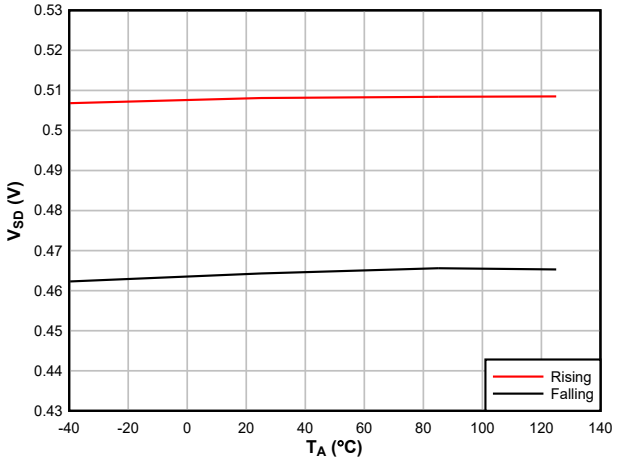


図 6-7. 温度範囲にわたる、EN/UVLO ベースのシャットダウン スレッショルド

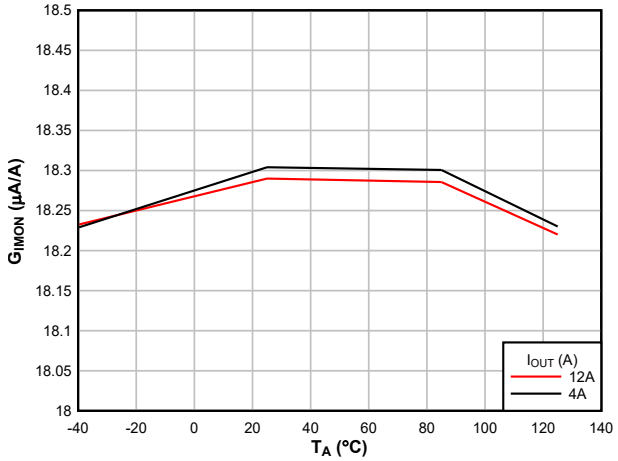


図 6-8. 負荷および温度範囲にわたる IMON ゲイン

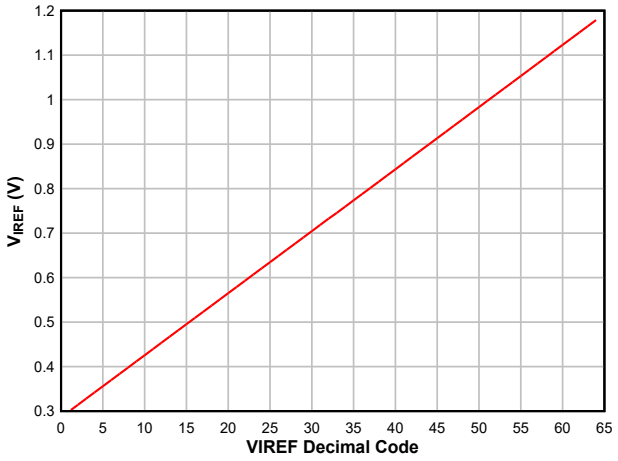


図 6-9. VIREF DAC 伝達関数

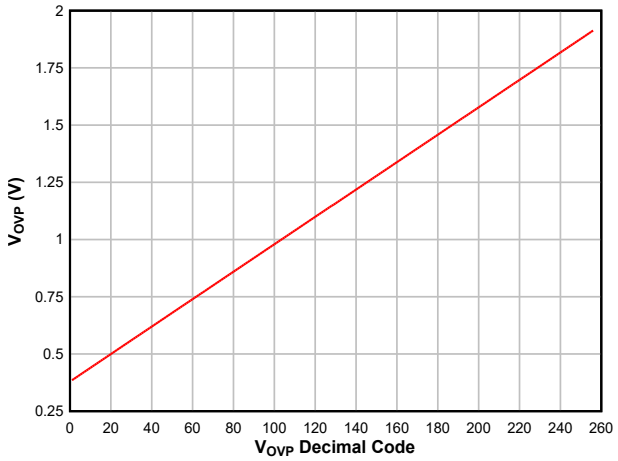


図 6-10. VOVP DAC 伝達関数

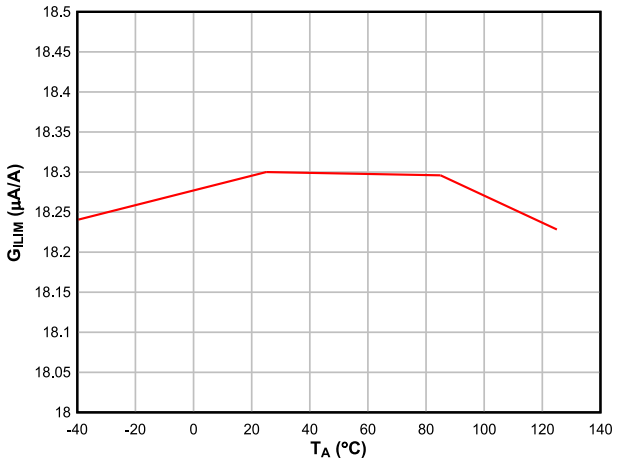


図 6-11. 負荷および温度範囲にわたる ILIM ゲイン

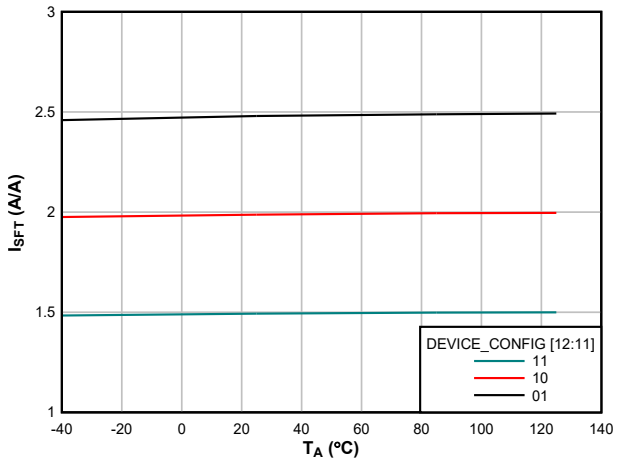


図 6-12. 温度範囲にわたるスケーラブルな高速トリップ スレッショルド比

6.11 代表的特性 (続き)

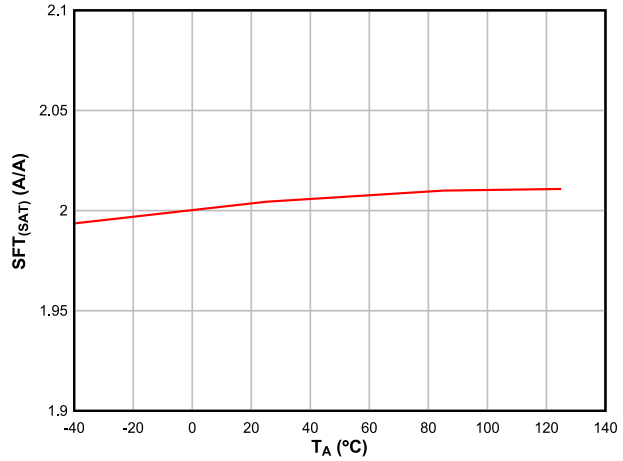


図 6-13. 温度範囲にわたる起動時のスケーラブルな高速トリップ スレッショルド比

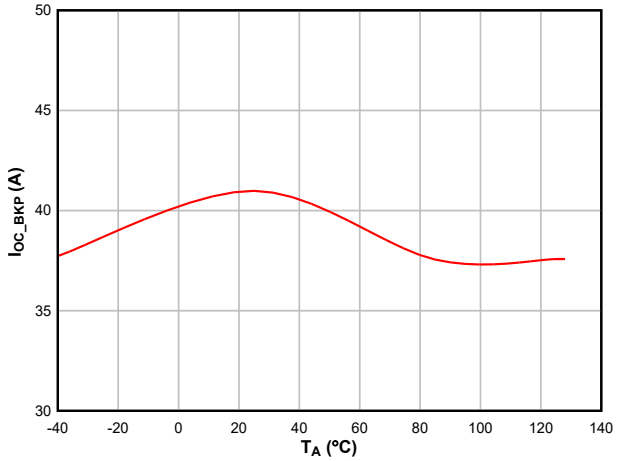


図 6-14. 温度範囲にわたるバックアップ過電流保護スレッショルド

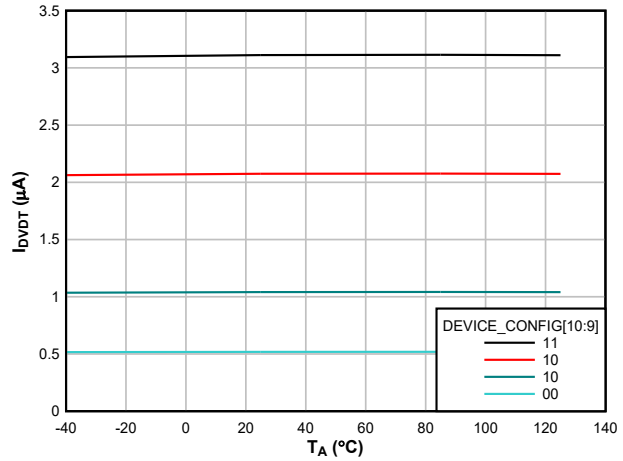


図 6-15. 温度範囲にわたる DVDT ピン充電電流

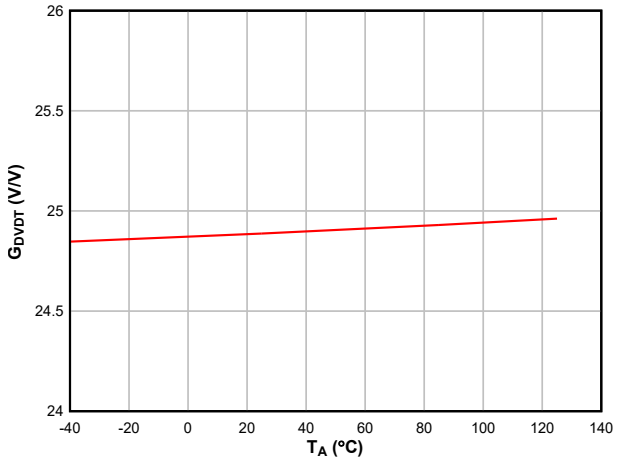


図 6-16. 温度範囲にわたる DVDT ゲイン

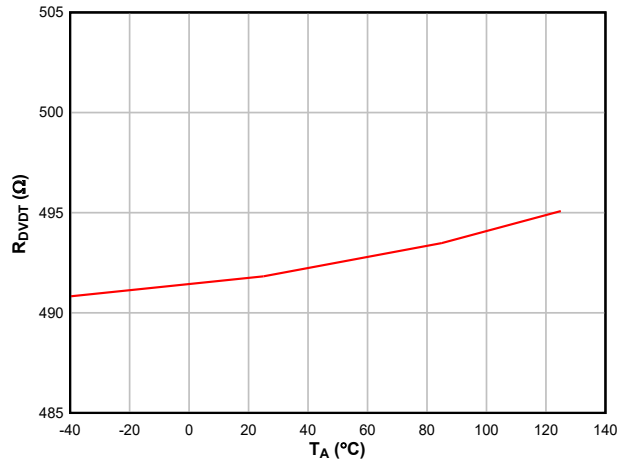


図 6-17. 温度範囲にわたる DVDT 放電抵抗

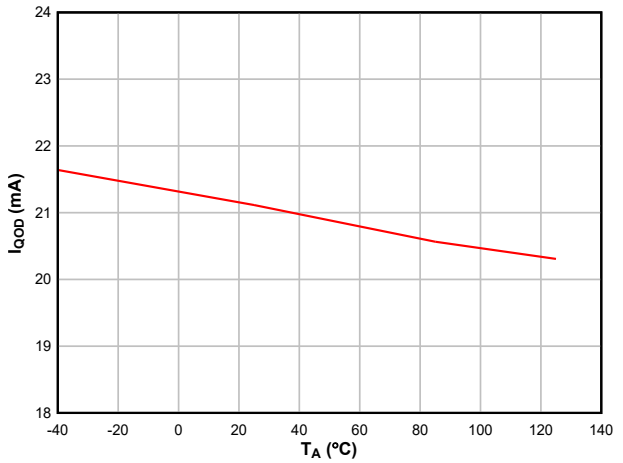


図 6-18. 温度範囲にわたる QOD シンク電流

Copyright © 2026 Texas Instruments Incorporated

6.11 代表的特性 (続き)

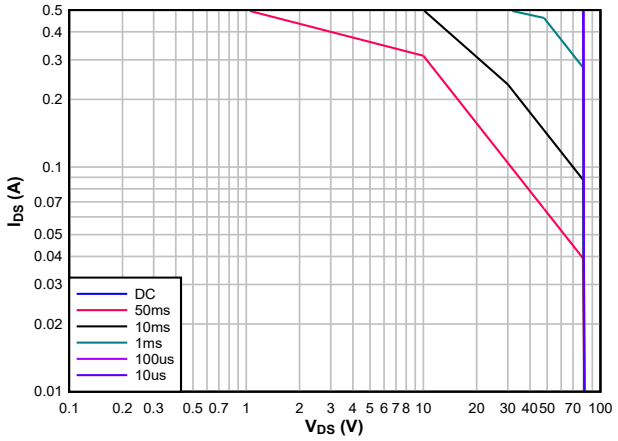


図 6-19. 起動時の許容動作領域 (AOA)

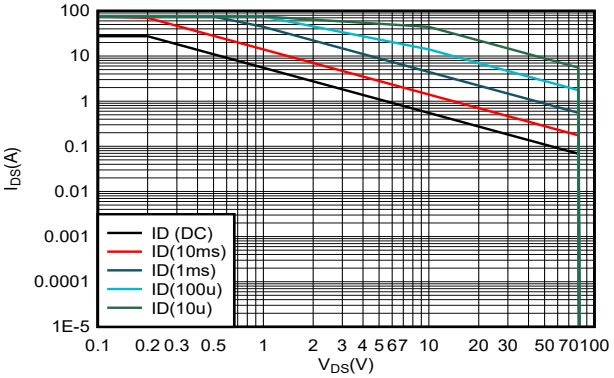
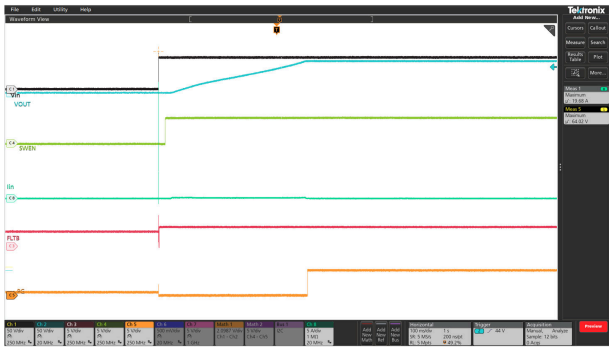
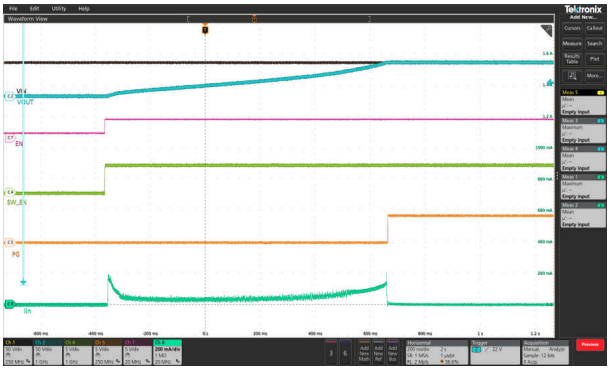


図 6-20. 定常状態の許容動作領域 (AOA)



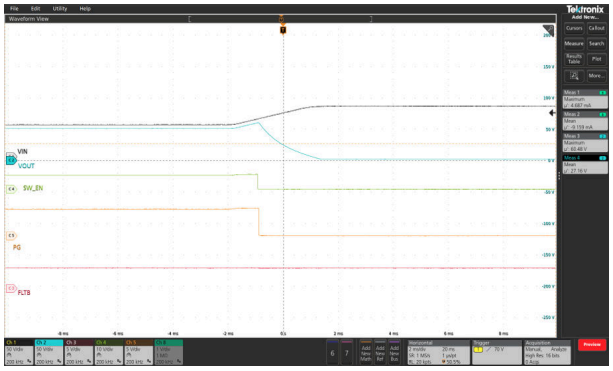
EN を high に保持し、IN 電源を 51V まで上昇。C_{OUT} = 1mF、C_{dVdt} = 68nF

図 6-21. 電源を使用したパワーアップ



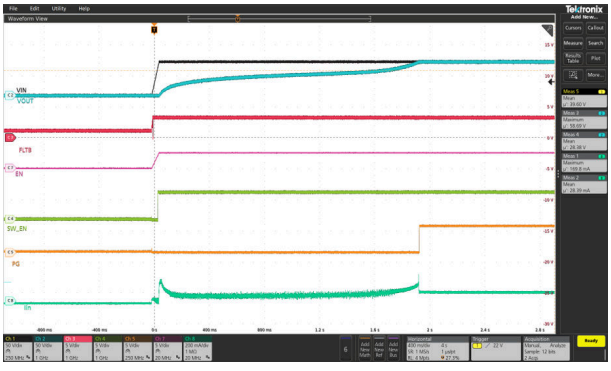
54V で安定している電源では、EN ピンを low から high に切り替え。C_{OUT} = 1mF、C_{dVdt} = 68nF

図 6-22. EN を使用したパワーアップ



VIN 過電圧立ち上がりスレッショルドは 60.47V にプログラム、EN は high に保持、電源電圧は 54V から 80V へと上昇、ランプレートは 10V/ms に設定。C_{OUT} = 1mF、C_{dVdt} = 68nF

図 6-23. 入力過電圧保護

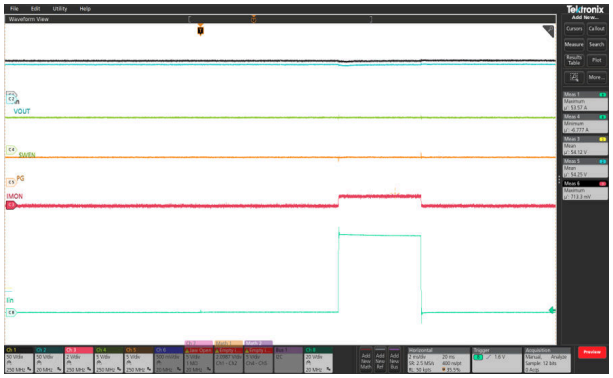


IN 電源は EN、C_{OUT} = 500µF、C_{dVdt} = 68nF、R_{OUT} = 820Ω DVDT スケーリング 100% で 54V に上昇

図 6-24. R と C による突入

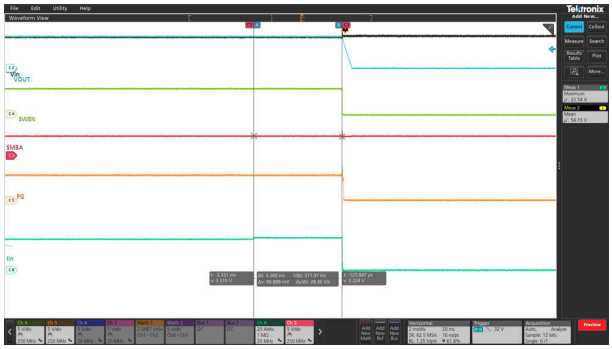
Copyright © 2026 Texas Instruments Incorporated

6.11 代表的特性 (続き)



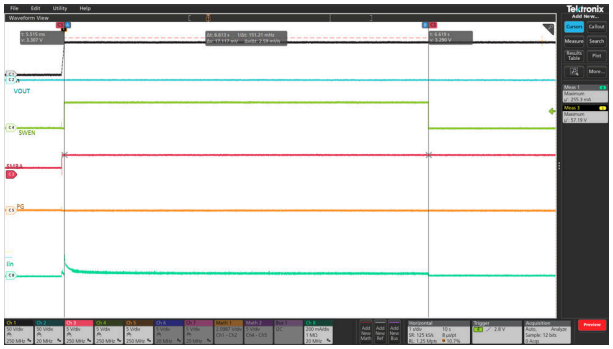
定常状態のデバイス、48A の負荷電流を 3ms にわたって印加した後、削除。過電流ブランキング遅延を 3.2ms に設定。Vin = 54V

図 6-25. 過渡過電流ブランキング



定常状態のデバイス、負荷電流は 3.2ms を超えて 48A まで上昇。過電流ブランキング遅延を 3.2ms に設定

図 6-26. 過電流保護



OUT は GND へ短絡。54V で安定している電源では、EN ピンを low から high に切り替え。

図 6-27. パワーアップ時の短絡保護



デバイスは定常状態、OUT を GND に短絡。Vin = 51V。C_{out}= 3µF

図 6-28. 定常状態時の短絡保護

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

7.1 概要

TPS1689x は、負荷電圧と負荷電流を管理するために使用されるパワー スイッチ内蔵 eFuse です。TPS1689x は、PMBus 互換のデジタル インターフェイスを備えており、ホストがデバイスの制御、構成、監視、デバッグを行うことが可能です。デバイスは、VDD と IN バスを監視して、動作を開始します。V_{DD} および V_{IN} がそれぞれの低電圧保護 (UVP) スレッショルドを超えた場合、デバイスは挿入遅延タイマ期間を待機して、起動前に電源が安定するようにします。次に、デバイスは EN/UVLO ピンをサンプリングします。EN/UVLO が Low に保持されている間は、内部 MOSFET とともに、内部制御/デジタル回路がオフになります。このピンが high レベルになると、内部制御回路が有効になり、ホストからコマンドを受信できるように PMBus エンジンが準備されます。

起動シーケンスが成功した後、TPS1689x デバイスは負荷電流と入力電圧をアクティブに監視し、内部 FET を制御して、プログラムされた過電流スレッショルド I_{OCP} を超過しておらず、過電圧スパイクがカットオフされていることを確認します。これにより、有害なレベルの電圧や電流からシステムを安全な状態に保つことができます。同時に、ユーザー プログラマブル過電流ブランキング タイマを使用すると、システムは eFuse をトリップせずに、負荷電流の過渡ピークに対応できます。これにより、過渡耐性のある実際の故障に対する堅牢な保護が維持されるため、システムの稼働時間を最大限に延ばすことができます。

デバイスには推奨動作条件の下でデバイスの安全性と信頼性を維持するため、保護回路が内蔵されています。内部 FET は常に、サーマル シャットダウン メカニズムを使用して保護されています。この機能により、接合部温度 (T_J) が高くなりすぎてデバイスが高い信頼性で動作できなくなると、FET がオフになります。

TPS1689x には高精度で高帯域幅のアナログ負荷電流モニタが内蔵されているため、システムは定常状態と過渡時に負荷電流を正確に監視できます。これにより、高度な動的プラットフォーム パワー マネージメント手法を容易に実装でき、安全性や信頼性を損なうことなく、システムの電力使用率とスループットを最大化できます。

TPS1689x を使用すると、ホストは PMBus インターフェイス経由で各種のシステム パラメータとステータスを監視できます。また、PMBus 経由でデバイス構成を変更し、システムのニーズに応じてデバイスの動作を制御することもできます。これには、さまざまな警告/故障スレッショルド、タイマ、ピン機能が含まれます。構成値は、内部の不揮発性メモリに格納することもできるため、ホストの介入なしにデバイスを事前定義済みの構成で起動できます。

TPS1689x は、高速 ADC サンプル バッファリングやブラックボックス フォルト記録などの高度な遠隔測定機能も備えているため、システム設計とデバッグが容易になります。

より高い負荷電流のサポートを必要とするシステムの場合、TPS1689x は TPS1685x と並列に接続できます。TPS1689x はプライマリ コントローラとして動作し、PMBus 経由でチェーン全体の制御、遠隔測定、構成を可能にします。各デバイスは動作状態を同期し、適切な起動、シャットダウン、故障への応答を実現します。

Copyright © 2026 Texas Instruments Incorporated

7.2 機能ブロック図

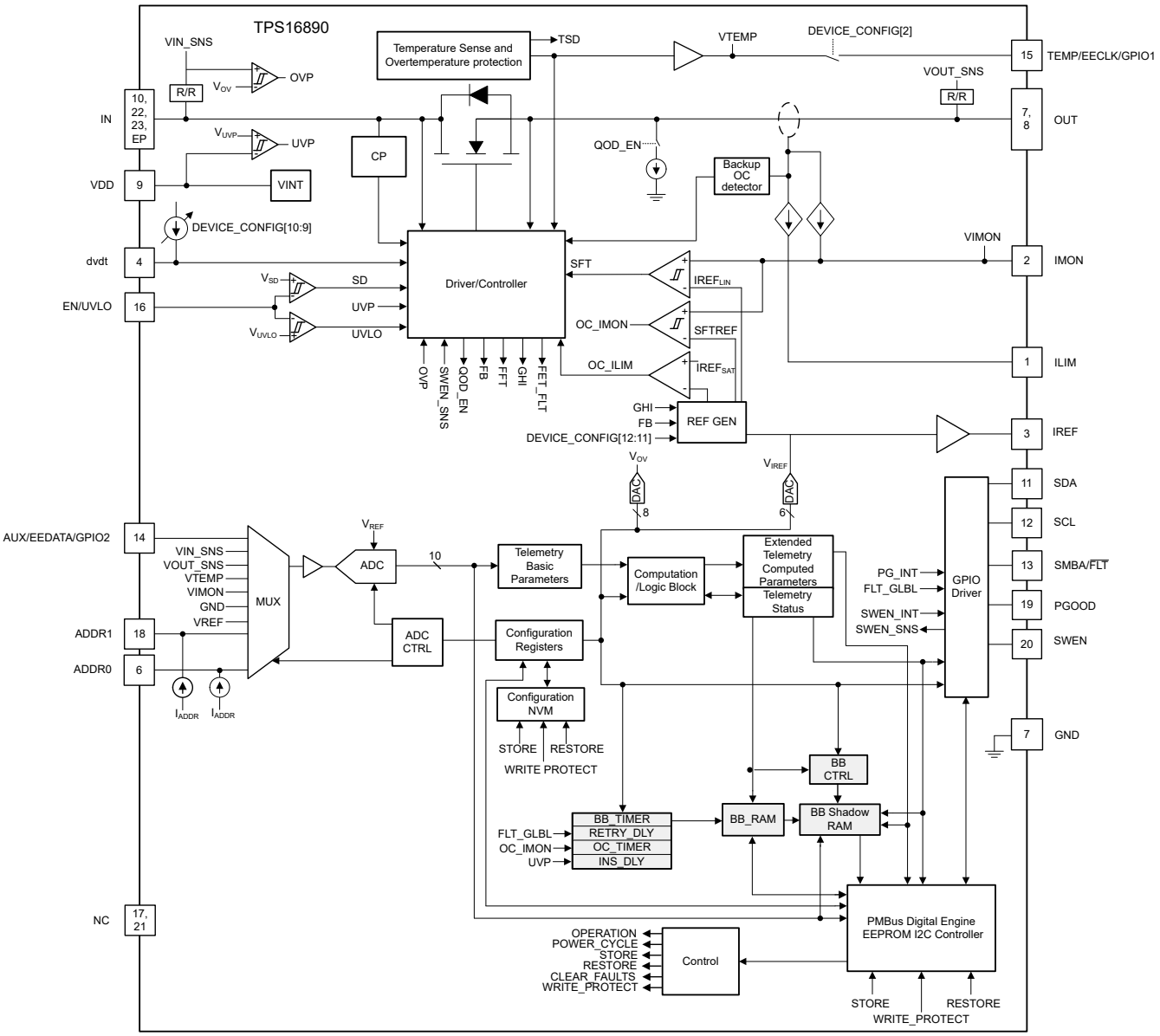


図 7-1. TPS1689x の機能ブロック図

7.3 機能説明

TPS1689x eFuse は、高集積かつ先進的な電力管理デバイスであり、システム故障発生時の監視、検出、保護、および報告を行います。

7.3.1 低電圧保護

TPS1689x は、印加された電圧が低くなりすぎて、システムまたはデバイスが正常に動作できない場合に備えて、VDD および VIN に低電圧誤動作防止を実装しています。低電圧誤動作防止には、VDD にデフォルトの内部スレッショルド (V_{UVP})、VIN にプログラム可能なスレッショルド (V_{UVLOIN}) があります。また、EN/UVLO ピンに UVLO コンパレータを搭載しているため、外部から低電圧保護スレッショルドをユーザー定義の値に調整することもできます。図 7-2 および式 1 に、抵抗デバイダを使用して、特定の電源電圧に対して UVLO 設定ポイントを設定する方法を示します。

Copyright © 2026 Texas Instruments Incorporated

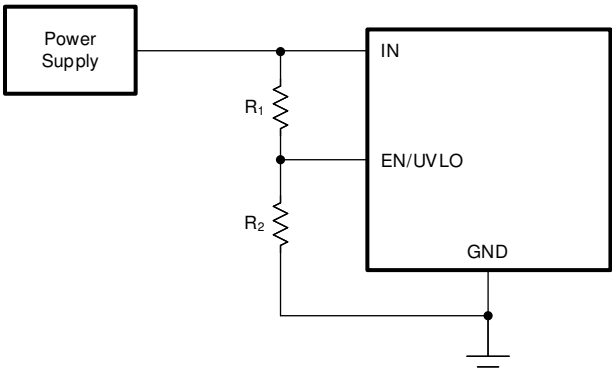


図 7-2. 可変低電圧保護

$$V_{IN(UV)} = V_{UVLO(R)} \frac{R_1 + R_2}{R_2} \quad (1)$$

VIN UVLO 故障スレッショルドは、PMBus® を使って VIN_UV_FLT レジスタに書き込むことでもプログラムできます。

EN/UVLO ピンには双方向のスレッショルドが実装されており、外部ホストからデバイスを制御するために使用できます。

1. $V_{EN} > V_{UVLO(R)}$: デバイスは完全にオン。
2. $V_{SD(F)} < V_{EN} < V_{UVLO(F)}$: 一部の重要なバイアスとデジタル回路を除き、FET とほとんどのコントローラ回路がオフになります。EN/UVLO ピンをこの状態に t_{QOD} を超える時間保持すると、出力放電機能が起動します。
3. $V_{EN} < V_{SD(F)}$: デバイス内のすべてのアクティブ回路がオフになり、デバイスはデジタル状態メモリを保持しません。また、ラッチされた故障、ステータス フラグ、および PMBus 書き込みによりレジスタに書き込まれた設定値もリセットします。

7.3.2 挿入遅延

TPS1689x は、デバイスが負荷への電力をオンにしようとする前に、電源が安定したことを確認するため、スタートアップ時に挿入遅延を実装しています。これは、ホットスワップアプリケーションで、カードが稼働中のバックプレーンにホットプラグされ、カードがコネクタにしっかりと接続される前に接触バウンスが発生する可能性がある場合に役立ちます。デバイスは最初に、VDD 電源が V_{UVP} スレッショルドを上回り、すべての内部バイアス電圧が安定するまで待機します。その後、EN/UVLO ピンの状態に関係なく、t_{INSDLY} の追加遅延の間、デバイスはオフに維持されます。この操作により、カードがバックプレーンにしっかりと接触する前にデバイスが電源投入しようとした場合、または起動時に電源のリンギングやノイズが発生した場合に、システムで予期しない動作が発生するのを防ぐことができます。

挿入遅延は、PMBus を使用して不揮発性メモリ / EEPROM の INS_DLY レジスタの値をプログラムし、さらに増やすことができます。

7.3.3 過電圧保護

TPS1689x は過電圧ロックアウト機能を実装しており、入力過電圧状態から負荷を保護します。IN の入力電圧が OVP 立ち上がりスレッショルドを超えると、t_{OVP} 以内にパワー FET がオフになります。IN ピンの OVP コンパレータは、デフォルトの内部過電圧保護スレッショルドである $V_{OVP(R)}$ を使用しています。このスレッショルドは、不揮発性構成メモリのプログラムにより、または PMBus レジスタから VIN_OV_FLT レジスタへの書き込みにより動的に変更できます。OVP コンパレータには、ノイズ耐性を高めるためのヒステリシスが内蔵されています。IN の電圧が OVP 立ち下がりスレッショルド ($V_{OVP(F)}$) を下回ると、デバイスは過電圧状態の持続時間に基づいてターンオン モードを選択します。過電圧状態が 20µs を超えて持続する場合、FET は制御された dVdt 方法でオンになります。過電圧状態の持続時間が 20µs 未満の場合、FET は高速回復モードでオンになります。

Copyright © 2026 Texas Instruments Incorporated

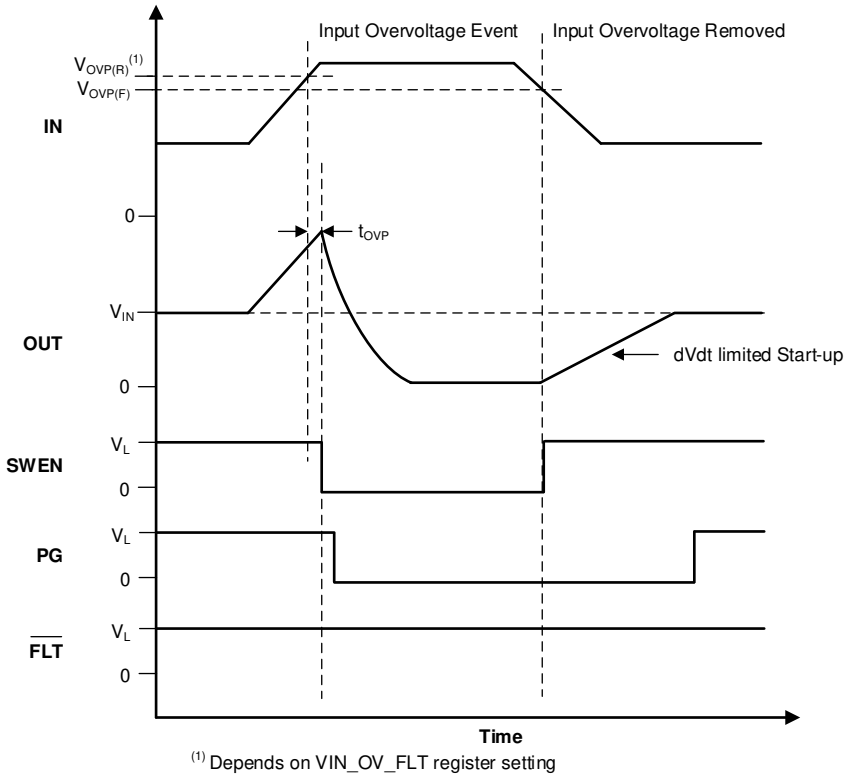


図 7-3. 入力過電圧保護応答

7.3.4 突入電流、過電流、および短絡保護

TPS1689x には、過電流に対する 4 つのレベルの保護が組み込まれています。

1. 突入電流制御のための調整可能なスルー レート (dVdt)
2. 起動時の過電流保護のための、調整可能なスレッショルド (I_{LIM}) を備えたアクティブ電流制限
3. 定常状態での過電流保護のための、調整可能なスレッショルド (I_{OCP}) とブランキング タイマ (t_{OC_TIMER}) を備えた回路ブレーカ
4. あらゆる条件下での深刻な短絡から迅速に保護するためのプログラマブルなスレッショルド、および定常状態では固定スレッショルド (I_{FFT}) を備えた、深刻な過電流故障に対する高速トリップ応答

7.3.4.1 スルー レート (dVdt) および突入電流制御

ホットプラグ イベント時や大きな出力容量の充電中に、大きな突入電流が発生する可能性があります。突入電流を適切に管理しないと、システム電源に過剰なストレスが加わり、ドループが発生したり、入力コネクタが損傷したりする可能性があります。この動作により、システム内の他の場所で予期しない再起動が発生する可能性があります。ターンオン時の突入電流は、負荷容量と立ち上がりスルーレートに正比例します。式 2 を使用して、与えられた負荷容量 (C_{LOAD}) について突入電流 (I_{INRUSH}) を制限するのに必要なスルーレート (SR) を計算できます。

$$SR\left(\frac{V}{ms}\right) = \frac{I_{INRUSH}\,(mA)}{C_{OUT}\,(\mu F)} \tag{2}$$

DVDT ピンにコンデンサを追加することで、立ち上がりスルーレートを制御し、ターンオン時の突入電流を低減できます。これはまた dVdt レートのスケーリング係数の関数であり、DEVICE_CONFIGregister への PMBus 書き込みによってデジタル的にプログラムできます。特定のスルーレートを生成するために必要な C_{dVdt} 容量は、式 3 を使用して計算できます。

Copyright © 2026 Texas Instruments Incorporated

$$C_{dVdt}\,(pF) = \frac{50000 \times k}{SR\left(\frac{V}{ms}\right)} \quad (3)$$

ここで、k = 0.25 (DEVICE_CONFIG[10:9] = 00 の場合)

k = 0.5 (DEVICE_CONFIG[10:9] = 01 の場合)

k = 1 (DEVICE_CONFIG[10:9] = 10 の場合 (デフォルト))

k = 1.5 (DEVICE_CONFIG[10:9] = 11 の場合)

dVdt ピンをオープンのままにし、DEVICE_CONFIG[10:9] = 11 を設定すると、最も高速な出力スルーレートを実現できます。

スルーレートは、スタートアップ時に消費されるエネルギーの関数でもあります。DVDT によるスルーレート制御は、スタートアップ電流制限 $I_{Startup}$ のみを下回っています。dvdt ピンによるスタートアップ電流が $I_{startup}$ を超えると電流はクランプされ、スルーレートが遅くなります。

注

高いターンオン スルーレートと高い入力パワー パスのインダクタンスの組み合わせにより、起動時に発振が発生する場合があります。これは、次の 1 つまたは複数の手順を使用して軽減できます。

1. 入力インダクタンスを小さくする。
2. VIN ピンの容量を増やす。
3. DVDT ピンのコンデンサ値を増やすか、DEVICE_CONFIG[10:9] レジスタ ビットを使用して DVDT スケーリング係数を変更することにより、スルーレートを低減したり、スタートアップ時間を長くしたりします。TI では最小スタートアップ時間は 30ms を推奨します。

7.3.4.1.1 起動タイムアウト

スタートアップが完了しない場合、つまり、SWEN がアサートされた後、特定のタイムアウト間隔 (t_{SU_TMR}) 内に FET が完全にオンにならない場合、デバイスはそれを故障として登録します。故障ステータスは STATUS_MFR_SPECIFIC レジスタのビット[6] で報告されます。$\overline{FLT}$ は Low にアサートされ、デバイスは RETRY_CONFIG レジスタ設定に応じてラッチオフまたは自動リトライモードに移行します。

7.3.4.2 定常状態の過電流保護 (サーキット ブレーカ)

TPS1689x は、定常状態時の出力過電流状態に応答して、ユーザーがプログラム可能な過渡故障ブランキング間隔の後に、サーキット ブレーカ動作を実行します。この動作により、デバイスは短いユーザー定義間隔でより高いピーク電流をサポートできるだけでなく、出力障害が継続して発生した場合にも堅牢な保護が確立されます。

このデバイスは出力負荷電流を継続的に検出し、負荷電流に比例するアナログ電流出力 (I_{IMON}) を IMON ピンに提供します。これにより、式 4 に従って IMON ピン抵抗 (R_{IMON}) の両端に比例電圧 (V_{IMON}) が生成されます。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \quad (4)$$

ここで G_{IMON} は電流モニタ ゲイン ($I_{IMON}:I_{OUT}$) です。

この電圧を基準となる IREF ピンの電圧と比較することで、過電流状態が検出されます。リファレンス電圧 (V_{IREF}) は 2 つの方法で制御でき、それに応じて過電流保護スレッショルド (I_{OCP}) を設定します。

- リファレンス電圧 (V_{IREF}) は内部 DAC を使用して生成でき、不揮発性構成メモリをプログラムするか、VIREF レジスタへの PMBus® 書き込みにより動的に変更できます。
- また、外部の低インピーダンス高精度リファレンス電圧源から IREF ピンを駆動することも可能です。

定常状態 (I_{OCP}) 時の過電流保護スレッショルドは、式 5 を使用して計算できます。

$$I_{OCP} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \quad (5)$$

注

TI は、ノイズ耐性を向上させるため、IREF ピンと GND の間に 1nF のコンデンサを追加することを推奨します。

過電流状態、つまり負荷電流がプログラムされた電流制限スレッショルド (I_{OCP}) を上回るが、短絡スレッショルド (I_{SCP}) を下回る状態が検出されると、デバイスは内部の過電流ブランキング デジタル タイマ (OC_TIMER) の実行を開始します。OC_TIMER が期限切れになる前に負荷電流が電流制限スレッショルドを下回ると、回路ブレーカ動作は作動しません。この動作により、短い過負荷過渡パルスが回路をトリップせずにデバイスを通過できるようになります。同時に、OC_TIMER はリセットされ、次の過電流イベントの前にデフォルト状態になります。これにより、すべての過電流イベントに対して、完全なブランキング タイマ間隔が設けられます。

過電流状態が続く場合、OC_TIMER は実行を継続し、期限が切れた後、回路ブレーカの動作により FET が直ちにオフになります。

式 6 を使用して、目的の過電流スレッショルドに対する R_{IMON} 値を計算できます。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP}} \quad (6)$$

過渡が許容される期間は、PMBus® 書き込みによる OC_TIMER レジスタ設定を使用してプログラムできます。

図 7-4 に、TPS1689x eFuse の過電流応答を示します。回路ブレーカの故障により部品がシャットダウンした後、部品はラッチ オフ状態を維持するか、RETRY_CONFIG レジスタの設定に基づいて自動的に再起動します。

Copyright © 2026 Texas Instruments Incorporated

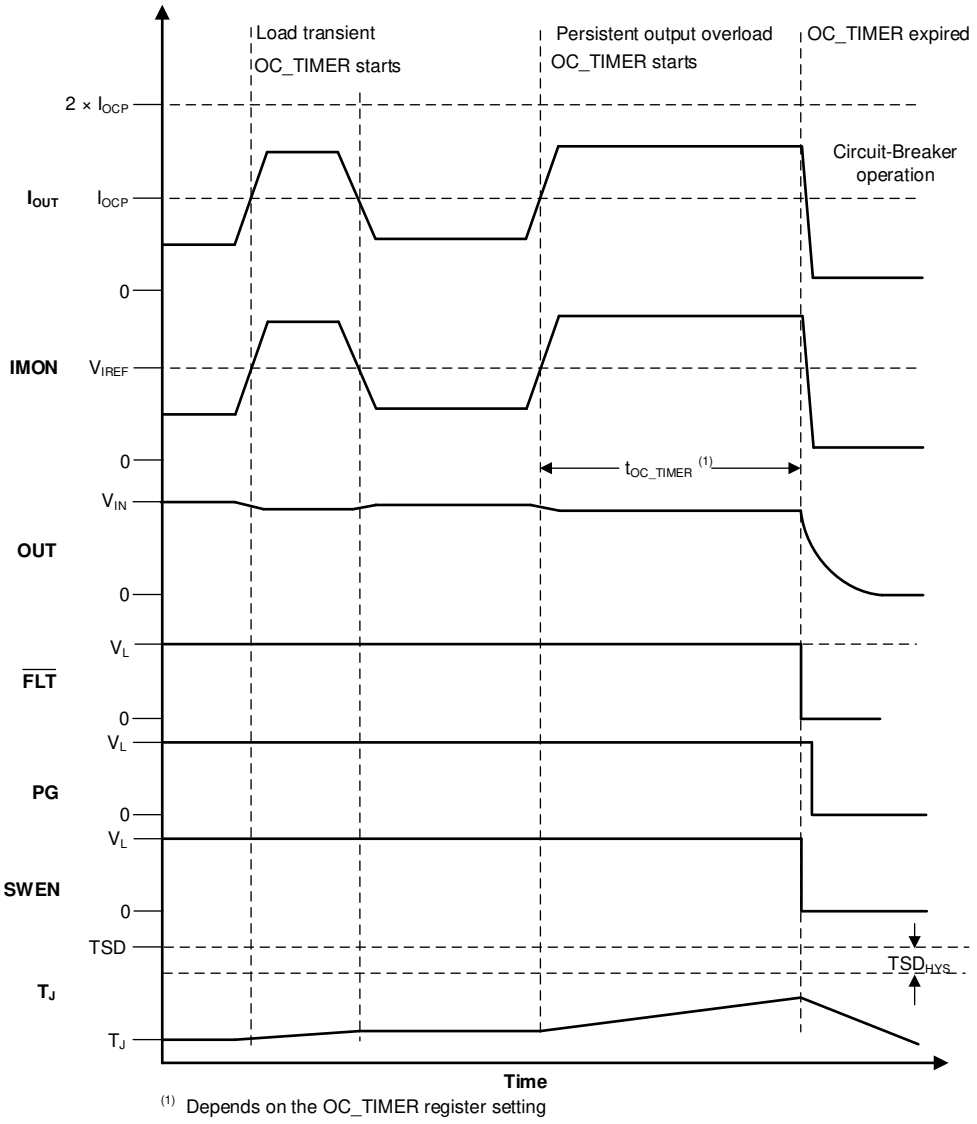


図 7-4. 定常状態の過電流 (回路ブレーカ) 応答

過渡過電流状態 (負荷電流がプログラムされた電流制限スレッショルドを超え、OC_TIMER が満了しない) が検出された場合、デバイスは次のように動作します。

- STATUS_MFR_SPECIFIC_2 レジスタの OC_DET ビットを設定します。
- (書き込み可能な場合) ブラックボックス RAM レジスタの 1 つにイベント識別子を OC_DET として書き込み、相対タイムスタンプ情報を書き込みます。
- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタが 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。

持続的な過電流状態 (負荷電流がプログラムされた電流制限スレッショルドを超え、OC_TIMER が満了) が検出された場合、デバイスは次のように動作します。

- STATUS_BYTE レジスタの FET_OFF ビットと NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
- STATUS_WORD レジスタの上位バイトの OUT_STATUS、INPUT_STATUS、PGOODB、NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
- STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します。
- STATUS_INPUT レジスタの OC_FLT ビットを設定します。

Copyright © 2026 Texas Instruments Incorporated

- STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します。
- ALERT_MASK レジスタの STATUS_IN、PGOODB、STATUS_OUT ビットがマスク設定されていない場合、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。
- 外部 PG 信号をデアサートします。
- FAULT_MASK レジスタの OC_FLT ビットが high に設定されており、マスクされていない場合、$\overline{\text{FLT}}$ 信号をアサートします。

注

VIN_UV_WARN および VIN_OV_WARN イベントは、ステップ負荷過渡のためにトリガされないものと想定されます。

7.3.4.3 起動時のアクティブ電流制限

TPS1689x は、起動時に出力過電流状態に応答し、電流をアクティブに制限します。起動電流制限は、内部で $I_{start-up}$ に固定されています。電流レギュレーション中、出力電圧降下により FET 全体のデバイス消費電力が増加します。デバイスの内部温度 (T_J) がサーマル シャットダウン スレッショルドを超えると、FET がオフになります。TSD 故障により部品がシャットダウンした後、本部品はラッチオフされたままになるか、RETRY_CONFIG レジスタ設定に基づく遅延の後で自動的に再起動します。過熱に対するデバイスの応答の詳細については、セクション 7.3.6 を参照してください。

注

アクティブ電流制限ブロックは、起動時に出力電圧 (V_{OUT}) と内部 FET 接合部温度に基づくフォールドバック機構を採用します。V_{OUT} がフォールドバック スレッショルド (V_{FB}) を下回ると、電流制限スレッショルドはさらに低下します。

7.3.4.4 短絡保護

出力短絡発生中は、デバイスを流れる電流が非常に急速に増加します。出力短絡が検出されると、内部高速トリップ コンパレータは高速保護シーケンスをトリガし、電流がそれ以上蓄積して損傷や過剰な入力電源ドループが発生するのを防止します。この操作により、すべてのシステムに適しているとは限らない高い固定スレッショルドを使用する代わりに、システム定格に従って高速トリップ スレッショルドを調整できます。高速トリップコンパレータは、スケーラブルなスレッショルド (I_{SFT}) を採用しています。これは、サーキット ブレーカ スレッショルド (I_{OCP}) とデジタルでプログラム可能なスケーリング係数の関数です。デフォルトの高速トリップ スレッショルドは、定常状態時は $2 \times I_{OCP}$、突入時は $2 \times I_{Startup}$ と等しくなります。定常状態の高速トリップ スレッショルドのスケーリング係数は、DEVICE_CONFIG[12:11] レジスタ ビットを使用して、異なる値にプログラムできます。1.5×、2×、2.5× のプログラミング オプションが利用可能です。電流が高速トリップ スレッショルドを超えると、TPS1689x は t_{SFT} 以内に FET をオフにします。

また、このデバイスは、より高い固定高速トリップ スレッショルド (I_{FFT}) を採用して、定常状態時 (リニア領域の FET) のハード短絡に対する高速保護を実現します。電流が I_{FFT} を超えると、FET は t_{FFT} 内で完全にオフになります。

高速トリップ イベント後のデバイスの応答は、PMBus レジスタ書き込みまたは不揮発性構成メモリにより、DEVICE_CONFIG レジスタの SC_RETRY ビットを使用して設定できます。2 つのプログラミング オプションが利用可能です。

1. **SC_RETRY = 0 (デフォルト設定):** デバイスは故障をラッチし、RETRY_CONFIG レジスタ設定に従って、外部からまたは内部の自動再試行メカニズムによって再起動がトリガされるまで、オフのまま維持されます。

   DEVICE_CONFIG レジスタが Low で、SC_RETRY ビットで短絡故障が発生すると、デバイスは次のようになります。

   - STATUS_BYTE レジスタの FET_OFF ビットと NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
   - STATUS_WORD レジスタの上位バイト内の OUT_STATUS、PGOODB、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
   - STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します。
   - STATUS_MFR_SPECIFIC_2 レジスタの PGOODB および SC_FLT ビットを設定します。

Copyright © 2026 Texas Instruments Incorporated

- ALERT_MASK レジスタの PGOODB ビットと STATUS_OUT ビットがマスクされていない場合、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。
- 外部 PG 信号をデアサートします。
- FAULT_MASK レジスタの SC_FLT ビットを high に設定してマスクされていない場合、$\overline{\text{FLT}}$ 信号をアサートします。

2. **SC_RETRY = 1:** デバイスは、短いデグリッチ期間 (30µs) の後で FET が完全にオンに戻るよう試みます。これにより、過渡過電流イベントが発生した後に FET は迅速に試行および回復し、出力電圧低下を最小化できます。ただし、障害が持続する場合、デバイスは電流制限に移行して接合部温度が上昇し、最終的にはサーマル シャットダウンに移行します。デバイスは故障をラッチし、RETRY_CONFIG レジスタ設定に従って、外部からまたは内部の自動再試行メカニズムによって再起動がトリガされるまで、オフのまま維持されます。過熱に対するデバイスの応答の詳細については、「*過熱保護*」セクションを参照してください。

   DEVICE_CONFIG レジスタの SC_RETRY ビットで短絡フォルトが発生すると、デバイスは次のようになります。

   - STATUS_BYTE レジスタの FET_OFF、STATUS_TEMP、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
   - STATUS_WORD レジスタの上位バイトの OUT_STATUS、MFR_STATUS、PGOODB、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
   - STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します。
   - STATUS_TEMP レジスタの OT_FLT ビットを設定します。
   - STATUS_MFR_SPECIFIC レジスタの SOA_FLT ビットを設定します。
   - STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します。
   - ALERT_MASK レジスタの PGOODB、MFR_STATUS、STATUS_TEMP、および STATUS_OUT ビットの設定でマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。
   - 外部 PG 信号をデアサートします。
   - FAULT_MASK レジスタの SOA_FLT ビットと TEMP_FLT ビットを high に設定してマスクされていない場合、$\overline{\text{FLT}}$ 信号をアサートします。

図 7-5 に、TPS1689x eFuse の短絡応答を示します。

複数のホットプラグ可能ブレードまたは共通の電源バックプレーンに接続されたラインカードを搭載したブレードサーバーや通信機器などの一部のシステムでは、誘導バックプレーンを流れる大電流のスイッチングにより電源に過渡現象が発生する可能性があります。これによって、eFuse の高速トリップ コンパレータをトリガするのに十分な大きさの、隣接カードの電流スパイクが発生する可能性があります。TPS1689x は独自のアルゴリズムを使用して、このような場合の不要なトリップを防止し、中断のないシステム動作を実現しています。

Copyright © 2026 Texas Instruments Incorporated

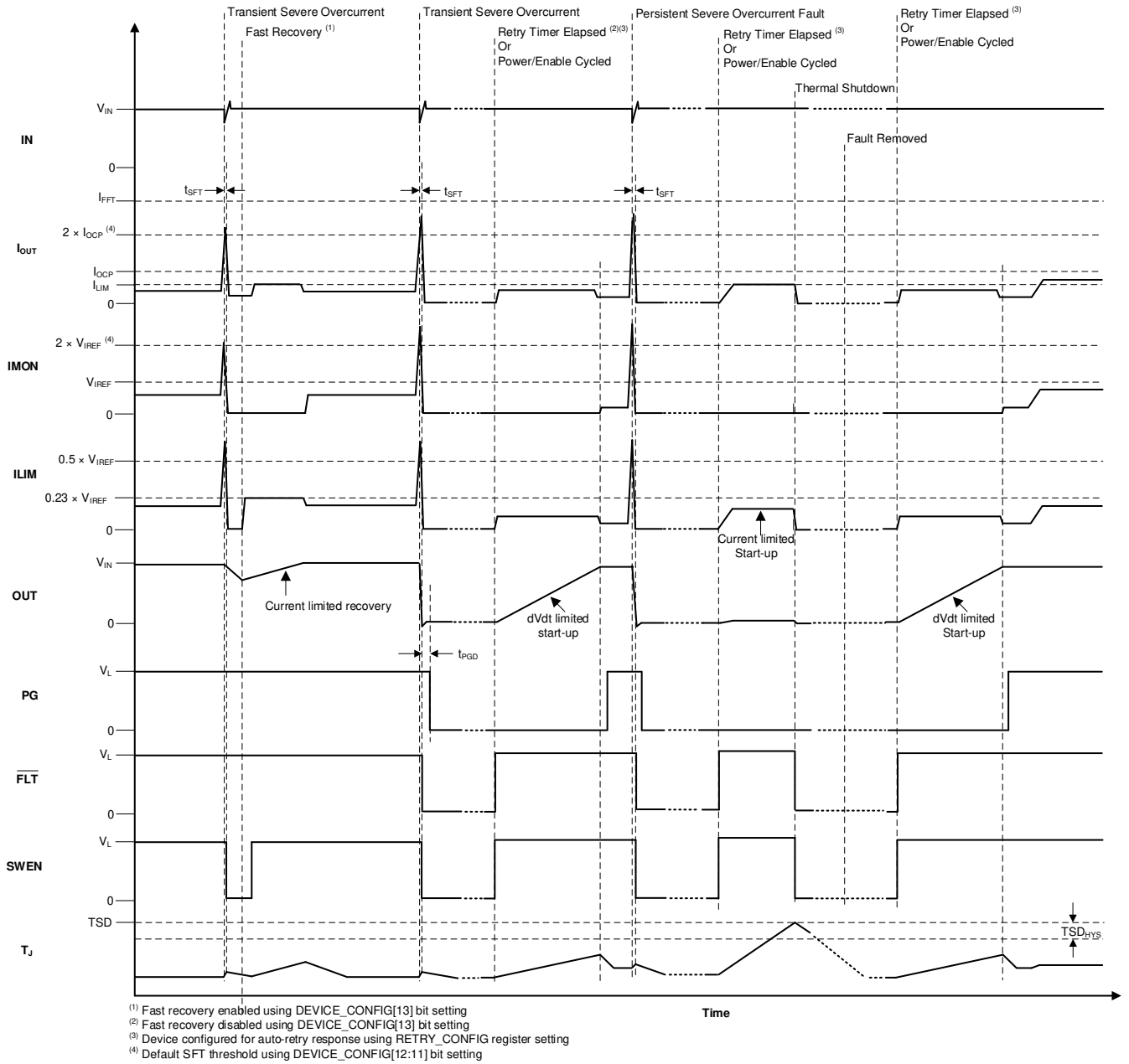


図 7-5. 短絡応答

7.3.5 アナログ負荷電流モニタ (IMON)

TPS1689x では、FET を流れる電流に比例したアナログ電流を IMON ピンに供給することで、システムが出力負荷電流を正確に監視できるようになります。電流出力の利点は、隣接するパターンからの電圧降下やノイズの結合による大きな誤差を発生させずに、信号を基板全体に配線できることです。この電流出力により、複数の eFuse デバイス (TPS1689x または TPS1685x) の IMON ピンを互いに接続して、並列構成で合計電流を得ることもできます。IMON 信号は、監視ポイントで抵抗を介して降下させることで電圧に変換できます。ユーザーは、R_{IMON} の全体で電圧 (V_{IMON}) を検出し、式 7 を使用して出力負荷電流の測定値を取得できます。

$$I_{OUT} = \frac{V_{IMON}}{G_{IMON} \times R_{IMON}} \quad (7)$$

Copyright © 2026 Texas Instruments Incorporated

TPS1689x IMON 回路は、基板レイアウトやその他のシステム動作条件に関係なく、負荷や温度の条件にわたって高帯域と高精度を実現するように設計されています。この設計では、IMON 信号を Intel PSYS または PROCHOT などの高度な動的プラットフォーム パワー マネジメント手法に使用して、安全性や信頼性を犠牲にすることなく、システムの消費電力とプラットフォームのスループットを最大化できます。

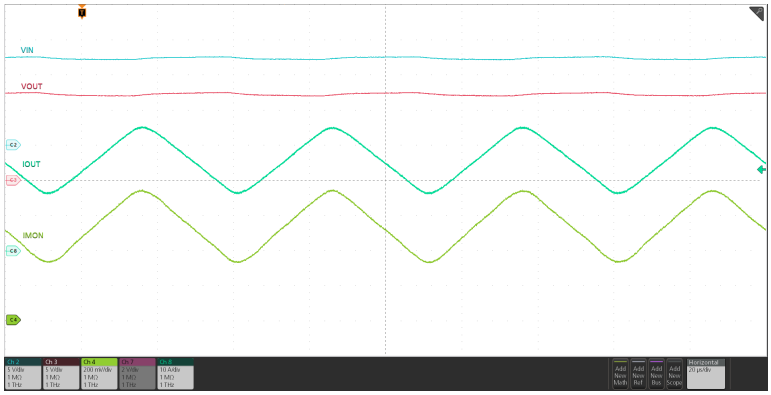


図 7-6. アナログ負荷電流モニタ応答

注

1. IMON ピンは、定常状態時にのみ負荷電流監視情報を提供します。起動中、IMON ピンは負荷電流を報告しますが、精度が低下します。
2. ILIM ピンは個別のデバイス負荷電流を常に報告するため、各デバイスのアナログ負荷電流モニタとしても使用できます。
3. TI は、ノイズ フィルタリングのため、IMON ピンと GND との間に 22pF のコンデンサを追加することを推奨します。
4. 起動時の過電流保護および短絡保護のタイミングへの影響を避けるため、ILIM ピンの寄生容量を最小限に抑えるように注意する必要があります。

7.3.6 過熱保護

TPS1689x は、安全に動作するために、内部 FET が過熱した場合にデバイス自体を保護する、内部サーマル シャットダウン メカニズムを採用しています。TPS1689x が熱過負荷を検出すると、デバイスはシャットダウンします。その後、デバイスは、パワー サイクルされるか再度イネーブルになるまでラッチオフ状態にとどまります。またはデバイスの自動再試行構成に基づく遅延後に自動的に再起動されます。

過熱スレッショルドにはデフォルトのスレッショルド (TSD) があり、システムの必要性に応じて OT_FLT レジスタを使用して低い値にデジタルでプログラムできます。

表 7-1. 過熱保護のまとめ

自動再試行構成	TSD 開始	TSD 終了
ラッチオフ	V_{TEMP} ≥ OT_FLT スレッショルドまたは T_J ≥ TSD	V_{TEMP} < OT_FLT - OT_{Hys} または T_J < TSD – TSD_{HYS} VDD が 0V にサイクルされ、$V_{UVP(R)}$ を上回る、または EN/UVLO が $V_{SD(F)}$ より低くトグルされる
自動再試行	V_{TEMP} ≥ OT_FLT スレッショルドまたは T_J ≥ TSD	V_{TEMP} < OT_FLT - OT_{Hys} または T_J < TSD – TSD_{HYS} 再試行タイマが満了する、VDD が 0V にサイクルされ、$V_{UVP(R)}$ を上回る、または EN/UVLO が $V_{SD(F)}$ より低くトグルされる

7.3.7 アナログ接合部温度モニタ (TEMP)

TPS1689x を使用すると、システムはダイの温度に比例するアナログ電圧を TEMP ピンに供給することで、接合部温度 (T_J) を正確に監視できます。この電圧は、ADC 入力により検出され、デジタル遠隔測定用に READ_TEMPERATURE_1 PMBus コマンドを使用して通知されます。TPS1689x と TPS1685x を含むマルチデバイス並列構成では、すべてのデバイスの TEMP 出力を相互接続できます。この構成では、チェーン内で最も高温のデバイスの温度が TEMP 信号により報告されます。

注

1. TEMP ピンの電圧は外部監視のみに使用され、純粋に内部温度監視に基づいている各個別デバイスの過熱保護方式には影響を与えません。
2. TI は、システム過渡時のグリッチをフィルタして除去するため、TEMP ピンに 2.2nF の容量を追加することを推奨します。

7.3.8 FET の正常性監視

TPS1689x は、パワー パス FET の故障を示す特定の条件を検出して報告できます。検出または報告されない場合、これらの状態は、負荷に正しく電力を供給しないか、必要なレベルの保護を提供しないかのいずれかにより、システム性能を低下させる可能性があります。FET 故障が検出されると、TPS1689x はゲートを Low に引き下げることにより内部 FET のオフを試み、$\overline{FLT}$ ピンをアサートします。指定の FET 故障タイプは、STATUS_MFR_SPECIFIC ステータス レジスタにも報告されます。

- **D-S 短絡:** D-S 短絡が発生すると、基板アセンブリの欠陥または内部 FET 故障のいずれかにより、ソースから負荷まで、制御不能な電力供給経路が継続的に形成される可能性があります。この状態は、FET がオンになる前に $V_{IN-OUT} < V_{DSFLT}$ かどうかをチェックすることで、起動時に検出されます。もしそうであれば、デバイスは内部出力放電を作動させ、出力の放電を試みます。V_{OUT} が特定の許容間隔内に V_{FB} を下回るまで放電されない場合、デバイスは $\overline{FLT}$ ピンをアサートし、STATUS_MFR_SPECIFIC ステータス レジスタの FET_FAULT_DS ビットを設定します。

注

DEVICE_CONFIG レジスタの DIS_VDSFLT ビットを設定することで、D-S 故障検出をデジタル的に無効化するオプションがあります。これにより、デバイスは D-S 故障をトリガすることなく、事前に充電された出力で起動できます。

- **G-D 短絡:** TPS1689x は、内部制御ロジックが FET をオフ状態に保持しようとしていても、ゲート電圧が V_{IN} に近いかどうかを常にチェックすることで、この種の FET 故障を常に検出します。この状態が検出されると、デバイスは $\overline{FLT}$ ピンをアサートし、STATUS_MFR_SPECIFIC ステータス レジスタの FET_FAULT_GD ビットを設定します。
- **G-S 短絡:** TPS1689x は、ゲートドライバがオンになった後、FET の G-S 電圧が特定のタイムアウト期間 (t_{SU_TMR}) 内に必要なオーバードライブ電圧に達しないかどうかをチェックすることで、起動時にこの種の FET 故障を検出します。定常状態では、コントローラ ロジックがゲートドライバに FET をオフにするように信号を送信する前に G-S 電圧が Low になると、故障としてラッチされます。この状態が検出されると、デバイスは $\overline{FLT}$ ピンをアサートし、STATUS_MFR_SPECIFIC ステータス レジスタの FET_FAULT_GS ビットを設定します。

7.3.9 シングル ポイント障害の軽減

TPS1689x は、あらゆる状況で過電流と短絡に対する保護を提供するため、IMON、ILIM、IREF ピンの適切な部品接続とバイアスを使用し、適切なスレッショルド デジタル構成を採用しています。安全対策の追加として、本デバイスは以下のメカニズムを使用して、これらのピンのいずれかがシステム内で正しく接続されなかった場合やフィールド内で関連部品に障害が発生した場合や、構成レジスタが正しくプログラムされていない場合でも、デバイスが何らかの過電流保護を実現するようにします。

Copyright © 2026 Texas Instruments Incorporated

7.3.9.1 IMON ピンのシングル ポイント障害

- **IMON ピン オープン:**この場合、IMON ピン電圧が内部的に高電圧にプルアップされ、スレッショルド (V_{IREF}) を超えてしまうため、デバイスに大きな電流が流れていない場合でも、部品が回路ブレーカ動作を実行してしまいます。
- **IMON ピンが直接または非常に低い抵抗を介して GND に短絡されている:**この場合、IMON ピンの電圧は低電圧に保持され、デバイスに大きな電流が流れる場合でもスレッショルド (V_{IREF}) を超えることは許可されず、プライマリ過電流保護メカニズムは無効になります。このデバイスは、バックアップとして何らかの保護を提供するために、内部の過電流検出メカニズムに依存しています。デバイスがバックアップ電流センス スレッショルド (I_{OC_BKP}) を超えたことを検出し、同時に IMON ピンのプライマリ過電流検出が失敗した場合、シングル ポイント障害検出がトリガされ、故障がラッチされます。FET はオフになり、$\overline{FLT}$ ピンがアサートされます。同時に、STATUS_MFR_SPECIFIC_2 レジスタの SPFAIL ステータス ビットが設定され、$\overline{SMBA}$ 信号がアサートされます。

7.3.9.2 IREF ピンのシングル ポイント障害

- **IREF DAC の設定が不適切、または外部で強制的に高い電圧に設定されている:**この場合、IREF ピン (V_{IREF}) は、推奨される I_{OCP} または I_{LIM} の計算に従って目標値よりも高い電圧に内部または外部でプルアップされ、デバイスに大電流が流れている場合でも プライマリ サーキット ブレーカ、アクティブ電流制限、短絡保護がトリガされないようにしています。このデバイスは、内部過電流検出メカニズムに依存して、何らかの保護をバックアップとして実現します。デバイスが、負荷電流がバックアップ過電流スレッショルド (I_{OC_BKP}) を超えていることを検出したが、同時に ILIM または IMON ピンのプライマリ過電流または短絡検出に失敗する場合、シングル ポイント障害検出がトリガされ、故障がラッチされます。FET はオフになり、$\overline{FLT}$ ピンがアサートされます。同時に、STATUS_MFR_SPECIFIC_2 レジスタの SPFAIL ステータス ビットが設定され、$\overline{SMBA}$ 信号がアサートされます。
- **IREF ピンは GND へ短絡:**この場合、V_{IREF} スレッショルドが 0V に設定されるため、デバイスに大きな電流が流れない場合でも、部品はアクティブ電流制限またはサーキット ブレーカ動作を実行します。

7.3.10 汎用デジタル入出力ピン

TPS1689x には、システムのニーズに応じて異なる機能に構成できる 2 つの汎用デジタル入出力ピンがあります。

1. TEMP/EECLK/GPIO1 (汎用デジタル出力)
2. Aux/EEDATA/GPIO2 (汎用デジタル出力)

これらのピンは、DEVICE_CONFIG レジスタ ビットを使用して構成できます。

7.3.10.1 フォルト応答および表示 ($\overline{FLT}$)

表 7-2 は、各種故障条件に対するデバイスの応答をまとめたもので。

表 7-2. 故障のまとめ

イベントまたは状態	デバイスの応答	内部でラッチされた故障	$\overline{FLT}$ ピンのステータス	ピン表示マスキング オプション	DELAY
定常状態	なし	該当なし	H	該当なし	
突入電流	なし	該当なし	H	該当なし	
過熱	シャットダウン	Y	L	Y	
低電圧 (EN/UVLO)	シャットダウン	N	H	該当なし	
低電圧 (VDD UVP)	シャットダウン	N	H	該当なし	
低電圧 (VIN UVP)	シャットダウン	N	H	該当なし	
過電圧 (VIN OVP)	シャットダウン	N	H	該当なし	
過渡過電流	なし	N	H	該当なし	
持続的な過電流 (定常状態)	回路ブレーカ	Y	L	Y	t_{ITIMER}
持続的な過電流 (起動時)	電流制限	N	H	該当なし	TSD 後
出力短絡	高速トリップ	Y	L	Y	t_{FT}

Copyright © 2026 Texas Instruments Incorporated

表 7-2. 故障のまとめ (続き)

イベントまたは状態	デバイスの応答	内部でラッチされた故障	$\overline{FLT}$ ピンのステータス	ピン表示マスキング オプション	DELAY
出力短絡 (高速回復構成)	高速トリップ後の電流制限付き起動	N	H	該当なし	
IMON ピン オープン (定常状態)	シャットダウン	Y	L	Y	
IMON ピン短絡 (定常状態)	シャットダウン (I_{OUT} > I_{OC_BKP} の場合)	Y	L	Y	45µs
IREF ピン オープン (起動時)	シャットダウン (I_{OUT} > I_{OC_BKP} の場合)	Y	L	Y	
IREF ピン オープン (定常状態)	シャットダウン (I_{OUT} > I_{OC_BKP} の場合)	Y	L	Y	t_{ITIMER}
IREF ピン短絡 (定常状態)	シャットダウン	Y	L	Y	
IREF ピン短絡 (起動時)	シャットダウン	Y	L	Y	
起動タイムアウト	シャットダウン	Y	L	N	t_{SU_TMR}
FET 正常性故障 (G-S)	シャットダウン	Y	L	Y	10µs
FET 正常性故障 (G-D)	シャットダウン	Y	L	Y	
FET 正常性故障 (D-S)	シャットダウン	N	L	Y	t_{SU_TMR}
外部故障 (デバイスが UV でも OV でもないときに SWEN が外部で Low にプルされる)	シャットダウン	Y	L	Y	

故障後のデバイスの応答は、RETRY_CONFIG レジスタ設定によって異なります。デバイスは、上記の表に従って故障をラッチし、その後、自動再試行またはラッチオフ応答を実行します。自動再試行構成では、ラッチされた故障は、$\overline{FLT}$ ピンを Low に維持しながら、自動再試行タイマの開始もトリガします。タイマ期間 (t_{RETRY}) の満了時に、$\overline{FLT}$ ピンのプルダウンが解除され、デバイスは自動的に再起動する準備が整います。デバイスが再度オンになると、通常の DVDT 制限付き起動シーケンスに従います。

これに対する唯一の例外は、DEVICE_CONFIG レジスタの SC_RETRY ビットを使用して高速回復が構成されている場合の短絡故障時です。この場合、デバイスは迅速にオフになり、その後、電流制限された方法で自動的にオンに戻ります。これにより、システムは過渡的な障害からの迅速な回復を試みることができます。詳細については、「短絡保護」のセクションを参照してください。

内部でラッチされた故障の場合、部品の電源を入れ直すか、EN/UVLO ピンの電圧を $V_{SD(F)}$ 未満に引き下げることで故障がクリアされ、$\overline{FLT}$ ピンはデアサートされます。この動作により、自動再試行タイマもクリアされます。この状況では、EN/UVLO を UVLO スレッショルドよりもわずかに低くしても、デバイスに影響はありません。これは、ラッチオフ構成および自動再試行構成の場合にも当てはまります。

TPS1689x と TPS1685x を含む並列 eFuse 構成では、故障応答はプライマリ デバイスである TPS1689x によって決定されます。ただし、プライマリ デバイスが故障を登録できない場合、セカンダリ デバイスにはフェイルセーフ機構が備わっており、SWEN ピンを Low に引き下げてチェーン全体をオフにし、ラッチオフ状態に移行することで制御を取得します。その後、デバイスは VDD の電源を $V_{UVP(F)}$ 未満にして入れ直すか、EN/UVLO ピンを $V_{SD(F)}$ 未満してサイクルさせることによってのみ、再度オンにできます。

7.3.10.2 パワー グッド表示 (PG)

パワー グッドは、デバイスが定常状態で最大電力を供給可能な場合に、high にアサートされるアクティブ high デジタル出力です。

Copyright © 2026 Texas Instruments Incorporated

表 7-3. PG 表示のまとめ

イベントまたは状態	FET ステータス	PG ピン ステータス	PG 遅延
デバイス無効化 (V_{EN} < V_{UVLO})	OFF	L	t_{PGD}
VIN 低電圧 (V_{IN} < V_{UVP} または V_{IN} < VIN_UV_FLT)	OFF	L	
VDD 低電圧 (V_{DD} < V_{UVP})	OFF	L	
VIN 過電圧 (V_{IN} > VIN_OV_FLT)	OFF	L	t_{PGD}
定常状態	ON	H	t_{PGA}
突入電流	ON	L	t_{PGA}
過渡過電流	ON	H	該当なし
回路ブレーカ (持続的な過電流後に OC_TIMER 満了)	OFF	L	t_{OC_TIMER} + t_{PGD}
高速トリップ	OFF	L (V_{OUT} < VOUT_PGTH) H (V_{OUT} > VOUT_PGTH)	t_{PGD} 該当なし
過熱	シャットダウン	L	t_{PGD}

パワーアップ後、PG は初期状態で Low に引き下げられます。デバイスは突入シーケンスを開始し、ゲートドライバ回路が内部のチャージ ポンプからゲート容量の充電を開始します。FET ゲート電圧が最大オーバードライブに達し、突入シーケンスが完了し、デバイスが最大出力を供給できることを示すと、グリッチ除去時間 (t_{PGA}) の後、PG ピンが high にアサートされます。PG のアサート遅延は、DEVICE_CONFIG レジスタの PG_DVDT_DLY ビットを設定することで、オプションとして延長できます。

通常動作中に、いずれかのポイントで出力電圧がスレッショルドを下回るか、デバイスが故障を検出すると、PG はデアサートされます。PG のデアサート スレッショルドは、VOUT_PGTH レジスタによりデジタル的にプログラムできます。PG のデアサート時のグリッチ除去時間は t_{PGD} です。

Copyright © 2026 Texas Instruments Incorporated

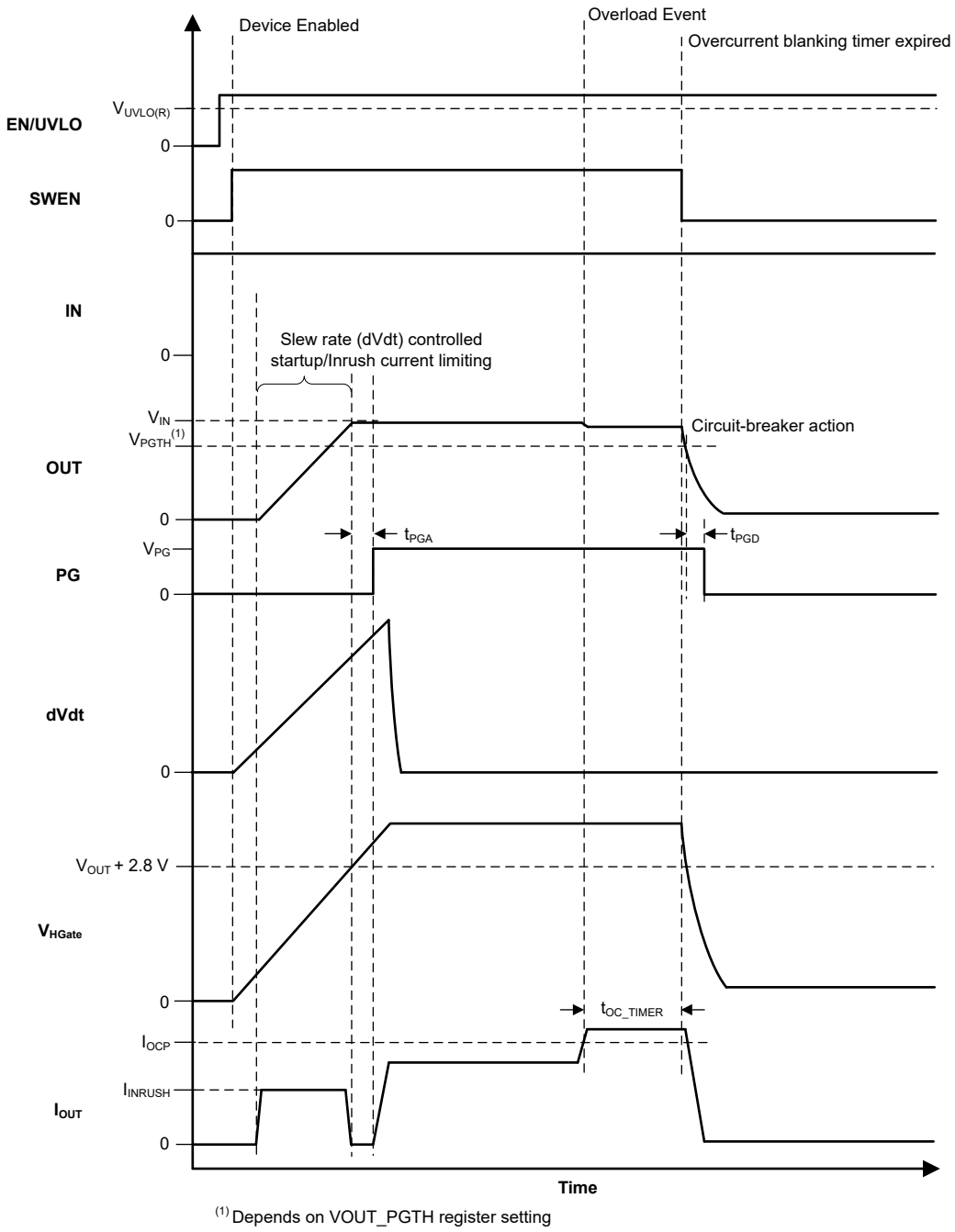


図 7-7. TPS1689x PG タイミング図

注

デバイスに電源が供給されていない場合、PG ピンは Low のままであることが期待されています。しかし、この状態では、このピンを 0V まで完全に引き下げるためのアクティブ プルダウンはありません。PG ピンが、デバイスの電源が入っていない場合でも存在する独立した電源にプルアップされている場合、プルアップ電源電圧と抵抗によって決まるピンのシンク電流に応じて、このピンにわずかな電圧が生じることがあります。シンク電流を最小化して、この状態で関連する外部回路によってロジック HIGH として検出されないよう、このピン電圧を十分に低く維持します。

Copyright © 2026 Texas Instruments Incorporated

7.3.10.3 並列デバイス同期 (SWEN)

SWEN ピンは、FET をオン状態に駆動する必要がある場合に high に駆動される信号です。このピンを Low (内部または外部) に駆動すると、ドライバ回路で FET が強制的にオフ状態に維持されます。並列 eFuse システムでは、TPS1689x プライマリ コントローラがこのピンを使用して他の eFuse を制御します。また、複数のデバイスを並列構成で使用して、オン / オフの遷移を同期させることもできます。

表 7-4. SWEN のまとめ

デバイスの状態	FET ドライバ ステータス	SWEN
定常状態	ON	H
突入電流	ON	H
過熱シャットダウン	OFF	L
自動再試行タイマが動作しています	OFF	L
デバイス無効化 (V_{EN} < V_{UVLO})	OFF	L
VIN 低電圧 (V_{IN} < V_{UVP} または V_{IN} < VIN_UV_FLT)	OFF	L
VDD 低電圧 (V_{DD} < V_{UVP})	OFF	L
挿入遅延	OFF	L
VIN 過電圧 (V_{IN} > VIN_OV_FLT)	OFF	L
過渡過電流	ON	H
回路ブレーカ (持続的な過電流後に OC_TIMER 満了)	OFF	L
高速トリップ	OFF	L
高速トリップ応答、モノラルショット実行 (DEVICE_CONFIG[13]= 1)	OFF	L
高速トリップ応答モノラルショットの期限切れ (DEVICE_CONFIG[13]= 1)	ON	H
FET 正常性故障	OFF	L
外部フォルト (並列チェーンでセカンダリ デバイスによって SWEN を Low にプル)	OFF	L (しばらくした後でセカンダリ デバイスがプルダウンをリリースしても、TPS1689x によって Low に保持)
シングル ポイント障害 (IMON/IREF)	OFF	L

SWEN はオープン ドレインのピンであり、内部電源へのプルアップを備えています。

SWEN ピンには内部タイムアウト回路があります。SWEN が長時間 low (内部または外部) に保持されると (tSWENTO)、ロジックがリセットされ (FAST_REC = 0)、SWEN が high になった後で次にデバイスが起動するように、通常の突入シーケンスに従います。それ以外の場合は、突入シーケンスをバイパスして電流制限の起動を実行し、高速で回復することができます。

プライマリとセカンダリの並列構成では、SWEN ピンをプライマリ デバイスで使用して、セカンダリ デバイスのオン / オフ遷移を制御します。同時に、セカンダリ デバイスが障害やその他の状態を通信できるようになり、プライマリ デバイスがオンになるのを防ぐことができます。

これらのデバイスは、ステート マシンの同期を維持するために SWEN レベルの遷移とハンドシェイクのタイミングに依存します。これにより、すべてのデバイスが同期し、同じ方法でオン/ オフできます (dVdt 制御や電流制限によるスタートアップなど)。また、故障発生時にプライマリ デバイスが制御を取得できない場合でもチェーン全体が安全にオフになるようにする、フェイルセーフ メカニズムを SWEN 制御とハンドシェイク ロジックに備えています。

Copyright © 2026 Texas Instruments Incorporated

注

TI は、同期タイミングの問題を回避するため、SWEN ピンの寄生負荷を最小限に抑えることを推奨します。

7.3.11 複数の eFuse をスタックして無制限のスケーラビリティを実現

1 つの TPS1689x でサポートされるよりも高電流を必要とするシステムの場合は、TPS1689x を並列に接続して、1 つまたは複数の TPS1685x デバイスに接続し、目的の合計システム電流を供給することができます。従来型の eFuse では、パス抵抗のミスマッチ (個別デバイスの R_{DSON} の部品間のバラツキや、PCB の寄生パターン抵抗を含む) により、定常状態時に電流が均等に共有されません。この事実は、システムの複数の問題につながる可能性があります。

1. 一部のデバイスは、他のデバイスより大きい電流を常に流します。この結果、故障が早まるとともに、システムの動作寿命が全体的に短くなる可能性があります。
2. この結果、基板、デバイス、トレース、ビアにサーマル ホットスポットが形成され、大電流が流れ、PCB の信頼性の問題につながります。また、この問題により、熱モデル化と基板の熱管理は設計者にとって非常に困難になります。
3. より大きな電流を伝送するデバイスは、システムの合計負荷電流が全体のサーキット ブレーカ スレッショルドよりも低くなっている間に、より早く個別のサーキット ブレーカ スレッショルドに達する可能性があります。この動作により、通常動作中に eFuse チェーンの誤ったトリップが発生する可能性があります。これは並列チェーンの電流搬送能力を低下させてしまいます。言い換えると、並列 eFuse チェーンの電流定格は、個別の eFuse の電流定格の合計と比較してディレーティングする必要があります。このディレーティング係数は、パス抵抗のミスマッチ、並列接続されるデバイスの数、個別の eFuse サーキット ブレーカの精度の関数です。

ディレーティングの必要性は、システム設計に悪影響を及ぼします。設計者は、以下のいずれかのトレードオフを決定しなければなりません。

1. システムの動作負荷電流が eFuse チェーンのディレーティング過電流スレッショルドを下回るように制限します。基本的に、これは、電源 (PSU) でサポートされているプラットフォーム機能よりも低くなることを意味します。
2. 全体のサーキット ブレーカ スレッショルドを高くして、必要なシステム負荷電流がトリップせずに通過できるようにします。結果的に、サーキットブレーカ全体の精度の低下を考慮し、電源 (PSU) のサイズを大きくして、故障発生時により大きな電流を供給する必要があります。

いずれの場合も、システムでは電源を十分に活用できず、システムのスループットが最適ではないか、設置コストと運用コストが増加するか、またはその両方が発生します。

TPS1689x および TPS1685x デバイスは、これらの問題に対処するために独自の技術を採用しており、必要に応じて多数の eFuse を並列接続することで、無制限の拡張性を実現します。これは、大きな電流不均衡や精度の低下を伴わずに組み込まれています。

この方式を正しく機能させるには、デバイスを次の方法で接続する必要があります。

- すべてのデバイスの SWEN ピンを互いに接続します。
- すべてのデバイスの IMON ピンを互いに接続する必要があります。結合した IMON ピンの R_{IMON} 抵抗の値は、式 8 を使用して計算できます。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP(TOTAL)}} \quad (8)$$

- すべてのデバイスの IREF ピンを互いに接続する必要があります。TPS1689x は、VIREF レジスタへの PMBus® 書き込みを使用してプログラム可能な自らの内部 DAC を使用して、チェーン全体の V_{IREF} リファレンス電圧を生成します。これにより、システム動作中に過電流保護スレッショルドを動的に調整できます。また、低インピーダンスの外部高精度電圧リファレンスを使用して IREF ピンを駆動することも可能です。
- 各デバイスのスタートアップ電流制限およびアクティブ電流共有スレッショルドは、$I_{start-up}$ に固定されています。電流が $I_{start-up}$ を超えようとすると、各デバイスは電流をこの値に制限します。

Copyright © 2026 Texas Instruments Incorporated

注

1. アクティブ電流共有方式は、定常状態にある間に任意の eFuse を流れる電流が、式 9 に基づいて R_{ILIM} で設定された個別の電流共有スレッショルドを超えると、アクティブになります。

$$R_{ILIM} = \frac{1.1 \times V_{IREF}}{3 \times G_{ILIM} \times I_{LIM(ACS)}} \quad (9)$$

2. システムの合計電流がシステムの過電流 (サーキット ブレーカ) スレッショルド ($I_{OCP(TOTAL)}$) を上回ると、アクティブ電流共有方式は解除されます。

7.3.11.1 起動中の電流バランスの維持

TPS1689x は、起動時に独自の電流バランシング機構を実装しており、並列に接続された TPS1689x および TPS1685x デバイスが突入電流を共有し、すべてのデバイスに熱ストレスを分散できるようにします。この機能は、すべてのデバイスで正常な起動を完了し、一部の eFuse が早期にサーマル シャットダウンに至るシナリオを回避するのに役立ちます。これにより、並列チェーンの突入電流能力が実質的に向上します。突入電流性能の向上により、突入時間やシステムの信頼性を損なうことなく、大電流プラットフォーム上で非常に大きな負荷コンデンサをサポートすることが可能になります。

7.3.12 クイック出力放電 (QOD)

TPS1689x には出力放電機能が内蔵されており、GND への内部定電流 (I_{QOD}) シンク パスを使用して OUT ピンのコンデンサを放電します。出力放電機能は、EN/UVLO が最小期間 (t_{QOD}) にわたって Low ($V_{SD(F)} < V_{EN} < V_{UVLO(F)}$) に保持されているときにアクティブになります。出力放電機能により、大きな出力コンデンサに残っている残留電荷をすばやく除去し、バスが長時間にわたって特定の未定義電圧にとどまることを防止します。出力放電は、$V_{OUT} < V_{FB}$ のとき、またはデバイスがフォルトを検出すると解除されます。

出力放電機能により、デバイス内部で過剰な電力消費が発生し、接合部温度 (T_J) が上昇する可能性があります。接合部温度 (T_J) がデバイスの過熱スレッショルド (TSD) を超えると、出力放電は無効になり、部品の長期的な劣化を防ぎます。

注

TI は、プライマリおよびセカンダリの並列 eFuse 構成では、EN/UVLO 電圧をセカンダリ eFuse の $V_{UVLO(F)}$ スレッショルドよりも低く保持して、チェーン内のすべての eFuse の出力放電をアクティブにすることを推奨します。

7.3.13 書き込み保護機能 (WP#)

WP# ではピン制御により PMBUS 書き込みアクセスを無効化し、保護機能を強化できます。PMBUS レジスタ MFR_WRITE_PROTECT を使用したソフトウェア制御に加えて、PMBUS への書き込みアクセスを無効化するハードウェア ピン制御が可能です。ピン制御は、MFR_WRITE_PROTECT レジスタよりも優先度が高くなっています。WP# ピンをグランドに接続すると、PMBUS レジスタへの書き込みアクセスが無効化されます。このピンがフローティング状態の場合、MFR_WRITE_PROTECT レジスタは PMBUS レジスタへの書き込みアクセスを制御します。

7.3.14 PMBus® デジタル インターフェイス

TPS1689x は、PMBus® ターゲット デバイスで、組込みデジタル遠隔測定コントローラ ブロックを備えています。これにより、事前定義された一連のコマンドを使用してシステムを制御、構成、監視、デバッグし、ホスト コントローラとの双方向通信が可能になります。

TPS1689x は、PMBus® 仕様バージョン 1.3 パート I およびパート II に準拠しています。

7.3.14.1 PMBus® デバイス アドレッシング

TPS1689x は、7 ビット I2C デバイス アドレッシングを使用します。表 7-5 に示すように、ADDR0 ピンと ADDR1 ピンの異なるピン ストラップの組み合わせを使用して、最大 25 種類のアドレスを生成できます。これにより、複数のデバイスを同じ I2C バスに接続できます。

Copyright © 2026 Texas Instruments Incorporated

表 7-5. TPS1689x PMBus® アドレス デコード

ADDR0 ピン	ADDR1 ピン	PMBus® デバイス アドレス
オープン	オープン	0x40 (デフォルト)。Config NVM 空間の PMBUS_ADDR レジスタにプログラムされたユーザー定義アドレスで上書きできます。
オープン	GND	0x41
オープン	75kΩ から GND	0x42
オープン	150kΩ から GND	0x43
オープン	267kΩ から GND	0x44
GND	オープン	0x45
GND	GND	0x46
GND	75kΩ から GND	0x47
GND	150kΩ から GND	0x48
GND	267kΩ から GND	0x49
75kΩ から GND	オープン	0x4A
75kΩ から GND	GND	0x4B
75kΩ から GND	75kΩ から GND	0x4C
75kΩ から GND	150kΩ から GND	0x4D
75kΩ から GND	267kΩ から GND	0x4E
150kΩ から GND	オープン	0x50
150kΩ から GND	GND	0x51
150kΩ から GND	75kΩ から GND	0x52
150kΩ から GND	150kΩ から GND	0x53
150kΩ から GND	267kΩ から GND	0x54
267kΩ から GND	オープン	0x55
267kΩ から GND	GND	0x56
267kΩ から GND	75kΩ から GND	0x57
267kΩ から GND	150kΩ から GND	0x58
267kΩ から GND	267kΩ から GND	0x59

注

1. TI は、アドレス デコード エラーを回避するため、ADDR0 と ADDR1 には低公差抵抗を使用することを推奨します。
2. 正しいアドレス デコードのためのノイズ耐性を向上させるため、TI は ADDR0 および ADDR1 ピンの抵抗と並列に 10pF のコンデンサを接続することを推奨します。

7.3.14.2 SMBus™ プロトコル

TPS1689x PMBus® インターフェイスは、I2C 物理インターフェイス (SCL、SDA) を使用して SMBus プロトコル経由で実装され、堅牢なリンクを実現しています。以下の機能をサポートしています。

- 高速モードのサポート (最大 1MHz の I2C クロック速度)
- バス タイムアウト
- PEC の有無にかかわらず、バイト、ワード、ブロックの読み取り / 書き込みをサポート

Copyright © 2026 Texas Instruments Incorporated

- グループ コマンドのサポート
- 特定のシステム警告 / 故障イベント発生時にホストへアラート / 割り込みを行う SMBus アラート出力ピン (SMBA)。
- アラート応答アドレス (ARA) のサポート

7.3.14.3 SMBus™ のメッセージ形式

TPS1689x は、以下の SMBus メッセージ形式をサポートしています。

注

これらコマンドはすべて、オプションの PEC バイトの有無にかかわらず使用できます。

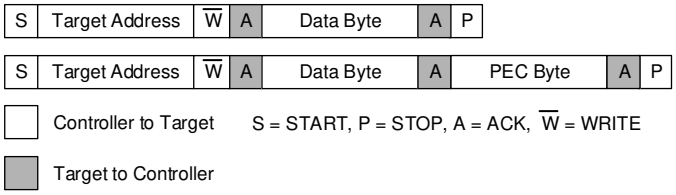


図 7-8. 送信バイト

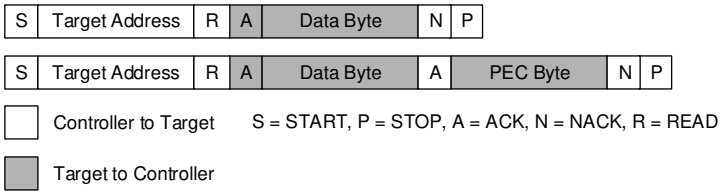


図 7-9. 受信バイト

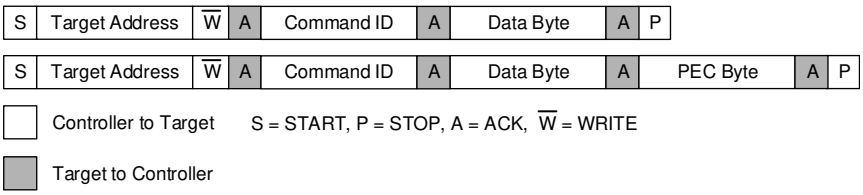


図 7-10. 書き込みバイト

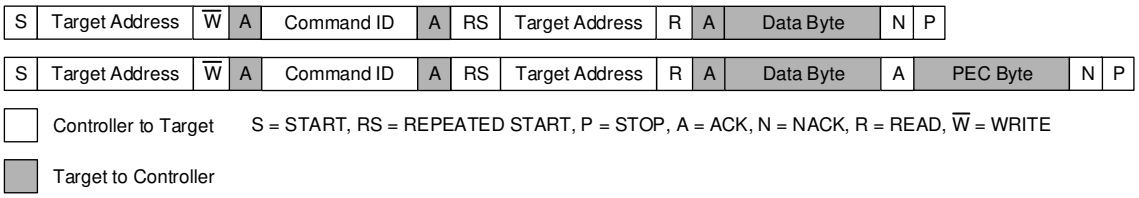


図 7-11. 読み出しバイト

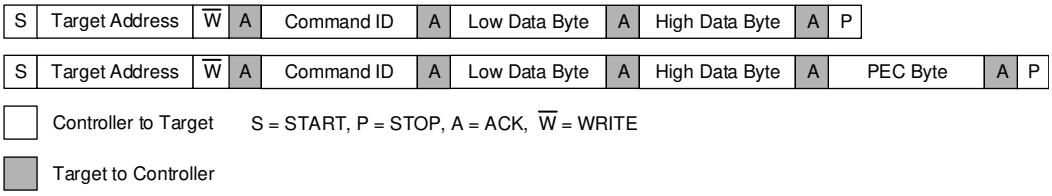


図 7-12. 書き込みワード

Copyright © 2026 Texas Instruments Incorporated

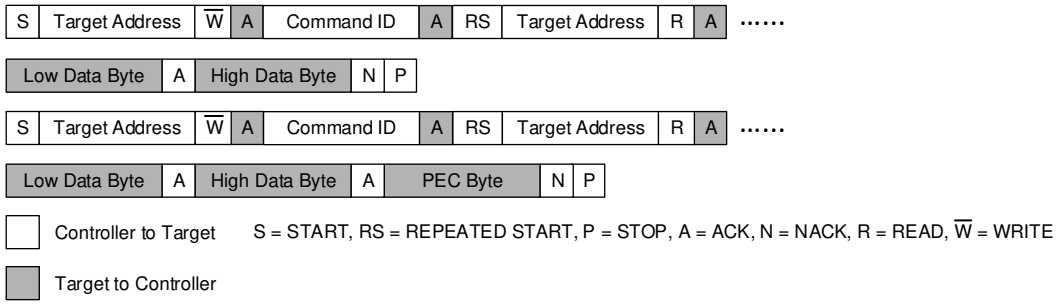


図 7-13. 読み出しワード

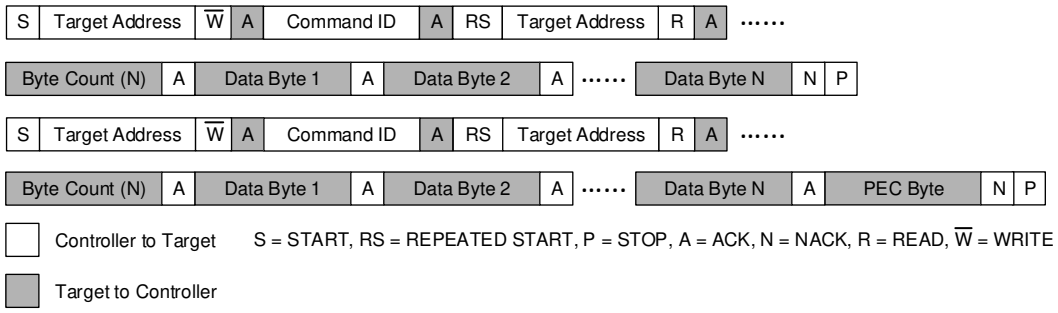


図 7-14. ブロック読み取り

7.3.14.4 パケット エラー チェック

TPS1689x は、すべての SMBus トランザクションでオプションの PEC をサポートしています。

パケットエラーチェックを使用すると、各トランザクションのストップビットの前に追加のバイトが追加されます。

読み取りの場合、PEC バイトはターゲットから読み取られ、コントローラがそれを独自の PEC バイト計算と比較します。書き込みの場合、PEC バイトはコントローラからターゲットに送信され、ターゲットはそれを独自の PEC バイト計算と比較します。

比較後、PEC バイト数が異なる場合、ターゲットは PEC エラーを検出します。その後、PMBus® 仕様に従って以下の動作が実行されます。

- コマンドに応答せず、そのコマンドに基づいて行動する
- コマンド コードと受信データをすべてフラッシュする
- STATUS_BYTE レジスタの CML_ERR ビットを設定する
- STATUS_CML レジスタの INV_PEC ビットを設定する

および

- $\overline{\text{SMBA}}$ ラインを Low にプルして、故障条件をコントローラに通知する

7.3.14.5 グループ コマンド

PMBus® 仕様の要求に従い、TPS1689x はグループ コマンド プロトコルをサポートしています。グループ コマンド プロトコルは、複数の PMBus® ターゲット デバイスにコマンドを送信するために使用されます。コマンドは、1 回の連続した転送で送信されます。ターゲット デバイスは、コマンドの送信を終了する STOP 条件を検出すると、受信したコマンドの実行を一斉に開始します。

すべてのターゲット デバイスが同じコマンドを受信する必要はありません。

1 つのグループ コマンド パケットで、1 つのデバイスに送信できるコマンドは 1 つまでです。

Copyright © 2026 Texas Instruments Incorporated

グループ コマンド プロトコルは、STATUS_BYTE コマンドなど、受信デバイスがデータで応答する必要のあるコマンドで使用してはなりません。

グループ コマンド プロトコルは、各デバイスのコマンドを分離するために REPEATED START 条件を使用します。グループ コマンド プロトコルは、START 条件で始まり、次にコマンドを受診する最初のターゲット デバイスの 7 ビット アドレス、そして書き込みビットのゼロ (0) が続きます。セカンダリ デバイスは ACK を返し、ホスト コントローラは関連するデータ バイトまたはバイトを伴うコマンドを送信します。

最後のデータ バイトが最初のデバイスに送信された後、ホスト コントローラは STOP 条件を送信しません。代わりに、REPEATED START 条件を送信し、次にコマンドを受信する 2 番目のデバイスの 7 ビット アドレス、書き込みビット、コマンド コード、および関連するデータ バイトが続きます。

これがコマンドを受信する最後のターゲット デバイスである場合に限り、ホスト コントローラは STOP 条件を送信します。それ以外の場合、ホスト コントローラは REPEATED START 条件を送信し、コマンドを受信する 3 番目のデバイスのアドレスの送信を開始します。

このプロセスは、すべてのターゲット デバイスがコマンド コード、データ バイト、および PEC バイト (使用されサポートされている場合) を受信するまで続きます。その後、すべてのターゲット デバイスが情報を受信すると、ホスト コントローラは STOP 条件を送信します。

PEC を使用する場合、各ターゲット デバイスのサブパケットは、そのデバイスのサブパケットに対してのみ計算された PEC バイトを持ち、そのターゲット デバイスのアドレスを含みます。

このプロトコル経由でコマンドを受信したターゲット デバイスは、STOP 条件を検出すると、受信したコマンドの実行を直ちに開始します。

グループ コマンド プロトコルでパケット エラー チェックを使用する場合、PEC バイトは各ターゲット デバイスのアドレス、コマンド、およびデータ バイトのみを使用して計算されます。たとえば、PEC 1 は、書き込みビットを含むデバイスアドレス 1、コマンド コード 1、コマンド コード 1 に関連付けられたデータを使用して計算されます。PEC 1 の計算は、デバイスアドレス 1 のデバイスによってのみ行われる必要があります。

同様に、PEC バイト 2 は、書き込みビットを含むデバイス アドレス 2、コマンド コード 2、およびコマンド コード 2 に関連付けられたデータを使用して計算されます。デバイス 1 は、Repeated Start を検出した後、PEC 1 の計算を続行してはなりません。

7.3.14.6 SMBus アラート応答アドレス (ARA)

複数のターゲットデバイスがバス上にあり、$\overline{\text{SMBA}}$ ピンが互いに接続されているとき、1 つ以上のターゲット デバイスが $\overline{\text{SMBA}}$ をアサートすると、ホスト コントローラはバス上のターゲット デバイスを識別する方法が必要になります。これは ARA メカニズムを使用して行われます。ARA メカニズムは、ARA ブロードキャスト アドレス 0x0C に読み取りコマンドを送信することで開始されます。

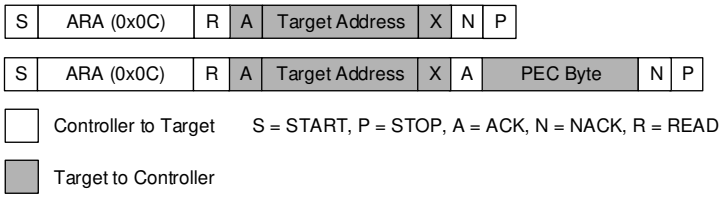


図 7-15. ARA メッセージプロトコル

ARA 自動マスクは、ARA 読み取りが成功したときの応答として設定されるマスクです。ARA 読み取り動作は、$\overline{\text{SMBA}}$ がアサートされた、バス上でアドレスが最も低いターゲット デバイスの PMBus® アドレスを返します。ARA 読み取りが成功すると、このターゲット デバイスが自身のアドレスを返したデバイスであることを意味します。ターゲット デバイスが ARA 読み取りに応答すると、$\overline{\text{SMBA}}$ 信号がリリースされます。$\overline{\text{SMBA}}$ が設定されているバス上の最後のターゲット デバイスがアドレスを正常に報告すると、$\overline{\text{SMBA}}$ 信号はデアサートされます。

Copyright © 2026 Texas Instruments Incorporated

TPS1689x は、$\overline{\text{SMBA}}$ 信号をリリースするための方法として、ARA 読み取り時に存在するすべての故障条件について、ARA 自動マスク ビットを設定します。すべてのステータス レジスタには引き続き故障状態が示されますが、ホストがこのデバイスに CLEAR_FAULTS コマンドを発行して ARA 自動マスクをクリアするまで、その故障に対して $\overline{\text{SMBA}}$ アラートは再び生成されません。ARA 読み取りが行われていなくても、この処理は部品の $\overline{\text{SMBA}}$ 条件を処理する標準手順の一部として行う必要があります。

7.3.14.7 PMBus コマンド

表 7-6 に、TPS1689x eFuse でサポートされる PMBus® コマンドのリストを示します。

表 7-6. TPS1689x PMBus コマンド リスト

コマンド名	コード	タイプ	説明	PMBus® トランザクション	デフォルト値	オンチップの不揮発性メモリに格納	EEPROM に格納
動作	01h	制御	eFuse ON/OFF 制御	PEC 付きバイト読み取り / 書き込み	0x80	該当なし	該当なし
CLEAR_FAULTS	03h	制御	すべての故障ステータス ビットとブラックボックス RAM をクリアする	PEC 付きバイト送信	該当なし	該当なし	該当なし
RESTORE_FACTORY_DEFAULTS	12h	制御	すべての構成レジスタを工場出荷時のデフォルト値に初期化またはリセットする	PEC 付きバイト送信	該当なし	該当なし	該当なし
STORE_USER_ALL	15h	制御	構成値を NVM/EEPROM に格納する	PEC 付きバイト送信	該当なし	該当なし	該当なし
RESTORE_USER_ALL	16h	制御	NVM/EEPROM に保存されている、ユーザーがプログラムした値を使用して、すべての構成レジスタを初期化する	PEC 付きバイト送信	該当なし	該当なし	該当なし
BB_ERASE	F5h	制御	外部 EEPROM のブラックボックス データを消去する	PEC 付きバイト送信	該当なし	該当なし	該当なし
FETCH_BB_EEPROM	F6h	制御	ブラックボックス EEPROM の内容を内部シャドウ レジスタにフェッチします	PEC 付きバイト送信	該当なし	該当なし	該当なし
CLEAR_BB_RAM	FCh	制御	bbox RAM の内容をクリアする	PEC 付きバイト送信	該当なし	該当なし	該当なし
POWER_CYCLE	D9h	制御	出力をパワーダウンし、RETRY_CONFIG レジスタでプログラムされた遅延時間の経過後に再起動する	PEC 付きバイト送信	該当なし	該当なし	該当なし
MFR_WRITE_PROTECT	F8h	制御	OPERATION および POWER_CYCLE コマンド、構成レジスタ、NVM、EEPROM の書き込み保護を有効化または無効化する	PEC 付きバイト読み取り / 書き込み	0x00	該当なし	該当なし
CAPABILITY	19h	遠隔測定	サポートされる PMBus® 機能	PEC 付きバイト読み取り	0xD0	Y	N
STATUS_BYTE	78h	遠隔測定	ステータス レジスタ下位バイト	PEC 付きバイト読み取り	未定義	N	N
STATUS_WORD	79h	遠隔測定	ステータス レジスタ ワード	PEC 付きワード読み取り	未定義	N	Y
STATUS_OUT	7Ah	遠隔測定	OUT バスのステータス	PEC 付きバイト読み取り	未定義	N	N
STATUS_IOUT	7Bh	遠隔測定	OUT 電流ステータス	PEC 付きバイト読み取り	未定義	N	N
STATUS_INPUT	7Ch	遠隔測定	IN バスのステータス	PEC 付きバイト読み取り	未定義	N	Y
STATUS_TEMP	7Dh	遠隔測定	デバイスの温度ステータス	PEC 付きバイト読み取り	未定義	N	N
STATUS_CML	7Eh	遠隔測定	通信、メモリ、ロジックのステータス	PEC 付きバイト読み取り	未定義	N	N

Copyright © 2026 Texas Instruments Incorporated

表 7-6. TPS1689x PMBus コマンド リスト (続き)

コマンド名	コード	タイプ	説明	PMBus® トランザクション	デフォルト値	オンチップの不揮発性メモリに格納	EEPROM に格納
STATUS_MFR_SPECIFIC	80h	遠隔測定	メーカー固有の故障ステータス	PEC 付きバイト読み取り	未定義	N	Y
STATUS_MFR_SPECIFIC_2	F3h	遠隔測定	追加のメーカー固有故障ステータス	PEC 付きワード読み取り	0x00	N	N
PMBUS_REVISION	98h	遠隔測定	PMBus® 仕様パート I および II 改訂 1.3	PEC 付きバイト読み取り	0x33	Y	N
MFR_ID	99h	遠隔測定	メーカー名	PEC 付き 2 バイト ブロック読み取り	"TI"	Y	N
MFR_MODEL	9Ah	遠隔測定	デバイス名	PEC 付き 8 バイト ブロック読み取り	"TPS1689x"	Y	N
MFR_REVISION	9Bh	遠隔測定	デバイス リビジョン	PEC 付き 1 バイト ブロック読み取り	0x01	Y	N
READ_VIN	88h	遠隔測定	入力電圧	PEC 付きワード読み取り	未定義	N	N
READ_VOUT	8Bh	遠隔測定	出力電圧	PEC 付きワード読み取り	未定義	N	N
READ_IIN	89h	遠隔測定	入力電流	PEC 付きワード読み取り	未定義	N	N
READ_TEMPERATURE_1	8Dh	遠隔測定	デバイス温度	PEC 付きワード読み取り	未定義	N	N
READ_VAUX	D0h	遠隔測定	補助アナログ入力電圧	PEC 付きワード読み取り	未定義	N	N
READ_PIN	97h	遠隔測定	瞬時入力電力	PEC 付きワード読み取り	未定義	N	N
READ_EIN	86h	遠隔測定	累算入力エネルギー	PEC 付き 6 バイト ブロック読み取り	未定義	N	N
READ_VIN_AVG	DCh	遠隔測定	平均入力電圧	PEC 付きワード読み取り	未定義	N	N
READ_VIN_MIN	D1h	遠隔測定	最小入力電圧	PEC 付きワード読み取り	未定義	N	N
READ_VIN_PEAK	D2h	遠隔測定	ピーク入力電圧	PEC 付きワード読み取り	未定義	N	Y
READ_VOUT_AVG	DDh	遠隔測定	平均出力電圧	PEC 付きワード読み取り	未定義	N	N
READ_VOUT_MIN	DAh	遠隔測定	最小出力電圧	PEC 付きワード読み取り	未定義	N	N
READ_IIN_AVG	DEh	遠隔測定	平均入力電流	PEC 付きワード読み取り	未定義	N	N
READ_IIN_PEAK	D4h	遠隔測定	ピーク入力電流	PEC 付きワード読み取り	未定義	N	Y
READ_TEMP_AVG	D6h	遠隔測定	デバイスの平均温度	PEC 付きワード読み取り	未定義	N	N
READ_TEMP_PEAK	D7h	遠隔測定	デバイスのピーク温度	PEC 付きワード読み取り	未定義	N	Y
READ_PIN_AVG	DFh	遠隔測定	平均入力電力	PEC 付きワード読み取り	未定義	N	N
READ_PIN_PEAK	D5h	遠隔測定	ピーク入力電力	PEC 付きワード読み取り	未定義	N	N
READ_SAMPLE_BUF	D8h	遠隔測定	ADC サンプル バッファ	PEC 付き 64 バイト ブロック読み取り	未定義	N	N
READ_BB_RAM	FDh	遠隔測定	ブラックボックス RAM レジスタ	PEC 付き 7 バイト ブロック読み取り	未定義	N	Y
READ_BB_EEPROM	F4h	遠隔測定	ブラックボックス EEPROM の内容	PEC 付き 16 バイト ブロック読み取り	未定義	N	Y

Copyright © 2026 Texas Instruments Incorporated

表 7-6. TPS1689x PMBus コマンド リスト (続き)

コマンド名	コード	タイプ	説明	PMBus® トランザクション	デフォルト値	オンチップの不揮発性メモリに格納	EEPROM に格納
BB_TIMER	FAh	遠隔測定	ブラックボックス ティック タイマ	PEC 付きバイト読み取り	未定義	N	Y
PMBUS_ADDR	FBh	構成	ADDR0 = Open、ADDR1 = Open 設定時の PMBus® デバイス アドレス	PEC 付きバイト読み取り / 書き込み	0x40	Y	Y
VIN_UV_WARN	58h	構成	入力低電圧警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x0020	N	N
VIN_UV_FLT	59h	構成	入力低電圧故障スレッショルド	PEC 付きワード読み取り / 書き込み	0x001F	Y	Y
VIN_OV_WARN	57h	構成	入力過電圧警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x00A4	N	N
VIN_OV_FLT	55h	構成	入力過電圧故障スレッショルド	PEC 付きワード読み取り / 書き込み	0x00AF	Y	Y
VOUT_UV_WARN	43h	構成	出力低電圧警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x0020	N	N
VOUT_PGTH	5Fh	構成	パワー グッド デアサートの出力スレッショルド	PEC 付きワード読み取り / 書き込み	0x001D	Y	Y
OT_WARN	51h	構成	過熱警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x007C	N	N
OT_FLT	4Fh	構成	過熱故障スレッショルド	PEC 付きワード読み取り / 書き込み	0x0084	Y	Y
PIN_OP_WARN	6Bh	構成	入力過電力警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x0055	N	N
IIN_OC_WARN	5Dh	構成	入力過電流警告スレッショルド	PEC 付きワード読み取り / 書き込み	0x007F	N	N
VIREF	E0h	構成	電流制御および保護ブロックのリファレンス電圧	PEC 付きバイト読み取り / 書き込み	0x32	Y	Y
AUX/TEMP/EEDATA/EECLK/GPIOx 構成	E1h	構成	AUX/EEDATA/GPIO2 および AUX/EECLK/GPIO1 ピン構成	PEC 付きバイト読み取り / 書き込み	0x00	Y	Y
SMBA_FLT_CONFIG	E2h	構成	$\overline{\text{SMBA}}$/$\overline{\text{FLT}}$ ピン構成	PEC 付きバイト読み取り / 書き込み	0x00	Y	Y
ALERT_MASK	DBh	構成	SMB アラート アサート マスク	PEC 付きワード読み取り / 書き込み	0x0100	N	N
FAULT_MASK	E3h	構成	$\overline{\text{FLT}}$ アサート マスク	PEC 付きワード読み取り / 書き込み	0x0000	Y	Y
DEVICE_CONFIG	E4h	構成	デバイス構成	PEC 付きワード読み取り / 書き込み	0x1400	Y	Y
BB_CONFIG	E5h	構成	ブラックボックス構成	PEC 付きバイト読み取り / 書き込み	0x00	Y	Y
OC_TIMER	E6h	構成	過渡過電流ブランキング タイマ	PEC 付きバイト読み取り / 書き込み	0x14	N	N
RETRY_CONFIG	E7h	構成	自動再試行構成	PEC 付きバイト読み取り / 書き込み	0x84	Y	Y
ADC_CONFIG_1	E8h	構成	ADC の構成	PEC 付きバイト読み取り / 書き込み	0x00	N	N
ADC_CONFIG_2	E9h	構成	ADC の構成	PEC 付きバイト読み取り / 書き込み	0x00	N	N

Copyright © 2026 Texas Instruments Incorporated

表 7-6. TPS1689x PMBus コマンド リスト (続き)

コマンド名	コード	タイプ	説明	PMBus® トランザクション	デフォルト値	オンチップの不揮発性メモリに格納	EEPROM に格納
PK_MIN_AVG	EAh	構成	ピーク / 最小 / 平均構成	PEC 付きバイト読み取り / 書き込み	0x00	N	N
PSU_VOLTAGE	ECh	構成	PSU 公称電圧	PEC 付きバイト読み取り / 書き込み	0xA3	N	N
INS_DLY	F9h	構成	挿入遅延	PEC 付きバイト読み取り / 書き込み	0x00	Y	Y
IMON オフセット キャリブレーション	F2h	構成	IMON オフセットの構成	バイトの読み取り / 書き込み	0x00	Y	Y
LOAD_IMON_OFFSET	CAh	制御	該当なし		0x00	Y	Y

7.3.14.7.1 PMBus® コマンドの詳細説明

7.3.14.7.1.1 OPERATION (01h、読み取り / 書き込みバイト)

OPERATION は、EN/UVLO ピンからの入力と組み合わせて eFuse 内の FET を制御する、標準 PMBus® コマンドです。このコマンドを使用すると、ホスト制御下で eFuse のオン / オフを切り替えられます。また、故障によりシャットダウンがトリガされた後で、eFuse を再度有効にするためにも使用されます。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

表 7-7. OPERATION コマンドの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	ON	1	*イネーブル* eFuse 出力が有効	1	読み取り / 書き込み
		0	eFuse 出力が無効		
6:0	予約済み	0000000	該当なし	0000000	

注

- 偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に セクション 7.3.14.7.1.10 コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。
- OFF コマンドを書き込んでから ON コマンドを書き込むと、すべての故障と、ステータス レジスタの警告ビットがクリアされます。故障でトリガされたシャットダウンの後に ON コマンドのみを書き込んでも、ステータス レジスタはクリアされません。
- OFF コマンドにより、クイック出力放電 (QOD) が作動します。

7.3.14.7.1.2 CLEAR_FAULTS (03h、送信バイト)

CLEAR_FAULTS は、ラッチされたすべての警告、故障、ステータス フラグをリセットし、$\overline{\text{SMBA}}$ 信号をデアサートする、標準 PMBus コマンドです。CLEAR_FAULTS コマンドが実行された時点で故障または警告状態が引き続き存在する場合、$\overline{\text{SMBA}}$ 信号はほぼ直ちに再アサートされるか、デアサートされない可能性があります。CLEAR_FAULTS コマンドを発行しただけでは、何かの故障によってオフになった eFuse はオンに戻りません。オンに戻すには、故障条件がクリアされた後で、OPERATION OFF コマンドを発行してから、OPERATION ON コマンドまたは POWER_CYCLE コマンドを発行するか、自動再試行シーケンスを使用する必要があります。このコマンドは、ブラックボックス EEPROM メモリの内容には影響しません。

Copyright © 2026 Texas Instruments Incorporated

このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

注

TI は、デバイスの電源投入が成功するたびに CLEAR_FAULTS コマンドを送信して、初期化中にステータス レジスタに設定された警告ビットおよび故障ビットがある場合にクリアすることを推奨します。これにより、$\overline{\text{SMBA}}$ が確実にデアサートされるようになります。

7.3.14.7.1.3 RESTORE_FACTORY_DEFAULTS (12h、送信バイト)

RESTORE_FACTORY_DEFAULTS は、すべての構成 RAM レジスタを出荷時デフォルトに初期化またはリセットする、標準 PMBus® コマンドです。STATUS_MFR_SPECIFIC_2 レジスタの INIT_DONE ビットを読み取り、初期化が正常に完了したかどうかをチェックします。

このコマンドは PMBus® 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

注

偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に セクション 7.3.14.7.1.10 コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、セクション 7.3.14.7.1.10 コマンドは無効になります。

7.3.14.7.1.4 STORE_USER_ALL (15h、送信バイト)

STORE_USER_ALL は、特定の構成 RAM レジスタの内容を、対応する不揮発性構成メモリ (NVM) または EEPROM の領域に書き込む、標準の PMBus コマンドです。TPS1689 では、NVM に 6 つのワンタイム プログラマブル バンクが搭載されており、ユーザーがカスタム構成を保存できます。このコマンドは、NVM のバンク 1 がまだプログラムされていなければ、最初にそのバンクに書き込みを試みます。NVM バンク 1 がすでにプログラムされている場合、NVM バンク 2 がプログラムされていなければ、バンク 2 に書き込みを試みます。以下同様に、6 つのバンクのすべてがプログラムされるまで、書き込みを試みます。

外部 EEPROM が利用可能で構成済みの場合、初期セットアップ時に構成レジスタの値を外部 EEPROM のページ 2 に正しく保存するため、STORE_USER_ALL コマンドを連続して 7 回で発行する必要があります。初期セットアップが済んで、以後の外部 EEPROM への書き込みでは、STORE_USER_ALL コマンドを 1 回発行するだけで、データを信頼性の高い方法で格納できます。

このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

Copyright © 2026 Texas Instruments Incorporated

注

- 偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。
- DEVICE_CONFIG レジスタの EXT_EEPROM ビットをセットして、外部 EEPROM を有効化する必要があります。また、および レジスタで、4 つの GPIO のうち 2 つを EECLK および EEDATA として適切に構成することでも、この動作が行われます。これら 2 つの選択した GPIO ピンが、ボード上の EEPROM クロック ピンとデータ ピンに物理的に接続されていることを確認します。
- STORE_USER_ALL コマンドが正常に実行されなかった場合、セクション 7.3.14.7.1.18 レジスタの MEMORY_FLT ビットがセットされます。TI は、STORE_USER_ALL コマンドを送信した後で STATUS_CML レジスタを読み出し、コマンドが成功したかどうかを確認することを推奨します。
- TPS16890 eFuse には、ユーザーのプログラミング用に 6 つのワンタイム プログラマブル (OTP) NVM バンクがあり、TPS16890A eFuse には 5 つの OTP NVM バンクがあります。外部 EEPROM を使用しない場合、ユーザーは STORE_USER_ALL コマンドを送信する前に、STATUS_MFR_SPECIFIC_2 レジスタの CONFIG_NVM_STAT ビットを読み取って、プログラミング用に少なくとも 1 つの内部 NVM バンクが利用可能であることを確認する必要があります。

7.3.14.7.1.5 RESTORE_USER_ALL (16h、送信バイト)

RESTORE_USER_ALL は、特定の構成 RAM レジスタを、NVM または EEPROM のユーザーがプログラムした値に合わせて初期化する、標準 PMBus® コマンドです。

このコマンドは PMBus® 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

デバイスは、このコマンドへの応答として次のシーケンスを実行します:

- NVM バンク 2 がプログラムされている場合、デバイスはバンク 2 から読み取ります。計算されたチェックサムが、保存されている元のチェックサムと一致すると、NVM の構成値が対応するレジスタにロードされます。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。
- 次に、セクション 7.3.14.7.1.4 の説明に従って外部 EEPROM が接続され、接続されている EEPROM のページ 2 に有効な構成ファイルがある場合、デバイスは EEPROM のページ 2 から読み取りを試みます。計算されたチェックサムが、保存されているチェックサムと一致すると、EEPROM の構成値がデバイス構成レジスタに転送されます。
- NVM バンク 2 がプログラムされていない場合、デバイスは NVM バンク 1 を読み取ります。計算されたチェックサムが、保存されているチェックサムと一致すると、NVM の構成値が構成レジスタにロードされます。NVM バンク 1 がプログラムされていない場合、出荷時のデフォルト値がレジスタに保持されます。

注

- 偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- 初期化が正常に完了したかどうかをチェックするには、STATUS_CML レジスタの MEMORY_FLT ビットと、STATUS_MFR_SPECIFIC_2 レジスタの INIT_DONE ビットを読み取ります。

7.3.14.7.1.6 BB_ERASE (F5h、送信バイト)

BB_ERASE は、EEPROM ページ 0 (ブラックボックス情報が保存されている場所) にオールゼロ (0) を入力する、メーカー固有のコマンドです。

このコマンドは PMBus® 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

Copyright © 2026 Texas Instruments Incorporated

注

偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。

7.3.14.7.1.7 FETCH_BB_EEPROM (F6h、送信バイト)

FETCH_BB_EEPROM は、外部 EEPROM (ページ 0) からデバイス内部のブラックボックス シャドウ レジスタにブラックボックスの内容をロードする、メーカー固有のコマンドです。その後で READ_BB_EEPROM コマンドを使用し、PMBus® 経由でこれらの値を読み戻すことができます。

このコマンドは、PMBus® バイト送信プロトコルを使用します。このコマンドにはデータ バイトはありません。このコマンドは書き込み専用です。

7.3.14.7.1.8 CLEAR_BB_RAM (FCh、送信バイト)

CLEAR_BB_RAM コマンドは、ブラックボックス RAM をクリアし、その内容をデフォルト値に復元するメーカー固有のコマンドです。PMBus® のバイト送信プロトコルを使用して実装されており、データ バイトは含まれません。このコマンドは書き込み専用です。

注

偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。

7.3.14.7.1.9 POWER_CYCLE (D9h、送信バイト)

POWER_CYCLE は、出力をパワーダウンし、遅延時間の後でパワーオンするために使用される、メーカー固有のコマンドです。遅延時間は、RETRY_CONFIG レジスタを使って設定できます。このコマンドの実行により、パワーパスのリセットが開始されます。デバイスの状態とレジスタの内容は変更されません。さらに、このコマンドは QOD (クイック出力放電) メカニズムを起動し、出力負荷を放電します。デバイスは、通常動作を再開する前に、出力が完全に放電されたことを確認します。

このコマンドは、PMBus® バイト送信プロトコルを使用します。このコマンドにはデータ バイトはありません。このコマンドは書き込み専用です。

注

- 偶発的 / スプリアスな書き込みを防止するため、このコマンドの前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。
- 故障が原因でデバイスがオフになった場合、POWER_CYCLE コマンドを発行しただけでは、デバイスの状態が変更されません。このコマンドの前に、CLEAR_FAULTS コマンドを実行する必要があります。

7.3.14.7.1.10 MFR_WRITE_PROTECT (F8h、読み取り / 書き込みバイト)

MFR_WRITE_PROTECT は、構成レジスタ、NVM、EEPROM へのアクセスをロックまたはロック解除するために使用されるメーカー固有のコマンドで、PMBus® の偶発的 / スプリアスな書き込みによってデバイス構成が変更されることを防止します。このコマンドは、OPERATION、RESTORE_FACTORY_DEFAULTS、STORE_USER_ALL、RESTORE_USER_ALL、BB_ERASE、POWER_CYCLE コマンドへのアクセスもブロックし、偶発的 / スプリアスな PMBus® 書き込みによってデバイスの状態が変更されることを防止します。デバイスは、パワーアップまたはイネーブルの再サイクル後、デフォルトでロックされます。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

有効なロック解除コマンドのデータ バイトは、ビット [7] が 1 で、その後に事前定義されたパターンの 0x0100010 と一致する 7 ビットのパスワードが続きます。MFR_WRITE_PROTECT レジスタに 0xA2h を書き込むと、デバイスがロック解除されます。MFR_WRITE_PROTECT レジスタに 0x00h を書き込むと、デバイスがロックされます。

注

- MFR_WRITE_PROTECT レジスタに 0xA2h または 0x00h 以外のデータ バイトを書き込むと、デバイスのロック ステータスは変更されませんが、CML エラーが生成され、STATUS_CML レジスタの INV_DATA ビットがセットされます。
- WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。

表 7-8. MFR_WRITE_PROTECT コマンドの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	ロックを解除	0	*ロック ビット* 構成レジスタ / NVM 領域はロックされている	0	読み取り / 書き込み
		1	構成レジスタ / NVM 領域はロック解除されている		
6:0	PWD	0000000	*パスワード* 構成レジスタ / NVM 領域はロックされている	0000000	
		0100010	構成レジスタ / NVM 領域はロック解除されている		
		0000011	構成レジスタ / NVM 領域は、パワーオン リセットまでロックされる		

7.3.14.7.1.11 CAPABILITY (19h、読み取りバイト)

CAPABILITY は、ホスト システムが PMBus® デバイスのいくつかの重要な機能を判定するための、標準 PMBus®コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。表 7-9 に示す、形式化された 1 つのデータ バイトがあります。

表 7-9. 機能レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	PEC のサポート	1	*パケット エラー訂正 (PEC) をサポートしています* PEC をサポート	1	読み出し
		0	PEC はサポートされていません		
6:5	バス速度	00	*最大バス インターフェイス速度* 100kHz	10	
		01	400kHz		
		10	1MHz		
		11	将来使用のため予約済み		
4	$\overline{\text{SMBA}}$/ARA	1	*SMB アラート/アラート応答アドレスのサポート* $\overline{\text{SMBA}}$/$\overline{\text{ARA}}$ がサポートされています	1	
		0	$\overline{\text{SMBA}}$/$\overline{\text{ARA}}$ はサポートされていません		
3:0	予約済み	0000	予約済み	0000	

7.3.14.7.1.12 STATUS_BYTE (78h、読み取りバイト)

TPS1689 は、eFuse / ホットスワップ電源コントローラに関連する、すべての PMBus® ステータス レジスタを実装しています。図 7-16 に、TPS1689 のステータス レジスタのビットマップを示します。

STATUS_BYTE は、標準の PMBus® コマンドで、最も重大な故障の概要を含む 1 バイトの情報を返します。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 7-10. STATUS_BYTE レジスタの説明

ビット	名称	値	説明	デフォルト	ライブ/ラッチ	アクセス権
7	BUSY	1	*デバイスのビジーステータス* デバイスはビジー	0	Live	読み出し
		0	デバイスはビジーではない			
6	FET_OFF	1	*FET ドライブ ステータス* FET ゲートドライバがディセーブル	0	Live	
		0	FET ゲートドライブのイネーブル			
5:4	予約済み	00	予約済み	00		
3	VIN_UV_FLT	1	*VIN 低電圧* VIN UV フォルト検出	0	ラッチ	
		0	VIN UV フォルト未検出			
2	STATUS_TEMP	1	*過熱故障* STATUS_TEMP レジスタにアクティブビットが設定されている	0	Live	
		0	STATUS_TEMP レジスタにアクティブビットが設定されていない			
1	CML_ERR	1	*通信、メモリまたはロジック エラー* STATUS_CML レジスタにアクティブビットが設定されている	0	Live	
		0	STATUS_CML レジスタにアクティブビットが設定されていない			
0	NONE_OF_THE_ABOVE	1	ビット 7:1 に記載されているイベント以外のイベントが発生しました	0	Live	
		0	ビット 7:1 に示されているイベント以外のイベントは発生していません			

Copyright © 2026 Texas Instruments Incorporated

7.3.14.7.1.13 STATUS_WORD (79h、読み取りワード)

STATUS_WORD は標準の PMBus® コマンドで、eFuse 故障条件の概要を含む 2 バイトの情報を返します。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

STATUS_WORD の下位バイトは、STATUS_BYTE コマンドと同じレジスタです。図 7-16 と表 7-11 に、STATUS_WORD レジスタの内容を示します。

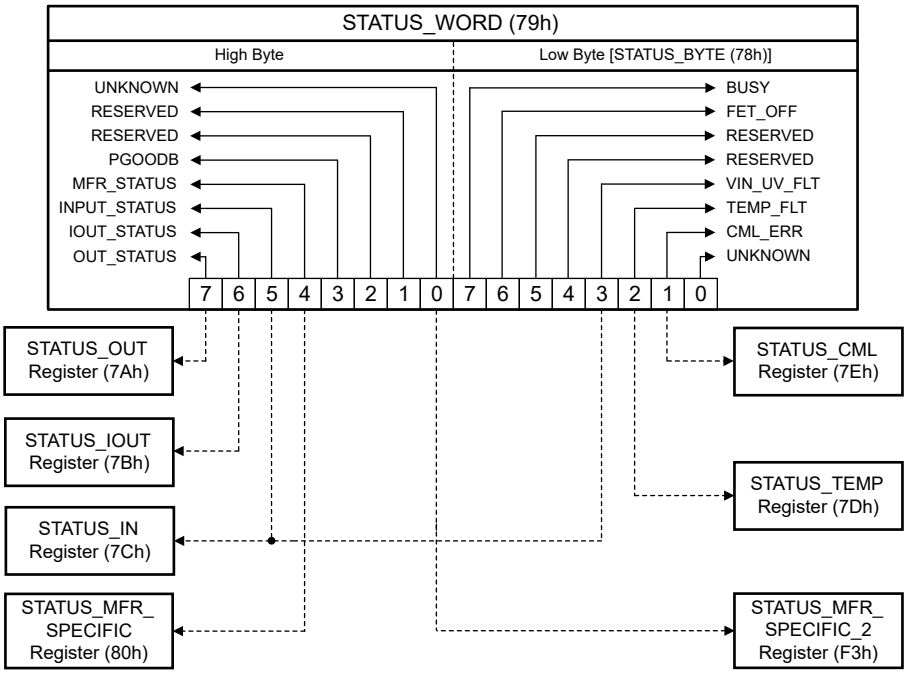


図 7-16. ステータス レジスタ ビット マップ

Copyright © 2026 Texas Instruments Incorporated

表 7-11. STATUS_WORD レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
15	OUT_STATUS	1	*出力フォルト ステータス* STATUS_OUT レジスタのアクティブ ビットが設定されている	0	読み出し
		0	STATUS_OUT レジスタのアクティブ ビットが設定されていない		
14	IOUT_STATUS	1	*IOUT 故障ステータス* STATUS_IOUT レジスタのアクティブ ビットが設定されている	0	
		0	STATUS_IOUT レジスタのアクティブ ビットが設定されていない		
13	INPUT_STATUS	1	*入力フォルト ステータス* STATUS_INPUT レジスタのアクティブ ビットが設定されている	0	
		0	STATUS_INPUT レジスタのアクティブ ビットが設定されていない		
12	MFR_STATUS	1	*メーカー固有の故障ステータス* STATUS_MFR_SPECIFIC レジスタのアクティブ ビットが設定されている	0	
		0	STATUS_MFR_SPECIFIC レジスタのアクティブ ビットが設定されていない		
11	PGOODB	1	*パワー グッド ステータス* PGOOD がアサート解除されます	1	
		0	PGOOD がアサートされました		
10:9	予約済み	00	予約済み	00	
8	不明	1	ビット 15:1 に記載されているイベント以外のイベントが発生しました	0	
		0	ビット 15:1 に示されているイベント以外のイベントは発生していません		
7:0	不明	STATUS_BYTE レジスタと同じ			

図 7-17 に、STATUS_BYTE レジスタ、STATUS_WORD レジスタ、およびより詳細なステータス レジスタの間の関係を示します。

これらのバイトの情報に基づいて、ホストは適切なステータス レジスタを読み取ることで詳細を確認できます。

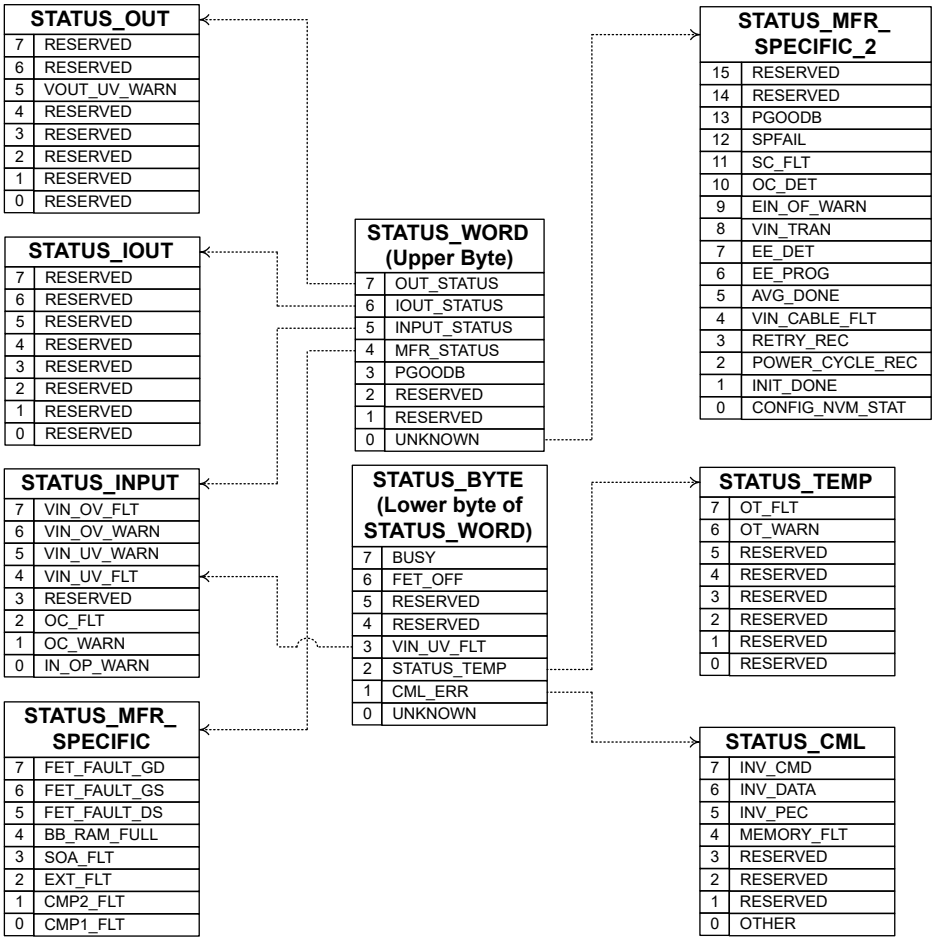


図 7-17. ステータス レジスタの概要

7.3.14.7.1.14 STATUS_OUT (7Ah、読み取りバイト)

STATUS_OUT は、表 7-12 に示すように、1 つのデータ バイトと内容を返す標準 PMBus® コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 7-12. STATUS_OUT レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7:6	予約済み	00	予約済み	00	読み出し
5	VOUT_UV_WARN	1	*VOUT 低電圧警告* VOUT UV 警告スレッショルドを超えた	0	
		0	VOUT UV 警告スレッショルドを超えていない		
4:0	予約済み	00	予約済み	00	

7.3.14.7.1.15 STATUS_IOUT (7Bh、読み取りバイト)

STATUS_IOUT は、表 7-13 に示すように 1 つのデータ バイトと内容を返す、標準 PMBus® コマンドです。

表 7-13. STATUS_IOUT レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7:0	予約済み	00000000	予約済み	000000000	読み出し

注

本デバイスでは入力電流と出力電流の情報は同一なので、このレジスタのすべてのビットは予約済みです。ステータス情報については、代わりに STATUS_INPUT レジスタを参照してください。

7.3.14.7.1.16 STATUS_INPUT (7Ch、読み取りバイト)

STATUS_INPUT は、表 7-14 に示すように、入力電圧、電流、電力に関連するステータス フラグを返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

表 7-14. STATUS_INPUT レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	VIN_OV_FLT	1	*VIN 過電圧フォルト* VIN OV 故障スレッショルドを超えた	0	読み出し
		0	VIN OV 故障スレッショルドを超えていない		
6	VIN_OV_WARN	1	*VIN 過電圧計画* VIN OV 警告スレッショルドを超えた	0	読み出し
		0	VIN OV 警告スレッショルドを超えていない		

表 7-14. STATUS_INPUT レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
5	VIN_UV_WARN	1	*VIN 低電圧警告* VIN UV 警告スレッショルドを超えた	0	読み出し
		0	VIN UV 警告スレッショルドを超えていない		
4	VIN_UV_FLT	1	*VIN 低電圧フォルト* VIN UV 故障スレッショルドを超えた	0	読み出し
		0	VIN UV 故障スレッショルドを超えていない		
3	予約済み	0	予約済み	0	読み出し
2	OC_FLT	1	*過電流故障 (突入および定常状態)* 入力電流が過電流故障スレッショルド (定常状態) を超えた後で、入力電流が過電流故障スレッショルド (突入) を超えたか、OC_TIMER が満了した	0	読み出し
		0	入力電流が過電流故障スレッショルドを下回っているか、OC_TIMER が満了していない		

Copyright © 2026 Texas Instruments Incorporated

表 7-14. STATUS_INPUT レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
1	OC_WARN	1	*過電流警告 (突入および定常状態)* 入力電流が過電流警告スレッショルドを超えました	0	読み出し
		0	入力電流が過電流警告スレッショルドを下回っています		
0	IN_OP_WARN	1	*過電力警告* 入力過電力警告スレッショルドを超えた	0	読み出し
		0	入力過電力警告スレッショルドを超えていない		

7.3.14.7.1.17 STATUS_TEMP (7Dh、読み取りバイト)

STATUS_TEMP は、表 7-15 に示すように、過熱故障および警告に関連するステータス フラグを返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

表 7-15. STATUS_TEMP レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	OT_FLT	1	*過熱故障* デバイス温度が過熱故障スレッショルドを超えた (TSD/OT_FLT)	0	読み出し
		0	デバイス温度が過熱故障スレッショルドを下回っている (TSD/OT_FLT)		
6	OT_WARN	1	*過熱警告* デバイス温度が過熱警告スレッショルドを超えました	0	
		0	デバイス温度が過熱警告スレッショルドを下回っています		
5:0	予約済み	000000	予約済み	000000	

7.3.14.7.1.18 STATUS_CML (7Eh、読み取りバイト)

STATUS_CML は、表 7-16 に示すように、通信、ロジック、メモリの故障に関連するステータス フラグを返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

表 7-16. STATUS_CML レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	INV_CMD	1	*コマンド ステータス* 無効/サポートされていないコマンドが受信されました	0	読み出し
		0	有効/サポートされているコマンドが受信されました		
6	INV_DATA	1	*データ ステータス* 無効/サポートされていないデータが受信されました	0	
		0	有効/サポートされているデータが受信されました		
5	INV_PEC	1	*パケット エラー チェック ステータス* PEC 失敗	0	
		0	PEC 合格		
4	MEMORY_FLT	1	*メモリ障害ステータス* メモリ関連の故障 - 構成メモリの内容が無効(空または破損している)、あるいは STORE_USER_ALL または RESTORE_USER_ALL コマンドが失敗した	0	
		0	メモリ関連の障害なし		
3:2	予約済み	000	予約済み	000	
1	NONE_OF_ABOVE	1	表に記載されている以外の通信障害が発生しました	0	
		0	表に記載されている以外の通信障害は発生していません		
0	その他	その他の通信障害		0	

Copyright © 2026 Texas Instruments Incorporated

注

ALERT_MASK レジスタで CML_ERR がマスクされていない場合、CML 故障により $\overline{\text{SMBA}}$ 信号がアサートされることがあります。同じバス上に複数の PMBus® デバイスがある場合は、TPS1689x との通信中のみ CML_ERR のマスクを解除し、それ以外は常にマスクしておくことを、TI はお勧めします。これにより、バス上の他のデバイスによって生成された CML 故障によって TPS1689x が $\overline{\text{SMBA}}$ をアサートすることを防止できます。

7.3.14.7.1.19 STATUS_MFR_SPECIFIC (80h、読み取りバイト)

STATUS_MFR_SPECIFIC は、表 7-17 に示すように、メーカー固有のステータス情報を返す標準 PMBus® コマンドです。

このコマンドは、PMBus® のバイト読み取りプロトコルを使用します。

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 7-17. STATUS_MFR_SPECIFIC レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	FET_FAULT_GD	1	*FET 故障タイプ* ゲートとドレインの間の故障	0	読み出し
		0	ゲートとドレインの間の故障なし		
6	FET_FAULT_GS	1	*FET 故障タイプ* ゲートとソースの間の故障	0	
		0	ゲートとソースの間の故障なし		
5	FET_FAULT_DS	1	*FET 故障タイプ* ドレインとソースの間の故障	0	
		0	ドレインとソースの間の故障なし		
4	BB_RAM_FULL	1	*BB RAM フィル ステータス* 7 つ (7) のイベントが記録されています	0	
		0	7 つ (7) のイベントはまだ記録されていません		
3	SOA_FLT	1	*FET SOA ステータス* SOA 制限違反により、デバイスがオフになった	0	
		0	FET は SOA の制限内で動作している		
2	EXT_FLT	1	並列チェーン内の他のデバイスによって SWEN ピンが外部で Low にプルされているため、デバイスはオフになっている	0	
		0	SWEN ピンは、並列チェーン内の他のデバイスによって Low にプルされていない		
1:0	予約済み	0	予約済み	0	

7.3.14.7.1.20 STATUS_MFR_SPECIFIC_2 (F3h、読み取りワード)

STATUS_MFR_SPECIFIC_2 は、表 7-18 に示すように、追加のステータス情報を返すメーカー固有のコマンドです。このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

このレジスタのビットをクリアするには、原因となった故障を削除し、ホスト コントローラから CLEAR_FAULTS コマンドを発行する必要があります。

表 7-18. STATUS_MFR_SPECIFIC_2 レジスタの説明

ビット	名称	値	説明	ライブ/ラッチ	デフォルト	アクセス権
15:14	予約済み	00	予約済み	該当なし	00	読み出し
13	PGOODB	1	*PGOOD ステータス* PGOOD が Low	ラッチ	0	読み出し
		0	PGOOD が High			
12	SPFAIL	1	*シングル ポイント障害 (ILIM/IMON/IREF)* シングル ポイント障害が検出された	ラッチ	0	読み出し
		0	シングル ポイント障害が検出されなかった			
11	SC_FLT	1	*短絡故障* 短絡フォルト スレッショルドを超えました	ラッチ	0	読み出し
		0	短絡フォルト スレッショルドを超えていません			
10	OC_DET	1	*過電流が検出された (突入および定常状態)* 入力電流が過電流故障スレッショルドを超えたが、OC_TIMER が期限切れになっていない	ラッチ	0	読み出し
		0	入力電流が過電流故障スレッショルドを下回っている			
9	EIN_OF_WARN	1	*EIN レジスタ オーバーフロー* EIN レジスタがオーバーフローしました	ラッチ	0	読み出し
		0	EIN レジスタがオーバーフローしていません			
8	予約済み	0	該当なし	該当なし	0	

表 7-18. STATUS_MFR_SPECIFIC_2 レジスタの説明 (続き)

ビット	名称	値	説明	ライブ/ラッチ	デフォルト	アクセス権
7	EE_DET	1	*外部 EEPROM 検出ステータス* 外部 EEPROM が検出された	ラッチ	0	読み出し
		0	外部 EEPROM が検出されていない			
6	EE_PROG	1	*外部 EEPROM のプログラム ステータス* 外部 EEPROM がプログラム済み	ラッチ	0	読み出し
		0	外部 EEPROM がプログラムされていない			
5	AVG_DONE	1	*平均計算の完了ステータス* 平均計算が完了しました	Live	0	読み出し
		0	平均計算が進行中です			
4	VIN_CABLE_FLT	1	*入力ケーブルの故障通知* ケーブルの故障が検出された	ラッチ	0	読み出し
		0	ケーブルの故障が検出されていない			
3	RETRY_REC	1	*故障の回復 / 再試行ステータス* デバイスは故障から自動再試行によって回復した	ラッチ	0	読み出し
		0	通常のパワーアップ、すなわちデバイスは自動再試行によって故障から回復していない			
2	POWER_CYCLE_REC	1	*パワー サイクル コマンドのステータス* デバイスはパワー サイクルから回復した	ラッチ	0	読み出し
		0	通常のパワーアップ、すなわちデバイスはパワー サイクルから回復していない			

Copyright © 2026 Texas Instruments Incorporated

表 7-18. STATUS_MFR_SPECIFIC_2 レジスタの説明 (続き)

ビット	名称	値	説明	ライブ/ラッチ	デフォルト	アクセス権
1	INIT_DONE	1	*レジスタの初期化ステータス* レジスタの初期化が完了し、すべてのデフォルト値 / 構成値が RAM にロードされた	ラッチ	0	読み出し
		0	レジスタの初期化が完了していない			
0	CONFIG_NVM_STAT	1	*構成 NVM* プログラム不可	Live	0	読み出し
		0	プログラム可能			

7.3.14.7.1.21 PMBUS_REVISION (98h、読み取りバイト)

PMBUS_REVISION は、デバイスが準拠している PMBus® 規格のリビジョンを返す、標準 PMBus® コマンドです。

このコマンドには 1 つのデータ バイトがあります。ビット [7:4] は、デバイスが準拠している PMBus® 仕様パート I のリビジョンを示します。ビット [3:0] は、デバイスが準拠している PMBus® 仕様パート II のリビジョンを示します。このコマンドにアクセスするには、PMBus® のバイト読み取りプロトコルを使用します。

このコマンドは、TPS1689x eFuse から 0x33h を返します。これは、本デバイスがパート I rev 1.3 とパート II rev 1.3 に準拠していることを意味します。

7.3.14.7.1.22 MFR_ID (99h、ブロック読み取り)

MFR_ID は、メーカー名を返す標準 PMBus® コマンドです。

このコマンドは、ブロック サイズ 2 の PMBus® ブロック読み取りプロトコルを使用します。このレジスタには 0x5449h が含まれており、ASCII で「TI」を表します。

7.3.14.7.1.23 MFR_MODEL (9Ah、ブロック読み取り)

MFR_MODEL は、デバイスの型番を返す標準 PMBus® コマンドです。

このコマンドは、ブロック サイズ 8 の PMBus® ブロック読み取りプロトコルを使用します。このレジスタには 0x0054505331363839h が含まれており、ASCII の「TPS1689x」を表します。

7.3.14.7.1.24 MFR_REVISION (9Bh、ブロック読み取り)

MFR_REVISION は、デバイスのリビジョンを返す標準 PMBus® コマンドです。

このコマンドは、ブロックサイズ 1 の PMBus® ブロック読み取りプロトコルを使用します。このレジスタには 0x01h が含まれています。

7.3.14.7.1.25 READ_VIN (88h、読み取りワード)

READ_VIN は、入力電圧の 10 ビット測定値を返す、標準の PMBus®コマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

表 7-19. READ_VIN レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VIN	入力電圧について測定された値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.26 READ_VOUT (8Bh、読み取りワード)

READ_VOUT は、出力電圧の 10 ビット測定値を返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

表 7-20. READ_VOUT レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VOUT	出力電圧について測定された値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.27 READ_IIN (89h、読み取りワード)

READ_IIN コマンドは、入力電流の 10 ビット測定値を返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、A 単位の実際の値に変換します。

表 7-21. READ_IIN レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_IIN	入力電流について測定された値	0x0000 (0A)	0x03FF (107142/R_{IMON} A)	読み出し

7.3.14.7.1.28 READ_TEMPERATURE_1 (8Dh、読み取りワード)

READ_TEMPERATURE_1 は、デバイス温度の 10 ビット測定値を返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、°C 単位の実際の値に変換します。

表 7-22. READ_TEMPERATURE_1 レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_TEMPERATURE_1	デバイス温度として測定された値	0x0000 (–229°C)	0x03FF (501°C)	読み出し

7.3.14.7.1.29 READ_VAUX (D0h、読み取りワード)

READ_VAUX は、AUX ピンで測定された 10 ビットの電圧を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

Copyright © 2026 Texas Instruments Incorporated

表 7-23. READ_VAUX レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VAUX	AUX ピンに接続された補助電圧源の測定値	0x0000 (0 V)	0x03FF (1.95 V)	読み出し

注

グランドに対して 1.95V 以上の電圧は、フルスケール (0x03FFh) として報告されます。グランドを基準として 0V 以下の電圧は、0V (0x0000h) として報告されます。

7.3.14.7.1.30 READ_PIN (97h、読み取りワード)

READ_PIN は、入力電力 (入力電圧に入力電流を乗算した値) を返す、標準 PMBus® コマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、W 単位の実際の値に変換します。

表 7-24. READ_PIN レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_PIN	入力電力用に測定された値	0x0000 (0W)	0x03FF (9401785/R_{IMON} W)	読み出し

7.3.14.7.1.31 READ_EIN (86h、ブロック読み取り)

READ_EIN コマンドは、標準の PMBus® コマンドであり、eFuse によって電力供給されるシステムによって蓄積エネルギーと平均消費電力を計算するために情報をホストに返します。このコマンドで提供される情報は、デバイス固有の平均算出期間、サンプリング周波数、または計算アルゴリズムには依存しません。

このコマンドは、ブロック サイズ 6 の PMBus® ブロック読み取りプロトコルを使用します。

このコマンドは、6 バイトのデータを返します。最初の 2 バイトは、瞬時入力電力 (入力電圧と入力電流のサンプルの積) のサンプリングを連続的に加算するアキュムレータの 2 の補数と符号付き出力です。これら 2 つのデータ バイトは、セクション 7.3.14.10 で説明されているように、DIRECT 形式でエンコードされます。アキュムレータの値は、単位が「ワットサンプル」になるようにスケーリングされます。「ワットサンプル」でのこの値に、有効な ADC サンプリング期間を掛けて、実際のエネルギー蓄積値をジュール単位で求める必要があります。DEVICE_CONFIG レジスタのビット [3] が High に設定されている場合、実効 ADC サンプリング期間は 18µs (標準値) です。それ以外の場合は、デフォルトで 11µs (標準値) です。

3 番目のデータ バイト ROLLOVER_COUNT は、アキュムレータのロールオーバー イベントの数です。このバイトは符号なし整数で、アキュムレーターが最大の正のの値 7FFFh から 0 にロールオーバーした回数を示します。ROLLOVER_COUNT は、正の最大値からゼロに定期的にロールオーバーします。ROLLOVER_COUNT の状態を追跡し、ロールオーバーを考慮するのはホストの責任です。

他の 3 つのデータ バイトは、現在まで蓄積された瞬時入力電力のサンプル数をカウントする 24 ビットの符号なし整数です。また、この値は、正の最大値から 0 に定期的にロールオーバーされます。

アキュームレータとロールオーバー カウントの組み合わせは、数秒後にオーバーフローすることがあります。このオーバーフローを検出して適切に処理するために、ホスト ソフトウェアに残されます。同様に、サンプル カウント値はオーバーフローします。ただし、このイベントは、DEVICE_CONFIG レジスタのビット [3] が High に設定されている場合のみ 5 分ごとに発生し、それ以外の場合は 3 分ごとに発生します。

Copyright © 2026 Texas Instruments Incorporated

表 7-25. READ_EIN レジスタの説明

バイト	説明	デフォルト	アクセス権
0	パワー アキュームレータの下位バイト	0x00	読み出し
1	パワー アキュームレータの上位バイト	0x00	
2	パワー アキュムレータのロールオーバー カウント	0x00	
3	サンプル カウントの下位バイト	0x00	
4	サンプル カウントの中位バイト	0x00	
5	サンプル カウントの上位バイト	0x00	

ホストはアキュムレータ値とロールオーバー カウントを使用して、式 10 を使用して「ワットサンプル」の現在の「エネルギー カウント」を計算します。

$$\text{Energy_Count} = (\text{Rollover_Count} \times \text{Accumulator_Roll_Over_Value}) + \text{Accumulator_Value} \quad (10)$$

ここで、Accumulator_Roll_Over_Value はアキュムレータの正の最大値に (1) を加えた値です。平均電力の計算を正しく行うには、最大アキュムレータ値に 1 を追加する必要があります。Accumulator_Roll_Over_Value は、式 11 を使用して計算されます。

$$\text{Accumulator_Roll_Over_Value} = \frac{1}{m}\left[\left\{(Y_{MAX} + 1) \times 10^{-R}\right\} - b\right] = \frac{1}{m}\left[\left\{\left(2^{15}\right) \times 10^{-R}\right\} - b\right] \quad (11)$$

表 7-65 には、式 11 で使用する「m、b、R」係数が含まれています。アキュムレータの値は、表 7-65 と式 14 の係数を使用して取得されます。ジュール単位のエネルギー蓄積の現実世界の値は式 12 を使用して計算されます。

$$\text{Accumulated_Energy} = \text{Energy_Count} \times \text{Effective_ADC_Sampling_Period} \quad (12)$$

DEVICE_CONFIG レジスタのビット [3] が High に設定されている場合、Effective_ADC_Sampling_Period は 18µs (標準値) です。それ以外の場合は、デフォルトで 11µs (標準値) です。ホストは、式 13 を使用して、最後の読み取り以降の平均電力をワット単位で計算します。

$$\text{Average_Power} = \frac{\text{Current_Energy_Count} - \text{Last_Energy_Count}}{\text{Current_Sample_Count} - \text{Last_Sample_Count}} \quad (13)$$

注

DEVICE_CONFIG レジスタの ADC HI PERF ビットは、ADC の内部動作モードを定義します。ADC の実効サンプリング期間は、通常モードでは 11µs、高性能モードでは 18µs です。デバイスは、デフォルトで通常モードに構成されています。ADC の内部モードの変更が必要な場合は、ダウンストリームの負荷がイネーブルになる前に変更する必要があります。通常動作中に変更してはいけません。これにより、エネルギー蓄積の現実世界の値が誤ってしまいます。

7.3.14.7.1.32 READ_VIN_AVG (DCh、読み取りワード)

READ_VIN_AVG は、入力電圧の 10 ビット平均値を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

Copyright © 2026 Texas Instruments Incorporated

表 7-26. READ_VIN_AVG レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VIN_AVG	平均入力電圧について測定された値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

平均化のサンプル数は、PMBus® により、PK_MIN_AVG レジスタのビット [2:0] を使用してプログラムできます。READ_VIN_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を設定することで、0 (0x0000h) にリセットできます。

7.3.14.7.1.33 READ_VIN_MIN (D1h、読み取りワード)

READ_VIN_MIN は、パワーオン リセット、RESET_MIN (PK_MIN_AVG レジスタのビット [5]) が最後に High になった後に測定された 10 ビットの最小入力電圧を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

表 7-27. READ_VIN_MIN レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VIN_MIN	リセットまたは最後のクリア後に最小入力電圧の測定値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.34 READ_VIN_PEAK (D2h、読み取りワード)

READ_VIN_PEAK は、パワーオン リセット、または RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) コマンドが最後に発行された後に測定された 10 ビットの最大入力電圧を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

表 7-28. READ_VIN_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VIN_PEAK	リセットまたは最後のクリア後に最大入力電圧について測定された値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.35 READ_VOUT_AVG (DDh、読み取りワード)

READ_VOUT_AVG は、出力電圧の遠隔測定の 10 ビット平均値を報告する、メーカー固有のコマンドです。データは各データ サイクルで更新されるため、平均化された遠隔測定の読み取りレイテンシを短縮できます。平均化の数は、PMBus® により、PK_MIN_AVG レジスタのビット [2:0] を使用してプログラムできます。READ_VOUT_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を High に設定することで、0 (0x0000h) にリセットできます。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

Copyright © 2026 Texas Instruments Incorporated

表 7-29. READ_VOUT_AVG レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VOUT_AVG	平均出力電圧について測定された値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.36 READ_VOUT_MIN (DAh、読み取りワード)

READ_VOUT_MIN は、パワーオン リセット、または RESET_MIN (PK_MIN_AVG レジスタのビット [5]) が最後に High になった後に測定された 10 ビットの最小出力電圧を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、V 単位の実際の値に変換します。

表 7-30. READ_VOUT_MIN レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_VOUT_MIN	リセットまたは最後のクリア後に最小出力電圧の測定値	0x0000 (0 V)	0x03FF (87.75 V)	読み出し

7.3.14.7.1.37 READ_IIN_AVG (DEh、読み取りワード)

READ_IIN_AVG は、入力電流の遠隔測定の 10 ビット平均値を報告する、メーカー固有のコマンドです。データは各データ サイクルで更新されるため、平均化された遠隔測定の読み取りレイテンシを短縮できます。平均化の数は、PMBus® により、PK_MIN_AVG レジスタのビット [2:0] を使用してプログラムできます。READ_IIN_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を High に設定することで、0 (0x0000h) にリセットできます。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、A 単位の実際の値に変換します。

表 7-31. READ_IIN_AVG レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_IIN_AVG	平均入力電流について測定された値	0x0000 (0A)	0x03FF (107142/R_{IMON} A)	読み出し

7.3.14.7.1.38 READ_IIN_PEAK (D4h、読み取りワード)

READ_IIN_PEAK は、パワーオン リセット、または RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が最後に High になった後に測定された 10 ビットの最大入力電流を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、A 単位の実際の値に変換します。

表 7-32. READ_IIN_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_IIN_PEAK	リセットまたは最後のクリア後に最大入力電流の測定値	0x0000 (0A)	0x03FF (107142/R_{IMON} A)	読み出し

Copyright © 2026 Texas Instruments Incorporated

7.3.14.7.1.39 READ_TEMP_AVG (D6h、読み取りワード)

READ_TEMP_AVG コマンドは、ADC_CONFIG_2 レジスタのビット [7] の状態に基づいて、デバイス温度または補助入力電圧の遠隔測定の 10 ビット平均値を報告する、メーカー固有のコマンドです。このビットが High に設定されている場合、READ_TEMP_AVG コマンドは補助入力電圧の遠隔測定の平均値を報告し、それ以外の場合はデバイス温度の遠隔測定の平均値を報告します。ADC_CONFIG_2 レジスタのビット [7] のデフォルト状態は Low です。データは各データ サイクルで更新されるため、平均化された遠隔測定の読み取りレイテンシを短縮できます。平均化の数は、PMBus® により、PK_MIN_AVG レジスタのビット [2:0] を使用してプログラムできます。READ_TEMP_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を High に設定することで、0 (0x0000h) にリセットできます。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、°C または V 単位の実際の値に変換します。

表 7-33. READ_TEMP_AVG レジスタの説明

ビット	ADC_CONFIG_2 レジスタのビット [7]	名称	説明	最小値	最大値	アクセス権
15:0	1	READ_VAUX_AVG	補助入力電圧の平均値として測定された値	0x0000 (0 V)	0x03FF (1.95 V)	読み出し
	0	READ_TEMP_AVG	デバイス温度の平均値として測定された値	0x0000 (–229°C)	0x03FF (501°C)	

ADC_CONFIG_2 レジスタのビット [7] の状態に基づいて、DIRECT 形式の計算係数を正しく使用していることを確認してください。

7.3.14.7.1.40 READ_TEMP_PEAK (D7h、読み取りワード)

READ_TEMP_PEAK は、パワーオン リセットまたは RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が最後に High になった後に測定された 10 ビットのデバイスの最高温度を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、°C 単位の実際の値に変換します。

表 7-34. READ_TEMP_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_TEMP_PEAK	リセットまたは最後のクリア後にデバイスの最高温度について測定された値	0x0000 (–229°C)	0x03FF (501°C)	読み出し

7.3.14.7.1.41 READ_PIN_AVG (DFh、読み取りワード)

READ_PIN_AVG は、入力電力遠隔測定の 10 ビット平均値を報告する、メーカー固有のコマンドです。データは各データ サイクルで更新されるため、平均化された遠隔測定の読み取りレイテンシを短縮できます。平均化の数は、PMBus® により、PK_MIN_AVG レジスタのビット [2:0] を使用してプログラムできます。このレジスタの内容は、PK_MIN_AVG レジスタのビット [6] を High に設定することで、0 (0x0000h) にリセットできます。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、W 単位の実際の値に変換します。

表 7-35. READ_PIN_AVG レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_PIN_AVG	平均入力電力について測定された値	0x0000 (0 W)	0x03FF (9401785/R_{IMON} W)	読み出し

7.3.14.7.1.42 READ_PIN_PEAK (D5h、読み取りワード)

READ_PIN_PEAK は、パワーオン リセットまたは RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が最後に High になった後に測定された 10 ビットの最大入力電力を報告する、メーカー固有のコマンドです。

このコマンドは、PMBus® ワード読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、これらのレジスタから読み取られた 16 進数データを、W 単位の実際の値に変換します。

表 7-36. READ_PIN_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値	アクセス権
15:0	READ_PIN_PEAK	リセットまたは最後のクリア後に最大入力電力の測定値	0x0000 (0W)	0x03FF (9401785/R_{IMON} W)	読み出し

7.3.14.7.1.43 READ_SAMPLE_BUF (D8h、ブロック読み取り)

READ_SAMPLE_BUF は、デバイス RAM 内で使用可能なラウンドロビン ADC バッファから特定のパラメータの最新 64 個の (64) サンプルを読み取るために使用されるメーカー固有のコマンドです。これによって、複数の ADC サンプルを高速でキャプチャし、PMBus® シリアル インターフェース経由で個別のサンプルを順に読み取るボトルネックなしで、即座に読み出すことができます。これにより、システム設計者は、特定の時間間隔でそのパラメータの時間ドメイン プロファイル/波形を再構築できます。これは、内蔵の「デジタル オシロスコープ」のように機能することで、設計またはシステムのデバッグ時に役立つ場合もあります。バッファ内で ADC サンプルが更新されるレートは、実効 ADC サンプリング期間とデシメーションレート/サンプル スキップ カウントによって異なります。DEVICE_CONFIG レジスタのビット [3] が High に設定されている場合、実効 ADC サンプリング期間は 18µs (標準値) です。それ以外の場合は、デフォルトで 11µs (標準値) です。バッファリング目的でサンプリングする ADC チャネルと、デシメーション レート / サンプル スキップ数は、ADC_CONFIG_2 レジスタで構成できます。さまざまなデシメーション レートを選択することで、「高い時間分解能と短いアパーチャ」、「低い時間分解能および広いアパーチャ」のいずれかを選択できます。

このコマンドは、ブロック サイズ 64 の PMBus® ブロック読み取りプロトコルを使用します。

表 7-65 と式 14 の係数を使用し、PMBus® の DIRECT 形式変換に従って、16 進のデータ バイトを適切な単位で実際の値に変換します。

ADC サンプル バッファは、デバイスの電源がオンになるとすぐにバッファリングを開始します。バッファリングは、次の 2 つの異なる条件下で一時停止されます。

1. 即座に READ_SAMPLE_BUF コマンドが発行されます。これにより、ホストが以前の値セットを読み出している間に、サンプル バッファが新しい値で上書きされないようになります。64 バイトが読み出された後、再び新しいサンプルのバッファリングを開始します。
2. 故障が起きると、表 7-2 に示すように内部でラッチされます。これにより、ホストからサンプル バッファの読み出しに遅延が発生しても、故障イベント前のサンプルのスナップショットが保持されます。CLEAR_FAULTS コマンドを発行するか、または OPERATION OFF コマンドの書き込み後に OPERATION ON コマンドを発行するか、EN/UVLO ピンをトグルすると、新しいサンプルのバッファが再度開始されます。

Copyright © 2026 Texas Instruments Incorporated

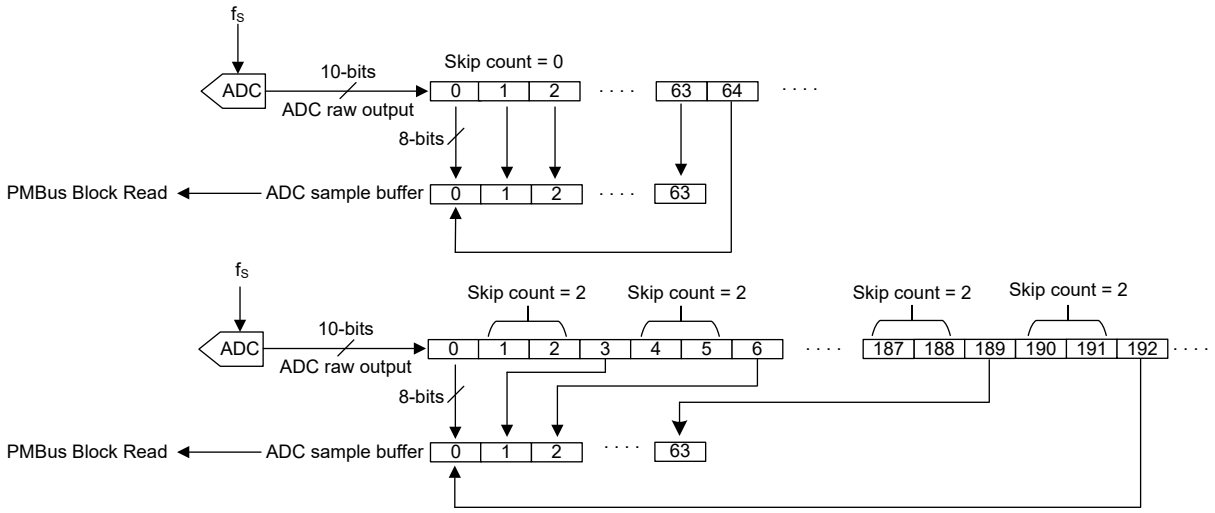


図 7-18. ADC サンプル バッファの例

注

ADC サンプルは、ADC サンプル バッファに格納されるとき、10 ビットから 8 ビットに切り捨てられます。DIRECT 形式の計算係数を正しく使用していることを確認してください。

7.3.14.7.1.44 READ_BB_RAM (FDh、ブロック読み取り)

READ_BB_RAM は、ブラックボックス バッファ RAM の内容を読み取るために使用される、メーカー固有のコマンドです。この RAM は、セクション 7.3.14.11 で説明されているように 7 バイトです。

このコマンドは、ブロック サイズ 7 の PMBus® ブロック読み取りプロトコルを使用します。

表 7-37 に、ブラックボックス RAM レジスタの詳細を示します。7 つ (7) のブラックボックス RAM レジスタがあり、BB_RAM_0 から BB_RAM_6 までです。7 つ (7) のレジスタ (BB_RAM_0 ～ BB_RAM_6) の説明はすべて同一です。

表 7-37. BB_RAM レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7:5	EVENT_ID	111	*イベント識別子* VIN_UV_WARN	000	読み出し
		110	VIN_OV_WARN		
		101	OC_WARN		
		100	OT_WARN		
		011	OC_DET		
		010	VOUT_UV_WARN		
		001	IN_OP_WARN		
		000	なし		
4	BB_TMR_EXP	1	*ブラックボックス タイマーの期限が切れます* ブラックボックス タイマーは、最後のイベント以降に少なくとも 1 回オーバーフローしました	0	
		0	ブラックボックス タイマーがオーバーフローしていません		
3:0	BB_TICK	0000	ブラックボックス ティック タイマ	0000	

ブラックボックス RAM の内容は、次のイベントでリセットされます。

- VIN または VDD ピンでの入力電源のリサイクル
- ENABLE のリサイクル
- CLEAR_FAULTS コマンド
- OPERATION OFF コマンドの後で OPERATION ON コマンドを実行した
- 自動再試行シーケンスの開始

7.3.14.7.1.45 READ_BB_EEPROM (F4h、ブロック読み取り)

READ_BB_EEPROM は、TPS1689x eFuse 内部のブラックボックスシャドウレジスタに格納された内容を読み取るために使用されるメーカー指定のコマンドです。このコマンドを発行する前に、セクション 7.3.14.11 で説明されているように、外部 EEPROM (ページ 0) のブラックボックスの内容を、ブラックボックス シャドウ レジスタにロードするため、FETCH_BB_EEPROM コマンドを送信する必要があります。READ_BB_EEPROM は、以下に示すように、EEPROM に保存されている 16 バイトのブラックボックス情報を取得します。

- BB_RAM_0 ～ BB_RAM_6 [7 バイト]
- BB_TIMER [1 バイト]
- STATUS_WORD [2 バイト]
- STATUS_MFR_SPECIFIC [1 バイト]
- STATUS_INPUT [1 バイト]
- VIN_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
- IIN_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
- TEMPERATURE_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
- CHECKSUM [1 バイト]

Copyright © 2026 Texas Instruments Incorporated

このコマンドは、ブロックサイズ 16 の PMBus® ブロック読み取りプロトコルを使用します。

VIN_PEAK、IIN_PEAK、TEMPERATURE_PEAK データでは、PMBus® DIRECT 形式が使用されます。表 7-65 および式 14 の係数を使用して、これらのレジスタから読み出された 16 進数データを、適切な単位で実世界値に変換します。

注

ピーク入力電圧、入力電流、温度の値は、10 ビットから 8 ビットに切り捨てられ、外部 EEPROM に保存されます。DIRECT 形式の計算係数を正しく使用していることを確認してください。

7.3.14.7.1.46 BB_TIMER (FAh、読み取りバイト)

BB_TIMER は、以下を読み取るために使用されるメーカー固有のコマンドです。

- ブラックボックス RAM アドレスポインタ。これまでにどのブラックボックス RAM が埋められたかを示します。7 つ (7) のブラックボックス RAM の位置すべてを埋めると、ゼロにリセットされます。
- ブラックボックス タイマーの有効期限ビットは、最後のイベント以降にブラックボックス ティック タイマが少なくとも 1 回オーバーフローしたかどうかを示します。このビットは、ブラックボックス RAM 内のイベント エントリが比較的新しいものか古いものかを示します。このビットは、タイマがオーバーフローするとラッチされ、次のイベントが発生すると、フリーランニング タイマと一緒にゼロにリセットされます。
- ブラックボックス ティック タイマは、イベントごとにゼロにリセットされるフリーランニング タイマです。タイマの更新レートは、BB_CONFIG レジスタで設定できます。これにより、デバッグのニーズに応じて、分解能の細かさと時間スパンの長さ調整できます。

BB_TIMER レジスタにアクセスするには、PMBus® のバイト読み取りプロトコルを使用します。このレジスタの内容はすべて、CLEAR_FAULTS コマンドが発行された瞬間に、0 にリセットされます。BB_TIMER レジスタの詳細を、表 7-38 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-38. BB_TIMER レジスタの説明

ビット	名称	値	説明	デフォルト	ライブ/ラッチ	アクセス権
7:5	BB_PTR	000	*BB RAM アドレス ポインタ* 7 つすべてのブラックボックス RAM レジスタが空、またはレジスタすべてに格納済み	000	Live	読み出し
		001	BB_RAM_0 にデータを格納済み			
		010	BB_RAM_0 と BB_RAM_1 に格納済み			
		011	BB_RAM_0、BB_RAM_1、BB_RAM_2 に格納済み			
		100	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3 に格納済み			
		101	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3、BB_RAM_4 に格納済み			
		110	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3、BB_RAM_4、BB_RAM_5 に格納済み			
		111	予約済み			
4	BB_TMR_EXP	1	*ブラックボックス タイマーの期限が切れます* ブラックボックス タイマーは、最後のイベント以降に少なくとも 1 回オーバーフローしました	0	ラッチ	
		0	ブラックボックス タイマーがオーバーフローしていません			
3:0	BB_TICK		ブラックボックス タイマ	0000	Live	

資料に関するフィードバック (ご意見やお問い合わせ) を送信
Copyright © 2026 Texas Instruments Incorporated

7.3.14.7.1.47 PMBUS_ADDR (FBh、読み取り / 書き込みバイト)

PMBUS_ADDR は、表 7-5 に記載されているアドレスとは異なる、ユーザー固有のデバイス アドレスの読み取りと構成に使用される、メーカー固有のコマンドです。本デバイスは、ADDR0 ピンと ADDR1 ピンがオープンのとき、デフォルト値 (0x40) の代わりにこのアドレスを I2C 通信に使用します。この更新されたデバイス アドレスは NVM に保存でき、デバイスは次の電源投入時に、この変更されたアドレスに応答します。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

7.3.14.7.1.48 VIN_UV_WARN (58h、読み取り / 書き込みワード)

VIN_UV_WARN は、入力低電圧警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際のワード単位と 16 進数の値との間で変換を行います。このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VIN ADC 遠隔測定値と比較されます。測定された VIN 値がこのレジスタの値を下回ると、対応するレジスタに VIN_UV_WARN フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。入力電圧が VIN_UV_WARN スレッショルドを上回り、その後 CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。正常な動作のため、一般に VIN_UV_WARN スレッショルドは、VIN_UV_FLT スレッショルドよりも高い値に設定されます。

表 7-39. VIN_UV_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	VIN_UV_WARN	入力低電圧警告スレッショルド	0x0000 (0 V)	0x00FF (87.75 V)	0x0020h (11 V)	読み取り / 書き込み

入力低電圧警告が検出されると、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の INPUT_STATUS ビットを設定します
- STATUS_INPUT レジスタの VIN_UV_WARN ビットを設定します
- ブラックボックス RAM レジスタの 1 つに、イベント識別子を VIN_UV_WARN、相対タイムスタンプ情報として書き込みます (書き込み可能な場合)
- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタが 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。アドレス ポインタのこの変更は、ブラックボックス RAM レジスタのいずれかが書き込み可能な場合にのみ発生します。
- ALERT_MASK レジスタの STATUS_IN ビットの設定でマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.49 VIN_UV_FLT (59h、読み取り / 書き込みワード)

VIN_UV_FLT は、入力低電圧故障を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VIN ADC 遠隔測定値と比較されます。入力電圧が低電圧故障スレッショルドを下回ると、出力はオフになり、対応するレジスタに VIN_UV_FLT フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。このレジスタの値に、700mV (標準値) のヒステリシスを追加します。この故障がクリアされるには、これによって計算される立ち上がりスレッ

Copyright © 2026 Texas Instruments Incorporated

ショルドを、入力電圧が上回る必要があります。入力電圧が立ち上がりスレッショルドを上回ると、出力はオンに戻ります。ただし、故障フラグとアラートは、ホストが CLEAR_FAULTS コマンドを送信してクリアするまで維持されます。

表 7-40. VIN_UV_FLT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	VIN_UV_FLT	入力低電圧故障スレッショルド	0x0000 (0 V)	0x00FF (87.75 V)	0x001Fh (10.66 V)	読み取り / 書き込み

入力低電圧故障が検出されると、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの FET_OFF、VIN_UV_FLT、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイトの OUT_STATUS、INPUT_STATUS、PGOODB、NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します
- STATUS_INPUT レジスタの VIN_UV_FLT ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します
- ALERT_MASK レジスタの STATUS_IN、PGOODB、STATUS_OUT ビットがマスク設定されていない場合、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。
- 外部 PGOOD 信号をデアサートします。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.50 VIN_OV_WARN (57h、読み取り / 書き込みワード)

VIN_OV_WARN は、入力過電圧警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VIN ADC 遠隔測定値と比較されます。測定された VIN 値がこのレジスタの値を上回ると、対応するレジスタに VIN_OV_WARN フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。入力電圧が VIN_OV_WARN スレッショルドを下回り、その後で CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。正常な動作のため、一般に VIN_OV_WARN スレッショルドは、VIN_OV_FLT スレッショルドよりも低い値に設定されます。

表 7-41. VIN_OV_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	VIN_OV_WARN	入力過電圧警告スレッショルド	0x0000 (0 V)	0x00FF (87.75 V)	0x00A4h (56.43 V)	読み取り / 書き込み

入力過電圧警告が検出されると、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の INPUT_STATUS ビットを設定します
- STATUS_INPUT レジスタの VIN_OV_WARN ビットを設定します
- ブラックボックス RAM レジスタの 1 つに、イベント識別子を VIN_OV_WARN、相対タイムスタンプ情報として書き込みます (書き込み可能な場合)

Copyright © 2026 Texas Instruments Incorporated

- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタを、以前に 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。アドレス ポインタのこの変更は、ブラックボックス RAM レジスタのいずれかが書き込み可能な場合にのみ発生します。
- ALERT_MASK レジスタの STATUS_IN ビットの設定でマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.51 VIN_OV_FLT (55h、読み取り / 書き込みワード)

VIN_OV_FLT は、入力過電圧故障を検出するための 4 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容は、DAC を駆動して、入力電圧を監視するコンパレータのスレッショルドを設定します。入力電圧が過電圧故障立ち上がりスレッショルドを超えると、出力がオフになり、対応するレジスタに VIN_OV_FLT フラグがセットされます。$\overline{\text{SMBA}}$ 信号がアサートされます。このレジスタの値から、ヒステリシスの 3V (標準値) が減算されます。この故障がクリアされるには、これによって計算される立ち下がりスレッショルドを、入力電圧が下回る必要があります。入力電圧が立ち下がりスレッショルドを下回ると、出力はオンに戻ります。ただし、故障フラグとアラートは、ホストが CLEAR_FAULTS コマンドを送信してクリアするまで維持されます。

表 7-42. VIN_OV_FLT レジスタの説明

ビット	名称	説明	値	デフォルト値	アクセス権
7:6	OV_RANGE_SEL	過電圧範囲の選択	00:16 ～ 32V	10	読み取り / 書き込み
			01:32 ～ 48V		
			10:48 ～ 64V		
			11:64 ～ 80V		
5:0	VOV	出力電圧の設定ポイント	0V (0x00h) ～ 15.75V (0x3Fh)	0x2F	

入力過電圧故障が検出された場合、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの FET_OFF ビットと NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
- STATUS_WORD レジスタの上位バイトの OUT_STATUS、INPUT_STATUS、PGOODB、NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します。
- STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します。
- STATUS_INPUT レジスタの VIN_OV_FLT ビットを設定します。
- STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します。
- ALERT_MASK レジスタの STATUS_IN、PGOODB、STATUS_OUT ビットがマスク設定されていない場合、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。
- 外部 PG 信号をデアサートします。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

Copyright © 2026 Texas Instruments Incorporated

7.3.14.7.1.52 VOUT_UV_WARN (43h、読み取り / 書き込みワード)

VOUT_UV_WARN は、出力低電圧警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VOUT ADC 遠隔測定値と比較されます。測定された VOUT 値がこのレジスタの値を下回ると、対応するレジスタに VOUT_UV_WARN フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。出力電圧が VOUT_UV_WARN スレッショルドを上回り、その後で CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。

表 7-43. VOUT_UV_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	VOUT_UV_WARN	出力低電圧警告スレッショルド	0x0000h (0 V)	0x00FFh (87.75 V)	0x0020h (11 V)	読み取り / 書き込み

出力低電圧警告が検出された場合、デバイスは次のようになります。

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の OUT_STATUS ビットを設定します
- STATUS_OUT レジスタの VOUT_OV_WARN ビットを設定します
- ALERT_MASK レジスタの STATUS_OUT ビットの設定でマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.53 VOUT_PGTH (5Fh、読み取り / 書き込みワード)

VOUT_PGTH は、8 ビットの出力電圧スレッショルドを設定または読み出しするための標準 PMBus® コマンドです。このスレッショルドに達すると、パワー グッド (PGOOD) がアサート解除されます。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VOUT ADC 遠隔測定値と比較されます。通常動作中に、どの時点でも出力電圧が VOUT_PGTH スレッショルドを下回るか、デバイスが故障 (短絡を除く) を検出すると、PGOOD はデアサートされ、対応するレジスタの PGOODB フラグが設定されます。$\overline{\text{SMBA}}$ 信号もアサートされます。このレジスタの値に、250mV (標準値) のヒステリシスを追加します。PGOOD が再度アサートされるには、原因となったすべての故障がクリアされ、デバイス内部の FET が有効になった後で、出力電圧がこの立ち上がりスレッショルドを上回る必要があります。ただし、故障フラグとアラートは、ホストが CLEAR_FAULTS コマンドを送信してクリアするまで維持されます。

表 7-44. VOUT_PGTH レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	VOUT_PGTH	出力パワー グッドのデアサート スレッショルド	0x0000h (0 V)	0x00FFh (87.75 V)	0x001Dh (9.97 V)	読み取り / 書き込み

出力電圧が VOUT_PGTH スレッショルドを下回るとき、デバイスは次の動作を行います:

Copyright © 2026 Texas Instruments Incorporated

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の PGOODB および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します
- ALERT_MASK レジスタの PGOODB ビットの設定でマスクされていなければ、SMBA をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.54 OT_WARN (51h、読み取り / 書き込みワード)

OT_WARN は、デバイスの過熱警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VTEMP ADC 遠隔測定値と比較されます。デバイス温度がこのレジスタの値を上回ると、対応するレジスタに OT_WARN フラグが設定されます。SMBA 信号がアサートされます。デバイス温度が OT_WARN スレッショルドを下回り、その後 CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。

表 7-45. OT_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	OT_WARN	デバイス過熱警告スレッショルド	0x0000h (-229°C)	0x00FFh (501.4°C)	0x007Ch (126°C)	読み取り / 書き込み

過熱警告が検出されたとき、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの STATUS_TEMP ビットを設定する
- STATUS_TEMP レジスタの OT_WARN ビットを設定する
- ブラックボックス RAM レジスタの 1 つにイベント識別子を OT_WARN、相対タイムスタンプ情報として書き込む (書き込み可能な場合)
- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタが 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。アドレス ポインタのこの変更は、ブラックボックス RAM レジスタのいずれかが書き込み可能な場合にのみ発生します。
- ALERT_MASK レジスタの STATUS_TEMP ビットの設定でマスクされていなければ、SMBA をアサートしてホストに通知する。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.55 OT_FLT (4Fh、読み取り / 書き込みワード)

OT_FLT は、デバイスの過熱故障を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

このレジスタの内容が、VTEMP ADC 遠隔測定値と比較されます。デバイス温度が過熱故障スレッショルドを超えると、出力はオフになり、対応するレジスタに OT_FLT フラグが設定されます。SMBA 信号がアサートされます。サーマル シャットダウンの詳細については、セクション 7.3.6 を参照してください。デバイスが過熱フォルトから回復した後で、CLEAR_FAULTS コマンドは OT_FLT フラグとアラートをクリアします。

表 7-46. OT_FLT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	OT_WARN	デバイス過熱故障スレッショルド	0x0000h (-229℃)	0x00FFh (501.4 ℃)	0x0084h (149 ℃)	読み取り / 書き込み

過熱故障が検出されたとき、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの FET_OFF、STATUS_TEMP、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の OUT_STATUS、PGOODB、および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します
- STATUS_TEMP レジスタの OT_FLT ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの PGOODB ビットを設定します
- ALERT_MASK レジスタの STATUS_TEMP、PGOODB、および STATUS_OUT ビットの設定でマスクされていなければ、SMBA をアサートしてホストに通知します。
- 外部 PGOOD 信号をデアサートします。
- FAULT_MASK レジスタの TEMP_FLT ビットが High に設定されてマスクされていなければ、FLT 信号をアサートします。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.56 PIN_OP_WARN (6Bh、読み取り / 書き込みワード)

PIN_OP_WARN は、入力過電力警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、計算された遠隔測定電力値と比較されます。入力電力がこのレジスタの値を上回ると、対応するレジスタに PIN_OP_WARN フラグが設定されます。SMBA 信号がアサートされます。入力電力が PIN_OP_WARN スレッショルドを下回り、その後 CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。

表 7-47. PIN_OP_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	PIN_OP_WARN	入力過電力警告スレッショルド	0x0000h (0 W)	0x00FFh (2089230/R_{IMON} W)	0x0055h (696410/R_{IMON} W)	読み取り / 書き込み

入力過電力警告が検出された場合、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイトの INPUT_STATUS および NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します

Copyright © 2026 Texas Instruments Incorporated

- STATUS_INPUT レジスタの IN_OP_WARN ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの EIN_OF_WARN ビットを設定することがあります
- ブラックボックス RAM レジスタの 1 つに、イベント識別子を IN_OP_WARN、相対タイムスタンプ情報として書き込みます (書き込み可能な場合)
- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタが 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。アドレス ポインタのこの変更は、ブラックボックス RAM レジスタのいずれかが書き込み可能な場合にのみ発生します。
- ALERT_MASK レジスタの STATUS_IN ビットの設定でマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.57 IIN_OC_WARN (5Dh、読み取り / 書き込みワード)

IIN_OC_WARN は、入力過電流警告を検出するための 8 ビットのスレッショルドを構成または読み取りする、標準 PMBus® コマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容が、VIMON ADC 遠隔測定値と比較されます。入力電流がこのレジスタの値を上回ると、対応するレジスタに IIN_OC_WARN フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。入力電流が IIN_OC_WARN スレッショルドを下回り、その後 CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。

表 7-48. IIN_OC_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
15:0	IIN_OC_WARN	入力過電流警告スレッショルド	0x0000h (0A)	0x00FFh (107250/R_{IMON} A)	0x007Fh (53415/R_{IMON} A)	読み取り / 書き込み

入力過電流警告が検出されると、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の INPUT_STATUS ビットを設定します
- STATUS_INPUT レジスタの OC_WARN ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの EIN_OF_WARN ビットを設定することがあります
- ブラックボックス RAM レジスタの 1 つにイベント識別子を OC_WARN、相対タイムスタンプ情報として書き込みます (書き込み可能な場合)
- BB_TIMER レジスタのブラックボックス RAM アドレス ポインタが 6 未満の場合は 1 増やし、それ以外の場合は 0 にリセットします。アドレス ポインタのこの変更は、ブラックボックス RAM レジスタのいずれかが書き込み可能な場合にのみ発生します。
- ALERT_MASK レジスタの STATUS_IN ビットが High に設定されてマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します。

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.58 ALERT_MASK (DBh、読み取り / 書き込みワード)

ALERT_MASK は、$\overline{\text{SMBA}}$ 信号のアサートが許可されるイベントを構成または読み取りするためのメーカー固有のコマンドです。

Copyright © 2026 Texas Instruments Incorporated

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

各ビットは、通常なら $\overline{\text{SMBA}}$ のアサートを引き起こす、アナログまたはデジタルの故障または警告のいずれかに対応しています。対応するビットが High のとき、その条件では $\overline{\text{SMBA}}$ はアサートされません。その条件が発生すると、その条件がキャプチャされるレジスタは引き続き更新され (STATUS レジスタおよびブラックボックス)、デバイスの ON / OFF 制御もアクティブのままとなります。このレジスタの詳細は 表 7-49 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-49. ALERT_MASK レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
15:9	予約済み	0000000	予約済み	0000000	読み取り / 書き込み
8	不明	1	UNKNOWN ステータス ビットは $\overline{\text{SMBA}}$ をアサートしない	1	
		0	UNKNOWN ステータス ビットは $\overline{\text{SMBA}}$		
7	PGOODB	1	PGOOD の立ち下がりは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	PGOOD の立ち下がりは $\overline{\text{SMBA}}$ をアサートする		
6	GLBL_FLT	1	GLBL_FLT は $\overline{\text{SMBA}}$ をアサートしない	0	
		0	GLBL_FLT は $\overline{\text{SMBA}}$ をアサートする		
5	MFR_STATUS	1	STATUS_MFR_SPECIFIC レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_MFR_SPECIFIC レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートする		
4	STATUS_TEMP	1	STATUS_TEMP レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_TEMP レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートする		
3	STATUS_OUT	1	STATUS_OUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_OUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートする		
2	STATUS_IN	1	STATUS_INPUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_INPUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$		
1	CML_ERR	1	STATUS_CML レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_CML レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートする		
0	STATUS_IOUT	1	STATUS_IOUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートしない	0	
		0	STATUS_IOUT レジスタに設定されたアクティブ ビットは $\overline{\text{SMBA}}$ をアサートする		

Copyright © 2026 Texas Instruments Incorporated

注

- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- GLBL_FLT は、FAULT_MASK レジスタを使用してマスクされていないステータス ビットの論理和です。

7.3.14.7.1.59 VIREF (E0h、読み取り / 書き込みバイト)

VIREF は、セクション 7.3.4.2、セクション 7.3.4.3、セクション 7.3.4.4 に示すように、過電流保護、短絡保護、アクティブ電流共有ブロックの 6 ビットのリファレンス スレッショルドを構成または読み取るための、メーカー固有のコマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みを行うときは、表 7-65、式 14、式 15 に示す係数を使用して、実際の単位と 16 進数の値との間で変換を行います。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容は、DAC を駆動して、入力電流を監視するさまざまなコンパレータのスレッショルドを設定します。このレジスタの詳細は 表 7-50 に示します。

表 7-50. VIREF レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
7:0	VIREF	過電流保護、短絡保護、アクティブ電流共有ブロック用の、プログラマブルなリファレンス電圧	0x00h (0.3 V)	0x3Fh (1.186 V)	0x32h (1 V)	読み取り / 書き込み

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.60 AUX/TEMP/EEDATA/EECLK/GPIOx (E1h、読み取り / 書き込みバイト)

AUX/TEMP/EEDATA/EECLK/GPIOx は、AUX/EEDATA/GPIO2 および TEMP/EECLK/GPIO1 ピンの機能を構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

表 7-51. AUX/TEMP/EEDATA/EECLK/GPIOx の説明

ビット	名称	値	説明	デフォルト	アクセス権	ライブ / ラッチ
7:5	TEMP/EECLK/GPIO1 の選択	111	TEMP/EECLK/GPIO1 の機能 ADC の CONVST 入力	000	R/W	該当なし
		110	予約済み			
		101	EECLK			
		100	予約済み			
		011	OC 警告			
		010	汎用ロジック出力			
		001	汎用ロジック入力			
		000	TEMP			
4	GPIO1 構成	1	汎用入出力として構成されているときの GPIO1 ピンの状態 ピンが HI に設定されている	0	R/W	Live
		0	ピンが LO に設定されている			
3:1	AUX/EEDATA/GPIO2 の選択	111	AUX/EEDATA/GPIO2 の機能 予約済み	000	R/W	該当なし
		110	EEDATA			
		101	予約済み			
		100	予約済み			
		011	UV 警告			
		010	汎用ロジック出力			
		001	汎用ロジック入力			
		000	AUX			
0	GPIO2 構成	1	汎用入出力として構成されているときの GPIO2 ピンの状態 ピンが HI に設定されている	0	R/W	Live
		0	ピンが LO に設定されている			

7.3.14.7.1.61 SMBA_FLT_CONFIG (E2h、読み取り / 書き込みバイト)

SMBA_FLT_CONFIG は、$\overline{\text{SMBA_FLT}}$ ピンの機能を構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

表 7-52. SMBA_FLT_CONFIG の説明

ビット	名称	値	説明	デフォルト	アクセス権	ライブ / ラッチ
7:1	予約済み	0000000	予約済み	0000000	R/W	該当なし
0	$\overline{\text{SMBA}}$/$\overline{\text{FLT}}$ の選択	1	ピン選択 ピンを FLTb に設定	0	R/W	該当なし
		0	ピンを SMBA に設定			

7.3.14.7.1.62 FAULT_MASK (E3h、読み取り / 書き込みワード)

FAULT_MASK は、ALERT_MASK レジスタの説明に従って、$\overline{\text{SMBA}}$ のアサート時のグローバル フォルト (GLBL_FLT) ビットを制御し、外部 $\overline{\text{FLT}}$ 信号がアサートされるイベントを構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-53 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-53. FAULT_MASK レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
15:11	予約済み	00000	予約済み	00000	読み取り / 書き込み
10	EXT_FLT	1	EXT_FLT は $\overline{FLT}$ をアサートしない	0	
		0	EXT _FLT は $\overline{FLT}$ をアサートする		
9:8	予約済み	0	予約済み	0	
7	FET_HEALTH	1	FET_HEALTH は $\overline{FLT}$ をアサートしない	0	
		0	FET_HEALTH は $\overline{FLT}$ をアサートする		
6	SPFAIL	1	SPFAIL は $\overline{FLT}$ をアサートしない	0	
		0	SPFAIL は $\overline{FLT}$ をアサートする		
5	SOA_FLT	1	SOA_FLT は $\overline{FLT}$ をアサートしない	0	
		0	SOA_FLT は $\overline{FLT}$ をアサートする		
4:3	予約済み	00	予約済み	00	
2	TEMP_FLT	1	TEMP_FLT は $\overline{FLT}$ をアサートしない	0	
		0	TEMP_FLT は $\overline{FLT}$ をアサートする		
1	OC_FLT	1	OC_FLT は $\overline{FLT}$ をアサートしない	0	
		0	OC_FLT は $\overline{FLT}$ をアサートする		
0	SC_FLT	1	SC_FLT は $\overline{FLT}$ をアサートしない	0	
		0	SC_FLT は $\overline{FLT}$ をアサートする		

注

- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- このコマンドでは、どのイベントが $\overline{FLT}$ ピンのアサートを引き起こすかのみを選択できます。FAULT_MASK レジスタでイベントをマスクしても、そのイベントによってデバイスがオフになることは妨げられません。

7.3.14.7.1.63 DEVICE_CONFIG (E4h、読み取り / 書き込みワード)

DEVICE_CONFIG は、TPS1689x eFuse の複数の主要なデバイスのセットアップ関連情報を構成または読み取りするための、メーカー固有のコマンドです。

このコマンドは、PMBus® のワード読み取りまたは書き込みプロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

このレジスタの詳細は 表 7-54 に示します。

表 7-54. DEVICE_CONFIG レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
15	PG_DVDT_DLY	1	*DVDT コンデンサの放電用の内部 PG 遅延* 35ms	0	読み取り / 書き込み
		0	100µs		
14	DIS_VDSFLT	1	*スタートアップ時に FET ドレインからソースへの故障検出を無効にする* ドレイン - ソース間電圧が低い場合に故障はトリガされない	0	読み取り / 書き込み
		0	ドレイン - ソース間電圧が低い場合に故障がトリガされる		
13	SC_RETRY	1	*短絡故障後の再試行 (高速トリップ)* 1 回再試行して電流制限へ (ラッチされない故障)	0	読み取り / 書き込み
		0	オフに維持 (ラッチされる故障)		
12:11	SFT_THR	11	*スケーラブルな高速トリップ スレッショルド* I_{OCP} の 150%	10	読み取り / 書き込み
		10	I_{OCP} の 200%		
		01	I_{OCP} の 250%		
		00	予約済み		
10:9	DVDT_CONFIG	11	*DVDT 電流スケーリング* 150%	10	読み取り / 書き込み
		10	100%		
		01	50%		
		00	25%		
8	永続的書き込み無効化	1	永続的な書き込み無効化がオン。このビットが保存および復元されるとき、デバイスは、すべての書き込みに対して永続的にロックされます	0	読み取り / 書き込み
		0	永続的な書き込み無効化がオフ		

Copyright © 2026 Texas Instruments Incorporated

表 7-54. DEVICE_CONFIG レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
7	EXT_EEPROM	1	*外部 EEPROM 接続* 外部 EEPROM が接続されている	0	読み取り / 書き込み
		0	外部 EEPROM が接続されていない		
6	WARN_De-glitch	1	*UV および OC 警告フラグのグリッチ除去* グリッチ除去なし	0	読み取り / 書き込み
		0	20ms のグリッチ除去が有効		
5	VOUT_ADC_CLAMP	1	*VOUT ADC 出力値のクランプ* クランプなし	0	読み取り / 書き込み
		0	VIN にクランプされる		
4	予約済み	0	予約済み	0	読み取り / 書き込み
3	ADC_HI_PERF	1	*ADC の性能と速度の選択* 高性能モード (実効スループット = 18µs)	0	読み取り / 書き込み
		0	高速モード (実効スループット = 11µs)		
2:0	USER_DATA	0	ユーザーが保存する任意のリビジョン ID	0	読み取り / 書き込み

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.64 BB_CONFIG (E4h、読み取り / 書き込みバイト)

BB_CONFIG は、セクション 7.3.14.11 で説明されているように、ブラックボックス機能の動作を構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-55 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-55. BB_CONFIG レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	FET_OFF_WR	1	*BB EEPROM 書き込みトリガ* パワー FET がオフになると、BB EEPROM への書き込みがトリガされる	0	読み取り / 書き込み
		0	パワー FET がオフになっても、BB EEPROM への書き込みがトリガされない		
6	FLT_WR	1	*BB EEPROM 書き込みトリガ* グローバル故障が、BB EEPROM への書き込みをトリガする	0	
		0	グローバル故障が、BB EEPROM への書き込みをトリガしない		
5	ALERT_WR	1	*BB EEPROM 書き込みトリガ* $\overline{\text{SMBA}}$ のアサートにより、BB EEPROM への書き込みがトリガされます	0	
		0	$\overline{\text{SMBA}}$ のアサートでは、BB EEPROM への書き込みはトリガされません		
4:2	予約済み	000	予約済み	000	
1:0	BB_TICK	11	*ブラックボックス タイムスタンプ ティック間隔* 3200µs	00	
		10	800µs		
		01	200µs		
		00	10µs		

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。*WP# ピンが Low にプルされると、ハードウェアで書き込みアクセスが完全に無効化され、MFR_WRITE_PROTECT コマンドは無効になります。*

Copyright © 2026 Texas Instruments Incorporated

BB_CONFIG[5] は、外部 EEPROM へのブラックボックス書き込みをトリガするイベントを決定するために、ALERT_MASK レジスタと組み合わせて使用する必要があります。ただし、ALERT_MASK レジスタでマスクされていない場合でも、GLBL_FLT (ALERT_MASK[6]) 信号は、ブラックボックス書き込みの ALERT を駆動する信号のリストから除外されます。

7.3.14.7.1.65 OC_TIMER (E6h、読み取り / 書き込みバイト)

OC_TIMER は、セクション 7.3.4.2 で説明しているように、過電流ブランキング デジタル タイマの期間をプログラムするために使用される、メーカー固有のレジスタです。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-56 に示します。

表 7-56. OC_TIMER レジスタの説明

ビット	名称	説明	値	過電流ブランキング タイマ期間	デフォルト値	アクセス権
7:0	OC_TIMER	過電流ブランキング デジタル タイマ	0x00h	0	0x14h	読み取り / 書き込み
			0x01h	160µs		
			0x02h	320µs		
			0x03h	480µs		
			0x04h	640µs		
			0x05h	800µs		
			0x06h	960µs		
			0x07h	1.12ms		
			...			
			0x0Ah	1.6ms		
			...			
			0x14h	3.2ms		
			...			
			0x64h	16ms		
			...			
			0xC9h	32.1ms		
			...			
			0xFFh	40.8ms		

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.66 RETRY_CONFIG (E7h、読み取り / 書き込みバイト)

RETRY_CONFIG は、セクション 7.3.10.1 に示すように、故障が発生したときの TPS1689x eFuse のリトライ動作を構成または読み出しする、メーカー固有のコマンドです。

このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

Copyright © 2026 Texas Instruments Incorporated

このレジスタの詳細は 表 7-57 に示します。

表 7-57. RETRY_CONFIG レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7:6	応答	10	シャットダウンして再試行する	10	読み出し
5:3	RETRY_CNT		*再試行の回数*	000	読み取り / 書き込み
		111	無制限に再試行する		
		110	64 回再試行します		
		101	32 回再試行します		
		100	16 回再試行します		
		011	8 回再試行します		
		010	4 回再試行します		
		001	1 回再試行します		
		000	再試行しない (ラッチオフ)		
2:0	RETRY_DLY		*再試行遅延タイマの値*	100	
		111	6400ms		
		110	3200ms		
		101	1600ms		
		100	800ms		
		011			
		010			
		001			
		000			

注

- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- POWER_CYCLE コマンドで使用される遅延も、このレジスタのビット [2:0] によって構成されます。

7.3.14.7.1.67 ADC_CONFIG_1 (E8h、読み取り / 書き込みバイト)

ADC_CONFIG_1 は、セクション 7.3.14.8 で説明されているように、ADC サンプリングのチャネル選択およびモードを構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-58 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-58. ADC_CONFIG_1 レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	$\overline{\text{EOC}}$	1	*変換終了表示 (アクティブ Low)* ADC がビジー (変換が進行中)	0	読み出し
		0	変換が完了しました		

表 7-58. ADC_CONFIG_1 レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
6	CONVST		*ソフトウェア変換開始制御 (MODE = 01 で使用)*	0	読み取り / 書き込み
		1	変換の開始		
		0	変換を開始しないでください		
5:4	モード		*ADC サンプリング モード*	00	
		11	連続変換 — シングル チャネル		
		10	シングル チャネル シングル変換 - 外部ピン制御		
		01	シングル チャネル シングル変換 – ソフトウェア制御		
		00	連続変換 — 自動シーケンス制御		
3:0	CONV_CH_SEL		*サンプリング用のパラメータ/ADC チャネル選択 (MODE = 01、10 または 11)*	0000	
		1001-1111	予約済み		
		1000	GND (MODE = 01 または 10 の場合のみ適用可能)		
		0111	VIREF (MODE = 01 または 10 の場合のみ適用可能)		
		0110	ADDR1 (MODE = 01 または 10 の場合のみ適用可能)		
		0101	ADDR0 (MODE = 01 または 10 の場合のみ適用可能)		
		0100	VAUX		
		0011	VTEMP		
		0010	IIN		
		0001	VOUT		
		0000	VIN		

Copyright © 2026 Texas Instruments Incorporated

注

- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- MODE = 10 の場合、TEMP/EECLK/GPIO1 ADC は変換開始信号として動作します。AUX/TEMP/EEDATA/EECLK/GPIOx レジスタを使用して、この機能用に TEMP/EECLK/GPIO1 を明示的に設定する必要があります。
- MODE = 10 または 01 はデバッグ専用モードです。これらのモードでは、eFuse 保護機能に必要なすべての信号を ADC がサンプリングできないため、通常動作中に使用することは推奨しません。

7.3.14.7.1.68 ADC_CONFIG_2 (E9h、読み取り / 書き込みバイト)

ADC_CONFIG_2 は、セクション 7.3.14.7.1.43 で説明されているように、高速 ADC サンプル バッファリングのためのパラメータ選択とデシメーション レート (サンプル スキップ カウント) を構成または読み取りする、メーカー固有のコマンドです。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-59 に示します。

表 7-59. ADC_CONFIG_2 レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	VAUX_VTEMP_SEL	1	*平均補助電圧または平均温度の遠隔測定の選択* AUX_AVG 計算の入力として VAUX ADC チャネルを使用する	0	読み取り / 書き込み
		0	TEMP_AVG 計算の入力として TEMP ADC チャネルを使用する		
6	予約済み	0	予約済み	0	読み出し

表 7-59. ADC_CONFIG_2 レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
5:3	BUF_CH_SEL	111	*バッファリングのためのパラメータ選択* 予約済み (デフォルトは IIN)	000	読み取り / 書き込み
		110	予約済み (デフォルトは IIN)		
		101	予約済み (デフォルトは IIN)		
		100	VAUX		
		011	VTEMP		
		010	IIN		
		001	VOUT		
		000	VIN		
2:0	DEC_RATE	111	*ADC サンプル バッファリング用のデシメーション レート (サンプル スキップ カウント)* デシメーション レート (サンプル スキップ カウント) = 7	0000	
		110	デシメーション レート (サンプル スキップ カウント) = 6		
		101	デシメーション レート (サンプル スキップ カウント) = 5		
		100	デシメーション レート (サンプル スキップ カウント) = 4		
		011	デシメーション レート (サンプル スキップ カウント) = 3		
		010	デシメーション レート (サンプル スキップ カウント) = 2		
		001	デシメーション レート (サンプル スキップ カウント) = 1		
		000	デシメーション レート (サンプル スキップ カウント) = 0		

Copyright © 2026 Texas Instruments Incorporated

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.69 PK_MIN_AVG (EAh、読み取り / 書き込みバイト)

PK_MIN_AVG は、READ_VIN_PEAK、READ_IIN_PEAK、READ_TEMP_PEAK、READ_PIN_PEAK、READ_VIN_MIN、READ_VOUT_MIN、READ_VIN_AVG、READ_VOUT_AVG、READ_IIN_AVG、READ_TEMP_AVG、READ_PIN_AVG などのすべての最大値、最小値、平均値の遠隔測定レジスタをリセットする、メーカー固有のコマンドです。このレジスタは、平均化に使用する ADC サンプルの数をプログラムするためにも使用されます。平均化するサンプル数を増やすと、精度が向上しますが、レイテンシも長くなります。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの詳細は 表 7-60 に示します。

表 7-60. PK_MIN_AVG レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	RESET_PEAK	1	すべてのピーク レジスタを 0 にリセットします	0	読み取り / 書き込み
		0	アクションなし		
6	RESET_AVG	1	すべての平均レジスタを 0 にリセットします	0	
		0	アクションなし		
5	RESET_MIN	1	すべての最小レジスタを 0 にリセットします	0	
		0	アクションなし		
4:3	予約済み	00	予約済み	00	
2:0	AVG_CNT	111	平均カウント = 128	000	
		110	平均カウント = 64		
		101	平均カウント = 32		
		100	平均カウント = 16		
		011	平均カウント = 8		
		010	平均カウント = 4		
		001	平均カウント = 2		
		000	平均カウント = 1		

注

- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。
- PK_MIN_AVG コマンドを実行して、ピーク、最小、平均レジスタをクリアするとすぐに、RESET_PEAK、READ_MIN、および READ_AVG ビットは、ゼロ (0) に自動的にクリアされます。

Copyright © 2026 Texas Instruments Incorporated

7.3.14.7.1.70 PSU_VOLTAGE (ECh、読み取り / 書き込みバイト)

PSU_VOLTAGE は、入力ケーブルの故障検出機能の実装に使用される、入力電源電圧に対応する 8 ビット データを構成または読み取りするためのメーカー固有のコマンドです。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

- **PSU_VOLTAGE レジスタに値を送信する:**

  入力電源電圧の実際の値 (V 単位) は、式 15 と、表 7-65 の READ_VIN に対応する「m」、「b」、「r」係数を使用し、PMBus® DIRECT 形式変換によって 10 ビットのバイナリ データに変換されます。この 10 ビット バイナリ データの最下位 8 ビットに対応する 16 進値を、PSU_VOLTAGE レジスタに書き込む必要があります。
- **PSU_VOLTAGE レジスタから受信した値の解釈:**

  PSU_VOLTAGE レジスタから読み出された 1 バイトの 16 進データは、左側に READ_VIN[9:8] ビットを追加して、10 ビットのバイナリ データに変換する必要があります。この 10 ビット バイナリ データに対応する 16 進値は、式 14 と、表 7-65 の READ_VIN に対応する「m」、「b」、「R」係数を使用し、PMBus® DIRECT 形式変換によって入力電源電圧の実際の値 (V 単位) に変換する必要があります。

このレジスタの詳細は 表 7-61 に示します。

表 7-61. PSU_VOLTAGE レジスタの説明

ビット	名称	説明	READ_VIN[9:8]	最小値	最大値	デフォルト値	アクセス権
7:0	PSU_VOLTAGE	公称入力電源電圧	00	0x00h (0 V)	0xFFh (21.87 V)	0xA3h (13.98 V)	読み取り / 書き込み
			01	0x00h (21.95 V)	0xFFh (43.83 V)	0xA3h (35.94 V)	
			10	0x00h (43.91 V)	0xFFh (65.79 V)	0xA3h (57.89 V)	
			11	0x00h (65.87 V)	0xFFh (19.48 V)	0xA3h (79.85 V)	

注

- 不要な故障のアサートを避けるため、このレジスタは PSU の公称電圧でプログラムすることをお勧めします
- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.71 CABLE_DROP (EDh、読み取り / 書き込みバイト)

CABLE_DROP は、入力ケーブルの故障検出機能を実装することが予測される最大ケーブル電圧降下に対する 8 ビットのリファレンス スレッショルドを構成または読み取りできる、メーカー固有のコマンドです。このコマンドは、PMBus® DIRECT 形式を使用します。このレジスタの読み取りと書き込みには、表 7-65、式 14、式 15 に示す係数を使用します。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

このレジスタの内容は、PSU_VOLTAGE と VIN ADC の遠隔測定値の差と比較されます。この差の値が CABLE_DROP レジスタの値を超える場合、対応するレジスタに VIN_CABLE_FAULT フラグが設定されます。$\overline{\text{SMBA}}$ 信号がアサートされます。PSU_VOLTAGE と VIN ADC との遠隔測定値の差が CABLE_DROP スレッショルドを下回り、その後 CLEAR_FAULTS コマンドが送信されると、この警告フラグとアラートがクリアされます。このレジスタの詳細は 表 7-50 に示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-62. CABLE_DROP レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値	アクセス権
7:0	CABLE_DROP	予測される最大ケーブル電圧降下	0x00h (0 V)	0xFFh (13.98 V)	0xFFh (13.98 V)	読み取り / 書き込み

- 入力ケーブルの障害が検出されると、デバイスは次の動作を行います:

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_MFR_SPECIFIC_2 レジスタの VIN_CABLE_FLT ビットを設定します
- ALERT_MASK レジスタの UNKNOWN ビットが Low に設定されてマスクされていなければ、$\overline{\text{SMBA}}$ をアサートしてホストに通知します

注

- この機能を使用しない場合は、不要な故障のアサートを避けるため、設定を最大値に構成することをお勧めします。
- 偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.7.1.72 IMON OFFSET CALIBRATION (F2h、読み取り / 書き込みバイト)

IMON OFFSET CALIBRATION は、ADC によってキャプチャされた IMON 読み取り値のキャリブレーション用のオフセット係数を保存できる、メーカー固有のレジスタです。これらのキャリブレーション係数は、PMBus 経由でのレポート用の IIN、PIN、EIN パラメータの計算に適用されます。

表 7-63. IMON オフセット較正レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス
7	SIGN	1	IMON オフセット補正係数の符号 負のオフセット係数	0	R/W
		0	正のオフセット係数		
6:0	OFFSET_FACTOR	0～127	オフセット誤差を補正するために、IMON ADC の読み取り値から加算または減算されるオフセット係数。	000	R/W

7.3.14.7.1.73 INS_DLY (F9h、読み取り / 書き込みバイト)

INS_DLY は、スタートアップ時に挿入遅延をプログラムするために使用される、メーカー固有のコマンドです。このデバイスには、14ms (標準値) の固定アナログ挿入遅延が実装されています。表 7-64 で説明しているように、INS_DLY レジスタは 14ms の固定遅延に加えて遅延を規定します。

このコマンドは、PMBus® のバイト読み取りまたは書き込みプロトコルを使用します。

表 7-64. INS_DLY レジスタの説明

ビット	名称	説明	値	実効挿入遅延 (ms)	デフォルト値	アクセス権
7:0	INS_DLY	起動時の挿入遅延	0x00h	0ms	0x00h	読み取り / 書き込み
			0x01h	10ms		
			0x02h	50ms		
			0x03h	100ms		
			0x04h	200ms		
			0x05h	300ms		
			0x06h	400ms		
			0x07h	500ms		

注

偶発的 / スプリアスな書き込みを防止するため、このレジスタに書き込みコマンドを発行する前に MFR_WRITE_PROTECT コマンドを実行して、デバイスのロックを解除する必要があります。

7.3.14.8 A/D コンバータ

TPS1689x は、アナログ マルチプレクサに続く 10 ビット、460KSPS の逐次比較型 ADC を統合しています。以下の信号を ADC でサンプリングできます。

1. VIN
2. VOUT
3. VIMON
4. VTEMP
5. VAUX
6. ADDR0
7. ADDR1

ADC は入力時に 5kHz ローパス フィルタを使用して、高周波ノイズ (ADC ナイキスト帯域幅の範囲外) を抑制し、エイリアシングを防止します。

注

また、ADC は DNL と INL の改善と引き換えにサンプリング レートを優先する高性能モードもサポートします。このモードでは、サンプリングレートは 270KSPS に低下します。このモードは、DEVICE_CONFIG レジスタの ADC_HI_PERF ビットを設定することで選択できます。

通常動作中、ADC はチャネルを自動的にシーケンシングします。ADC チャネルシーケンサは、サンプリング用の MUX チャネル選択を管理します。

注

- ADDR0 信号と ADDR1 信号は、起動時にのみサンプリングされ、PMBus® ターゲット アドレスをデコードします。
- ADC は、ADC 固有のオフセットとゲイン誤差を除去するため、バックグラウンドのセルフ キャリブレーションを実装しています。

Copyright © 2026 Texas Instruments Incorporated

このデバイスは、選択されたパラメータの複数サンプルの RAM 内へのバッファリングもサポートしており、ホストは ADC_SAMPLE_BUF ブロック読み取りコマンドを使用してこれを読み取ることができます。これにより、システム設計者は、特定の間隔でそのパラメータの時間ドメイン プロファイル / 波形を再構築できます。これは、内蔵の「デジタル オシロスコープ」のように機能することで、設計 / デバッグ時に役立ちます。バッファリング目的でサンプリングする ADC チャネルと、デシメーションレート / サンプルスキップ数は、ADC_CONFIG_2 レジスタへの PMBus® 書き込みを使用してユーザーが構成できます。

TPS1689x は、生の ADC サンプリング データを後処理して、次の派生パラメータを計算できます。

1. VIN 平均
2. VIN ピーク
3. VIN 最小
4. VOUT 平均
5. VOUT 最小
6. IIN 平均
7. IIN ピーク
8. ピン
9. PIN 平均
10. PIN ピーク
11. EIN
12. 温度平均
13. 温度ピーク

単一の ADC サンプルでは、内部ノイズにより誤差が大きくなる可能性があります。より多くのサンプルを平均化することで、ADC の信号対雑音比と遠隔測定の精度を改善できます。平均化するサンプル数は、PK_MIN_AVG レジスタを使用してユーザーがプログラム可能です。最小値、最大値、平均値は、PK_MIN_AVG レジスタを使用してリセットすることもできます。

TPS1689x は、ADC でサンプリングされたデータのデジタル比較を実行して、以下のシステム イベントを検出します。

1. VIN UV WARN
2. VIN UV FAULT
3. VIN OV WARN
4. VOUT PGOOD
5. IIN OC WARN
6. OT WARN
7. OT FAULT
8. PIN OP WARN

比較の結果は PMBus® ステータス レジスタに反映され、その他の動作 (例：FET のオフ (保護応答)、故障に対する $\overline{\text{FLT}}$ 出力のアサート、故障 / 警告に対する $\overline{\text{SMBA}}$ 信号のアサート、ブラックボックス RAM/EEPROM の更新) をトリガするように構成できます。

7.3.14.9 D/A コンバータ

TPS1689x には複数の DAC が内蔵されており、これらを使用して各種ブロックのスレッショルドやゲインを設定できます。

1. **VIREF**：これは、6 ビットのバッファ付き電圧出力 DAC であり、過電流保護、短絡保護、アクティブ電流共有ブロック用のプログラマブルなスレッショルドを実現します。これは、VIREF レジスタを使用してプログラムできます。この信号は、これらのブロックでは常に内部で利用可能であり、オプションとして、並列チェーンにある他のデバイスを駆動するために IREF ピンに出力することもできます。
2. **IDVDT**：これは 2 ビット電流出力 DAC で、DVDT ピンに電流を供給して、出力スルーレート (DVDT) 制御を行うことができます。これは、DEVICE_CONFIG[10:9] レジスタビットを使用してプログラムできます。

Copyright © 2026 Texas Instruments Incorporated

3. **VOV:** これは、VIN 過電圧保護コンパレータ用のプログラム可能なスレッショルドを提供する 8 ビット DAC です。これは、VIN_OV_FLT レジスタを使用してプログラムできます。

7.3.14.10 DIRECT 形式変換

遠隔測定と構成パラメータについては、TPS1689x は DIRECT 形式をサポートします。遠隔測定または構成パラメータのデジタル コードは、式 14 および式 15 を使用して、相当する実世界単位に変換できます。

- **受信した値の解釈:**

  ホスト システムは、PMBus デバイスから受信した値を V、A、℃、または W の読み取り値に変換するために、式 14 を使用します。

$$X = \frac{1}{m}\left(Y \times 10^{-R} - b\right) \quad (14)$$

  ここで、

  – X は、適切な単位 (V、A、℃、または W) で計算された「実世界」の値です。
  – m は傾き係数で、2 バイトの 2 の補数整数です。
  – Y は、PMBus® デバイスから受信した 2 バイトの 2 の補数整数です。
  – b はオフセットで、2 バイトの 2 の補数整数です。
  – R は指数で、1 バイトの 2 の補数整数です。

- **値の送信:**

  値を送信するには、ホストが 式 15 を使用して Y の値を検出する必要があります。

$$Y = (mX + b) \times 10^{R} \quad (15)$$

  ここで、

  – Y はユニットに送信される 2 バイトの 2 の補数整数です。
  – m は傾き係数で、2 バイトの 2 の補数整数です。
  – X は「実世界の」値で、V、A、℃、W などの単位で表され、転送用に変換されます。
  – b はオフセットで、2 バイトの 2 の補数整数です。
  – R は指数で、1 バイトの 2 の補数整数に相当する 10 進値です。

表 7-65. TPS1689x PMBus DIRECT 形式変換ガイド

パラメータ	単位	ゼロ コードのアナログ値	フルスケールのデジタル コード	フルスケールのアナログ値	m	b	R
READ_VIN	V	0	0x3FF	87.75	1166	0	-2
READ_VIN_PEAK	V	0	0x3FF	87.75	1166	0	-2
READ_VIN_PEAK_EEPROM	V	0	0xFF	87.75	2906	0	-3
READ_VIN_MIN	V	0	0x3FF	87.75	1166	0	-2
READ_VIN_AVG	V	0	0x3FF	87.75	1166	0	-2
VIN_UV_FLT	V	0	0xFF	87.75	2906	0	-3
VIN_UV_WARN	V	0	0xFF	87.75	2906	0	-3
VIN_OV_WARN	V	0	0xFF	87.75	2926	-185	-3
VIN_OV_FLT	V	16	0xFF	80.00	3984	−63750	-3
READ_VOUT	V	0	0x3FF	87.75	1166	0	-2
READ_VOUT_AVG	V	0	0x3FF	87.75	1166	0	-2
READ_VOUT_MIN	V	0	0x3FF	87.75	1166	0	-2

Copyright © 2026 Texas Instruments Incorporated

表 7-65. TPS1689x PMBus DIRECT 形式変換ガイド (続き)

パラメータ	単位	ゼロ コードのアナログ値	フルスケールのデジタル コード	フルスケールのアナログ値	m	b	R
VOUT_UV_WARN	V	0	0xFF	87.75	2906	0	-3
VOUT_PGTH	V	0	0xFF	87.75	2906	0	-3
READ_VAUX	V	0	0x3FF	1.95	5251	0	-1
READ_VAUX_AVG	V	0	0x3FF	1.95	5251	0	-1
READ_TEMPERATURE	°C	−229.3	0x3FF	501.40	140	32103	-2
READ_TEMP_AVG	°C	−229.3	0x3FF	501.40	140	32103	-2
READ_TEMP_PEAK	°C	−229.3	0x3FF	501.40	140	32103	-2
READ_TEMP_PEAK_EEPROM	°C	−228.7	0xFF	499.80	35	8005	-2
OT_WARN	°C	−228.7	0xFF	499.80	35	8005	-2
OT_FLT	°C	−228.7	0xFF	499.80	35	8005	-2
VIMON	V	0	0x3FF	1.95	5251	0	-1
READ_IIN	A	0	0x3FF	$107142/R_{IMON}$	$9.547 \times R_{IMON}$	0	-3
READ_IIN_PEAK	A	0	0x3FF	$107142/R_{IMON}$	$9.547 \times R_{IMON}$	0	-3
READ_IIN_AVG	A	0	0x3FF	$107142/R_{IMON}$	$9.547 \times R_{IMON}$	0	-3
READ_IIN_PEAK_EEPROM	A	0	0xFF	$107142/R_{IMON}$	$2.38 \times R_{IMON}$	0	-3
IIN_OC_WARN	A	0	0xFF	$107142/R_{IMON}$	$2.38 \times R_{IMON}$	0	-3
VIREF	V	0.3	0x3F	1.19	7111	−2133	-2
PSU_VOLTAGE	V	0	0xFF	85.00	3000	0	-3
READ_PIN	W	0	0x3FF	$9401785/R_{IMON}$	$1.08 \times R_{IMON}$	0	-4
READ_PIN_AVG	W	0	0x3FF	$9401785/R_{IMON}$	$1.08 \times R_{IMON}$	0	-4
READ_PIN_PEAK	W	0	0x3FF	$9401785/R_{IMON}$	$1.08 \times R_{IMON}$	0	-4
PIN_OP_WARN	W	0	0xFF	$9401785/R_{IMON}$	$2.72 \times R_{IMON}$	0	-5
READ_EIN	J	0	0x7FFF		60	0	0

7.3.14.11 ブラックボックス フォルト記録

ブラックボックス機能により、システム設計者は設計時や開発時、および現場返品時に電源パス関連の問題をデバッグする能力が大幅に向上します。TPS1689x は、各種のステータス レジスタを介したパラメータ データとイベント情報のスナップショットに加えて、特定の時間間隔で発生したイベント シーケンスを再現するのに役立つ追加情報を提供します。この情報は、オンチップの揮発性メモリと外部 I2C EEPROM (EECLK/EEDATA ピンで接続) の両方から利用でき、PMBus® を介してアクセスできます。

注

PMBus® エンジンは、VIN や他の関連する内部ノードとは関係なく、VDD で安定した電源が利用可能になるとすぐに起動して動作します。このため、VIN 側または Power FET に損傷があった場合でも、VDD ピンに電力を印加することにより、ブラックボックスの内容をフィールド リターン ユニットから読み戻すことができます。

デバイスの動作中、ブラックボックス情報は 7 バイトの深さのブラックボックスバッファ RAM 内に保存されます。いずれかの時点で、READ_BB_RAM コマンドを発行すると、シーケンス内の最新の 7 つのイベントが、相互に関連するタイムスタンプとともに取得されます。このバッファ RAM の各バイトには、1 つのイベントに関する次の情報が格納されています。

1. 3 ビットのイベント識別子

Copyright © 2026 Texas Instruments Incorporated

2. 前のイベントからの経過時間を示す 5 ビットの値。タイマ値の下位 4 ビットは、ブラックボックス RAM にイベントを登録した瞬間の、フリーランニング ブラックボックス ティック タイマのスナップショットを表します。5 番目のビットは、最後のイベント以降にタイマが少なくとも 1 回オーバーフローしたかどうかを示します。

イベント識別子と相対タイマ情報は、システム設計者がイベントの発生時にイベントのタイムラインを再構築するのに役立ち、ステータス レジスタの単一のスナップショットを表示する場合と比較して、デバッグ機能を強化します。ブラックボックス ティック タイマは、イベントごとにゼロにリセットされるフリーランニング タイマです。タイマ更新レートは、BB_CONFIG レジスタを通じて設定できます。これにより、デバッグのニーズに応じて、タイミング分解能の細かさと時間スパンの長さ調整できます。BB_TIMER レジスタ の BB_TMR_EXP ビットは、ブラックボックス ティック タイマが最後のイベント以降にオーバーフローしたかどうかを示します。このビットは、RAM 内のイベント エントリが比較的新しいものか古いものかを示します。このビットは、タイマがオーバーフローするとラッチされ、次のイベントが発生すると、フリーランニング タイマと一緒にゼロにリセットされます。

ブラックボックス RAM への書き込みをトリガするイベントは以下のとおりです。

1. VIN_UV_WARN
2. VIN_OV_WARN
3. OC_WARN
4. OT_WARN
5. OC_DET
6. IN_OP_WARN

デバイスがグローバル故障またはアラート イベント (ALERT_MASK に基づく) を検出すると、ブラックボックス RAM の内容とともに、ステータス レジスタ、ピーク入力電圧、ピーク入力電流、ピーク デバイス温度、およびブラックボックス タイマ値が、EECLK/EEDATA ピン経由で外部 EEPROM に書き込まれます。

注

EEPROM インターフェイスは標準の I2C コントローラで、400kHz のクロック速度で動作します。TI は、最小 1K ビットの容量と 16 バイトのページ アドレス指定を備えた I2C EEPROM の使用を推奨します。互換性のある EEPROM デバイスの例としては、24LC04、24AA04 などがあります。

次の条件が満たされると、ブラックボックス RAM の内容と、いくつかのステータス レジスタ (STATUS_WORD、STATUS_MFR_SPECIFIC 、STATUS_INPUT) 、および特定のパラメータ (VIN_PEAK 、IIN_PEAK 、TEMPERATURE_PEAK) が外部 EEPROM のページ 0 に保存されます。同時に、ブラックボックス RAM の内容とブラックボックス ティック タイマの値がロックされます。

1. DEVICE_CONFIG レジスタの EXT_EEPROM ビットを high にセットすると、外部 EEPROM が正常に接続されます。これら 2 つの選択した GPIO ピンが、ボード上の EEPROM クロック ピンとデータ ピンに物理的に接続されていることを確認します。
2. BB_CONFIG レジスタには、3 つの BB EEPROM 書き込みトリガ ビットのいずれかが設定されます。

ブラックボックス EEPROM の内容:

1. BB_RAM_0 ～ BB_RAM_6 [7 バイト]
2. BB_TIMER [1 バイト]
3. STATUS_WORD [2 バイト]
4. STATUS_MFR_SPECIFIC [1 バイト]
5. STATUS_INPUT [1 バイト]
6. VIN_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
7. IIN_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
8. TEMPERATURE_PEAK [1 バイト、10 ビット ADC 出力データからの 8 つの MSB]
9. CHECKSUM [1 バイト]

Copyright © 2026 Texas Instruments Incorporated

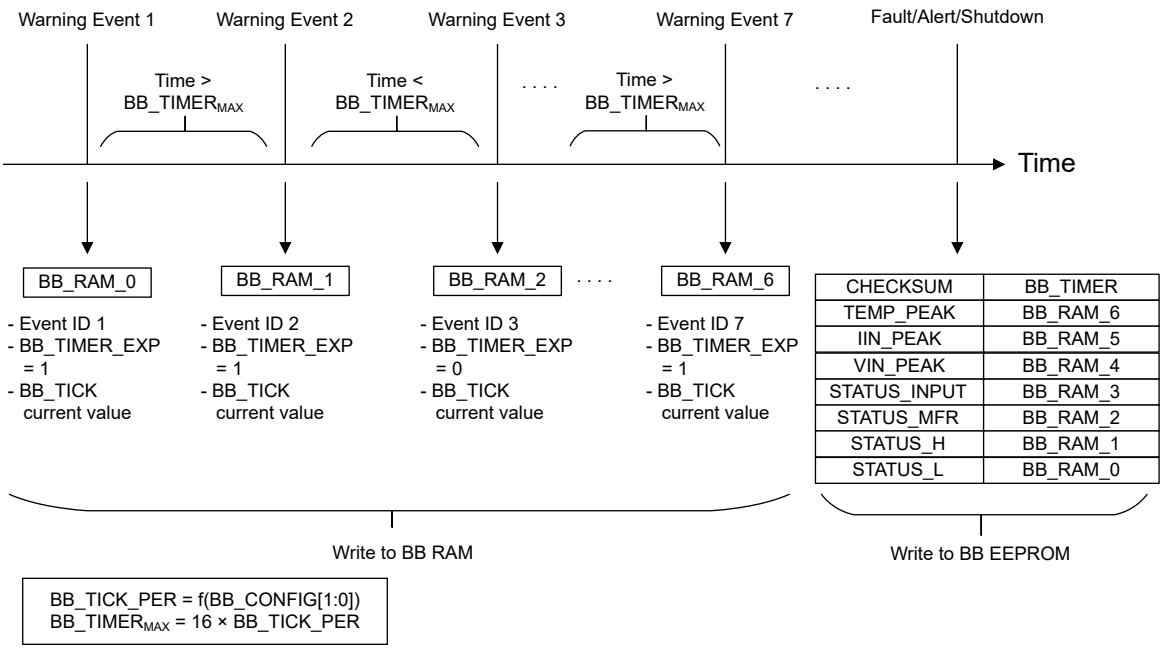


図 7-19. ブラックボックス操作の例

7.4 デバイスの機能モード

デバイスの機能は、動作モードによって異なります。表 7-66 は、デバイスの機能モードをまとめたものです。

表 7-66. EN/UVLO ピンに基づくデバイスの機能モード

ピンの状態	デバイスの状態	出力放電
EN/UVLO > $V_{UVLO(R)}$	完全にオン	無効
$V_{SD(F)}$ < EN/UVLO < $V_{UVLO(F)}$ (時間 < t_{QOD})	FET オフ	無効
$V_{SD(F)}$ < EN/UVLO < $V_{UVLO(F)}$ (時間 > t_{QOD})	FET オフ	有効
EN/UVLO < $V_{SD(F)}$	シャットダウン	無効

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPS1689x は、一般に入力電源レールの保護および監視用途に使用される大電流 eFuse です。このデバイスは 9V ～ 80V で動作し、ユーザーが調整可能かつプログラム可能なさまざまな保護オプションに対応しています。このデバイスは、突入電流を制御する機能を搭載しており、過電圧、過電流、短絡、過熱の各状況に対する保護を提供します。このデバイスは、サーバーのマザーボード、アドオン カード、グラフィックス カード、アクセラレータ カード、エンタープライズ スイッチ、ルータなど、さまざまなシステムで使用できます。以降のセクションで説明する設計手順を使用すると、アプリケーションの要件に基づいてサポート部品の値を選択できます。さらに、スプレッドシート設計ツールである *TPS1689x 設計カリキュレータ*を Web 製品フォルダで入手できます。

8.1.1 シングル デバイス、スタンドアロン動作

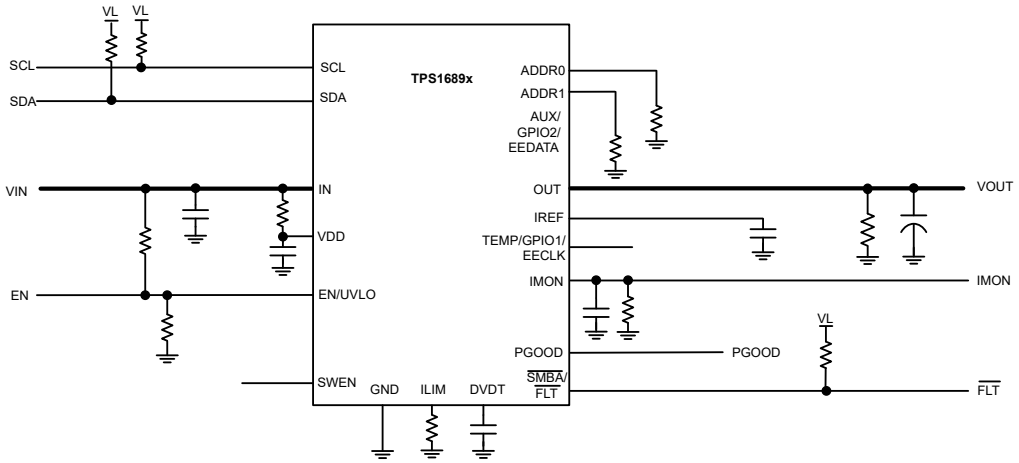


図 8-1. シングル デバイス、スタンドアロン動作

8.1.2 シングル TPS1689x デバイスと複数の TPS1685 デバイス、並列接続

大電流の入力保護と、遠隔測定、制御、構成のためのデジタル インターフェイスを必要とするアプリケーションでは、図 8-2 に示すように、1 つまたは複数の TPS1685 デバイスを TPS1689x と並列に使用できます。

Copyright © 2026 Texas Instruments Incorporated

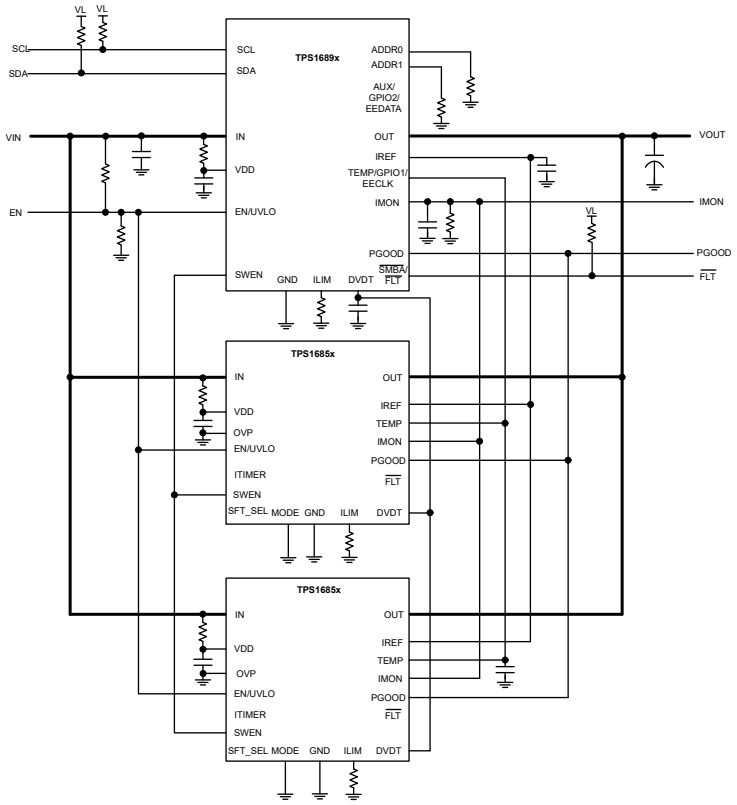


図 8-2. TPS1689x は TPS1685x と並列に接続され、PMBus® により大電流をサポートします

この構成では、TPS1689x がプライマリ デバイスとして動作し、チェーン内のセカンダリ デバイスとして指定されている他の TPS1685x デバイスを制御します。この構成は、次のようにプライマリ デバイスを接続することで実現されます。

1. VDD は、R-C フィルタを介して IN に接続します。
2. DVDT は、コンデンサを介して GND に接続します。
3. IREF は、コンデンサを介して GND に接続します。
4. IMON は抵抗を介して GND に接続します。
5. ILIM は抵抗を介して GND に接続します。

セカンダリ デバイスは、次の方法で接続する必要があります。

1. VDD は、R-C フィルタを介して IN に接続します。
2. MODE ピンは GND に接続します。
3. ITIMER ピンはオープンのままにします。
4. ILIM は抵抗を介して GND に接続します。

すべてのデバイスの以下のピンは互いに接続する必要があります。

1. IN
2. OUT
3. EN/UVLO
4. DVDT
5. SWEN
6. PGOOD
7. IMON
8. IREF
9. TEMP

Copyright © 2026 Texas Instruments Incorporated

この構成では、すべてのデバイスが同時に電源投入され、有効になります。

- TPS1689x は、VIN、VOUT、IMON、TEMP を組み合わせたものを監視し、PMBus® 遠隔測定インターフェイス経由で報告します。
- OVLO スレッショルドは、デフォルトで、すべてのデバイスにおいて最大値に設定されます。TPS1685x デバイスの場合、OV スレッショルドはハードウェアで固定されているため変更できません。TPS1689x の OV スレッショルドは、PMBus® による VIN_OV_FLT レジスタへの書き込みにより下げることができます。この場合、TPS1689x は SWEN ピンを使用して、OV 状態のときに TPS1685x デバイスをオフにします。
- すべてのデバイスの UVLO スレッショルドは、EN/UVLO ピンで IN と GND の間の外付け抵抗デバイダによって設定されます。TPS1689x の UV スレッショルドは、PMBus® 書き込みにより VIN_UV_FLT レジスタへ変更できます。この場合、TPS1689x は SWEN ピンを使用して、UV 状態のときに TPS1685x デバイスをオフにします。
- 突入時に、すべてのデバイスの出力が DVDT コンデンサに基づいてともに上昇します。ただし、TPS1689x DVDT ソース電流は、PMBus® から DEVICE_CONFIG[10:9] レジスタへの書き込みを行うことで構成することにより、チェーン全体の突入動作を変更できます。TPS1689x は、チェーン全体の DVDT ランプ レートを制御し、セカンダリ デバイスは単純にランプ レートに従います。
- TPS1689x は、内蔵 DAC を使用して VIREF スレッショルド電圧を設定することで、並列チェーンの全体的な過電流スレッショルドを制御します。VIREF 電圧は、PMBus® を使ってプログラミングでき、過電流スレッショルドを変更できます。
- TPS1689x は、PMBus® から OC_TIMER レジスタへの書き込みにより、システム全体の過渡過電流ブランキング期間 (t_{OC_TIMER}) を制御します。デジタル タイマが満了すると、TPS1689x は SWEN ピンを Low にして、すべてのデバイスに信号を送信し、回路を同時に切断します。
- システムのパワー グッド (PGOOD) 表示は、すべての個別デバイスの PGOOD 表示の組み合わせです。すべてのデバイスは、パワー FET が完全にオンになるまで、それぞれの PGOOD ピンを Low に保持します。すべてのデバイスが定常状態に達すると、デバイスはそれぞれの PGOOD ピン プルダウンを解除し、チェーン全体の PGOOD 信号が high にアサートされます。TPS1685x セカンダリ デバイスは、スタートアップ時にのみシステムの PGOOD アサートを制御します。定常状態になると、TPS1689x のみが VOUT_PGTH レジスタ設定に基づいて PGOOD のアサート解除を制御します。
- システム全体の故障表示 ($\overline{FLT}$) は、TPS1689x により提供されます。ただし、各セカンダリ デバイスは独自の $\overline{FLT}$ を独立してアサートします。

パワーアップ: パワーアップまたはイネーブル後、すべての eFuse デバイスは最初は、内部ブロックが正しくバイアスされ初期化されるまで、SWEN を low に保持します。その後、各デバイスは独自の SWEN をリリースします。すべてのデバイスが SWEN を解除すると、結合された SWEN が high になり、各デバイスはそれぞれの FET を同時にオンにする準備ができます。

突入: 突入時は、DVDT ピンが一つの DVDT コンデンサに接続されているため、すべてのデバイスが同じスルーレート (SR) で出力をオンにします。式 16 と式 17 に基づいて一般的な DVDT コンデンサ (C_{DVDT}) を選択します。

$$SR\left(\frac{V}{ms}\right) = \frac{I_{INRUSH}\,(mA)}{C_{OUT}\,(\mu F)} \tag{16}$$

$$C_{dVdt}\,(pF) = \frac{50000 \times k}{SR\left(\frac{V}{ms}\right)} \tag{17}$$

詳細については、セクション 7.3.4.1 を参照してください。

内部のバランシング回路により、スタートアップ時に負荷電流がすべてのデバイスで共有されます。この動作により、一部のデバイスが他のデバイスよりも高速にオンになる状況や、他のデバイスより大きな熱ストレスが発生する状況を防止できます。これにより、並列チェーンの早期または部分的なシャットダウン、またはデバイスの SOA 損傷を防止できます。この電流バランシング方式により、並列接続されたデバイスの数に応じてチェーンの突入電流能力がスケールするため、起動時に大きな出力コンデンサや高負荷がある場合でも正常に立ち上がります。すべてのデバイスが、スタートアップ中はそれぞれの PGOOD 信号を low に保持します。出力が完全に上昇して定常状態に達すると、各デバイスは独自の PGOOD プルダウンをリリースします。すべてのデバイスの DVDT ピンは互いに接続されているため、すべてのデバイス

Copyright © 2026 Texas Instruments Incorporated

の内部ゲート high 検出が同期されます。デバイス間に何らかのスレッショルドまたはタイミングの不一致がある場合、PGOOD は交互にアサートされます。ただし、すべてのデバイスの PGOOD ピンは互いに接続されているため、結合された PGOOD 信号は、すべてのデバイスが PGOOD プルダウンをリリースした後でのみ high になります。この結果、ダウンストリームの負荷に対して、電力引き込みに問題がないことが示されます。

定常状態: 定常状態では、すべてのデバイスはアクティブ電流共有メカニズムを使用して、ほぼ等しく電流を共有します。アクティブ電流共有メカニズムにより、各デバイスの R_{DSON} をアクティブに制御し、並列チェーン内のすべてのデバイスに電流を均等に分配します。PGOOD がアサートされると、デアサートは TPS1689x によってのみ制御され、VOUT_PGTH レジスタ設定に基づいて制御されます。

定常状態中の過電流: 並列チェーンのサーキット ブレーカのスレッショルドは、個々のデバイスを流れる電流ではなく、システム全体の電流に基づいています。これは、すべてのデバイスの IMON ピンを相互に接続し、1 つの抵抗 (R_{IMON}) を介して GND に接続することで実現します。同様に、すべてのデバイスの IREF ピンを互いに接続します。TPS1689x は、内部プログラマブル DAC (VIREF) を使用して、すべてのデバイスで過電流保護ブロックの共通基準電圧を生成します。この操作により、デバイス間の過電流スレッショルドの全体的なミスマッチに対する V_{IREF} の変動を最小限に抑えることができます。

この場合、次の式に従って R_{IMON} を選択します。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP(TOTAL)}} \quad (18)$$

各デバイスのスタートアップ電流制限およびアクティブ電流共有スレッショルドは、ILIM ピンを使って独立して設定されます。TPS1689x および TPS1685 の R_{ILIM} 値は、次の式に基づいて選択する必要があります。

$$R_{ILIM} = \frac{1.1 \times N \times R_{IMON}}{3} \quad (19)$$

ここで、N =並列チェーン接続されたデバイスの数 (1×TPS1689x + (N-1) ×TPS1685x)

他のバリエーション: IREF ピンは、低インピーダンスの外部高精度電圧リファレンスから駆動できます。

過電流イベントが発生すると、すべてのデバイスの過電流検出が同時にトリガされます。これにより、TPS1689x の過電流ブランキング タイマ (OC_TIMER) がトリガされます。TPS1689x は OC_TIMER 期限切れイベントをトリガとして使用し、すべてのデバイスの SWEN を Low にします。このようにしてチェーン全体で同時にサーキットブレーカ動作が開始されます。このメカニズムにより、デバイス間の電流分配、過電流スレッショルド、OC_TIMER 間隔の不一致が原因で、完全な並列チェーンのサーキット ブレーカ スレッショルドや過電流ブランキング期間の精度が低下しません。ただし、セカンダリ デバイスではバックアップ過電流タイマも保持されており、プライマリ デバイスが特定の間隔内にシャットダウンに失敗した場合、チェーン全体のシャットダウンをトリガすることができます。

過大な過電流 (短絡): 出力に重大な故障が発生した場合 (たとえば、低インピーダンスのパスで出力がグランドに短絡した場合)、電流は急速に大きな値に上昇し、各デバイスの高速トリップ応答をトリガします。これらのデバイスは、高速トリップ保護のために 2 つのスレッショルドを使用します。ユーザーが調整可能なスレッショルドと、固定スレッショルド (定常状態時 I_{FFT} のみ) です。高速トリップの後、TPS1689x は、DEVICE_CONFIG レジスタの SC_RETRY 構成ビット設定に依存して、チェーン全体がラッチされたフォルトに移行するか、または電流制限方法で再起動することで高速回復を実行するかを判断します。ラッチされた故障状態に移行すると、デバイスをパワー サイクルするか、再度イネーブルにするか、または RETRY_CONFIG レジスタ設定に基づく遅延後に自動再試行するまで、デバイスはラッチオフ状態を維持します。

8.1.3 複数の TPS1689x デバイス：個別遠隔測定付き並列接続

各 eFuse の遠隔測定、制御、および構成のための個別のデジタル インターフェイスとともに、より高電流のサポートを必要とするアプリケーションでは、1 個の TPS1689x と複数の TPS1685x の代わりに、必要に応じて複数の独立した TPS1689x を使用できます。

複数の TPS1685x と並列接続された TPS1689x に関して、いくつかの修正が必要で、これらは図 8-3 に示されています。

- IMON ピンを分離する必要があります。各デバイスは、独自の OCP 応答用に構成可能です。個々の OCP スレッショルドは、システムの OCP スレッショルドの 1/N に設定する必要があります。ここで、N は並列接続されたデバイスの総数です。
- 両方のデバイスの PMBus アドレスは、各デバイスに独立してアクセスできるように、異なる値に設定する必要があります。
- /FLT ピンは、どのデバイスが故障を検出したかを容易にデバッグできるよう、分離しておく必要があります。

複数の TPS1689x デバイスを並列に動作させる場合は、デバイス間の競合状態の可能性を防ぐため、高速回復を無効にした状態で、デバイスをラッチオフ モードに構成することが推奨されます。

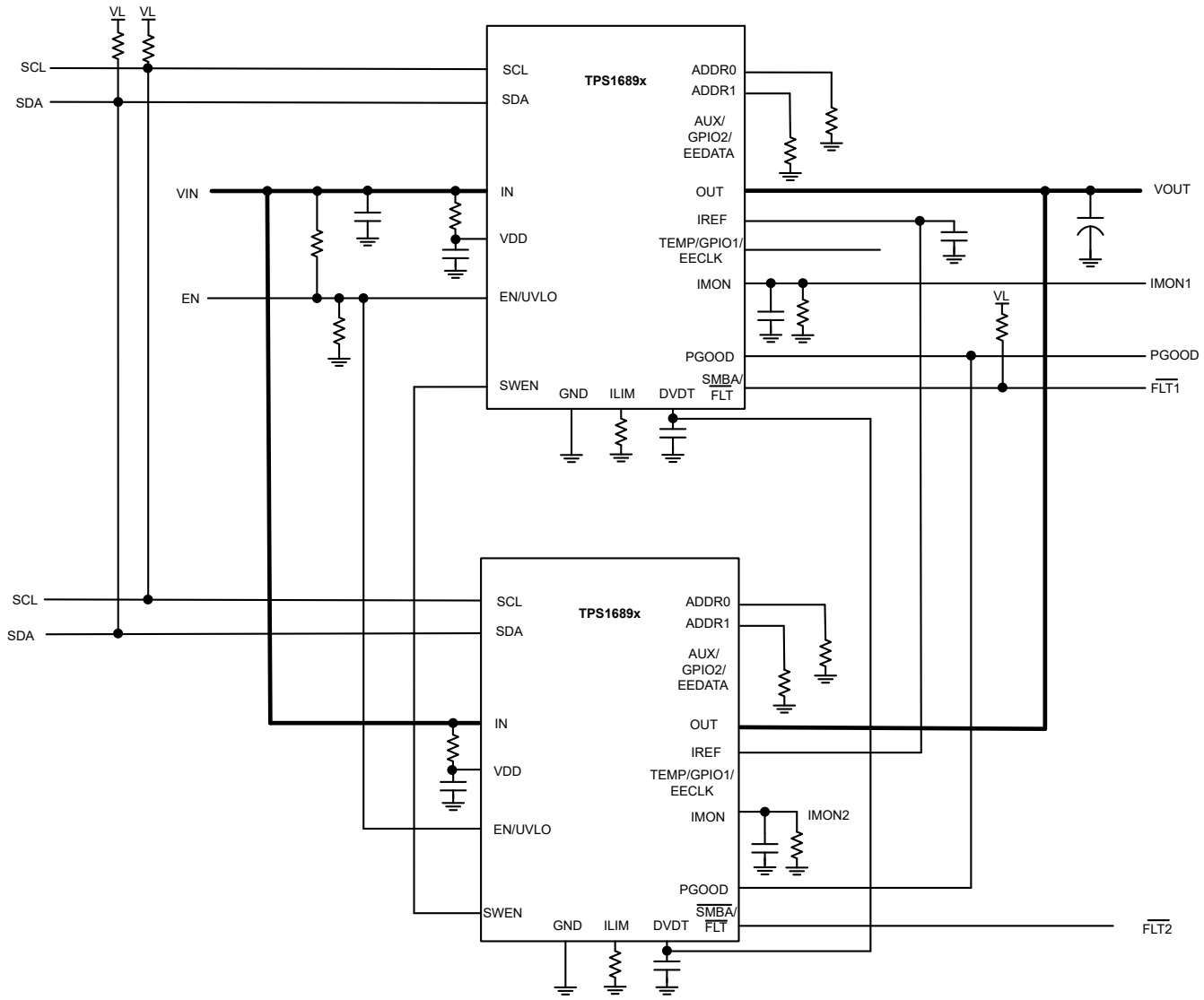


図 8-3. 複数の TPS1689x を使用する独立したスタック

8.1.4 複数デバイス、独立動作 (マルチゾーン)

共通の電源からの電力を別の電源ゾーンに分配する必要があるシステムでは、図 8-4 に示すように、複数の TPS1689x デバイスを使用して、各ゾーンに対して独立した監視と保護を提供できます。

Copyright © 2026 Texas Instruments Incorporated

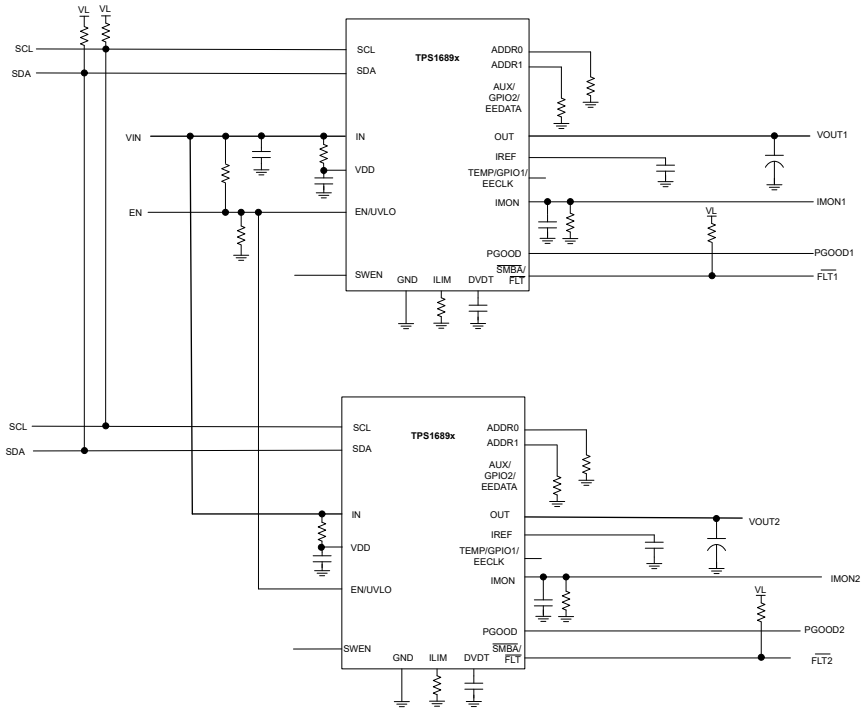


図 8-4. 複数の TPS1689x デバイスで、システム内のさまざまなゾーンに電力を供給

この構成では、各デバイスの以下のピンが、他のデバイスの対応するピンに接続されます。

1. IN
2. EN/UVLO
3. SCL
4. SDA

注

各ゾーンに異なるハードウェア制御信号または UVLO スレッショルドを持つ必要がある場合は、EN/UVLO ピンを分離できます。

この構成では、すべてのデバイスを PMBus® 経由で個別に監視および制御します。これらのデバイスは同じバスを共有するため、異なるデバイス アドレスを使用する必要があります。アドレスは、ADDR0 ピンと ADDR1 ピンの異なるピン ストラップの組み合わせを使用して設定できます。

8.2 代表的なアプリケーション：データセンター サーバーにおける、PMBus® インターフェース付き 54V、2kW パワー パス保護

この設計例では、公差±10% の 54V システム動作電圧を想定しています。最大定常状態負荷電流は 40A です。負荷電流が 44A を超える場合、eFuse 回路は最大 4ms 間隔で過渡過負荷電流を許容する必要があります。それよりも長く持続的な過負荷が続く場合、eFuse 回路は回路を切断してからラッチオフする必要があります。eFuse 回路は、2mF のバルク容量を充電する必要があります。図 8-5 は設計例にアプリケーション回路図を表示しています。

Copyright © 2026 Texas Instruments Incorporated

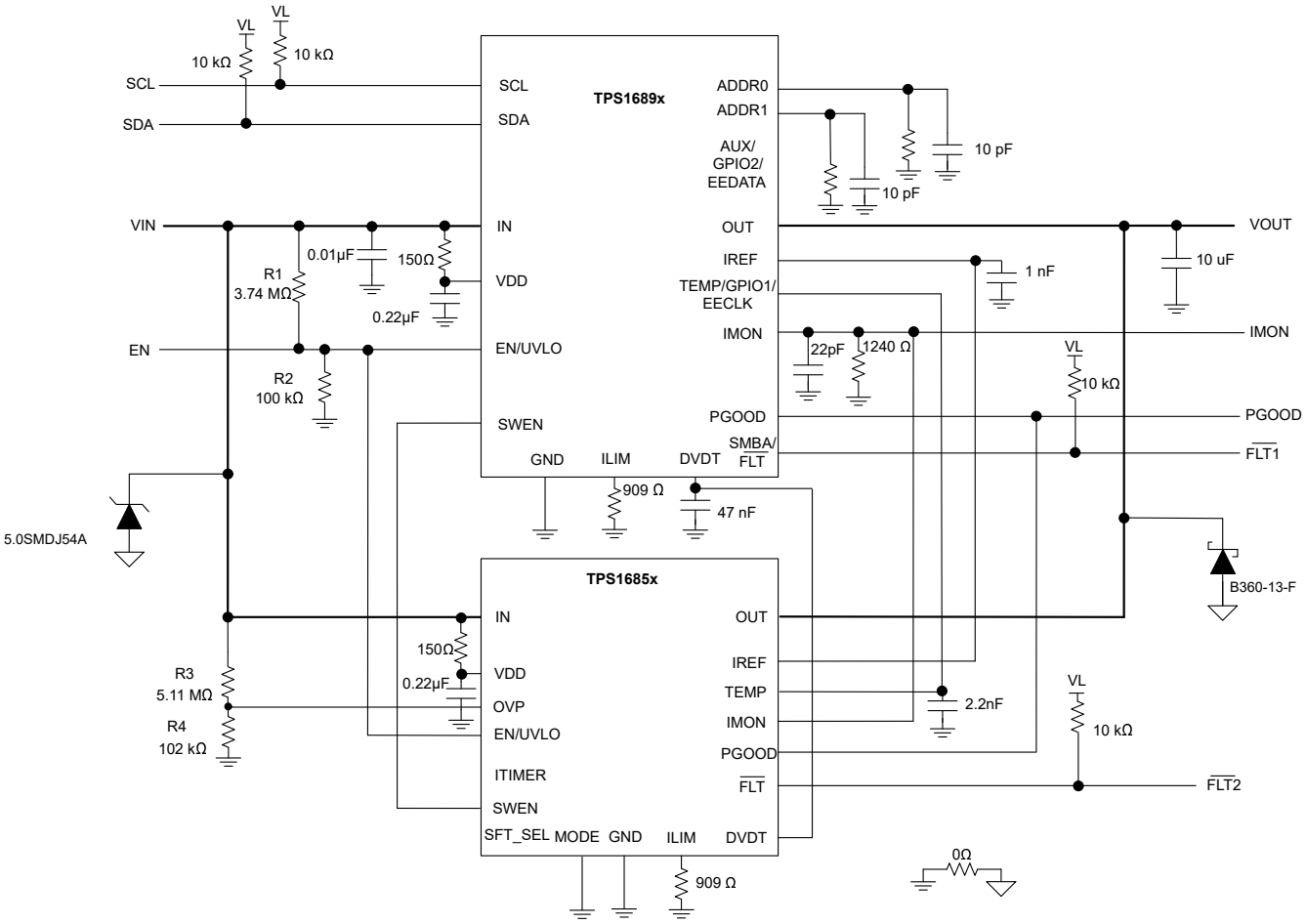


図 8-5. PMBus® インターフェースを備えた 54V、2kW パワー パス保護回路のアプリケーション回路図

8.2.1 設計要件

このアプリケーション例の設計パラメータを、表 8-1 に示します。

表 8-1. 設計パラメータ

パラメータ	値
入力電圧範囲 (V_{IN})	43V～60V
最大 DC 負荷電流、($I_{OUT(max)}$)	40A
最大出力キャパシタンス (C_{LOAD})	2mF
最大周囲温度	55°C
過渡過負荷ブランキング タイマ	4ms
出力における「ホット短絡」に耐える必要があるか？	はい
「パワーアップ時の短絡」状態に耐える必要はあるか？	はい
基盤はホットプラグまたはパワー サイクルに対応しているか？	はい
負荷電流監視は必要か？	はい
遠隔測定、制御、構成可能性のために PMBus® インターフェイスが必要か？	はい
故障応答	ラッチオフ

Copyright © 2026 Texas Instruments Incorporated

8.2.2 詳細な設計手順

- **並列使用する eFuse デバイス数の決定**

  遠隔測定、制御、構成のために設計に PMBus® の機能またはインターフェイスが必要であるため、必要な定常状態熱設計電流に対応できるように、TPS1689x eFuse をプライマリ デバイスとして、TPS1685x eFuse をセカンダリ デバイスとして並列に使用する必要があります。接合部から周囲への熱抵抗 ($R_{\theta JA}$) のわずかな変動を考慮に入れることで、各 TPS1689x eFuse および TPS1685x eFuse は、最大接合部温度 125 °C で、それぞれ最大 RMS 電流 20A および 20A が定格とされます。したがって、式 20 を使用して、ソリューションを設計する必要がある最大定常状態 DC 負荷電流 ($I_{LOAD(max)}$) をサポートするために、TPS1689x eFuse と並列に接続する TPS1685x eFuse の数 (N-1) を計算できます。

$$(N-1) \geq \frac{\left(I_{OUT(max)} - 20\right)}{20} \tag{20}$$

  表 8-1 から、$I_{OUT(max)}$ は 40A です。したがって、目的の定常状態負荷電流をサポートするために、1 つの TPS1689x と 1 つの TPS1685x eFuse を並列に接続します。

- **TPS1689x と TPS1685x eFuse の並列組み合わせにおけるプライマリとセカンダリ デバイスの設定**

  TPS1689x は、デフォルトでプライマリ デバイスとして機能します。すべての TPS1685x eFuse の MODE ピンを GND に接続することで、セカンダリ デバイスとして構成されます。

- **V_{IREF} を選択して、過電流保護とアクティブ電流共有のリファレンス電圧を設定する**

  過電流保護とアクティブ電流共有のためのリファレンス電圧 (V_{IREF}) は、デフォルトで 1V です。別のリファレンス電圧が 0.3V ～ 1.2V の範囲で必要な場合は、VIREF レジスタを使用して PMBus® 経由でリファレンス電圧をプログラムすることもできます。システム電流を監視したり、VR コントローラ内にプラットフォーム電力制御 (Intel PSYS) 機能を実装するために、IMON ピン (V_{IMON}) の電圧を ADC への入力として使用する場合、V_{IREF} をコントローラの ISYS_IN 入力の最大電圧範囲の半分に設定する必要があります。この動作により、システムが高速トリップ スレッショルド ($2 \times I_{OCP(TOTAL)}$) までの負荷電流を正確に監視するために必要なヘッドルームとダイナミック レンジを確保します。ノイズ耐性を向上させるため、IREF ピンから GND に 1nF のセラミック コンデンサを配置します。

  注

  過電流検出回路の正常な動作を保証するために、V_{IREF} を推奨電圧範囲内に維持します。

- **定常状態時における過電流 (回路ブレーカ) および高速トリップのスレッショルドを設定するための R_{IMON} 抵抗を選択する**

  TPS1689x eFuse は、定常状態における出力過電流状態に対し、ユーザーが調整可能な過渡フォルトのブランキング間隔の後に、出力をオフにすることで応答します。この eFuse は、合計システム電流 (I_{OUT}) 連続的に検出し、IMON ピンに比例したアナログ電流出力 (I_{IMON}) を生成します。これにより、負荷電流に応答して IMON ピン抵抗 (R_{IMON}) の両端に電圧 (V_{IMON}) が生成されます。これは、式 21 と定義されます。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \tag{21}$$

  G_{IMON} は電流モニタ ゲイン (I_{IMON}:I_{OUT}) で、標準値は 18.23µA/A です。過電流状態は、V_{IMON} をスレッショルドとして V_{IREF} と比較することで検出されます。定常状態における回路ブレーカのスレッショルド ($I_{OCP(TOTAL)}$) は、式 22 を使用して計算できます。

$$I_{OCP(TOTAL)} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \tag{22}$$

  この設計例では、$I_{OCP(TOTAL)}$ は約 44A と見なされます。したがって、$I_{OCP(TOTAL)}$ は 44A に設定する必要があり、R_{IMON} は 1246.6Ω、G_{IMON} が 18.23µA/A、V_{IREF} は 1V と計算できます。選択した R_{IMON} の値は 1240Ω で、許容

Copyright © 2026 Texas Instruments Incorporated

誤差 0.1%、電力定格 100mW です。これにより、回路ブレーカのスレッショルドは 44.2A になります。ノイズ耐性のため、IMON ピンから GND に 22pF のセラミック コンデンサを配置します。

注

R_{IMON} を選択する際は、個々のデバイスが流す電流ではなく、合計システム出力電流 (I_{OUT}) を考慮する必要があります。

- **定常状態時のアクティブ共有スレッショルドを設定するための R_{ILIM} 抵抗の選択**

  R_{ILIM} は、並列チェーン内のデバイス間における定常状態時でのアクティブ電流共有スレッショルドの設定に使用されます。各デバイスは、自身を流れる電流 (I_{DEVICE}) を継続的に監視し、自身の ILIM ピンに比例したアナログ出力電流を出力します。これにより、それぞれの ILIM ピン抵抗 (R_{ILIM}) の両端に比例した電圧 (V_{ILIM}) が生成されます。これは、式 23 と表されます。

$$V_{ILIM} = I_{DEVICE} \times G_{ILIM} \times R_{ILIM} \quad (23)$$

  G_{ILIM} は電流モニタ ゲイン (I_{ILIM}:I_{DEVICE}) で、標準値は 18.24µA/A です。

  – **定常状態中のアクティブ電流共有:** このメカニズムは、デバイスが定常状態に達した後にのみ動作し、自身の負荷電流情報 (V_{ILIM}) を、アクティブ電流共有リファレンス ($CLREF_{LIN}$) スレッショルド (式 24 で定義) と比較することで、独立して動作します。

  – $$CLREF_{LIN} = \frac{1.1 \times V_{IREF}}{3} \quad (24)$$

  したがって、並列接続されたデバイス数を N として、アクティブ電流共有スレッショルドを IOCP(TOTAL)/N と定義するために、RILIM は 式 25 を使用して計算する必要があります。N = 2、RIMON = 1240Ω、および 式 25 を使用して、RILIM は 909.3Ω と計算できます。各デバイスの RILIM として、公差 0.1%、定格電力 100mW の、最も近い標準値 909 Ω の抵抗が選択されます。

$$R_{ILIM} = \frac{1.1 \times N \times R_{IMON}}{3} \quad (25)$$

注

R_{ILIM} の値を決定する際、アクティブ電流供給 ($I_{LIM(ACS)}$) に異なるスレッショルドが必要な場合は、式 26 を使用する必要があります。

$$R_{ILIM} = \frac{1.1 \times V_{IREF}}{3 \times G_{ILIM} \times I_{LIM(ACS)}} \quad (26)$$

- **過電流ブランキング タイマ期間 (t_{OC_TIMER}) を選択する**

  並列チェーン全体の過電流ブランキング タイマ期間 (t_{OC_TIMER}) は、TPS1689x によって制御され、デフォルトで 3.2ms に設定されています。ただし、OC_TIMER (E6h) レジスタを使用して、PMBus® 経由で別の値にプログラムすることもできます。すべてのセカンダリ TPS1685x デバイスの ITIMER ピンは、オープンのままにする必要があります。

- **低電圧誤動作防止スレッショルドを設定するための抵抗を選択する**

低電圧誤動作防止 (UVLO) スレッショルドは、セクション 7.3.1 セクションに記載されているように、デバイスの IN、EN/UVLO、GND の各ピン間に接続された R1 と R2 の外部電圧分割回路網を使用して調整します。UVLO スレッショルドを設定するために必要な抵抗値は、式 27 を使用して計算します。TI は、電源から引き込まれた入力電流を最小限に抑えるため、R1 および R2 に高い抵抗値を使用することを推奨します。デバイスの電気的仕様から、UVLO 立ち上がりスレッショルド $V_{UVLO(R)}$ = 1.2V となります。設計要件から、VIN_{UVLO} = 46V です。最初に R1 = 3.74MΩ の値を選択し、式 27 を使用して R2 = 100kΩ を計算します。最も近い標準 1% 抵抗の値を使用すると、R1 = 3.74MΩ、R2 = 100kΩ となります。ノイズを低減するため、EN/UVLO ピンと GND の間に 100pF のセラミック コンデンサを配置します。

Copyright © 2026 Texas Instruments Incorporated

- $$V_{IN(UV)} = V_{UVLO(R)} \frac{R_1 + R_2}{R_2} \quad (27)$$

- **過電圧誤動作防止スレッショルドを設定するための抵抗を選択する**

  「過電圧保護」セクションで説明されているように、過電圧誤動作防止 (OVLO) スレッショルドは、デバイスの IN、OVLO、GND ピン間に接続された R3 と R4 の外部電圧分割回路網を使用して調整します。OVLO スレッショルドの設定に必要な抵抗値は、以下の式を使用して計算します。

- $$V_{IN(OV)} = V_{OVLO(R)} \frac{R_1 + R_2}{R_2} \quad (28)$$

  TI は、電源から引き込まれた入力電流を最小限に抑えるため、R3 および R4 に高い抵抗値を使用することを推奨します。デバイスの電気的仕様から、OVLO 立ち上がりスレッショルド $V_{OVLO}(R)$ = 1.164V となります。設計要件から、VIN_{OVLO} = 60V です。最初に R1 = 5.11MΩ の値を選択し、式 27 を使用して R3 = 101kΩ を計算します。最も近い標準 1% 抵抗の値を使用すると、R3 = 5.11MΩ、R4 = 102kΩ となります。ノイズを低減するため、OVLO ピンと GND の間に 10pF のセラミック コンデンサを配置します。

- **TPS1689x および TPS1685x における VIN と VDD 間の R-C フィルタの選択**

  VDD ピンは、システム過渡の影響を受けない、フィルタリングされ、安定した電源で eFuse の内部制御回路に電力を供給することを目的としています。このため、入力電源 (IN ピン) から VDD ピンに R (150Ω) – C (0.22µF) フィルタを使用してください。こは、電源ノイズをフィルタリングして、出力での短絡などの重大な故障が発生した場合にコントローラ電源を維持するのに役立ちます。並列チェーンでは、この R-C フィルタを各デバイスに採用する必要があります。

- **PMBus® SCL、SDA、$\overline{\text{SMBA}}$ ラインのプルアップ抵抗を選択する**

  一般に、SCL、SDA、$\overline{\text{SMBA}}$ ラインは、10kΩ のプルアップ抵抗を使用して、5V 未満の電位にプルアップできます。ただし、これらのプルアップ抵抗の適切な値をシステムの仕様に基づいて求めるには、I2C バス プルアップ抵抗の計算を参照してください。

- **PMBus® ターゲット デバイス アドレスを構成する**

  優先デバイス アドレスを設定するため、セクション 7.3.14.1 に記載されているように、ADDR0 と ADDR1 の間で適切な抵抗を GND に配置するか、これらのピンをフローティング状態にするか GND に接続します。ノイズ耐性を向上させて正しいアドレス デコードを行うため、ADDR0 および ADDR1 の抵抗と並列に 10pF のセラミック コンデンサを接続します。

- **入力側の TVS ダイオードと出力側のショットキー ダイオードの選択**

  デバイスが瞬間的に大量の電流を遮断する短絡および過負荷電流による制限が発生した場合、入力インダクタンスによって入力に正の電圧スパイクが生成され、出力インダクタンスによって出力に負の電圧スパイクが生成されます。これらの電圧スパイク (過渡現象) のピーク振幅は、デバイスの入力または出力と直列のインダクタンスの値に依存します。適切な手順を講じない場合、これらの過渡現象はデバイスの絶対最大定格を超え、最終的には電気的オーバーストレス (EOS) による損傷につながる可能性があります。この問題に対処する一般的な方法は、以下のとおりです。

  1. デバイスの入出力において、リード長を短くしインダクタンスを最小限に抑えます。
  2. PCB には、大きい GND プレーンを使用します。
  3. 入力側の正の過渡スパイクをクランプするために、過渡電圧サプレッサ (TVS) ダイオードを追加します。
  4. 出力の両極間にショットキー ダイオードを配置して、負のスパイクを吸収します。

  IN ピンの絶対最大定格 (90V) を下回るように入力側の正の過渡電圧を効果的にクランプするための適切な TVS ダイオードの選択および並列する TVS ダイオードの数の詳細については、「*ホットスワップ回路における TVS クランピング*」および「*ホットスワップおよび ORing アプリケーションにおける TVS ダイオードの選択*」を参照してください。これらの TVS ダイオードは、ホット プラグ イベント時の IN ピンでの過渡電圧を制限するのにも役立ちます。この設計例では、SMDJ54A を 2 個並列に使用しています。

Copyright © 2026 Texas Instruments Incorporated

注

eFuse の安全な動作のために、I_{pp} (10/1000µs) (V) で選択された TVS ダイオードの最大クランプ電圧 V_C 仕様は、電力入力 (IN) ピンの絶対最大定格よりも低くなければなりません。

ショットキー ダイオードは、以下の基準に基づいて選択する必要があります。

– 選択したダイオードの非反復ピーク順方向サージ電流 (I_{FSM}) は、高速トリップ スレッショルドよりも大きくなければなりません。1 つのショットキー ダイオードが必要な I_{FSM} 定格を満たすことができない場合は、2 つ以上のショットキー ダイオードを並列に使用する必要があります。式 29 は、並列に使用する必要があるショットキー ダイオード ($N_{Schottky}$) の数を計算します。

$$N_{Schottky} > \frac{I_{SFT}}{I_{FSM}} \quad (29)$$

– I_{FSM} に近い順方向電圧降下 (V_F) は、できるだけ小さくする必要があります。理想的には、OUT ピンでの負の過渡電圧は、OUT ピンの絶対最大定格 (-5V) 内にクランプされる必要があります。
– DC ブロック電圧 (V_{RM}) は、最大入力動作電圧より高くなければなりません。
– リーク電流 (I_R) は、できるだけ小さくする必要があります。

この設計例では、B360-13F を 2 個並列に使用しています。

- **C_{IN} および C_{OUT} を選択**

  TI は、入力と出力の電圧を安定させるため、セラミック バイパス コンデンサを追加することを推奨します。ホットプラグ イベント時の電流スパイクを最小限に抑えるため、C_{IN} の値を小さく保つ必要があります。各デバイスについて、10nF の C_{IN} が妥当な目標値です。C_{OUT} はホットプラグ中に充電されないため、各デバイスの OUT ピンには 10µF などのより大きな値を使用できます。
- **負荷のターンオン シーケンス**

  大きな容量性負荷への起動時に、アクティブ負荷電流が加わると、突入電流が増加し、起動時にサーマル シャットダウンが発生する場合があります。このリスクを最小限に抑えるため、TI は PGOOD 信号を使用してダウンストリーム負荷を有効にすることを推奨します。このシーケンシングにより、eFuse はアクティブ負荷を接続する前に容量性負荷を充電できるため、スムーズで信頼性の高い起動が保証されます。

Copyright © 2026 Texas Instruments Incorporated

8.2.3 アプリケーション特性の波形

以下のすべての波形は、1 個の TPS1689x eFuse と 1 個の TPS1685x eFuse を並列に接続した評価セットアップ時にキャプチャしたものです。すべてのプルアップ電源は、個別のスタンバイ レールから求められます。

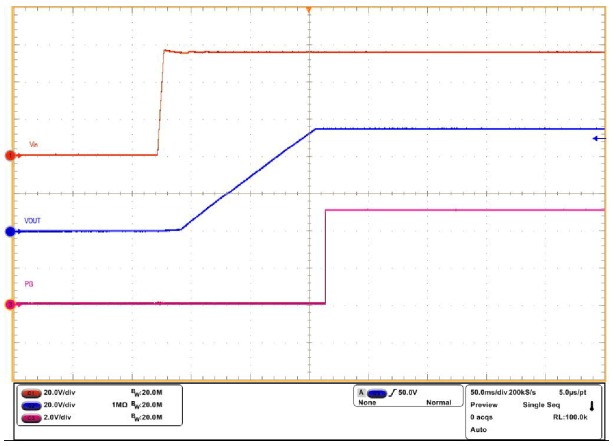


図 8-6. VIN は 0V から 54V に上昇

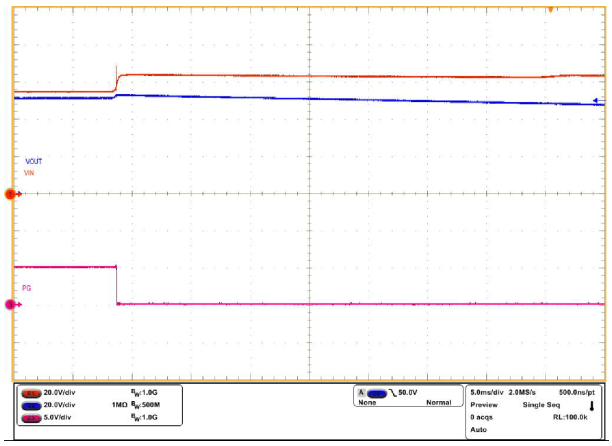


図 8-7. 過電圧保護

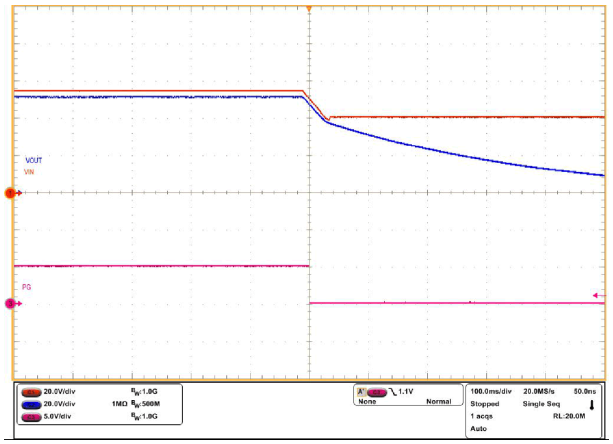


図 8-8. 低電圧保護

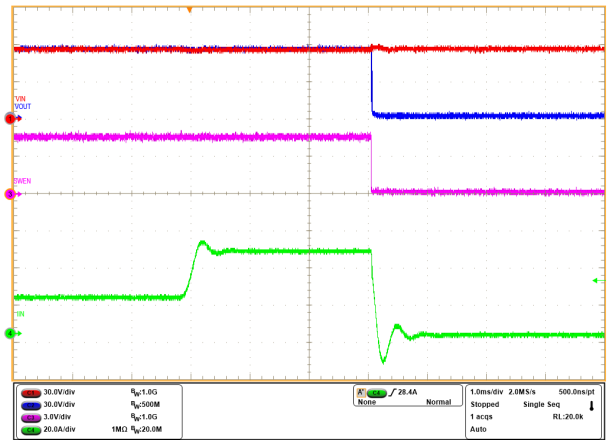


図 8-9. 過電流保護

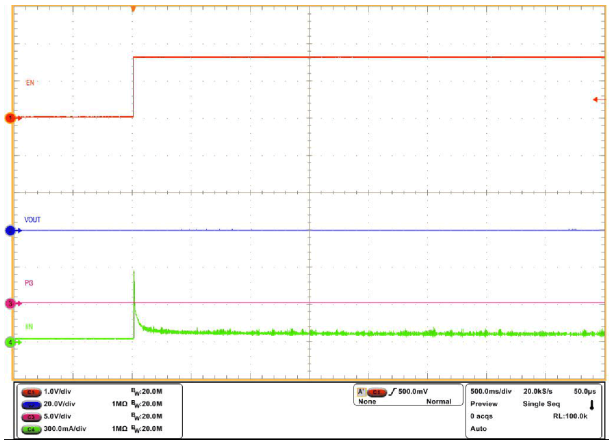


図 8-10. パワーアップ時の短絡：VIN = 54V、EN/ UVLO が 0V から 3V に昇圧

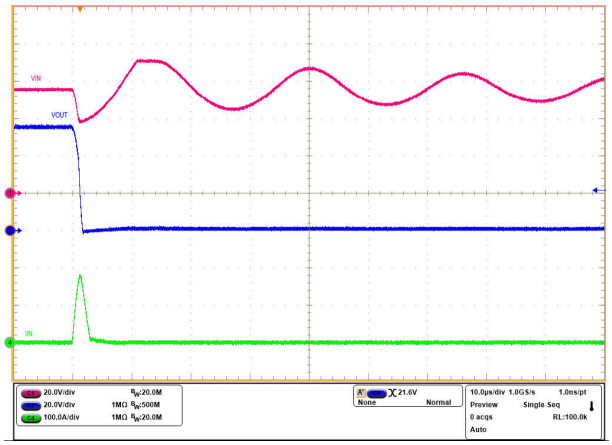


図 8-11. 出力ホット短絡応答

Copyright © 2026 Texas Instruments Incorporated

8.3 電源に関する推奨事項

TPS1689x デバイスは、IN ピンで 9V ～ 80V、VDD ピンで 9V ～ 80V の範囲の電源電圧用に設計されています。TI は、ホットプラグ イベント時の高スルーレートの結合を回避するため、各デバイスの IN ピンに 10nF の最小容量を並列チェーンで使用することを推奨します。TI は、電源ノイズをフィルタして、短絡などの重大な障害が発生したときにコントローラ電源を保持するために、IN 電源から VDD ピンに R-C フィルタを使用することも推奨します。

注

1. 構成レジスタ不揮発性メモリのインシステム プログラミングが必要な場合は、TI は VDD に最小電源電圧 10V を使用することを推奨します。

8.3.1 過渡保護と他の設計上の検討事項

デバイスが電流フローに割り込むタイミングで、短絡または回路ブレーカ イベントによる制限が発生した場合、入力インダクタンスによって入力に正の電圧スパイクが生成され、出力インダクタンスによって出力に負の電圧スパイクが生成されます。電圧スパイク (過渡現象) のピーク振幅は、デバイスの入力または出力に存在する直列インダクタンスの値に依存します。この問題に何等かの策を講じない場合は、上記の過渡現象によって、デバイスの絶対最大定格を超える可能性があります。過渡現象に対処する一般的な方法は、以下のとおりです。

- デバイスの入出力において、リード長を短くしインダクタンスを最小限に抑えます。
- PCB には、大きい GND プレーンを使用します。
- 負のスパイクを吸収するために、OUT ピン接地からショットキー ダイオードを接続します。
- デバイスのすぐ近くの OUT ピンに 10µF 以上の低 ESR コンデンサを接続します。
- 入力過渡の立ち上がり時間を減衰させるため、デバイスのすぐ近くの IN ピンに C_{IN} = 10nF 以上のセラミック コンデンサを接続します。誘導性リンギング時の正の電圧変動に耐えるため、コンデンサの電圧定格は入力電源電圧の少なくとも 2 倍である必要があります。

入力容量の近似値は、式 30 を使用して推定できます。

$$V_{SPIKE(Absolute)} = V_{IN} + I_{LOAD} \times \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (30)$$

V_{IN} は公称電源電圧です。

I_{LOAD} は負荷電流です。

L_{IN} はソースから見た実効インダクタンスに等しい値です。

C_{IN} は入力に存在する容量です。

- 一部のアプリケーションでは、過渡状態においてデバイスの絶対最大定格を超えないように、過渡電圧サプレッサ (TVS) の追加が必要になる場合があります。場合によっては、過渡の最大振幅がデバイスの絶対最大定格を下回った場合でも、TVS は過度のエネルギー ダンプを吸収し、IC の入力電源ピンに非常に高速な過渡電圧が生じて内部制御回路に結合し、予期しない動作を引き起こすのを防ぐのに役立ちます。
- このピンを抵抗デバイダを介して入力に接続する場合、EN/UVLO ピンと GND との間に、小さなデカップリング コンデンサを接続できます。これにより、電源ラインの過渡によって発生する eFuse の誤トリップを防止できます。
- EN/UVLO が High で SWEN が Low のとき、出力インピーダンスに応じて小さな電圧が出力に蓄積されることがあります。この残留電圧は、オプションのブリーダ抵抗 (10kΩ など) を出力間に追加することで最小化できます。

オプションの保護部品を使用した回路実装例を、図 8-12 に示します。

Copyright © 2026 Texas Instruments Incorporated

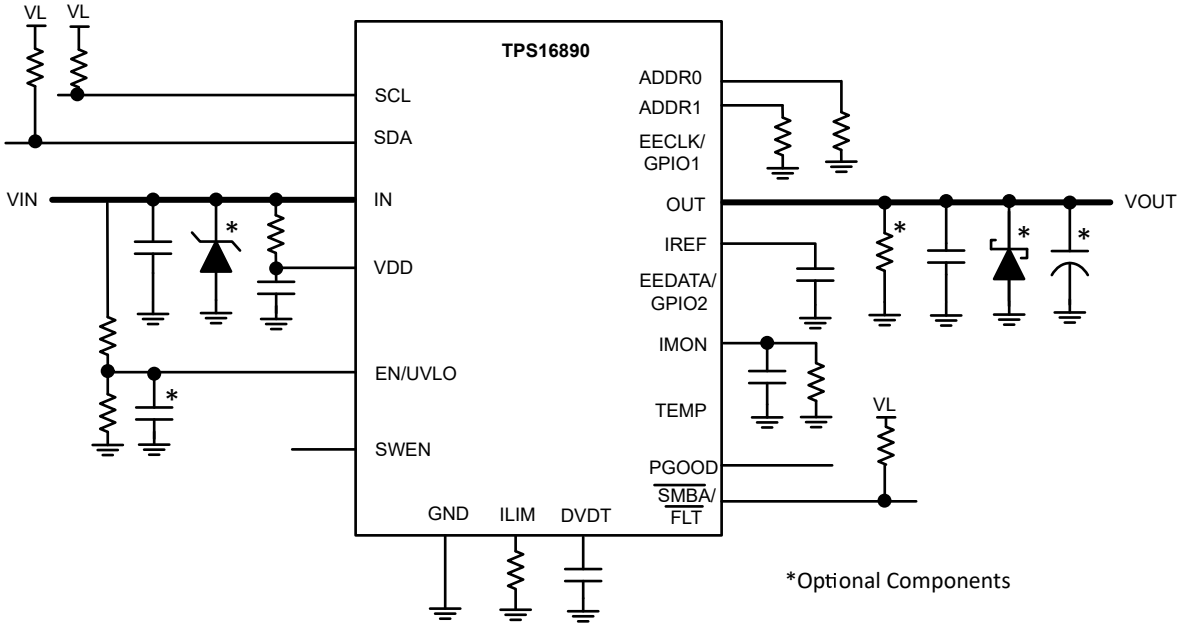


図 8-12. オプションの保護部品を使用した回路実装

8.3.2 出力短絡測定

再現可能で同様の短絡テスト結果を得るということは困難です。結果のばらつきの原因には、次のようなものがあります。

- ソース バイパス
- 入力リード線
- 回路レイアウト
- 部品選定
- 出力短絡方法
- 短絡の相対位置
- 計測

実際の短絡は、微視的に跳ね返ったり弧を描いたりするため、ある程度のランダム性を示します。現実的な結果を得るために、設定と方法が使用されていることを確認します。セットアップがそれぞれ異なるため、このデータシートと完全に同一の波形が得られるとは限りません。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

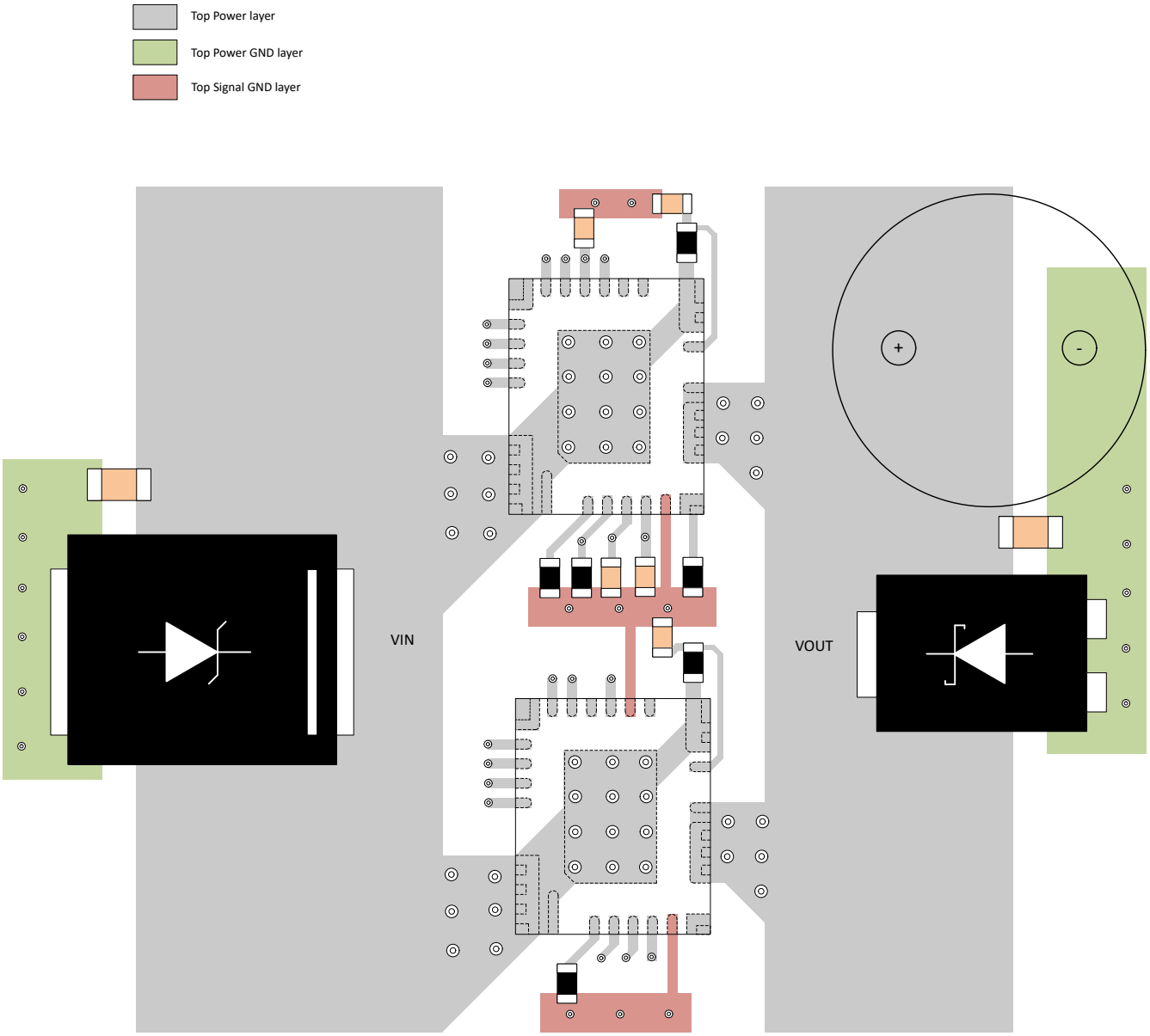
- すべての用途に対して、TI は 10nF 以上のセラミック デカップリング コンデンサを、IN 端子と GND 端子の間に使用することを推奨します。
- すべての用途に対して、TI は 10µF 以上のセラミック デカップリング コンデンサを、OUT 端子と GND 端子の間に使用することを推奨します。
- デカップリング コンデンサの最適な配置は、デバイスの IN および GND 端子に最も近くに配置します。バイパス コンデンサ接続部、IC の IN 端子、および GND 端子によって形成されるループ面積を最小限に抑えるよう注意してください。PCB レイアウト例については、以下の図を参照してください。
- 大電流を流すパワー パス接続はできる限り短くし、全負荷電流の 2 倍以上が流れるようにサイズを調整する必要があります。
- GND 端子は、IC の端子で PCB グランド プレーンに接続する必要があります。PCB の接地は、基板上の銅プレーンまたはアイランドである必要があります。
- IN および OUT ピンを使用して放熱を行います。サーマル ビアでできるだけ多くの銅の面積に接続します。
- 次のサポート部品を接続ピンの近くに配置します。
  - C_{IN}

Copyright © 2026 Texas Instruments Incorporated

  - C_{OUT}
  - C_{VDD}
  - C_{TEMP}
  - R_{ILIM}
  - R_{IMON}
  - C_{IREF}
  - C_{DVDT}
  - EN/UVLO ピン用の抵抗
  - ADDR0、ADDR1 ピン用の抵抗
- 部品のもう一方の端を、最短のパターン長でデバイスの GND ピンに接続します。ADDR0、ADDR1、C_{IN}、C_{OUT}、C_{VDD}、C_{IREF}、R_{ILIM}、R_{IMON}、C_{TEMP}、C_{DVDT} 部品の配線は、電流制限およびソフトスタート タイミングに対する寄生効果を低減するために、できるだけ短くする必要があります。これらのトレースは基板上のスイッチング信号と結合しないでください。
- IMON、ILIM、IREF ピンはデバイスの過電流保護動作を直接制御するため、これらのノードの PCB 配線はノイズの多い (スイッチング) 信号から遠ざける必要があります。
- TI は、同期の問題を回避するため、SWEN ピンの寄生負荷を最小限に抑えることを推奨します。
- TVS、スナバ、コンデンサ、ダイオードなどの保護デバイスは、保護対象となるデバイスの近くに物理的に配置する必要があります。インダクタンスを減らすため、これらの保護デバイスは短いパターンで配線する必要があります。たとえば、誘導性負荷のスイッチングによる負の過渡事象に対処するために、TI は保護ショットキー ダイオードを推奨します。このダイオードは、物理的に OUT ピンの近くに配置する必要があります。

Copyright © 2026 Texas Instruments Incorporated

8.4.2 レイアウト例


Top Power layer
Top Power GND layer
Top Signal GND layer
VIN
VOUT
+
-

9 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

9.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、*『TPS1689EVM eFuse 評価ボード』*
- テキサス インスツルメンツ、『TPS1689x 設計カリキュレータ』

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

SMBus™ is a trademark of Intel.
テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
PMBus® is a registered trademark of SMIF.
Intel® is a registered trademark of Intel.
is a registered trademark of SMIF, Inc.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision A (December 2025) to Revision B (October 2026)	Page
• デバイス比較表を更新	3

Changes from Revision * (March 2025) to Revision A (December 2025)	Page
• ステータスを「事前情報」から「量産データ」に変更	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS16890AVMAR	Active	Production	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	ROHS Exempt	NIPDAU	Level-2-260C-1 YEAR	-	TPS1689A
TPS16890BVMAR	Active	Production	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	ROHS Exempt	NIPDAU	Level-2-260C-1 YEAR	-	TPS1689B
TPS16890VMAR	Active	Production	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	ROHS Exempt	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS16890

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

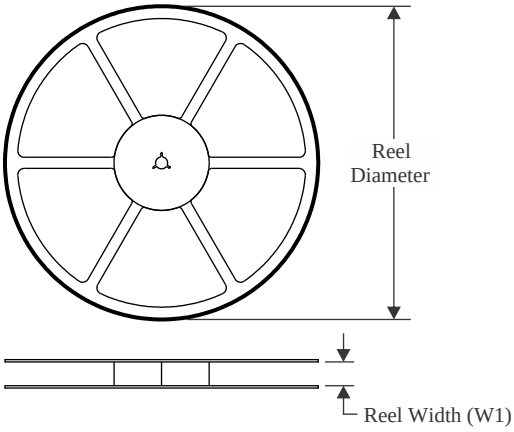
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

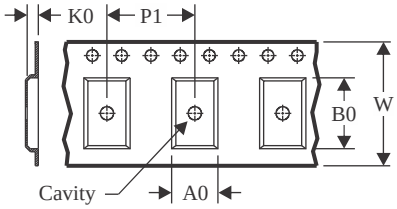
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

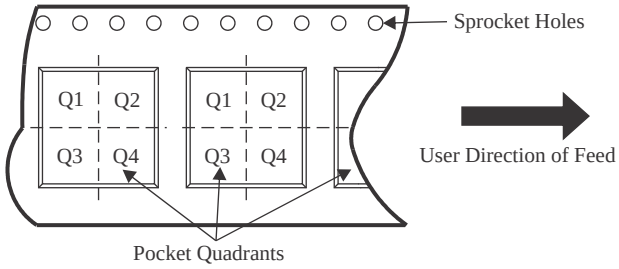


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

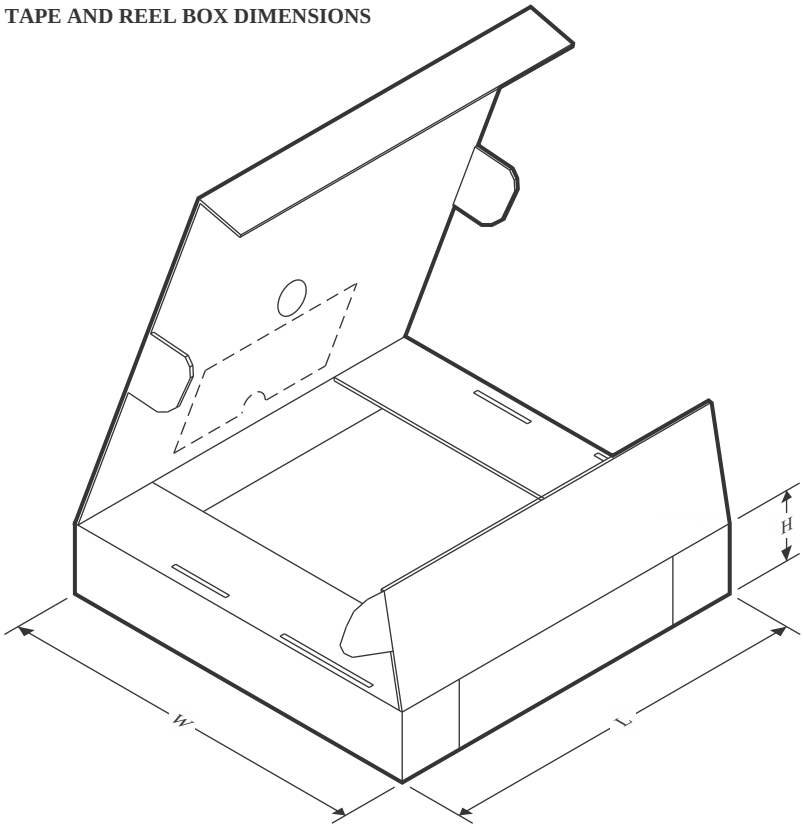
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS16890AVMAR	LQFN-CLIP	VMA	23	2500	330.0	16.4	6.3	5.3	1.75	8.0	16.0	Q1
TPS16890BVMAR	LQFN-CLIP	VMA	23	2500	330.0	16.4	6.3	5.3	1.75	8.0	16.0	Q1
TPS16890VMAR	LQFN-CLIP	VMA	23	2500	330.0	16.4	6.3	5.3	1.75	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

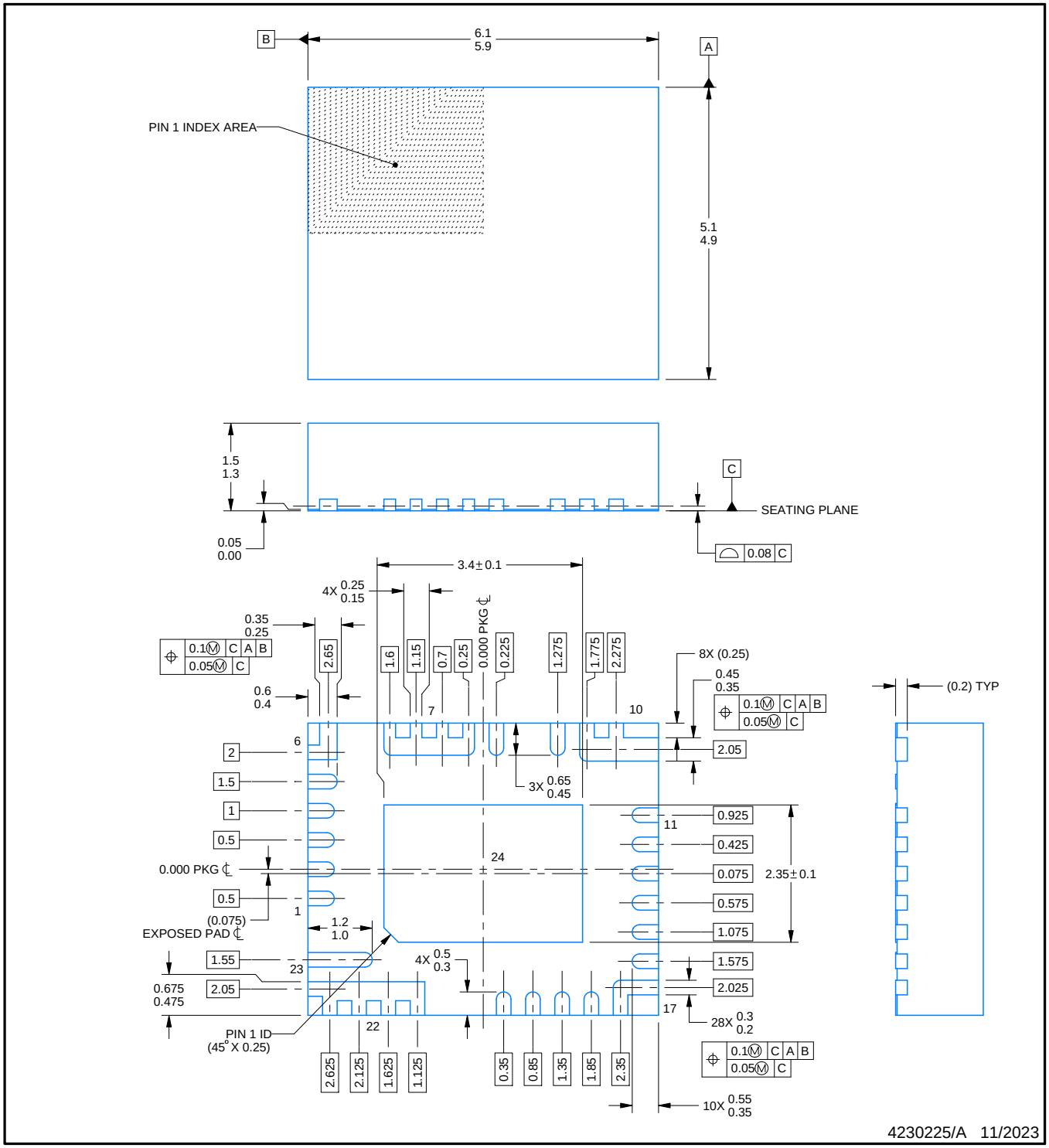
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS16890AVMAR	LQFN-CLIP	VMA	23	2500	367.0	367.0	38.0
TPS16890BVMAR	LQFN-CLIP	VMA	23	2500	367.0	367.0	38.0
TPS16890VMAR	LQFN-CLIP	VMA	23	2500	367.0	367.0	38.0

VMA0023A

PACKAGE OUTLINE

LQFN-CLIP - 1.5 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

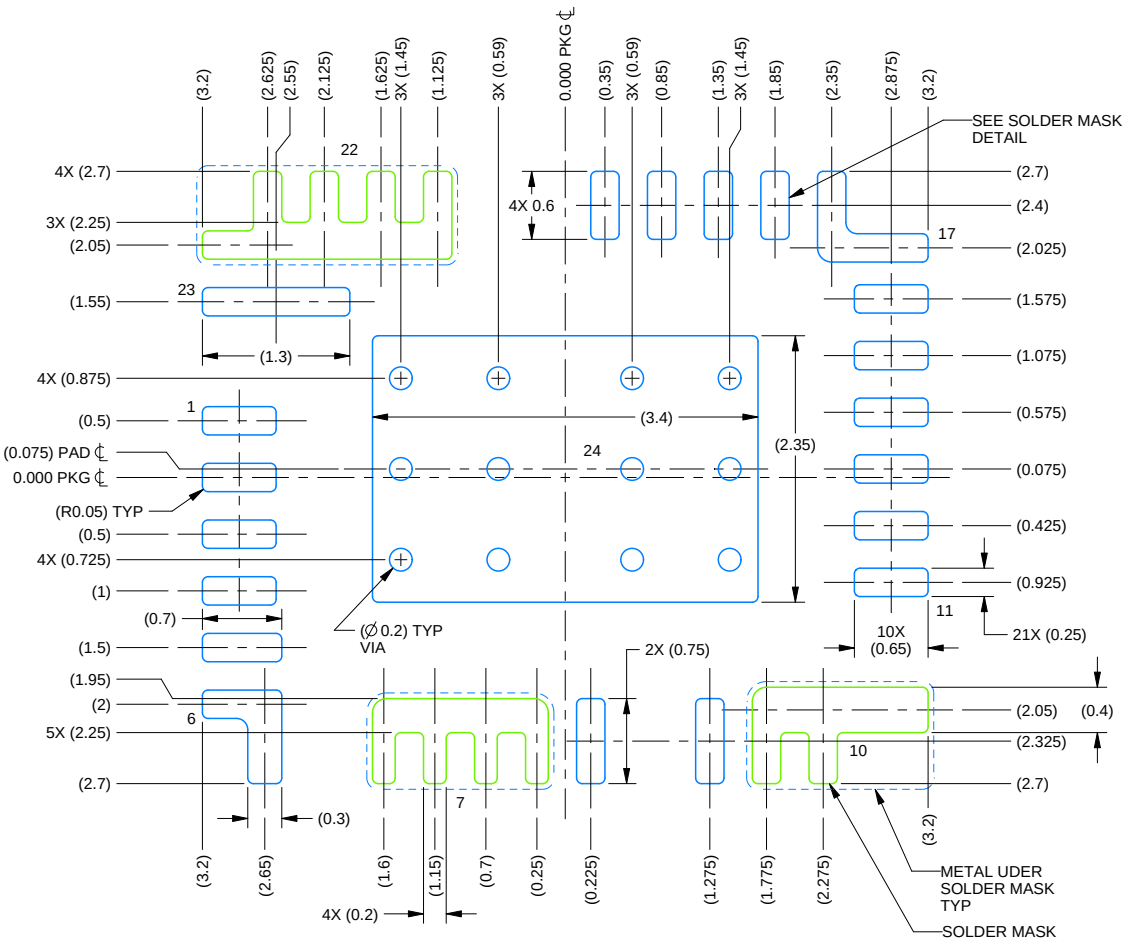
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

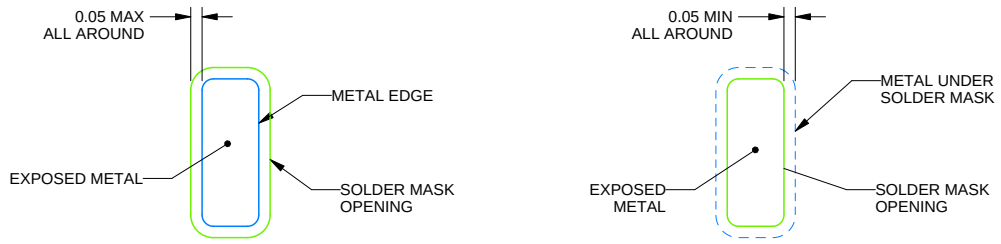
VMA0023A

LQFN-CLIP - 1.5 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS

NOTES: (continued)

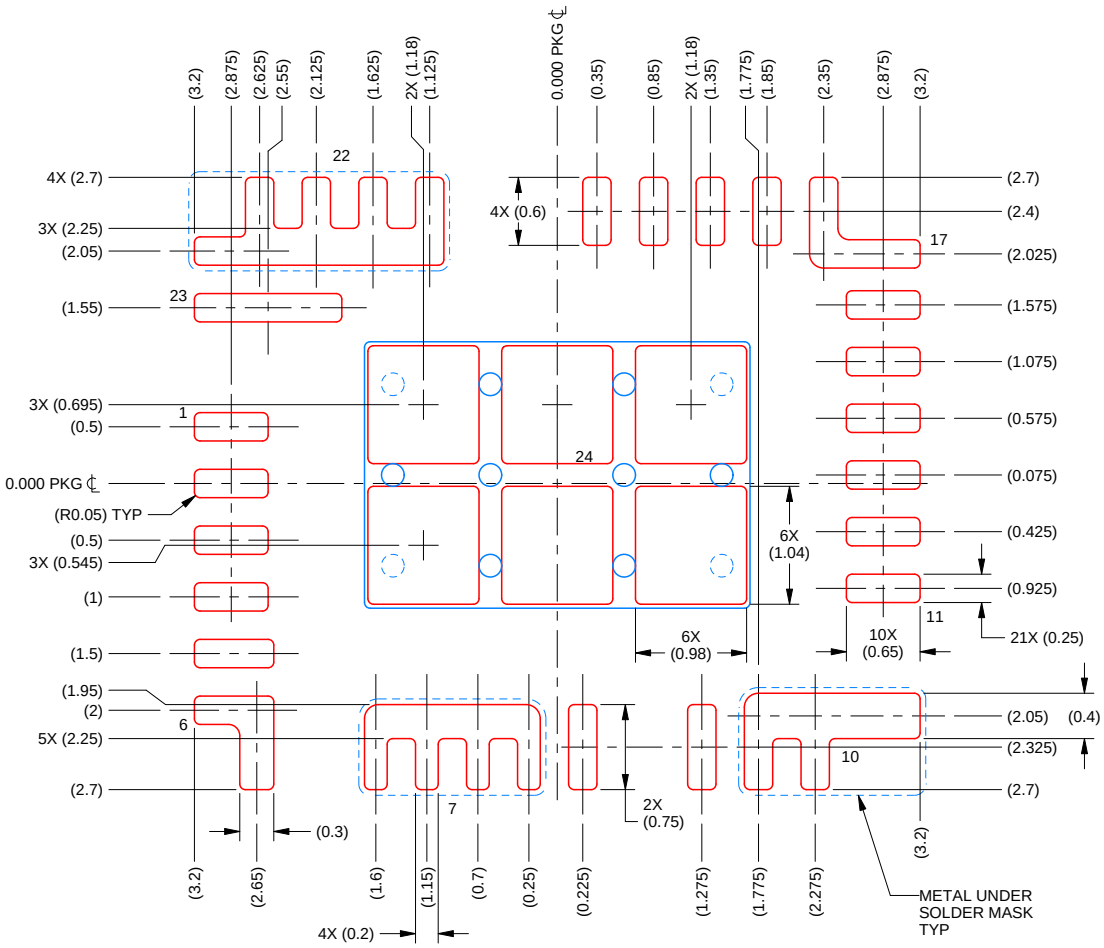
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

VMA0023A

LQFN-CLIP - 1.5 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 28
76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4230225/A 11/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月