TPS1HC120-Q1、120mΩ、1.5A、シングル チャネル、車載スマート ハイサイド スイッチ

1 特長

- 包括的な診断機能を備えたシングルチャネルの車載用スマート ハイサイド スイッチ
  - オープンドレイン ステータス出力
  - 電流センス アナログ出力 (セクション 4)
  - オン状態での開放負荷検出
- 広い動作電圧範囲:3V ～ 28V
- 低いスタンバイ電流:85℃ で 0.5µA 未満
- 動作時の接合部温度:–40℃ ～ 150℃
- 選択可能な電流制限 (0.2A ～ 2.1A)
- 保護
  - 過負荷および短絡保護
  - 誘導性負荷の負電圧クランプ
  - 低電圧誤動作防止 (UVLO) 保護
  - 自己回復可能なサーマル シャットダウンおよびスイング
  - GND 消失、バッテリ消失、バッテリ逆極性からの保護
  - ソフト短絡時の自動再試行、ハード短絡時のラッチ
- 診断機能
  - フォルト レポートによる高速割り込み
  - オン状態での出力の開放負荷検出
  - 過電流およびグランドへの短絡の検出
  - サーマル シャットダウンおよびスイング検出
- 認定
  - 車載用に AEC-Q100 認定済み:
    - 温度:-40℃ ～ 125℃、T_A
  - 電気過渡的外乱への耐性に関する ISO7637-2 および ISO16750-2 認証
- 8 ピンの小型フォームファクター SOT パッケージ
- 機能安全規格に対応
  - 機能安全システムの設計に役立つ資料を利用可能

2 アプリケーション

- ADAS モジュール
- 車載ディスプレイ モジュール
- ボディ コントロール モジュール

3 説明

TPS1HC120-Q1 は、NMOS パワー FET とチャージ ポンプを内蔵した、包括的に保護されたハイサイド スイッチで、12V の車載用システムの要件を満たすよう設計されています。R_{ON} が低い (通常は 120mΩ) ため、最大 1.5A の広い範囲の出力負荷電流を駆動するときに、デバイスの電力消費が最小化されます。

このデバイスには、サーマル シャットダウン、出力クランプ、電流制限などの保護機能が内蔵されています。これらの機能により、短絡などのフォルト イベントが発生したときのシステムの堅牢性が向上します。大きな容量性負荷を駆動する際に突入電流を低減することでシステムの信頼性を向上させる、選択可能な高精度電流制限機能がこのデバイスには備わっています。D バリアントの場合、高精度の電流センス機能も備えており、過負荷および開放負荷の検出などの負荷診断機能を高めることができます。低ロジック高スレッショルド、V_{IH}、1.5V の入力ピンにより、マイコンを 1.8V までで使用できます。

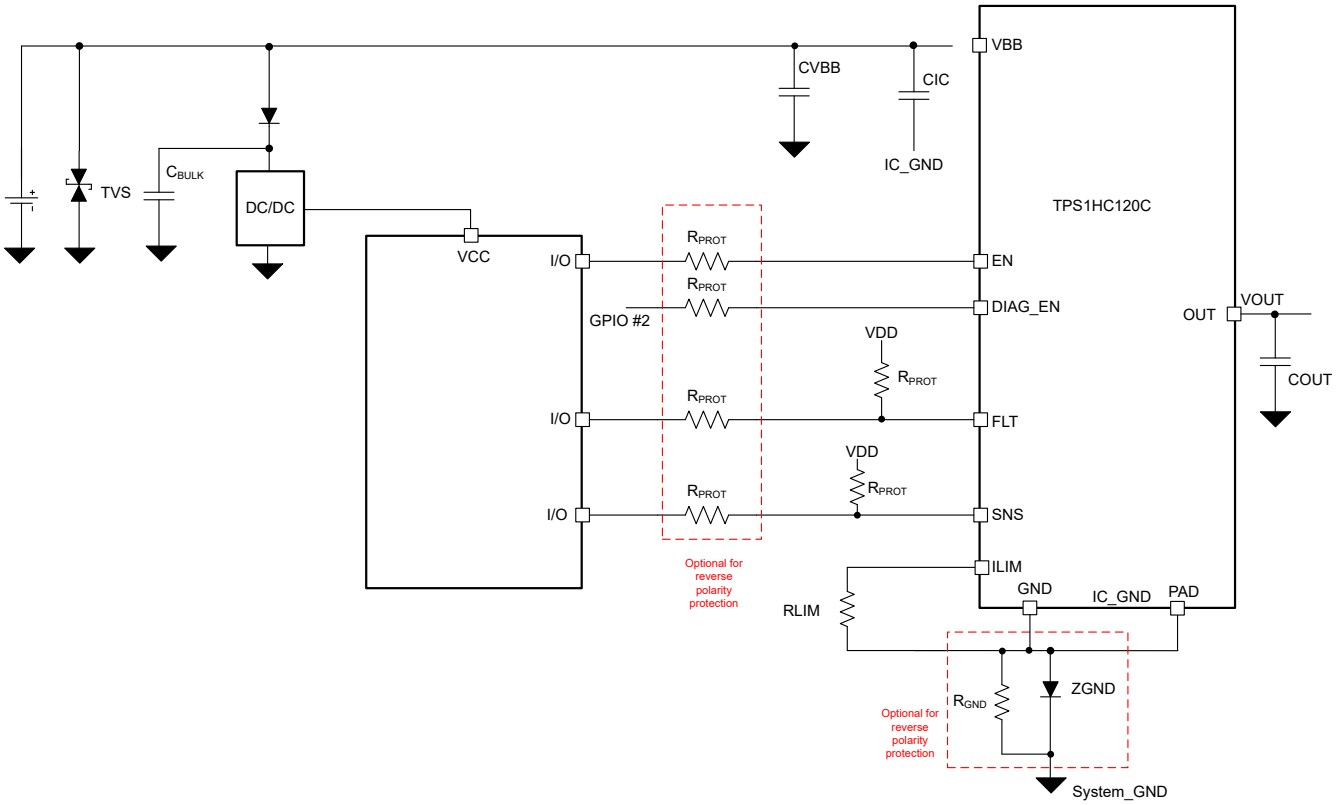
ADAS カメラ、LED、リレー、ソレノイド、ヒーターなど、幅広い種類の抵抗性、誘導性、容量性負荷を駆動するために TPS1HC120-Q1 を使用できます。このデバイスは、8 ピン、0.5mm ピンピッチの極小フォームファクター 2.1mm × 1.6mm SOT パッケージで供給され、PCB のフットプリントを最小限に抑えます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TPS1HC120-Q1	DYC (SOT、8)	2.10mm × 1.60mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



代表的なアプリケーション回路図

Copyright © 2026 Texas Instruments Incorporated

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイス比較表.....4
5 ピン構成および機能.....5
6 仕様.....7
6.1 絶対最大定格.....7
6.2 ESD 定格.....7
6.3 推奨動作条件.....7
6.4 熱に関する情報.....8
6.5 電気的特性.....8
6.6 スイッチング特性.....10
6.7 代表的特性.....12
7 詳細説明.....14
7.1 概要.....14
7.2 機能ブロック図.....15
7.3 機能説明.....15
7.4 デバイスの機能モード.....30
8 アプリケーションと実装.....32
8.1 使用上の注意.....32
8.2 代表的なアプリケーション.....32
8.3 電源に関する推奨事項.....37
8.4 レイアウト.....37
9 デバイスおよびドキュメントのサポート.....39
9.1 サード・パーティ製品に関する免責事項.....39
9.2 ドキュメントの更新通知を受け取る方法.....39
9.3 サポート・リソース.....39
9.4 商標.....39
9.5 静電気放電に関する注意事項.....39
9.6 用語集.....39
10 改訂履歴.....39
11 メカニカル、パッケージ、および注文情報.....40

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

部品番号	オン状態での開放負荷報告	オフ状態での開放負荷/バッテリ短絡	電流センス	サーマル故障後の動作	EN OR 接続
TPS1HC120C-Q1	✓	×	×	ハード短絡自動ラッチ	✓
TPS1HC120D-Q1(1)	✓	×	✓	ハード短絡自動ラッチ	✓

(1) 開発中製品のデバイス。詳細情報については、TI にお問い合わせください。オン状態での開放負荷の通知は、SNS ピンによって行われます。

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

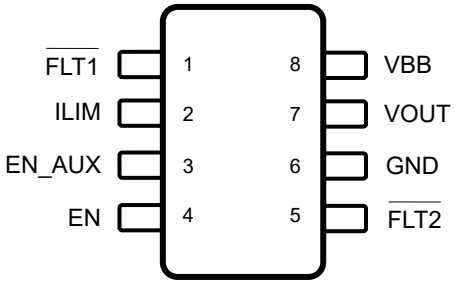


図 5-1. DYC パッケージ、8 ピン SOT (上面図)、C バージョン

表 5-1. C バージョンのピン機能

ピン		タイプ(1)	説明
番号	名称		
1	FLT1	O	電流制限、短絡、サーマル シャットダウンの障害を報告します。FLT1 または故障ピンを基準とします。4.7kΩ ～ 10kΩ プルアップ抵抗を推奨します。未使用時は、フローティングにできます。
2	ILIM	I	調整可能な電流制限。デバイス GND に抵抗を接続するか、ピンをデバイス GND に短絡するか、このピンを OPEN のままにすると、電流制限値を設定できます。
3	EN_AUX	I	チャネルのアクティブ化用補助入力信号、内部プルダウン。EN 信号と内部的に OR 接続されています。EN と EN_AUX のどちらかを使用して出力を有効にできます。
4	EN	I	チャネルのアクティブ化用入力制御、内部プルダウン。EN_AUX 信号と内部的に OR 接続されています。EN と EN_AUX のどちらかを使用して出力を有効にできます。
5	FLT2	O	オン状態での開放負荷故障を報告します。FLT2 または故障ピンを基準とします。4.7kΩ ～ 10kΩ プルアップ抵抗を推奨します。未使用時は、フローティングにできます。
6	GND	P	デバイスのグランド。抵抗とダイオードのグランド ネットワークに接続すると、逆バッテリ保護を行うことができます。
7	VOUT	P	ハイサイド スイッチの出力。
8	VBB	P	電源。

(1) I = 入力、O = 出力、P = 電源

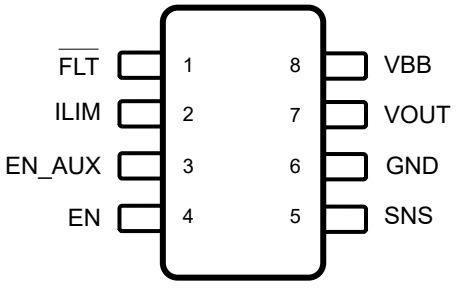


図 5-2. DYC パッケージ、8 ピン SOT (上面図)、D バージョン

Copyright © 2026 Texas Instruments Incorporated

表 5-2. D バージョンのピン機能

ピン		タイプ(1)	説明
番号	名称		
1	$\overline{\text{FLT}}$	O	電流制限、短絡、サーマル シャットダウンの障害を報告します。FLT または故障ピンを基準とします。4.7kΩ ～ 10kΩ プルアップ抵抗を推奨します。未使用時は、フローティングにできます。
2	ILIM	I	調整可能な電流制限。デバイス GND に抵抗を接続するか、ピンをデバイス GND に短絡するか、このピンを OPEN のままにすると、電流制限値を設定できます。
3	EN_AUX	I	チャネルのアクティブ化用補助入力信号、内部プルダウン。EN 信号と内部的に OR 接続されています。EN と EN_AUX のどちらかを使用して出力を有効にできます。
4	EN	I	チャネルのアクティブ化用入力制御、内部プルダウン。EN_AUX 信号と内部的に OR 接続されています。EN と EN_AUX のどちらかを使用して出力を有効にできます。
5	SNS	O	アナログ電流出力。使用しない場合は、SNS ピンを 1kΩ 抵抗を介してグランドに接続します。
6	GND	P	デバイスのグランド。抵抗とダイオードのグランド ネットワークに接続すると、逆バッテリ保護を行うことができます。
7	VOUT	P	ハイサイド スイッチの出力。
8	VBB	P	電源。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り) (1)

			最小値	最大値	単位
VBB	最大連続電源電圧			28	V
V_{LD}	負荷ダンプ電圧、ISO16750-2:2010(E)			35	V
V_{REV}	逆極性電圧、最大持続時間 3 分、適用回路を使用		-18		V
I_{EN}	イネーブル ピンの電流		-1	20	mA
V_{EN}	イネーブル ピン電圧		-1	7	V
I_{EN_AUX}	イネーブル Aux ピンの電流		-1	20	mA
V_{EN_AUX}	イネーブル Aux ピンの電圧		-1	7	V
I_{FLT1}	FLT1 ピンの電流		-30	10	mA
V_{FLT1}	FLT1 ピンの電圧		-0.3	7	V
I_{FLT2}	FLT2 ピンの電流		-30	10	mA
V_{FLT2}	FLT2 ピンの電圧		-1	7	V
I_{ILIM}	ILIM ピン電流		-30	10	mA
V_{ILIM}	ILIM ピン電圧		-0.3	7	V
I_{GND}	逆接地電流、V_{BB} < 0V			-50	mA
E_{AS}	最大エネルギー消費、単一パルス	L_{OUT} = 5mH、$T_{J,start}$ = 125℃、VBB = 28V、I_{OUT} = 1.7A		20	mJ
E_{AR}	最大エネルギー消費、反復パルス	L_{OUT} = 5mH、$T_{J,start}$ = 125℃、VBB = 28V、I_{OUT} = 1.7A、1M サイクル		7.2	mJ
T_J	最大接合部温度			150	°C
T_{stg}	保存温度		-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

				値	単位
$V_{(ESD)}$	静電放電(1)	人体モデル (HBM)、AEC Q100-002 準拠 (2)	VBB および VOUT	±4000	V
			その他のすべてのピン	±2000	
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠	すべてのピン	±750	

(1) すべての ESD 衝撃は、GND に接続されたピンの基準電圧によるものです
(2) AEC-Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 推奨動作条件

自由空気での動作温度範囲内 (特に記述のない限り)(1)

		最小値	最大値	単位
V_{VBB_NOM}	公称電源電圧 (1)	4	18	V
V_{VBB_EXT}	拡大電源電圧(2)	3	28	V
V_{VBB_SC}	電源電圧への短絡対応能力		28	V
V_{DIN}	すべてのデジタル入力ピンの電圧	-1	5.5	V

Copyright © 2026 Texas Instruments Incorporated

自由空気での動作温度範囲内 (特に記述のない限り)[1]

		最小値	最大値	単位
T_A	外気温度での動作時	-40	125	°C

(1) すべての動作電圧条件は、デバイスの GND を基準として測定されています。
(2) デバイスは拡大動作範囲内で機能しますが、一部のパラメータ値は適用されない場合があります。

6.4 熱に関する情報

熱評価基準[1][2]		TPS1HC120-Q1 DYC (SOT) 8 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	90.8	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	87.3	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	23.5	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	11.3	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	23.5	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、SPRA953 のアプリケーション レポートを参照してください。
(2) 熱パラメータは、JESD51-5 および JESD51-7 に準拠した 4 層 PCB に基づいています。

6.5 電気的特性

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、10Ω、R_{ILIM}= オープン (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
入力電圧および電流							
$V_{DS,clamp}$	VDS クランプ電圧	VBB = 13.5V	T_J = 25°C	35		42	V
			T_J = –40°C～150°C	33		43	V
		VBB = 6V	T_J = 25°C	30		35	V
			T_J = –40°C～150°C	25		35	V
V_{UVLOR}	V_{BB} 低電圧誤動作防止の立ち上がり電圧	デバイスの GND ピンに関して測定		3.4	3.6	3.8	V
V_{UVLOF}	V_{BB} 低電圧誤動作防止の立ち下がり電圧			2.4	2.6	2.9	V
I_{NOM}	連続負荷電流	V_{EN} = 5V、T_A = 85°C			1.5		A
$I_{VBB,SLEEP}$	スタンバイまたはスリープ電流 (MOSFET チャネルを含むデバイスの合計リーク電流)	V_{BB} ≤ 18V、バージョン C で V_{EN} = 0V、V_{OUT} = 0V	T_J = 25°C			0.1	µA
			T_J = 85°C			0.5	µA
			T_J = 150°C			12	µA
$I_{LEAK,SLEEP}$	スリープ モードでの出力リーク電流 (VOUT が GND に短絡したときの VOUT ピンから測定)	V_{BB} ≤ 18V、バージョン C で V_{EN} = 0V、V_{OUT} = 0V	T_J = 25°C		0.01	0.1	µA
			T_J = 85°C			0.4	µA
			T_J = 150°C			12	µA
I_Q	通常モードでの静止電流、チャネルが有効 (バージョン C)	V_{BB} ≤ 18V、V_{EN} = 5V、I_{OUT} = 0A			2.3	3	mA

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40℃ ～ 150℃ (特に記述のない限り)。標準的なアプリケーションは 13.5V、10Ω、R_{ILIM}= オープン (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
t_{STBY}	スタンバイモード遅延時間	バージョン C では、V_{EN} = 0V でスタンバイ状態へ移行			20		ms
Ron の特性							
R_{ON}	逆極性オン抵抗 (MOSFET チャネルとダイのメタライゼーションを含む)	6V ≤ V_{BB} ≤ 28V、I_{OUT} = 1A	T_J = 25°C		120		mΩ
			T_J = 150°C			240	mΩ
		3V ≤ V_{BB} ≤ 6V、I_{OUT} = 1A	T_J = 25°C		140		mΩ
			T_J = 150°C			290	mΩ
$R_{ON(REV)}$	逆極性時のオン抵抗	–18V ≤ V_{BB} ≤ –6V	T_J = 25°C		125		mΩ
			T_J = 150°C			255	mΩ
電流制限特性							
$I_{CL_FLT1_RISING}$	電流制限フォルト アサート スレッショルド、電流立ち上がり	I_{CL} = 1.8A、T_J = -40℃ ～ 150℃			0.9 × I_{CL}		
		I_{CL} = 500mA、T_J = -40℃ ～ 150℃			0.84 × I_{CL}		
$I_{CL_FLT1_FALLING}$	電流制限フォルト デアサート スレッショルド、電流立ち下がり	I_{CL} = 1.8A、T_J = -40℃ ～ 150℃			0.82 × I_{CL}		
		I_{CL} = 500mA、T_J = -40℃ ～ 150℃			0.76 × I_{CL}		
I_{CL_LINPK}	線形モードのピーク	T_J = -40℃ ～ 150℃ dI/dt ≤ 0.01A/ms		I_{CL}		1.15 × I_{CL}	
I_{CL_ENPS}	永久短絡を有効化するピーク電流	T_J = –40℃～150℃	5µH + 100mΩ			3 × I_{CL}	A
I_{OVCR}	スイッチが有効な時に短絡が発生した場合の OVCR ピーク電流しきい値	T_J = –40℃～150℃	5µH + 100mΩ			6.5	A
I_{CL}	I_{CL} 電流制限レギュレーション レベル	T_J = -40℃ ～ 150℃、V_{DS} ≤ 3V	R_{ILIM} = 6.75kΩ		2		A
			R_{ILIM} = 7.5kΩ		1.73		A
			R_{ILIM} = 8.4kΩ		1.61		A
			R_{ILIM} = 9.6kΩ		1.41		A
			R_{ILIM} = 11.3kΩ		1.2		A
			R_{ILIM} = 13.5kΩ		1.02		A
			R_{ILIM} = 16.9kΩ		0.8		A
			R_{ILIM} = 22.9kΩ	0.519	0.59	0.661	A
			R_{ILIM} = 27kΩ	0.445	0.5	0.555	A
			R_{ILIM} = 33.75kΩ	0.352	0.4	0.448	A
			R_{ILIM} = 67.5kΩ		0.2		A
			R_{ILIM} = 開放、短絡、または範囲外 (> 67.5kΩ または < 6.75kΩ)	1.7	2.1	2.7	A
フォルト特性							
t_{INRUSH}	再試行の突入時間 (バージョン C)	V_{EN} = 0V ～ 5V			20		ms
$I_{OL,ON(ENTER)}$	オン状態でのオープン負荷入力スレッショルド (バージョン C)	V_{EN} = 5V		15	30	50	mA
$I_{OL,ON(EXIT)}$	オン状態でのオープン負荷終了スレッショルド (バージョン C)	V_{EN} = 5V		45	65	80	mA

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40℃ ～ 150℃ (特に記述のない限り)。標準的なアプリケーションは 13.5V、10Ω、R_{ILIM}= オープン (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{OL,ON(HYST)}$	オン状態でのオープン負荷終了ヒステリシス (バージョン C)	V_{EN} = 5V	20	33	45	mA
$t_{OL,ENTER}$	オン状態でのオープン負荷デグリッチ時間、開始 (バージョン C)	V_{EN} = 5V、I_{LOAD} < $I_{OL,ON(ENTER)}$		10		ms
$t_{OL,EXIT}$	オン状態でのオープン負荷デグリッチ時間、終了 (バージョン C)	V_{EN} = 5V、I_{LOAD} > $I_{OL,ON(EXIT)}$		60		µs
T_{ABS}	サーマル シャットダウン		150	165	185	°C
T_{REL}	相対サーマル シャットダウン			64		°C
T_{HYS}	サーマル シャットダウン ヒステリシス			26		°C
V_{FLT}	$\overline{FLT}$、$\overline{FLT1}$ 低出力電圧	I_{FLT}= 2.5mA			0.5	V
V_{FLT}	$\overline{FLT2}$ 低出力電圧	$I_{\overline{FLT2}}$ = 2.5mA			0.5	V
t_{FLT_DELAY}	フォルト表示時間	EN = 5V、電流制限故障の発生から $\overline{FLT}$ または $\overline{FLT1}$ アサートまでの時間			40	µs
t_{RETRY}	再試行時間	サーマル シャットダウンからスイッチ再イネーブルまでの時間。	1	2	3	ms
EN ピンの特性						
$V_{IL,\ EN}$	低レベルの入力電圧スレッショルド				0.8	V
$V_{IH,\ EN}$	高レベルの入力電圧。	GND ネットワークなし	1.5			V
$V_{IHYS,\ EN}$	入力電圧ヒステリシス			280		mV
R_{EN}	内部プルダウン抵抗。		200	350	500	kΩ
$I_{IL,\ EN}$	低レベルの入力電流	V_{EN} = 0.8V		2.5		µA
$I_{IH,\ EN}$	高レベルの入力電流	V_{EN} = 5V		16		µA
EN_AUX ピンの特性						
$V_{IL,\ EN_AUX}$	低レベルの入力電圧	GND ネットワークなし			0.8	V
$V_{IH,\ EN_AUX}$	高レベルの入力電圧。	GND ネットワークなし	1.5			V
$V_{IHYS,\ EN_AUX}$	入力電圧ヒステリシス			280		mV
R_{EN_AUX}	内部プルダウン抵抗。		200	350	500	kΩ
$I_{IL,\ EN_AUX}$	低レベルの入力電流	V_{EN_AUX} = 0.8V		2.5		µA
$I_{IH,\ EN_AUX}$	高レベルの入力電流	V_{EN_AUX} = 5V		16		µA

6.6 スイッチング特性

V_{BB} = 13.5V、T_J = –40℃ ～ 150℃ (特に注記のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{DR_SLEEP}	チャネル ターンオン遅延時間 (スリープから)	V_{BB} = 13.5V、R_L = 30Ω EN の 50% ～ VOUT の 10%	28	40	44	µs
t_{DR_STBY}	チャネル ターンオン遅延時間 (スタンバイから)	V_{BB} = 13.5V、R_L = 30Ω EN の 50% ～ VOUT の 10%	5	20	40	µs

Copyright © 2026 Texas Instruments Incorporated

6.6 スイッチング特性 (続き)

V_{BB} = 13.5V、T_J = –40℃ ～ 150℃（特に注記のない限り）

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{DF}	チャネル ターンオフ遅延時間	V $_B$B = 13.5V、R_L = 30Ω EN の 50% ～ VOUT の 90%	20	40	60	µs
SR_R	VOUT の立ち上がりスルーレート	V_{BB} = 13.5V、V_{OUT} の 20% ～ 80%、R_L = 30Ω	0.13	0.3	0.5	V/µs
SR_F	VOUT の立ち下がりスルーレート	V_{BB} = 13.5V、V_{OUT} の 80% ～ 20%、R_L = 30Ω		0.2		V/µs
t_{ON}	チャネルのターンオン時間	V_{BB} = 13.5V、R_L = EN の 30Ω 50% ～ VOUT の 80% まで	35	50	65	µs
t_{OFF}	ChannelTurnoff 時間	V_{BB} = 13.5V、R_L = EN の 30Ω 50% ～ VOUT の 20% まで	50	75	110	µs
t_{ON} - t_{OFF}	ターンオンおよびターンオフのマッチング	1ms の有効パルス V_{BB} = 13.5V、R_L = 30Ω	-70		30	µs
		200µs の有効パルス、V_{BB} = 13.5V、R_L = 30Ω、	-30		30	µs
Δ $_{PWM}$	PWM 精度 - 平均負荷電流	200µs の有効パルス (1ms 周期)、V_{BB} = 13.5V、R_L = 30Ω	-15		25	%
Δ $_{PWM}$	PWM 精度 - 平均負荷電流	≤500Hz、50%デューティサイクル V_{BB}= 13.5V、R_L = 30Ω	-10		10	%
E_{ON}	ターンオン時のスイッチング エネルギー損失	V_{BB} = 13.5V、R_L = 30Ω、		0.05		mJ
E_{OFF}	ターンオフ時のスイッチング エネルギー損失	V_{BB} = 13.5V、R_L = 30Ω、		0.05		mJ

Copyright © 2026 Texas Instruments Incorporated

6.7 代表的特性

以下のデータはすべて、3 ロット サンプルの平均値に基づいています。指定されていない場合は VBB = 13.5V となります。

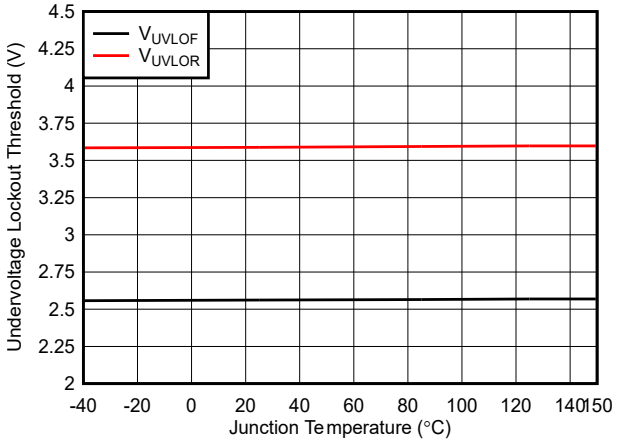


図 6-1. V_{UVLOR} および V_{UVLOF}

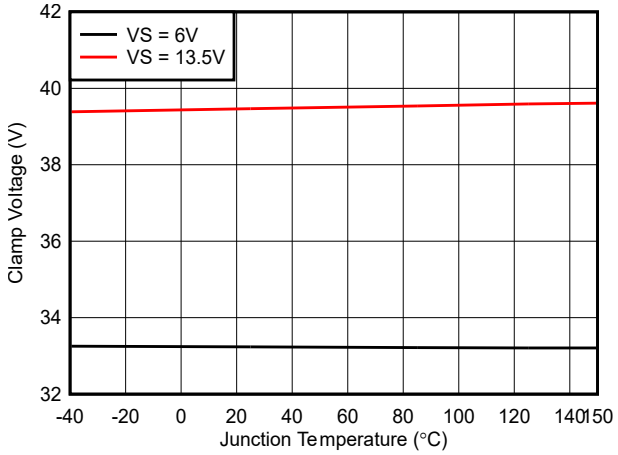


図 6-2. $V_{DS,clamp}$

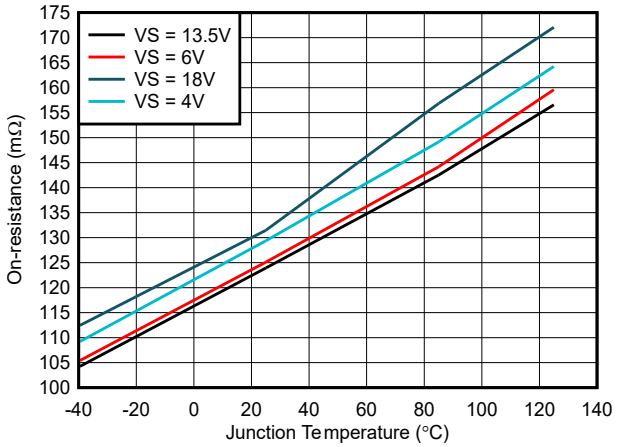


図 6-3. R_{ON} と温度との関係

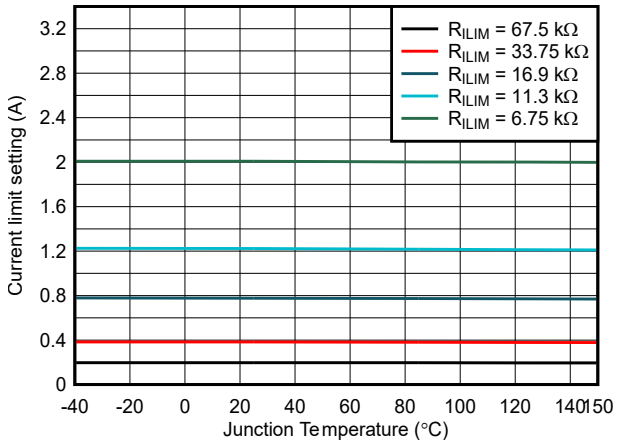


図 6-4. I_{CL}

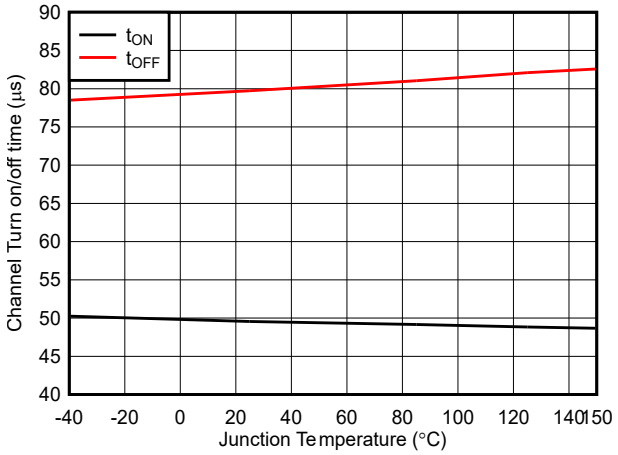


図 6-5. t_{ON} および t_{OFF}

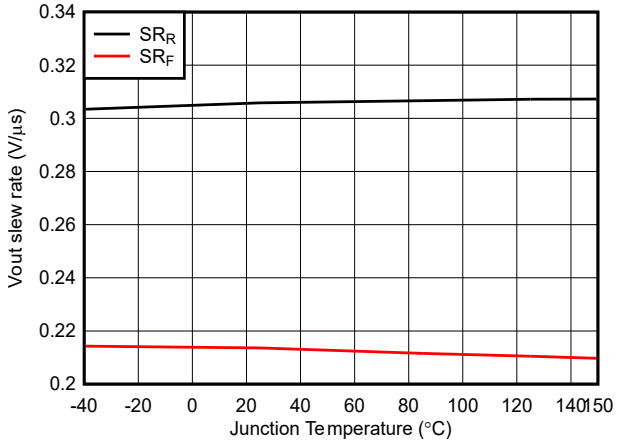


図 6-6. SR_R および SR_F

Copyright © 2026 Texas Instruments Incorporated

6.7 代表的特性 (続き)

以下のデータはすべて、3 ロット サンプルの平均値に基づいています。指定されていない場合は VBB = 13.5V となります。

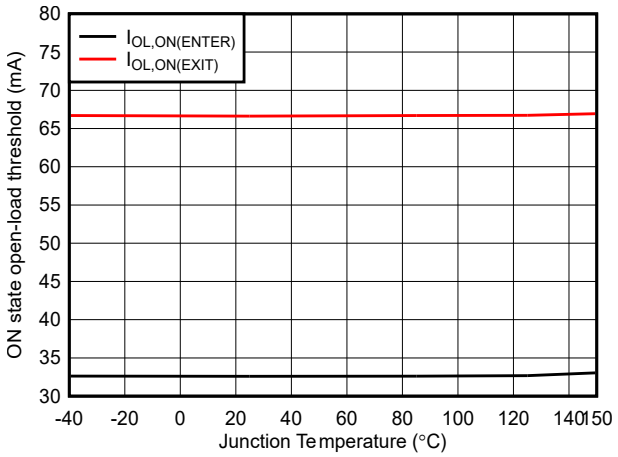


図 6-7. オン状態での開放負荷開始/終了スレッショルド

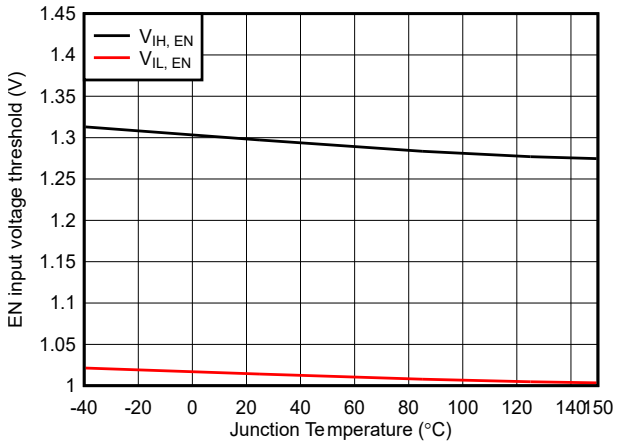


図 6-8. EN 入力電圧の高/低レベル スレッショルド

7 詳細説明

7.1 概要

TPS1HC120-Q1 はシングル チャネルの完全に保護されたハイサイド スイッチで、NMOS パワー FET およびチャージ ポンプが内蔵されています。包括的な診断機能と高精度の電流センス機能 (D バリアントの場合) によって、インテリジェントな負荷制御が可能です。低ロジック高スレッショルド、V_{IH}、1.5V の入力ピンにより、マイコンを 1.8V までで使用できます。プログラマブル電流制限機能により、システム全体の信頼性が大幅に向上します。デバイス診断通知には 2 つのオープンドレイン ピンがあります。FLT1 は電流制限、短絡、サーマル シャットダウンの各故障を示し、FLT2 (C バリアントのみ) は、オン状態における開放負荷故障を示します。故障状態が発生した場合、対応する FLT ピンは GND にプルダウンされます。マイコンの電源レベルに合わせるのに、外部プルアップが必要です。

高精度電流制限機能により、アプリケーションごとに電流制限値を設定できます。電流制限機能は、スタートアップまたは短絡状態時に突入電流を効果的にクランプすることで、システムの信頼性を大きく向上させます。また、PCB パターン、コネクタ サイズ、および前段の電力容量を削減することで、システムのコストを節約できます。電流制限ピンを解放に維持するかグランドに短絡して、デフォルトの電流制限を設定することもできます。

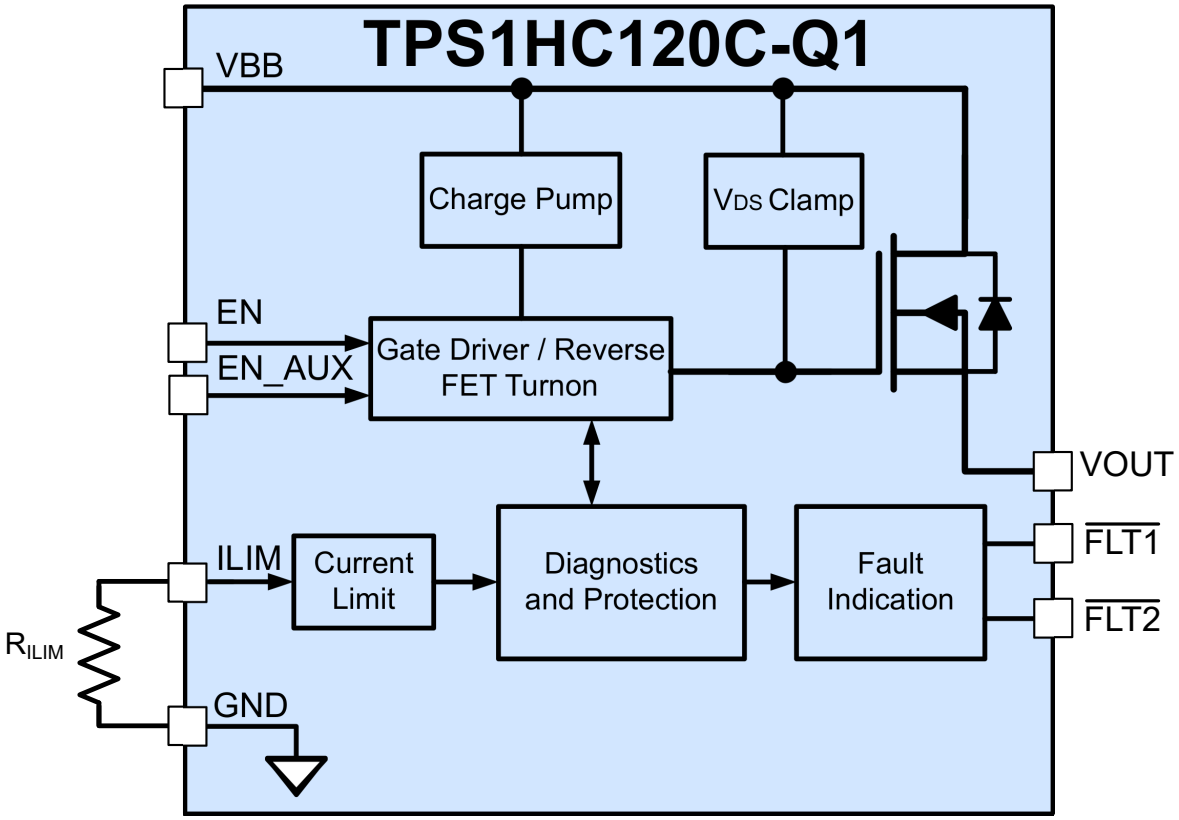
リレー、ソレノイド、ポンプ、モーターなどの誘導性負荷のエネルギーを消費するためのドレイン - ソース間電圧クランプが組み込まれています。誘導性負荷のスイッチオフ サイクル中は、電源および負荷の両方のエネルギーがハイサイド パワー スイッチで消費されます。プロセス技術と優れた IC レイアウトによって TPS1HC120-Q1 デバイスは優れた消費電力容量を実現でき、これによりほとんどの場合に外部のフリーホイール回路が不要になります。詳細については、「誘導性負荷のスイッチオフ クランプ」を参照してください。

スマート ハイサイド パワー スイッチ デバイスには、短絡に対する信頼性が不可欠です。AEC-Q100-012 規格は、連続的な短絡状態で動作しているときのデバイスの信頼性を判定するためのものです。テストされたサイクル数に従って、異なるグレード レベルが指定されます。このデバイスは、最高レベルのグレード A、100 万回の GND 短絡認証を受けて認定されています。

TPS1HC120-Q1 デバイスは、省電力電球、LED、リレー、ソレノイド、ヒーターなど、幅広い種類の抵抗性、誘導性、容量性負荷のためのハイサイド パワー スイッチとして使用できます。

Copyright © 2026 Texas Instruments Incorporated

7.2 機能ブロック図



7.3 機能説明

7.3.1 EN と EN_AUX の OR 接続

EN ピンと EN_AUX ピンは内部的に OR 接続されています。そのため、EN ピンまたは EN_AUX ピンの電圧がロジック High のスレッショルドを上回ると、出力チャネルが有効になります。

表 7-1. EN と EN_AUX の OR 接続

EN	EN_AUX	出力状態
$<V_{IL}$	$<V_{IL}$	無効
$<V_{IL}$	$>V_{IH}$	有効
$>V_{IH}$	$<V_{IL}$	有効
$>V_{IH}$	$>V_{IH}$	有効

ADAS システムにおいては、2 つの独立したイネーブル ピンを備えていることが有用です。これは、デシリアライザまたはプロセッサが、動作条件に応じてハイサイド スイッチをウェークアップする必要があるためです。

7.3.2 誘導性負荷のスイッチオフ クランプ

誘導性負荷がオフになると、インダクタンス特性により出力電圧は負の値にプルダウンされます。電流減衰期間中に電圧がクランプされない場合、パワー FET が壊れる可能性があります。この状況でパワー FET を保護するために、ドレイン - ソース間電圧は内部的に $V_{DS,clamp}$ にクランプされます。

$$V_{DS,\,clamp} = V_{BAT} - V_{OUT} \quad (1)$$

電流減衰期間中 (T_{DECAY})、インダクタンス-エネルギーを消費するためにパワー FET がオンになります。電源のエネルギー (E_{BAT}) と負荷のエネルギー (E_{LOAD}) の両方がハイサイド パワー スイッチで消費され、このエネルギーを E_{HSD} と呼びます。抵抗がインダクタンスと直列になっている場合は、負荷エネルギーの一部が抵抗で消費されます。

$$E_{HSD} = E_{BAT} + E_{LOAD} = E_{BAT} + E_L - E_R \quad (2)$$

ハイサイド パワー スイッチ側から見ると、E_{HSD} は電流減衰期間中の積分値に等しくなります。

$$E_{HSD} = \int_0^{T_{DECAY}} V_{DS,\,clamp} \times I_{OUT}(t)dt \quad (3)$$

$$T_{DECAY} = \frac{L}{R} \times \ln\left(\frac{R \times I_{OUT(MAX)} + |V_{OUT}|}{|V_{OUT}|}\right) \quad (4)$$

$$E_{HSD} = L \times \frac{V_{BAT} + |V_{OUT}|}{R^2} \times \left[R \times I_{OUT(MAX)} - |V_{OUT}| \ln\left(\frac{R \times I_{OUT(MAX)} + |V_{OUT}|}{|V_{OUT}|}\right)\right] \quad (5)$$

R がほぼ 0 に等しいとき、$E_{(HSD)}$ は単純に以下で求められます。

$$E_{HSD} = \frac{1}{2} \times L \times I^2_{OUT(MAX)} \frac{V_{BAT} + |V_{OUT}|}{R^2} \quad (6)$$

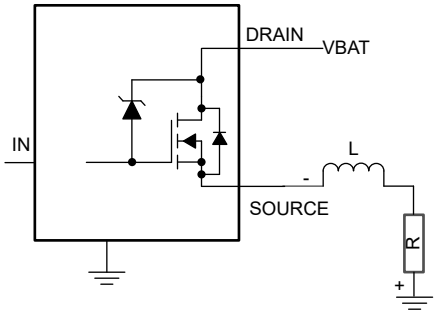


図 7-1. 誘導性負荷の駆動

Copyright © 2026 Texas Instruments Incorporated

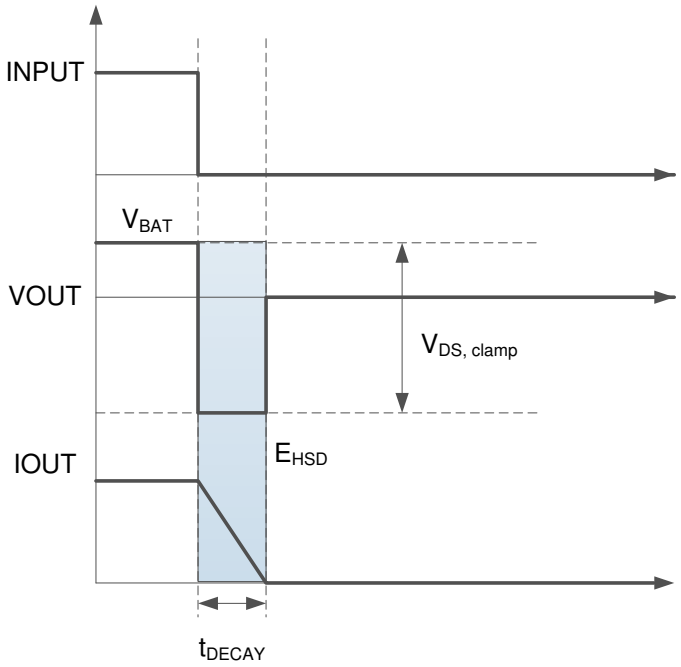


図 7-2. 誘導性負荷のスイッチングオフ図

前に述べたとおり、スイッチオフ時には、バッテリのエネルギーと負荷のエネルギーがハイサイド パワー スイッチで消費されるため、大きな熱変動が生じます。各ハイサイド パワー スイッチについて、安全な最大消費電力の上限は、デバイスの固有容量、周囲温度、および基板の放熱条件に依存します。

以下のグラフは、デバイスがテスト条件で許容できるシングルパルス エネルギーの上限を示しています。VBB = 13.5V、インダクタンス 1.5mH ～ 100mH、R = 0Ω、FR4 2s2p 基板、70µm 銅箔 2 層、35µm 銅箔 2 層。

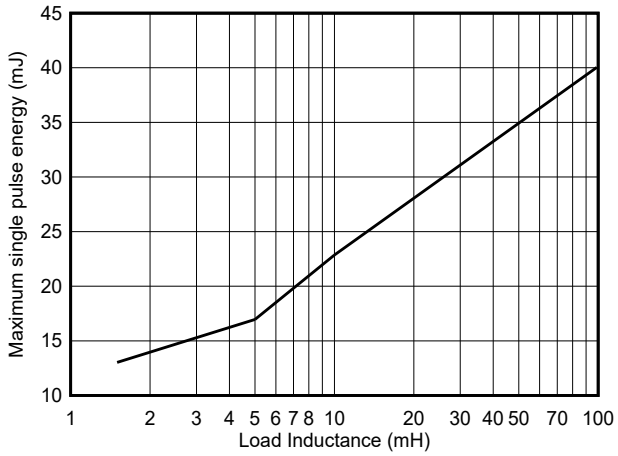


図 7-3. 最大単一パルス エネルギーとインダクタンス範囲との関係

Copyright © 2026 Texas Instruments Incorporated

7.3.3 完全な保護と診断

表 7-2. TPS1HC120C-Q1 のフォルト表

条件	EN	VOUT	FLT1	FLT2	動作	復帰
通常	L	L	ハイ インピーダンス	ハイ インピーダンス	通常	
	H	V_{BB} - I_{LOAD} × R_{ON}	ハイ インピーダンス	ハイ インピーダンス	通常	
過電流	H	I_{LIM} × R_{LOAD}	L	ハイ インピーダンス	サーマル シャットダウンまで、または過電流イベントが解消したとき、電流制限の電流を保持	
ハード短絡	H	L	L	ハイ インピーダンス	すぐにシャットオフし、その後再試行します。最初のサーマル シャットダウン イベント後にラッチオフします。	EN ピンを切り替える必要あり
相対的なサーマル シャットダウン、絶対的なサーマル シャットダウン	H	L	L	ハイ インピーダンス	デバイスが相対的または絶対的なサーマル シャットダウンに達するとシャットダウン	T_{HYS} が満たされており、t_{RETRY} より長い場合は自動再試行
オン状態での開放負荷	H	H	ハイ インピーダンス	L	負荷電流が $I_{OL,ON(ENTER)}$ を下回っている場合にフォルトを表示	負荷電流が $I_{OL,ON(EXIT)}$ を上回っている場合
極性反転	x	x	x	x	チャネルをオンにして消費電力を抑えます。外部グラウンド ネットワークによってグラウンド ピンへの電流を制限します。	

表 7-3. TPS1HC120D-Q1 のフォルト表

条件	EN	VOUT	FLT	SNS	動作	復帰
通常	L	L	ハイ インピーダンス	0	通常	
	H	V_{BB} - I_{LOAD} × R_{ON}	ハイ インピーダンス	I_{LOAD} /$_{SNS}$	通常	
過電流	H	I_{LIM} × R_{LOAD}	L	V_{SNSFH}	サーマル シャットダウンまで、または過電流イベントが解消したとき、電流制限の電流を保持	
ハード短絡	H	L	L	V_{SNSFH}	すぐにシャットオフし、その後再試行します。最初のサーマル シャットダウン イベント後にラッチオフします。	EN ピンを切り替える必要あり
相対的なサーマル シャットダウン、絶対的なサーマル シャットダウン	H	L	L	V_{SNSFH}	デバイスが相対的または絶対的なサーマル シャットダウンに達するとシャットダウン	T_{HYS} が満たされており、t_{RETRY} より長い場合は自動再試行
オン状態での開放負荷	H	H	ハイ インピーダンス	I_{LOAD} /$_{SNS}$	通常	
極性反転	x	x	x	x	チャネルをオンにして消費電力を抑えます。外部グラウンド ネットワークによってグラウンド ピンへの電流を制限します。	

表 7-4. 各フォルト条件のデグリッチ時間

フォルト条件	検出デグリッチ時間
電流制限	5.6µs
相対サーマル シャットダウン	2.4µs

Copyright © 2026 Texas Instruments Incorporated

表 7-4. 各フォルト条件のデグリッチ時間 (続き)

フォルト条件	検出デグリッチ時間
絶対サーマル シャットダウン	20µs

7.3.3.1 電流制限をプログラム可能

高精度の電流制限により、短絡時や電源投入時に電源が保護され、信頼性が向上します。また、PCB パターン、コネクタ サイズ、および先行する電力段を削減することで、システムのコストを節約できます。

電流制限は、過ストレスから負荷への保護と内蔵型パワー FET を実現します。電流制限は電流を設定値で保持し、して、診断レポートとして $\overline{FLT1}$ ピンをアサートします。電流が $I_{CL_FLT1_RISING}$ レベルまで上昇すると、このピンがアサートされます。

ILIM ピンとグランドとの間に抵抗を接続するか、ILIM ピンをフローティングするか、ILIM ピンをグランドに短絡することで、電流制限スレッショルドを設定できます。

- 外部プログラマブル電流制限:外部抵抗 R_{ILIM} を使用して、電流制限を設定します。抵抗を変更することで、この値を動的に変更できます。この情報は「アプリケーション」セクションに記載されています。
- 内部電流制限:ILIM ピンがグランドに短絡したかオープンのままの場合、または R_{ILIM} 抵抗が範囲外 (< 6.75kΩ または > 67.5kΩ) である場合、内部電流制限は固定され、通常は 2.1A になります。

V_{BB} に電力が供給され、EN または EN_AUX が High になると電流制限がアクティブになります。デバイスの GND と基板の GND の間にレベル シフトが生じるような GND ネットワークを使用する場合は、ILIM ピンをデバイスの GND に接続してください。式 7 で R_{LIM} を計算します。

$$R_{LIM}(k\Omega) \approx 13.5 / I_{LIM}(A) \quad (7)$$

電流制限機能の詳細については、「短絡および過負荷保護」セクションを参照してください。

7.3.3.2 短絡および過負荷保護

TPS1HC120-Q1 には出力短絡保護機能が備わっているため、GND への低インピーダンス パスが発生した場合にデバイスが電流の流れを防止し、損傷や深刻な電源ドループのリスクが排除されます。本デバイスは、最大 28V 電源の短絡イベントに対する保護機能を備えています。

図 7-4 に、過電流イベント発生時にデバイスがイネーブルされた場合の TPS1HC120-Q1 の動作を示します。

Copyright © 2026 Texas Instruments Incorporated

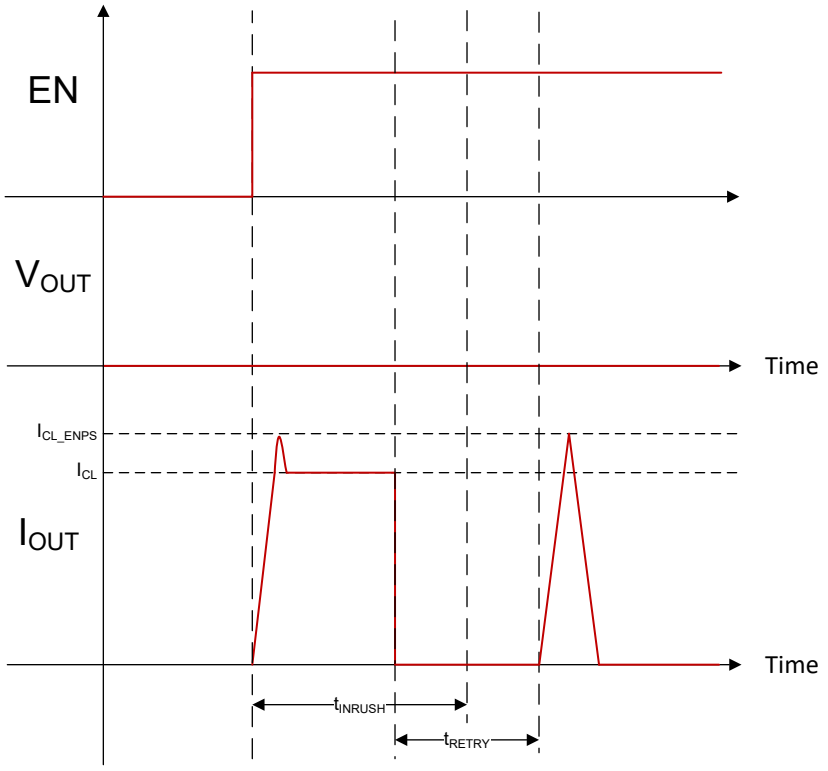


図 7-4. 永久短絡の有効化

デバイスがイネーブルになると、低インピーダンス パスにより、出力電流は電流制限スレッショルド (I_{CL}) に達するまで急速に増加します。電流制限回路の応答時間により、測定された最大電流は I_{CL_ENPS} として定義された I_{CL} 値を一時的に上回る場合がありますが、電流制限レギュレーション値に収束します。この状態では FET で大電力が消費されるため、最終的に FET 用の内部過熱保護温度に達し、デバイスは安全にシャットダウンされます。サーマル シャットダウン後:

- 突入期間 (t_{INRUSH}) が終了していない場合、デバイスは t_{RETRY} 期間後に再試行します。突入期間は EN の立ち上がりエッジから開始されます。
- 突入期間の期限が切れると、サーマル シャットダウンに達するたびに出力電圧 (V_{OUT}) が検出されます。
  - V_{OUT} が 3V 未満の場合は、グランドへの強い出力短絡時と同様に、EN 入力が切り替わるまでデバイスはラッチオフされます。
  - たとえば、過負荷状態で V_{OUT} が 3V を上回ると、デバイスは再試行します。

図 7-5 に、デバイスがオン状態ですでに電流を供給しているときに短絡が発生した場合の TPS1HC120-Q1 の動作を示します。内部パス FET が完全に有効になると、電流制限の応答時間が遅くなります。したがって、電流オーバーシュートを確実に制限するため、このデバイスは I_{OVCR} レベルでの高速トリップを実装しています。この高速トリップ スレッショルドに達すると、デバイスは短時間の間直ちにシャットオフされた後、すぐに再有効化され、短時間の過渡オーバーシュートの後、より高いピーク電流 (I_{CL_ENPS}) レベルまで電流が I_{CL} レベルにクランプされます。その後、デバイスはサーマル シャットダウン温度に達するまで、レギュレーション電流制限でクランプされた電流を維持し、デバイスが安全にシャットオフされます。サーマル シャットダウンに達すると、出力電圧が 3V 未満の場合、デバイスはイネーブル入力が切り替わるまでラッチオフし、出力電圧が 3V を超える場合は再試行します。

イネーブル入力の切り替えによりデバイスが再度イネーブルになった後、出力短絡がまだ存在する場合、シナリオはイネーブルから永久短絡へのシナリオと同一になります。

Copyright © 2026 Texas Instruments Incorporated

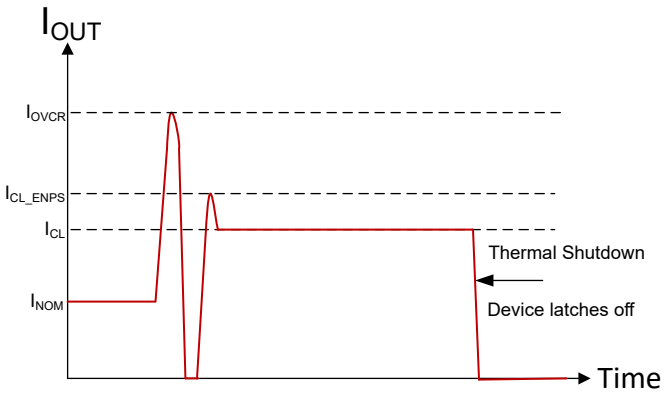


図 7-5. オン状態の短絡動作

図 7-6 に、I_{CL} スレッショルドを上回る負荷電流を送信するインピーダンスがわずかに変化したときの TPS1HC120-Q1 の動作を示します。電流は、レギュレーション レベルを超えて I_{CL_LINPK} まで上昇します。その後、電流制限レギュレーション ループが始動し、電流は I_{CL} の値まで低下します。

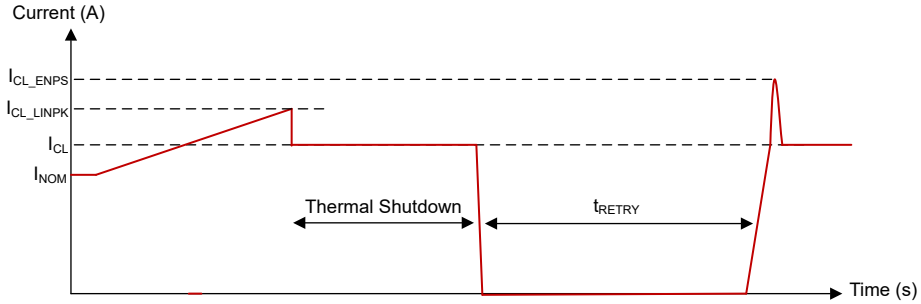


図 7-6. 過負荷動作

どのケースでも、内部サーマル シャットダウンに繰り返し達しても安全です。このサーマル シャットダウン レベルに繰り返し達しても、デバイスのリスクや寿命の信頼性に関する懸念はありません。

7.3.3.2.1 容量性充電

図 7-7 では、容量性負荷アプリケーションの代表的な設定と、デバイスを使用したときに機能する内部ブロックを示しています。すべての容量性負荷には、コンデンサと並列に接続された付随的な「負荷」が存在することに注意してください。この負荷は抵抗性負荷として説明されていますが、実際には誘導性負荷または抵抗性負荷の場合があります。

Copyright © 2026 Texas Instruments Incorporated

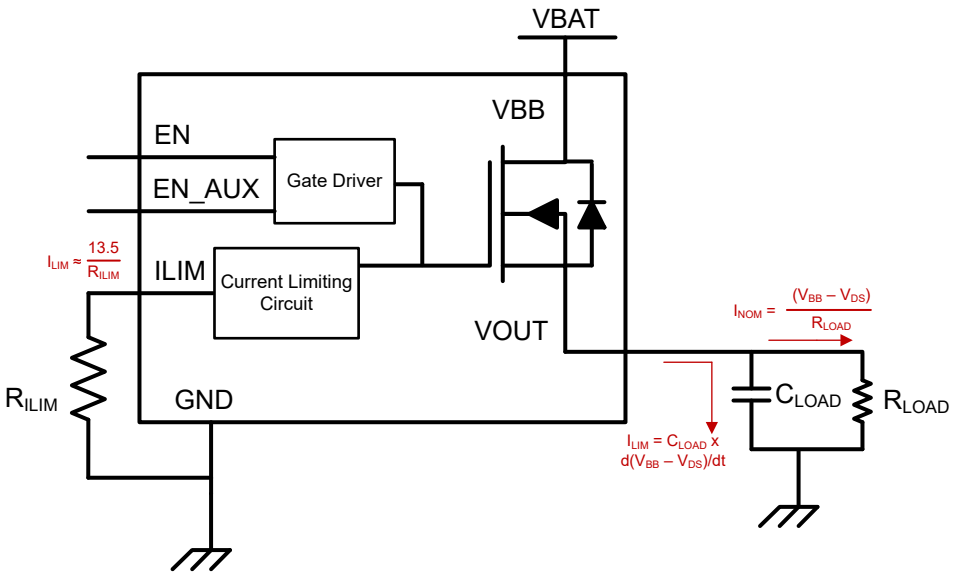


図 7-7. 容量性充電回路

最初に確認するのは、TPS1HC120-Q1 デバイスで公称 DC 電流 I_{NOM} が許容されることです。I_{NOM} を確認するには、デバイスの接合部温度を計算します。この値がサーマル シャットダウン値よりも小さい場合、デバイスはその I_{NOM} で動作します。この計算の例については、「アプリケーション」セクションを参照してください。

このアプリケーションに関する 2 番目の注意点は、デバイスがサーマル シャットダウンに達することなく、容量性負荷を完全に充電できるようにすることです。充電中にデバイスがサーマル シャットダウンに達した場合、TPS1HC120-Q1 がオフになっている間、コンデンサと並列の負荷の抵抗性によって、コンデンサの放電が開始します。負荷インピーダンスが高い一部のアプリケーションでは、TPS1HC120-Q1 がサーマル シャットダウンに達したのち、再試行が許容されることに注意してください。ほとんどのアプリケーションでは、コンデンサの充電中に TPS1HC120-Q1 がサーマル シャットダウン状態にならないように、システムを設計してください。

TPS1HC120-Q1 の電流制限機能により、他の高電流制限スイッチよりも低い突入電流でキャパシタを充電できます。突入電流が低いため、キャパシタが完全に充電されるまでに多少の時間がかかります。コンデンサが充電されるまでに要する時間は、式 8 に従います。

$$I_{LIM} = C \times d(V_{BB} - V_{DS})/dt \quad (8)$$

代表的な 1A アプリケーションの V_{DS} は V_{BB} 電圧よりもはるかに低いため (V_{DS} ≈ 1A × 0.12Ω = 120mV、V_{BB} ≈ 13.5V)、式は次のように書き換えて近似できます。

$$dt = C \times dV_{BB} / I_{LIM} \quad (9)$$

図 7-8 に、充電のタイミングを示します。

Copyright © 2026 Texas Instruments Incorporated

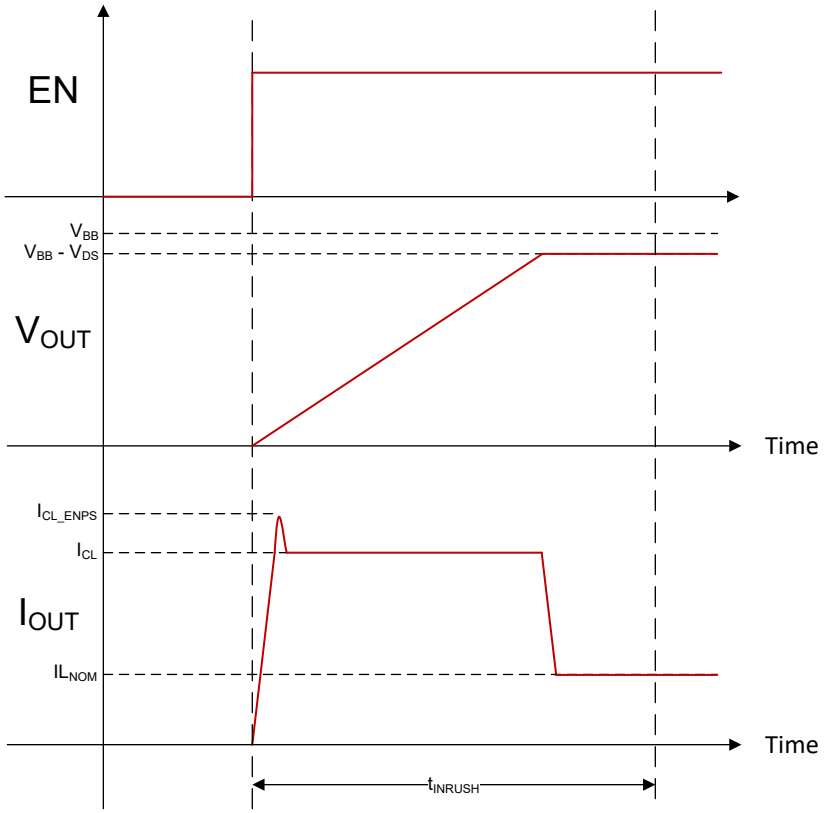


図 7-8. 容量充電時間

ハイサイド スイッチを使用した容量性充電の詳細については、容量性負荷の駆動方法に関するアプリケーション ノートを参照してください。このアプリケーション ノートには、利用可能な熱モデルについての情報と、ハイサイド スイッチがコンデンサを特定の電圧まで充電できるかどうかを迅速に推定する方法が掲載されています。

7.3.3.3 オン状態の開放負荷検出

TPS1HC120C-Q1 バリアントについては、出力 FET が有効になっている場合、FET を流れる電流が $I_{OL,ON(ENTER)}$ を下回ると開放負荷が検出され、$\overline{FLT2}$ ピンが Low になります。電流が $I_{OL,ON(EXIT)}$ スレッショルドを上回ると $\overline{FLT2}$ ピンは解除されます。

7.3.3.4 逆極性および逆バッテリ保護

逆極性（一般に逆バッテリと呼ばれます）は、デバイスのグランドがバッテリ電位になる $V_{GND} = V_{BAT}$ で、電源ピンがグランドに接続される $V_{BB} = 0V$ のときに発生します。この場合、EN ピンに「グランド」プレーンへのパスがあれば、FET はオンになり (オン抵抗 $R_{ON(REV)}$ により)、メイン チャネルでの消費電力を低減させ、ボディ ダイオードに流れる電流を防ぎます。逆バッテリ イベントが発生したとき、デバイスを保護するために、抵抗 / ダイオードのグランド ネットワークを設ける必要があるのに注意することが重要です (電源に集中型のブロッキング ダイオードが存在しない場合)。

Copyright © 2026 Texas Instruments Incorporated

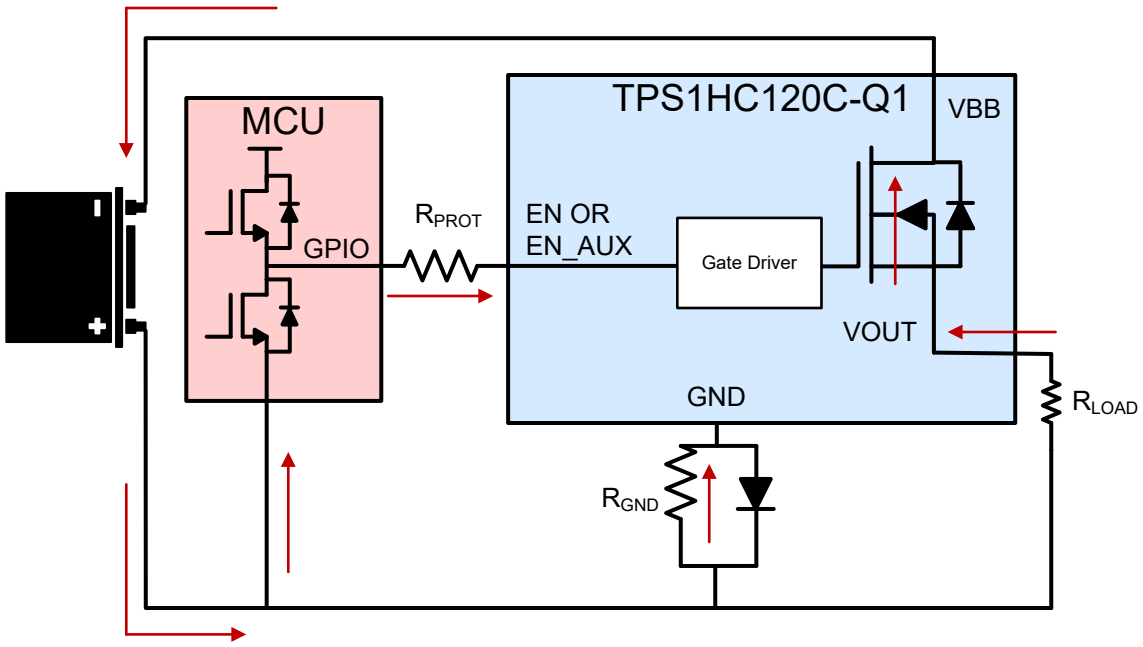


図 7-9. 逆バッテリ回路

外部保護回路の詳細については、*逆電流保護* を参照してください。詳細については、のフォルト真理値表を参照してください。

7.3.3.5 過熱保護動作

この過熱保護動作は、以下で説明するように、相対サーマル シャットダウンと絶対サーマル シャットダウンのいずれかになります。

1. 相対サーマル シャットダウン：過電流イベント発生時にデバイスがイネーブルされた場合。出力電流は I_{ILIM} レベルまで上昇し、FLT1 は low になります。このように大量の電流が流れるため、FET の接合部温度はコントローラの温度に対して急速に上昇します。パワー FET 温度がコントローラの接合部温度 ($\Delta T = T_{FET} – T_{CON} > T_{REL}$) を上回る T_{REL} に上昇すると、デバイスはシャットダウンします。サーマル シャットダウンに達すると、
   a. 出力電圧が 3V 未満である場合、イネーブル入力が切り替わるまで、デバイスはラッチ オフされます。
   b. 出力電圧が 3V を上回ると再試行します。
2. 絶対サーマル シャットダウン：過電流イベントの発生中に、デバイスがイネーブル状態を維持している場合。ただし、この場合、接合部温度は上昇し、絶対基準温度 T_{ABS} に達すると、シャットダウンされます。サーマル シャットダウンに達すると、
   a. 出力電圧が 3V 未満である場合、イネーブル入力が切り替わるまで、デバイスはラッチ オフされます。
   b. 出力電圧が 3V を超える場合、$T_J < T_{ABS} - T_{hys}$ となり、t_{RETRY} タイマの期限が切れると、再試行します。

7.3.3.6 UVLO 保護

デバイスは電源電圧 VBB を監視することで、電源電圧が低すぎるときに予期しない動作が発生することを防ぎます。電源電圧が V_{UVLOF} まで低下すると、出力段が自動的にシャットダウンされます。電源電圧が V_{UVLOR} まで上昇すると、デバイスはオンになります。

過電流イベントが UVLO スレッショルドをトリップすると、デバイスはシャットオフし、その後再起動して電流制限状態に安全に戻ります。

Copyright © 2026 Texas Instruments Incorporated

7.3.3.7 GND 喪失保護

GND 喪失が発生すると、入力信号が High か Low かどうかにかかわらず、出力はオフになります。

ケース 1 (デバイスの GND 喪失): I_{C_GND}、電流制限グランドが 1 つのパターンでシステム グランドに接続されているとき (図 7-10 を参照)、GND 喪失保護がアクティブになります。

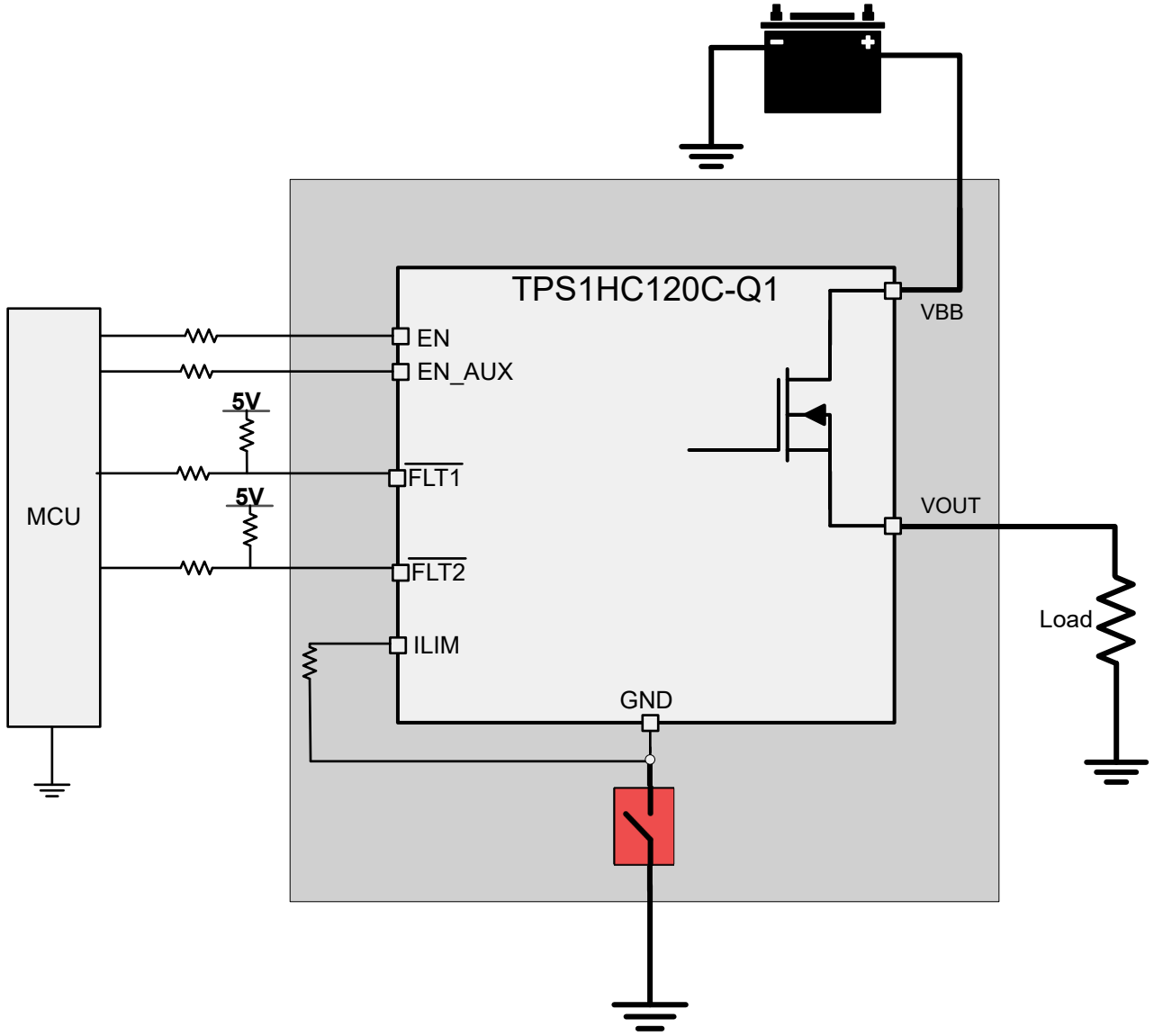


図 7-10. デバイスの GND 喪失

ケース 2 (モジュール GND 喪失):ECU モジュール全体の GND が失われた場合も、保護機能がアクティブになります。この状態では、負荷の GND は引き続き接続されています。

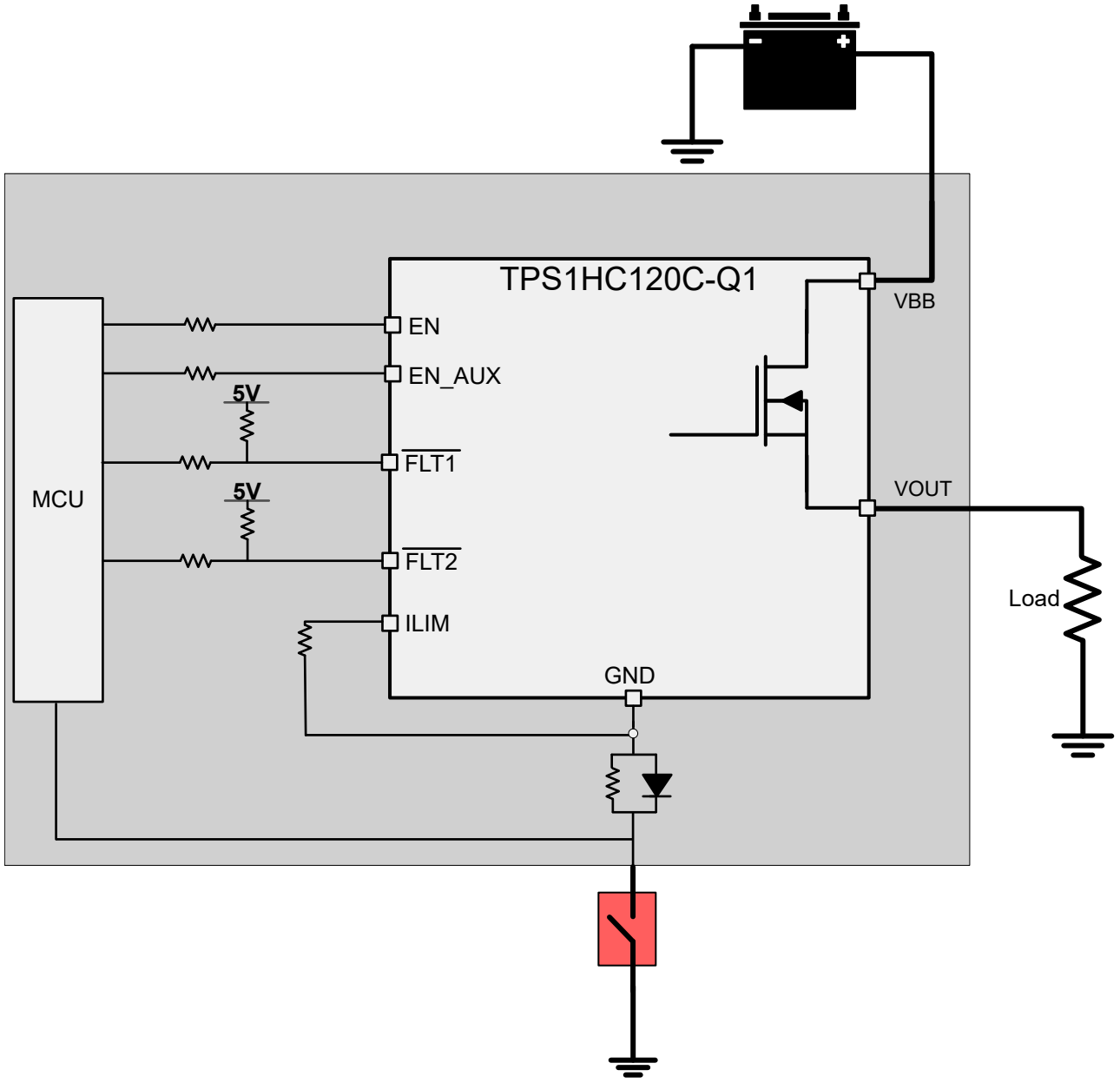


図 7-11. モジュールの GND 喪失

Copyright © 2026 Texas Instruments Incorporated

7.3.3.8 電源喪失保護

電源喪失が発生すると、入力が High か Low かどうかに関わらず、出力はオフになります。抵抗性または容量性負荷の場合は、それ以上電力を必要としないため、電源喪失保護は簡単に実現できます。ワースト ケースは、充電された誘導性負荷の場合です。この場合は、インダクタンス出力ループを維持するために、すべての IO から駆動電流が流れます。TI では、マイコンの直列抵抗プラス GND ネットワーク（ダイオードと抵抗を並列に接続）、または外部のフリーホイール回路を推奨します。

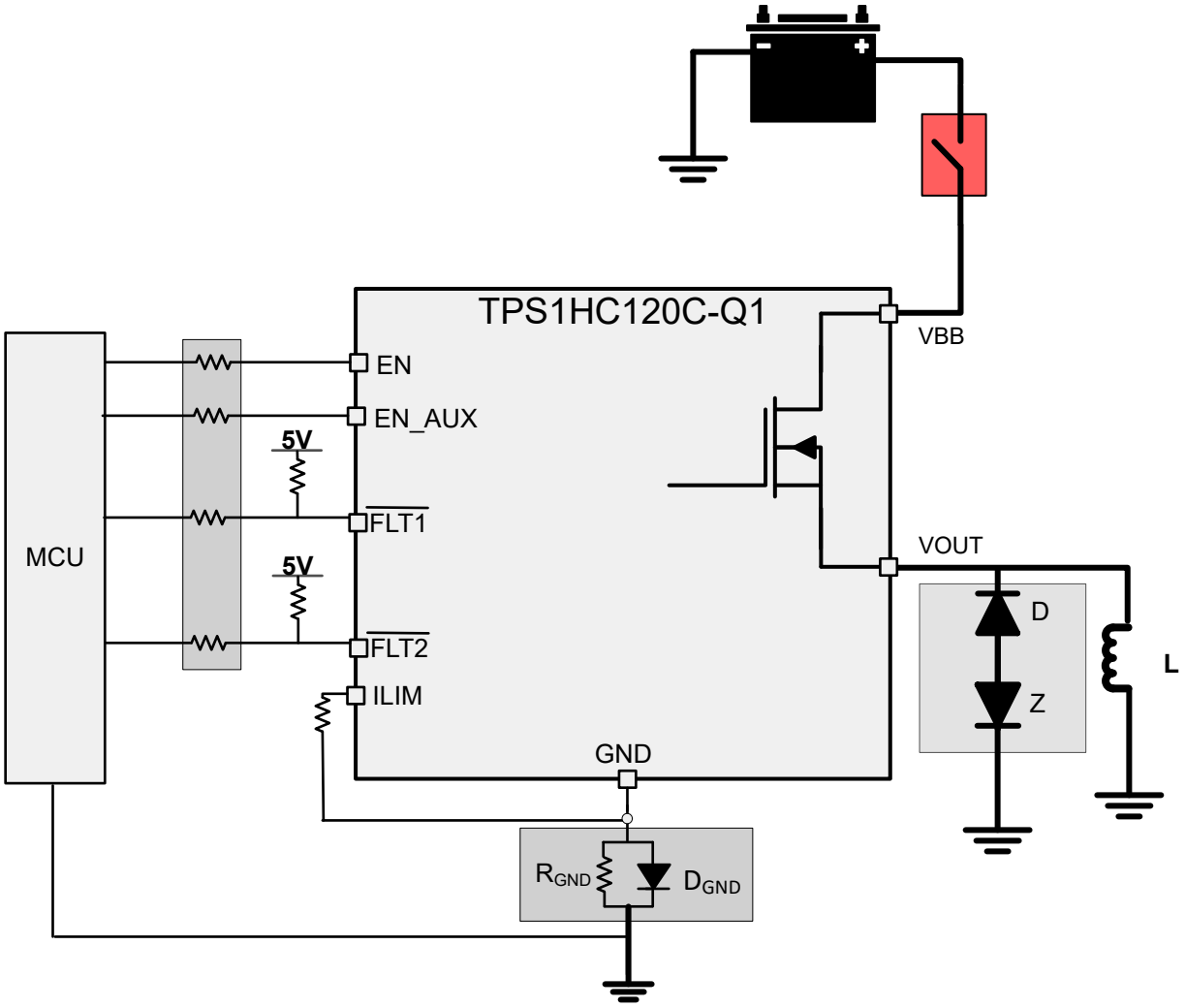


図 7-12. バッテリの損失

7.3.3.9 逆電流保護

方法 1: ブロック ダイオードを V_{BB} に接続。逆極性時にデバイスと負荷の両方が保護されます。ブロッキングダイオードは、バッテリの逆接続条件では電流を流しません。

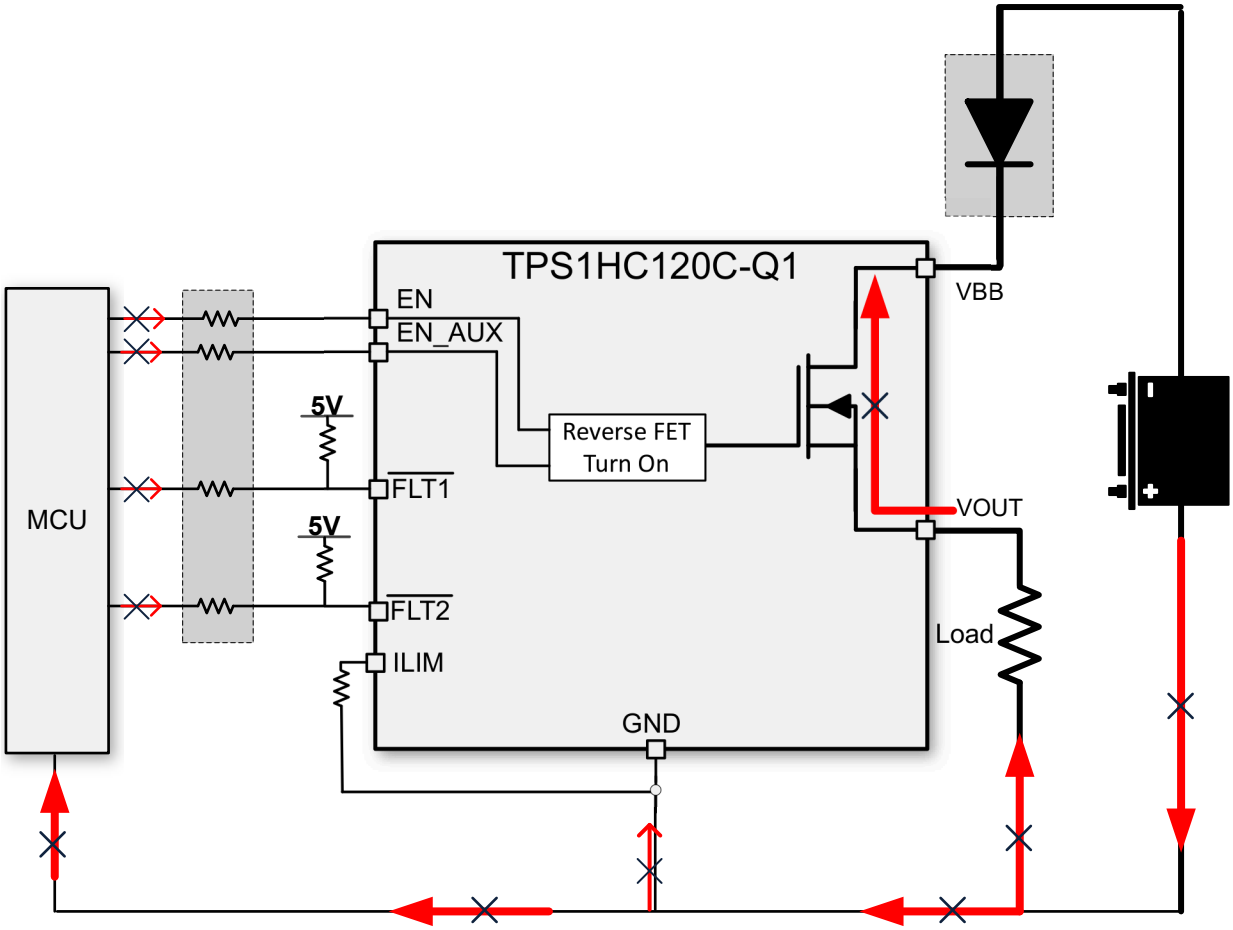


図 7-13. ブロック ダイオードによる逆電流保護

Copyright © 2026 Texas Instruments Incorporated

方法 2 (GND ネットワーク保護): この接続では、ハイサイドのデバイスだけを保護します。負荷のインピーダンスにより、負荷の逆電流が制限されます。逆極性が生じた場合、パワー FET を流れる連続逆電流による熱によって、絶対最大接合部温度を超えないように注意してください。$R_{ON(REV)}$ 値と $R_{\theta JA}$ 仕様を用いてデバイスの温度を計算します。デバイスの GND と基板の GND との間に使用する接続の種類にかかわらず、GND 電圧のシフトが発生する場合は、通常動作を確保するために以下のような適切な接続を確立してください。

- デバイスの GND に電流制限プログラマブル抵抗を接続します。

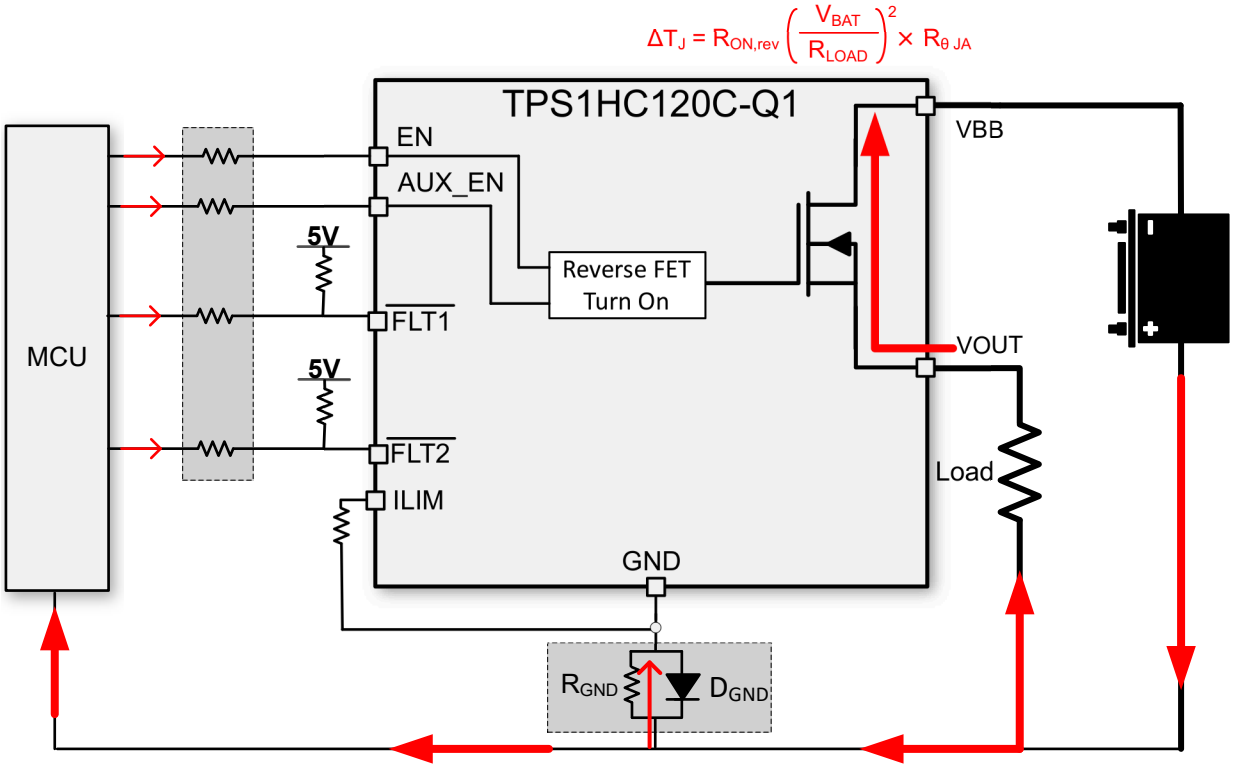


図 7-14. GND ネットワークによるリバースプロテクション

- **推奨事項 — 抵抗とダイオードの並列接続:** 誘導性負荷がスイッチオフになると、負のピーク スパイクが発生する場合があり、HSD またはダイオードの破損につながるおそれがあります。そのため、TI では、誘導性負荷の駆動時には抵抗とダイオードを並列に使用することを推奨しています。1kΩ 抵抗と I_F > 100mA のダイオードを選んで並列に使用することを推奨します。複数のハイサイド スイッチを使用する場合は、デバイス間で抵抗とダイオードを共有できます。
  - **接地抵抗:** バッテリの逆接続時または負の ISO パルス印加時には、抵抗値が大きいほど電流制限効果が上がります。

$$R_{GND} \geq \frac{(-V_{CC})}{(-I_{GND})} \quad (10)$$

ここで、

- $-V_{CC}$ は最大逆バッテリ電圧（通常-16V）です。
- $-I_{GND}$ は、グランド ピンが耐えることのできる最大逆電流であり、*絶対最大定格*で利用できます。

  - **接地ダイオード:** 逆電圧をブロックするためにダイオードが必要ですが、これはグランド シフト (≈ 600mV) にもつながります。また、ISO 7637 のパルス 1 テストでは、ダイオードがバイアスされないように、ダイオードの逆耐圧は約 200V である必要があります。

7.3.3.10 MCU I/O の保護

負の ISO パルスや、誘導性負荷によるバッテリ損失など、多くの条件では、デバイスの GND ピンに負の電位が生じて、マイコンの I/O ピン（一般的に、ピンに接続された内部回路）が損傷する可能性があります。そのため、マイコンと HSS の間に直列抵抗が必要です。

また、GND の損失に対する適切な保護のため、TI は R_{PROT} 抵抗に 10kΩ 抵抗を推奨しています。

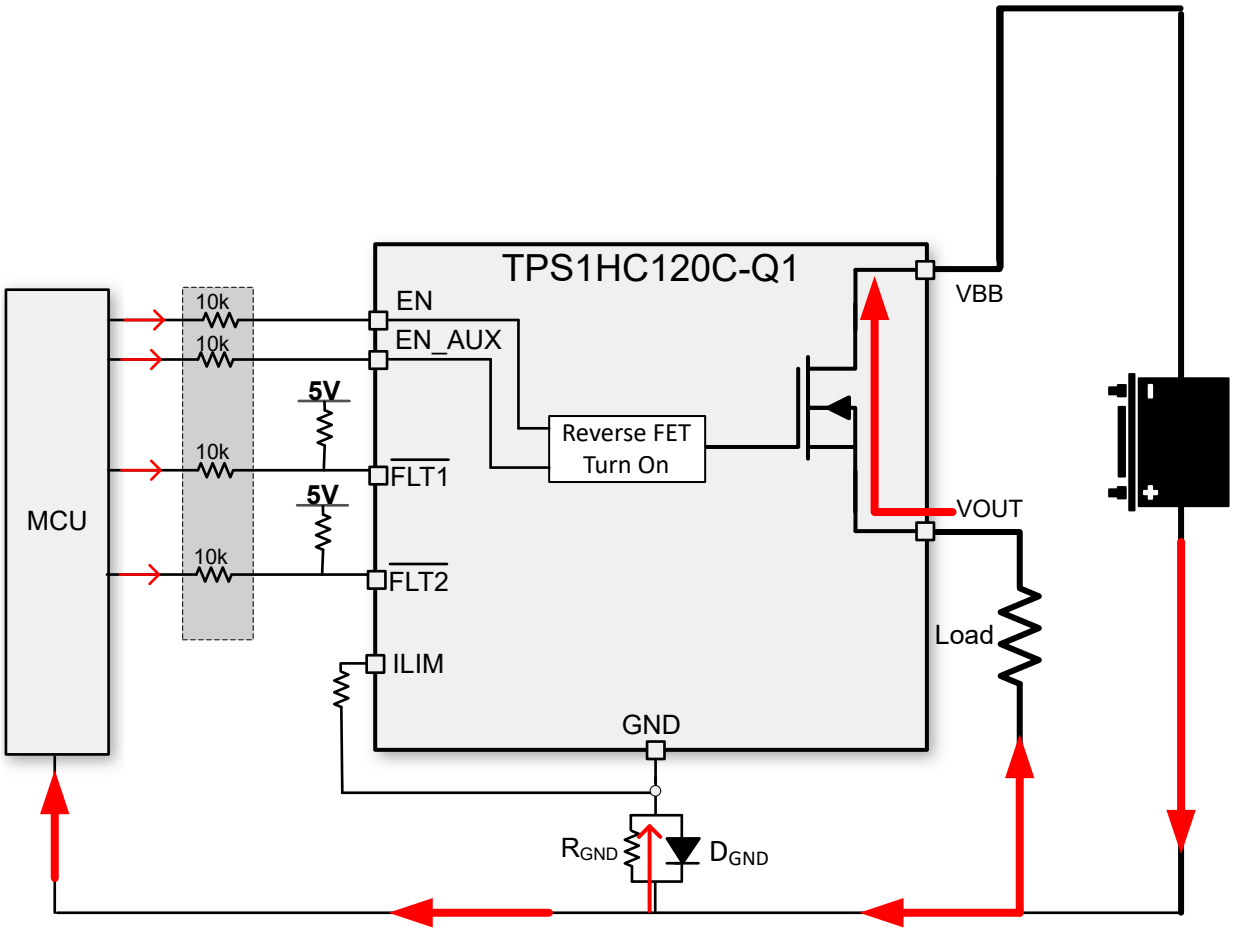


図 7-15. マイコン I/O 保護

7.4 デバイスの機能モード

7.4.1 作業モード

デバイスの 3 つの動作モードは、通常モード、スタンバイ モード、およびスリープ モードです。

EN がロジック Low の場合、デバイスは通常モードからスタンバイ モードに移行できます。スタンバイ モードまたはスリープ モードでは、スタンバイ電流 $I_{VBB,SLEEP}$ が非常に低い (85℃ で 500nA 未満) ため、オフ状態での省電力がサポートされています。スリープ モードに移行するためには、EN が Low で、$t > t_{STBY}$ である必要があります。t_{STBY} はスタンバイ モード デグリッチ時間であり、PWM スイッチングによる誤ったトリガや干渉を防ぐために使用されます。図 7-16 に、動作モードのステート マシンのステート図を示します。

出力をオンにするのに要する時間は、デバイスがスタンバイ モード (t_{DR_STBY}) になっている場合と比較して、デバイスがスリープ モード (t_{DR_SLEEP}) になっている場合の方が長くなります。

Copyright © 2026 Texas Instruments Incorporated

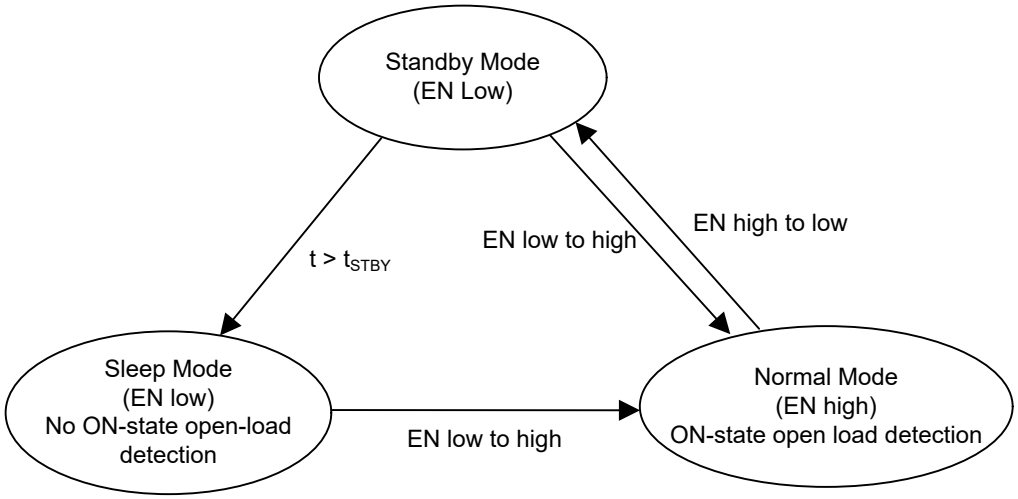


図 7-16. 動作モードのステート マシン

8 アプリケーションと実装

注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

TPS1HC120-Q1 デバイスは、以下のような幅広い種類の抵抗性負荷、誘導性負荷、容量性負荷を駆動できます。

- ADAS カメラ
- LED
- リレー
- ソレノイド
- 暖房器具
- サブモジュール

包括的な診断機能によって、インテリジェントな負荷制御が可能です。電流制限を外部で調整可能なため、突入電流や過負荷電流をクランプすることで、システム全体の信頼性を向上させます。

8.2 代表的なアプリケーション

図 8-1 に、外部回路の設計方法の例を示します。

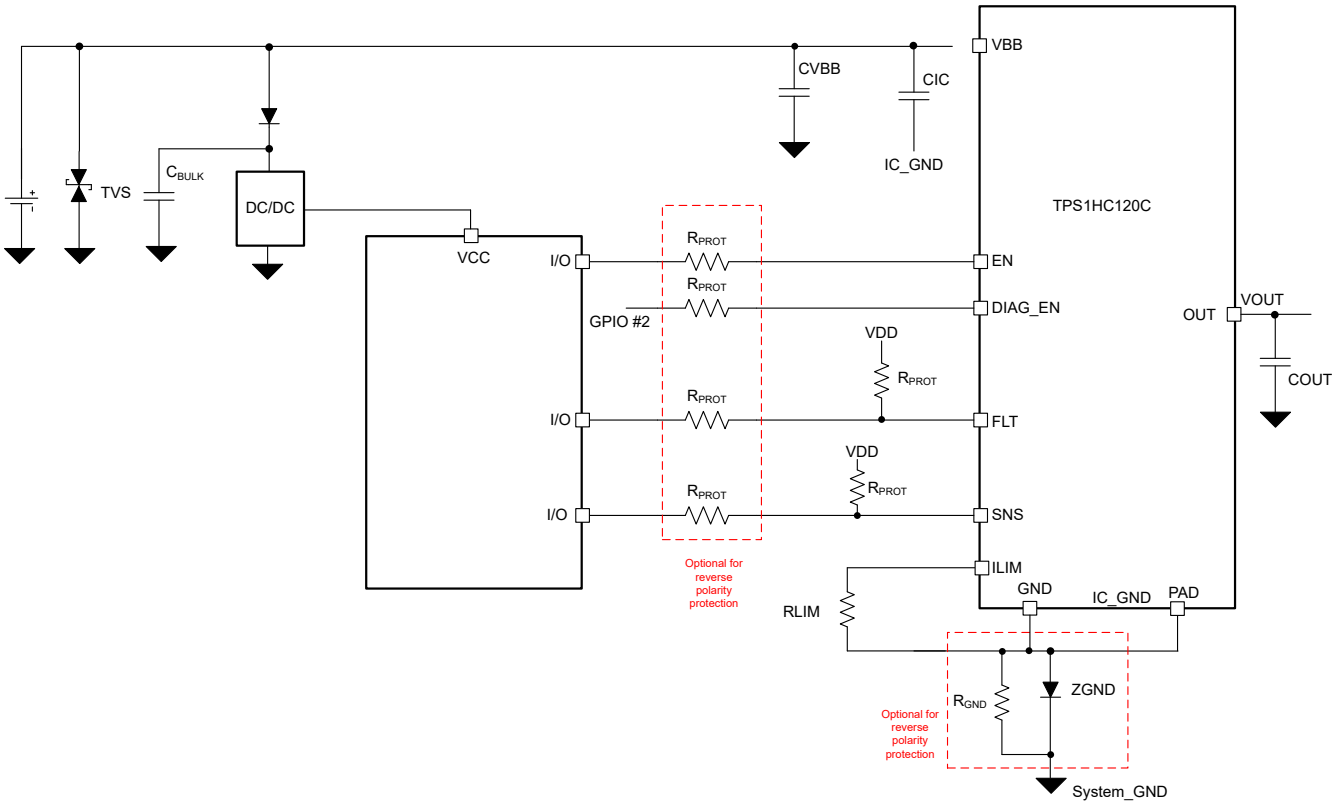


図 8-1. 代表的なアプリケーション回路

Copyright © 2026 Texas Instruments Incorporated

表 8-1. 推奨部品値

部品	説明	目的
TVS	SMBJ39CA (オプション)	バッテリからのフィルタ電圧過渡 (ISO7637-2)
C_{VBB}	220nF (オプション)	より優れた EMI 性能
C_{IC}	100nF	EMI を低減できるように、入力側の静電容量は最小
C_{BULK}	10µF (オプション)	電源レールの電圧過渡をフィルタリングするのに役立ちます
R_{PROT}	10kΩ	マイクロコントローラとデバイス I/O ピンの保護抵抗
R_{ILIM}	仕様 の推奨事項に従ってください	調整可能な電流制限スレッショルド
C_{VOUT}	22nF	EMI 特性の改善、電圧過渡のフィルタリング
R_{PU}	4.7kΩ	オープンドレイン ピン ($\overline{FLT1}$ と $\overline{FLT2}$) のプルアップ抵抗
R_{GND}	1kΩ	誘導性負荷のターンオフ時に GND の電位を安定させます
D_{GND}	BAS21 ダイオード	通常動作中は、GND をシステムグランドに近づけて配置します

8.2.1 詳細な設計手順

8.2.1.1 電流制限の動的変更

電流制限ピンからデバイスのグランド間に接続する抵抗を変更するだけで、電流制限スレッショルドを動的に変更できます。

8.2.1.2 AEC Q100-012 テストのグレード A 認証

スマート ハイサイド パワー スイッチ デバイスには、短絡に対する信頼性が不可欠です。AEC-Q100-012 規格は、連続的な短絡状態で動作しているときのデバイスの信頼性を判定するために使用されます。合格サイクル数に従って、異なるグレード レベルが指定されます。TPS1HC120-Q1 は、最高レベルのグレード A (100 万回の GND 短絡) を受けて認定されています。

AEC Q100-012 規格では、3 つのテスト モードが定義されています。コールド反復短絡テスト (長いパルス、コールド反復短絡テスト-ショートパルス、ホット反復短絡テスト) については、表 8-2 を参照してください。出力がオフにラッチされるため、連続的な出力短絡での加熱反復短絡はこのデバイスに適用されません。

表 8-2. テスト

テスト項目	テスト条件	テスト サイクル数
冷却反復短絡テスト — 短パルス	–40℃、10ms パルス、冷却	1M
	85℃、10ms パルス、冷却	1M
冷却反復短絡テスト — 長パルス	–40℃、300ms パルス、冷却	1M
加熱反復短絡テスト	85℃、弱い過負荷	1M
冷却反復短絡テスト	-40℃、端子の短絡	1M

以下のように、テストされたサイクル数に従って、異なるグレード レベルが指定されます。

表 8-3. グレードレベル

グレード	サイクル数	ロット数、ロットあたりのサンプル数	不良数
A	>1000000	3、10	0
B	>300000 ～ 1000000	3、10	0
C	>100000 ～ 300000	3、10	0
D	>30000 ～ 100000	3、10	0
E	>10000 ～ 30000	3、10	0
F	>3000 ～ 10000	3、10	0

Copyright © 2026 Texas Instruments Incorporated

表 8-3. グレードレベル (続き)

グレード	サイクル数	ロット数、ロットあたりのサンプル数	不良数
G	>1000 ～ 3000	3、10	0
H	300～1000	3、10	0
O	<300	3、10	0

8.2.1.3 EMC 過渡外乱テスト

車載環境では電気的条件が厳しいため、電気的な過渡外乱に対する耐性が必要になります。これは、バッテリに直接接続されるハイサイド パワー スイッチでは特に重要です。詳細なテスト要件は、ISO 7637-2:2011 および ISO 16750-2:2010 規格に従います。TPS1HC120-Q1 のテストの概要は以下のとおりです。

表 8-4. 12V システムにおける ISO 7637-2:2011(E)(1)(2)(3)(4)

テスト項目	テスト パルスの強度レベルと、それに応じた		パルス時間 (T_D)	最小パルス数またはテスト時間	バーストサイクルのパルス反復時間		入力抵抗 (Ω)	機能性能ステータス分類
	レベル	VBB/V			最小値	最大値		
1	III	-112	2ms	500 パルス	0.5s	-	10	ステータス II
2a	III	55	50µs	500 パルス	0.2s	5s	2	ステータス II
2b	IV	10	0.2s ～ 2s	10 パルス	0.5s	5s	0～0.05	ステータス II
3a	IV	-220	0.1µs	1h	90ms	100ms	50	ステータス II
3b	IV	150	0.1µs	1h	90ms	100ms	50	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです。
(2) ワースト ケースのテスト条件を考慮し、VBB および V_{OUT} にフィルタ コンデンサを使用しない状態で ISO 7637-2:2011 試験が行われます。
(3) GND ピン ネットワークは、BAS21-7F ダイオードと並列接続した 1kΩ 抵抗です。
(4) ステータス II:テスト中は機能が設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。

表 8-5. 12V システムでの ISO 16750-2:2010(E) 負荷ダンプ テスト B(1)(2)(3)(4)(5)

テスト項目	テスト パルスの強度レベルと、それに応じた		パルス時間 (t_d)	最小パルス数またはテスト時間	バースト サイクル/パルス反復時間	入力抵抗 (Ω)	機能性能ステータス分類
	レベル	VBB/V					
テスト B	該当なし	35	40ms から 400ms に変更	5 パルス	60s	0.5～4	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです。
(2) ワースト ケースのテスト条件を考慮し、VBB および V_{OUT} にフィルタ コンデンサなしでデバイスをテストします。
(3) GND ピン ネットワークは、BAS21-7F ダイオードと並列接続した 1kΩ 抵抗です。
(4) ステータス II:テスト中は機能が設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。
(5) 39V の外付けサプレッサを選択してください。

8.2.2 損電力の計算

連続の通常動作では、接合部温度がサーマル シャットダウン トリップ ポイントを超えないようにする必要があります。式 11 に従って、デバイスの消費電力を計算します。

$$P_T = (I_{OUT}^2 \times R_{ON}) + (V_{BB} \times I_Q) \quad (11)$$

- P_T はデバイスの合計消費電力です。

デバイスの消費電力を求めてから、周囲温度とデバイスの熱インピーダンスから接合部温度を計算します。

$$T_J = T_A + R_{\theta JA} \times P_T \quad (12)$$

R_{ON} はデバイスの接合部温度に対応するように外挿する必要があるため、デバイスの接合部温度の推定値を求めるには上記の計算を複数回繰り返します。

Copyright © 2026 Texas Instruments Incorporated

詳細については、抵抗性、誘導性、容量性、照明の負荷を駆動する方法に関するアプリケーション ノートを参照してください。

8.2.3 アプリケーション曲線

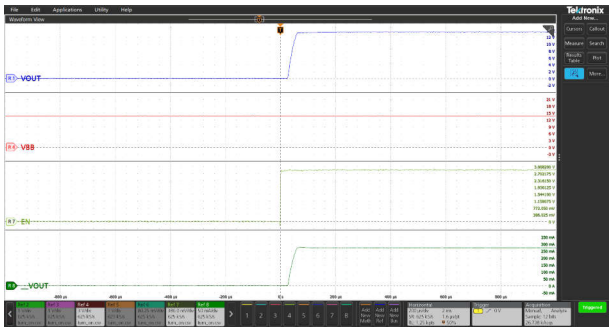


図 8-2. 出力時に 13.5V、50Ω の抵抗性負荷での出力ターンオン

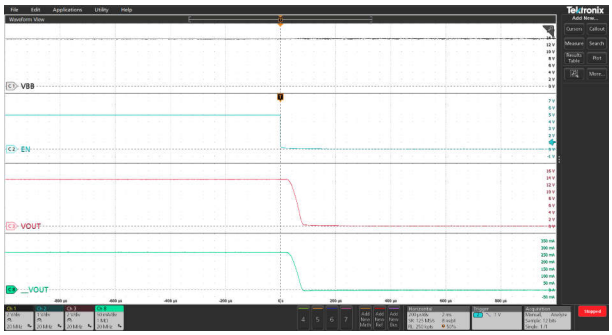


図 8-3. 出力時に 13.5V、50Ω の抵抗性負荷での出力ターンオフ

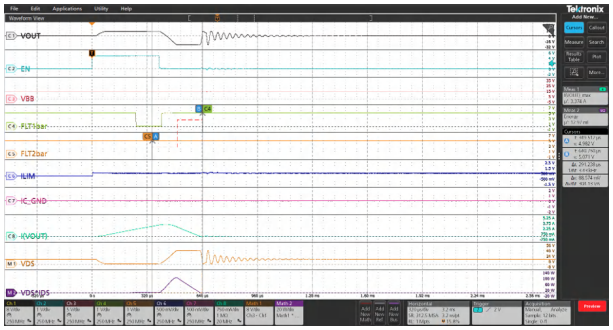


図 8-4. 13.5V での 5mH 誘導性負荷のターンオフ

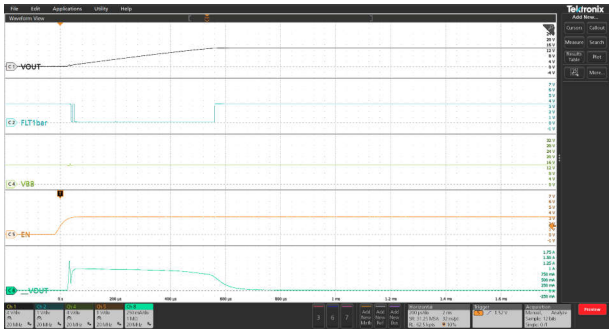


図 8-5. 125℃ での 1A 電流制限による 40µF キャパシタの充電

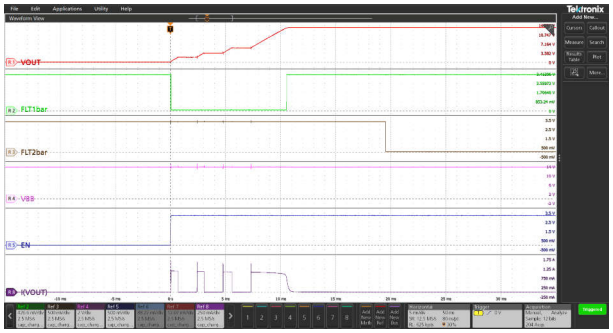


図 8-6. 125℃ での 1A 電流制限による 220µF キャパシタの充電

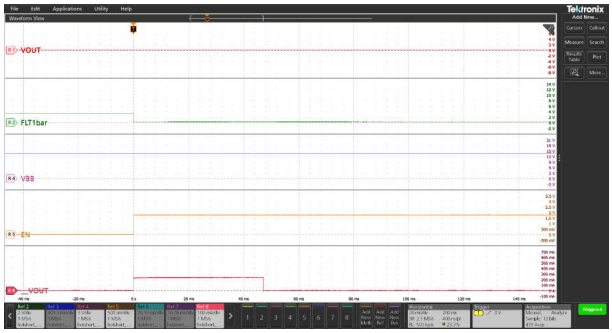


図 8-7. 200mA 電流制限による出力加熱短絡

Copyright © 2026 Texas Instruments Incorporated

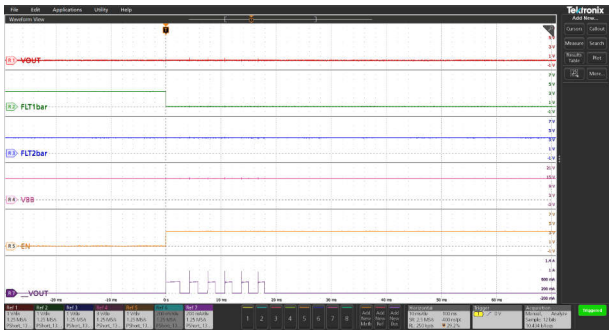


図 8-8. 400mA 電流制限による出力グランド短絡

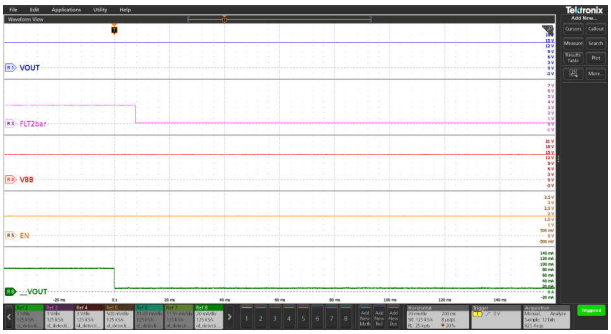


図 8-9. オン状態の開放負荷検出

Copyright © 2026 Texas Instruments Incorporated

8.3 電源に関する推奨事項

このデバイスは車載用および産業用のアプリケーションに適しています。通常の電源接続は、12V の車載用システムです。電源電圧は、*推奨動作条件* に規定されている範囲内にある必要があります。

表 8-6. 動作電圧範囲

VBB 電圧範囲	注
3V ～ 6V	コールド クランクやスタート / ストップなど、12V 未満の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護されていますが、R_{ON}、、電流制限精度、タイミング パラメータなど一部のパラメータが仕様から逸脱する場合があります。「電気的特性」で個々の仕様をチェックし、デバイスの適用可能な電圧範囲を確認してください。
6V ～ 18V	公称 12V の車載用バッテリの電圧範囲。すべてのパラメータ仕様が適用され、デバイスは完全に機能し、保護されています。
18V ～ 24V	ダブル バッテリなど、12V 以上の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護されていますが、R_{ON}、、電流制限精度、タイミング パラメータなど一部のパラメータが仕様から逸脱する場合があります。「電気的特性」で個々の仕様をチェックし、デバイスの適用可能な電圧範囲を確認してください。
35V	負荷ダンプ電圧。デバイスは動作可能で、パルスは損傷を受けることなく通過しますが、短絡に対する保護はありません。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

サーマル シャットダウンを防止するため、T_J は 150℃ 未満にする必要があります。出力電流が非常に高い場合は、消費電力が大きくなる可能性があります。適切な PCB 設計は、熱伝導を最適化することができ、これはデバイスの長期的な信頼性にとって絶対的に不可欠です。

良好な放熱性能を得るため、VBB パッドは大きな銅流し込みに接続します。PCB 上層では、流し込みがパッケージの寸法を超えて広がる可能性があります。これに加えて、一つ以上の内部 PCB 層や最下層に VBB プレーンを配置することを推奨します。これらのプレーンにビアを接続し、トップ層の VBB 銅箔ポアに接続します。VOUT パッドをボード上の大きな銅流し込みに接続すると、放熱性能を改善するのにも役立ちます。

設計に使用する場合には、C_{IC} コンデンサは、デバイスの VBB ピンおよび GND ピンにできるだけ近づけて配置してください。逆バッテリ保護のためにグランド ネットワークを使用する場合は、C_{IC} コンデンサを VBB ネットから IC_GND ネットに接続してください。最高の性能を実現するため、C_{VBB} コンデンサは VBB ピンの近くに配置し、システム グランドに接続してください。

R_{ILIM} 抵抗は、デバイスの ILIM ピンと GND ピンの近くに配置してください。逆バッテリ保護にグランド ネットワークを使用する場合、最適な電流制限性能を得るために、R_{ILIM} を ILIM ピンから IC_GND ネットに接続してください。

Copyright © 2026 Texas Instruments Incorporated

8.4.2 レイアウト例

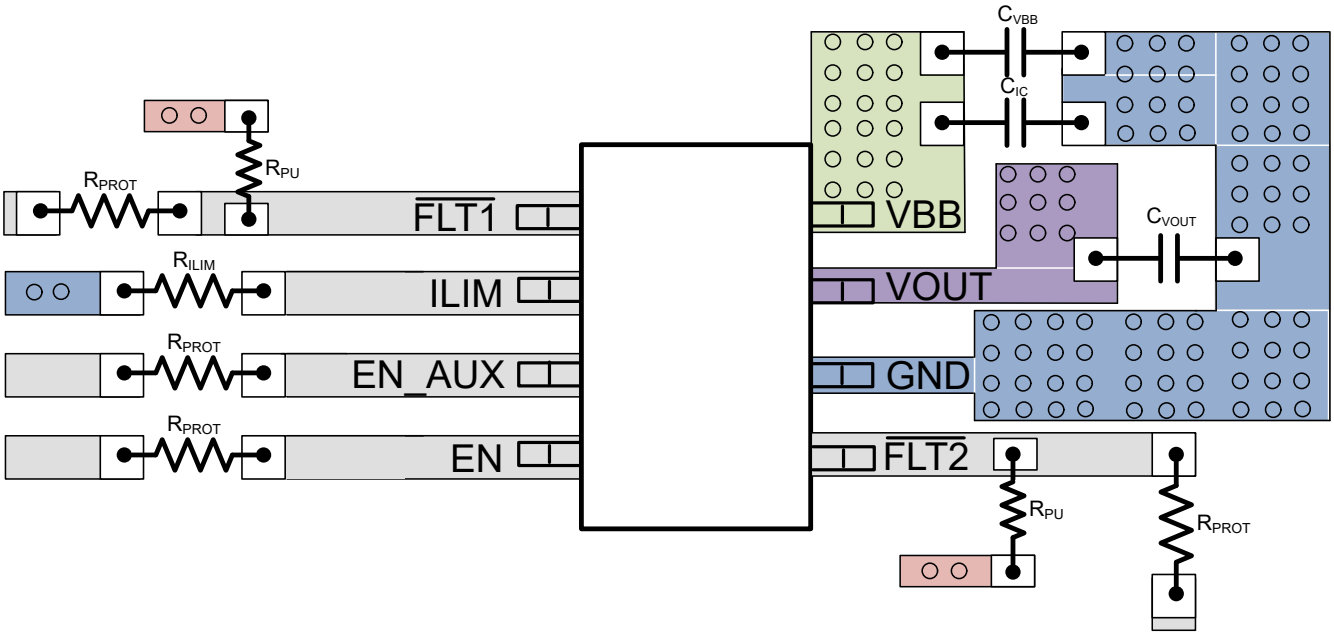


図 8-10. GND ネットワークなし

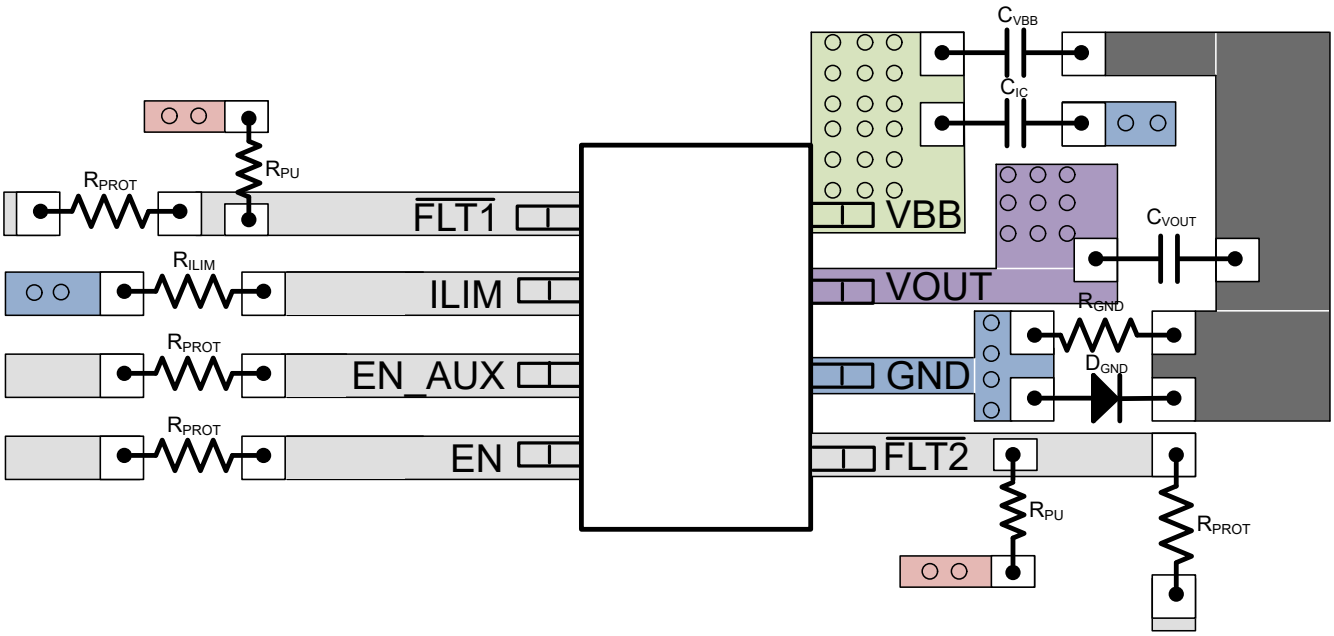


図 8-11. GND ネットワークあり

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (December 2025) to Revision A (September 2026)	Page
• ドキュメント全体を通して A および B バリアントを削除	1
• オフ状態での開放負荷検出およびバッテリ短絡検出を削除	1
• ソフト短絡時の自動再試行およびハード短絡時のラッチに関する注記を削除	1
• 機能安全対応の情報を追加	1
• 正確な電流検出について、A/B を D バリアントに変更	1
• デバイス比較表に TPS1HC120D-Q1 を追加	4
• D バリアントのピン配置とピン構成を追加	5
• C バージョンの $\overline{FLT2}$ に、「未使用時は、フローティングにできます」という記述を追加	5
• A/B から D バリアントに変更	14
• 表 7-3 を追加	18
• 個別のレイアウト例のセクションを削除し、1 つのセクションに統合	38

Copyright © 2026 Texas Instruments Incorporated

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS1HC120CQDYCRQ1	Active	Production	SOT-5X3 (DYC) | 8	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	H120Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

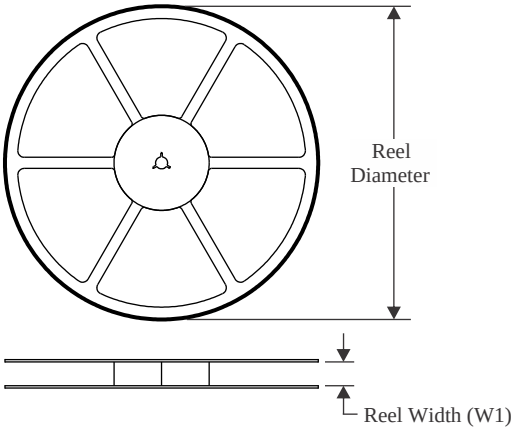
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

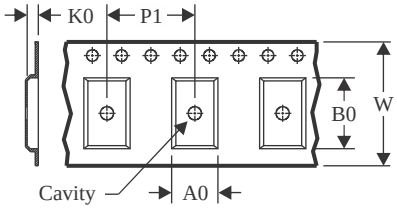
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

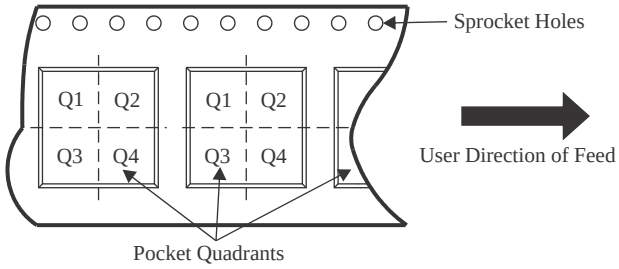


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

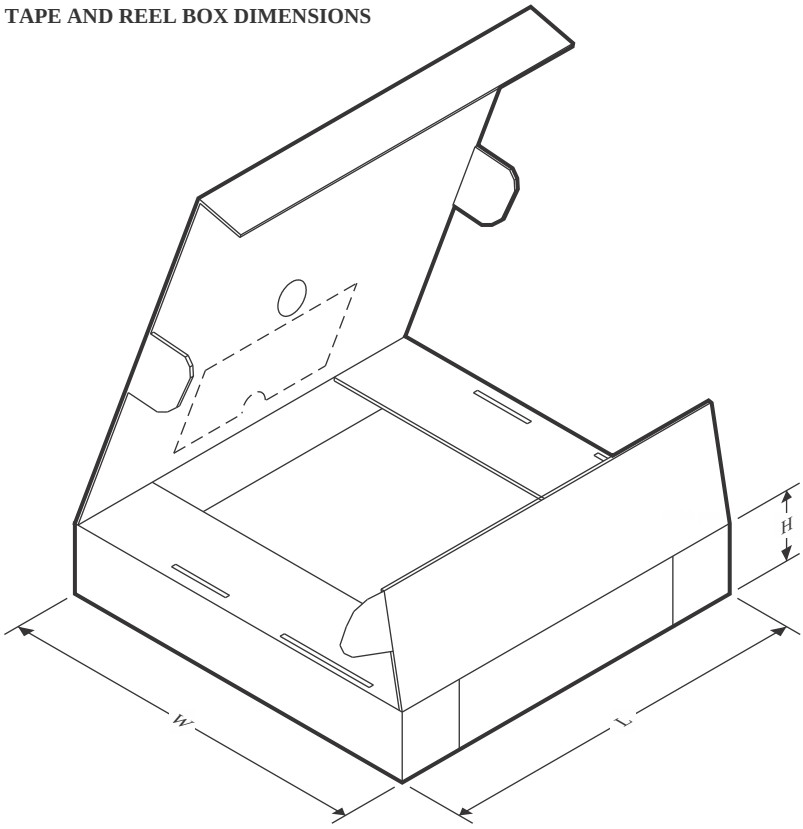
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS1HC120CQDYCRQ1	SOT-5X3	DYC	8	4000	180.0	8.4	2.45	1.85	0.8	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS1HC120CQDYCRQ1	SOT-5X3	DYC	8	4000	210.0	185.0	35.0

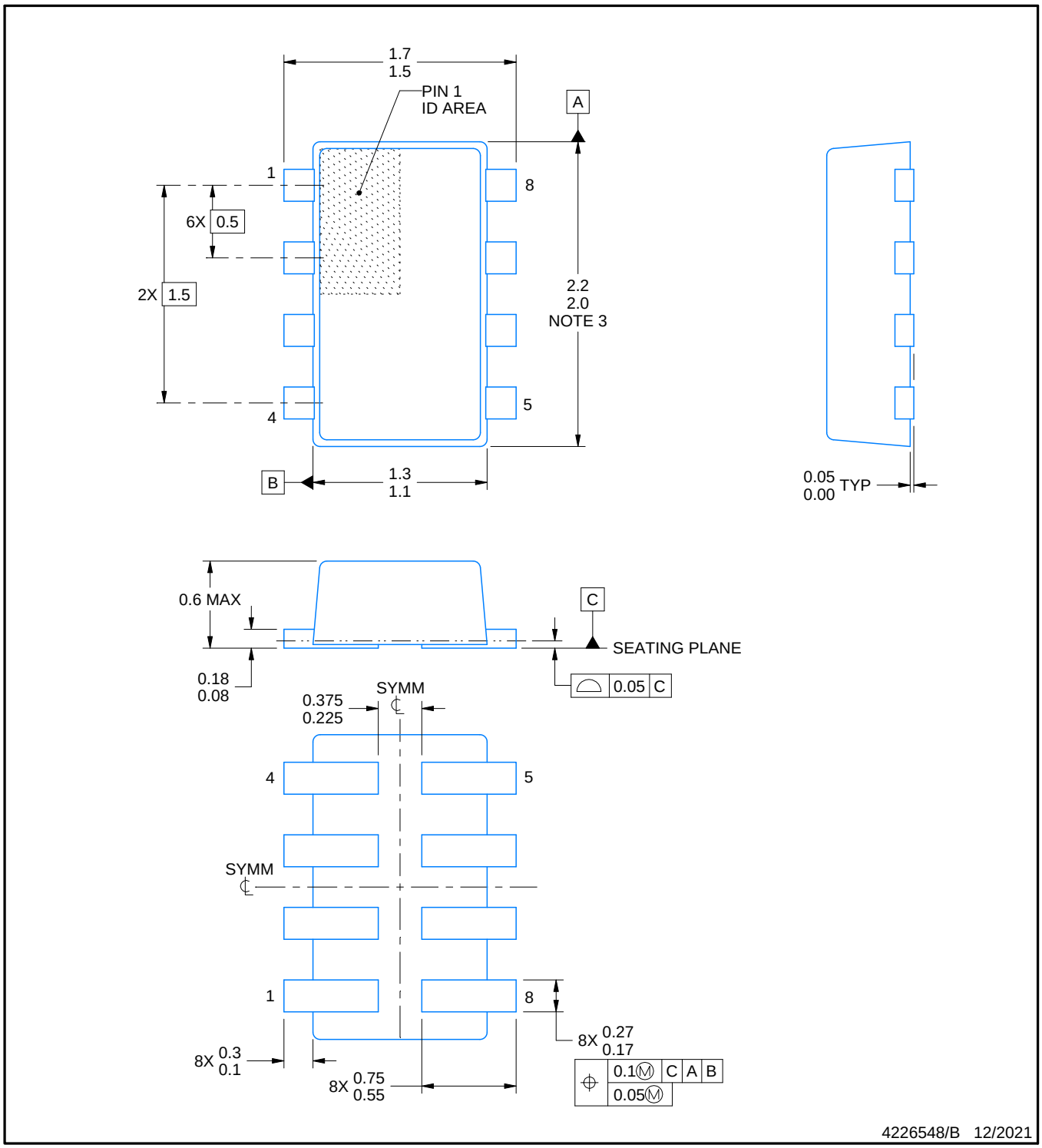
DYC0008A



PACKAGE OUTLINE

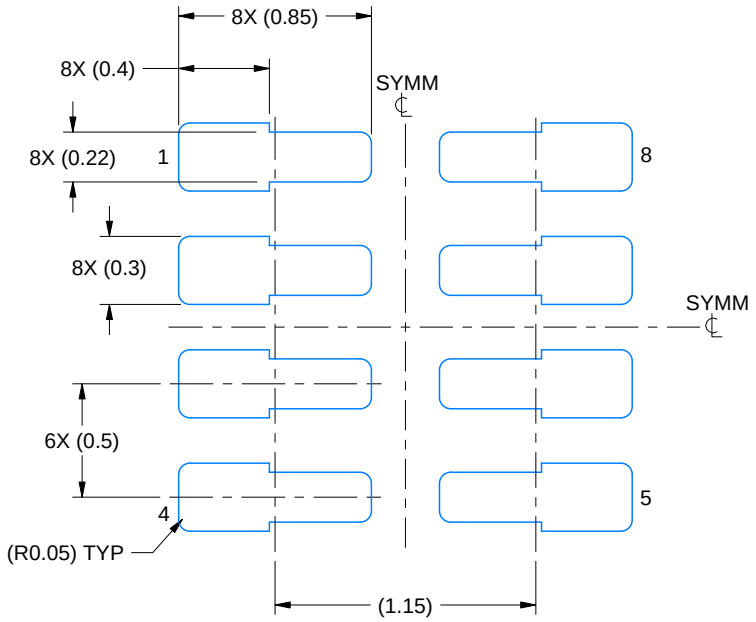
SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE

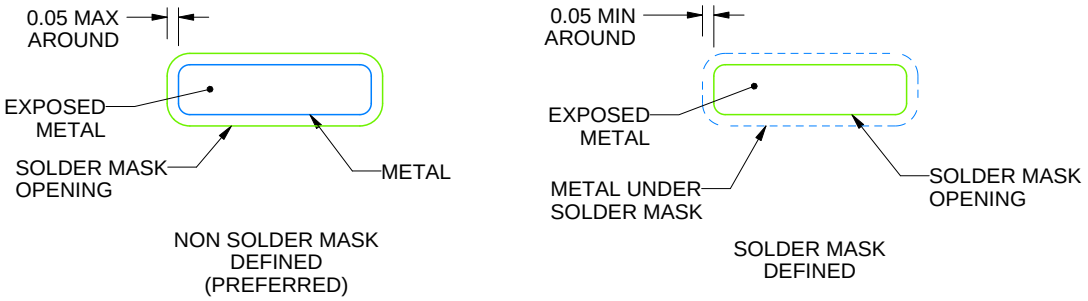


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:30X

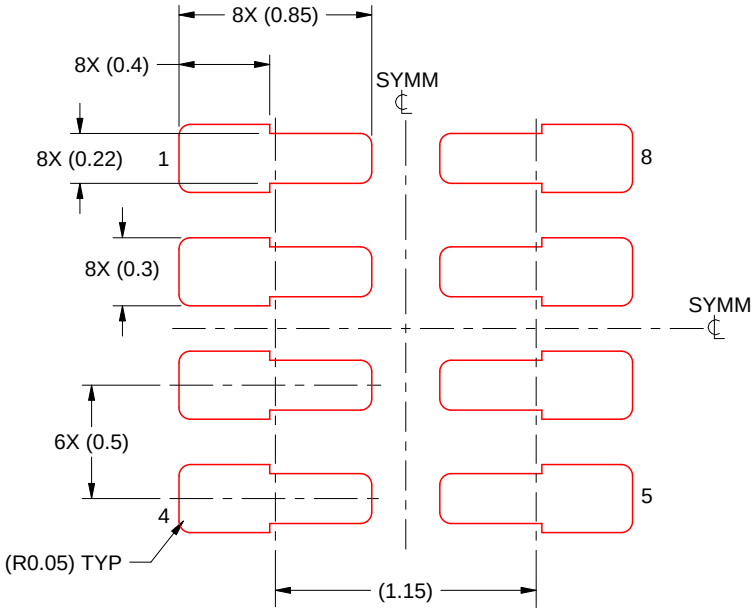


SOLDERMASK DETAILS

4226548/B 12/2021

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4226548/B 12/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月