TPS2HC08-Q1 9.5mΩ Dual-Channel 車載スマート ハイサイド スイッチ

1 特長

- Dual-Channel 完全な診断機能を持つスマート ハイサイド スイッチ
  - GPIO ピンを使用した制御
  - オープンドレイン ステータス出力
  - 電流検出アナログ出力:検出精度 <±4% at ≥ 1A
- 広い動作電圧範囲:3V ～ 28V
- 低 R_{ON}:9.5mΩ (代表値)、16.5mΩ (最大値、150°C 時)
- 超低スタンバイ電流:<1.4µA (85°C 時)
- サーマル・レギュレーションあり/なしで調整可能な電流制限
  - 電流制限範囲:7.5A～25A
- 保護
  - 過負荷および短絡保護
  - 低電圧誤動作防止 (UVLO)
  - 自己回復可能なサーマル シャットダウンおよびスイング
  - 誘導性負荷の逆起電圧の発生を防止する出力クランプを内蔵
  - GND 消失、バッテリ消失、バッテリ逆極性からの保護
- 診断
  - グローバル フォルト レポートによる高速割り込み
  - 過電流およびグランドへの短絡の検出
  - 開放負荷およびバッテリへの短絡の検出
- 車載アプリケーション認定済み
  - 以下の結果で AEC-Q100 認定済み:
    - 温度グレード 1:動作時周囲温度範囲 -40℃～125℃
  - 電気的過渡ノイズ耐性テスト (ISO7637-2 および ISO16750-2) に合格
- 小さい占有面積:11 ピン ウェッタブル フランク VQFN-HR 2.2mm × 3.6mm、0.55mm ピッチ
- 機能安全規格に対応
  - 機能安全システムの設計に役立つ資料を利用可能

2 アプリケーション

- ゾーン制御モジュール
- ボディ コントロール モジュール
- 白熱光および LED ライティング
- フロントドア モジュール
- シート ヒーター

3 説明

TPS2HC08-Q1 は、12V 車載バッテリ システム向けに設計された、NMOS パワー FET とチャージ ポンプを内蔵する dual-channel のスマート ハイサイド スイッチです。低オン抵抗 (9.5mΩ) により、両チャネル有効時に最大 7.5A DC、単一チャネル有効時に最大 10A DC の出力負荷電流を駆動する際のデバイス損失を最小限に抑えます。

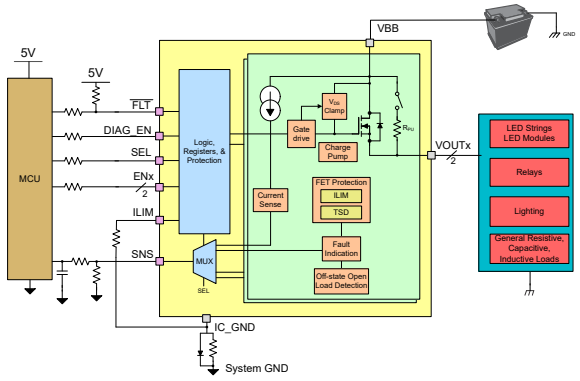
このデバイスには、サーマル シャットダウン、出力クランプ、電流制限などの保護機能が内蔵されています。TPS2HC08-Q1 は、可変電流制限回路を実装しています。この回路は、大きな容量性負荷を駆動する際に突入電流を低減し、過負荷電流を最小化することで、システムの信頼性を向上させます。調整可能な電流制限は、ILIM ピンの外付け抵抗を使用して (7.5A から 25A に) 調整できます。本デバイスは、起動時の容量性負荷に対するサーマル制御型電流制限と、モーター突入電流やバルブ用途向けの非制御型電流制限の両方を提供します。

本デバイスは高精度な電流検出機能を備えており、過負荷検出や開放負荷の検出といった負荷診断の精度向上に寄与し、予知保全の高度化を可能にします。TPS2HC08-Q1 は、11 ピン、0.55mm ピッチの 2.2mm × 3.6mm VQFN-HR ウェッタブル フランク パッケージで供給され、PCB のフットプリントを最小限に抑えます。

パッケージ情報

部品番号	パッケージ(1)	パッケージ サイズ(2)
TPS2HC08-Q1	VAH (VQFN-HR、11)	2.2mm × 3.6mm

(1) 巻末の注文情報を参照してください。
(2) パッケージ サイズは公称値であり、ピンも含まれます。



代表的なアプリケーション回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイス比較表.....3
5 ピン構成および機能.....4
6 仕様.....5
6.1 絶対最大定格.....5
6.2 ESD 定格.....5
6.3 推奨動作条件.....6
6.4 熱に関する情報.....6
6.5 電気的特性.....6
6.6 SNS タイミング特性.....10
6.7 スイッチング特性.....10
6.8 代表的特性.....12
7 パラメータ測定情報.....18
8 詳細説明.....19
8.1 概要.....19
8.2 機能ブロック図.....20
8.3 機能説明.....21
8.4 デバイスの機能モード.....58
9 アプリケーションと実装.....60
9.1 アプリケーション情報.....60
9.2 代表的なアプリケーション.....60
9.3 電源に関する推奨事項.....65
9.4 レイアウト.....65
10 デバイスおよびドキュメントのサポート.....69
10.1 サード・パーティ製品に関する免責事項.....69
10.2 ドキュメントの更新通知を受け取る方法.....69
10.3 サポート・リソース.....69
10.4 商標.....69
10.5 静電気放電に関する注意事項.....69
10.6 用語集.....69
11 改訂履歴.....69
12 メカニカル、パッケージ、および注文情報.....70

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

TPS2HC08-Q1 は、大電流対応のスマート ハイサイド スイッチ ファミリに属しており、複数のデバイス バージョンが存在します。以下の表では、各バージョンの詳細および各デバイスで提供予定のバージョンを示します。

表 4-1. バージョン表

バージョン(2)	スルー レート	開放負荷の検出遅延
P	公称 (0.45V/µs)	0.4ms の遅延
M(1)	公称 (0.45V/µs)	2.4ms の遅延
D(1)	低速 (0.06V/µs)	0.4ms の遅延
B(1)	低速 (0.06V/µs)	2.4ms の遅延

(1) 開発中製品のデバイス。詳細情報については、TI にお問い合わせください。
(2) すべてのバージョンは GPIO 制御です。

表 4-2. デバイス比較表

部品番号	計画バージョン	チャネル数	25°C におけるオン抵抗	調整可能な電流制限範囲	過電流時の動作
TPS2HC08-Q1	P、D、M、B	2	9.5mΩ	7.5A～25A	• ILIM ピンに外付け抵抗を使用したときのサーマル レギュレーションによる電流制限 • ILIM ピン= GND のとき、サーマル レギュレーションなしでの電流制限
TPS2HC16-Q1	P、M	2	18.7mΩ	5A～15A	
TPS1HC08-Q1	P、D、M	1	9.8mΩ	10A～20A	
TPS1HC04-Q1	P、D	1	4.9mΩ	15A～48A	
TPS1HC03-Q1	P、D、M	1	3.2mΩ	20A～55A	
TPS1HC16-Q1	P	1	16mΩ	7A～14A	
TPS2HC30-Q1	P	2	30mΩ	3.5A～11A	

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

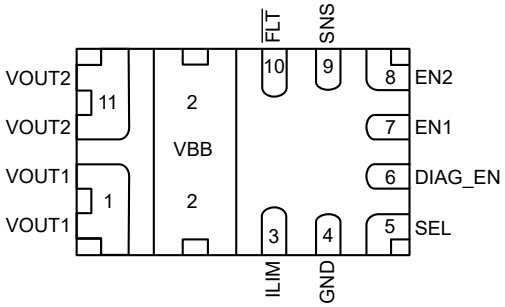


図 5-1. VAH (VQFN-HR-11 パッケージ、TPS2HC08-Q1 (上面図)

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	VOUT1	電源	チャネル 1 出力、負荷に接続します。
2	VBB	電源	電源。
3	ILIM	出力	調整可能な電流制限。R_{LIM} を GND に接続することで、電流制限を設定します。
4	GND	電源	デバイスのグランド。抵抗とダイオードのグランド ネットワークに接続すると、逆バッテリ保護を行うことができます。
5	SEL	入力	SNS ピンに出力するチャネルを選択します。
6	DIAG_EN	入力	診断用イネーブル / ディスエーブル ピン、内部プルダウン。
7	EN1	入力	チャネル 1 のアクティブ化用入力制御、内部プルダウン。
8	EN2	入力	チャネル 2 のアクティブ化用入力制御、内部プルダウン。
9	SNS	出力	負荷電流に対応するアナログ電流センス出力。R_{SNS} をグランドに接続して、電圧に変換します。また、High に移行することでフォルトの状態も示します。
10	$\overline{FLT}$	出力	オープンドレインの全体的な故障出力。FAULT、FLT、または故障ピンを基準とします。
11	VOUT2	電源	チャネル 2 出力、負荷に接続します。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)(1)

		最小値	最大値	単位
最大連続電源電圧、VBB			28	V
負荷ダンプ電圧、V_{LD}	ISO16750-2:2010(E)		35	V
逆極性電圧	アプリケーション回路を使用した場合の最大持続時間は 3 分	-18		V
イネーブル・ピン電流、I_{ENx}		-1	20	mA
イネーブル・ピン電圧、V_{ENx}		-1	7	V
診断イネーブル・ピンの電流、I_{DIAG_EN}		-1	20	mA
診断イネーブル・ピン電圧、V_{DIAG_EN}		-1	7	V
SEL ピンの電流、I_{SEL}		-1	20	mA
SEL ピン電圧、V_{SEL}		-1	7	V
センス・ピン電流 I_{SNS}		-150	10	mA
FLT ピンの電流、I_{FLT}		-30	10	mA
FLT ピン電圧、V_{FLT}		-0.3	VBB	V
ILIM ピンの電流、I_{ILIM}		-30	10	mA
ILIM ピン電圧、V_{ILIM}		-0.3	VBB	V
逆グランド電流、I_{GND}	V_{BB} < 0V		-50	mA
ターンオフ時のエネルギー消費、E_{AS}	シングル パルス、1 チャネル、VBB = 13.5V、L_{OUT} = 5mH、$T_{J,start}$ = 125°C、標準スルー レート (P バージョン)		96(2)	mJ
ターンオフ時のエネルギー消費、E_{AR}	繰り返しパルス、1 チャネル、13.5V、I_{OUT} = 10A、$T_{J,start}$ = 125°C、標準スルー レート (P バージョン)		13(2)	mJ
最大接合部温度、T_J			150	°C
保管温度、T_{stg}		-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
(2) 詳細については、誘導性負荷のスイッチオフに関するセクションを参照してください。

6.2 ESD 定格

				値	単位
$V_{(ESD)}$	静電放電(1)	人体モデル (HBM)、AEC Q100-002、分類レベル 2 準拠 (2)	VBB と VOUT を除くすべてのピン	±2000	V
			VBB および VOUT	±4000	
		荷電デバイス モデル (CDM)、AEC Q100-011 分類レベル C5 準拠	すべてのピン	±750	

(1) すべての ESD 衝撃は、GND に接続されたピンの基準電圧によるものです
(2) AEC-Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

Copyright © 2026 Texas Instruments Incorporated

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)(1)

		最小値	最大値	単位
V_{VBB_NOM}	公称電源電圧 (1)	4	18	V
V_{VBB_EXT}	拡大電源電圧(2)	3	28	V
V_{VBB_SC}	電源電圧への短絡対応能力		24	V
V_{ENx}	イネーブル電圧	-1	5.5	V
V_{DIAG_EN}	診断イネーブル電圧	-1	5.5	V
V_{SEL}	電圧の選択	-1	5.5	V
V_{SNS}	センス電圧	-1	5.5	V
T_A	外気温度での動作時	-40	125	°C

(1) すべての動作電圧条件は、デバイスの GND を基準として測定されています。
(2) デバイスは拡大動作範囲内で機能しますが、一部のタイミング パラメータ値は適用されない場合があります。各部に使用する電圧については、対応のセクションを参照してください。さらに、詳細な説明については、「電源に関する推奨事項」を参照してください

6.4 熱に関する情報

熱評価基準(1) (2)		TPS2HC08-Q1 VAH 11 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	41.6	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	37.3	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	9.3	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	1.9	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	9.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	9.8	°C/W

(1) 従来および最新の熱評価基準の詳細については、SPRA953 のアプリケーション レポートを参照してください。
(2) 熱パラメータは、JESD51-5 および JESD51-7 に準拠した 4 層 PCB に基づいています。

6.5 電気的特性

V_{BB} = 6V～18V、T_J = –40°C～150°C (特に記述のない限り)。代表的なアプリケーションは V_{BB} = 13.5V、R_{LIM} = オープン (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
入力電圧および電流							
V_{UVLOR}	V_{BB} 低電圧誤動作防止	デバイスの GND ピンに関して測定	V_{BB} 立ち上がりスレッショルド	3.7	3.85	4.0	V
V_{UVLOF}			V_{BB} 立ち下がりスレッショルド	2.8	2.9	3.0	V
V_{DET1}	V_{BB} 検出 1 スレッショルド	ACTIVE、DIAGNOSTIC、または STANDBY 状態	V_{BB} 立ち上がりスレッショルド	19	20.5	22.5	V
			V_{BB} 立ち下がりスレッショルド	18.4	19.5	20.7	V
V_{DET2}	VBB 検出 2 スレッショルド	アクティブ状態	V_{BB} 立ち上がりスレッショルド	24.5	26	28	V
			V_{BB} 立ち下がりスレッショルド	22.5	24	26	V

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V～18V、T_J = –40°C～150°C (特に記述のない限り)。代表的なアプリケーションは V_{BB} = 13.5V、R_{LIM} = オープン (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
V_{HV_R}	VBB 高電圧ウェークアップスレッショルド	スリープからスタンバイ状態へ遷移するための V_{BB} 電圧	V_{BB} 立ち上がりスレッショルド	20.9	25	28.1	V
V_{HV_F}	VBB 高電圧ウェークアップスレッショルド	スタンバイからスリープ状態に遷移するための V_{BB} 電圧	V_{BB} 立ち下がりスレッショルド	18			V
V_{Clamp}	VDS クランプ電圧	$V_{BB} \geq V_{DET1}$	T_J = 25°C	35		37	V
			T_J = –40°C～150°C	31		42	V
		$V_{BB} < V_{DET1}$	T_J = –40°C～150°C	24		35	V
I_{SLEEP}	スタンバイ電流（両方の MOSFET チャネルを含むデバイスの合計リーク電流）	V_{ENx} = V_{DIAG_EN} = 0V、V_{OUT} = 0V	T_J = 25°C			1.2	µA
			T_J = 85°C			1.4	µA
			T_J = 150°C			12	µA
$I_{OUT(SLEEP)}$	チャネルあたりの出力リーク電流	V_{EN} = V_{DIAG_EN} = 0V、V_{OUT} = 0V	T_J = 25°C		0.01	0.5	µA
			T_J = 85°C			0.7	µA
			T_J = 150°C			6	µA
I_{DIAG}	DIAGNOSTIC 状態の消費電流	V_{ENx} = 5V、V_{DIAG_EN} = 0V、V_{OUT} = 0V、I_{SNS} = 0mA			1.9	2.4	mA
		V_{ENx} = 0V、V_{DIAG_EN} = 5V、V_{OUT} = 0V、I_{SNS} = 0mA			1.9	2.4	mA
I_{Q_1CH}	一つのチャネルの静止電流を有効化	V_{EN} = V_{DIAG_EN} = 5V、I_{OUT} = 0A				3	mA
I_Q	両方のチャネルの静止電流を有効化	V_{EN} = V_{DIAG_EN} = 5V、I_{OUT} = 0A				3.2	mA
t_{STBY}	スタンバイモード遅延時間	V_{ENx} = V_{DIAG_EN} = 0V、V_{BB} < V_{HV_F} からスタンバイまで		13	16	19	ms
Ron の特性							
R_{ON}	オン抵抗	3V ≤ V_{BB} ≤ 28V、I_{OUT}= 1A	T_J = 25°C		9.5	11	mΩ
			T_J = 150°C			16.5	mΩ
ΔR_{ON}	複数チャネル間のデルタオン抵抗	6V ≤ V_{BB} ≤ 28V、I_{OUT} = 1A	T_J = –40°C ～ 150°C		0.5	5	%
$R_{ON(REV)}$	逆極性時のオン抵抗	–18V ≤ V_{BB} ≤ –6V	T_J = 25°C		9.5	11	mΩ
			T_J = 150°C			16.8	mΩ
IL_{NOM}	チャネルごとの連続負荷電流	2 つのチャネルが有効、T_A = 85°C			7.5		A
		1 つのチャネルが有効、T_A = 85°C			10		A
V_F	ソース-ドレイン間ボディダイオード電圧	V_{EN} = 0 V、I_{OUT} = -1A		0.15	0.6	0.8	V
電流センス特性							
V_{BB_ISNS}	フル電流センスとフォルト機能に必要な V_{BB} ヘッドルーム(2)	V_{DIAG_EN} = 3.3V		5.3			V
		V_{DIAG_EN} = 5V		6.5			V
K_{SNS}	電流センス比 I_{OUT} / I_{SNS}	I_{OUT} = 1A			3008		

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V～18V、T_J = –40°C～150°C (特に記述のない限り)。代表的なアプリケーションは V_{BB} = 13.5V、R_{LIM} = オープン (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
K_{SNS}	電流センス比 I_{OUT} にわたって I_{OUT} / I_{SNS}	V_{BB} > V_{BB_ISNS}、V_{EN} = V_{DIAG_EN} = 5V	I_{OUT} = 5A		3020		
				-3.5		4	%
			I_{OUT} = 2A		3016		
				-3.5		4	%
			I_{OUT} = 1A		3008		
				-4.5		4.5	%
			I_{OUT} = 500mA		2990		
				-9.5		8.5	%
			I_{OUT} = 200mA		2931		
				-24		19	%
I_{SNSFH}	I_{SNS} フォルト high-レベル	V_{DIAG_EN} > $V_{IH,\ DIAG_EN}$		5.5	7.4	9.5	mA
$I_{SNSleak_disabled}$	I_{SNS} リーク電流 (診断無効時)	V_{DIA_EN} = 0V	SNS ピンに 0V を強制	-100	1	100	nA
電流制限特性							
R_{LIM}	R_{LIM} 短絡回路検出範				20		kΩ
	R_{LIM} 開放検出範囲				66.66		kΩ
$I_{CL_FLT_Trip}$	フォルト アサートが発生した電流と実際の電流制限値との比率(2)	T_J = –40°C～150°C	R_{LIM} = 20kΩ～66.5kΩ	74	80		%
K_{CL}	電流制限比(1)	T_J = –40°C～150°C	R_{LIM} = 20kΩ	405	500	635	A × kΩ
			R_{LIM} = 33.2kΩ	405	500	635	A × kΩ
			R_{LIM} = 66.5kΩ	405	500	635	A × kΩ
I_{CL}	I_{CL} 電流制限しきい値	T_J = –40°C～150°C	R_{LIM} = GND		25		A
			R_{LIM} = オープン		7.5		A
I_{CB}	スイッチが有効な時に短絡が発生した場合のピーク電流しきい値(2)	R_{LIM} = 16.9kΩ～66.5kΩ	T_J = -40°C	23			A
			T_J = 25°C		25		A
			T_J = 150°C	22			A
I_{CL_HV}	高電圧時の I_{CL} 電流制限ディレーティング(2)	T_J = –40°C～150°C	V_{BB} < V_{DET1}		I_{CL}		A
			V_{DET1} ≤ V_{BB} < V_{DET2}		(I_{CL})/2	20	
			V_{BB} ≥ V_{DET2}		(I_{CL})/3	10	
I_{CL_LNPK}	線形モードのピーク(2)	T_J = –40°C～150°C	R_{LIM} ≥ 24.9kΩ			1.45 × I_{CL}	A
			R_{LIM} < 24.9kΩ		1.45 × I_{CL}	I_{CB}	A
フォルト特性							
V_{OL}	開放負荷の検出電圧 (VBB – V_{OUTx} 電圧)	V_{EN} = 0V、V_{DIAG_EN} = 5V、DIAGNOSTIC 状態		1.5	2.2	2.9	V
R_{PU}	チャネルごとの開放負荷 (OL) 検出内部プルアップ抵抗	V_{EN} = 0V、V_{DIAG_EN} = 5V、診断状態、(VBB – V_{OUTx} = 2.7V)			90		kΩ
t_{OL}	開放負荷 (OL) 検出デグリッチ時間	V_{EN} = 0V、V_{DIAG_EN} = 5V、V_{BB} – V_{OUT} < V_{OL} のとき、t_{OL} よりも長い持続時間		200		550	µs
t_{OL1}	EN 立ち下がりからの OL および STB 表示時間	V_{EN} = 5V～0V、V_{DIAG_EN} = 5V、I_{OUT} = 0mA、V_{OUT} = V_{BB} - V_{OL}		200		550	µs
t_{OL2}	DIAG_EN 立ち上がりからの OL および STB 表示時間	V_{EN} = 0V、V_{DIAG_EN} = 0V～5V、I_{OUT} = 0mA、V_{OUT} = V_{BB} - V_{OL}		200		4050	µs

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V～18V、T_J = –40°C～150°C (特に記述のない限り)。代表的なアプリケーションは V_{BB} = 13.5V、R_{LIM} = オープン (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
T_{ABS}	サーマル シャットダウン (2)		150	165	180	°C
T_{REL}	相対サーマル・シャットダウン			85		°C
T_{HYS}	サーマル シャットダウン ヒステリシス			28		°C
$V_{\overline{FLT}}$	$\overline{FLT}$ low 出力電圧	$I_{\overline{FLT}}$ = 2.5mA			0.2	V
t_{FAULT_FLT}	フォルト表示時間(2)	V_{DIAG_EN} = 5V、フォルトと $\overline{FLT}$ アサート間の時間			20	µs
t_{FAULT_SNS}	フォルト表示時間(2)	V_{DIAG_EN} = 5V、フォルトと I_{SNS} における I_{SNSFH} セトリング間の時間			30	µs
t_{RETRY_WINDOW}	初期再試行時間ウィンドウ			40		ms
$t_{RETRY,INT}$	初期再試行時間ウィンドウでの再試行時間	サーマル・シャットダウンからスイッチ再イネーブルまでの時間	100	160	300	µs
$t_{RETRY,EXTD}$	拡張された過電流ウィンドウでの再試行時間		50	80	150	ms
EN ピンの特性						
$V_{IL,ENx}$	低レベルの入力電圧	GND ネットワークなし			0.8	V
$V_{IH,ENx}$	高レベルの入力電圧。		1.5			V
$V_{IHYS,ENx}$	入力電圧ヒステリシス			320		mV
R_{ENx}	内部プルダウン抵抗。		150	200	500	kΩ
$I_{IL,_ENx}$	入力電流 Low レベル(2)	V_{ENx} = 0.8V	1.6	4	5.5	µA
$I_{IH,ENx}$	入力電流 High レベル(2)	V_{ENx} = 5V	19	25	35	µA
DIAG_EN ピンの特性						
$V_{IL,DIAG_EN}$	低レベルの入力電圧	GND ネットワークなし			0.8	V
$V_{IH,DIAG_EN}$	高レベルの入力電圧。		1.5			V
$V_{IHYS,DIAG_EN}$	入力電圧ヒステリシス			320		mV
R_{DIAG_EN}	内部プルダウン抵抗。		100	200	500	kΩ
$I_{IL,DIAG_EN}$	入力電流 Low レベル(2)	V_{DIAG_EN} = 0.8V	1.6	4	5.5	µA
$I_{IH,DIAG_EN}$	入力電流 High レベル(2)	V_{DIAG_EN} = 5V	19	25	35	µA
SEL ピンの特性						
$V_{IL,SEL}$	低レベルの入力電圧	GND ネットワークなし			0.8	V
$V_{IH,SEL}$	高レベルの入力電圧。		1.5			V
$V_{IHYS,SEL}$	入力電圧ヒステリシス			320		mV
R_{SEL}	内部プルダウン抵抗。		100	350	500	kΩ
$I_{IL,SEL}$	入力電流 Low レベル(2)	V_{SEL} = 0.8V	1.7	2.3	3.3	µA
$I_{IH,SEL}$	入力電流 High レベル(2)	V_{SEL} = 5V	11	14	20	µA

(1) K_{CL} から I_{CL} を計算するには、式 $I_{CL} = K_{CL} / R_{LIM}$ を使用します
(2) 設計により規定されたパラメータであり、生産時のテスト対象ではありません

Copyright © 2026 Texas Instruments Incorporated

6.6 SNS タイミング特性

V_{BB} = 6V～18V、V_{ENx} = 5V、V_{DIAG_EN} = 5V、R_{SNS} = 1kΩ、T_J = –40°C～+150°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
SNS タイミング-電流センス						
$t_{SNSION1}$	DIAG_EN の立ち上がりエッジからのセトリングタイム	V_{DIAG_EN} = 0V～5V、I_{OUTx} = 1A			20	µs
		V_{DIAG_EN} = 0V～5V、I_{OUTx} = 50mA			20	µs
$t_{SNSION2}$	EN および DIAG_EN、V_{DIAG_EN} の 50%、V_{EN} に対する立ち上がりエッジから I_{SNS} の 90%までのセトリング タイム	V_{EN} = V_{DIAG_EN} = 0V～5V、I_{OUTx} = 1A			170	µs
		V_{EN} = V_{DIAG_EN} = 0V～5V、I_{OUTx} = 50mA			170	
$t_{SNSION3}$	DIAG_EN = 5V による EN の立ち上がりエッジ、DIAG_EN、V_{EN} の 50% から I_{SNS} の 90% までのセトリング タイム	V_{ENx} = 0V～5V、V_{DIAG_EN} = 5V、I_{OUTx} = 1A			110	µs
$t_{SNSIOFF}$	DIAG_EN、V_{DIAG_EN} の 50% の立ち下がりエッジから I_{SNS} の 5% までのセトリング タイム	V_{ENx} = 5V、V_{DIAG_EN} = 5V～0V、I_{OUTx} = 1A			10	µs
$t_{SETTLEH}$	負荷ステップの立ち上がりエッジのセトリングタイム	I_{OUTx} = 50mA～1A			20	µs
$t_{SETTLEL}$	負荷ステップの立ち下がりエッジのセトリングタイム	I_{OUTx} = 1A～50mA			20	µs
t_{MUX1}	CHx から CHy へのスイッチングのセトリングタイム	V_{SEL} = 0V～5V、I_{OUT1} = 50mA、I_{OUT2} = 1A			20	µs
t_{MUX2}	いずれかのフォルト発生時における CHx から CHy への切り替え時の整定時間	V_{EN1} = 5V、V_{EN2} = 0V、V_{SEL} = 0V～5V、I_{OUT1} = 1A、CH2 = I_{SNSFH}			20	µs

6.7 スイッチング特性

V_{BB} = 13.5V、R_L = 10Ω、T_J = –40°C to +150°C（特に注記のない限り）

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{DR}	チャネルターンオン遅延時間	スタンバイ状態から ENx の 50%から VOUTx の 20%	6	12	30	µs
		スリープ状態から ENx の 50%から VOUTx の 20%まで	10	45	70	µs
t_{DF}	チャネルターンオフ遅延時間	ENx の 50%から VOUTx の 80%まで	35	80	121	µs
SR_R	VOUT の立ち上がりスルーレート	VOUTx の 20%～80% まで (バージョン = D、B)	0.02	0.06	0.1	V/µs
		VOUTx の 20%～80% まで (バージョン = P、M)	0.3	0.45	0.65	V/µs
SR_F	VOUT の立ち下がりスルーレート	VOUTx の 80%～20% まで (バージョン = D、B)	0.02	0.06	0.1	V/µs
		VOUTx の 80%～20% まで (バージョン = P、M)	0.3	0.5	0.7	V/µs
t_{ON}	チャネルターンオン時間	スリープ状態から EN の 50%～VOUT の 80%	35	60	110	µs
		スタンバイ状態から EN の 50%～VOUT の 80%	15	30	90	µs
t_{OFF}	チャネルターンオフ時間	EN の 50%～VOUT の 20%	50	90	130	µs
t_{ON} - t_{OFF}	ターンオン/ターンオフに対応(1)	1ms のイネーブルパルス	-75		40	µs
		200µs のイネーブルパルス	-90		40	µs
Δ PWM	PWM 精度 - 平均負荷電流(1)	200µs イネーブルパルス（1ms 周期）	-45		25	%
		≤500Hz、50% デューティサイクル	-12		12	%

Copyright © 2026 Texas Instruments Incorporated

6.7 スイッチング特性 (続き)

V_{BB} = 13.5V、R_L = 10Ω、T_J = –40°C to +150°C（特に注記のない限り）

パラメータ		テスト条件	最小値	標準値	最大値	単位
E_{ON}	ターンオン中のスイッチングエネルギー損失	V_{BB} = 18V、R_L = 3.3Ω、VOUT の 0%～100%		0.63		mJ
		V_{BB} = 18V、R_L = 3.3Ω、VOUT の 10%～90%		0.59		mJ
E_{OFF}	ターンオフ中のスイッチングエネルギー損失	V_{BB} = 18V、R_L = 3.3Ω、VOUT の 100%～0%		0.77		mJ
		V_{BB} = 18V、R_L = 3.3Ω、VOUT の 90%～10%		0.67		mJ

(1) 設計により規定されたパラメータであり、生産時のテスト対象ではありません

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性

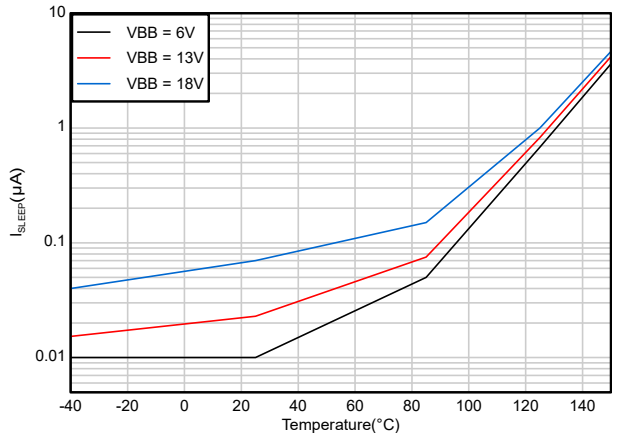


図 6-1. スタンバイ 電流 (I_{SLEEP}) 対 温度

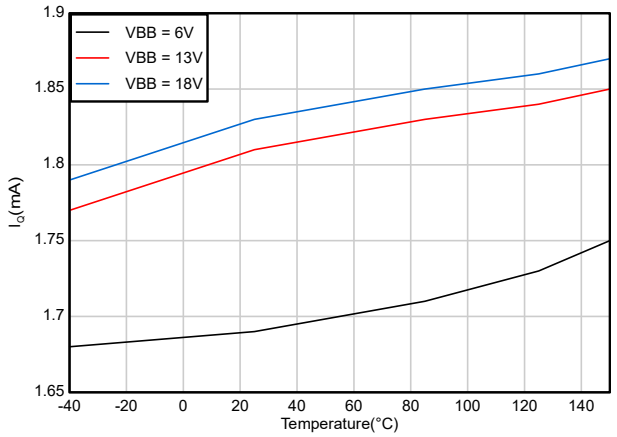


図 6-2. 静止電流 (I_Q) 対 温度特性 (両チャネル有効時)

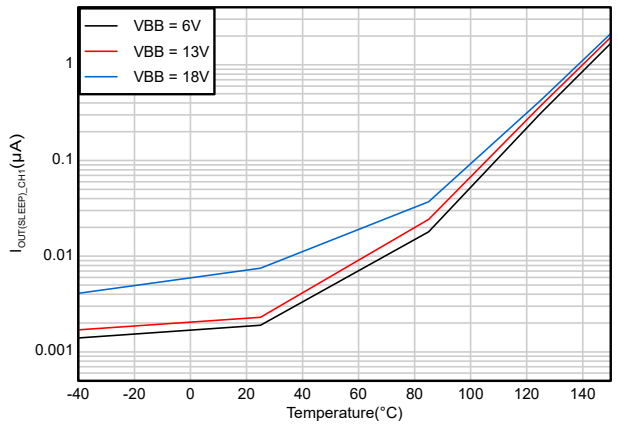


図 6-3. 出力リーク電流 ($I_{OUT(SLEEP)}$) 対 温度特性 (チャネル 1)

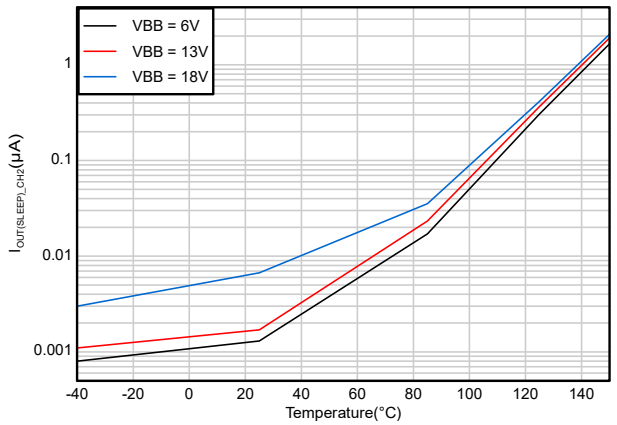


図 6-4. 出力リーク電流 ($I_{OUT(SLEEP)}$) 対 温度特性 (チャネル 2)

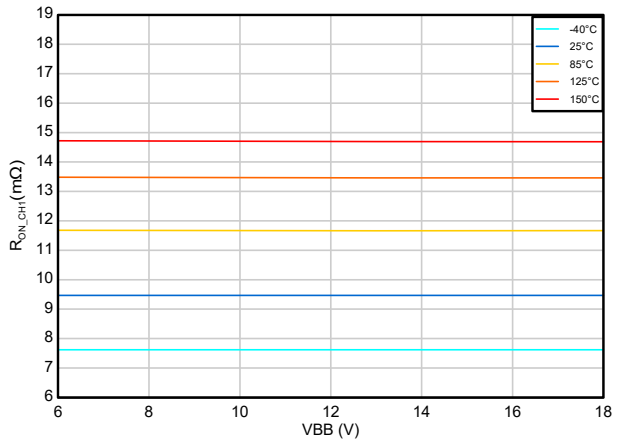


図 6-5. オン抵抗 (R_{ON}) 対 VBB 特性 (チャネル 1)

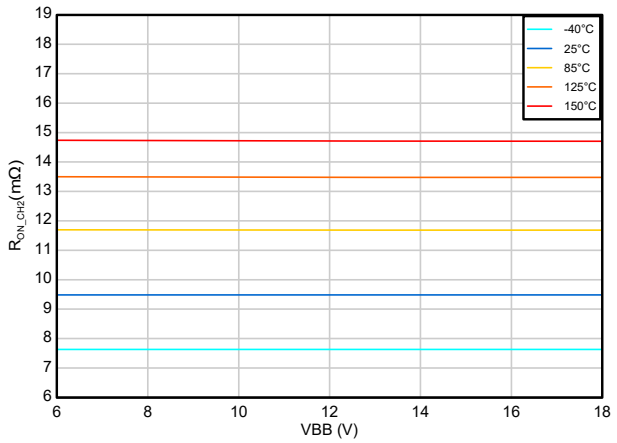


図 6-6. オン抵抗 (R_{ON}) 対 VBB 特性 (チャネル 2)

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)

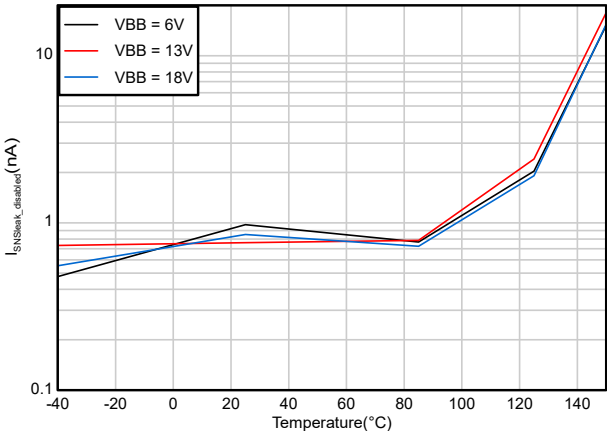


図 6-7. I_{SNS} リーク電流 (Diagnostics 無効時) 対 温度

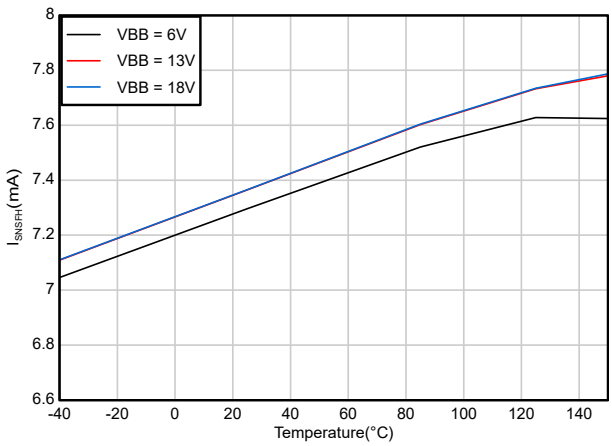


図 6-8. I_{SNS} フォルト 高レベル電流 対 温度

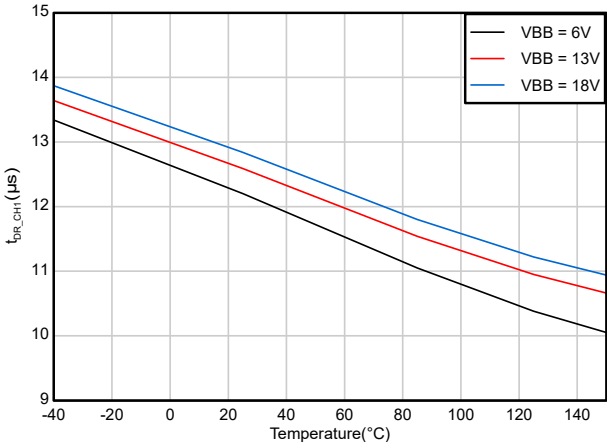


図 6-9. チャネル ターンオン遅延時間 (t_{DR}) 対 温度 (チャネル 1)

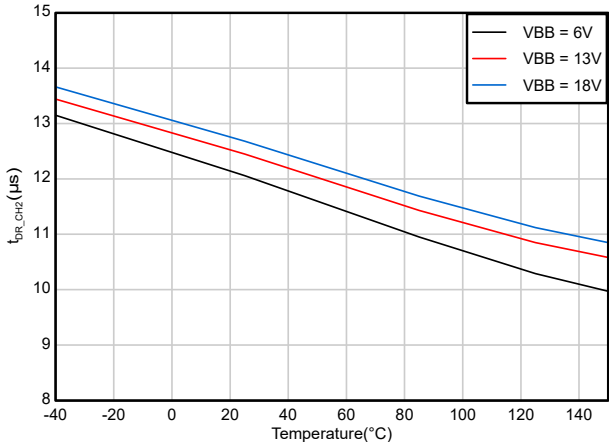


図 6-10. チャネル ターンオン遅延時間 (t_{DR}) 対 温度 (チャネル 2)

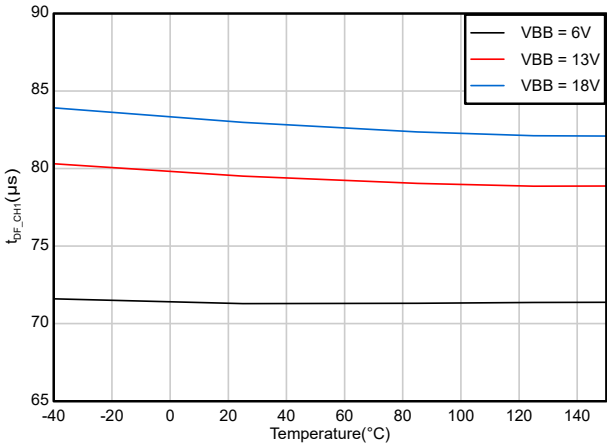


図 6-11. チャネル ターンオフ遅延時間 (t_{DF}) 対 温度 (チャネル 1)

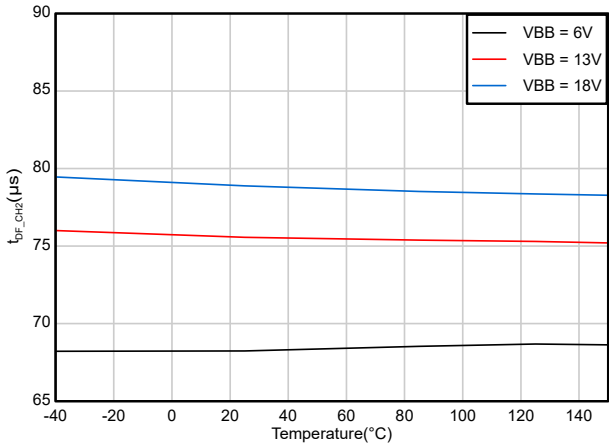


図 6-12. チャネル ターンオフ遅延時間 (t_{DF}) 対 温度 (チャネル 2)

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)

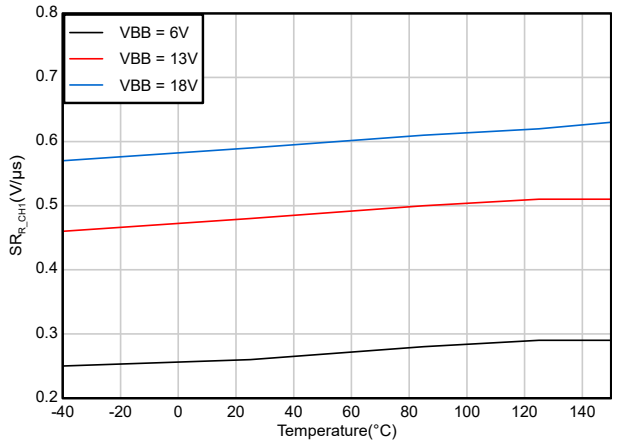


図 6-13. VOUT 上昇スルー レート (SR_R) 対 温度 (チャネル 1 : P バージョン)

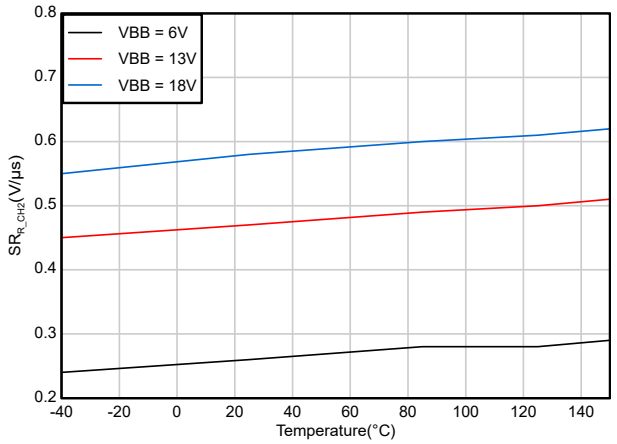


図 6-14. VOUT 上昇スルー レート (SR_R) 対 温度 (チャネル 2 : P バージョン)

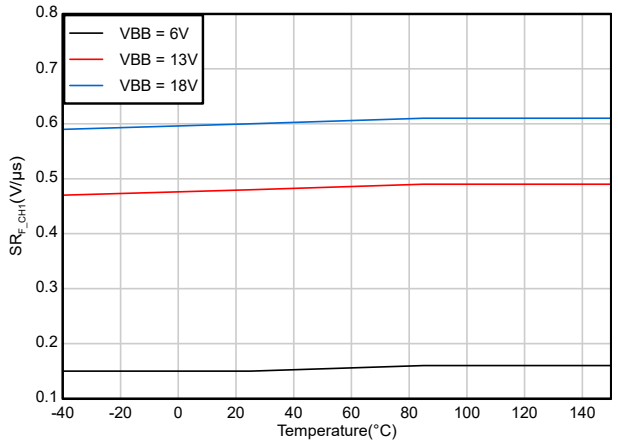


図 6-15. VOUT 下降スルー レート (SR_F) 対 温度 (チャネル 1 : P バージョン)

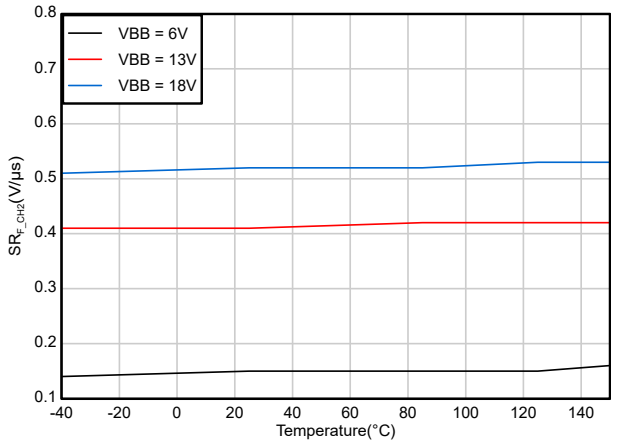


図 6-16. VOUT 下降スルー レート (SR_F) 対 温度 (チャネル 2 : P バージョン)

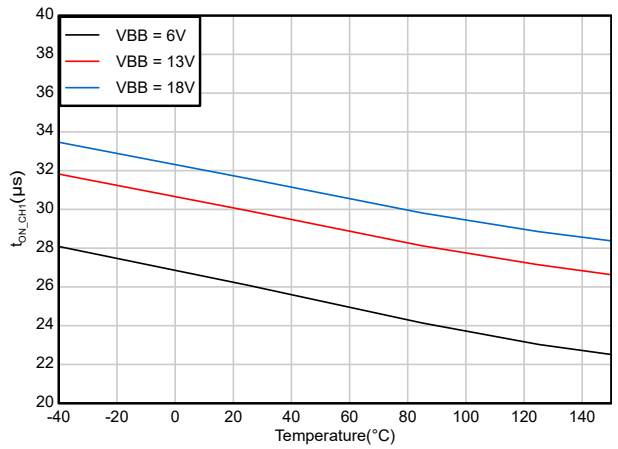


図 6-17. チャネル ターンオン時間 (t_{ON}) 対 温度 (チャネル 1)

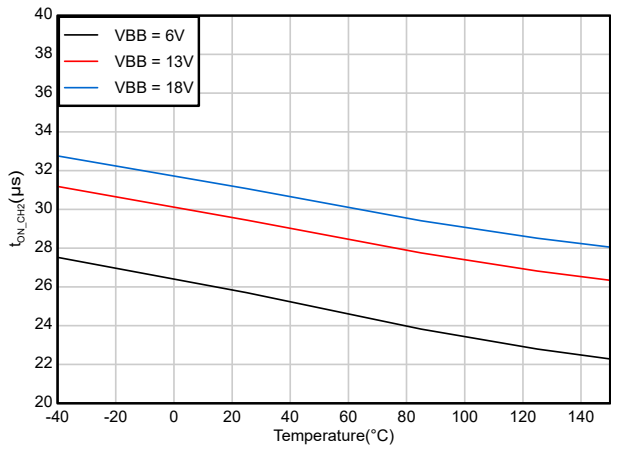


図 6-18. チャネル ターンオン時間 (t_{ON}) 対 温度 (チャネル 2)

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)

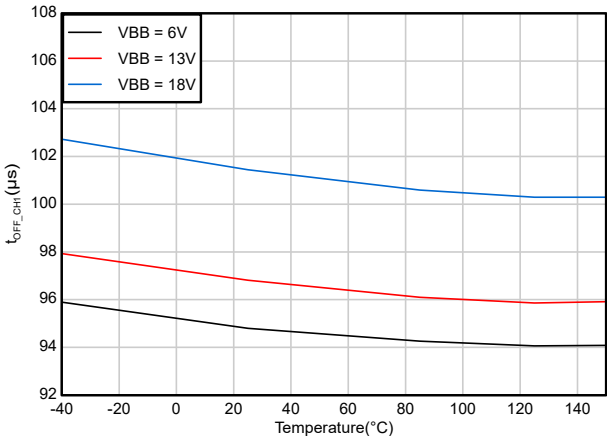


図 6-19. チャネル ターンオフ時間 (t_{OFF}) 対 温度 (チャネル 1)

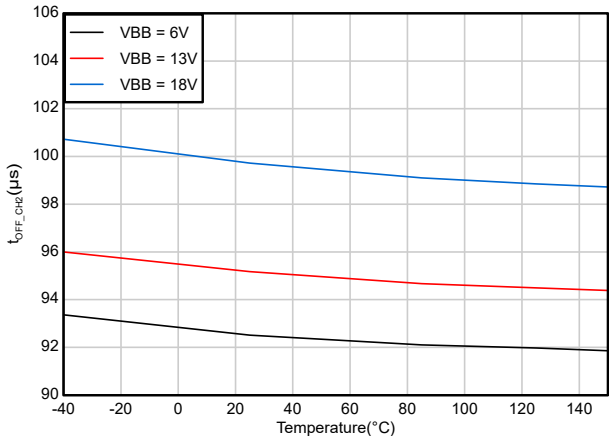


図 6-20. チャネル ターンオフ時間 (t_{OFF}) 対 温度 (チャネル 2)

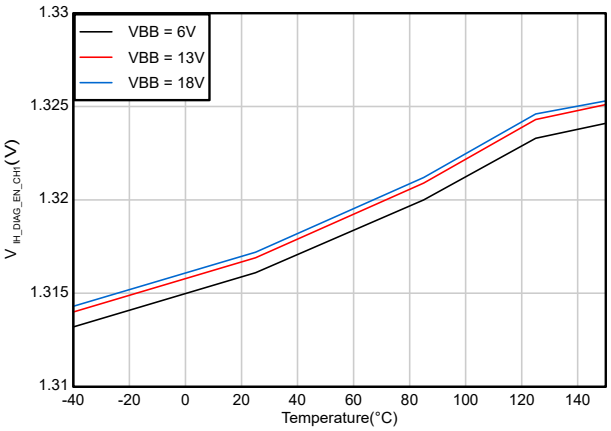


図 6-21. DIAG_EN 入力 電圧 高レベル 対 温度

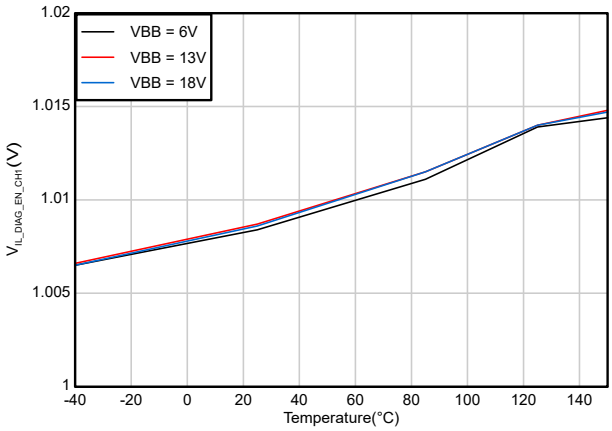


図 6-22. DIAG_EN 入力 電圧 低レベル 対 温度

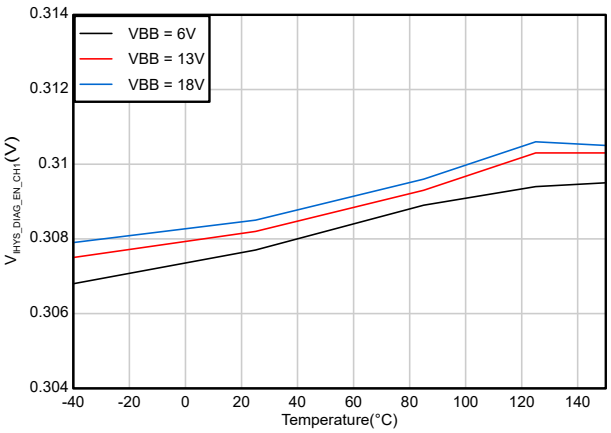


図 6-23. DIAG_EN 入力 電圧 ヒステリシス 対 温度

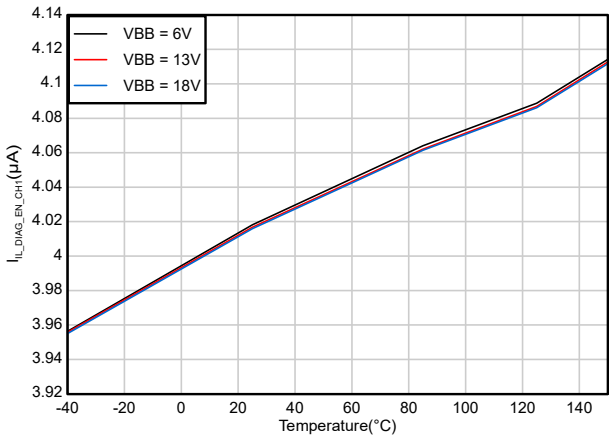


図 6-24. DIAG_EN 入力 電流 低レベル 対 温度

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)

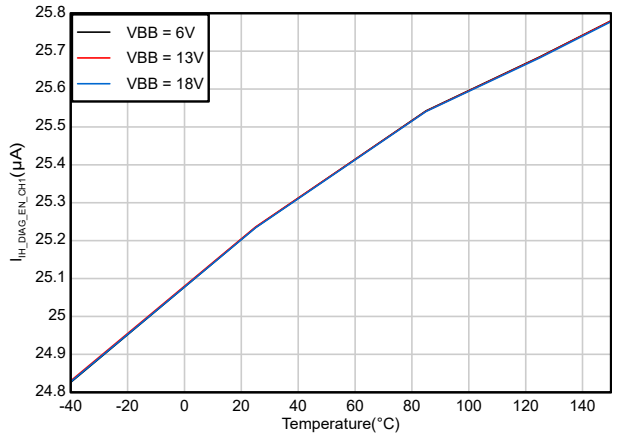


図 6-25. DIAG_EN 入力 電流 高レベル 対 温度

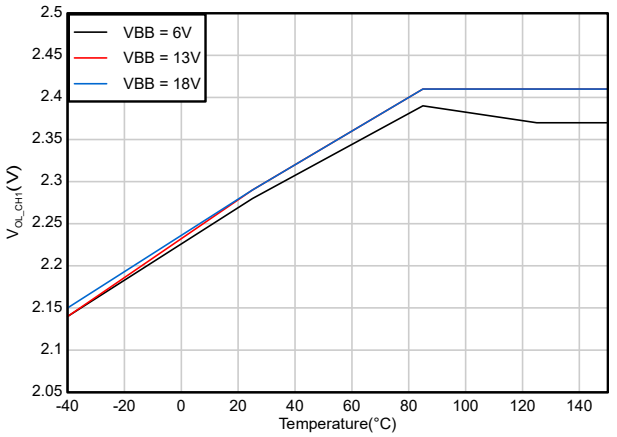


図 6-26. 開放負荷の検出 電圧 (V_{OL}) 対 温度 (チャネル 1)

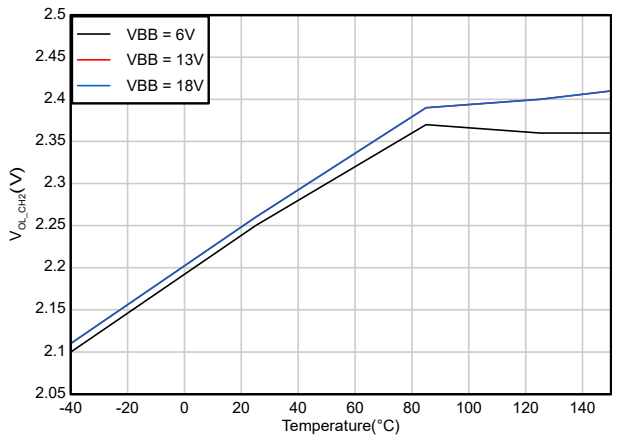


図 6-27. 開放負荷の検出 電圧 (V_{OL}) 対 温度 (チャネル 2)

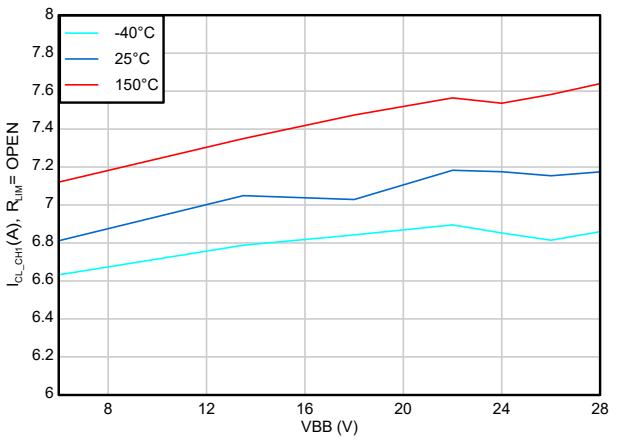


図 6-28. 電流制限レギュレーション レベル (I_{CL}) 対 VBB (チャネル 1)、R_{LIM} = OPEN

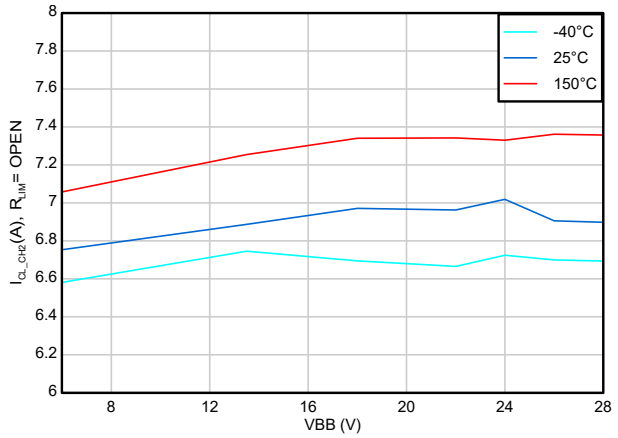


図 6-29. 電流制限レギュレーション レベル (I_{CL}) 対 VBB (チャネル 2)、R_{LIM} = OPEN

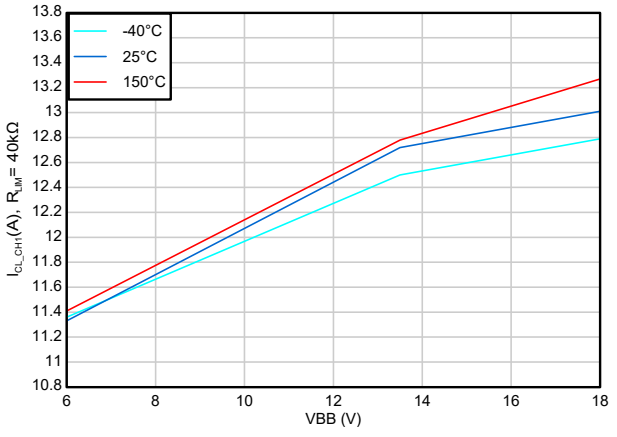


図 6-30. 電流制限レギュレーション レベル (I_{CL}) 対 VBB (チャネル 1)、R_{LIM} = 40kΩ

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)

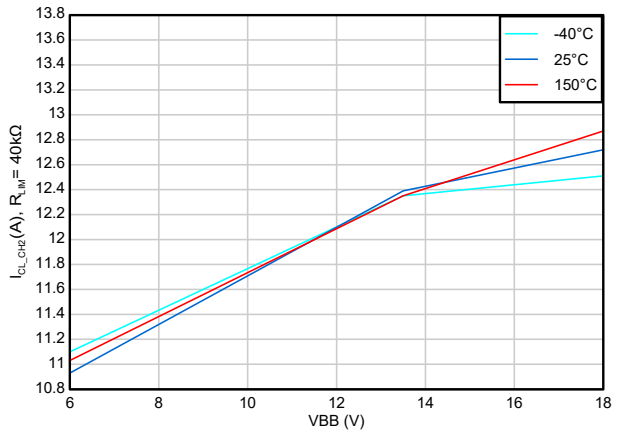


図 6-31. 電流制限レギュレーション レベル (I_{CL}) 対 VBB (チャネル 2)、R_{LIM} = 40kΩ

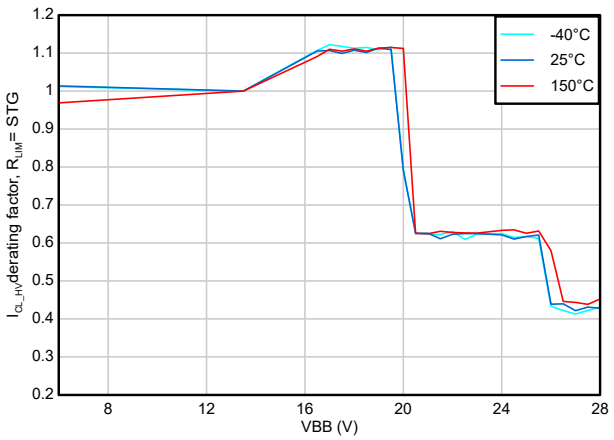


図 6-32. 電流制限ディレーティング係数 (I_{CL_HV}) 対 VBB (両チャネル)、R_{LIM} = GND

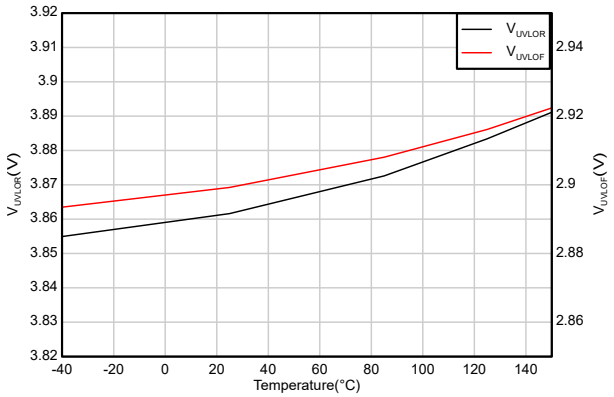


図 6-33. 低電圧ロックアウトしきい値 (V_{UVLOR}、V_{UVLOF}) 対 温度

7 パラメータ測定情報

データシート全体の参考用として、図 7-1 に各ピンの電流方向を矢印で示します。すべての電圧は、グランド プレーンを基準として測定されます。

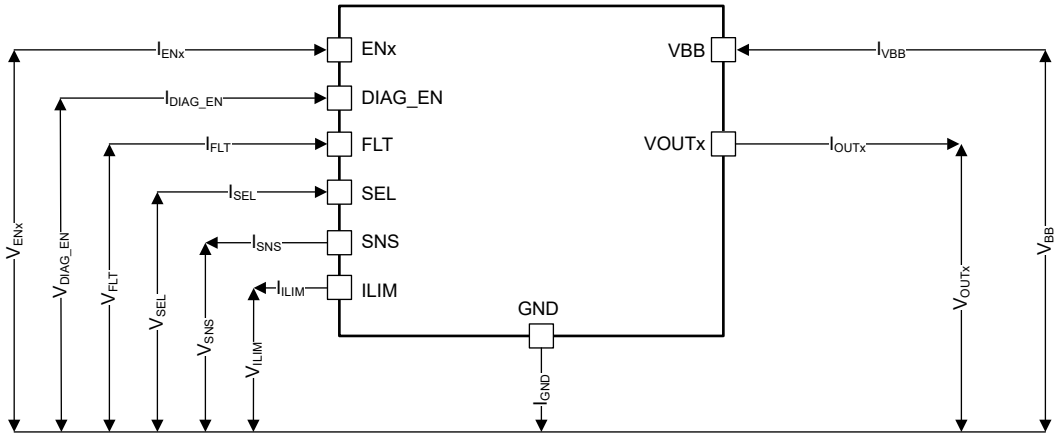
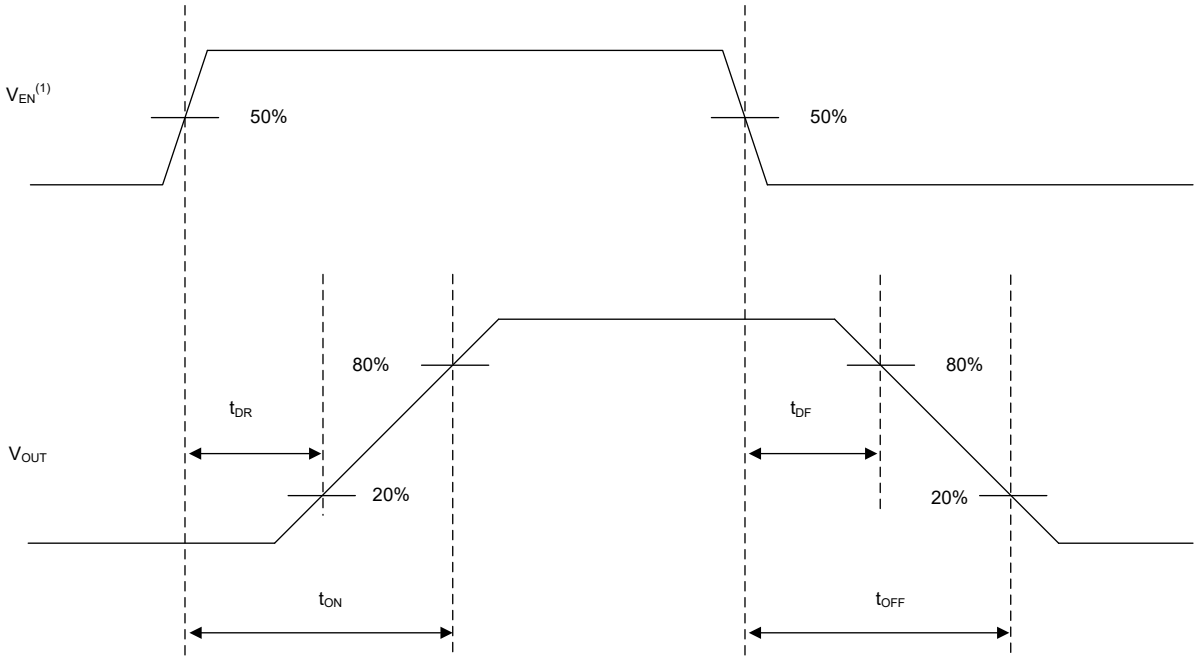


図 7-1. 電圧および電流の規則



Rise and fall time of VEN is 100 ns.

図 7-2. スイッチング特性の定義

Copyright © 2026 Texas Instruments Incorporated

8 詳細説明

8.1 概要

TPS2HC08-Q1 は dual-channel で、シングル チャネルの完全に保護されたハイサイド スイッチで NMOS パワー FET およびチャージ ポンプが内蔵されています。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷制御が可能です。デバイスは、デジタルとアナログセンス出力の両方をサポートする二つのピンを提供します。診断が無効のときは、電流センス出力を高インピーダンス状態に設定できるため、複数のデバイス間でマイコンアナログ・インターフェイスを多重化できます。

デバイスには、2 つのチャネルそれぞれを有効化するための専用ロジック ピンと、診断出力を有効化するための独立した DIAG_EN ピンが備わっています。SEL ピンは、アナログ電流検出 (SNS) ピンに出力するチャネルを選択するために使用します。また、デバイスには MCU への割り込み用途として使用できるオープン ドレイン構造のグローバル $\overline{\text{FLT}}$ ピンも実装されています。故障状態が発生した場合、ピンは GND にプルダウンされます。マイコンの電源レベルに合わせるのに、外部プルアップが必要です。

高精度の電流検出により、インライン キャリブレーションを追加することなく、さらに優れたリアルタイム監視と高精度の診断ができるようになります。電流ミラーを使用して、負荷電流の $1/K_{SNS}$ がソースされ、これは SNS ピンの抵抗にわたる電圧として反映されます。SNS ピンは、フォルト発生時に I_{SNSFH} 電流をソースすることでフォルトを報告することもできます。フォルト発生中、SNS ピン電圧は $I_{SNSFH} \times R_{SNS}$ で表されます。この電圧が MCU の ADC が許容する電圧範囲を超える場合、SNS ピンに外付けのツェナー ダイオードまたは抵抗分圧回路を接続する必要があります。

また、本デバイスはプログラマブルな電流制限機能を備えており、大容量コンデンサの充電時や短絡時に突入電流を効果的にクランプすることで、システム全体の信頼性を大幅に向上させます。本デバイスの高精度な電流制限値は、7.5A と 25A 間に外付け抵抗を接続することで設定できます。また、このデバイスは、サーマル・レギュレーションあり/なしで、電流制限設定を提供します。サーマル レギュレーションされた電流制限は、スタートアップ時に大容量のコンデンサを充電する際に役立ちます。サーマル・レギュレーションなしの電流制限設定は、大きなモータのストール電流や電球負荷などの負荷に対して有用です。

リレー、ソレノイド、ポンプ、モーターなどの誘導性負荷のエネルギーをスイッチオフするため、電圧クランプが組み込まれています。プロセス技術と優れた IC レイアウトによって TPS2HC08-Q1 デバイスは、優れた消費電力容量を実現でき、これによりほとんどの場合に外部のフリーホイール回路が不要になります。詳細については、「誘導性負荷のスイッチオフ・クランプ」を参照してください。

TPS2HC08-Q1 デバイスは、電球、LED、リレー、ソレノイド、ヒーターなど、幅広い種類の抵抗性、誘導性、容量性負荷のためのハイサイド パワー スイッチとして使用できます。

Copyright © 2026 Texas Instruments Incorporated

8.2 機能ブロック図

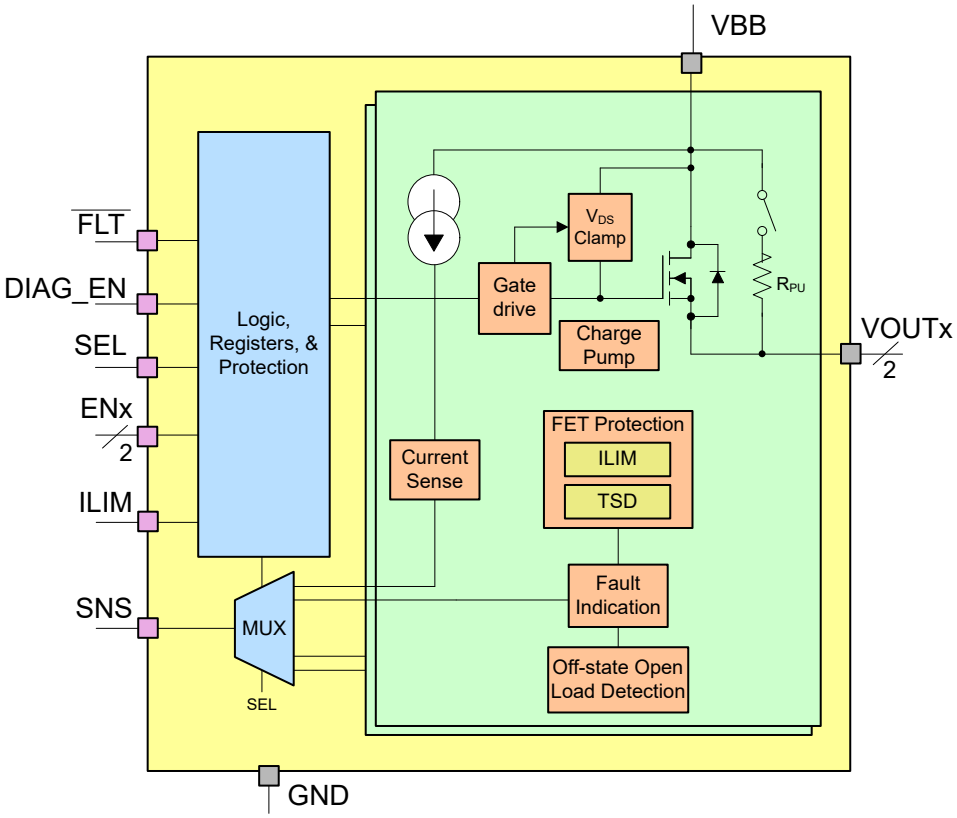


図 8-1. 機能ブロック図

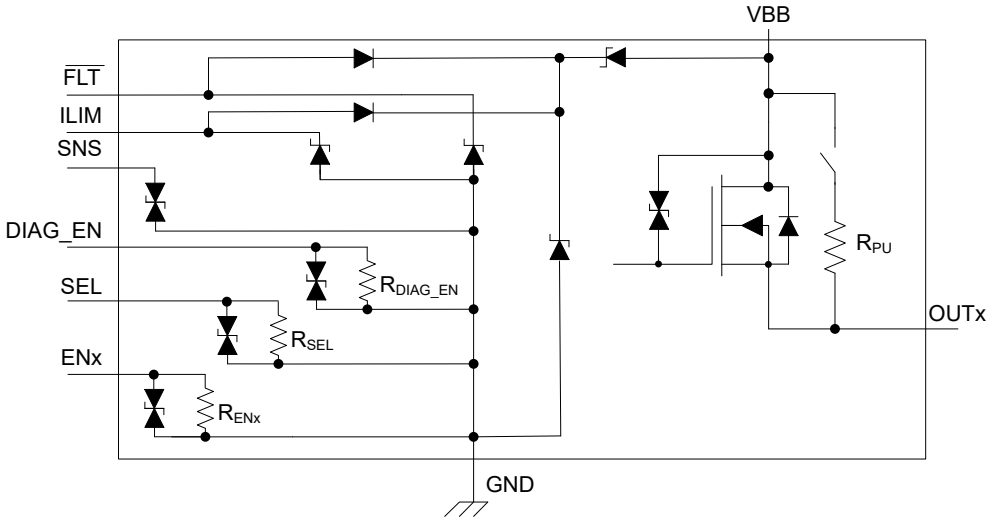


図 8-2. 内部ダイオード構成図

上図は、デバイス内部のダイオード構成を示しています。GND ピンと低電圧 IO ピンの間には双方向ダイオードが配置されており、内部プルダウン抵抗とともに電圧クランプを提供し、ピンを既知の状態に保ちます。$\overline{\text{FLT}}$ ピンおよび ILIM ピンには、VBB までの電圧に耐える内部保護構造が実装されており、隣接ピン短絡に対して高い堅牢性を備えています。また、パワー スイッチ両端には、双方向のツェナーダイオードとダイオードで構成されるドレイン–ソースクランプ構造が実装されており、誘導性エネルギーの消磁からデバイスを保護します。

Copyright © 2026 Texas Instruments Incorporated

8.3 機能説明

8.3.1 高精度電流センス

高精度な電流検出機能により、追加のキャリブレーションを行うことなく、リアルタイム監視性能と診断精度が向上します。電流ミラーを使用して負荷電流の 1/K_{SNS} を調達し、SNS ピンと GND の間の外付け抵抗に流して、SNS ピンの電圧として反映させます。

K_{SNS} は、出力電流とセンス電流との比です。電気的特性に記載されている K_{SNS} の精度は、温度と電源電圧を考慮した値です。各デバイスは製造時に内部で校正されているため、ユーザーによる後校正は必要ありません。

このため、センス抵抗値 R_{SNS} を選択して、システムで測定する必要がある電流範囲を最大化するよう選択できます。R_{SNS} の値は、アプリケーションの必要性に基づいて選択する必要があります。使用可能な R_{SNS} の最大値が、システムで測定する必要がある最小の負荷電流、$I_{LOAD,min}$ である場合、ADC の最小許容電圧 $V_{ADC,min}$ によって制限されます。R_{SNS} の最大値は、フォルト時の I_{SNSFH} に対して ADC が許容できる最大電圧 $V_{ADC,max}$ によって制限されます (最小仕様については、「電気的特性」を参照)。フォルト時の SNS ピン電流 I_{SNSFH} は、最大負荷電流時の SNS ピン電流 ($I_{LOAD,max}$) より十分大きくする必要があり、これにより最大読取り電流とフォルト状態を区別するための十分なヘッドルーム電圧 (V_{HR}) が確保されます。式 1 を使用して、SNS ピンに外付けツェナー ダイオードや抵抗分圧器を使用しない場合の R_{SNS} 値を算出します。

$$\frac{(V_{ADC,min} \times K_{SNS})}{I_{LOAD,min}} \leq R_{SNS} \leq \frac{V_{ADC,max}}{I_{SNSFH}} \quad (1)$$

電流検出電圧の分解能を向上させるため、フォルト時に SNS ピン電圧を ADC の最大許容電圧 $V_{ADC,max}$ にクランプする外付けツェナー ダイオードまたは抵抗分圧器を SNS ピンに接続することができます。この場合、最大読取り電流とフォルト状態の間で必要なヘッドルーム電圧 (V_{HR}) を確保できるよう、R_{SNS} 抵抗を選定する必要があります。このシナリオでは、式 2 を使用して R_{SNS} の値を算出します。

$$\frac{(V_{ADC,min} \times K_{SNS})}{I_{LOAD,min}} \leq R_{SNS} \leq \frac{((V_{ADC,max} - V_{HR}) \times K_{SNS})}{I_{LOAD,max}} \quad (2)$$

一部のアプリケーションでは、負荷電流範囲が大きい場合、前述の適用可能な境界式が下限または上限のいずれか一方しか満たせないことがあります。このような場合、R_{SNS} を大きくする測定可能な低い電流値を強調できます。同様に、高い電流に関心がある場合、R_{SNS} を減少させることができます。逆極性保護用に GND ネットワークを使用する場合、SNS ピンの電圧が許容される最大 ADC 電圧を超えないように、GND ネットワークでの電圧降下を考慮する必要があります。

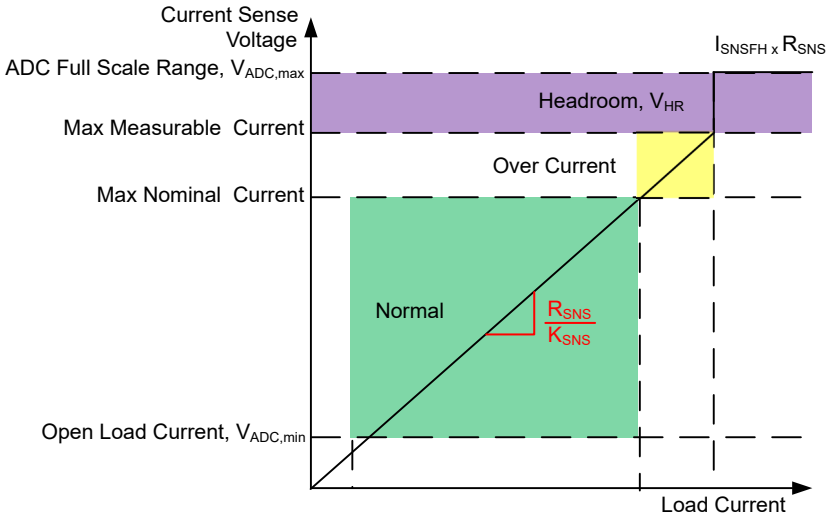


図 8-3. 電流センスピンの電圧表示

システムが読み取りたい最大電流 $I_{LOAD,max}$ は電流制限しきい値より低くなければなりません。電流制限しきい値を超えると、SNS ピン電流は I_{SNSFH} に切り替わるためです。図 8-4 は、1kΩ の R_{SNS} を使用した場合の、チャネル 1 における 5A 負荷ステップ時の SNS ピン動作を示しています。



図 8-4. チャネル 1 における負荷電流変化時の SNS ピン電圧 (R_{SNS} = 1kΩ、SEL = 0)

8.3.1.1 SNS 応答時間

高周波数かつ低デューティ サイクルの PWM で動作するアプリケーションがあります。このようなアプリケーションでは、SNS 出力の高速な立ち上がりが必要となります。たとえば、250Hz デューティ サイクル 5% の PWM では、オン時間はわずか 200µs です。マイコンの ADC は、規定された立ち上がり時間経過後に SNS 信号をサンプリングできます。以下の図は、EN および DIAG_EN がそれぞれ High に引き上げられた場合の SNS 信号の応答時間を示しています。デバイスの SNS 信号は応答が速いため、このようなアプリケーションにおいて ADC による電流検出を容易に行うことができます。

Copyright © 2026 Texas Instruments Incorporated

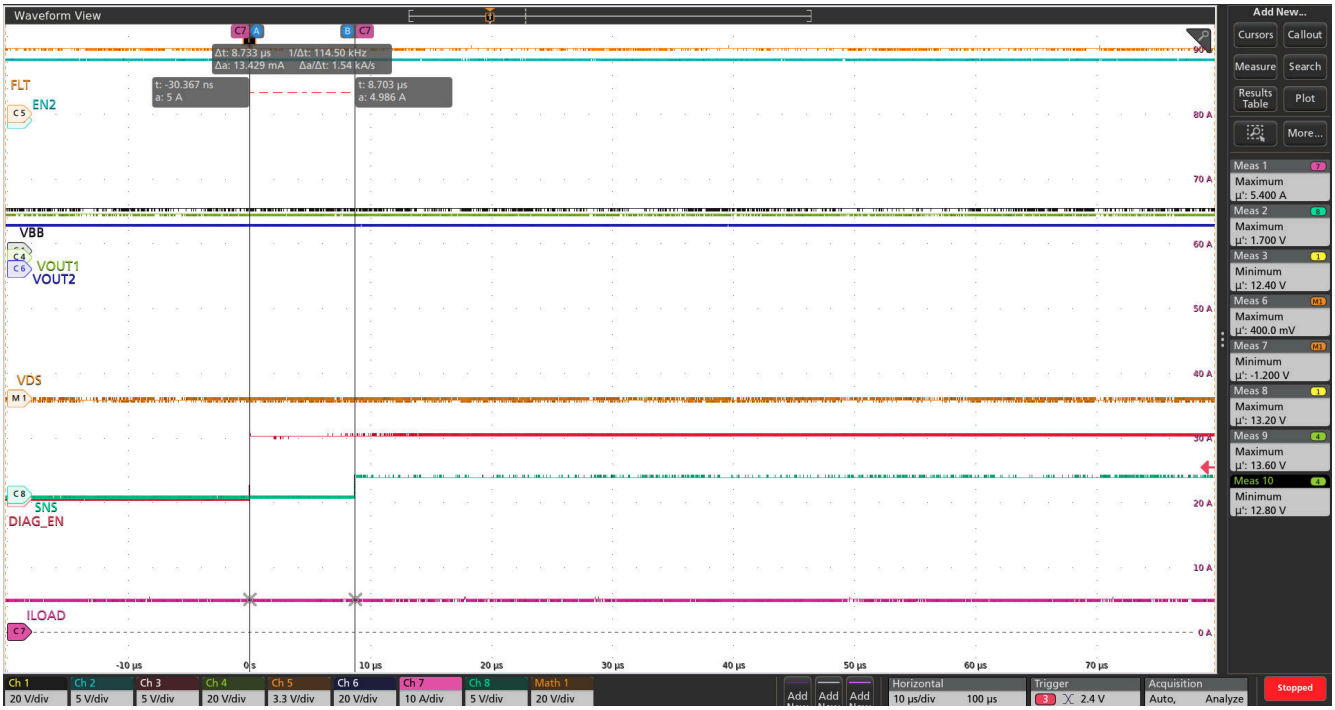


図 8-5. DIAG_EN による SNS 応答時間 ($t_{SNSION1}$)

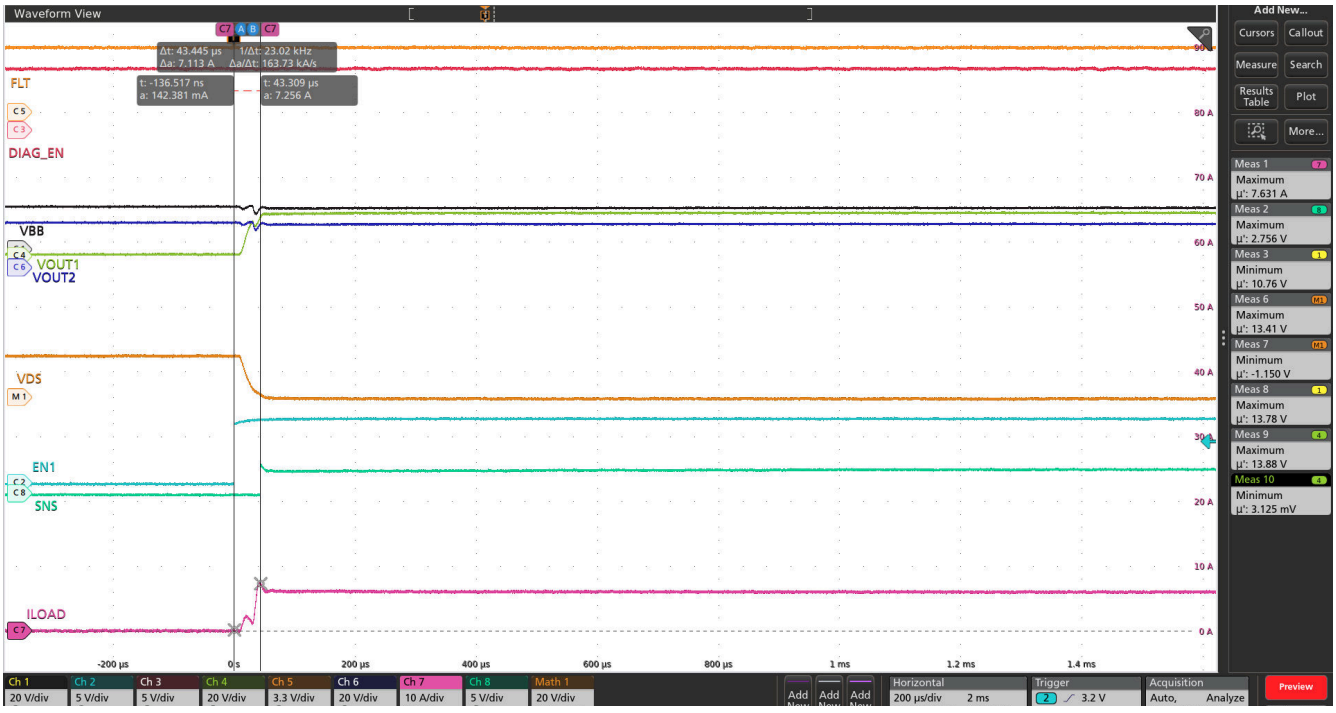


図 8-6. EN による SNS 応答時間 ($t_{SNSION3}$)

注

制御信号の立ち上がりおよび立ち下がり時間は 100ns です。制御信号には以下が含まれます。ENx、DIAG_EN、SEL。適切な SEL 設定時には、両チャネルとも同じセンス タイミングを持ちます。

Copyright © 2026 Texas Instruments Incorporated

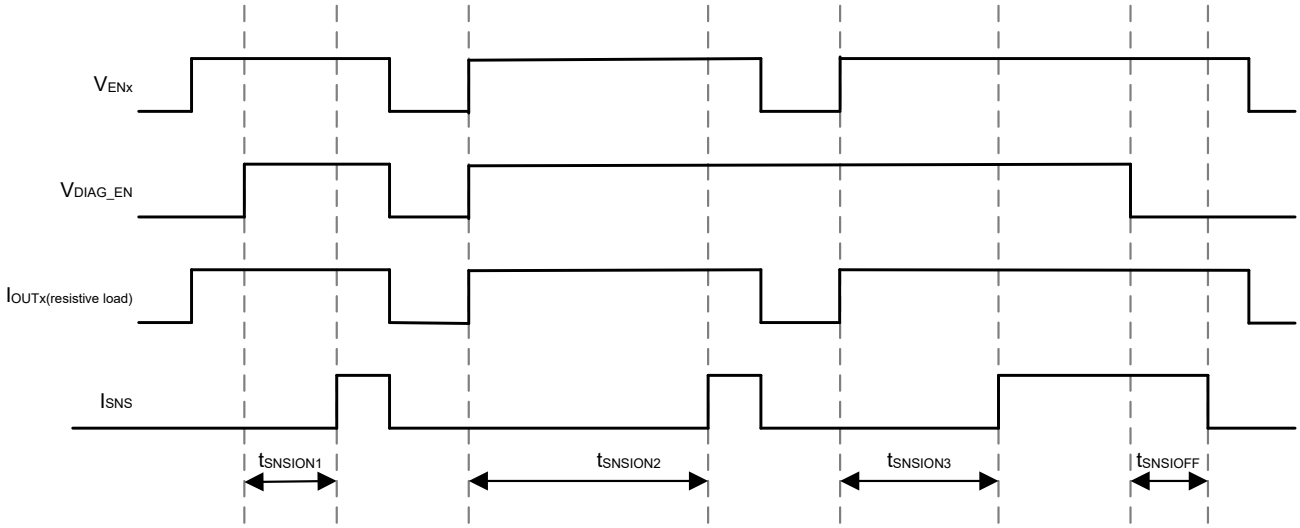


図 8-7. EN または DIAG_EN からの SNS 立ち上がり時間

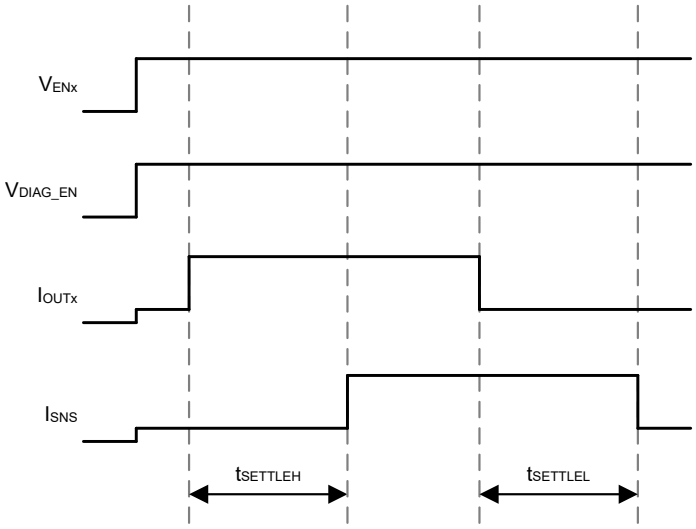


図 8-8. 負荷ステップからの SNS 立ち上がり時間

Copyright © 2026 Texas Instruments Incorporated

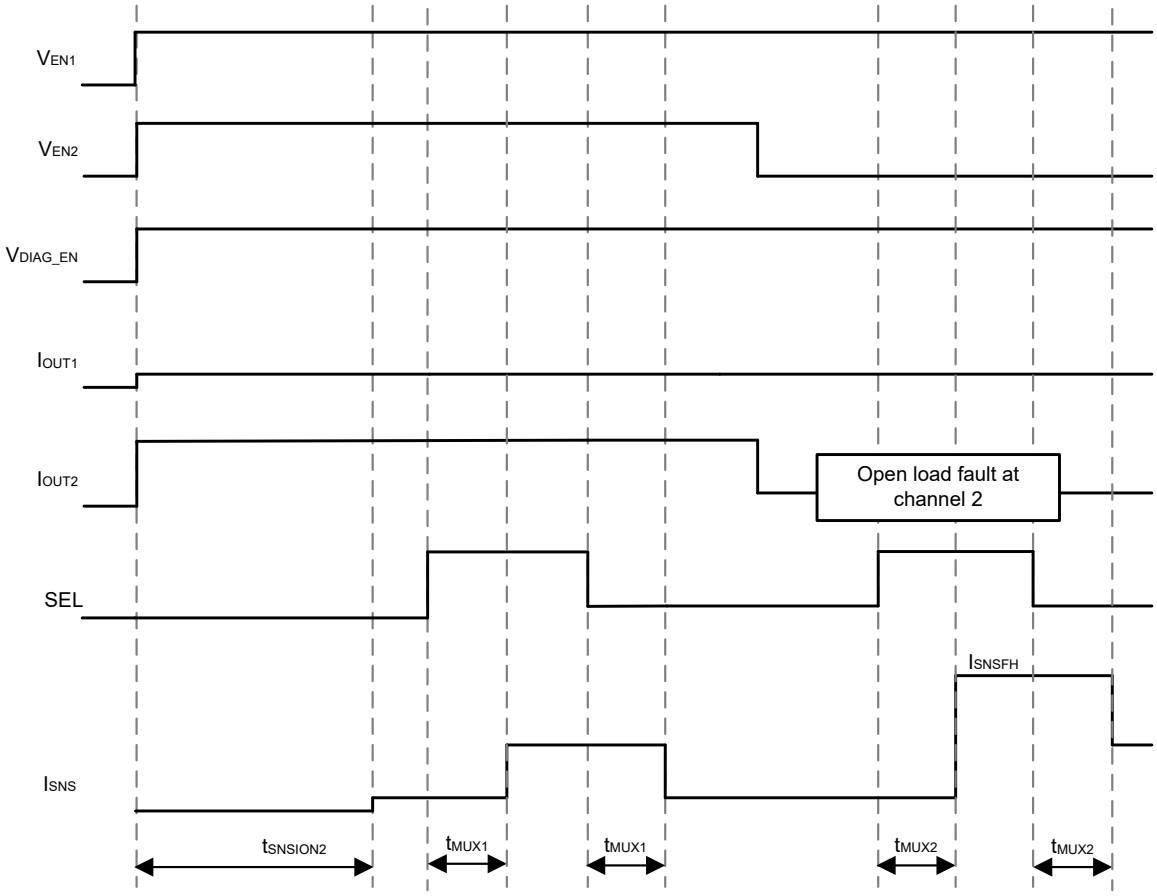


図 8-9. CHx から CHy への切り替え時の SNS 立ち上がり時間

8.3.1.2 SNS 出力フィルタ

内部アーキテクチャの特性により、SNS ピン信号には約 1.6MHz の周波数成分を持つリップルが含まれます。R_{SNS} の値に基づき、SNS ピンに適切な C_{SNS} を接続することで、このリップル成分をフィルタリングし、SNS ピン電圧のピーク・ツー・ピーク リップルを低減できます。表 8-1 は、SNS ピンに C_{SNS} を接続した場合と接続しない場合における、代表的なピーク・ツー・ピーク リップル電圧値を示しています。設計者は、システム要件に基づいて C_{SNS} コンデンサの値を選択できます。大きな値を選択すると、フィルタリング特性を向上させることができます。小さな値を選択すると、より高速な過渡応答が可能になります。たとえば、1kΩ の R_{SNS} に 150pF の C_{SNS} を組み合わせた場合、SNS 電圧の整定時間に 750ns (5RC) が追加されます。

表 8-1. SNS リップル (VBB=13.5V、I_{LIM} = OPEN、T_A = 25℃ における代表測定)

R_L (負荷抵抗)	R_{SNS}	C_{SNS}	C_{SNS} なし時のピーク・ツー・ピーク リップル (mV)	C_{SNS} あり時のピーク・ツー・ピーク リップル (mV)
10 Ω	1kΩ	150pF	105mV	50mV
2.2 Ω	1kΩ	150pF	157mV	55mV

Copyright © 2026 Texas Instruments Incorporated

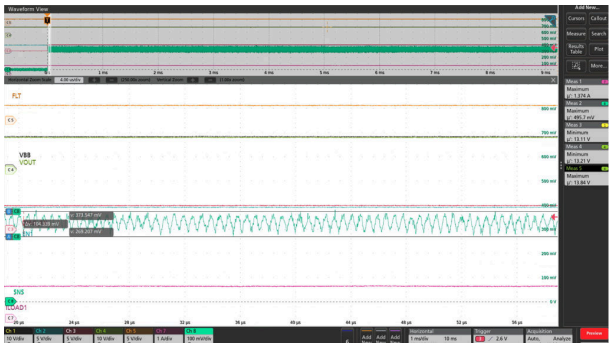


図 8-10. VBB = 13.5V、I_{LIM} = OPEN、R_L = 10Ω、R_{SNS} = 1kΩ、T_A = 25°C における C_{SNS} なし時の SNS ピン リップル

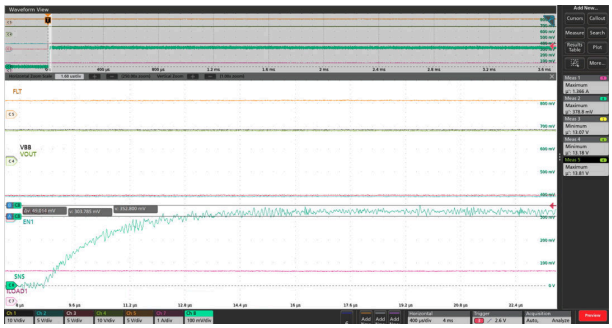


図 8-11. VBB = 13.5V、I_{LIM} = OPEN、R_L = 10Ω、R_{SNS} = 1kΩ、T_A = 25°C における 150pF C_{SNS} 使用時の SNS ピン リップル

8.3.1.3 チャネル間での電流検出多重化

、SEL を使用して、共有の電流検出機能を 2 つのチャネル間で多重化します。SEL ピンを High または Low にすると、DIAG_EN が High の場合、対応するチャネルが SNS ピンに出力されます。$\overline{FLT}$ は、いずれかのチャネルでフォルトが発生した場合に Low になるグローバル割り込みを表します。詳細については、表 8-6 を参照してください。

8.3.1.4 デバイス間での電流検出多重化

図 8-12 は、共通の R_{SNS} 抵抗を用いて 2 つのデバイス間で SNS ピンを共有する構成を示しています。同様に、複数のデバイスを SNS ピン共有構成で使用することが可能です。DIAG_EN を High に設定すると、対応する ENx 信号および SEL 信号により選択されたチャネルの電流検出出力が有効化され、負荷電流に比例した電流 (I_{LOAD}/K_{SNS}) が外付け検出抵抗を介して SNS ピンからグランドへ流れます。この電流は電圧として反映され、MCU の ADC 入力で測定できます。DIAG_EN を Low に設定すると、SNS ピンは高インピーダンス (トライステート) 状態になります。この機能により、複数の TPS2HC08-Q1 デバイスが同一の検出抵抗および ADC 入力ピンを共有でき、任意の時点で SNS ピンを駆動するデバイスは 1 つだけとなるよう制御できます。

K_{SNS} は、デバイス ファミリ内で最大定格負荷電流時の SNS ピン電流が同一となるように設計されています。これにより、異なる電流定格を持つデバイス同士でも、同一の R_{SNS} 抵抗値および ADC フルスケール範囲を用いて電流検出の多重化が可能になります。

複数デバイス間で電流検出の多重化を行う場合、DIAG_EN を Low に設定した無効状態のデバイスから流れ込む SNS ピンリーク電流 ($I_{SNSleak_disabled}$) が、アクティブなデバイスの電流測定に誤差を生じさせる要因となります。TPS2HC08-Q1 デバイスでは、無効状態の SNS ピンリーク電流が非常に小さく (典型値：数 nA)、より多くのデバイスを多重化構成に組み込むことが可能です。

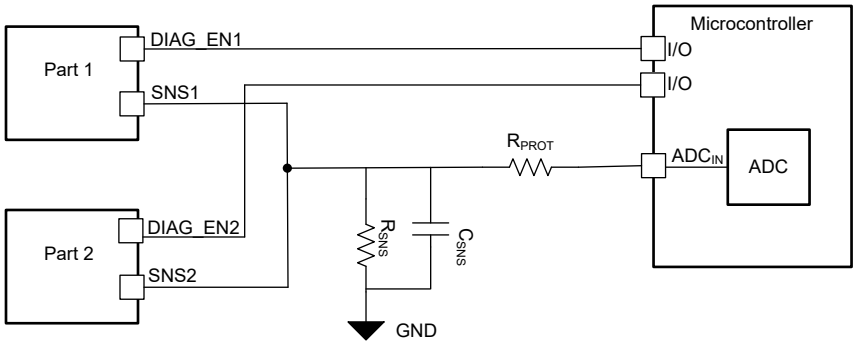


図 8-12. 複数デバイス間での SNS 多重化

Copyright © 2026 Texas Instruments Incorporated

8.3.2 過電流保護

TPS2HC08-Q1 は、過電流イベント時のサーマル・シャットダウンおよび電流制限保護機能を備えており、内部パワー MOSFET を保護します。これらの保護機能は、デバイスが ACTIVE 状態のときイネーブルされます。各チャネルには、独立したサーマル シャットダウンと電流制限回路が内蔵されています。電流制限フォルトは、設定された電流制限値の約 80% ($I_{CL_FLT_Trip}$) に到達した時点でアサートされます。

8.3.2.1 調整可能な電流制限

TPS2HC08-Q1 は高精度で調整可能な電流を提供し、より高い信頼性を実現し、短絡時や大容量のパワーアップ時に電源を保護します。また、調整可能な電流制限により、PCB パターン、コネクタ・サイズ、および前の電力段の容量を削減し、電流制限をより低いレベルに設定することで、システムのコストを節約できます。

消費電力は、ILIM ピンの外付け抵抗により調整可能です。ILIM ピンで設定する値が両方のチャネルに適用されます。デバイスは、FET とコントローラの相対温度に基づいて電流制限値を調整する、サーマル レギュレーション付き電流制限を備えた ILIM 設定を提供します。これにより FET の急速な発熱が防がれ、相対的なサーマル シャットダウンの発生が遅延するため、起動時に大容量コンデンサを充電することが可能になります。ILIM ピンを GND に短絡した場合、サーマル レギュレーションなしで電流制限を構成でき、デバイスは設定された ILIM 値で電流を制限します。表 8-2 に、ILIM ピンの構成に基づいて可能な各種の設定を示します。

表 8-2. ILIM ピンによる電流制限設定

ILIM ピン上の R_{LIM} 値	TYP $I_{CL} = K_{CL} / R_{LIM}$	サーマル レギュレーション
ILIM = GND または R_{LIM}< 20kΩ	最大設定値:25A	無効
R_{LIM} = 20kΩ	25A	有効
20kΩ < R_{LIM} < 66.66 kΩ	$I_{CL} = K_{CL} / R_{LIM}$	有効
R_{LIM} = 66.66kΩ	7.5A	有効
ILIM = オープンまたは R_{LIM} > 66.66kΩ	最小設定値:7.5A	有効

このデバイスは、高速トリップのサーキット・ブレーカ機能も備えており、ホット短絡とも呼ばれるチャネルがイネーブルになっている間に短絡が発生した場合に使用されます。I_{CB} スレッショルドに達すると、デバイスは迅速にチャネルをオフにし、内部 MOSFET を保護します。さらに、このデバイスは高電圧で電流制限フォールドバック機能を備えているため、高 V_{DS} イベント時に内部パワー MOSFET を保護できます。

システムで発生する可能性があるさまざまな過電流イベントは次のとおりです。

- ホットショート
- ショートへのイネーブル
- 過電流(低速クリープ)

ホット短絡は、チャネルがイネーブルされそのチャネルの出力に短絡状態が発生したときに発生します。MOSFET の出力がすでに短絡状態にあり、チャネルが短絡状態にイネーブルされたときに、短絡へのイネーブルが発生します。出力にゆっくりと立ち上がり過電流イベントが発生すると、「低速クリープ」とも呼ばれる電流過負荷が発生することがあります。

次のセクションでは、サーマル シャットダウンありおよびサーマル レギュレーションなしの電流制限機能、さらにサーキット ブレーカおよびサーマル シャットダウン機能によって、発生する可能性のあるさまざまな過電流条件からの保護を実現する方法について説明します。

8.3.2.1.1 サーマル レギュレーションによる電流制限

ILIM の設定に基づいて、サーマル レギュレーションで電流を制限するようにデバイスを構成できます。サーマル レギュレーションは、MOSFET の相対温度 ($T_{J,FET}$) とコントローラの温度 ($T_{J,CONTROLLER}$) を監視し、相対的な温度に基づいて電流制限を下げることで機能します。

Copyright © 2026 Texas Instruments Incorporated

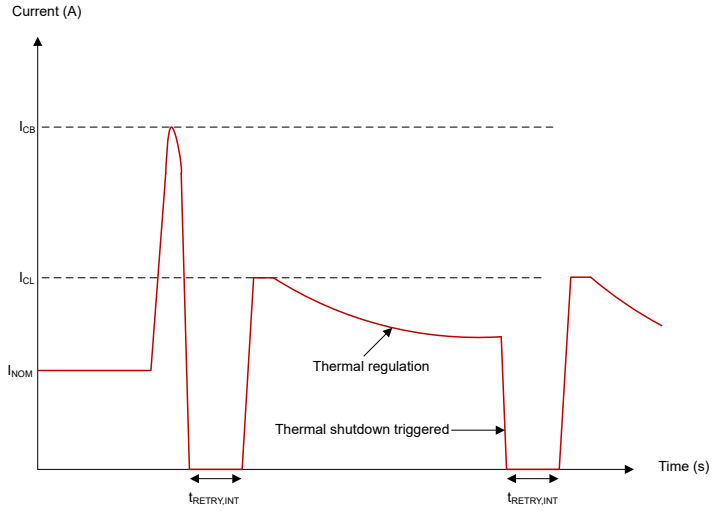


図 8-13. サーマル レギュレーションによるオン状態短絡動作

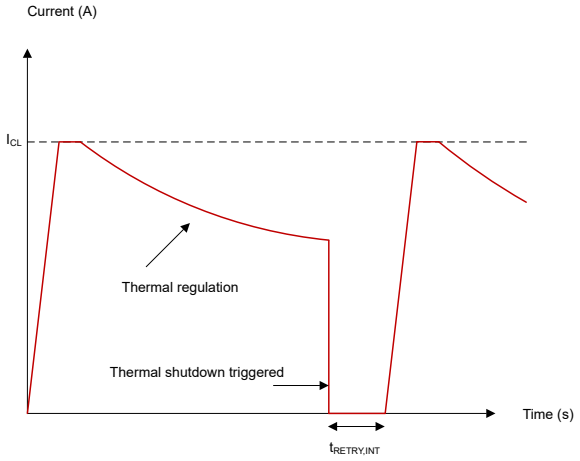


図 8-14. サーマル レギュレーションによる短絡へのイネーブル

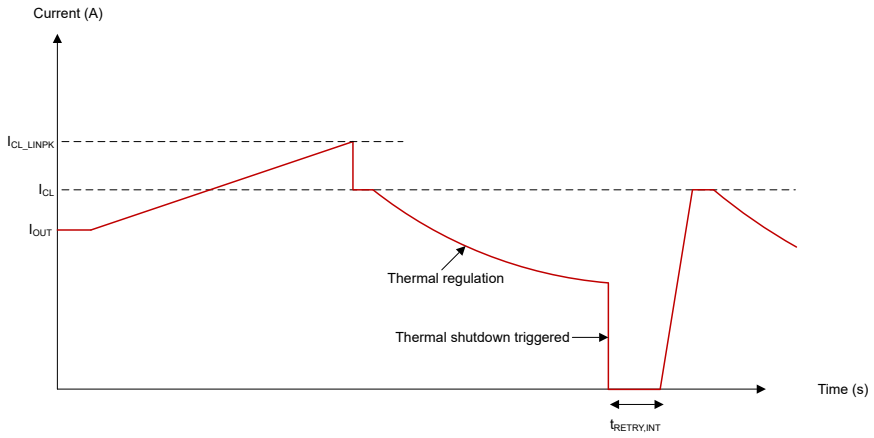


図 8-15. サーマル レギュレーションによる過負荷動作 (電流のクリープ)

Copyright © 2026 Texas Instruments Incorporated

8.3.2.1.2 サーマル レギュレーションなしでの電流制限

ILIM の設定に基づいて、サーマル レギュレーションなしで電流を制限するようにデバイスを構成できます。デバイスは、ILIM ピンの設定に基づいて電流を制限します。本デバイスの適用分野としては、大きな突入電流を伴うバルブ負荷およびモータ負荷が挙げられます。

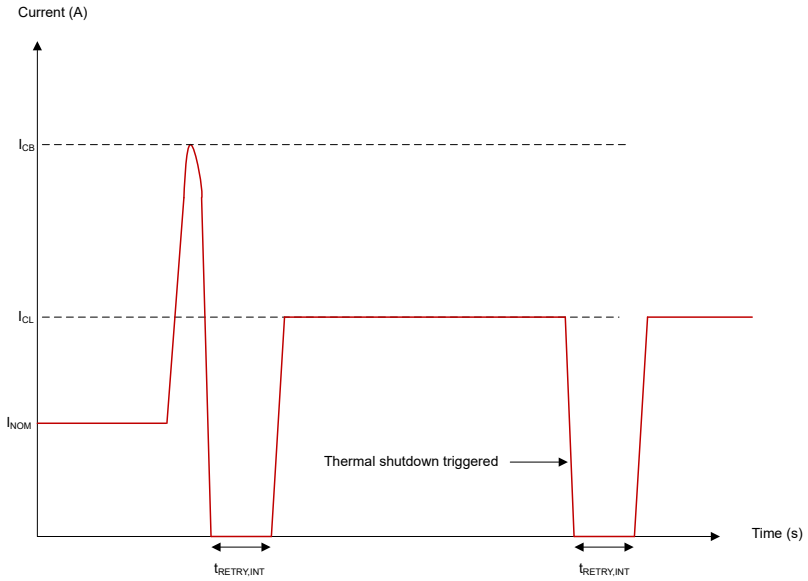


図 8-16. サーマル レギュレーションなしのオン状態短絡動作

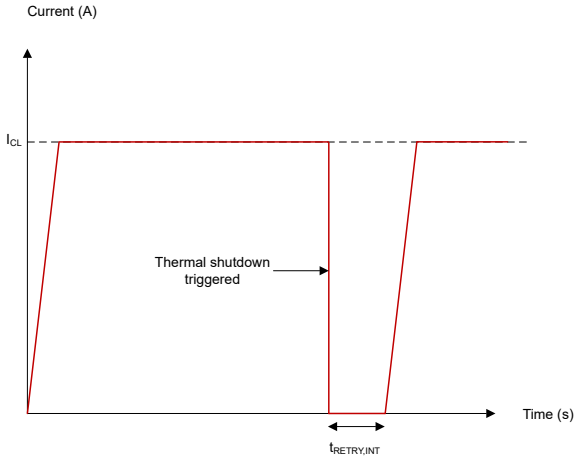


図 8-17. サーマル レギュレーションなしでの短絡へのイネーブル

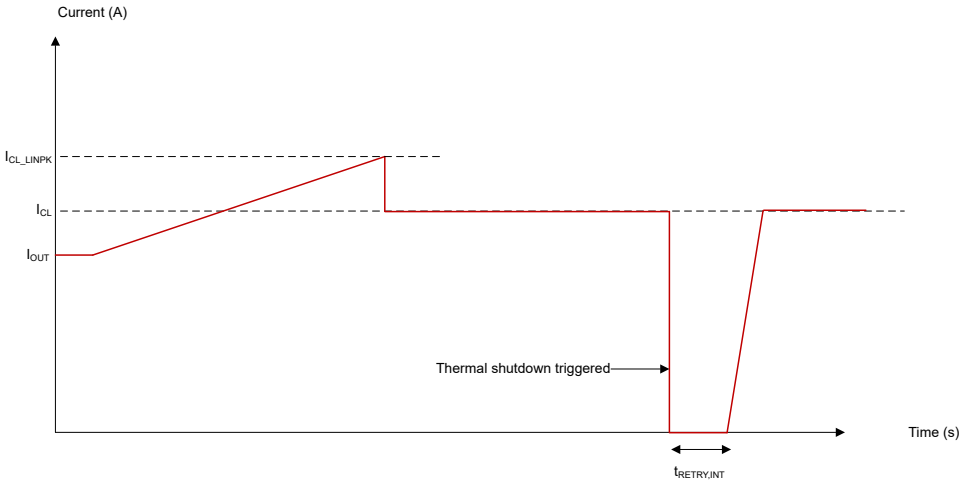


図 8-18. サーマル レギュレーションなしでの過負荷動作 (電流クリープ)

8.3.2.1.3 電流制限フォールドバック

高 V_{DS} 電圧時に MOSFET を過電流から保護するために、電流制限フォールドバック メカニズムを備えています。ILIM が定格負荷電流値より大きく設定され、かつ VBB 電圧が V_{DET1} を上回る場合、電流制限値は設定された電流制限の 1/2 にフォールドバックします。V_{BB} 電圧が V_{DET2} を上回る場合、電流制限値は設定電流の 1/3 にフォールドバックします。図 6-32 は、VBB 電圧に対するデバイスの電流制限フォールドバック動作を示しています。

8.3.2.1.4 電流制限精度

デバイスの可変電流制限は、表 8-2 に記載された R_{LIM} 抵抗の有効範囲に対して 式 3 を用いて設定できます。

$$R_{LIM} = K_{CL} / I_{CL} \quad (3)$$

電流制限の精度は、R_{LIM} 抵抗の許容差および セクション 6.5 に記載されている K_{CL} パラメータのばらつき (K_{CL_min}、K_{CL_max}) に依存します。たとえば、許容差 1% の 33.2kΩ の R_{LIM} 抵抗を使用する場合、I_{CL} は以下のように計算できます。

I_{CL} (max) = K_{CL_max} / R_{LIM_min}、ここで R_{LIM_min} = 0.99*R_{LIM}

I_{CL} (min) = K_{CL_min} / R_{LIM_max}、ここで R_{LIM_max} = 1.01*R_{LIM}

R_{LIM} を GND 接続またはオープンとした場合、K_{CL} パラメータのばらつきが I_{CL} のばらつきに寄与します。

8.3.2.2 サーマル シャットダウン

デバイスには、各パワー FET に温度センサが搭載されており、デバイスのコントローラ部分には、各 FET の温度 ($T_{J,FET}$) およびコントローラの温度 ($T_{J,CONTROLLER}$) を監視します。デバイスがサーマル シャットダウン障害と見なされる場合は 2 つあります。

- **相対サーマル・シャットダウン (T_{REL})**: $T_{J,FET} - T_{J,CONTROLLER} > T_{REL}$
- **絶対サーマル・シャットダウン (T_{ABS})**: $T_{J,FET} > T_{ABS}$

上記のいずれかの故障が発生すると、該当するスイッチがオフになります。該当するチャネルの温度センサの測定値に基づいて、各チャネルがオフになります。その結果、一方のチャネルのみで過熱フォルトが検出された場合、もう一方のチャネルは通常動作を継続します。

8.3.2.2.1 相対サーマル・シャットダウン

相対的なサーマル・シャットダウンイベントは、グランドへの短絡イベントなど、コントローラ温度 ($T_{J,FET}$) に対して FET 温度 ($T_{J,CONTROLLER}$) が急速に上昇する、大きなピーク電力イベントが発生する場合に発生することがあります。相対温度 ($T_{J,FET} - T_{J,CONTROLLER}$) が T_{REL} を超えると、関連するチャネルがオフになります。

Copyright © 2026 Texas Instruments Incorporated

8.3.2.2.2 絶対サーマル・シャットダウン

絶対的サーマル・シャットダウンは、FET 温度 ($T_{J,FET}$) が T_{ABS} を上回ると発生します。これは、チャネルが永続的な短絡使用事例など、長い期間にわたって過電流にさらされた場合に発生する可能性があります。FET 温度 ($T_{J,FET}$) が T_{ABS} を超えると、関連するチャネルがオフになります。

8.3.3 サーマル シャットダウンからの再試行保護メカニズム

サーマル シャットダウンが発生すると、該当するデバイス チャネルはオフされ、システム信頼性を向上させるための再試行保護メカニズムが動作します。図 8-20 は、過電流イベントの負荷電流および継続時間に応じて、影響を受けたチャネルがどのように応答するかを説明しています。

負荷電流が電流リミット未満の場合、デバイスはサーマル シャットダウン フォルトから回復するまで、無限にサーマル シャットダウンの再試行サイクルに入ります。この場合、デバイスのオフ時間は、必要な冷却時間に加え、固有の 200µs の遅延に依存します。

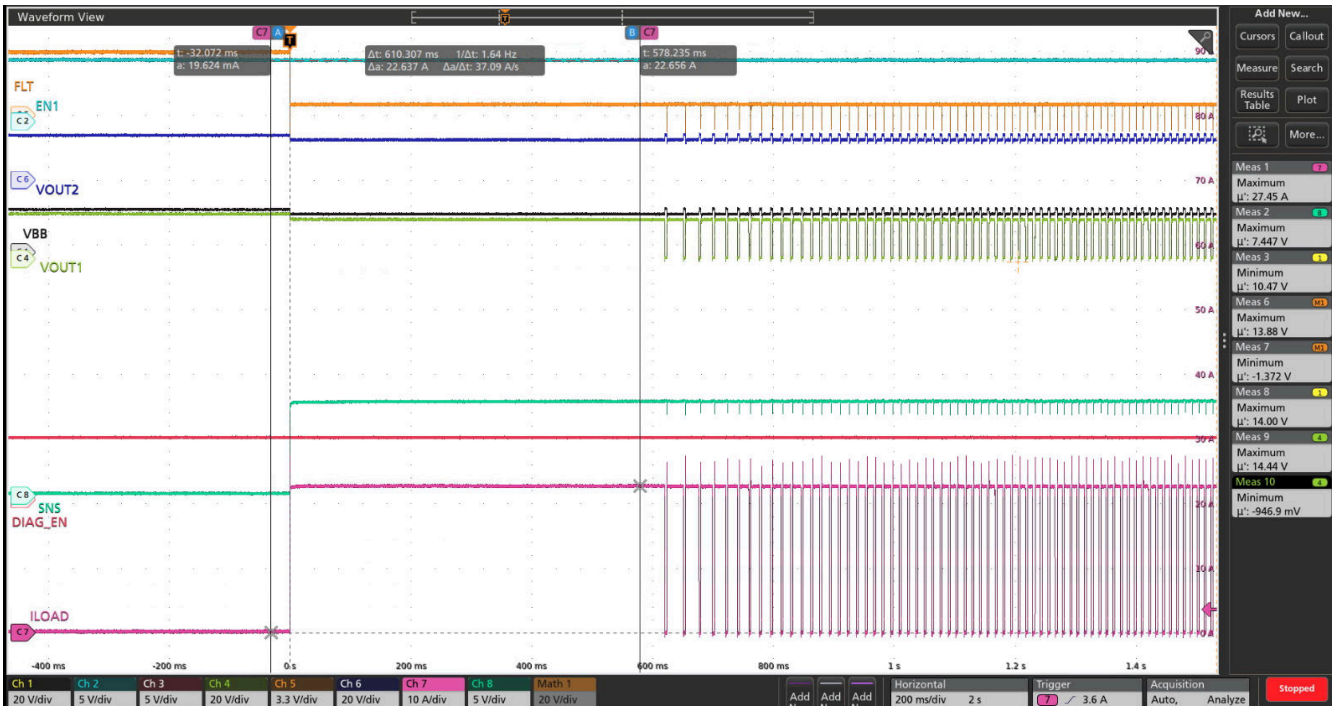


図 8-19. 電流制限 (ILIM=GND) 未満の負荷電流 (22A 電子負荷) における無限サーマル シャットダウンの再試行動作

電流制限未満の負荷電流条件では、デバイスは無限サーマル シャットダウンの再試行フェーズに移行します。電流制限を超える負荷電流の場合、デバイスは過電流イベントの継続時間に基づいた有限回数の再試行サイクル フェーズによる保護メカニズムを実装し、以下のいずれかのフォルト条件が発生した際にトリガされます。

1. **絶対サーマル・シャットダウン (T_{ABS})**: $T_{J,FET} > T_{ABS}$
2. **相対サーマル・シャットダウン (T_{REL})**: $T_{J,FET} - T_{J,CONTROLLER} > T_{REL}$
3. **サーキット ブレーカ (I_{CB})**: ホット ショート条件下で電流が I_{CB} しきい値を超えた場合に動作する高速トリップ保護。内部 MOSFET を保護するため、該当チャネルを迅速にオフします。

有限となる回数の再試行サイクル フェーズの保護メカニズムは、以下の時間区分で構成されます。

1. **初期の再試行ウィンドウ ($t < t_{RETRY_WINDOW}$)**:
   - I_{CB} またはサーマル シャットダウンがトリガされた後の期間。

- 再試行は、最小間隔 $t_{RETRY, INT}$ ごとに実行されます。
- 各再試行は、I_{CB} ピークの発生後に電流制限 (I_{CL}) ピークが続く形で開始されます。

2. **拡張過電流ウィンドウ ($t > t_{RETRY_WINDOW}$)**:
   - 再試行回数は 6 回に制限されます。
   - 最初の再試行サイクルは、最小 $t_{RETRY, EXTD}/2$ の期間で実行されます。
   - 続く 5 回の再試行サイクルは、最小 $t_{RETRY, EXTD}$ の期間で実行されます。
   - 電流ピークは、通常 I_{CL} に制限されます。
3. **ラッチ オフ条件**:
   - 6 回の再試行がいずれも不成功となった後に発生します。
   - ENx ピンのトグル操作によりリセットが必要です。

表 8-3. サーマル・シャットダウン (TSD) への応答

負荷電流	条件		最小の再試行時間
$I_{LOAD} < I_{CL}$	-		無制限の再試行
$I_{LOAD} > I_{CL}$	$t < t_{RETRY_WINDOW}$		$t_{RETRY, INT}$ = 160µs (代表値)
	$t > t_{RETRY_WINDOW}$	$n_{RETRY, EXTD} < 6$	$t_{RETRY, EXTD}$ = 80ms (代表値)
		$n_{RETRY, EXTD} > 6$	ラッチオフ

上記のいずれかの再試行条件が発生した場合、該当チャネルは、以下の条件が満たされた時点で再起動します。

1. **温度回復**:デバイスを再起動するためには、T_{ABS} または T_{REL} が T_{HYS} レベル未満まで回復する必要があります。
2. **再試行ウィンドウ**:$I_{LOAD} > I_{CL}$ の場合、適切な t_{RETRY_WINDOW} 間隔が経過する必要があります。

$I_{LOAD} > I_{CL}$ の場合、再試行タイマが満了し、T_{ABS} または T_{REL} の温度が T_{HYS} レベルを下回って回復しない場合、温度が T_{HYS} レベルを下回るまでチャネルは再試行を行いません。過電流が一定時間継続したことによりチャネルがラッチ オフした場合、ENx ピンを High から Low へ遷移させることで $\overline{FLT}$ および SNS 信号をリセットできます (パルス幅は最小約 20us)。その後、チャネルの出力は最初に High から Low にトグルした後、ENx ピンに従います。

Copyright © 2026 Texas Instruments Incorporated

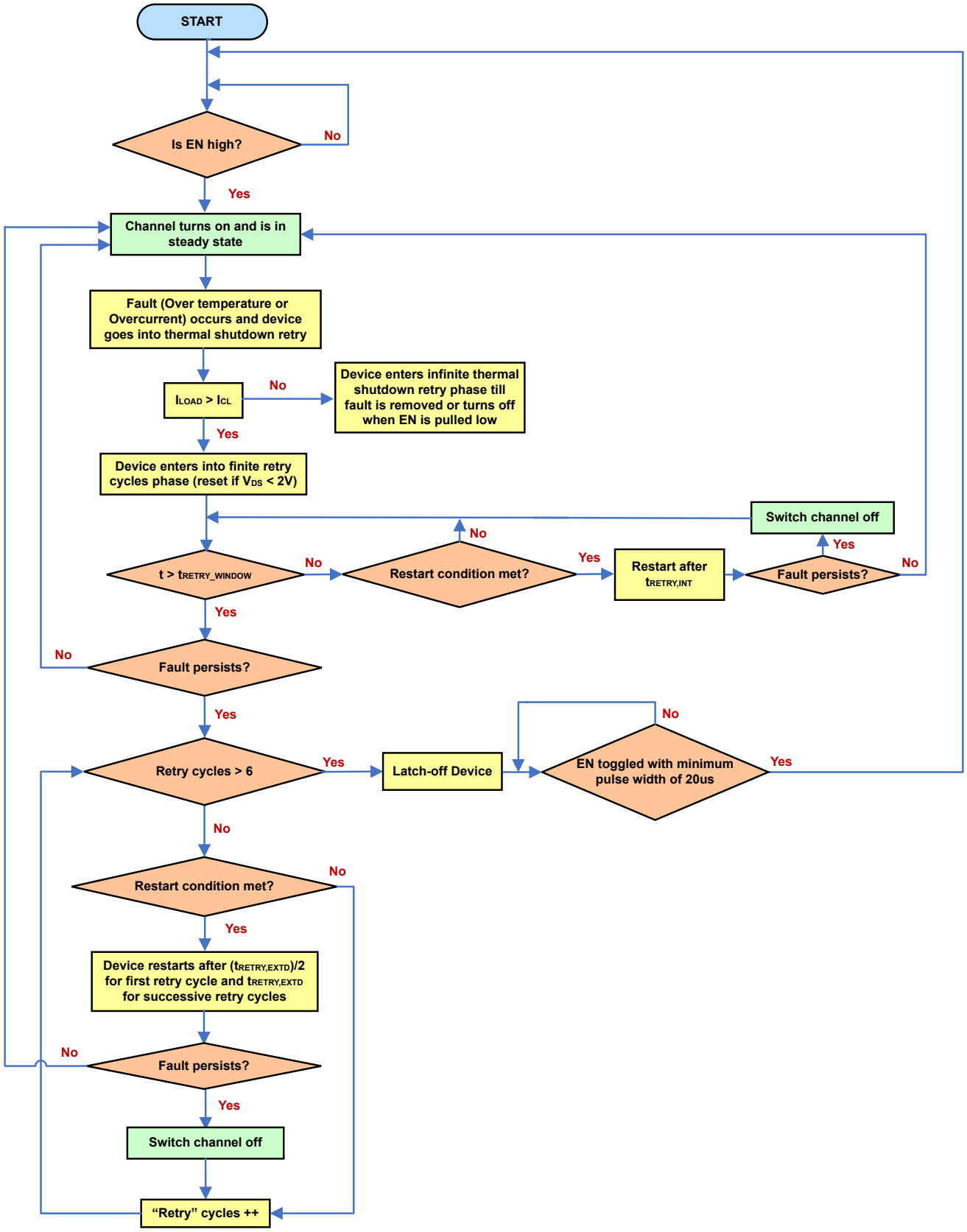


図 8-20. 再試行保護メカニズム

図 8-21 と 図 8-22 に、ホット短絡後にサーマル レギュレーションありとなしでそれぞれデバイスが再試行する方法を示します。デバイスが熱障害を検出して再試行動作に入ると、初回の再試行ウィンドウ内で発生する最初の電流ピークが I_{CB} しきい値に到達し、ファスト トリップ回路ブレーカが動作します。その後に発生する電流ピークはより低くなり、設定された電流制限値 (I_{CL}) に対応します。

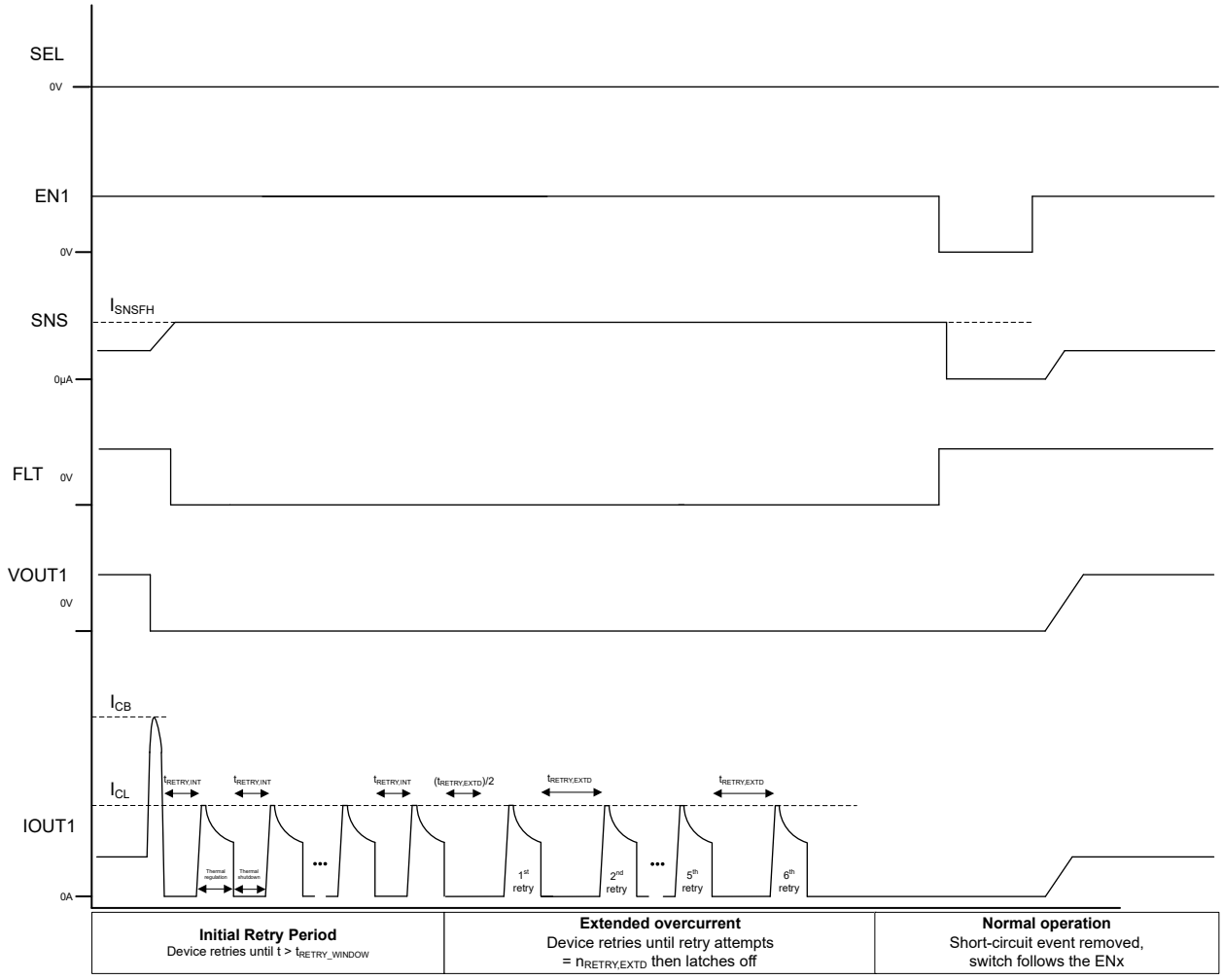


図 8-21. サーマル レギュレーションによるホット短絡後の再試行動作

Copyright © 2026 Texas Instruments Incorporated

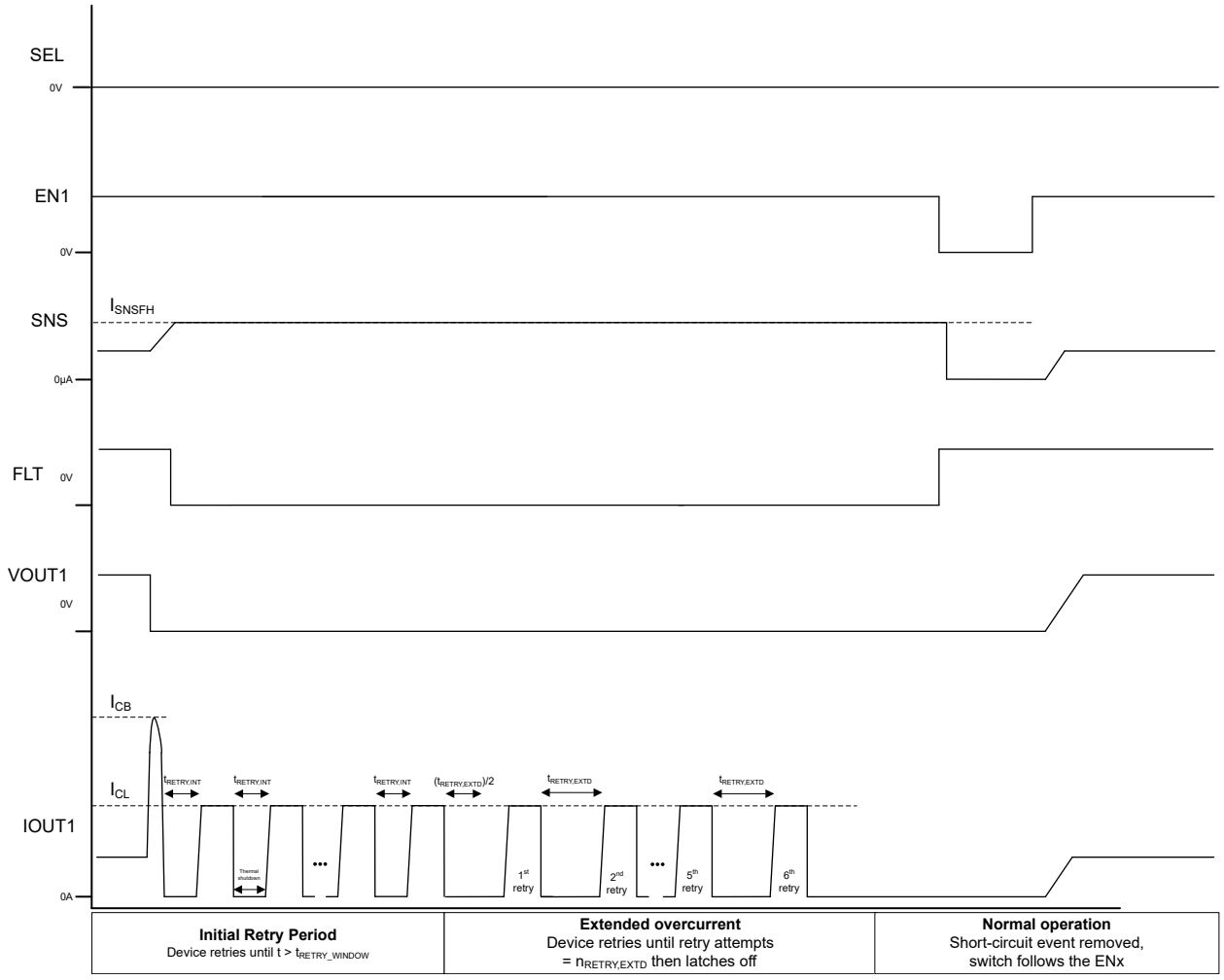


図 8-22. サーマル レギュレーションなしでのホット短絡後の再試行動作

I_{CB} フォルトが発生したものの、サーマル シャットダウン フォルトには至らず有限の再試行サイクル フェーズ保護メカニズムに入った場合、デバイスは初回の再試行ウィンドウ内でサーマル レギュレーション状態を維持し、その後、拡張された再試行ウィンドウにおいて直接サーマル シャットダウンの再試行動作へ移行することがあります。図 8-23 は、I_{CB} フォルトによって有限の再試行サイクル フェーズ保護メカニズムがトリガされる際のこの挙動を示しています。

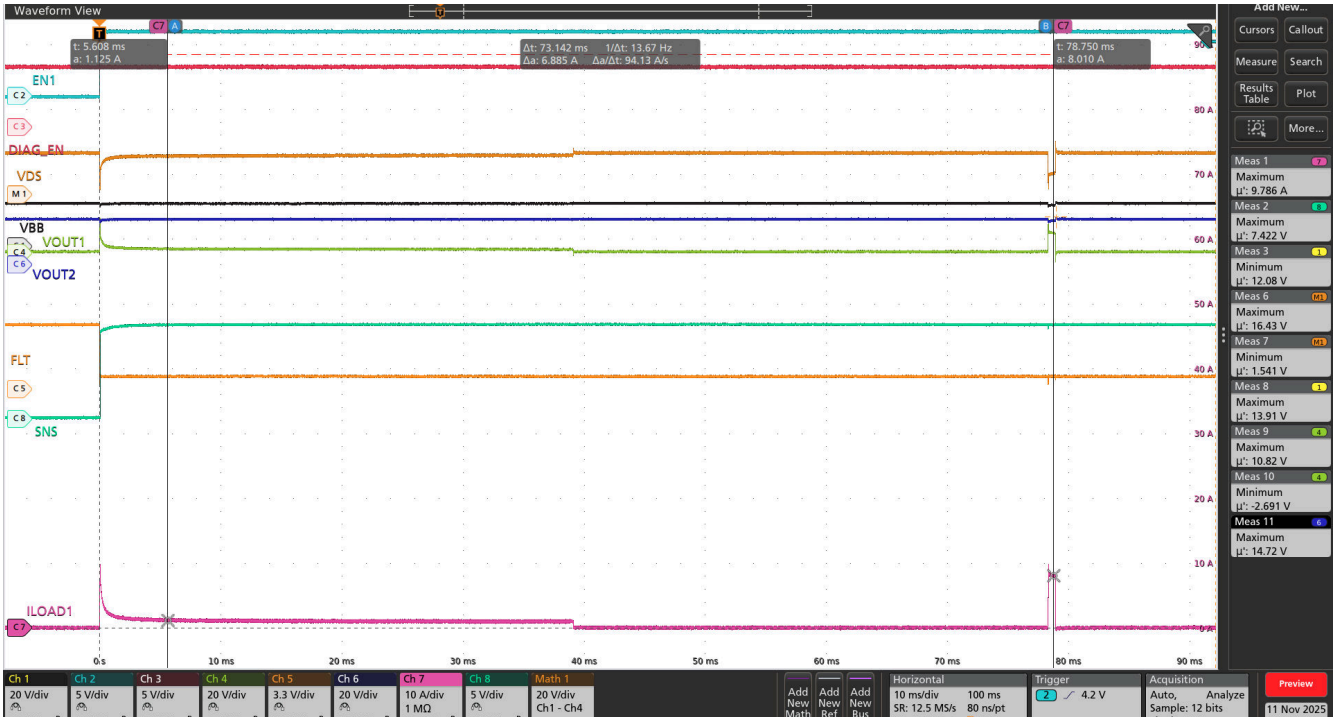


図 8-23. 初回の再試行ウィンドウでサーマル レギュレーション動作を行いながら拡張された再試行ウィンドウへ移行するデバイスの動作

8.3.3.1 信頼性の高いスイッチオン動作

指令によるスイッチオン シーケンス中、TPS2HC08-Q1 は以下のデバイス機能により、安定したスイッチオン動作を提供します。

1. **調整可能な電流制限**: デバイスは、外付けの R_{LIM} 抵抗を用いて 7.5A～25A の範囲で精密に設定可能な電流制限値 (I_{CL}) までの電流を許容します。
2. **電流制限のサーマル レギュレーション**スイッチオン時に FET 温度が上昇すると、サーマル レギュレーション回路が電流制限値を低減し、安全な動作状態を維持します。
3. **サーマル シャットダウンからの再試行保護メカニズム**: 初期起動時に熱しきい値に到達した場合、デバイスは負荷を確実に立ち上げるために設計された、明確に定義された再試行シーケンスに移行します。

8.3.4 誘導性負荷のスイッチオフ クランプ

誘導性負荷をオフに切り替えると、誘導性リアクタンスによって負の出力電圧を引き寄せる傾向があります。過度の負電圧があると、パワー FET が機能しなくなる可能性があります。パワー FET を保護するために、ドレインとソースの間の内部クランプとして $V_{DS(clamp)}$ が実装されています。

$$V_{DS(clamp)} = V_{VS} - V_{OUT} \quad (4)$$

消磁時間 (t_{DECAY}) の間、インダクタンス-エネルギーを消費するためにパワー FET がオンになります。総エネルギーは、ハイサイドスイッチで消費されます。総エネルギーには、電源のエネルギー ($E_{(VS)}$) と負荷のエネルギー ($E_{(LOAD)}$) が含まれます。抵抗がインダクタンスと直列になっている場合は、負荷のエネルギーの一部が抵抗で消費されます。

$$E_{(HSS)} = E_{(VS)} + E_{(load)} = E_{(VS)} + E_{(L)} - E_{(R)} \quad (5)$$

誘導性負荷がオフになると、$E_{(HSS)}$によりデバイスに高い熱ストレスが加わります。消費電力の上限は、そのデバイスに固有の容量、周囲温度、および基板の消費電力条件によって異なります。

Copyright © 2026 Texas Instruments Incorporated

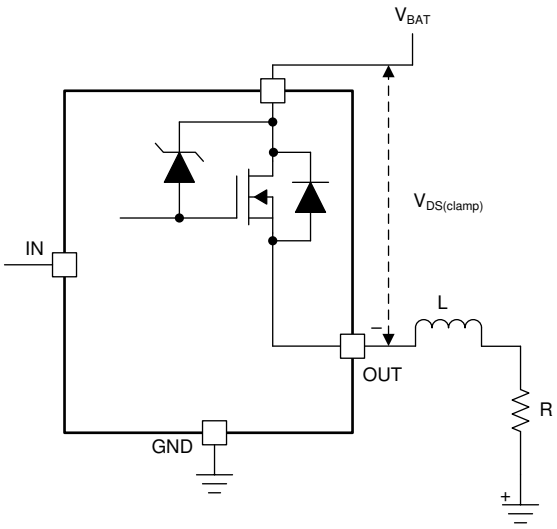


図 8-24. ドレイン-ソース間クランプ構造

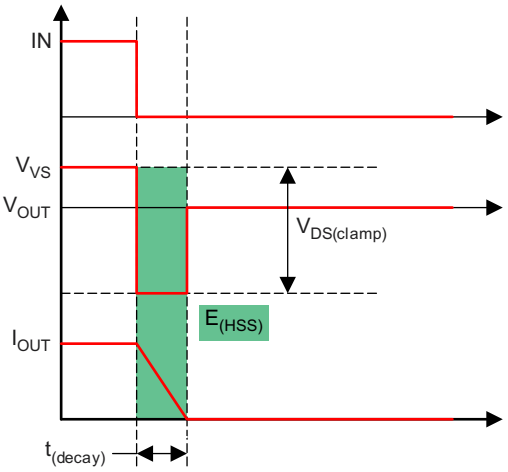


図 8-25. 誘導性負荷のスイッチングオフ図

ハイサイドスイッチの観点から、$E_{(HSS)}$は、消磁時間中の積分値に等しくなります。

$$E_{(HSS)} = \int_0^{t_{(decay)}} V_{DS(clamp)} \times I_{OUT}(t)dt$$

$$t_{(decay)} = \frac{L}{R} \times \ln\left(\frac{R \times I_{OUT(max)} + |V_{OUT}|}{|V_{OUT}|}\right)$$

$$E_{(HSS)} = L \times \frac{V_{VS} + |V_{OUT}|}{R^2} \times \left[R \times I_{OUT(max)} - |V_{OUT}| \ln\left(\frac{R \times I_{OUT(max)} + |V_{OUT}|}{|V_{OUT}|}\right)\right] \quad (6)$$

R がほぼ 0 に等しいとき、$E_{(HSD)}$は、単純に次のように求めることができます:

$$E_{(HSS)} = \frac{1}{2} \times L \times I_{OUT(max)}^2 \frac{V_{VS} + |V_{OUT}|}{|V_{OUT}|} \quad (7)$$

Copyright © 2026 Texas Instruments Incorporated

PWM 制御の誘導性負荷を駆動する場合、デバイスが繰り返し発生する電力ストレスを受けるのを防ぐため、下図に示す外付けのフリーホイール回路を追加することを推奨します。TVS は、高速減衰を実現するために使用されます。

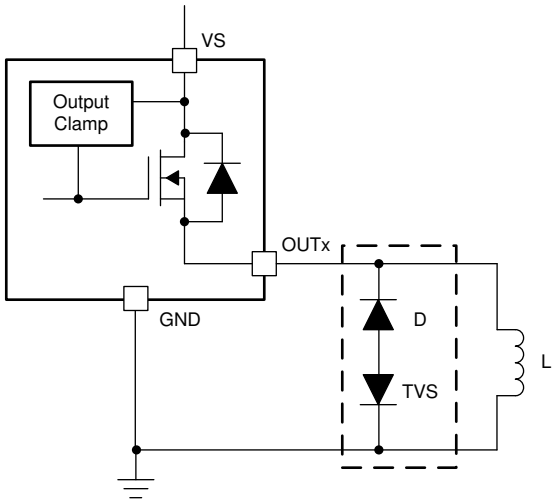


図 8-26. 外部回路による保護

図 8-27 は、5mH の誘導性負荷放電中に VDS クランプが動作している様子を示しています。図 8-28 と 図 8-29 は、誘導性負荷オフ時におけるデバイスの最大エネルギー吸収能力を示しています。

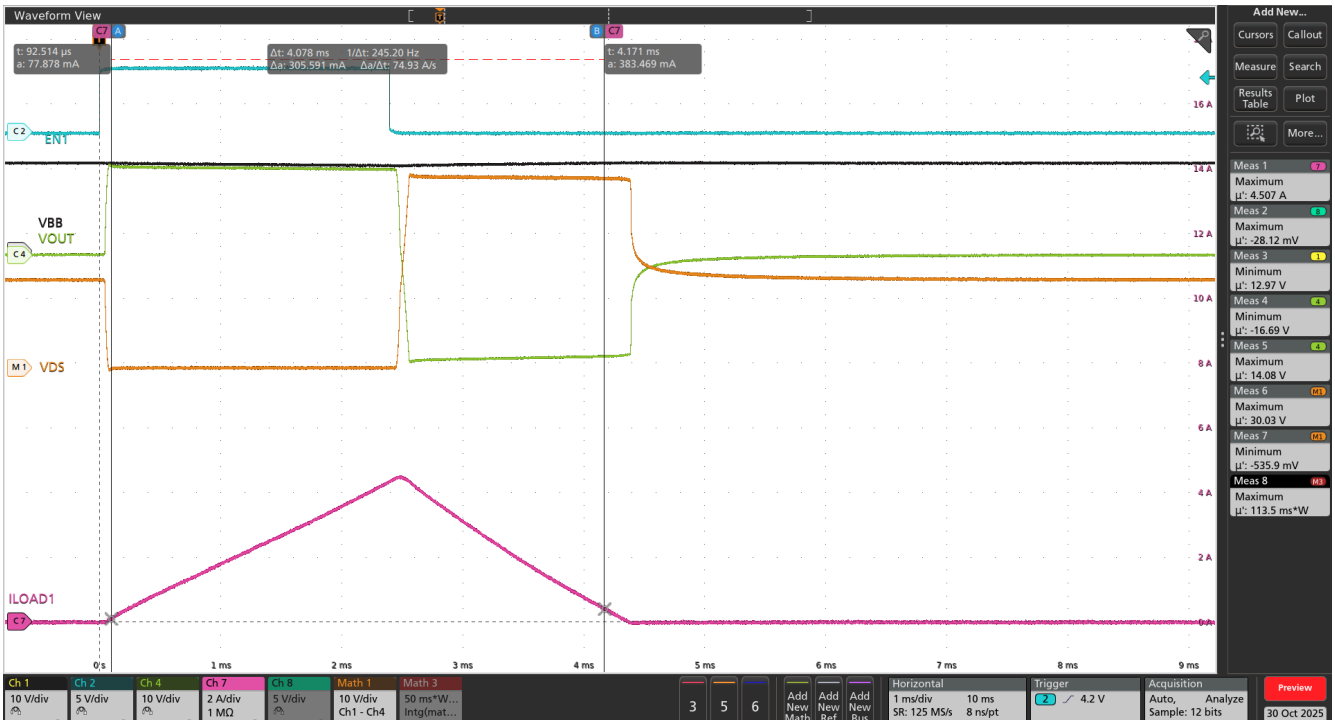


図 8-27. 5mH 誘導性負荷ドライブ (VBB = 13.5V、T_A = 25°C)

Copyright © 2026 Texas Instruments Incorporated

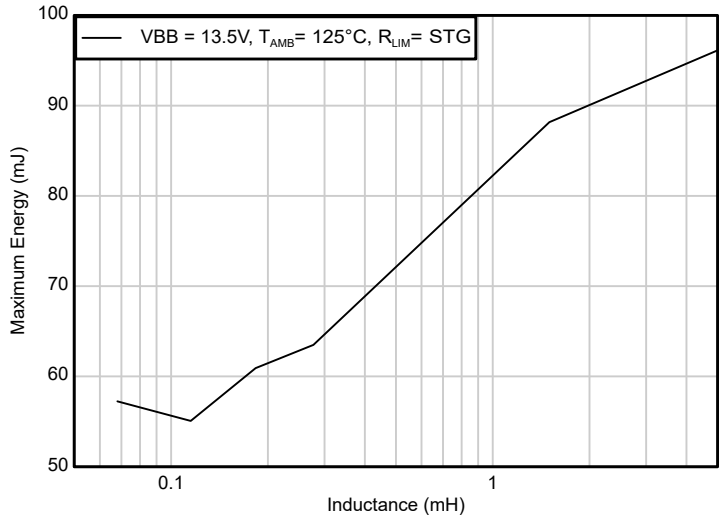


図 8-28. 誘導性スイッチ オフ時の最大エネルギー吸収量 対 インダクタンス (シングル パルス、VBB = 13.5V、T_A = 125°C)

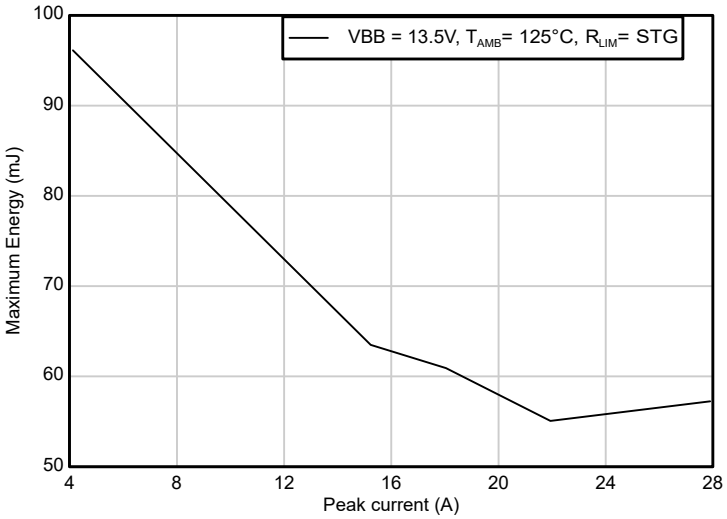


図 8-29. 誘導性スイッチ オフ時の最大エネルギー吸収量 対 ピーク電流 (シングル パルス、VBB = 13.5V、T_A = 125°C)

8.3.5 スルー レート低速化オプション

TPS2HC08-Q1 は、自動車用シート ヒータ アプリケーション向けに、立ち上がりおよび立ち下がりのスルー レートを低減したデバイス バージョン (D、B) を提供しています。この種のアプリケーションでは、PWM 電流の 10%～90% の立ち上がり時間および立ち下がり時間を 80A/msec 以下に抑える必要があります。スルー レートを低減することで、車両の電気システムにおける電磁干渉の低減に寄与します。適切なスルー レート制御が行われない場合、シート ヒータ アプリケーションにおける電流の高速スイッチングにより、システムで EMC 問題を引き起こす可能性があります。

8.3.6 容量性負荷の充電

TPS2HC08-Q1 は、高度な可変電流制限回路とサーマル レギュレーション機能を統合しており、大容量コンデンサの充電時に発生する突入電流を効果的に制御することで、システムの信頼性を大幅に向上させます。本デバイスは、スマート ハイ サイド スイッチをオフにすることで、電流制限フォルトおよび過電流フォルトに対する保護も提供します。保護機能がない場合、大容量コンデンサの充電では大きな突入電流が発生し、電源電圧の降下を引き起こす可能性があります。し

Copyright © 2026 Texas Instruments Incorporated

かし、低サーマル レギュレーション型の電流制限デバイス オプションを使用することで、コンデンサ負荷を安全に充電することが可能になります。

8.3.6.1 突入電流制御のための可変電流制限

デバイスの可変電流制限機能により、容量性負荷の充電時に発生する突入電流を精密に制御できます。ILIM ピンに適切な外付け抵抗値を選択することで、設計者は以下を実現できます。

- 特定の容量性負荷要件に合わせて最大充電電流を調整します。
- 起動時の過大な電流引き込みから上流の電源を保護します。
- ピーク電流を制限することで、PCB 配線幅やコネクタ サイズの要求を低減できます。
- 容量性負荷の充電時に電源レールの電圧降下を最小限に抑えることができます。
- システム全体で、より小型でコスト効率の高い部品の採用を可能にします。

図 8-30 と 図 8-31 は、同一条件下における 1mF 容量性負荷の充電動作を、デバイスを最小電流制限設定 (ILIM ピン OPEN) および最大電流制限設定 (ILIM ピンを GND に短絡 (STG)) に構成した場合で比較しています。低い電流制限値により、1mF の容量性負荷を充電する際の突入電流が抑制され、サーマル シャットダウンを引き起こすことなくクリーンな起動が実現されます。

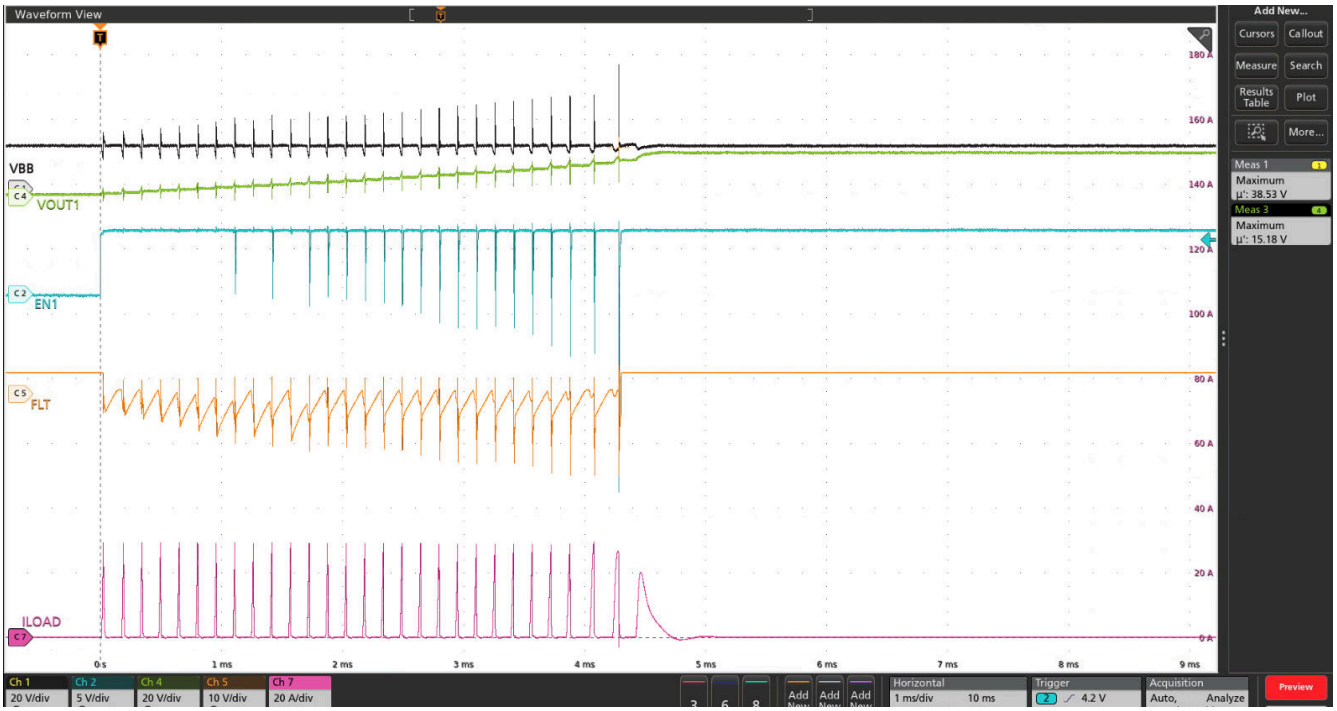


図 8-30. 13.5V の VBB、ILIM ピン短絡 (GND 接続)、周囲温度 125°C、かつチャネル 2 に負荷なしという条件における、TPS2HC08-Q1 デバイスのチャネル 1 による 1mF 容量性負荷の充電。

Copyright © 2026 Texas Instruments Incorporated

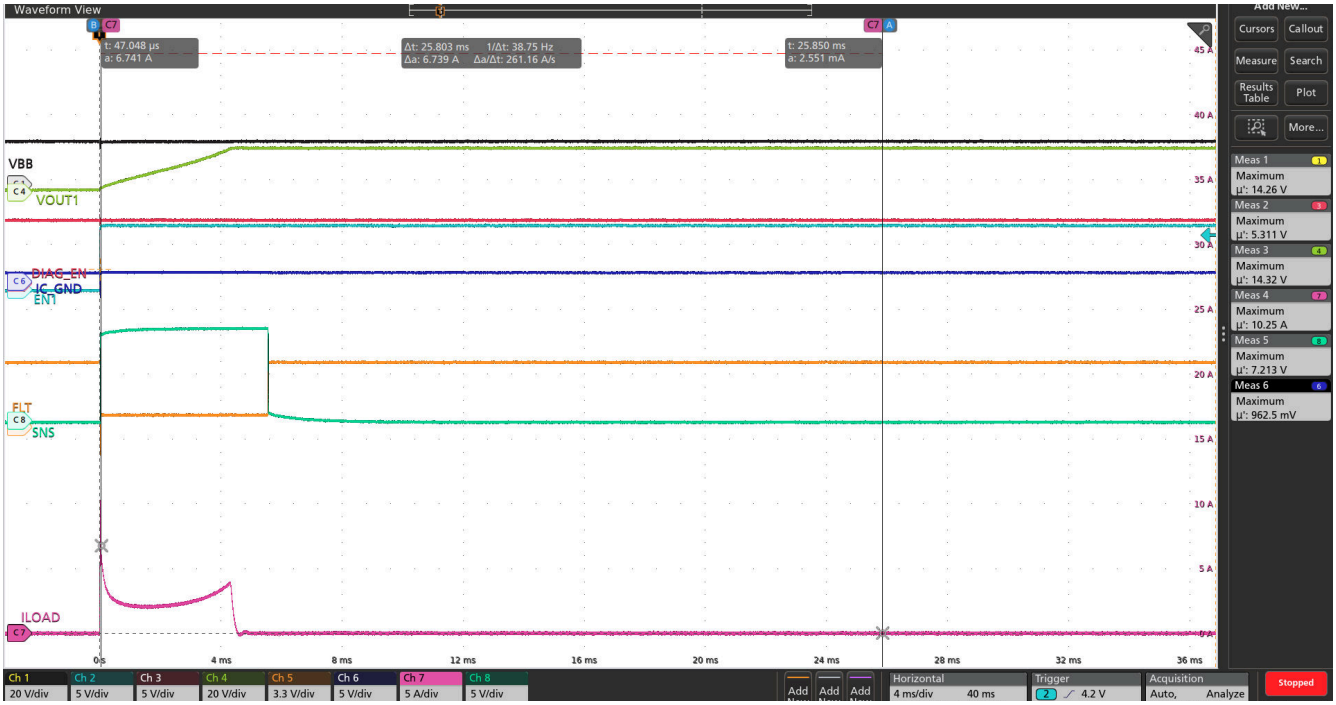


図 8-31. TPS2HC08-Q1 デバイスのチャネル 1 における 1mF 容量性負荷の充電 (VBB = 13.5V、ILIM ピン オープン、周囲温度 125°C、チャネル 2 は無負荷)

8.3.6.2 コンデンサ負荷に対するサーマル レギュレーション付き電流制限

ILIM ピンに外付け抵抗を接続して構成した場合、TPS2HC08-Q1 はサーマル レギュレーション付き電流制限を有効にします。サーマル レギュレーションは、パワー FET の温度 ($T_{J,FET}$) をコントローラ温度 ($T_{J,CONTROLLER}$) と比較しながら連続的に監視することで動作する負帰還機構によって実現されています。高電流イベント時に温度差が大きくなると、デバイスは安全動作を維持しつつ最大限の充電電流を確保するために、自動的に電流制限値を低減します。この機能は、容量性負荷の充電に対して以下の利点を提供します。

- **容量性負荷範囲の拡大**:サーマル レギュレーション付き電流制限により、図 8-32 に示すように、サーマル シャットダウンを引き起こすことなく安全に充電可能な容量性負荷の範囲が大幅に拡大します。温度条件に応じて電流を動的に調整することで、本デバイスは従来のハイサイド スイッチよりもはるかに大きな容量値を扱うことができます。
- **手動パルス動作の不要化**:従来、電流制限にサーマル レギュレーション機能がない場合、大容量コンデンサを充電するためにスイッチを手動でオン・オフさせる方法が用いられることがありました。従来の手動パルス方式では、システムに大きなノイズや EMI の問題が発生していましたが、本方式ではそれらを排除できます。本デバイスのサーマル レギュレーション機能により、このような運用は不要になります。
- **サーマル ランナウェイの防止**:サーマル レギュレーションは負帰還ループを形成し、コンデンサ充電時のシステム安定性を確保します。温度が上昇すると電流が自動的に低減されるため、従来スイッチで見られるような制御不能な熱暴走を防止できます。

Copyright © 2026 Texas Instruments Incorporated

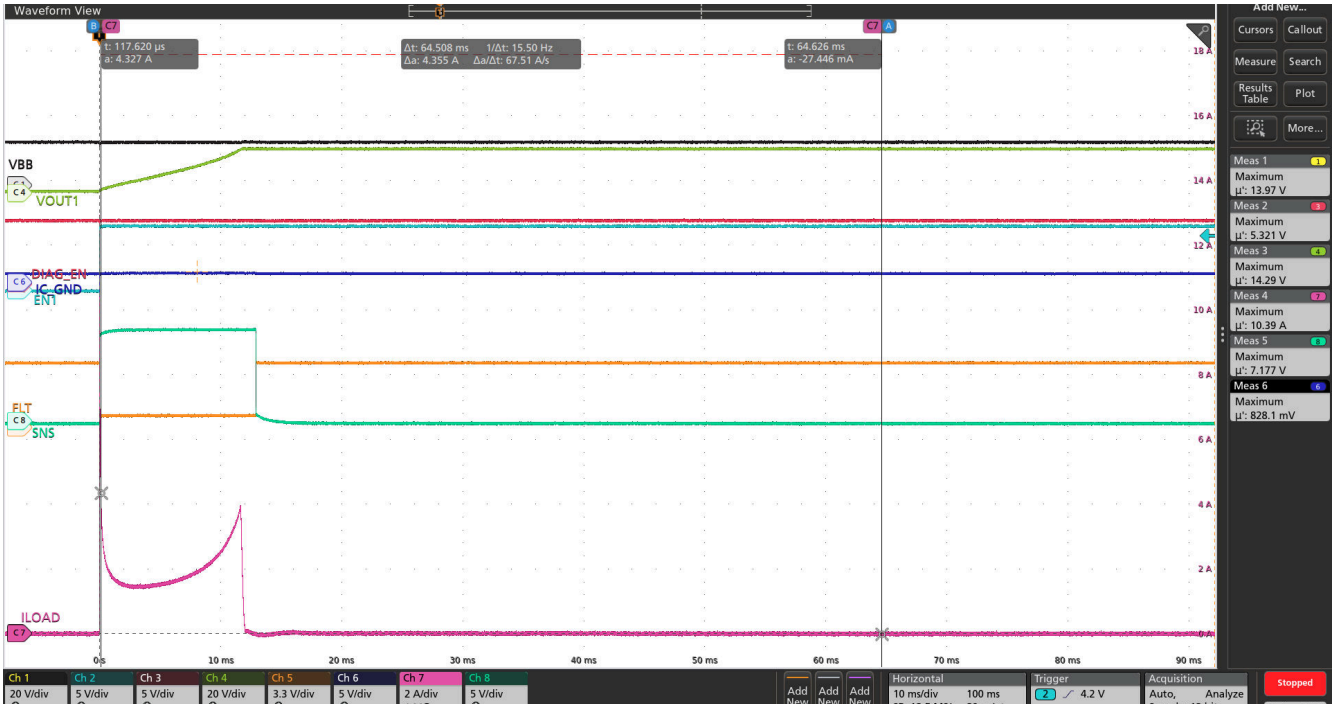


図 8-32. TPS2HC08-Q1 デバイスのチャネル 1 における 2mF 容量性負荷の充電 (VBB = 13.5V、ILIM ピン オープン、周囲温度 125°C、チャネル 2 は無負荷)

8.3.6.3 容量性負荷における再試行サーマル シャットダウン動作

大容量の容量性負荷に対しては、デバイスがサーマル シャットダウン フォルトをトリガし、再試行サーマル シャットダウン フローに移行する場合があります。この場合、デバイスに実装された再試行保護メカニズム (セクション 8.3.3) により、複数回の再試行サイクルを通じて負荷を確実にオンさせることが可能です。適切に容量が設定された多くの容量性負荷では、サーマル レギュレーションによりサーマル シャットダウン条件への到達が防止され、動作の中断を伴うことなく、スムーズな容量性 充電 が実現されます。図 8-30 は、複数回のサーマル シャットダウンの再試行サイクルを伴う容量性負荷の充電動作を示しています。この動作は、容量性負荷に十分に高い負荷インピーダンスが並列接続されており、サーマル シャットダウン中にデバイスがオフとなってもコンデンサが大きく放電しないアプリケーションにおいては、許容可能な場合があります。

8.3.6.4 DC 負荷がコンデンサ充電能力に与える影響

同一チャネル上でコンデンサ負荷と DC 負荷を併用するシステムを設計する場合、両者がもたらす熱的影響を考慮することが重要です。

- **サーマル バジェットの消費**:コンデンサ負荷と並列に接続された DC 負荷は、デバイスのサーマル バジェットの一部を消費します。DC 負荷による電力損失 (I^2R) は熱を発生させ、パワー FET の基準温度を上昇させます。
- **コンデンサ充電能力の低下**:FET に DC 負荷がかかることで電力損失が発生し、動作温度とサーマル シャットダウンしきい値の間のマージンが減少します。その結果、サーマル シャットダウンを引き起こすことなく安全に充電できる最大コンデンサ容量が実質的に低下します。
- **加速されるサーマル シャットダウン**:DC 負荷電流とコンデンサ充電電流が同時に発生すると、その合算された発熱によりサーマル シャットダウンの発生が早まる可能性があります。これにより、コンデンサ充電中にデバイスが通常より早い段階で、かつ高い頻度で再試行メカニズムに入る可能性があります。
- **設計上の考慮事項**:両方の負荷タイプを同時にサポートする必要がある場合は、以下を考慮してください。
  - 電流制限を低減するため、より保守的な (高い) R_{LIM} 値を選択する。
  - サーマル放熱を改善するため、十分な PCB 銅面積を確保する。
  - 重要度の高いアプリケーションでは、DC 負荷とコンデンサ負荷を別チャネルで駆動する構成を検討する。

Copyright © 2026 Texas Instruments Incorporated

誘導性負荷やコンデンサ負荷の駆動に関する詳細は、TI の「スマート ハイ サイド スイッチによる誘導負荷、容量性負荷、照明負荷の駆動方法」アプリケーション レポートを参照してください。

8.3.6.5 デバイス機能

VBB = 18V、T_A = 125°C におけるデバイス ファミリ全体の容量性負荷充電に関するデータを、下表に示します。TPS2HC08-Q1 および TPS2HC16-Q1 デバイスでは、単一チャネルのみが有効化されています。

表 8-4. デバイス ファミリ全体における容量性負荷充電の結果

部品番号	ILIM	容量性負荷	充電時間	サーマル シャットダウンがトリガされた
TPS2HC08-Q1	オープン	2mF	23ms	いいえ
	GND	1mF	8ms	はい
TPS2HC16-Q1	オープン	47uF	1ms	いいえ
	GND	220uF	5ms	はい
TPS1HC08-Q1	オープン	220uF	2.1ms	いいえ
	GND	1mF	8ms	はい
TPS1HC04-Q1	オープン	680uF	3.1ms	いいえ
	GND	470uF	2ms	はい
TPS1HC03-Q1	オープン	680uF	3.7ms	いいえ
	オープン	1mF	6ms	はい

8.3.7 バルブ充電

図 8-33 は、起動時および定常動作時の特性を規定する、容量性要素と抵抗性要素を組み合わせたシンプルなバルブ モデルを示しています。

- **R_{inrush}** : 起動時のピーク突入電流を制限する初期のコールド フィラメント抵抗。
- **C_{inrush}** : フィラメントが適切に発光するために十分な熱を生成するために必要なエネルギー蓄積を表す容量性要素。
- **R_{dc}** : 定常動作電流 (Vbattery / R_{dc}) を決定するホット フィラメント抵抗。

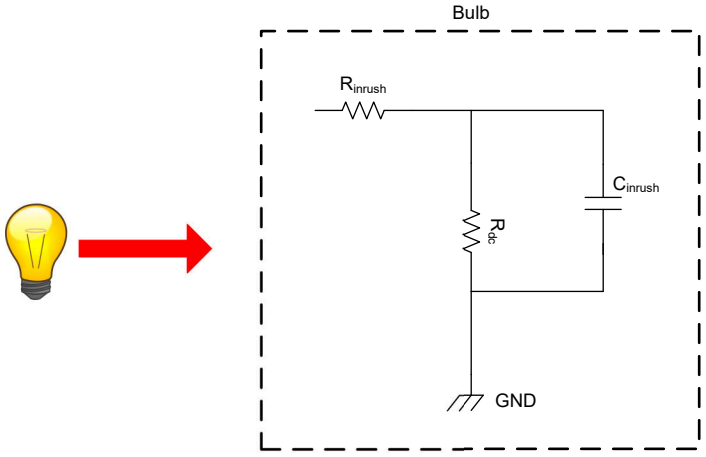


図 8-33. シンプルなバルブ モデル

コールド スタート時、フィラメント抵抗 (R_{inrush}) は定常状態の抵抗値 (R_{dc}) より 7～10 倍低くなるため、大きな突入電流が発生し、低 R_{ON} (オン抵抗) のスイッチが必要となります。

実際の環境では、バルブは車両に搭載されることで多くのインダクタンスや抵抗成分の影響を受けます。図 8-34 は、バルブのターンオン動作およびピーク電流に大きく影響する、以下のような複雑な電気ネットワークで構成される実環境の簡略化車両アーキテクチャ モデルを示しています。

- **$R_{vehicle}$** :バッテリからシャシー グラウンドまでの経路におけるワイヤ ハーネスおよびコネクタ抵抗は、スイッチの $R_{ds,on\ switch}$ (スイッチの R_{ON}) を除いて、量産車では一般的に 45mΩ～130mΩ の範囲になります。短いケーブル ハーネスでは $R_{vehicle}$ は約 50mΩ、長いケーブル ハーネスでは約 100mΩ となります。
- **$L_{vehicle}$** :ワイヤ ハーネスのインダクタンスは、電流のスルー レートおよびターンオン タイミングに影響を与えます。
- **システム抵抗**:コネクタ接触抵抗およびグラウンド経路抵抗が、回路全体の動作に寄与します。

バルブ充電時のピーク突入電流を決定する主な 3 つの要素は以下のとおりです。

- **$R_{vehicle}$** :車両側の抵抗が大きいほどピーク電流は低減されます。
- **$R_{ds,on\ switch}$** :スイッチのオン抵抗 (R_{ON}) も電流制限に寄与します。
- **R_{inrush}** :特定バルブのコールド フィラメント抵抗。

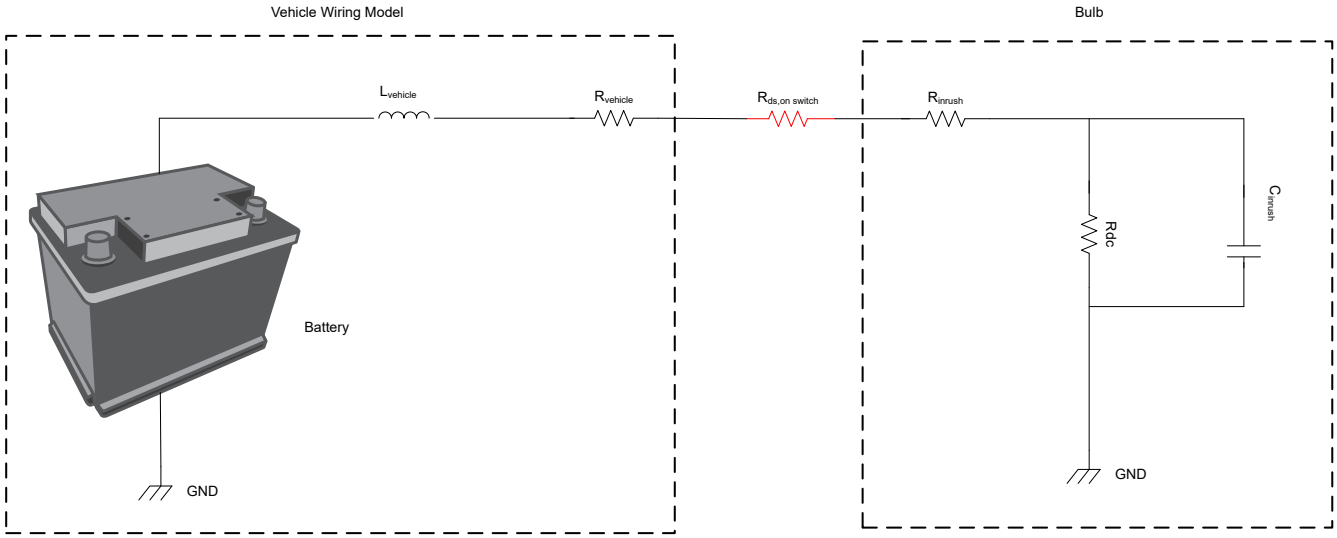


図 8-34. 簡略化した車両アーキテクチャ モデル

8.3.7.1 バルブ負荷向け非サーマル レギュレーション モード

高い突入電流を伴うバルブ負荷に対して、TPS2HC08-Q1 は ILIM ピンを GND に直接接続することで有効化できる、非サーマル レギュレーション型の電流制限モードを提供します。本モードは、以下のデバイス特性により、温度条件に依存しない一貫性のある予測可能な電流制限動作を実現します。

- 温度に関わらず、固定電流制限値 25A を維持します。
- 高い初期電流要求に対応可能

図 8-35 は、ILIM ピンをグランドに接続して設定した非サーマル レギュレーション電流制限モードにおける、本デバイスの 35W 電球の充電挙動を示しています。非サーマル レギュレーション モードでは、デバイスはバルブ負荷が要求する高い突入電流に対応でき、10ms 未満でターンオンします。

Copyright © 2026 Texas Instruments Incorporated

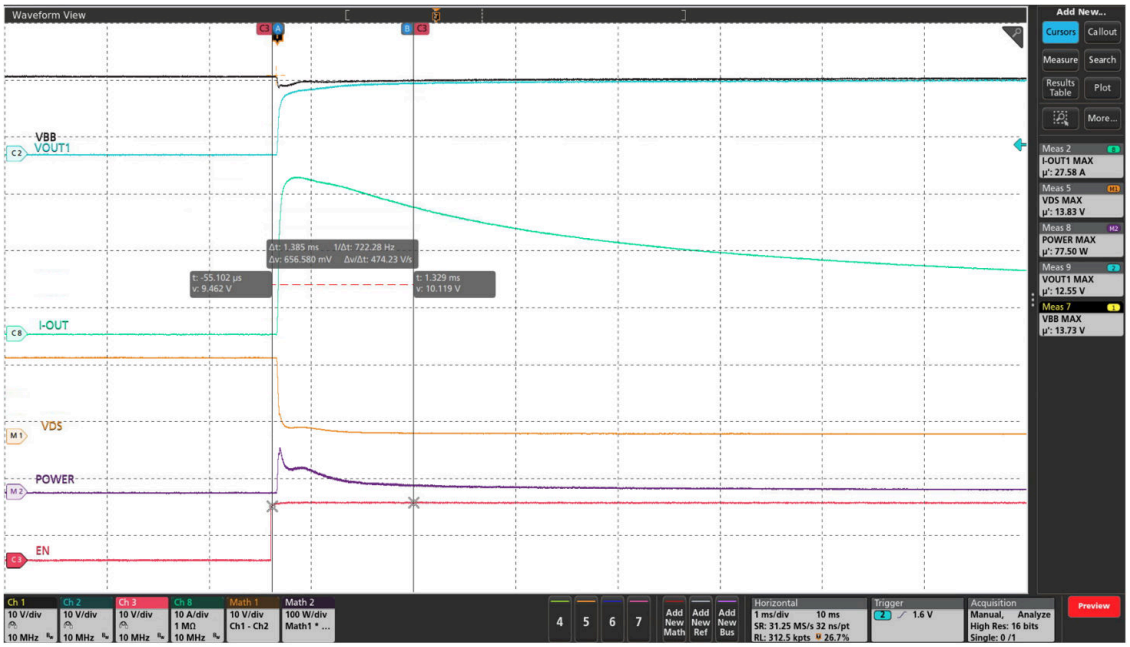


図 8-35. 13.5V VBB 条件下における TPS2HC08-Q1 シングル チャネル使用時の 35W 電球 充電特性、$T_{A\ (device)}$ = 25℃、$T_{A\ (bulb)}$ = 25℃、ILIM = GND

8.3.7.2 電球突入電流時の熱管理

高ワット数の電球負荷、低温起動時、または VBB 電圧が高く突入電流要求が大きい条件下では、本デバイスは高度な熱保護メカニズムを採用しています。

- **相対サーマル・シャットダウン**

  高突入電流イベント時には、FET が急速に発熱することにより、スイッチ出力がトグル動作する様子が観測されます。この状態が発生すると、デバイスは相対的なサーマル シャットダウン状態 ($T_{J,FET}$ - $T_{J,CONTROLLER}$ > T_{REL}) に移行し、t_{RETRY_INT} 以内に自動的に復帰します。この迅速な復帰により、デバイスに過度な熱ストレスを与えることなく、電球の充電を継続できます。
- **絶対サーマル・シャットダウン**

  相対的なサーマル保護が動作しているにもかかわらず接合部温度が上昇し続けた場合、FET 温度が T_{ABS} を超えた時点で絶対的なサーマル シャットダウンが発生します。この場合、デバイス保護のためにスイッチがオフされ、温度が十分に低下すると t_{RETRY_EXT} 以内に自動的に復帰し、電球の充電を再開します。

図 8-36 は、ILIM ピンをグランドに接続して設定した非サーマル レギュレーション電流制限モードにおける、本デバイスの 35W 電球 (低温条件) の充電挙動を示しています。本デバイスは相対的なサーマル シャットダウン保護を動作させ、数回のサイクル後に電球をオンします。

Copyright © 2026 Texas Instruments Incorporated

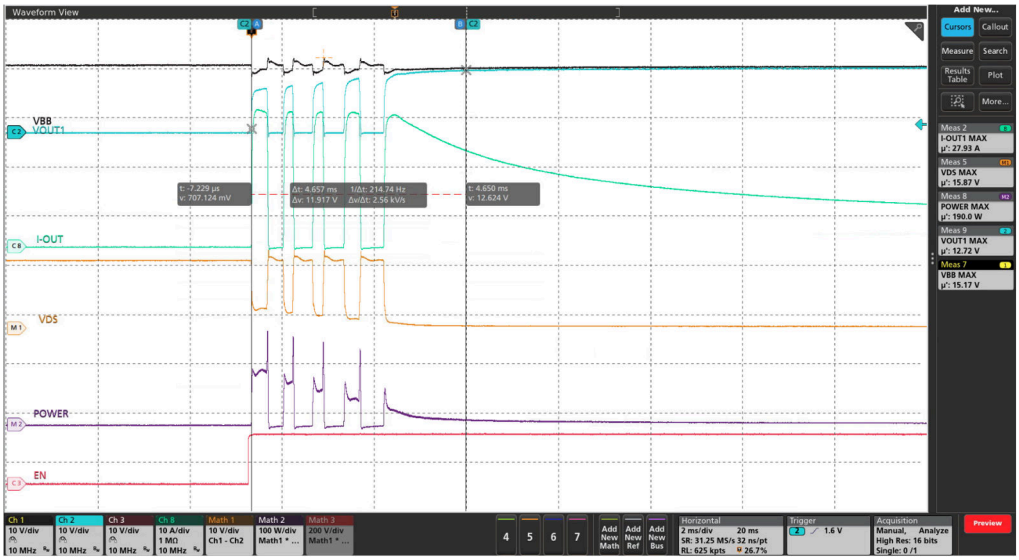


図 8-36. 13.5V VBB 条件下における TPS2HC08-Q1 シングル チャネル使用時の 35W 電球 充電特性、$T_{A\ (device)}$ = 25℃、$T_{A\ (bulb)}$ = -40℃、ILIM = GND

8.3.7.3 デバイス機能

VBB = 13.5V、T_A = -40 °C におけるデバイス ファミリ全体のバルブ負荷充電に関するデータを、下表に示します。TPS2HC08-Q1 および TPS2HC16-Q1 デバイスでは、単一チャネルのみが有効化されています。

表 8-5. デバイス ファミリ全体におけるバルブ負荷充電の結果 (短いケーブル長、$R_{vehicle}$ = 50mΩ)

部品番号	ILIM	バルブ負荷	充電時間	サーマル シャットダウンがトリガされた
TPS2HC08-Q1	GND	35W	4.5ms	はい
TPS2HC16-Q1	GND	27W	40ms	はい
TPS1HC08-Q1	GND	35W	4.5ms	はい
TPS1HC04-Q1	GND	60W	3.2ms	いいえ
	GND	100W	6ms	はい
TPS1HC03-Q1	GND	4 x 27W (長いケーブル ハーネス付き)	25ms	はい
	GND	2 x 27W	1ms	はい
	GND	35W	2ms	いいえ

8.3.8 フォルト検出および通知

8.3.8.1 診断イネーブル機能

DIAG_EN ピンは診断機能をイネーブルまたはディスエーブルします。複数のデバイスを使用しても、マイコン内の ADC リソースが制限されている場合、マイコンは GPIO を使用して DIAG_EN を High に設定して一方のデバイスの診断をイネーブルにし、DIAG_EN を Low に設定することで他のデバイスの診断をディスエーブルにできます。また、DIAG_EN と すべての EN 信号 を Low に設定することで、デバイスは消費電力を最小限に抑えることができます。

Copyright © 2026 Texas Instruments Incorporated

表 8-6. 診断設定表

DIAG_EN	ENx	SEL	SNS 有効化チャネル	SNS	$\overline{FLT}$	保護および診断
L	H	—	—	高インピーダンス	表 8-8 を参照してください。	SNS 無効、$\overline{FLT}$ 通知、完全保護
	L				高インピーダンス	診断無効、保護なし
H	—	0	チャネル 1	表 8-8 を参照してください。	表 8-8 を参照してください。	表 8-8 を参照してください。
		1	チャネル 2			

8.3.8.2 $\overline{FLT}$ レポート

ENx が High のアクティブ状態では、グローバル $\overline{FLT}$ ピンは DIAG_EN の状態に関係なく、2 つのチャネル間のグローバル フォルト状態を監視するために使用されます。ENx が Low のオフ状態診断では、DIAG_EN が High のとき、グローバル $\overline{FLT}$ ピンは 2 つのチャネル間のグローバル フォルト状態を監視します。いずれかのチャネルで故障状態が発生した場合、$\overline{FLT}$ ピンは GND にプルダウンされます。マイコンの電源レベルに合わせて、3.3V または 5V 外部プルアップが必要です。

$\overline{FLT}$ 通知の後、マイコンは多重化した電流センシングによりフォルト状態のチャネルを確認および識別できます。SNS ピンも、DIAG_EN が High の場合に I_{SNSFH} 電流を出力することでフォルト報告として機能します。

8.3.8.3 $\overline{FLT}$ タイミング

以下の表は、$\overline{FLT}$ ピンのタイミングを示しています。

表 8-7. $\overline{FLT}$ タイミング

条件	TIMING
DIAGNOSTIC 状態における開放負荷または STB フォルト発生から $\overline{FLT}$ アサートまでの時間。	セクション 8.3.9.1.2(t_{OL}、t_{OL1}、t_{OL2}) を参照
その他のフォルト発生から $\overline{FLT}$ アサートまでの時間	t_{FAULT_FLT} を参照
フォルト解除から $\overline{FLT}$ リセットまで	内部設計アーキテクチャにより、フォルト解除発生から $\overline{FLT}$ 信号がリセットされるまで最大 1ms の遅延が生じます。

8.3.8.4 フォルト表

以下の表は、さまざまな条件下における FLT ピン (DIAG_EN が High かどうかに関係なく) と SNS ピン (DIAG_EN が High の場合) の応答を示しています。

表 8-8. フォルト表

条件	ENx	OUTx	条件	SNS (DIAG_EN High 時)	$\overline{FLT}$ (外部プルアップ使用時)	動作	FAULT 回復
通常	L	L	—	高インピーダンス	H	通常	—
	H	VBB - I_{LOAD} × R_{ON}	—	I_{LOAD}/ K_{SNS}	H	通常	—
過電流	H	VBB - I_{LIM} × R_{ON}	電流制限がトリガされました	I_{SNSFH}	L	サーマル シャットダウンまで、または過電流イベントが解消たとき、電流制限の電流を保持します	自動の再試行またはラッチ、セクション 8.3.3 を参照してください

表 8-8. フォルト表 (続き)

条件	ENx	OUTx	条件	SNS (DIAG_EN High 時)	$\overline{FLT}$ (外部プルアップ使用時)	動作	FAULT 回復
ホットショート	H	L	出力はグランドへ短絡	I_{SNSFH}	L	デバイスは直ちにシャットダウンし、電流制限が再度有効になります。	自動の再試行またはラッチ、セクション 8.3.3 を参照してください
永久短絡の有効化	L ～ H	L	出力はグランドへ短絡	I_{SNSFH}	L	サーマルシャットダウンになるまで、デバイスは電流制限を有効化しています。	自動の再試行またはラッチ、セクション 8.3.3 を参照してください
開放負荷、バッテリへの短絡 (STB)	L	H	VBB – V_{OUT} < V_{OL}	I_{SNSFH}	L (DIAG_EN が High の場合)	開放負荷のフォルトを検出するため、内部プルアップ抵抗が有効になります。	車載
	H	H		I_{LOAD}/ K_{SNS}	H	通常の動作。ユーザーは、SNS ピン出力に基づいて判定できます。	—
絶対サーマル・シャットダウン	H	—	T_{ABS} がトリガされました	I_{SNSFH}	L	デバイスが絶対的なサーマル シャットダウンに達するとシャットダウンします。	自動の再試行またはラッチ、セクション 8.3.3 を参照してください
相対サーマル・シャットダウン	H	—	T_{REL} がトリガされました	I_{SNSFH}	L	デバイスが相対的なサーマル シャットダウンに達するとシャットダウンします。	自動の再試行またはラッチ、セクション 8.3.3 を参照してください

8.3.9 全診断機能

8.3.9.1 オープン負荷の検出

8.3.9.1.1 チャネル オン

チャネルがオンで、DIAG_EN = Logic High の場合、デバイスの高精度電流センスを使用することで、外部 ADC によりオン状態の開放負荷を検出できます。$\overline{FLT}$ ピンでは検出が報告されていないことに注意してください。チャネルがオンのときの開放負荷を決定するには、ユーザーまたはシステムが行う必要があります。

8.3.9.1.2 チャネル オフ

DIAG_EN = Logic High の場合、OFF 状態で開放負荷検出が利用可能です。チャネルがオフで、負荷がチャネルに接続されている場合、出力電圧は負荷によって約 0V にプルダウンされます。チャネルの負荷が開放状態の場合、出力電圧は電源電圧、VBB – V_{OUTx} < V_{OL} に近くなります。FLT ピンが低くなって、マイコンにフォルトを示します。特定のチャネルで開放負荷のフォルトが発生しており、そのチャネルが SEL ピンによって選択されている場合、SNS ピンは I_{SNSFH} フォルト電流を出力します。SEL ピンでチャネルが選択されていない場合、SEL ピンでチャネルが選択されるまで、SNS ピンに I_{SNSFH} は表示されません。出力には常に漏れ電流 $I_{OL,OFF}$ が流れています。これは、内部のロジック制御経路や外部の湿気や腐食などが原因で発生します。そのため、デバイスには各チャネルに内部プルアップ抵抗 (R_{PU}) が実装されており、リーク電流をオフセットします。通常動作モードでの誤検出を避けるため、このプルアップ電流は出力負荷電流よりも小さくする必要があります。スタンバイ電流を低減するために、デバイスは各チャネルにスイッチおよびプルアップ抵抗を実装しており、この抵抗は DIAG_EN ピンとそのチャネルの EN ピンで制御されます。

開放負荷の検出遅延には 2 つの設定があり、P および D バリアントでは 0.4ms、M および B バリアントでは 2.4ms となります。2.4ms の開放負荷の検出遅延は、内部プルアップ抵抗 (R_{PU}) が VBB と V_{OUTx} ピン間に有効化されるまでの遅

Copyright © 2026 Texas Instruments Incorporated

延時間を示しています。これにより、複数デバイスの SNS ピンを MCU の電流検出用に共通 R_{SNS} に接続している場合でも、DIAG_EN の高速シーケンス動作 (DIAG_EN High パルス < 2.4 ms) を実行できます。このため、デバイスが無効状態のまま電流検出を行っている場合には、開放負荷のフォルトはアクティブになりません。

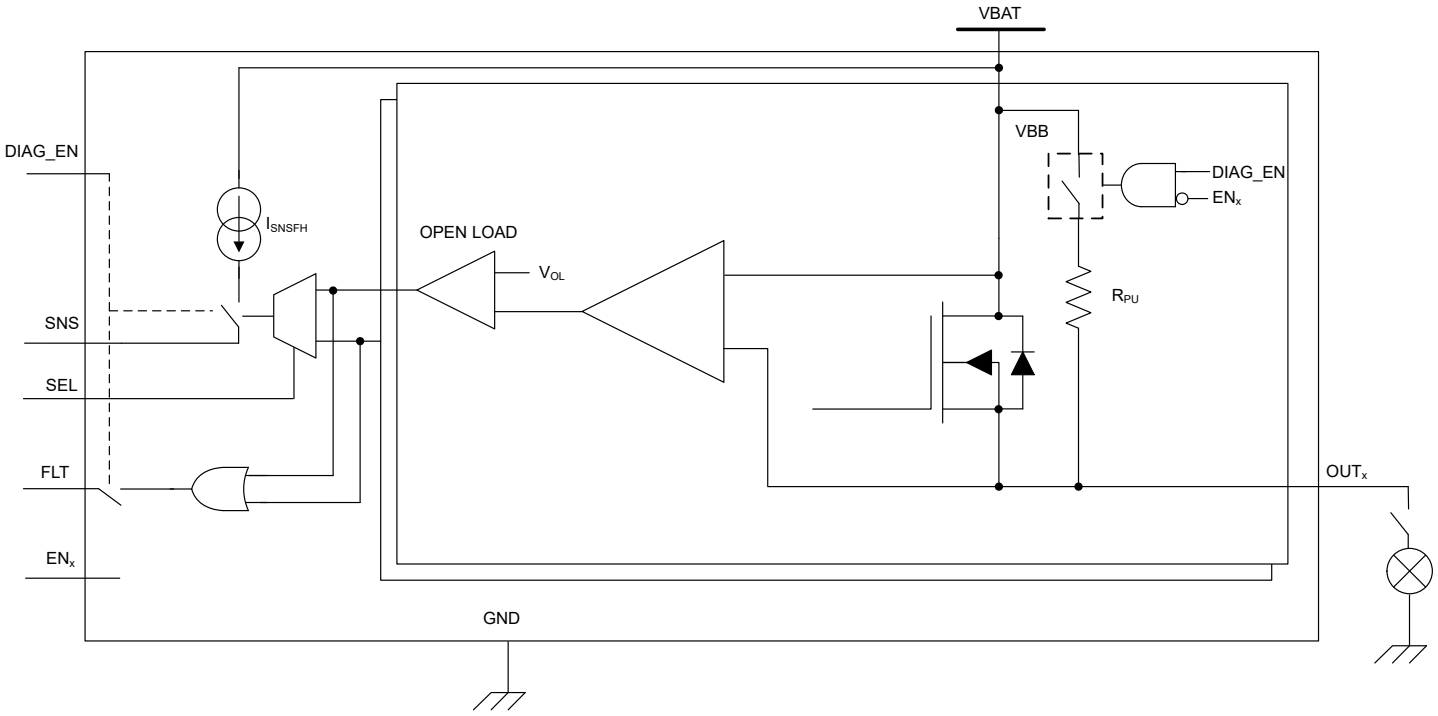
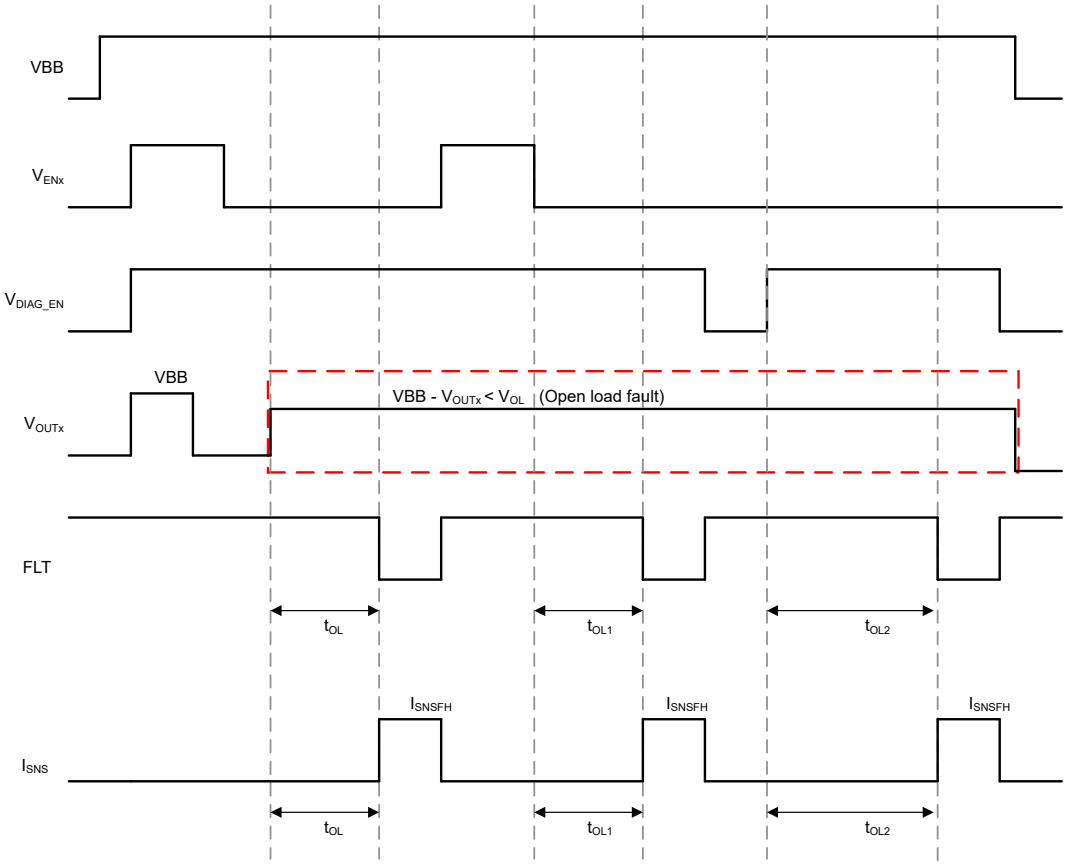


図 8-37. オフ状態での開放負荷検出



注

制御信号の立ち上がりおよび立ち下がり時間は 100ns です。制御信号には以下が含まれます。ENx、DIAG_EN、SEL。

適切な SEL 設定時には、両チャネルとも同じ開放負荷検出タイミングを持ちます。

図 8-38. 開放負荷の検出タイミングの特性

8.3.9.2 バッテリへの短絡の検出

バッテリへの短絡に対する検出メカニズムおよび動作は、オン状態とオフ状態の両方で、開放負荷検出と同じです。詳細については、表 8-8 を参照してください。

8.3.9.3 逆極性およびバッテリ保護

逆極性 (一般に逆バッテリと呼ばれます) は、デバイスのグランドがバッテリ電位になる $V_{GND} = V_{BAT}$ で、電源ピンがグランドに接続される VBB = 0V のときに発生します。この場合、EN ピンにグランドプレーンへのパスがあれば、FET はオンになり、メイン チャネルを通じて消費電力を低減させ、ボディダイオードを通じて流れる電流を防ぎます。逆バッテリイベントが発生したとき、デバイスを保護するために、抵抗 / ダイオードのグランドネットワークを設ける必要があることに注意してください (電源に集中型のブロッキング ダイオードが存在しない場合)。グランド保護ネットワークにより、デバイスのグランドはモジュールのグランド (およびマイコンのグランド) より電位が高くなります。このオフセットは、デバイスとマイクロ コントローラ間のロジック ピン インターフェイスにおいて考慮する必要があります。

Copyright © 2026 Texas Instruments Incorporated

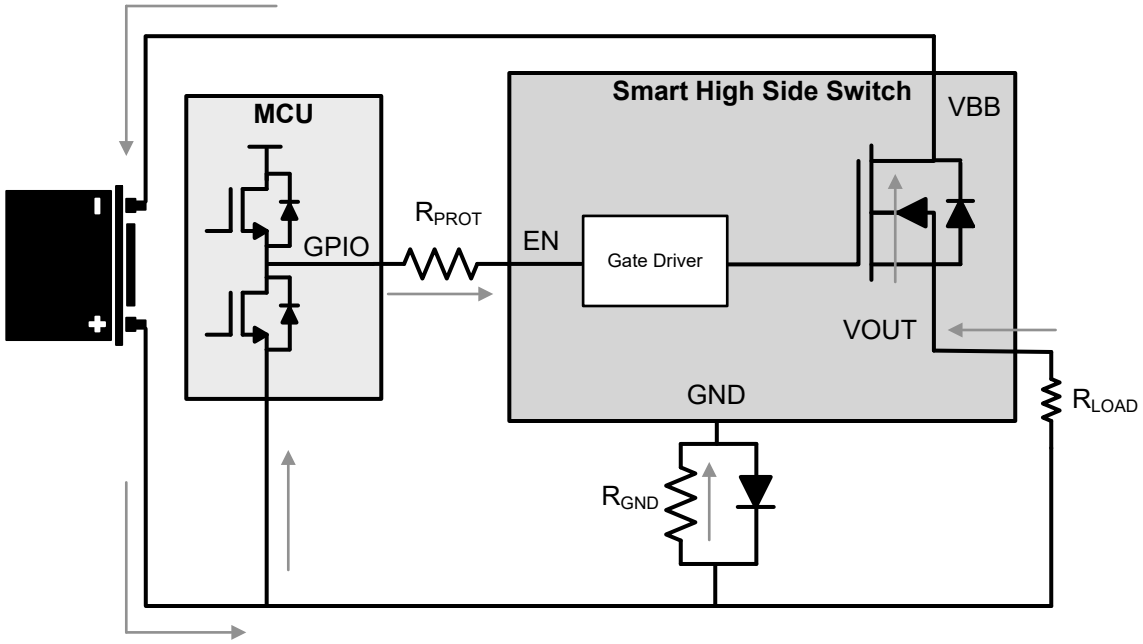


図 8-39. 逆バッテリ回路

外部保護回路の詳細については、*逆電流保護* を参照してください。

8.3.10 全保護機能

8.3.10.1 UVLO 保護

デバイスは電源電圧 VBB を監視することで、VBB が低すぎるときに予期しない動作が発生することを防ぎます。VBB が V_{UVLOF} を下回ると、デバイスはシャットダウンします。VBB が V_{UVLOR} まで上昇すると、デバイスはオンになります。

8.3.10.2 GND 喪失保護

GND 喪失が発生すると、イネーブル信号が High か Low かどうかに関わらず、出力はオフになります。

ケース 1 (デバイスの GND 喪失): サーマル パッド (Tab)、IC_GND、電流制限グランドが 1 つのパターンで、システム グランドに接続されているとき、GND 喪失保護がアクティブになります (図 8-40 を参照)。

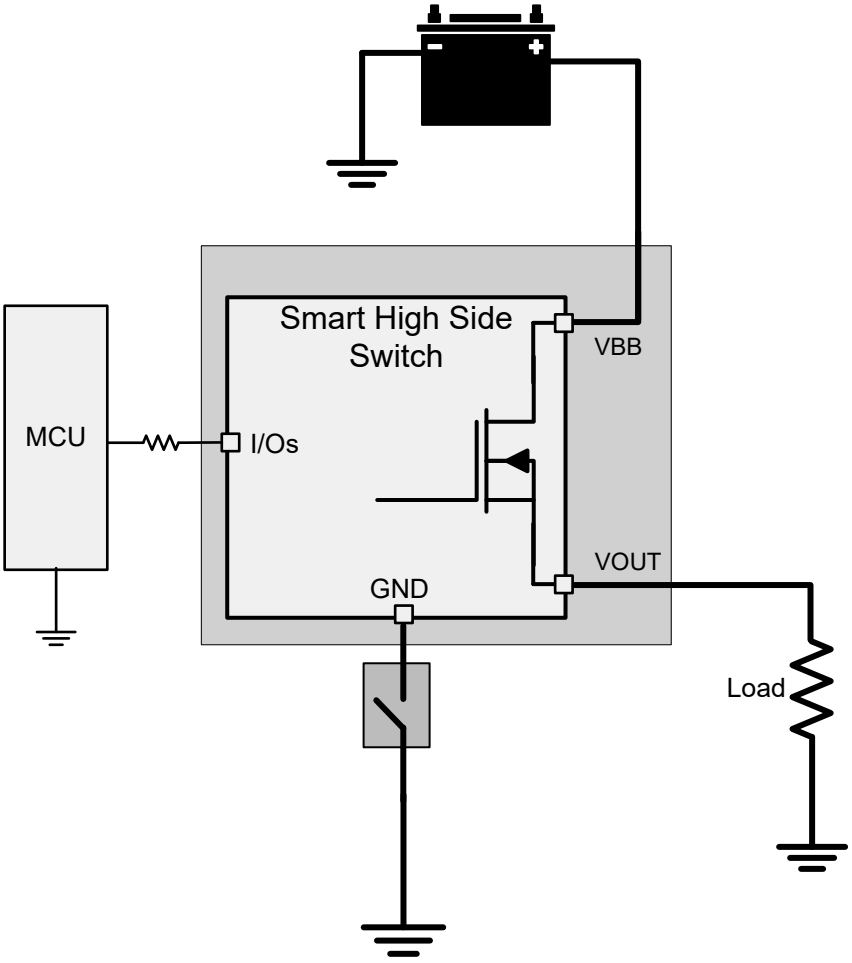


図 8-40. デバイスの GND 喪失

Copyright © 2026 Texas Instruments Incorporated

ケース 2 (モジュールの GND 喪失)：ECU モジュール全体の GND が失われた場合、保護機能もアクティブになります。この状態では、負荷の GND は引き続き接続されています。

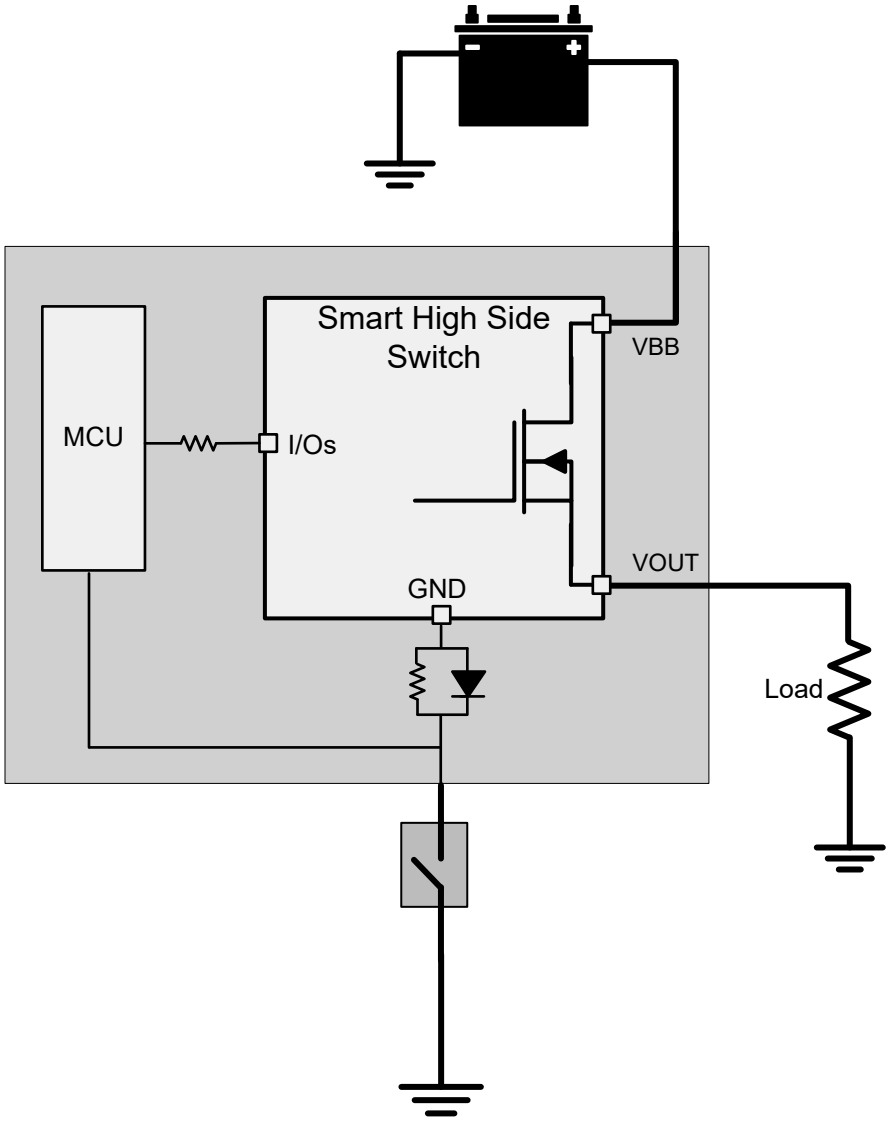


図 8-41. モジュールの GND 喪失

8.3.10.3 電源喪失保護

電源喪失が発生すると、入力が High か Low かどうかに関わらず、出力はオフになります。抵抗性または容量性負荷の場合は、それ以上電力を必要としないため、電源喪失保護は簡単に実現できます。ワースト ケースは、充電された誘導性負荷の場合です。この場合は、インダクタンス出力ループを維持するために、すべての IO から駆動電流が流れます。TI では、マイコンの直列抵抗プラス GND ネットワーク（ダイオードと抵抗を並列に接続）、または外部のフリーホイール回路を推奨します。

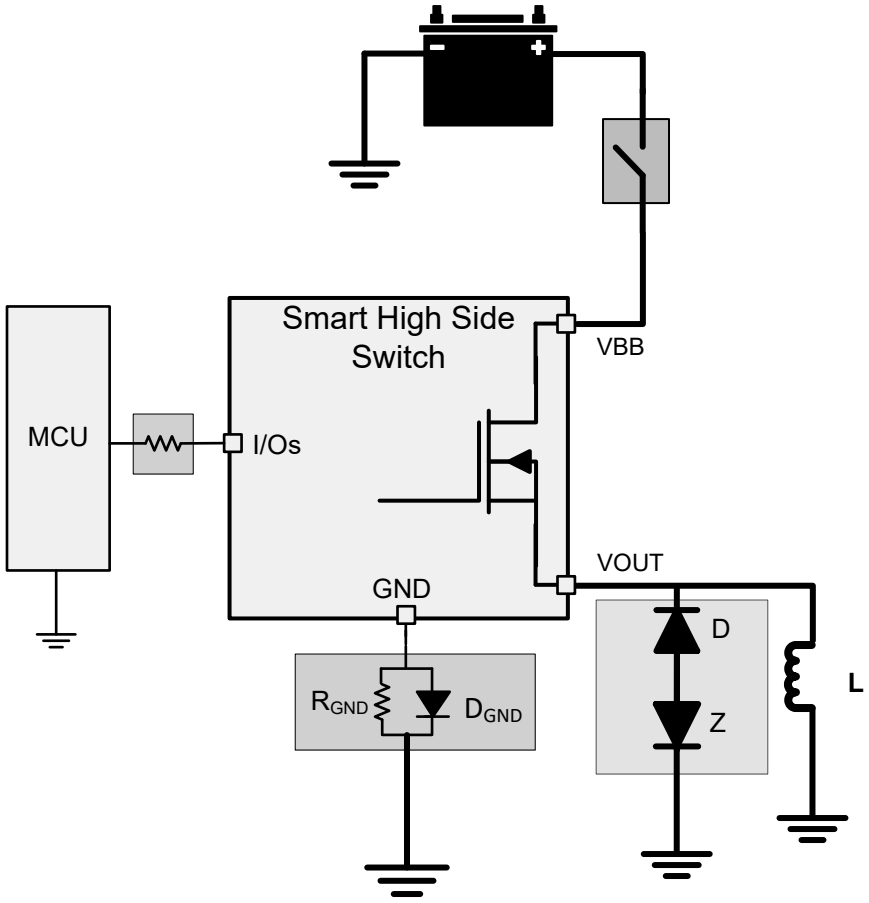


図 8-42. バッテリの損失

Copyright © 2026 Texas Instruments Incorporated

8.3.10.4 逆電流保護

方法 1:ブロック ダイオードを VBB に接続。逆極性時にデバイスと負荷の両方が保護されます。ブロッキングダイオードは、バッテリの逆接続条件では電流を流しません。

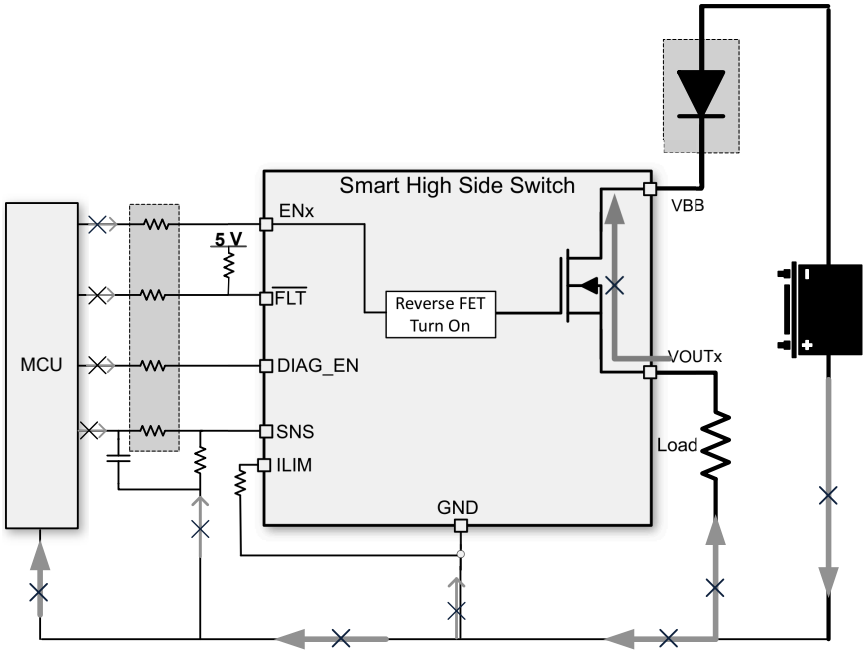


図 8-43. ブロック ダイオードによる逆電流保護

方法 2（GND ネットワーク保護）: この接続では、ハイサイドのデバイスだけを保護します。負荷の逆電流は、負荷のインピーダンスによって制限されます。逆極性が生じた場合、パワー FET を流れる連続逆電流による熱が絶対最大接合部温度を超えないようにしてください。これは、$R_{ON(REV)}$値と $R_{\theta JA}$ 仕様を使用して計算できます。バッテリの逆接続条件では、電力損失を抑えるために FET をオンにしてください。この動作は、正電圧が印加されている EN からシステムグランドまでの経路を通じて実現できます。デバイスの GND と基板の GND との間に使用する接続の種類に関わらず、GND 電圧のシフトが発生する場合は、通常動作を維持するために以下のような適切な接続を確認してください。

- デバイスの GND に電流制限プログラマブル抵抗を接続します。

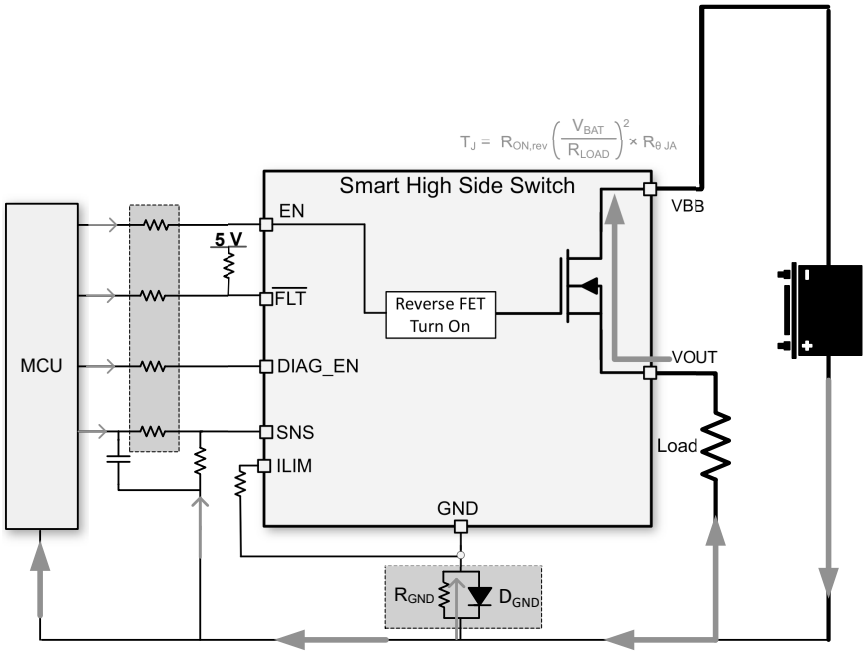


図 8-44. GND ネットワークによるリバース プロテクション

- **推奨事項 - 抵抗とダイオードの並列接続**誘導性負荷がスイッチオフになると、負のピーク スパイクが発生する場合があり、HSS またはダイオードの破損につながるおそれがあります。そのため、TI では、誘導性負荷の駆動時には抵抗とダイオードを並列に使用することを推奨しています。4.7kΩ 抵抗と I_F > 100mA のダイオードを選んで並列に使用することを推奨します。複数のハイサイド スイッチを使用する場合は、デバイス間で抵抗とダイオードを共有できます。
- **グランド抵抗:** バッテリの逆接続または負の ISO パルスに対しては、抵抗値が大きいほど、電流制限効果が上がります。

$$R_{GND} \geq \frac{(-V_{CC})}{(-I_{GND})} \tag{8}$$

ここで、

  - $-V_{CC}$ は最大逆バッテリ電圧（通常-16V）です。
  - $-I_{GND}$ は、グランド ピンが耐えることのできる最大逆電流であり、*絶対最大定格*で利用できます。
- **グランド・ダイオード:** 逆電圧をブロックするためにダイオードが必要ですが、これはグランド シフト (約 600mV) にもつながります。なお、ISO 7637 pulse 1 テストでは、ダイオードがバイアスされないように、ダイオードを約 200V の逆電圧にする必要があります。

Copyright © 2026 Texas Instruments Incorporated

8.3.10.5 MCU I/O の保護

負の ISO パルスや、誘導性負荷によるバッテリ損失など、多くの条件では、デバイスの GND ピンに負の電位が生じて、マイコンの I/O ピン（一般的に、ピンに接続された内部回路）が損傷する可能性があります。そのため、マイコンと HSS の間に直列抵抗が必要です。

また、GND の損失に対する適切な保護のため、TI は R_{PROT} 抵抗に 10kΩ 抵抗を推奨しています。

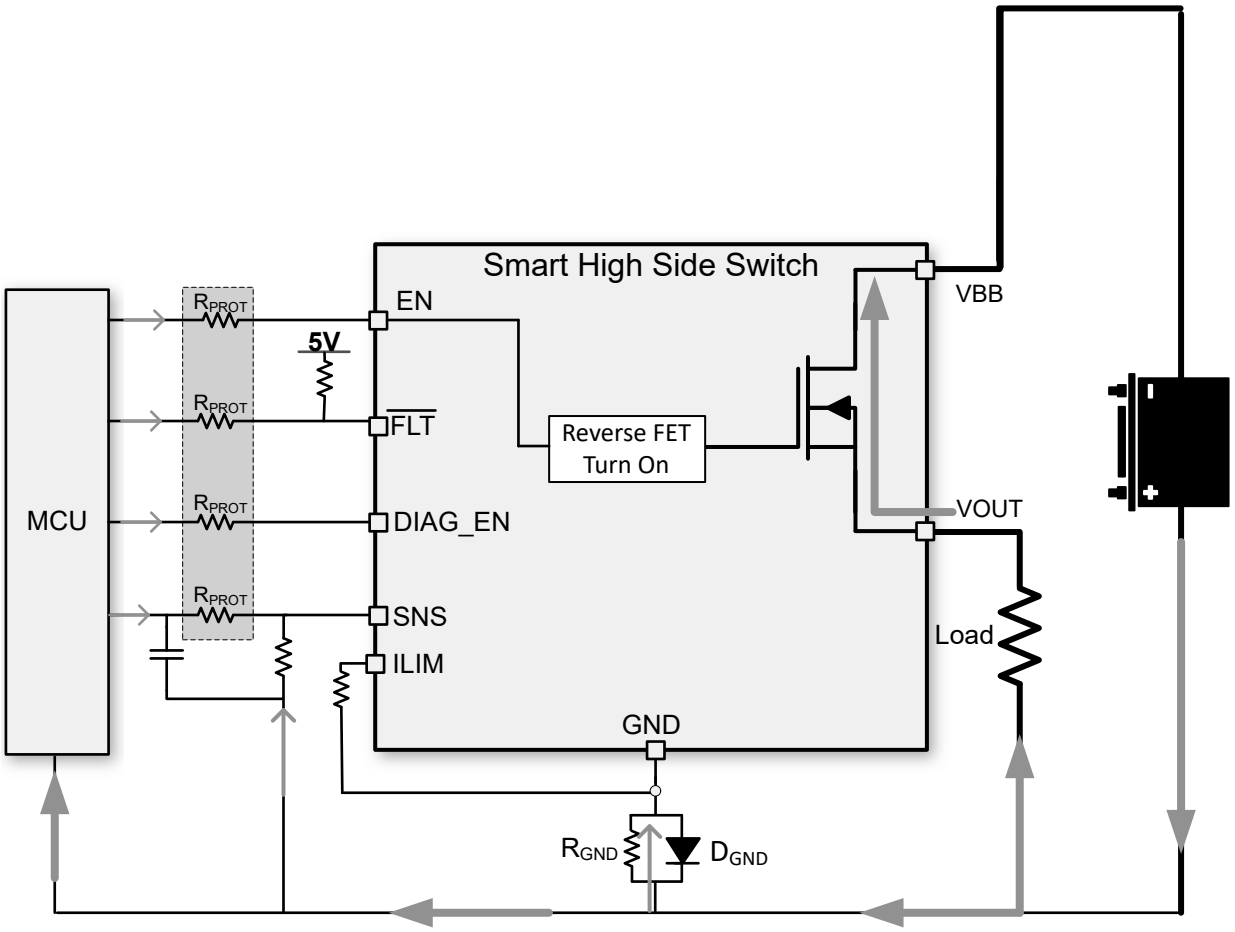


図 8-45. マイコン I/O 保護

8.4 デバイスの機能モード

デバイスには、ENx ピン、DIAG_EN ピン、および VBB 電圧に基づいて遷移する複数の状態があります。さまざまな状態はデータシートを通じて参照されます。

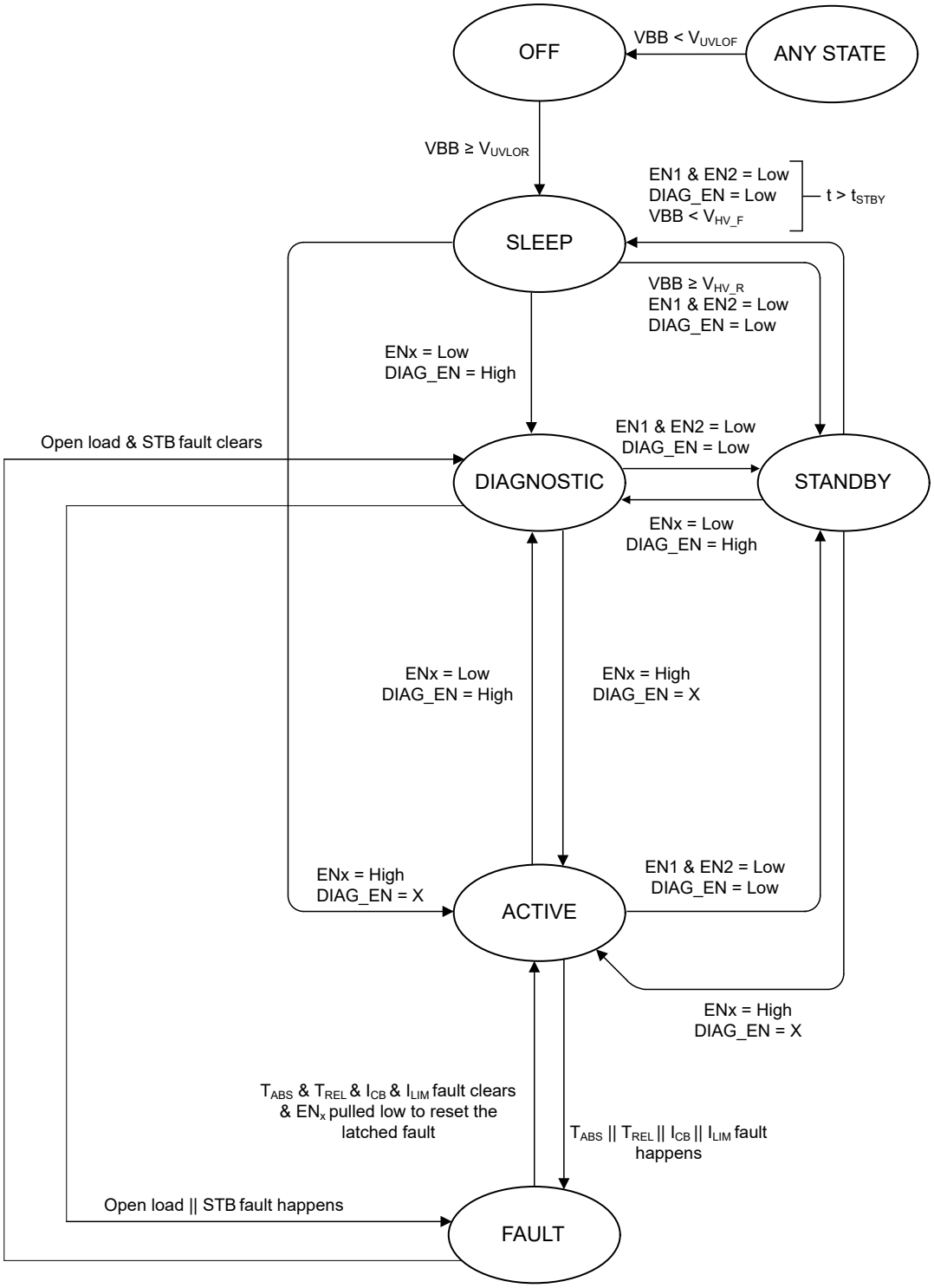


図 8-46. 状態遷移図

Copyright © 2026 Texas Instruments Incorporated

OFF

デバイスがオフの状態は、デバイスの VBB 電圧が V_{UVLOF} を下回ったときに発生します。

SLEEP

このデバイス状態は、すべての ENx ピンが t_{STBY} を超える時間 Low に保持され、かつ VBB が V_{HV_F} 未満の場合に STANDBY 状態から遷移して入ります。出力はすべてオフになります。SLEEP 状態では、デバイス内のすべてのブロックがオフになり、VBB への電流は、I_{SLEEP} となります。ピンのいずれかが High になった場合、SLEEP からデバイスは ACTIVE 状態に遷移し、また、ENx ピンのいずれかが High にならなくても、DIAG_EN ピンが High になれば、DIAGNOSTIC 状態に遷移し、VBB が V_{HV_R} よりも大きくなった場合には STANDBY 状態に遷移することができます。

STANDBY

デバイスは、すべての ENx ピンが Low となった場合に STANDBY 状態へ移行します。出力はすべてオフになり、DIAG_EN ピンも Low になりますが、t_{STBY} 時間はまだ経過していません。この状態では、すべての内部レールが遮断されて SLEEP モードになることなく、チャネル出力を PWM を使用して変調できます。デバイスが t_{STBY} を待機し、VBB が V_{HV_F} をを下回ると、デバイスは完全にシャットダウンし、SLEEP 状態に移行します。ただし、時間が t_{STBY} より短く、どちらかの ENx ピンが High になると、デバイスは ACTIVE 状態に遷移します。同様に、DIAG_EN が High になると、デバイスは DIAGNOSTIC 状態に遷移します。

診断

関連する ENx ピンが Low で、DIAG_EN ピンが High のとき、チャネルは DIAGNOSTIC 状態に入ります。この状態では、開放負荷またはバッテリへの短絡を診断できます。この状態では、チャネル専用の開放負荷検出スイッチが有効になります。いずれかのチャネルで開放負荷またはバッテリへの短絡が発生した場合、デバイスは $\overline{FLT}$ に信号を送ります。SEL ピンでフォルトが発生しているチャネルが選択されている場合、SNS ピンは I_{SNSFH} 電流を出力します。

アクティブ

チャネルは、対応する ENx ピンによって出力がオンにされたときに ACTIVE 状態に入ります。ACTIVE 状態では、電流制限値が ILIM ピンの外部抵抗によって設定されます。ACTIVE 状態のときに DIAG_EN ピンが High にプルされると、SNS ピンは、関連するチャネルでフォルトが発生するまで、SEL ピン設定に関連するチャネルの負荷電流に比例した電流を出力ます。また、いずれかのチャネルでフォルトが発生したかどうかは、$\overline{FLT}$ ピンが通知します。任意のデバイス チャネルは、対応する ENx を Low にし、DIAG_EN を High に維持することで ACTIVE 状態から DIAGNOSTIC 状態へ遷移できます。すべてのチャネルをオフにし、DIAG_EN を Low にした場合、デバイスは ACTIVE 状態から STANDBY 状態へ遷移します。

フォルト

チャネルが FAULT の状態は、ENx ピンが High になっているが、何らかのイベントによってチャネルが通常動作と異なる挙動を示した場合に発生します。これらのフォルト事象には、絶対的なサーマル シャットダウン、相対的なサーマル シャットダウン、電流制限、開放負荷、バッテリ短絡フォルトが含まれます。これらの直接的または結果的な各フォルトイベントにより、チャネルはシャットオフされ、デバイスとシステムを保護します。

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TPS2HC08-Q1 デバイスは、電球、LED、リレー、ソレノイド、ヒーター、サブモジュールなど、幅広い種類の抵抗性、誘導性、容量性負荷を駆動できます。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷制御が可能です。電流制限を外部で調整可能なため、突入電流や過負荷電流をクランプすることで、システム全体の信頼性を向上させます。

9.2 代表的なアプリケーション

次の図に、TPS2HC08-Q1 に対する外部回路の接続例を示します。

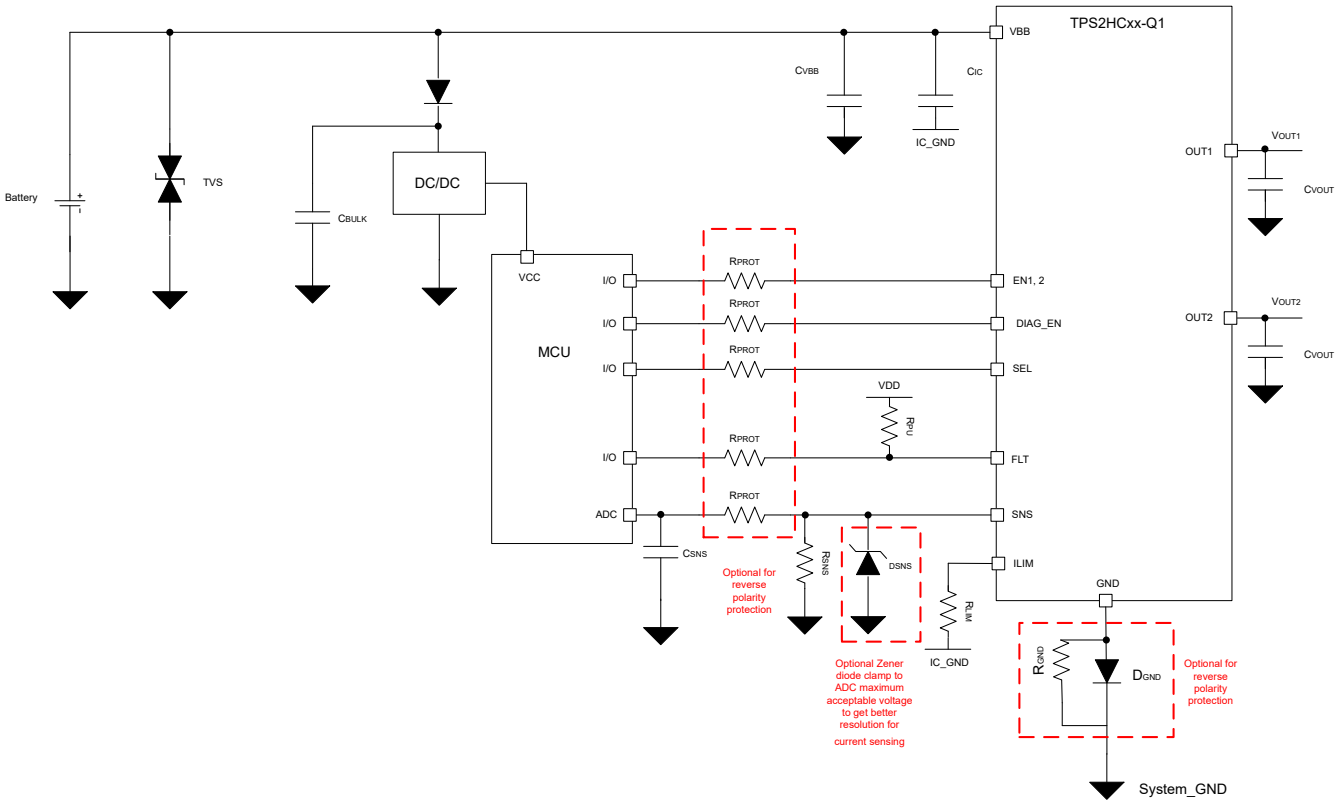


図 9-1. 代表的なアプリケーションの図

9.2.1 設計要件

表 9-1. 推奨部品値

部品	説明	目的
TVS	SMBJ39CA	バッテリからのフィルタ電圧過渡 (ISO7637-2)
C_{VBB}	220nF	より優れた EMI 性能
C_{IC}	100nF	EMI を低減できるように、入力側の静電容量は最小

Copyright © 2026 Texas Instruments Incorporated

表 9-1. 推奨部品値 (続き)

部品	説明	目的
C_{BULK}	10µF	電源レールの電圧過渡をフィルタリングするのに役立ちます
R_{PROT}	10kΩ	マイクロコントローラとデバイス I/O ピンの保護抵抗
R_{LIM}	電気的特性 に値を示します	調整可能な電流制限スレッショルド
R_{SNS}	1kΩ	センス電流をセンス電圧に変換します
D_{SNS}	SMBJ50A	SNS ピン電圧を ADC の最大許容電圧にクランプすることで、電流検出分解能を向上させることができます。
C_{FILTER}	100nF	SNS ラインの RPROT と組み合わせることでローパス・フィルタを作成し、MCU の ADC に入るノイズをフィルタ処理します
C_{VOUT}	22nF	EMI 特性の改善、電圧過渡のフィルタリング
R_{PULLUP}	4.7kΩ	オープンドレインピン (FLT および LPM) のプルアップ抵抗
R_{GND}	4.7kΩ	誘導性負荷のターンオフ時に GND の電位を安定させます
D_{GND}	BAS21 ダイオード	通常動作中は、GND をシステムグランドに近づけて配置します

9.2.2 詳細な設計手順

SNS ピンに外付け部品が接続されていない場合は 式 1 を用いて R_{SNS} 抵抗値を算出でき、電流検出分解能を向上させるために、SNS ピン電圧を ADC の最大許容電圧である $V_{ADC,max}$ にクランプする外付けツェナー ダイオードまたは抵抗分圧器を SNS ピンに接続する場合は 式 2 を用いて算出できます。より高い電流検出精度を達成するには、許容誤差 1% 以内の抵抗を推奨します。

表 9-2. 代表的なアプリケーション

パラメータ	VALUE (SNS ピンに外付け部品なし)	VALUE (SNS ピンに外付けツェナーダイオードまたは抵抗分圧器あり)
$I_{LOAD,max}$	7.5A	7.5A
$I_{LOAD,min}$	100mA	100mA
$V_{ADC,max}$	5V	5V
$V_{ADC,min}$	5mV	5mV
V_{HR} (必要)	1V	1V
K_{SNS}	3000	3000
K_{CL}	500	500
I_{SNSFH}	7.5mA	7.5mA
V_{HR} (最大 R_{SNS} を用いて計算)	3.33V	-
R_{SNS} (最小値)	150 Ω	150 Ω
R_{SNS} (最大値)	667 Ω	1600 Ω

このアプリケーションでは、SNS ピンにツェナー ダイオード (D_{SNS}) を接続する構成のため、式 2 の要件を満たす R_{SNS} 値として 1000Ω を選択できます。

より広いダイナミック電流範囲を必要とする他のアプリケーションでは、測定可能な低電流側の値を重視することで R_{SNS} を増加させることもできます。同様に、高い電流に関心がある場合、R_{SNS} を減少させることができます。

調整可能な電流制限値 I_{CL} を設定するには、式 9 を使用して R_{LIM} の値を選択します。

$$R_{LIM} = K_{CL} / I_{CL} \quad (9)$$

TI は、5V マイコン の IO 接続に対して、R_{PROT} = 10kΩ を推奨しています。

Copyright © 2026 Texas Instruments Incorporated

9.2.2.1 EMC 過渡外乱テスト

車載環境では電気的条件が厳しいため、電気的な過渡外乱に対する耐性が必要になります。これは、バッテリに直接接続されるハイサイド パワー スイッチでは特に重要です。詳細なテスト要件は、ISO 7637-2:2011 および ISO 16750-2:2010 規格に従います。

表 9-3. 12V システムにおける ISO 7637-2:2011(E)

テスト項目	テスト パルスの重症度レベルとそれに応じた Vs(1) (2)		パルス時間 (t_d)	最小パルス数またはテスト時間	バーストサイクルのパルス反復時間		入力抵抗 (Ω)(3)	機能性能ステータス分類(4)
	レベル	Vs/V			最小値	最大値		
1	III	-112	2ms	500 パルス	0.5s	—	10	ステータス II
2a	III	55	50µs	500 パルス	0.2s	5s	2	ステータス II
2b	IV	10	0.2s～2s	10 パルス	0.5s	5s	0～0.05	ステータス II
3a	IV	-220	0.1µs	1h	90ms	100ms	50	ステータス II
3b	IV	150	0.1µs	1h	90ms	100ms	50	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです。
(2) パルス 2A の電圧は、GND 基準で VBB から最大 54V となります。レベル III に合格するためには、電圧抑制メカニズムを使用する必要があります。このテストは、VBB からシステム GND へ 1µF のコンデンサを接続した状態で実施されました。
(3) GND ピン ネットワークは、BAS21-7-F ダイオードと並列接続した 4.7kΩ 抵抗です。
(4) ステータス II:機能はテスト中は設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。

表 9-4. 12V システムでの ISO 16750-2:2010(E)負荷ダンプ テスト B

テスト項目	テスト パルスの重症度レベルとそれに応じた Vs(1) (2)		パルス時間 (t_d)	最小パルス数またはテスト時間	バーストサイクルのパルス反復時間	入力抵抗 (Ω) (3)	機能性能ステータス分類(4) (5)
	レベル	Vs/V					
テスト B		35	40ms から 400ms に変更	5 パルス	60s	0.5～4	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです (DIAG_EN、EN、VBB はすべて入力として分類)。
(2) ワースト ケースのテスト条件を考慮し、VBB および VOUT にフィルタ コンデンサなしでデバイスをテストします。
(3) GND ピン ネットワークは、BAS21-7-F ダイオードと並列接続した 4.7kΩ 抵抗です。
(4) ステータス II:機能はテスト中は設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。
(5) 36V の外付けサプレッサを選択してください。

9.2.3 過渡熱性能

TPS2HC08-Q1 デバイスは、短時間に大きな電流が流れるさまざまな過渡駆動条件を経験します。たとえば、次のような条件があります。

- 高容量負荷または電球負荷の充電時に発生する突入電流。
- 出力がグランドに短絡するなどのフォルト状態により、過電流保護が動作する場合。
- モータやソレノイドなどの誘導性負荷を限定された時間のみ励磁し、その後に非励磁とする場合。

これらの過渡条件の場合、熱インピーダンス パラメータ ($Z_{\Theta JA}$) は、接合部から周囲への熱性能を示します。図 9-2 は、FR4 2s2p 基板を用い、自然対流条件下において JEDEC JESD51-2、-5、-7 規格に従って算出したシミュレーションによる熱インピーダンスを示します。デバイス (チップ＋パッケージ) は、2 層の内部銅層を備えた 76.2mm × 114.3mm × 1.5mm の基板上にモデル化されており、銅層は 70µm 厚が 2 層、35µm 厚が 2 層で構成されています。VBB パッド直下に配置した 5 本のサーマル ビアにより、第 1 内部銅層 (12mm × 12mm) との電気的・熱的接続を確立しています。すべてのシミュレーションは、周囲温度 25℃ にて実施しました。

Copyright © 2026 Texas Instruments Incorporated

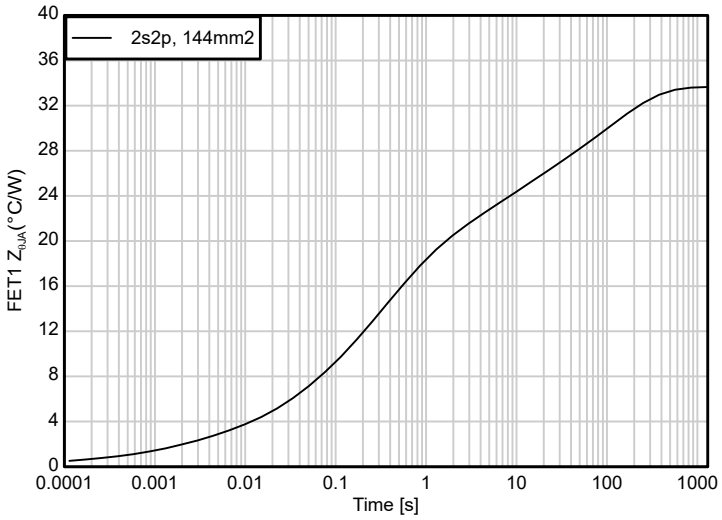
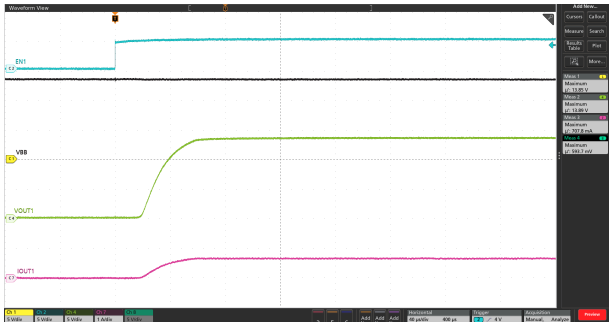


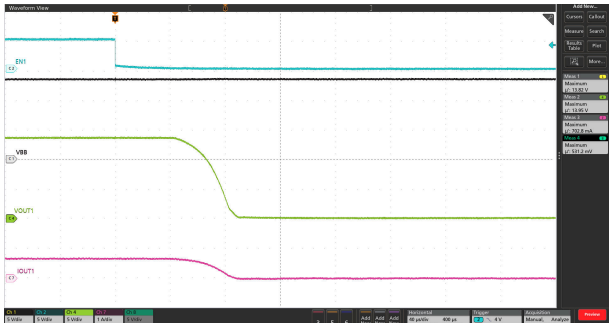
図 9-2. $Z_{\theta JA}$ (過渡熱インピーダンス)、JEDEC 規格の 2s2p PCB レイアウトによる、VBB パッドの下に 5 つのサーマル ビア

9.2.4 アプリケーション曲線



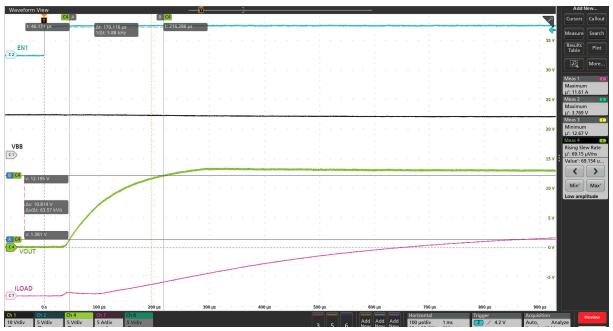
VBB = 13.5V Z_{OUT1} = 19Ω T_A = 25°C

図 9-3. 抵抗性負荷でのターンオン



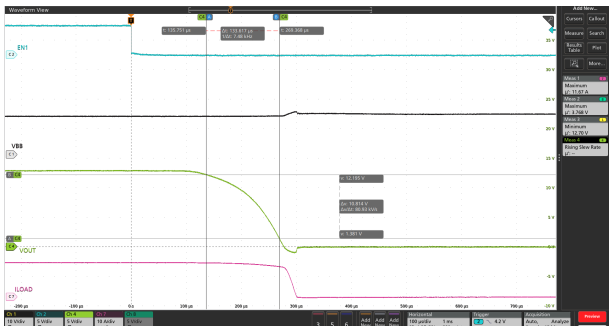
VBB = 13.5V Z_{OUT1} = 19Ω T_A = 25°C

図 9-4. 抵抗性負荷でのターンオフ



VBB = 13.5V I_{OUT1} = 11A T_A = 25°C
V_{EN} = 0V～5V

図 9-5. 立ち上がりスルー レート (P バージョン)



VBB = 13.5V I_{OUT1} = 11A T_A = 25°C
V_{EN} = 5V～0V

図 9-6. 立ち下がりスルー レート (P バージョン)

Copyright © 2026 Texas Instruments Incorporated



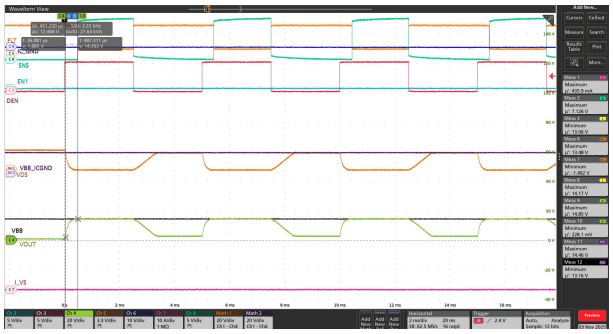
VBB = 13.5V　V_{OUT1} = GND 短絡　T_A = 25℃
I_{LIM} = GND　V_{EN} = 5V

図 9-7. チャネル 1 出力が GND に短絡された場合のデバイスのターンオン動作



VBB = 13.5V　V_{OUT1} = GND 短絡　T_A = 25℃
I_{LIM} = GND　V_{EN} = 5V

図 9-8. チャネル 2 出力が GND に短絡された場合のデバイスのターンオン動作



VBB = 13.5V　V_{OUT1} = 開放負荷　T_A = 25℃
DIAG_EN = PWM (200Hz)　V_{EN1} = 0 V　SEL = 0

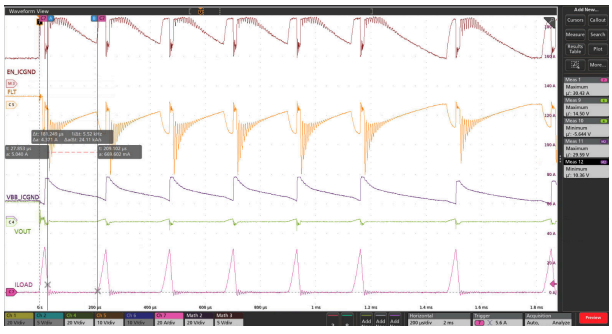
DIAG_EN が High のとき、SNS は I_{SNSFH} 電流を出力し、DIAG_EN が Low のときはハイ インピーダンス (フローティング) 状態になります。
DIAG_EN が High のとき、FLT がアサートされます。

図 9-9. チャネル 1 における開放負荷のフォルト発生時の開放負荷検出遅延



VBB = 13.5V　Z_{OUT1} = 1uH + 100mΩ　T_A = 25℃
V_{EN1} = 5 V

図 9-10. ホットショート (再試行動作)



VBB = 13.5V　Z_{OUT1} = 1uH + 100mΩ　T_A = 25℃
V_{EN1} = 5 V

図 9-11. ホットショート (再試行動作) 初回再試行ウィンドウの拡大表示

Copyright © 2026 Texas Instruments Incorporated

9.3 電源に関する推奨事項

このデバイスは車載用および産業用のアプリケーションに適しています。通常の電源接続は、12V の車載用システムです。電源電圧は、*推奨動作条件* に規定されている範囲内にある必要があります。

表 9-5. 動作電圧範囲

VBB 電圧範囲	注
3V ～ 6V	コールド クランクやスタート / ストップなど、12V 未満の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護されていますが、R_{ON}、電流センス精度、電流制限精度、タイミング パラメータなど一部のパラメータが仕様からずれる場合があります。*電気的特性* で個々の仕様をチェックし、電圧範囲を確認してください。
6V ～ 18V	公称 12V の車載用バッテリの電圧範囲。すべてのパラメータ仕様が適用され、デバイスは完全に機能し、保護されています。
18V ～ 28V	ダブル バッテリなど、12V 以上の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護 (24V までの短絡保護) されていますが、R_{ON}、電流センス精度、電流制限精度、タイミング パラメータなど一部のパラメータが仕様からずれる場合があります。*電気的特性* で個々の仕様をチェックし、電圧範囲を確認してください。
35V	負荷ダンプ電圧。デバイスは動作可能で、パルスは損傷を受けることなく通過しますが、短絡に対する保護はありません。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

良好な放熱性能を得るため、VBB パッドは大きな銅流し込みに接続します。PCB 上面では、以下のレイアウト例に示すように、流し込みがパッケージ寸法を超えて広がることがあります。これに加えて、一つ以上の内部 PCB 層や最下層に VBB プレーンを配置することを推奨します。ビアを使用して、これらのプレーンを上側の VBB 流し込みに接続する必要があります。VOUT1 と VOUT2 のパッドを基板上の大きな銅流し込みに接続すると、熱が内部の銅ピラーを経由して基板上の大きな銅流し込みに伝達されるため、放熱性能の向上にも役立ちます。

TI は、マイクロコントローラに接続する IO 信号がビアを経由して、次に内部の PCB 層を通過することを推奨します。

設計に使用されている場合には、C_{IC} コンデンサは、デバイスの VBB ピンおよび GND ピンにできるだけ近づけて配置してください。逆バッテリ保護のためにグランド・ネットワークを使用する場合は、C_{IC} コンデンサを VBB ネットから IC_GND ネットに接続する必要があります。最適な性能を実現するため、C_{VBB} コンデンサは VBB ピンの近くに配置し、システム グランドに接続する必要があります。

R_{LIM} 部品は、デバイスの ILIM ピンと GND ピンの近くに配置する必要があります。逆接バッテリ保護としてグランド ネットワークを使用する場合、所定の電流制限特性を得るためには、R_{LIM} を ILIM ピンから IC_GND ネットへ接続する必要があります。

FLT ピンと SNS ピンの配線は、相互干渉を避けるため、十分に離してルーティングする必要があります (直交配置または異なる層での配線が推奨されます)。

TPS1HC03-Q1 のフットプリントはファミリ内の他デバイスと互換性があり、共通基板設計に利用できます。

9.4.2 レイアウト例

9.4.2.1 GND ネットワークなし

図 9-12 は、GND ネットワークなしの PCB レイアウトの例を以下に示します。TI は、マイクロコントローラに接続する IO 信号がビアを経由して、次に内部の PCB 層を通過することを推奨します。

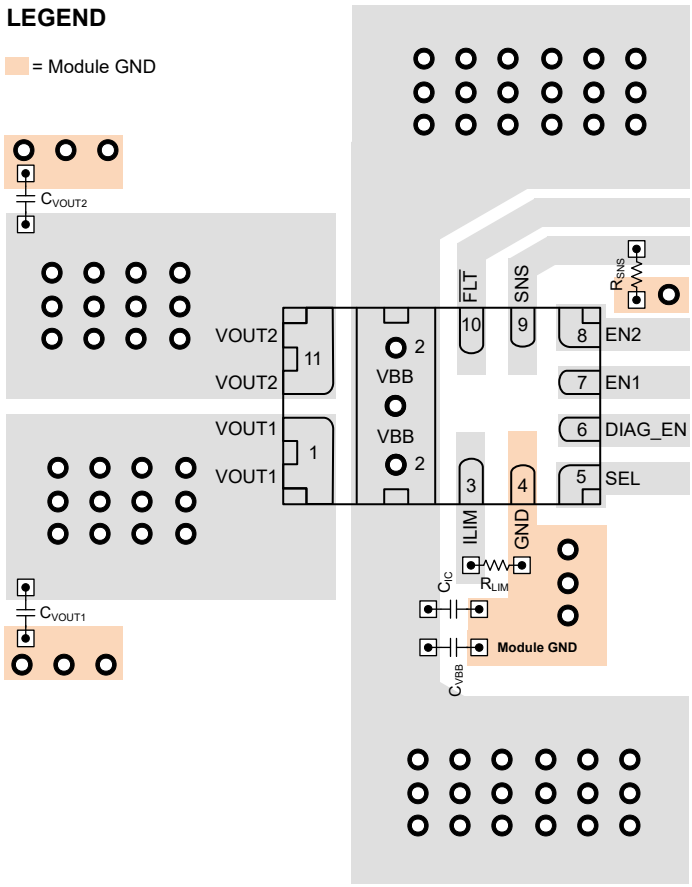


図 9-12. GND ネットワークを使わないレイアウト例

Copyright © 2026 Texas Instruments Incorporated

9.4.2.2 GND ネットワークあり

図 9-13 は、GND ネットワークを採用した PCB レイアウトの例を以下に示します。TI は、マイクロコントローラに接続する IO 信号がビアを経由して、次に内部の PCB 層を通過することを推奨します。

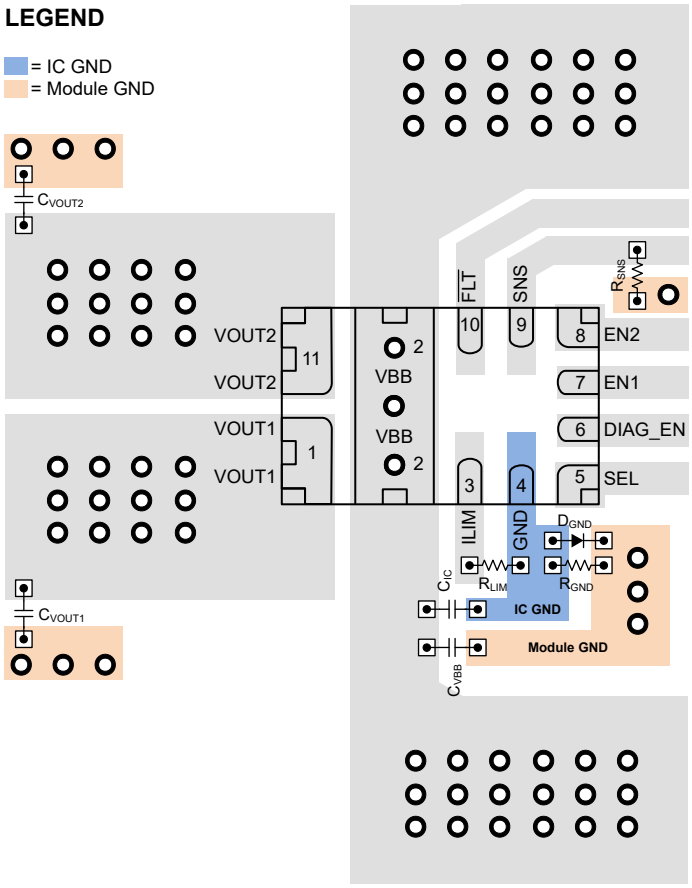


図 9-13. GND ネットワークを使ったレイアウト例

9.4.3 ウェッタブル フランク パッケージ

従来の QFN パッケージでは、自動光学検査 (AOI) によって PCB への適切な半田接続を確認することは困難です。パッケージの切断工程後に露出する銅エッジは酸化しやすく、安定した半田濡れ性を確保することが難しくなります。均一な半田フィレットが形成されない場合、検査時に適切なはんだ接続を外観で確認することができません。

上記の課題を解消するため、ウェッタブル フランク プロセスでは、機械的および冶金的手法を用いて、QFN パッケージ側面に所定高さまでの濡れ性を付与します。これにより検査可能な半田フィレットが形成され、適切な接続状態を外観で確認でき、検査要件を満たすことが可能となります。

ウェッタブル フランクには、ディンプル カット、ステップ カット、イマージョン ティンの 3 種類があります。ディンプル カットおよびステップ カットでは、パッケージ側面に明確な溝形状が形成されますが、無電解スズ方式では物理的な溝を設けることなく、側面にスズめっきを施す手法を用います。

Copyright © 2026 Texas Instruments Incorporated

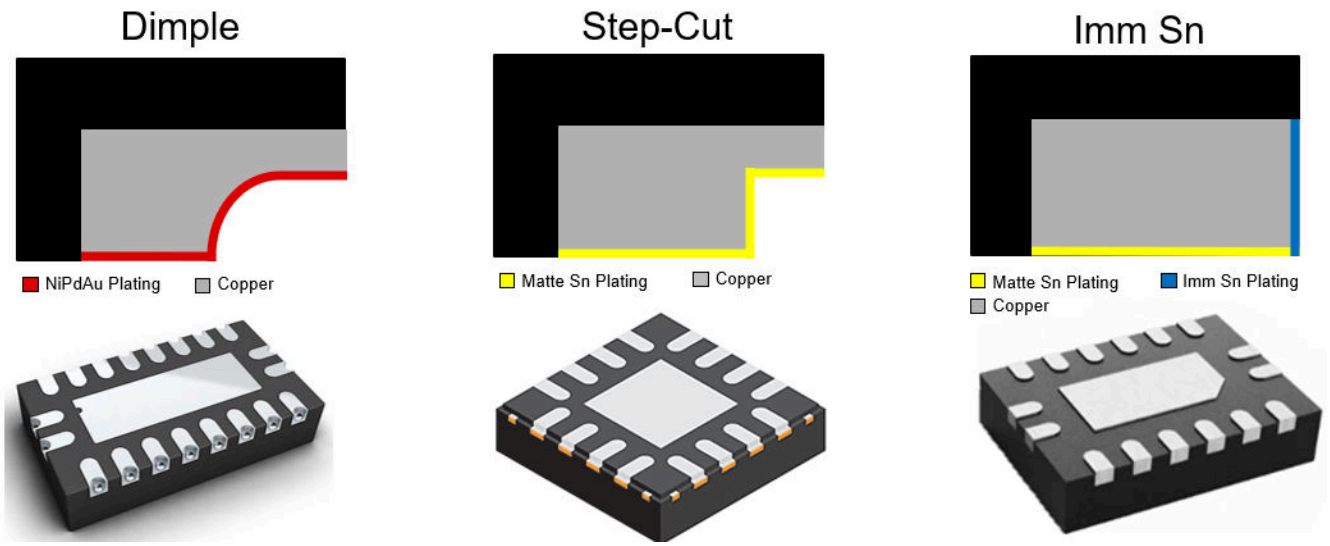


図 9-14. ウェッタブル フランク パッケージの種類

TPS2HC08-Q1 の VAH パッケージは、無電解スズめっき方式を採用しています。この実装は、半田材の側面濡れ高さ 100µm 以上という業界要件を満たしており、自動光学検査を可能にしつつ、信頼性の高い接続を確保します。

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (May 2025) to Revision A (December 2025)	Page
• 「事前情報」から「量産データ」に更新	1

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS2HC08PQVAHRQ1	Active	Preproduction	VQFN-HR (VAH) | 11	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
TPS2HC08PQVAHRQ1	Active	Production	VQFN-HR (VAH) | 11	3000 | LARGE T&R	-	SN	Level-2-260C-1 YEAR	-40 to 125	2HC08P

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

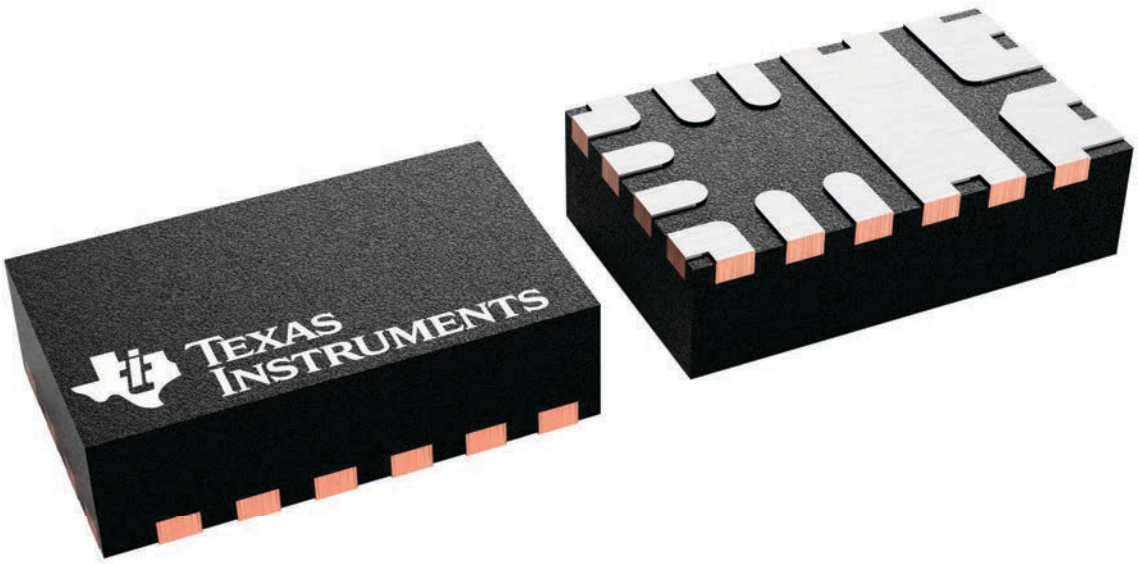
VAH 11

VQFN-HR - 1 mm max height

2.2 x 3.6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4230955/A

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月