TPS2HC120-Q1、120mΩ、2A、デュアル チャネル 車載スマート ハイサイド スイッチ

1 特長

- 完全な診断機能を備えた、デュアル チャンネル、120mΩ、車載用スマート ハイサイド スイッチ
  - オープンドレイン ステータス出力
  - 電流センス アナログ出力
- 広い動作電圧範囲:3V～28V
- 自動開始および終了機能付きの低消費電力モード (LPM)
  - $I_{Q,LPM}$ < 20µA/ch (両方のチャネルがオン)
- きわめて低いスリープ電流、< 1µA (25℃)
- 選択可能な電流制限 (0.25A～4.7A)
- 保護
  - 過負荷および短絡保護
  - 自己回復可能なサーマル シャットダウンおよびスイング
  - 誘導性負荷の負電圧クランプ
  - GND 消失、バッテリ消失、バッテリ逆極性からの保護
- 診断
  - フォルト レポートによる高速割り込み
  - 過電流およびグランドへの短絡の検出
  - 開放負荷およびバッテリへの短絡の検出
- 車載アプリケーション認定済み
  - 以下の結果で AEC-Q100 認定済み:
    - デバイス温度グレード 1:動作時周囲温度範囲 -40℃～125℃
  - 電気過渡的外乱への耐性に関する ISO7637-2 および ISO16750-2 認証
- 熱特性強化型 28 ピン HVSSOP パッケージ
- 機能安全規格に対応
  - 機能安全システムの設計に役立つ資料を利用可能

2 アプリケーション

- ボディ コントロール モジュール
- ADAS モジュール
- 車載ディスプレイ モジュール

3 説明

TPS2HC120-Q1 は、NMOS パワー FET とチャージ ポンプを内蔵した車載用デュアル チャネルのスマート ハイサイド スイッチであり、12V の車載用バッテリ システムの要件を満たすよう設計されています。R_{ON} が低い (130mΩ) ため、両チャネルがイネーブルの場合は最大 2A、1 チャンネルのみがイネーブルの場合は最大 3A という広範囲の出力負荷電流を駆動するときに、デバイスの消費電力を最小限に抑えます。

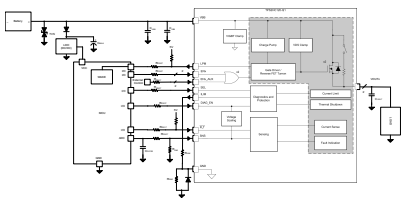
このデバイスには、サーマル シャットダウン、出力クランプ、電流制限などの保護機能が内蔵されています。これらの機能により、短絡などのフォルト イベントが発生したときのシステムの堅牢性が向上します。TPS2HC120-Q1 は、選択可能な電流制限回路を備えています。この回路は、大きな容量性負荷を駆動する際に突入電流を低減し、過負荷電流を最小化することで、システムの信頼性を向上させます。このデバイスは、ILIM ピンで外付け抵抗を使用することによって、10 種類の電流制限設定値 (0.25A～4.7A) を選択できます。このデバイスは、過負荷および開放負荷の検出など、負荷診断を向上させる高精度の負荷電流検出機能も備えているため、より優れた予知保全が可能です。

TPS2HC120-Q1 は、28 ピン、0.5mm ピンピッチの 4.9mm × 7.1mm HVSSOP リード付きパッケージで供給され、PCB のフットプリントを最小限に抑えます。

パッケージ情報

部品番号	パッケージ(1)(2)	パッケージ サイズ(3)
TPS2HC120-Q1	DGQ (HVSSOP、28)	4.90mm × 7.10mm

(1) セクション 4 も参照してください。
(2) 詳細については、セクション 11 を参照してください。
(3) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 1
2 アプリケーション 1
3 説明 1
4 デバイス比較表 3
5 ピン構成および機能 4
6 仕様 5
6.1 絶対最大定格 5
6.2 ESD 定格 5
6.3 推奨動作条件 6
6.4 熱に関する情報 6
6.5 電気的特性 6
6.6 SNS タイミング特性 10
6.7 スイッチング特性 11
6.8 代表的特性 12
7 詳細説明 16
7.1 概要 16
7.2 機能ブロック図 17
7.3 機能説明 18
7.4 デバイスの機能モード 38
8 アプリケーションと実装 41
8.1 アプリケーション情報 41
8.2 EMC 過渡外乱テスト 41
8.3 代表的なアプリケーション 41
8.4 電源に関する推奨事項 43
8.5 レイアウト 44
9 デバイスおよびドキュメントのサポート 47
9.1 サード・パーティ製品に関する免責事項 47
9.2 ドキュメントの更新通知を受け取る方法 47
9.3 サポート・リソース 47
9.4 商標 47
9.5 静電気放電に関する注意事項 47
9.6 用語集 47
10 改訂履歴 47
11 メカニカル、パッケージ、および注文情報 48

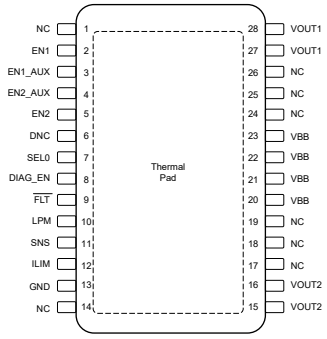
Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

部品番号	サーマル故障後の動作
TPS2HC120A-Q1	サーマル故障後は故障チャネルをラッチ オフします。EN を切り替えて、特定のチャネルを再度有効にします。
TPS2HC120B-Q1	サーマル故障後の自動リトライ。

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能



NC - 内部接続なし。

DNC - 内部接続あり。外部に接続しないでください。

図 5-1. DGQ パッケージ、28 ピン HVVSOP (上面図)

推奨部品の全リストについては、セクション 8 を参照してください。

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1、14、17、18、19、24、25、26	NC	該当なし	内部接続なし
2	EN1	入力	チャネル 1 のアクティブ化用入力制御、内部プルダウン。
3	EN1_AUX	入力	チャネル 1 のアクティブ化用補助入力制御、内部プルダウン。EN1 と内部 OR で連携します。未使用時は GND に接続してください。
4	EN2_AUX	入力	チャネル 2 のアクティブ化用補助入力制御、内部プルダウン。EN2 と内部 OR で連携します。未使用時は GND に接続してください。
5	EN2	入力	チャネル 2 のアクティブ化用入力制御、内部プルダウン。
6	DNC	—	フローティングのままにします。
7	SEL0	入力	SNS チャネル選択 low ビット、内部プルダウン。
8	DIAG_EN	入力	診断用イネーブル / ディスエーブル ピン、内部プルダウン。
9	$\overline{\text{FLT}}$	出力	オープンドレイン立ち下がり出力。$\overline{\text{FLT}}$ または故障ピンを基準とします。推奨される 5 ～ 10kΩ プルアップ抵抗
10	LPM	出力	オープンドレイン LPM ステータス ピン。デバイスが LPM またはスリープ状態の場合、外部電源によって high になります。デバイスが ACTIVE モードのとき、内部で low になります。推奨される 5 ～ 10kΩ プルアップ抵抗。
11	SNS	出力	SNS 電流出力
12	ILIM	出力	調整可能な電流制限。チップ GND に抵抗を接続するか、ピンをチップ GND に短絡するか、このピンを OPEN のままにすると、電流制限値を設定できます。
13	GND	電源	デバイスのグランド。抵抗とダイオードのグランド ネットワークに接続すると、逆バッテリ保護を行うことができます。
15.16	VOUT2	電源	ハイサイド スイッチのチャネル 2 の出力、負荷に接続。
20、21、22、23	VBB	電源	電源。
27.28	VOUT1	電源	ハイサイド スイッチのチャネル 1 の出力、負荷に接続。
サーマル パッド	パッド	—	サーマル パッドは内部でグラウンドに接続されています。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
最大連続電源電圧 V_{BB}			28	V
負荷ダンプ電圧、V_{LD}	ISO16750-2:2010(E)		35	V
逆極性電圧	アプリケーション回路を使用した場合の最大持続時間は 3 分	-18		V
イネーブル・ピン電流、I_{ENx}		-0.5	20	mA
イネーブル・ピン電圧、V_{ENx}		-1.5	5.5	V
診断イネーブル・ピンの電流、I_{DIAG_EN}		-0.5	20	mA
診断イネーブル・ピン電圧、V_{DIAG_EN}		-1.5	5.5	V
センス・ピン電流 I_{SNS}		-150	10	mA
センス・ピン電圧、V_{SNS}		-1.5	5.5	V
SEL ピンの電流、I_{SEL}		-0.5	20	mA
SEL ピン電圧、V_{SEL}		-1.5	5.5	V
$\overline{FLT}$ ピン電流、I_{FLT}		-30	2.5	mA
$\overline{FLT}$ ピン電圧、V_{FLT}		-0.3	5.5	V
$\overline{LPM}$ ピン電流、I_{LPM}		-30	2.5	mA
$\overline{LPM}$ ピン電圧、V_{LPM}		-0.3	5.5	V
ILIM ピンの電流、I_{ILIM}	ILIM ピンの電流、I_{ILIM}	-0.5	20	mA
ILIM ピン電圧、V_{ILIM}	ILIM ピン電圧、V_{ILIM}	-1.5	5.5	V
逆グランド電流、I_{GND}	V_{BB} < 0V	-50		mA
最大エネルギー消費、単一パルス、E_{AS}	単一パルス、L_{OUT} = 5.5mH、$T_{J,start}$ = 125°C、VBB = 24V、I_{OUT} = 1.5A		16(2)	mJ
反復パルス、最大エネルギー消費、E_{AR}	反復パルス、L_{OUT} = 5.5mH、$T_{J,start}$ = 125°C、VBB = 24V、I_{OUT} = 1.5A、1M サイクル		5.6(2)	mJ
最大接合部温度、T_J			150	°C
保管温度、T_{stg}		-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
(2) 詳細については、誘導性負荷のスイッチオフに関するセクションを参照してください。

6.2 ESD 定格

				値	単位
$V_{(ESD)}$	静電放電(1)	人体モデル (HBM)、AEC Q100-002、分類レベル 2 準拠 (2)	VBB と VOUT を除くすべてのピン	±2000	V
			VBB および VOUT	±4000	
		荷電デバイス モデル (CDM)、AEC Q100-011 分類レベル C5 準拠	すべてのピン	±750	

(1) すべての ESD 衝撃は、GND に接続されたピンの基準電圧によるものです
(2) AEC-Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

Copyright © 2026 Texas Instruments Incorporated

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り) (1) デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL、DIAG_EN です。

		最小値	最大値	単位
V_{VBB_NOM}	公称電源電圧 (1)	6	18	V
V_{VBB_EXT}	拡大電源電圧(2)	3	28	V
V_{VBB_SC}	電源電圧への短絡対応能力		28	V
V_{DIO}	すべてのデジタル出力ピンの電圧	0	5.5	V
V_{DIN}	すべてのデジタル入力ピンの電圧	-1	5.5	V
T_A	自由空気での動作温度	-40	125	°C

(1) すべての動作電圧条件は、デバイスの GND を基準として測定されています。
(2) デバイスは拡大動作範囲内で機能しますが、一部のパラメータ値は適用されない場合があります。

6.4 熱に関する情報

熱評価基準(1)(2)		TPS2HC120-Q1 DGQ (HVSSOP) 28 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	33.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	34.2	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	11.3	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	1.9	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	11.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	2.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、SPRA953 のアプリケーション レポートを参照してください。
(2) 熱パラメータは、JESD51-5 および JESD51-7 に準拠した 4 層 PCB に基づいています。

6.5 電気的特性

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、1A、R_{ILIM} = オープン (特に記述のない限り)。デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL0、DIAG_EN です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電圧および電流						
V_{UVLOR}	V_{BB} 低電圧誤動作防止の立ち上がり電圧	デバイスの GND ピンに関して測定	3.2	3.6	4.0	V
V_{UVLOF}	V_{BB} 低電圧誤動作防止の立ち下がり電圧		2.5	2.75	3.0	V
V_{Clamp}	VDS クランプ電圧	T_J = 25°C	35		43	V
		T_J = –40°C～150°C	34		45	V
$V_{OUTClamp}$	VOUT クランプ電圧	T_J = –40°C～150°C	-31		-23	V
I_Q	すべてのチャネルの静止電流を有効化	V_{BB} ≤ 28V、V_{EN} = 5V、V_{DIAG_EN} = 5V、I_{OUTx} = 0A		2.8	4.6	mA
$I_{Q_DIAG_DIS}$	静止電流チャネルを有効化、診断機能を無効化	V_{BB} ≤ 28V、V_{EN} = 5V、V_{DIAG_EN} = 0V、I_{OUTx} = 0A		3.8	4.3	mA
I_{SB}	スタンバイ モードでの消費電流	V_{BB} ≤ 18V、I_{SNS} = 0mA、V_{ENx} = 0V、V_{DIAG_EN} = 5V、V_{OUT} = 0V		3.8	4.6	mA
t_{STBY}	スリープ モードに移行する前にスタンバイ モードにとどまるまでの遅延時間(1)	V_{ENx} = V_{DIAG_EN} = 5V ～ 0V	15	20	25	ms

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、1A、R_{ILIM} = オープン (特に記述のない限り)。デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL0、DIAG_EN です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{SLEEP}	スリープ電流 (MOSFET チャネルを含むデバイスの合計リーク電流)	V_{BB} ≤ 18V、V_{ENx} = V_{DIAG_EN} = 0V、V_{OUT} = 0V	T_J = 25°C			0.5	µA
			T_J = 85°C			1.5	µA
			T_J = 150°C		0.7	2	µA
$I_{OUT(STANDBY)}$	スタンバイ時のチャネルごとの出力リーク電流(1)	V_{BB} ≤ 18V、V_{ENx} = V_{DIAG_EN} = 0V、V_{OUT} = 0V、VOUT から GND へ	T_J = 25°C			6	µA
			T_J = 150°C			10	µA
$I_{OUT(sleep)}$	スリープ時のチャネルごとの出力リーク電流	V_{BB} ≤ 18V、V_{ENx} = V_{DIAG_EN} = 0V、V_{OUT} = 0V、VOUT から GND へ	T_J = 25°C		0.01	0.1	µA
			T_J = 85°C			0.5	µA
			T_J = 150°C		0.2	1	µA
IL_{NOM}	チャネルあたりの連続負荷電流	両方のチャネルがイネーブル	T_J = 85°C		2		A
		1 チャネルを有効化			3		A
Ron の特性							
R_{ON}	オン抵抗	5V < V_{BB} ≤ 28V、I_{OUT} = 1A	T_J = 25°C		120		mΩ
			T_J = 150°C			250	
		3V ≤ V_{BB} ≤ 5V、I_{OUT} = 1A	T_J = 25°C			175	
			T_J = 150°C			280	
ΔR_{ON}	チャネル間のオン抵抗差のパーセンテージ(1)	5V < V_{BB} ≤ 28V、I_{OUT} = 1A	T_J = –40°C～150°C		0.5	5	%
$R_{ON(REV)}$	逆極性時のオン抵抗	–18V ≤ V_{BB} ≤ –6V	T_J = 25°C		120		mΩ
			T_J = 150°C			250	mΩ
V_F	ドレイン ソース間ダイオード電圧	V_{EN} = 0 V、I_{OUT} = -0.1A			0.8	1	V
電流センス特性							
K_{SNS}	電流センス比 I_{OUT} / I_{SNS}	I_{OUT} = 1A			1030		

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、1A、R_{ILIM} = オープン (特に記述のない限り)。デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL0、DIAG_EN です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{SNSI}	電流センスの電流と精度(2)	V_{EN} = V_{DIAG_EN} = 5V	I_{OUT} = 2A		1.9		mA
				-4		3	%
			I_{OUT} = 1.5A		1.43		mA
				-4		3	%
			I_{OUT} = 750mA		0.72		mA
				-4		3	%
			I_{OUT} = 300mA		0.29		mA
				-5		5	%
			I_{OUT} = 100mA		0.1		mA
				-12		12	%
			I_{OUT} = 75mA		0.072		mA
				-16		16	%
			I_{OUT} = 30mA		0.03		mA
				-35		35	%
			I_{OUT} = 15mA		0.014		mA
				-50		50	%
			I_{OUT} =10mA		0.0095		mA
				-80		80	%
SNS 特性							
V_{SNSFH}	V_{SNS} フォルト high-レベル	V_{DIAG_EN} = 5V R_{SNS} = 1kΩ		4.5	4.85	5.2	V
		V_{DIAG_EN} = 3.3V R_{SNS} = 1kΩ		3.2	3.55	3.9	V
		V_{DIAG_EN} = V_{IH} (1.8V) R_{SNS} = 1kΩ		3.2	3.55	3.9	V
I_{SNSFH}	I_{SNS} フォルト high-レベル	V_{DIAG_EN} > $V_{IH、DIAG_EN}$		4.5		6	mA
$I_{SNSleak_EN}$	SNS ピンのリーク電流 (検出有効)			-11	-0.5	11	µA
$I_{SNSleak_DIS}$	SNS ピンのリーク電流 (検出無効)			-1	-0.01	1	µA
V_{BB_ISNS}	フル電流センスと故障機能に必要な V_{BB} ヘッドルーム (1)	V_{DIAG_EN} = 3.3V	デバイスの GND ピンに関して測定	5			V
		V_{DIAG_EN} = 5V		6.5			V
電流制限特性							
I_{CL}	I_{CL} 設定(3)	R_{ILIM} > 87kΩ (ILIM オープン)		4	4.7	5.6	A
		R_{ILIM} < 1.1kΩ (ILIM のグランドへの短絡)		1.9	2.1	2.4	
		R_{ILIM} = 2.37kΩ ～ 2.61kΩ		1.7	1.9	2.1	
		R_{ILIM} = 4.64kΩ ～ 5.11kΩ		1.5	1.68	1.85	
		R_{ILIM} = 9.31kΩ ～ 10.5kΩ		1.3	1.44	1.6	
		R_{ILIM} = 15.8kΩ～17.3kΩ		1.1	1.21	1.31	
		R_{ILIM} = 22.1kΩ ～ 24.3kΩ		0.85	1	1.1	
		R_{ILIM} = 29.5kΩ～32.4kΩ		0.65	0.75	0.85	
		R_{ILIM} = 41.2kΩ～45.9kΩ		0.4	0.5	0.6	
		R_{ILIM} = 54.9kΩ～60.4kΩ		0.19	0.25	0.32	

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、1A、R_{ILIM} = オープン (特に記述のない限り)。デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL0、DIAG_EN です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{CL_ENPS}	永久短絡を有効化するピーク電流(1)	T_J = –40°C～150°C	負荷 = 5µH + 100mΩ	1.5 × I_{CL}	2 × I_{CL}	2.25 × I_{CL}	A
I_{CL_LINPK}	線形モードのピーク(1)	T_J = -40°C ～ 150°C dI/dt < 0.01A/ms	I_{ILIM} = 0.25A ～ 2.1A	I_{CL}	1.12 × I_{CL}	1.4 × I_{CL}	A
I_{OVCR}	スイッチが有効な時に短絡が発生した場合の OVCR ピーク電流(1)	T_J = –40°C～150°C	負荷 = 5µH + 100mΩ、R_{ILIM} = 開放	8	11	16.5	A
t_{OVCR}	スイッチがイネーブルのときに短絡が加わった場合の OVCR 応答時間(1)	T_J = –40°C～150°C	負荷 = 5µH + 100mΩ	0.5	1	2	µs
フォルト特性							
R_{PU}	開放負荷 (OL) 検出内部抵抗	V_{EN} = 0V、V_{DIAG_EN} = 5V		100	135	175	kΩ
t_{OL}	開放負荷 (OL) 検出デグリッチ時間	V_{EN} = 0V、V_{DIAG_EN} = 5V、$V_{BB} – V_{OUT} < V_{OL,off}$ のとき、t_{OL} よりも長い持続時間。開放負荷検出。			300	500	µs
$V_{OL,off}$	開放負荷 (OL) 検出電圧	V_{EN} = 0V、V_{DIAG_EN} = 5V		1		1.5	V
t_{OL1}	EN 立ち下がりからの OL および STB 表示時間	V_{EN} = 5V ～ 0V、V_{DIAG_EN} = 5V I_{OUT} = 0mA、V_{OUT} = $V_{BB} – V_{OL,off}$				500	µs
t_{OL2}	DIA_EN 立ち上がりからの OL および STB 表示時間	V_{EN} = 0V、V_{DIAG_EN} = 0V ～ 5V I_{OUT} = 0mA、V_{OUT} = $V_{BB} – V_{OL,off}$				600	µs
T_{ABS}	CHx のサーマル シャットダウン(1)			162	177	192	°C
T_{HYS}	CHx サーマル シャットダウン ヒステリシス(1)					30	°C
T_{REL}	CHx 相対サーマル シャットダウン				80		°C
t_{FAULT_FLT}	フォルト表示時間	V_{DIAG_EN} = 5V、 故障と $\overline{FLT}$ アサーションの間の時間				60	µs
t_{FAULT_SNS}	フォルト表示時間	V_{DIAG_EN} = 5V 、フォルトと V_{SNSFH} における I_{SNS} セトリング間の時間				60	µs
t_{RETRY}	再試行時間	フォルト・シャットダウンからスイッチ再有効化 (サーマル シャットダウン) までの時間。		1	2	3	ms
低電力モード							
$I_{LPM,enter}$	LPM へのエントリの負荷電流レベル	t > t_{STBY}		83	110	137	mA
$I_{LPM,exit}$	LPM 終了時の負荷電流レベル			130	165	200	mA
$R_{DSON,LPM}$	RDSON 低電力モード	50mA I_{LOAD}			130		mΩ
IQLPM	チャネルがイネーブルのときの LPM におけるチャンネルごとの静止電流(1)	I_{LOAD} = 0mA、T_J = –40°C ～ 150°C			33	60	µA
	すべてのチャネルが有効なのときの LPM のチャネルあたりの静止電流(1)	I_{LOAD} = 0mA、T_J = –40°C ～ 150°C			20	33	µA
t_{LPM}	LPM 遷移表示時間(1)	デバイスが LPM に遷移する際 、電流の増加と LPM アサーションの間の時間				50	µs
t_{WAKE}	LPM からの回復 / 終了時間(1)	ウェーク割り込みと LPM アサート間の LPM 遷移停止時間のデバイス				50	µs

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40°C ～ 150°C (特に記述のない限り)。標準的なアプリケーションは 13.5V、1A、R_{ILIM} = オープン (特に記述のない限り)。デジタル入力ピンは EN1、EN2、EN1_AUX、EN2_AUX、SEL0、DIAG_EN です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{PKLPM、SC}$	LPM モード中の即時シャットオフのための短絡スレッショルド	I_{LIM} ≤ 2.1A		1.6 × I_{LIM}		
		R_{ILIM} = オープン		3.6		A
デジタル入力ピンの特性						
$V_{IL、DIN}$	低レベルの入力電圧	GND ネットワークなし			0.8	V
$V_{IH、DIN}$	高レベルの入力電圧。	GND ネットワークなし	1.5			V
$V_{IHYS、DIN}$	入力電圧ヒステリシス		100			mV
R_{PD_DIN}	ENx、ENx_AUX、DIAG_EN の内部プルダウン抵抗		0.7	1	1.3	MΩ
	SEL の内部プルダウン抵抗		0.7	1	1.3	MΩ
$I_{IH、DIN}$	SEL のハイレベル入力電流	V_{DINx} = 5.5V			10	μA
	DIAG_EN の入力電流 high レベル	V_{DIAG_EN} = 5.5V			30	
	ENx の入力電流 high レベル	V_{ENx} = 5.5V			30	
デジタル出力ピンの特性						
V_{LPM}	LPM low 出力電圧	I_{LPM} = 2mA			0.4	V
V_{FLT}	$\overline{FLT}$ low 出力電圧	I_{FLT}= 2mA			0.4	V

(1) 設計により規定されたパラメータであり、生産時のテスト対象ではありません
(2) 電流センスの電流精度の仕様には、センシングが有効な状態での SNS ピンのリーク電流による誤差が含まれています。
(3) 許容誤差を含めた RILIM の実効抵抗値は、規定された RILIM 抵抗範囲内に収まっている必要があります。

6.6 SNS タイミング特性

V_{BB} = 6V ～ 18V、T_J = –40°C ～ +150°C (特に注記のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
SNS タイミング-電流センス						
$t_{SNSION1}$	V_{DIAG_EN} の DIAG_EN 50% に対する立ち上がりエッジから 90% の安定した ISNS までのセトリング タイム(1)	V_{EN} = 5V、V_{DIAG_EN} = 0V ～ 5V R_{SNS} = 1kΩ、I_L = 15mA			80	μs
		V_{EN} = 5V、V_{DIAG_EN} = 0V ～ 5V R_{SNS} = 1kΩ、I_L = 30mA			60	μs
		V_{ENx} = 5V、V_{DIAG_EN} = 0V ～ 5V R_{SNS} = 1kΩ、I_L = 1A			30	μs
$t_{SNSION2}$	V_{DIAG_EN}、V_{ENx} の EN および DIAG_EN 50% に対する立ち上がりエッジから 90% の安定した ISNS までのセトリング タイム(1)	V_{ENx} = V_{DIAG_EN} = 0V ～ 5V VBB = 13.5V R_{SNS} = 1kΩ、R_{LOAD} = 1kΩ			150	μs
		V_{ENx} = V_{DIAG_EN} = 0V ～ 5V VBB = 13.5V R_{SNS} = 1kΩ、R_{LOAD} = 20Ω			150	μs
$t_{SNSION3}$	DIAG_EN HI による EN の立ち上がりエッジのセトリング タイム、V_{DIAG_EN} V_{EN} の 50% ～ 90% の安定した ISNS(1)	V_{EN} = 0V ～ 5V、V_{DIAG_EN} = 5V VBB = 13.5V R_{SNS} = 1kΩ、R_{LOAD} = 20Ω			150	μs

Copyright © 2026 Texas Instruments Incorporated

6.6 SNS タイミング特性 (続き)

V_{BB} = 6V ～ 18V、T_J = –40℃ ～ +150℃（特に注記のない限り）

パラメータ		テスト条件	最小値	標準値	最大値	単位
$t_{SNSIOFF}$	DIAG_EN の立ち下がりエッジのセトリング タイム(1)	V_{EN} = 5V、V_{DIAG_EN} = 5V ～ 0V VBB = 13.5V R_{SNS} = 1kΩ、R_L = 20Ω			20	µs
$t_{SETTLEH}$	負荷ステップの立ち上がりエッジのセトリングタイム(1)	V_{EN} = 5V、V_{DIAG_EN} = 5V R_{SNS} = 1kΩ、I_{OUT} = 10mA ～ 1A			20	µs
$t_{SETTLEL}$	負荷ステップの立ち下がりエッジのセトリングタイム(1)	V_{EN} = 5V、V_{DIAG_EN} = 5V R_{SNS} = 1kΩ、I_{OUT} = 1A ～ 10mA			20	µs
t_{SELx}	チャネル間のマルチセンス遷移遅延(1)	V_{EN} = 5V、V_{DIAG_EN} = 5V R_{SNS} = 1kΩ、I_{OUT1} = 1A ～ I_{OUT2} = 0.5A			50	µs

(1) 設計により規定されたパラメータであり、生産時のテスト対象ではありません

6.7 スイッチング特性

V_{BB} = 13.5V、T_J = –40℃ ～ +150℃（特に注記のない限り）

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{DR}	チャネルターンオン遅延時間（アクティブから）	EN の V_{BB} = 13.5V、R_L = 1kΩ 50% から VOUT の 10% まで		30	55	µs
	チャネル ターンオン遅延時間 (スリープまたは LPM から)			40	60	µs
t_{DF}	チャネル ターンオフ遅延時間 (アクティブから)	V_{BB} = 13.5V、R_L = 100Ω EN の 50% ～ VOUT の 90%		30	55	µs
	チャネル ターンオフ遅延時間 (LPM から)	EN の V_{BB} = 13.5V、R_L = 1kΩ 50% から VOUT の 90% まで		30	85	µs
SR_R	VOUT の立ち上がりスルーレート	V_{BB} = 13.5V、V_{OUT} の 20% ～ 80%、R_L = 100Ω	0.1	0.3	0.55	V/µs
SR_F	VOUT の立ち下がりスルーレート	V_{BB} = 13.5V、V_{OUT} の 80% ～ 20%、R_L = 100Ω	0.1	0.3	0.5	V/µs
t_{ON}	チャネル ターンオン時間 (スタンバイ遅延からアクティブまで)	V_{BB}= 13.5V、R_L = EN の 100Ω 50% ～ VOUT の 80% まで	30	50	100	µs
t_{OFF}	チャネル ターンオフ時間 (アクティブからスタンバイ遅延まで)	V_{BB}= 13.5V、R_L = EN の 100Ω 50% ～ VOUT の 20% まで	30	70	145	µs
t_{ON} - t_{OFF}	ターンオン/ターンオフに対応(1)	1ms の有効パルス V_{BB} = 13.5V、R_L = 100Ω	-40		40	µs
		200µs の有効パルス、V_{BB} = 13.5V、R_L = 100Ω、	-40		40	µs
Δ_{PWM}	PWM 精度 - 平均負荷電流(1)	200µs の有効パルス (1ms 周期)、V_{BB} = 13.5V、R_L = 100Ω	-25		25	%
		≤500Hz、50%デューティサイクル V_{BB}= 13.5V、R_L = 100Ω	-12		12	%
E_{ON}	ターンオン中のスイッチングエネルギー損失	V_{BB} = 13.5V、R_L = 100Ω		0.2		mJ
E_{OFF}	ターンオフ中のスイッチングエネルギー損失	V_{BB} = 13.5V、R_L = 100Ω		0.2		mJ

(1) 設計により規定されたパラメータであり、生産時のテスト対象ではありません

Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性

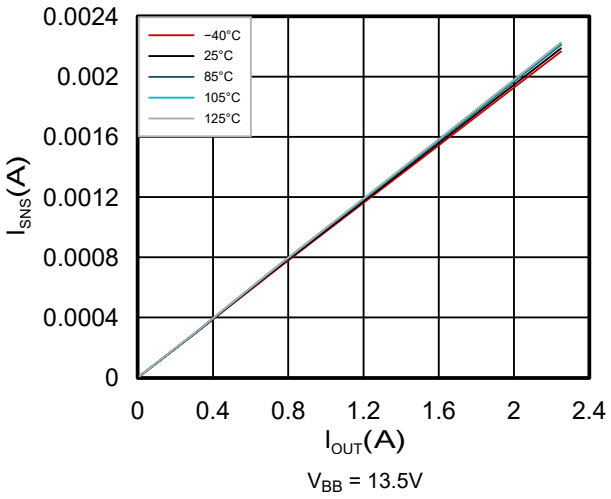


図 6-1. 温度範囲全体での I_{SNS} および I_{OUT} との関係

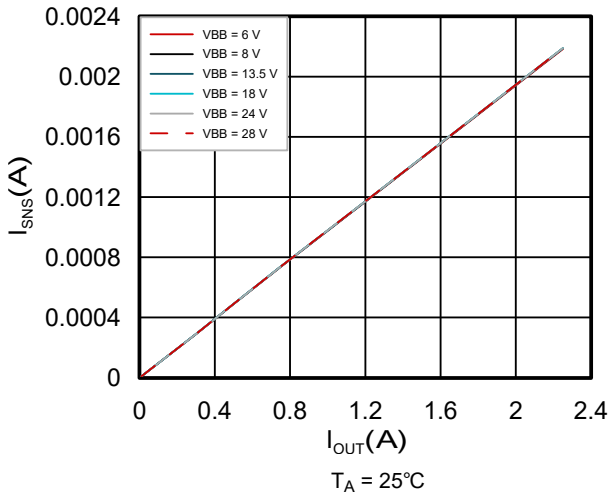


図 6-2. V_{BB} 電圧における I_{SNS} および I_{OUT} との関係

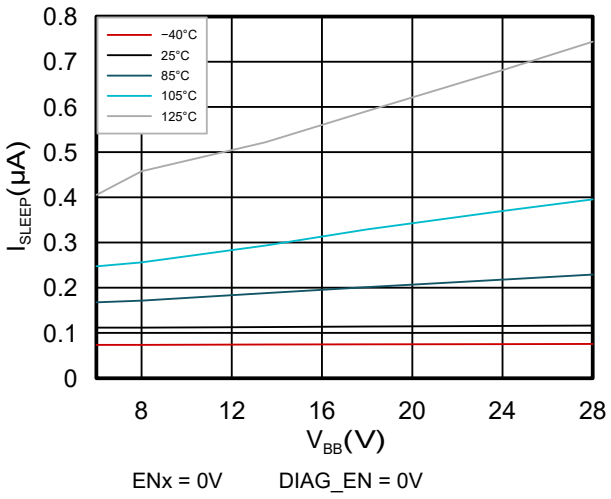


図 6-3. 温度範囲全体での I_{SLEEP} および V_{BB} との関係

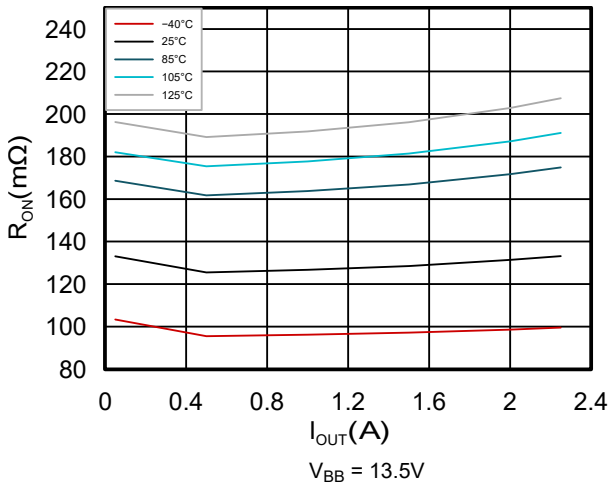
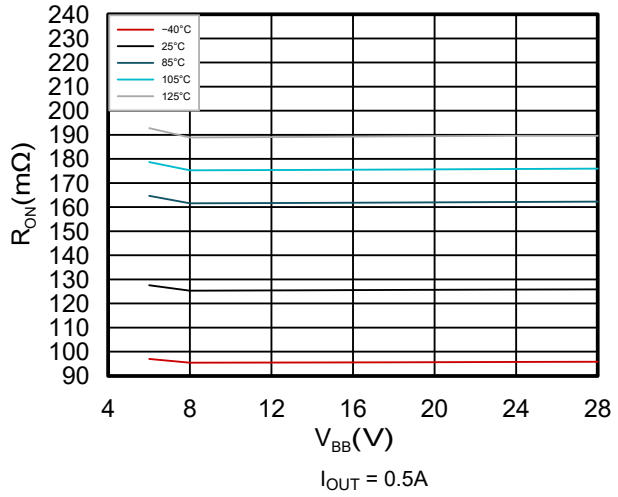


図 6-4. 温度範囲全体での R_{ON} および I_{OUT} との関係

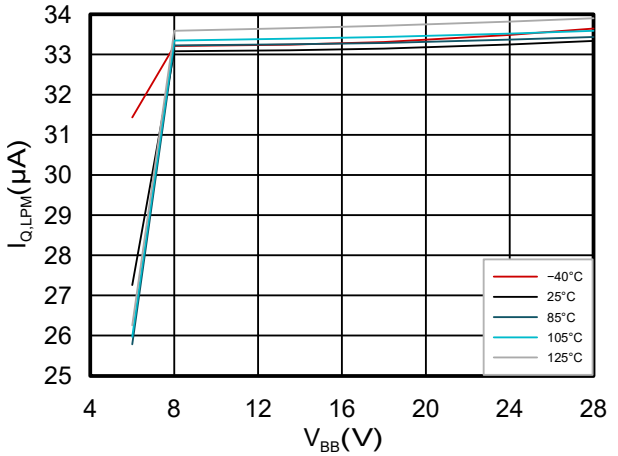
Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)



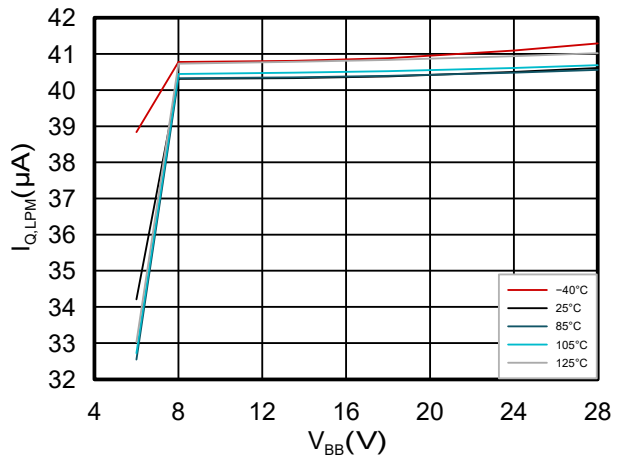
I_{OUT} = 0.5A

図 6-5. 温度範囲全体での R_{ON} および V_{BB} との関係



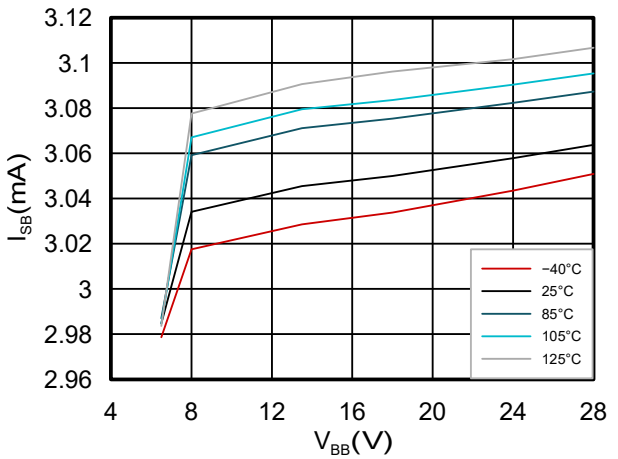
EN1 = 5 V　　EN2 = 0 V　　DIAG_EN = 0V

図 6-6. 1 チャネルがイネーブルのときの温度範囲全体での $I_{Q、LPM}$ および V_{BB} との関係



EN1、2 = 5V　　DIAG_EN = 0V

図 6-7. 2 チャネルがイネーブルのときの温度範囲全体での $I_{Q、LPM}$ および V_{BB} との関係



DIAG_EN = 5V　　EN1 = 5 V　　EN2 = 0 V

無負荷状態

図 6-8. 温度範囲全体での I_{SB} および V_{BB} との関係

6.8 代表的特性 (続き)

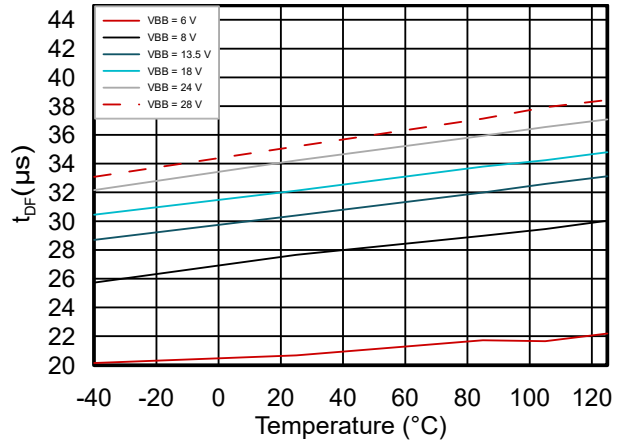


図 6-9. V_{BB} 電圧における T_{DF} と温度との関係

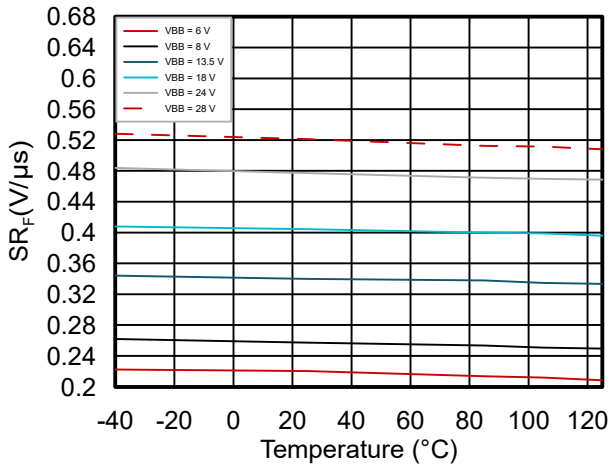


図 6-10. V_{BB} 電圧における SR_F と温度との関係

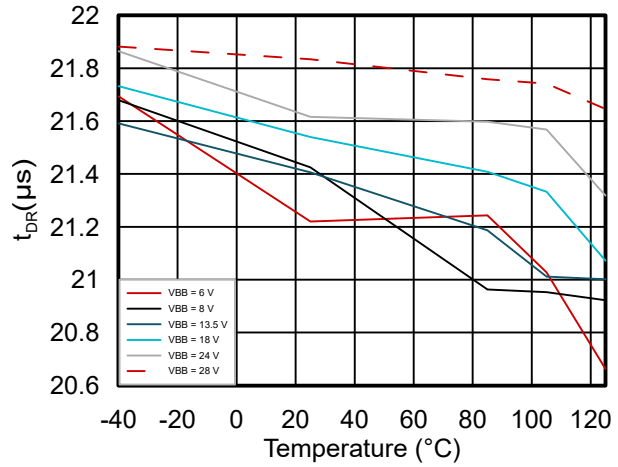


図 6-11. V_{BB} 電圧における T_{DR} と温度との関係

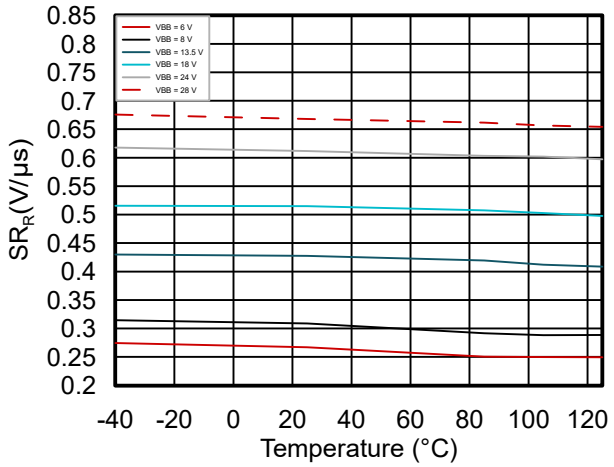
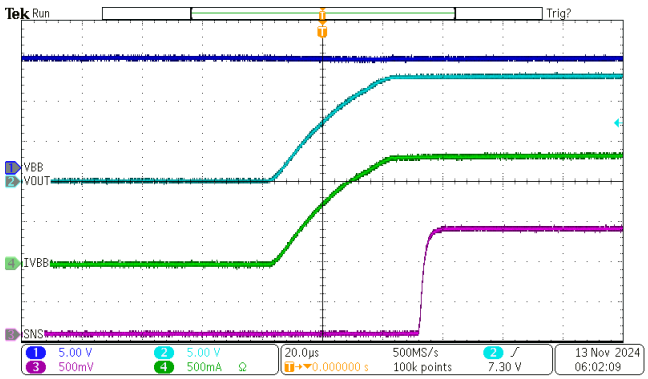
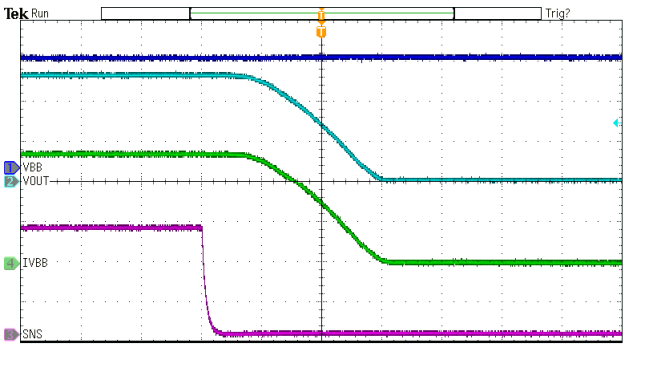


図 6-12. V_{BB} 電圧における SR_R と温度との関係



V_{BB} = 13.5V　R_{SNS} = 1kΩ　ILIM = OPEN
R_{OUT} = 10Ω　T_A = 25℃

図 6-13. スイッチング条件下のターンオン

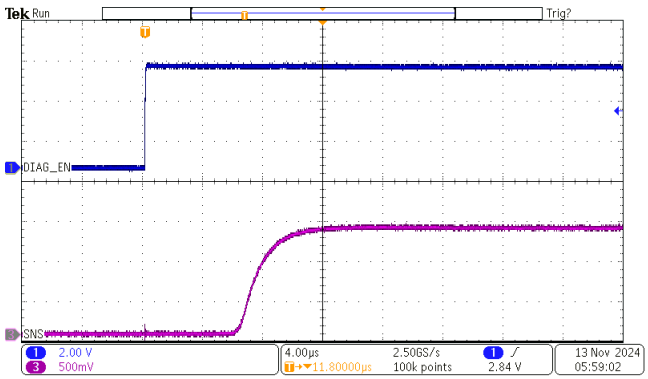


V_{BB} = 13.5V　R_{SNS} = 1kΩ　ILIM = OPEN
R_{OUT} = 10Ω　T_A = 25℃

図 6-14. スイッチング条件下のターンオフ

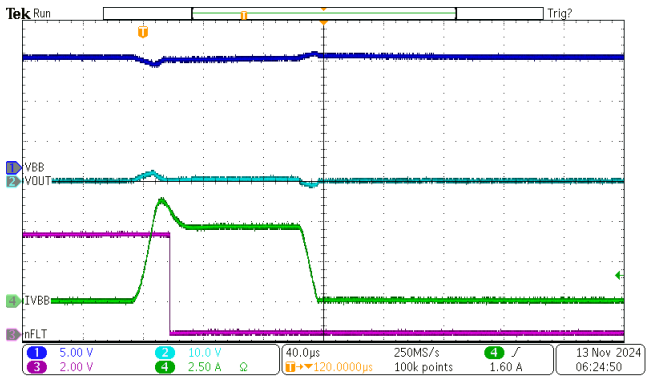
Copyright © 2026 Texas Instruments Incorporated

6.8 代表的特性 (続き)



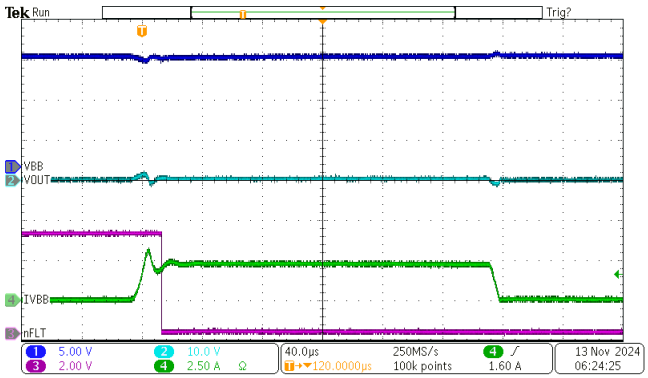
V_{BB} = 13.5V　　R_{SNS} = 1kΩ　　ILIM = OPEN
R_{OUT} = 10Ω　　T_A = 25℃

図 6-15. DIAG_EN がオンになった状態での SNS ピン電圧



V_{BB} = 13.5V　　R_{SNS} = 1kΩ　　ILIM = OPEN
Z_{OUT} = 100mΩ + 5µH　　T_A = 25℃

図 6-16. ILIM が開放されたときの永続的な短絡動作



V_{BB} = 13.5V　　R_{SNS} = 1kΩ　　ILIM は GND へ短絡
Z_{OUT} = 100mΩ + 5µH　　T_A = 25℃

図 6-17. ILIM が GND に短絡したときの永続的な短絡動作

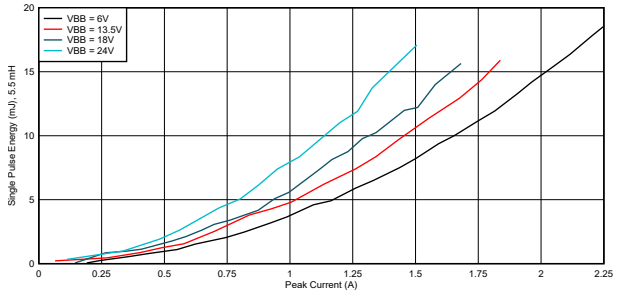


図 6-18. シングル パルス誘導性エネルギー、L = 5.5mH、T_J = 125°C、VBB = 24V、I_{OUT} = 1.5A

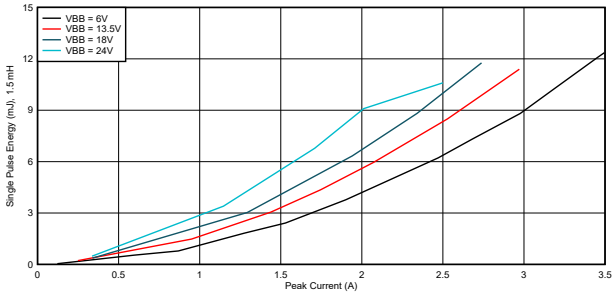


図 6-19. シングル パルス誘導性エネルギー、L = 1.5mH、T_J = 125°C、VBB = 24V、I_{OUT} = 1.5A

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

7.1 概要

TPS2HC120-Q1 デバイスは、チャージ ポンプとデュアル チャネル NMOS パワー FET を内蔵したスマート ハイサイド スイッチです。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷制御が可能です。可変の電流制限機能により、システム全体の信頼性が大幅に向上します。

このデバイスには、2 つのチャネルそれぞれを有効にするロジック ピンと、アナログ電流 SNS ピンで出力するチャネルを選択するための SEL ピンによって診断出力を有効にする別のピンがあります。このデバイスは、マイコンへの割り込みとして使用できる FLT ピンも備えています。デジタル入力ピンは内部クロックに同期しているため、非同期の外部入力信号によって数 µs のジッタが発生する可能性があります。

外部の高精度電流制限機能により、アプリケーションごとに電流制限値を設定できます。過電流が発生した場合、デバイスは突入電流を効果的にクランプすることで、システムの信頼性を向上させます。また、PCB トレースとコネクタのサイズ、および前段の電力段の容量を削減することにより、システムのコストを節約できます。

このデバイスでは、誘導性負荷(リレー、ソレノイド、バルブ)のために、ドレインとソースの間にアクティブクランプを実装して自己保護を行います。誘導性負荷のスイッチオフ サイクル中は、電源（EBAT）および負荷（ELOAD）の両方のエネルギーが、ハイサイド パワー スイッチ自体で消費されます。また、このデバイスは、クランプがアクティブなときのスイッチングオフのスルーレートを最適化し、過渡電力と EMI の影響を最小限に抑え、維持することで、システム設計を支援します。

すべてのチャネルの電流消費が小さい場合、デバイスはセクション 7.3.2.1 に記載されているその他の要件と共に、自動的に低消費電力モードに移行します。このモードは静止電流消費が非常に低く、バッテリを保護するために車両がオフのときにアクティブになる負荷に適しています。デバイスのモードを示す専用 LPM ピンが備わっており、MCU をウェークアップするための割り込み信号として使用できます。

TPS2HC120-Q1 デバイスは、省電力電球、LED、リレー、ソレノイド、ヒーター、サブモジュールなど、幅広い種類の抵抗性、誘導性、容量性負荷を駆動できます。

Copyright © 2026 Texas Instruments Incorporated

7.2 機能ブロック図

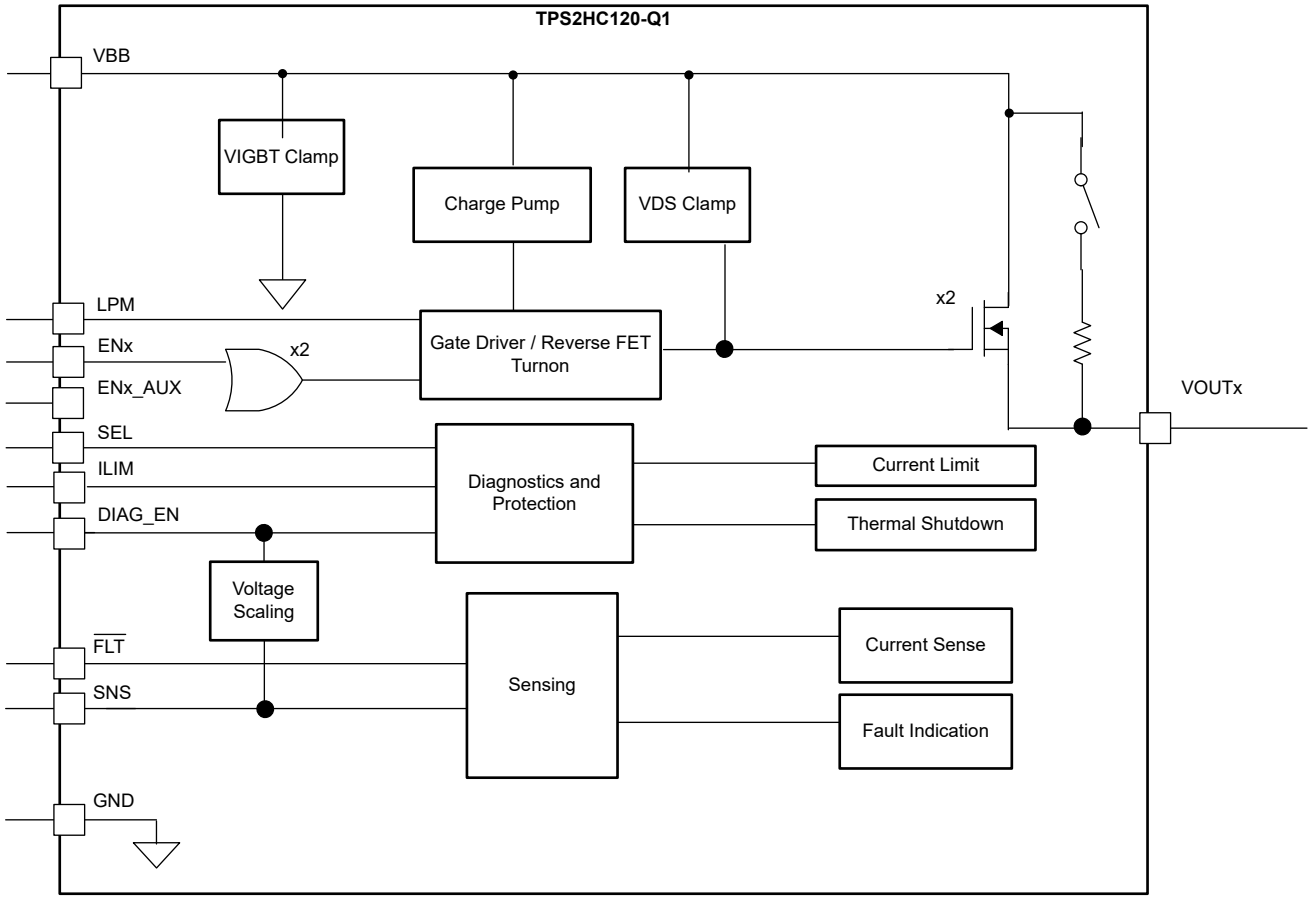


図 7-1. 機能ブロック図

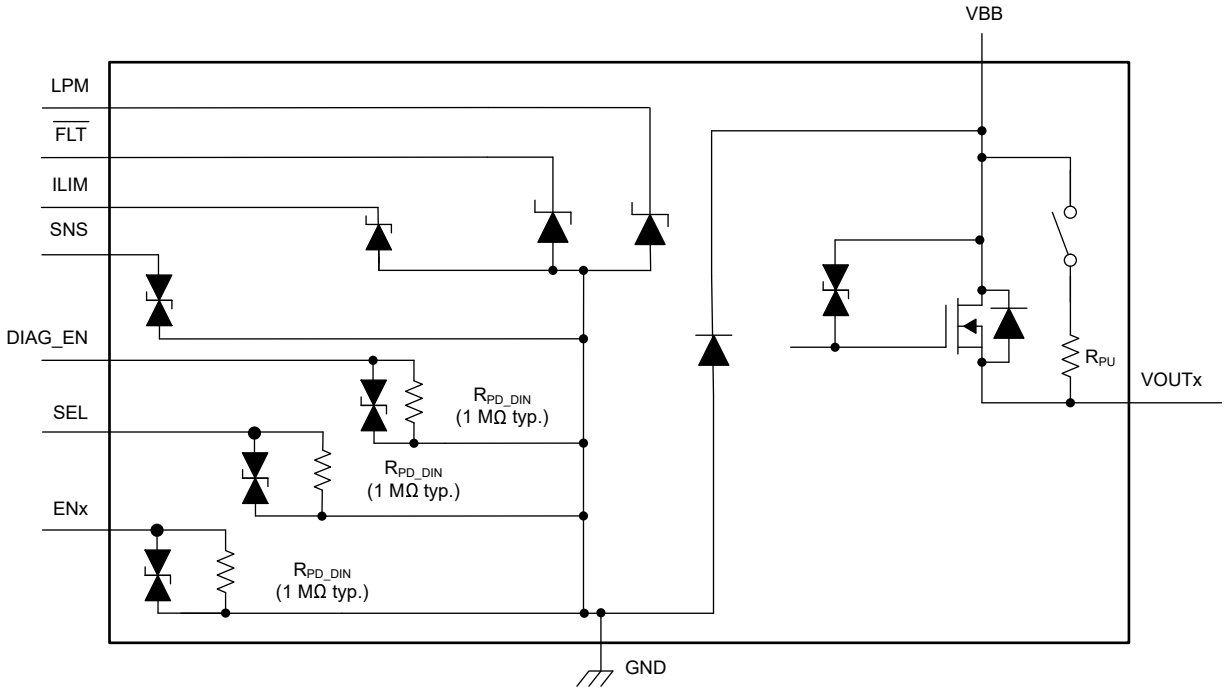


図 7-2. 内部ダイオード図

7.3 機能説明

7.3.1 ピンの電流および電圧の規則

データシート全体を通して参考用に、図 7-3 の矢印にそれぞれのピンの電流方向を示しています。この方向は、仕様 の電流の極性を示すために使用されますが、各ピンの実際の電流フローの方向を表すものではありません。すべての電圧は、グランド プレーンを基準として測定されます。

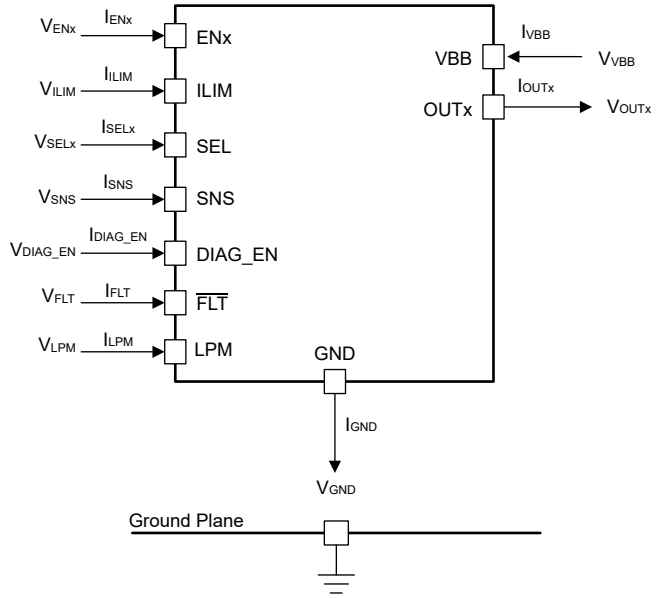


図 7-3. 電圧および電流の規則

Copyright © 2026 Texas Instruments Incorporated

7.3.2 低電力モード

低電力モード (LPM) は、静止電流をあまり消費することなく、負荷に少量の電流を供給できるように設計されています。この種の機能は、常時電力負荷の場合に役立ちます。または一般的に、単に電源からの消費電力量を低減する場合に役立ちます。このモード中の静止電流は、セクション 6.5 の $I_{Q,\ LPM}$ 下で定義されます。TPS2HC120-Q1 は、すべてのアクティブ チャネルで負荷電流が $I_{LPM,\ enter}$ 未満であることを検出すると、自動的にこのモードに移行でき、負荷電流が $I_{LPM,\ exit}$ を上回ると、このモードを終了できます。このセクションでは、このモードでの開始、終了、保護の仕組みについて説明します。

7.3.2.1 LPM への移行

チャネルを流れる負荷電流がすべてのアクティブ チャネルで $I_{LPM,\ enter}$ スレッショルドを下回ると、診断がオフ (DIAG_EN は low) になり (t_{STBY} より長い間)、デバイスは自動的に LPM に移行します。これは、デジタル コアがオフになり、チャージ ポンプの強度が低下して、静止電流が $I_{Q,\ LPM}$ に減少することを意味します。

デバイスが LPM に自動的に移行するには、以下のすべての要件を満たす必要があります。

- T_J < 125°C
- V_{BB} ≥ 6V
- DIAG_EN は LOW
- 1 つ以上のチャネルがオン
- すべてのオン チャネルの負荷電流は各チャネル $I_{LPM,\ enter}$ 未満
- EN ピンのトグルなし
- t_{STBY} より長い時間にわたって、上記の条件はすべて当てはまります
  - t_{STBY} 中、次の条件について OR'd ENx の出力のみが監視されます。「EN ピンのトグルなし」

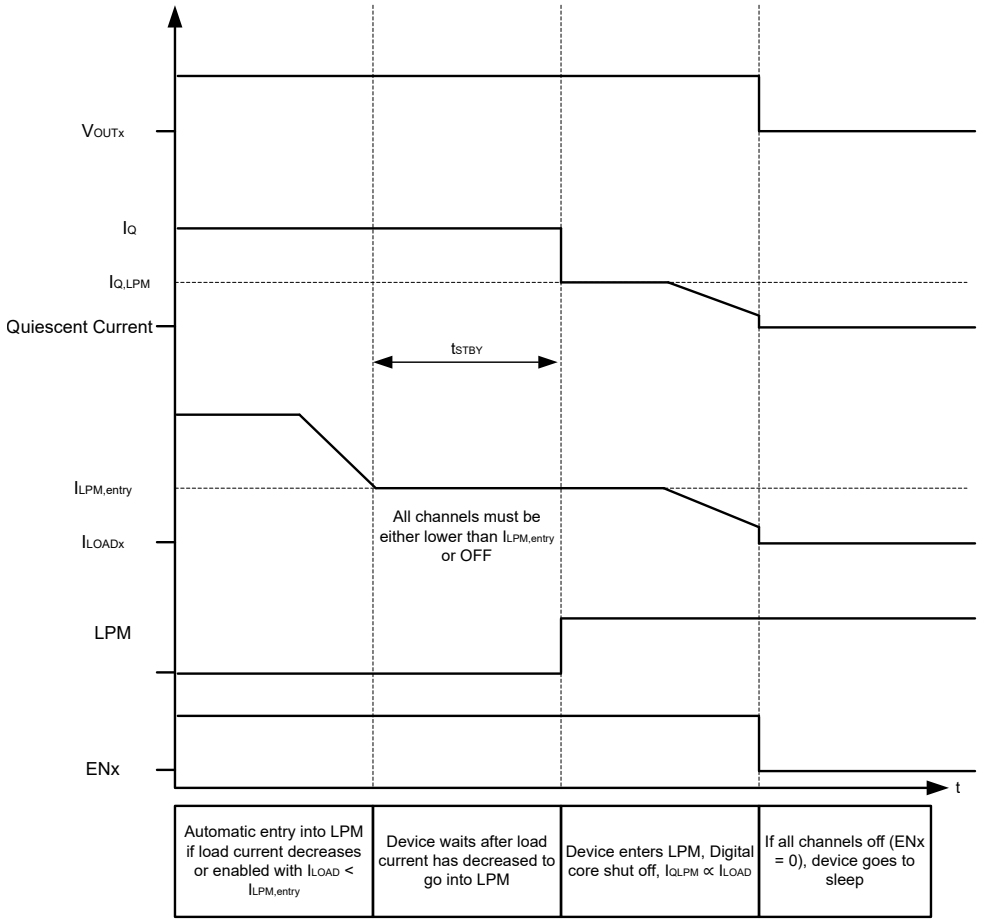


図 7-4. LPM の開始

7.3.2.2 LPM 中

LPM、$I_{Q、LPM}$ 中のデバイスの静止電流は、アクティブになっているチャネルの数に対する関数であり、負荷電流に比例します。つまり、この期間中に負荷電流が小さいほど、静止電流がより小さくなります。さらに、デジタル コアが無効になっているため、電流検出や開放負荷検出などの診断は、このモードでは利用できません。診断が必要な場合は、DIAG_EN ピンをイネーブルにして LPM を終了し、部品を通常動作に戻すことができます。DIAG_EN がディスエーブルになると、デバイスは t_{STBY} 後に LPM に戻ります。同様に、電流制限メカニズムは、最小電流制限が LPM のエントリ ポイントよりも高いため、定義上、同じ方法でアクティブにはなりません。ただし、デバイスを保護するために、短絡保護は依然として行われています。

LPM 中のデバイス動作の概要を以下に示します。

- I_q はチャネルあたり $I_{Q、LPM}$ に減少します
- チャネルあたりの $R_{DS、ON}$ は $R_{DSON、LPM}$ に増加します
- デバイスが最初に LPM を終了するため、過負荷状態のクランプ電流制限はありません
- 短絡保護機能が実装されており、LPM 中に負荷電流が $I_{PKLPM、SC}$ まで増加した場合、デバイスをシャットオフします
- サーマル シャットダウン保護なし

7.3.2.3 LPM の終了

次の 4 つの条件のいずれかが満たされると、デバイスは LPM を終了します。

- 負荷電流が低速に増加：負荷電流が $I_{LPM、exit}$ を超えてゆっくり増加した場合、デバイスはウェークアップして LPM ピンを low にし、デバイスが低消費電力モードでないことを通知します。出力電圧低下は最小限です。

Copyright © 2026 Texas Instruments Incorporated

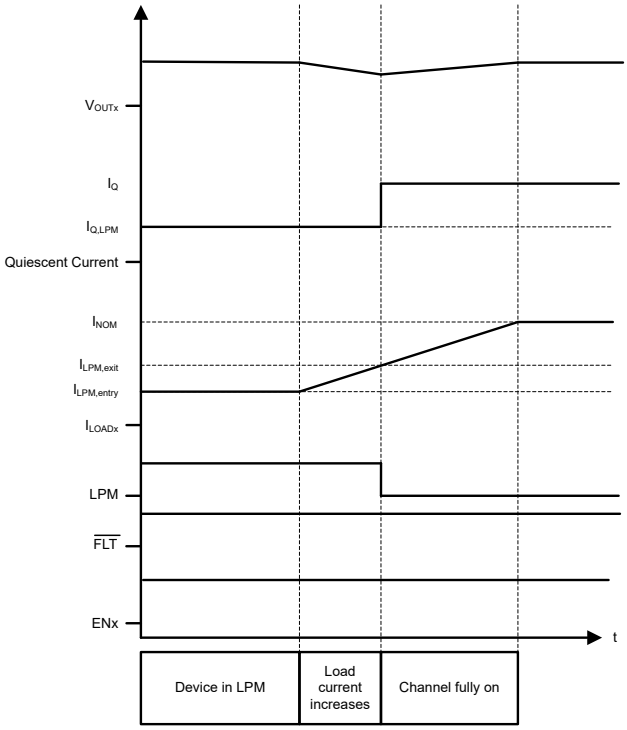


図 7-5. 負荷電流が低速に上昇して LPM を終了

- 負荷電流が急速に増加 (短絡): 負荷電流が $I_{PKLPM,SC}$ を超えて急速に増加した場合、デバイスはシャットダウンして自身を保護し、通常動作時に t_{WAKE} 時間以内にフル機能でオンに戻ります。この部品がオンになると、部品が LPM から復帰したことを示すために LPM ピンが LOW になります。LPM を終了した後に故障がまだ存在する場合、$\overline{FLT}$ ピンは引き続き low になります。

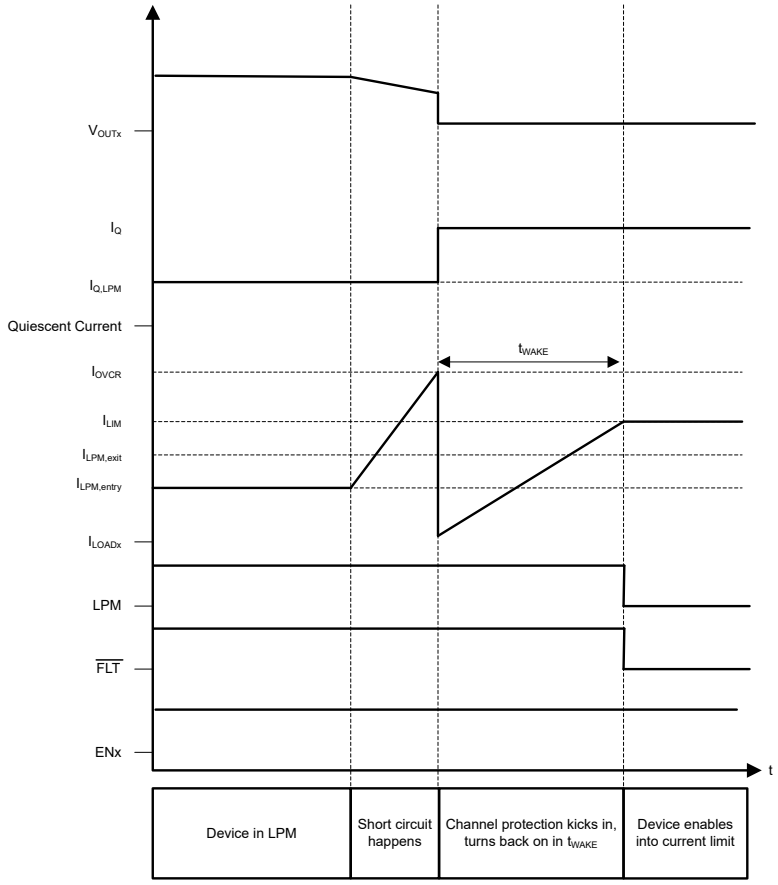


図 7-6. 急速な負荷電流増加で LPM を終了 (短絡)

- 任意の ENx が切り替えられます (オンからオフ、またはオフからオン)。LPM 中にいずれかのチャネルがオンまたはオフになると、デバイスはウェークアップし、目的のアクションを実行します。**また、ENx_AUX がトグルされると、デバイスは、オン / オフ遷移の原因がない場合でもウェークアップします。**デバイスがウェークアップした後で、LPM エントリ条件がまだ満たされている場合、部品は t_{STBY} 後に LPM に再度移行します。
- DIAG_EN がオンになる:DIAG_EN が high になると、デバイスは診断モードに移行して部品を完全にオンにすることで、すべての機能が DIAGNOSTIC 状態で意図したとおりに動作するようにします。DIAG_EN が low に戻ると、すべての LPM エントリ条件が満たされて、部品は t_{STBY} 後に LPM に戻ります。

デバイスが LPM から ACTIVE 状態に復帰するときは常に、LPM ピンは LOW になります。デバイスが LPM から復帰したときにシステムをウェークアップする必要がある場合は、LPM ピンを使用して MCU にウェークアップ信号を送信できます。それ以外の場合、LPM ピンを無視できます。

7.3.3 高精度電流センス

高精度の電流センスを内部に実装することにより、キャリブレーションを追加することなく、より優れたリアルタイム監視効果と高精度の診断機能を得ることができます。電流ミラーを使用して負荷電流の 1/K_{SNS} を調達し、SNS ピンと GND の間の外付け抵抗に流して、SNS ピンの電圧として反映させます。

K_{SNS} は、出力電流とセンス電流との比です。電気的特性に記載されている K_{SNS} の精度は、温度と電源電圧を考慮した値です。各デバイスは製造時に内部で校正されているため、ほとんどの場合、ユーザーによる後校正は必要ありません。

SNS ピンの最大出力電圧は、フォルト電圧レベルである V_{SNSFH} にクランプされます。この電圧は DIAG_EN 電圧に連動させることで、システムが許容できる最大値を超えないように設計されています。DIAG_EN が V_{IH} と 3.3V の間であれば、SNS ピンの最大出力は約 3.3V です。ただし、DIAG_EN の電圧が 3.3V を上回る場合、フォルト SNS 電圧 V_{SNSFH}

Copyright © 2026 Texas Instruments Incorporated

は、最大 5V までの電圧に追従します。DIAG_EN を通じて診断に電力を供給する GPIO 電圧出力が同じマイクロコントローラ内の許容最大 ADC 電圧に近いため、トラッキングが行われます。

このため、センス抵抗値 R_{SNS} を選択して、システムで測定する必要がある電流範囲を最大化するよう選択できます。使用可能な R_{SNS} の最大値が、システムで測定する必要がある最小の負荷電流 $I_{LOAD,min}$ である場合、ADC の最小許容電圧 $V_{ADC,min}$ によって制限されます。システムがフォルトを正しく判定できるように、許容できる R_{SNS} の最小値は、V_{SNS} 電圧が V_{SNSFH} 値より低くなるようにする必要があります。

DIAG_EN が Low の場合も、SNS ピンのクランプが有効になります。そのため、複数デバイスの SNS ピンを共通接続している場合は、外部マルチプレクサを使用して個々の SNS ピン電圧を読み取ることができます。マルチプレクサは、個々のデバイスの DIAG_EN 信号で制御できます。

逆極性保護用に GND ネットワークを使用する場合、SNS ピンの電圧が許容される最大 ADC 電圧を超えないように、GND ネットワークでの電圧降下を考慮する必要があります。たとえば、マイコンが 3.3V で動作し、GND ネットワークを使用している場合、デバイスに印加される実効 DIAG_EN 電圧は、GND ネットワークによって生じるオフセットの量 (通常約 0.7V) によって低下します。その結果、SNS ピンは約 3.3V + GND オフセットにクランプされます。このような場合、外部クランプダイオードを使用して SNS ピンの電圧を制限できます。

SNS ピンを流れる最大読み取り可能電流、$I_{LOAD,\,max} \times R_{SNS}/K_{SNS}$、$V_{SNSFH}$ との差をヘッドルーム電圧 V_{HR} と呼びます。ヘッドルーム電圧は、システム、電源電圧、グランドネットワークを使用しているかどうかによって決定されます。GND ネットワークを使用する場合、V_{HR} による電流センシング出力電圧制限は、VBB 約 2.6V + V_{SNS} から開始されます。故障レベルの場合、電圧降下はより小さくなります (約 1.5V)。これは、故障発生時には内部の SENSE FET がバイパスされるため、必要なヘッドルームが小さくなるからです。グランドネットワークを使用しない場合、V_{HR} はより低い VBB (約 0.7V) から SNS ピンの電圧制限がかかります。

最大読み取り電流とフォルト状態の間に十分な差を確保するため、ヘッドルームを維持することが重要です。したがって、R_{SNS} の最小値は、V_{SNSFH} から V_{HR} を引き、検出電流比を掛け、K_{SNS} をシステムが測定する必要がある最大負荷電流 ($I_{LOAD,\,max}$) で割った値にする必要があります。境界方程式を求めるには、以下の式を使用します。

$$V_{ADC,min} \times K_{SNS} / I_{LOAD,min} \leq R_{SNS} \leq (V_{SNSFH} - V_{HR}) \times K_{SNS} / I_{LOAD,max} \quad (1)$$

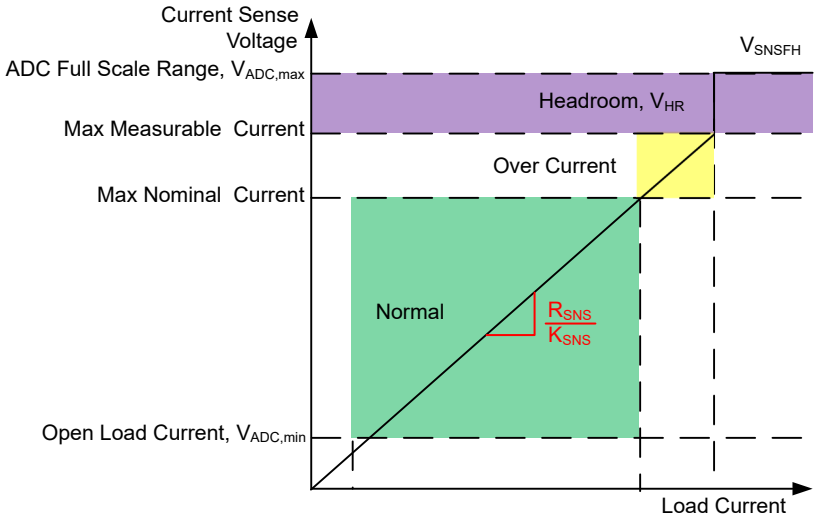


図 7-7. 電流センスピンの電圧表示

システムが読み取る最大電流 $I_{LOAD,\,max}$ は、電流制限しきい値以下とする必要があります。これは、電流制限しきい値をトリップすると、V_{SNS} 値が V_{SNSFH} になるためです。

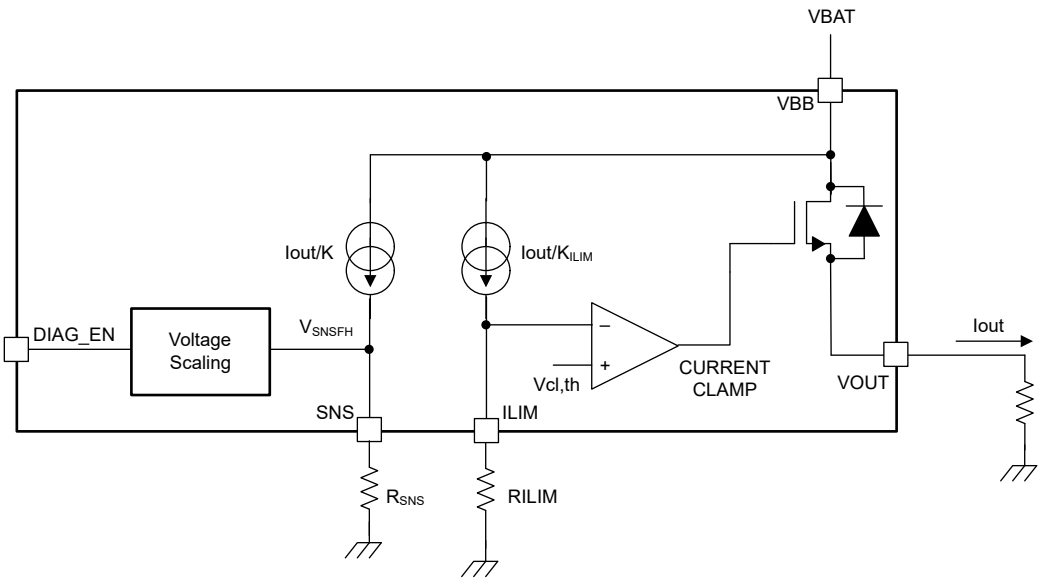


図 7-8. 電流センスおよび電流制限のブロック図

この方式はマイコンによって印加される電圧に基づいて調整されるので、高電圧から保護するために SNS ピンにツェナーダイオードを接続する必要はありません。

SNS ピンにフィルタがない場合、センス クランプの応答にわずかな遅延 (10µs 未満) が生じるため、センス出力電圧が制限される前に短時間のオーバーシュート (7V 未満) が発生します。このオーバーシュートはデバイスの信頼性に関する懸念ではありません。

7.3.4 調整可能な電流制限

高精度で調整可能な電流制限により、短絡時または電源オン時に許容可能なレベルにプログラムすることで電源およびワイヤを保護し、より高い信頼性を実現しています。また、電流制限により、PCB トレース、コネクタ サイズ、および前段の電力を削減し、可能な限りワイヤ ゲージも下げることで、システムのコストを節約できます。

電流制限は、過ストレスから負荷への保護と内蔵型パワー FET を実現します。電流制限は出力電流を設定値に調整し、$\overline{\text{FLT}}$ ピンをアサートし、デバイスが SNS ピンのそのチャネルを出力するように設定されている場合は、SNS ピンを V_{SNSFH} にプルアップします。

本デバイスは、ILIM ピンの外付け抵抗を使って、さまざまな電流制限値にプログラムできます。電流制限設定は 10 種類あり、外付け抵抗による電流制限設定に示す抵抗値に基づいて設定できます。抵抗の許容誤差と経年変化を考慮して、選択した抵抗値が抵抗値の許容範囲内に収まることを確認します。

表 7-1. 外付け抵抗による電流制限設定

抵抗値の許容範囲[1]	ILIM しきい値
54.9kΩ ～ 60.4kΩ	250mA
41.2kΩ ～ 45.3kΩ	500mA
30.1kΩ ～ 32.4kΩ	750mA
22.1kΩ ～ 24.3kΩ	1A
15.8kΩ ～ 16.9kΩ	1.21A
9.31kΩ ～ 10.2kΩ	1.44A
4.64kΩ ～ 5.11kΩ	1.68A
2.37kΩ ～ 2.61kΩ	1.9A
GND 短絡、(< 1.1kΩ)	2.2A

Copyright © 2026 Texas Instruments Incorporated

表 7-1. 外付け抵抗による電流制限設定 (続き)

抵抗値の許容範囲(1)	ILIM しきい値
オープン (> 87kΩ)	4.7A

(1) この表に記載されていない抵抗設定は、推奨されない構成として扱います。

異なる突入電流制限と定常状態電流制限を設定するには、デバイスがオンのときに電流制限抵抗を動的に変更します。MOSFET ベースの制御方式を採用すると、電流制限値を随時変更できます。ただし、ILIM ピンの部品とレイアウトを慎重に考慮し、ピンの静電容量を最小限に抑える必要があります。ILIM ピンの外部容量の最大許容値は 100pF です。ILIM ピンの容量が大きいと、ある抵抗から別の抵抗への遷移速度に影響を与える可能性があり、ILIM の遷移と電流制限故障が同時に発生した場合、不要なシャットダウンにつながる可能性があります。動的電流制限には、低入力静電容量を持つ MOSFET を選択してください。

電流制限イベントは、I_{OUTx} が規制しきい値レベル I_{CL} に達したときに発生します。I_{OUT} が電流制限しきい値 I_{CL} に達すると、デバイスは有効なまま、I_{OUTx} を I_{CL} に制限することができます。デバイスが有効なまま (および I_{OUT} に制限) である場合、FET の消費電力が多いため、サーマル シャットダウンがトリガされることがあります。短絡電流制限の有効化 (自動再試行バージョン)に、短絡が発生して本デバイスが有効化されたときのレギュレーションループ応答を示します。この図は、デバイス比較表に示す自動再試行バージョンのシナリオを示しています。最初のサーマル シャットダウンの後、LATCH バージョンはラッチ オフされます。電流は、規制スレッショルド (I_{CL}) よりも高い値 (I_{CL_ENPS}) でピークになることがあることに注意してください。

過電流イベントが発生した場合、短絡時に観測されるピーク電流を制限するために、電流制限が迅速に応答する必要があります (高温と短絡時の両方)。電源容量に応じて、電源がドロップしないようにピークを制限します。このピーク制限は、デバイスが車のバッテリーではなく DC/DC から電源供給されるアプリケーションにおいて特に重要です。

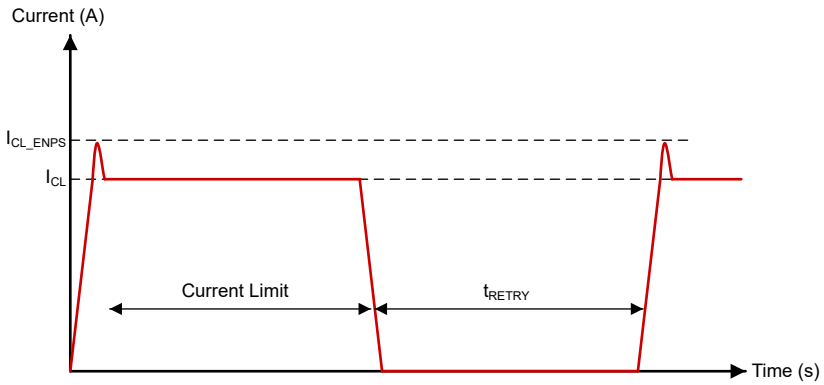


図 7-9. 短絡電流制限の有効化 (自動再試行バージョン)

ただし、電流制限が適用される前で、過負荷状態のときに、スイッチから、電流制限調整ループ スレッショルド (I_{CL}) よりも高い出力電流 (I_{CL_LINPK}) が流れることがあります。

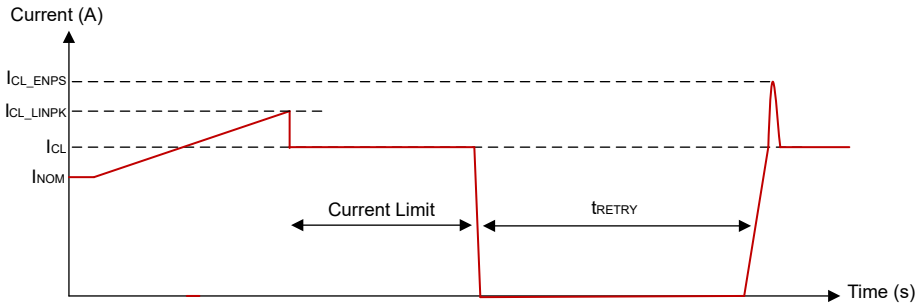


図 7-10. ソフト短絡からのリニア ピーク (自動再試行バージョン)

Copyright © 2026 Texas Instruments Incorporated

このデバイスでは、スイッチが有効な間、短絡イベント時の電流を制限するため、強力なプルダウン抵抗を適用しています。その後、電流制限調整ループが作動する前に、電流がゼロまで低下し、スイッチがオンになりますが、この動作は、短絡発生時の有効化と同様です。

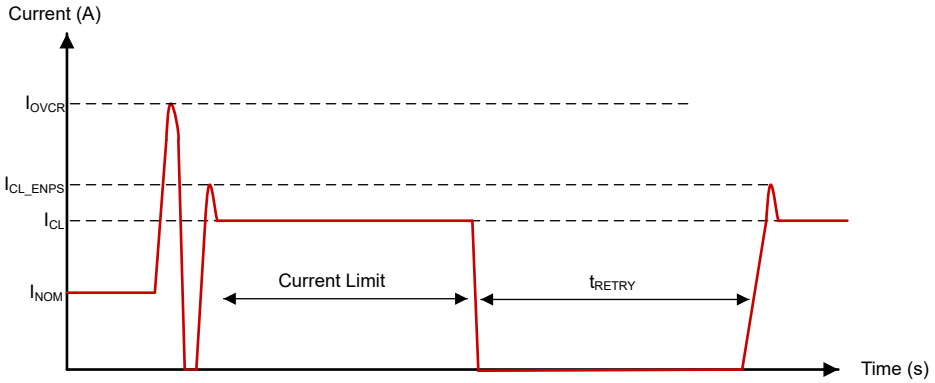


図 7-11. ホット短絡イベント (自動再試行バージョン)

負荷インダクタンスの値にかかわらず、ホット ショート時のターン オフの応答時間は t_{OVCR} パラメータで規定されます。I_{OVCR} は、$(1.6 \times I_{CL} + VBB \times t_{OVCR/L})$ で推定できます。

ホット ショート イベント時に観測されるピーク電流は、外部からホット ショートが加わるタイミングによって異なります。スイッチ オフ フェーズ中、または EN 入力によるアクティブ化の直後にホット ショートが加わると、ピーク電流が大きくなる可能性があります。これは、ターン オンまたはターン オフの間、内部 FET が一定時間飽和領域にあり、それによって追加のピーク電流が流れるためです。ホット ショート時の追加のピーク電流によって、デバイスの信頼性上の問題が生じることはありません。

7.3.5 誘導性負荷のスイッチオフ クランプ

誘導性負荷をオフに切り替えると、誘導性リアクタンスによって負の出力電圧を引き寄せる傾向があります。過度の負電圧があると、パワー FET が機能しなくなる可能性があります。パワー FET を保護するために、ドレインとソースの間の内部クランプとして $V_{DS(clamp)}$ が実装されています。

$$V_{DS(clamp)} = V_{VS} - V_{OUT} \quad (2)$$

消磁時間 (t_{DECAY}) の間、インダクタンス-エネルギーを消費するためにパワー FET がオンになります。総エネルギーは、ハイサイドスイッチで消費されます。総エネルギーには、電源のエネルギー ($E_{(VS)}$) と負荷のエネルギー ($E_{(LOAD)}$) が含まれます。抵抗がインダクタンスと直列になっている場合は、負荷のエネルギーの一部が抵抗で消費されます。

$$E_{(HSS)} = E_{(VS)} + E_{(load)} = E_{(VS)} + E_{(L)} - E_{(R)} \quad (3)$$

誘導性負荷がオフになると、$E_{(HSS)}$ によりデバイスに高い熱ストレスが加わります。消費電力の上限は、そのデバイスに固有の容量、周囲温度、および基板の消費電力条件によって異なります。

Copyright © 2026 Texas Instruments Incorporated

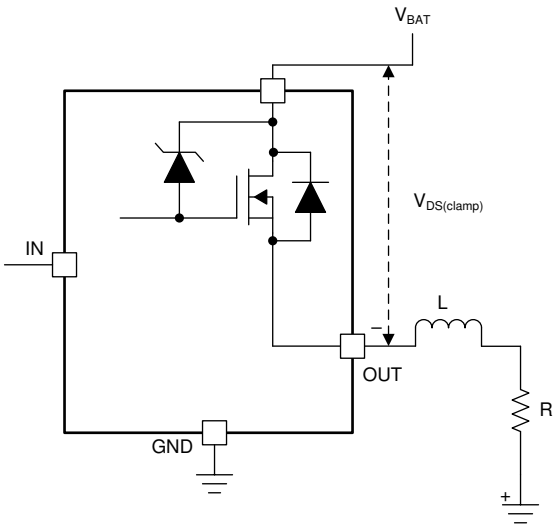


図 7-12. ドレイン-ソース間クランプ構造

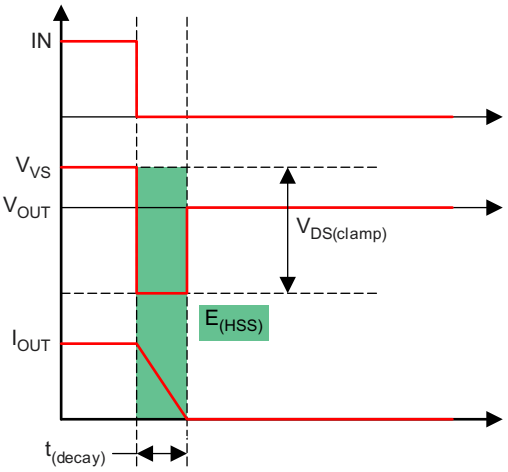


図 7-13. 誘導性負荷のスイッチングオフ図

ハイサイドスイッチの観点から、$E_{(HSS)}$は、消磁時間中の積分値に等しくなります。

$$E_{(HSS)} = \int_0^{t(decay)} V_{DS(clamp)} \times I_{OUT}(t)\,dt$$

$$t_{(decay)} = \frac{L}{R} \times \ln\left[\frac{R \times I_{OUT(max)} + |V_{OUT}|}{|V_{OUT}|}\right] \quad (4)$$

$$E_{(HSS)} = L \times \frac{V_{VS} + |V_{OUT}|}{R^2} \times \left[R \times I_{OUT(max)} - |V_{OUT}| \ln\left(\frac{R \times I_{OUT(max)} + |V_{OUT}|}{|V_{OUT}|}\right)\right]$$

R がほぼ 0 に等しいとき、$E_{(HSD)}$は、単純に次のように求めることができます:

$$E_{(HSS)} = \frac{1}{2} \times L \times I_{OUT(max)}^2 \frac{V_{VS} + |V_{OUT}|}{|V_{OUT}|} \quad (5)$$

誘導性負荷のスイッチオフ後のアクティブからスタンバイへの遷移中に $V_{DS(clamp)}$ 電圧は約 1V 変化します。このクランプ電圧の変化が、デバイスの長期信頼性に悪影響を及ぼすことはありません。

Copyright © 2026 Texas Instruments Incorporated

PWM 制御された誘導性負荷の場合、反復電力ストレスからデバイスを保護するため、図 7-14 に示す外部フリーホイール回路を追加することを推奨していますので、注意してください。TVS は、高速減衰を実現するために使用されます。

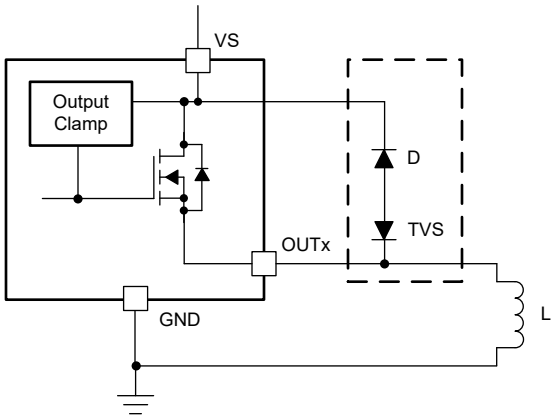


図 7-14. 外部回路による保護

7.3.6 故障検出および報告

7.3.6.1 診断イネーブル機能

DIAG_EN ピンは診断機能をイネーブルまたはディスエーブルします。複数のデバイスを使用しても、マイコン内の ADC リソースが制限されている場合、MCU は GPIO を使用して DIAG_EN を high に設定して一方のデバイスの診断をイネーブルにし、DIAG_EN を low に設定することで他のデバイスの診断をディスエーブルにできます。また、DIAG_EN と ENx を low に設定することで、デバイスは消費電力を最小限に抑えることができます。

7.3.6.2 電流センス回路図

SEL ピンは、同じデバイス内の 2 つのチャネル間で共有の電流センス機能を多重化するために使用します。ピンを High または Low にすると、DIAG_EN が High の場合、対応するチャネルが SNS ピンに出力されます。$\overline{\text{FLT}}$ は、開放負荷およびバッテリ短絡故障を除く、いずれかのチャネルで故障が発生した場合に Low になるグローバル割り込みを表します。開放負荷およびバッテリへの短絡フォルトの場合、選択されたチャネルにフォルトがある場合のみ $\overline{\text{FLT}}$ は Low になります。

電流センス情報が異なるデバイス間で多重化されている場合、SNS ピンを複数のデバイスで直接接続しないでください。DIAG_EN が Low のときは、SNS ピンの内部にあるクランプの電圧は約 2V にクランプします。1 つのデバイスの SNS ピンを直接接続すると、他のデバイスの SNS リードバックに影響を与える可能性があります。

複数のデバイスにまたがる SNS ピンを使用するには、図 7-15 に示すように、個別の SNS ピンをマイコンの異なるアナログ入力ピンに接続することを推奨します。または、図 7-16 に示すように、外部アナログ マルチプレクサを使用して単一のマイコン ピンに接続することもできます。

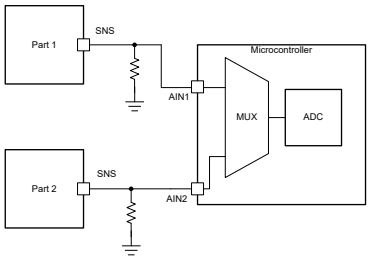


図 7-15. 複数デバイスにまたがる SNS を共有する方法 1

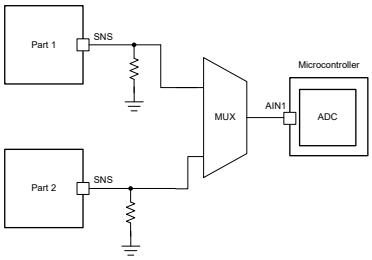


図 7-16. 複数デバイスにまたがる SNS を共有する方法 2

Copyright © 2026 Texas Instruments Incorporated

表 7-2. 診断設定表

DIAG_EN	ENx	SEL	SNS 有効化チャネル	SNS	$\overline{FLT}$	保護および診断
L	H	—	—	0V ピンに外部電圧が印加される場合、内部で 2V にクランプします。	フォルト表を参照してください。	SNS 無効、$\overline{FLT}$ 通知、完全保護
	L				ハイ インピーダンス	診断無効、保護なし
H	—	0	チャネル 1	フォルト表 を参照してください。	フォルト表を参照してください。	フォルト表 を参照してください。
		1	チャネル 2			

7.3.6.3 $\overline{FLT}$ レポート

$\overline{FLT}$ ピンは、すべてのチャネルの故障状態を監視するために使用されます。いずれかのチャネルでフォルト状態 (開放負荷およびバッテリ短絡フォルトを除く) が発生すると、$\overline{FLT}$ ピンは GND にプルダウンされます。マイコンの電源レベルに合わせて、3.3V または 5V 外部プルアップが必要です。$\overline{FLT}$ ピンは、デバイスがスリープ モードまたは LOW POWER MODE でない限り、故障を通知します。開放負荷およびバッテリへの短絡フォルトの場合、選択されたチャネルにフォルトがある場合のみ $\overline{FLT}$ は Low になります。

$\overline{FLT}$ 通知の後、マイコンは多重化した電流センシングによりフォルト状態のチャネルを確認および識別できます。DIAG_EN が high の場合、SNS ピンは内部プルアップ電圧 V_{SNSFH} による異常検出出力としても機能します。

7.3.6.4 フォルト表

表 7-3. フォルト表

条件	ENx	OUTx	SNS(if DIAG_EN is High)	$\overline{FLT}$(with external pull-up)	動作	FAULT 回復
通常	L	L	0	H	通常	—
	H	V_{BB} - I_{LOAD} × R_{ON}	I_{LOAD} /SNS	H	通常	—
過電流	H	V_{BB} - I_{LIM}× R_{ON}	V_{SNSFH}	L	サーマルシャットダウンまで、または過電流イベントが解消たとき、電流制限の電流を保持します。	車載
開放負荷、バッテリへの短絡	L	H	V_{SNSFH}	L	内部プルアップ抵抗がアクティブ。V_{VS}–V_{OUTx} < $V_{(ol, off)}$のときフォルトがアサートされます	車載
	H	H	I_{LOAD} /SNS	H	通常の動作。ユーザーは、SNS ピン出力に基づいて判定できます。	—
ホットショート	H	L	V_{SNSFH}	L	デバイスは直ちにシャットダウンし、電流制限が再度有効になります。	サーマルシャットダウンが完了するまで、電流制限を自動再試行します。自動再試行バージョンは、フォルトが解消するまで繰り返されます。ラッチ バージョンでは、最初のサーマルシャットダウン後に EN を切り替える必要があります。
永久短絡の有効化	L → H	L	V_{SNSFH}	L	サーマルシャットダウンになるまで、デバイスは電流制限を有効化しています。	サーマルシャットダウンまで電流制限を有効にします。自動再試行バージョンは、フォルトが解消するまで繰り返されます。ラッチバージョンでは、最初のサーマルシャットダウン後に EN を切り替える必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 7-3. フォルト表 (続き)

条件	ENx	OUTx	$SNS_{(if\ DIAG_EN\ is\ High)}$	$\overline{FLT}_{(with\ external\ pull\text{-}up)}$	動作	FAULT 回復
絶対的なサーマルシャットダウン、相対的なサーマルシャットダウン	H	L	V_{SNSFH}	L	デバイスが相対的または絶対的なサーマルシャットダウンに達するとシャットダウンします。	自動再試行バージョンの場合、t_{RETRY} 後に自動再試行が出力されます。$T_J < T_{HYS}$ または ENx が切り替わると、フォルトは回復します。ラッチバージョンは、EN が切り替わったときのみ回復できます。
極性反転	X	X	X		X	チャネルをオンにして消費電力を抑えます。グランド ピンへの電流は、外部グランドネットワークによって制限する必要があります。

7.3.7 全診断機能

7.3.7.1 GND 短絡および過負荷保護

チャネルがオンのとき、GND 短絡または過負荷状態により過電流が発生します。過電流によって内部または外部の電流制限しきい値のいずれかがトリガされた場合、フォルト状態が通知されます。マイコンは、スイッチをオフにすることで、過電流に対処できます。デバイスは、サーマル シャットダウンが発生するまで、電流を I_{CL} にクランプします。故障状態が解消されると、自動再試行バージョンは自動的に復帰します。

高温による短絡状態で、EN が HIGH のときに短絡が起きると、ホット短絡イベント (自動再試行バージョン)に示す通り、デバイスは直ちにシャットダウンし、永久短絡状態の有効化と同じように自動再試行を行います。

7.3.7.2 オープン負荷の検出

7.3.7.2.1 チャネル オン

チャネルがオンのとき、小さな電流範囲で高精度の電流センスを活用でき、開放負荷イベントが発生した場合、そのチャネルは超低 V_{SNS} として検出され、マイコンによって処理できます。この検出は、$\overline{FLT}$ ピンやフォルトレジスタには通知されないので注意してください。マイコンは、SNS ピンに正しいチャネル出力を出力するために SEL ピンを切り替える必要があります。

7.3.7.2.2 チャネル オフ

オフ状態で、DIAG_EN が High のとき、内部プルアップ抵抗 R_{PU} によってチャネルを V_{BB} にプルアップします。プルアップされるチャネルは SEL ピンによって決まり、それ以外のチャネルではプルアップ抵抗は接続されません。

選択したチャネルに負荷が存在する場合、負荷は R_{PU} よりもはるかに大きいため、出力電圧は約 0V にプルダウンされます。開放負荷の場合、出力電圧は R_{PU} によって電源電圧付近にプルダウンされます。選択されたチャネルで $V_{BB} - V_{OUT} < V_{OL,off}$ の場合、$\overline{FLT}$ ピンが Low になってマイコンにフォルトが通知されると、SNS ピンは I_{SNSFH} にプルアップされます。

Copyright © 2026 Texas Instruments Incorporated

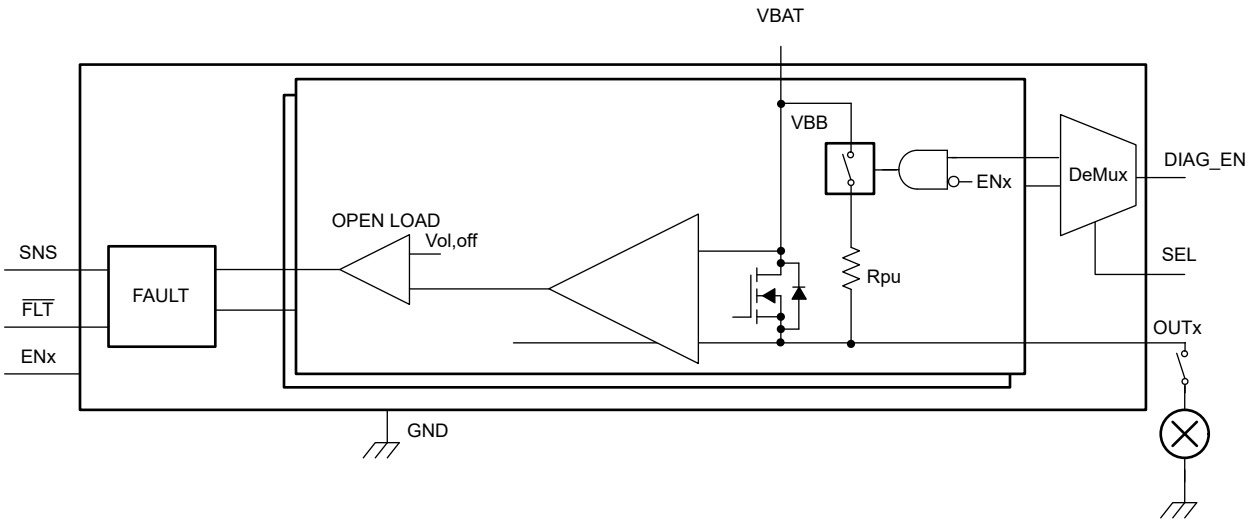


図 7-17. オフ状態での開放負荷検出

内部プルアップ抵抗 ($R_{_PU}$) の値によっては、オフ状態 (DIAG_EN が High のとき) に LED 負荷がフリッカーする可能性があります。出力チャンネルの外付けプルダウン抵抗と、切り替え可能なプルアップ抵抗ネットワークによって、観測されたフリッカーを解消できます。

R_{PU} と出力コンデンサによる時定数が通常の診断タイミングに対して大きすぎる場合、開放負荷を正しく検出するには、DIAG_EN をトグルする時間を長くする必要があります。

7.3.7.3 バッテリへの短絡の検出

バッテリへの短絡に対する検出メカニズムおよび動作は、オン状態とオフ状態の両方で、開放負荷検出と同じです。詳細については、フォルト表 を参照してください。

7.3.7.4 逆極性およびバッテリ保護

逆極性（一般に逆バッテリと呼ばれます）は、デバイスのグランドがバッテリ電位になる $V_{GND} = V_{BAT}$ で、電源ピンがグランドに接続される $V_{BB} = 0V$ のときに発生します。この場合、EN1 ピンにグランドプレーンへのパスがあれば、FET はオンになり、メイン チャネルを通じて消費電力を低減させ、ボディダイオードを通じて流れる電流を防ぎます。逆バッテリイベントが発生したとき、デバイスを保護するために、抵抗 / ダイオードのグランドネットワークを設ける必要があることに注意してください（電源に集中型のブロッキング ダイオードが存在しない場合）。

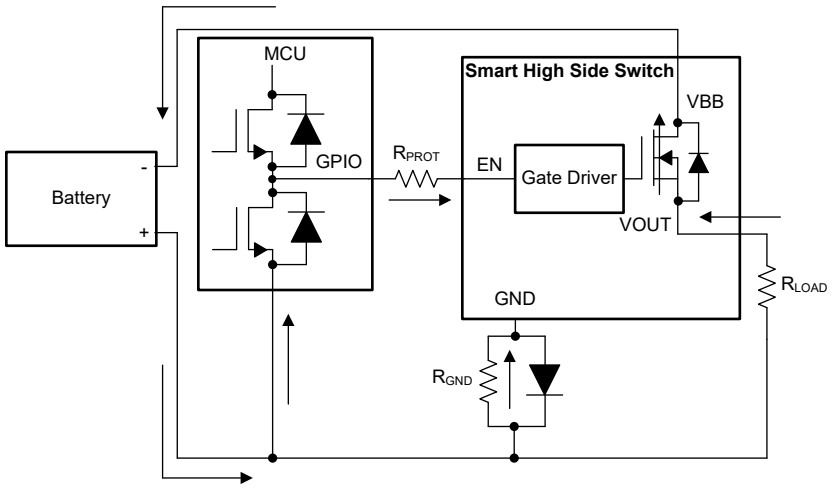


図 7-18. 逆バッテリ回路

外部保護回路の詳細については、バッテリ逆極性保護 を参照してください。詳細については、フォルト表 のフォルト真理値表を参照してください。

7.3.7.5 サーマル故障検出

過酷な電力ストレスの発生時にデバイスを保護するため、このデバイスには、絶対温度保護 (絶対サーマル シャットダウン) と動的な温度保護 (相対サーマル シャットダウン) の 2 種類のサーマル故障検出機能が実装されています。それぞれの温度センサは各パワー FET の近くに内蔵されているため、各チャネルでサーマル故障が通知されます。この配置により、一部のチャネルがサーマル故障状態のときに、本デバイスはクロスチャネル効果を最小限に抑えることができます。

7.3.7.5.1 過熱保護動作

過熱保護動作は、起こり得るイベントを二つのカテゴリに分割することができます。自動再試行バージョンの熱特性に、これらの各カテゴリを示します。

1. **相対サーマル・シャットダウン**: デバイスは、過電流イベントでも有効です。出力電流は I_{ILIM} レベルまで上昇し、$\overline{FLT}$ は low になります。このように大量の電流が流れるため、FET の接合部温度はコントローラの温度に対して急速に上昇します。パワー FET 温度がコントローラの接合部温度 $\Delta T = T_{FET} - T_{CON} > T_{REL}$ を上回ると T_{REL} に上昇すると、デバイスはシャットダウンします。自動再試行バージョンでは、t_{RETRY} 後にデバイス自体が再起動を試みます。ラッチバージョンでは、チャネルを再度有効にするため、EN を切り替える必要があります。フォルト条件が解消されるまで、$\overline{FLT}$ はアサートされます。
2. **絶対サーマル シャットダウン**: 過電流イベントでもデバイスは有効なままです。ただし、この場合、接合部温度は上昇し、絶対基準温度 T_{ABS} に達すると、シャットダウンされます。自動再試行バージョンでは、$T_J < T_{ABS} - T_{hys}$ と t_{RETRY} タイマが共に終了するまで、デバイスは回復しません。ラッチバージョンの場合、チャネルを再度有効にするには、EN を切り替える必要があります。

Copyright © 2026 Texas Instruments Incorporated

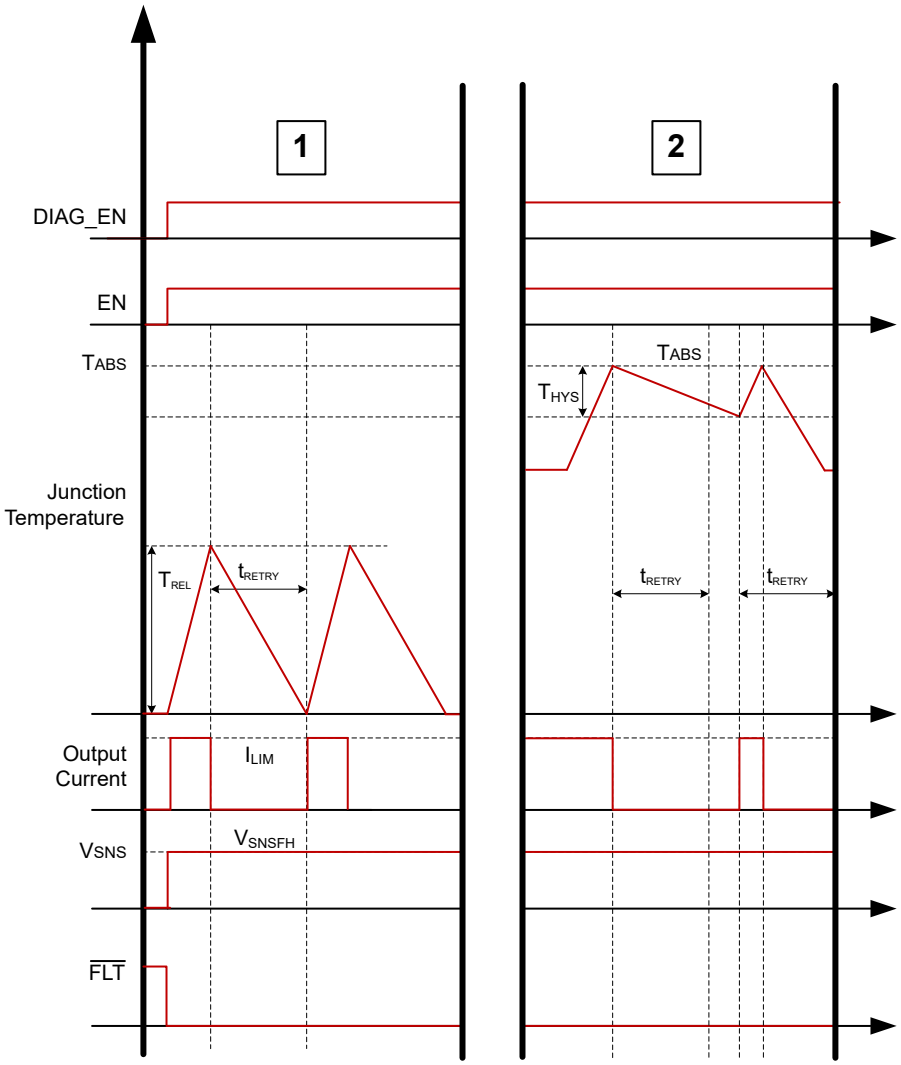


図 7-19. 自動再試行バージョンの熱特性

7.3.8 全保護機能

7.3.8.1 UVLO 保護

デバイスは電源電圧 V_{VBB} を監視することで、V_{VBB} が低すぎるときに予期しない動作が発生することを防ぎます。V_{VBB} が V_{UVLOF} を下回ると、デバイスはシャットダウンします。V_{VBB} が V_{UVLOR} まで上昇すると、デバイスはオンになります。

7.3.8.2 GND 喪失保護

GND 喪失が発生すると、入力信号が High か Low かにかかわらず出力はオフになり、デバイスには電源が供給されません。

ケース 1 (デバイス / IC GND 喪失): サーマル パッド (Tab)、IC_GND、電流制限グランドが一つのパターンで、システム グランドに接続されているとき、GND 喪失保護がアクティブになります (図 7-20 を参照)。

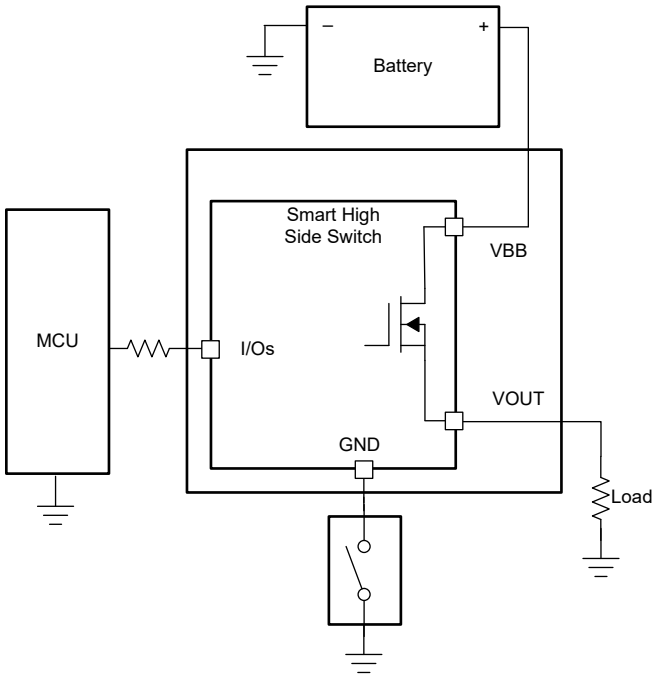


図 7-20. デバイスの GND 喪失

Copyright © 2026 Texas Instruments Incorporated

ケース 2 (モジュールの GND 喪失)：ECU モジュール全体の GND が失われた場合、保護機能もアクティブになります。この状態では、負荷の GND は引き続き接続されています。

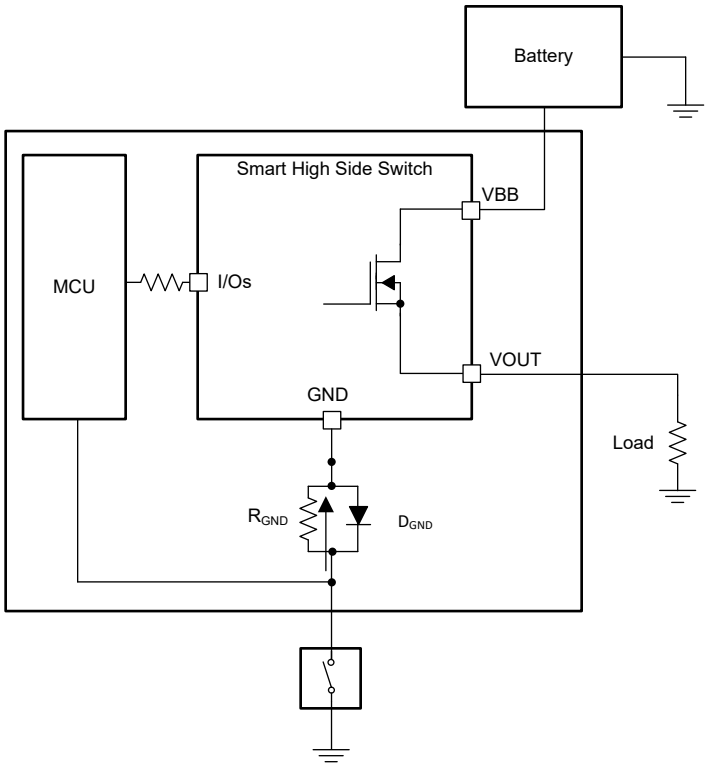


図 7-21. モジュールの GND 喪失

7.3.8.3 電源喪失保護

電源喪失が発生すると、入力が high か low かに関係なく、出力はオフになります。抵抗性または容量性負荷の場合は、それ以上電力を必要としないため、電源喪失保護は簡単に実現できます。ワースト ケースは、充電された誘導性負荷の場合です。この場合は、インダクタンス出力ループを維持するために、すべての IO から電流が駆動されます。MCU の直列抵抗に加えて GND ネットワーク (ダイオードと抵抗を並列に接続) を使用するか、または外部のフリーホイール回路を使用することを TI は推奨します。

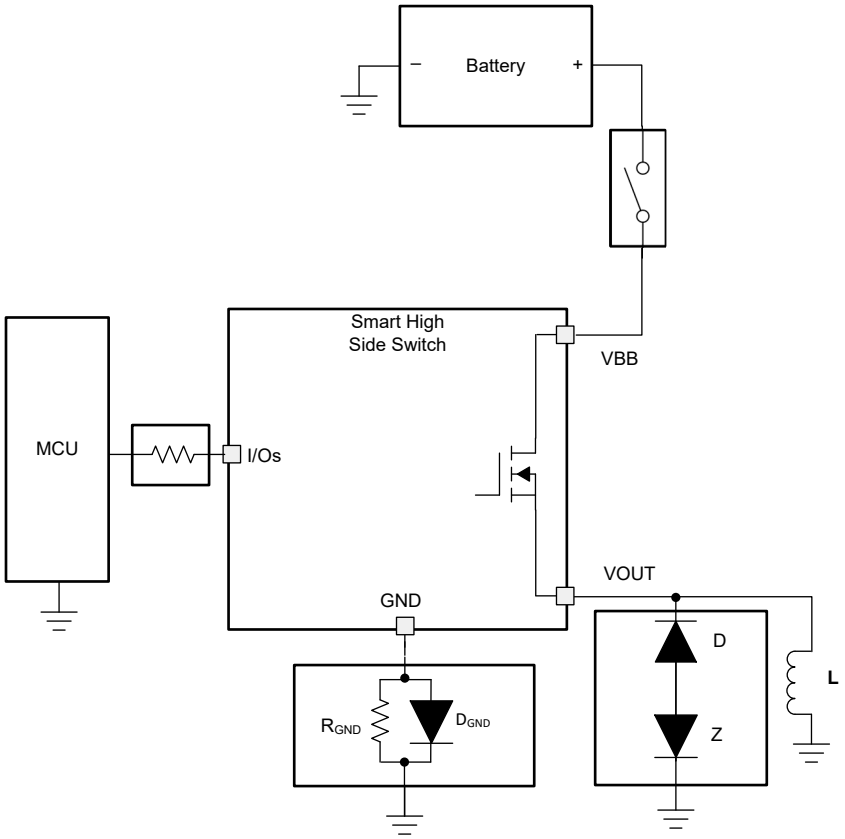


図 7-22. バッテリ喪失

7.3.8.4 バッテリ逆極性保護

方法 1：V_{BB} にブロック ダイオードを接続。逆極性時にデバイスと負荷の両方が保護されます。ブロッキングダイオードは、バッテリの逆接続条件では電流を流しません。

Copyright © 2026 Texas Instruments Incorporated

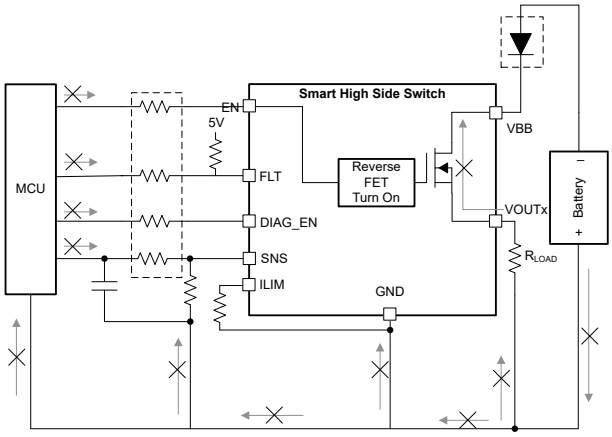


図 7-23. ブロック ダイオードによる逆電流保護

方法 2 (GND ネットワーク保護): この接続では、ハイサイド デバイスだけが保護されます。負荷の逆電流は、負荷のインピーダンスによって制限されます。逆極性が生じた場合、パワー FET を流れる連続逆電流による熱が絶対最大接合部温度を超えないようにしてください。デバイスの温度は、$R_{ON(REV)}$ 値と $R_{\theta JA}$ 仕様を用いて計算できます。バッテリの逆接続条件では、電力損失を抑えるために FET をオンにすることが重要です。この動作は、正電圧が印加されている EN からシステムグランドまでの経路を通じて実現できます。デバイスの GND と基板の GND との間に使用する接続の種類に関わらず、GND 電圧のシフトが発生する場合は、通常動作を維持するために以下のような適切な接続を確立してください:

- デバイスの GND に電流制限プログラマブル抵抗を接続します。

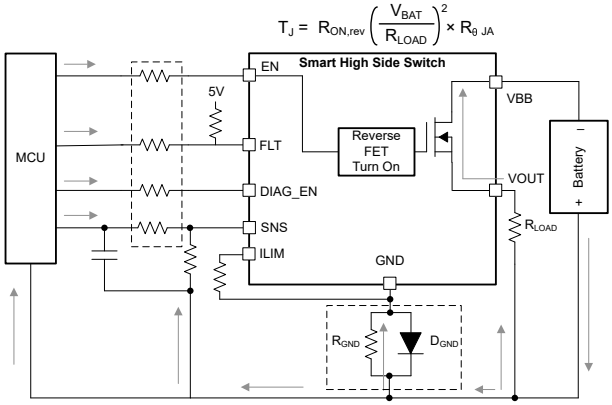


図 7-24. GND ネットワークによるリバースプロテクション

- **推奨事項–抵抗とダイオードを並列接続:** 誘導性負荷がスイッチ オフになるときに、負のピーク スパイクが発生する場合があり、HSD またはダイオードの破損につながるおそれがあります。そのため、TI では、誘導性負荷の駆動時には抵抗とダイオードを並列に使用することを推奨しています。4.7kΩ 抵抗と I_F > 100mA のダイオードを選んで並列に使用することを推奨します。複数のハイサイド スイッチを使用する場合は、デバイス間で抵抗とダイオードを共有できます。
- **グランド抵抗:** バッテリの逆接続または負の ISO パルスに対しては、抵抗値が大きいほど、電流制限効果が上がります。

$$R_{GND} \geq \frac{(-V_{CC})}{(-I_{GND})} \quad (6)$$

ここで、

- $-V_{CC}$ は最大逆バッテリ電圧（通常-16V）です。
- $-I_{GND}$ は、グランド ピンが耐えることのできる最大逆電流であり、絶対最大定格で利用可能です。

- **グランド・ダイオード:** 逆電圧をブロックするためにダイオードが必要ですが、これはグランド シフト（約 600mV）にもつながります。なお、ISO 7637 pulse 1 テストでは、ダイオードがバイアスされないように、ダイオードを約 200V の逆電圧にする必要があります。

7.3.8.5 MCU I/O の保護

負の ISO パルスや、誘導性負荷によるバッテリ損失など、多くの条件では、デバイスの GND ピンに負の電位が生じて、マイコンの I/O ピン（一般的に、ピンに接続された内部回路）が損傷する可能性があります。そのため、マイコンと HSS の間に直列抵抗が必要です。

また、GND の損失に対する適切な保護のため、TI は R_{PROT} 抵抗に 10kΩ 抵抗を推奨しています。

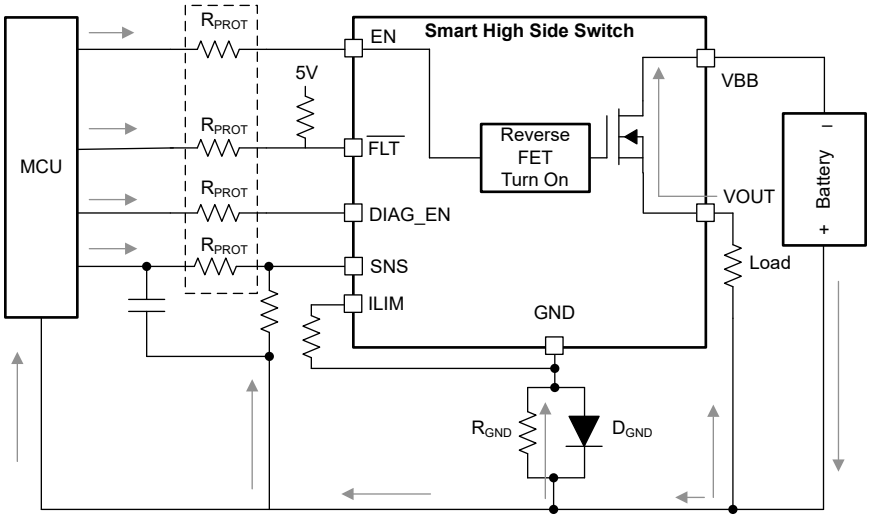


図 7-25. マイコン I/O 保護

7.4 デバイスの機能モード

7.4.1 作業モード

このデバイスには、ENx ピン、DIAG_EN ピン、および負荷条件に基づいて遷移する複数の状態があります。

Copyright © 2026 Texas Instruments Incorporated

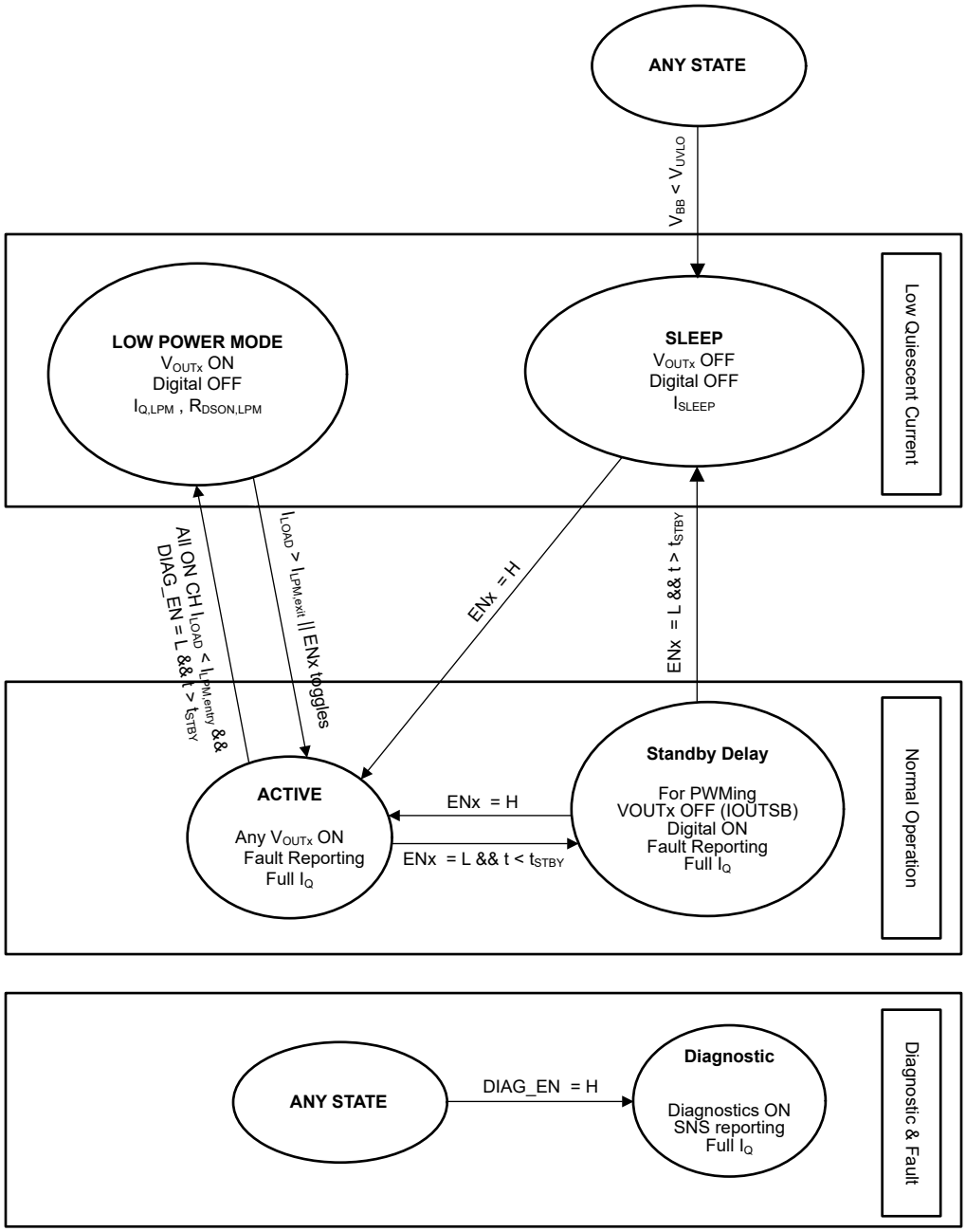


図 7-26. 状態遷移図

7.4.1.1 SLEEP

SLEEP 状態では、デバイス内のすべてがオフになり、静止電流は、I_{SLEEP} となります。デバイスが SLEEP 状態から遷移できるのは、ENx ピンまたは DIAG_EN ピンが high になった場合だけです。SLEEP 状態から、ENx ピンのいずれかが high になった場合、デバイスは ACTIVE 状態に遷移し、また、ENx ピンのいずれかが high にならなくても、DIAG_EN ピンが high になった場合は DIAGNOSTIC 状態に遷移することができます。これらの遷移中は、内部のチャージ ポンプ、発振器、デジタル回路ブロックがオンになるため、約 6µs の間、消費電流が仕様値を超えます。

また、デバイスがいずれかの状態の場合に、VBB が V_{UVLOF} を下回ると、デバイスは SLEEP 状態に遷移します。

Copyright © 2026 Texas Instruments Incorporated

7.4.1.2 診断

DIAGNOSTIC 状態は、デバイスが SNS および $\overline{\text{FLT}}$ ピンに診断を出力するときです。この状態は、デバイスが前のいずれかの状態で、DIAG_EN ピンが high になった場合に発生します。オフ状態診断は、オフ状態での開放負荷検出とバッテリ短絡検出から構成されます。SNS ピンは、SEL ピンの値に対応するチャネルの故障のみを出力します。デバイスは、DIAG_EN ピンが low に戻り、いずれかのチャネルがオンの場合は DIAGNOSTIC 状態から ACTIVE 状態に、すべてのチャネルがオフの場合は DIAGNOSTIC 状態から STANDBY DELAY 状態に遷移することができます。

7.4.1.3 アクティブ

ACTIVE 状態は、いずれかのチャネル出力が、関連する ENx ピンによってオンになっているときです。ACTIVE 状態では、電流制限値が ILIM ピンの外部抵抗によって設定されます。ACTIVE 状態のときに DIAG_EN ピンが High にプルされると、SNS ピンは、関連するチャネルでフォルトが発生するまで、SEL ピン設定に関連するチャネルの負荷電流に比例した電流を出力します。DIAG_EN が High または Low のときにすべてのチャネルをオフにした場合、またはフォルトが発生した場合、デバイスは ACTIVE 状態から遷移できます。すべてのチャネルがオフで DIAG_EN が High の場合、デバイスは DIAGNOSTIC 状態に遷移します。すべてのチャネルがオフになり、DIAG_EN ピンが Low の場合、デバイスは STANDBY 遅延状態に遷移します。

7.4.1.4 スタンバイ遅延

STANDBY DELAY 状態とは、ENx ピンがすべて low で、出力がすべてオフになり、DIAG_EN ピンも low になっているが、t_{STBY} の時間が経過していない場合です。この状態は、すべての内部電源が切断されて SLEEP モードに入ることなく、チャネル出力が PWM をサポートできるようにするために設けられています。チャネルあたりの出力リーク電流は、スタンバイ遅延状態での約 3µA (標準値) です。

デバイスは、t_{STBY} の待機時間を終えると、完全にシャットダウンし、SLEEP に移行します。ただし、t_{STBY} 中に ENx が High になった場合、デバイスは完全にシャットダウンせずに ACTIVE に遷移します。同様に、DIAG_EN が high になると、デバイスは DIAGNOSTIC に遷移します。

7.4.1.5 低電力モード

低電力モード状態は、アクティブになるチャネルが $I_{LPM,\ entry}$ レベルを t_{STBY} よりも長い間下回ることで、DIAG_EN が low になる場合です。このデバイスは不要な内部ブロックをすべてオフにし、I_Q から $I_{Q,\ LPM}$ への静止電流を低減します。デバイスは保護状態を維持しますが、デバイスがこのモードから復帰するまで、診断または異常検出出力は行われません。低電力モードの詳細については、低電力モードを参照してください。

Copyright © 2026 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPS2HC120-Q1 デバイスは、省電力電球、LED、リレー、ソレノイド、ヒーター、サブモジュールなど、幅広い種類の抵抗性、誘導性、容量性負荷を駆動できます。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷制御が可能です。電流制限を外部で調整可能なため、突入電流や過負荷電流をクランプすることで、システム全体の信頼性を向上できます。

8.2 EMC 過渡外乱テスト

車載環境では電気的条件が厳しいため、電気的な過渡外乱に対する耐性が必要になります。これは、バッテリに直接接続されるハイサイド パワー スイッチでは特に重要です。詳細なテスト要件は、ISO 7637-2:2011 および ISO 16750-2:2010 規格に従います。

表 8-1. 12V システムにおける ISO 7637-2:2011(E)(1)(2)(3)

テスト項目	テスト パルスの強度レベルと、それに応じた		パルス時間 (t_d)	最小パルス数またはテスト時間	バーストサイクルのパルス反復時間		入力抵抗 (Ω)	機能性能ステータス分類
	レベル	Vs/V			最小値	最大値		
1	III	-112	2ms	500 パルス	0.5s	—	10	ステータス II
2a	III	55	50µs	500 パルス	0.2s	5s	2	ステータス II
2b	IV	10	0.2s ～ 2s	10 パルス	0.5s	5s	0～0.05	ステータス II
3a	IV	-220	0.1µs	1h	90ms	100ms	50	ステータス II
3b	IV	150	0.1µs	1h	90ms	100ms	50	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです。
(2) GND ピン ネットワークは、BAS21-7F ダイオードと並列接続した 1kΩ 抵抗です。
(3) ステータス II：機能はテスト中は設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。

表 8-2. 12V システムでの ISO 16750-2:2010(E) 負荷ダンプ テスト B(1)(2)(3)(4)

テスト項目	テスト パルスの強度レベルと、それに応じた		パルス時間 (t_d)	最小パルス数またはテスト時間	バーストサイクルのパルス反復時間	入力抵抗 (Ω)	機能性能ステータス分類
	レベル	Vs/V					
テスト B	該当なし	35	40ms から 400ms に変更	5 パルス	60s	0.5～4	ステータス II

(1) 入力が low 状態と high 状態の両方でテスト済みです (DIAG_EN、ENx、VBB はすべて入力として分類)。
(2) ワースト ケースのテスト条件を考慮し、VBB および VOUTx にフィルタ コンデンサなしでデバイスをテストします。
(3) GND ピン ネットワークは、BAS21-7F ダイオードと並列接続した 1kΩ 抵抗です。
(4) ステータス II：機能はテスト中は設計どおり動作しませんが、テスト後は自動的に通常動作に復帰します。

8.3 代表的なアプリケーション

図 8-1 に、TPS2HC120 の外部回路の接続例を示します。

Copyright © 2026 Texas Instruments Incorporated

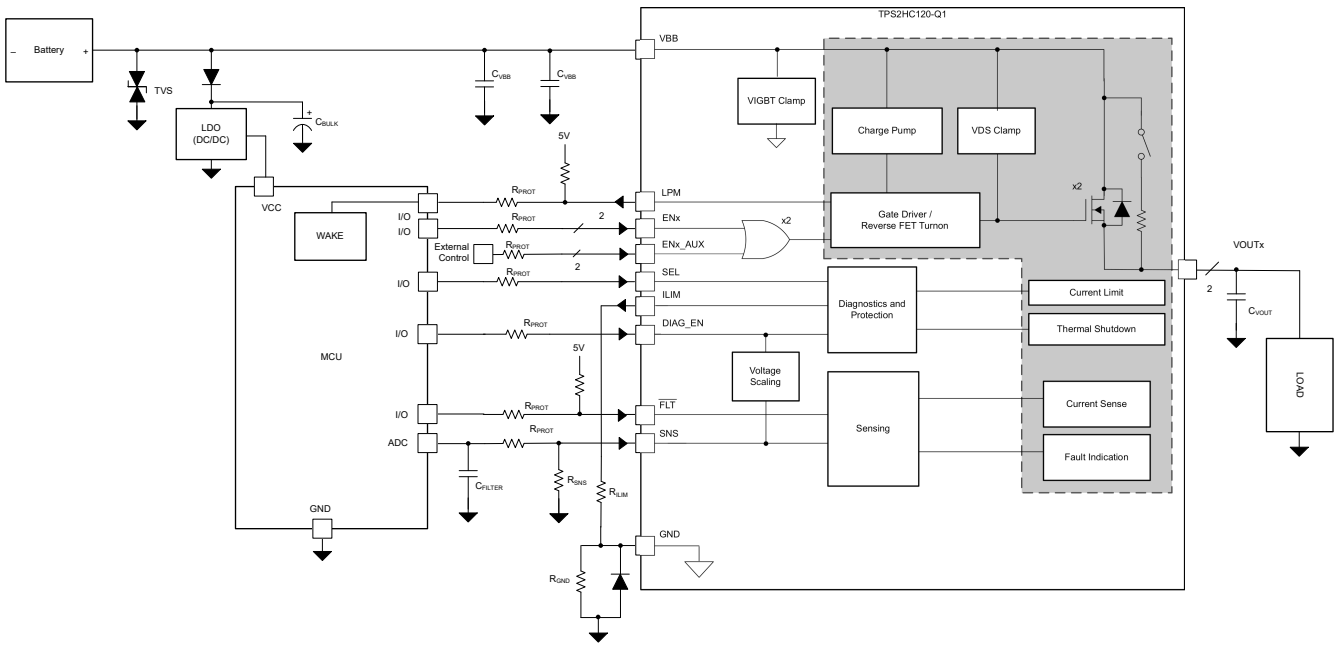


図 8-1. 代表的なアプリケーションの図

表 8-3. 推奨部品値

部品	説明	目的
TVS	SMBJ39CA	バッテリからのフィルタ電圧過渡 (ISO7637-2)
C_{VBB}	220nF	より優れた EMI 性能
C_{IC}	15nF	EMI を低減できるように、入力側の静電容量は最小
C_{BULK}	10µF	電源レールの電圧過渡をフィルタリングするのに役立ちます
R_{PROT}	10kΩ	マイクロコントローラとデバイス I/O ピンの保護抵抗
R_{LIM}	表 7-1 に示す離散値	調整可能な電流制限スレッショルド
R_{SNS}	1kΩ	センス電流をセンス電圧に変換します
C_{FILTER}	100nF	SNS ラインの RPROT と組み合わせることでローパス フィルタを作成し、マイコンの ADC に入るノイズをフィルタ処理します
C_{VOUT}	22nF	EMI 特性の改善、電圧過渡のフィルタリング
R_{PULLUP}	5kΩ	オープンドレインピン（$\overline{FLT}$ および LPM）のプルアップ抵抗
R_{GND}	1kΩ	誘導性負荷のターンオフ時に GND の電位を安定させます
D_{GND}	BAS21 ダイオード	通常動作中は、GND をシステムグランドに近づけて配置します

8.3.1 設計要件

表 8-4. 設計要件の例

パラメータ	値
V_{DIAG_EN}	5V
$I_{LOAD, max}$	1A
$I_{LOAD, min}$	10mA
$V_{ADC, min}$	5mV
V_{HR}	1V

Copyright © 2026 Texas Instruments Incorporated

8.3.2 詳細な設計手順

0V ～ 4V の電流検出範囲で 1A の定格電流を維持するため、式 7 を使用して $R_{(SNS)}$ 抵抗を計算します。より高い電流検出精度を達成するには、許容誤差 1% 以内の抵抗を推奨します。

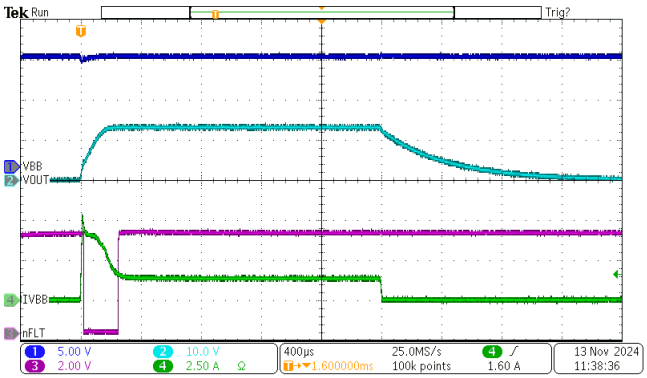
$$V_{ADC,min} \times K_{SNS} / I_{LOAD,min} \leq R_{SNS} \leq (V_{SNSFH} - V_{HR}) \times K_{SNS} / I_{LOAD,max} \quad (7)$$

表 8-4 に示す設計要件により、520Ω ≤ R_{SNS} ≤ 4160Ω が得られ、1kΩ R_{SNS} がその要件を満たします。

調整可能な電流制限値を設定するには、表 7-1 で推奨される $R_{(ILIM)}$ を使用します。このアプリケーションでは、電流過渡およびリップルに十分なマージンを確保するために、9.76kΩ R_{ILIM} 抵抗が要件を満たしています。

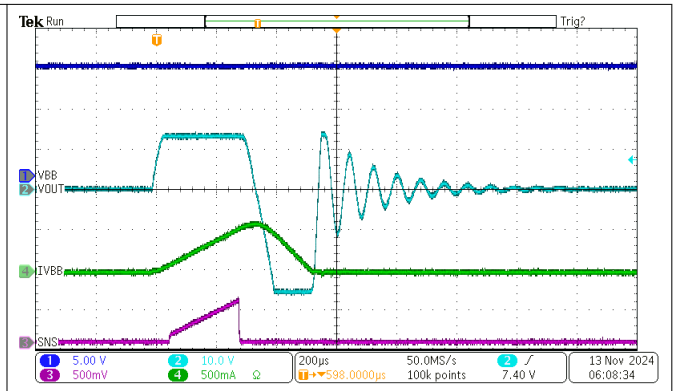
8.3.3 アプリケーション曲線

図 8-2 に、大きな容量性負荷を駆動するときのソフトスタート動作例を示します。図 8-3 に、誘導性負荷放電中の VDS クランプの状態を示します。



V_{BB} = 13.5V　R_{SNS} = 1kΩ　ILIM = OPEN
Z_{OUT} = 10Ω + 47µF　T_A = 25°C

図 8-2. 容量性負荷駆動



V_{BB} = 13.5V　R_{SNS} = 1kΩ　ILIM = OPEN
Z_{OUT} = 5.5mH　T_A = 25°C

図 8-3. 誘導性負荷放電

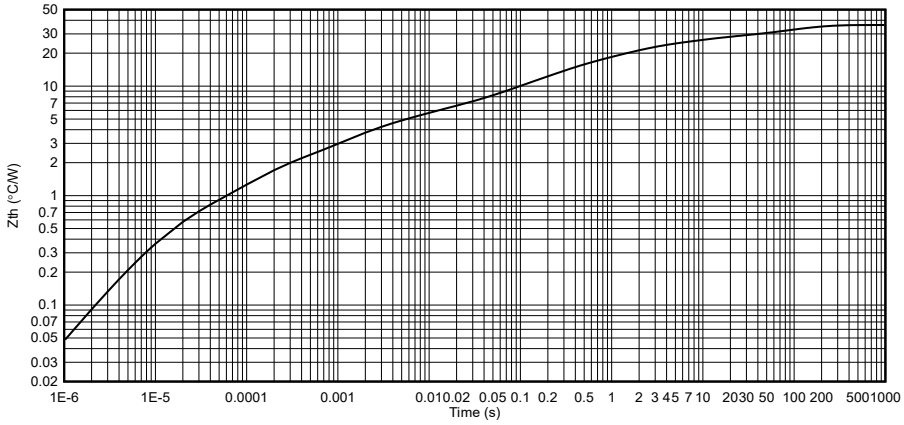


図 8-4. 過渡熱インピーダンス (接合部から周囲)、T_A = 105°C、サーマル ビアを使用した JEDEC 標準 2s2p の PCB レイアウト

8.4 電源に関する推奨事項

このデバイスは車載用および産業用のアプリケーションに適しています。通常の電源接続は、12V の車載用システムです。電源電圧は、*推奨動作条件* に規定されている範囲内にある必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 8-5. 動作電圧範囲

VBB 電圧範囲	注
3V ～ 6V	コールド クランクやスタート / ストップなど、12V 未満の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護されていますが、R_{ON}、電流センス精度、電流制限精度、タイミング パラメータなど一部のパラメータが仕様からずれる場合があります。電気的特性 で個々の仕様をチェックし、該当する電圧範囲を確認してください。デバイスはこの電圧範囲で低電力モードに移行できません。
6V ～ 18V	公称 12V の車載用バッテリの電圧範囲。すべてのパラメータ仕様が適用され、デバイスは完全に機能し、保護されています。
18V ～ 24V	ダブル バッテリなど、12V 以上の車載用バッテリ動作を拡張。デバイスは完全に機能し、保護されていますが、R_{ON}、電流センス精度、電流制限精度、タイミング パラメータなど一部のパラメータが仕様からずれる場合があります。電気的特性 で個々の仕様をチェックし、該当する電圧範囲を確認してください。
35V	負荷ダンプ電圧。デバイスは動作可能で、パルスは損傷を受けることなく通過しますが、短絡に対する保護はありません。

8.5 レイアウト

8.5.1 レイアウトのガイドライン

サーマルシャットダウンを防止するには、T_J を 150°C 未満にする必要があります。HTSSOP パッケージは熱インピーダンスに優れています。ただし、PCB レイアウトは非常に重要です。適切な PCB 設計は、熱伝導を最適化することができ、これはデバイスの長期的な信頼性にとって絶対的に不可欠です。

- PCB 上の銅領域の面積を大きくすれば、基板の熱伝導率も大きくなります。パッケージから周囲への主要な熱伝導経路は、PCB 上の銅領域です。設計で、PCB パッケージの反対側にヒートシンクが設けられていない場合は、銅領域を最大限大きくすることが極めて重要です。
- 基板の熱伝導率を最適化するため、パッケージのグランド パッドの直下に、できるだけ多くのサーマル ビアを追加します。
- すべてのサーマル ビアは、はんだボイドの発生を防ぐため、基板の両側で、めっきして閉じるか、栓で塞いで覆っておく必要があります。信頼性および性能を確保するために、半田の被覆率は 85% 以上でなければなりません。

8.5.2 レイアウト例

8.5.2.1 GND ネットワークなし

GND ネットワークを使用しない場合は、熱特性を高めるため、サーマル パッドを基板の銅領域に直接接続します。

Copyright © 2026 Texas Instruments Incorporated

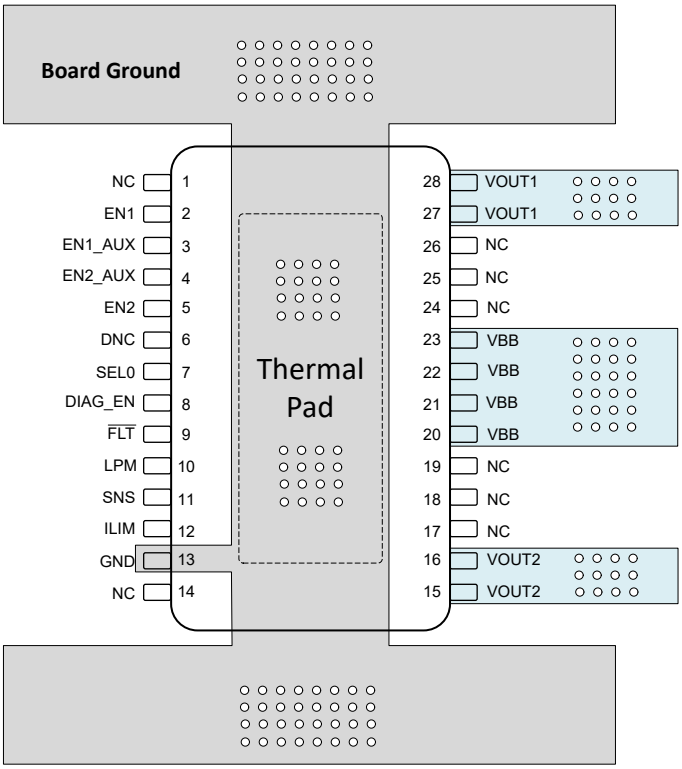


図 8-5. GND ネットワークを使わないレイアウト例

8.5.2.2 GND ネットワークあり

GND ネットワークを使用する場合は、GND ネットワークを介して単一パターンでサーマル パッドを基板の GND 銅箔に接続します。部品の放熱性能を高めるため、IC GND 範囲を拡大します。

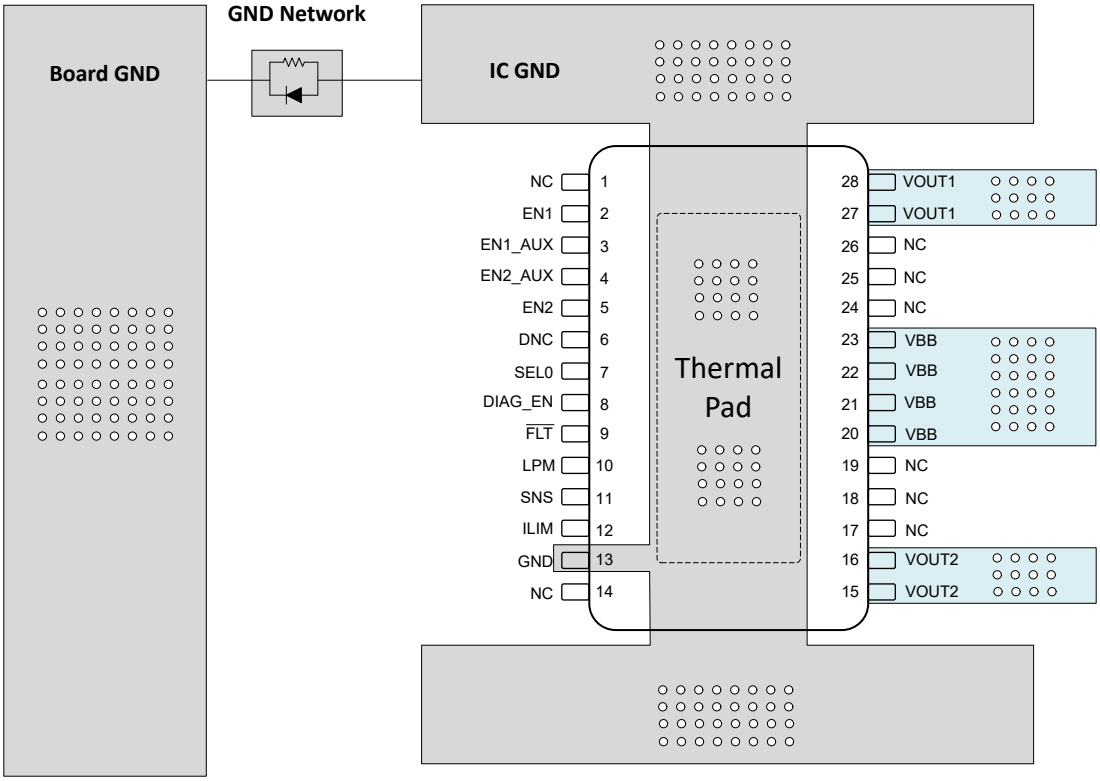


図 8-6. GND ネットワークを使ったレイアウト例

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (August 2025) to Revision B (October 2026)	Page
• タイトルを更新し、2A と車載向けの特長を追加	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• 選択可能な電流制限の最大値を 5A から 4.7A に変更	1
• 機能安全対応の情報を追加	1
• 両チャネルがイネーブルのときの出力負荷電流を、最大 2.5A から最大 2A に変更	1
• 選択可能な電流制限設定の最大値を 5A から 4.7A に変更	1
• R_{ON} の最大値を 120mΩ から 130mΩ に変更	1
• 部品番号を TPS2HC120A から TPS2HC120A-Q1 に変更	3
• 部品番号を TPS2HC120B から TPS2HC120B-Q1 に変更	3
• ピン番号 7 の名前を SEL から SEL0 に変更	4
• ピン 9 $\overline{FLT}$ から$\overline{故障}$を削除	4
• サーマル パッドの説明を更新	4

Copyright © 2026 Texas Instruments Incorporated

- 「代表的特性」に誘導性エネルギーのグラフを追加 12
- 図 7-2 を追加 17
- 高精度の電流センスを更新 22
- 一列目の見出しを「許容抵抗値」から「抵抗値の許容範囲」に変更 24
- ILIM のスレッショルドを、新しい抵抗値の許容範囲に対応するように変更 24
- オープンな抵抗値の許容範囲を > 60kΩ から > 87kΩ に変更 24
- 誘導性負荷のスイッチオフ クランプを更新 26
- チャネル オフを更新 30
- 過熱保護動作とからラッチ バージョンを削除図 7-19 32
- デバイスの GND 喪失を更新 34
- モジュールの GND 喪失を更新 34
- ケース 1 に IC を追加 34
- I_{C_GND} から IC GND に変更 34
- バッテリ喪失を更新 36
- SLEEP を更新 39
- ACTIVE から $\overline{FLT}$ ピン情報を削除 40
- 「EMC 過渡妨害試験」を「アプリケーション曲線」の後から「アプリケーション情報」の後に移動 41
- C_{IC} の説明を 100nF から 15nF に変更 41
- 図 8-3 を追加 43

Changes from Revision * (March 2025) to Revision A (August 2025)	Page
• TPS2HC120B をプレビューから量産データに変更	3

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS2HC120AQDGQRQ1	Active	Production	HVSSOP (DGQ) | 28	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	2HC120A
TPS2HC120AQDGQRQ1.A	Active	Production	HVSSOP (DGQ) | 28	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	2HC120A
TPS2HC120BQDGQRQ1	Active	Production	HVSSOP (DGQ) | 28	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	2HC120B

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

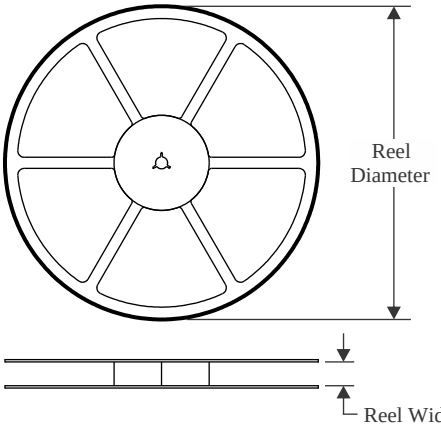
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

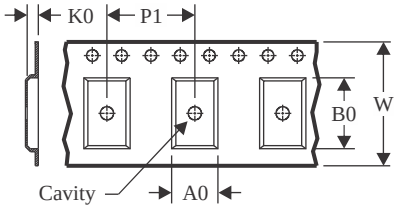
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

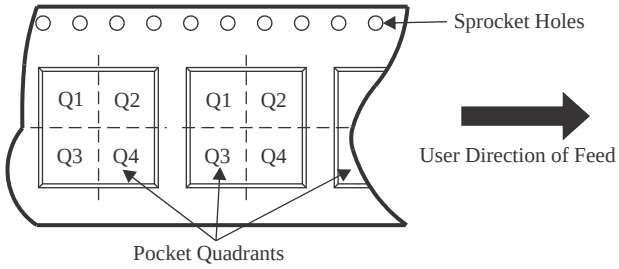


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

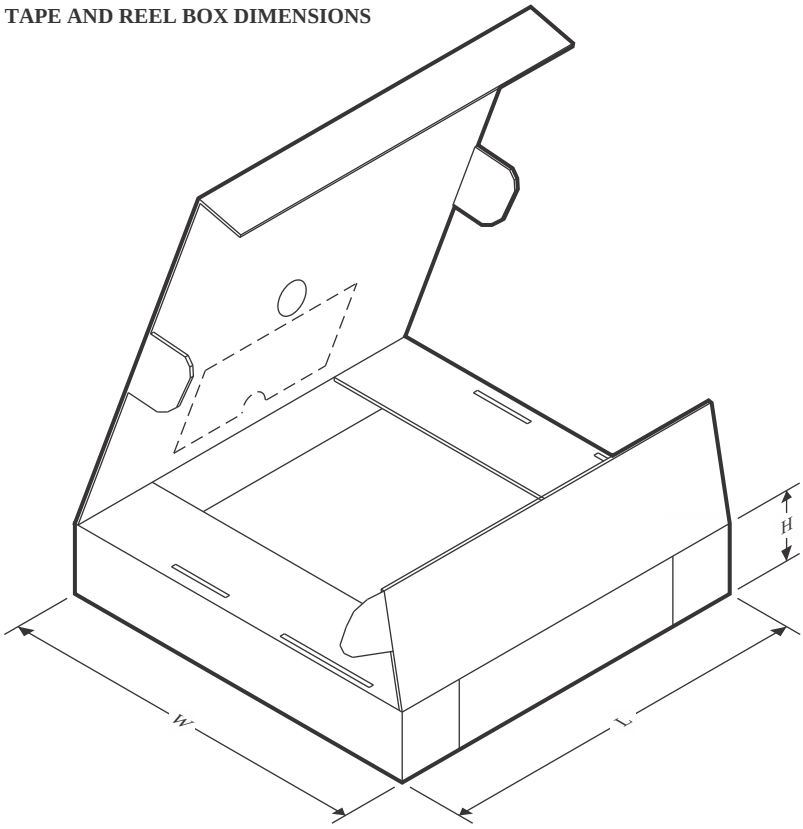
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS2HC120AQDGQRQ1	HVSSOP	DGQ	28	2500	330.0	16.4	5.5	7.4	1.45	8.0	16.0	Q1
TPS2HC120BQDGQRQ1	HVSSOP	DGQ	28	2500	330.0	16.4	5.5	7.4	1.45	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS2HC120AQDGQRQ1	HVSSOP	DGQ	28	2500	353.0	353.0	32.0
TPS2HC120BQDGQRQ1	HVSSOP	DGQ	28	2500	353.0	353.0	32.0

GENERIC PACKAGE VIEW

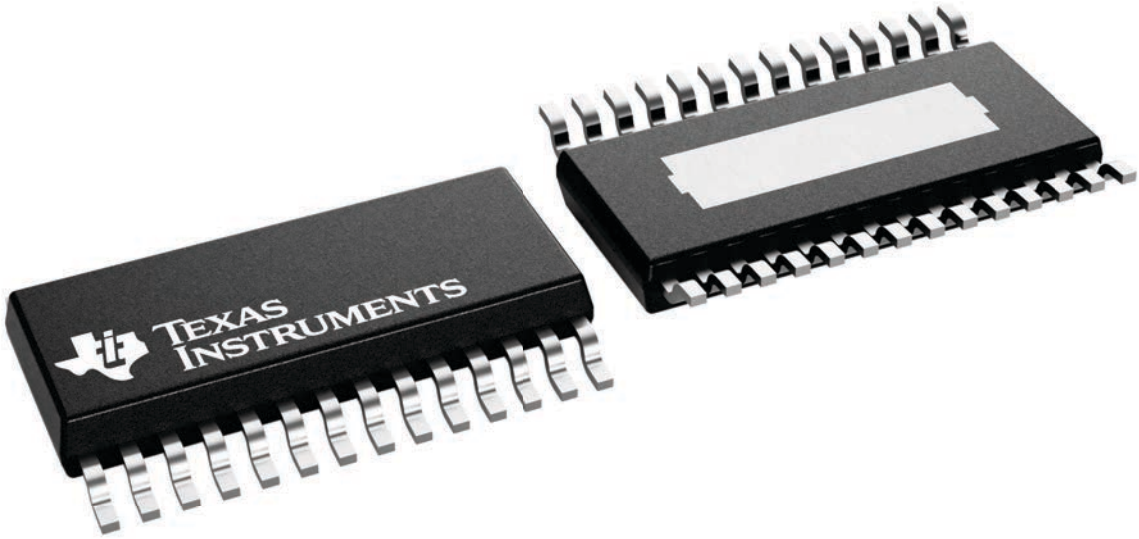
DGQ 28

HVSSOP - 1.1 mm max height

3 x 7.1, 0.5 mm pitch

SMALL OUTLINE PACKAGE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



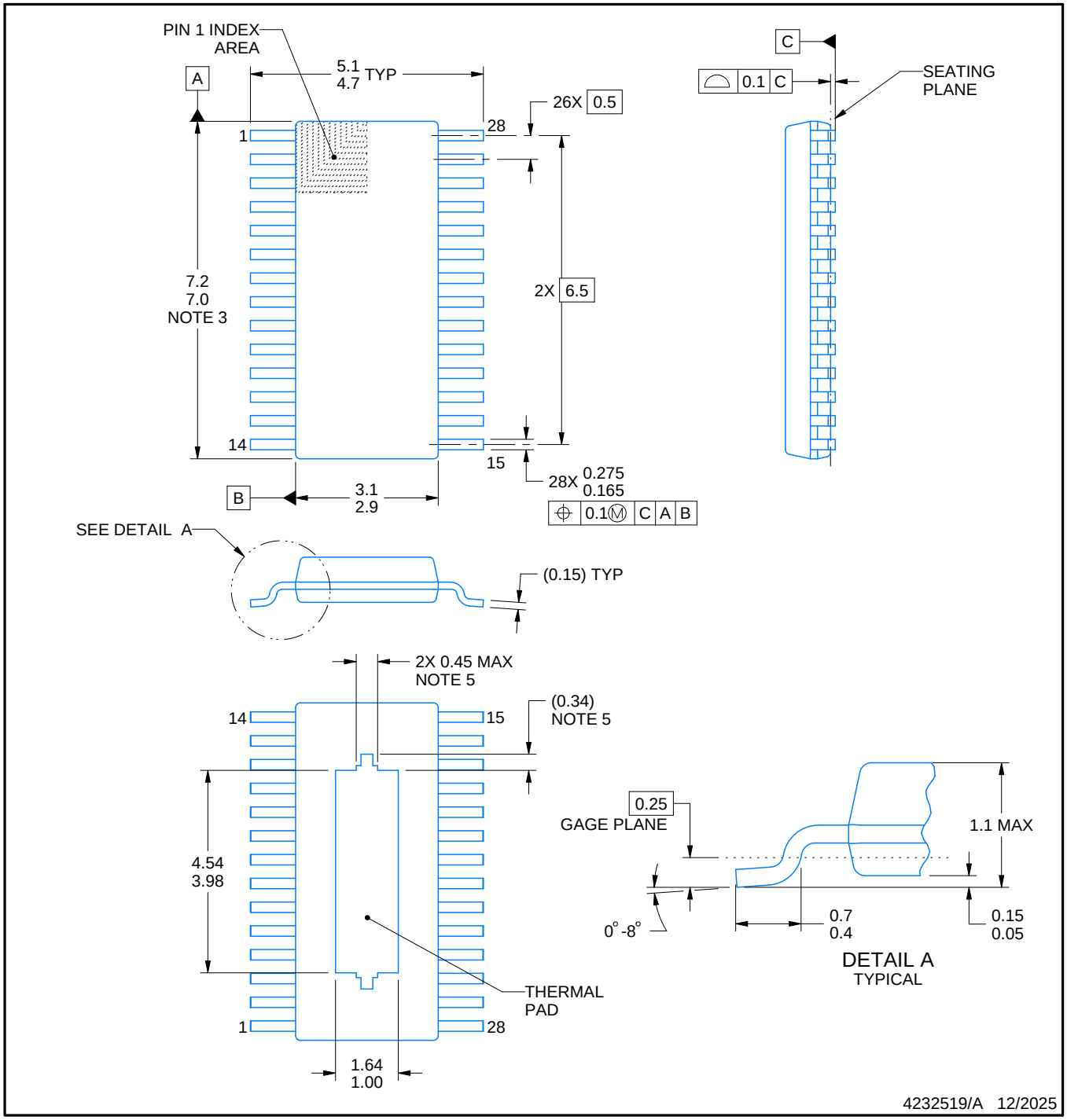
4226530/A

PACKAGE OUTLINE

DGQ0028C

PowerPAD™ VSSOP - 1.1 mm max height

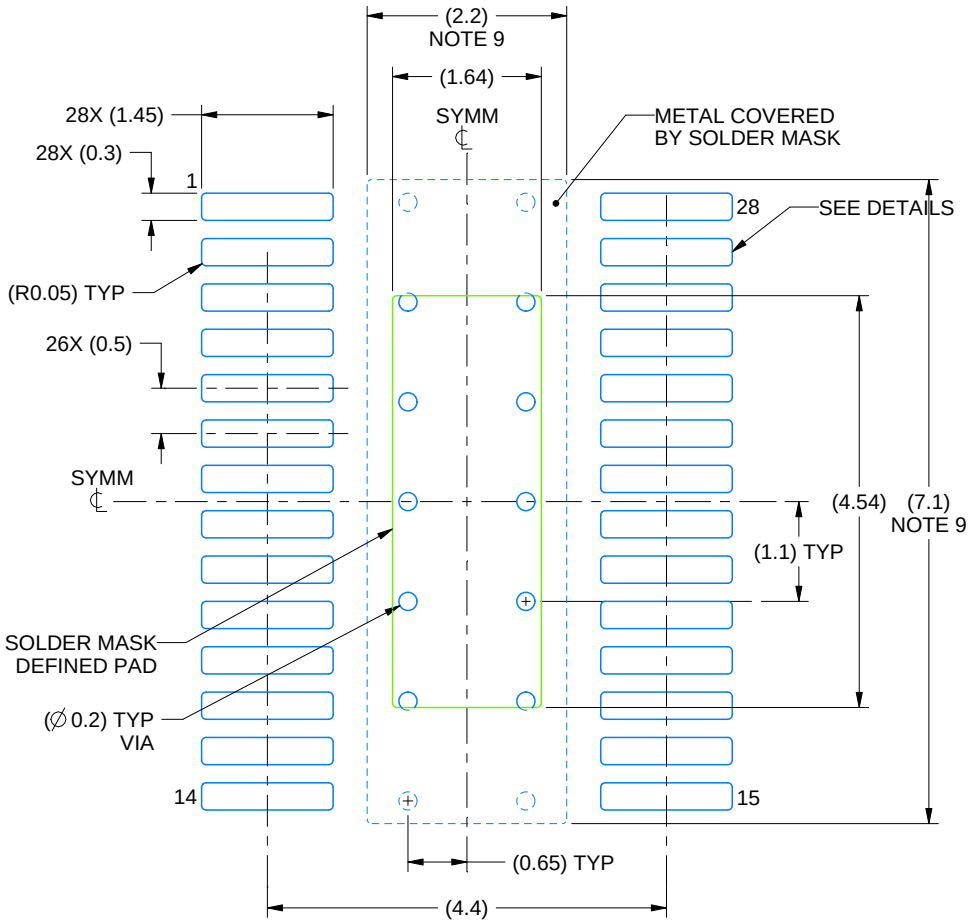
SMALL OUTLINE PACKAGE



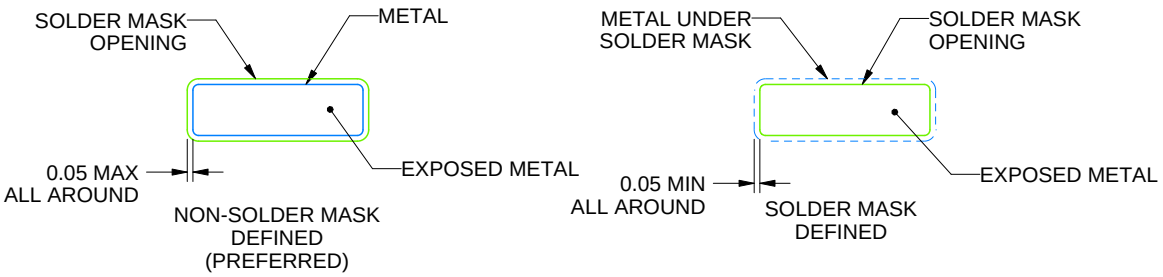
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 12X

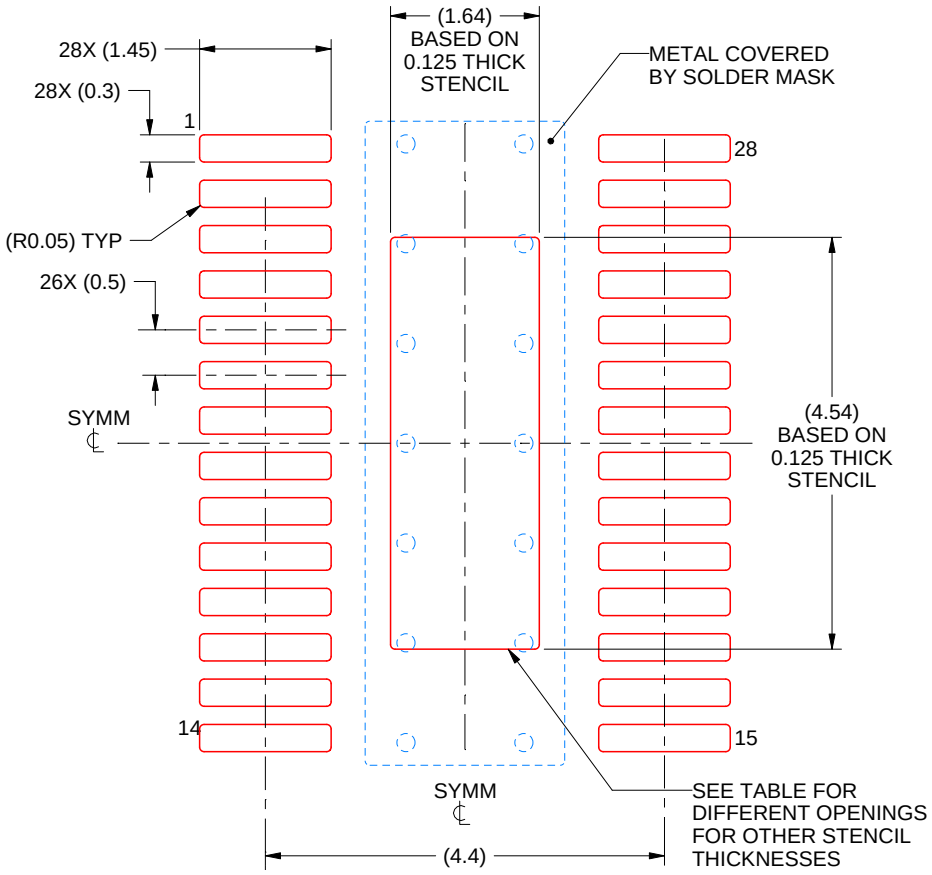


SOLDER MASK DETAILS

4232519/A 12/2025

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 12X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	1.83 X 5.08
0.125	1.64 X 4.54 (SHOWN)
0.15	1.50 X 4.14
0.175	1.39 X 3.84

4232519/A 12/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月