TPS3123 超低電圧プロセッサ監視回路

1 特長

- 最小の電源電圧は 0.9V
- 電源電圧監視範囲:
  - 1.2V、1.5V、1.8V (TPS312x)
  - 3V (TPS3125 デバイスのみ)
  - 他のバージョンはリクエストに応じて提供可能
- 180ms の固定遅延時間を持つパワー オン リセット ジェネレータ
- マニュアル リセット入力 (TPS3123/5/6/8)
- ウォッチドッグ タイマは、$V_{DD} \geq V_{IT}$ で $\overline{RESET}$ 出力を再トリガ
- 消費電流 14µA (標準値)
- 小型 SOT23-5 パッケージ
- -40℃～+85℃ の温度範囲
- リセット出力は、プッシュプル (アクティブ Low および High) とオープン ドレイン (アクティブ Low) で利用可能

2 アプリケーション

- 携帯用 / バッテリ駆動機器
- ワイヤレス通信システム
- 産業用オートメーション
- サーバー
- ビル オートメーション

3 概要

TPS312x ファミリの電圧監視回路は、主に DSP およびプロセッサ ベースのシステムの 1.2V レールまでの電圧監視とタイミングの監視を行います。ファミリのすべてのデバイスは、電源レールを監視し、電源レールがスレッショルド電圧目標 (V_{IT-}) を下回ると、$\overline{RESET}$ 出力をアサートします。外付け部品を最小限に抑えるため、スレッショルド電圧は本デバイスにプログラムされています。内蔵のヒステリシスにより、誤トリガが防止されます。$\overline{RESET}$ 出力は、0.9V 未満の電源電圧 (V_{DD}) に対しては有効ではありません。TPS312x ファミリのデバイスは、誤動作時にディセーブルとして使用されるアクティブ High 出力を搭載しています。また、High 出力が、システムが正常に機能していることを示すほとんどのシステム向けに、アクティブ Low 出力も備えています。

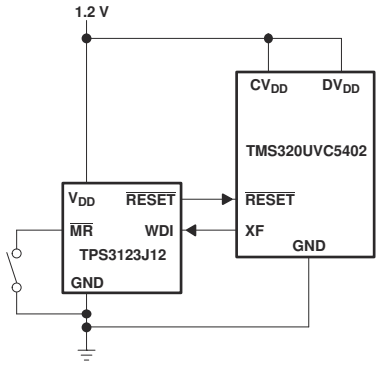
TPS3123/3124/3128 には、ウォッチドッグ タイマ機能も搭載されています。この機能は、プロセッサからのデジタル パルスをタイムリーに監視し、予期されるパルスがソフトウェアの停止や動作中断などの原因で時間どおりに到着しない場合にアラートを発行します。このような電源レール監視機能とウォッチドッグ タイマ機能の統合は、ファクトリ オートメーションや通信インフラストラクチャなどの常時オンのシステムで非常に役立ちます。

さらに、TPS3123/5/6/8 デバイスには、マニュアル リセット入力 (MR) が組み込まれています。MR は、ウォッチドッグ タイマによって監視されるパルスの電圧レール監視に関係のないイベントによってトリガされた RESET を強制します。MR が LOW レベルのとき、RESET がアクティブになります。TPS3124 デバイスには入力 MR がありませんが、TPS3125 および TPS3126 デバイスと同じ High レベル出力 RESET が搭載されています。

ファミリのデバイスはすべて 5 ピン SOT23-5 パッケージで供給され、-40℃～+85℃の温度範囲で仕様が規定されています。

部品番号	パッケージ (1)	本体サイズ (公称)(2)
TPS3123	SOT-23 (5)	2.90mm × 1.60mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的な低電圧 DSP アプリケーション

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

Table of Contents

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 Device Comparison.....3
5 Pin Configuration and Functions.....4
6 Specifications.....5
6.1 Absolute Maximum Ratings.....5
6.2 ESD Ratings.....5
6.3 Recommended Operating Conditions.....5
6.4 Thermal Information.....6
6.5 Electrical Characteristics.....6
6.6 Timing Requirements.....7
6.7 Switching Characteristics.....7
6.8 Timing Diagrams.....8
6.9 Typical Characteristics.....9
7 Detailed Description.....12
7.1 Overview.....12
7.2 Functional Block Diagram.....12
7.3 Feature Description.....12
7.4 Device Functional Modes.....13
8 Device and Documentation Support.....14
8.1 Device and Documentation Support.....14
8.2 ドキュメントの更新通知を受け取る方法.....14
8.3 サポート・リソース.....14
8.4 商標.....14
8.5 静電気放電に関する注意事項.....14
8.6 用語集.....15
9 Revision History.....15
10 メカニカル、パッケージ、および注文情報.....15

Copyright © 2025 Texas Instruments Incorporated

4 Device Comparison

図 4-1 shows the device naming nomenclature to compare the different device variants. See セクション 8.1 for ordering information on various variants of TPS3123/3124/3125/3126/ and TPS3128.

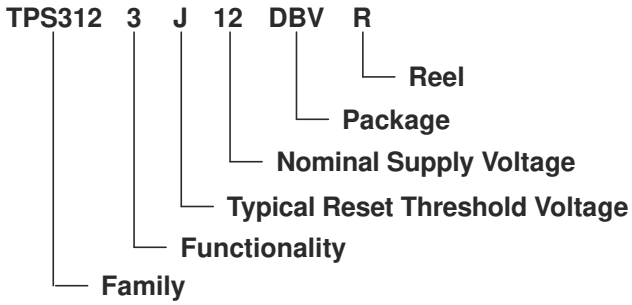


図 4-1. Device Naming Nomenclature

表 4-1. Reset Output Topologies

DEVICES	OPEN DRAIN	PUSH-PULL
TPS3123		X
TPS3124		X
TPS3125		X
TPS3126	X	
TPS3128	X	

5 Pin Configuration and Functions

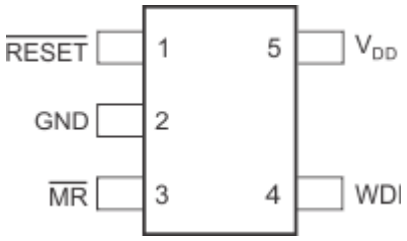


図 5-1. TPS3123 / TPS3128: DBV PACKAGE
5-Pin SOT-23
Top View

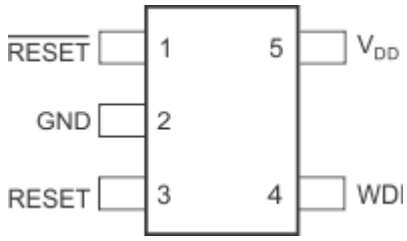


図 5-2. TPS3124: DBV PACKAGE
5-Pin SOT-23
Top View

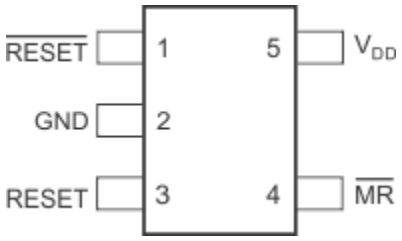


図 5-3. TPS3125 / TPS3126: DBV PACKAGE
5-Pin SOT-23
Top View

表 5-1. Pin Functions

PIN				I/O	DESCRIPTION
PIN NUMBER	TPS3123 TPS3128	TPS3124	TPS3125 TPS3126		
1	$\overline{\text{RESET}}$	$\overline{\text{RESET}}$	$\overline{\text{RESET}}$	O	**Active-Low Output Reset Signal:** This pin is driven to a logic low when VDD voltage falls below the negative voltage threshold (V_{IT-}). $\overline{\text{RESET}}$ remains low (asserted) for the delay time period (t_D) after VDD voltage rises above $V_{IT+} = V_{IT-} + V_{HYS}$.
2	GND	GND	GND	-	**GROUND**
3	$\overline{\text{MR}}$	-	-	I	**Manual Reset:** Pull this pin to a logic low to assert a reset signal in the $\overline{\text{RESET}}$ output pin. After $\overline{\text{MR}}$ pin is left floating or pulls to logic high, the $\overline{\text{RESET}}$ output deasserts to the nominal state after the reset delay time (t_D) expires.
3	-	RESET	RESET	O	**Active-High Output Reset Signal:** This pin is driven to a logic high when VDD voltage falls below the negative voltage threshold (V_{IT-}). RESET remains high (asserted) for the delay time period (t_D) after VDD voltage rises above $V_{IT+} = V_{IT-} + V_{HYS}$.
4	WDI	WDI	$\overline{\text{MR}}$	I	**Watchdog Timer Input:** If WDI remains high or low longer than the timeout period, then reset is triggered. The timer clears when reset is asserted or when WDI sees a rising edge or a falling edge.
5	VDD	VDD	VDD	I	**Input Supply Voltage:** Supply voltage pin. Good analog design practice is to place a 0.1µF ceramic capacitor close to this pin.

Copyright © 2025 Texas Instruments Incorporated

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)(1)

		MIN	MAX	UNIT
Voltage	Manual reset, $\overline{MR}$	–0.3	V_{DD} + 0.6	V
Voltage	$\overline{RESET}$	–0.3	V_{DD} + 0.6	V
Voltage	Open drain RESET output	–0.3	V_{DD} + 0.3	V
Voltage	Supply voltgae	–0.3	3.6	V
Voltage	Watchdog input, WDI	–0.3	V_{DD} + 0.6	V
Current	Maximum low output current, I_{OL}		5	mA
Current	Maximum high output current, I_{OL}		–5	mA
Current	Input clamp current (V_I < 0 or V_I > V_{DD}), I_{IK}	–10	10	mA
Current	Output clamp current (V_O < 0 or V_O > V_{DD}), I_{OK}	–10	10	mA
Temperature	Operating free-air temperature, T_A	–40	85	°C
Temperature	Storage temperature range, T_{stg}	–65	150	°C
Temperature	Soldering temperature		260	°C

(1) Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under Recommended Operating Conditions is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

6.2 ESD Ratings

			VALUE	UNIT
$V_{(ESD)}$	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001(1)	±4000	V
		Charged-device model (CDM), per JEDEC specification JESD22-C101(2)	±1000	

(1) JEDEC document JEP155 states that 500V HBM allows safe manufacturing with a standard ESD control process
(2) JEDEC document JEP157 states that 250V CDM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

			MIN	NOM	MAX	UNIT
V_{DD}	Supply voltage	T_A = 0℃ to 85℃	0.9		3.3	V
		T_A = –40℃ to 85℃	0.9		3.3	
	Manual reset voltage		0		V_{DD} + 0.3	V
V_{WD1}	Watchdog input voltage		0		V_{DD} + 0.3	V
V_{IH}	High level input voltage		0.7 × V_{DD}			V
V_{IL}	Low level input voltage				0.3 × V_{DD}	V
Δt/ΔV	Input transition rise and fall rate at WDI				1	µs/V
T_A	Operating free-air temperature range		–40		85	℃

Copyright © 2025 Texas Instruments Incorporated

6.4 Thermal Information

THERMAL METRIC[1]		TPS312x DBV (SOT-23) 5 PINS
$R_{\theta JA}$	Junction-to-ambient thermal resistance	185
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	83.3
$R_{\theta JB}$	Junction-to-board thermal resistance	52.4
ψ_{JT}	Junction-to-top characterization parameter	20.4
ψ_{JB}	Junction-to-board characterization parameter	52.0
$R_{\theta JC(bot)}$	Junction-to-case (bottom) thermal resistance	N/A

(1) For more information about traditional and new thermal metrics, see the SPRA953 application report.

6.5 Electrical Characteristics

over recommended operating free-air temperature range (inless otherwise noted).

	PARAMETER		TEST CONDITIONS		MIN	NOM	MAX	UNIT
R_{MR}	$\overline{MR}$ pullup resistor (Internal)					90		kΩ
I_{IH}	High-level input current	WDI	WDI = V_{DD} = 3.3V		-1		1	µA
		$\overline{MR}$	$\overline{MR}$ = 0.7 × V_{DD}, V_{DD} = 3.3V		7		19	µA
I_{IL}	Low-level input current	WDI	WDI = 0V, V_{DD} = 3.3V		-1		1	µA
	Low-level input current	$\overline{MR}$	$\overline{MR}$ = 0V, V_{DD} = 3.3V		24		61	µA
I_{OH}	High-level output current (leakage into $\overline{RESET}$ pin)	TPS3126-xx TPS3128-xx	V_{DD} = V_{OH} = 3.3V				200	nA
V_{OH}	High-level output voltage (TPS3123/4/5 only)	$\overline{RESET}$	V_{DD} = 1.5V, I_{OH} = –1mA		0.8 × V_{DD}			V
			V_{DD} = 3.3V, I_{OH} = –4.5mA					
		RESET	V_{DD} = 0.9V, I_{OH} = –8µA					
			V_{DD} = 1.5V, I_{OH} = –1mA					
V_{OL}	Low-level output voltage	$\overline{RESET}$	V_{DD} = 0.9V, I_{OL} = 15µA				0.2 × V_{DD}	V
			V_{DD} = 1.5V, I_{OL} = 1.4mA					
		RESET	V_{DD} = 1.5V, I_{OL} = 1.4mA					
			V_{DD} = 3.3V, I_{OL} = 3mA				0.4	
V_{IT-}	Negative-going input threshold voltage [1]	TPS312xJ12	T_A = –40°C to 85°C		1.04	1.08	1.12	V
		TPS312xG15			1.35	1.40	1.45	
		TPS312xJ18			1.56	1.62	1.68	
		TPS312xL30			2.57	2.64	2.71	
		TPS312xE12			1.10	1.14	1.18	
		TPS312xE15			1.38	1.43	1.48	
		TPS312xE18			1.65	1.71	1.77	
V_{HYS}	Hysteresis at V_{DD} input		1V < V_{IT-} < 1.4V			15		mV
			1.4V < V_{IT-} < 2V			20		
			2V < V_{IT-} < 3V			30		
I_{DD}	Supply current	TPS3123-xx TPS3124-xx TPS3128-xx	WDI = V_{DD}, $\overline{MR}$ unconnected	V_{DD} = 0.9V		14		µA
				V_{DD} = 3.3V		22	30	
		TPS3125-xx TPS3126-xx[2]	$\overline{MR}$ unconnected	V_{DD} = 0.9V		14		
				V_{DD} = 3.3V		18	25	
C_i	Input capacitance at $\overline{MR}$, WDI		V_I = 0V to 3.3V			5		pF

(1) To make sure best stability of the threshold voltage, place a bypass capacitor (ceramic, 0.1µF) near the supply terminal.
(2) The supply current during delay time td is typical 5µA higher.

Copyright © 2025 Texas Instruments Incorporated

6.6 Timing Requirements

at R_L = 1MΩ, C_L = 50pF, T_A = +25℃

	PARAMETER		TEST CONDITIONS	MIN	NOM	MAX	UNIT
t_W	Pulse width	At V_{DD}	$V_{IH} = V_{IT-} + 0.2V$, $V_{IL} = V_{IT-} - 0.2V$	6			µs
		At $\overline{MR}$	$V_{DD} \geq V_{IT-} + 0.2V$, $V_{IL} = 0.3 \times V_{DD}$, $V_{IH} = 0.7 \times V_{DD}$	1			
		At WDI		0.1			

6.7 Switching Characteristics

at R_L = 1MΩ, C_L = 50pF, T_A = +25℃

	PARAMETER		TEST CONDITIONS	MIN	NOM	MAX	UNIT
t_{tout}	Watchdog time out		$V_{DD} \geq V_{IT-} + 0.2V$, See timing diagram	0.8	1.4	2.1	s
t_d	Delay time		$V_{DD} \geq V_{IT-} + 0.2V$, See timing diagram	100	180	260	ms
t_{PHL}	Propagation delay time, high-to-low output	$\overline{MR}$ to $\overline{RESET}$ delay (TPS3123/5/6/8)	$V_{DD} \geq V_{IT-} + 0.2V$, VIL = $V_{DD} \times 0.2$, $V_{IH} = V_{DD} \times 0.8$			0.1	µs
t_{PLH}	Propagation delay time, low-to-high output	$\overline{MR}$ to RESET delay (TPS3125/6)				0.1	µs
t_{PHL}	Propagation delay time, high-to-low output	V_{DD} to $\overline{RESET}$ delay	$V_{IL} = V_{IT-} - 0.2V$, $V_{IH} = V_{IT-} + 0.2V$			17	µs
t_{PLH}	Propagation delay time, low-to-high output	V_{DD} to RESET delay (TPS3124/5/6)				17	µs

Copyright © 2025 Texas Instruments Incorporated

6.8 Timing Diagrams

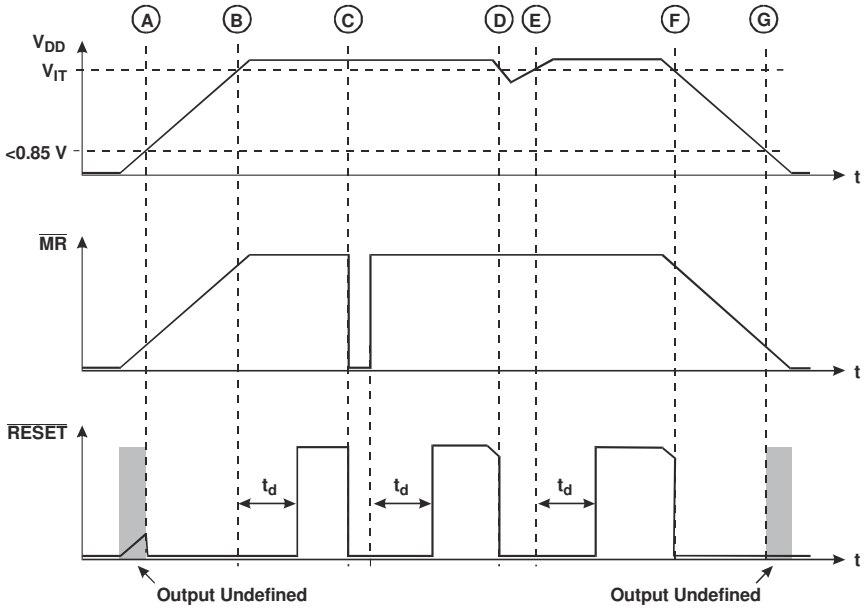


図 6-1. Timing Diagram TPS3123/5/6/8

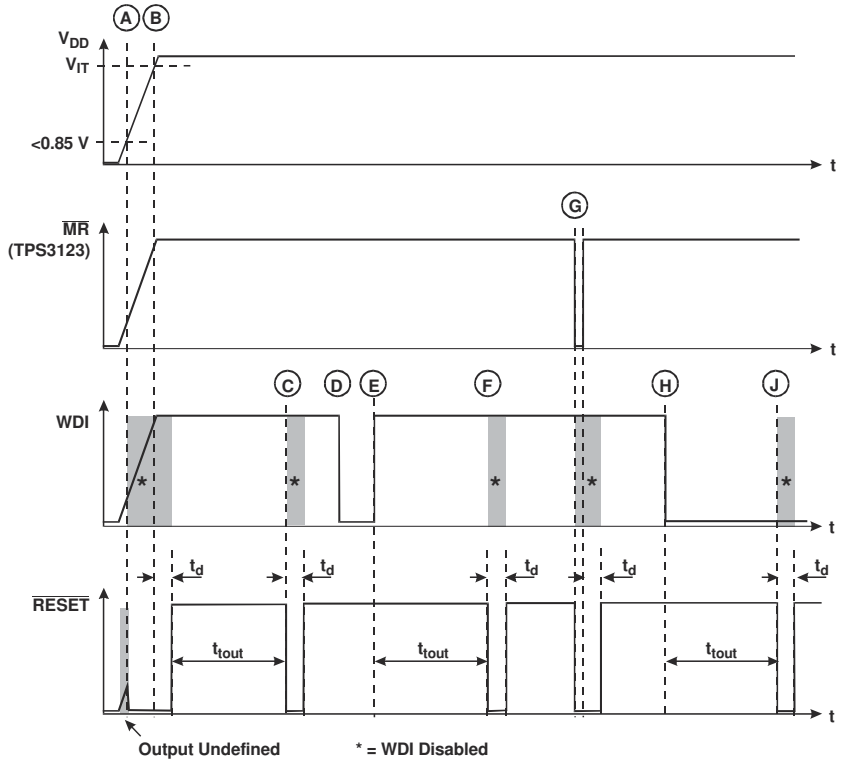


図 6-2. Timing Diagram TPS3123/4/8

注

A=Min VDD, B=VDD threshold, C,F,J=Watch Dog timeout, D,E,H=Watch Dog retriggered, G=Manual Reset

Copyright © 2025 Texas Instruments Incorporated

6.9 Typical Characteristics

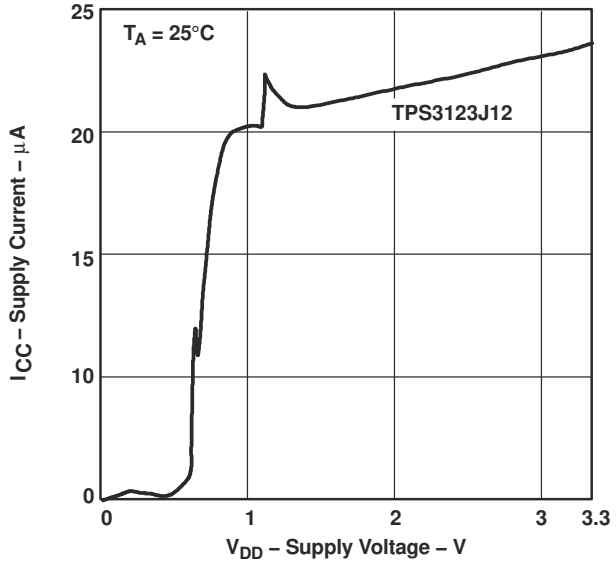


図 6-3. SUPPLY CURRENT vs SUPPLY VOLTAGE

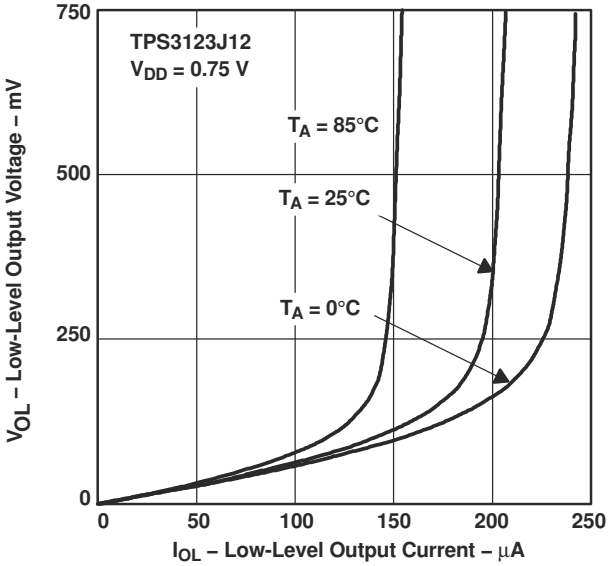


図 6-4. LOW-LEVEL OUTPUT VOLTAGE vs LOW-LEVEL OUTPUT CURRENT

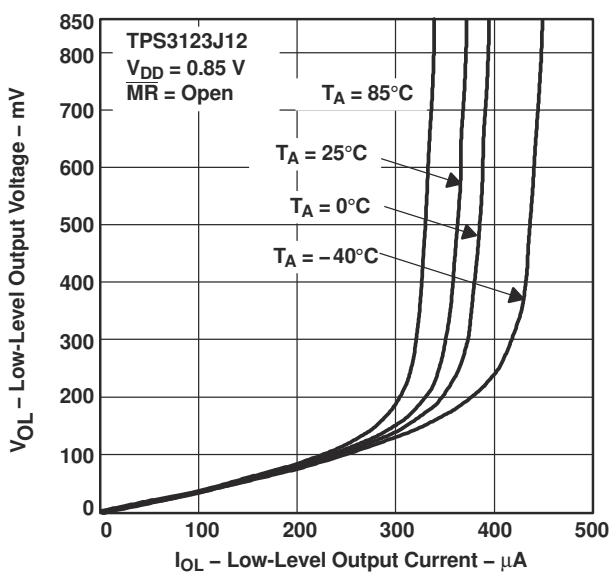


図 6-5. LOW-LEVEL OUTPUT VOLTAGE vs LOW-LEVEL OUTPUT CURRENT

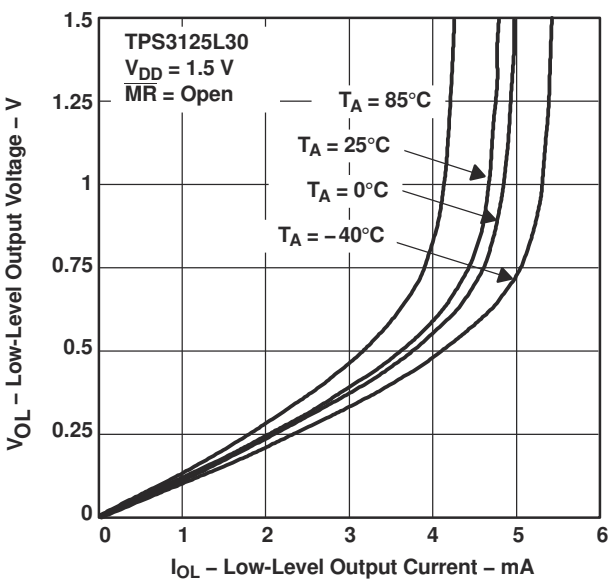


図 6-6. LOW-LEVEL OUTPUT VOLTAGE vs LOW-LEVEL OUTPUT CURRENT

6.9 Typical Characteristics (continued)

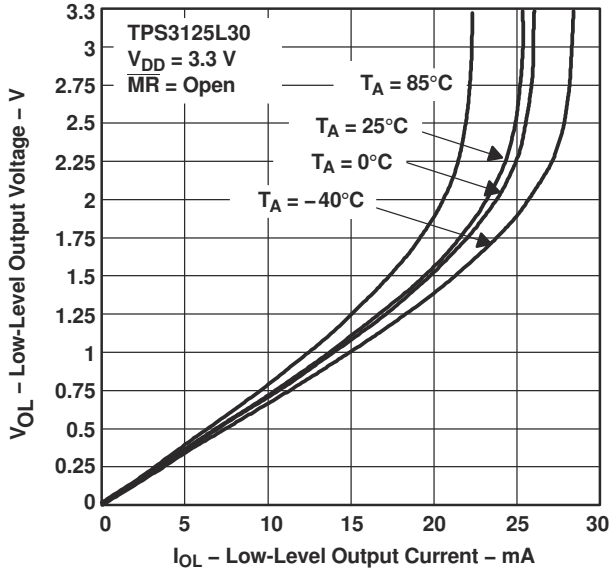


図 6-7. LOW-LEVEL OUTPUT VOLTAGE vs LOW-LEVEL OUTPUT CURRENT

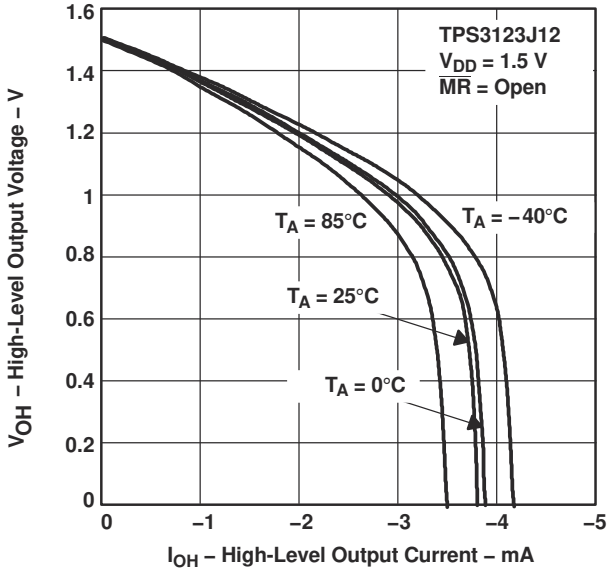


図 6-8. HIGH-LEVEL OUTPUT VOLTAGE vs HIGH-LEVEL OUTPUT CURRENT

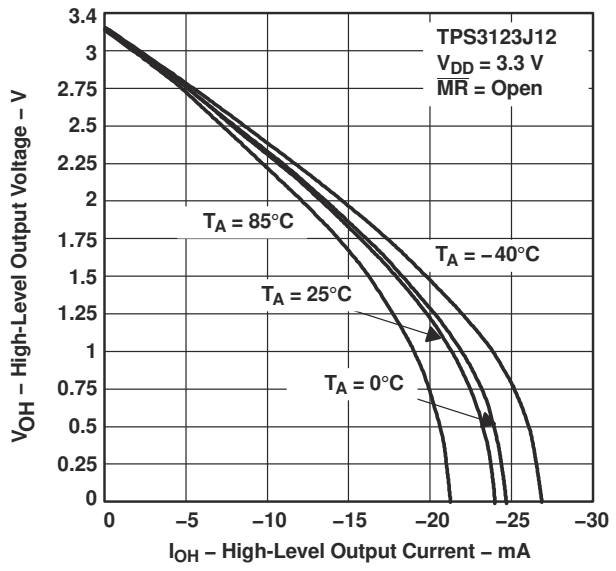


図 6-9. HIGH-LEVEL OUTPUT VOLTAGE vs HIGH-LEVEL OUTPUT CURRENT

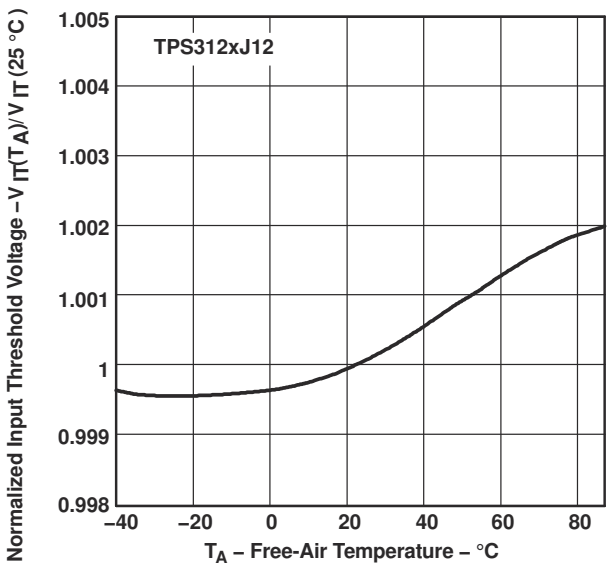


図 6-10. NORMALIZED INPUT THRESHOLD VOLTAGE vs FREE-AIR TEMPERATURE

Copyright © 2025 Texas Instruments Incorporated

6.9 Typical Characteristics (continued)

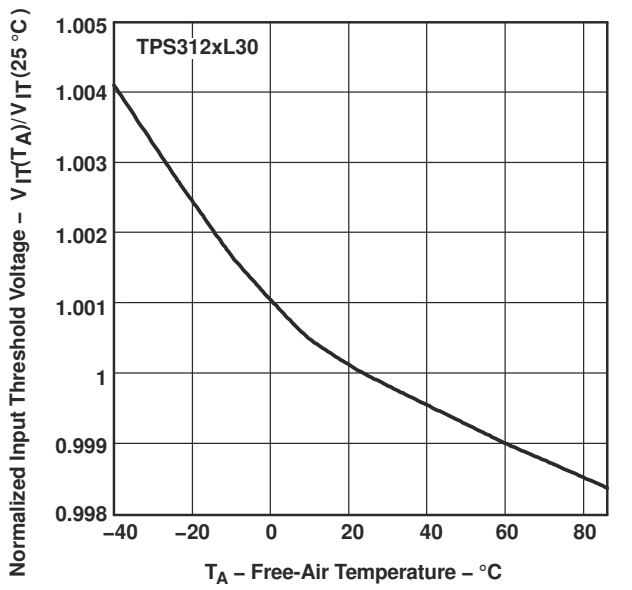


図 6-11. NORMALIZED INPUT THRESHOLD VOLTAGE vs FREE-AIR TEMPERATURE

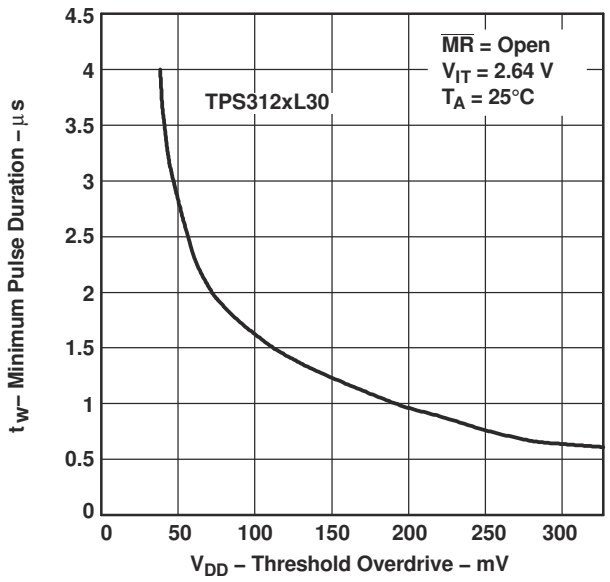


図 6-12. MINIMUM PULSE DURATION vs THRESHOLD OVERDRIVE

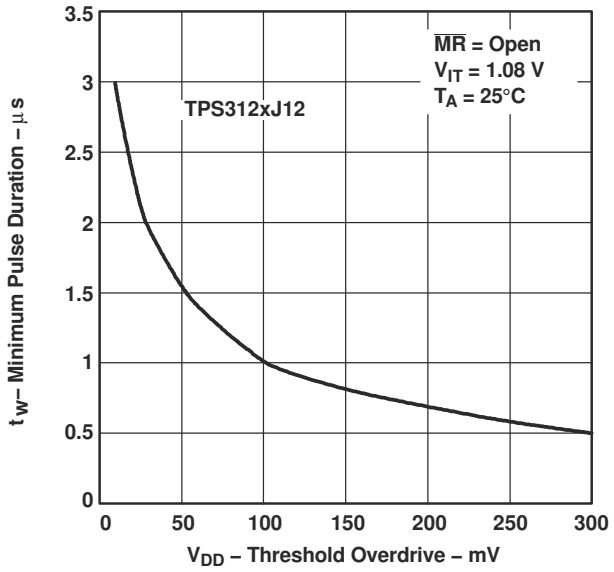


図 6-13. MINIMUM PULSE DURATION vs THRESHOLD OVERDRIVE

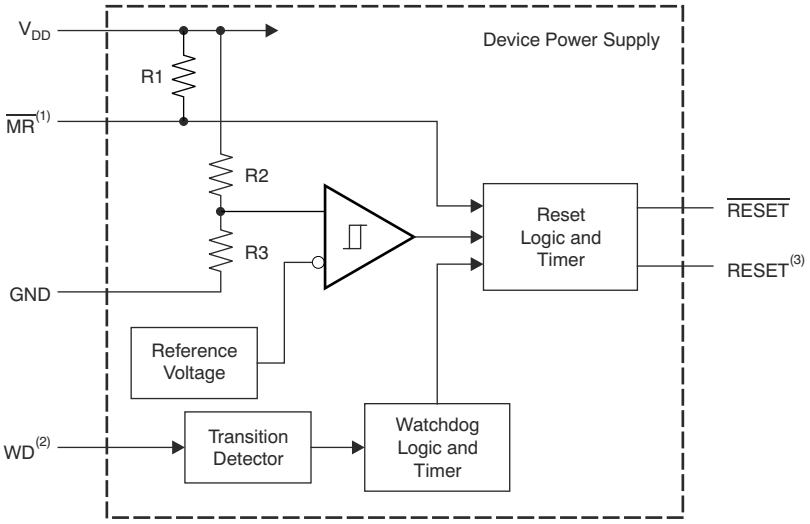
7 Detailed Description

7.1 Overview

The TPS312x family of supervisors provide circuit initialization and timing supervision. Optional configurations include devices with active-high and active-low output signals (TPS3124/3125/3126), devices with a watchdog timer (TPS3123/3124/3128), and devices with manual reset ($\overline{MR}$) pins (TPS3123/3125/3126/3128). $\overline{RESET}$ output is valid when the supply voltage, V_{DD}, is above 0.9V. For devices with active-low output logic, the device monitors V_{DD} and keeps $\overline{RESET}$ low as long as V_{DD} remains below the negative threshold voltage, V_{IT-}. For devices with active-high output logic, RESET remains high as long as V_{DD} remains below V_{IT-}. An internal timer delays the return of the output to the inactive state (high) to make sure proper system reset. The delay time, t_d, starts after V_{DD} rises above the positive threshold voltage (V_{IT-} + V_{HYS}). When the supply voltage drops below V_{IT-}, the output becomes active (low) again. All the devices of this family have a fixed-sense threshold voltage, V_{IT-}, set by an internal voltage divider, so no external components are required.

The TPS312x family is designed to monitor supply voltage. For devices with the manual reset functionality, a low level at $\overline{MR}$ causes $\overline{RESET}$ to become active. For devices with the watch dog timer functionality, when the supervising system fails to retrigger the watchdog circuit within the time-out interval t_{tout} = 0.8s, $\overline{RESET}$ output becomes active for the time period (t_d). This event also reinitializes the watchdog timer. The devices are available in a 5-pin SOT-23 package and are characterized for operation over a temperature range of −40°C to 85°C.

7.2 Functional Block Diagram



NOTES:
(1) TPS3123/5/6/8
(2) TPS3123/4/8
(3) TPS3124/5/6

図 7-1. FUNCTIONAL BLOCK DIAGRAM

7.3 Feature Description

7.3.1 Manual Reset ($\overline{MR}$)

The $\overline{MR}$ input allows an external logic signal from processors, logic circuits, and/or discrete sensors to force a reset signal regardless of V_{DD} with respect to V_{IT-} or the state of the watchdog timer. A low level at $\overline{MR}$ causes the reset signals to become active.

Copyright © 2025 Texas Instruments Incorporated

7.3.2 Active-High or Active-Low Output

All TPS312x devices have an active-low logic output ($\overline{\text{RESET}}$), while the TPS3124/3125/3126 devices also include an active-high logic output (RESET).

7.3.3 Push-Pull or Open-Drain Output

All TPS312x devices, except for TPS3126/3128, have push-pull outputs. TPS3126/3128 devices have an open-drain output.

7.3.4 Watchdog Timer (WDI)

The TPS3123, TPS3124, and TPS3128 devices have a watchdog timer that must be periodically triggered by either a positive or negative transition at WDI to avoid a reset signal being issued. When the supervising system fails to retrigger the watchdog circuit within the time-out interval, t_{tout}, $\overline{\text{RESET}}$ becomes active for the time period t_d. This event also reinitializes the watchdog timer.

7.4 Device Functional Modes

表 7-1 lists the functional modes of the TPS312x devices.

表 7-1. Device Functional Modes Table

TPS3123/8			TPS3124			TPS3125/6			
$\overline{\text{MR}}$	VDD > V_{IT-}	$\overline{\text{RESET}}$	VDD > V_{IT-}	$\overline{\text{RESET}}$	RESET	$\overline{\text{MR}}$	VDD > V_{IT-}	$\overline{\text{RESET}}$	RESET
L	0	L	0	L	H	L	0	L	H
L	1	L	1	H	L	L	1	L	H
H	0	L				H	0	L	H
H	1	H				H	1	H	L

8 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

8.1 Device and Documentation Support

表 8-1. Ordering Information Application Specific Versions (1)

DEVICE NAME	NOMINAL SUPPLY VOLTAGE, V_{NOM}	DEVICE NAME	TYPICAL RESET THRESHOLD VOLTAGE–V_{IT-}
TPS312xx12DBV	1.2V	TPS312xAxxDBV	V_{NOM} –1%
TPS312xx15DBV	1.5V	TPS312xBxxDBV	V_{NOM} –2%
TPS312xx18DBV	1.8V	TPS312xCxxDBV	V_{NOM} –3%
TPS312xx30DBV	3.0V	TPS312xDxxDBV	V_{NOM} –4%
		TPS312xExxDBV	V_{NOM} –5%
		TPS312xFxxDBV	V_{NOM} –6%
		TPS312xGxxDBV	V_{NOM} –7%
		TPS312xHxxDBV	V_{NOM} –8%
		TPS312xIxxDBV	V_{NOM} –9%
		TPS312xJxxDBV	V_{NOM} –10%
		TPS312xKxxDBV	V_{NOM} –11%
		TPS312xLxxDBV	V_{NOM} –12%
		TPS312xMxxDBV	V_{NOM} –13%
		TPS312xNxxDBV	V_{NOM} –14%
		TPS312xOxxDBV	V_{NOM} –15%

1. For the application-specific versions contact Texas Instruments for availability, lead time, and minimum order quantities.

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

Copyright © 2025 Texas Instruments Incorporated

8.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

9 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision G (June 2024) to Revision H (March 2025)	Page
• Rearrange table to meet latest data sheet guidelines	5
• Update VDD Min value to 0.9V	5
• Remove 'Dissipation Rating Table' and replace with 'Thermal Information'	6
• Remove Table 8-2.	14

Changes from Revision F (December 2020) to Revision G (June 2024)	Page
• Removed "If unused, the WDI connection must be high impedance to prevent device from causing a reset event." due to functionality not available	4
• Updated MR resistance typical value	6
• Updated tPHL and tPLH max specification	7

Changes from Revision E (August 2011) to Revision F (December 2020)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• 主要な機能の利点を強調するために「概要」を更新	1
• Moved table of the details on package, threshold and top mark to the device and documentation support section in the back, leaving only the nomenclature and the topology summary here in this device comparison table section	3
• Moved pin out figures from first page to this new pin configuration section and added pin function table	4
• Moved Timing Diagrams to new section and added legend for the letters on the diagrams	8
• Moved and updated device overview, block diagram and function mode table to this newly created section and added subsections for detailed feature descriptions for MR, output topology (active high/low, push-pull/ open-drain and watchdog timer)	12

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS3123J12DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBNI
TPS3123J12DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBNI
TPS3123J12DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBNI
TPS3123J18DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBPI
TPS3123J18DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBPI
TPS3123J18DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBPI
TPS3124G15DBVR	NRND	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBRI
TPS3124G15DBVR.A	NRND	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBRI
TPS3124J12DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBQI
TPS3124J12DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBQI
TPS3124J12DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBQI
TPS3124J18DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBSI
TPS3124J18DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBSI
TPS3124J18DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBSI
TPS3125G15DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBUI
TPS3125G15DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBUI
TPS3125G15DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBUI
TPS3125J12DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBTI
TPS3125J12DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBTI
TPS3125J12DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBTI
TPS3125J18DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBVI
TPS3125J18DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBVI
TPS3125J18DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PBVI
TPS3125L30DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PBXI
TPS3125L30DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PBXI
TPS3126E12DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFOI
TPS3126E12DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFOI
TPS3126E12DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PFOI
TPS3126E15DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFPI

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS3126E15DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFPI
TPS3126E15DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PFPI
TPS3126E18DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFQI
TPS3126E18DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFQI
TPS3126E18DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PFQI
TPS3128E12DBVT	Active	Production	SOT-23 (DBV) | 5	250 | SMALL T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFRI
TPS3128E12DBVT.A	Active	Production	SOT-23 (DBV) | 5	250 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFRI
TPS3128E15DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFSI
TPS3128E15DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFSI
TPS3128E15DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PFSI
TPS3128E18DBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	PFTI
TPS3128E18DBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	PFTI
TPS3128E18DBVT	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	PFTI

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

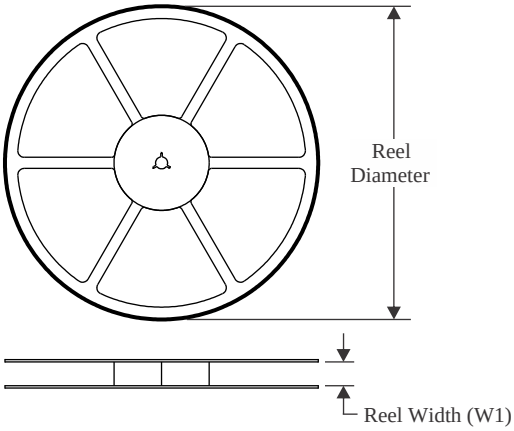
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

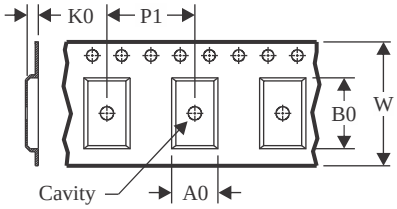
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

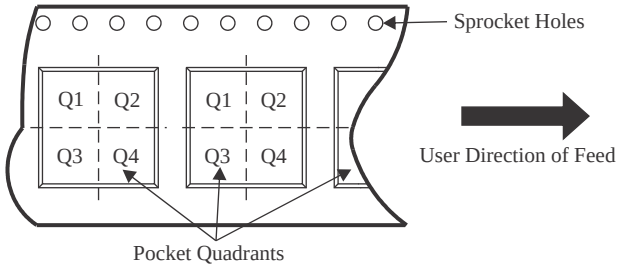


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

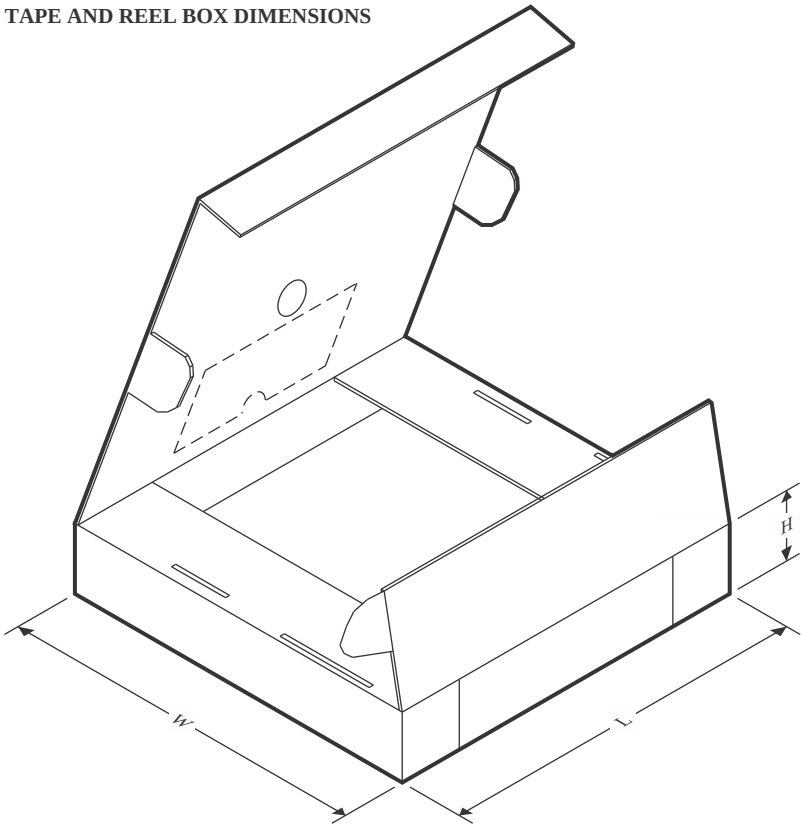


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS3123J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3123J12DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3123J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3123J18DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3124G15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3124J12DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3124J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3124J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125G15DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3125G15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125J12DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3125J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125J18DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3125L30DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3125L30DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS3126E12DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3126E12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3126E15DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3126E15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3126E18DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3126E18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E12DBVT	SOT-23	DBV	5	250	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3128E12DBVT	SOT-23	DBV	5	250	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E15DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3128E15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E18DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3128E18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS3123J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3123J12DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3123J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3123J18DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3124G15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3124J12DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3124J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3124J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125G15DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3125G15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125J12DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3125J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125J18DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3125L30DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3125L30DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3126E12DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3126E12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0

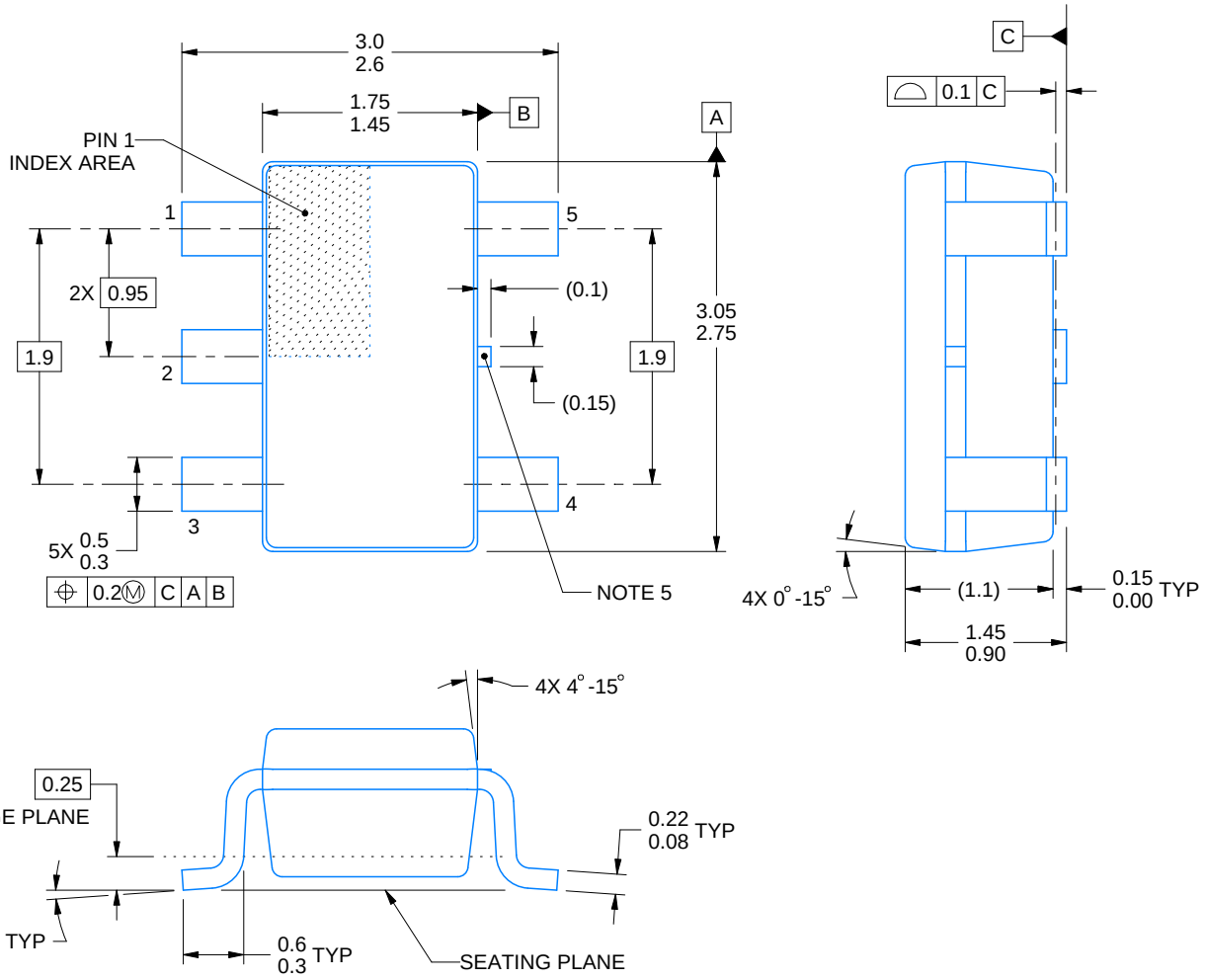
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS3126E15DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3126E15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3126E18DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3126E18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3128E12DBVT	SOT-23	DBV	5	250	210.0	185.0	35.0
TPS3128E12DBVT	SOT-23	DBV	5	250	182.0	182.0	20.0
TPS3128E15DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3128E15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3128E18DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS3128E18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

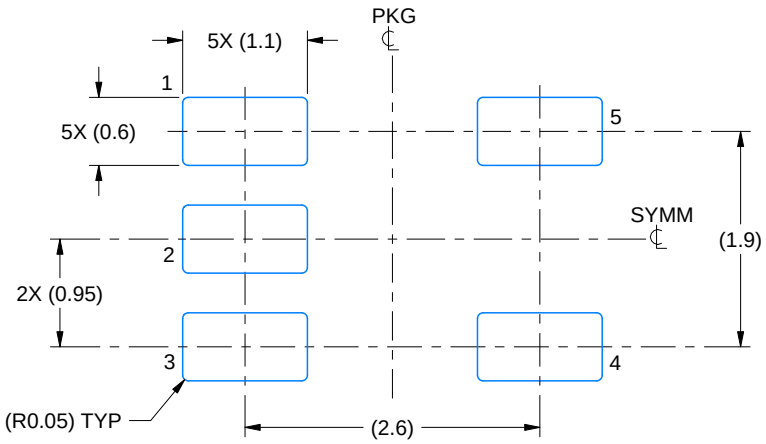
SMALL OUTLINE TRANSISTOR



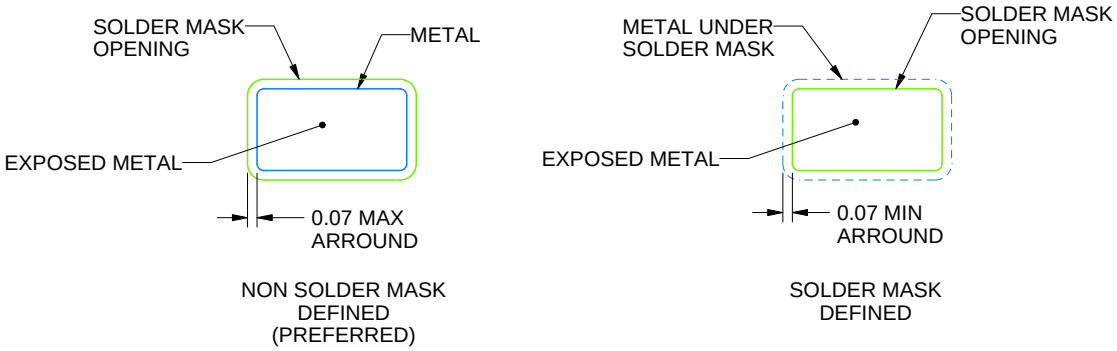
4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

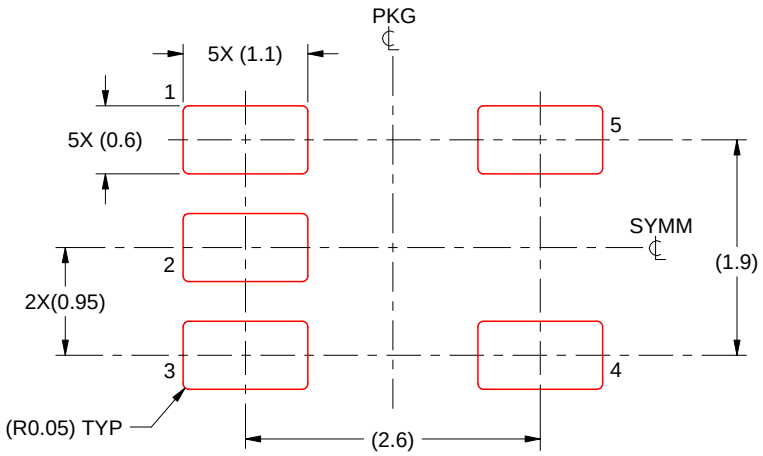


SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月