

TPS544B27W 4V~18V 入力、20A 降圧コンバータ、PMBus® および遠隔測定機能付き

1 特長

- PMBus® 1.5 インターフェイスと NVM による構成、遠隔測定 (V/I/T)、フォルト報告
- 入力電圧: 4V~18V
- 出力電圧: 0.25V~5.5V
- 外部 5V バイアスのサポートにより効率向上、最小 2.7V の入力電圧で動作
- 出力電流: 連続 20A、ピーク 35A
- サイクル単位のパレー I_{OUT} OCF 制限は最大 35A までプログラム可能
- 入力電力監視 (PIN センス)
- プログラム可能な DCM または FCCM 動作
- スイッチング周波数: 400kHz~2MHz
- ドループも含めて内部ループ補償をプログラム可能 (DC 負荷ライン)
- ソフトスタート時間を 0.5ms~16ms の範囲でプログラム可能
- ソフトストップ時間を 0.5ms~4ms の範囲でプログラム可能
- 出力電圧のスルーレートをプログラム可能: 0.625mV/ μ s ~ 25mV/ μ s
- V_{IN} UVLO、 V_{OUT} OVF/UVF、OTF をプログラム可能
- プリバイアスされた出力への安全なスタートアップ
- 高精度の電圧リファレンスと差動リモート検出による高精度の出力
 - 0°C~85°Cの接合部で $\pm 0.5\%$ の許容誤差
 - -40°C~125°Cの接合部で $\pm 1\%$ の許容誤差
- アナログ出力電流出力ピン (IMON)
- 高速過渡応答の D-CAP+™ 制御トポロジ
- オープンドレインのパワー グッド出力 (VRRDY)

2 アプリケーション

- サーバーおよびクラウド コンピューティング POL
- ハードウェア アクセラレータ
- ネットワーク インターフェイス カード
- ブロードバンド、ネットワーク、光通信
- ワイヤレス インフラ

3 説明

TPS544B27W デバイスは、高度に統合された降圧コンバータで、D-CAP+ 制御トポロジにより高速過渡応答を実現します。プログラム可能なパラメータは、いずれも PMBus インターフェイスを介して設定し、新しいデフォルト値として不揮発性メモリ (NVM) に保存できるため、外付け部品点数を最小限に抑えることができます。これらの機能により、このデバイスはスペースに制約のあるアプリケーションに適した設計になっています。

過電流フォルト (OCF)、 V_{OUT} 過電圧フォルト (OVF)、低電圧フォルト (UVF)、および過熱フォルトに対するフォルト管理およびステータス レポートがデバイスに用意されています。TPS544B27W デバイスには、出力電圧、出力電流、デバイス温度などの遠隔測定機能がすべて搭載されています。さらに、基板レベルのパワー マネージメント向けに、外付けセンシング抵抗による入力電源監視機能が搭載されています。

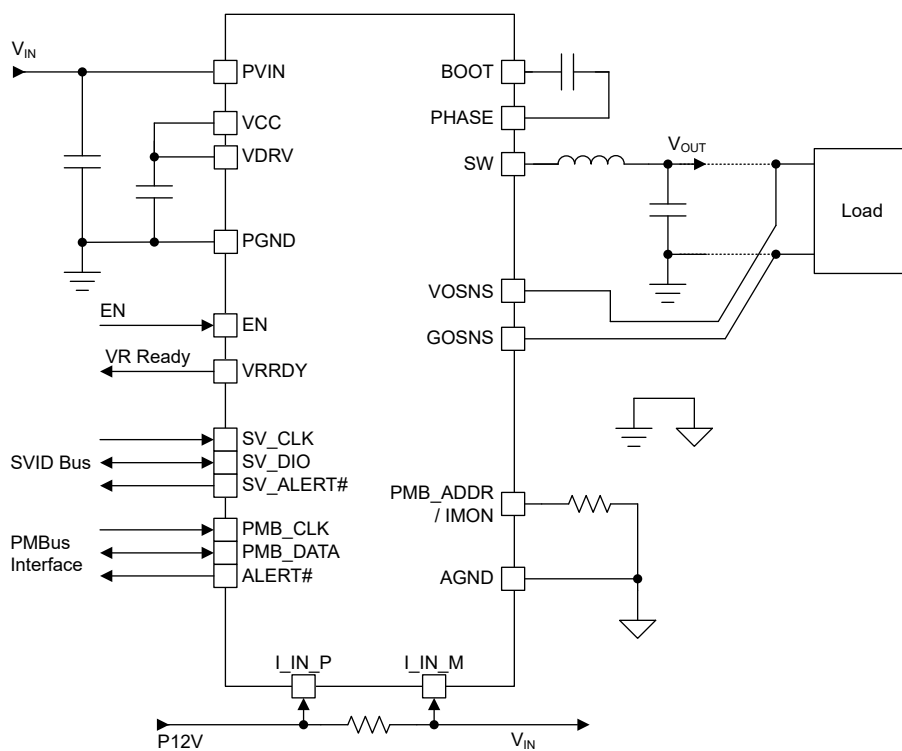
TPS544B27W は鉛フリー デバイスで、適用除外なしで RoHS に準拠しています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TPS544B27W	VBD (WQFN-FCRLF, 33)	5.00mm × 4.00mm

- (1) 詳細については、[セクション 11](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。





概略回路図

目次

1 特長	1	6.5 プログラミング	26
2 アプリケーション	1	7 レジスタ マップ	29
3 説明	1	7.1 PMBus®トランザクション タイプ.....	29
4 ピン構成および機能	4	7.2 ブロック コマンドの文書化規則.....	29
5 仕様	6	7.3 PMBus コマンド.....	30
5.1 絶対最大定格.....	6	8 アプリケーションと実装	131
5.2 ESD Ratings.....	6	8.1 アプリケーション情報.....	131
5.3 推奨動作条件.....	7	8.2 代表的なアプリケーション.....	132
5.4 熱に関する情報.....	7	8.3 電源に関する推奨事項.....	140
5.5 電気的特性.....	7	8.4 レイアウト.....	141
5.6 タイミング要件.....	13	9 デバイスおよびドキュメントのサポート	143
5.7 スイッチング特性.....	13	9.1 ドキュメントの更新通知を受け取る方法.....	143
5.8 代表的特性.....	14	9.2 サポート・リソース.....	143
6 詳細説明	15	9.3 商標.....	143
6.1 概要.....	15	9.4 静電気放電に関する注意事項.....	143
6.2 機能ブロック図.....	15	9.5 用語集.....	143
6.3 機能説明.....	16	10 改訂履歴	143
6.4 デバイスの機能モード.....	24	11 メカニカル、パッケージ、および注文情報	144

4 ピン構成および機能

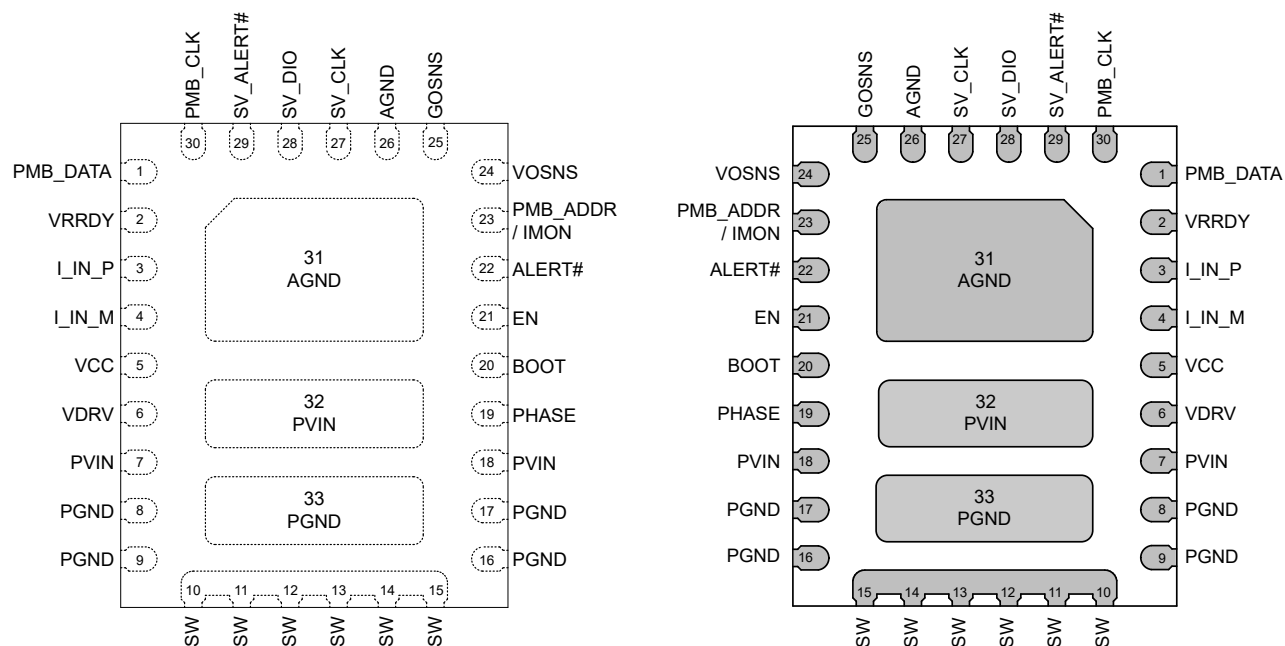


図 4-1. 33 ピン VBD、WQFN-FCRLF パッケージ (上面 図 4-2. 33 ピン VBD、WQFN-FCRLF パッケージ (底面 図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
AGND	26	G	グランドピン、内部制御回路の基準点
AGND	31	G	AGND に内部で接続されたサーマルパッド。このパッドを PCB レイアウト上の基板グランドに接続して、熱性能を向上させます。
BOOT	20	P	ハイスайд ゲートドライバの電源レール (昇圧端子)。このピンと PHASE ピンとの間にブートストラップコンデンサを接続します。高温 (X7R) 0.1μF 以上の値のセラミックコンデンサを推奨します。
EN	21	I	イネーブルピンはアクティブ High の入力ピンで、High にアサートすると、VR が出力電圧レールのソフトスタートシーケンスを開始します。Low にディアサートされると、VR は VRRDY をディアサートし、出力電圧レールのシャットダウンシーケンスを開始して完了まで継続します。
GOSNS	25	I	差動リモートセンサ回路の負入力。負荷側のグランドセンサポイントに接続します。
I_IN_M	4	I	差動入力電流センサの負入力。入力電流センサ抵抗の PVIN 側に接続します。入力電流センサを使用しない場合は、I_IN_P および PVIN に直接接続します。
I_IN_P	3	I	差動入力電流センサの正入力。入力電流センサ抵抗の入力側に接続します。入力電流センサを使用しない場合は、I_IN_M および PVIN に直接接続します。
PGND	8 ~ 9、16 ~ 17	G	内部電力段の電源グランド
PGND	33	G	PGND に内部で接続されたサーマルパッド。このパッドを PCB レイアウト上の基板グランドに接続して、熱性能を向上させます。
PHASE	19	O	ハイスайд MOSFET ドライバのリターン。内部で SW に短絡。BOOT ピンのバイパスコンデンサをこのピンに接続します。

表 4-1. ピンの機能 (続き)

ピン		タイプ ⁽¹⁾	説明
名称	番号		
PMB_ADDR / IMON	23	I/O	多目的ピン。デバイスの初期化時、このピンと AGND との間に外付け抵抗を接続することにより、コントローラの PMBus アドレスが設定されます。抵抗を適切に検出するため、VCC 電源オン時のデバイス初期化中にこのピンに 20pF を超える負荷をかけないでください。DC_LL、VBOOT、および OFFSET ソース 0 または 1 もこの段階で選択されます。デバイス初期化後、このピンはアナログ電流の監視出力として使用できます。このピンはローサイド MOSFET の電流センスです。アナログ IMON 機能は、PMBus (DAh) SVID_IMAX コマンドの EN_AIMON ビットにより有効化されます。IMON 機能を使用する場合は、このピンに 50pF を超える負荷をかけないでください。
PMB_CLK	30	I	PMBus シリアル クロック ピン
PMB_DATA	1	I/O	PMBus 双方向シリアル データ ピン
PVIN	7、18	P	電力段およびアナログ回路の電源入力。PVIN は、内部 VCC LDO の入力です。
PVIN	32	P	PVIN に内部で接続されているパッド。このパッドは PCB レイアウトの電源入力電圧に接続し、ビアを使って内層に接続することにより、PCB レイアウトの AC および DC 寄生容量を低減します。
ALERT#	22	O	多目的アクティブ Low のオープンドレインピンです。このピンの機能は、PMBus (D0h) SYS_CFG_USER1 コマンドの SEL_ALERT_FN フィールドで選択できます。 1. SMB_ALERT# 2. PINALRT# 3. CAT_FAULT# 4. VR_HOT#
SV_ALERT#	29	O	SVID アクティブ Low ALERT# 信号。この出力は、VR のステータスが変化したことを示すためにアサートされます。
SV_CLK	27	I	SVID クロック ピン
SV_DIO	28	I/O	SVID 双方向データ ピン
SW	10 ~ 15	O	パワー コンバータの出力スイッチング端子。このピンは出力インダクタに接続します。
VCC	5	I	内部回路用の内部 LDO 出力およびバイアスです。VDRV に接続するか、同じ外部 5V バイアスから電源を供給します。最小 1.0μF、10V のセラミック コンデンサを使用して AGND にバイパスします。
VDRV	6	P	ゲートドライバ回路の入力です。内部バイアスとして使用する場合は、VCC に接続します。このピンに外部 5V バイアスを接続すると、内部 LDO の電力損失を低減できます。
VOSNS	24	I	差動リモート センス回路の正入力。負荷側の Vout センス ポイントに接続
VRRDY	2	O	電圧レギュレータの「レディ」出力信号。EN がアサートされた後、コントローラが SVID コマンドを受け入れる準備ができたときに、VRRDY インジケータがアサートされます。シャットダウン フォルトが発生すると、VRRDY は Low にデリアサートされます。オープンドレイン出力には、外付けのプルアップ抵抗が必要です。

(1) I = 入力、O = 出力、I/O = 入力または出力、G = グランド、P = 電源。

5 仕様

5.1 絶対最大定格

動作時接合部温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
ピン電圧	PVIN	-0.3	19	V
ピン電圧	SW – PGND, DC	-0.3	19	V
ピン電圧	SW – PGND, 過渡 < 10ns	-3	21.5	V
ピン電圧	PVIN – SW, DC	-0.3	19	V
ピン電圧	PVIN – SW, 過渡 < 10ns	-3	25	V
ピン電圧	BOOT – PGND	-0.3	25	V
ピン電圧	BOOT – SW	-0.3	6	V
ピン電圧	I_IN_P, I_IN_M	-0.3	20	V
ピン電圧	EN, VOSNS, PMB_ADDR/IMON, VRRDY	-0.3	5.5	V
ピン電圧	PMB_CLK, PMB_DATA, ALERT#, SV_DIO, SV_CLK, SV_ALERT#	-0.3	5.5	V
ピン電圧	GOSNS – AGND	-0.3	0.3	V
ピン電圧	VCC, VDRV	-0.3	6	V
シンク電流	VRRDY		10	mA
接合部温度	T _J	-40	150	°C
保存温度	T _{stg}	-55	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD Ratings

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	±500	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

動作時接合部温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V _{OUT}	出力電圧範囲 (SVID インターフェイスを使用してプログラム可能)		0.25		3.04	V
V _{OUT}	出力電圧範囲 (PMBus インターフェイスを使用してプログラム可能)		0.25		5.5	V
V _{IN}	入力電圧	PVIN (VCC+VDRV が内部 LDO で電源供給されている場合)。	4.0		18	V
		PVIN (VCC+VDRV が有効な外部バイアスで電力供給されている場合)	2.7		18	V
V _{BIAS}	入力電圧	VCC+VDRV 外部バイアス	4.7		5.5	V
I _{OUT}	出力電流範囲		0		35	A
	ピン電圧	I _{IN_P} , I _{IN_M}	4		18	V
	ピン電圧	SV_CLK, SV_DIO, SV_ALERT#	-0.1		1.5	V
	ピン電圧	EN, VRRDY, PMB_ADDR/IMON, PMB_CLK, PMB_DATA, ALERT#	-0.1		5.3	V
I _{PG}	入力電流能力	VRRDY			10	mA
I _{PMBUS}	入力電流能力	PMB_DATA, ALERT#			20	mA
T _J	動作時接合部温度		-40		150	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		デバイス		単位
		VBD (QFN, JEDEC)	VBD (QFN, TI EVM)	
		33 ピン	33 ピン	
R _{θJA}	接合部から周囲への熱抵抗	30.5	17.3	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	8.8	n/a ⁽²⁾	°C/W
R _{θJB}	接合部から基板への熱抵抗	10.3	n/a ⁽²⁾	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	2.9	n/a ⁽²⁾	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	10.3	n/a ⁽²⁾	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗 – 電力段から PGND	5.5	n/a ⁽²⁾	°C/W
	接合部からケース (底面) への熱抵抗 – 電力段から PVIN	8.7	n/a ⁽²⁾	°C/W
	接合部からケース (底面) への熱抵抗 – コントローラから AGND	15.3	n/a ⁽²⁾	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
(2) 熱シミュレーションのセットアップは、TI の評価基板レイアウトに適用できません。

5.5 電気的特性

T_J = -40°C ~ +125°C、PVIN = 4V ~ 18V、V_{VCC} = 4.5V ~ 5.0V (特に記述のない限り)。標準値は T_J = 25°C、PVIN = 12V、V_{VCC} = 4.5V の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
電源							
I _Q (PVIN)	PVIN 静止電流	非スイッチング、PVIN = 12V、V _{EN} = 0V、VCC/VDRV ピンに外部バイアスなし			10	13	mA
I _{VCC}	VCC+VDRV 外部バイアス電流	VCC+VDRV に 5V 外部バイアス、通常スイッチング、T _J = 25°C、PVIN = 12V、V _{EN} = 2V、FCCM、I _{OUT} = 0A	V _{OUT} = 0.4V、f _{SW} = 600kHz		21		mA
			V _{OUT} = 1.8V、f _{SW} = 1000kHz		30		mA
			V _{OUT} = 1.8V、f _{SW} = 1500kHz		40		mA
I _Q (VCC)	VCC+VDRV 静止電流	VCC+VDRV に外部バイアス 5V、非スイッチング。PVIN = 12V、V _{EN} = 0V			10		mA
入力 UVLO および OV							
PVIN _{OV} (RISE)	PVIN 過電圧スレッショルド (55h) VIN_OV_FAULT_LIMIT	(55h) VIN_OV_FAULT_LIMIT = 16V			16.4	17.0	V
		(55h) VIN_OV_FAULT_LIMIT = 18V			18	18.5	V

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $PVIN = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $PVIN = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
PVIN _{OV(FALL)}	PVIN 過電圧立ち下がりスレッシュホールド。 PVIN_OVF ステータス ビットは、設定された後は、PVIN がこのスレッシュホールドを下回るまでクリアできません。	PVIN の立ち下がり			13.5		V
VIN_ON	PVIN ターンオン電圧 (35h) VIN_ON	PVIN 立ち上がり	(35h) VIN_ON = 10V		10		V
			(35h) VIN_ON = 9V		9		V
			(35h) VIN_ON = 8V		8		V
			(35h) VIN_ON = 7V		7		V
			(35h) VIN_ON = 6V		6		V
			(35h) VIN_ON = 5V		5		V
			(35h) VIN_ON = 3V		3.8		V
			(35h) VIN_ON = 2V		2.5		V
VIN_OFF	PVIN ターンオフ電圧 (36h) VIN_OFF	PVIN 立ち下がり	(36h) VIN_OFF = 9V		9.5		V
			(36h) VIN_OFF = 8V		8.5		V
			(36h) VIN_OFF = 7V		7.5		V
			(36h) VIN_OFF = 6V		6.5		V
			(36h) VIN_OFF = 5V		5.5		V
			(36h) VIN_OFF = 4V		4.2		V
			(36h) VIN_OFF = 3V		3.6		V
			(36h) VIN_OFF = 2V		2.3		V
T _{DGLTCH(ON)}	VIN_ON グリッチ除去時間				50		μs
T _{DGLTCH(OFF)}	VIN_OFF グリッチ除去時間				5		μs
イネーブル							
V _{EN(R)}	EN 電圧立ち上がりスレッシュホールド	EN 立ち上がり、スイッチングはイネーブル			1.2	1.3	V
V _{EN(F)}	EN 電圧立ち下がりスレッシュホールド	EN 立ち下がり、スイッチングはディスエーブル		0.9	1.0		V
V _{EN(H)}	EN 電圧ヒステリシス				0.2		V
t _{EN(DGLTCH)}	EN グリッチ除去時間 ⁽¹⁾			0.2	0.7		μs
R _{EN(PD)}	EN 内部ブルダウン抵抗 (EN から AGND へ)	VEN = 2V、EN ピンから AGND へ		110	125	140	kΩ
内部 VCC LDO							
V _{VCC(LDO)}	内部 VCC LDO 出力電圧	PVIN = 4V、I _{VCC(load)} = 5mA		3.925	3.97	4.0	V
		PVIN = 5V ~ 18V、I _{VCC(load)} = 5mA		4.3	4.5	4.55	V
V _{VCC(ON)}	VCC UVLO 立ち上がりスレッシュホールド	VCC 立ち上がり		3.7	3.80	3.86	V
V _{VCC(OFF)}	VCC UVLO 立ち下がりスレッシュホールド	VCC 立ち下がり		3.5	3.59	3.65	V
V _{VCC(DO)}	VCC LDO ドロップアウト電圧	PVIN – V _{VCC} 、PVIN = 4V、I _{VCC(load)} = 50mA			140	250	mV
I _{VCC(SC)}	VCC LDO 短絡電流制限	PVIN = 12V		250	300		mA
VOUT 電圧							
V _{DAC(RNG)}	V _{DAC} 範囲			250		768	mV
V _{OUT(ACC)}	出力電圧レギュレーション精度	T _J = 0°C~85°C	V _{OUT} = 0.5V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	0.495	0.5	0.505	V
			V _{OUT} = 0.75V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	0.744	0.75	0.756	V
			V _{OUT} = 1.536V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	1.52832	1.536	1.54368	V
		T _J = –40°C~125°C	V _{OUT} = 0.5V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	0.4925	0.5	0.5075	V
			V _{OUT} = 0.75V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	0.7425	0.75	0.7575	V
			V _{OUT} = 1.536V、V _{OSL} = 0.5、V _{VOSNS} –V _{GOSNS}	1.52064	1.536	1.55136	V

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $P_{VIN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $P_{VIN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{OUT(ACC)}	出力電圧のレギュレーション精度	T _J = 0°C〜85°C	V _{OUT} = 1.2V、VOSL = 0.5、V _{VOSNS} −V _{GOSNS}	1.194	1.2	1.206	V
			V _{OUT} = 1.8V、VOSL = 0.25、V _{VOSNS} −V _{GOSNS}	1.791	1.8	1.809	V
		T _J = −40°C〜125°C	V _{OUT} = 1.2V、VOSL = 0.5、V _{VOSNS} −V _{GOSNS}	1.188	1.2	1.212	V
			V _{OUT} = 1.8V、VOSL = 0.25、V _{VOSNS} −V _{GOSNS}	1.782	1.8	1.818	V
R _{DCLL(RNG)}	DC 負荷ラインのプログラマブルな範囲			0		3.1	mΩ
R _{DCLL(RES)}	DC 負荷ラインのプログラマブルな分解能				0.1		mΩ
I _{VOS}	VOSNS 入力電流	VOSL = 0.25、V _{VOSNS} = 1.8V			120	130	μA
V _{OUTRES}	VOUT_COMMAND および VOUT_TRIM の分解能				1.953		mV
VOSL	VOUT_SCALE_LOOP 内部帰還ループのスケールリング係数	プログラマブルな範囲、4 つの個別設定		0.125		1	
VOUT_TRIM	プログラマブルな範囲			-125		123	mV
SR _{FAST}	SVID SetVID- 高速スルーレート精度 ⁽¹⁾	VOUT_TRANSITION_RATE = 10mV/μs		9	10	11	mV/μs
スイッチング周波数							
f _{SW(FCCM)}	スイッチング周波数 (33h) FREQUENCY_SWITCH	PVIN = 12V、FCCM、V _{OUT} = 1.2V、I _{OUT} = 10A	(33h) FREQUENCY_SWITCH = 0x3803 (400kHz)		400		kHz
			(33h) FREQUENCY_SWITCH = 0x3805 (600kHz)	510	600	660	kHz
			(33h) FREQUENCY_SWITCH = 0x3806 (800kHz)	680	800	920	kHz
			(33h) FREQUENCY_SWITCH = 0x3808 (1000kHz)	850	1000	1150	kHz
			(33h) FREQUENCY_SWITCH = 0x3809 (1200kHz)	1020	1200	1440	kHz
			(33h) FREQUENCY_SWITCH = 0x380B (1500kHz)		1500		kHz
			(33h) FREQUENCY_SWITCH = 0x380E (1800kHz)		1700		kHz
			(33h) FREQUENCY_SWITCH = 0x380F (2000kHz)		1900		kHz
起動とシャットダウンのタイミング							
t _{ON(DLY)}	電源オン シーケンス遅延、(60h) TON_DELAY	V _{VCC} = 4.5V	TON_DELAY = 0ms		0.05	0.1	ms
			TON_DELAY = 0.5ms		0.5	0.55	ms
			TON_DELAY = 1.0ms		1.0	1.1	ms
			TON_DELAY = 2.0ms		2.0	2.2	ms
t _{ON(Rise)}	ソフトスタート時間、(61h) TON_RISE	V _{VCC} = 4.5V	TON_RISE = 0.5ms		0.5	0.575	ms
			TON_RISE = 1.0ms		1.0	1.15	ms
			TON_RISE = 2.0ms		2.0	2.3	ms
			TON_RISE = 4.0ms		4.0	4.6	ms
			TON_RISE = 8.0ms		8.0	9.2	ms
			TON_RISE = 16.0ms		16.0	18.4	ms
t _{OFF(DLY)}	電源オフ シーケンス遅延、(64h) TOFF_DELAY	V _{VCC} = 4.5V	TOFF_DELAY = 0ms		0	0.05	ms
			TOFF_DELAY = 1.0ms		1.0	1.1	ms
			TOFF_DELAY = 1.5ms		1.5	1.65	ms
			TOFF_DELAY = 2.0ms		2.0	2.2	ms

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $P_{VIN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $P_{VIN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
SR _(Fall)	ソフトストップ スルーレート、(65h) TOFF_FALL	V _{VCC} = 4.5V、VOSL = 0.5 (5mV VID 表)、 VDACBOOT = 0.55V	TOFF_FALL = 0.5ms		-2.22		mV/μs
			TOFF_FALL = 1ms		-1.11		mV/μs
			TOFF_FALL = 2ms		-0.56		mV/μs
			TOFF_FALL = 4ms		-0.28		mV/μs
		V _{VCC} = 4.5V、VOSL = 0.25 (10mV VID 表)、 VDACBOOT = 0.45V	TOFF_FALL = 0.5ms		-3.64		mV/μs
			TOFF_FALL = 1ms		-1.82		mV/μs
			TOFF_FALL = 2ms		-0.91		mV/μs
			TOFF_FALL = 4ms		-0.46		mV/μs
電力段							
R _{DS(on)(HS)}	ハイサイド MOSFET オン抵抗	T _J = 25°C、P _{VIN} = 12V	V _{BOOT-PHASE} = 4.5V		6.7		mΩ
			V _{BOOT-PHASE} = 5V		6.5		mΩ
R _{DS(on)(LS)}	ローサイド MOSFET オン抵抗	T _J = 25°C、P _{VIN} = 12V	V _{VCC/VDRV} = 内部バイアス (4.5V)		2.1		mΩ
			V _{VCC/VDRV} = 5V		2.0		mΩ
t _{ON} (min)	最小 ON パルス幅	V _{VDRV} = V _{VCC} = 内部バイアス			30		ns
t _{OFF} (min)	最小 OFF パルス幅	V _{VDRV} = V _{VCC} = 内部バイアス、I _O = 1.5A、V _{OUT} = V _{OUT(set)} – 20mV、 SW 立ち下がりがリエッジから立ち上がりエッジまで			210	250	ns
ブートストラップ回路							
I _{BOOT(LKG)}	ブートリーク電流	V _{EN} = 2V、V _{BOOT-SW} = 5V				150	μA
V _{BT-PH(UV_F)}	BOOT-PHASE UVLO 立ち下がリスレッシュ ォルド				3		V
過電流保護							
I _{LS(OC)}	ローサイド MOSFET バレー過電流制限値、 (46h) IOUT_OC_FAULT_LIMIT ⁽¹⁾	IOUT_OC_FAULT_LIMIT = 8A		6.5	8	9.5	A
		IOUT_OC_FAULT_LIMIT = 10A		8.5	10	11.5	A
		IOUT_OC_FAULT_LIMIT = 12A		10.5	12	13.5	A
		IOUT_OC_FAULT_LIMIT = 15A		13.5	15	16.5	A
		IOUT_OC_FAULT_LIMIT = 16A		14.4	16	17.6	A
		IOUT_OC_FAULT_LIMIT = 20A		18	20	22	A
		IOUT_OC_FAULT_LIMIT = 24A		21.6	24	26.4	A
		IOUT_OC_FAULT_LIMIT = 25A		22.5	25	27.5	A
		IOUT_OC_FAULT_LIMIT = 30A		27	30	33	A
		IOUT_OC_FAULT_LIMIT = 32A		28.8	32	35.2	A
IOUT_OC_FAULT_LIMIT = 35A		31.5	35	38.5	A		
I _{LS(NOC)}	ローサイド MOSFET 負の過電流制限値 ⁽¹⁾	≥ 12A	SEL_NOC = 00b		-22.1	-18.6	A
			SEL_NOC = 01b		-17.8	-15.6	A
			SEL_NOC = 10b		-13.9	-12	A
			SEL_NOC = 11b		-6.2	-4.9	A
		≤ 8A	SEL_NOC = 00b		-10.8	-9.2	A
			SEL_NOC = 01b		-8.9	-7.7	A
			SEL_NOC = 10b		-6.9	-5.7	A
			SEL_NOC = 11b		-3.1	-2.0	A
I _{ZC(CCM)}	ゼロ交差検出電流スレッシュォルド (CCM 動 作、DCM に移行)	V _{IN} = 12V、V _{VCC} = 4.5V	SEL_ZC = 00b		1000		mA
			SEL_ZC = 01b		700		mA
			SEL_ZC = 10b		-250		mA
			SEL_ZC = 11b		-500		mA
出力 OVF/UVF							
V _{OVF}	VOUT 過電圧故障 (OVF) スレッシュォルド、 (40h) VOUT_OV_FAULT_LIMIT	(VOSNS – GOSNS) 立ち 上がり	VOUT_OV_FAULT_LIMIT = 573d		112%		VOC
			VOUT_OV_FAULT_LIMIT = 594d	113%	116%	119%	VOC
			VOUT_OV_FAULT_LIMIT = 614d	117%	120%	123%	VOC
			VOUT_OV_FAULT_LIMIT = 634d		124%		VOC
V _{OVF(acc)}	Vout OVF 精度	(VOSNS – GOSNS) 立ち 上がり		-3%		3%	VOC

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $P_{VIN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $P_{VIN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{UVF}	V _{out} 低電圧フォルト (UVF) スレッシュホールド、(44h) VOUT_UV_FAULT_LIMIT	(VOSNS – GOSNS) 立ち下がり	VOUT_UV_FAULT_LIMIT = 430d		84%		VOC
			VOUT_UV_FAULT_LIMIT = 389d	73%	76%	79%	VOC
			VOUT_UV_FAULT_LIMIT = 348d		68%		VOC
			VOUT_UV_FAULT_LIMIT = 307d		60%		VOC
V _{OVF(ACC)}	V _{out} UVF 精度	(VOSNS – GOSNS) 立ち下がり		-3%		3%	VOC
	V _{out} UVF および UVW 遅延時間	(45h) VOUT_UV_FAULT_RESPONSE<2:0> = x00b			1.6		μs
			(45h) VOUT_UV_FAULT_RESPONSE<2:0> = x01b		16		μs
			(45h) VOUT_UV_FAULT_RESPONSE<2:0> = x10b		64		μs
			(45h) VOUT_UV_FAULT_RESPONSE<2:0> = x11b		256		μs
T _{HICCUP}	再起動前のヒカップ スリープ時間。ヒカップ 応答オプションがあるすべての故障に適用可能。	(45h) VOUT_UV_FAULT_RESPONSE<5:3> = 111b			56		ms
V _{OVF(FIX)}	V _{OUT} 固定 OVF 保護スレッシュホールド	VOUT_SCALE_LOOP = 1	OVF_FIXED = 0b		0.75		V
			OVF_FIXED = 1b		0.9		V
		VOUT_SCALE_LOOP = 0.5 (5mV VID 表)	OVF_FIXED = 0b	1.44	1.5	1.53	V
			OVF_FIXED = 1b	1.725	1.8	1.83	V
		VOUT_SCALE_LOOP = 0.25 (10mV VID 表)	OVF_FIXED = 0b	2.305	2.4	2.45	V
			OVF_FIXED = 1b	2.88	3.0	3.06	V
VOUT_SCALE_LOOP = 0.125	OVF_FIXED = 0b		4.8		V		
	OVF_FIXED = 1b		6.0		V		
出力 OVW/UVW							
V _{OVW}	過電圧警告 (OVW) スレッシュホールド、(42h) VOUT_OV_WARN_LIMIT	(VOSNS – GOSNS) 立ち上がり	VOUT_OV_WARN_LIMIT = 532d		104%		VOC
			VOUT_OV_WARN_LIMIT = 553d	105%	108%	111%	VOC
			VOUT_OV_WARN_LIMIT = 573d	109%	112%	115%	VOC
			VOUT_OV_WARN_LIMIT = 594d		116%		VOC
t _{OVW(DLY)}	OVW の遅延時間	(VOSNS – GOSNS) > V _{OVW}			2		μs
V _{UVW(range)}	低電圧警告 (UVW) スレッシュホールド、(43h) VOUT_UV_WARN_LIMIT プログラマブル範囲	(VOSNS – GOSNS) 立ち下がり		68%		96%	VOC
V _{UVW(res)}	低電圧警告 (UVW) スレッシュホールドの分解能				4%		VOC
V _{UVW}	低電圧警告 (UVW) スレッシュホールド、(43h) VOUT_UV_WARN_LIMIT	(VOSNS – GOSNS) 立ち下がり	VOUT_UV_WARN_LIMIT = 492d		96%		VOC
			VOUT_UV_WARN_LIMIT = 471d		92%		VOC
			VOUT_UV_WARN_LIMIT = 451d	85%	88%	91%	VOC
			VOUT_UV_WARN_LIMIT = 430d		84%		VOC
			VOUT_UV_WARN_LIMIT = 410d		80%		VOC
			VOUT_UV_WARN_LIMIT = 389d		76%		VOC
			VOUT_UV_WARN_LIMIT = 369d		72%		VOC
			VOUT_UV_WARN_LIMIT = 348d		68%		VOC
VRRDY							
t _{PG(DLY_RISE)}	パワーグッド立ち上がりエッジ遅延 (ソフトスタート完了から High 状態までの遅延時間、スタートアップ時にのみ発生)	PGD_DEL = 00b			0		ms
			PGD_DEL = 01b		0.5		ms
			PGD_DEL = 10b		1.0		ms
			PGD_DEL = 11b		2.0		ms
t _{PG(DLY_UVF)}	UVF からのパワーグッド立ち下がりエッジ遅延 ⁽¹⁾				1		μs
I _{PG(LKG)}	オープンドレイン出力が High の時のパワーグッド ピンのリーク電流	V _{VRRDY} = 5V				5	μA
V _{OL(PG)}	パワーグッド ピン出力 Low レベル電圧	I _{VRRDY} = 10mA、V _{IN} = 12V、V _{VCC} = 4.5V				300	mV
	有効なパワーグッド出力の最小 VCC	V _{EN} = 0V、R _{pullup} = 10kΩ、V _{VRRDY} ≤ 0.3V				1.2	V
出力放電							
R _{DISCHG}	VOSNS ピンの出力放電	PVIN = 12V、V _{VCC} = 4.5V、V _{VOSNS} = 0.5V、V _{EN} = 0V		1.15	1.47	1.85	kΩ

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $P_{VIN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $P_{VIN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件		最小値	標準値	最大値	単位
サーマル シャットダウンおよび温度保護機能							
T _{J(SD)}	サーマル シャットダウンのスレッショルド ⁽¹⁾	接合部温度の上昇	SEL_OTF_BG = 0b011	98	110	122	°C
			SEL_OTF_BG = 0b010	108	120	132	°C
			SEL_OTF_BG = 0b001	118	131	143	°C
			SEL_OTF_BG = 0b000	129	142	154	°C
			SEL_OTF_BG = 0b111	141	154	167	°C
			SEL_OTF_BG = 0b110	153	166	180	°C
T _{J(HYS)}	サーマル シャットダウン ヒステリシス ⁽¹⁾	SEL_OTF_BG = 0b110		15		°C	
遠隔測定 (PMBus および SVID)							
M _{IOUT(rg)}	出力電流測定範囲	ICC_MAX = 40A		0		40	A
M _{IOUT(acc)}	出力電流の測定精度 (T _J = 0°C ~ 125°C)	ICC_MAX = 8A, FCCM	0A ≤ I _{OUT} ≤ 8A ⁽¹⁾	-0.45		1.35	A
			0A ≤ I _{OUT} ≤ 6A	-0.75		0.75	A
		ICC_MAX = 20A, FCCM	6A < I _{OUT} ≤ 12A ⁽¹⁾	-0.75		0.75	A
			14A < I _{OUT} ≤ 20A ⁽¹⁾	-6%		6%	A
		ICC_MAX = 40A, FCCM	0A ≤ I _{OUT} ≤ 8A ⁽¹⁾	-0.75		0.75	A
			I _{OUT} = 12A ⁽¹⁾	-8%		8%	
		24A < I _{OUT} ≤ 40A ⁽¹⁾	-6%		6%		
M _{VOUT(rg)}	出力電圧測定範囲			0		6	V
M _{VOUT(acc)}	出力電圧測定精度データポイント	VOUT_SCALE_LOOP = 1	V _{OUT} = 0.5V	0.49	0.5	0.51	V
		VOUT_SCALE_LOOP = 0.5	V _{OUT} = 0.75V	0.736	0.75	0.764	V
			V _{OUT} = 1.2V	1.184	1.199	1.213	V
		VOUT_SCALE_LOOP = 0.25	V _{OUT} = 1.5V	1.48	1.5	1.52	V
			V _{OUT} = 1.8V	1.775	1.801	1.824	V
		VOUT_SCALE_LOOP = 0.125	V _{OUT} = 3.3V	3.254	3.301	3.348	V
M _{PIN(rg)}	入力電力の測定範囲	PIN_SENSE_RES = 111b (0.25mΩ)		0		640	W
M _{PVIN(rg)}	入力電圧測定範囲			4		18	V
M _{PVIN(acc)}	入力電圧測定精度データポイント	T _J = 25°C	VIN = 8V	7.875	8	8.125	V
			VIN = 12V	11.875	12	12.125	V
			VIN = 16V	15.84375	16	16.15625	V
M _{IIN(rg)}	入力電流の測定範囲	PIN_SENSE_RES = 011b (1.0mΩ)		0		40	A
		PIN_SENSE_RES = 101b (0.5mΩ)		0		40	A
M _{IIN(acc)}	入力電流の測定精度データポイント	T _J = 25°C、 PIN_SENSE_RES = 011b (1mΩ)	I _{IN} = 15A	14.685	15	15.315	A
			I _{IN} = 20A	19.58	20	20.42	A
			I _{IN} = 25A	24.475	25	25.525	A
		T _J = 25°C、 PIN_SENSE_RES = 101b (0.5mΩ)	I _{IN} = 15A	14.685	15	15.315	A
			I _{IN} = 20A	19.58	20	20.42	A
			I _{IN} = 25A	24.475	25	25.525	A
M _{TSNS(rg)}	内部温度検出範囲			-40		150	°C
M _{TSNS(acc)}	アナログ温度検出の精度 ⁽¹⁾	-40°C ≤ T _J ≤ 125°C		-4		4	°C
アナログ IMON							
A _{IMON}	アナログ IMON 出力ゲイン	ICC_MAX ≤ 8A		8			A/V
		8A < ICC_MAX ≤ 20A		16			A/V
		ICC_MAX > 20A		32			A/V
IMON _(OFF)	アナログ IMON オフセット誤差			-0.1		0.1	V
IMON _(GAIN)	アナログ IMON ゲイン誤差			-10%		10%	
PMBUS インターフェイス							
V _{IH(PMBUS)}	PMB_CLK、PMB_DATA の High レベル入力電圧			1.35			V
V _{IL(PMBUS)}	PMB_CLK、PMB_DATA の Low レベル入力電圧					0.8	

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $PV_{IN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $PV_{IN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{IH}(\text{PMBUS})$	PMB_CLK、PMB_DATA への入力 High レベル電流		-10		10	μA
$V_{OL}(\text{PMBUS})$	PMB_DATA および ALERT# の出力 Low レベル電圧	$V_{CC} \geq 4.5\text{V}$ 、 $I_{pin} = 20\text{mA}$			0.4	V
$I_{OH}(\text{PMBUS})$	PMB_DATA、ALERT# への出力 High レベルオープンドレインリーク電流	$V_{pin} = 5.5\text{V}$			10	μA
$I_{OL}(\text{PMBUS})$	PMB_DATA、ALERT# の出力 Low レベルオープンドレインシンク電流 ⁽¹⁾	$V_{pin} = 0.4\text{V}$	20			mA
C_{PIN_PMB}	PMB_CLK ピンと PMB_DATA ピンの入力容量 ⁽¹⁾	$V_{pin} = 0.1\text{V} \sim 1.35\text{V}$			5	pF
$t_{TIMEOUT}$	クロック Low 検出のタイムアウト ⁽¹⁾		25	30	35	ms
N_{WR_NVM}	書き込み可能な NVM サイクル数 ⁽¹⁾	$-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$	1000			サイクル

(1) 設計により規定されています。

5.6 タイミング要件

パラメータ		最小値	公称値	最大値	単位
PMBUS インターフェイス					
f_{PMB_CLK}	PMBus の動作周波数範囲	10		1000	kHz
t_{BUF}	STOP 条件と START 条件の間のバス フリー時間 ⁽¹⁾	0.5			μs
t_{HD_STA}	(反復) 開始条件のホールド時間 ⁽¹⁾	0.26			μs
t_{SU_STA}	反復開始条件のセットアップ時間 ⁽¹⁾	0.26			μs
t_{SU_STO}	停止条件のセットアップ時間 ⁽¹⁾	0.26			μs
t_{HD_PMB}	PMB_DATA ホールド時間 ⁽¹⁾	0			μs
t_{SU_PMB}	PMB_DATA セットアップ時間 ⁽¹⁾	50			ns
t_{LOW}	PMB_CLK の Low 期間 ⁽¹⁾	0.5			μs
t_{HIGH}	PMB_CLK の High 期間 ⁽¹⁾	0.26		50	μs
t_{R_PMB}	$f_{PMB_CLK} = 100\text{kHz}$ での PMB_CLK と PMB_DATA の立ち上がり時間 ^{(1) (2)}			1000	ns
	$f_{PMB_CLK} = 400\text{kHz}$ での PMB_CLK と PMB_DATA の立ち上がり時間 ^{(1) (2)}			300	ns
	$f_{PMB_CLK} = 1\text{MHz}$ での PMB_CLK と PMB_DATA の立ち上がり時間 ^{(1) (2)}			120	ns
t_{F_PMB}	$f_{PMB_CLK} = 100\text{kHz}$ または 400kHz での PMB_CLK と PMB_DATA の立ち下がり時間 ^{(1) (3)}			300	ns
	$f_{PMB_CLK} = 1\text{MHz}$ での PMB_CLK と PMB_DATA の立ち下がり時間 ^{(1) (3)}			120	ns

(1) 設計により規定されています。

(2) $V_{IL}(\text{MAX}) - 150\text{mV} \sim V_{IH}(\text{MIN}) + 150\text{mV}$ 。

(3) $V_{IH}(\text{MIN}) + 150\text{mV} \sim V_{IL}(\text{MAX}) - 150\text{mV}$ 。

5.7 スイッチング特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $PV_{IN} = 4\text{V} \sim 18\text{V}$ 、 $V_{VCC} = 4.5\text{V} \sim 5.0\text{V}$ (特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ 、 $PV_{IN} = 12\text{V}$ 、 $V_{VCC} = 4.5\text{V}$ の場合。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{co_pmb}	VR PMB_CLK 立ち下がりエッジから PMB_DATA までの遅延 ⁽¹⁾		65		130	ns

(1) 設計により規定されています。

5.8 代表的特性

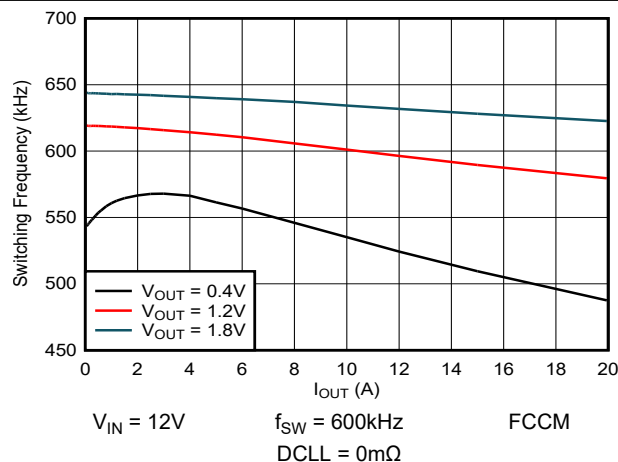


図 5-1. 600kHz スイッチング周波数と出力電流の関係

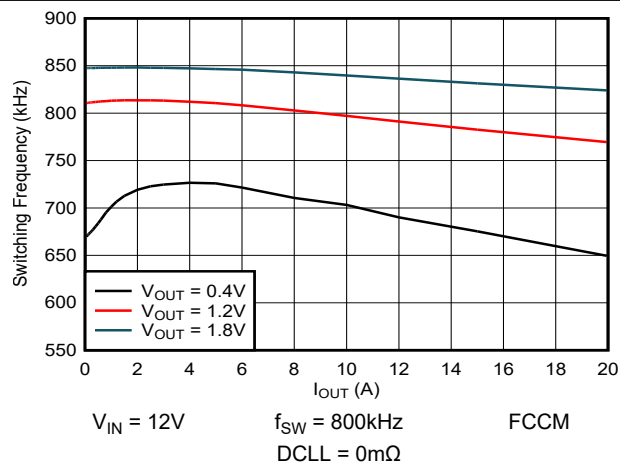


図 5-2. 800kHz スイッチング周波数と出力電流の関係

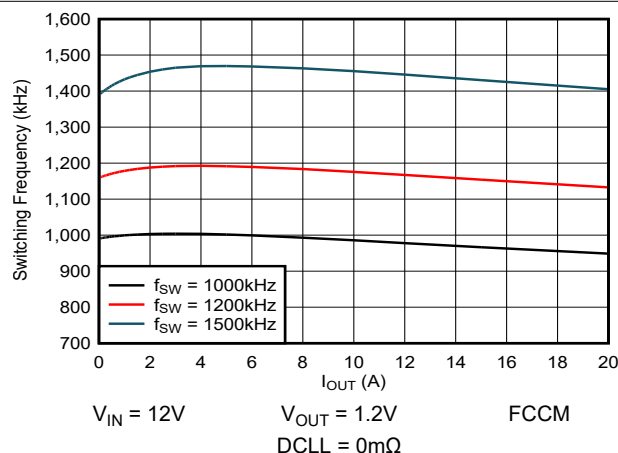


図 5-3. 1.2V 出力のスイッチング周波数と出力電流の関係

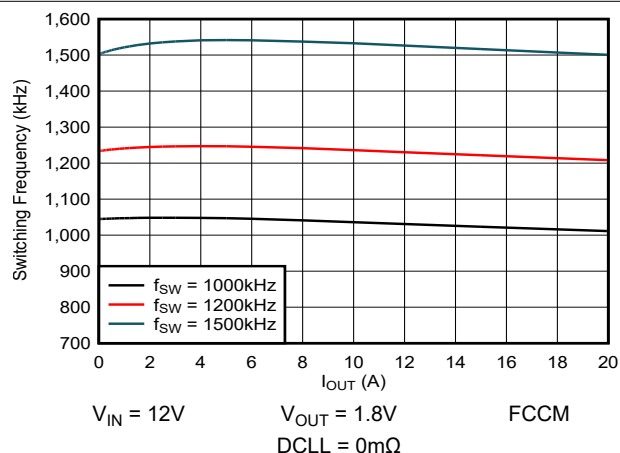


図 5-4. 1.8V 出力のスイッチング周波数と出力電流の関係

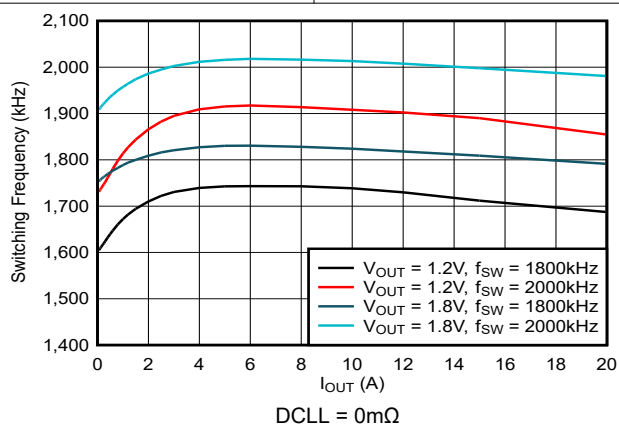


図 5-5. 1.8V 出力のスイッチング周波数と出力電流の関係

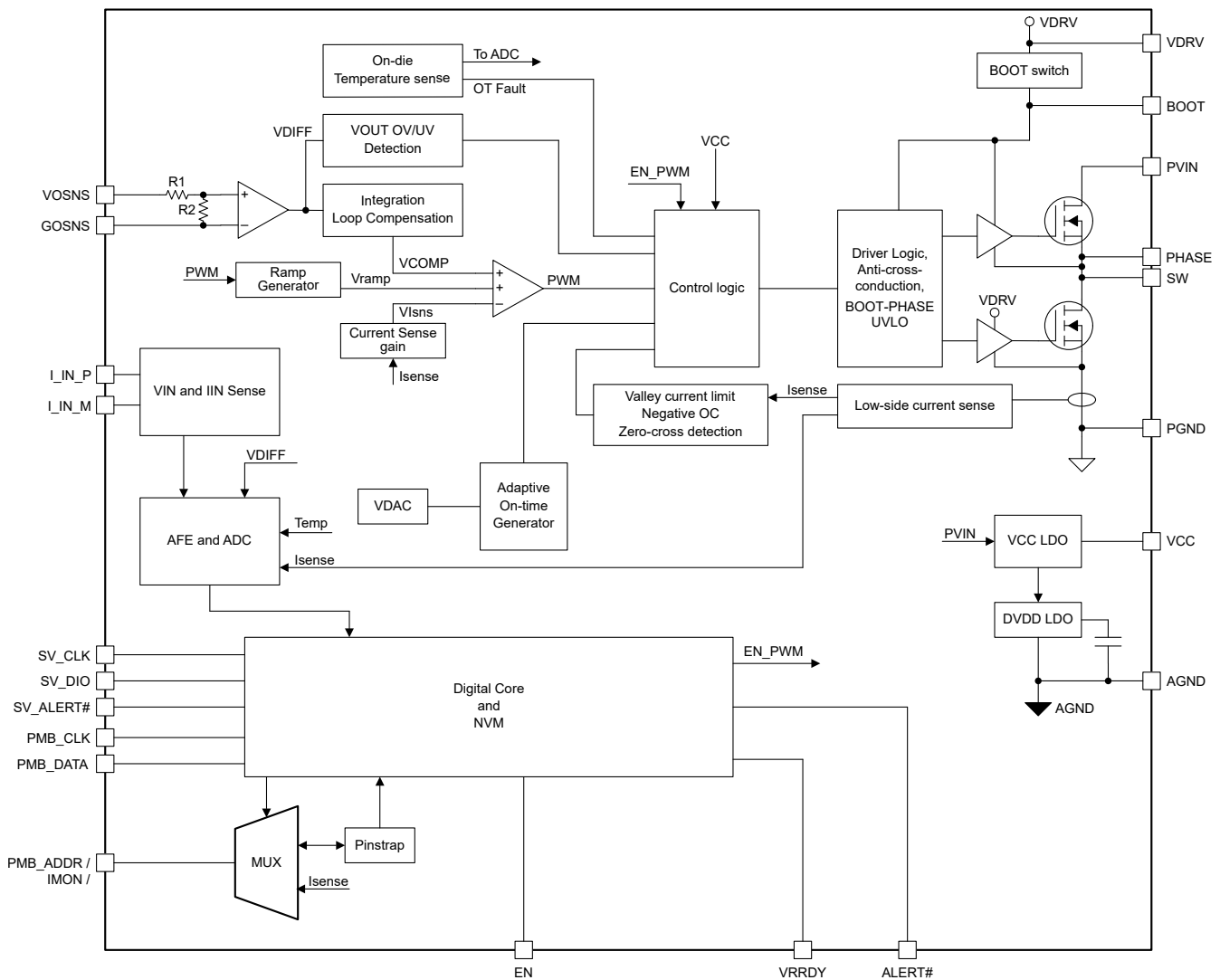
6 詳細説明

6.1 概要

TPS544B27W は、高速過渡応答と出力キャパシタンスの低減を実現する D-CAP+ 制御トポロジを搭載した、高効率・高集積の同期整流型降圧コンバータです。D-CAP+ 制御トポロジには、アダプティブ電圧ポジショニング (AVP) を必要とするアプリケーションに適した、DC 負荷ライン (DCLL) と呼ばれるプログラマブルなドループ補償が含まれています。

デバイスは、PMBus インターフェイスを介したプログラミングによって高度に構成でき、プログラミングしたパラメータは新しいデフォルト値として EEPROM に保存できます。これにより、外部コンポーネント数を最小限に抑えることができます。これらの機能により、このデバイスはスペースに制約のあるアプリケーションに適した設計になっています。過電流、過電圧、低電圧、過熱の各保護機能がデバイスに内蔵されており、いずれもプログラマブルです。TPS544B27W デバイスには、出力電圧、出力電流、デバイス温度、入力電圧を含む、遠隔測定機能がフルセットで備わっています。オプションで、外付け抵抗を介した検出による入力電流および入力電力の遠隔測定も提供できます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 動作周波数と動作モード

TPS544B27W は、軽負荷時の低出力リップルを実現する強制連続導通モード (FCCM)、不連続導通モード (DCM)、軽負荷時の効率を向上させる自動スキップ Eco モードを備えています。スイッチング周波数と動作モードは PMBus (33h) FREQUENCY_SWITCH コマンドおよび PMBus (D0h) SYS_CFG_USER1 の FCCM ビットを使用して PMBus インターフェイス経由でプログラムできます。PMBus (33h) FREQUENCY_SWITCH の変更は、出力が有効であっても直ちに反映されます。FCCM ビットの変更は、PMBus (02h) ON_OFF_CONFIG メカニズムで出力が無効化されるまで反映されません。

6.3.2 出力電圧の設定

TPS544B27W には、完全統合型の内部高精度帰還分周器が搭載されています。選択可能な帰還分周器と高精度に調整可能な基準電圧の両方を使用すると、最大 5.5V の出力電圧が得られます。出力電圧を設定するには、PMBus インターフェイスを介して適切な内部帰還分周器ゲイン (VOSL) を選択する必要があります。内部帰還分周器の設定方法は、PMBus (D0h) SYS_CFG_USER1 コマンドの VOUT_CTRL ビット値によって、以下のように設定されます。

- VOUT_CTRL = 00b または 01b: 出力電圧は SVID により制御され、PMBus (D1h) SVID_ADDR_CFG_USER コマンドでサポートされる PROTOCOL_ID を選択することで、内部帰還分周器ゲインを 0.5 または 0.25 に設定できます。PMBus (29h) VOUT_SCALE_LOOP コマンドは、この構成では読み取り専用であり、アクティブな帰還分周器ゲインを反映します。
- VOUT_CTRL = 10b: 出力電圧は PMBus によって制御され、PMBus (29h) VOUT_SCALE_LOOP コマンドを使用して、分周器ゲイン 1、0.5、0.25、0.125 に設定できます。

SVID または PMBus で設定した場合の有効出力電圧範囲は、表 6-1 に示すように、選択された帰還分周器の比に依存します。推奨範囲の下限付近に出力電圧を設定すると、VOUT レギュレーション精度に悪影響を及ぼす可能性があります。また、推奨範囲を超えて設定すると、実際に達成できる出力電圧が制限される場合があります。

注

PMBus (02h) ON_OFF_CONFIG メカニズムによって出力が無効化してから、PMBus の VOUT_CTRL、(29h) VOUT_SCALE_LOOP、PROTOCOL_ID を変更する必要があります。VOUT_CTRL と PROTOCOL_ID は、出力が有効の状態でも更新できますが、変更を有効にするには出力が無効化する必要があります。デバイスは、出力が有効の間に PMBus (29h) VOUT_SCALE_LOOP を変更しようとするとき NACK 応答します。

表 6-1. 有効出力電圧範囲

内部分周器のゲイン	VOUT_CTRL	SVID (05h) PROTOCOL_ID	PMBus® (29h) VOUT_SCALE_LOOP	有効出力電圧範囲 ⁽¹⁾
1.0	10b のみ	該当なし	1.0	0.250V ~ 0.768V
0.5	すべての値	07h, 09h (5mV VID 表) ⁽²⁾	0.5 ⁽³⁾	0.250V ~ 1.536V
0.25	すべての値	04h, 0Ah (10mV VID 表) ⁽²⁾	0.25 ⁽³⁾	0.500V ~ 3.072V
0.125	10b のみ	該当なし	0.125	1.000V ~ 5.500V

- (1) 有効な出力電圧範囲は、PMBus (22h) VOUT_TRIM または OFFSET_1 により追加されるオフセットおよび、PMBus (25h) VOUT_MARGIN_HIGH や PMBus (26h) VOUT_MARGIN_LOW によって追加されるマージンを考慮する必要があります。
- (2) PROTOCOL_ID の値は SVID レジスタの値です。PMBus (D1h) SVID_ADDR_CFG_USER コマンド内の PROTOCOL_ID は 2 ビットフィールドです。5mV または 10mV の VID 表の選択、また VR13 と VR14 の選択方法については、セクション 7 内の PROTOCOL_ID の説明を参照してください。
- (3) PMBus (29h) VOUT_SCALE_LOOP は、VOUT_CTRL = 00b または 01b の場合、読み取り専用です。

出力が有効状態になった後の初期ブート アップ電圧 (VBOOT) は、PMBus (D6h) VBOOT_DCLL コマンドの VBOOT_0、または PMBus (D7h) VBOOT_OFFSET_1 コマンドの VBOOT_1 によって設定されます。セクション 6.3.9.1 で説明されているように PMB_ADDR 抵抗によって、VBOOT_0 または VBOOT_1 が選択されます。VBOOT

は初期ブート アップ時の基準 DAC 電圧 (VDAC_BOOT) を設定し、レギュレートされた出力電圧は内部帰還分周器のゲインによって増幅されます。各 VOSL に対して可能な VBOOT 電圧を、表 6-2 に示します。

表 6-2. VBOOT 電圧

VBOOT_0 または VBOOT_1	VDAC_BOOT (V)	VBOOT (V)			
		VOSL = 1	VOSL = 0.5	VOSL = 0.25	VOSL = 0.125
00000b	0 ⁽¹⁾	0 ⁽¹⁾	0 ⁽¹⁾	0 ⁽¹⁾	0 ⁽¹⁾
00001b	0.3	0.3	0.6	1.2	2.4
00010b	0.3125	0.3125	0.625	1.25	2.5
00011b	0.325	0.325	0.65	1.3	2.6
00100b	0.3375	0.3375	0.675	1.35	2.7
00101b	0.35	0.35	0.7	1.4	2.8
00110b	0.3625	0.3625	0.725	1.45	2.9
00111b	0.375	0.375	0.75	1.5	3
01000b	0.3875	0.3875	0.775	1.55	3.1
01001b	0.4	0.4	0.8	1.6	3.2
01010b	0.4125	0.4125	0.825	1.65	3.3
01011b	0.425	0.425	0.85	1.7	3.4
01100b	0.4375	0.4375	0.875	1.75	3.5
01101b	0.45	0.45	0.9	1.8	3.6
01110b	0.4625	0.4625	0.925	1.85	3.7
01111b	0.475	0.475	0.95	1.9	3.8
10000b	0.4875	0.4875	0.975	1.95	3.9
10001b	0.5	0.5	1	2	4
10010b	0.5125	0.5125	1.025	2.05	4.1
10011b	0.525	0.525	1.05	2.1	4.2
10100b	0.5375	0.5375	1.075	2.15	4.3
10101b	0.55	0.55	1.1	2.2	4.4
10110b	0.5625	0.5625	1.125	2.25	4.5
10111b	0.575	0.575	1.15	2.3	4.6
11000b	0.5875	0.5875	1.175	2.35	4.7
11001b	0.6	0.6	1.2	2.4	4.8
11010b	0.625	0.625	1.25	2.5	5
11011b	0.65	0.65	1.3	2.6	5.2
11100b	0.675	0.675	1.35	2.7	5.4
11101b	0.7	0.7	1.4	2.8	5.5
11110b	0.725	0.725	1.45	2.9	5.5
11111b	0.75	0.75	1.5	3	5.5

(1) VBOOT = 0V の場合は、VID0 状態で起動します。

オフセット (VOFFSET) は、PMBus (22h) VOUT_TRIM コマンド、または PMBus (D7h) VBOOT_OFFSET_1 コマンド内の OFFSET_1 により、出力電圧に追加できます。VOFFSET は、スタートアップ時と起動後の出力電圧の両方に影響します。VOFFSET を含む VBOOT 電圧は、式 1 で計算できます。VOFFSET が出力電圧にどのように適用されるかは、VOUT_CTRL によって次のように決まります。

- VOUT_CTRL = 00b: PMBus (22h) VOUT_TRIM と OFFSET_1 のどちらを使用するかを選択は有効であり、使用される VOFFSET は、セクション 6.3.9.1 で説明されているように PMB_ADDR 抵抗によって選択されます。PMBus (22h) VOUT_TRIM コマンドまたは OFFSET_1 フィールドのレジスタ値は、SVID (33h) OFFSET レジスタに直接ロードされます。その結果、追加される VOFFSET のステップ サイズは、PROTOCOL_ID により選択される 5mV または 10mV の SVID VID 表に従います。PMBus (22h) VOUT_TRIM により追加される VOFFSET は、PMBus (20h) VOUT_MODE 形式には従いません。

- VOUT_CTRL = 01b または 10b: VOFFSET は PMBus (22h) VOUT_TRIM コマンドでのみ追加でき、オフセット値は PMBus (20h) VOUT_MODE 形式に従います。

$$V_{BOOT} = \frac{V_{DAC_BOOT}}{VOUT_SCALE_LOOP} + V_{OFFSET} \quad (1)$$

表 6-3 には、各 VOUT_CTRL 設定で VBOOT を 1.110V に設定する例を示します。この表は、PMB_ADDR 抵抗によりオプション 0 が選択されていることを前提としています。

表 6-3. VBOOT 電圧の設定例

VOUT_CTRL	内部分周器のゲイン		VBOOT_0 フィールド値	PMBus® (22h) VOUT_TRIM コマンド値
	コマンドまたはフィールド	値		
00b	PMBus (D1h) SVID_ADDR_CFG_USER の PROTOCOL_ID	10b (VR14, 5mV)	10101b	0002h
01b	PMBus (D1h) SVID_ADDR_CFG_USER の PROTOCOL_ID	10b (VR14, 5mV)	10101b	000Ah
10b	PMBus (29h) VOUT_SCALE_LOOP	E804h	10101b	000Ah

起動後は、VOUT_CTRL の値に応じて、SVID インターフェイスまたは PMBus インターフェイスを介して出力電圧を別の電圧にプログラムできます。出力が SVID インターフェイスで制御される場合、デバイスは SVID VID 表に従います。出力電圧が PMBus によって制御される場合、デバイスは PMBus (20h) VOUT_MODE 形式に従います。出力が無効化された後に再度有効になると、出力電圧はアクティブな VBOOT レジスタにプログラムされた VBOOT まで上昇します。

表 6-4 に、出力電圧をプログラムする可能な方法を示します。

表 6-4. VOUT 制御方式

VOUT_CTRL	方法	スタートアップ		スタートアップ後	
		VOUT	VOFFSET	VOUT	VOFFSET
00b ⁽¹⁾	SVID	VBOOT_0 または VBOOT_1	PMBus (22h) VOUT_TRIM または OFFSET_1	SVID コマンド (SetVID や SetWP など)	SVID レジスタ (33h) のオフセット
01b ⁽²⁾	SVID+PMBus	VBOOT_0 または VBOOT_1	PMBus (22h) VOUT_TRIM	SVID コマンド (SetVID や SetWP など)	スタートアップ後は変更できません
10b ⁽³⁾	PMBus	VBOOT_0 または VBOOT_1	PMBus (22h) VOUT_TRIM	PMBus (21h) VOUT_COMMAND	PMBus (22h) VOUT_TRIM

(1) PMBus (21h) VOUT_COMMAND への書き込みは許可されますが、出力電圧には影響しません。

(2) PMBus (21h) VOUT_COMMAND および SVID (33h) OFFSET レジスタへの書き込みは許可されますが、出力電圧には影響しません。

(3) SVID インターフェイスを介した書き込みは許可されますが、出力電圧には影響しません。

SVID インターフェイスまたは PMBus インターフェイスのいずれかを介してプログラマブルな電圧には、最小のプログラミング制限はありません。プログラマブルな最大出力電圧は、VOUT_CTRL の値に応じて、SVID VIDO_MAX フィールド (SVID レジスタ 09h および 0Ah) または PMBus (24h) VOUT_MAX コマンドのいずれかによって制限されます。

- VOUT_CTRL = 00b: 出力電圧は SVID インターフェイス経由でのみプログラムされるため、出力電圧とオフセットの合計は SVID VIDO_MAX フィールドによって制限されます。
- VOUT_CTRL = 01b: SVID インターフェイス (SetVID や SetWP コマンドなど) によってプログラムされる出力電圧は、SVID VIDO_MAX フィールドによって制限されます。PMBus (22h) VOUT_TRIM によってプログラムされるオフセットは制限されません。
- VOUT_CTRL = 10b: 出力電圧は PMBus インターフェイス経由でのみプログラムされるため、出力電圧とオフセットの合計は PMBus (24h) VOUT_MAX コマンドによって制限されます。

6.3.3 DC 負荷ライン

TPS544B27W デバイスは、DC 負荷ライン (DCLL) と呼ばれるアダプティブ電圧ポジショニング (AVP) をサポートしています。ゼロ以外の DCLL を使用すると、出力電圧は出力電流に比例して低下します。ゼロ以外の DCLL の使用はオプションです。推奨される DCLL 設定は、通常はデバイスから電力を供給されるレールの要件に記載されています。推奨されるドループがない場合は、 V_{OUT} の許容範囲仕様に違反しないように、DCLL を $0m\Omega$ に設定することをお勧めします。

DCLL には、次の 2 つの利点があります。

- 過渡的な負荷ステップ時の合計ピークツーピーク出力電圧変動を低減することで、出力キャパシタンスの低減を可能にし、レギュレータと負荷の間のシステム内抵抗を補償できます。
- 負荷電流が大きい場合、出力電圧が自動的に低下することでシステムの消費電力を低減します。

DCLL 設定は、VBOOT_DCLL コマンドの DCLL_0 および DCLL_1 のビット フィールドで構成します。PMB_ADDR ピンストラップで、2 つのオプションから選択します。アクティブな DCLL 設定は、VOUT_DROOP コマンドで読み出すことができます。

6.3.4 故障の管理

表 6-5 に TPS544B27W における故障保護と、それに対するデバイスの応答をまとめます。SMB_ALERT# をアサートするすべての故障は、SMBALERT_MASK コマンドでマスクできます。

表 6-5. 故障保護の概要

故障または警告	PMBus® コマンド	t _{ON_RISE} 中にアクティブ	故障応答の設定	パワー MOSFET の動作	VRRDY ステータス
サーマル シャットダウン	OT_FAULT_RESPONSE	あり	ラッチオフ	両方の MOSFET がオフ	Low
			最初からやり直します	両方の MOSFET がオフ、ヒカップ遅延後に再起動	
ローサイド OC 故障	IOUT_OC_FAULT_LIMIT	あり	電流を制限しながら動作継続	電流が制限値を下回るまでローサイド MOSFET はオン状態を保持します。ハイサイド MOSFET のオン時間は PWM によって制御されます。	High
OC 警告	IOUT_OC_WARN_LIMIT	あり	該当なし	PWM によって制御される MOSFET	High
負の OC 故障	(D0h) SYS_CFG_USER1 の SEL_NOC	あり	該当なし	ローサイド MOSFET をオフ	High
V _{OUT} OV 故障 (トラッキング)	VOUT_OV_FAULT_LIMIT、 VOUT_OV_FAULT_RESPONSE	なし	ラッチオフ	ローサイド MOSFET はオンにラッチされ、負の OC で保護。ハイサイド MOSFET はオフ。	Low
			最初からやり直します	ローサイド MOSFET はオンにラッチされ、負の OC で保護。ハイサイド MOSFET はオフ。ヒカップ遅延後に再起動。	
			無視	PWM によって制御される MOSFET	High
V _{OUT} OV 故障 (固定)	(D0h) SYS_CFG_USER1 の SEL_FIX_OVF、EN_FIX_OVF および VOUT_OV_FAULT_RESPONSE	あり	ラッチオフ	ローサイド MOSFET はオンにラッチされ、負の OC で保護。ハイサイド MOSFET はオフ。	Low
			最初からやり直します	ローサイド MOSFET はオンにラッチされ、負の OC で保護。ハイサイド MOSFET はオフ。ヒカップ遅延後に再起動。	
			無視	PWM によって制御される MOSFET	High
V _{OUT} OV 警告 (トラッキング)	VOUT_OV_WARN_LIMIT	なし	該当なし	PWM によって制御される MOSFET	High
V _{OUT} UV 故障 (トラッキング)	VOUT_UV_FAULT_LIMIT、 VOUT_UV_FAULT_RESPONSE	なし	ラッチオフ	両方の MOSFET がオフ	Low
			最初からやり直します	両方の MOSFET がオフ、ヒカップ遅延後に再起動	
			無視	PWM によって制御される MOSFET	High
V _{OUT} UV 警告 (トラッキング)	VOUT_UV_WARN_LIMIT	なし	該当なし	PWM によって制御される MOSFET	High
PVIN UVLO	VIN_ON、VIN_OFF	あり	シャットダウン	両方の MOSFET がオフ	Low
PVIN OV fault	VIN_OV_FAULT_LIMIT	あり	ラッチオフ	両方の MOSFET がオフ	Low

6.3.5 電流センスと正の過電流保護の各機能

降圧コンバータでは、ハイサイド MOSFET のオン期間 (ON 時間) 中に、スイッチ電流は入力電圧、出力電圧、および出力インダクタ値によって決まる線形レートで増加します。一方、ローサイド MOSFET のオン期間 (OFF 時間) 中は、出力電圧および出力インダクタ値によって決まる線形レートで減少します。スイッチ電流の平均値は、負荷電流 I_{OUT} です。OFF 時間中のインダクタは、負のスルーレートであっても、通常、デバイスの SW ノードから負荷に流れ、デバイスは電流を供給しているとされ、出力電流は正とされます。

TPS544B27W の出力過電流制限 (OCL) には、ローサイドの バレー電流をサイクルごとにクランプする方式が実装されています。OFF 時間中に、ローサイド MOSFET を流れる電流を検出することで、インダクタ電流を監視します。検出されたローサイド MOSFET 電流が選択された OCL スレッショルドを超えたままの場合、検出された電流レベルが選択された OCL スレッショルドを下回るまでローサイド MOSFET は ON を維持します。この動作により、OFF 時間が延長され、次の ON 時間 (ハイサイド MOSFET がオンになるタイミング) が押し出されます。過電流事象中、負荷によってシンクされる電流 (I_{OUT}) がデバイスから出力コンデンサに供給される電流を超えているため、通常は出力電圧が低下します。最終的に、出力電圧が低電圧保護スレッショルドを下回ると、UVP コンパレータが低電圧を検出し、PMBus の (45h) VOUT_UV_FAULT_RESPONSE コマンドで設定された遅延時間の経過後に故障を返します。同じ PMBus の (45h) VOUT_UV_FAULT_RESPONSE コマンドにより、デバイスの応答および再試行設定は、ヒカップ遅延時間後に再試行するか、ラッチ オフ状態を維持する (ハイサイドとローサイドの両方の MOSFET がオフにラッチされる) か、中断なしで動作を継続するように構成できます。ラッチ オフ状態に構成されている場合、ラッチ オフ状態を解除するには VCC のリセット、または EN ピンの再トリグリングが必要です。

起動中に OCL 状態が発生した場合でも、デバイスは検出されたローサイドのバレー電流に基づいてサイクルごとに電流制限を維持します。この動作により、出力コンデンサに充電されるエネルギーが制限されるため、出力電圧は通常、目的のソフト スタート スルーレートよりも遅く上昇します。ソフト スタート中、VOUT トラッキング UVF コンパレータはディスエーブルになるため、デバイスは UVF イベントに応答しません。ソフト スタートが完了すると、デバイスは OCL イベントによって発生する UVF イベントに応答します。

デバイスの OCL 機能はアナログ回路を通じてローサイドのバレー電流を検出することで実装されており、内蔵 A/D コンバータ (ADC) とは関係ありません。遠隔測定アナログ フロントエンドは、ローサイド電流センス回路から入力を取得し、各ローサイド MOSFET のオン時間の開始から終了までの平均ローサイド MOSFET 電流を取得します。この方法により、遠隔測定サブシステムは負荷電流 (I_{OUT}) を報告します。これはインダクタ電流の平均値であり、ピーク値やバレー値ではありません。

6.3.6 負の過電流制限

TPS544B27W デバイスは同期整流降圧コンバータであるため、電流はデバイスから負荷へ、または負荷から SW ノードを経由してデバイスへ流れることができます。電流が SW ノードから負荷に流れると、本デバイスは電流 (正の出力電流) を供給します。電流が負荷から SW ノードに流れると、本デバイスは電流をシンクします (負の出力電流)。

このデバイスは、SYS_CFG_USER1 コマンドの SEL_NOC ビットで設定できる、プログラマブルなサイクル単位の負の過電流 (NOC) 制限を備えています。正の過電流保護と同様に、このデバイスはローサイド MOSFET オン期間中のインダクタ電流を監視して、バレー インダクタ電流を制限します。検出された電流が選択された NOC 制限値を超えると、デバイスに損傷を与える可能性のある過剰な負電流を防止するため、ローサイド MOSFET をオフにします。NOC が保護動作としてローサイド MOSFET をオフにした後、適応型オン時間ジェネレータで設定された時間、ハイサイド MOSFET がオンになります。この時間は入力電圧 (V_{IN})、検出された出力電圧 (V_{OUT})、および選択されたスイッチング周波数 (f_{sw}) に基づいています。

NOC 保護機能は通常、過電圧イベントの後に発生しますが、高速スルーレートでの VOUT の降圧遷移中にも発生することがあります。

注意

ワーストケースのピーク ツー ピーク インダクタ リップル電流の半分未満の NOC 制限を選択することは避けてください。制限値が低すぎると、通常動作時の軽負荷または無負荷状態でバレー インダクタ電流が制限されます。負のインダクタ電流が制限されると、ローサイドのオン期間が短くなり、インダクタでのボルト秒バランスが崩れます。この不均衡により、ハイサイドのオン時間のボルト秒が、ハイサイドのオフ時間中のボルト秒に等しくなるまで、出力電圧が上昇方向にドリフトします。この動作を回避するため、テキサス インストルメンツでは SEL_NOC = 00b および ICC_MAX ≥ 010b の設定により、NOC の最大制限を選択することを推奨します。

6.3.7 ゼロ交差検出

TPS544B27W デバイスでは、ゼロ交差 (ZC) 回路を使用して、スキップ モード動作時にゼロ インダクタ電流検出を行います。ZC スレッシュホールドは、ローサイド MOSFET がオフになる前に小さな正の値に設定され、ZC 検出回路の遅延を補償し、不連続導通モード (DCM) 動作に入ります。DCM に入った後、ZC スレッシュホールドのヒステリシスにより、スレッシュホールドはより大きい正の値に引き上げられます。結果として、デバイスの軽負荷効率が向上します。ローサイド MOSFET がダイオードは、入力電圧、インダクタ値、スイッチング周波数、出力電圧に応じて短時間導通します。

6.3.8 過熱保護

TPS544B27W デバイスには、包括的な熱に関する安全性を実現するための 3 つの過熱保護 (OTP) メカニズムが実装されています。検出された IC の温度が対応するスレッシュホールドを超えると、すべてのメカニズムでスイッチングが停止します。このデバイスは、OT_FAULT_RESPONSE の PMBus コマンドで設定されたすべてのメカニズムに応答します。

本コントローラは、オンダイ温度センサにより温度を監視します。この検出された温度は、アナログ コンパレータを使用した SEL_OTF_BG によって選択されたスレッシュホールドと比較されます。

電力段ダイは、OTP 用に別の温度センサを採用しており、標準値 166°C (立ち上がり) の固定スレッシュホールドを使用しています。

注

3 番目の OTP メカニズム (OT_FAULT_LIMIT によって選択された、ユーザーがプログラム可能な OTP) は機能しません。READ_TEMPERATURE_1 の遠隔測定によって監視されたデバイス温度が OT_FAULT_LIMIT を上回っている場合、デバイスは応答しません。またデバイスは、プログラムされた OT_WARN_LIMIT を上回る READ_TEMPERATURE_1 にも応答しません。

6.3.9 PMBus® インターフェイス

6.3.9.1 PMBus® アドレスの設定

TPS544B27W は、PMB_ADDR ピンから AGND への抵抗による選択可能な PMBus アドレス、または PMBus (D2h) PMB_ADDR コマンド内の PMB_ADDR フィールドへアドレス値の書き込みによるプログラマブル アドレスのいずれかを提供します。この抵抗値は VCC の電源オン時に検出されます。PMBus (D2h) PMB_ADDR コマンドにプログラムされたアドレスを使用するには、PMBus (D2h) PMB_ADDR コマンド内にある OVRD_PMB_ADDR ビットもセットし、デバイスがプログラムされたアドレスに応答する前に VCC をリセットする必要があります。

AGND への抵抗で選択した PMB_ADDR の事前設定 PMBus アドレスを 表 6-6 に示します。許容誤差 ±1%、温度係数 ±100ppm/°C 以下の抵抗が必要です。最大 8 つの異なるアドレスを選択できます。表 6-6 の X で示されたビットは、PMBus (D2h) PMB_ADDR コマンドにある SEL_PSTR_ADDR_BASE によって書き込まれます。

PMB_ADDR ピンの抵抗値は、PMBus アドレスの設定に加えて、SVID レジスタ VBOOT、OFFSET、DC_LL の 2 つのソースから選択します。選択した 2 つのソースは、オプション 0 および 1 と呼ばれます。表 6-7 に、オプション 0 および 1 の情報源を示します。PMB_ADDR の抵抗値は VCC パワーオン時に検出されるため、オプション 0 と 1 の間を変更するには VCC をリセットする必要があります。

表 6-6. PMB_ADDR ピン抵抗選択値

R _{ADDR} (kΩ)	PMBus® アドレス (bin)	SEL_PSTR_ADDR_BASE = 1110b の PMBus® アドレス		VBOOT、OFFSET、DCLL
		2 進数	16 進数	
≤1.78 (SHORT)	XXXX001	1110001	71	1
2.21	XXXX000	1110000	70	
2.74	XXXX010	1110010	72	
3.32	XXXX011	1110011	73	
4.02	XXXX001	1110001	71	0
4.87	XXXX000	1110000	70	
5.9	XXXX010	1110010	72	
7.32	XXXX011	1110011	73	
9.09	XXXX111	1110111	77	1
11.3	XXXX110	1110110	76	
14.3	XXXX101	1110101	75	
18.2	XXXX100	1110100	74	
22.1	XXXX011	1110011	73	
26.7	XXXX010	1110010	72	
33.2	XXXX001	1110001	71	
40.2	XXXX000	1110000	70	
49.9	XXXX111	1110111	77	0
60.4	XXXX110	1110110	76	
76.8	XXXX101	1110101	75	
102	XXXX100	1110100	74	
137	XXXX011	1110011	73	
174	XXXX010	1110010	72	
243	XXXX001	1110001	71	
≥412 (FLOAT)	XXXX000	1110000	70	

表 6-7. PMB_ADDR ピンによるオプション 0 および 1 の選択

オプション	SVID レジスタ用の PMBus® ソース		
	SVID (23h) DC_LL	SVID (26h) VBOOT	SVID (33h) OFFSET
0	PMBus (D6h) VBOOT_DCLL の DCLL_0 フィールド	PMBus (D6h) VBOOT_DCLL の VBOOT_0 フィールド	PMBus (22h) VOUT_TRIM
1	PMBus (D6h) VBOOT_DCLL の DCLL_1 フィールド	PMBus (D7h) VBOOT_OFFSET_1 の VBOOT_1 フィールド	PMBus (D7h) VBOOT_OFFSET_1 の OFFSET_1 フィールド

6.3.9.2 SMBus アラート応答アドレス

TPS544B27W は、アラート応答アドレス (ARA) を使用して、SMB_ALERT# 応答プロトコルをサポートします。ARA 応答プロトコルは、ターゲット デバイスが重要な情報をバス ホストに通知するメカニズムです。ホストはこのイベントを処理し、アラート応答アドレスを使用して、このプロトコルをサポートするバス上のすべてのターゲット デバイスに同時にアクセスできます。SMB_ALERT# をアサートしているすべてのターゲット デバイスは、対応する PMBus アドレスを使用してこの要求をアクノリッジします。

ターゲット デバイスが ARA に応答すると、デバイスは SMB_ALERT# をデアサートしますが、問題を引き起こしているステータス ビットは保持されます。この通知の成功後、割り込みの処理はホストの責任になります。バス コントローラは、修正された受信バイト動作を実行してターゲット デバイスのアドレスを取得し、PMBus 状態コマンドを使用して、アラートを引き起こしたターゲット デバイスにクエリを送信します。

複数のデバイスが SMB_ALERT# を Low にアサートしている場合、アドレスが最も小さいターゲット デバイスが通信権を獲得します。ARA を使用した受信バイト動作が成功した後も SMB_ALERT# ピンがアサートされたままになっている場合、ホストは ARA のクエリを再度実行して、次の問題のデバイスを判定できます。

初期の故障ソース (SMB_ALERT# のアサートと ARA 応答の間に発生したものを含む) の SMB_ALERT# トリガを再度有効化するには、TPS544B27W の元の故障をクリアする必要があります。以下のいずれかの手順に従います：

- CLEAR_FAULTS コマンドに書き込む
- ON_OFF_CONFIG で設定された方法で出力を再度有効化する
- アサートされたステータス ビットに 1b を書き込む
- パワー リセットを実行する

ARA に対するデバイスの応答後にアクティブになる新しい故障ソースは、直ちに SMB_ALERT# を再度トリガすることに注意してください。

SMBus のアラート応答プロトコルの詳細については、システム管理バス (SMBus) の仕様を参照してください。

6.4 デバイスの機能モード

6.4.1 強制連続導通モード

PMBus (D0h) SYS_CFG_USER1 コマンドの FCCM ビットで動作モードが FCCM に設定されている場合、本コントローラは軽負荷状態時に連続導通モード (CCM) で動作します。CCM 中は、負荷範囲全体にわたってスイッチング周波数がほぼ一定に保たれます。これは、軽負荷状態時に、効率低下を犠牲にしてもスイッチング周波数の厳密な制御が必要なアプリケーション向けに設計されています。

FCCM を選択すると、TPS544B27W デバイスはソフトスタート期間全体および公称動作中に CCM で動作します。

6.4.2 DCM 軽負荷動作

動作モードが DCM に設定されていると、高効率を維持するために軽負荷状態ではスイッチング周波数が自動的に低下します。このセクションでは、動作モードについて詳しく説明します。

重負荷状態から出力電流が減少すると、インダクタ電流のリップルの谷がゼロ レベルに達するまで、インダクタ電流も減少します。ゼロ レベルは、連続導通モードと不連続導通モードの間の境界です。このゼロ インダクタ電流が検出されると、同期 MOSFET がオフになります。負荷電流がさらに減少すると、コンバータは不連続導通モード (DCM) に入ります。オ

ン時間は連続導通モード動作中とほぼ同じレベルに維持されるため、出力コンデンサを小さな負荷電流でリファレンス電圧レベルまで放電するには、より長い時間を要します。DCM 軽負荷動作モード ($I_{OUT(LL)}$) への遷移点は、式 2 に示すように計算されます。

$$I_{OUT(LL)} = \frac{1}{2 \times L \times f_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (2)$$

ここで

- f_{SW} は CCM の公称スイッチング周波数です。

DCM において、 $I_{OUT(LL)}$ 未満の負荷電流時の低下したスイッチング周波数 ($f_{SW(LL)}$) は、式 3 に示すように計算されます。

$$f_{SW(LL)} = f_{SW} \times \frac{I_{OUT}}{I_{OUT(LL)}} \quad (3)$$

出力電圧ピークツーピークリップルは負荷動作で増加し、無負荷時は連続導通リップル電圧の 4 倍に達します。スキップモードには低 ESR のコンデンサ (セラミックコンデンサなど) を使用することを TI はお勧めします。

6.5 プログラミング

6.5.1 PMBus® コマンド NVM のデフォルト

表 6-8 に、ビット動作とレジスタ値のデフォルトを一覧で示します。ワード コマンドの値はビッグ エンディアン形式 (上位バイトから下位バイト) で、ブロック コマンドの値はリトル エンディアン形式 (下位バイトから上位バイト) で提供されます。

表 6-8. PMBus® コマンドのデフォルト値

コマンド コード	コマンド名	デフォルト値	デフォルト動作
0x01	動作	0x04	ON ビットを 0 に設定、マージンはオフ
0x02	ON_OFF_CONFIG	0x17	EN ピンによってのみオン / オフします。オフにするときは TOFF_DELAY と TOFF_FALL を使用します。
0x0E	PASSKEY	0x00B661	パスキーを設定解除してロック解除。NVM CHECKSUM = 0xB661.
0x10	WRITE_PROTECT	0x00	すべてのコマンドは書き込み可能です。
0x19	CAPABILITY	0xD0	読み取り専用。コマンドの説明を参照。
0x1B78	ALERT_MASK_BYTE	0xC8	サポートされているすべてのビットがマスクされていません。
0x1B79	ALERT_MASK_WORD	0x0D	サポートされているすべてのビットがマスクされていません。
0x1B7A	ALERT_MASK_VOUT	0x07	サポートされているすべてのビットがマスクされていません。
0x1B7B	ALERT_MASK_IOUT	0x4F	サポートされているすべてのビットがマスクされていません。
0x1B7C	ALERT_MASK_INPUT	0x76	サポートされているすべてのビットがマスクされていません。
0x1B7D	ALERT_MASK_TEMPERATURE	0x3F	サポートされているすべてのビットがマスクされていません。
0x1B7E	ALERT_MASK_CML	0x0D	サポートされているすべてのビットがマスクされていません。
0x1B7F	ALERT_MASK_OTHER	0x7F	サポートされているすべてのビットがマスクされていません。
0x1B80	ALERT_MASK_MFR_SPECIFIC	0x84	サポートされているすべてのビットがマスクされていません。
0x1BCE	ALERT_MASK_PULSE_CATCHER	0xFA	サポートされているすべてのビットがマスクされていません。
0x20	VOUT_MODE	0x97	読み取り専用。コマンドの説明を参照。
0x21	VOUT_COMMAND	0x00CE	0.4125V
0x22	VOUT_TRIM	0x0009	+0.018V
0x24	VOUT_MAX	0x0226	1.07421875V
0x25	VOUT_MARGIN_HIGH	0x0210	103.125%
0x26	VOUT_MARGIN_LOW	0x01F0	96.875%
0x27	VOUT_TRANSITION_RATE	0xE850	10mV/μs
0x28	VOUT_DROOP	0x0019	2.5mΩ
0x29	VOUT_SCALE_LOOP	0xE808	1V/V
0x33	FREQUENCY_SWITCH	0x3804	600kHz
0x35	VIN_ON	0x0009	9V
0x36	VIN_OFF	0x0007	7.5V
0x40	VOUT_OV_FAULT_LIMIT	0x0266	120%
0x41	VOUT_OV_FAULT_RESPONSE	0x80	ラッチ オフ
0x42	VOUT_OV_WARN_LIMIT	0x0252	116%
0x43	VOUT_UV_WARN_LIMIT	0x01C3	88%
0x44	VOUT_UV_FAULT_LIMIT	0x0185	76%
0x45	VOUT_UV_FAULT_RESPONSE	0x42	ラッチ オフ、64μs 遅延
0x46	IOUT_OC_FAULT_LIMIT	0x0018	24A
0x47	IOUT_OC_FAULT_RESPONSE	0x00	パレー電流で出力電流を制限して、中断せずに動作を続けます。
0x4A	IOUT_OC_WARN_LIMIT	0x1005	20A

表 6-8. PMBus® コマンドのデフォルト値 (続き)

コマンド コード	コマンド名	デフォルト値	デフォルト動作
0x4F	OT_FAULT_LIMIT	0x1026	150°C (TPS544B27W では READ_TEMP ベースの OTF がアサートされません。調整可能な OTF には SEL_OTF_BG を使用します。)
0x50	OT_FAULT_RESPONSE	0x80	ラッチ オフ
0x51	OT_WARN_LIMIT	0x101F	125°C (TPS544B27W では OTW がアサートされません)
0x55	VIN_OV_FAULT_LIMIT	0x0808	16.5V
0x60	TON_DELAY	0xF801	0.5ms
0x61	TON_RISE	0xF801	0.5ms
0x64	TOFF_DELAY	0xF800	0ms
0x65	TOFF_FALL	0xF801	0.5ms
0x6B	PIN_OP_WARN_LIMIT	0x105A	360W
0x78	STATUS_BYTE	0x41	現在のステータス
0x79	STATUS_WORD	0x0841	現在のステータス
0x7A	STATUS_VOUT	0x00	現在のステータス
0x7B	STATUS_IOUT	0x00	現在のステータス
0x7C	STATUS_INPUT	0x00	現在のステータス
0x7D	STATUS_TEMPERATURE	0x00	現在のステータス
0x7E	STATUS_CML	0x00	現在のステータス
0x7F	STATUS_OTHER	0x00	現在のステータス
0x80	STATUS_MFR_SPECIFIC	0x00	現在のステータス
0x88	READ_VIN	n/a	検出された入力電圧
0x89	READ_IIN	n/a	検出された入力電流
0x8B	READ_VOUT	n/a	検出された出力電圧
0x8C	READ_IOUT	n/a	検出された出力電流
0x8D	READ_TEMPERATURE_1	n/a	検出されたコントローラダイ温度
0x97	READ_PIN	n/a	検出された入力電力
0x98	PMBUS_REVISION	0x55	PMBus 1.4
0x99	MFR_ID	0x5449	「TI」の ASCII
0x9A	MFR_MODEL	0x0057	「0W」の ASCII
0x9B	MFR_REVISION	0x0000	すべてのゼロ
0xAD	IC_DEVICE_ID	0x5449544B2700	IC 部品番号
0xAE	IC_DEVICE_REV	0x32	IC リビジョン
0xC7	EXTENDED_WRITE_PROTECT	0x0000	すべてのコマンドは書き込み可能です。
0xC8	DIE_ID	0x0000	常に 0
0xCD	NVM_PATCH_SPACE	0x0000000000	すべてでゼロ
0xCF	CLOUD_OPTIONS	0x00	書き込み保護なし、オフセットなし。
0xD0	SYS_CFG_USER1	0xC003	FCCM、PMBus 制御、SMB_ALERT#、0.9V スレッシュホールドで固定 OVf イネーブル。
0xD1	SVID_ADDR_CFG_USER	0xC01B	SVID インターフェイス構成オプション。
0xD2	PMBUS_ADDR	0x770E	PMB_ADDR はピンストラップで設定され、ピンストラップ アドレス ビット 6:3 = 1110b です。
0xD4	IMON_CAL	0x78	キャリブレーションなし。
0xD5	COMP	0x5894540000	コマンドの説明を参照してください。

表 6-8. PMBus® コマンドのデフォルト値 (続き)

コマンド コード	コマンド名	デフォルト値	デフォルト動作
0xD6	VBOOT_DCLL	0x19190A	オプション 0 VDAC_BOOT = 0.4125V、SEL_OTF_BG は 142°C に設定、オプション 0 およびオプション 1 DCLL = 2.5mΩ。
0xD7	VBOOT_OFFSET_1	0x000A	おオプション 1 VDAC_BOOT = 0.4125V。
0xD8	IIN_CAL	0x78	キャリブレーションなし。
0xDA	SVID_IMAX	0x8004	ICC_MAX = 20A、READ_IOUT 指数 = -5d、PIN_SENSE_RES = 1mΩ
0xDB	SVID_EXT_CAPABILITY_VIDOMAX	0x0D7E	VIDO_MAX = 0x17E (1.077V)

7 レジスタ マップ

7.1 PMBus® トランザクション タイプ

次の SMBus トランザクション タイプのサポートは必須です。PEC の使用は任意です。

プロセス呼び出しおよび SMBus の書き込みブロック / 読み取りプロセス呼び出しをブロック トランザクション タイプには繰り返しの START 状態が含まれるため、すべての I²C コントローラ デバイス IP と互換性がない可能性がある点に注意してください。

- 書き込みバイト / 読み出しバイト
- 書き込みワード / 読み出しワード
- 書き込みブロック / 読み取りブロック
- 送信バイト / 受信バイト
- 書き込みブロック / 読み取りプロセス呼び出しをブロック (SMBALERT_MASK コマンドなど)
- プロセス呼び出し (SECURITY_BYTE コマンドなど)

7.2 ブロック コマンドの文書化規則

SMBus 仕様に従い、ブロック コマンドは PMBus インターフェイス経由で昇順に送信されます。以下の説明は、ブロック コマンドを文書化する際の表記法を示しています。

ブロック値がレジスタ マップ テーブルとしてリストされている場合、ブロック値はバイト N からバイト 1 までの上から下へのバイト順でリストされます。

- バイト 1 (最初に送信されるバイト) はビット 7:0 に対応します。
- バイト 2 (2 番目に送信されるバイト) はビット 15:8 に対応します。
- バイト 3 (3 番目に送信されるバイト) はビット 23:16 に対応します。
- 以上のようになります。

ブロック値が 16 進数のテキストとしてリストされている場合、ブロック値はバイト N からバイト 1 までの左から右へのバイト順でリストされます (値の各バイト間にはスペースが入ります)。たとえば、ブロック では、ブロック読み取りに応答して返されるバイト順序は次のようになります。

- バイト 1、ビット 7:0 = 54h
- バイト 2、ビット 15:8 = 49h
- バイト 3、ビット 23:16 = 54h
- バイト 4、ビット 31:24 = 4Bh
- バイト 5、ビット 39:32 = 27h
- バイト 6、ビット 47:40 = 00h

図 7-1. ブロック コマンド バイトの順序付け

47	46	45	44	43	42	41	40
RW	RW	RW	RW	RW	RW	RW	RW
バイト N							
39	38	37	36	35	34	33	32
RW	RW	RW	RW	RW	RW	RW	RW
バイト ...							
31	30	29	28	27	26	25	24
RW	RW	RW	RW	RW	RW	RW	RW
バイト 4							
23	22	21	20	19	18	17	16
RW	RW	RW	RW	RW	RW	RW	RW

図 7-1. ブロック コマンド バイトの順序付け (続き)

バイト 3							
15	14	13	12	11	10	9	8
RW	RW	RW	RW	RW	RW	RW	RW
バイト 2							
7	6	5	4	3	2	1	0
RW	RW	RW	RW	RW	RW	RW	RW
バイト 1							

凡例: R/W = 読み出し/書き込み、R = 読み出し専用

7.3 PMBus コマンド

セクション 7.3 に、PMBus コマンド マップのレジスタに対応するメモリマップド レジスタを一覧表示します。セクション 7.3 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-1. PMBus コマンド

アドレス	略称	レジスタ名	書き込みトランザクション	読み取りトランザクション	セクション
01h	動作		書き込みバイト	読み出しバイト	表示
02h	ON_OFF_CONFIG		書き込みバイト	読み出しバイト	表示
03h	CLEAR_FAULTS		送信バイト	該当なし	表示
0Eh	PASSKEY		ブロック書き込み	ブロック読み取り	表示
10h	WRITE_PROTECT		書き込みバイト	読み出しバイト	表示
15h	STORE_USER_ALL		送信バイト	該当なし	表示
16h	RESTORE_USER_ALL		送信バイト	該当なし	表示
19h	CAPABILITY		該当なし	読み出しバイト	表示
1Bh	SMBALERT_MASK		書き込みワード	書き込みブロック / 読み取りプロセス呼び出しをブロック	表示
20h	VOUT_MODE		該当なし	読み出しバイト	表示
21h	VOUT_COMMAND		書き込みワード	読み出しワード	表示
22h	VOUT_TRIM		書き込みワード	読み出しワード	表示
24h	VOUT_MAX		該当なし	読み出しワード	表示
25h	VOUT_MARGIN_HIGH		書き込みワード	読み出しワード	表示
26h	VOUT_MARGIN_LOW		書き込みワード	読み出しワード	表示
27h	VOUT_TRANSITION_RATE		書き込みワード	読み出しワード	表示
28h	VOUT_DROOP		該当なし	読み出しワード	表示
29h	VOUT_SCALE_LOOP		書き込みワード	読み出しワード	表示
33h	FREQUENCY_SWITCH		書き込みワード	読み出しワード	表示
35h	VIN_ON		書き込みワード	読み出しワード	表示
36h	VIN_OFF		書き込みワード	読み出しワード	表示
40h	VOUT_OV_FAULT_LIMIT		書き込みワード	読み出しワード	表示
41h	VOUT_OV_FAULT_RESPONSE		書き込みバイト	読み出しバイト	表示
42h	VOUT_OV_WARN_LIMIT		書き込みワード	読み出しワード	表示
43h	VOUT_UV_WARN_LIMIT		書き込みワード	読み出しワード	表示
44h	VOUT_UV_FAULT_LIMIT		書き込みワード	読み出しワード	表示
45h	VOUT_UV_FAULT_RESPONSE		書き込みバイト	読み出しバイト	表示
46h	IOUT_OC_FAULT_LIMIT		書き込みワード	読み出しワード	表示
47h	IOUT_OC_FAULT_RESPONSE		該当なし	読み出しバイト	表示
4Ah	IOUT_OC_WARN_LIMIT		書き込みワード	読み出しワード	表示
4Fh	OT_FAULT_LIMIT		書き込みワード	読み出しワード	表示
50h	OT_FAULT_RESPONSE		書き込みバイト	読み出しバイト	表示
51h	OT_WARN_LIMIT		書き込みワード	読み出しワード	表示
55h	VIN_OV_FAULT_LIMIT		書き込みワード	読み出しワード	表示
60h	TON_DELAY		書き込みワード	読み出しワード	表示

表 7-1. PMBus コマンド (続き)

アドレス	略称	レジスタ名	書き込みトランザクション	読み取りトランザクション	セクション
61h	TON_RISE		書き込みワード	読み出しワード	表示
64h	TOFF_DELAY		書き込みワード	読み出しワード	表示
65h	TOFF_FALL		書き込みワード	読み出しワード	表示
6Bh	PIN_OP_WARN_LIMIT		書き込みワード	読み出しワード	表示
78h	STATUS_BYTE		該当なし	読み出しバイト	表示
79h	STATUS_WORD		該当なし	読み出しワード	表示
7Ah	STATUS_VOUT		書き込みバイト	読み出しバイト	表示
7Bh	STATUS_IOUT		書き込みバイト	読み出しバイト	表示
7Ch	STATUS_INPUT		書き込みバイト	読み出しバイト	表示
7Dh	STATUS_TEMPERATURE		書き込みバイト	読み出しバイト	表示
7Eh	STATUS_CML		書き込みバイト	読み出しバイト	表示
7Fh	STATUS_OTHER		書き込みバイト	読み出しバイト	表示
80h	STATUS_MFR_SPECIFIC		書き込みバイト	読み出しバイト	表示
88h	READ_VIN		該当なし	読み出しワード	表示
89h	READ_IIN		該当なし	読み出しワード	表示
8Bh	READ_VOUT		該当なし	読み出しワード	表示
8Ch	READ_IOUT		該当なし	読み出しワード	表示
8Dh	READ_TEMPERATURE_1		該当なし	読み出しワード	表示
97h	READ_PIN		該当なし	読み出しワード	表示
98h	PMBUS_REVISION		該当なし	読み出しバイト	表示
99h	MFR_ID		該当なし	ブロック読み取り	表示
9Ah	MFR_MODEL		ブロック書き込み	ブロック読み取り	表示
9Bh	MFR_REVISION		ブロック書き込み	ブロック読み取り	表示
ADh	IC_DEVICE_ID		該当なし	ブロック読み取り	表示
AEh	IC_DEVICE_REV		該当なし	ブロック読み取り	表示
C7h	EXTENDED_WRITE_PROTECT		書き込みワード	読み出しワード	表示
CDh	NVM_PATCH_SPACE		ブロック書き込み	ブロック読み取り	表示
CFh	CLOUD_OPTIONS		書き込みバイト	読み出しバイト	表示
D0h	SYS_CFG_USER1		書き込みワード	読み出しワード	表示
D1h	SVID_ADDR_CFG_USER		書き込みワード	読み出しワード	表示
D2h	PMBUS_ADDR		書き込みワード	読み出しワード	表示
D4h	IMON_CAL		書き込みバイト	読み出しバイト	表示
D5h	COMP		ブロック書き込み	ブロック読み取り	表示
D6h	VBOOT_DCLL		ブロック書き込み	ブロック読み取り	表示
D7h	VBOOT_OFFSET_1		書き込みワード	読み出しワード	表示
D8h	IIN_CAL		書き込みバイト	読み出しバイト	表示
DAh	SVID_IMAX		書き込みワード	読み出しワード	表示
DBh	SVID_EXT_CAPABILITY_VIDOMAX		書き込みワード	読み出しワード	表示
FCh	FUSION_ID0		該当なし	読み出しワード	表示
FDh	FUSION_ID1		該当なし	ブロック読み取り	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。セクション 7.3 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-2. PMBus コマンド マップのアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
W1C	W1C	書き込み 1 でクリア

表 7-2. PMBus コマンド マップのアクセス タイプ コード (続き)

アクセス タイプ	コード	説明
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.3.1 OPERATION (アドレス = 01h)

図 7-2 に OPERATION を示し、表 7-3 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

OPERATION コマンドは、ON_OFF_CONFIG コマンドの設定に応じて、EN ピンからの入力と組み合わせてデバイス出力のオン / オフを切り替えるために使用されます。また、OPERATION でオフになった際に、出力電圧を上側または下側の MARGIN レベルに設定し、ソフト ストップを選択するためにも使用されます。

データの有効性: MARGIN[3:0] に 0b11XX、0b0100、0b0111、0b1000、0b1011 を書き込むか、OPERATION[1] に 1 を書き込もうとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットの記載されているとおりに応答します。

図 7-2. 動作

7	6	5	4	3	2	1	0
オン	OFF	MARGIN[3:0]			OPERATION[1:0]		
R/W-0h	R/W-0h	R/W-1h			R-0h		

表 7-3. OPERATION フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	オン	R/W	0h	ON_OFF_CONFIG コマンドが CMD ビット High に設定されている場合、デバイスの出力をオンまたはオフにします。電力変換の開始前に、他にもいくつかの要件を満たす必要がある場合があります。入力電圧はこれらの UVLO スレッシュホールドを上回る必要があります。また、ON_OFF_CONFIG の CPR ビットが High の場合、有効化ピンが High になる必要があります。 0h = デバイスの出力オフ 1h = デバイスの出力オン
6	OFF	R/W	0h	OPERATION[7] でデバイス出力オフのコマンドを指定 (ON ビットが 1 から 0 に移行) する場合、および ON_OFF_CONFIG コマンドで CMD ビットが High に設定されている場合、オフ動作を設定します。ON ビットが 1 の場合、OFF ビットは無視されます。 0h = 電力段を強制的にハイ インピーダンス状態にして、直ちにデバイス出力をオフにします。 OPERATION[7] でオフのコマンドが入力された場合、プログラムされた TOFF_DELAY や TOFF_FALL は無視されます。 1h = ソフト オフ。OPERATION[7] でオフのコマンドが入力された場合、TOFF_DELAY でプログラムされたオフにする遅延時間と、TOFF_FALL での低下設定を使用します。
5:2	MARGIN[3:0]	R/W	1h	OPERATION[7] のビット値とは無関係にマージン状態を設定します。以下に示す値以外の値は、無効またはサポートされていないデータとなります。マージンがオフの場合、出力電圧源は VOUT_COMMAND で、OV/UV 故障はそれぞれの故障応答レジスタでプログラムされたとおりに正常に動作します。 0h = マージン オフおよび故障はプログラム通りに動作します。 1h = マージン オフおよび故障はプログラム通りに動作します。 2h = マージン オフおよび故障はプログラム通りに動作します。 3h = マージン オフおよび故障はプログラム通りに動作します。 5h = マージン Low (故障を無視)。出力電圧目標値は VOUT_MARGIN_LOW を使用します。UV 故障は無視され、シャットダウンはトリガされませんが、STATUS の更新はトリガされます。 6h = マージン Low (故障時の動作)。出力電圧目標値は VOUT_MARGIN_LOW を使用します。 OV/UV 故障は、故障応答設定ごとにトリガします。 9h = マージン High (故障を無視)。出力電圧目標値は VOUT_MARGIN_HIGH を使用します。 OV 故障は無視され、シャットダウンはトリガされませんが、STATUS の更新はトリガされます。 Ah = マージン High (故障時の動作)。出力電圧目標値は VOUT_MARGIN_HIGH を使用します。 OV/UV 故障は、故障応答設定ごとにトリガします。
1:0	OPERATION[1:0]	R	0h	予約済み。

7.3.2 ON_OFF_CONFIG (アドレス = 02h)

図 7-3 に ON_OFF_CONFIG を示し、表 7-4 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

ON_OFF_CONFIG コマンドは、デバイス出力のオン / オフの切り替えに必要な有効化ピン入力コマンドとシリアル バス コマンドの組み合わせを設定します。これには、VIN に電力が供給されたときのユニットの応答方法も含まれます。ON_OFF_CONFIG の目的上、デバイス EN ピンは CONTROL ピンです。

データの有効性: サポート外の値 (ON_OFF_CONFIG[7:5] != 3b000 または POL = 0 など) を書き込もうとすると、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-3. ON_OFF_CONFIG

7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	PU	CMD	CPR	POL	CPA
R-0h	R-0h	R-0h	R/W-Xh	R/W-Xh	R/W-Xh	R-1h	R/W-Xh

表 7-4. ON_OFF_CONFIG フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	PU	R/W	X	電源が存在する場合はいつでもデバイス出力をオンにするか、または CONTROL ピンおよび OPERATION コマンドでデバイスの出力のオン / オフを制御するか、いずれかの設定をデフォルトにします。 0h = CONTROL ピンまたは OPERATION コマンドの状態にかかわらず、十分な入力電力が存在する場合は常にデバイス出力をオンにします。 1h = CONTROL ピンおよび / または OPERATION コマンド (ON_OFF_CONFIG コマンドのビット [3:0] でプログラムされるもの) による命令があるまで、デバイス出力はオンになりません。
3	CMD	R/W	X	CMD ビットは、デバイスが OPERATION コマンドに応答する方法を設定します。 0h = デバイスは、OPERATION コマンドの ON ビットを無視します。 1h = デバイスは、OPERATION コマンドで High に設定された ON ビット (CPR で設定されている場合は CONTROL ピン) に応答して、デバイス出力を有効にします。
2	CPR	R/W	X	CPR ビットは、CONTROL ピンの応答を設定します。 0h = デバイスは、CONTROL ピンを無視して出力を有効化します。 1h = デバイス出力は CONTROL ピンに応答します。
1	POL	R	1h	POL ビットは、CONTROL ピンの極性を設定します。 1h = CONTROL ピンはアクティブ High 極性です。
0	CPA	R/W	X	CPA ビットは、CONTROL ピンによってデバイス出力がオフになったときの CONTROL ピンの動作を設定します。デバイスは、CPR ビットにより CONTROL ピンに応答するように構成する必要があります。 0h = CONTROL ピンによって出力がオフになると、TOFF_DELAY に設定された時間の間レギュレーションを継続し、TOFF_FALL に設定された時間で低下します。 1h = CONTROL ピンによって出力がオフになると、直ちに出力をオフにします。

7.3.3 CLEAR_FAULTS (アドレス = 03h)

[概略表](#)に戻ります。

CMD アドレス	03h
書き込みトランザクション:	送信バイト
読み取りトランザクション:	該当なし
フォーマット:	データレス
NVM バックアップ:	なし
更新内容:	オンザフライ

CLEAR_FAULTS は、すべてのステータス レジスタのすべてのビットをクリアし、現在アサートされている場合は SMB_ALERT# 信号をデアサートするために使用されるコマンドです。この書き込み専用コマンドには、データ バイトは不要です。

CLEAR_FAULTS コマンドでは、故障状態のためにオフにラッチされたユニットは再起動されません。クリア後に故障状態が続いた場合、デバイスは直ちに対応する故障ビットを再設定し、設定済みの通知方法でホストに通知します。

注

コマンド アドレス 03h (読み出しバイトなど) への読み取り動作も、CLEAR_FAULTS 動作をトリガします。

7.3.4 PASSKEY (アドレス = 0Eh)

図 7-4 に PASSKEY を示し、表 7-5 で説明します。

概略表に戻ります。

書き込みトランザクション: ブロック書き込み

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (4 バイト) の書き込み、符号なしバイナリ (3 バイト) の読み取り

NVM バックアップ: EEPROM

更新: オンザフライ。STORE_USER_ALL の後、PASSKEY をロックするためにパワーオンリセットが必要です。

PMBus 1.5 標準のコマンド PASSKEY を使用すると、最大 32 ビットのパスキーをユーザーがプログラムした状態で、(C7h) EXTENDED_WRITE_PROTECT へのアクセスをロックできます。PASSKEY は、NACK 応答や無効なデータ応答なしで書き込みを行う際に許容されるバイト数を増加または削減します。

PASSKEY を使用して 0 以外の値を書き込むと、STORE_USER_ALL コマンドを送信してパワーオンリセットを実行した後、または RESTORE_USER_ALL コマンドを送信した後にのみ、EXT_WRITE_PROTECT への書き込みアクセスがロックされます。

どの PASSKEY 状態でも、ユーザーは PASSKEY から合計 3 バイトを読み取ることができます。追加の 2 バイトは、不揮発性メモリの内容に基づいて NVM_CHECKSUM 値を報告するユーザー オプションです。

データの有効性: 2 ~ 8 バイトの範囲での書き込みがアクノリッジされます。それ以外のバイト数は、無効なデータと見なされます。また、PASSKEY が設定されているがロック解除されている場合、PASSKEY に書き込む全バイトが 00h ではない場合、または現在の PASSKEY を書き込む場合は無効なデータと見なされます。どちらの場合も、デバイスは STATUS_CML の IVD ビットに設定されているように応答します。

図 7-4. PASSKEY

23	22	21	20	19	18	17	16
NVM_CHECKSUM[15:0]							
R-0h							
15	14	13	12	11	10	9	8
NVM_CHECKSUM[15:0]							
R-0h							
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	PASSKEY_LOCK	PASSKEY_ATTEMPTS[3:0]			
R-0h	R-0h	R-0h	R-0h	R-0h			

表 7-5. PASSKEY フィールドの説明

ビット	フィールド	タイプ	リセット	説明
23:8	NVM_CHECKSUM[15:0]	R	0h	NVM_CHECKSUM は、現在の NVM 設定の CRC-16 (多項式 0x8005) チェックサムを報告します。PASSKEY NVM ビットはチェックサムの判定から除外され、悪意のあるアクターがデバイス構成を読み取り、PASSKEY 値を繰り返し設定して、PASSKEY 値を検出しようとするのを防ぎます。
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	PASSKEY_LOCK	R	0h	このビットは、PASSKEY の場合のロック状態を示します。 0h = PASSKEY がロック解除またはセットされている。 1h = PASSKEY がロックされている。EXTENDED_WRITE_PROTECT への書き込みは PASSKEY によってブロックされます。
3:0	PASSKEY_ATTEMPTS[3:0]	R	0h	このビットは、PASSKEY ロック解除時の無効な PASSKEY 書き込み試行回数を返します。無効な試行が 3 回行われた後、再度試行するにはパワーオンリセットが必要です。 0h = 無効な試行なし 1h = 無効な試行 1 回 2h = 無効な試行 2 回 Fh = 無効な試行 3 回以上

7.3.5 WRITE_PROTECT (アドレス = 10h)

図 7-5 に WRITE_PROTECT を示し、表 7-6 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

WRITE_PROTECT コマンドは、PMBus デバイスへの書き込み制御に使用します。このコマンドの目的は、意図しない変更を防止することです。このコマンドは、デバイスの設定や動作に対する意図的な変更および悪意のある変更に対する保護を提供するものではありません。サポートされているコマンドは、WRITE_PROTECT の設定に関係なくパラメータを読み取ることができますが、例外が 1 つあります。パラメータの読み取りにプロセス呼び出しまたは書き込みブロック / 読み取りプロセス呼び出しをブロックを使用するコマンドは、パラメータを読み取ることができません。これらのトランザクションの書き込み部分はブロックされ、パラメータが読み取れないようになります。

データの有効性: 指定されていない値を書き込むか、PROTECTION と PROTECTION_MFR の両方を同時に使用して書き込み保護を有効化しようとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。有効な値は、0x00、0x02、0x03、0x20、0x40、0x80 のみです。

図 7-5. WRITE_PROTECT

7	6	5	4	3	2	1	0
PROTECTION[2:0]			予約済み	予約済み	予約済み	PROTECTION_MFR[1:0]	
R/W-Xh			R-0h	R-0h	R-0h	R/W-0h	

表 7-6. WRITE_PROTECT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:5	PROTECTION[2:0]	R/W	X	このビット フィールドは、PMBus 標準書き込み保護レベルを設定します。 0h = 書き込み保護なし。 1h = WRITE_PROTECT、STORE_USER_ALL、OPERATION、ON_OFF_CONFIG、VOUT_COMMAND コマンド以外のすべての書き込みを無効化します。 2h = WRITE_PROTECT、STORE_USER_ALL、OPERATION コマンド以外のすべての書き込みを無効化します。 4h = WRITE_PROTECT および STORE_USER_ALL コマンド以外のすべての書き込みを無効化します。
4	予約済み	R	0h	
3	予約済み	R	0h	
2	予約済み	R	0h	
1:0	PROTECTION_MFR[1:0]	R/W	0h	0h = メーカー固有の書き込み保護はありません。 2h = VOUT_COMMAND を除くすべての PMBus コマンドへの書き込みを無効化します (書き込みアクセスを復元するにはパワー サイクルが必要です)。 3h = すべての PMBus コマンドへの書き込みを無効化します (書き込みアクセスを復元するにはパワー サイクルが必要です)。

7.3.6 STORE_USER_ALL (アドレス = 15h)

[概略表](#)に戻ります。

CMD アドレス	15h
書き込みトランザクション:	送信バイト
読み取りトランザクション:	該当なし
フォーマット:	データレス
NVM バックアップ:	なし
更新内容:	オンザフライでの使用は推奨されませんが、明示的にブロックされていません

STORE_USER_ALL コマンドは、動作メモリの内容全体を不揮発性ユーザー ストア メモリ内の一致する場所にコピーするように PMBus デバイスに指示します。ユーザー ストア メモリ内の一致する位置を持たない動作メモリ内のアイテムは無視されます。

注意

出力が有効な間は、NVM ストア動作は推奨されません。明示的に防止することはできませんが、このプロセス中に中断が発生すると、NVM データが破損する可能性があります。テキサス インストルメンツでは、レギュレーションを無効にし、NVM ストア動作を発行してから、他の動作を続行する前に少なくとも 125ms 待機することを推奨しています。NVM の破損による EEPROM プログラミング故障の発生で、デバイスは STATUS_CML[1] をアサートします。

注

コマンド アドレス 15h (読み出しバイトなど) への読み取り動作も、STORE_USER_ALL 動作をトリガします。

7.3.7 RESTORE_USER_ALL (アドレス = 16h)

[概略表](#)に戻ります。

CMD アドレス	16h
書き込みトランザクション:	送信バイト
読み取りトランザクション:	該当なし
フォーマット:	データレス
NVM バックアップ:	なし
更新内容:	オンザフライでの使用は推奨されませんが、明示的にブロックされていません

RESTORE_USER_ALL コマンドは、不揮発性のユーザー ストア メモリの内容全体を動作メモリ内の一致する場所にコピーするように PMBus デバイスに指示します。

技術的には許可されていますが、出力が有効な状態で RESTORE_USER_ALL コマンドを使用すると、予期せぬ結果、望ましくない結果、あるいは壊滅的な結果を招く可能性があります。テキサス インストルメンツでは、このコマンドを発行する前に、ON_OFF_CONFIG に設定された方法を使用してデバイス出力をオフにすることを強く推奨しています。

注

- 出力が有効な間に RESTORE_USER_ALL を実行すると、デバイスは次の書き込み試行に対して NACK 応答します。1 回の書き込み試行を受信するまでは、デバイスはほとんどのコマンドの読み取りに対して NACK 応答します。1 回の書き込み試行後は、通常動作がすべての読み書きで再開されます。
- コマンド アドレス 16h (読み出しバイトなど) への読み取り動作も、NVM の復元動作をトリガします。
- RESTORE_USER_ALL により、デバイスは STATUS_INPUT[3] (LOW_VIN) および STATUS_MFR_SPECIFIC[5] (PS_FAULT) をアサートします。

7.3.8 CAPABILITY (アドレス = 19h)

図 7-6 に CAPABILITY を示し、表 7-7 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: 該当なし

このコマンドを使用すると、ホストはこの PMBus デバイスの機能を判断できます。このコマンドは読み取り専用で、以下のようフォーマットされた 1 データ バイトがあります。

図 7-6. CAPABILITY

7	6	5	4	3	2	1	0
PEC	SPD[1:0]		ALRT	フォーマット	AVS	予約済み	予約済み
R-1h	R-2h		R-1h	R-0h	R-0h	R-0h	R-0h

表 7-7. CAPABILITY のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PEC	R	1h	1h = パケット エラー チェックをサポート。
6:5	SPD[1:0]	R	2h	2h = 最大バス速度 1MHz までをサポート。
4	ALRT	R	1h	1h = このデバイスは SMB_ALERT# ピンを備え、SMBus アラート応答プロトコルをサポート。
3	フォーマット	R	0h	0h = 数値形式は LINEAR11、ULINEAR16、SLINEAR16、DIRECT 形式。
2	AVS	R	0h	0h = AVSBus サポートなし。
1	予約済み	R	0h	
0	予約済み	R	0h	

7.3.9 SMBALERT_MASK (アドレス = 1Bh)

概略表に戻ります。

CMD アドレス:	1Bh
書き込みトランザクション:	書き込みワード
読み取りトランザクション:	書き込みブロック / 読み取りプロセス呼び出しをブロック
フォーマット:	書き込み: 符号なしバイナリ (2 バイト) 読み取り: 符号なしバイナリ (1 バイト)
NVM バックアップ:	EEPROM
更新内容:	オンザフライ

SMBALERT_MASK コマンドを使用すると、警告または故障状態によって SMB_ALERT# 信号がアサートされないようにできます。MASK ビットを設定しても、STATUS_x コマンドの関連ビットが設定されるのを防ぐことはできませんが、STATUS_x の関連ビットが SMB_ALERT# をアサートするのは防ぎます。以下のレジスタの説明では、利用可能な個別のマスクビットについて説明します。

SMBALERT_MASK 書き込みトランザクションは、書き込みワードで次のものが含まれます。

- CMD アドレス = 1Bh
- 書き込みデータ バイト下位 = STATUS_x COMMAND CODE
- 書き込みデータ バイト上位 = STATUS_x MASK

SMBALERT_MASK 読み取りトランザクションは、次のブロック書き込み / ブロック読み取りプロセスの呼び出しです。

- CMD アドレス = 1Bh
- バイト数 = 1
- 書き込みデータ バイト = STATUS_x COMMAND CODE
- バイト数 = 1
- 読み取りデータ バイト = STATUS_x MASK

このコマンドの詳細については、PMBus 1.3.1 Part II 仕様、セクション 15.38「SMBALERT_MASK コマンド」、およびこのプロセス呼び出しトランザクションの詳細については、SMBus 3.1 仕様、セクション 6.5.8「ブロック書き込み / ブロック読み取りプロセスの呼び出し」を参照してください。

7.3.10 SMBALERT_MASK レジスタ

セクション 7.3.10 に、SMBALERT_MASK レジスタのメモリ マップト レジスタを示します。セクション 7.3.10 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-8. SMBALERT_MASK レジスタ

アドレス	略称	レジスタ名	セクション
78h	ALERT_MASK_BYTE		表示
79h	ALERT_MASK_WORD		表示
7Ah	ALERT_MASK_VOUT		表示
7Bh	ALERT_MASK_IOUT		表示
7Ch	ALERT_MASK_INPUT		表示
7Dh	ALERT_MASK_TEMPERATURE		表示
7Eh	ALERT_MASK_CML		表示
7Fh	ALERT_MASK_OTHER		表示
80h	ALERT_MASK_MFR_SPECIFIC		表示
CEh	ALERT_MASK_PULSE_CATCHER		表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。セクション 7.3.10 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-9. SMBALERT_MASK アクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.3.10.1 ALERT_MASK_BYTE (アドレス = 78h) [リセット = C8h]

図 7-7 に ALERT_MASK_BYTE を示し、表 7-10 で説明します。

[概略表](#)に戻ります。

図 7-7. ALERT_MASK_BYTE

7	6	5	4	3	2	1	0
UNSUPPORTED_7	UNSUPPORTED_6	MASK_STS_OVF	MASK_STS_OCF	UNSUPPORTED_3	MASK_STS_OTFW	MASK_STS_CML	MASK_STS_OTH
R-1b	R-1b	R/W-0b	R/W-0b	R-1b	R/W-0b	R/W-0b	R/W-0b

表 7-10. ALERT_MASK_BYTE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	UNSUPPORTED_7	R	1b	サポート対象外のため、常時マスクされます。
6	UNSUPPORTED_6	R	1b	サポート対象外のため、常時マスクされます。
5	MASK_STS_OVF	R/W	0b	
4	MASK_STS_OCF	R/W	0b	
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	MASK_STS_OTFW	R/W	0b	
1	MASK_STS_CML	R/W	0b	
0	MASK_STS_OTH	R/W	0b	

7.3.10.2 ALERT_MASK_WORD (アドレス = 79h) [リセット = 0Dh]

ALERT_MASK_WORD を [図 7-8](#) に示し、[表 7-11](#) で説明します。

[概略表](#)に戻ります。

図 7-8. ALERT_MASK_WORD

7	6	5	4	3	2	1	0
MASK_STS_VFW	MASK_STS_OCFW	MASK_STS_INPUT	MASK_STS_MFR	UNSUPPORTED_3	UNSUPPORTED_2	MASK_STS_OTHER	UNSUPPORTED_0
R/W-0b	R/W-0b	R/W-0b	R/W-0b	R-1b	R-1b	R/W-0b	R-1b

表 7-11. ALERT_MASK_WORD のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_STS_VFW	R/W	0b	
6	MASK_STS_OCFW	R/W	0b	
5	MASK_STS_INPUT	R/W	0b	
4	MASK_STS_MFR	R/W	0b	
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	MASK_STS_OTHER	R/W	0b	
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.3 ALERT_MASK_VOUT (アドレス = 7Ah) [リセット = XXh]

図 7-9 に ALERT_MASK_VOUT を示し、表 7-12 で説明します。

概略表に戻ります。

図 7-9. ALERT_MASK_VOUT

7	6	5	4	3	2	1	0
MASK_OVF	MASK_OVW	MASK_UVW	MASK_UVF	MASK_VO_MAX_MIN_W	UNSUPPORTED_2	UNSUPPORTED_1	UNSUPPORTED_0
R/W-xb	R/W-xb	R/W-xb	R/W-xb	R/W-xb	R-1b	R-1b	R-1b

表 7-12. ALERT_MASK_VOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_OVF	R/W	xb	リセット時、値は NVM によって決定されます。
6	MASK_OVW	R/W	xb	リセット時、値は NVM によって決定されます。
5	MASK_UVW	R/W	xb	リセット時、値は NVM によって決定されます。
4	MASK_UVF	R/W	xb	リセット時、値は NVM によって決定されます。
3	MASK_VO_MAX_MIN_W	R/W	xb	リセット時、値は NVM によって決定されます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	UNSUPPORTED_1	R	1b	サポート対象外のため、常時マスクされます。
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.4 ALERT_MASK_IOUT (アドレス = 7Bh) [リセット = XFh]

図 7-10 に ALERT_MASK_IOUT を示し、表 7-13 に、その説明を示します。

概略表に戻ります。

図 7-10. ALERT_MASK_IOUT

7	6	5	4	3	2	1	0
MASK_OCF	MASK_OCUV	MASK_OCW	MASK_UCF	UNSUPPORTED_3	UNSUPPORTED_2	UNSUPPORTED_1	UNSUPPORTED_0
R/W-xb	R-1b	R/W-xb	R/W-xb	R-1b	R-1b	R-1b	R-1b

表 7-13. ALERT_MASK_IOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_OCF	R/W	xb	リセット時、値は NVM によって決定されます。
6	MASK_OCUV	R	1b	
5	MASK_OCW	R/W	xb	リセット時、値は NVM によって決定されます。
4	MASK_UCF	R/W	xb	リセット時、値は NVM によって決定されます。
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	UNSUPPORTED_1	R	1b	サポート対象外のため、常時マスクされます。
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.5 ALERT_MASK_INPUT (アドレス = 7Ch) [リセット = XXh]

図 7-11 に ALERT_MASK_INPUT を示し、表 7-14 で説明します。

概略表に戻ります。

図 7-11. ALERT_MASK_INPUT

7	6	5	4	3	2	1	0
MASK_PVIN_OVF	UNSUPPORTED_6	UNSUPPORTED_5	UNSUPPORTED_4	MASK_LOW_VIN	UNSUPPORTED_2	UNSUPPORTED_1	MASK_PIN_OPW
R/W-xb	R-1b	R-1b	R-1b	R/W-xb	R-1b	R-1b	R/W-xb

表 7-14. ALERT_MASK_INPUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_PVIN_OVF	R/W	xb	リセット時、値は NVM によって決定されます。
6	UNSUPPORTED_6	R	1b	サポート対象外のため、常時マスクされます。
5	UNSUPPORTED_5	R	1b	サポート対象外のため、常時マスクされます。
4	UNSUPPORTED_4	R	1b	サポート対象外のため、常時マスクされます。
3	MASK_LOW_VIN	R/W	xb	リセット時、値は NVM によって決定されます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	UNSUPPORTED_1	R	1b	サポート対象外のため、常時マスクされます。
0	MASK_PIN_OPW	R/W	xb	リセット時、値は NVM によって決定されます。

7.3.10.6 ALERT_MASK_TEMPERATURE (アドレス = 7Dh) [リセット = XFh]

図 7-12 に ALERT_MASK_TEMPERATURE を示し、表 7-15 で説明します。

概略表に戻ります。

図 7-12. ALERT_MASK_TEMPERATURE

7	6	5	4	3	2	1	0
MASK_OT_PROG	MASK_OTW_PROG	UNSUPPORTED_5	UNSUPPORTED_4	UNSUPPORTED_3	UNSUPPORTED_2	UNSUPPORTED_1	UNSUPPORTED_0
R/W-xb	R/W-xb	R-1b	R-1b	R-1b	R-1b	R-1b	R-1b

表 7-15. ALERT_MASK_TEMPERATURE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_OT_PROG	R/W	xb	リセット時、値は NVM によって決定されます。
6	MASK_OTW_PROG	R/W	xb	リセット時、値は NVM によって決定されます。
5	UNSUPPORTED_5	R	1b	サポート対象外のため、常時マスクされます。
4	UNSUPPORTED_4	R	1b	サポート対象外のため、常時マスクされます。
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	UNSUPPORTED_1	R	1b	サポート対象外のため、常時マスクされます。
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.7 ALERT_MASK_CML (アドレス = 7Eh) [リセット = XXh]

図 7-13 に ALERT_MASK_CM を示し、表 7-16 で説明します。

概略表に戻ります。

図 7-13. ALERT_MASK_CML

7	6	5	4	3	2	1	0
MASK_IVC	MASK_IVD	MASK_PEC	MASK_MEM	UNSUPPORTED_3	UNSUPPORTED_2	MASK_OTH	UNSUPPORTED_0
R/W-xb	R/W-xb	R/W-xb	R/W-xb	R-1b	R-1b	R/W-xb	R-1b

表 7-16. ALERT_MASK_CML フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_IVC	R/W	xb	リセット時、値は NVM によって決定されます。
6	MASK_IVD	R/W	xb	リセット時、値は NVM によって決定されます。
5	MASK_PEC	R/W	xb	リセット時、値は NVM によって決定されます。
4	MASK_MEM	R/W	xb	リセット時、値は NVM によって決定されます。
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	MASK_OTH	R/W	xb	リセット時、値は NVM によって決定されます。
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.8 ALERT_MASK_OTHER (アドレス = 7Fh) [リセット = XFh]

図 7-14 に ALERT_MASK_OTHER を示し、表 7-17 で説明します。

概略表に戻ります。

図 7-14. ALERT_MASK_OTHER

7	6	5	4	3	2	1	0
MASK_ACT_CMPLT	UNSUPPORTED_6	UNSUPPORTED_5	UNSUPPORTED_4	UNSUPPORTED_3	UNSUPPORTED_2	UNSUPPORTED_1	UNSUPPORTED_0
R/W-xb	R-1b	R-1b	R-1b	R-1b	R-1b	R-1b	R-1b

表 7-17. ALERT_MASK_OTHER フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	MASK_ACT_CMPLT	R/W	xb	リセット時、値は NVM によって決定されます。
6	UNSUPPORTED_6	R	1b	サポート対象外のため、常時マスクされます。
5	UNSUPPORTED_5	R	1b	サポート対象外のため、常時マスクされます。
4	UNSUPPORTED_4	R	1b	サポート対象外のため、常時マスクされます。
3	UNSUPPORTED_3	R	1b	サポート対象外のため、常時マスクされます。
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	UNSUPPORTED_1	R	1b	サポート対象外のため、常時マスクされます。
0	UNSUPPORTED_0	R	1b	サポート対象外のため、常時マスクされます。

7.3.10.9 ALERT_MASK_MFR_SPECIFIC (アドレス = 80h) [リセット = XXh]

図 7-15 に ALERT_MASK_MFR_SPECIFIC を示し、表 7-18 で説明します。

[概略表](#)に戻ります。

図 7-15. ALERT_MASK_MFR_SPECIFIC

7	6	5	4	3	2	1	0
UNSUPPORTED_7	MASK_OTF_BG	MASK_PS_FLT	MASK_PS_COMM_WRN	MASK_PC	UNSUPPORTED_2	MASK_PS_OT	MASK_VDRV_UV
R-1b	R/W-xb	R/W-xb	R/W-xb	R/W-1b	R-1b	R/W-xb	R/W-xb

表 7-18. ALERT_MASK_MFR_SPECIFIC フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	UNSUPPORTED_7	R	1b	サポート対象外のため、常時マスクされます。
6	MASK_OTF_BG	R/W	xb	リセット時、値は NVM によって決定されます。
5	MASK_PS_FLT	R/W	xb	リセット時、値は NVM によって決定されます。
4	MASK_PS_COMM_WRN	R/W	xb	リセット時、値は NVM によって決定されます。
3	MASK_PC	R/W	1b	
2	UNSUPPORTED_2	R	1b	サポート対象外のため、常時マスクされます。
1	MASK_PS_OT	R/W	xb	リセット時、値は NVM によって決定されます。
0	MASK_VDRV_UV	R/W	xb	リセット時、値は NVM によって決定されます。

7.3.10.10 ALERT_MASK_PULSE_CATCHER (アドレス = CEh) [リセット = FXh]

図 7-16 に ALERT_MASK_PULSE_CATCHER を示し、表 7-19 で説明します。

概略表に戻ります。

図 7-16. ALERT_MASK_PULSE_CATCHER

7	6	5	4	3	2	1	0
UNSUPPORTED_7	UNSUPPORTED_6	UNSUPPORTED_5	UNSUPPORTED_4	MASK_CH3_INT	MASK_CH2_INT	MASK_CH1_INT	MASK_CH0_INT
R-1b	R-1b	R-1b	R-1b	R/W-1b	R/W-xb	R/W-1b	R/W-xb

表 7-19. ALERT_MASK_PULSE_CATCHER フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	UNSUPPORTED_7	R	1b	サポート対象外のため、常時マスクされます。
6	UNSUPPORTED_6	R	1b	サポート対象外のため、常時マスクされます。
5	UNSUPPORTED_5	R	1b	サポート対象外のため、常時マスクされます。
4	UNSUPPORTED_4	R	1b	サポート対象外のため、常時マスクされます。
3	MASK_CH3_INT	R/W	1b	
2	MASK_CH2_INT	R/W	xb	リセット時、値は NVM によって決定されます。
1	MASK_CH1_INT	R/W	1b	
0	MASK_CH0_INT	R/W	xb	リセット時、値は NVM によって決定されます。

7.3.11 VOUT_MODE (アドレス = 20h)

図 7-17 に VOUT_MODE を示し、表 7-20 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: 該当なし

VOUT_MODE コマンドのデータ バイトは、VOUT 関連コマンドのデータ形式を設定します。

データの有効性: VOUT_MODE コマンドへの書き込みは、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットで説明されているように応答します。

図 7-17. VOUT_MODE

7	6	5	4	3	2	1	0
VOUT_MODE[2:0]				VOUT_EXPONENT[4:0]			
R-4h				R-17h			

表 7-20. VOUT_MODE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:5	VOUT_MODE[2:0]	R	4h	ビット 2 の値が 1 の場合、VOUT 関連コマンド (VOUT_OV_FAULT_LIMIT、VOUT_UV_FAULT_LIMIT など) の相対データ形式を示します。ビット 1:0 は線形形式を示します (ULINEAR16、SLINEAR16)
4:0	VOUT_EXPONENT[4:0]	R	17h	出力電圧関連コマンドで使用する指数を 2 の補数形式で指定します。値は -9 (1.953mV/LSB) に固定されています。

7.3.12 VOUT_COMMAND (アドレス = 21h)

図 7-18 に VOUT_COMMAND を示し、表 7-21 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 直接 1mV/LSB

NVM バックアップ: なし

更新: オンザフライ

PMBus インターフェイスが出力を制御している場合、VOUT_COMMAND に書き込むと、デバイスは出力電圧をコマンドされた値に設定します。VOUT_COMMAND による出力電圧の変化は、VOUT_TRANSITION_RATE で指定されたレートで発生します。

このコマンドは、ソフト スタート中またはソフト ストップ中に書き込むことができます。ただし、出力は、TON_RISE/TOFF_FALL にプログラムされたレートで、元のターゲット (VBOOT) まで上昇または下降を継続します。ソフト スタート完了後 (および VOUT_COMMAND が VBOOT 値と異なる場合)、デバイスは VBOOT 値から、プログラムされた VOUT_TRANSITION_RATE で最後に書き込まれた VOUT_COMMAND に直ちに遷移します。ソフト ストップ中の VOUT_COMMAND への書き込みはアクノリッジ (受信確認) されますが、遷移は発生せず、VOUT_COMMAND はソフト ストップ終了時に自動的に VBOOT に更新されます。

レギュレーション中は、出力が以前にプログラムされた VOUT_COMMAND に向けてスルー中であっても、VOUT_COMMAND への事前書き込みが許可されます。デバイスは、VOUT_TRANSITION_RATE にプログラムされたレートで、新しいターゲットへのスルーを直ちに開始します。

図 7-18. VOUT_COMMAND

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	VOUT_COMMAND[12:0]				
R-0h	R-0h	R-0h	R/W-XXXh				
7	6	5	4	3	2	1	0
VOUT_COMMAND[12:0]							
R/W-XXXh							

表 7-21. VOUT_COMMAND フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12:0	VOUT_COMMAND[12:0]	R/W	X	VOUT_COMMAND のリセット値は、VOUT_SCALE_LOOP と VBOOT_0 または VBOOT_1 によって決定されます。2 つの重要な点に注意してください。VOUT_COMMAND に書き込む場合、LSB は VOUT_MODE 設定と一致せず、代わりに 1mV LSB の直接データ形式を使用します。また、リセット読み出し値は 2mV LSB を使用するため、読み出し時にデバイスは実際の VBOOT 電圧値の半分の半分を返します。コマンドが書き込まれた後、VOUT_COMMAND を読み出すと、書き込まれた値が返されます。

7.3.13 VOUT_TRIM (アドレス = 22h)

図 7-19 に VOUT_TRIM を示し、表 7-22 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: VOUT_CTRL = 0b00、符号付き 5mV/LSB、VOUT_CTRL = 0b01 または 0b10、SLINEAR16、VOUT_MODE あたり 1.953mV/LSB

NVM バックアップ: EEPROM

更新: VOUT_CTRL = 0b00 または 0b01、有効にするには出力を無効化する必要があります。VOUT_CTRL = 0b10、オンザフライ

VOUT_TRIM コマンドは、出力電圧コマンド値に固定オフセット電圧を印加するために使用されます。通常、PMBus デバイスがエンド ユーザーのシステムに組み込まれる際に、エンド ユーザーが出力電圧を調整するために使用されます。VOUT_TRIM による出力電圧の変化は、VOUT_TRANSITION_RATE で指定されたレートで発生します。

データの有効性: 読み取り専用ビット (VOUT_TRIM[15:7]) を符号ビット (VOUT_TRIM[6]) とは異なる値に書き込もうとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。16 ビット全体の符号付き値が検証されます。

図 7-19. VOUT_TRIM

15	14	13	12	11	10	9	8
VOUT_TRIM_SIGN_EXT[8:0]							
R-0h							
7	6	5	4	3	2	1	0
VOUT_TRIM_SIGN_EXT[8:0]	VOUT_TRIM[6:0]						
R-0h	R/W-Xh						

表 7-22. VOUT_TRIM フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:7	VOUT_TRIM_SIGN_EXT[8:0]	R	0h	9 MSB は、プログラム可能な VOUT_TRIM の範囲を制限する読み取り専用です。これらの値は、ビット 6 の符号拡張によって設定されます。VOUT_TRIM コマンドに書き込む場合、VOUT_TRIM_SIGN_EXT をビット 6 と同じ値に設定する必要があります。
6:0	VOUT_TRIM[6:0]	R/W	X	出力電圧オフセット。VOUT_CTRL = 0b00 の場合、これは PMB_ADDR ピンストラップで選択される OFFSET_0 として機能し、バイナリ値が SVID レジスタ OFFSET を直接設定します。その結果、構成で選択されている PROTOCOL_ID に応じて、LSB は 5mV または 10mV になります。VOUT_CTRL = 0b01 または 0b10 の場合、VOUT_TRIM は常に、VOUT_MODE により決定される LSB で出力にオフセットを追加します。

7.3.14 VOUT_MAX (アドレス = 24h)

VOUT_MAX を 図 7-20 に示し、表 7-23 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたり 1.953mV/LSB

NVM バックアップ: なし

更新: 該当なし

VOUT_MAX コマンドは、出力電圧の上限を設定します。このユニットは、VOUT_COMMAND、VOUT_TRIM、VOUT_MARGIN_HIGH、VOUT_SCALE_LOOP を任意で組み合わせ、PMBus 経由で命令することができます。このコマンドの目的は、誤って出力電圧を破壊的なレベルに設定してしまう事態を防止することです。コマンドの書き込みで、出力電圧を VOUT_MAX 制限を超えて設定しようとする、コマンドのデータは書き込まれたとおりに更新されます。この制限は、スタートアップ電圧レベル VBOOT にも適用されます。

変換が有効の場合、新しいターゲット電圧が VOUT_MAX の電流値よりも大きくなるような出力電圧の変化により、VOUT_MAX_MIN_WARNING の状態が発生します。この結果により、デバイスは次のことを実行します。

- VOUT_TRANSITION_RATE で定義されたスルーレートで、出力電圧を VOUT_MAX の電流値に対して設定します。
- STATUS_BYTE の STS_MISC ビットを設定します。
- STATUS_WORD の STS_VFW ビットを設定します。
- STATUS_VOUT の VO_MAX_MIN_W ビットを設定します。

この状態ビットは、結合された出力電圧が VOUT_MAX を下回るまで持続します。

データの有効性: VOUT_MAX への書き込みは、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットで説明されているように応答します。

図 7-20. VOUT_MAX

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	VOUT_MAX[11:0]			
R-0h	R-0h	R-0h	R-0h	R/W-B7Fh			
7	6	5	4	3	2	1	0
VOUT_MAX[11:0]							
R/W-B7Fh							

表 7-23. VOUT_MAX フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11:0	VOUT_MAX[11:0]	R/W	B7Fh	VOUT_MAX 値は、SVID_EXT_CAPACITY_VIDOMAX コマンドの VIDO_MAX によって決定されます。この制限は、SVID 経由で試行される出力電圧プログラミングには適用されません。このプログラムでは、SVID レジスタ VID_MAX および VIDO_MAX が制限値を設定します。

このコマンドの読み取り専用データは、SVID_EXT_CAPABILITY_VIDOMAX コマンドの VIDO_MAX フィールドの値によって設定されます。式 4 のとおり、VOUT_MAX は VIDO_MAX から計算されます。

$$VOUT_MAX = (VIDO_MAX \times SCALAR + OFFSET) \times \frac{1mV}{1.953mV} \quad (4)$$

SCALAR と OFFSET の値は内部の分圧比に依存し、表 7-24 に示されます。

表 7-24. VIDO_MAX から VOUT_MAX の設定に使用される変数

VOUT_SCALE_LOOP (V/V)	スカラー	オフセット
0.125 ⁽¹⁾	20	980
0.25	10	490
0.5	5	245
1 ⁽²⁾	2.5	122

- (1) VOSL = 0.125V/V の場合、計算結果が VOUT_MAX レジスタでサポートされる最大値を超える可能性があるため、この場合に推奨される VIDO_MAX の最大値は 0EFh です。
- (2) VOSL = 1V/V の場合、計算結果は整数値にならないため、VOUT_MAX の設定値には計算結果が切り下げられます。

7.3.15 VOUT_MARGIN_HIGH (アドレス = 25h)

図 7-21 に VOUT_MARGIN_HIGH を示し、表 7-25 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

このコマンドは、OPERATION コマンドがマージンを High に設定されているときに、レギュレートされた電圧値を増加させるために使用されます。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、コマンドされた出力電圧は、このコマンドで指定された乗算係数分だけ増加します。

データの有効性: 読み取り専用ビット (VOUT_MARGIN_HIGH [15:11]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されたとおりに応答します。

図 7-21. VOUT_MARGIN_HIGH

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_MARGIN_HIGH[10:0]		
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh		
7	6	5	4	3	2	1	0
VOUT_MARGIN_HIGH[10:0]							
R/W-XXh							

表 7-25. VOUT_MARGIN_HIGH フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10:0	VOUT_MARGIN_HIGH[10:0]	R/W	X	マージン High 出力電圧。書き込まれた値は 1.5625% の解像度にマッピングされます。また、これらの値は NVM の 2 つのオプションのみにマップされます。詳細については、次の表を参照してください。

表 7-26. VOUT_MARGIN_HIGH 列挙

VOUT_MARGIN_HIGH (10 進数)		% Margin	値を復元 ⁽¹⁾
≥	<		
0	524	101.5625	528d (103.125%)
524	532	103.125	
532	540	104.6875	536d (104.6875%)
540	548	106.25	
548	556	107.8125	
556	564	109.375	
564	572	110.9375	
572	2048	112.5	

(1) このレジスタ内のビットは NVM に直接バックアップされず、NVM に保存する際に 2 つの設定のいずれかにマッピングされます。

7.3.16 VOUT_MARGIN_LOW (アドレス = 26h)

図 7-22 に VOUT_MARGIN_LOW を示し、表 7-27 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

このコマンドは、OPERATION コマンドがマージンを Low に設定されている場合に、レギュレーションされる電圧値を減少させるために使用されます。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、コマンドされた出力電圧は、このコマンドで指定された乗算係数分だけ増加します。

データの有効性: 読み取り専用ビット (VOUT_MARGIN_LOW[15:10]) を変更しようとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、STATUS_CML の IVD ビットに記載されているとおりにデバイスが応答します。

図 7-22. VOUT_MARGIN_LOW

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_MARGIN_LOW[9:0]	
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh	
7	6	5	4	3	2	1	0
VOUT_MARGIN_LOW[9:0]							
R/W-XXh							

表 7-27. VOUT_MARGIN_LOW フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10	予約済み	R	0h	
9:0	VOUT_MARGIN_LOW[9:0]	R/W	X	マージン Low 出力電圧。書き込まれた値は 1.5625% の解像度にマッピングされます。また、これらの値は NVM の 2 つのオプションのみにマップされます。詳細については、次の表を参照してください。

表 7-28. VOUT_MARGIN_LOW 列挙型

VOUT_MARGIN_LOW (10 進数)		% Margin	値を復元 ⁽¹⁾
≥	<		
0	452	87.5	488d (95.3125%)
452	460	89.0625	
460	468	90.625	
468	476	92.1875	
476	484	93.75	
484	492	95.3125	
492	500	96.875	496d (96.875%)
500	1024	98.4375	

(1) このレジスタ内のビットは NVM に直接バックアップされず、NVM に保存する際に 2 つの設定のいずれかにマッピングされます。

7.3.17 VOUT_TRANSITION_RATE (アドレス = 27h)

図 7-23 に VOUT_TRANSITION_RATE を示し、表 7-29 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

このコマンドは、通常の電力変換発生時に出力電圧が変化するスルーレートを $\text{mV}/\mu\text{s}$ で設定します。このコマンドによるレートは、ユニットがオンまたはオフになるようなコマンドの場合には適用されません。

データの有効性: 指数または仮数の上位ビット (VOUT_TRANSITION_RATE[10:8]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-23. VOUT_TRANSITION_RATE

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Dh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
VOUT_TRANSITION_RATE[7:0]							
R/W-XXh							

表 7-29. VOUT_TRANSITION_RATE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Dh	線形形式の 2 の補数指数です。指数が -3 に固定され、 $0.125\text{mV}/\mu\text{s}$ LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7:0	VOUT_TRANSITION_RATE[7:0]	R/W	X	線形形式の仮数部です。使用可能な設定の詳細については、次の表を参照してください。

表 7-30. VOUT_TRANSITION_RATE 列挙

VOUT_TRANSITION_RATE の仮数部 (10 進数)		VOUT_TRANSITION_RATE (mV/ μs)	SVID (24h) SR_FAST レジスタ値 (16 進数)	復元値 (10 進数) ⁽¹⁾
$\geq$	$<$			
0	8	0.625	00h	5
8	15	1.25	01h	10
15	30	2.5	02h	20
30	42	5	05h	40
42	62	5.56	05h	44
62	84	10	0Ah	80
84	144	11.11	0Ah	89
144	256	25	19h	200

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスルーレートに基づいて固定値に復元されます。

7.3.18 VOUT_DROOP (アドレス = 28h)

図 7-24 に VOUT_DROOP を示し、表 7-31 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: 読み出しワード
データ形式: 直接 (0.1mΩ/LSB)
NVM バックアップ: なし
更新: 該当なし

VOUT_DROOP コマンドは、アダプティブ電圧ポジショニングで使用するために、出力電流の増加に伴って出力電圧が低下するレートを mV/A (mΩ) で設定します。これは、DC 負荷ライン (DCLL) と呼ばれます。

図 7-24. VOUT_DROOP

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	VOUT_DROOP[4:0]				
R-0h	R-0h	R-0h	R-0h				

表 7-31. VOUT_DROOP フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4:0	VOUT_DROOP[4:0]	R	0h	出力電圧ドロップ。このフィールドは、DCLL_0 または DCLL_1 のうちアクティブな DCLL 設定を反映します。DCLL_0 または DCLL_1 は、PMB_ADDR ピンストラップによって選択されます。

7.3.19 VOUT_SCALE_LOOP (アドレス = 29h)

図 7-25 に VOUT_SCALE_LOOP を示し、表 7-32 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: VOUT_CTRL = 10b で出力が無効: 読み取り / 書き込み可能、VOUT_CTRL = 10b で出力が有効: 読み取り専用、VOUT_CTRL = 00b または 01b: 読み取り専用

VOUT_SCALE_LOOP を使用すると、PMBus デバイスはコマンドされた電圧と制御回路入力電圧間をマッピングできます。また、VOUT_SCALE_LOOP は内部の高精度抵抗デバイダもプログラミングするため、外部分周器は不要です。

データの有効性: 読み取り専用ビット (VOUT_SCALE_LOOP[15:4]) を変更しようとした場合、ON_OFF_CONFIG メカニズムによって出力が有効化されている状態でこのコマンドを書き込もうとした場合、または SVID が出力を制御している状態 (VOUT_CTRL が 00b または 01b の場合) でこのコマンドを書き込もうとした場合は、いずれも無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-25. VOUT_SCALE_LOOP

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Dh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	VOUT_SCALE_LOOP[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-32. VOUT_SCALE_LOOP フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Dh	線形形式の 2 の補数指数です。指数が -3 に固定され、0.125 LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	VOUT_SCALE_LOOP[3:0]	R/W	X	線形形式の仮数部です。これら 4 つのオプションのいずれにも一致しない値を書き込もうとすると、デバイスは以下の表に従って、最も近いサポートされているオプションを自動的に選択します。VOUT_CTRL が 00b または 01b の場合、値は SVID_ADDR_CFG_USER の PROTOCOL_ID 設定によって決定されます。 1h = VOUT_SCALE_LOOP: 0.125V/V。 2h = VOUT_SCALE_LOOP: 0.25V/V。VOUT_CTRL が 00b または 01b の場合、PROTOCOL_ID が 10mV VID 表を選択しているときに選択される値です。 4h = VOUT_SCALE_LOOP: 0.5V/V。VOUT_CTRL が 00b または 01b の場合、PROTOCOL_ID が 5mV VID 表を選択しているときに選択される値です。 8h = VOUT_SCALE_LOOP: 1.00V/V

表 7-33. VOUT_SCALE_LOOP 列挙

VOUT_SCALE_LOOP 仮数部 (10 進数)		VOUT_SCALE_LOOP (V/V)	復元値 (10 進数) ⁽¹⁾
≥	<		
0	2	0.125	1
2	4	0.25	2
4	8	0.5	4

表 7-33. VOUT_SCALE_LOOP 列挙 (続き)

VOUT_SCALE_LOOP 仮数部 (10 進数)		VOUT_SCALE_LOOP (V/V)	復元値 (10 進数) ⁽¹⁾
≥	<		
8	16	1	8

(1) このレジスタのビットには NVM の直接バックアップがなく、選択した内部デバイダのゲインに基づいて固定値に復元されます。

7.3.20 FREQUENCY_SWITCH (アドレス = 33h)

図 7-26 に FREQUENCY_SWITCH を示し、表 7-34 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

このコマンドはレギュレータのスイッチング周波数を kHz 単位で設定します。

データの有効性: 読み取り専用ビット (FREQUENCY_SWITCH[15:4]) を変更しようとする、無効データまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-26. FREQUENCY_SWITCH

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-7h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	FREQUENCY_SWITCH[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-34. FREQUENCY_SWITCH フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	7h	線形形式の 2 の補数指数です。指数が 7 に固定され、128kHz LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	FREQUENCY_SWITCH[3:0]	R/W	X	線形形式の仮数部です。使用可能な設定の詳細については、次の表を参照してください。

表 7-35. FREQUENCY_SWITCH 列挙

FREQUENCY_SWITCH 仮数 (10 進数)		FREQUENCY_SWITCH (kHz)
≥	<	
0	4	400
4	6	600
6	7	800
7	9	1000
9	11	1200
11	14	1500
14	15	1800
15	16	2000

7.3.21 VIN_ON (アドレス = 35h)

図 7-27 に VIN_ON を示し、表 7-36 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

VIN_ON コマンドは、動作中に PVIN ピンの入力電圧の値を設定します。他のすべての状態が満たされていると仮定して、デバイスは電力変換を開始します。

データの有効性: 読み取り専用ビット (VIN_ON[15:4]) を変更しようとすると、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-27. VIN_ON

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-0h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	VIN_ON[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-36. VIN_ON フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	0h	線形形式の 2 の補数指数です。指数が 0 に固定され、1V LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	VIN_ON[3:0]	R/W	X	線形形式の仮数部です。使用可能な設定の詳細については、次の表を参照してください。

表 7-37. VIN_ON 列挙

VIN_ON 仮数 (10 進数)		VIN_ON (V)
≥	<	
0	3	2.5
3	5	3.8
5	6	5
6	7	6
7	8	7
8	9	8
9	10	9
10	16	10

7.3.22 VIN_OFF (アドレス = 36h)

図 7-28 に VIN_OFF を示し、表 7-38 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

VIN_OFF コマンドは、PVIN ピンの入力電圧の値をボルト単位で設定し、この電圧に達するとデバイスは電力変換を停止します。

データの有効性: 読み取り専用ビット (VIN_OFF[15:4]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-28. VIN_OFF

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-0h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	VIN_OFF[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-38. VIN_OFF フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	0h	線形形式の 2 の補数指数です。指数が 0 に固定され、1V LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	VIN_OFF[3:0]	R/W	X	線形形式の仮数部です。使用可能な設定の詳細については、次の表を参照してください。

表 7-39. VIN_OFF 列挙

VIN_OFF 仮数 (10 進数)		VIN_OFF (V)
≥	<	
0	3	2.3
3	4	3.6
4	5	4.2
5	6	5.5
6	7	6.5
7	8	7.5
8	9	8.5
9	16	9.5

7.3.23 VOUT_OV_FAULT_LIMIT (アドレス = 40h)

VOUT_OV_FAULT_LIMIT を 図 7-29 に示し、表 7-40 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_OV_FAULT_LIMIT コマンドは、(VOSNS-GOSNS) ピンで検出される出力電圧のうち、出力過電圧故障を発生させる電圧値 (V 単位) を設定します。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、このコマンドで設定されるスレッシュホールドは、現在のコマンド出力電圧に対する乗算係数として適用されます。この機能は、ソフトスタートランプが完了した後に有効になります。

過電圧故障状態の後、デバイスは VOUT_OV_FAULT_RESPONSE コマンドに従って応答します。

データの有効性: 読み取り専用ビット (VOUT_OV_FAULT_LIMIT[15:11]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-29. VOUT_OV_FAULT_LIMIT

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_OV_FAULT_LIMIT[10:0]		
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh		
7	6	5	4	3	2	1	0
VOUT_OV_FAULT_LIMIT[10:0]							
R/W-XXh							

表 7-40. VOUT_OV_FAULT_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10:0	VOUT_OV_FAULT_LIMIT[10:0]	R/W	X	これらのビットは、出力過電圧故障のスレッシュホールドを設定します。形式は VOUT_MODE に準拠します。使用可能な設定の詳細については、次の表を参照してください。

表 7-41. VOUT_OV_FAULT_LIMIT 列挙

VOUT_OV_FAULT_LIMIT (10 進数)		VOUT_OV_FAULT_LIMIT	復元値 (10 進数) ⁽¹⁾
≥	<		
0	584	112%	573
584	604	116%	594
604	624	120%	614
624	2048	124%	634

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.24 VOUT_OV_FAULT_RESPONSE (アドレス = 41h)

図 7-30 に VOUT_OV_FAULT_RESPONSE を示し、表 7-42 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_OV_FAULT_RESPONSE コマンドは、出力過電圧故障に対してどのアクションを実行するかをデバイスに指示します。これには、(40h) VOUT_OV_FAULT_LIMIT にプログラムされた故障制限と、(D0h) SYS_CFG_USER1 で選択された固定 OVF の両方が含まれます。故障が発生すると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_OVF ビットを設定
- STATUS_WORD の STS_VFW ビットを設定
- STATUS_VOUT の OVF ビットを設定

データの有効性: このコマンドにプログラムできる値は、無視の場合が 0x00 または 0x3F、ヒカップの場合が 0xBF、ラッチオフの場合が 0x80 です。それ以外の値は受け付けられません。その場合の試行は無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-30. VOUT_OV_FAULT_RESPONSE

7	6	5	4	3	2	1	0
IGNRZ_OV	予約済み	RS_OV	予約済み	予約済み	TD_OV[2:0]		
R/W-Xh	R-0h	R/W-Xh	R-0h	R-0h	R-0h		

表 7-42. VOUT_OV_FAULT_RESPONSE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	IGNRZ_OV	R/W	X	出力過電圧時の応答設定。 0h = デバイスは中断せずに動作を継続 (故障を無視) します。OVF は VRRDY/PGOOD を Low にプルすることもブロックされます。 1h = デバイスはシャットダウン (出力を無効化) し、ビット RS_OV の再試行設定に従って応答します。
6	予約済み	R	0h	
5	RS_OV	R/W	X	出力過電圧故障の再試行設定。 0h = 故障後にラッチオフ、電力変換を再開するには、ON_OFF_CONFIG メカニズムによる VCC パワー サイクルまたは出力有効化の切り替えが必要です。 7h = 再試行遅延時間の経過後、自動的に再起動。再起動の試行回数は無制限。
4	予約済み	R	0h	
3	予約済み	R	0h	
2:0	TD_OV[2:0]	R	0h	出力過電圧時の再試行時間遅延の設定。 0h = デバイスは再起動を遅延しない。これは、RS_OV を 0b000 に設定して再起動が無効化されている場合にのみサポートされます。RS_OV で規定されている故障がクリアされるまで、出力は無効のままです。 7h = デバイスは通常の起動を実行するまで 52ms 待機。これは、RS_OV を 0b111 に設定して再起動が有効化されている場合にのみサポートされます。

7.3.25 VOUT_OV_WARN_LIMIT (アドレス = 42h)

VOUT_OV_WARN_LIMIT を 図 7-31 に示し、表 7-43 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_OV_WARN_LIMIT コマンドは、(VOSNS – GOSNS) ピンで検出される出力電圧のうち、出力過電圧警告を発生させる電圧値 (V 単位) を設定します。この値は、故障をトリガしないため、通常は VOUT_OV_FAULT_LIMIT よりも低く設定されます。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、このコマンドで設定されるスレッシュホールドは、現在のコマンド出力電圧に対する乗算係数として適用されます。この機能は、ソフトスタートランプが完了した後有効になります。

警告がトリガされると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_MISC ビットを設定
- STATUS_WORD の STS_VFW ビットを設定
- STATUS_VOUT の OVW ビットを設定

データの有効性: 読み取り専用ビット (VOUT_OV_WARN_LIMIT[15:11]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-31. VOUT_OV_WARN_LIMIT

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_OV_WARN_LIMIT[10:0]		
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh		
7	6	5	4	3	2	1	0
VOUT_OV_WARN_LIMIT[10:0]							
R/W-XXh							

表 7-43. VOUT_OV_WARN_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10:0	VOUT_OV_WARN_LIMIT[10:0]	R/W	X	これらのビットは、出力過電圧警告のスレッシュホールドを設定します。形式は VOUT_MODE に準拠します。使用可能な設定の詳細については、次の表を参照してください。

表 7-44. VOUT_OV_WARN_LIMIT 列挙

VOUT_OV_WARN_LIMIT (10 進数)		VOUT_OV_WARN_LIMIT	復元値 (10 進数) ⁽¹⁾
≥	<		
0	544	104%	532
544	560	108%	553
560	584	112%	573
584	2048	116%	594

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.26 VOUT_UV_WARN_LIMIT (アドレス = 43h)

図 7-32 に VOUT_UV_WARN_LIMIT を示し、表 7-45 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_UV_WARN_LIMIT コマンドは、出力過電圧の警告を発生させる (VOSNS-GOSNS) ピンで検出される出力電圧の値 (V 単位) を設定します。この値は故障をトリガしないため、通常は VOUT_UV_FAULT_LIMIT よりも大きく設定されます。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、このコマンドで設定されるスレッシュホールドは、現在のコマンド出力電圧に対する乗算係数として適用されます。この機能は、ソフト スタート ランプが完了した後

に有効になります。

警告がトリガされると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_MISC ビットを設定
- STATUS_WORD の STS_VFW ビットを設定
- STATUS_VOUT の UVW ビットを設定

データの有効性: 読み取り専用ビット (VOUT_UV_WARN_LIMIT[15:10]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-32. VOUT_UV_WARN_LIMIT

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_UV_WARN_LIMIT[9:0]	
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh	
7	6	5	4	3	2	1	0
VOUT_UV_WARN_LIMIT[9:0]							
R/W-XXh							

表 7-45. VOUT_UV_WARN_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10	予約済み	R	0h	
9:0	VOUT_UV_WARN_LIMIT[9:0]	R/W	X	これらのビットは、出力低電圧警告のスレッシュホールドを設定します。形式は VOUT_MODE に準拠します。使用可能な設定の詳細については、次の表を参照してください。

表 7-46. VOUT_UV_WARN_LIMIT 列挙

VOUT_UV_WARN_LIMIT (10 進数)		VOUT_UV_WARN_LIMIT		復元値 (10 進数) ⁽¹⁾
≥	<			
0	360	68%		348
360	384	72%		369
384	400	76%		389
400	416	80%		410

表 7-46. VOUT_UV_WARN_LIMIT 列挙 (続き)

VOUT_UV_WARN_LIMIT (10 進数)		VOUT_UV_WARN_LIMIT	復元値 (10 進数) ⁽¹⁾
≥	<		
416	440	84%	430
440	464	88%	451
464	480	92%	471
480	1024	96%	492

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッショルドに基づいて固定値に復元されます。

7.3.27 VOUT_UV_FAULT_LIMIT (アドレス = 44h)

VOUT_UV_FAULT_LIMIT を [図 7-33](#) に示し、[表 7-47](#) で説明します。

[概略表](#)に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたりの相対値 1.953m/LSB

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_UV_FAULT_LIMIT コマンドは、(VOSNS-GOSNS) ピンで検出される出力電圧のうち、出力過電圧故障を発生させる電圧値 (V 単位) を設定します。VOUT_MODE[7] で VOUT のデータ形式が相対値に設定されているため、このコマンドで設定されるスレッシュホールドは、現在のコマンド出力電圧に対する乗算係数として適用されます。この機能は、ソフトスタートランプが完了した後に有効になります。

データの有効性: 読み取り専用ビット (VOUT_UV_FAULT_LIMIT[15:10]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-33. VOUT_UV_FAULT_LIMIT

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	VOUT_UV_FAULT_LIMIT[9:0]	
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R/W-XXh	
7	6	5	4	3	2	1	0
VOUT_UV_FAULT_LIMIT[9:0]							
R/W-XXh							

表 7-47. VOUT_UV_FAULT_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12	予約済み	R	0h	
11	予約済み	R	0h	
10	予約済み	R	0h	
9:0	VOUT_UV_FAULT_LIMIT[9:0]	R/W	X	これらのビットは、出力低電圧故障のスレッシュホールドを設定します。形式は VOUT_MODE に準拠します。使用可能な設定の詳細については、次の表を参照してください。

表 7-48. VOUT_UV_FAULT_LIMIT 列挙

VOUT_UV_FAULT_LIMIT (10 進数)		VOUT_UV_FAULT_LIMIT	復元値 (10 進数) ⁽¹⁾
≥	<		
0	328	60%	307
328	369	68%	348
369	410	76%	389
410	1024	84%	430

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.28 VOUT_UV_FAULT_RESPONSE (アドレス = 45h)

VOUT_UV_FAULT_RESPONSE を 図 7-34 に示し、表 7-49 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

VOUT_UV_FAULT_RESPONSE コマンドは、出力低電圧故障に 응답してどのアクションを実行するかをデバイスに指示します。故障が発生すると、デバイスは次の動作を実行します:

- STATUS_WORD の STS_VFW ビットを設定
- STATUS_VOUT の UVF ビットを設定

データの有効性: このコマンドにプログラムできる値は、無視の場合が 0x00 ~ 0x03 または 0x38 ~ 0x3B、ヒカップの場合が 0x78 ~ 0x7B、ラッチオフの場合が 0x40 ~ 0x43 です。それ以外の値は受け付けられません。その場合の試行は無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-34. VOUT_UV_FAULT_RESPONSE

7	6	5	4	3	2	1	0
予約済み	IGNRZ_UV	RS_UV	予約済み	予約済み	予約済み	TD_UV[1:0]	
R-0h	R/W-Xh	R/W-Xh	R-0h	R-0h	R-0h	R/W-Xh	

表 7-49. VOUT_UV_FAULT_RESPONSE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	0h	
6	IGNRZ_UV	R/W	X	出力低電圧の応答設定。 0h = デバイスは中断せずに動作を継続 (故障を無視) します。また、UVF_EARLY は VRRDY/PGOOD を Low にプルしてもブロックされます。 1h = 本デバイスは、TD_UV で指定された遅延時間にわたって動作を継続します。遅延時間の終了時に故障状態がまだ存在する場合、ユニットは RS_UV のプログラム通りに応答します。
5	RS_UV	R/W	X	出力電圧が低電圧時の再試行設定。 0h = 故障後にラッチオフ。電力変換を再開するには、ON_OFF_CONFIG メカニズムによる VCC パワー サイクルまたは出力有効化の切り替えが必要です。 7h = 再試行遅延時間の経過後、自動的に再起動。再起動の試行回数は無制限。
4	予約済み	R	0h	
3	予約済み	R	0h	
2	予約済み	R	0h	
1:0	TD_UV[1:0]	R/W	X	出力低電圧応答遅延と再起動遅延を選択します。応答遅延カウンタが満了する前に故障状態が解消した場合、応答遅延カウンタは 0 にリセットされます。RS_UV が再起動に設定されている場合、再起動遅延 (ヒカップ時間) も設定されます。 0h = 2μs の応答遅延、52ms の再起動遅延 1h = 16μs の応答遅延、52ms の再起動遅延 2h = 64μs の応答遅延、52ms の再起動遅延 3h = 256μs の応答遅延、52ms の再起動遅延

7.3.29 IOUT_OC_FAULT_LIMIT (アドレス = 46h)

図 7-35 に IOUT_OC_FAULT_LIMIT を示し、表 7-50 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

IOUT_OC_FAULT_LIMIT コマンドは、過電流検出器が過電流故障状態を通知する出力電流の値 (A) を設定します。ここで設定したスレッシュホールドは、ローサイド MOSFET を介して検出されたバレー インダクタ電流と比較されます。

データの有効性: 読み取り専用ビット (IOUT_OC_FAULT_LIMIT[15:6]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-35. IOUT_OC_FAULT_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-0h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	IOUT_OC_FAULT_LIMIT[5:0]					
R-0h	R-0h	R/W-Xh					

表 7-50. IOUT_OC_FAULT_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	0h	線形形式の 2 の補数指数です。指数は 0 に固定され、1A LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5:0	IOUT_OC_FAULT_LIMIT[5:0]	R/W	X	線形形式の仮数部です。これらのビットは、バレー インダクタ電流制限のスレッシュホールドを選択します。使用可能な設定の詳細については、次の表を参照してください。

表 7-51. IOUT_OC_FAULT_LIMIT 列挙

IOUT_OC_FAULT_LIMIT (10 進数)		IOUT_OC_FAULT_LIMIT (A)	復元値 (10 進数) ⁽¹⁾
≥	<		
0	9	8	8
9	11	10	10
11	13	12	12
13	16	15	15
16	17	16	16
17	21	20	20
21	25	24	24
25	26	25	25
26	31	30	30
31	33	32	32

表 7-51. IOUT_OC_FAULT_LIMIT 列挙 (続き)

IOUT_OC_FAULT_LIMIT (10 進数)		IOUT_OC_FAULT_LIMIT (A)	復元値 (10 進数) ⁽¹⁾
≥	<		
33	64	35	35

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.30 IOUT_OC_FAULT_RESPONSE (アドレス = 47h)

図 7-36 に IOUT_OC_FAULT_RESPONSE を示し、表 7-52 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: 該当なし

IOUT_OC_FAULT_RESPONSE コマンドは、出力過電流故障に 응답してどのアクションを実行するかをデバイスに指示します。故障が発生すると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_OCF ビットを設定
- STATUS_WORD の STS_OCFW ビットを設定
- STATUS_IOUT の OCF ビットを設定

データの有効性: このコマンドは読み取り専用です。このコマンドへの書き込み試行は受け付けられません。その場合の試行は無効なデータまたはサポートされていないデータ (ivd) と見なされます。デバイスは STATUS_CML の IVD ビットに記載された動作で応答します。

図 7-36. IOUT_OC_FAULT_RESPONSE

7	6	5	4	3	2	1	0
OCF_RESP[1:0]		OCF_RETRY[2:0]			OCF_TD[2:0]		
R-0h		R-0h			R-0h		

表 7-52. IOUT_OC_FAULT_RESPONSE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	OCF_RESP[1:0]	R	0h	レールの出力過電流応答設定を示す読み取り専用ビット。 0h = 本デバイスは、出力電流をデバイスのバレー電流制限により中断することなく動作を継続 (つまり、故障を無視) します。
5:3	OCF_RETRY[2:0]	R	0h	過電流状態への応答後のレールの出力過電流再試行設定を示す読み取り専用ビット。RESP_OC は 00b に固定されるため、これらのビットの値は想定されるデバイスの動作に影響を与えません。
2:0	OCF_TD[2:0]	R	0h	レールの出力過電流応答遅延と再起動遅延設定を示す読み取り専用ビット。RESP_OC は 00b に固定されるため、これらのビットの値は想定されるデバイスの動作に影響を与えません。

7.3.31 IOUT_OC_WARN_LIMIT (アドレス = 4Ah)

図 7-37 に IOUT_OC_WARN_LIMIT を示し、表 7-53 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

IOUT_OC_WARN_LIMIT コマンドは、過電流検出器が過電流警告状態を通知する出力電流の平均値を A 単位で設定します。これは内部遠隔測定システムに実装されており、READ_IOUT 遠隔測定の出力と警告スレッシュホールドとのデジタル比較を実行します。

警告がトリガされると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_MISC ビットを設定
- STATUS_WORD の STS_OCFW ビットを設定
- STATUS_IOUT の OCW ビットを設定

データの有効性: 読み取り専用ビット (IOUT_OC_WARN_LIMIT[15:4]) を変更しようとする、無効データまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-37. IOUT_OC_WARN_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-2h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	IOUT_OC_WARN_LIMIT[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-53. IOUT_OC_WARN_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	2h	線形形式の 2 の補数指数です。指数は 2 に固定され、4A LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	IOUT_OC_WARN_LIMIT[3:0]	R/W	X	線形形式の仮数部です。これらのビットは、平均 IOUT 警告スレッシュホールドを選択します。0 ~ 15 の仮数値はすべてプログラマブルであり、IOUT_OC_WARN_LIMIT は 4A の分解能で 0A ~ 60A の範囲を設定できます。

7.3.32 OT_FAULT_LIMIT (アドレス = 4Fh)

図 7-38 に OT_FAULT_LIMIT を示し、表 7-54 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

OT_FAULT_LIMIT コマンドは、過熱故障状態を引き起こすデバイスの温度 (°C) を設定します。これは内部遠隔測定システムに実装されており、READ_TEMPERATURE_1 遠隔測定の出力と警告スレッシュホールドとのデジタル比較を実行します。

データの有効性: 読み取り専用ビット (OT_FAULT_LIMIT[15:6]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-38. OT_FAULT_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-2h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	OT_FAULT_LIMIT[5:0]					
R-0h	R-0h	R/W-Xh					

表 7-54. OT_FAULT_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	2h	線形形式の 2 の補数指数です。指数が 2 に固定され、4°C LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5:0	OT_FAULT_LIMIT[5:0]	R/W	X	線形形式の仮数部です。これらのビットは、遠隔測定システムの高精度温度センサに基づいて、コントローラダイの過熱故障スレッシュホールドを選択します。使用可能な設定の詳細については、次の表を参照してください。

表 7-55. OT_FAULT_LIMIT 列挙

OT_FAULT_LIMIT 仮数 (10 進数)		OT_FAULT_LIMIT (°C)	復元値 (10 進数) ⁽¹⁾
≥	<		
0	30	115	29
30	31	120	30
31	32	125	31
32	34	130	33
34	35	135	34
35	36	140	35
36	37	145	36
37	64	150	38

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.33 OT_FAULT_RESPONSE (アドレス = 50h)

図 7-39 に OT_FAULT_RESPONSE を示し、表 7-56 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

OT_FAULT_RESPONSE コマンドは、過熱故障に対してデバイスが実行するアクションを指示します。これには、READ_TEMP 遠隔測定または OTF_BG によるコントローラ側の過熱故障と、PS_OT による電力段側の過熱故障が含まれます。READ_TEMP 遠隔測定に基づく OTF の場合のみ、故障がトリガされると、デバイスは次も実行します:

STATUS_BYTE の STS_OTFW ビットを設定

STATUS_TEMPERATURE の OTF_PROG ビットを設定

データの有効性: このコマンドに設定できる値は、ヒカップの場合が 0xBF、ラッチオフの場合が 0x80 です。それ以外の値は受け付けられません。その場合の試行は無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-39. OT_FAULT_RESPONSE

7	6	5	4	3	2	1	0
予約済み	予約済み	RS_OT	予約済み	予約済み	TD_OT[2:0]		
R-1h	R-0h	R/W-Xh	R-0h	R-0h	R-0h		

表 7-56. OT_FAULT_RESPONSE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	1h	
6	予約済み	R	0h	
5	RS_OT	R/W	X	過熱再試行設定。 0h = 故障後にラッチオフ。電力変換を再開するには、ON_OFF_CONFIG メカニズムによる VCC パワー サイクルまたは出力有効化の切り替えが必要です。 7h = 再試行遅延時間の経過後、自動的に再起動。再起動の試行回数は無制限。
4	予約済み	R	0h	
3	予約済み	R	0h	
2:0	TD_OT[2:0]	R	0h	過熱再試行の時間遅延設定。 0h = デバイスは再起動を遅延しない。これは RS_OT を 0b000 に設定して再起動が無効化されている場合のみサポートされます。RS_OT に記載されているとおり、故障がクリアされるまで出力は無効化されたままです。 7h = デバイスは通常の起動を実行するまで 52ms 待機。これは RS_OT を 0b111 に設定して再起動が有効化されている場合のみサポートされます。

7.3.34 OT_WARN_LIMIT (アドレス = 51h)

図 7-40 に OT_WARN_LIMIT を示し、表 7-57 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

OT_WARN_LIMIT コマンドは、過熱警告状態を発生させるデバイスの温度 (°C) を設定します。これは内部遠隔測定システムに実装されており、READ_TEMPERATURE_1 遠隔測定の出力と警告スレッシュホールドとのデジタル比較を実行します。

警告がトリガされると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_OTFW ビットを設定
- STATUS_TEMPERATURE の OTW_PROG ビットを設定

データの有効性: 読み取り専用ビット (OT_WARN_LIMIT[15:6]) を変更しようとする、無効データまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-40. OT_WARN_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-2h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	OT_WARN_LIMIT[5:0]					
R-0h	R-0h	R/W-Xh					

表 7-57. OT_WARN_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	2h	線形形式の 2 の補数指数です。指数が 2 に固定され、4°C LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5:0	OT_WARN_LIMIT[5:0]	R/W	X	線形形式の仮数部です。使用可能な設定の詳細については、次の表を参照してください。

表 7-58. OT_WARN_LIMIT 列挙

OT_WARN_LIMIT 仮数 (10 進数)		OT_WARN_LIMIT (°C)	SVID (22h) TEMP_MAX レジスタ値 (16 進数)	復元値 (10 進数) ⁽¹⁾
≥	<			
0	25	95	5Fh	24
25	26	100	64h	25
26	27	105	69h	26
27	29	110	6Eh	28
29	30	115	73h	29
30	31	120	78h	30
31	32	125	7Dh	31

表 7-58. OT_WARN_LIMIT 列挙 (続き)

OT_WARN_LIMIT 仮数 (10 進数)		OT_WARN_LIMIT (°C)	SVID (22h) TEMP_MAX レジスタ値 (16 進数)	復元値 (10 進数) ⁽¹⁾
≥	<			
32	64	130	82h	33

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.35 VIN_OV_FAULT_LIMIT (アドレス = 55h)

図 7-41 に VIN_OV_FAULT_LIMIT を示し、表 7-59 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

VIN_OV_FAULT_LIMIT コマンドは、入力過電圧故障が宣言されたときに、PVIN ピンの入力電圧の値 (V) を設定します。VIN_OV_FAULT_LIMIT は、通常、入力電圧が過剰な事象でスイッチングを停止するために使用されます。その結果、SW ノードのリンギングによってパワー FET に過大なストレスがかかり、損傷する可能性があります。応答はラッチオフに固定されているため、VIN_OV_FAULT_RESPONSE レジスタはありません。

故障が発生すると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_MISC ビットを設定
- STATUS_WORD の STS_INPUT ビットを設定
- STATUS_INPUT の PVIN_OVF ビットを設定

データの有効性: 読み取り専用ビット (VIN_OV_FAULT_LIMIT[15:4]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-41. VIN_OV_FAULT_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	VIN_OV_FAULT_LIMIT[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-59. VIN_OV_FAULT_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1h	線形形式の 2 の補数指数です。指数が 1 に固定され、2V LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	VIN_OV_FAULT_LIMIT[3:0]	R/W	X	線形形式の仮数部です。これらのビットは、VIN の過電圧スレッシュホールドを選択します。使用可能な設定の詳細については、次の表を参照してください。

表 7-60. VIN_OV_FAULT_LIMIT 列挙

VIN_OV_FAULT_LIMIT 仮数 (10 進数)		VIN_OV_FAULT_LIMIT (V)	復元値 (10 進数) ⁽¹⁾
≥	<		
0	9	16.5	8
9	16	18.5	9

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.36 TON_DELAY (アドレス = 60h)

図 7-42 に TON_DELAY を示し、表 7-61 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

TON_DELAY コマンドは、スタート状態を受信した時点 (ON_OFF_CONFIG コマンドでプログラムされたもの) から出力電圧が上昇を開始するまでの時間を ms 単位で設定します。

データの有効性: 読み取り専用ビット (TON_DELAY[15:3]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-42. TON_DELAY

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Fh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	予約済み	TON_DELAY[2:0]		
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-Xh		

表 7-61. TON_DELAY フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Fh	線形形式の 2 の補数指数です。指数が -1 に固定され、0.5ms LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3	予約済み	R	0h	
2:0	TON_DELAY[2:0]	R/W	X	線形形式の仮数部です。これらのビットは、ターンオン遅延を選択します。使用可能な値は以下のとおりです。サポートされていない値が書き込まれると、隣接する使用可能なオプションが選択されます。注: 最小設定を選択した場合でも、約 50µs の最小ターンオン遅延が常に強制的に適用されます。 0h = 0.05ms 1h = 0.5ms 2h = 1ms 4h = 2ms

表 7-62. TON_DELAY 列挙

TON_DELAY 仮数 (10 進数)		TON_DELAY (ms)	復元値 (10 進数) ⁽¹⁾
≥	<		
0	1	0.05	0
1	2	0.5	1
2	3	1	2
3	8	2	4

(1) このレジスタのビットには NVM の直接バックアップがなく、選択したスレッシュホールドに基づいて固定値に復元されます。

7.3.37 TON_RISE (アドレス = 61h)

図 7-43 に TON_RISE を示し、表 7-63 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

TON_RISE コマンドは、出力が上昇を開始してから電圧がレギュレーションに入るまでの時間を ms 単位で設定します。このコマンドにプログラムされた値と VBOOT の値を組み合わせることで、目標のソフトスタート時間が実現できるように DAC スループートを設定します。

データの有効性: 読み取り専用ビット (TON_RISE[15:6]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-43. TON_RISE

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Fh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	TON_RISE [5:0]					
R-0h	R-0h	R/W-Xh					

表 7-63. TON_RISE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Fh	線形形式の 2 の補数指数です。指数が -1 に固定され、0.5ms LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5:0	TON_RISE [5:0]	R/W	X	線形形式の仮数部です。使用可能な値は以下のとおりです。サポートされていない値が書き込まれると、隣接する使用可能なオプションが選択されます。 1h = 0.5ms 2h = 1ms 4h = 2ms 8h = 4ms 10h = 8ms 20h = 16ms 3Eh = 16ms 3Fh = 16ms

7.3.38 TOFF_DELAY (アドレス = 64h)

図 7-44 に TOFF_DELAY を示し、表 7-64 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

TOFF_DELAY コマンドは、ストップ状態を受信してから (ON_OFF_CONFIG コマンドでプログラムされる) 出力電圧が低下を開始するまでの時間を、ミリ秒単位で設定します。ストップ状態を受信した際に TOFF_DELAY 期間が使用されるタイミングの詳細については、OPERATION および ON_OFF_CONFIG コマンドの説明を参照してください。

データの有効性: 読み取り専用ビット (TOFF_DELAY[15:3]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているように応答します。

図 7-44. TOFF_DELAY

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Fh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	予約済み	TOFF_DELAY[2:0]		
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-Xh		

表 7-64. TOFF_DELAY フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Fh	線形形式の 2 の補数指数です。指数が -1 に固定され、0.5ms LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3	予約済み	R	0h	
2:0	TOFF_DELAY[2:0]	R/W	X	線形形式の仮数部です。これらのビットは、ターンオフ遅延時間を選択します。使用可能な値は以下のとおりです。サポートされていない値が書き込まれると、隣接する使用可能なオプションが選択されます。 0h = 0ms 2h = 1ms 3h = 1.5ms 4h = 2ms

7.3.39 TOFF_FALL (アドレス = 65h)

図 7-45 に TOFF_FALL を示し、表 7-65 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

TOFF_FALL コマンドは、停止状態を受信してから (ON_OFF_CONFIG コマンドでプログラムされたもの)、出力電圧が低下を開始するまでの時間をミリ秒単位で設定します。停止状態を受信した際に TOFF_FALL 期間が使用されるタイミングの詳細については、OPERATION および ON_OFF_CONFIG コマンドの説明を参照してください。

このコマンドにプログラムされた値と VBOOT の値を組み合わせることで、目標のソフトストップ時間が達成されるように DAC スルーレートを設定します。レギュレートされた VOUT が公称 0.2V に達すると、スイッチングが停止し、出力電圧のスルーが停止します。ただし、このコマンドにプログラムされた時間は、0V までの出力電圧スルーに基づきます。この結果、0V まで測定された TOFF_FALL 時間が、このコマンドに設定された値と異なる可能性があります。この時間は、負荷が残りの 0.2V 出力の放電に要する時間によって異なります。

データの有効性: 読み取り専用ビット (TOFF_FALL[15:4]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-45. TOFF_FALL

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-1Fh					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	TOFF_FALL[3:0]			
R-0h	R-0h	R-0h	R-0h	R/W-Xh			

表 7-65. TOFF_FALL フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Fh	線形形式の 2 の補数指数です。指数が -1 に固定され、0.5ms LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3:0	TOFF_FALL[3:0]	R/W	X	線形形式の仮数部です。これらのビットは、ソフトストップ時間を選択します。使用可能な値は以下のとおりです。サポートされていない値が書き込まれると、隣接する使用可能なオプションが選択されます。 1h = 0.5ms 2h = 1ms 4h = 2ms 8h = 4ms

7.3.40 PIN_OP_WARN_LIMIT (アドレス = 6Bh)

図 7-46 に PIN_OP_WARN_LIMIT を示し、表 7-66 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: EEPROM

更新: オンザフライ

PIN_OP_WARN_LIMIT コマンドは、入力電力検出器が入力電力警告状態を示す入力電力を W 単位で設定します。これは内部遠隔測定システムに実装されており、READ_PIN 遠隔測定の出力と警告スレッシュホールドとのデジタル比較を実行します。このコマンドは、SVID レジスタ (2Eh) の PIN_MAX 値も設定します。

警告がトリガされると、デバイスは次の動作を実行します:

- STATUS_BYTE の STS_MISC ビットを設定
- STATUS_WORD の STS_INPUT ビットを設定
- STATUS_INPUT の PIN_OPW ビットを設定

データの有効性: 読み取り専用ビット (PIN_OP_WARN_LIMIT[15:8]) を変更しようとする、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-46. PIN_OP_WARN_LIMIT

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	予約済み	予約済み
R-2h					R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
PIN_OP_WARN_LIMIT[7:0]							
R/W-XXh							

表 7-66. PIN_OP_WARN_LIMIT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	2h	線形形式の 2 の補数指数です。指数が 2 に固定され、4W LSB になります。
10	予約済み	R	0h	
9	予約済み	R	0h	
8	予約済み	R	0h	
7:0	PIN_OP_WARN_LIMIT[7:0]	R/W	X	線形形式の仮数部です。これらのビットは、入力過電力警告スレッシュホールドを選択します。使用可能な値は以下のとおりです。サポートされていない値が書き込まれると、隣接する使用可能なオプションが選択されます。 1Eh = 120W 2Dh = 180W 3Ch = 240W 4Bh = 300W 5Ah = 360W 69h = 420W 78h = 480W A0h = 640W

7.3.41 STATUS_BYTE (アドレス = 78h)

図 7-47 に STATUS_BYTE を示し、表 7-67 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: 該当なし

STATUS_BYTE コマンドは 1 バイトの情報を返し、過電圧、過電流、過熱などの最も重要な故障の概要を示します。次の表に、デバイスが STATUS_BYTE でサポートするビットを示します。故障または警告が発生すると、STATUS_BYTE のビットがアサートされ、追加情報を確認するために、どのステータス レジスタをチェックすべきかを示します。STATUS_BYTE のビットは、STATUS_BYTE に書き込んでもクリアできません。対応する他のステータス レジスタに書き込むことでクリアする必要があります。

データの有効性: STATUS_BYTE へ書き込もうとすると、無効データまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-47. STATUS_BYTE

7	6	5	4	3	2	1	0
予約済み	STS_OFF	STS_OVF	STS_OCF	予約済み	STS_OTFW	STS_CML	STS_MISC
R-0h	R-1h	R-0h	R-0h	R-0h	R-0h	R-0h	R-1h

表 7-67. STATUS_BYTE レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	0h	
6	STS_OFF	R	1h	LIVE (ラッチなし) ステータス ビットで、デバイス出力が無効化されているかどうかを示します。 0h = デバイス出力有効。 1h = 故障または外部構成によりデバイス出力無効 (例: ON_OFF_CONFIG メカニズムによる無効化)。
5	STS_OVF	R	0h	このビットは、出力過電圧故障が発生したことを示します。このビットは STATUS_VOUT[7] - OVF の状態を直接反映します。 0h = 出力過電圧故障なし。 1h = 出力過電圧故障が発生。
4	STS_OCF	R	0h	このビットは、出力過電流故障が発生したかどうかを示します。STATUS_IOUT[7] - OCF の状態を直接反映します。 0h = 出力過電流故障なし。 1h = 出力過電流故障が発生。
3	予約済み	R	0h	
2	STS_OTFW	R	0h	このビットは、過熱故障または警告が発生したかどうかを示します。 STATUS_TEMPERATURE[7:6] にある OTF_PROG と OTW_PROG の OR 処理結果を表します。 0h = 過熱故障 / 警告なし。 1h = 過熱故障または警告が発生。詳細について、ホストは STATUS_TEMPERATURE をチェックする必要があります。
1	STS_CML	R	0h	このビットは、STATUS_CML 内で通信、メモリ、またはロジック故障が発生したことを示します。 0h = 通信 / メモリ / ロジック故障なし。 1h = 通信 / メモリ / ロジック故障が発生。詳細について、ホストは STATUS_CML をチェックする必要があります。
0	STS_MISC	R	1h	このビットは、STATUS_BYTE の他のビットではカバーされない故障および警告にフラグを立てます。 0h = 上記以外の故障なし。 1h = 上記以外の故障が発生。詳細について、ホストは STATUS_WORD をチェックする必要があります。

7.3.42 STATUS_WORD (アドレス = 79h)

図 7-48 に STATUS_WORD を示し、表 7-68 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: 読み出しワード
データ形式: 符号なしバイナリ (2 バイト)
NVM バックアップ: なし
更新: 該当なし

STATUS_WORD コマンドは、デバイスの故障状態と警告状態をまとめた 2 バイト値を返します。次の表に、デバイスが STATUS_WORD でサポートするビットを示します。このコマンドの下位バイトは STATUS_BYTE コマンドによって提供された情報を複製し、上位バイトは追加のコンテキストを提供します。

故障または警告が発生すると、これらのビットがアサートされ、詳細を確認するためにどのステータス レジスタを読み取るべきかが識別されます。これらのビットは、STATUS_WORD に 1b を書き込んでもクリアできません。対応する他のステータス レジスタに書き込むことでクリアする必要があります。

データの有効性: STATUS_WORD への書き込みは、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-48. STATUS_WORD

15	14	13	12	11	10	9	8
STS_VFW	STS_OCFW	STS_INPUT	STS_MFR	STS_PGOOD_Z	予約済み	その他	予約済み
R-0h	R-0h	R-1h	R-0h	R-1h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	STS_OFF	STS_OVF	STS_OCF	予約済み	STS_OTFW	STS_CML	STS_MISC
R-0h	R-1h	R-0h	R-0h	R-0h	R-0h	R-0h	R-1h

表 7-68. STATUS_WORD フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	STS_VFW	R	0h	このビットは、STATUS_VOUT の出力電圧の故障または警告が発生したかどうかを示します。 0h = 出力電圧の故障または警告なし。 1h = 出力電圧の故障または警告が発生。詳細について、ホストは STATUS_VOUT をチェックする必要があります。
14	STS_OCFW	R	0h	このビットは、STATUS_IOUT の出力電流の故障または警告が発生したかどうかを示します。 0h = 出力電流の故障または警告なし。 1h = 出力電流の故障または警告が発生。詳細について、ホストは STATUS_IOUT をチェックする必要があります。
13	STS_INPUT	R	1h	このビットは、STATUS_INPUT で入力故障または警告が発生したかどうかを示します。 0h = 入力故障または警告なし。 1h = 入力故障または警告が発生。詳細については、ホストは STATUS_INPUT をチェックする必要があります。
12	STS_MFR	R	0h	このビットは、ビット 7 (DCM) を除き、STATUS_MFR_SPECIFIC で故障または警告が発生したかどうかを示します。 0h = メーカー定義の故障または警告なし。 1h = メーカー定義の故障または警告が発生。詳細について、ホストは STATUS_MFR_SPECIFIC をチェックする必要があります。
11	STS_PGOOD_Z	R	1h	LIVE (ラッチなし) ステータス ビットで、パワーグッド信号が Low かどうかを示します。パワー グッド信号は、出力がオフのとき、または出力電圧が VOUT_OV_FAULT_LIMIT コマンドまたは VOUT_UV_FAULT_LIMIT コマンドで設定されたスレッショルドを超えた場合に Low になります。この信号自体はラッチされませんが、PGOOD を Low にアサートする故障はラッチされます。このビットは PMBus 書き込みではクリアできず、また SMB_ALERT# をトリガすることもあります。 0h = パワー グッド信号 High。 1h = パワー グッド信号 Low (出力がオフであるか、故障状態により出力電圧が設定スレッショルドを超えたことを示します)。
10	予約済み	R	0h	
9	その他	R	0h	このビットは、STATUS_OTHER に故障または警告が発生したかどうかを示します。 0h = STATUS_OTHER の故障または警告なし。 1h = STATUS_OTHER の故障または警告が発生しました。詳細について、ホストは STATUS_OTHER をチェックする必要があります。
8	予約済み	R	0h	
7	予約済み	R	0h	

表 7-68. STATUS_WORD フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
6	STS_OFF	R	1h	
5	STS_OVF	R	0h	
4	STS_OCF	R	0h	
3	予約済み	R	0h	
2	STS_OTFW	R	0h	
1	STS_CML	R	0h	
0	STS_MISC	R	1h	

7.3.43 STATUS_VOUT (アドレス = 7Ah)

図 7-49 に STATUS_VOUT を示し、表 7-69 にその説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_IOUT コマンドは、コンバータの出力電圧に関連する故障および警告のステータスに関する 1 バイトの情報を返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_WORD の STS_VFW ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_VFW ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、STS_VFW もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-49. STATUS_VOUT

7	6	5	4	3	2	1	0
OVF	OVW	UVW	UVF	VO_MAX_MIN_W	予約済み	予約済み	予約済み
R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h	R-0h	R-0h

表 7-69. STATUS_VOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	OVF	R/W1C	0h	このラッチ状態のビットは、VOUT_OV_FAULT_LIMIT コマンドで設定された相対スレッショルドか、SYS_CFG_USER1 コマンドの SEL_FIX_OVF ビット フィールドで選択された絶対スレッショルドを出力電圧が超えた場合に設定されます。 0h = 出力過電圧故障なし。 1h = 出力過電圧故障が発生。
6	OVW	R/W1C	0h	このラッチ状態のビットは、出力電圧が VOUT_OV_WARN_LIMIT コマンドで設定された相対スレッショルドを超えた場合にセットされます。 0h = 出力過電圧警告なし。 1h = 出力過電圧警告が発生。
5	UVW	R/W1C	0h	このラッチ状態のビットは、出力電圧が VOUT_UV_WARN_LIMIT コマンドで設定された相対スレッショルドを下回った場合にセットされます。このビットは、UVF 発生時にもセットされます。 0h = 出力低電圧警告なし。 1h = 出力低電圧警告が発生。
4	UVF	R/W1C	0h	このラッチ状態のビットは、出力電圧が VOUT_UV_FAULT_LIMIT コマンドで設定された相対スレッショルドを下回った場合にセットされます。 0h = 出力低電圧警告なし。 1h = 出力低電圧警告が発生。
3	VO_MAX_MIN_W	R/W1C	0h	このラッチ状態のビットは、PMBus インターフェイス経由で出力電圧を設定しようとすると、VOUT_MAX コマンドによって制限されます。詳細については、VOUT_MAX コマンドの説明を参照してください。 0h = 出力電圧の最大値または最小値の警告なし。 1h = 出力電圧の最大値または最小値の警告が発生。
2	予約済み	R	0h	
1	予約済み	R	0h	
0	予約済み	R	0h	

7.3.44 STATUS_IOUT (アドレス = 7Bh)

図 7-50 に STATUS_IOUT を示し、表 7-70 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_IOUT コマンドは、コンバータの出力電流に関連する故障および警告のステータスに関する 1 バイトの情報を返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_WORD の STS_OCFW ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_OCFW ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、STS_OCFW もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-50. STATUS_IOUT

7	6	5	4	3	2	1	0
OCF	OCUV	OCW	UCF	予約済み	予約済み	予約済み	予約済み
R/W1C-0h	R-0h	R/W1C-0h	R/W1C-0h	R-0h	R-0h	R-0h	R-0h

表 7-70. STATUS_IOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	OCF	R/W1C	0h	このラッチ ビットは、最大バレー インダクタ電流が IOUT_OC_FAULT_LIMIT コマンドで設定されたスレッシュホールドにデバイスによって制限されている場合、セットされます。 0h = 出力過電流故障なし。 1h = 出力過電流故障が発生。
6	OCUV	R	0h	このビットは、STATUS_VOUT の OCF ビットと UVF ビットのロジカル AND です。このビットに 1b を直接書き込むことでクリアすることはできません。このビットをクリアするには、OCF または UVF ビットのいずれかをクリアする必要があります。また、このビットには個別の SMB_ALERT# マスクはありません。代わりに、STATUS_VOUT の UVF ビットがマスクされている場合、このビットもマスクされます。
5	OCW	R/W1C	0h	このラッチされたビットは、READ_IOUT の遠隔測定値が IOUT_OC_WARN_LIMIT コマンドで設定されたスレッシュホールドを超えるとセットされます。 0h = 出力過電流警告なし。 1h = 出力過電流警告が発生。
4	UCF	R/W1C	0h	このラッチされたビットは、SYS_CFG_USER1 コマンドの SEL_NOC ビット フィールドで構成されたスレッシュホールドにデバイスによって最小バレー インダクタ電流が制限されている場合にセットされます。 0h = 出力低電流故障なし。 1h = 出力低電流故障が発生。
3	予約済み	R	0h	
2	予約済み	R	0h	
1	予約済み	R	0h	
0	予約済み	R	0h	

7.3.45 STATUS_INPUT (アドレス = 7Ch)

図 7-51 に STATUS_INPUT を示し、表 7-71 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_INPUT コマンドは、コンバータの入力に関連する故障および警告のステータスに関する 1 バイトの情報を返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_WORD の STS_INPUT ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_INPUT ビットもセットされます。同様に、このコマンドのすべてのビットがクリアされると、STS_INPUT もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-51. STATUS_INPUT

7	6	5	4	3	2	1	0
PVIN_OVF	予約済み	予約済み	予約済み	LOW_VIN	予約済み	予約済み	PIN_OPW
R/W1C-0h	R-0h	R-0h	R-0h	R/W1C-1h	R-0h	R-0h	R/W1C-0h

表 7-71. STATUS_INPUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PVIN_OVF	R/W1C	0h	このラッチされたビットは、入力電圧が VIN_OV_FAULT_LIMIT コマンドで設定されたスレッシュホルドを超えた場合にセットされます。 0h = 入力過電圧故障なし。 1h = 入力過電圧故障が発生。
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3	LOW_VIN	R/W1C	1h	このビットは、パワーアップ時に最初にセットされ、電源入力電圧 (PVIN) が VIN_OFF と VIN_ON の両方のスレッシュホルドを超えるまでセットされた状態を維持します。初期のパワーアップ時、LOW_VIN ビットは LIVE (ラッチなし) 状態であり、SMB_ALERT# をトリガしません。PVIN が初めて VIN_ON スレッシュホルドを超えると、その後に PVIN が VIN_OFF スレッシュホルドを下回った際に LOW_VIN ビットがラッチされ、マスクされていない場合は SMB_ALERT# をトリガします。 0h = PVIN が VIN_ON および VIN_OFF を上回っている 1h = PVIN が VIN_OFF を下回っている
2	予約済み	R	0h	
1	予約済み	R	0h	
0	PIN_OPW	R/W1C	0h	このラッチされたビットは、READ_PIN 遠隔測定が PIN_OP_WARN_LIMIT コマンドで設定されたスレッシュホルドを超えるとセットされます。 0h = 入力過電力警告なし。 1h = 入力過電力警告が発生。

7.3.46 STATUS_TEMPERARY (アドレス = 7Dh)

図 7-52 に STATUS_TEMPERATURE を示し、表 7-72 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_TEMPERATURE コマンドは、コンバータの温度に関連する故障および警告のステータスに関する 1 バイトの情報を返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_BYTE の STS_OTFW ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_OTFW ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、STS_OTFW もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-52. STATUS_TEMPERATURE

7	6	5	4	3	2	1	0
OTF_PROG	OTW_PROG	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み
R/W1C-0h	R/W1C-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-72. STATUS_TEMPERATURE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	OTF_PROG	R/W1C	0h	このラッチされたビットは、READ_TEMPERATURE_1 の遠隔測定が OT_FAULT_LIMIT コマンドで設定されたスレッシュホルドを超えるとセットされます。 0h = 過熱故障なし。 1h = 過熱故障が発生。
6	OTW_PROG	R/W1C	0h	このラッチされたビットは、READ_TEMPERATURE_1 の遠隔測定が OT_WARN_LIMIT コマンドで設定されたスレッシュホルドを超えるとセットされます。 0h = 過熱警告なし。 1h = 過熱警告が発生。
5	予約済み	R	0h	
4	予約済み	R	0h	
3	予約済み	R	0h	
2	予約済み	R	0h	
1	予約済み	R	0h	
0	予約済み	R	0h	

7.3.47 STATUS_CML (アドレス = 7Eh)

図 7-53 に STATUS_CML を示し、表 7-73 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_CML コマンドは、通信、ロジック、およびメモリに関連する内容を含む 1 バイトのデータを返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_BYTE の STS_CML ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_CML ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、STS_CML もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-53. STATUS_CML

7	6	5	4	3	2	1	0
IVC	IVD	PEC_FAIL	MEM	予約済み	予約済み	OTH_COMM	予約済み
R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h	R-0h	R/W1C-0h	R-0h

表 7-73. STATUS_CML フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	IVC	R/W1C	0h	このラッチされたビットは、無効なコマンドが検出されるとセットされ、デバイスは次のように応答します: • サポートされていないコマンド コードおよびすべてのデータ バイトを NACK 応答 • 受信したコマンド コードおよびデータをすべて無視 • STATUS_BYTE の STS_CML ビットを設定 • STATUS_CML の IVC ビットを設定 0h = 無効またはサポート外のコマンドなし。 1h = 無効またはサポート外のコマンドを受信。
6	IVD	R/W1C	0h	このラッチされたビットは、無効またはサポートされていないデータが検出されるとセットされ、デバイスは次のように応答します: • 無効またはサポートされていないデータ バイトを NACK 応答 • 受信したコマンド コードおよびデータをすべて無視 • STATUS_BYTE の STS_CML ビットを設定 • STATUS_CML の IVD ビットを設定 0h = 無効またはサポート外データなし。 1h = 無効またはサポート外データを受信。
5	PEC_FAIL	R/W1C	0h	

表 7-73. STATUS_CML フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
4	MEM	R/W1C	0h	このラッチされたビットは、内部メモリに故障が検出されるとセットされます。故障の原因として、次のいずれかが考えられます: - STORE_USER_ALL の実行中または完了後にパリティ チェック エラー。 - リセット RESTORE (ブートアップ時の EEPROM 復元) 中に、EEPROM の内容とレジスタの内容が一致しない場合、またはパリティ チェックに不合格となった場合。 - ユーザーが RESTORE_USER_ALL コマンドを実行した際に、パリティ チェックに不合格となった場合。 - EEPROM プログラミング シーケンス中の故障。 0h = メモリに故障なし。 1h = メモリ故障を検出。
3	予約済み	R	0h	
2	予約済み	R	0h	
1	OTH_COMM	R/W1C	0h	このラッチされたビットは、ビット [7:5] でカバーされていない通信故障が検出されるとセットされます。故障の原因として、次のいずれかが考えられます: - SMBus クロック Low タイムアウト。 - 内部インターフェイスを介して電力段との通信に失敗する。 0h = その他の通信故障なし。 1h = その他の通信故障を検出。
0	予約済み	R	0h	

7.3.48 STATUS_OTHER (アドレス = 7Fh)

図 7-54 に STATUS_OTHER を示し、表 7-74 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_OTHER コマンドは、他の標準 STATUS バイトではカバーされていないその他の状態情報を含む 1 バイトを返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_WORD の OTHER ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、OTHER ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、OTHER もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-54. STATUS_OTHER

7	6	5	4	3	2	1	0
SEC_ACT_CMPLT	予約済み	予約済み	予約済み	予約済み	予約済み	予約済み	FIRST_TO_ALERT
R/W1C-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R/W1C-0h

表 7-74. STATUS_OTHER フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	SEC_ACT_CMPLT	R/W1C	0h	このラッチ状態のビットは、PMBus 状態アラートがセキュリティアクションをトリガして有効化されている場合、セキュリティアクションが完了すると設定されます。 0h = セキュリティアクションが完了していない。 1h = セキュリティアクションが完了している。
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R	0h	
3	予約済み	R	0h	
2	予約済み	R	0h	
1	予約済み	R	0h	
0	FIRST_TO_ALERT	R/W1C	0h	このラッチ状態のビットは、SMB_ALERT# 信号が High のときにデバイスが SMB_ALERT# 信号をアサートすると設定されます。 0h = デバイスが SMB_ALERT# 信号をアサートしていないか、デバイスが SMB_ALERT# をアサートしたときに SMB_ALERT# 信号が Low になっていた。 1h = デバイスが SMB_ALERT# をアサートしたときに SMB_ALERT# 信号が High になっていた。

7.3.49 STATUS_MFR_SPECIFIC (アドレス = 80h)

図 7-55 に STATUS_MFR_SPECIFIC を示し、表 7-75 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: オンザフライ

STATUS_MFR_SPECIFIC コマンドは、メーカー定義のステータス情報を含む 1 バイトを返します。故障または警告状態が解消されても、ステータス ビットはラッチ状態を維持します。これらのビットは、次の方法でクリアできます:

- CLEAR_FAULTS コマンド
- ターゲット ビットに 1b を書き込む
- レールの ON_OFF_CONFIG メカニズムをトグルする
- デバイスをパワー サイクルしてリセットする

STATUS_WORD の STS_MFR ビットは、このコマンド内のビットの OR 処理結果を表します。このコマンドでビットをセットするイベントが発生すると、STS_MFR ビットもセットされます。同様に、このコマンド内のすべてのビットがクリアされると、STS_MFR もクリアされます。

SMB_ALERT# をトリガできるビットには、すべて SMBALERT_MASK コマンド内に対応するマスク ビットがあります。

図 7-55. STATUS_MFR_SPECIFIC

7	6	5	4	3	2	1	0
DCM	OTF_BG	PS_FLT	PS_COMM_WRN	PC	予約済み	PS_OT	PS_UV
R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h	R-0h	R/W1C-0h	R/W1C-0h

表 7-75. STATUS_MFR_SPECIFIC フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	DCM	R	0h	この LIVE (ラッチなし) ビットは、不連続導通モードを示すためにセットされます。DCM は故障状態でも警告状態でもないため、このビットは SMB_ALERT# をトリガせず、STATUS_WORD の STS_MFR ビットや STATUS_BYTE の STS_OTH をアサートしません。その代わり、デバイスの現在の動作モードに関する情報を提供します。 0h = デバイスは CCM で動作 1h = デバイスは DCM で動作
6	OTF_BG	R/W1C	0h	このラッチされたビットは、コントローラの固定バンドギャップ過熱故障が検出されるとセットされます。 0h = 固定コントローラ バンドギャップの過熱故障なし。 1h = 固定コントローラ バンドギャップの過熱故障が発生。
5	PS_FLT	R/W1C	0h	このラッチされたビットは、電力段故障が検出されるとセットされます。このビットをセットする可能性がある電力段故障は次のとおりです: • 電力段への VDRV 電圧入力が不十分な場合 (PS_UV)。 • 電力段の温度が、電力段の固定サーマル シャットダウン (PS_OT) を超えています。 0h = 電力段故障なし。 1h = 電力段故障が発生。
4	PS_COMM_WRN	R/W1C	0h	このラッチされたビットは、電力段との通信エラーが検出されるとセットされます。 0h = 電力段の通信エラーなし。 1h = 電力段の通信エラーが発生。
3	PC	R	0h	このビットがセットされている場合、STATUS_PULSE_CATCHER 内のパルス キャッチャー警告を示します。このビットがクリアされる前に、STATUS_PULSE_CATCHER 内のすべてのビットを先にクリアする必要があります。 0h = パルス キャッチャー警告なし。 1h = パルス キャッチャー警告が発生。詳細について、ホストは STATUS_PULSE_CATCHER をチェックする必要があります。
2	予約済み	R	0h	
1	PS_OT	R/W1C	0h	このラッチされたビットは、電力段の固定過熱故障を検出するとセットされます。 0h = 固定電力段の過熱故障なし。 1h = 固定電力段の過熱故障が発生。

表 7-75. STATUS_MFR_SPECIFIC フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	PS_UV	R/W1C	0h	この LIVE (ラッチなし) ビットは、VDRV ピンで電力段の低電圧故障を検出するとセットされます。 0h = 電力段 VDRV 低電圧故障なし。 1h = 電力段 VDRV 低電圧故障あり。

7.3.50 READ_VIN (アドレス = 88h)

図 7-56 に READ_VIN を示し、表 7-76 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: なし

更新: 該当なし

更新レート: 380μs

サポート範囲: 4V ~ 31.96875V

READ_VIN コマンドは、入力電圧をボルト単位で返します。

図 7-56. READ_VIN

15	14	13	12	11	10	9	8
EXPONENT[4:0]					予約済み	READ_VIN[9:0]	
R-1Bh					R-0h	R-0h	
7	6	5	4	3	2	1	0
READ_VIN[9:0]							
R-0h							

表 7-76. READ_VIN フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Bh	線形形式の 2 の補数指数です。指数が -5 に固定され、0.03125V LSB になります。
10	予約済み	R	0h	
9:0	READ_VIN[9:0]	R	0h	線形形式の仮数部です。

7.3.51 READ_IIN (アドレス = 89h)

図 7-57 に READ_IIN を示し、表 7-77 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: 読み出しワード
データ形式: LINEAR11
NVM バックアップ: なし
更新: 該当なし
更新レート: 95μs
サポート範囲: 0A ~ 63.9375A

READ_IIN コマンドは、I_IN_P ピンと I_IN_M ピン間の外付け抵抗で差動検出された入力電流を A 単位で返します。正しい遠隔測定を行うために、外付けセンス抵抗に一致するよう、SVID_IMAX コマンドで PIN_SENSE_RES を設定します。

図 7-57. READ_IIN

15	14	13	12	11	10	9	8
EXPONENT[4:0]					READ_IIN[10:0]		
R-1Ch					R-0h		
7	6	5	4	3	2	1	0
READ_IIN[10:0]							
R-0h							

表 7-77. READ_IIN フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Ch	線形形式の 2 の補数指数です。指数は -4 に固定され、0.0625A LSB になります。
10:0	READ_IIN[10:0]	R	0h	線形形式の 2 の補数仮数部。

7.3.52 READ_VOUT (アドレス = 8Bh)

図 7-58 に READ_VOUT を示し、表 7-78 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しワード

データ形式: ULINEAR16、VOUT_MODE あたり 1.953mV/LSB

NVM バックアップ: なし

更新: 該当なし

更新レート: 190μs

サポート範囲: 0V ~ 6V

READ_VOUT コマンドは、VOSNS ピンと GOSNS ピン間で差動検出される出力電圧をボルト単位で返します。

図 7-58. READ_VOUT

15	14	13	12	11	10	9	8
予約済み	予約済み	予約済み	READ_VOUT[12:0]				
R-0h	R-0h	R-0h	R-0h				
7	6	5	4	3	2	1	0
READ_VOUT[12:0]							
R-0h							

表 7-78. READ_VOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	予約済み	R	0h	
12:0	READ_VOUT[12:0]	R	0h	線形形式の仮数部です。

7.3.53 READ_IOUT (アドレス = 8Ch)

図 7-59 に READ_IOUT を示し、表 7-79 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: 読み出しワード
データ形式: LINEAR11
NVM バックアップ: なし
更新: 該当なし
更新レート: 95μs
サポート範囲: -64A ~ 63.9375A

READ_IOUT コマンドは、出力電流をアンペア単位で返します。

図 7-59. READ_IOUT

15	14	13	12	11	10	9	8
EXPONENT_IOUT[4:0]					READ_IOUT[10:0]		
R-Xh					R-0h		
7	6	5	4	3	2	1	0
READ_IOUT[10:0]							
R-0h							

表 7-79. READ_IOUT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT_IOUT[4:0]	R	X	線形形式の 2 の補数指数です。指数とその結果生じる LSB は、SVID_IMAX コマンドの ICC_MAX でプログラムされた値によって異なります。
10:0	READ_IOUT[10:0]	R	0h	線形形式の 2 の補数仮数部。

7.3.54 READ_TEMPERATURE_1 (アドレス = 8Dh)

図 7-60 に、READ_TEMPERATURE_1 を示し、表 7-80 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しワード

データ形式: LINEAR11

NVM バックアップ: なし

更新: 該当なし

更新レート: 380μs

サポート範囲: -256°C ~ 255.75°C

READ_TEMPERATURE_1 コマンドは、コントローラのダイ温度を摂氏 (°C) で返します。

図 7-60. READ_TEMPERATURE_1

15	14	13	12	11	10	9	8
EXPONENT[4:0]						READ_TEMP1[10:0]	
R-1Eh						R-0h	
7	6	5	4	3	2	1	0
READ_TEMP1[10:0]							
R-0h							

表 7-80. READ_TEMPERATURE_1 のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	1Eh	線形形式の 2 の補数指数です。指数が -2 に固定され、0.25°C LSB になります。
10:0	READ_TEMP1[10:0]	R	0h	線形形式の 2 の補数仮数部。

7.3.55 READ_PIN (アドレス = 97h)

図 7-61 に READ_PIN を示し、表 7-81 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: 読み出しワード
データ形式: LINEAR11
NVM バックアップ: なし
更新: 該当なし
更新レート: 95μs
サポート範囲: 0W ~ 1023W

READ_PIN コマンドは、READ_VIN および READ_IIN の遠隔測定から計算される入力電力 (ワット単位) を返します。

図 7-61. READ_PIN

15	14	13	12	11	10	9	8
EXPONENT[4:0]					READ_PIN[10:0]		
R-0h					R-0h		
7	6	5	4	3	2	1	0
READ_PIN[10:0]							
R-0h							

表 7-81. READ_PIN フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:11	EXPONENT[4:0]	R	0h	線形形式の 2 の補数指数です。指数が 0 に固定され、1W LSB になります。
10:0	READ_PIN[10:0]	R	0h	線形形式の 2 の補数仮数部。

7.3.56 PMBUS_REVISION (アドレス = 98h)

図 7-62 に PMBUS_REVISION を示し、表 7-82 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: なし

更新: 該当なし

PMBUS_REVISION コマンドは、デバイスが準拠している PMBus 仕様のリビジョンを返します。

データの有効性: PMBUS_REVISION への書き込みは、無効なデータまたはサポートされていないデータ (ivd) と見なされ、デバイスは STATUS_CML の IVD ビットで説明されているように応答します。

図 7-62. PMBUS_REVISION

7	6	5	4	3	2	1	0
PMBUS_REVISION[7:0]							
R-55h							

表 7-82. PMBUS_REVISION フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	PMBUS_REVISION[7:0]	R	55h	PMBus 仕様リビジョン 1.4 パート I およびパート II に準拠しています。

7.3.57 MFR_ID (アドレス = 99h)

図 7-63 に MFR_ID を示し、表 7-83 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: ブロック読み取り
データ形式: 符号なしバイナリ (2 バイト)
NVM バックアップ: なし
更新: 該当なし

MFR_ID コマンドは、メーカーを識別するデータをデバイスに書き込むための領域を提供します。これは通常、製造工程で実行されます。

データの有効性: MFR_ID へ書き込もうとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-63. MFR_ID

15	14	13	12	11	10	9	8
MFR_ID[15:0]							
R-4954h							
7	6	5	4	3	2	1	0
MFR_ID[15:0]							
R-4954h							

表 7-83. MFR_ID フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	MFR_ID[15:0]	R	4954h	Byte 1 = 54h、Byte 2 = 49h の固有のバイト値による 2 バイトの読み取り専用データ。「TI」の ASCII コードに対応します。

7.3.58 MFR_MODEL (アドレス = 9Ah)

図 7-64 に MFR_MODEL を示し、表 7-84 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: ブロック書き込み

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

MFR_MODEL コマンドは、デバイス モデルを識別するデータでデバイスをプログラムするための領域を提供します。これは通常、製造工程で実行されます。

データの有効性: Block Write においてバイト数が 2 バイト以外の MFR_MODEL コマンドを送信しようとすると、そのデータは無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-64. MFR_MODEL

15	14	13	12	11	10	9	8
MFR_MODEL[15:0]							
R/W-XXXXh							
7	6	5	4	3	2	1	0
MFR_MODEL[15:0]							
R/W-XXXXh							

表 7-84. MFR_MODEL フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	MFR_MODEL[15:0]	R/W	X	メーカー モデル情報用に、任意に書き込み可能な 2 バイトのユーザー ストア NVM を備えています。

7.3.59 MFR_REVISION (アドレス = 9Bh)

図 7-65 に MFR_REVISION を示し、表 7-85 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: ブロック書き込み

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

MFR_REVISION コマンドは、デバイスのリビジョンを識別するデータをプログラムするための領域を提供します。これは通常、製造工程で実行されます。

データの有効性: 2 バイトではないバイト数でブロック書き込みの MFR_REVISION コマンドを送信しようとすると、無効なデータまたはサポートされていないデータ (ivd) とみなされ、デバイスは STATUS_CML の IVD ビットに記載されているとおりに応答します。

図 7-65. MFR_REVISION

15	14	13	12	11	10	9	8
MFR_REVISION[15:0]							
R/W-XXXXh							
7	6	5	4	3	2	1	0
MFR_REVISION[15:0]							
R/W-XXXXh							

表 7-85. MFR_REVISION フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	MFR_REVISION[15:0]	R/W	X	メーカーのリビジョン情報用に、任意に書き込み可能な 2 バイトのユーザー ストア NVM を備えています。このフィールドの NVM は、セキュリティ バイト アドレス 04h および 05h にある PMBus 構成ファイルのバージョンの値を設定するためにも使用されます。さらに、MFR_REVISION<7:0> の NVM は、SVID レジスタの 1Eh CFG_FILE_ID の値を設定するためにも使用されます。

7.3.60 IC_DEVICE_ID (アドレス = ADh)

図 7-66 に IC_DEVICE_ID を示し、表 7-86 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (6 バイト)

NVM バックアップ: なし

更新: 該当なし

IC_DEVICE_ID コマンドは、PMBus インターフェイスに接続されているデバイスのタイプまたは型番の読み取りに使用します。

図 7-66. IC_DEVICE_ID

47	46	45	44	43	42	41	40
PART_NUMBER_EXTENSION[7:0]							
R-0h							
39	38	37	36	35	34	33	32
PART_NUMBER_5[3:0]				PART_NUMBER_6[3:0]			
R-2h				R-7h			
31	30	29	28	27	26	25	24
PART_NUMBER_3[3:0]				PART_NUMBER_4[3:0]			
R-4h				R-Bh			
23	22	21	20	19	18	17	16
PART_NUMBER_1[3:0]				PART_NUMBER_2[3:0]			
R-5h				R-4h			
15	14	13	12	11	10	9	8
ASCII_I[7:0]							
R-49h							
7	6	5	4	3	2	1	0
ASCII_T[7:0]							
R-54h							

表 7-86. IC_DEVICE_ID フィールドの説明

ビット	フィールド	タイプ	リセット	説明
47:40	PART_NUMBER_EXTENSION[7:0]	R	0h	
39:36	PART_NUMBER_5[3:0]	R	2h	
35:32	PART_NUMBER_6[3:0]	R	7h	
31:28	PART_NUMBER_3[3:0]	R	4h	
27:24	PART_NUMBER_4[3:0]	R	Bh	
23:20	PART_NUMBER_1[3:0]	R	5h	
19:16	PART_NUMBER_2[3:0]	R	4h	
15:8	ASCII_I[7:0]	R	49h	
7:0	ASCII_T[7:0]	R	54h	

7.3.61 IC_DEVICE_REV (アドレス = AEh)

図 7-67 に IC_DEVICE_REV を示し、表 7-87 で説明します。

概略表に戻ります。

書き込みトランザクション: 該当なし
読み取りトランザクション: ブロック読み取り
データ形式: 符号なしバイナリ (1 バイト)
NVM バックアップ: なし
更新: 該当なし

IC_DEVICE_REV コマンドは、PMBus インターフェイスに接続されているデバイスのリビジョンの読み取りに使用します。

図 7-67. IC_DEVICE_REV

7	6	5	4	3	2	1	0
予約済み	PS_IC[2:0]			DEVICE_REVISION[3:0]			
R-0h	R-3h			R-2h			

表 7-87. IC_DEVICE_REV フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	0h	
6:4	PS_IC[2:0]	R	3h	
3:0	DEVICE_REVISION[3:0]	R	2h	

7.3.62 EXTENDED_WRITE_PROTECT (アドレス = C7h)

図 7-68 に EXTENDED_WRITE_PROTECT を示し、表 7-88 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

EXTENDED_WRITE_PROTECT コマンドは、標準の PMBus 書き込み保護 WRITE_PROTECT を超える追加のレジスタ書き込み保護を設定します。

図 7-68. EXTENDED_WRITE_PROTECT

15	14	13	12	11	10	9	8
予約済み	WPL	TRIML	VOCL	VOFCL	WRNL	IO_TEMP_FCL	MRGNL
R-0h	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh
7	6	5	4	3	2	1	0
OPL	CFGL	VIFCL	SQNC	MFRDL	PSKYL	RNVML	SNVML
R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh

表 7-88. EXTENDED_WRITE_PROTECT フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	WPL	R/W	X	書き込み保護のロック。標準 WRITE_PROTECT への書き込みをブロックし、ビット 2 の PSKYL の設定に基づいて EXTENDED_WRITE_PROTECT のビットへの書き込みを制御します。WPL ビットの意図された動作は、一度セットされるとクリアできないことです。 コマンドリスト: WRITE_PROTECT, EXTENDED_WRITE_PROTECT 0h = WRITE_PROTECT および EXTENDED_WRITE_PROTECT コマンドは任意の値に書き込み可能です。PSKYL の値は、どちらのコマンドへのアクセスにも影響しません。 1h = WRITE_PROTECT コマンドは読み取り専用で、EXTENDED_WRITE_PROTECT へのアクセスは PSKYL ビットの値で決まります。PSKYL が 0 の場合、EXTENDED_WRITE_PROTECT は書き込み可能ですが、1 にセットされたビットは 0 の書き込みではクリアできません。EXTENDED_WRITE_PROTECT に書き込むと、EXTENDED_WRITE_PROTECT の値は、書き込み前の値と書き込まれた値のビット単位 OR となります。PSKYL が 1 の場合、EXTENDED_WRITE_PROTECT は読み取り専用です。
13	TRIML	R/W	X	トリムのロック。ベース出力電圧を設定するコマンドを含む、トリム関連のコマンドへの書き込みをブロックします。これらは通常、デバイス構成に対して固定値に設定されます。 コマンドリスト: VOUT_TRIM, IMON_CAL, IIN_CAL, VOUT_SCALE_LOOP, VOUT_DROOP, VBOOT_DCLL, VBOOT_OFFSET_1 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
12	VOCL	R/W	X	VOUT コマンドのロック。ベース出力電圧の設定に関連するコマンドへの書き込みをブロックします。これらのコマンドはアプリケーション側で動的に変更される場合があります。 コマンドリスト: VOUT_MODE, VOUT_COMMAND 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
11	VOFCL	R/W	X	VOUT 故障構成のロック。出力電圧故障の構成に関連するコマンドへの書き込みをブロックします。 コマンドリスト: VOUT_MAX, VOUT_OV_FAULT_LIMIT, VOUT_OV_FAULT_RESPONSE, VOUT_UV_FAULT_LIMIT, VOUT_UV_FAULT_RESPONSE, VOUT_MIN 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
10	WRNL	R/W	X	警告のロック。警告の構成に関連するコマンドへの書き込みをブロックします。どの故障または警告が SMB_ALERT# をアサートできるかをマスクするコマンドも含まれます。 コマンドリスト: SMB_ALERT_MASK, VOUT_OV_WARN_LIMIT, VOUT_UV_WARN_LIMIT, IOUT_OC_WARN_LIMIT, OT_WARN_LIMIT, PIN_OP_WARN_LIMIT, ADV_TEL_BYTE (CH0_NM, CH2_NM 復元値) この書き込み保護が適用され、特別な説明が必要となるコマンドが 1 つあります。 ADV_TEL_BYTE に対する保護は、NVM バックアップのバースキャッチャーチャネルに対する「これ以上書き込み禁止」の初期リセット値または復元値を提供するものです。これにより、「これ以上書き込み禁止」が実質「二度と書き込み禁止」になります。このビットを ADV_TEL_BYTE に対して有効にするには、書き込み保護を有効化するためのリセットまたは復元が必要です。 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です (ADV_TEL_BYTE はリセットまたは復元が必要)

表 7-88. EXTENDED_WRITE_PROTECT フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
9	IO_TEMP_FCL	R/W	X	IOOUT および温度故障構成のロック。出力電流および温度故障の構成に関連するコマンドへの書き込みをブロックします。 コマンドリスト: IOOUT_OC_FAULT_LIMIT, IOOUT_OC_FAULT_RESPONSE, OT_FAULT_LIMIT, OT_FAULT_RESPONSE 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
8	MRGNL	R/W	X	マージンのロック。出力電圧のマージン設定に関連するコマンドへの書き込みをブロックします。 コマンドリスト: VOUT_MARGIN_HIGH, VOUT_MARGIN_LOW, VOUT_TRANSITION_RATE 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
7	OPL	R/W	X	操作のロック。OPERATION コマンドへの書き込みをブロックします。 コマンドリスト: OPERATION 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
6	CFGL	R/W	X	構成のロック。デバイスの構成設定に関連するコマンドへの書き込みをブロックします。 コマンドリスト: FREQUENCY_SWITCH, NVM_PATCH_SPACE, CLOUD_OPTIONS, SYS_CFG_USER1, SVID_ADDR_CFG_USER, PMB_ADDR, COMP, SVID_IMAX, SVID_EXT_CAPABILITY_VIDOMAX 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
5	VIFCL	R/W	X	VIN 故障構成のロック。入力電圧故障の構成に関連するコマンドへの書き込みをブロックします。 コマンドリスト: VIN_OV_FAULT_LIMIT 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
4	SQNCL	R/W	X	シーケンスのロック。シーケンス設定に関連するコマンドへの書き込みをブロックします。 コマンドリスト: TON_DELAY, TON_RISE, TOFF_DELAY, TOFF_FALL, ON_OFF_CONFIG, VIN_ON, VIN_OFF 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
3	MFRDL	R/W	X	メーカー データのロック。メーカー データ コマンドへの書き込みをブロックします。 コマンドリスト: MFR_ID, MFR_MODEL, MFR_REVISION 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
2	PSKYL	R/W	X	パスキーのロック。PASSKEY コマンドへのブロック書き込み。これは、パスキーを持たないデバイスに誤って PASSKEY を設定しようとする偶発的または悪意ある試行を防ぐためのものです。PASSKEY が設定されていてロックされていない場合、このビットは PASSKEY の解除も防ぎます。 コマンドリスト: PASSKEY 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
1	RNVML	R/W	X	リストア NVM のロック。RESTORE_USER_ALL コマンドへの書き込みをブロックします。 コマンドリスト: RESTORE_USER_ALL 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です
0	SNVML	R/W	X	ストア NVM のロック。STORE_USER_ALL コマンドへの書き込みをブロックします。このビットは、パワーオンリセット時または復元後にセットされている場合にのみ書き込みをブロックします。このビットを有効にするには、NVM へ保存した後、パワーオンリセットまたは復元を行う必要があります。 コマンドリスト: STORE_USER_ALL 0h = WRITE_PROTECT で書き込み保護されていない限り、コマンドは書き込み可能です 1h = コマンドは読み取り専用です (パワーオンリセットまたは復元後)。

7.3.63 NVM_PATCH_SPACE (アドレス = CDh)

図 7-69 に NVM_PATCH_SPACE を示し、表 7-89 に、その説明を示します。

概略表に戻ります。

図 7-69. NVM_PATCH_SPACE

39	38	37	36	35	34	33	32
予約済み							
R/W-X							
31	30	29	28	27	26	25	24
予約済み							
R/W-X							
23	22	21	20	19	18	17	16
予約済み	予約済み						
R-0h	R/W-X						
15	14	13	12	11	10	9	8
予約済み							
R/W-X							
7	6	5	4	3	2	1	0
予約済み	予約済み						
R-0h	R/W-X						

表 7-89. NVM_PATCH_SPACE フィールドの説明

ビット	フィールド	タイプ	リセット	説明
39:32	予約済み	R/W	X	
31:24	予約済み	R/W	X	
23	予約済み	R	0h	
22:16	予約済み	R/W	X	
15:8	予約済み	R/W	X	
7	予約済み	R	0h	
6:0	予約済み	R/W	X	

7.3.64 CLOUD_OPTIONS (アドレス = CFh)

図 7-70 に CLOUD_OPTIONS を示し、表 7-90 に、その説明を示します。

概略表に戻ります。

図 7-70. CLOUD_OPTIONS

7	6	5	4	3	2	1	0
RESERVED	予約済み	予約済み					
R/W-X	R-0h	R-0h					

表 7-90. CLOUD_OPTIONS フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R/W	X	
6	予約済み	R	0h	
5	予約済み	R	0h	
4:0	予約済み	R/W	X	

7.3.65 SYS_CFG_USER1 (アドレス = D0h)

図 7-71 に、SYS_CFG_USER1 を示し、表 7-91 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ。一部のフィールドを有効にするには、出力を無効にする必要があります。

このレジスタには、システム構成用のその他のビットが含まれています。

図 7-71. SYS_CFG_USER1

15	14	13	12	11	10	9	8
FCCM	VOUT_CTRL[1:0]		EN_SS_DCM	PGD_DEL[1:0]		SEL_NOC[1:0]	
R/W-Xh	R/W-Xh		R/W-Xh	R/W-Xh		R/W-Xh	
7	6	5	4	3	2	1	0
SEL_ALRT_FN[1:0]	予約済み		予約済み		SEL_FIX_OVF	EN_FIX_OVF	
R/W-Xh	R/W-X		R/W-X		R/W-Xh	R/W-Xh	

表 7-91. SYS_CFG_USER1 のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15	FCCM	R/W	X	このビットでは、強制連続導通モード (FCCM) と不連続導通モード (DCM) のいずれかを選択します。PMBus 書き込みは常に受け付けられ、データは更新されます。ただし、このビットを有効にするには、出力を無効にする必要があります。 0h = DCM 動作が有効になり、ローサイド MOSFET センス電流のゼロ交差検出に基づいて自動的に開始または終了します。 1h = FCCM。
14:13	VOUT_CTRL[1:0]	R/W	X	これらのビットは、レールの出力電圧の制御方法を決定します。PMBus 書き込みは常に受け付けられ、データは更新されます。ただし、このビットを有効にするには、出力を無効にする必要があります。 0h = SVID 制御 1h = SVID 制御と PMBus 制御 2h = PMBus 制御
12	EN_SS_DCM	R/W	X	このビットは、ソフト スタート時に DCM を強制します。 0h = FCCM ビットがソフト スタート時の動作を決定します。 1h = デバイスはソフト スタート中 DCM で動作します (ソフト スタート中は、FCCM ビットの設定がオーバーライドされます)。
11:10	PGD_DEL[1:0]	R/W	X	これらのビットは、ソフト スタート完了から PGOOD/VRRDY ピンが High になるまでの遅延時間を設定します。この遅延時間はレールのスタートアップごとに 1 回のみ含まれます。 0h = 0.0015ms 遅延 1h = 0.5ms 遅延 2h = 1ms 遅延 3h = 2ms 遅延
9:8	SEL_NOC[1:0]	R/W	X	これらのビットは、ローサイド MOSFET のシンク電流を制限する低電流故障 (UCF) スレッシュホールドを選択します。スレッシュホールドは、次の表の ICC_MAX によって決まります。
7:6	SEL_ALRT_FN[1:0]	R/W	X	これらのビットは、ALERT ピンの機能を選択します。 0h = SMB_ALERT#。すべての PMBus の STATUS レジスタとそのマスキングは、ピンのアサートを決定するために使用されます。 1h = PIN_ALERT#。SVID ピンの遠隔測定 (SVID レジスタ PIN_H および PIN_L) で測定された電力が SVID レジスタの PIN_ALERT_TH を上回ると、このピンは Low にアサートされ、100ms の間 Low に保持されます。 2h = CAT_FAULT#。デバイスが PS_FLT、OTF、UVF、OVF のステータスを検出すると、このピンは Low にアサートされます。UVF が検出されると、このピンは固定遅延時間 (2μs) の間待機し、TD_UV にプログラムされた応答遅延を無視します。故障によって CAT_FAULT# ピンが Low にアサートされた場合、故障をクリアしてピンを解放する必要があります (CLEAR_FAULTS を使用する、ON_OFF_CONFIG メカニズムで出力のオフ / オンを切り替えるなど)。 3h = VR_HOT#。
5:4	予約済み	R/W	X	
3:2	予約済み	R/W	X	
1	SEL_FIX_OVF	R/W	X	このビットは、固定出力電圧 OVF スレッシュホールドを選択するために使用されます。次の表に示すように、出力のスレッシュホールドは VOUT_SCALE_LOOP にも依存します。 0h = Low スレッシュホールド 1h = High スレッシュホールド
0	EN_FIX_OVF	R/W	X	このビットを使用して、固定出力電圧 OVF スレッシュホールドを有効にします。

表 7-92. SEL_NOC 列挙テーブル

SEL_NOC	シンク電流制限	
	ICC_MAX < 0b010	ICC_MAX ≥ 0b010
0b00	-12	-24
0b01	-10	-20
0b10	-8	-16
0b11	-4	-8

表 7-93. SEL_FIX_OVF 列挙テーブル

VOUT_SCALE_LOOP	SEL_FIX_OVF	固定 OVF スレッショルド (V)
1	0	0.75
	1	0.9
0.5	0	1.5
	1	1.8
0.25	0	2.4
	1	3.0
0.125	0	4.8
	1	6.0

7.3.66 SVID_ADDR_CFG_USER (アドレス = D1h)

SVID_ADDR_CFG_USER を [図 7-72](#) に示し、[表 7-94](#) で説明します。

[概略表](#)に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ。PMBus 書き込みは常に受け付けられ、データは更新されます。ただし、このビットを有効にするには、出力を無効にする必要があります。

このレジスタには、SVID アドレスやその他の SVID 設定を構成するためのビットが含まれています。

図 7-72. SVID_ADDR_CFG_USER

15	14	13	12	11	10	9	8
PROTOCOL_ID[1:0]		予約済み			予約済み		
R/W-Xh		R/W-X			R/W-X		
7	6	5	4	3	2	1	0
予約済み		予約済み		予約済み		予約済み	
R/W-X		R/W-X		R/W-X		R/W-X	

表 7-94. SVID_ADDR_CFG_USER のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:14	PROTOCOL_ID[1:0]	R/W	X	これらのビットは、SVID レジスタ 05h のプロトコル ID を設定します。 0h = プロトコル ID を 04h に設定 (VR13、10mV) 1h = プロトコル ID を 07h に設定 (VR13、5mV) 2h = プロトコル ID を 09h に設定 (VR14、5mV) 3h = プロトコル ID を 0Ah に設定 (VR14、10mV)
13:12	予約済み	R/W	X	
11:8	予約済み	R/W	X	
7:6	予約済み	R/W	X	
5:4	予約済み	R/W	X	
3:2	予約済み	R/W	X	
1:0	予約済み	R/W	X	

7.3.67 PMBUS_ADDR (アドレス = D2h)

図 7-73 に PMBUS_ADDR を示し、表 7-95 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ。STORE_USER_ALL の後、デバイスが新しい PMBus アドレスに応答するためにパワーオンリセットが必要です。

このコマンドには、デバイスの PMBus アドレスを設定するためのビットと、PMB_ADDR ピンの他の構成を設定するためのビットが含まれています。

図 7-73. PMBUS_ADDR

15	14	13	12	11	10	9	8
予約済み	PMB_ADDR[6:0]						
R-0h	R/W-Xh						
7	6	5	4	3	2	1	0
OVRD_PMB_ADDR	SEL_PMB_DAT_DEL[1:0]		予約済み	SEL_PSTR_ADDR_BASE[3:0]			
R/W-Xh	R/W-Xh		R-0h	R/W-Xh			

表 7-95. PMBUS_ADDR フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14:8	PMB_ADDR[6:0]	R/W	X	この 7 ビットのコードが本デバイスの PMBus アドレスを決定します。パワーオンリセットの後、このフィールドからの読み出し値は、デバイスが応答するアドレスになります。ピンストラップがこのフィールドに与える影響の詳細については、「PMB_ADDR ピンストラップ」セクションを参照してください。
7	OVRD_PMB_ADDR	R/W	X	このビットは、PMBus アドレスをピンストラップで設定するか、NVM で設定するかを決定します。このビットをセットしても、「PMB_ADDR ピンストラップ」セクションに記載のオプション 0 とオプション 1 の選択内容はオーバーライドされません。このビットの変更を有効にするには、このビットに書き込み、EEPROM に保存してから、本デバイスのパワー サイクルを行う必要があります。 0h = PMB_ADDR ピンストラップ ビンによって設定される PMBus アドレス。 1h = このコマンド内の PMB_ADDR フィールドの NVM ビットで設定される PMBus アドレス。
6:5	SEL_PMB_DAT_DEL[1:0]	R/W	X	このビットフィールドを使用すると、PMBus データ入力に内部遅延を追加できます。この遅延は受信データにのみ影響します。デバイスからのデータに遅延は発生しません。 内部遅延は、PMBus コントローラが、クロックの立ち下がりエッジと同時にデータラインを遷移させるように設計されている場合に必要となる可能性があります。適切な遅延がない場合、データラインとクロックラインの立ち下がり時間に差があると、本デバイスはクロックの立ち下がりエッジの前にデータの立ち下がりエッジを検出し、これを誤って START 状態と解釈する可能性があります。ただし、遅延設定が大きすぎると、最小データ セットアップ時間 (1MHz クラスの場合は 50ns) 付近にデータラインを遷移させる PMBus コントローラで問題が発生する可能性があります。このようなコントローラを使用する場合は、内部遅延の追加は推奨されません。 これらの構成ビットは、PMBus トランザクションの完了直後に有効になります。STORE-RESTORE サイクルは不要です。 0h = 遅延なし 1h = 短遅延 (100ns) 2h = 中遅延 (200ns) 3h = 長遅延 (300ns)
4	予約済み	R	0h	
3:0	SEL_PSTR_ADDR_BASE[3:0]	R/W	X	ビットフィールドは、PMB_ADDR ピンストラップで設定される PMBus アドレスの 6:3 ビットを設定します。変更を有効にするには、新しい値を書き込み、EEPROM に保存して、デバイスをパワー サイクルする必要があります。ピンストラップされた新しい PMBus アドレスは、パワー サイクルが完了した後にのみアクティブになります。

7.3.68 IMON_CAL (アドレス = D4h)

図 7-74 に IMON_CAL を示し、表 7-96 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (1 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタには、PMBus READ_IOUT と SVID IOUT_H/L のキャリブレーション用ビットが含まれます。

図 7-74. IMON_CAL

7	6	5	4	3	2	1	0
IMON_GAIN_CAL[3:0]				IMON_OFS_CAL[3:0]			
R/W-Xh				R/W-Xh			

表 7-96. IMON_CAL フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	IMON_GAIN_CAL[3:0]	R/W	X	これらのビットには、PMBus READ_IOUT と SVID IOUT_H/L のゲイン キャリブレーションが含まれます。 0h = -3.52% 1h = -3.13% 2h = -2.34% 3h = -1.95% 4h = -1.56% 5h = -1.17% 6h = -0.39% 7h = 0.00% 8h = 0.39% 9h = 1.17% Ah = 1.56% Bh = 1.95% Ch = 2.34% Dh = 3.13% Eh = 3.52% Fh = 3.91%
3:0	IMON_OFS_CAL[3:0]	R/W	X	これらのビットには、PMBus READ_IOUT と SVID IOUT_H/L のオフセット キャリブレーションが含まれます。このレジスタにより、公称報告値をサポートされている最大 ICC_MAX に対して $\pm 5A$ 調整することができます。 0h = -2.00A 1h = -1.75A 2h = -1.50A 3h = -1.25A 4h = -1.00A 5h = -0.75A 6h = -0.50A 7h = -0.25A 8h = 0.00A 9h = 0.25A Ah = 0.50A Bh = 0.75A Ch = 1.00A Dh = 1.25A Eh = 1.50A Fh = 1.75A

7.3.69 COMP (アドレス = D5h)

図 7-75 に、COMP を示し、表 7-97 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: ブロック書き込み

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (5 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタには、レギュレートされたレールの帰還補償設定が含まれます。

図 7-75. COMP

39	38	37	36	35	34	33	32
予約済み				予約済み			
R-0h				R-0h			
31	30	29	28	27	26	25	24
予約済み		予約済み			予約済み	予約済み	
R-0h		R-0h			R-0h	R-0h	
23	22	21	20	19	18	17	16
SEL_VCM	SEL_RAMP_SAT[1:0]		COMP_CLMP[1:0]		RAMP[2:0]		
R/W-Xh	R/W-Xh		R/W-Xh		R/W-Xh		
15	14	13	12	11	10	9	8
AC_GAIN[3:0]				ACLL[3:0]			
R/W-Xh				R/W-Xh			
7	6	5	4	3	2	1	0
INT_GAIN[1:0]		INT_TIME[2:0]			予約済み	SEL_CSRISE[1:0]	
R/W-Xh		R/W-Xh			R-0h	R/W-Xh	

表 7-97. COMP フィールド説明

ビット	フィールド	タイプ	リセット	説明
39:36	予約済み	R	0h	
35:32	予約済み	R	0h	
31:30	予約済み	R	0h	
29:27	予約済み	R	0h	
26	予約済み	R	0h	
25:24	予約済み	R	0h	
23	SEL_VCM	R/W	X	このビットは、制御ループの同相電圧 (VCM) を設定します。 0h = 推奨設定 1h = VCM を 50mV 増加
22:21	SEL_RAMP_SAT[1:0]	R/W	X	これらのビットによって、ランプの飽和レベルが決定されます。ランプの飽和レベルが低い場合、ランプ振幅は小さくなる可能性があります。 0h = 1x 1h = 1.1x 2h = 1.25x (推奨) 3h = 1.5x
20:19	COMP_CLMP[1:0]	R/W	X	これらのビットは、内部クランプ スレッシュホールドを設定します。 0h = ディセーブル 1h = ディセーブル 2h = 700mV (推奨) 3h = 800 mV
18:16	RAMP[2:0]	R/W	X	これらのビットによって、ランプの振幅 (mV) が決定されます。 0h = 40 mV 1h = 60 mV 2h = 80 mV 3h = 100 mV 4h = 120 mV 5h = 160 mV 6h = 200 mV 7h = 240 mV

表 7-97. COMP フィールド説明 (続き)

ビット	フィールド	タイプ	リセット	説明
15:12	AC_GAIN[3:0]	R/W	X	これらのビットによって、AC ゲインの設定が決定されます。 0h = 0.3 1h = 0.5 2h = 1 3h = 1.5 4h = 2 5h = 2.5 6h = 3 7h = 3.5 8h = 4 9h = 5 Ah = 6 Bh = 7
11:8	ACLL[3:0]	R/W	X	これらのビットによって、負荷ラインの設定 (mΩ) が決定されます。 0h = 0.5mOhm 1h = 1mOhm 2h = 1.5mOhm 3h = 2mOhm 4h = 2.5mOhm 5h = 3mOhm 6h = 3.5mOhm 7h = 4mOhm 8h = 5mOhm 9h = 6mOhm Ah = 7mOhm Bh = 9mOhm Ch = 10mOhm Dh = 12mOhm Eh = 13mOhm Fh = 15mOhm
7:6	INT_GAIN[1:0]	R/W	X	これらのビットによって、積分器ゲインの設定が決定されます。 0h = 2 1h = 1.5 2h = 1 3h = 0.5
5:3	INT_TIME[2:0]	R/W	X	これらのビットによって、積分器の時定数 (μs) が決定されます。 0h = 0.25us 1h = 1us 2h = 3us 3h = 4.5us 4h = 6.25us 5h = 8us 6h = 10us 7h = 20us
2	予約済み	R	0h	
1:0	SEL_CSRISE[1:0]	R/W	X	これらのビットは、次の表に示すように、電流検出回路の出力インダクタ値に基づいて設定します。インダクタンス値を、対応する最も近い値に切り上げます。

表 7-98. 選択したインダクタ値に対する推奨 SEL_CSRISE

インダクタ値 (nH) ⁽¹⁾			推奨 SEL_CSRISE
VOUT_SCALE_LOOP = 1V/V または 0.5V/V	VOUT_SCALE_LOOP = 0.25V/V	VOUT_SCALE_LOOP = 0.125V/V	
100	200	400	0b00
200	400	800	0b01
300	600	1200	0b10
400	800	1600	0b11

(1) 選択したインダクタンス値を、利用可能な最も近い設定値に切り上げます。

7.3.70 VBOOT_DCLL (アドレス = D6h)

VBOOT_DCLL を 図 7-76 に示し、表 7-99 で説明します。

概略表に戻ります。

書き込みトランザクション: ブロック書き込み

読み取りトランザクション: ブロック読み取り

データ形式: 符号なしバイナリ (3 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタには、VBOOT オプション 0 の設定、DCLL オプション 0 と 1 の設定、デバイスのその他の構成ビットが含まれます。

図 7-76. VBOOT_DCLL

23	22	21	20	19	18	17	16
ALLOW_RSVD_DEV_ADDR	予約済み			VBOOT_0[4:0]			
R/W-Xh	R-0h			R/W-Xh			
15	14	13	12	11	10	9	8
SEL_OTF_BG[2:0]			DCLL_0[4:0]				
R/W-X			R/W-Xh				
7	6	5	4	3	2	1	0
予約済み	予約済み	DCLL_1[4:0]					
R-0h	R/W-0h			R/W-Xh			

表 7-99. VBOOT_DCLL フィールドの説明

ビット	フィールド	タイプ	リセット	説明
23	ALLOW_RSVD_DEV_ADDR	R/W	X	このビットは、デバイスが予約済み PMBus アドレス 0x28、0x37、0x61 に応答するかどうかを決定します。 0h = 予約済みアドレス用に構成されている場合、デバイスは応答しません。 1h = 予約済みアドレス用に構成されている場合、デバイスはアクリッジします。
22:21	予約済み	R	0h	
20:16	VBOOT_0[4:0]	R/W	X	これらのビットには、ソフトスタートの目的で VREF DAC 目標値に使用される VBOOT オプション 0 の設定が含まれています。VBOOT 値が VREF DAC 目標値を設定している場合、内部デバイダのゲインを設定し、目的の出力電圧を実現するために、適切な VOUT_SCALE_LOOP または PROTOCOL_ID をプログラムする必要があります。VREF DAC 目標値を直接設定すると、使用可能な VBOOT 電圧数が、内部ゲイン オプション設定数で乗算されます。PMB_ADDR ビンで VBOOT_0 または VBOOT_1 を選択し、実効 VBOOT 電圧を決定します。 どの状態でも、VBOOT_0 (または VBOOT_1) 値の更新が妨げられることはありません。ソフトスタート状態中にアクティブな VBOOT が更新されると、出力電圧は更新された VBOOT 設定値に向けて変化します。
15:13	SEL_OTF_BG[2:0]	R/W	X	これらのビットは、異なる OTF_BG スレッシュホルドを選択します。この値を 0b100 または 0b101 に設定することはお勧めしません。 0h = 142°C 立ち上がり、128°C 立ち下がり 1h = 131°C 立ち上がり、118°C 立ち下がり 2h = 120°C 立ち上がり、107°C 立ち下がり 3h = 110°C 立ち上がり、98°C 立ち下がり 4h = 192°C 立ち上がり、177°C 立ち下がり 5h = 178°C 立ち上がり、163°C 立ち下がり 6h = 166°C 立ち上がり、151°C 立ち下がり 7h = 154°C 立ち上がり、140°C 立ち下がり
12:8	DCLL_0[4:0]	R/W	X	これらのビットは、0.1mΩ/LSB 形式で DC 負荷ラインを選択します。その結果、DCLL の範囲は 0.1mΩ 刻みで 0mΩ ~ 3.1mΩ になります。DCLL_0 または DCLL_1 は、PMB_ADDR ビンで選択します。
7:6	予約済み	R	0h	
5	予約済み	R/W	0h	
4:0	DCLL_1[4:0]	R/W	X	これらのビットは、PMB_ADDR ビンで選択するオプション 1 DCLL を設定します。詳細については、DCLL_0 の説明を参照してください。

7.3.71 VBOOT_OFFSET_1 (アドレス = D7h)

図 7-77 に、VBOOT_OFFSET_1 を示し、表 7-100 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このコマンドには、ブートアップ電圧 VBOOT および SVID レジスタ OFFSET (33h) の第 2 オプション (オプション 1) に関する情報が含まれています。

図 7-77. VBOOT_OFFSET_1

15	14	13	12	11	10	9	8
予約済み	予約済み	PSTR_RESULT_OPT	OFFSET_1[4:0]				
R-0h	R-0h	R-0h	R/W-Xh				
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	VBOOT_1[4:0]				
R/W-X	R/W-X	R-0h	R/W-Xh				

表 7-100. VBOOT_OFFSET_1 のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14	予約済み	R	0h	
13	PSTR_RESULT_OPT	R	0h	この読み取り専用ビットは、PMB_ADDR ピンのピンストラップ設定によって、オプション 0 またはオプション 1 が選択されたかどうかを示します。 0h = オプション 0 1h = オプション 1
12:8	OFFSET_1[4:0]	R/W	X	これらのビットは、PMB_ADDR ピンで選択されるオプション 1 の OFFSET を設定します。これらは SVID (33h) OFFSET レジスタに直接マップされ、負のオフセットでは MSB が符号拡張されます。
7	予約済み	R/W	X	
6	予約済み	R/W	X	
5	予約済み	R	0h	
4:0	VBOOT_1[4:0]	R/W	X	これらのビットは、PMB_ADDR ピンで選択されるオプション 1 の VBOOT を設定します。詳細については、VBOOT_0 の説明を参照してください。

7.3.72 IIN_CAL (アドレス = D8h)

図 7-78 に IIN_CAL を示し、表 7-101 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みバイト

読み取りトランザクション: 読み出しバイト

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタには、PMBus READ_IIN および SVID IIN_H/L のキャリブレーション用ビットが含まれています。

図 7-78. IIN_CAL

7	6	5	4	3	2	1	0
IIN_GAIN_CAL[3:0]				IIN_OFS_CAL[3:0]			
R/W-Xh				R/W-Xh			

表 7-101. IIN_CAL フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	IIN_GAIN_CAL[3:0]	R/W	X	これらのビットには、PMBus READ_IIN および SVID IIN_H/L のゲイン キャリブレーションが含まれています。 0h = -3.52% 1h = -3.13% 2h = -2.34% 3h = -1.95% 4h = -1.56% 5h = -1.17% 6h = -0.39% 7h = 0.00% 8h = 0.39% 9h = 1.17% Ah = 1.56% Bh = 1.95% Ch = 2.34% Dh = 3.13% Eh = 3.52% Fh = 3.91%
3:0	IIN_OFS_CAL[3:0]	R/W	X	これらのビットには、PMBus READ_IIN および SVID IIN_H/L のオフセット キャリブレーションが含まれています。このレジスタにより、公称値の報告を $\pm 2A$ の範囲で調整できます。 0h = -2.00A 1h = -1.75A 2h = -1.50A 3h = -1.25A 4h = -1.00A 5h = -0.75A 6h = -0.50A 7h = -0.25A 8h = 0.00A 9h = 0.25A Ah = 0.50A Bh = 0.75A Ch = 1.00A Dh = 1.25A Eh = 1.50A Fh = 1.75A

7.3.73 SVID_IMAX (アドレス = DAh)

図 7-79 に SVID_IMAX を示し、表 7-102 に、その説明を示します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタには、ICC_MAX および入力電流センス構成のビットが含まれています。

図 7-79. SVID_IMAX

15	14	13	12	11	10	9	8
ICC_MAX[2:0]			予約済み	PEC_REQ	EN_AIMON	SEL_ZC[1:0]	
R/W-Xh			R/W-0h	R/W-Xh	R/W-Xh	R/W-Xh	
7	6	5	4	3	2	1	0
予約済み	予約済み	予約済み	予約済み	予約済み	PIN_SENSE_RES[2:0]		
R-0h	R-0h	R-0h	R/W-X	R-0h	R/W-Xh		

表 7-102. SVID_IMAX フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	ICC_MAX[2:0]	R/W	X	これらのビットは、次の表に示すように、SVID レジスタ 21h の ICC_MAX 設定値と READ_IOUT の指数を設定します。さらに、これらのビットは内部連隔測定ゲインを設定します。SVID インターフェイスを使用しない場合は、ICC_MAX ≥ 0b010 を使用することが推奨されます。
12	予約済み	R/W	0h	
11	PEC_REQ	R/W	X	このビットは、PEC バイトなしでデバイスがトランザクションを処理する方法を決定します。 0h = PEC なしのコマンドを受け入れ、PEC が入力された場合は検証。 1h = PEC なしのすべてのコマンドを無効な PEC として拒否。
10	EN_AIMON	R/W	X	このビットは、PMB_ADDR/IMON ピンでアナログ IMON 出力機能を有効にします。 0h = アナログ IMON 出力は無効 1h = アナログ IMON 出力が有効。さらに、この機能を有効にするには、グランドへの PMB_ADDR 抵抗が 11.3kΩ 以上である必要があります。
9:8	SEL_ZC[1:0]	R/W	X	このビット フィールドは、ゼロ交差のスレッシュホールドを選択します。 0h = 1200mA で DCM に移行、1500mA で DCM を終了 1h = 900mA で DCM に移行、1200mA で DCM を終了 2h = 0mA で DCM に移行、300mA で DCM を終了 3h = -300mA で DCM に移行、0mA で DCM を終了
7	予約済み	R	0h	
6	予約済み	R	0h	
5	予約済み	R	0h	
4	予約済み	R/W	X	
3	予約済み	R	0h	
2:0	PIN_SENSE_RES[2:0]	R/W	X	これらのビットは、次の表に示すように、入力電流 / 電力の測定に使用される外部センス抵抗に基づいて設定します。

表 7-103. ICC_MAX 列挙テーブル

ICC_MAX	ICC_MAX (A)	READ_IOUT 指数
0b000	6	-6
0b001	8	
0b010	12	-5
0b011	16	
0b100	20	
0b101	24	-4
0b110	32	
0b111	40	

表 7-104. PIN_SENSE_RES 列挙表

外付け R _{SENSE} (mΩ)	PIN_SENSE_RES	内部ゲイン (V/V)	検出される最大入力電流 (A)
4	0b000	12.5	16
3	0b001	12.5	21.3
2	0b010	25	16
1	0b011	20	40
1	0b100	25	32
0.5	0b101	40	40
0.5	0b110	50	32
0.25	0b111	50	64

7.3.74 SVID_EXT_CAPABILITY_VIDOMAX (アドレス = DBh)

SVID_EXT_CAPABILITY_VIDOMAX を 図 7-80 に示し、表 7-105 で説明します。

概略表に戻ります。

書き込みトランザクション: 書き込みワード

読み取りトランザクション: 読み出しワード

データ形式: 符号なしバイナリ (2 バイト)

NVM バックアップ: EEPROM

更新: オンザフライ

このレジスタは 2 つの部分で構成されています。最初の部分のビット 15:9 は、デバイスの機能を示す SVID (09h) VIDO_MAX_H_CAPA レジスタのビット 7:1 の直接コピーを含みます。2 番目の部分のビット 8:0 は、SVID インターフェイスの VIDO_MAX 値を設定します。SVID インターフェイスでは、これが (09h) VIDO_MAX_H_CAPA のビット 0 と (0Ah) VIDO_MAX_MAX_L のビット 7:0 の 2 つのレジスタに分割されます。

データの有効性: このコマンドによる変更は、出力が無効になっている場合にのみ許可されます。出力が有効の場合に書き込もうとすると、サポートされていないデータの NACK が返され、受信された値は無視されます。STATUS_BYTE の CML ビットと (7Eh) STATUS_CML レジスタの IVD ビットが設定されます。

図 7-80. SVID_EXT_CAPABILITY_VIDOMAX

15	14	13	12	11	10	9	8
PSYS_WARN	IMON_CAL	DFDS	DFDV	HI_PRE	ICC_IN_MAX	予約済み	VIDO_MAX[8:0]
R-0h	R-0h	R-0h	R-0h	R-1h	R-1h	R-0h	R/W-XXh
7	6	5	4	3	2	1	0
VIDO_MAX[8:0]							
R/W-XXh							

表 7-105. SVID_EXT_CAPABILITY_VIDOMAX のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	PSYS_WARN	R	0h	1 の場合、これは SVID で PsysWarn がサポートされていることを示します。PsysWarn はサポートされていません。
14	IMON_CAL	R	0h	1 の場合、これは SVID IMON キャリブレーションがサポートされていることを示します。SVID IMON_CAL はサポートされていません。
13	DFDS	R	0h	1 の場合、これは SVID_logs デバッグ用の設計がサポートされていることを示します。DFDS はサポートされていません。
12	DFDV	R	0h	1 の場合、これは VR_event_logs デバッグ用の設計がサポートされていることを示します。DFDV はサポートされていません。
11	HI_PRE	R	1h	1 の場合、これは高精度の遠隔測定がサポートされていることを示します。HI_PRE がサポートされています。
10	ICC_IN_MAX	R	1h	このビットは、IccInMax の一部として報告される IIN 遠隔測定がサポートされているかどうかを示します。 0h = デバイスは IccInMax の一部として報告される IIN 遠隔測定をサポートしていません。 1h = デバイスは IccInMax の一部として報告される IIN 遠隔測定をサポートします。これは IccInMax の割合として報告されます。
9	予約済み	R	0h	
8:0	VIDO_MAX[8:0]	R/W	X	このフィールドは、SVID を介して許容される VID + オフセットの最大値を設定します。VIDO_MAX を (VID + オフセット) の分を超えると、個々のレール要求に対して REJ が発生し、一斉要求に対して NACK が発生します。

7.3.75 Fusion_ID0 (アドレス = FCh)

図 7-81 に、FUSION_ID0 を示し、表 7-106 に、その説明を示します。

[概略表](#)に戻ります。

図 7-81. FUSION_ID0

15	14	13	12	11	10	9	8
FUSION_ID0[15:0]							
R-2C0h							
7	6	5	4	3	2	1	0
FUSION_ID0[15:0]							
R-2C0h							

表 7-106. FUSION_ID0 のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:0	FUSION_ID0[15:0]	R	2C0h	

7.3.76 Fusion_ID1 (アドレス = FDh)

図 7-82 に、FUSION_ID1 を示し、表 7-107 に、その説明を示します。

概略表に戻ります。

図 7-82. FUSION_ID1

47	46	45	44	43	42	41	40
FUSION_ID1[47:0]							
R-4B434F4C4954h							
39	38	37	36	35	34	33	32
FUSION_ID1[47:0]							
R-4B434F4C4954h							
31	30	29	28	27	26	25	24
FUSION_ID1[47:0]							
R-4B434F4C4954h							
23	22	21	20	19	18	17	16
FUSION_ID1[47:0]							
R-4B434F4C4954h							
15	14	13	12	11	10	9	8
FUSION_ID1[47:0]							
R-4B434F4C4954h							
7	6	5	4	3	2	1	0
FUSION_ID1[47:0]							
R-4B434F4C4954h							

表 7-107. FUSION_ID1 のフィールド説明

ビット	フィールド	タイプ	リセット	説明
47:0	FUSION_ID1[47:0]	R	4B434F4C4954h	

8 アプリケーションと実装

注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPS544B27W デバイスは、高集積の同期整流式降圧 DC/DC コンバータです。TPS544B27W は単純な設計手順で、PMBus によりプログラマブルなパラメータを構成し、不揮発性メモリ (NVM) に保存できるため、外付け部品数を最小限に抑えることができます。

8.2 代表的なアプリケーション

8.2.1 アプリケーション

このデザインでは、向け 1.8V アプリケーションについて説明します。

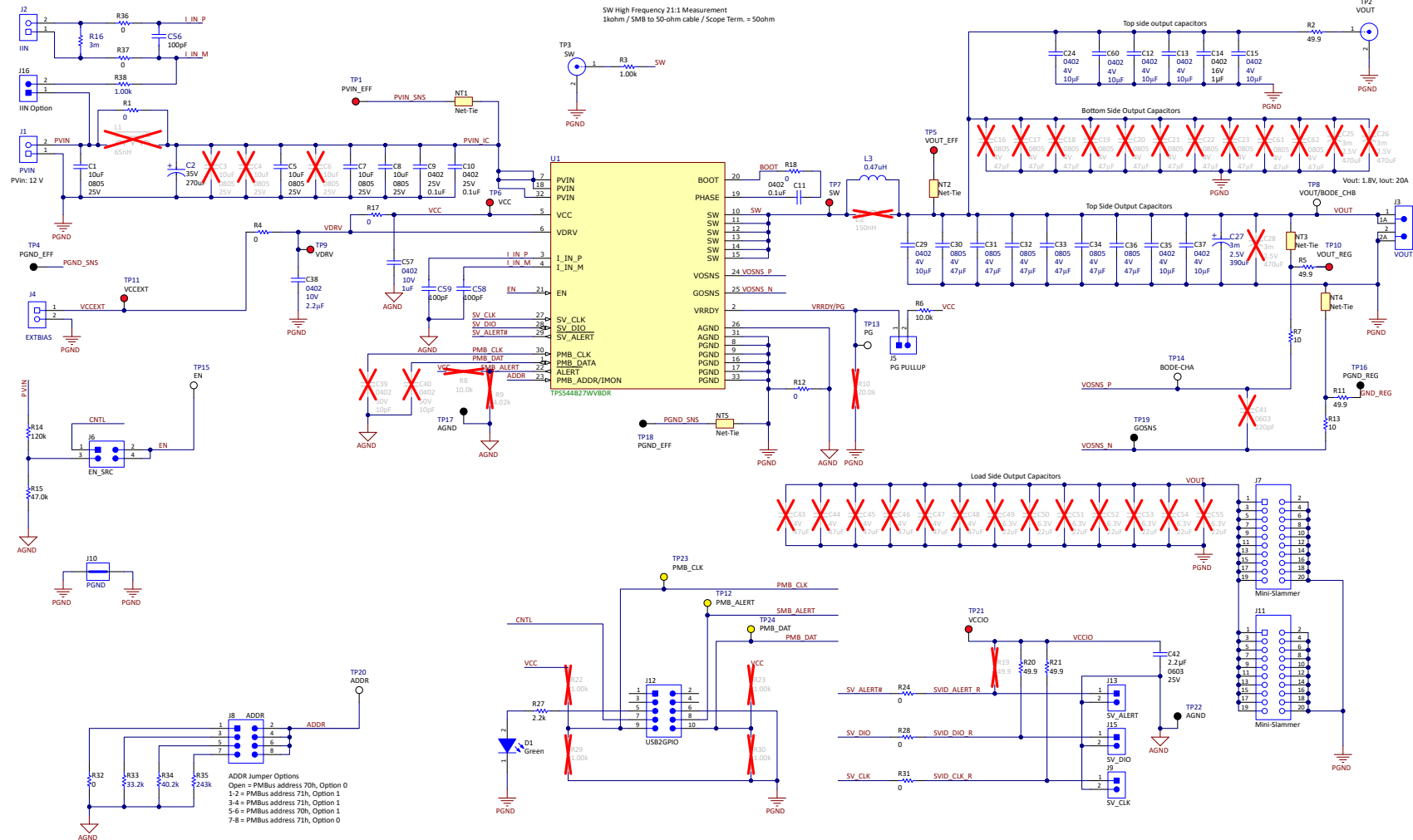


図 8-1. 1.8V 出力のアプリケーション

8.2.2 設計要件

この設計では、次の表に示すパラメータを使用します。

表 8-1. 設計パラメータ

パラメータ	値
入力電圧	10.8V~13.2V
出力電圧	1.8V
出力電流	20A
スイッチング周波数	800kHz
DC 負荷ライン	0mΩ
PMBus アドレス	70h

8.2.3 詳細な設計手順

この設計例では、サーバー プラットフォームの 1.8V レールである の要件を使用しています。主要なコンポーネントの選択方法を以下に示します。

8.2.3.1 インダクタの選択

特定の設計において過渡性能とリップル要件のバランスがとれるように、インダクタを選択する必要があります。一般に、インダクタンスが小さくなるとループ帯域幅が増加するため、電流と電圧リップルが大きくなる代わりに、過渡応答が改善されます。この例では、Intel Oak Stream リファレンス デザインに準拠して、470nH の 4.2mΩ インダクタを使用しています。

8.2.3.2 入力コンデンサの選択

入力電圧リップルと高周波バイパスを低減するように、入力コンデンサを選択する必要があります。その結果、デバイスの内部にある電力段 MOSFET のスイッチング ストレスを低減できます。この例では、0.1μF、25V、0402 を 2 個、PCB 上で IC と同じ層において、デバイスの ピン 7 とピン 18 のできるだけ近くに配置する必要があります。さらに、10μF セラミック コンデンサ 4 個、または 22μF セラミック コンデンサ 4 個を使用します。サーバーのマザーボード上に一般的に存在するバルク入力容量を表すために、270μF、35V のバルク コンデンサを追加することもできます。

8.2.3.3 出力コンデンサの選択

出力電圧リップルおよび負荷過渡の要件を満たすため、レギュレータのインダクタ出力のローカル部分に、1μF と 47μF/4V/X6S/0805 のセラミック コンデンサ 4 個に加えて、390μF のアルミ ポリマー コンデンサを配置します。また、負荷の近くには 10μF/4V/X6S/0402 を 8 個と 47μF/4V/X6S/0805 を 2 個配置します。

8.2.3.4 VCC/VDRV バイパス コンデンサ

VDRV ピンを PGND にバイパスするには、最小で 1μF、10V 定格のコンデンサを使用します。VCC ピンを AGND にバイパスするには、最小で 1μF、10V 定格のコンデンサを使用します。テキサス インスツルメンツでは、VCC バイパス コンデンサを AGND に接続することを推奨しますが、必須ではありません。VDRV バイパス コンデンサは、高周波ゲート駆動電流パスの長さを最小限に抑えるために PGND を基準にする必要があります。VCC および VDRV をバイパスするには、全体で 2 個の 1μF コンデンサまたは 1 個の 2.2μF コンデンサが必要です。

8.2.3.5 BOOT コンデンサの選択

BOOT (ピン 20) から PHASE (ピン 19) には、最低 0.1μF のコンデンサを接続してください。0Ω ~ 2.2Ω の直列ブート抵抗をオプションで追加できます。

8.2.3.6 RSENSE の選択

入力電流または入力電力の遠隔測定機能が必要なアプリケーションでは、12V バスで入力電流を検出するために 3mΩ の抵抗を選択できます。I_{IN_M} ピン 4 で検出された入力電流と、検出された入力電圧を使用して、合計入力電力を算出します。入力電力情報は遠隔測定レジスタを介して読み出し、電力管理に使用できます。

入力電流および入力電力センシングを使用しない場合は、報告電流が常に 0 になるよう、I_IN_M ピンと I_IN_P ピンを接続します。また、入力電圧の遠隔測定のために、これらを PVIN 入力レールに接続します。

8.2.3.7 I_IN_P と I_IN_M のコンデンサの選択

I_IN_P ピン 3 と I_IN_M ピン 4 の両方で、PGND を基準とする 100pF、25V、0402 のセラミック コンデンサを使用します。また、別の 100pF、25V、0402 のセラミック コンデンサをピン 3 とピン 4 の間に配置します。これらのデカップリング コンデンサは、12V バスに対するスイッチング ノイズの影響を最小限に抑え、入力電流レポートにおいて高い精度を実現するのに役立ちます。

8.2.3.8 VRRDY プルアップ抵抗の選択

VRRDY 出力はオープン ドレインの出力であり、プルアップ抵抗で外部にプルアップする必要があります。VRRDY ピン 2 に 1kΩ ~ 100kΩ の範囲内のプルアップ抵抗を配置します。この例では、10kΩ 抵抗を使用して VRRDY を VCC / VDRV にプルアップしています。

8.2.3.9 PMBus® アドレス抵抗の選択

外付け抵抗で選択可能な PMBus アドレスの一覧については、表 6-6 も参照してください。PMB_ADDR ピン 23 と AGND との間に抵抗を接続することにより、メモリ マップ内で事前設定された PMBus アドレスが設定されます。このアプリケーションでは、の抵抗によって 70h の PMBus アドレスが選択されます。

8.2.4 アプリケーション曲線

図 8-2 から 図 8-21 に、TPS544B27EVM の代表的な性能曲線を示します。特に記述のない限り、入力電圧は 12V で、出力電圧は 1.8V です

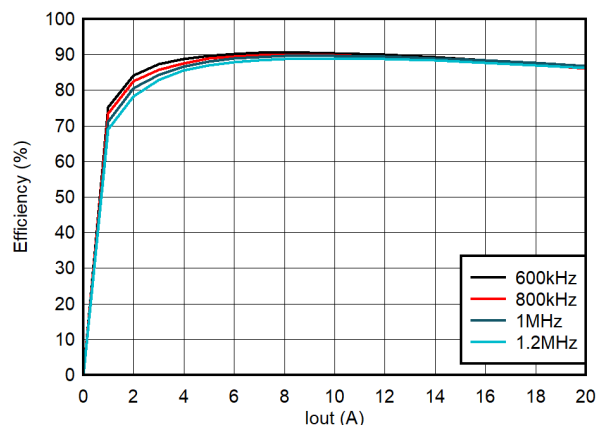


図 8-2. 効率、FCCM、内部 LDO

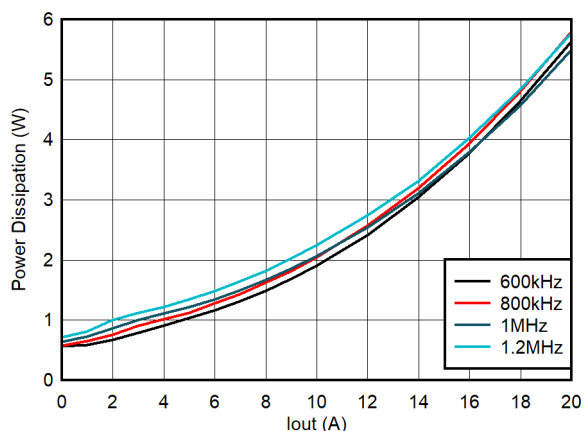


図 8-3. 消費電力、FCCM、内部 LDO

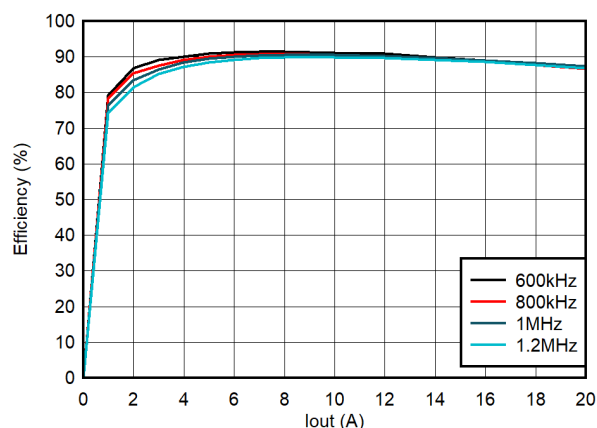


図 8-4. 効率、FCCM、外部 5V バイアス

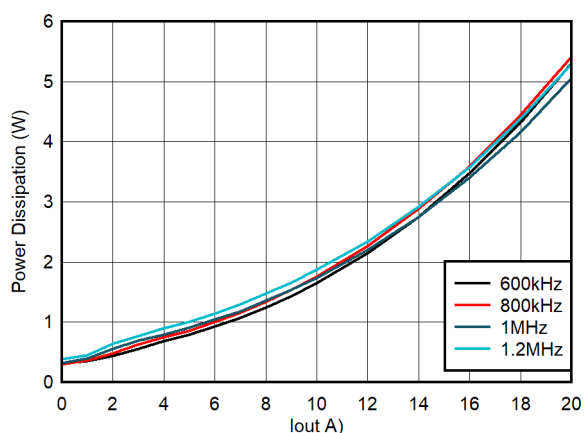


図 8-5. 消費電力、FCCM、外部 5V バイアス

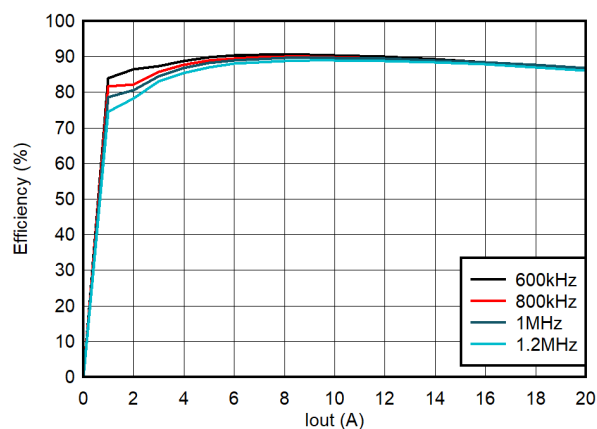


図 8-6. 効率、DCM、内部 LDO

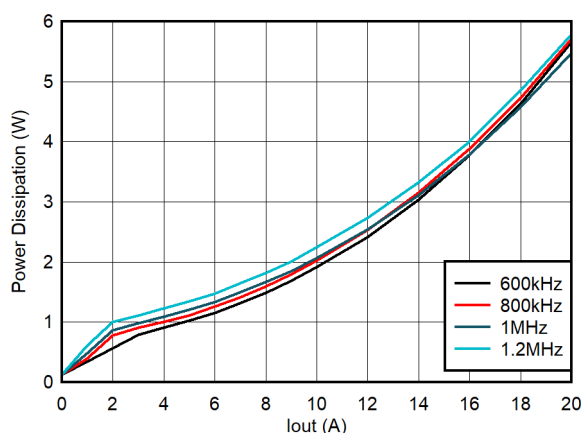


図 8-7. 消費電力、DCM、内部 LDO

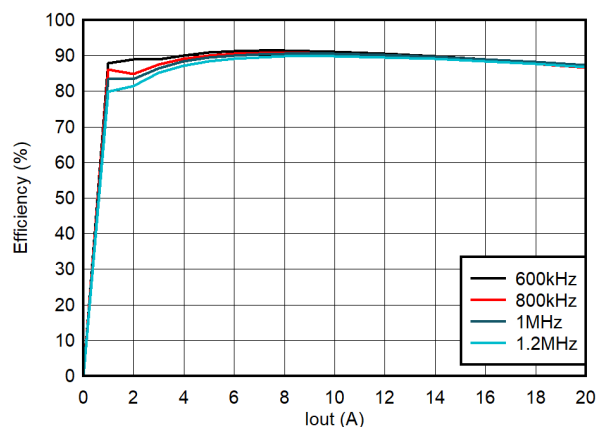


図 8-8. 効率、DCM、外部 5V バイアス

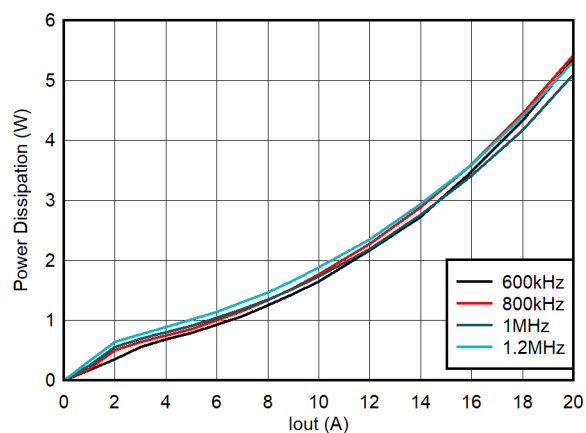


図 8-9. 消費電力、DCM、外部 5V バイアス

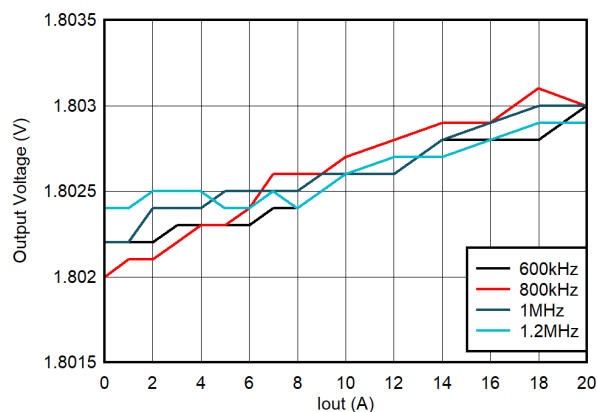


図 8-10. 負荷レギュレーション、FCCM、内部 LDO

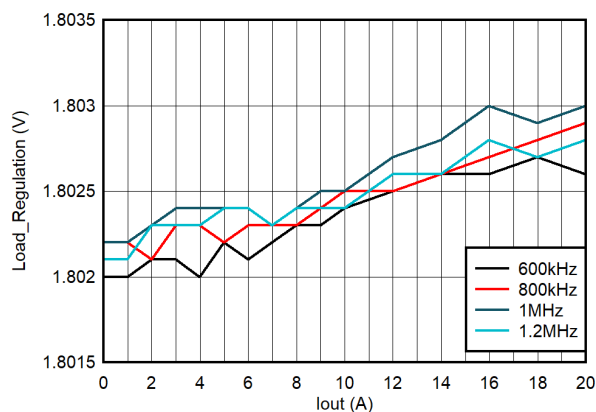


図 8-11. 負荷レギュレーション、FCCM、外部 5V バイアス

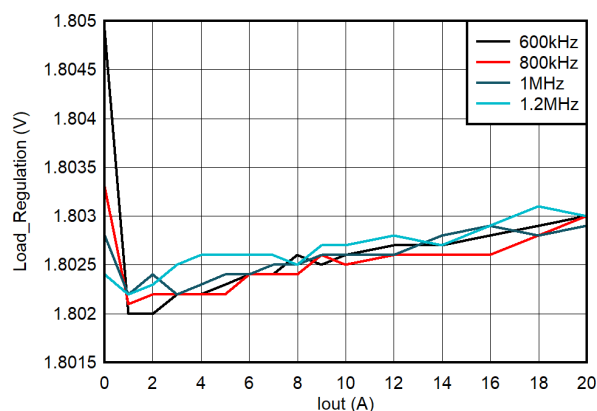


図 8-12. 負荷レギュレーション、DCM、内部 LDO

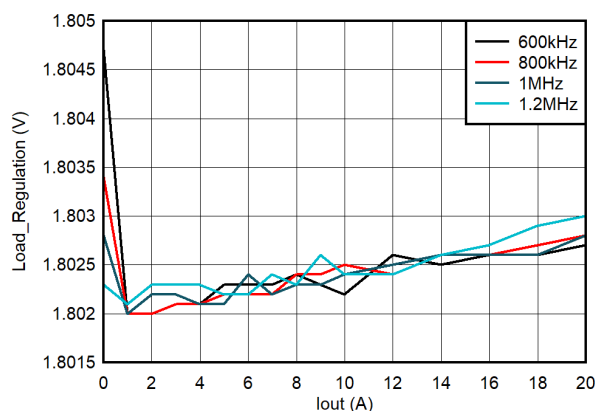


図 8-13. 負荷レギュレーション、DCM、外部 5V バイアス

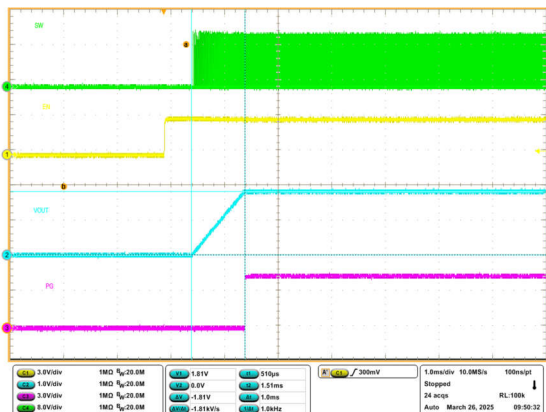


図 8-14. イネーブル時のスタートアップ、800kHz、FCCM、20A 負荷

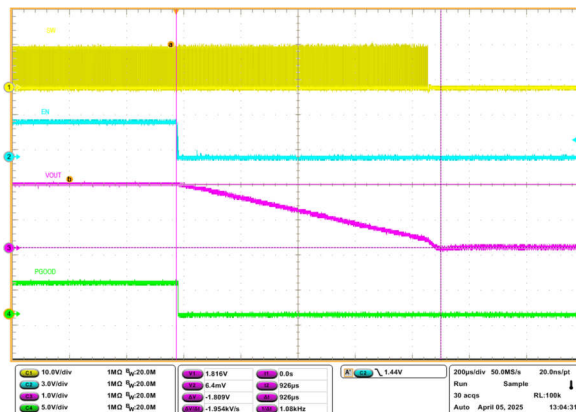


図 8-15. イネーブル時のシャットダウン、800kHz、FCCM、15A 負荷、ソフト オフ

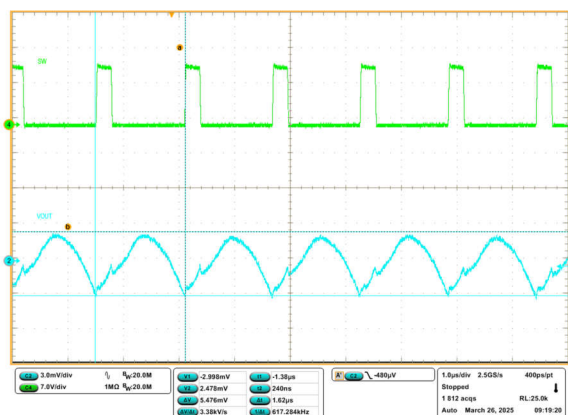


図 8-16. 出力電圧リップル、600kHz、FCCM、20A 負荷

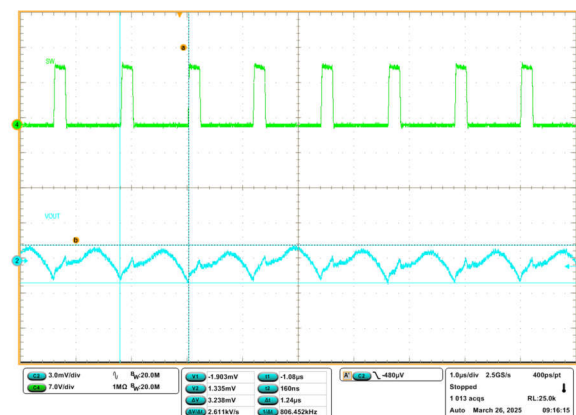


図 8-17. 出力電圧リップル、800kHz、FCCM、20A 負荷

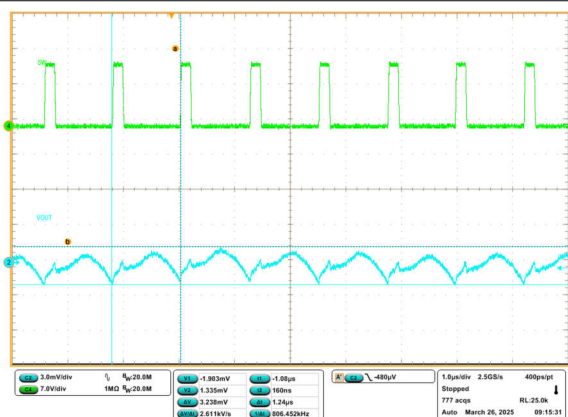


図 8-18. 出力電圧リップル、800kHz、FCCM、1A 負荷

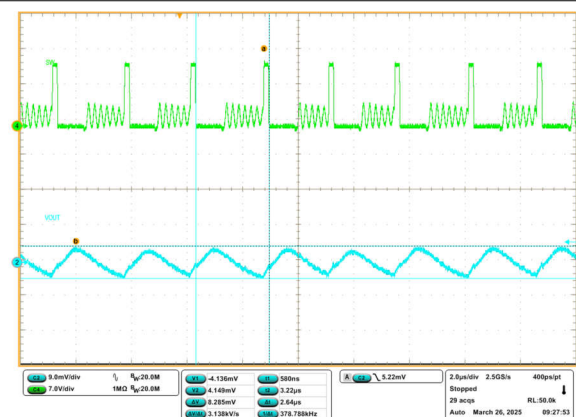


図 8-19. 出力電圧リップル、800kHz、DCM、1A 負荷

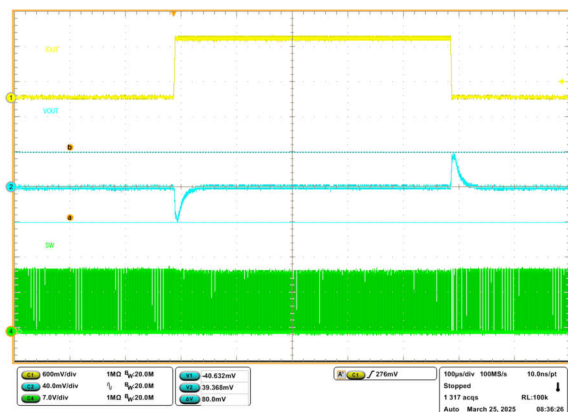


図 8-20. 負荷過渡、FCCM、0A ~ 10A、5A/μs スループレート

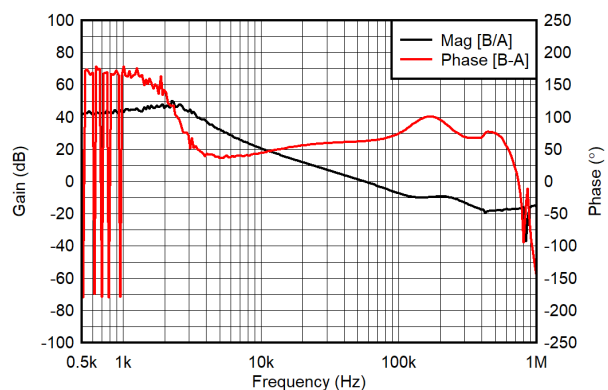


図 8-21. ボード線図、800kHz、FCCM、20A 負荷

8.2.4.1 熱性能

以下は、 $P_{VIN} = 12V$ 、 $V_{OUT} = 1.8V$ 、20A 負荷、エアフローなし、10 分間のソーク状態で TPS544B27EVM を使用して取得した熱特性結果です。

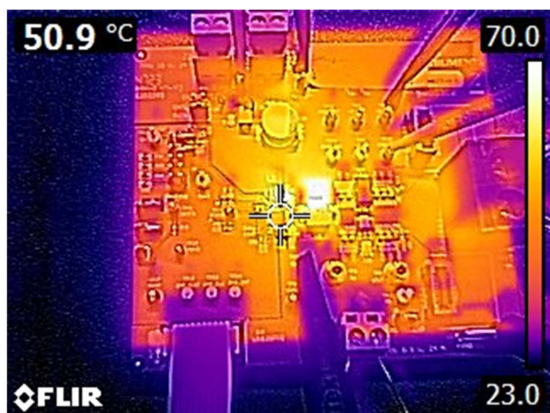


図 8-22. 熱特性、600kHz、FCCM、内部 LDO

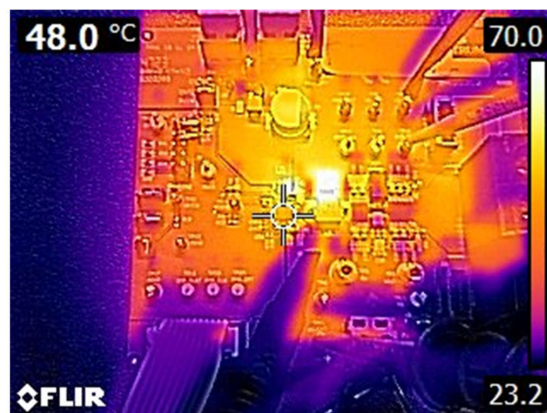


図 8-23. 熱特性、600kHz、FCCM、外部 5V バイアス

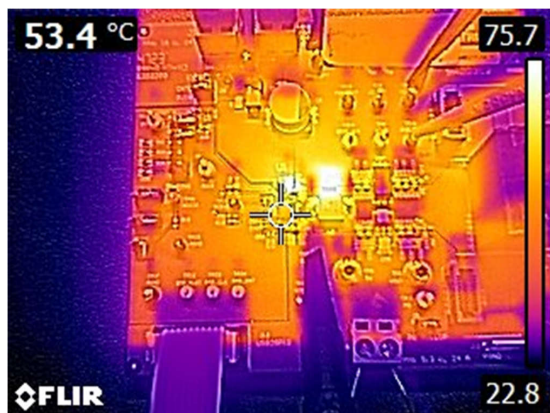


図 8-24. 熱特性、800kHz、FCCM、内部 LDO

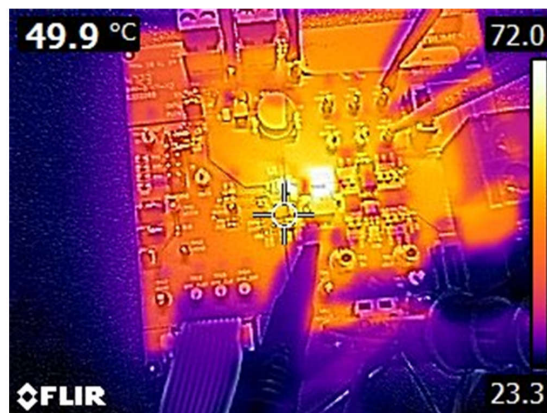


図 8-25. 熱特性、800kHz、FCCM、外部 5V バイアス

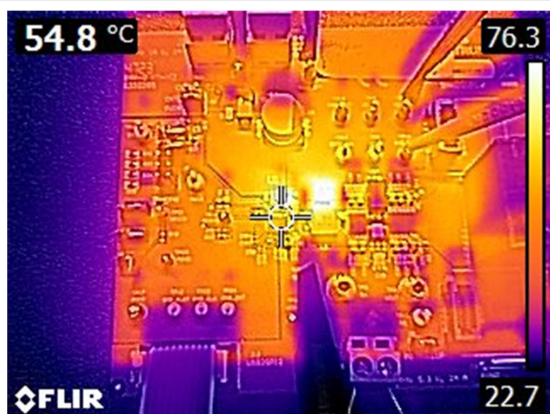


図 8-26. 熱特性、1MHz、FCCM、内部 LDO

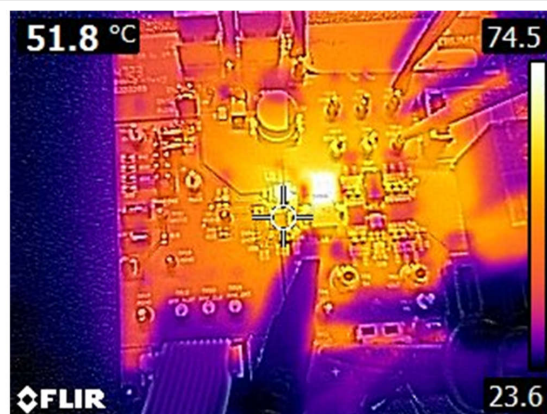


図 8-27. 熱特性、1MHz、FCCM、外部 5V バイアス

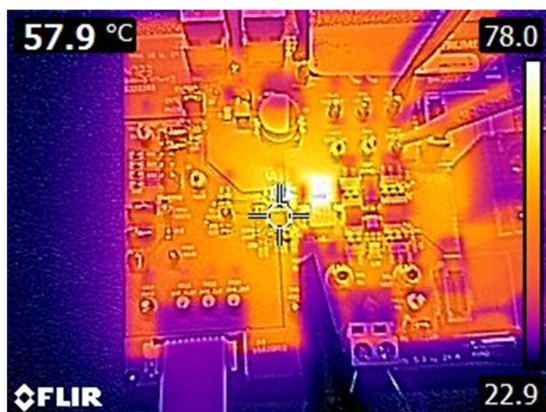


図 8-28. 熱特性、1.2MHz、FCCM、内部 LDO

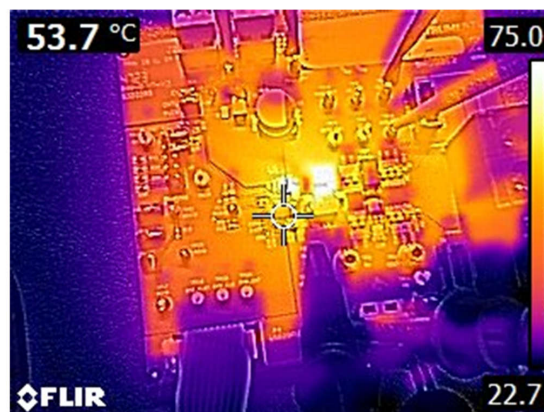


図 8-29. 熱特性、1.2MHz、FCCM、外部 5V バイアス

8.3 電源に関する推奨事項

このデバイスは、VCC/VDRV ピンが 4.75V ~ 5.3V の範囲の外部バイアスで給電される場合、4V ~ 18V の広い入力電源電圧範囲で動作するように設計されています。PVIN および VCC/VDRV バイアスの両方が適切に調整されている必要があります。入力電源 (PVIN および VCC/VDRV) の適切なバイパスも、PCB レイアウトや接地方式と同様に、ノイズ性能にとって重要です。[セクション 8.4.1](#) で推奨事項を参照してください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

レイアウトは、優れた電源設計のために重要です。これらのガイドラインに従うことで、最適化された性能、熱管理、ノイズ耐性を実現することができます。図 8-30 に、推奨される PCB レイアウト構成を示します。

- **電源部品の配置と配線:**
 - すべての電源部品 (入力 / 出力コンデンサ、インダクタ、IC) は、PCB の上面に配置します。影響を受けやすい小信号パターンをノイズの多い電源ラインから遮蔽 / 絶縁するために、少なくとも 1 つのソリッドなグランド内部プレーンを第 2 層に挿入します。
 - スイッチ ノードはできる限り短くし、幅を広く取ります。SW ピンとインダクタの高電圧側を接続する PCB トレースは、スイッチ ノードとして定義されます。
- **デカップリング コンデンサ:**
 - PVIN から PGND へのデカップリング コンデンサは、MOSFET の堅牢性とスイッチング ノイズの最小化を実現するために重要です。2 個の 0.1 μ F/25V/X7R/0402 (または同等品) のセラミック コンデンサを、PVIN ピン 7 および 8 のできるだけ近くに配置し、各コンデンサを最上層の隣接する PGND ピンに接続します。これらのコンデンサは、PVIN および PGND ループ内の高周波電流をバイパスします。テキサス インストルメンツは 25V 定格を推奨していますが、厳密に安定化された 12V 入力バスを使用するアプリケーションでは、この定格を 16V に削減することができます。
 - 1 個の 1 μ F 0402 セラミック コンデンサ (10V, X7S) を VDRV (ピン 6) から PGND に配置してゲート駆動をバイパスし、もう 1 つのコンデンサを VCC (ピン 5) から AGND に接続して制御ループをバイパスします。VCC のコンデンサは PGND に接続することもできますが、AGND 接続が推奨されます。ESR と ESL を最小化するため、これらのバイパス コンデンサには 6.3V ~ 10V の電圧定格を使用します。デカップリングのループは小さくします。また、インピーダンスを低減するため、広い配線パターン (テキサス インストルメンツでは最小 12mil を推奨) を使用します。
 - 幅が 12mil 以上の配線パターンを使用して、BOOT コンデンサを BOOT ピンおよび PHASE ピンのできるだけ近くに配置します。
- **ビアの配置:**
 - 基板の反対側に PVIN から PGND へのデカップリング コンデンサを配置する場合は、低インピーダンスを確保するため、PVIN と PGND の両方の接続に、パッドあたり少なくとも 2 つのビアを使用します。
 - PGND ピン 8–9 とピン 16–17 の両方の近くに少なくとも 4 個の PGND ビア (合計 8 個のビア) を配置します。このビアは、PGND パッド ピン 33 の下にある推奨ビアの他に追加するものです。この配置により、グランド バウンスが最小限に抑えられ、放熱性が向上します。
 - PVIN パッド (ピン 32) の下にある 3 個のビアに加えて、すべての PVIN ピンの近くにビアを配置して、内部層の入力電圧プレーンへの低インピーダンス接続を作成します。
 - AGND ピン 26 は、ピンの近くに配置した 2 個のビアを使用して PGND プレーンに接続します。下層では、ネット タイまたは 0 Ω の抵抗を使用して、AGND の配線を PGND サーマル パッド (IC の下) に接続します。
 - 熱抵抗を最小限に抑え、放熱性能を向上させるため、AGND パッド、ピン 31 を複数ビアで内部の PGND グランド プレーンに接続します。
- **出力電圧センス:**
 - **リモート センシング:** VOSNS/GOSNS 接続を差動ペアとして、で離れた場所に配線します。高周波バイパス コンデンサ (0.1 μ F 以上) の両端にケルビン検出を実装します。グランド側を GOSNS に、VOUT 側を VOSNS に接続します。これらの配線はノイズ源 (インダクタ、SW ノード、クロック ライン) から離して配置し、上下を PGND プレーンでシールドします。
 - **シングル エンド センシング:** VOSNS ピンを 0.1 μ F 以上の高周波のローカル バイパス コンデンサに接続し、できる限り最短のトレースを使用して GOSNS を AGND に短絡します。
- **入力電流および電力の監視:**
 - 入力監視を使用して高精度を実現し、スイッチング ノイズ干渉を最小限に抑える場合、I_{IN_P} と I_{IN_M} の各ピンと PGND の間に 100pF、25V、0402 のバイパス コンデンサを配置します。I_{IN_P} と I_{IN_M} の間に、100pF、

25V、0402 のバイパス コンデンサをもう 1 つ追加します。これらのコンデンサは各ピンのできるだけ近くに配置します。

– デバイスが PVIN 電圧を報告する入力監視機能を使用しない場合:

1. I_IN_P (ピン 3) を I_IN_M (ピン 4) に直接接続します。
2. I_IN_M (ピン 4) と PGND の間に 0.1 μ F のセラミック バイパス コンデンサを配置します。
3. I_IN_M (ピン 4) を TPS544B27W の PVIN ノードに接続します。

- ノイズ結合を最小限に抑えるため、PMB_ADDR (ピン 23) に接続する AGND 抵抗をピンの近くに配置してください。パターン容量が最小になるように、抵抗からデバイスのピンまでのパターン長を最小限に抑えます。容量が過剰な場合、抵抗が正しく検出されない可能性があります。

8.4.2 レイアウト例

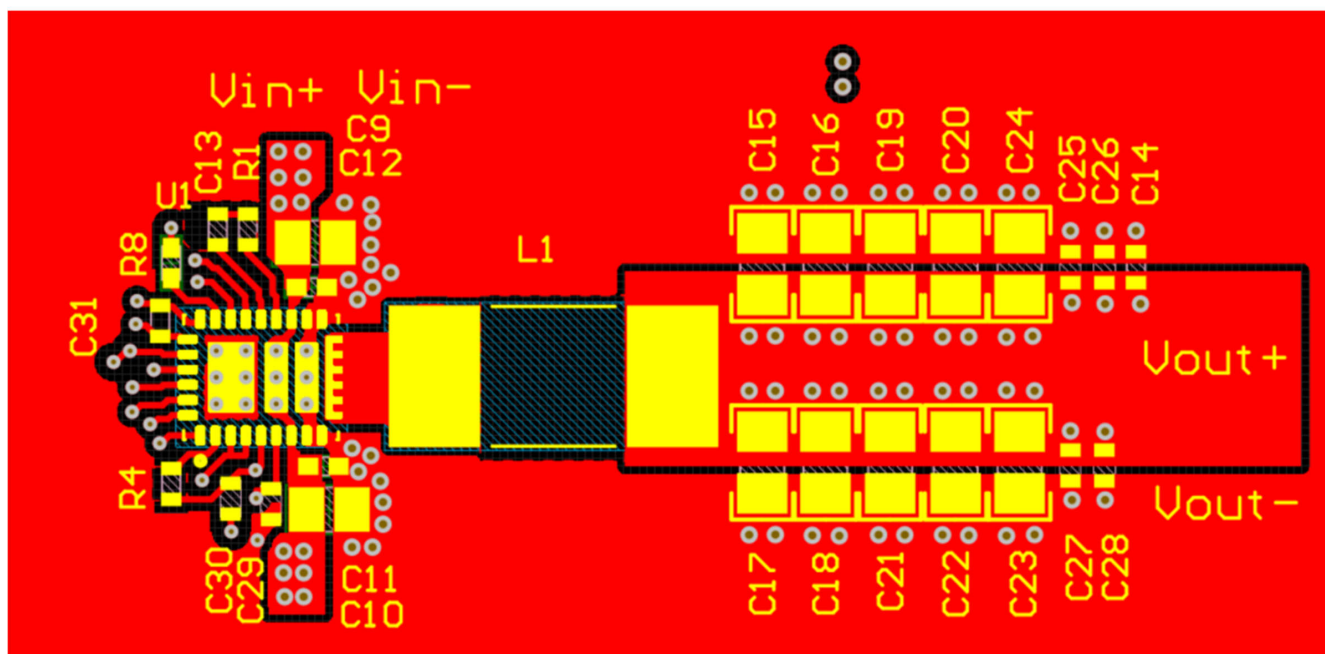


図 8-30. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.3 商標

D-CAP+™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

PMBus® is a registered trademark of System Management Interface Forum, Inc..

すべての商標は、それぞれの所有者に帰属します。

9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.5 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

日付	改訂	注
December 2025	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報はそのデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS544B27WVBDR	Active	Production	WQFN-FCRLF (VBD) 33	3000 LARGE T&R	In-Work	SNAGCU	Level-2-260C-1 YEAR	-40 to 125	T544B27W

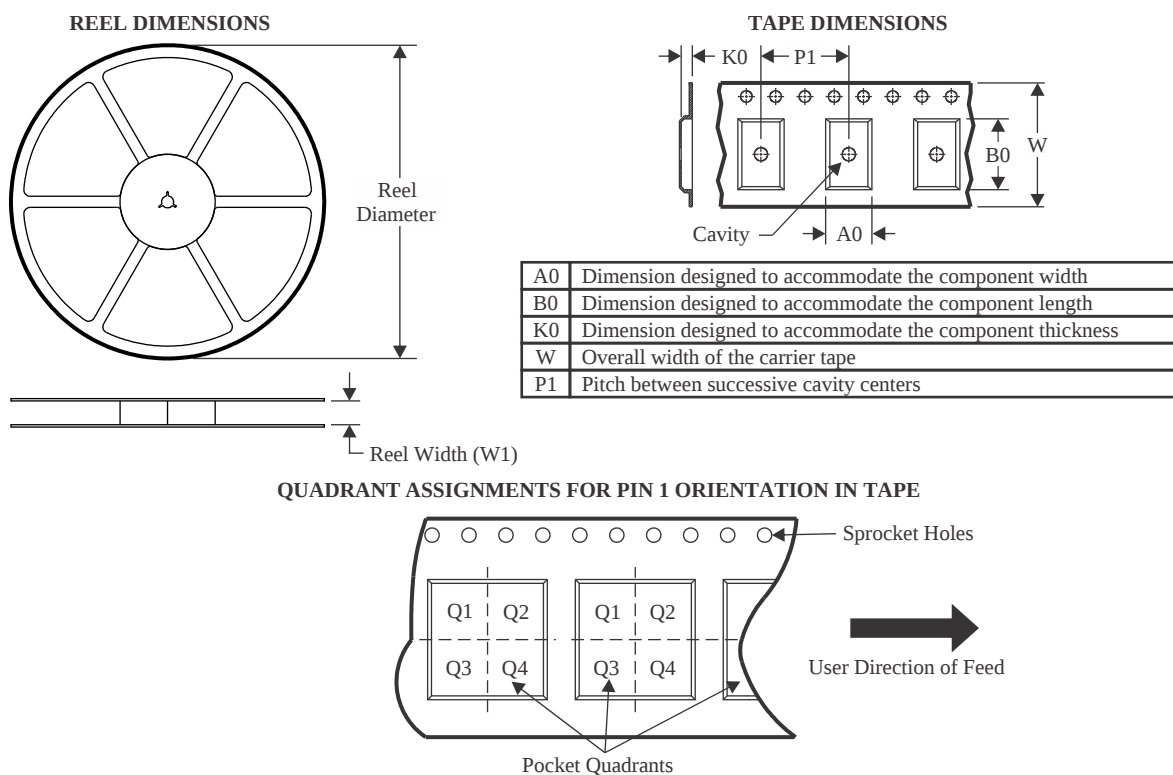
- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

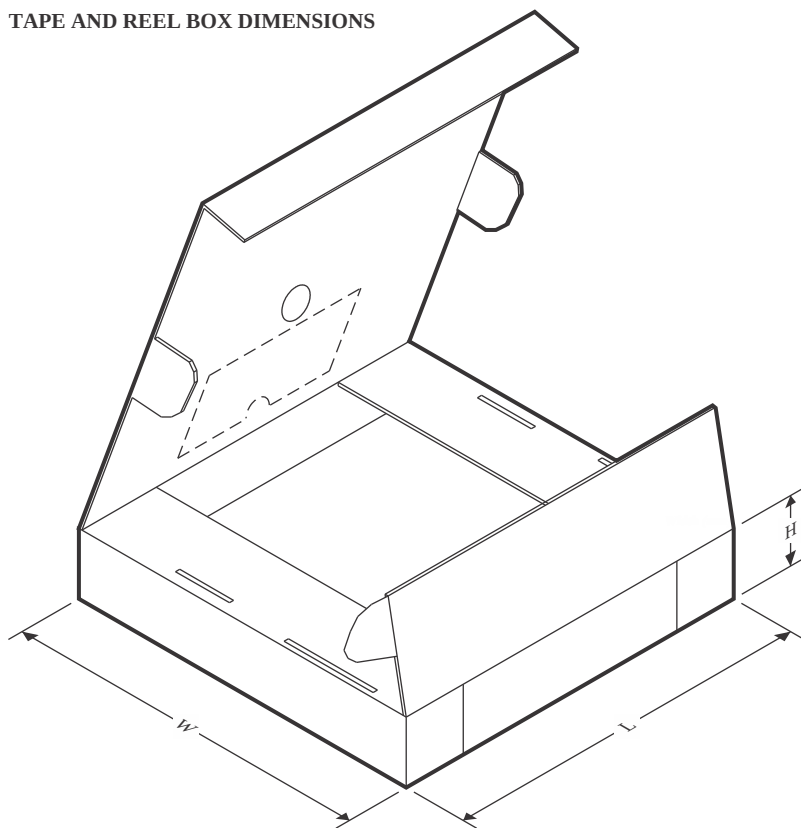
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS544B27WVBDR	WQFN-FCRLF	VBD	33	3000	330.0	12.4	4.3	5.3	1.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

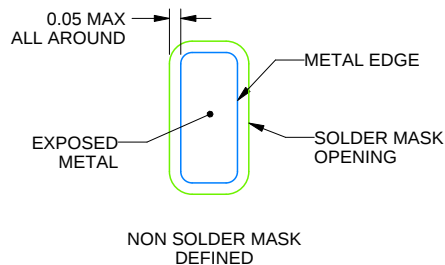
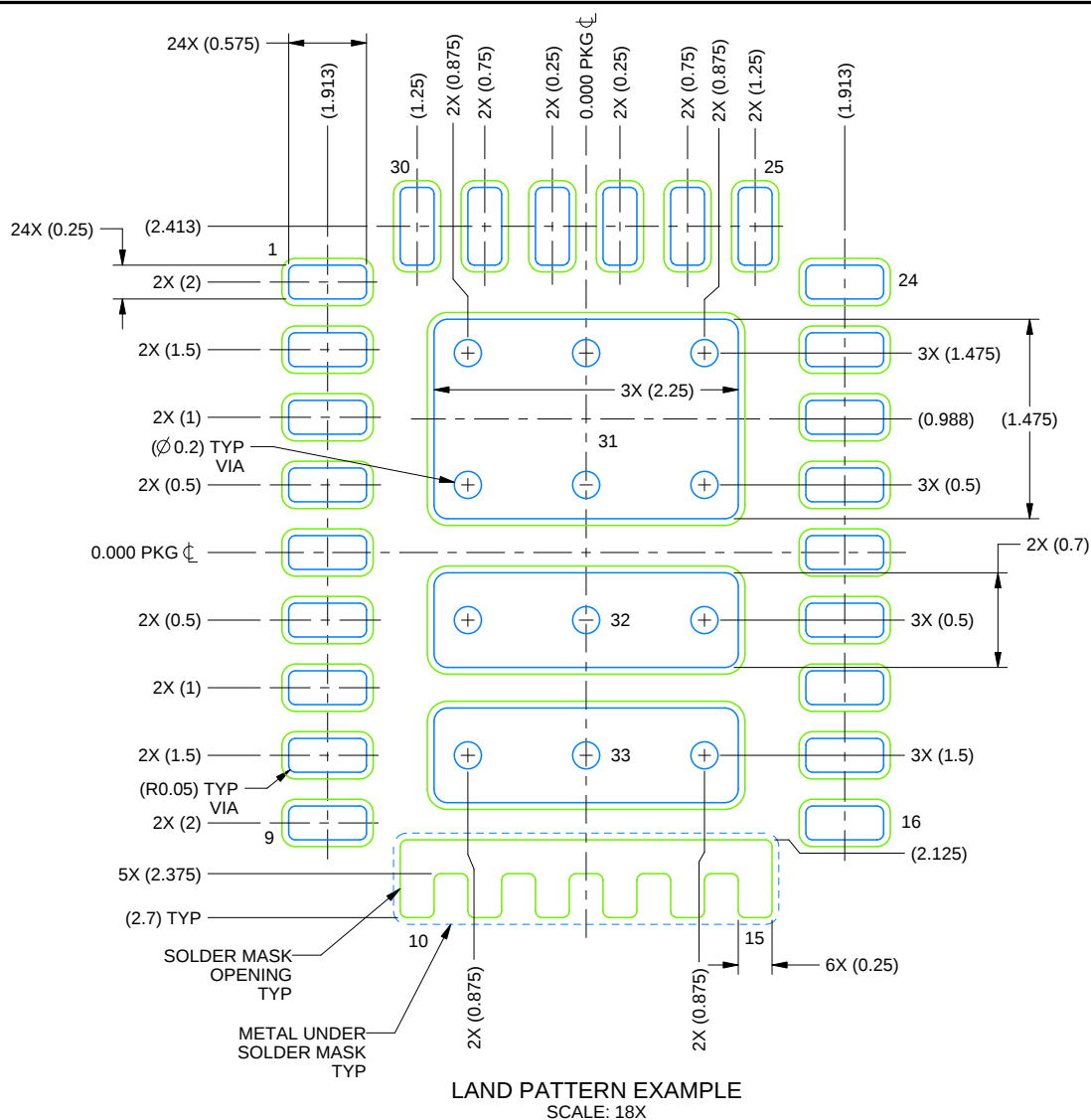
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS544B27WVBDR	WQFN-FCRLF	VBD	33	3000	367.0	367.0	35.0



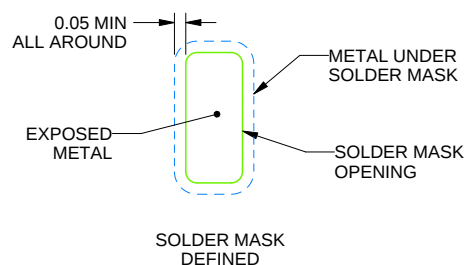
WQFN-FCRLF - 0.7 mm max height

[illegible]

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pads must be soldered to the printed circuit board for optimal thermal and mechanical performance.



SOLDER MASK DETAILS



NOTES: (continued)

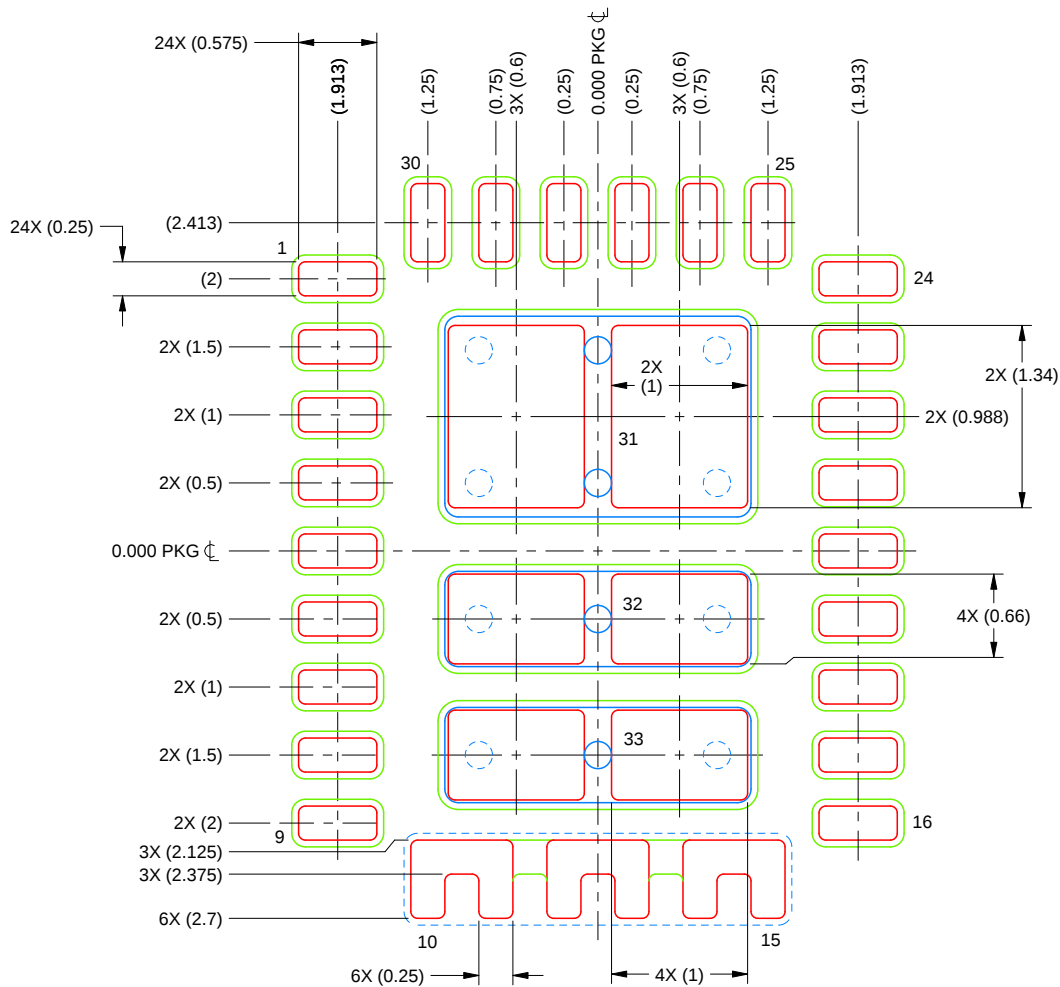
4. This package is designed to be soldered to thermal pads on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

VBD0033A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE: 18X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
 PAD NUMBERED 10-15: 89%
 PAD 31: 81%
 PADS 32 & 33: 84%

4229673/A 05/2023

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月