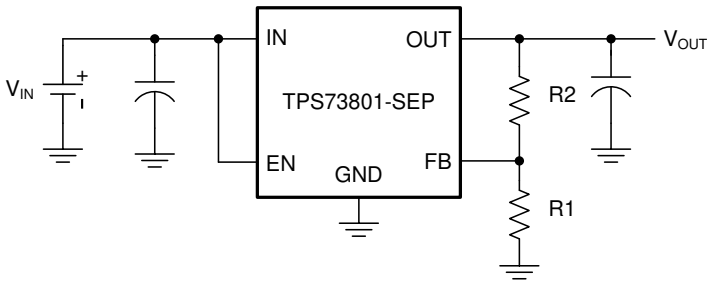
TPS73801-SEP 1A 耐放射線低ドロップアウト (LDO) 電圧レギュレータ

1 特長

- Vendor Item Drawing (VID) V62/18616
- 吸収線量 (TID) 特性評価済み
  - 放射線耐性保証 (RHA):50krad(Si)
- シングル イベント効果 (SEE) 特性評価済み
  - SEL、SEB、SEGR 耐性:
    LET = 43MeV-cm^2/mg (最大値)
  - SET および SEFI 特性:
    LET = 43MeV-cm^2/mg (最大値)
- 宇宙向け強化プラスチック
  - Au ボンド ワイヤと NiPdAu-Ag リード仕上げ
  - モールド コンパウンドの改良による低いガス放出
  - 単一の製造、アセンブリ、テスト施設
  - 長期にわたる製品ライフ サイクル
  - 長期にわたる製品変更通知
  - 製品のトレーサビリティ
- 高速過渡応答に最適化
- 出力電流:1A
- ドロップアウト電圧:300mV
- 低ノイズ:45μV$_{RMS}$ (10Hz～100kHz)
- 静止電流:1mA
- 保護ダイオード不要
- ドロップアウト時の静止電流制御
- 可変出力電圧:1.21V ～ 20V
- シャットダウン時の静止電流:1μA 未満
- 10μF の出力コンデンサで安定動作
- セラミック コンデンサで安定動作
- バッテリ逆接続保護
- 逆電流なし
- 熱制限
- 軍事用温度範囲 (-55℃～125℃)



概略回路図

2 アプリケーション

- 低軌道 (LEO) 衛星用途のサポート
- 人工衛星のペイロード
- コマンドとデータの処理 (C&DH)
- 光学画像処理ペイロード
- レーダー画像処理ペイロード
- 衛星用電源システム (EPS)

3 説明

TPS73801-SEP は、高速過渡応答に最適化された低ドロップアウト (LDO) レギュレータです。デバイスは、300mV のドロップアウト電圧で、1A の出力電流を供給できます。動作時の静止電流は 1mA で、シャットダウン時には 1μA 未満まで低減されます。過渡応答が速いことに加え、出力ノイズが非常に小さいため、TPS73801-SEP レギュレータは高精度 RF 電源アプリケーションに理想的です。

出力電圧範囲は 1.21 ～ 20V で、セラミックを含む 10μF までの低容量の出力コンデンサを使用できます。内部保護回路には、逆接続保護、電流制限、熱制限、および逆電流保護が含まれています。

製品情報

部品番号(1)	グレード	パッケージ
TPS73801MDCQTPSEP	50krad(Si) RLAT	SOT-223 (6) 6.55mm × 7.26mm 質量 = 119.8mg(2)
TPS73801MDCQPSEP		

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
(2) 寸法と質量の値は公称値です。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 推奨動作条件.....4
5.4 熱に関する情報.....5
5.5 電気的特性.....5
5.6 代表的特性.....7
6 詳細説明.....12
6.1 概要.....12
6.2 機能ブロック図.....12
6.3 機能説明.....12
6.4 デバイスの機能モード.....14
7 アプリケーションと実装.....15
7.1 使用上の注意.....15
7.2 代表的なアプリケーション.....16
7.3 電源に関する推奨事項.....17
7.4 レイアウト.....17
8 デバイスおよびドキュメントのサポート.....20
8.1 ドキュメントの更新通知を受け取る方法.....20
8.2 サポート・リソース.....20
8.3 商標.....20
8.4 静電気放電に関する注意事項.....20
8.5 用語集.....20
9 改訂履歴.....20
10 メカニカル、パッケージ、および注文情報.....21

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

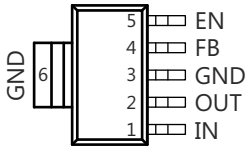


図 4-1. DCQ パッケージ
SOT-223
上面図

表 4-1. ピンの機能

ピン		I/O	説明
番号	名称		
1	IN	—	入力。電力は IN ピンを介してデバイスに供給されます。デバイスがメイン入力フィルタ コンデンサから 6 インチ以上離れている場合、このピンにはバイパス コンデンサが必要です。一般に、バッテリの出力インピーダンスは周波数とともに上昇するため、バッテリ駆動回路ではバイパス コンデンサを追加することが推奨されます。1µF ～ 10µF の範囲のバイパス コンデンサ (セラミック) で十分です。TPS73801-SEP レギュレータは、グランドと OUT ピンを基準として、IN ピンに印加される逆電圧に耐えるように設計されています。バッテリが逆向きに接続された場合などに発生する逆入力時には、デバイスは入力にダイオードが直列に接続されているかのように動作します。レギュレータに逆電流が流れ込むことはなく、負荷に逆電圧が現れることもありません。デバイスは、デバイス自体と負荷の両方を保護します。
2	OUT	—	出力。出力は負荷に電力を供給します。発振を防止するため、10µF の最小限の出力コンデンサ (セラミック) が必要です。大きな過渡負荷を伴うアプリケーションでは、ピーク電圧過渡を制限するために、より大きな出力コンデンサが必要です。
3	GND	—	グランド。
4	FB	I	フィードバック。これはエラー アンプの反転入力です。このピンは内部で ±7V にクランプされています。また、このピンには 3µA のバイアス電流が流れ込みます。FB ピン電圧はグランド基準で 1.21V であり、出力電圧範囲は 1.21V ～ 20V です。
5	EN	I	イネーブル。EN ピンは、TPS73801-SEP レギュレータを低消費電力のシャットダウン状態に移行させるために使用されます。EN ピンが Low にプルされると、出力はオフになります。EN ピンは、5V ロジックまたはオープンコレクタ ゲートのいずれかで駆動できます。EN ピン電流は通常数 µA で、標準値は 3µA です。使用しない場合、EN ピンは IN ピンに接続する必要があります。EN ピンが未接続の場合、デバイスは低消費電力シャットダウン状態になります。
6	GND	—	グランド。

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)

			最小値	最大値	単位
V_{IN}	入力電圧	IN	-20	20	V
		OUT	-20	20	
		入力と出力の間差動電圧(2)	-20	20	
		FB	-7	7	
		EN	-20	20	
t_{short}	出力短絡時間			無制限	
T_J	動作時の仮想接合部温度		-55	150	°C
T_{stg}	保存温度		-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
(2) 入力と出力間の絶対最大差動電圧は、定格 IN ピン電圧と OUT ピン電圧のすべての組み合わせで達成できるわけではありません。IN ピンが 20V の場合、OUT ピンを 0V 未満に引き下げることはできません。IN から OUT までの総測定電圧は ±20V を超えてはなりません。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	2000	V
		荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	1000	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{IN}	入力電圧	V_{OUT} + VDO	20	V
V_{IH}	EN の High レベル入力電圧	2	20	V
V_{IL}	EN の Low レベル入力電圧		0.25	V
T_J	推奨動作時接合部温度	-55	125	°C

Copyright © 2026 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準(1)		TPS73801-SEP DCQ (SOT-223) 6 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	50.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	31.1	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	5.1	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	1	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	5	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	31.6	°C/W

(1) 従来および最新の熱測定基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポート、SPRA953 を参照してください。

5.5 電気的特性

動作温度範囲全体、T_J = –55℃ ～ 125℃ (特に記述のない限り)

パラメータ		テスト条件	T_J	最小値	標準値 (10)	最大値	単位
V_{IN}	入力電圧(1) (2) (12)		25°C	2.21		20	V
V_{FB}	FB ピン電圧(1) (3)	V_{IN} = 2.21V、I_{LOAD} = 1mA	25°C	1.192	1.21	1.228	V
		V_{IN} = 2.5V ～ 20V、I_{LOAD} = 1mA ～ 1A	フルレンジ	1.174	1.21	1.246	
	ライン レギュレーション(1)	ΔV_{IN} = 2.21V ～ 20V、I_{LOAD} = 1mA	フルレンジ		1.5	5	mV
	ロード レギュレーション(1)	V_{IN} = 2.5V、ΔI_{LOAD} = 1mA ～ 1A	25°C		2	8	mV
			フルレンジ			18	
V_{DO}	ドロップアウト電圧(2) (5) (4) $V_{IN} = V_{OUT(NOMINAL)}$	I_{LOAD} = 1mA	25°C		0.02	0.06	V
			フルレンジ			0.10	
		I_{LOAD} = 100mA	25°C		0.1	0.17	
			フルレンジ			0.22	
		I_{LOAD} = 500mA	25°C		0.19	0.27	
			フルレンジ			0.35	
		I_{LOAD} = 1A	25°C		0.24	0.30	
			フルレンジ			0.40	
I_{GND}	GND ピンの電流(4) (6) $V_{IN} = V_{OUT(NOMINAL)}$ + 1	I_{LOAD} = 0mA	フルレンジ		1	1.5	mA
		I_{LOAD} = 1mA	フルレンジ		1.1	1.6	
		I_{LOAD} = 100mA	フルレンジ		3.8	5.5	
		I_{LOAD} = 500mA	フルレンジ		15	25	
		I_{LOAD} = 1A	フルレンジ		35	80	
V_N	出力電圧ノイズ	C_{OUT} = 10µF、I_{LOAD} = 1A、B_W = 10Hz ～ 100kHz	25°C		45		μV_{RMS}
I_{FB}	FB ピンのバイアス電流(1) (7)		25°C		3	10	µA
V_{EN}	シャットダウン スレッショルド	V_{OUT} = オフからオン	フルレンジ		0.9	2	V
		V_{OUT} = オンからオフ	フルレンジ	0.25	0.75		
I_{EN}	$\overline{EN}$ ピン電流 (8)	V_{EN} = 0V	25°C		0.01	1	µA
		V_{EN} = 20V	25°C		3	30	
	シャットダウン時の静止電流	V_{IN} = 6V、V_{EN} = 0V	25°C		0.01	1	µA

Copyright © 2026 Texas Instruments Incorporated

5.5 電気的特性 (続き)

動作温度範囲全体、T_J = –55℃ ～ 125℃ (特に記述のない限り)

パラメータ		テスト条件	T_J	最小値	標準値 (10)	最大値	単位
PSRR	リップル除去(11)	V_{IN} – V_{OUT} = 1.5V (avg)、V_{RIPPLE} = 0.5V_{P-P}、f_{RIPPLE} = 120Hz、I_{LOAD} = 0.75A	25°C	55	63		dB
I_{CL}	電流制限	V_{IN} = 7 V、V_{OUT} = 0 V	25°C		2		A
		V_{IN} = $V_{OUT(NOMINAL)}$ + 1	フルレンジ	1.6			
I_{REV}	入力逆リーク電流	V_{IN} = -20 V、V_{OUT} = 0 V	フルレンジ			1	mA
I_{RO}	逆出力電流(9)	V_{OUT} = 1.21V、V_{IN} < 1.21V	25°C		300	600	µA

(1) TPS73801-SEP は、FB ピンを OUT ピンに接続して、これらの条件に対してテストおよび規定されています。
(2) 一部の出力電圧および負荷条件では、ドロップアウト電圧は最小入力電圧仕様によって制限されます。
(3) 動作条件は、最大接合部温度によって制限されます。レギュレートされた出力電圧仕様は、入力電圧と出力電流のすべての組み合わせに適用されるわけではありません。最大入力電圧で動作する場合、出力電流範囲を制限する必要があります。最大出力電流で動作する場合、入力電圧範囲を制限する必要があります。
(4) 最小入力電圧の要件を満たすため、TPS73801-SEP は、出力電圧 2.4V に設定する外付け抵抗分圧回路 (4.12kΩ 抵抗二個) を使用したこれらの条件で試験され、仕様規定されています。この外付け抵抗分圧回路により、出力に 300mA の DC 負荷が追加されます。
(5) ドロップアウト電圧とは、規定の出力電流においてレギュレーションを維持するために必要な最小の入出力間電圧差です。ドロップアウトでは、出力電圧は V_{IN} – $V_{DROPOUT}$ と等しくなります。
(6) GND ピンの電流は、V_{IN} = ($V_{OUT(NOMINAL)}$ + 1V) と電流ソース負荷でテストされています。入力電圧が高くなると、GND ピンの電流が低下します。
(7) FB ピンのバイアス電流は FB ピンに流れます。
(8) EN ピンの電流は EN ピンに流れます。
(9) 逆出力電流は、IN ピンを接地し、OUT ピンを強制的に定格出力電圧にしてテストされます。この電流は OUT ピンと GND ピンに流れます。
(10) 標準値は、出現しやすいパラメータの基準値を表し、特性評価時に決定されます。標準値はアプリケーションと構成によって異なり、時間の経過とともに変化します。標準値は、製造原材料に対する保証値ではありません。
(11) このパラメータは特性評価により規定されており、量産時には試験されません。
(12) これは、デバイスが動作するよう仕様規定されている入力電圧範囲です。ドロップアウト要件を満たす、より低い VIN での動作も可能な場合がありますが、特性評価および試験は行われていません。

Copyright © 2026 Texas Instruments Incorporated

5.6 代表的特性

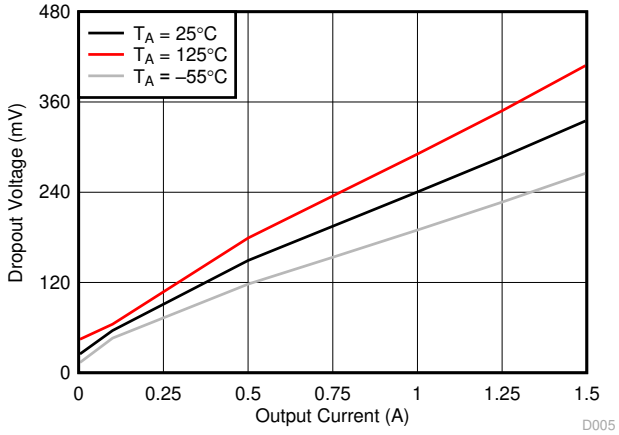


図 5-1. ドロップアウト電圧と出力電流との関係

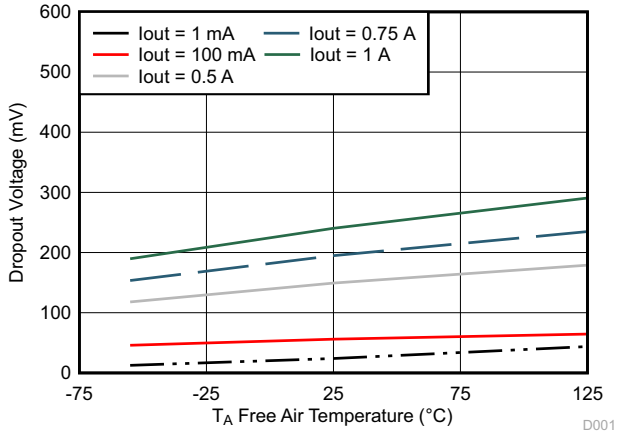
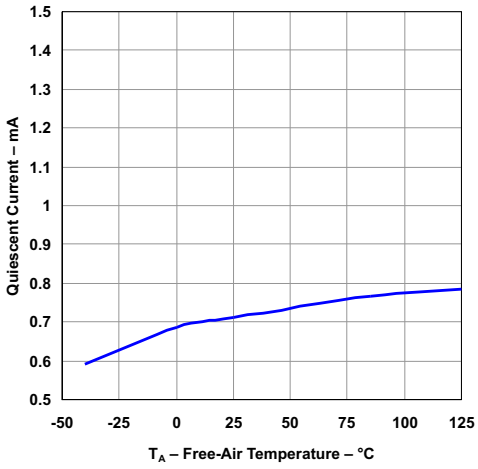
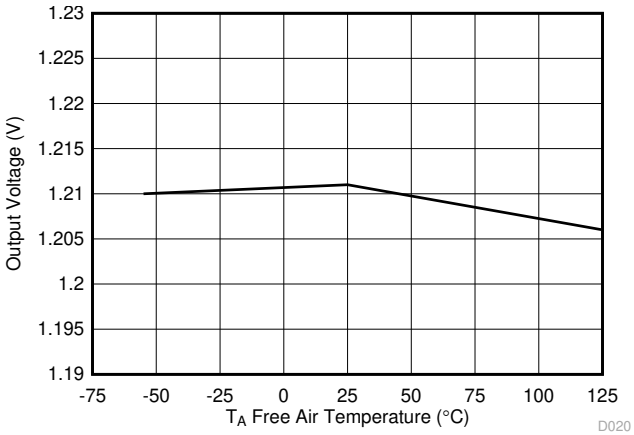


図 5-2. ドロップアウト電圧 vs 温度



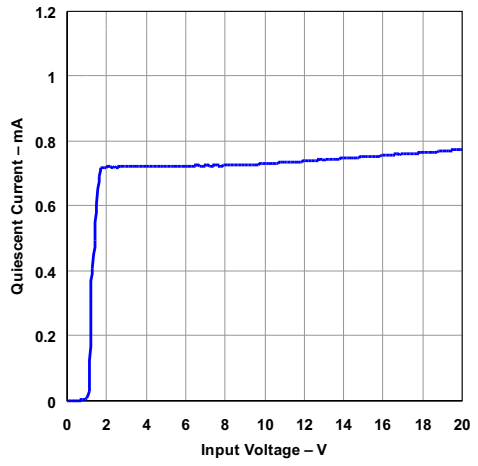
V_{IN} = 6V I_{OUT} = 0A V_{EN} = V_{IN}

図 5-3. 静止電流と温度との関係



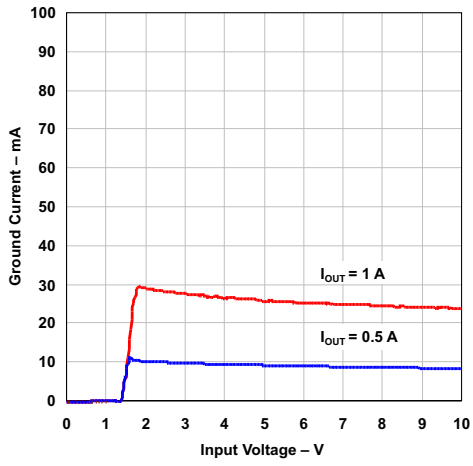
V_{IN} = 2.9V I_{OUT} = 1mA

図 5-4. 出力電圧と温度との関係



T_J = 25°C R_{OUT} = 4.3kΩ V_{EN} = V_{IN}

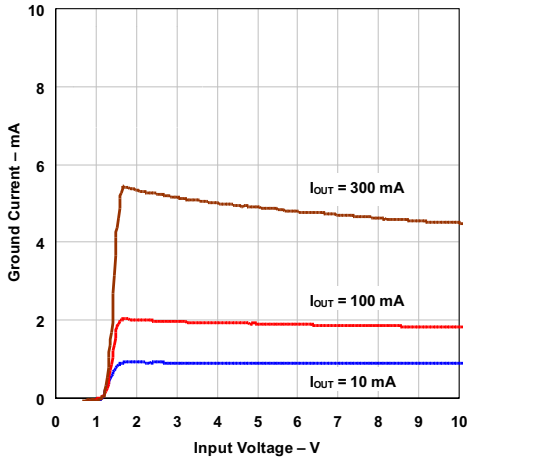
図 5-5. 静止電流と入力電圧との関係



T_J = 25°C V_{OUT} = 1.21V V_{EN} = V_{IN}

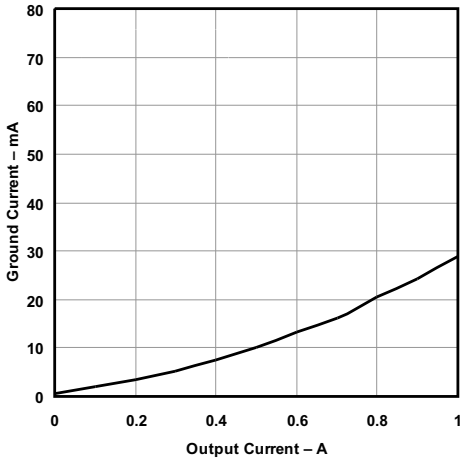
図 5-6. グランド電流と入力電圧との関係

5.6 代表的特性 (続き)



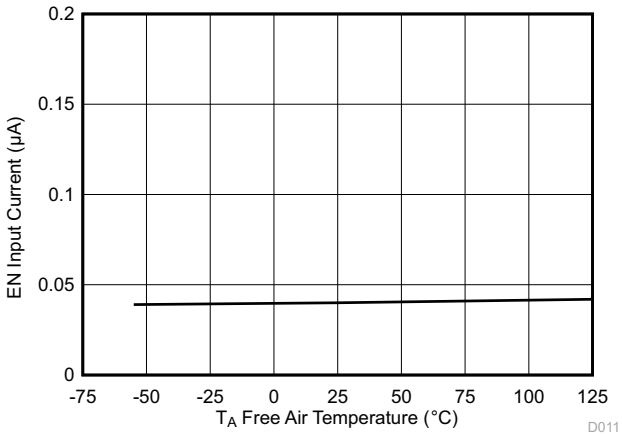
T_J = 25°C　　V_{OUT} = 1.21V　　V_{EN} = V_{IN}

図 5-7. グランド電流と入力電圧との関係



V_{IN} = V_{OUT}(nom) + 1

図 5-8. グランド電流と出力電流との関係



V_{EN} = 0V

図 5-9. EN 入力電流と温度との関係

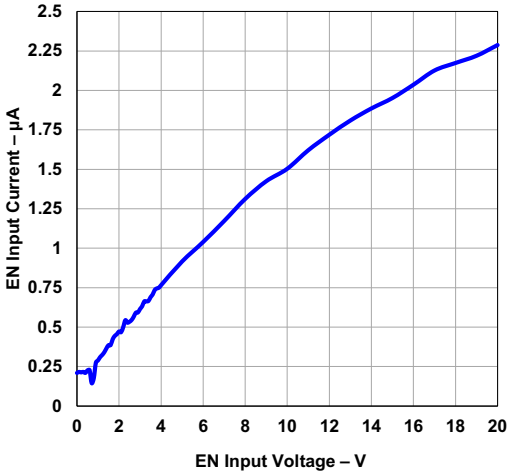
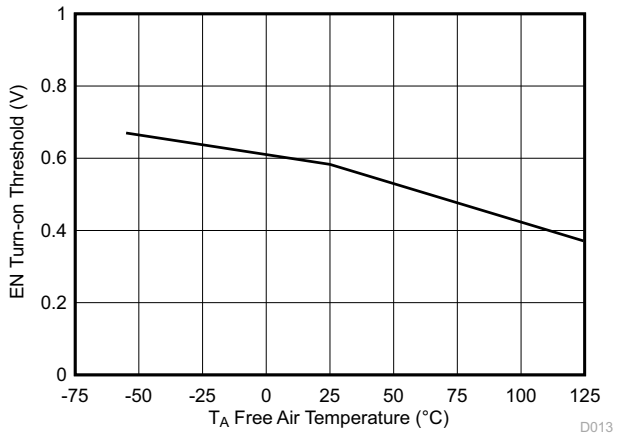
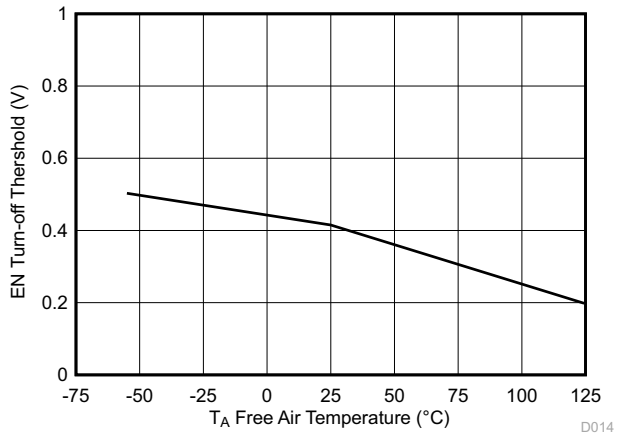


図 5-10. EN 入力電流と EN 入力電圧との関係



I_{OUT} = 1mA

図 5-11. EN スレッショルド (Off から On) と温度との関係



I_{OUT} = 1mA

図 5-12. EN スレッショルド (On から Off) と温度との関係

Copyright © 2026 Texas Instruments Incorporated

5.6 代表的特性 (続き)

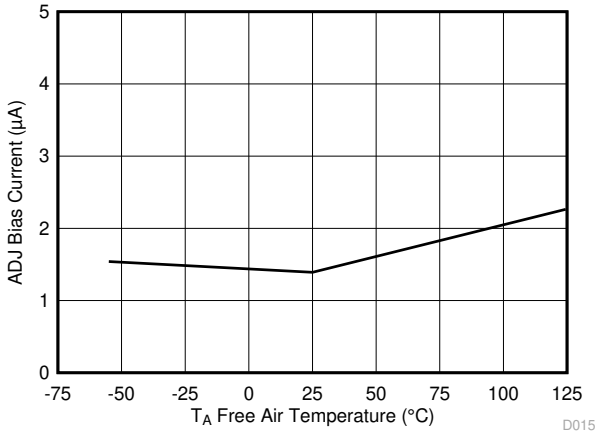
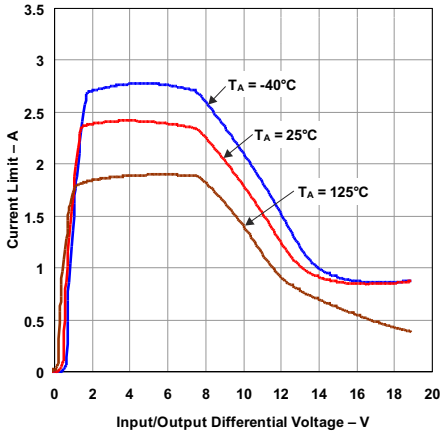
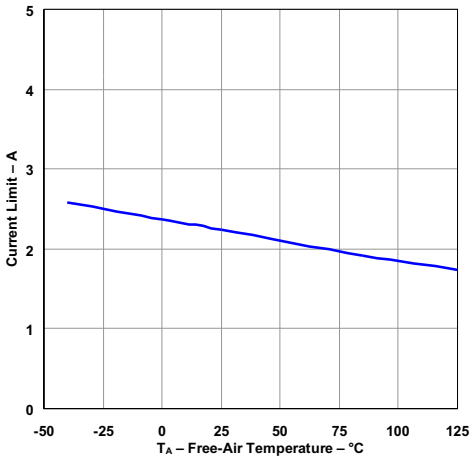


図 5-13. FB バイアス電流と温度との関係



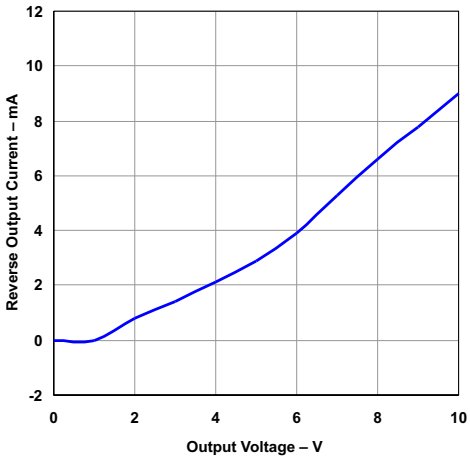
ΔV_{OUT} = 100mV

図 5-14. 電流制限と入出力差動電圧との関係



V_{IN} = 7V V_{OUT} = 0V

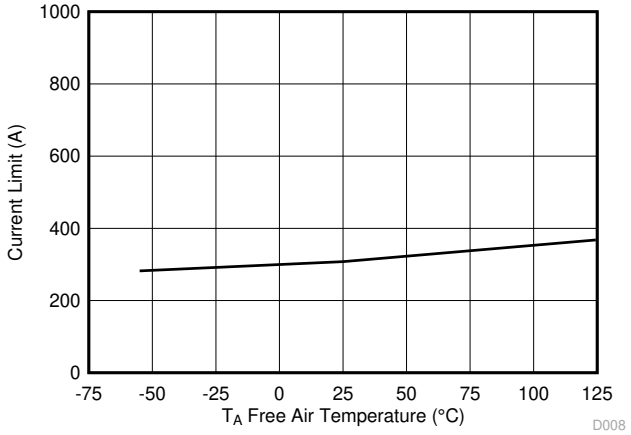
図 5-15. 電流制限と温度との関係



T_J = 25°C V_{IN} = 0V 電流は OUT ピンに流れます。

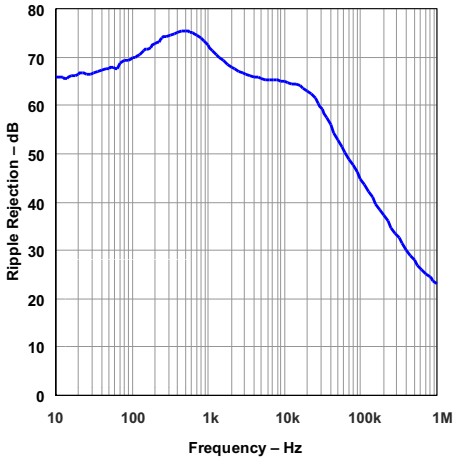
図 5-16. 逆出力電流と出力電圧の関係

5.6 代表的特性 (続き)



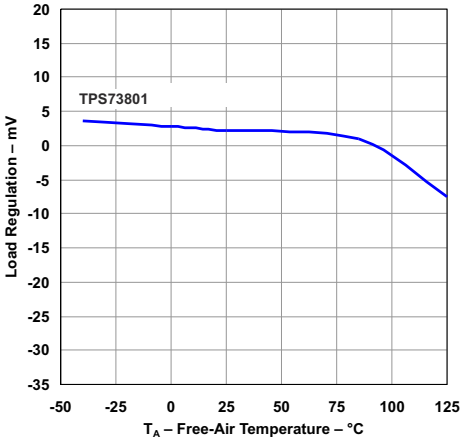
V_{IN} = 0V

図 5-17. 逆出力電流と温度との関係



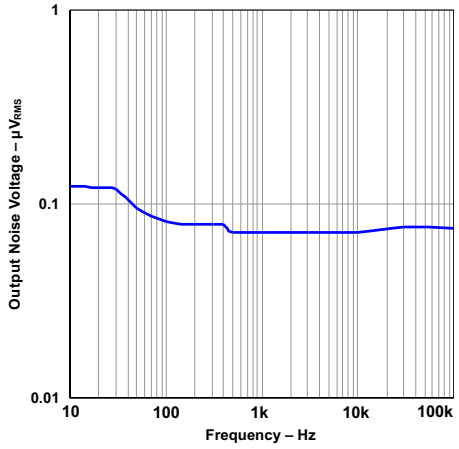
V_{IN} = 2.7V　V_{RIPPLE} = 0.05V_{PP}　I_{OUT} = 750mA
C_{IN} = 0　C_{OUT} = 10µF (セラミック)　T_A = 25℃

図 5-18. リップル除去と周波数との関係



I_{OUT} = 1A

図 5-19. ロード レギュレーション 対 温度

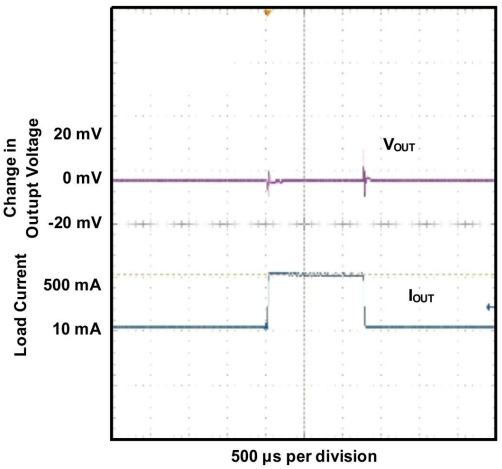


C_{OUT} = 10µF (セラミック)　I_{OUT} = 1A

図 5-20. 出力ノイズ電圧と周波数との関係

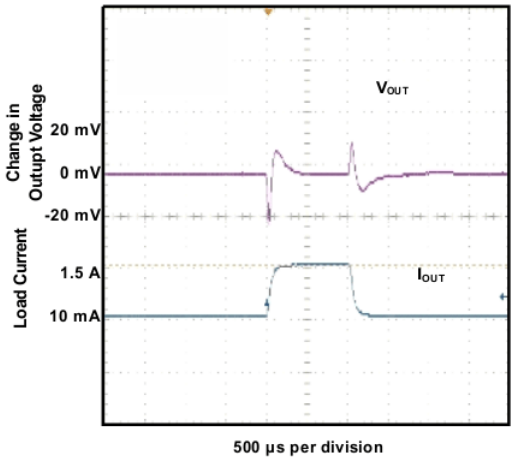
Copyright © 2026 Texas Instruments Incorporated

5.6 代表的特性 (続き)



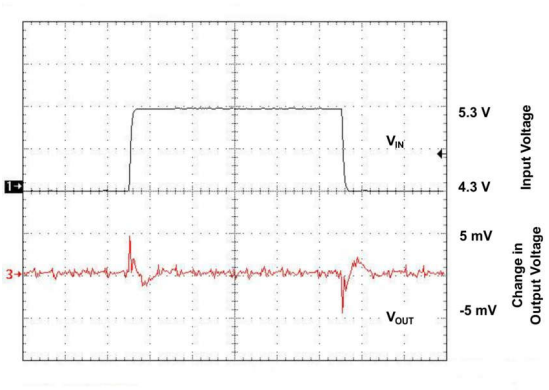
V_{IN} = 4.3V C_{IN} = 10µF C_{OUT} = 10µF (セラミック)

図 5-21. 負荷過渡応答



V_{IN} = 4.3V C_{IN} = 10µF C_{OUT} = 10µF (セラミック)

図 5-22. 最大負荷過渡応答



I_{OUT} = 1.5A C_{IN} = 10µF C_{OUT} = 10µF (セラミック)

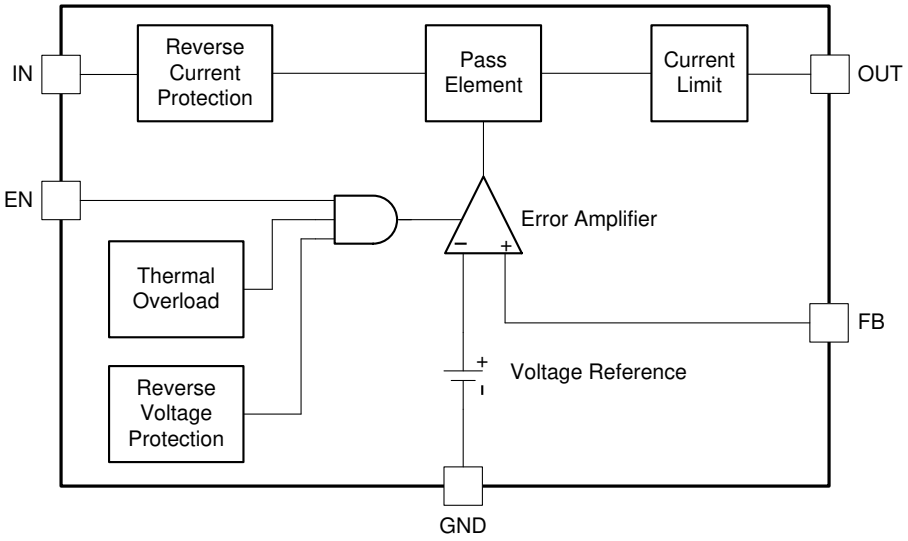
図 5-23. ライン過渡応答

6 詳細説明

6.1 概要

TPS73801-SEP は、高速過渡応答向けに最適化された 1A LDO レギュレータです。これらのデバイスは、300mV のドロップアウト電圧で 1A を供給できます。シャットダウン時には、低い動作時静止電流 (1mA) が 1µA 未満まで低下します。低い静止電流に加えて、TPS73801-SEP レギュレータは複数の保護機能を内蔵しており、バッテリ駆動システムでの使用に最適です。これらのデバイスは、逆入力電圧および逆出力電圧の両方に対して保護されています。入力がグランドにプルされたときにバックアップ バッテリによって出力が保持されるバッテリ バックアップ アプリケーションでは、TPS73801-SEP は出力にダイオードが直列に接続されているかのように動作し、逆電流の流れを防止します。さらに、レギュレータの負荷が負電源に接続されるデュアル電源アプリケーションでは、出力がグランドより最大 20V 低く引き下げられても、デバイスは起動および動作できます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 可変動作

TPS73801-SEP は、1.21V ～ 20V の可変出力電圧範囲を備えています。出力電圧は、図 6-1 に示すように、二つの外付け抵抗の比によって設定されます。このデバイスは、FB ピンの電圧をグランド基準で 1.21V に維持します。したがって、R1 の電流は (1.21V/R1) と等しく、R2 の電流は R1 の電流と FB ピンのバイアス電流を加算した値になります。FB ピンのバイアス電流は、25°C で 3µA であり、R2 を通って FB ピンに流れ込みます。出力電圧は、式 1 に示す式を使用して計算できます。FB ピンのバイアス電流によって生じる出力電圧誤差を最小限に抑えるため、R1 の値は 4.17kΩ 未満にする必要があります。シャットダウン時には、出力がオフになり、デバイダの電流はゼロになることに注意してください。

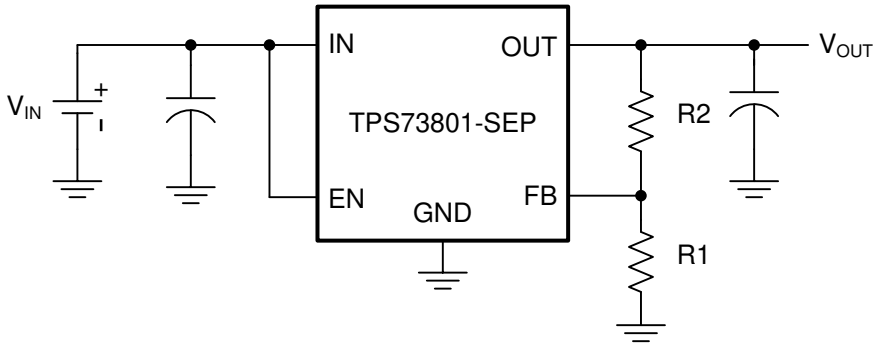


図 6-1. 可変動作

Copyright © 2026 Texas Instruments Incorporated

出力電圧は、以下の式を使用して設定できます:

$$V_{OUT} = 1.21\,V\left(1+\frac{R2}{R1}\right)+I_{FB}\times R2 \quad (1)$$

$$V_{FB} = 1.21\ V \quad (2)$$

$$I_{FB} = 3\ \mu A \text{ at } 25°C \quad (3)$$

$$\text{Output Range} = 1.21 \text{ to } 20\ V \quad (4)$$

6.3.2 固定動作

TPS73801-SEP は、固定電圧構成で使用できます。FB ピンを OUT に接続することで、TPS73801-SEP は出力を 1.21V にレギュレーションします。固定電圧動作時には、FB ピンを負荷まで個別に配線することで、ケルビン接続として使用できます。これにより、レギュレータは出力と負荷間の寄生抵抗 (R_P) による電圧降下を補償できます。負荷電流が大きいほど、この特性は重要性を増します。

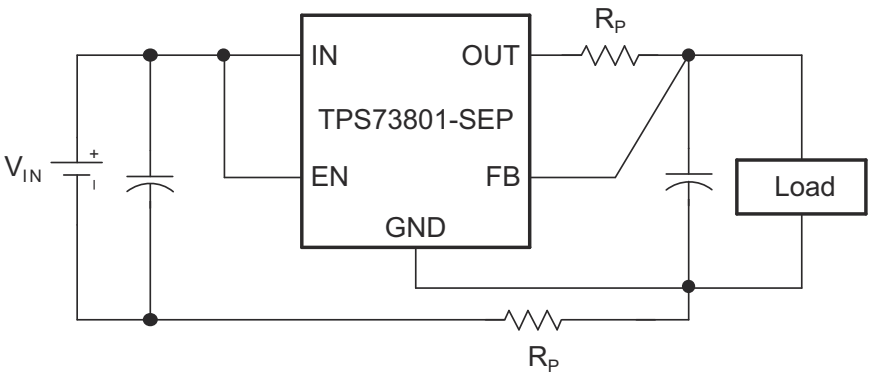


図 6-2. ケルビン検出接続

6.3.3 過負荷回復

多くの IC 電源レギュレータと同様に、TPS73801-SEP は安全動作領域保護機能を備えています。この安全領域保護機能により、入力から出力への電圧が上昇すると電流制限が低下し、パワー トランジスタがすべての入力から出力への電圧値に対して安全な動作領域内に維持されます。この保護機能は、デバイスのブレークダウンに至るまでのすべての入力ー出力間電圧において、一定の出力電流を供給するように設計されています。図 5-14 を参照してください。

電源投入時に入力電圧が上昇すると、出力が入力に追従するため、レギュレータは非常に大きな負荷状態でも起動できます。起動時に入力電圧が上昇している間は、入力出力電圧差が小さいため、レギュレータは大きな出力電流を供給できます。入力電圧が高いと、出力短絡を解消しても出力電圧が復帰しないという問題が発生する可能性があります。他のレギュレータでもこの現象が発生しているため、TPS73801-SEP に固有の挙動ではありません。

この問題は、出力負荷が大きく、入力電圧が高く、出力電圧が低いときに発生します。一般的な状況は、短絡が解消された直後、または入力電圧がすでにオンになっていた後にシャットダウンピンが High になった場合に発生します。このような負荷の負荷ラインは、出力電流特性曲線と 2 点で交差する場合があります。これが発生した場合、レギュレータには 2 つの安定した出力動作点があります。このように 2 点で交差する場合、出力を回復させるために入力電源をゼロまで下げ、その後再度立ち上げなければならない場合があります。

6.3.4 出力電圧ノイズ

TPS73801-SEP レギュレータは、全負荷動作時に 10Hz ～ 100kHz の帯域幅で低い出力電圧ノイズを実現するように設計されています。TPS73801-SEP の出力電圧ノイズは、この周波数帯域において標準値で 40nV/√Hz です。より高い出力電圧 (抵抗デバイダを使用して生成される場合) では、出力電圧ノイズもそれに応じて増幅されます。この結果、TPS73801-SEP では、10Hz ～ 100kHz の帯域幅における RMS ノイズは 14μVRMS となります。

Copyright © 2026 Texas Instruments Incorporated

回路レイアウトおよび試験に十分な注意を払わない場合、より高い出力電圧ノイズが測定される可能性があります。付近の配線からのクロストークは、TPS73801-SEP の出力に不要なノイズを誘発する可能性があります。電源リップル除去比についても考慮する必要があります。TPS73801-SEP レギュレータの電源除去能力は無限ではなく、入力ノイズの一部が出力へわずかに通過します。

6.3.5 保護機能

TPS73801-SEP レギュレータは、バッテリ駆動回路での使用に適した複数の保護機能を内蔵しています。電流制限やサーマル リミットなど、モノリシック レギュレータに一般的な保護機能に加えて、これらのデバイスは逆入力電圧、逆出力電圧、および出力から入力への逆電圧に対して保護されています。

電流制限保護および熱過負荷保護機能は、デバイスの出力側で電流過負荷状態からデバイスを保護することを目的としています。通常の動作では、接合部温度が 125℃ を超えないようにする必要があります。

デバイスの入力は 20V の逆電圧に耐えることができます。デバイスに流れ込む電流は 1mA 未満 (標準値では 100µA 未満) に制限され、出力に負電圧は発生しません。デバイスは、デバイス自体と負荷の両方を保護します。これにより、逆向きに接続できるバッテリが保護されます。

TPS73801-SEP の出力は、デバイスを損傷することなくグランドより低い電位に引き下げることができます。入力がオープン回路のまま、またはグランドに接続されている場合、出力はグランドより 20V 低い電位まで引き下げることができます。出力はオープン回路のように動作し、このピンから電流は流れ出しません。入力に電圧源から電力が供給されている場合、出力はデバイスの短絡電流を供給し、熱制限によって自身を保護します。この場合、EN ピンを接地するとデバイスはオフとなり、出力による短絡電流の供給も停止します。

FB ピンは、デバイスに損傷を与えることなく、グランドより最大 7V 高い電位または低い電位に引き上げまたは引き下げることができます。入力をオープン状態のままにするかグランドに接続した場合、FB ピンは GND より低い電位に引き下げられるとオープン回路のように動作し、グランドより高い電位に引き上げられるとダイオードと直列の大きな抵抗 (標準値 5kΩ) のように動作します。

FB ピンが抵抗デバイダに接続され、出力が High にプルアップされているときに FB ピンが 7V のクランプ電圧より高くなるような状況では、FB ピンの入力電流を 5mA 未満に制限する必要があります。たとえば、抵抗デバイダを使用して、出力が強制的に 20V に設定されたときに、1.21V の基準電圧から 1.5V の安定化出力を供給します。FB ピンが 7V のとき、FB ピンに流れ込む電流が 5mA 未満に制限されるように、抵抗デバイダの上側の抵抗を選択する必要があります。OUT と FB の間の 13V の電圧差を FB ピンの最大電流 5mA で割ると、トップ抵抗の最小値は 2.6kΩ となります。

バックアップ バッテリを必要とする回路では、複数の異なる入力と出力条件が発生することがあります。入力がグランドにプルされる場合、中間電圧にプルされる場合、またはオープン状態にされる場合でも、出力電圧は保持されることがあります。TPS73801-SEP の IN ピンが OUT ピンより低い電位に強制される場合、または OUT ピンが IN ピンより高い電位に引き上げられる場合、入力電流は通常 2µA 未満まで低下します。これは、デバイスの入力が放電した (低電圧の) バッテリに接続され、出力がバックアップ バッテリまたは二番目のレギュレータ回路によって保持されている場合に発生することがあります。出力が入力よりも高くプルアップされた場合、EN ピンの状態は逆出力電流に影響を与えません。

6.4 デバイスの機能モード

表 6-1 のデバイス モードを参照してください。

表 6-1. デバイス モード

EN	デバイスの状態
H	レギュレーション電圧
L	シャットダウン

Copyright © 2026 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

7.1.1 出力キャパシタンスと過渡応答

TPS73801-SEP レギュレータは、広い範囲の出力コンデンサで安定するよう設計されています。出力コンデンサの ESR は安定性に影響を与えます。特に小容量コンデンサでそれが顕著です。安定動作の出発点として、ESR が 3Ω 以下の 10µF 以上の出力コンデンサを推奨します。ハードウェア評価結果に基づいて必要に応じて安定性を調整できるよう、フィードフォワード コンデンサなどの部品用フットプリントを追加しておくことが推奨されます。出力キャパシタンスの容量値を大きくすると、ピーク偏差を低減でき、負荷電流の大きな変動に対する過渡応答を改善できます。TPS73801-SEP から電源供給される個々の部品をデカップリングするために使用されるバイパス コンデンサは、有効な出力コンデンサ値を増加させます。

セラミック コンデンサの使用については、さらに考慮する必要があります。セラミック コンデンサはさまざまな誘電体を使用して製造されており、それぞれ温度および印加電圧に対する特性が異なります。最も一般的に使用されている誘電体は、Z5U、Y5V、X5R、X7R です。Z5U および Y5V の誘電体は、小型パッケージで大容量を実現するのに適していますが、電圧および温度係数が大きいという特性を持っています。5V レギュレータで使用した場合、10µF の Y5V コンデンサは、動作温度範囲全体で有効容量が 1µF ～ 2µF 程度まで低下することがあります。X5R および X7R 誘電体は、より安定した特性を示すため、出力コンデンサとしての使用により適しています。X7R タイプは温度に対する安定性が優れており、一方で X5R は低コストで、より高い容量値が入手可能です。

電圧係数と温度係数以外にも問題を引き起こす要因はあります。一部のセラミック コンデンサは、圧電応答を備えています。圧電デバイスは、機械的ストレスに応じて端子間に電圧を発生します。その原理は圧電加速度センサやマイクと同じです。セラミック コンデンサの場合、システム内の振動や熱過渡によりストレスが発生する可能性があります。

7.1.2 起動に関する考慮事項

TPS73801-SEP には、起動時に出力の立ち上がりを制御するためのソフト スタート機能は内蔵されていません。突入電流およびデバイスのイネーブル方法について考慮する必要があります。

入力電源のスルーレートが制御されている場合、出力の立ち上がりを制御する最も簡単な方法の一つは、EN を IN に接続することです。これにより、EN のターンオン スレッショルドを超えた後、出力電圧は、プログラムされた設定電圧に達するまで、上昇する入力電圧にドロップアウト電圧分を差し引いた電圧に追従します。

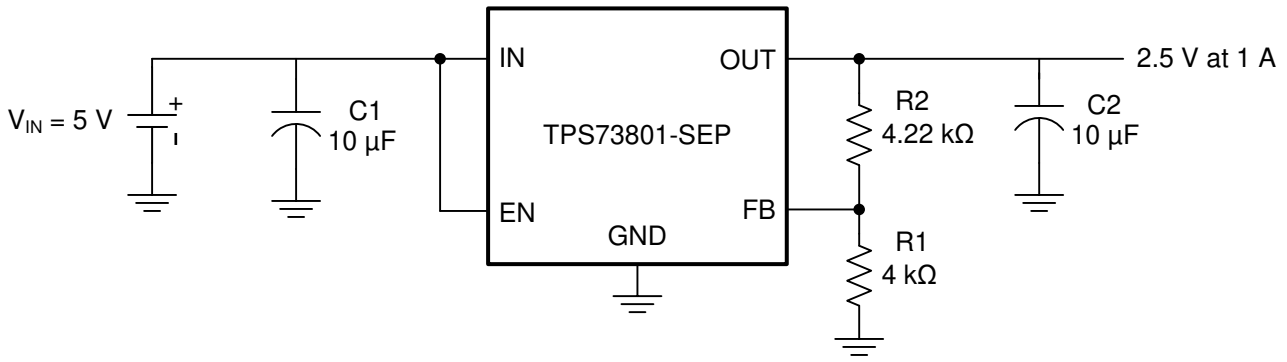
入力電圧がすでに高い状態で LDO がイネーブルされる場合、起動時に追加の考慮事項があります。出力容量が大きい設計では、突入電流が電流制限に達する場合があります。この場合、立ち上がる出力のスルーレートは制限されますが、熱的ストレスや部品へのストレスといったデメリットを伴う可能性があります。出力容量が最小限で負荷が低い設計では、出力の高速なスルーレートと負荷による低速な放電速度が組み合わさることにより、起動時に一時的なオーバーシュートが発生する可能性があります。オーバーシュートを低減するには、フィードフォワード コンデンサ、ブリーダ負荷の追加、外部ソフト スタート回路を使用するなど、いくつかの方法があります。

内蔵ソフトスタートが必要な場合は、TPS7H1121-SEP を検討します。この LDO は、2.25V ～ 14V の入力、最小 0.6V の出力、および 2A の負荷に対応し、プログラマブル ソフトスタートに加えて、プログラマブル電流制限、パワーグッド出力、および外部補償機能を備えています。

Copyright © 2026 Texas Instruments Incorporated

7.2 代表的なアプリケーション

このセクションでは、各種アプリケーションでこのデバイスを使用する際の設計上の考慮事項の一部について説明します。



すべてのコンデンサはセラミックです。

図 7-1. 可変出力電圧動作

7.2.1 設計要件

このアプリケーションの設計パラメータを、表 7-1 に示します。

表 7-1. 設計パラメータ

設計パラメータ	数値の例
入力電圧 (V_{IN})	5V
出力電圧 (V_{OUT})	2.5V
出力電流 (I_{OUT})	0 ～ 1A
ロード レギュレーション	1%

7.2.2 詳細な設計手順

TPS73801-SEP は、出力電圧範囲を 1.21 ～ 20V に変更できます。出力電圧は、図 7-1 に示すように、二つの外付け抵抗 R1 と R2 の比によって設定されます。このデバイスは、FB ピンの電圧をグランド基準で 1.21V に維持します。したがって、R1 の電流は (1.21V/R1) と等しく、R2 の電流は R1 の電流と FB ピンのバイアス電流を加算した値になります。FB ピンのバイアス電流は、25°C で 3µA であり、R2 を通って FB ピンに流れ込みます。出力電圧は、式 5 を使用して計算できます。

$$V_{OUT} = 1.21\,V\left(1+\frac{R2}{R1}\right)+I_{FB}\times R2 \tag{5}$$

FB ピンのバイアス電流によって生じる出力電圧誤差を最小限に抑えるため、R1 の値は 4.17kΩ 未満にする必要があります。シャットダウン時には、出力がオフになり、デバイダの電流はゼロになることに注意してください。出力電圧が 2.50V の場合、R1 は 4.0kΩ に設定されます。上記の式を使用すると、R2 は 4.22kΩ と求められます。

$$V_{OUT} = 1.21V\left(1+\frac{4.22k\Omega}{4.0k\Omega}\right)+3\mu A\times 4.22k\Omega \tag{6}$$

$$V_{OUT} = 2.50\ V \tag{7}$$

可変出力デバイスは、出力電圧 1.21V に対して FB ピンを OUT ピンに接続した状態で試験され、仕様規定されています。1.21V を超える出力電圧の仕様値は、目的の出力電圧と 1.21V の比に比例します：V_{OUT}/1.21V です。たとえば、出力電流が 1mA から 1.5A に変化した場合の負荷レギュレーションは、V_{OUT} = 1.21V において標準値で −2mV です。V_{OUT} = 2.50V の場合、標準的な負荷レギュレーションは次のようになります：

Copyright © 2026 Texas Instruments Incorporated

(2.50 V / 1.21 V)(–2 mV) = –4.13 mV (8)

従来のチップの場合、図 7-2 に示すとおり、1A の負荷ステップに対して出力の実際の変化が約 3mV です。25℃ における最大ロード レギュレーションは -8mV です。V_{OUT} = 2.50V 時の最大ロード レギュレーションは次のとおりです。

(2.50 V / 1.21 V)(–8 mV) = –16.53 mV (9)

16.53mV は 2.5V 出力電圧の 0.7% に相当するため、負荷レギュレーションは設計要件を満たします。

7.2.3 アプリケーション曲線

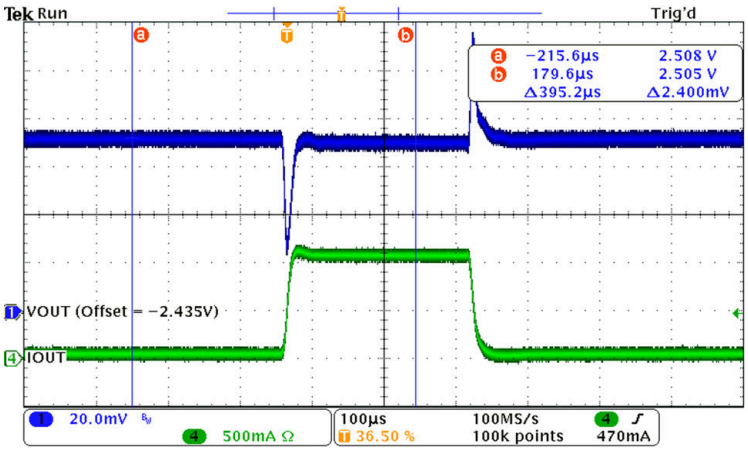


図 7-2. 1-A の負荷過渡応答

7.3 電源に関する推奨事項

このデバイスは、最大 20V の入力電源電圧で動作するように設計されています。デバイスが安定化された出力を得るには、最小入力電圧がドロップアウト電圧を上回る十分なヘッドルームを確保している必要があります。入力電源にノイズがある場合、ESR の低い入力コンデンサを追加すると、出力のノイズ特性を改善するために役立ちます。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

1. 最良の性能を得るため、すべてパターンはできるだけ短くする必要があります。
2. IN、OUT、および GND のトレースは広くし、寄生電気効果を最小限に抑えます。
3. 発振を防止するため、ESR が 3Ω 以下の 10µF 以上の出力コンデンサを使用することを推奨します。X5R および X7R 誘電体を推奨します。
4. 出力コンデンサは、デバイスの OUT ピンのできるだけ近くに配置します。
5. DCQ パッケージのタブは、グランドに接続する必要があります。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 レイアウト例

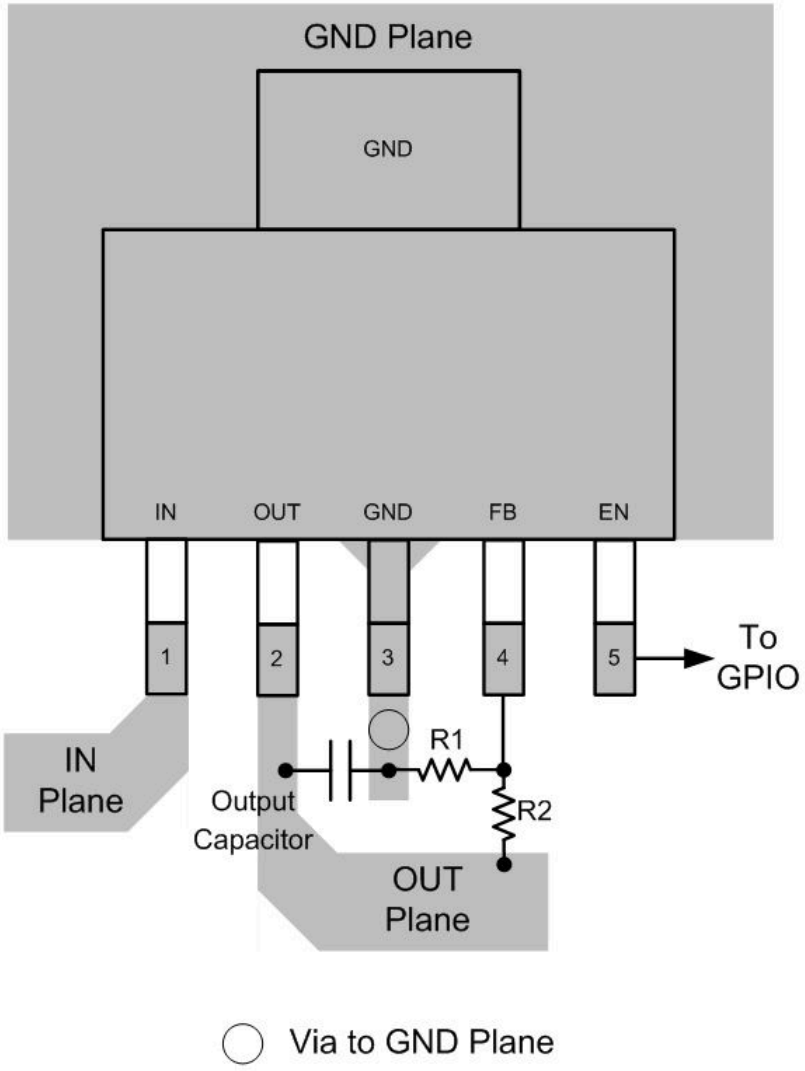


図 7-3. SOT-223 のレイアウト例 (DCQ)

7.4.3 熱に関する検討事項

デバイスの電力処理能力は、推奨最大動作接合部温度 (125°C) によって制限されます。デバイスで消費される電力は、二つの成分で構成されます:

1. 出力電流に入出力電圧差動を乗算: I_{OUT} (V_{IN} – V_{OUT})
2. GND ピンの電流と入力電圧の乗算: I_{GND} × V_{IN}

GND ピンの電流は、セクション 5.6 の GND ピン電流グラフから求められます。消費電力は、上記の 2 つの成分の合計に等しくなります。

TPS73801-SEP シリーズのレギュレータは、過負荷状態時にデバイスを保護するよう設計された内部熱制限機能を備えています。通常の条件が継続している場合、推奨される動作時最大接合部温度は 125℃ です。接合部と周囲間の熱抵抗の原因はすべて、慎重に検討することが重要です。近くに取り付けられた追加の熱源も考慮する必要があります。

Copyright © 2026 Texas Instruments Incorporated

7.4.3.1 接合部温度の計算

例：出力電圧 3.3V、入力電圧範囲 4V ～ 6V、出力電流範囲 0mA ～ 500mA、最大周囲温度 50°C の条件において、動作時の接合部温度はいくらになりますか？

デバイスで消費される電力は、次の式で表されます：

$$I_{OUT(MAX)}(V_{IN(MAX)} - V_{OUT}) + I_{GND}(V_{IN(MAX)}) \quad (10)$$

ここで、

- $I_{OUT(MAX)}$ = 500mA
- $V_{IN(MAX)}$ = 6V
- I_{GND}: (I_{OUT} = 500mA、V_{IN} = 6V) = 10mA

結果は次のようになります。

$$P = 500\ mA \times (6\ V - 3.3\ V) + 10\ mA \times 6\ V = 1.41\ W \quad (11)$$

DCQ パッケージの熱抵抗は 50.5°C/W です。したがって、周囲温度に対する接合部温度の上昇は、おおよそ次のようになります：

$$1.41\ W \times 50.5°C/W = 71.2°C \quad (12)$$

その後、接合部温度の上昇を最大周囲温度に加算することで、動作時接合部温度 (T_J) を求めることができます：

$$T_J = 50°C + 71.2°C = 121.2°C \quad (13)$$

Copyright © 2026 Texas Instruments Incorporated

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の「Alert me」(アラートを受け取る) をクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (May 2021) to Revision B (July 2026)	Page
• 定格 TID を 20krad(Si) から 50krad(Si) に変更し、書式を更新	1
• 温度範囲を追加	1
• VID および放射線レポートへのリンクを追加	1
• RthetaJC (bot) 情報を追加	5
• VIN の最小値および VEN の最小値を更新。VIN 仕様を明確にするための脚注を追加。	5
• デバイスの起動時動作に関するガイダンスを示すセクションを追加	15

Changes from Revision * (December 2018) to Revision A (May 2021)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• 「特長」セクションの「放射線耐性を強化」と「宇宙向けに強化されたプラスチック」の箇条書き項目を更新	1
• 「アプリケーション」セクションを更新	1
• 「製品情報」表にデバイスの質量と寸法を追加	1

Copyright © 2026 Texas Instruments Incorporated

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS73801MDCQPSEP	Active	Production	SOT-223 (DCQ) | 6	78 | TUBE	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-55 to 125	73801-SP
TPS73801MDCQPSEP.A	Active	Production	SOT-223 (DCQ) | 6	78 | TUBE	Yes	NIPDAUAG	Level-2-260C-1 YEAR	See TPS73801MDCQPSEP	73801-SP
TPS73801MDCQTPSEP	Active	Production	SOT-223 (DCQ) | 6	250 | SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-55 to 125	73801-SP
TPS73801MDCQTPSEP.A	Active	Production	SOT-223 (DCQ) | 6	250 | SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	See TPS73801MDCQTPSEP	73801-SP
V62/18616-01XE	Active	Production	SOT-223 (DCQ) | 6	250 | SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-55 to 125	73801-SP
V62/18616-01XE-T	Active	Production	SOT-223 (DCQ) | 6	78 | TUBE	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-55 to 125	73801-SP

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

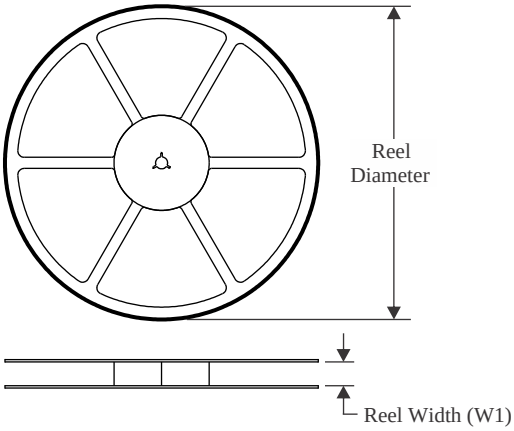
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

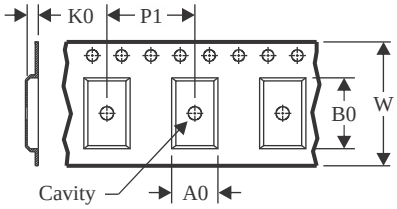
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

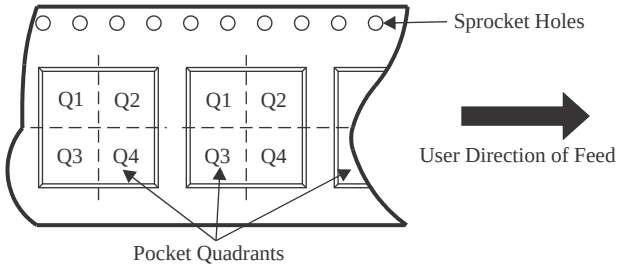


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

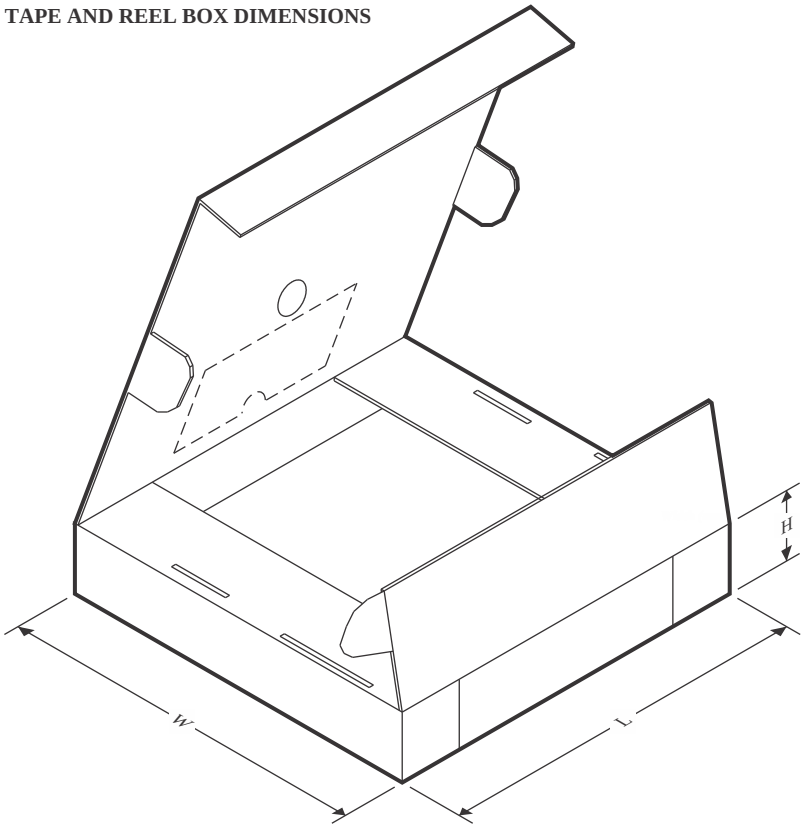
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS73801MDCQTPSEP	SOT-223	DCQ	6	250	177.8	12.4	7.1	7.45	1.88	8.0	12.0	Q3

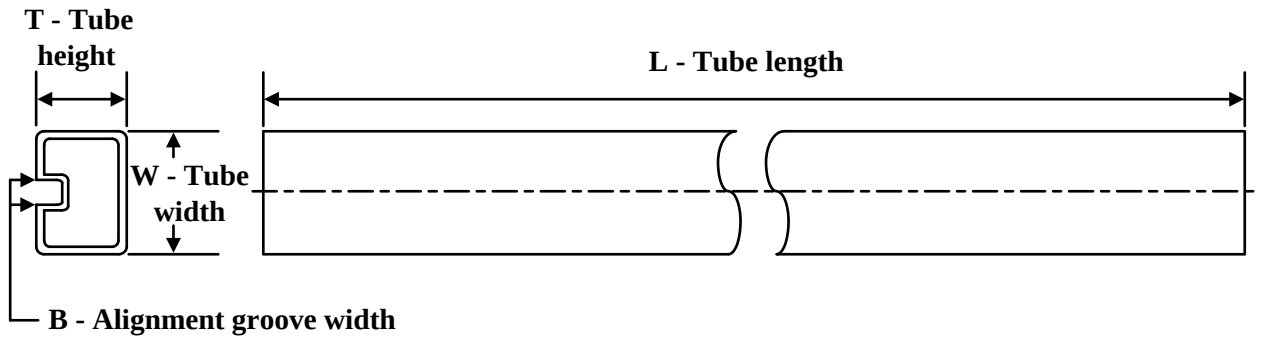
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS73801MDCQTPSEP	SOT-223	DCQ	6	250	213.0	191.0	35.0

TUBE



*All dimensions are nominal

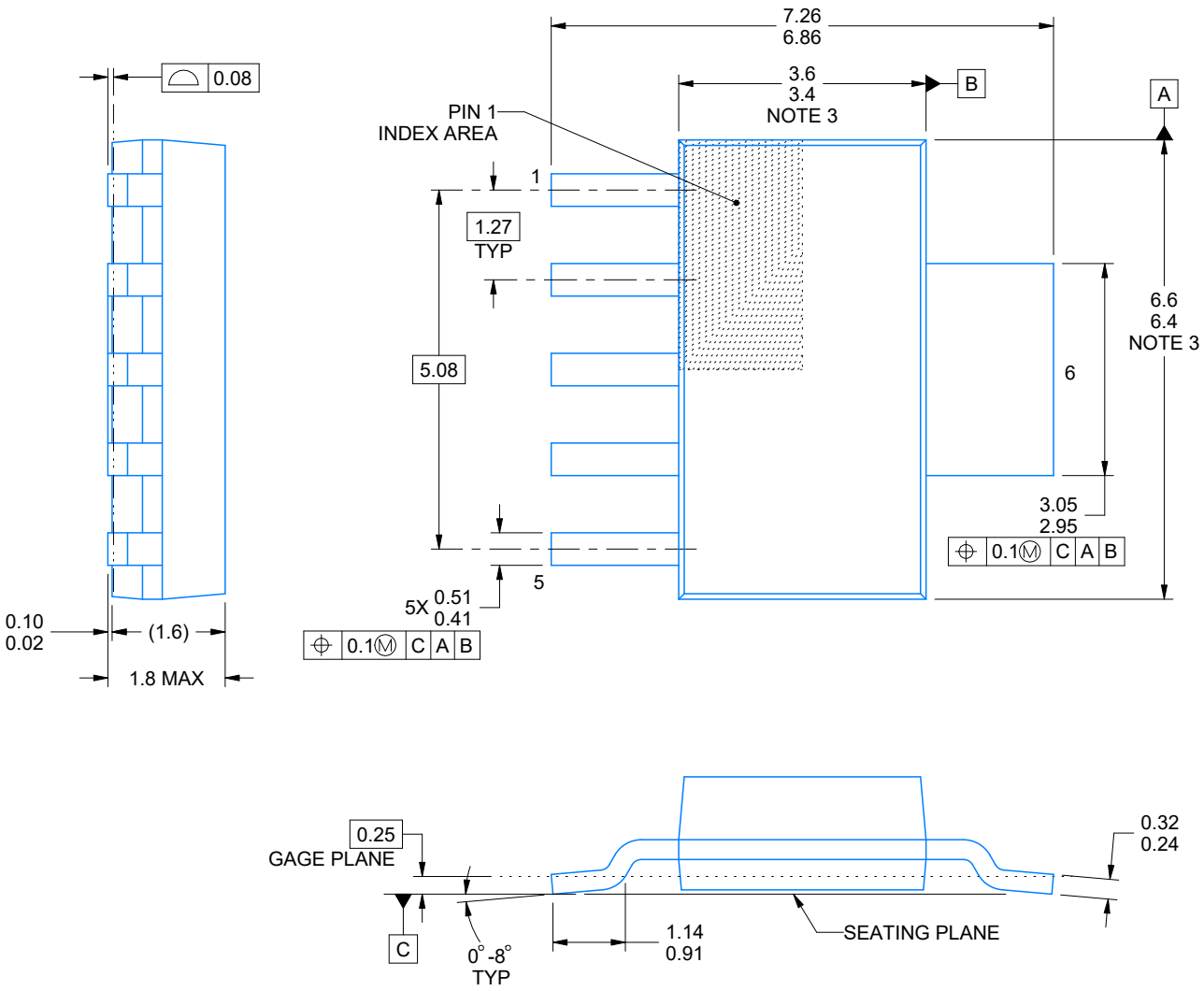
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
TPS73801MDCQPSEP	DCQ	SOT-223	6	78	532.13	8.63	3.6	3.68
TPS73801MDCQPSEP.A	DCQ	SOT-223	6	78	532.13	8.63	3.6	3.68
V62/18616-01XE-T	DCQ	SOT-223	6	78	532.13	8.63	3.6	3.68

PACKAGE OUTLINE

DCQ0006A

SOT - 1.8 mm max height

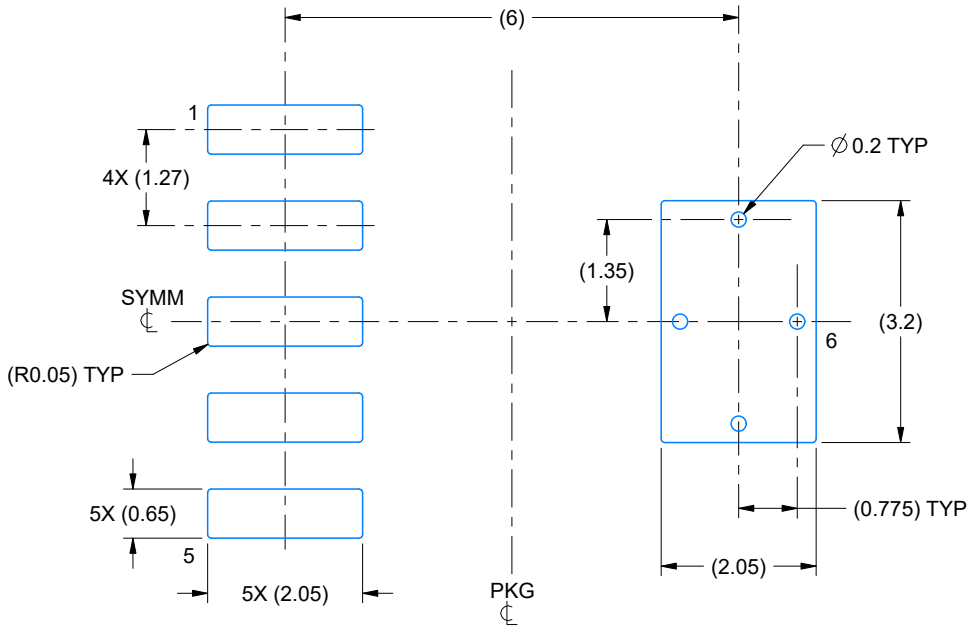
PLASTIC SMALL OUTLINE



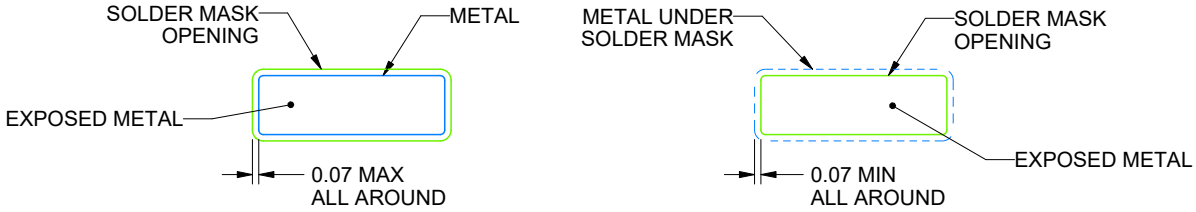
4214845/C 11/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

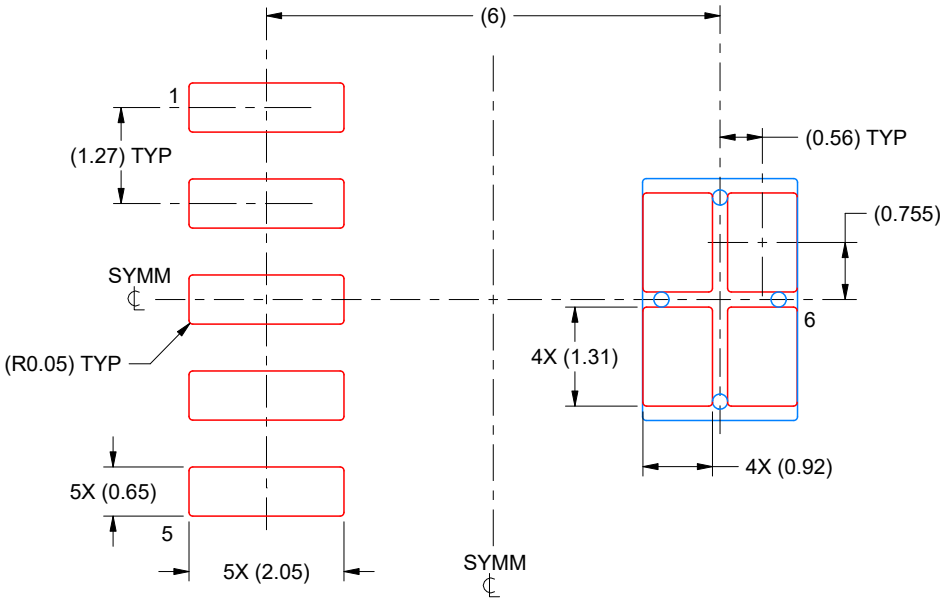


SOLDER MASK DETAILS

4214845/C 11/2021

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4214845/C 11/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月