

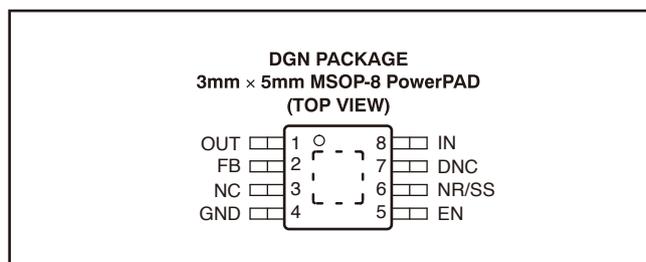
-36V、-200mA、超低ノイズ、負電圧リニア・レギュレータ

特長

- 入力電圧範囲: -3V~-36V
- 出力ノイズ:
 - 14 μ V_{RMS} (20Hz~20kHz)
 - 15.1 μ V_{RMS} (10Hz~100kHz)
- 電源リップル除去比:
 - 72dB (120Hz)
 - \geq 55dB以上 (10Hz~700kHz)
- 可変出力電圧: -1.18V~-33V
- 最大出力電流: 200mA
- ドロップアウト電圧: 216mV (100mA時)
- 2.2 μ F以上のセラミック・コンデンサで安定
- CMOSロジック・レベル互換のイネーブル・ピン
- 内部設定された電流制限および過熱保護を内蔵
- 熱特性の優れたMSOP-8 PowerPAD™パッケージで供給
- 動作温度範囲: -40°C~+125°C

アプリケーション

- オペアンプ、DAC、ADCなどの高精度アナログ回路用電源レール
- オーディオ
- DC/DCコンバータ出力のレギュレーションおよびリップル・フィルタリング
- 試験機器、計測機器
- RX、TX、およびPA回路
- 産業用計測機器
- ベース・ステーションおよび通信インフラ
- -12Vおよび-24Vの産業用バス



概要

TPS7A30xxシリーズのデバイスは、200mAの最大負荷電流を供給できる、高電圧(-36V)、超低ノイズ(15.1 μ V_{RMS}、72dB PSRR)の負電圧リニア・レギュレータです。

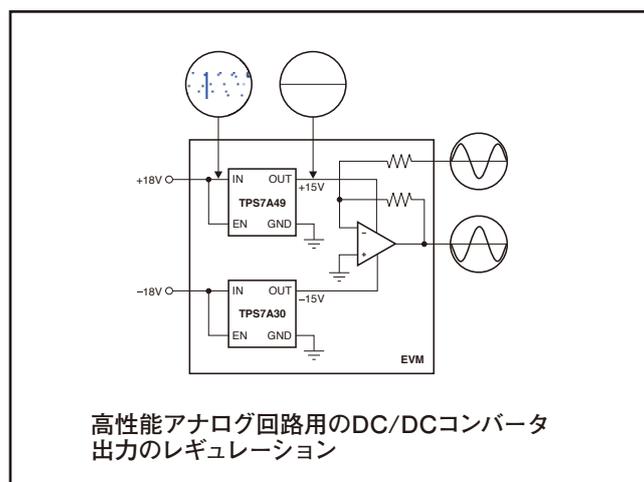
これらのリニア・レギュレータは、CMOSロジック・レベル互換のイネーブル・ピンを搭載し、また、カスタマイズされた電力管理方式に対応できるコンデンサ・プログラマブルなソフト・スタート機能を備えています。さらに、内蔵の電流制限および過熱保護機能により、障害状態中にデバイスおよびシステムを損傷から保護します。

TPS7A30xxファミリーは、バイポーラ・テクノロジーを使用して設計されており、システム性能を最大限に高めるためにクリーンな電圧レールを必要とする高精度計測アプリケーションに最適です。この設計により、TPS7A30xxは、パワー・オペアンプ、A/Dコンバータ(ADC)、D/Aコンバータ(DAC)、および他の高精度アナログ回路に対して優れた選択肢となります。

さらに、TPS7A30xxファミリーのリニア・レギュレータは、DC/DCコンバータ出力のレギュレーションにも適しています。DC/DCスイッチング変換に固有の出力電圧リップルをフィルタリングして除去することにより、敏感な計測、試験・測定、オーディオ、およびRFアプリケーションで最高のシステム性能が得られます。

正負両方の高性能レールを必要とするアプリケーションでは、TIの高電圧、超低ノイズ正電圧リニア・レギュレータであるTPS7A49xxファミリーとともに使用できます。

標準アプリケーション



PowerPADは、テキサス・インスツルメンツの登録商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

製品名	V _{OUT}
TPS7A30xx yyy z	XX は公称出力電圧です(O1 = 可変)。 ⁽²⁾ YYY はパッケージ・コードです。 Z はパッケージ数量です。

(1) 最新のパッケージおよびご注文情報については、最新の英文データシートの巻末にある「Package Option Addendum」を参照するか、www.ti.comでデバイスの製品フォルダをご覧ください。

(2) -1.2V固定動作の場合は、FBをOUTに接続してください。

絶対最大定格⁽¹⁾

動作温度範囲内(特に記述のない限り)

		VALUE		単位
		MIN	MAX	
Voltage	IN pin to GND pin	-36	+0.3	V
	OUT pin to GND pin	-33	+0.3	V
	OUT pin to IN pin	-0.3	+36	V
	FB pin to GND pin	-2	+0.3	V
	FB pin to IN pin	-0.3	+36	V
	EN pin to IN pin	-0.3	+36	V
	EN pin to GND pin	-36	+36	V
	NR/SS pin to IN pin	-0.3	+36	V
	NR/SS pin to GND pin	-2	+0.3	V
Current	Peak output	Internally limited		
Temperature	Operating virtual junction, T _J	-40	+125	°C
	Storage, T _{stg}	-65	+150	°C
Electrostatic discharge rating	Human body model (HBM)		1500	V
	Charged device model (CDM)		500	V

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

熱特性について

THERMAL METRIC ⁽¹⁾		TPS7A30xx	単位
		DGN	
		8 PINS	
θ _{JA}	Junction-to-ambient thermal resistance	55.09	°C/W
θ _{JC(top)}	Junction-to-case(top) thermal resistance	8.47	
θ _{JB}	Junction-to-board thermal resistance	—	
ψ _{JT}	Junction-to-top characterization parameter	0.36	
ψ _{JB}	Junction-to-board characterization parameter	14.6	
θ _{JC(bottom)}	Junction-to-case(bottom) thermal resistance	—	

(1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート「IC Package Thermal Metrics」(SPRA953)を参照してください。

許容損失

BOARD	PACKAGE	R _{θJA}	R _{θJC}	DERATING FACTOR ABOVE T _A = +25°C	T _A ≤ +25°C POWER RATING	T _A = +70°C POWER RATING	T _A = +85°C POWER RATING
High-K ⁽¹⁾	DGN	55.09°C/W	8.47°C/W	16.6mW/°C	1.83W	1.08W	0.833W

(1) このデータを得るために使用したJEDEC High-K(2s2p)基板設計は、3インチ×3インチの多層基板で、内部に2オンスの電源およびグラウンド・プレーンを持ち、基板の上面および底面に2オンスの銅パターンを形成しています。

電気的特性⁽¹⁾

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続(特に記述のない限り)

パラメータ		テスト条件	TPS7A30xx			単位
			MIN	TYP	MAX	
V_{IN}	Input voltage range		-35.0		-3.0	V
V_{REF}	Internal reference	$T_J = +25^{\circ}\text{C}$, $V_{NR/SS} = V_{REF}$	-1.202	-1.184	-1.166	V
V_{OUT}	Output voltage range ⁽²⁾	$ V_{IN} \geq V_{OUT(NOM)} + 1.0\text{V}$	-33.0		V_{REF}	V
	Nominal accuracy	$T_J = +25^{\circ}\text{C}$, $ V_{IN} = V_{OUT(NOM)} + 0.5\text{V}$	-1.5		+1.5	% V_{OUT}
	Overall accuracy	$ V_{OUT(NOM)} + 1.0\text{V} \leq V_{IN} \leq 35\text{V}$ $1\text{mA} \leq I_{OUT} \leq 200\text{mA}$	-2.5		+2.5	% V_{OUT}
$\left \frac{\Delta V_{OUT}(\Delta V_{IN})}{V_{OUT(NOM)}} \right $	Line regulation	$T_J = +25^{\circ}\text{C}$, $ V_{OUT(NOM)} + 1.0\text{V} \leq V_{IN} \leq 35\text{V}$		0.14		% V_{OUT}
$\left \frac{\Delta V_{OUT}(\Delta I_{OUT})}{V_{OUT(NOM)}} \right $	Load regulation	$T_J = +25^{\circ}\text{C}$, $1\text{mA} \leq I_{OUT} \leq 200\text{mA}$		0.04		% V_{OUT}
$I_{V_{DOL}}$	Dropout voltage	$V_{IN} = 95\% V_{OUT(NOM)}$, $I_{OUT} = 100\text{mA}$		216		mV
		$V_{IN} = 95\% V_{OUT(NOM)}$, $I_{OUT} = 200\text{mA}$		325	600	mV
I_{LIM}	Current limit	$V_{OUT} = 90\% V_{OUT(NOM)}$	220	330	500	mA
I_{GND}	Ground current	$I_{OUT} = 0\text{mA}$		55	100	μA
		$I_{OUT} = 100\text{mA}$		950		μA
I_{SHDN}	Shutdown supply current	$V_{EN} = +0.4\text{V}$		1.0	3.0	μA
		$V_{EN} = -0.4\text{V}$		1.0	3.0	μA
I_{FB}	Feedback current ⁽³⁾			14	100	nA
I_{EN}	Enable current	$V_{EN} = V_{IN} = V_{OUT(NOM)} + 1.0\text{V}$		0.48	1.0	μA
		$V_{IN} = V_{EN} = -35\text{V}$		0.51	1.0	μA
		$V_{IN} = -35\text{V}$, $V_{EN} = +15\text{V}$		0.50	1.0	μA
V_{+EN_HI}	Positive enable high-level voltage	$T_J = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	+2.0		+15	V
		$T_J = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	+1.8		+15	
V_{+EN_LO}	Positive enable low-level voltage		0		+0.4	V
V_{-EN_HI}	Negative enable high-level voltage		V_{IN}		-2.0	V
V_{-EN_LO}	Negative enable low-level voltage		-0.4		0	V
V_{NOISE}	Output noise voltage	$V_{IN} = -3\text{V}$, $V_{OUT(NOM)} = V_{REF}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = 10\text{nF}$, $BW = 10\text{Hz}$ to 100kHz		15.1		μV_{RMS}
		$V_{IN} = -6.2\text{V}$, $V_{OUT(NOM)} = -5\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{BYP}^{(4)} = 10\text{nF}$, $BW = 10\text{Hz}$ to 100kHz		17.5		μV_{RMS}
PSRR	Power-supply rejection ratio	$V_{IN} = -6.2\text{V}$, $V_{OUT(NOM)} = -5\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{BYP}^{(4)} = 10\text{nF}$, $f = 120\text{Hz}$		72		dB
T_{SD}	Thermal shutdown temperature	Shutdown, temperature increasing		+170		$^{\circ}\text{C}$
		Reset, temperature decreasing		+150		$^{\circ}\text{C}$
T_J	Operating junction temperature range		-40		+125	$^{\circ}\text{C}$

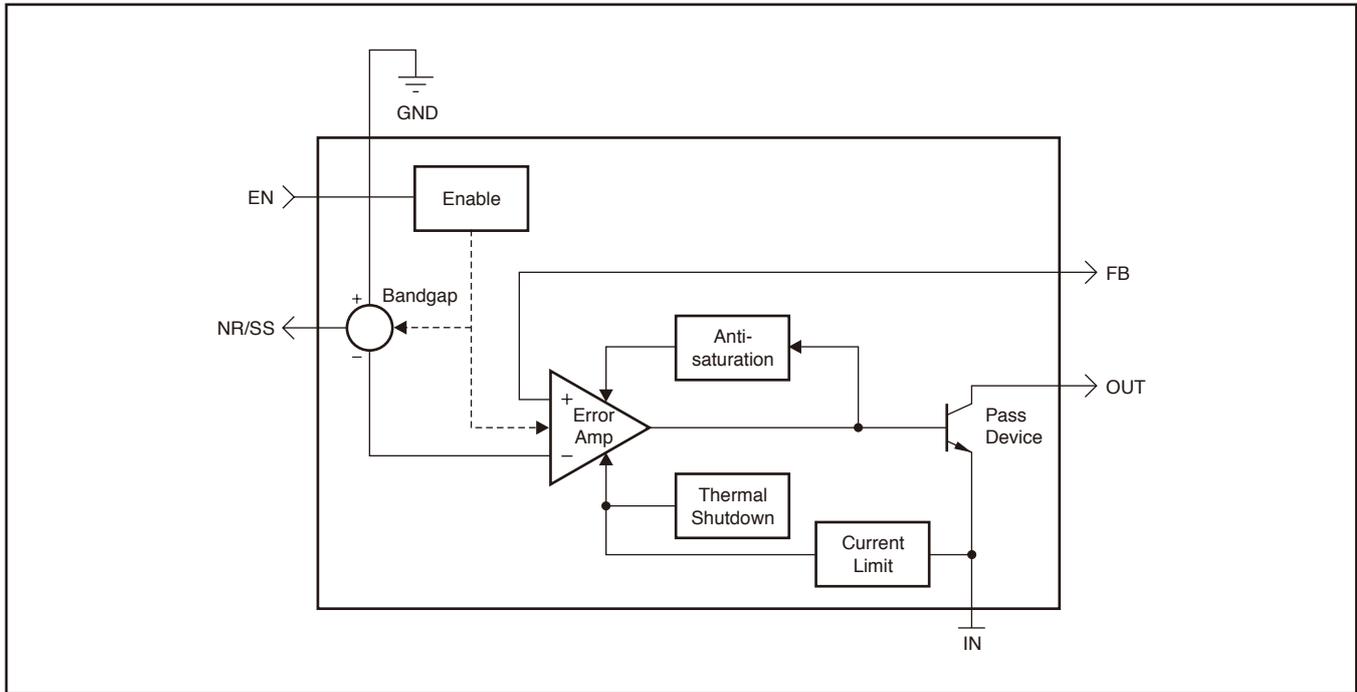
(1) 動作状態では、 $V_{IN} \leq 0\text{V}$ 、 $V_{OUT(NOM)} \leq V_{REF} \leq 0\text{V}$ 。レギュレーション時、 $V_{IN} \leq V_{OUT(NOM)} - |V_{DOL}|$ 。 $I_{OUT} > 0$ はOUTからINへ流れます。

(2) 無負荷状態での安定性を確保するため、帰還抵抗回路に5 μA 以上の電流を流す必要があります。

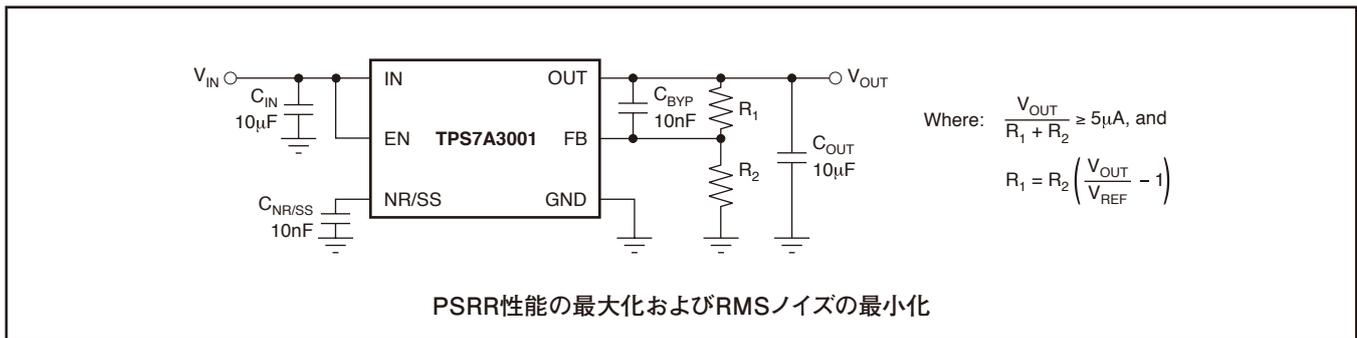
(3) $I_{FB} > 0$ はデバイスへと流れます。

(4) C_{BYP} は、FBピンとOUTピンの間に接続されるバイパス・コンデンサを示しています。

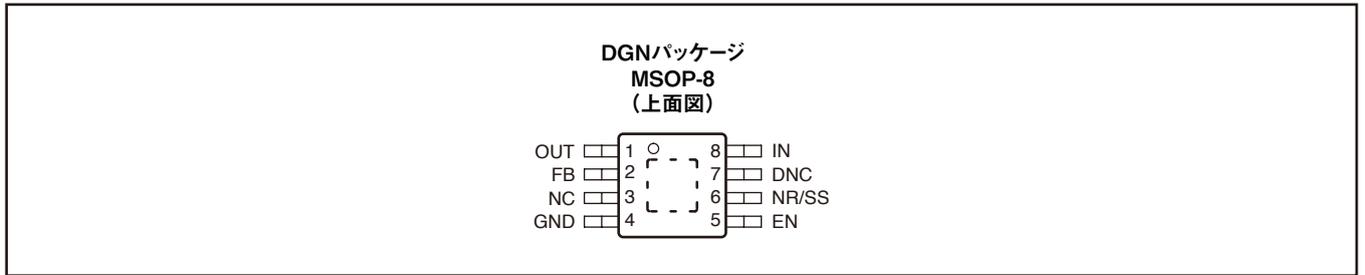
ブロック図



標準アプリケーション回路



ピン構成



ピン説明

TPS7A30xx		説明
名前	番号	
OUT	1	レギュレータ出力。安定性確保のため、このピンとグラウンドの間に2.2μF以上のコンデンサを接続する必要があります。
FB	2	このピンは、制御ループ誤差増幅器への入力です。デバイスの出力電圧を設定するために使用されます。
NC	3	内部接続なし。このピンは、オープンにするか、またはGNDに接続する必要があります。
GND	4	グラウンド
EN	5	このピンは、レギュレータをオンまたはオフにします。 $V_{EN} \geq V_{+EN_HI}$ または $V_{EN} \leq V_{-EN_HI}$ の場合、レギュレータはイネーブルです。 $V_{+EN_LO} \geq V_{EN} \geq V_{-EN_LO}$ の場合、レギュレータはディスエーブルです。未使用時は、ENピンをINに接続できます。 $ V_{EN} \leq V_{IN} $ です。
NR/SS	6	ノイズ低減用ピン。このピンに外部コンデンサを接続すると、内部のバンドギャップによって発生したノイズをバイパスできます。このコンデンサは、RMSノイズを非常に低いレベルまで低減し、ソフト・スタート機能も制御します。
DNC	7	接続しません。このピンは、GNDやINを含め、どの電気回路にも接続しないでください。
IN	8	入力電源
PowerPAD		オープンにするか、またはGNDに接続する必要があります。熱特性を強化するため、プリント基板 (PCB) に半田付けしてください。

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

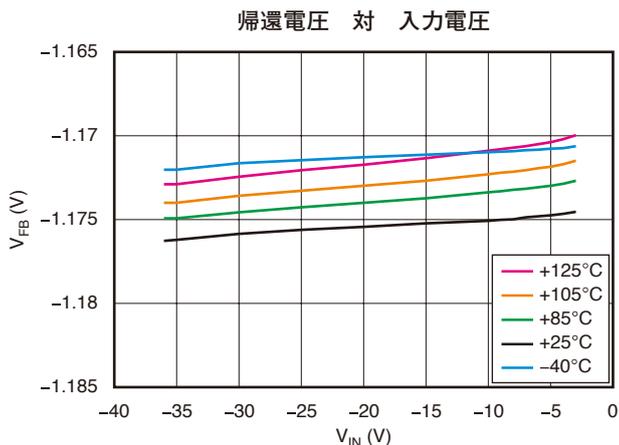


図 1

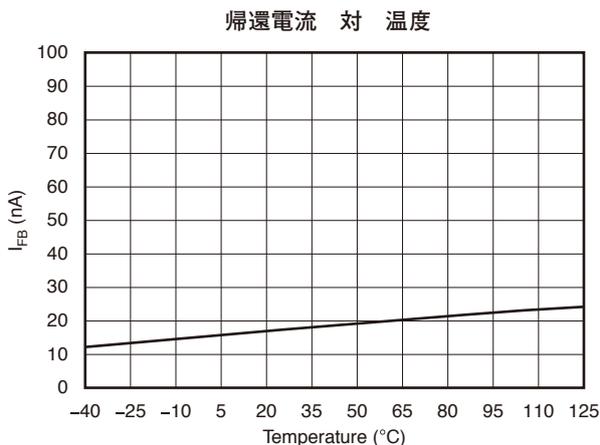


図 2

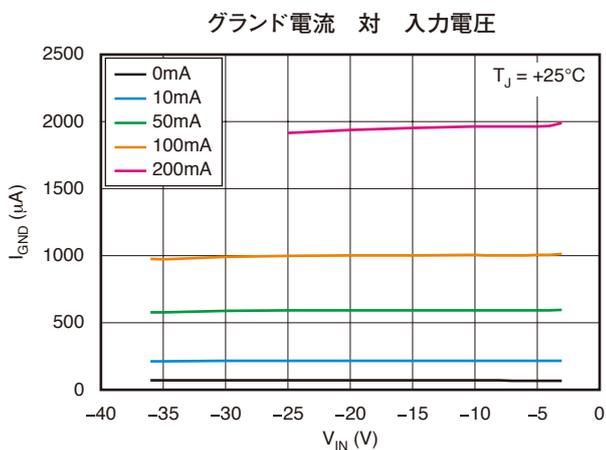


図 3

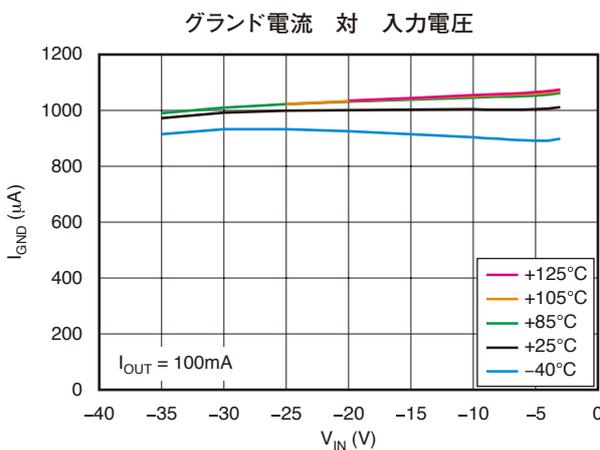


図 4

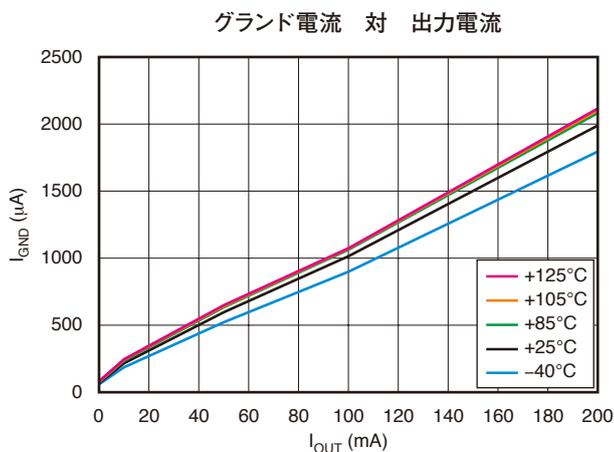


図 5

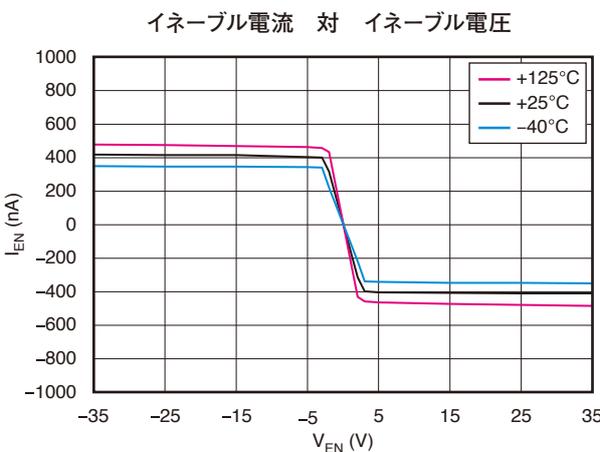


図 6

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

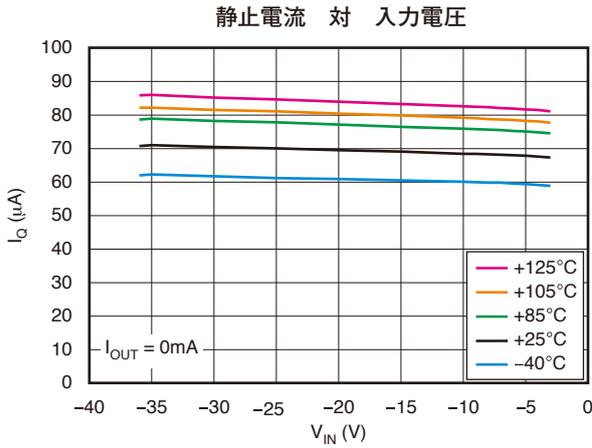


図 7

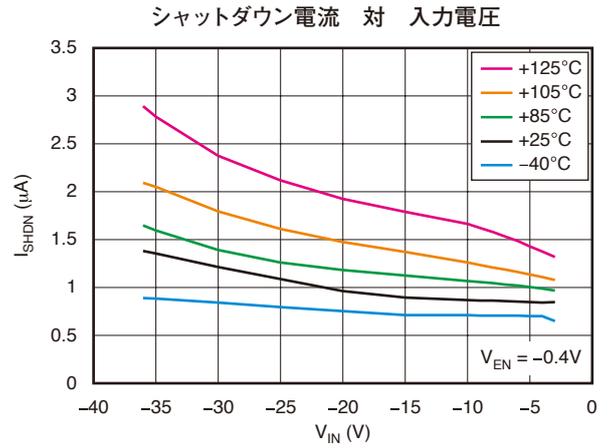


図 8

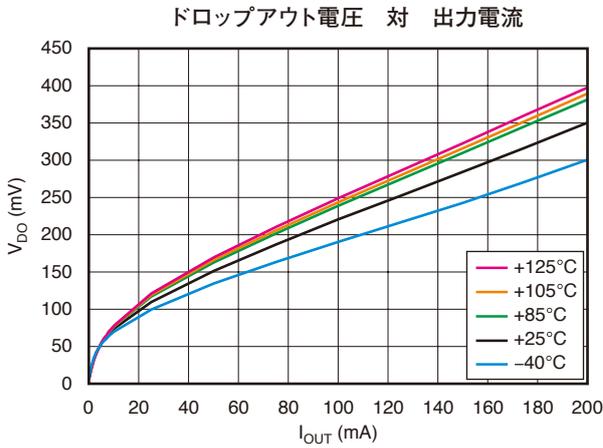


図 9

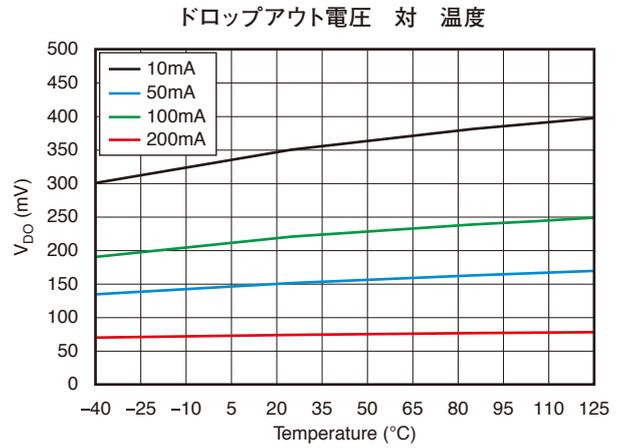


図 10

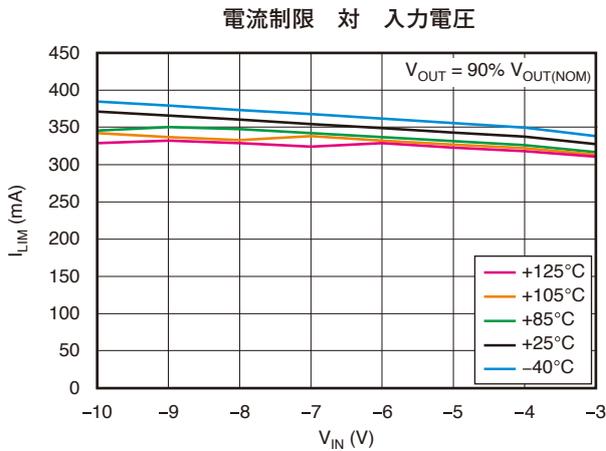


図 11

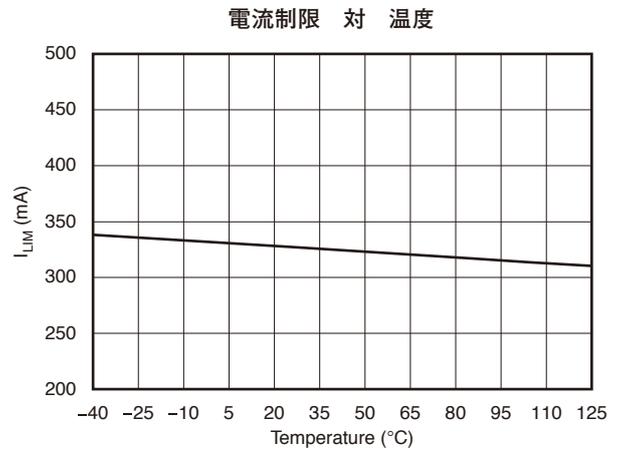


図 12

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

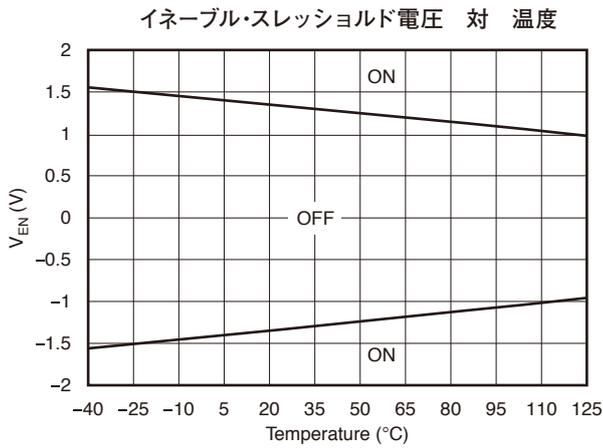


図 13

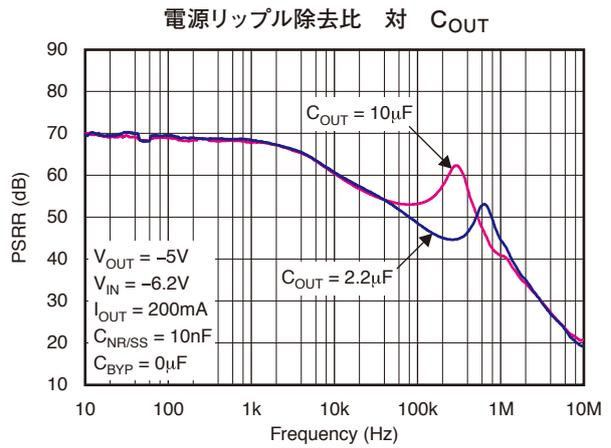


図 14

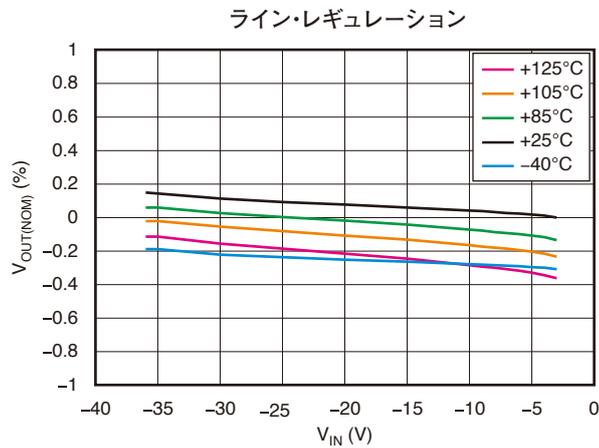


図 15

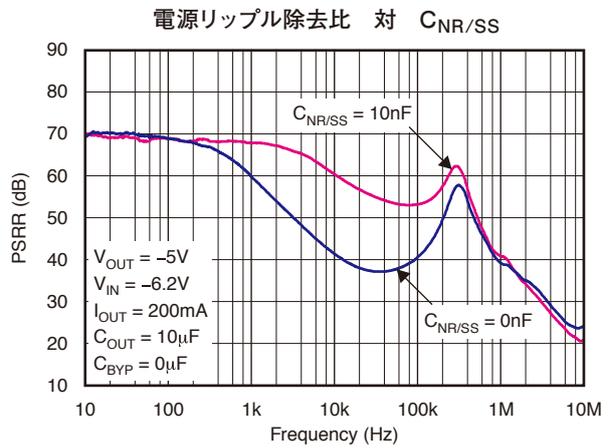


図 16

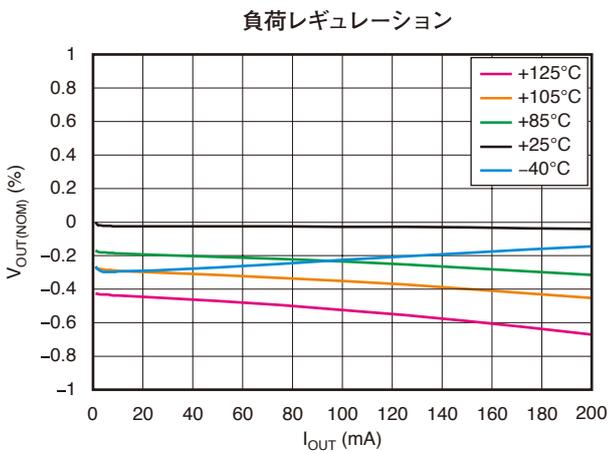


図 17

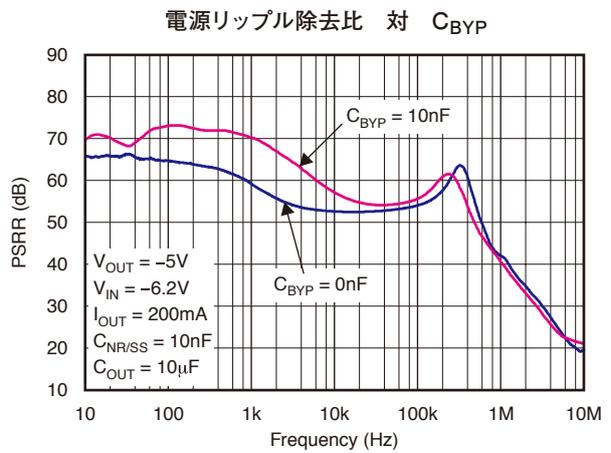


図 18

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

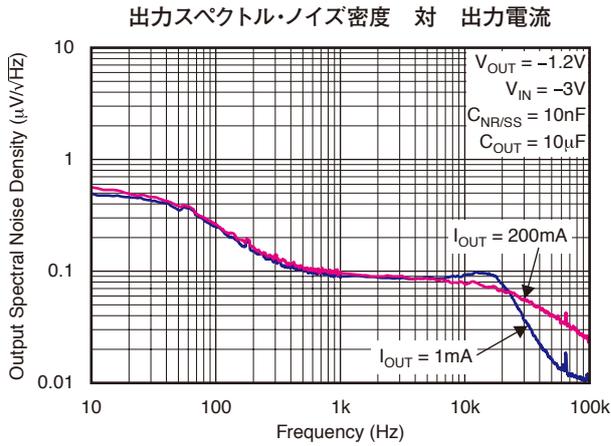


図 19

I_{OUT}	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
1mA	15.13	14.73
200mA	17.13	16.71

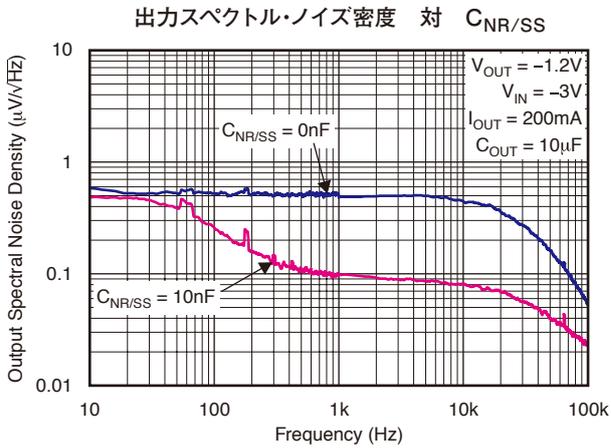


図 20

$C_{NR/SS}$	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
0nF	80.00	79.83
10nF	17.29	16.81

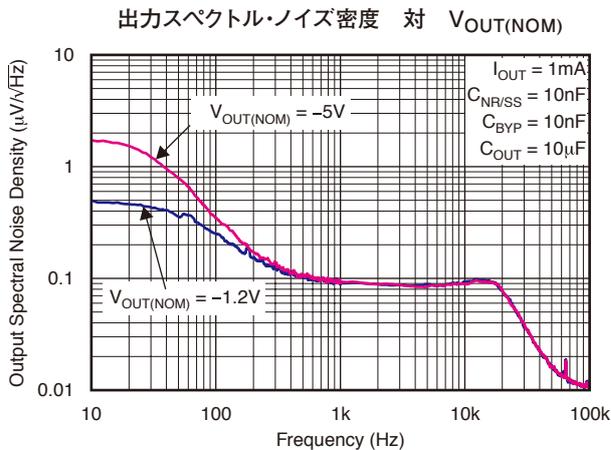


図 21

$V_{OUT(NOM)}$	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
-5V	17.50	15.04
-1.2V	15.13	14.73

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方), $V_{EN} = V_{IN}$, $I_{OUT} = 1\text{mA}$, $C_{IN} = 2.2\mu\text{F}$, $C_{OUT} = 2.2\mu\text{F}$, $C_{NR/SS} = 0\text{nF}$, FBピンをOUTに接続 (特に記述のない限り)

コンデンサ・プログラマブル・ソフト・スタート

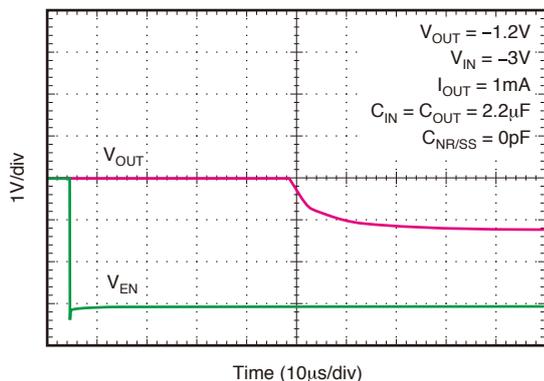


図 22

コンデンサ・プログラマブル・ソフト・スタート

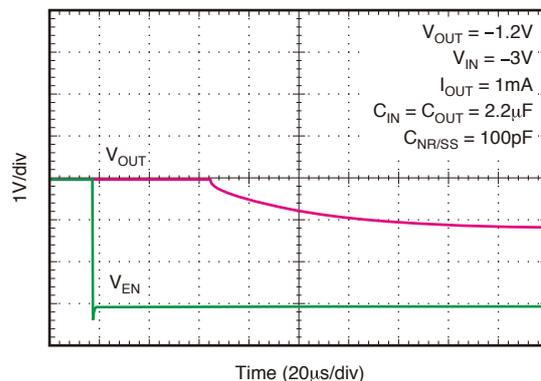


図 23

コンデンサ・プログラマブル・ソフト・スタート

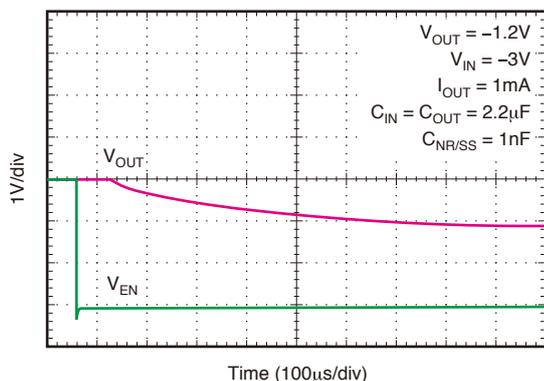


図 24

コンデンサ・プログラマブル・ソフト・スタート

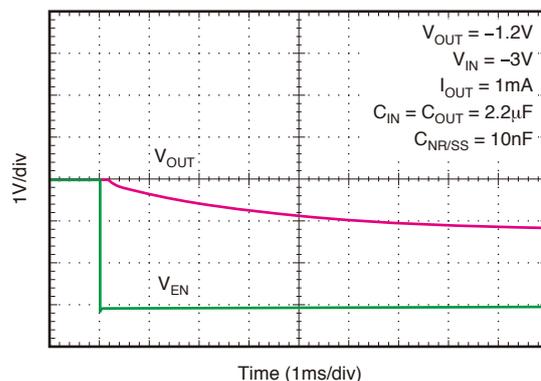


図 25

ライン過渡応答

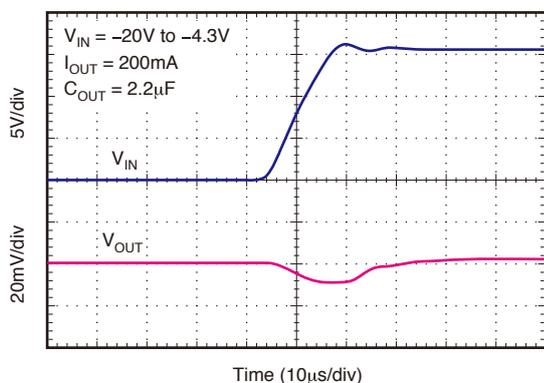


図 26

ライン過渡応答

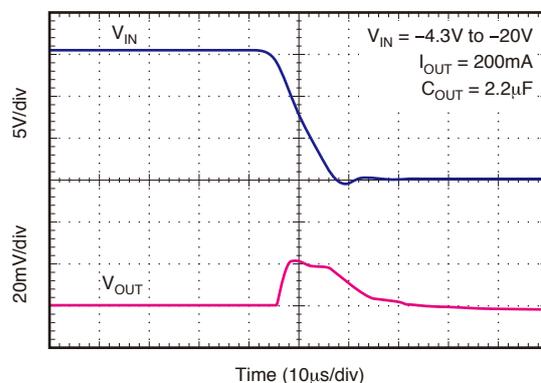


図 27

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

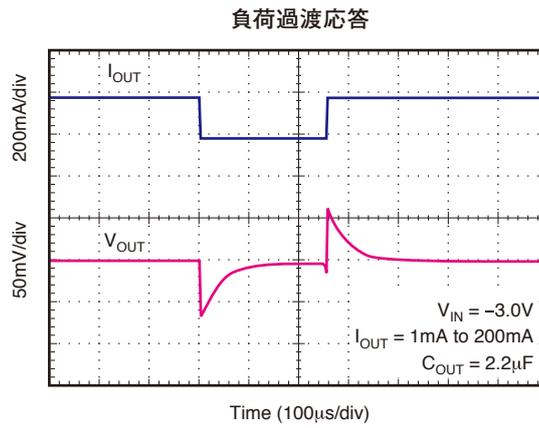


図 28

動作原理

全般説明

TPS7A30xxは、新世代のリニアレギュレータファミリーに属し、革新的なバイポーラプロセスを使用して、幅広い入力電圧範囲で超低ノイズおよび非常に高いPSRRレベルを実現しています。これらの機能と、優れた熱特性を持つMSOP-8 PowerPADパッケージの組み合わせにより、高性能アナログアプリケーションに対して理想的なデバイスとなっています。

可変出力電圧動作

TPS7A3001の出力電圧範囲は-1.174V~33Vです。図29に示すように、デバイスの公称出力電圧は2つの外付け抵抗によって設定されます。

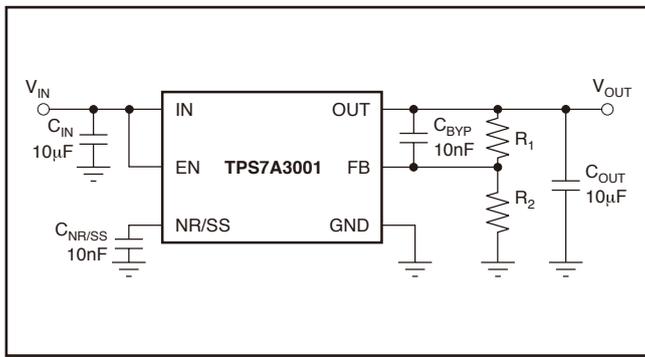


図 29. 最大AC性能のための可変出力動作

R_1 および R_2 は、全ての出力電圧範囲に対して式(1)を用いて計算できます。無負荷状態での安定性を確保するため、この抵抗回路には5µA以上の電流を供給する必要があります。

$$R_1 = R_2 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right), \text{ where } \frac{V_{OUT}}{R_1 + R_2} \geq 5\mu\text{A} \quad (1)$$

より高い電圧精度が必要な場合は、帰還ピンへの電流による出力電圧オフセットの影響を考慮する事、および公差0.1%の抵抗を使用します。

イネーブル・ピンの動作

TPS7A30xxには、両極性のイネーブル・ピン(EN)が備えられ、図30に示すように、電圧が正負のいずれであるかに関係なく、 $|V_{EN}| > 2.0\text{V}$ のときにレギュレータがオンになります。

この機能により、異なる種類のシステム電源管理トポロジを使用できます。

- ・ ENピンを (V_{IN} などの) 負電圧に直接接続、または
- ・ ENピンを (デジタル・ロジック回路の出力などの) 正電圧に直接接続

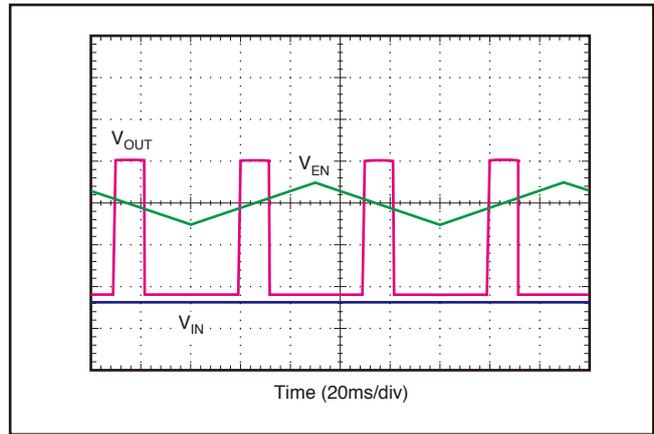


図 30. イネーブル・ピンの正/負スレッシュホールド

コンデンサに関する推奨事項

入力、出力、ノイズ低減、およびバイパスの各コンデンサには、低ESRのコンデンサを使用する必要があります。X7RおよびX5R誘電体を使用したセラミックコンデンサが推奨されます。これらの誘電体は、より安定した特性を提供します。セラミックX7Rコンデンサは全温度特性に優れる一方で、セラミックX5Rコンデンサは最もコスト効率が高く、高付加価値で提供されています。

高ESRのコンデンサではPSRRが低下する可能性があることに注意してください。

入力および出力コンデンサの要件

TPS7A30xxファミリーの高電圧、負電圧リニアレギュレータは、最小2.2µFの入力および出力容量で安定した動作を実現します。ただし、AC性能を最大限に高めるために、10µFのコンデンサを使用すること強く推奨します。

ノイズ低減およびバイパス・コンデンサの要件

ノイズ低減用コンデンサおよびバイパス・コンデンサ(それぞれ $C_{NR/SS}$ および C_{BYP})は、安定性実現のために必須ではありませんが、ノイズを最小限に抑え、AC性能を最大限に高めるために、0.01µFのコンデンサを使用することを強く推奨します。

AC性能の最大化

ノイズ性能とPSRR性能を最大限に高めるため、図29に示すように、10µF以上の入力および出力コンデンサ、および0.01µFのノイズ低減およびバイパス・コンデンサを使用することを推奨します。ここに示されるソリューションでは、最小ノイズレベルが15.1µV_{RMS}、10Hz~700kHzでの電源リップル除去レベルが55dB以上です。図18および図19を参照してください。

出力ノイズ

ノイズ低減用コンデンサ($C_{NR/SS}$)を使用すると、TPS7A30xxの出力ノイズが低くなります。

ノイズ低減用コンデンサは、内部リファレンスに対するフィルタとして機能します。0.01 μ Fのノイズ低減用コンデンサを使用することで、出力ノイズは約80% (80 μ V_{RMS}から17 μ V_{RMS}へ) 低下します。図20を参照してください。

TPS7A30xxは、出力電圧ノイズが低いことで、ノイズに敏感な回路への電源供給に理想的なソリューションとなります。

電源リップル除去

0.01 μ Fのノイズ低減用コンデンサにより、TPS7A30xxの電源リップル除去が向上し、110Hz~400kHzの周波数で電源リップル除去が最大20dB向上します。

さらに、FBピンとOUTピンの間に0.01 μ Fのバイパス・コンデンサ(C_{BYP})を追加することで、AC性能を最大限に高めることができます。このコンデンサは、10Hz~200kHzの帯域に対して有効で、低い周波数側での電源リップル除去を大きく向上させます。図18を参照してください。

TPS7A30xxは、非常に高い電源リップル除去性能により、オペアンプ、ADC、DAC、オーディオ・アンプなどの高性能アナログ回路の電源供給に優れた選択肢となります。

過渡応答

他のレギュレータと同様に、出力コンデンサのサイズを大きくすると、オーバーシュート/アンダーシュートが小さくなりますが、過渡応答の収束時間が増加します。

アプリケーション情報

高性能アナログ回路の電源

TPS7A30xxの主要な用途の1つは、システムの精度を最大限に高めるために、高性能アナログ回路に対して超低ノイズの電圧レールを提供することです。

TPS7A30xxファミリーの高電圧リニアレギュレータを、同等の正電圧製品であるTPS7A49xxファミリーの高電圧リニアレギュレータと組み合わせることで、オペアンプ、ADC、DAC、オーディオアンプなどの高性能アナログ回路に対して、超低ノイズの正電圧および負電圧のレールを提供できます。

高電圧でのノイズレベルが非常に低いため、電源電圧の高いアナログ回路に使用できます。この特性により、電圧範囲を最適化してシステム精度を最大限に高める高性能アナログソリューションを実現可能となります。

DC/DCコンバータ出力のフィルタリング

ほとんどの場合、システムに供給されている電圧レールは、システム内の1つまたは複数の回路で要求される電圧仕様と一致しません。これらの電源レールは、各々の電圧要件に応じて、昇圧または降圧する必要があります。

消費電流が無視できない程大きいときに電圧レールを昇圧または降圧するための手段としては、DC/DCコンバータが推奨されます。DC/DCコンバータでは、熱の発生を最小限に抑えて高い効率が得られますが、1つ大きな欠点があります。それは、DC出力信号上に高周波成分および関連する高調波が生じることです。

この高周波成分が適切にフィルタリングされない場合、アナログ回路の性能が劣化し、システム全体の精度が低下します。

TPS7A30xxは、広帯域で非常に高い電源リップル除去比を実現します。この仕様により、図31に示すように、DC/DCコンバータの出力をフィルタリングする用途に最適です。図29に示される最高性能の回路を使用することを強く推奨します。また、図18に示されるように、基本周波数（および可能であればその第1高調波）がレギュレータPSRRの帯域幅内に収まることを確認してください。

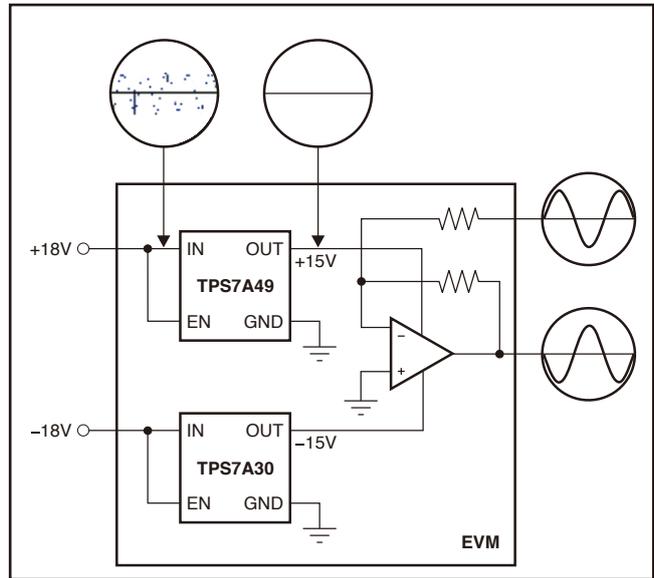


図 31. 高性能アナログ回路でのDC/DCコンバータ出力のレギュレーション

オーディオアプリケーション

オーディオアプリケーションは、20Hz~20kHzのオーディオ帯域内の歪みやノイズに極めて敏感です。この厳しい要件により、高性能オーディオシステムへの電源供給にはクリーンな電圧レールが要求されます。

TPS7A30xxは、電源リップル除去比が非常に高く (> 55dB)、オーディオ帯域で低ノイズであるため、オーディオアプリケーションの性能を最大限に高めることができます。図18を参照してください。

レイアウト

パッケージの実装

TPS7A30xxでの半田パッドのフットプリントに関する推奨事項については、この製品データシートの巻末、およびwww.ti.comを参照してください。

PSRRおよびノイズ性能向上のための推奨基板レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を向上させるために、基板設計ではINとOUTに別々のグランド・プレーンを設け、各グランド・プレーンをデバイスのGNDピンのみで接続することをお勧めします。さらに、出力コンデンサのグランド接続はデバイスのGNDピンに直接接続する必要があります。

性能を最大限に高め、安定性を確保するために、等価直列インダクタンス(ESL)および等価直列抵抗(ESR)は最小限に抑える必要があります。すべてのコンデンサ(C_{IN}、C_{OUT}、C_{NR/SS}、C_{BYP})は、デバイスにできる限り近づけて配置し、プリント基板(PCB)上でレギュレータ自体と同じ面に配置する必要があります。

どのコンデンサも、PCB上でレギュレータ自体と反対の面には配置しないでください。システムの性能に悪影響を与え、動作が不安定となる可能性もあるため、ビアや長いパターンの使用はできる限り避けてください。

可能であれば、このデータシートに記載された最高の性能を確保するため、TPS7A30評価ボードに使用されているのと同じレイアウトパターン(www.ti.comから入手可能)を使用してください。

過熱保護

過熱保護機能により、接合部温度が約+170°Cに上昇すると出力がディスエーブルになり、デバイスの温度が下がるまで待機状態となります。接合部温度が約+150°Cまで低下すると、出力回路がイネーブルになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン/オフを繰り返します。これによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向がある場合、消費電力が高すぎるか、ヒートシンクが不十分である可能性があります。動作の信頼性を高めるために、接合部温度は最高+125°Cに制限してください。完成設計(ヒートシンクを含む)における安全性の余裕を評価するには、ワーストケースの最大負荷および信号条件で動作させた状態で、過熱保護が作動するまで周囲温度を上昇させます。高い信頼性を得るためには、アプリケーションの最大想定周囲温度よりも45°C以上上昇した場合に過熱保護が作動するのが望ましい状態です。したがって、最大想定周囲温度およびワーストケース負荷でのワーストケース接合部温度は+125°Cとなります。

TPS7A30xxの内部保護回路は、過負荷状態に対して保護を行うよう設計されています。これは、適切なヒートシンクの代わりとなるよう意図されたものではありません。TPS7A30xxを過熱保護が作動するまで使用し続けると、デバイスの信頼性が低下します。

許容損失

チップから熱を取り除く能力はパッケージ・タイプによって異なるため、PCBレイアウトにおける考慮事項も異なってきます。デバイスの周辺の、他の部品が搭載されていないPCB領域は、デバイスからの熱を周辺の大気に逃がします。「許容損失」の表には、JEDECのHigh-K基板の性能データを示しています。より厚い銅を使用することで、デバイスの放熱効果が高まります。また、放熱層にめっきスルーホールを付加することによっても、ヒートシンクの効果が向上します。

消費電力は、入力電圧および負荷条件に依存します。消費電力(P_D)は、式(2)に示されるように、出力バス素子での電圧降下と出力電流との積に等しくなります。

$$P_D = (V_{IN} - V_{OUT}) I_{OUT} \quad (2)$$

推奨レイアウトおよび回路図

レイアウトは、優れた電源設計のために重要な要素です。高速で変化する電流または電圧を通す信号経路がいくつかあるため、浮遊インダクタンスや寄生容量によってノイズが発生したり、電源の性能が低下したりする可能性があります。これらの問題をなくすために、INピンは、X5RまたはX7R誘電体を使用した低ESRのセラミック・バイパス・コンデンサを使用してグランドにバイパスする必要があります。

GNDピンは、ICの下部にあるPowerPADに直接接続する必要があります。PowerPADは、ICの直下にある複数のビアを使用して内部のPCBグランド・プレーンに接続します。

異なるPCBレイアウトでも許容される性能を得ることは可能ですが、図32のレイアウトと図33の回路図はそれぞれ良好な結果が得られることが実証済みであり、ガイドラインとして示しています。

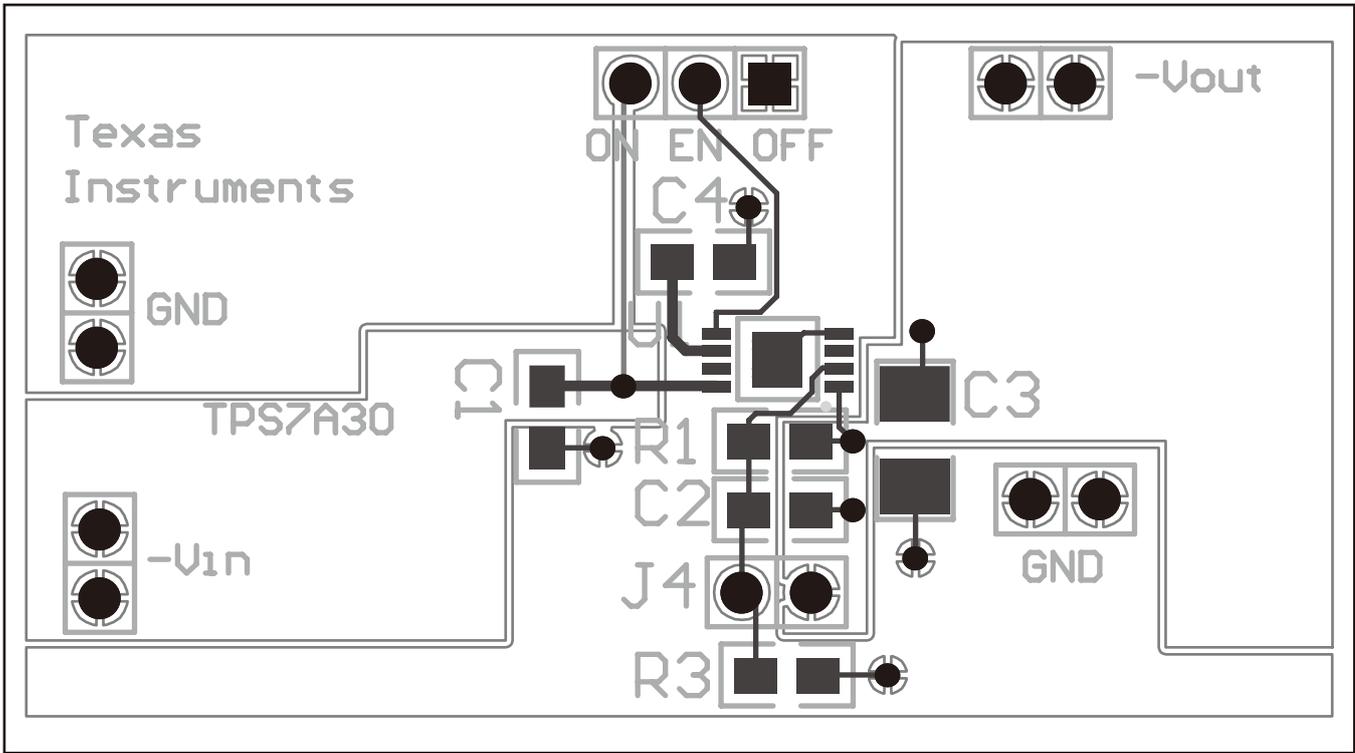


図 32. PCBレイアウト例

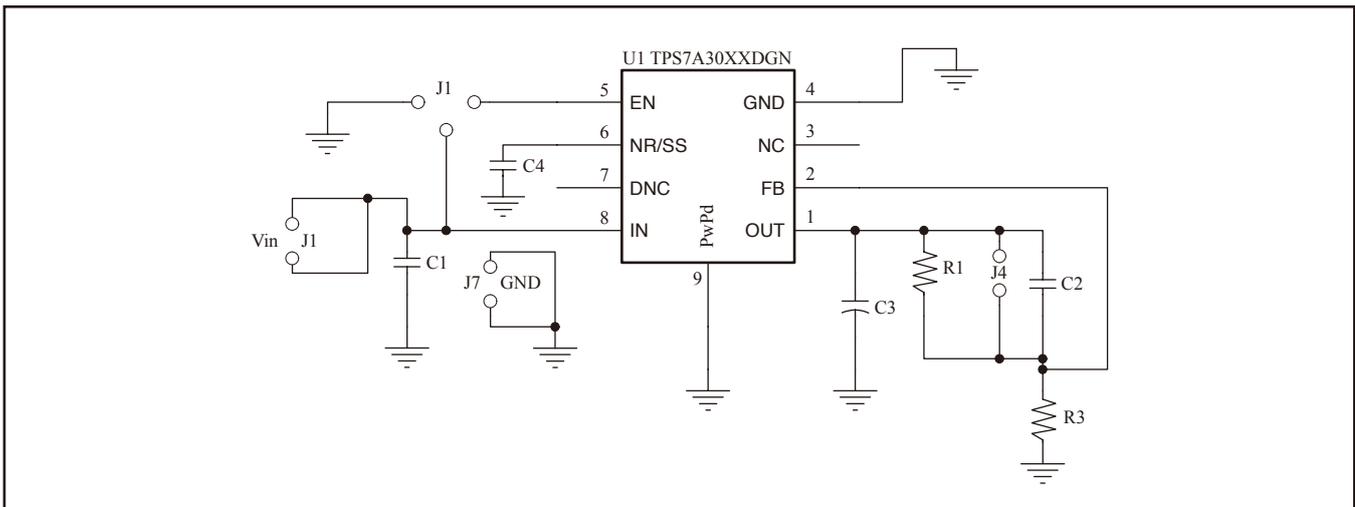


図 33. PCBレイアウト例の回路図

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
TPS7A3001DGNR	ACTIVE	MSOP- PowerPAD	DGN	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	Purchase Samples
TPS7A3001DGNT	ACTIVE	MSOP- PowerPAD	DGN	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	Request Free Samples

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free” (鉛フリー) は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free” (RoHS互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

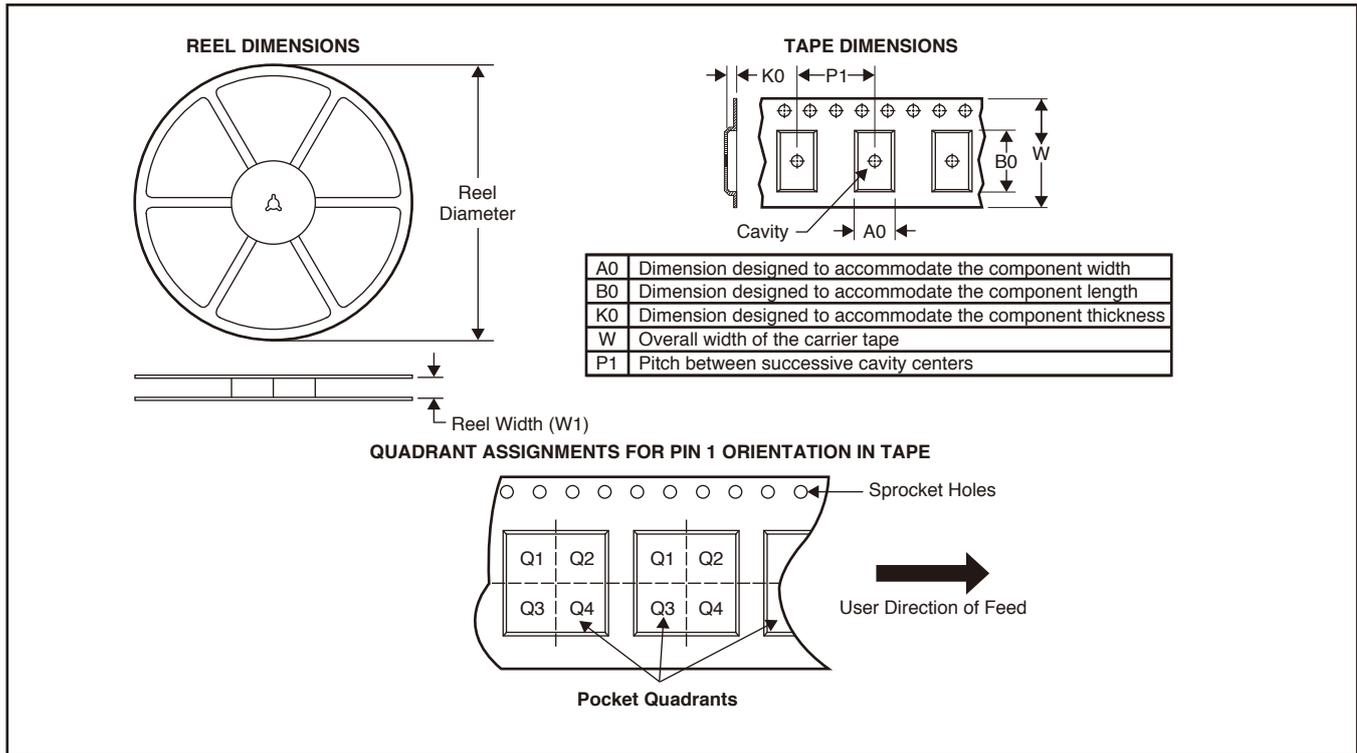
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

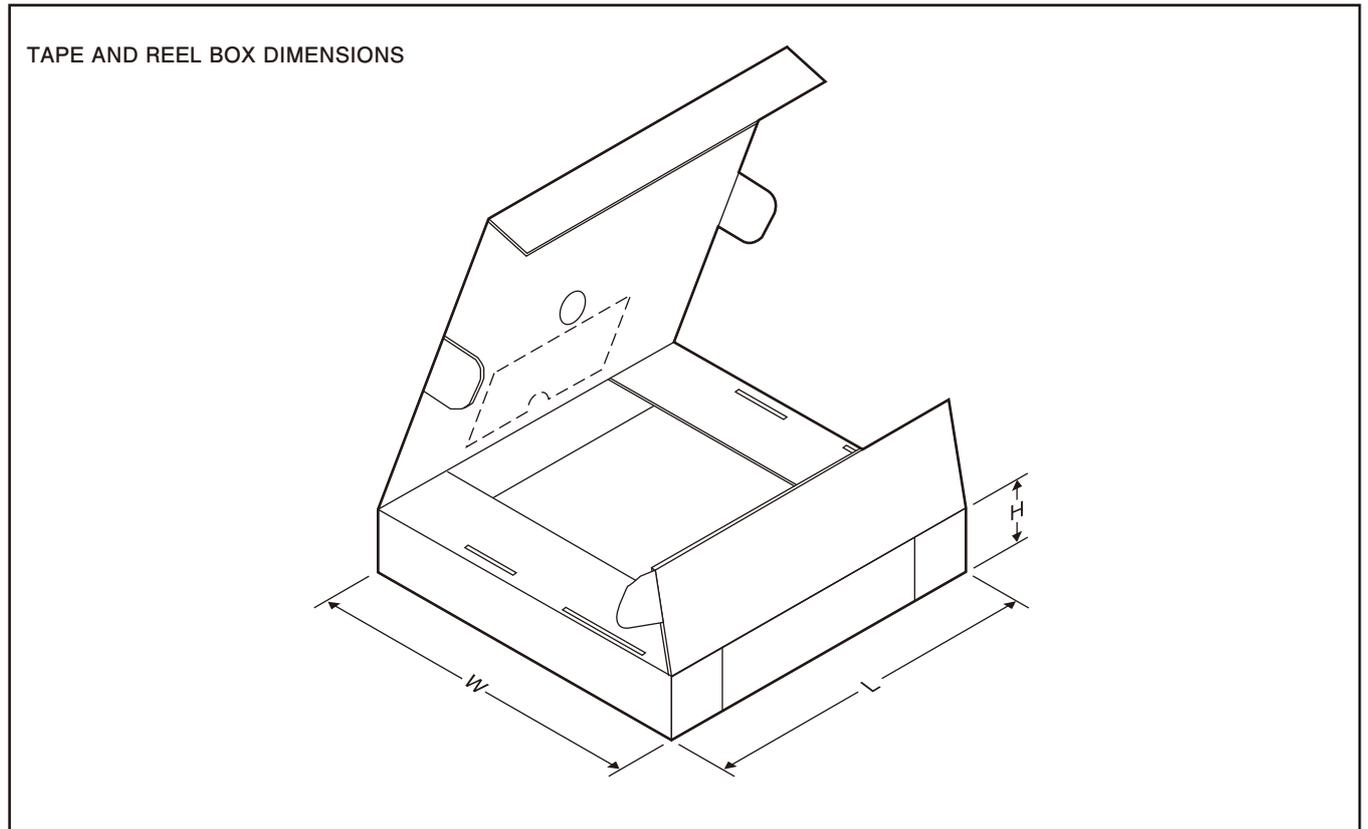
テープおよびリール・ボックス情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7A3001DGNR	MSOP-Power PAD	DGN	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A3001DGNT	MSOP-Power PAD	DGN	8	250	180.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

パッケージ・材料情報



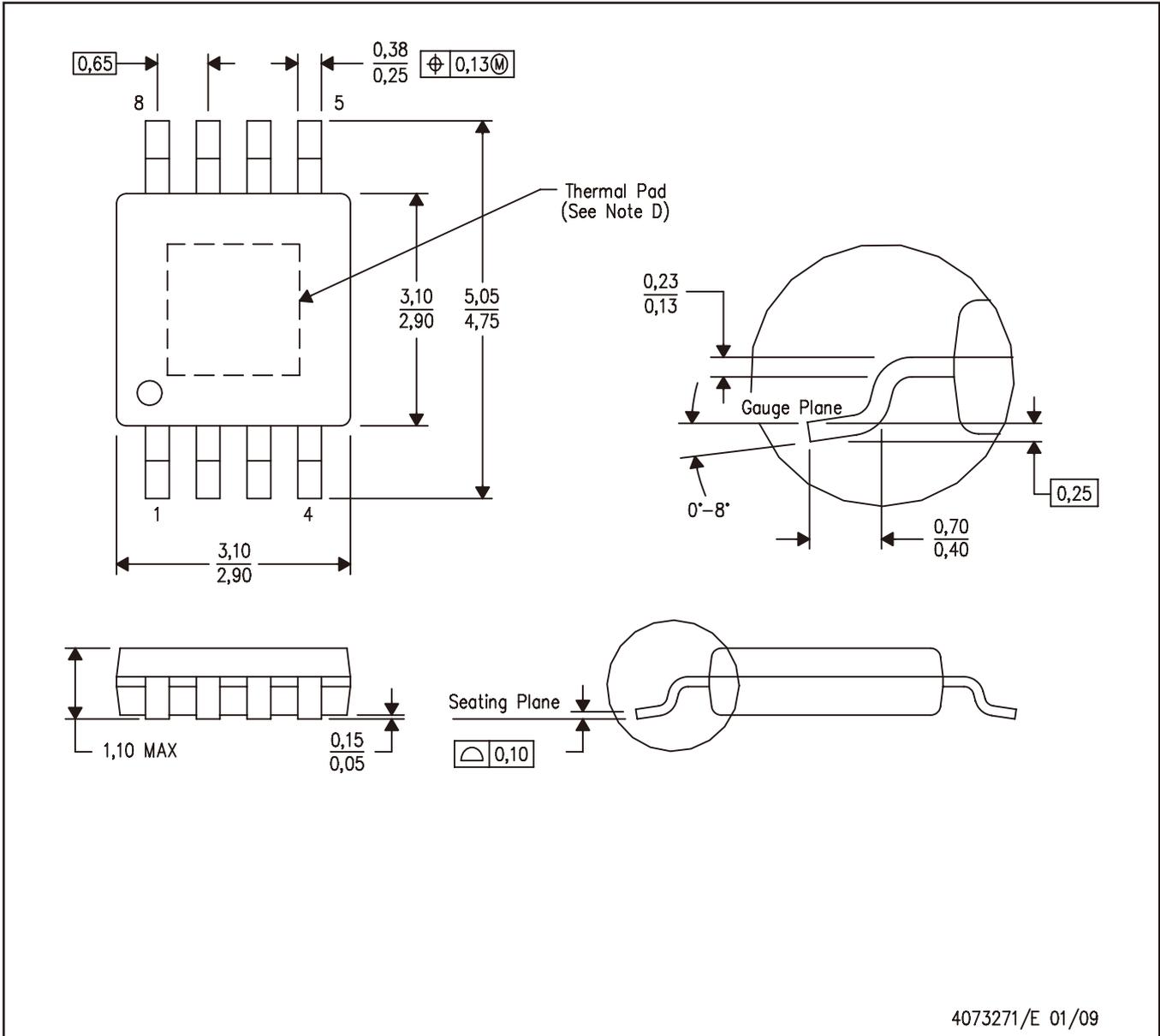
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7A3001DGNR	MSOP-PowerPAD	DGN	8	2500	346.0	346.0	29.0
TPS7A3001DGNT	MSOP-PowerPAD	DGN	8	250	190.5	212.7	31.8

メカニカル・データ

PWP (R-PDSO-G8)

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE



4073271/E 01/09

- 注: A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法には、モールド・フラッシュや突起は含まれません。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD Thermally Enhanced Package」(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. JEDEC MO-187 variation AA-Tに適合しています。

サーマルパッド・メカニカル・データ

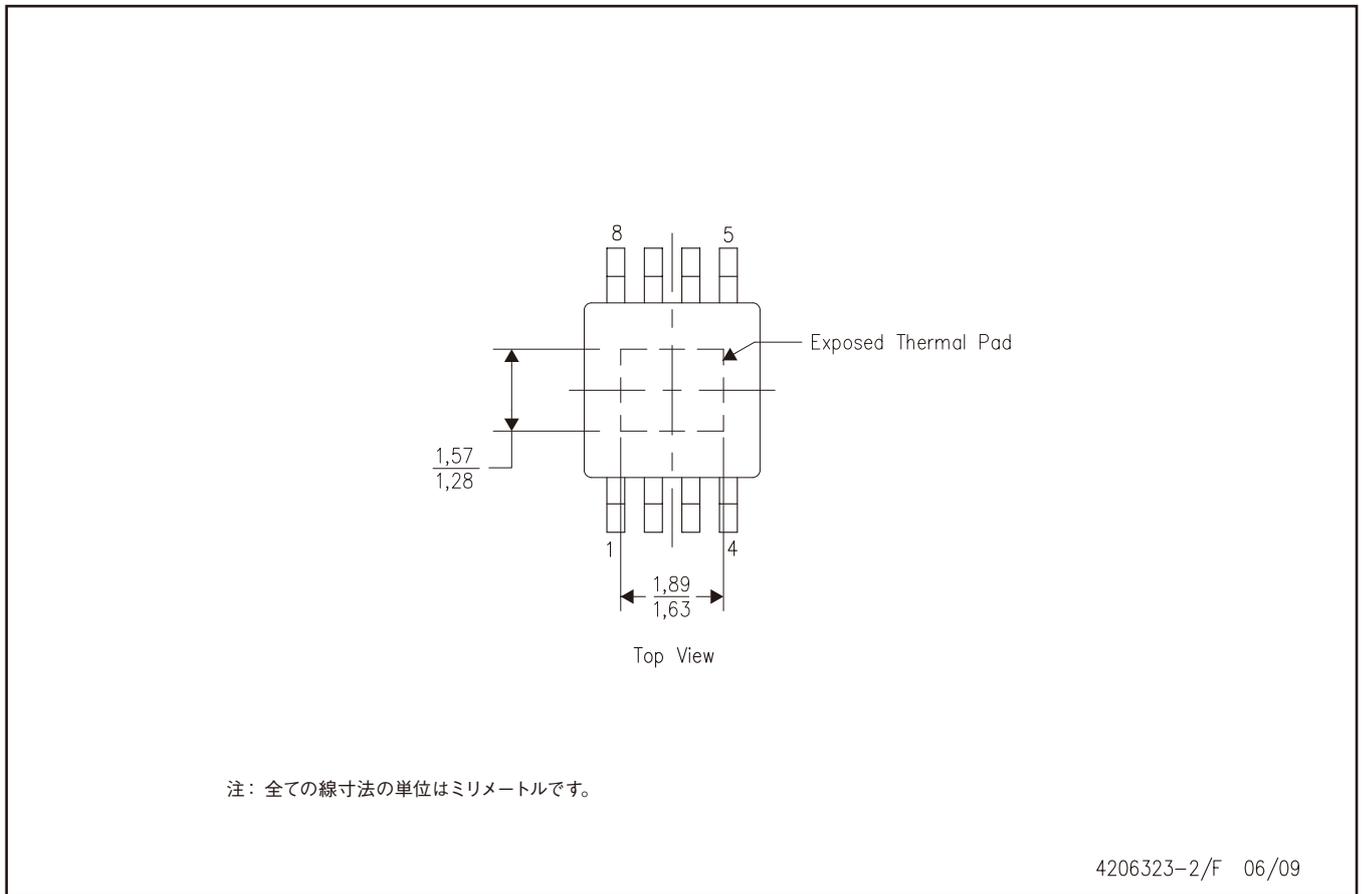
PWP(R-PDSO-G8)

熱的特性に関する資料

このパッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン(どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路(IC)からの熱の移動が最適化されます。

クワッド・フラットパック・ノーリード(QFN)パッケージとその利点についての情報はアプリケーション・レポート“Quad Flatpack No-Lead Logic Packages”TI文献番号SLMA004を参照してください。この文献はホームページwww.ti.comで入手できます。

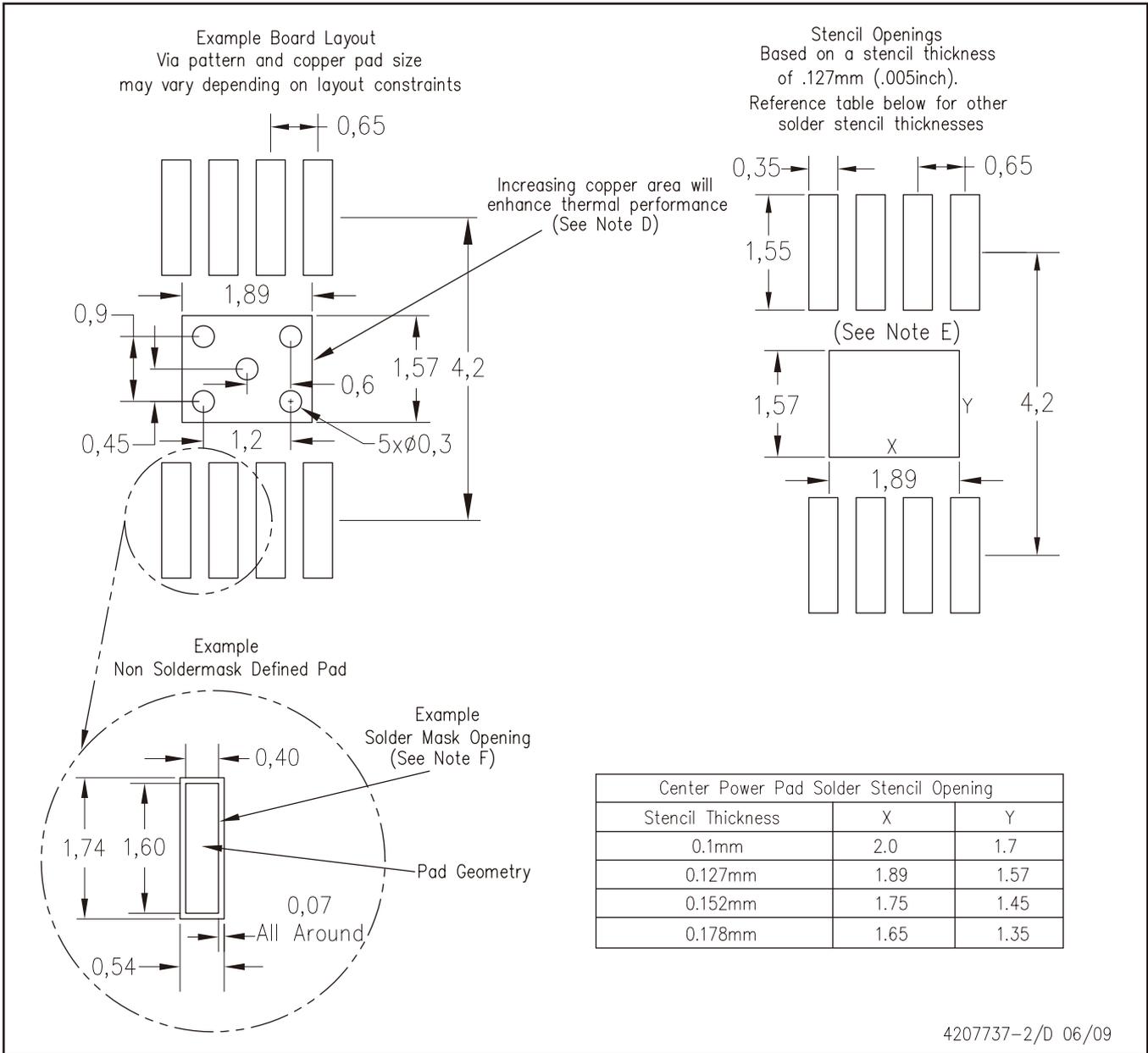
このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図 注: A. 全ての線寸法の単位はミリメートルです。

ランド・パターン

DGN(R-PDSO-G8) PowerPAD™



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 中央の半田マスク定義パッドを変更しないように、回路基板組み立て図に注記を書き込んでください。
 D. このパッケージは、基板上的のサーマルパッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、テクニカルブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002、SLMA004)および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。代替設計については、資料IPC-7351を推奨します。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

(SBVS125)

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超過してなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上