

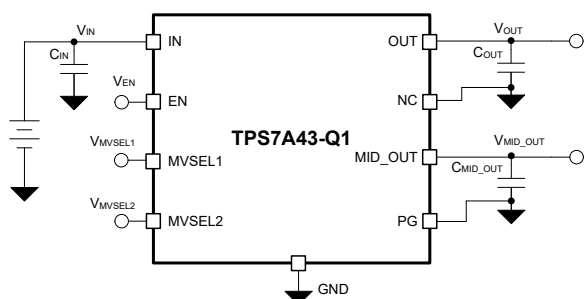
TPS7A43-Q1 車載、パワーグッド、精度イネーブルおよび選択可能な中間出力レールを備えた 50mA、85V、超低 I_Q 、低ドロップアウトの電圧レギュレータ

1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
 - 温度グレード 1: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, T_A
 - 接合部温度: $-40^{\circ}\text{C} \sim +150^{\circ}\text{C}$, T_J
- 幅広い入力電圧範囲: $4\text{V} \sim 85\text{V}$
 - 48V、24V、または 12V の車載バッテリーへの直接接続をサポートしています
- 広い出力電圧範囲 (V_{OUT}):
 - 可変: $1.24\text{V} \sim 14.5\text{V}$
 - 固定: 3.3V 、 5.0V
- 選択可能な中間出力 ($V_{\text{MID_OUT}}$):
 - 10V、12V、15V
- 出力電流:
 - 50mA (OUT と MID_OUT の合計)
- 温度範囲全体で $\pm 0.85\%$ の V_{OUT} 精度
- きわめて小さい I_Q : $5.5\mu\text{A}$ (標準値)
- 高精度のイネーブル
- パワーグッド (PG) 出力
- 100kHz における高い PSRR
 - 73dB (OUT)
 - 47dB (MID_OUT)
- サーマルシャットダウン機能と過電流保護機能
- パッケージ:
 - 10ピン HVSSOP (DGQ) [$R_{\theta\text{JA}} = 51.5^{\circ}\text{C/W}$]
 - 空間距離と沿面距離について IPC-2221B に適合しています

2 アプリケーション

- 車載各種ボディモーター
- ゾーンコントローラとボディドメインコントローラ
- 熱管理
- カーアクセスとセキュリティシステム
- HEV/EV のバッテリー管理システム (BMS)



代表的なアプリケーション回路

3 説明

TPS7A43-Q1 は、入力電圧範囲が $4\text{V} \sim 85\text{V}$ のワイド入力、低ドロップアウト (LDO) リニア電圧レギュレータで、非常に低い静止電流を特長としています。このデバイスは広い入力電圧範囲に対応し、最大 90V (200ms) のライン過渡電圧に耐えることができるため、48V、24V、または 12V の車載バッテリーへの直接接続に適しています。標準値 $5.5\mu\text{A}$ 、最大 $9\mu\text{A}$ の超低 I_Q により、厳しいシステム要件を満たすとともに、バッテリー接続アプリケーションでのバッテリー寿命を延ばします。

TPS7A43-Q1 の出力 (OUT) は、固定出力および可変出力の両方のバージョンがあり、 $1.24\text{V} \sim 14.5\text{V}$ の範囲でレギュレーションされ、温度範囲全体で $\pm 0.85\%$ の精度を実現します。このデバイスは、自動車用途のさまざまなアプリケーション向けに設計されており、マイコンなどの常時オン負荷への電源供給や、各種 IC (例えば CAN) のウェークアップ機能などに使用できます。このデバイスは、システムのスリープ状態中に重要な部品へ電力を供給するための効率的な選択肢です。TPS7A43-Q1 は、MVSEL ピンを使用して 10V、12V、または 15V に設定できる中間出力 (MID_OUT) も備えています。MID_OUT は LIN の電源供給やアンプのバイアス電源として使用でき、追加のレギュレータを不要にすることでシステムの複雑さを低減できます。

TPS7A43-Q1 は、入力からの抵抗分圧回路を使用して固定かつ高精度のスレッシュホールド電圧で LDO を有効または無効にできる高精度イネーブル入力を備えています。

パワーグッド出力 (PG) を使うと、フィードバックピンの電圧を監視して出力電圧のステータスを表示できます。EN 入力および PG 出力を使用して、システムの複数の電源をシーケンシングできます。

パッケージ情報

部品番号	パッケージ (1)	パッケージサイズ (2)
TPS7A43-Q1	DGQ (HVSSOP, 10)	3.0mm × 4.90mm

- すべての利用可能なパッケージについては、[メカニカル、パッケージ、および注文情報](#)を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



目次

1 特長	1	7 アプリケーションと実装	22
2 アプリケーション	1	7.1 使用上の注意.....	22
3 説明	1	7.2 代表的なアプリケーション.....	25
4 ピン構成および機能	3	7.3 電源に関する推奨事項.....	27
5 仕様	5	7.4 レイアウト.....	27
5.1 絶対最大定格.....	5	8 デバイスおよびドキュメントのサポート	29
5.2 ESD 定格.....	5	8.1 デバイス サポート.....	29
5.3 推奨動作条件.....	5	8.2 ドキュメントのサポート.....	29
5.4 熱に関する情報.....	6	8.3 ドキュメントの更新通知を受け取る方法.....	29
5.5 電気的特性.....	6	8.4 サポート・リソース.....	29
5.6 代表的特性.....	9	8.5 商標.....	29
6 詳細説明	16	8.6 静電気放電に関する注意事項.....	30
6.1 概要.....	16	8.7 用語集.....	30
6.2 機能ブロック図.....	16	9 改訂履歴	30
6.3 機能説明.....	17	10 メカニカル、パッケージ、および注文情報	30
6.4 デバイスの機能モード.....	20		

4 ピン構成および機能

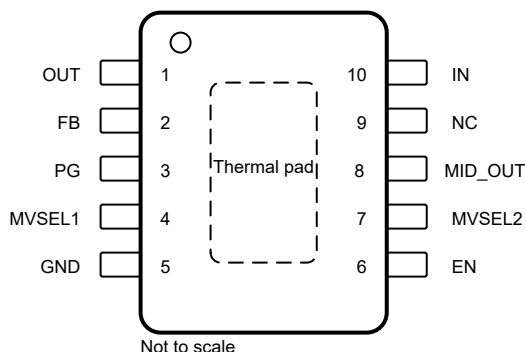


図 4-1. DGQ パッケージ (可変)、
10 ピン HVSSOP (上面図)

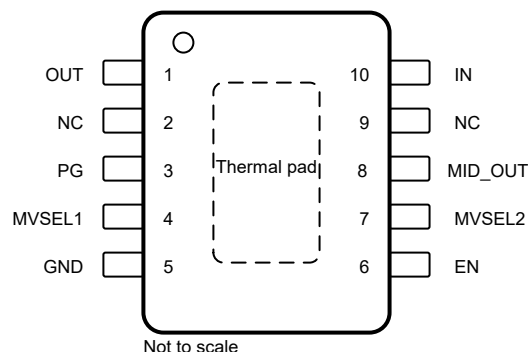


図 4-2. DGQ パッケージ (固定)、10 ピン HVSSOP (上
面図)

表 4-1. ピンの機能

名称	ピン		タイプ	説明
	DGQ (可変)	DGQ (固定)		
EN	6	6	入力	高精度イネーブルピン。このピンを $V_{EN(HI)}$ より高い電圧にすると、デバイスが有効になります。このピンの電圧が $V_{EN(LOW)}$ 未満になると、デバイスは無効になります。特定の条件では、このピンをフローティングのままにしてデバイスを有効にすることができます。詳細については、 高精度のイネーブル セクションを参照してください。EN ピンを IN ピンに直接接続する場合、入力電圧は 18V を超えないようにする必要があります。 推奨動作条件表 を参照してください。
FB	2	—	入力	可変バージョンの場合のみ。フィードバックピン。(OUT) 出力用の制御ループ誤差アンプへの入力であり、外部抵抗を用いてデバイスの出力電圧を設定するために使用されます。詳細については、 可変デバイスの帰還抵抗 セクションを参照してください。このピンをフローティング状態のままにしてはいけません。
GND	5	5	—	グラウンドピン。
IN	10	10	入力	入力ピン。過渡応答を最適化し入力インピーダンスを最小化するため、IN からグラウンドの間には推奨値以上のセラミックコンデンサを使用してください。 推奨動作条件表 を参照してください。入力コンデンサは、デバイスの IN ピンと GND ピンにできる限り近づけて配置してください。
MID_OUT	8	8	出力	レギュレートされた MID 出力ピン。安定性を確保するため、MID_OUT とグラウンドの間にコンデンサが必要です。MID_OUT とグラウンドの間には、推奨される最小値以上のコンデンサを使用してください。 推奨動作条件表 と 入力コンデンサおよび出力コンデンサの要件 セクションを参照してください。MID_OUT が負荷を駆動していない場合は、 OUT のみの動作 (MID_OUT なしで使用) セクションを参照してください。MID 出力コンデンサは、デバイスの MID_OUT ピンおよび GND ピンの近くにできるだけ配置してください。
MVSEL1	4	4	入力	MID_OUT 電圧選択ピン。MVSEL1 ピンと MVSEL2 ピンを使用して、MID_OUT 電圧を設定します。これらのピンを使用した MID_OUT 電圧の設定方法の詳細については、 MID_OUT 電圧設定 セクションを参照してください。このピンをフローティングにしないでください。 V_{MID_OUT} の設定に使用しない場合は、このピンを GND に接続してください。
MVSEL2	7	7	入力	MID_OUT 電圧選択ピン。MVSEL2 ピンと MVSEL1 ピンを使用して、MID_OUT 電圧を設定します。これらのピンを使用した MID_OUT 電圧の設定方法の詳細については、 MID_OUT 電圧設定 セクションを参照してください。このピンをフローティングにしないでください。 V_{MID_OUT} の設定に使用しない場合は、このピンを GND に接続してください。

表 4-1. ピンの機能 (続き)

ピン			タイプ	説明
名称	DGQ (可変)	DGQ (固定)		
NC	9	9	—	内部接続なしこのピンはフローティングのままにすることも、熱特性を向上させるために GND プレーンに接続することもできます。アプリケーションで IPC-2221B に基づく高電圧クリアランスが必要な場合、このピンはフローティングのままにする必要があります。
NC	—	2	—	内部接続なしこのピンはフローティングのままにすることも、熱特性を向上させるために GND プレーンに接続することもできます。
OUT	1	1	出力	レギュレートされた出力ピン。安定性のために、OUT とグランドの間にコンデンサが必要です。最良の過渡応答を得るため、OUT とグランドの間には推奨公称値以上のコンデンサを使用してください。推奨動作条件表に記載されている推奨コンデンサ値に従ってください。出力コンデンサは、デバイスの OUT ピンと GND ピンにできる限り近づけて配置してください。
PG	3	3	出力	パワーグッドピン。オープンドレイン出力は、出力電圧が目標の $V_{IT(PG,RISING)}$ に達したことを示します。電氣的特性表を参照してください。使用しない場合、このピンはフローティングのままにするか、熱特性を改善するために GND プレーンに接続することができます。
サーマル パッド	パッド	パッド	—	パッケージの露出パッド。このパッドはグランドに接続するか、フローティングのままにしてください。熱性能を向上させるには、サーマル パッドは大面积の GND プレーンに接続します。

5 仕様

5.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
電圧 ⁽²⁾	IN	-0.3	90 ⁽³⁾	V
	OUT (可変バージョン)	-0.3	V _{MID} + 0.3 ⁽⁴⁾	
	OUT (固定バージョン)	-0.3	5.5	
	MID_OUT	-0.3	V _{IN} + 0.3 ⁽⁵⁾	
	FB	-0.3	5.5	
	EN	-0.3	20	
	MVSEL1	-0.3	20	
	MVSEL2	-0.3	20	
	PG	-0.3	20	
電流	最大出力 (I _{OUT(max)})	内部的に制限		A
	最大 MID 出力 (I _{MID_OUT(max)})	内部的に制限		
温度	動作時の接合部温度、T _J	-50	150	°C
	保存、T _{stg}	-65	150	

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の範囲内であっても推奨動作条件の範囲外で短時間動作させると、デバイスは損傷を受けないかもしれませんが、完全に機能しなくなる可能性があります、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) すべての GND に対する電圧
- (3) 絶対最大電圧、90V に 200ms 耐えます。
- (4) $V_{MID_OUT} + 0.3V$ または 20V (どちらか小さい方)。
- (5) $V_{IN} + 0.3V$ または 20V (どちらか小さい方)。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、AEC Q100-002 に準拠 ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠	±750	

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 推奨動作条件

		最小値	公称値	最大値	単位
V_{IN}	入力電圧	4		85	V
V_{MID_OUT}	MID 出力電圧	10		15	V
V_{OUT}	出力電圧 (可変バージョン)	1.24		$V_{MID_OUT} - V_{DO(OUT)}$	V
	出力電圧 (固定バージョン)	1.25		5.5	V
I_{OUT}	出力電流	0		$50 - I_{MID_OUT}$	mA
I_{MID_OUT}	MID レール出力電流	0		50	mA
V_{MVSEL1}	MID 電圧選択入力電圧 1	0		18	V
V_{MVSEL2}	MID 電圧選択入力電圧 2	0		18	V
V_{EN}	イネーブル電圧	0		18	V
V_{PG} ⁽¹⁾	パワー グッド電圧	0		18	V
C_{IN} ⁽²⁾	入力コンデンサ		0.1		μF

5.3 推奨動作条件 (続き)

		最小値	公称値	最大値	単位
$C_{OUT}^{(2)}$	出力コンデンサ	1	2.2	100	μF
$C_{MID_OUT}^{(2)(3)}$	MID 出力コンデンサ	$3 \times C_{OUT}$			μF
T_A	周囲温度範囲	-40		125	$^{\circ}\text{C}$
T_J	動作時接合部温度	-40		150	$^{\circ}\text{C}$

- (1) PG 出力が low に駆動されるとき PG ピンのシンク電流を制限するために、プルアップ抵抗を選定します。詳細については、[パワー グッドセクション](#)を参照してください。
- (2) 表に記載されている容量は、コンデンサの公称値です。有効容量を算出する際は、表に記載された値の 50% のデレーティングを想定してください。
- (3) 安定動作のため、 C_{MID_OUT} と C_{OUT} の容量比を 3:1 以上に維持してください。

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS7A43-Q1	単位
		HVSSOP (DGQ)	
		8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	51.5	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(\text{top})}$	接合部からケース (上面) への熱抵抗	78.3	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗	24.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ	3.8	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ	23.9	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(\text{bot})}$	接合部からケース (底面) への熱抵抗	5.8	$^{\circ}\text{C}/\text{W}$

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
[SPRA953](#)

5.5 電気的特性

$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ 、 $V_{IN} = V_{OUT(\text{nom})} + 1.5\text{V}$ または 4V のいずれか大きい方、FB は OUT に接続 (可変バージョンのみ)、 $I_{OUT} = 1\text{mA}$ 、 $I_{MID_OUT} = 0\text{mA}$ 、 $V_{EN} = 2\text{V}$ 、 $V_{MVSEL1} = 0.9\text{V}$ 、 $V_{MVSEL2} = 0.9\text{V}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{MID_OUT} = 4.7\mu\text{F}$ 、 $C_{OUT} = 1\mu\text{F}$ の条件で規定 (特に記載がない限り)、標準値は $T_J = 25^{\circ}\text{C}$ における値

パラメータ		テスト条件		最小値	標準値	最大値	単位
ΔV _{OUT}	出力電圧精度	可変バージョン、V _{OUT} = V _{FB}		1.23	1.24	1.25	V
		固定出力バージョン	T _J = 25°C	-0.5		0.5	%
			T _J = -40°C～+125°C	-0.75		0.75	
			T _J = -40°C～+150°C	-0.85		0.85	
V _{FB}	帰還電圧	可変バージョンのみ			1.24		V
ΔV _{OUT(ΔVIN)}	ラインレギュレーション ⁽¹⁾	(V _{OUT(nom)} + 1V または 4V) ≤ V _{IN} ≤ 85V			-0.05	0.05	%
		V _{MID_OUT(nom)} + 1.5V ≤ V _{IN} ≤ 85V			-0.05	0.05	
ΔV _{OUT(ΔIOUT)}	ロードレギュレーション	1mA ≤ I _{OUT} ≤ 50mA、 I _{MID_OUT} = 0mA			-0.15	0.10	%

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$, $V_{IN} = V_{OUT(nom)} + 1.5\text{V}$ または 4V のいずれか大きい方、FB は OUT に接続 (可変バージョンのみ)、 $I_{OUT} = 1\text{mA}$, $I_{MID_OUT} = 0\text{mA}$, $V_{EN} = 2\text{V}$, $V_{MVSEL1} = 0.9\text{V}$, $V_{MVSEL2} = 0.9\text{V}$, $C_{IN} = 1\mu\text{F}$, $C_{MID_OUT} = 4.7\mu\text{F}$, $C_{OUT} = 1\mu\text{F}$ の条件で規定 (特に記載がない限り)、標準値は $T_J = 25^{\circ}\text{C}$ における値

パラメータ		テスト条件		最小値	標準値	最大値	単位
ΔV_{MID_OUT}	MID 出力電圧精度	$V_{IN} = V_{MID_OUT} + 1.5\text{V}$	$V_{MVSEL1} \leq V_{MVSEL1(LOW)}$ 、 $V_{MVSEL2} \leq V_{MVSEL2(LOW)}$	14.4	15	15.6	V
			$V_{MVSEL1} \leq V_{MVSEL1(LOW)}$ または $V_{MVSEL1} \geq V_{MVSEL1(HIGH)}$ 、 $V_{MVSEL2} \geq V_{MVSEL2(HIGH)}$	11.5	12	12.5	
			$V_{MVSEL1} \geq V_{MVSEL1(HIGH)}$ 、 $V_{MVSEL2} \leq V_{MVSEL2(LOW)}$	9.6	10	10.4	
$\Delta V_{MID_OUT}(\Delta V_{IN})$	MID 出力のラインレギュレーション ⁽¹⁾	$(V_{MID_OUT(nom)} + 1.5\text{V} \leq V_{IN} \leq 85\text{V})$ 、 $I_{MID_OUT} = 1\text{mA}$, $I_{OUT} = 0\text{mA}$		-0.1		0.1	%
$\Delta V_{MID_OUT}(\Delta I_{OUT})$	MID 出力電圧のロードレギュレーション	$1\text{mA} \leq I_{MID_OUT} \leq 50\text{mA}$ $V_{IN} = V_{MID_OUT} + 1.5\text{V}$ $I_{OUT} = 0\text{mA}$		-0.2		0.1	%
$V_{DO(OUT)}$	ドロップアウト電圧 $V_{IN} \sim V_{OUT}$ ⁽²⁾	$I_{OUT} = 50\text{mA}$				800	mV
	ドロップアウト電圧 $V_{MID_OUT} \sim V_{OUT}$ ⁽²⁾	$I_{OUT} = 50\text{mA}$				200	mV
$V_{DO(MID_OUT)}$	ドロップアウト電圧 $V_{IN} \sim V_{MID_OUT}$ ⁽³⁾	$I_{MID_OUT} = 50\text{mA}$				600	mV
$I_{CL(OUT)}$	出力電流制限	$V_{OUT} = 0.9 \times V_{OUT(nom)}$		100	125	145	mA
$I_{CL(MID_OUT)}$	MID 出力電流制限	$V_{OUT} = 0.9 \times V_{MID_OUT(nom)}$ 、 $V_{IN} = V_{MID_OUT} + 1.5\text{V}$		118	145	165	mA
I_{GND}	グラントピン電流	$I_{OUT} = I_{MID_OUT} = 0\text{mA}$ 、 $V_{IN} = V_{MID_OUT} + 1.5\text{V}$	$T_J = 25^{\circ}\text{C}$		5.5	7	μA
			$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$			9	
			$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$			10.5	
		$I_{OUT} = 50\text{mA}$ 、 $V_{IN} = V_{MID_OUT} + 1.5\text{V}$			185		
$I_{SHUTDOWN}$	シャットダウン電流	$V_{EN} \leq V_{EN(LOW)}$ 、 $V_{IN} = V_{MID_OUT(nom)} + 1.5\text{V}$ $I_{OUT} = I_{MID_OUT} = 0\text{mA}$	$T_J = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$		710	1600	nA
			$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$			2100	
			$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$			2300	
		$V_{EN} \leq V_{EN(LOW)}$ 、 $V_{IN} = 85\text{V}$ $I_{OUT} = I_{MID_OUT} = 0\text{mA}$	$T_J = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$		710	1900	
			$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$			2500	
I_{FB}	FB ピン電流				10		nA
I_{MVSEL1}	MVSEL1 ピンの電流	$V_{MVSEL1} = 18\text{V}$			10		nA
I_{MVSEL2}	MVSEL2 ピンの電流	$V_{MVSEL2} = 18\text{V}$			10		nA
I_{EN}	EN ピン電流	$V_{EN} = 18\text{V}$			10		nA
$V_{MVSEL1(HIGH)}$	MVSEL1 ピンのハイレベル入力電圧			0.9			V
$V_{MVSEL1(LOW)}$	MVSEL1 ピンの入力ローレベル電圧					0.3	V
$V_{MVSEL2(HIGH)}$	MVSEL2 ピンのハイレベル入力電圧			0.9			V
$V_{MVSEL2(LOW)}$	MVSEL2 ピンの入力ローレベル電圧					0.3	V

5.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ 、 $V_{IN} = V_{OUT(nom)} + 1.5\text{V}$ または 4V のいずれか大きい方、FB は OUT に接続 (可変バージョンのみ)、 $I_{OUT} = 1\text{mA}$ 、 $I_{MID_OUT} = 0\text{mA}$ 、 $V_{EN} = 2\text{V}$ 、 $V_{MVSEL1} = 0.9\text{V}$ 、 $V_{MVSEL2} = 0.9\text{V}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{MID_OUT} = 4.7\mu\text{F}$ 、 $C_{OUT} = 1\mu\text{F}$ の条件で規定 (特に記載がない限り)、標準値は $T_J = 25^{\circ}\text{C}$ における値

パラメータ		テスト条件		最小値	標準値	最大値	単位	
V _{EN(HI)}	イネーブル立ち上がりスレッシュヨルド	デバイス イネーブル		1.15	1.24	1.35	V	
V _{EN(LOW)}	イネーブル立ち下がりスレッシュヨルド	デバイスは無効です		1.11	1.19	1.28	V	
V _{EN(HYST)}	イネーブル ピンのヒステリシス			50			mV	
V _{IT(PG,RISING)}	PG ピンの立ち上がりスレッシュヨルド	R _{PULLUP} = 10kΩ、V _{OUT} 立ち上がり、 V _{IN} ≥ V _{UVLO(RISING)}		88	93	96.5	%V _{OUT}	
V _{HYS(PG)}	PG ピンのヒステリシス	R _{PULLUP} = 10kΩ、V _{OUT} 立ち下がり、 V _{IN} ≥ V _{UVLO(RISING)}		3				
V _{IT(PG,FALLING)}	PG ピンの立ち下がりスレッシュヨルド	R _{PULLUP} = 10kΩ、V _{OUT} 立ち下がり、 V _{IN} ≥ V _{UVLO(RISING)}		84	90	94.5		
V _{OL(PG)}	PG ピンの Low レベル出力電圧	V _{OUT} < V _{IT(PG,FALLING)} 、I _{PG-SINK} = 500μA		0.4			V	
I _{LKG(PG)}	PG ピンのリーク電流	V _{OUT} > V _{IT(PG,RISING)} 、V _{PG} = 18V		5			130	nA
PSRR _(OUT)	OUT レールの電源除去比	I _{OUT} = 20mA	f = 10Hz	76			dB	
			f = 100Hz	67				
			f = 1kHz	82				
			f = 100kHz	73				
PSRR _(MID_OUT)	MID_OUT 出力の電源除去比	I _{MID_OUT} = 20mA	f = 10Hz	61				
			f = 100Hz	64				
			f = 1kHz	55				
			f = 100kHz	47				
V _n	出力ノイズ電圧	BW = 10Hz ~ 100kHz、V _{OUT} = 1.24V		124			μV _{RMS}	
T _{SD(shutdown)}	サーマル シャットダウン温度	シャットダウン、温度上昇		170			°C	
T _{SD(reset)}	サーマル シャットダウンリセット温度	リセット、温度低下		155			°C	
t _{TSD}	サーマル シャットダウン応答時間			60			μs	
t _{TSD(reset)}	サーマル シャットダウンリセット時間			5			ms	

- (1) LDO の入力から LDO の最終出力までのラインレギュレーション。
- (2) 固定出力電圧バージョンでは、 V_{DO} は $V_{IN} = 0.95 \times V_{OUT(nom)}$ の条件で測定されます。固定出力電圧バージョンでは、 $V_{OUT} \leq 3.1\text{V}$ の場合、 V_{DO} は測定されません。可変出力デバイスの場合、 V_{DO} は $V_{FB} = 0.95 \times V_{FB(nom)}$ で測定されます。
- (3) Mid 出力電圧の場合、 $V_{DO(MID_OUT)}$ は $V_{IN} = 0.95 \times V_{MID_OUT(nom)}$ の条件で測定されます。

5.6 代表的特性

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$

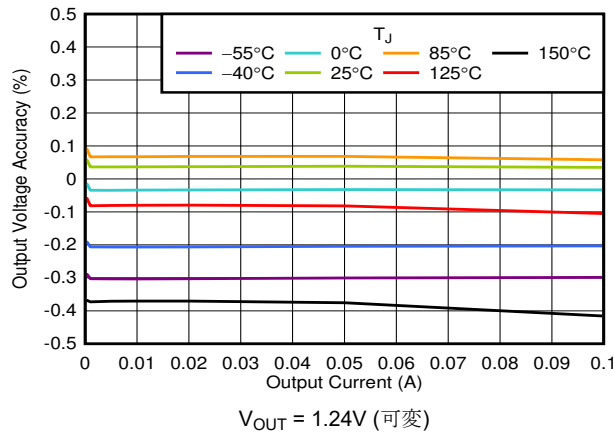


図 5-1. V_{OUT} の精度と I_{OUT} との関係

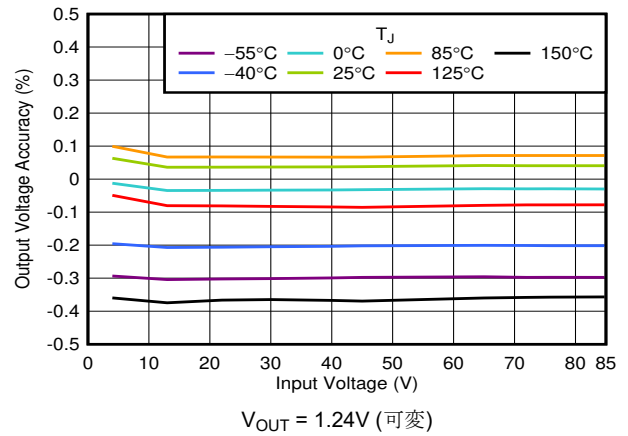


図 5-2. V_{OUT} の精度と V_{IN} との関係

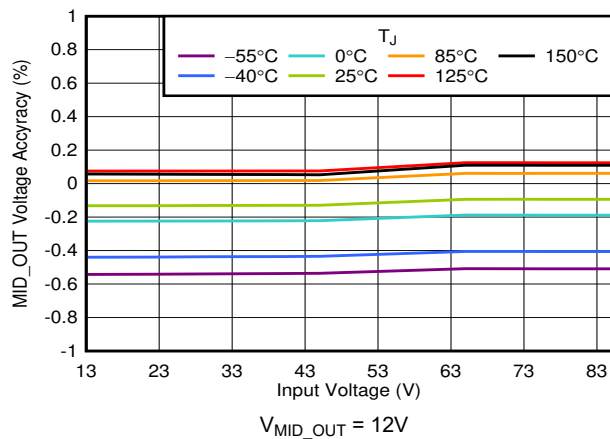


図 5-3. $V_{\text{MID_OUT}}$ の精度と V_{IN} との関係

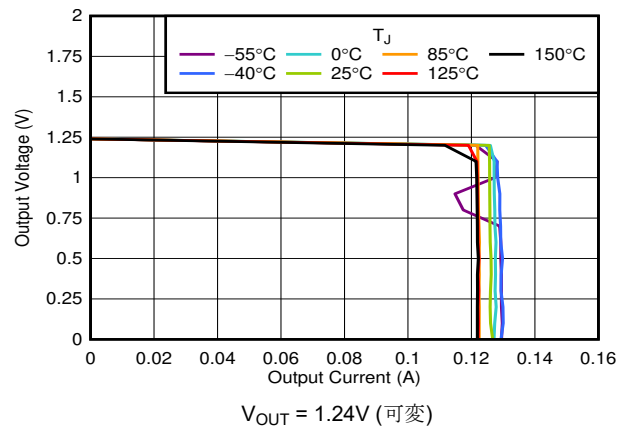


図 5-4. V_{DO} と I_{OUT} との関係

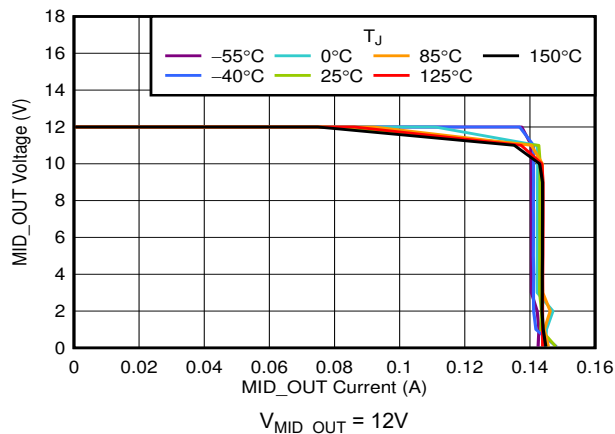


図 5-5. $V_{\text{MID_OUT}}$ と $I_{\text{MID_OUT}}$ との関係

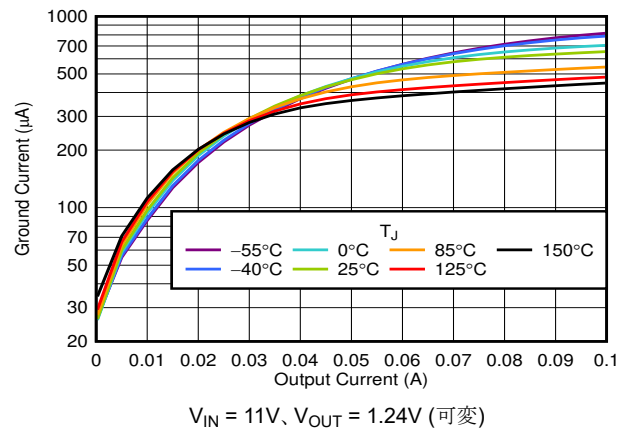
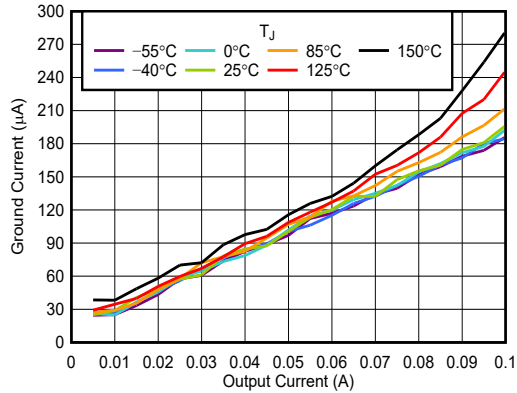


図 5-6. I_{GND} と I_{OUT} との関係 (ドロップアウト時の $V_{\text{MID_OUT}}$)

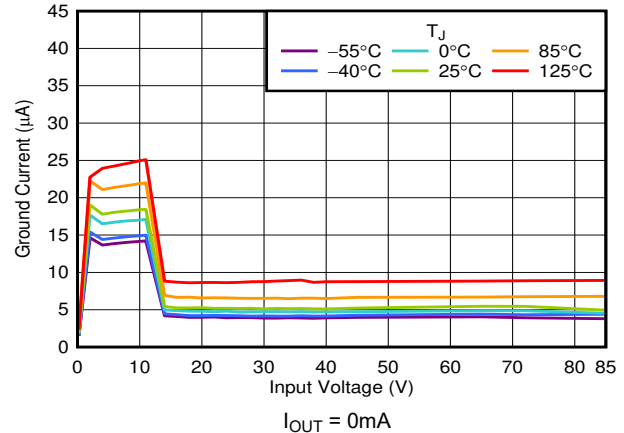
5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$



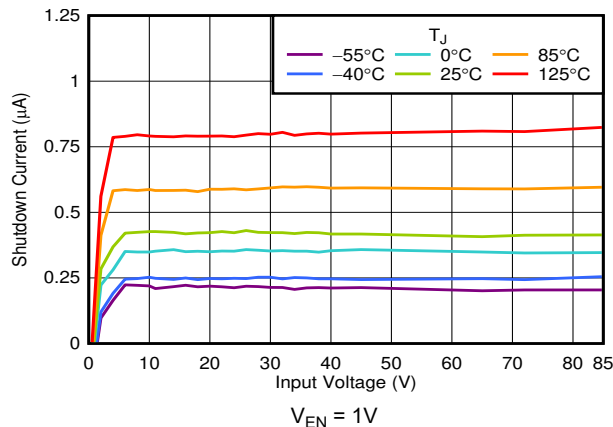
$V_{\text{IN}} = 16.5\text{V}$, $V_{\text{MID_OUT}} = 15\text{V}$, $V_{\text{MVSEL1}} = V_{\text{MVSEL2}} = 0\text{V}$,
 $V_{\text{OUT}} = 1.24\text{V}$ (可変)

図 5-7. I_{GND} と I_{OUT} との関係



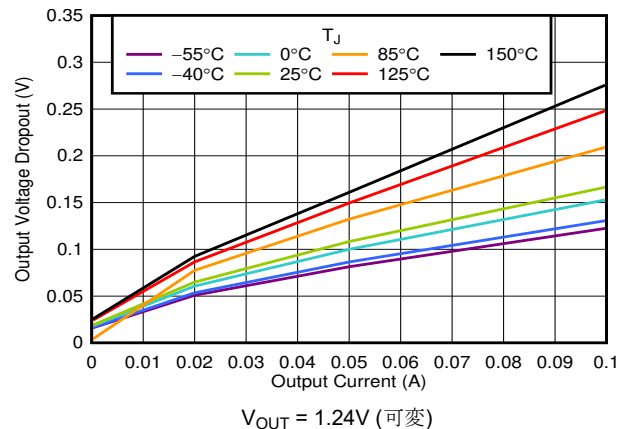
$I_{\text{OUT}} = 0\text{mA}$

図 5-8. I_{GND} と V_{IN} との関係



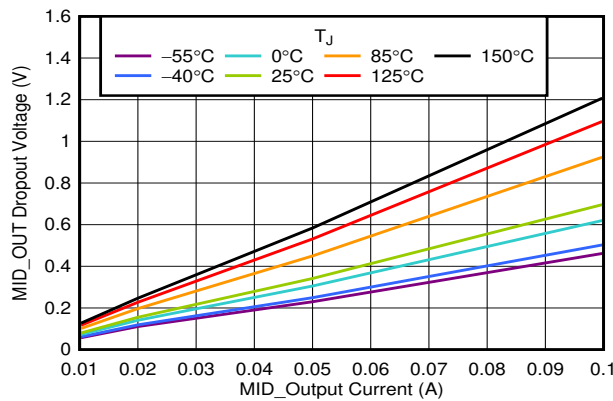
$V_{\text{EN}} = 1\text{V}$

図 5-9. I_{SHUTDOWN} と V_{IN} との関係



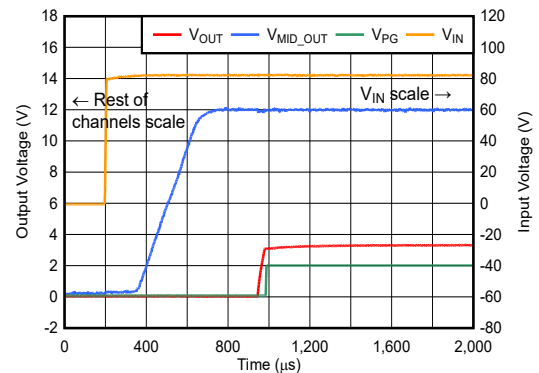
$V_{\text{OUT}} = 1.24\text{V}$ (可変)

図 5-10. $V_{\text{DO(OUT)}}$ と I_{OUT} との関係



$V_{\text{MID_OUT}} = 15\text{V}$, $V_{\text{MVSEL1}} = V_{\text{MVSEL2}} = 0\text{V}$, $I_{\text{OUT}} = 0\text{mA}$

図 5-11. $V_{\text{DO(MID_OUT)}}$ と $I_{\text{MID_OUT}}$ との関係



$C_{\text{IN}} = 0\mu\text{F}$, V_{IN} ランプ レート = $10\text{V}/\mu\text{s}$, $V_{\text{OUT}} = 3.3\text{V}$,
 $I_{\text{OUT}} = 10\text{mA}$

図 5-12. 高速起動

5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$

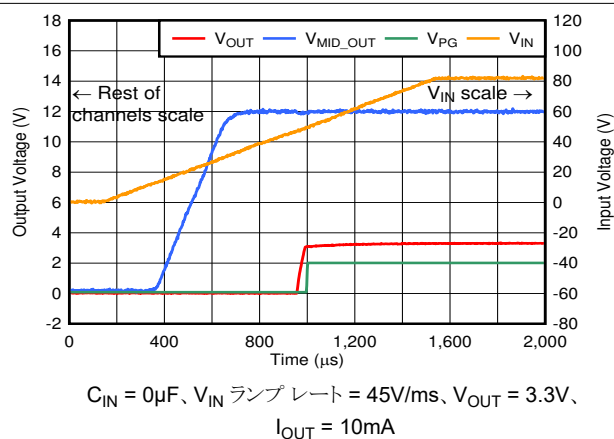


図 5-13. 低速スタートアップ

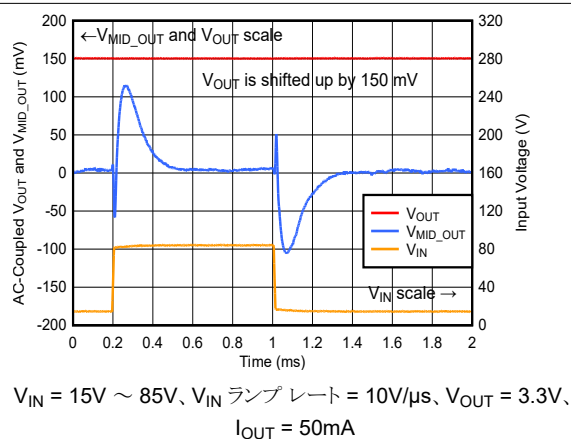


図 5-14. ライン トランジェント

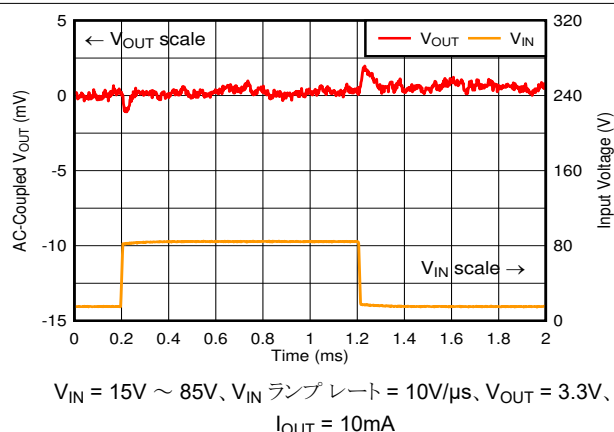


図 5-15. ライン トランジェント

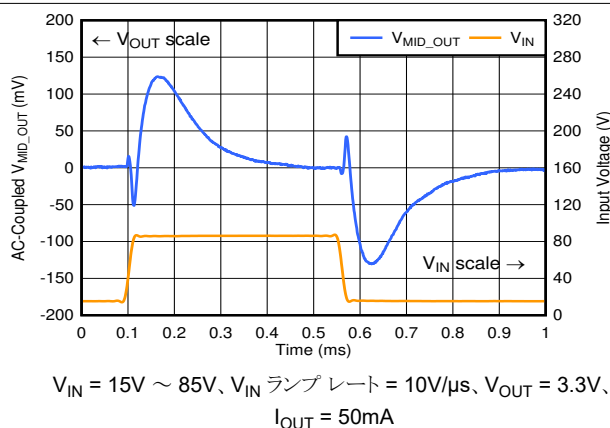


図 5-16. ライン トランジェント

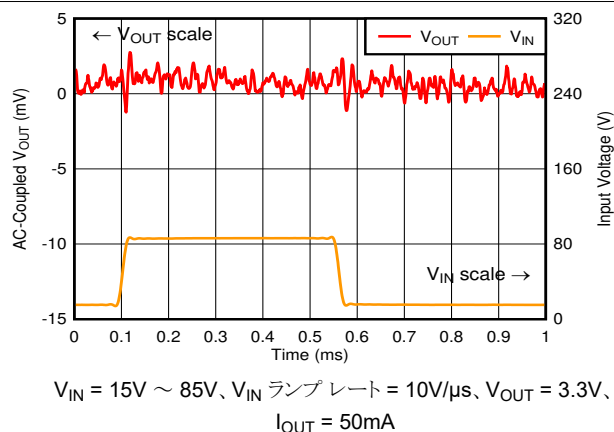


図 5-17. ライン トランジェント

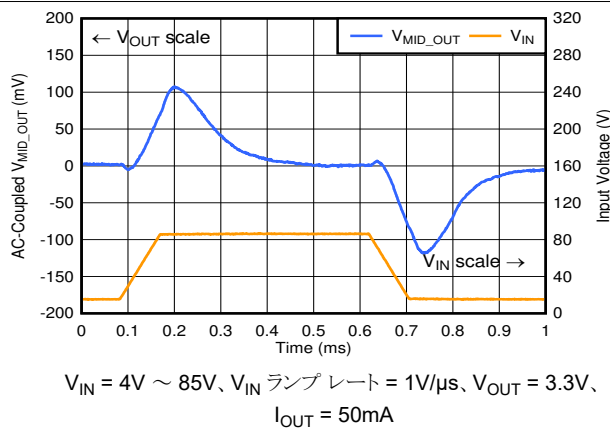
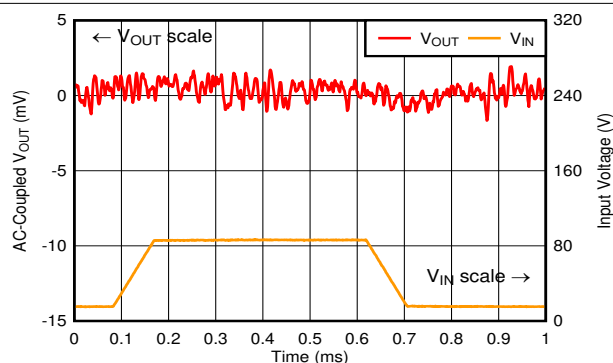


図 5-18. ライン過渡 (ドロップアウト時の $V_{\text{MID_OUT}}$)

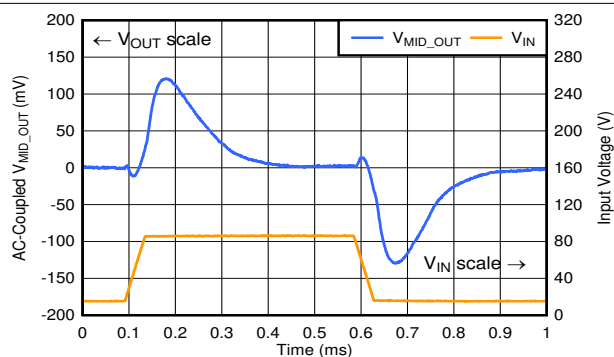
5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{OUT} = 1\text{mA}$ 、 $I_{MID_OUT} = 0\text{mA}$ 、 $V_{EN} = 2\text{V}$ 、 $V_{MVSEL1} = 0.9\text{V}$ 、 $V_{MVSEL2} = 0.9\text{V}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{MID_OUT} = 4.7\mu\text{F}$ 、 $C_{OUT} = 1\mu\text{F}$ および $V_{IN} = V_{MID_OUT} + 1.5\text{V}$



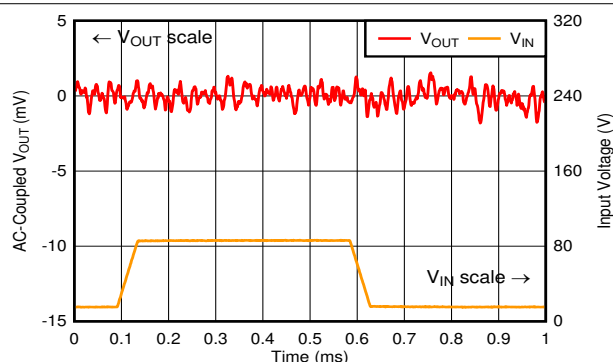
$V_{IN} = 4\text{V} \sim 85\text{V}$ 、 V_{IN} ランプ レート = $1\text{V}/\mu\text{s}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 50\text{mA}$

図 5-19. ライン過渡 (ドロップアウト時の V_{MID_OUT})



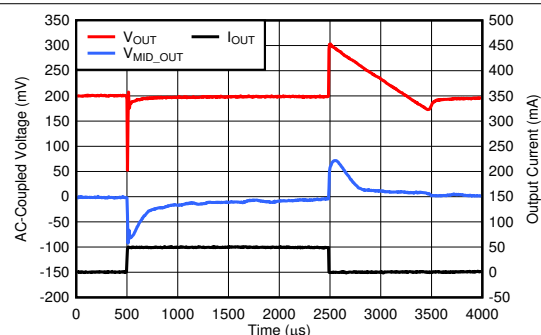
$V_{IN} = 4\text{V} \sim 85\text{V}$ 、 V_{IN} ランプ レート = $5\text{V}/\mu\text{s}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 50\text{mA}$

図 5-20. ライン過渡 (ドロップアウト時の V_{MID_OUT})



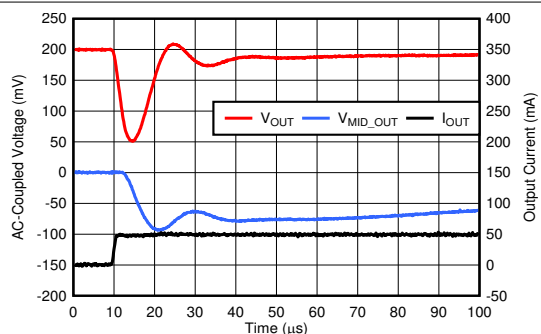
$V_{IN} = 4\text{V} \sim 85\text{V}$ 、 V_{IN} ランプ レート = $5\text{V}/\mu\text{s}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 50\text{mA}$

図 5-21. ライン過渡 (ドロップアウト時の V_{MID_OUT})



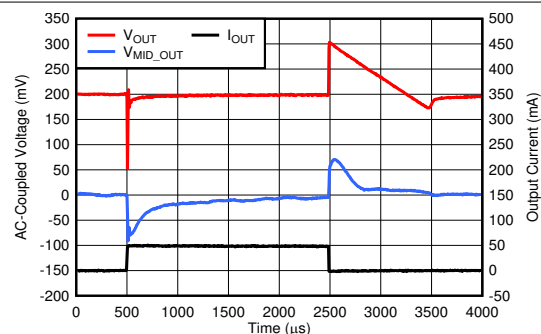
$V_{IN} = 65\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 0\text{mA} \sim 50\text{mA} \sim 0\text{mA}$ 、 I_{OUT} スループレート = $1\text{A}/\mu\text{s}$

図 5-22. 負荷過渡



$V_{IN} = 65\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 0\text{mA} \sim 50\text{mA} \sim 0\text{mA}$ 、 I_{OUT} スループレート = $1\text{A}/\mu\text{s}$

図 5-23. 負荷過渡応答 (立ち上がりエッジ)

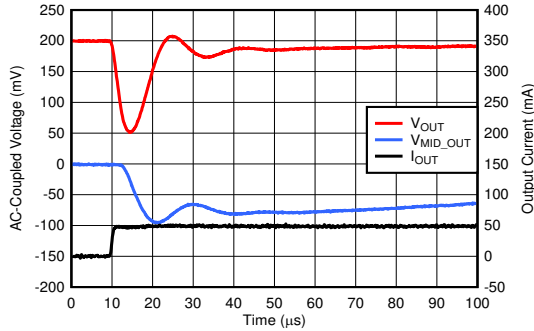


$V_{IN} = 65\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $I_{OUT} = 1\text{mA} \sim 50\text{mA} \sim 1\text{mA}$ 、 I_{OUT} スループレート = $1\text{A}/\mu\text{s}$

図 5-24. 負荷過渡

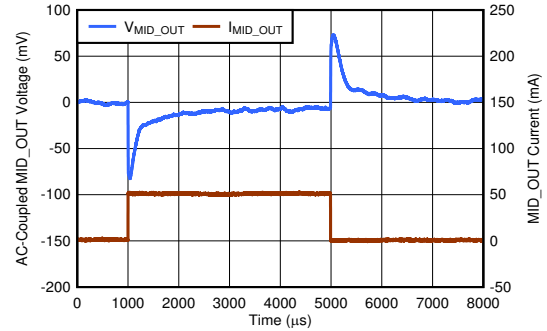
5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$



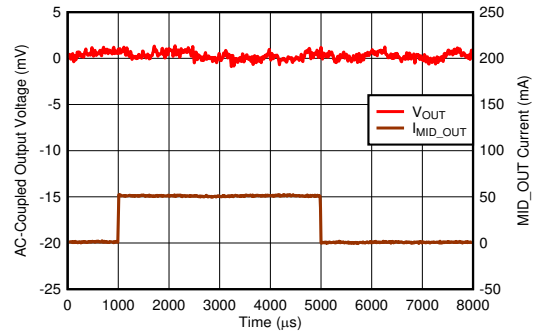
$V_{\text{IN}} = 65\text{V}$ 、 $V_{\text{OUT}} = 3.3\text{V}$ 、 $I_{\text{OUT}} = 1\text{mA} \sim 50\text{mA} \sim 1\text{mA}$ 、 I_{OUT} スループレート = $1\text{A}/\mu\text{s}$

図 5-25. 負荷過渡応答 (立ち上がりエッジ)



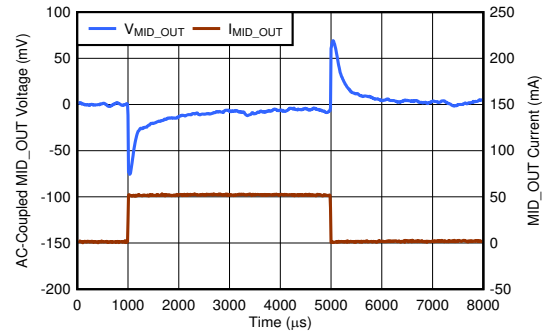
$V_{\text{IN}} = 65\text{V}$ 、 $V_{\text{MID_OUT}} = 12\text{V}$ 、 $I_{\text{MID_OUT}} = 0\text{mA} \sim 50\text{mA} \sim 0\text{mA}$ 、 $I_{\text{MID_OUT}}$ スループレート = $1\text{A}/\mu\text{s}$ 、 $I_{\text{OUT}} = 0\text{mA}$

図 5-26. 負荷過渡応答 (MID_OUT)



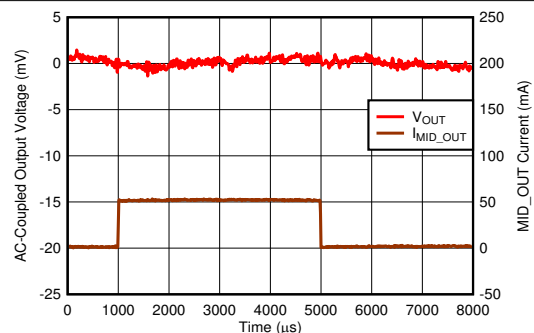
$V_{\text{IN}} = 65\text{V}$ 、 $V_{\text{OUT}} = 3.3\text{V}$ 、 $I_{\text{MID_OUT}} = 0\text{mA} \sim 50\text{mA} \sim 0\text{mA}$ 、 $I_{\text{MID_OUT}}$ スループレート = $1\text{A}/\mu\text{s}$ 、 $I_{\text{OUT}} = 0\text{mA}$

図 5-27. 負荷過渡応答 (MID_OUT)



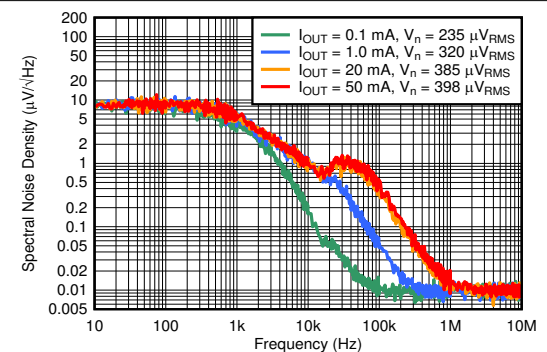
$V_{\text{IN}} = 65\text{V}$ 、 $V_{\text{MID_OUT}} = 12\text{V}$ 、 $I_{\text{MID_OUT}} = 1\text{mA} \sim 50\text{mA} \sim 1\text{mA}$ 、 $I_{\text{MID_OUT}}$ スループレート = $1\text{A}/\mu\text{s}$ 、 $I_{\text{OUT}} = 0\text{mA}$

図 5-28. 負荷過渡応答 (MID_OUT)



$V_{\text{IN}} = 65\text{V}$ 、 $V_{\text{OUT}} = 3.3\text{V}$ 、 $I_{\text{MID_OUT}} = 1\text{mA} \sim 50\text{mA} \sim 1\text{mA}$ 、 $I_{\text{MID_OUT}}$ スループレート = $1\text{A}/\mu\text{s}$ 、 $I_{\text{OUT}} = 0\text{mA}$

図 5-29. 負荷過渡応答 (MID_OUT)



$V_{\text{IN}} = 13\text{V}$ 、 $V_{\text{OUT}} = 3.3\text{V}$ 、 V_{RMS} 帯域幅 = $10\text{Hz} \sim 100\text{kHz}$

図 5-30. スペクトルノイズ密度と周波数および I_{OUT} との関係

5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$

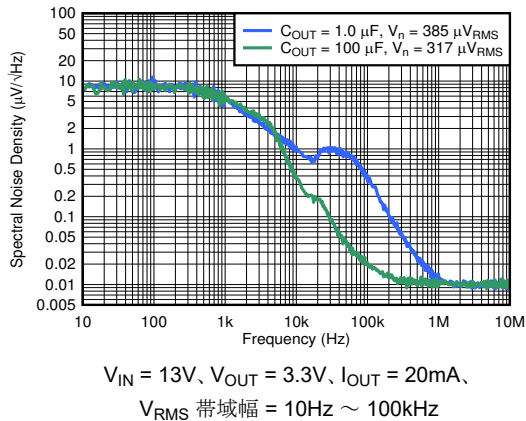


図 5-31. スペクトルノイズ密度と周波数および C_{OUT} との関係

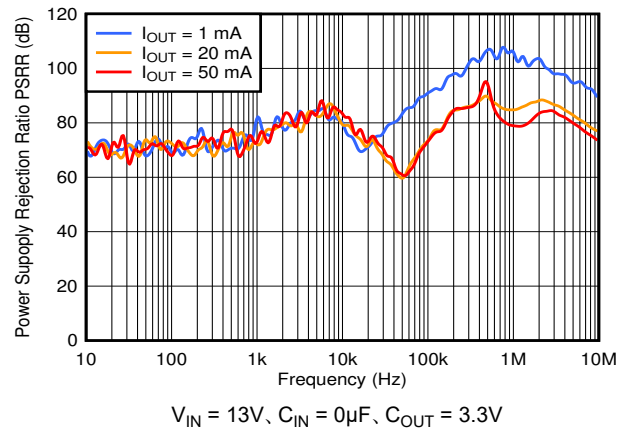


図 5-32. OUT ピンの PSRR と周波数および I_{OUT} との関係

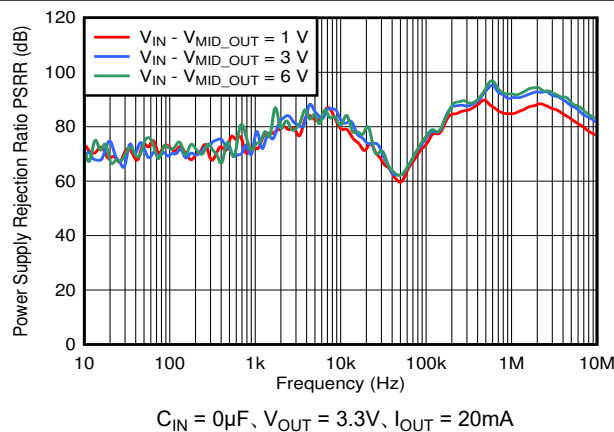


図 5-33. OUT ピンの PSRR と周波数および V_{IN} との関係

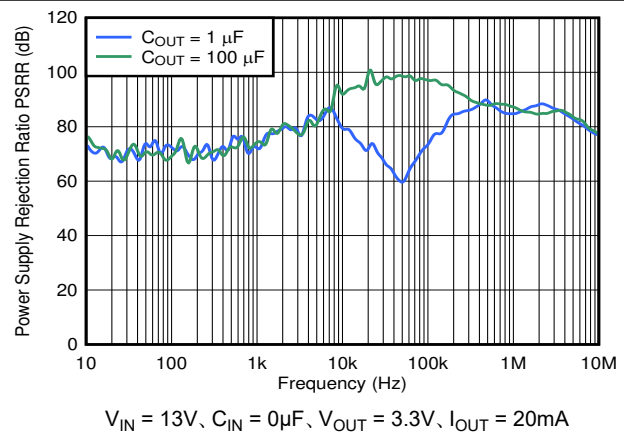


図 5-34. OUT ピンの PSRR と周波数および C_{OUT} との関係

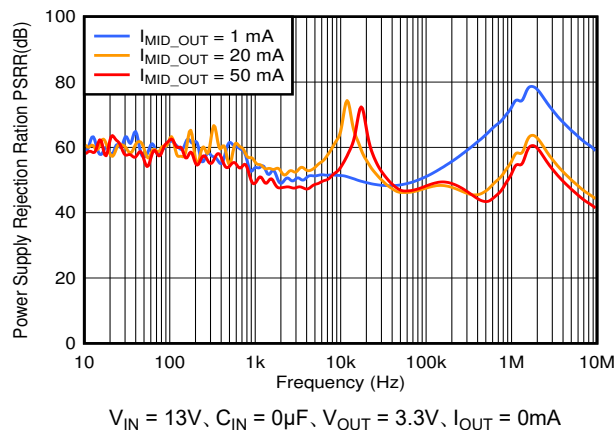


図 5-35. MID_OUT PSRR と周波数および $I_{\text{MID_OUT}}$ との関係

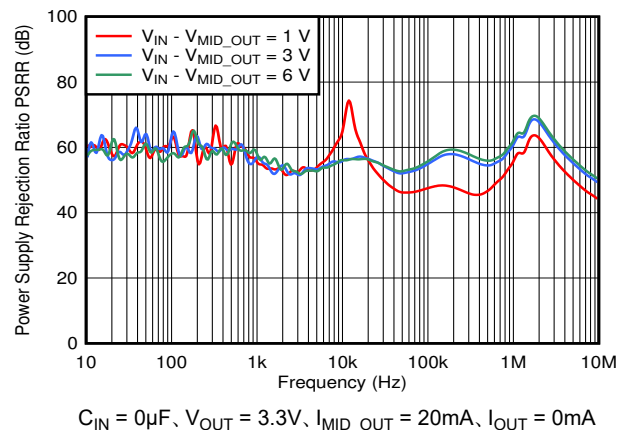


図 5-36. MID_OUT PSRR と周波数および V_{IN} との関係

5.6 代表的特性 (続き)

特に指定がない限り、動作温度 $T_J = 25^\circ\text{C}$ 、 $I_{\text{OUT}} = 1\text{mA}$ 、 $I_{\text{MID_OUT}} = 0\text{mA}$ 、 $V_{\text{EN}} = 2\text{V}$ 、 $V_{\text{MVSEL1}} = 0.9\text{V}$ 、 $V_{\text{MVSEL2}} = 0.9\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{MID_OUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ および $V_{\text{IN}} = V_{\text{MID_OUT}} + 1.5\text{V}$

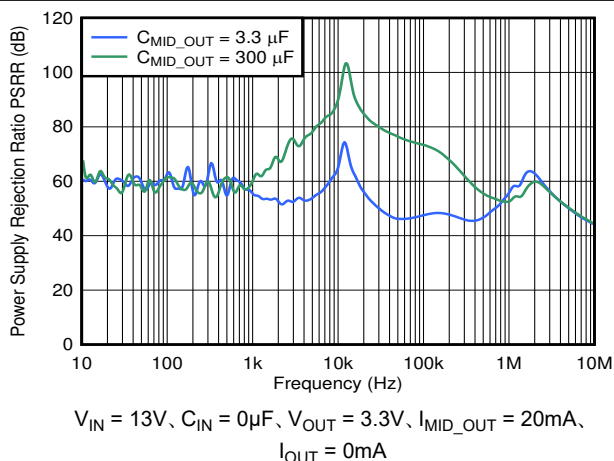


図 5-37. MID_OUT PSRR と周波数および $C_{\text{MID_OUT}}$ との関係

注

代表的特性のグラフに、定格出力電流を超えるデータがいくつか示されています。このデータは、TPS7A43-Q1 を定格仕様を上回る値で使用することを推奨するものではありません。推奨動作条件 の範囲外でデバイスを使用する場合、パフォーマンスは保証されません。詳細については、定格出力電流を超える動作を参照してください。

6 詳細説明

6.1 概要

TPS7A43-Q1 は、85V、低静止電流、低ドロップアウト (LDO) リニア レギュレータです。非常に低い I_Q 特性により、このデバイスは 48V の車載アプリケーションなどのバッテリー駆動用途に適しており、厳しくなる待機電力規格への対応に優れた選択肢となります。

温度範囲全体にわたる高い精度とパワー グッド表示機能により、このデバイスはマイコンやその他の高感度負荷の幅広い電源要件に対応するための優れた選択肢となります。このデバイスは選択可能な MID_OUT 電圧ピンを備えており、LIN の電源供給やアンプのバイアスなどの用途で、二次電源レールを提供するために使用できます。

堅牢性を向上させるため、TPS7A43-Q1 には高精度のイネーブル、出力電流制限、アクティブ放電、サーマル シャットダウン保護機能も組み込まれています。

6.2 機能ブロック図

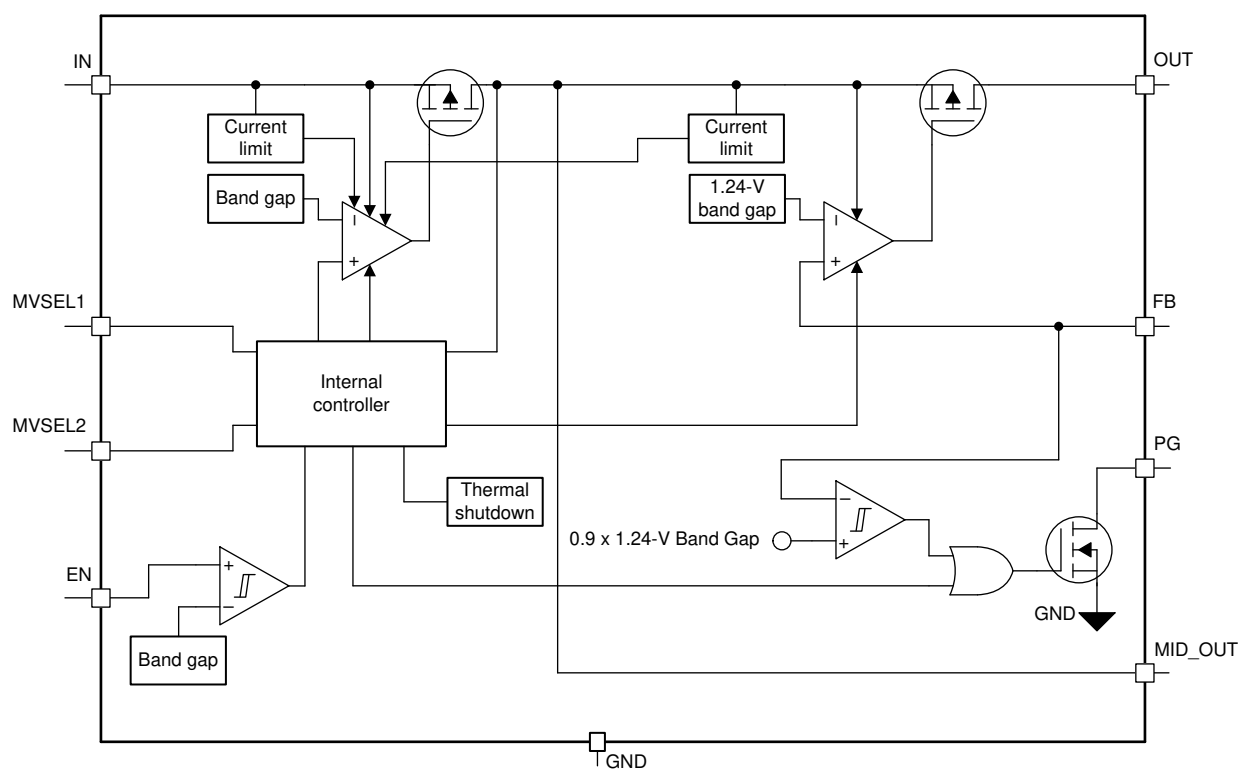


図 6-1. 可変バージョン

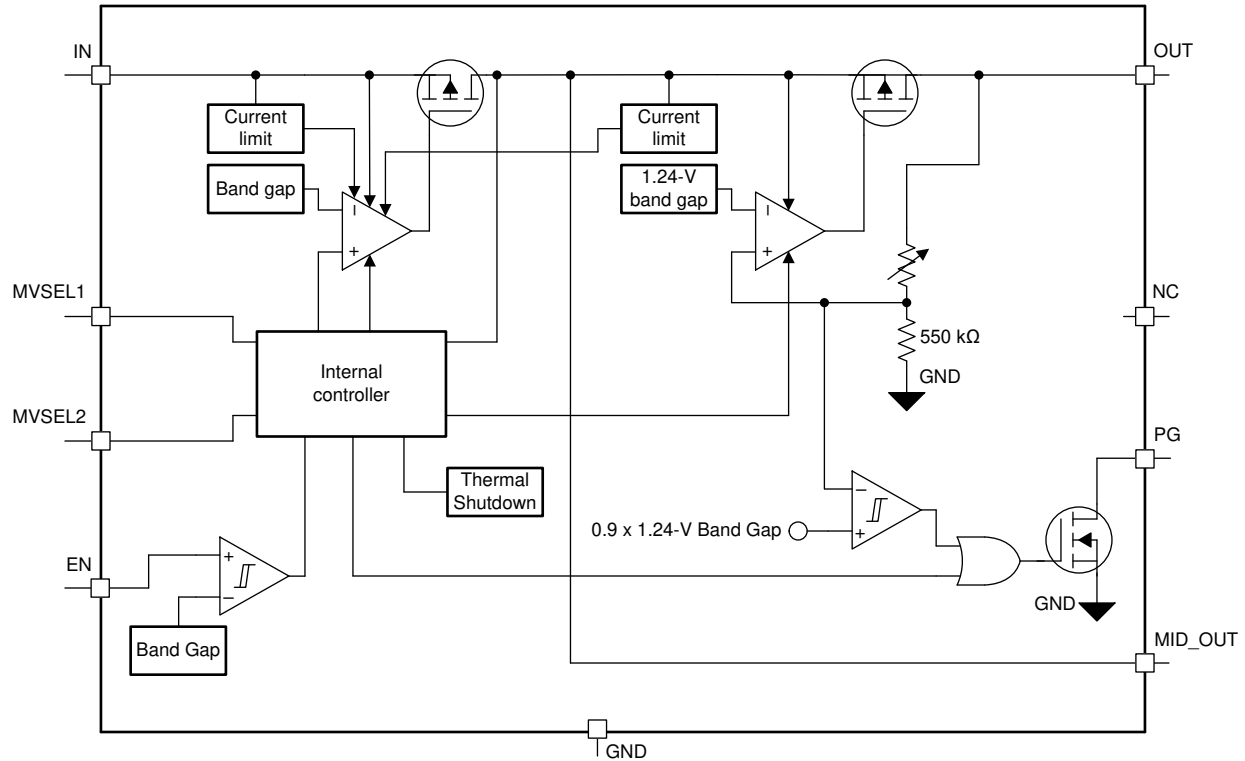


図 6-2. 固定バージョン

6.3 機能説明

6.3.1 MID_OUT 電圧の選択

TPS7A43-Q1 は、デバイスの主出力電圧供給 (OUT) に加え、二次出力電圧を供給する MID_OUT 電圧ピンを備えています。MID_OUT 電圧は、MVSEL1 ピンと MVSEL2 ピンを使用して設定します。詳細については、[MID_OUT 電圧設定](#)セクションを参照してください。

OUT および MID_OUT の両方のレールを活用することはさまざまな用途で有用ですが、TPS7A43-Q1 は必要に応じて単一出力レギュレータとして使用することもできます。対象となる実装に応じて、[OUT のみの動作 \(MID_OUT なしで使用\)](#)および [MID_OUT のみの動作 \(OUT なしで使用\)](#)セクションを参照してください。

6.3.2 高精度のイネーブル

TPS7A43-Q1 は高精度のイネーブル回路を備えています。イネーブル ピン (EN) はアクティブ High です。したがって、イネーブル ピンの電圧を $V_{EN(HI)}$ 電圧より高くするとデバイスが有効になり、イネーブル ピンの電圧を $V_{EN(LOW)}$ 電圧より低くするとデバイスがオフになります。詳細は[電氣的特性](#)表を参照してください。

EN は、弱電流源によって High にプルアップされます (表を参照[電氣的特性](#)を参照)。したがって、EN ピンはフローティングのままでもデバイスを有効にできます。ただし、EN のフローティング機能を使用する場合は注意が必要です。基板レベルで数十ナノアンペア程度のリーク電流があると、EN をフローティングのままにしたときに EN ピンが Low に引き下げられる可能性があるためです。

このピンを IN ピンに接続する場合、入力電圧は 18V を超えないようにする必要があります。[推奨動作条件](#)表を参照してください。図 6-3 に示すように、外付け分圧抵抗回路を使用して、入力電圧を使用してデバイスをイネーブルにできます。

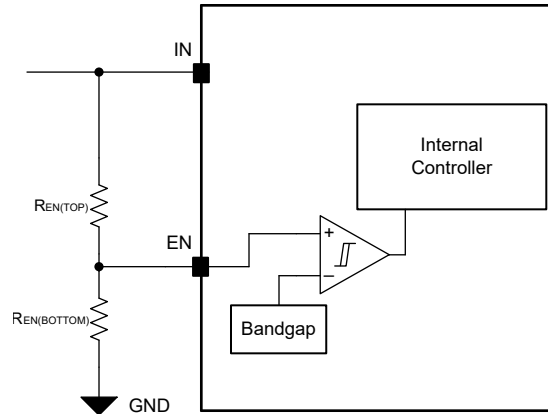


図 6-3. 入力電圧によるデバイスの有効化

$V_{EN(HI)}$ (最大) および $V_{EN(LOW)}$ (最小) のスレッショルドと入力電圧を基に、 $R_{EN(TOP)}$ と $R_{EN(BOTTOM)}$ の抵抗分圧比を設定できます。 $R_{EN(BOTTOM)}$ と $R_{EN(TOP)}$ の抵抗値は、分圧回路を流れるリーク電流を最小化するように最適化してください。高精度イネーブル抵抗の選択例については、[詳細な設計手順](#) セクションを参照してください。

6.3.3 ドロップアウト電圧

ドロップアウト電圧 (V_{DO}) は、パストランジスタが完全にオンとなる定格出力電流 (I_{RATED}) において、入力電圧から出力電圧を引いた値 ($V_{IN} - V_{OUT}$) として定義されます。 I_{RATED} は、[推奨動作条件](#) 表に記載されている最大 I_{OUT} です。パストランジスタは、抵抗領域すなわち動作の三極管領域で動作し、スイッチとして機能します。ドロップアウト電圧は、出力電圧がレギュレーションのままとどまると予想される、プログラムされた公称出力電圧よりも大きな最小入力電圧を間接的に指定します。入力電圧が公称出力レギュレーションよりも低下すると、出力電圧も同様に低下します。

CMOS レギュレータの場合、ドロップアウト電圧はパストランジスタのドレイン ソース間オン抵抗 ($R_{DS(ON)}$) によって決まります。したがって、リニア レギュレータが定格電流よりも低い値で動作する場合、その電流に対するドロップアウト電圧はそれに応じてスケールリングされます。以下の式を使用して、デバイスの $R_{DS(ON)}$ を計算します。

$$R_{DS(ON)} = \frac{V_{DO}}{I_{RATED}} \quad (1)$$

6.3.4 電流制限

このデバイスは、MID_OUT および OUT の両方のレールに対して内部電流制限回路を備えています。これらの回路は、いずれかのレールで発生する大電流の負荷過渡障害や短絡時にレギュレータを保護します。両方の電流制限回路はブリックウォール方式であり、 $I_{CL(MID_OUT)}$ は $I_{CL(OUT)}$ より高く設定されています。大電流の負荷過渡障害が発生した場合、ブリックウォール方式により出力電流はそれぞれの電流制限値 ($I_{CL(MID_OUT)}$ または $I_{CL(OUT)}$) に制限されます。これらの値は[電気的特性](#)表に記載されています。

デバイスがいずれかの電流制限状態にある場合、出力電圧はレギュレーション状態を維持しません。電流制限イベントが発生すると、消費電力の増加によりデバイスが発熱し始めます。デバイスがいずれかの電流制限状態にある場合、対応するパストランジスタで電力が消費されます。たとえば、OUT レールが電流制限内の場合、消費電力は次のように計算します。

$$(V_{IN} - V_{OUT}) \times I_{CL(OUT)} \quad (2)$$

サーマル シャットダウンがトリガされると、デバイスはオフになります。デバイスの温度が下がると、内蔵のサーマル シャットダウン回路によってデバイスがオンに戻ります。異常な出力電流状態が継続すると、デバイスは電流制限とサーマル シャットダウンの間を、約 5ms の時定数で繰り返し動作します。電流制限の詳細については、「[制限の把握](#)」アプリケーションノートを参照してください。

図 6-4 は、電流制限の図を示しています。

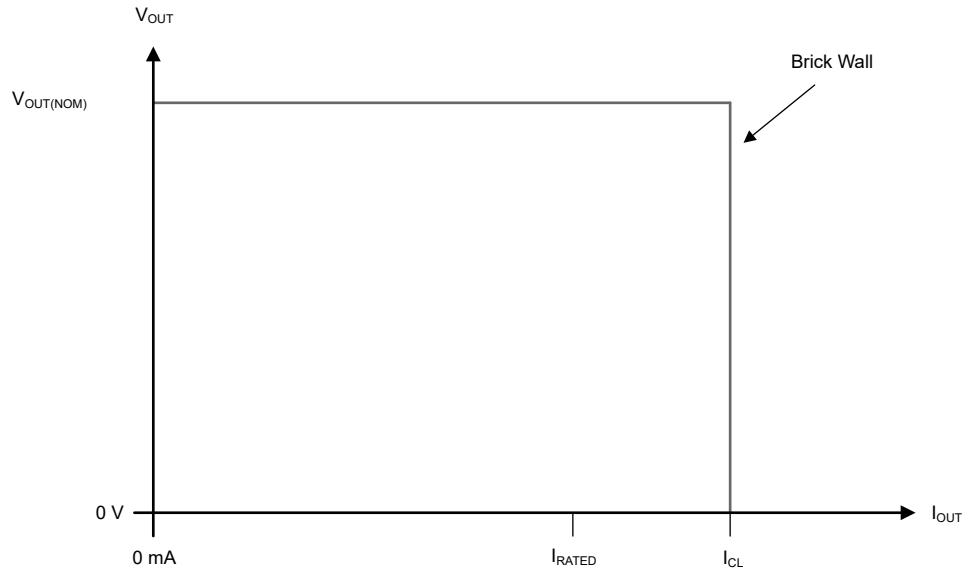


図 6-4. 電流制限：ブリックウォール方式

6.3.5 サーマル シャットダウン

デバイスには、パストランジスタの接合部温度

(T_J) が $T_{SD(shutdown)}$ (標準値) まで上昇したときにデバイスを無効化するサーマル シャットダウン保護回路が内蔵されています。サーマル シャットダウン ヒステリシスにより、温度が $T_{SD(reset)}$ (標準値) まで低下するとデバイスがリセットされる (オンになります) ことを確認します。

半導体ダイの熱時定数はかなり短いため、消費電力が減少するまでの間、サーマル シャットダウンに達した場合に本デバイスはサイクルのオンとオフを行うことができます。起動時の電力損失は、デバイス両端で V_{IN} と V_{OUT} 間の大きな電圧降下が発生するか、または大容量の出力コンデンサを充電する高い突入電流によって、高くなる場合があります。条件によっては、サーマル シャットダウン保護機能により、起動が完了する前にデバイスが無効化されることがあります。

電流制限値に近い負荷電流で温度制限がトリガされると、出力がオフに切り替わる前に出力が発振する場合があります。

信頼性の高い動作を実現するには、接合部温度を推奨動作条件表に記載された最大値に制限します。この最大温度を超えて動作すると、デバイスは動作仕様を超えます。本デバイスの内蔵保護回路は全体的な熱条件から保護するように設計されていますが、この回路は適切なヒートシンクの代わりとなるものではありません。デバイスをサーマル シャットダウン状態、または推奨される最大接合部温度を上回る状態で使用し続けると、長期的な信頼性が低下します。

6.3.6 パワー グッド

パワーグッド (PG) ピンはオープンドレイン出力であり、外付けプルアップ抵抗を介して安定化電源に接続できます。最大プルアップ電圧は、[推奨動作条件](#)表に V_{PG} と記載されています。PG ピンが有効な出力を得るためには、IN ピンの電圧が 4V (推奨最小動作入力電圧) より高い必要があります。推奨最小入力電圧が満たされない場合、PG の動作は未定義となります。

V_{OUT} が $V_{IT(PG,RISING)}$ を超えると、PG 出力はハイインピーダンスとなり、PG ピン電圧は接続されているレギュレートされた電源電圧までプルアップされます。レギュレート出力が $V_{IT(PG,FALLING)}$ 未満になると、オープンドレイン出力がオンになり、短いグリッチ除去時間の後に PG 出力を low に引き下げます。出力電圧の監視が不要な場合は、PG ピンを浮いた状態のままにするか、PG ピンをグラウンドに接続します。

推奨最大 PG ピンシンク電流 ($I_{PG-SINK}$) は 500 μ A であり、PG ピンへのリーク電流 ($I_{LKG(PG)}$) は [電気的特性](#)表に記載されています。

PG プルアップ電圧 (V_{PG_PULLUP})、目標の最小パワーグッド出力電圧 ($V_{PG(MIN)}$)、 $I_{LKG(PG)}$ によって、PG ピンの最大プルアップ抵抗値 (R_{PG_PULLUP}) が制限されます。 V_{PG_PULLUP} 、PG ピンのローレベル出力電圧 ($V_{OL(PG)}$)、 I_{PG_SINK} 制限により、最小 R_{PG_PULLUP} が決まります。 R_{PG_PULLUP} の最大値と最小値は、以下の式で計算できます：

$$R_{PG_PULLUP(MAX)} = \frac{[V_{PG_PULLUP} - V_{GP(MIN)}]}{I_{LKG(PG)_MAX}} \quad (3)$$

$$R_{PG_PULLUP(MIN)} = \frac{[V_{PG_PULLUP} - V_{OL(PG)}]}{I_{PG-SINK}} \quad (4)$$

たとえば、PG ピンが 3.3V の外部電源を持つプルアップ抵抗に接続されている場合、[電気的特性](#)の表から、 $R_{PG_PULLUP(MAX)}$ は 25M Ω です。[電気的特性](#)表から、 $R_{PG_PULLUP(MIN)}$ は 6.6k Ω です。

$V_{PG(MIN)}$ はユーザー定義の電圧であることに注意してください。特定のアプリケーションでは、 $V_{PG(MIN)}$ は監視したい低電圧スレッショルドに基づいて選定します。

6.4 デバイスの機能モード

6.4.1 デバイスの機能モードの比較

[表 6-1](#) に、各種の動作モードにつながる条件を示します。パラメータ値については、[電気的特性](#) の表を参照してください。

表 6-1. デバイスの機能モードの比較

動作モード	パラメータ				
	V_{IN}	V_{EN}	I_{MID_OUT}	I_{OUT}	T_J
通常動作	$V_{IN} > V_{OUT(nom)} + V_{DO}$ および $V_{IN} > V_{IN(min)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
MID_OUT でのドロップアウト動作	$V_{IN(min)} < V_{IN} < V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
OUT でのドロップアウト動作	$V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO(OUT)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
ディスエーブル (条件が真の場合、デバイスはディスエーブル)	$V_{IN} < 4V$	$V_{EN} < V_{EN(LOW)}$	該当なし	該当なし	$T_J > T_{SD(reset)}$

6.4.2 通常動作

デバイスは、以下の条件が満たされるとき、公称出力電圧へのレギュレートを行います：

- 入力電圧は、各レールの公称出力電圧とドロップアウト電圧の合計より大きい必要があります ($V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ および $V_{OUT(nom)} + V_{DO(OUT)}$)

- MID_OUT と OUT のいずれかから供給される電流は、各レールの電氣的特性表に規定されているそれぞれの電流制限値を下回っています
- デバイスの接合部温度が、サーマル シャットダウン温度未満 ($T_J < T_{SD(shutdown)}$)
- イネーブル電圧は、以前に $V_{EN(HI)}$ (最大) スレッショルドを超えており、まだ $V_{EN(LOW)}$ (最小) スレッショルド未満には低下していません
- V_{IN} は、 $V_{IN(min)} = 4V$ を上回ります。

デバイスの低電圧誤動作防止 (UVLO) スレッショルドは 2.25V (標準値) です。

6.4.3 ドロップアウト動作

TPS7A43-Q1 は 2 つの出力レール (MID_OUT と OUT) を備えているため、他のすべての通常動作条件が満たされている場合でも、入力電圧レベルに応じて $V_{DO(MID_OUT)}$ または $V_{DO(OUT)}$ 、あるいはその両方のドロップアウト状態になる可能性があります。入力電圧が $V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ 未満になると、デバイスは $V_{DO(MID_OUT)}$ ドロップアウト状態になります。このレールのドロップアウト中は、 V_{MID_OUT} は V_{IN} に追従し、パストランジスタがオーミック領域またはトライオード領域で動作してスイッチのように動作するため、 V_{MID_OUT} の過渡特性は大きく劣化します。MID_OUT レール ラインまたは $V_{DO(MID_OUT)}$ ドロップアウトにおける負荷過渡事象は、 V_{MID_OUT} の偏差が大きくなる可能性があります。デバイスが $V_{DO(MID_OUT)}$ ドロップアウト状態にあり、かつ V_{IN} が $V_{OUT(nom)} + V_{DO(OUT)}$ より高い場合、 V_{OUT} はレギュレーション状態にあり、 $V_{DO(OUT)}$ ドロップアウトにはなりません。 V_{IN} が $V_{OUT(nom)} + V_{DO(OUT)}$ を下回ると、 V_{OUT} はレギュレーション状態ではなくなり、過渡性能が大きく低下します。

デバイスが定常ドロップアウト状態 (通常のレギュレーション状態の直後に $V_{DO(MID_OUT)}$ および $V_{DO(OUT)}$ の両方でドロップアウトしている状態であり、起動中ではない場合) にあるとき、パストランジスタはオーミック領域またはトライオード領域で動作します。入力電圧が $V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ 以上かつ $V_{OUT(NOM)} + V_{DO}$ より高い値に戻ると、デバイスがパストランジスタを線形領域に戻す間、出力電圧 (OUT) が短時間オーバーシュートする可能性があります。

6.4.4 無効

イネーブル ピンの電圧を強制的に $V_{EN(LOW)}$ (最小) 未満にすることで、デバイス出力をシャットダウンします (電氣的特性表を参照)。

$V_{IN} < V_{IN(min)}$ (4V) の場合、デバイスは無効になります。

ディセーブルになると、パストランジスタはオフになり、内部回路がシャットダウンされます。

7 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証テストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

7.1.1 MID_OUT 電圧設定

MID_OUT 電圧には、MVSEL1 および MVSEL2 ピンの電圧設定に応じて、表 7-1 に示すように、3 つの異なる出力電圧レベル (10V、12V、15V) があります。

表 7-1. MID_OUT 電圧設定

SET V_{MVSEL1}	SET V_{MVSEL2}	MID_OUT
$V_{MVSEL1} \leq V_{MVSEL1(LOW)}$	$V_{MVSEL2} \leq V_{MVSEL2(LOW)}$	15V
$V_{MVSEL1} \leq V_{MVSEL1(LOW)}$	$V_{MVSEL2} \geq V_{MVSEL2(HIGH)}$	12V
$V_{MVSEL1} \geq V_{MVSEL1(HIGH)}$	$V_{MVSEL2} \leq V_{MVSEL2(LOW)}$	10V
$V_{MVSEL1} \geq V_{MVSEL1(HIGH)}$	$V_{MVSEL2} \geq V_{MVSEL2(HIGH)}$	12V

TPS7A43-Q1 の可変出力電圧オプションでは、MID_OUT ピンおよび OUT ピンの電圧レギュレーションを維持するため、入力電圧は $MID_OUT + V_{DO(MID_OUT)}$ 以上に保つ必要があります。さらに、OUT ピンのレギュレーションを維持するため、MID_OUT 電圧は $V_{OUT(nom)} + V_{DO(OUT)}$ 以上に設定する必要があります。

MID_OUT 電圧レベルを設定するには、デバイスを有効にする前に、MVSEL1 と MVSEL2 の電圧を設定します。ただし、デバイスの電源投入後でも MID_OUT 電圧設定を別のレベルに変更することができます。

このピンをフローティングにしないでください。V_{MID_OUT} の設定に使用しない場合は、両方のピンを GND に接続してください。これらのピンのいずれかがフローティングの状態では、デバイスに電源が投入されると、MID_OUT 電圧が正しく設定されず、電圧レベルが切り替わってデバイスに損傷を与える可能性があります。

7.1.2 OUT のみの動作 (MID_OUT なしで使用)

ユーザーのシステムで必要ない場合、MID_OUT レールを使用する必要はありません。TPS7A43-Q1 を OUT に接続された負荷の駆動のみに使用する場合でも、安定動作のために MID_OUT とグラウンドの間にはコンデンサを接続する必要があります。推奨動作条件表に記載されている C_{MID_OUT} の推奨コンデンサ値に従ってください。

OUT のみの動作は、たとえば、ユーザーのシステムが最大 14.5V のシングルチャネル出力を必要とする場合、有益です。

7.1.3 MID_OUT のみの動作 (OUT なしで使用)

TPS7A43-Q1 は、MID_OUT レール上で負荷を駆動することもできます。OUT を使用する必要はありません。MID_OUT に接続された負荷を駆動するためだけにデバイスを使用する場合でも、安定性を確保するために、OUT からグラウンドへコンデンサを接続する必要があります。推奨動作条件表に記載されている C_{OUT} の推奨コンデンサ値に従ってください。

たとえば、ユーザーのシステムが 15V の出力を必要とする場合、または帰還抵抗を使用せずに 10V または 12V の固定出力を供給する場合などには、MID_OUT のみの動作が有利です。

7.1.4 可変デバイス帰還抵抗

可変出力バージョンのデバイスでは、出力電圧を設定するために外付けの帰還分圧抵抗が必要です。V_{OUT} は、フィードバック分圧抵抗 R_{FB(TOP)} と R_{FB(BOTTOM)} を使用して、次の式に従って設定されます：

$$V_{OUT} = V_{FB} \times \left[\frac{1 + R_{FB(TOP)}}{R_{FB(BOTTOM)}} \right] \quad (5)$$

V_{OUT} の式における FB ピン電流誤差項を無視するためには、フィードバック分圧電流を電気的特性表内に示されている FB ピン電流の 100 倍に設定してください。この設定により、式 6 に示すように、最大の帰還分圧器の直列抵抗が得られます。

$$R_{FB(TOP)} + R_{FB(BOTTOM)} \leq \frac{V_{OUT}}{(I_{FB} \times 100)} \quad (6)$$

図 7-1 に、 $R_{FB(TOP)}$ と $R_{FB(BOTTOM)}$ を含む回路図を示します。

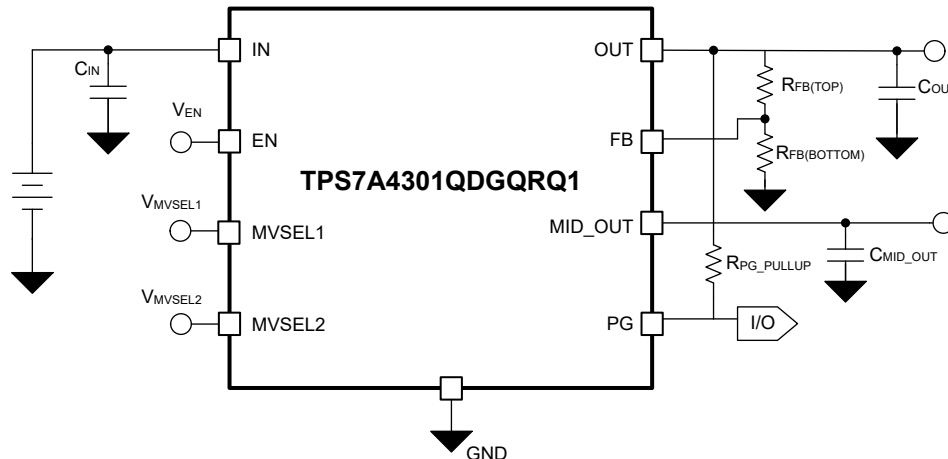


図 7-1. 可変出力バージョン向けの標準的なアプリケーション回路

7.1.5 推奨されるコンデンサの種類

このデバイスは、入出力に低等価直列抵抗 (ESR) のコンデンサを使用することで安定するように設計されています。マルチレイヤ セラミック コンデンサは、この種のアプリケーションの業界標準になっており、推奨されますが、適切な判断のもとに使用する必要があります。X7R、X5R、C0G 定格の誘電体材料を使用したセラミック コンデンサは、温度範囲全体にわたって比較的良好な容量の安定性を実現しますが、Y5V 定格のコンデンサの使用は、静電容量の変動が大きいため推奨されません。

選択したセラミック コンデンサの種類にかかわらず、実効静電容量は動作電圧と温度によって変化します。一般的に、実効静電容量は 50% 程度減少すると予想されます。推奨動作条件表で推奨されている入力および出力コンデンサの容量値は、公称値の約 50% の実効容量を考慮した値です。

7.1.6 入出力コンデンサの要件

MID_OUT ピンからデバイスの最大電流が供給される場合を除き、安定動作のために入力コンデンサは必要ありません。ただし、リアクティブな入力電源に対処し、過渡応答、入力リップル、および PSRR を改善するために、入力コンデンサを追加することは常に良いアナログ設計の実践です。MID_OUT ピンで大きく高速な負荷過渡やライン過渡が予想される場合、またはデバイスが入力電源から数インチ離れた位置に配置されている場合は、推奨される公称値の入力コンデンサから設計を開始する必要があります。

TPS7A43-Q1 LDO を正常に動作させるには、 C_{MID_OUT} と C_{OUT} のコンデンサ比を少なくとも 3:1 にする必要があります。また、4.7μF のコンデンサを MID_OUT ピンと GND の間に接続できます。

V_{OUT} の安定性を確保するためには、最小 1μF の出力コンデンサが必要です。 C_{MID_OUT} と C_{OUT} の間の 3:1 の比が維持されている限り、最大 100μF 出力コンデンサを使用します。推奨動作条件表を参照してください。

7.1.7 消費電力 (P_D)

回路の信頼性を確保するには、デバイスの消費電力、プリント基板 (PCB) 上の回路の位置、およびサーマル プレーンの適切なサイズを考慮する必要があります。レギュレータの周囲の PCB 領域には、熱ストレスを増大させるその他の発熱デバイスがほとんどまたはまったくないことが必要です。

1 次近似では、レギュレータの消費電力は、入力と出力の電圧差と負荷条件に依存します。消費電力 (P_D) は、次の式で計算されます。

$$P_D = (V_{IN} - V_{OUT}) \times I_{(OUT)} \quad (7)$$

注

システム電圧レールを適切に選択することで、消費電力を最小限に抑えることができるため、より高い効率を実現できます。消費電力を最小限にするには、適切な出力レギュレーションに必要な最小の入力電圧を使用します。

サーマル パッドを備えたデバイスの場合、デバイス パッケージの主な熱伝導経路は、サーマル パッドを通して PCB へと接続されます。サーマル パッドをデバイスの下の銅パッド領域に半田付けします。このパッド領域には、放熱性を高めるために、追加の銅プレーンに熱を伝導するメッキされたビアのアレイが含まれている必要があります。

最大消費電力により、デバイスの最大許容周囲温度 (T_A) が決まります。以下の式によれば、消費電力と接合部温度は、PCB とデバイス パッケージを組み合わせた接合部から周囲への熱抵抗 ($R_{\theta JA}$)、および周囲空気の温度 (T_A) に最も関連します。

$$T_J = T_A + (R_{\theta JA} \times P_D) \quad (8)$$

熱抵抗 ($R_{\theta JA}$) は、特定の PCB 設計に組み込まれている熱拡散能力に大きく依存するため、合計の銅箔面積、銅箔の重量、およびプレーンの位置によって変化します。**熱に関する情報表**に記載されている接合部から周囲への熱抵抗は、JEDEC 標準の PCB および銅箔の拡散領域によって決定され、パッケージの熱性能の相対的な基準として使用されます。

7.1.8 推定接合部温度

現在、JEDEC 規格では、典型的な PCB 基板アプリケーションで回路内にあるリニア レギュレータの接合部温度を推定するために、psi (Ψ) の熱指標を使用することを推奨しています。これらの指標は熱抵抗パラメータではなく、接合部温度を推定するための実用的かつ相対的な方法を提供します。これらの psi 指標は、熱拡散に利用できる銅箔面積に大きく依存しないことが判明しています。「**熱に関する情報**」表には、主要な熱指標である、接合部から上面への特性パラメータ (Ψ_{JT}) と接合部から基板への特性パラメータ (Ψ_{JB}) がリストされています。**式 9** および **式 10** で説明されているように、これらのパラメータは接合部温度 (T_J) を計算するための 2 つの方法を提供します。接合部から上面への特性パラメータ (Ψ_{JT}) とデバイス パッケージの中央上部の温度 (T_T) を使用して、接合部温度を計算します。接合部から基板への特性パラメータ (Ψ_{JB}) とデバイス パッケージから 1mm の PCB 表面温度 (T_B) を使用して、接合部温度を計算します。

$$T_J = T_T + \Psi_{JT} \times P_D \quad (9)$$

ここで

- P_D は、消費電力
- T_T は、デバイス パッケージの中央上部の温度

$$T_J = T_B + \Psi_{JB} \times P_D \quad (10)$$

ここで

- T_B は、デバイス パッケージから 1mm の位置で、パッケージのエッジの中心で測定された PCB 表面温度

熱指標とその使用方法の詳細については、『[半導体および IC パッケージの熱指標](#)』アプリケーション ノートを参照してください。

7.1.9 定格出力電流を超える動作

TPS7A43-Q1 は、MID_OUT と OUT の間で共有される累積合計出力電流が 50mA と規定されています。[推奨動作条件](#)を参照してください。

ただし[代表的特性](#)、セクションには、50mA 定格を上回り、100mA にまで拡張されるデータを持ついくつかのグラフが含まれています。このデータは公称精度とみなしてください。ただし、電流制限に近い値で動作する場合、デバイスが電流制限に入るか、あるいはレギュレーションが低下する可能性があります。

[推奨動作条件](#) の範囲外でデバイスを使用する場合、パフォーマンスは保証されません。TPS7A43-Q1 をデバイス定格を超えて使用するかどうかの判断は、完全にユーザーの裁量に委ねられます。詳細については、TI 担当者までお問い合わせください。

7.2 代表的なアプリケーション

このセクションでは、車載ボディ モーター用のアプリケーションへの TPS7A43-Q1 の実装について説明します。[図 7-2](#) に、このようなアプリケーションの代表的な回路図を示します。

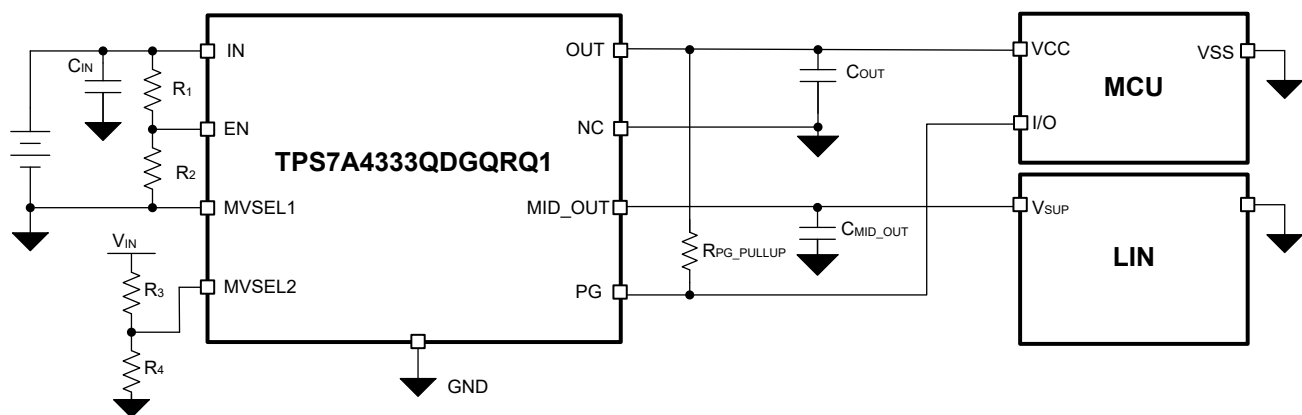


図 7-2. ドア モジュール向け電源

7.2.1 設計要件

[表 7-2](#) に、ドア モジュール用アプリケーション例の設計要件を示します。

表 7-2. 設計パラメータ

パラメータ	設計値
V_{IN}	48V (標準値)、85V (過渡最大値)
V_{IN} (システム低電圧)	24V
V_{OUT}	3.3V $\pm$ 1%
V_{MVSEL1}	0V
V_{MVSEL2}	$\geq 0.9V$
V_{MID_OUT}	12V $\pm$ 5%
I_{IN} (負荷なし)	< 9 μ A
I_{OUT} (標準値)、(max)	20mA、40mA
I_{MID_OUT} (標準値)、(max)	1mA、5mA
T_A	85°C (最大)

7.2.2 詳細な設計手順

この用途では、固定 3.3V 出力電圧のデバイスを使用します。

V_{MVSEL1} ピンを GND に接続し、R3 と R4 の抵抗分圧回路によって V_{MVSEL2} を $\geq 0.9V$ に設定することで、MID_OUT 電圧は 12V に設定されます。R3 と R4 の分圧比の値では、入力電圧がアプリケーションのシステム低電圧最小値 ($V_{IN} \geq 24V$) を超えたときに、 V_{MVSEL2} が $\geq 0.9V$ に設定されていることを確認する必要があります。この分圧器を流れる電流を $5\mu A$ に制限するには、R3 は式 11 を使用して計算し、計算値を最も近い標準抵抗値に丸めます。

$$R3 = \frac{24V - 0.9V}{5\mu A} = 4.62M\Omega \quad (11)$$

R4 を、同じ電流値の V_{MVSEL2} 値を使用して式 12 で計算します。

$$R4 = \frac{0.9V}{5\mu A} = 180k\Omega \quad (12)$$

R3 および R4 の計算値において、過渡時に V_{IN} が 85V まで上昇すると、 V_{MVSEL2} 電圧は最大 3.188V に上昇します (推奨動作条件表に規定されているように、このピンの最大推奨値よりもまだ低くなっています)。

このアプリケーションでは、イネーブル高精度回路を使用して、 V_{IN} が 24V 未満に低下したときにデバイスをオフにします。

R1 と R2 の抵抗分圧回路は、 $V_{IN} \leq 24V$ のときに V_{EN} が $V_{EN(LOW)}$ の 1.11V 未満になるように設定するために使用されます。R1 を、上記の分圧回路と同様に、この分圧回路を流れる電流を $5\mu A$ に制限するために、式 13 を用いて計算します。

$$R1 = \frac{24V - 1.11V}{5\mu A} = 4.578M\Omega \quad (13)$$

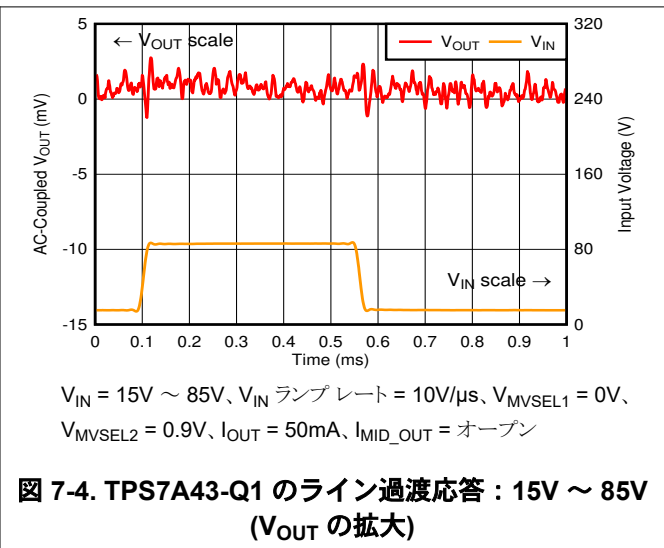
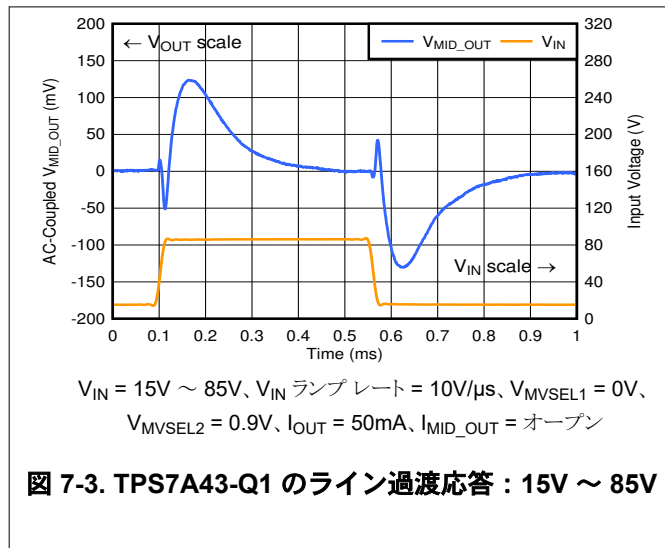
式 14 を使用して、R2 を計算します。計算した R1 と R2 の値は、その後、最も近い標準値に丸めることができます。

$$R2 = \frac{1.11V}{5\mu A} = 222k\Omega \quad (14)$$

上記で使った R1 と R2 の値では、 V_{EN} が最小値 1.11V ($V_{IN} = 24V$) を下回ると、LDO はオフになります。 V_{EN} が標準値 1.24V ($V_{IN} = 26.8V$) を超えると、LDO がオンになります。

一方で、 V_{IN} の上昇によって LDO を有効にする条件がユーザーのシステムにとってより重要な場合は、特定の立ち上がり電圧しきい値を目標として R1 と R2 を選定してください。この場合、R1 は、設定したい V_{IN} スレッシュホールドと $V_{EN(HI)}$ の 1.35V に基づいて選定します。

7.2.3 アプリケーション曲線



7.3 電源に関する推奨事項

このデバイスは、4V ~ 85V の入力電源電圧範囲で動作するように設計されています。出力電圧が適切にレギュレーションされ、動的性能が最適になることを確認するため、入力電源電圧は少なくとも $V_{MID_OUT(nom)} + 1.5V$ である必要があります。低出力インピーダンスの電源を、TPS7A43-Q1 の入力ピンに直接接続します。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

- 入力および出力コンデンサは、本デバイス ピンのできるだけ近くに配置します。
- 放熱性能を最適化するため、デバイス接続に銅プレーンを使用します。
- 熱を分散させるため、デバイス周囲およびサーマル パッドの下にサーマル ビアを配置してください。
- DGQ パッケージのサーマル パッド直下だけに、テント加工されたサーマル ビアを配置してください。テント加工されていないビアは、半田付けのプロセスでサーマル パッドの接合部から半田や半田ペーストを吸い上げてしまうことがあり、それによってサーマル パッド上の半田接合が不十分になる可能性があります。

7.4.2 レイアウト例

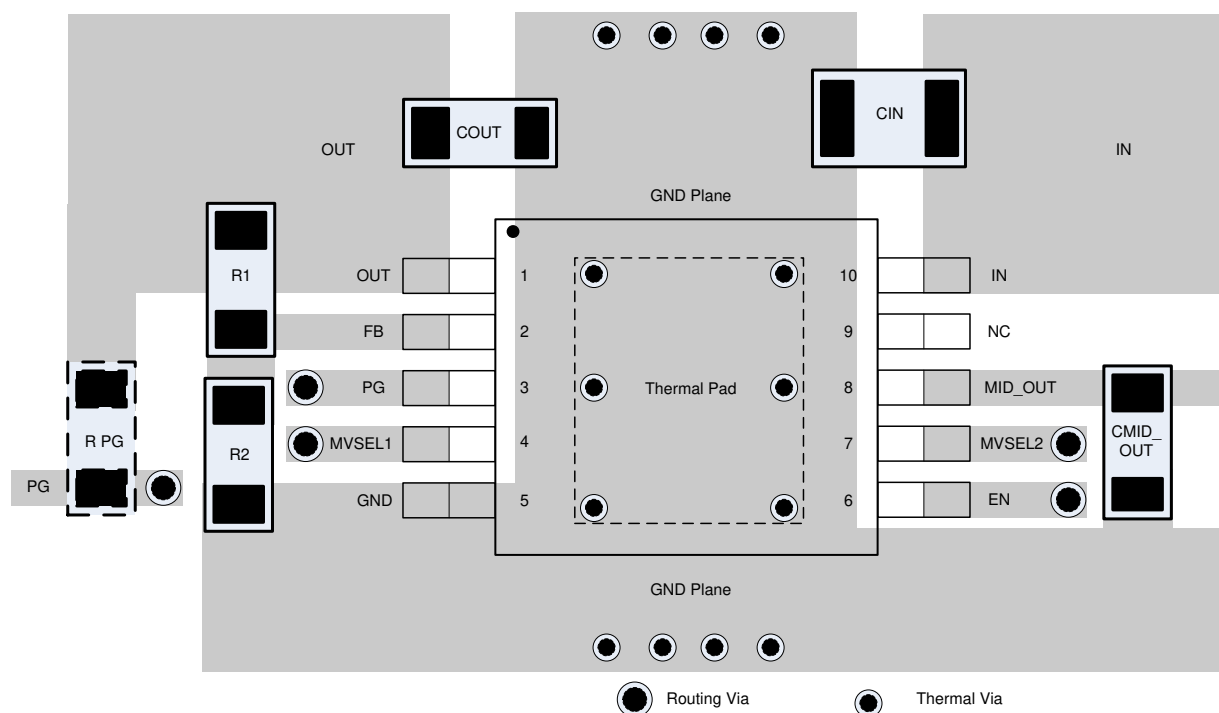


図 7-5. 可変バージョンのレイアウト例

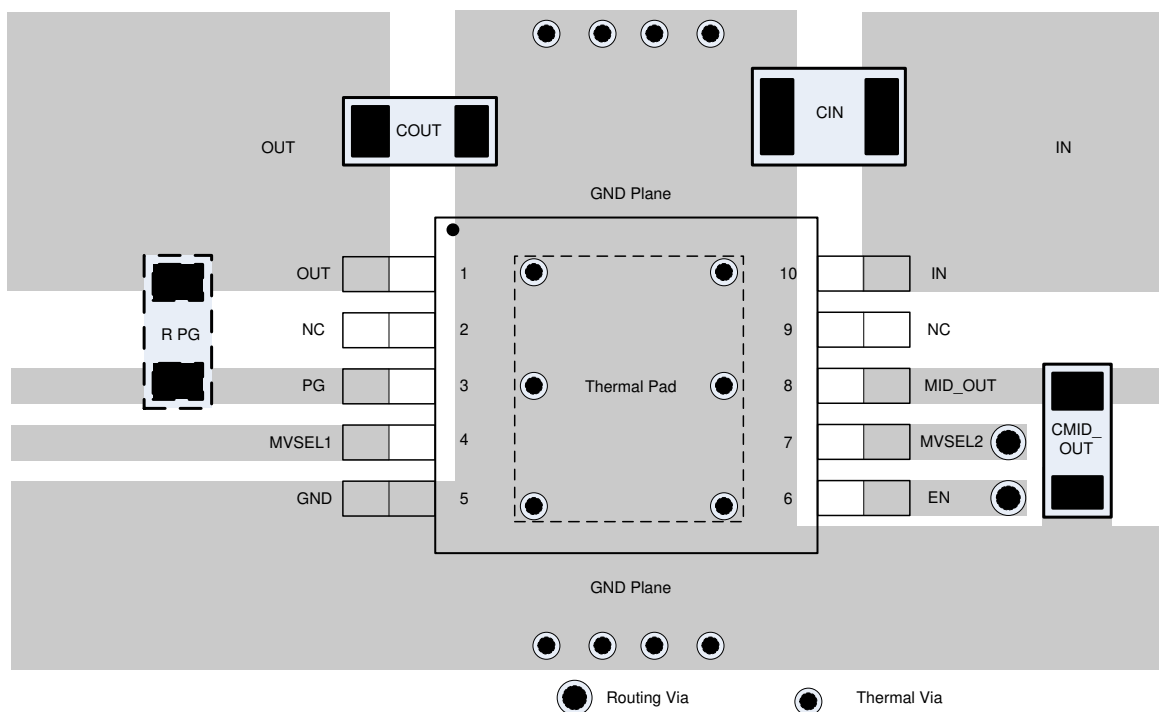


図 7-6. 固定バージョンのレイアウト例

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 開発サポート

8.1.1.1 評価基板

TPS7A43-Q1 の初期の回路性能評価には、類似のピン互換デバイスである TPS7A43 を評価するための評価基板 (EVM) を利用できます。TPS7A43EVM-047 評価基板のユーザー ガイドは、テキサス インスツルメンツの Web サイトの製品フォルダから入手するか、TI Store から直接購入することができます。

8.1.1.2 SPICE モデル

TPS7A43-Q1 用の SPICE モデルは、製品フォルダのツールとソフトウェアから入手できます。

8.1.2 デバイスの命名規則

表 8-1. デバイスの命名規則 (1)

製品名	V _{OUT}
TPS7A43xxQyyy RQ1	xx は公称出力電圧です。たとえば、33 = 3.3V、50 = 5V、01 = 可変です。 Q は、AEC-Q100 規格のグレード 1 に準拠したデバイスであることを表すものです。 yyy はパッケージ指定子です。たとえば、DGQ = HVSSOP-10 です。 R は大量リール梱包を示すパッケージ識別子です。 Q1 は、デバイスが車載グレード (AEC-Q100) であることを示します。

(1) 最新のパッケージと発注情報については、このデータシートの末尾にあるパッケージ オプションの付録を参照するか、www.ti.com にあるデバイスの製品フォルダをご覧ください。

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、TPS7A43EVM-047 評価基板ユーザー ガイド
- テキサス インスツルメンツ、LDO の基礎:逆電流の防止ブログ
- テキサス インスツルメンツ、LDO の基礎:コンデンサと静電容量の比較ブログ

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (March 2026) to Revision A (June 2026)	Page
ドキュメントのステータスを「事前情報」から「量産データ」に変更	1
量産データの使用を反映させるため、「特長」、「概要」、「ピン機能表」、「電気的特性表」、「代表的特性」、「MID_OUT 電圧選択」、「高精度イネーブル」、「パワーグッド」、「デバイスの機能モード比較表」、「通常動作」、「ディセーブル」、「MID_OUT 電圧設定」、「OUT のみの動作 (MID_OUT なしで使用)」、「代表的なアプリケーション図」、「設計パラメータ表」、「詳細な設計手順」、「デバイス命名規則」を更新	1
V _{OUT} の精度を ±0.8% から ±0.85% に変更	1
「MID_OUT のみの動作 (OUT なしで使用)」セクションを追加	22
「定格出力電流を超える動作」セクションを追加	25

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS7A4301QDGQRQ1	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZRS
TPS7A4333QDGQRQ1	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZSS
TPS7A4350QDGQRQ1	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZTS

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS7A43-Q1 :

- Catalog : [TPS7A43](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7A4301QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A4333QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A4350QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7A4301QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0
TPS7A4333QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0
TPS7A4350QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0

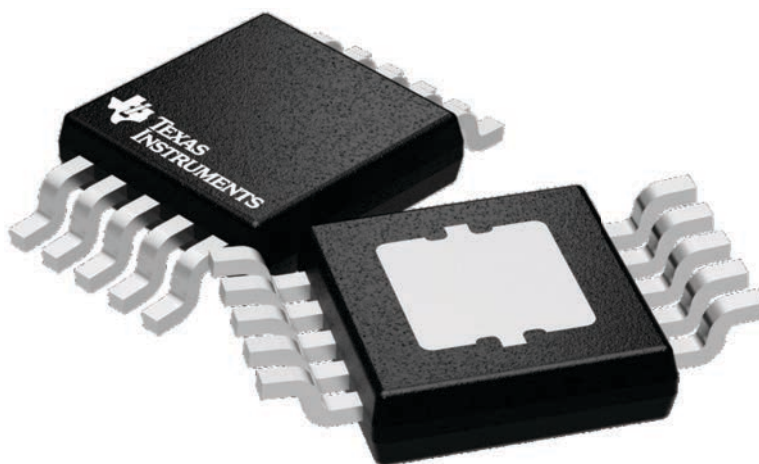
GENERIC PACKAGE VIEW

DGQ 10

PowerPAD™ HVSSOP - 1.1 mm max height

3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224775/A



PowerPAD™ - 1.1 mm max height

Technical drawing of a 10-pin connector. The drawing includes three views: a front view, a side view, and a detail view of the thermal pad.

Front View:

- Overall width: 5.05 (typical) / 4.75
- Overall height: 3.1 / 2.9 (NOTE 3)
- Pin 1 ID Area: Indicated by a dotted pattern.
- Pin 1: Located at the top left.
- Pin 10: Located at the top right.
- Pin 5: Located at the bottom left.
- Pin 6: Located at the bottom right.
- Dimensions: 10 (width of pin 10 area), 8X 0.5 (pin 10 area), 2X 2 (pin 10 area), 6 (width of pin 6 area), 10X 0.27 / 0.17 (pin 6 area).
- Feature Control Frame: C A B M 0.08 0.17 0.27 10X
- NOTE 4: 3.1 / 2.9

Side View:

- SEATING PLANE: Indicated by a dashed line.
- Feature Control Frame: C 0.1 C
- 1.1 MAX: Maximum width of the connector body.

Detail View (SEE DETAIL A):

- Dimensions: 0.23 / 0.13 (typical)

Bottom View:

- Overall width: 5.05 (typical) / 4.75
- Overall height: 1.84 / 1.18 (NOTE 6)
- Pin 1: Located at the top left.
- Pin 10: Located at the top right.
- Pin 5: Located at the bottom left.
- Pin 6: Located at the bottom right.
- Dimensions: (0.45) (NOTE 6), 1.65 / 0.99 (width of thermal pad area).
- EXPOSED THERMAL PAD: Indicated by a dotted pattern.

Detail View (DETAIL A TYPICAL):

- GAGE PLANE: Indicated by a dashed line.
- Feature Control Frame: C 0.25 C
- 0.7 / 0.4: Dimensions of the thermal pad area.
- 0° - 8°: Angle of the thermal pad area.

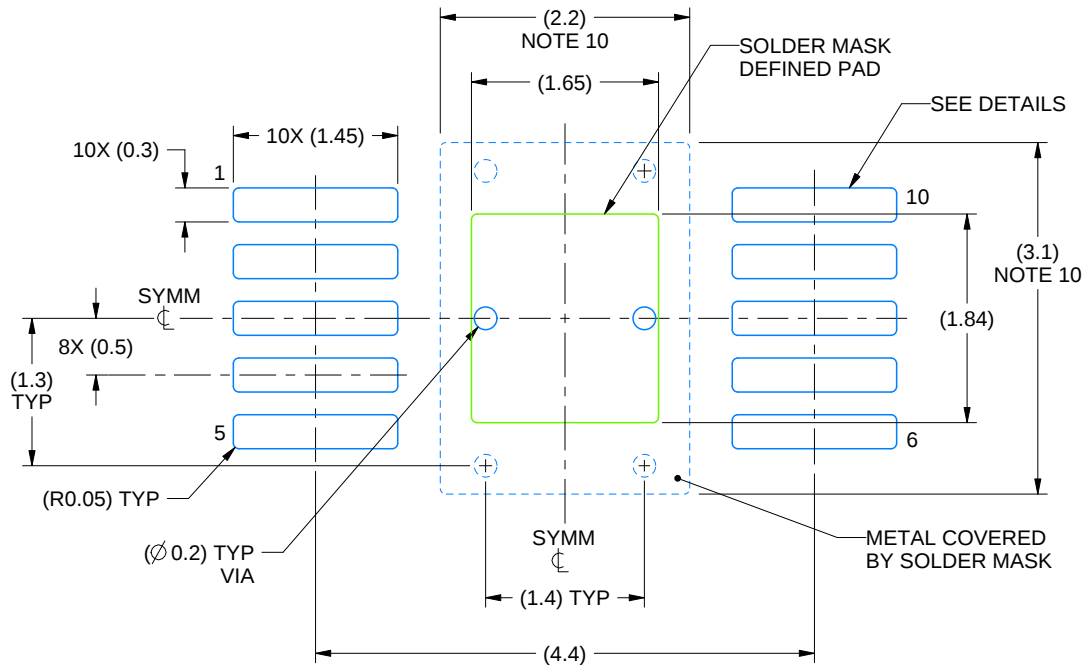
PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA-T.
6. Features may differ or may not be present.

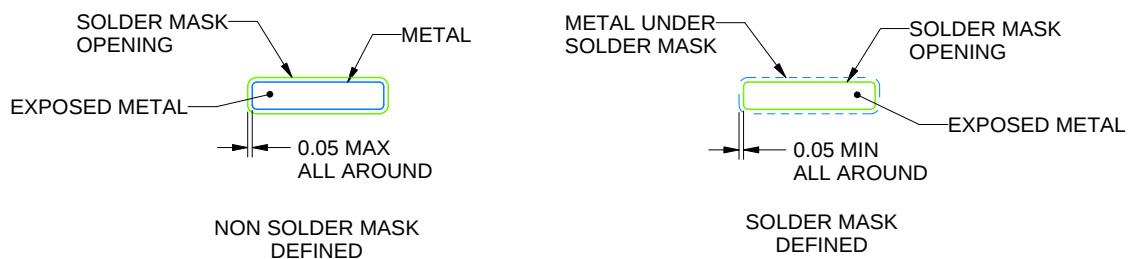
DGQ0010K

PowerPAD™ - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4232003/B 07/2025

NOTES: (continued)

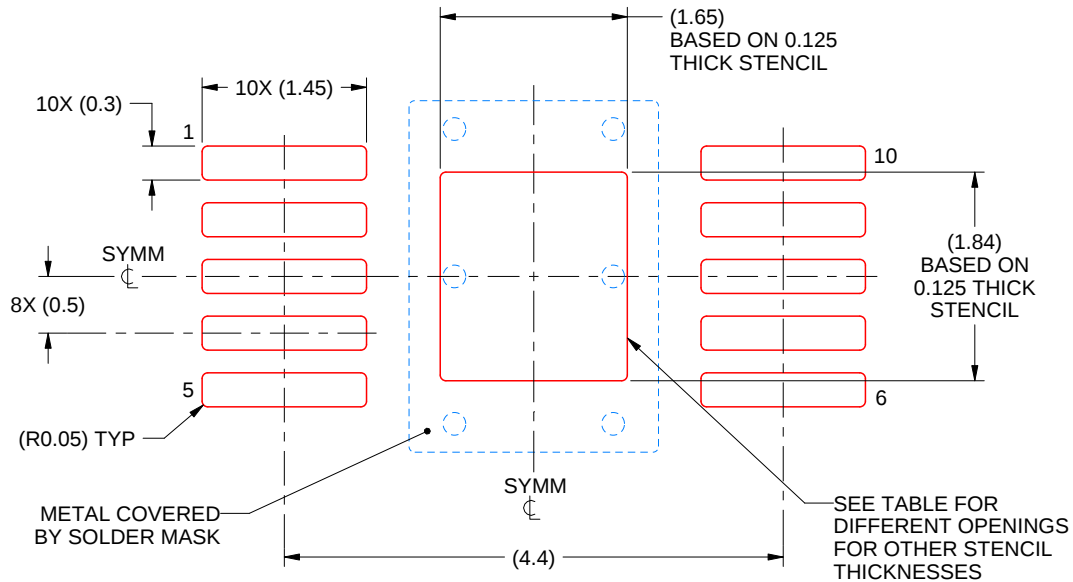
7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
9. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
10. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

DGQ0010K

PowerPAD™ - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:15X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.100	1.84 X 2.06
0.125	1.65 X 1.84 (SHOWN)
0.150	1.51 X 1.68
0.175	1.39 X 1.56

4232003/B 07/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月