

TPS7H1301-SP および TPS7H1302-SP 3V ~ 6.3V 入力、400mA、低ドロップアウトレギュレータ内蔵、放射線耐性強化型チャージポンプ電圧インバータ

1 特長

- 吸収線量 (TID) 特性評価済み
 - 放射線耐性保証 (RHA): 最大 100krad(Si)
- シングルイベント効果 (SEE) の特性評価
 - シングルイベントラッチアップ (SEL)、シングルイベントバーンアウト (SEB)、シングルイベントゲートラプチャー (SEGR) の最大線エネルギー付与 (LET) = 75MeV·cm²/mg に対する耐性
 - シングルイベント機能割り込み (SEFI) およびシングルイベント過渡 (SET) の最大 LET = 75MeV·cm²/mg に対する耐性
- 正の入力電圧を反転し、負の電源をレギュレートします
- 最大 400mA の出力電流
- 2.5Ω (標準値) インバータ出力インピーダンス、V_{IN} = 5V
- ±1.5% のレギュレーション出力精度
- 500kHz (標準値) の固定周波数、可変負電圧出力動作 (TPS7H1301)
- 1MHz (標準値) 固定周波数、固定 -1.8V 出力 (TPS7H1302)
- 100kHz、負荷電流 100mA 時の 45dB (標準値) LDO PSRR
- ASTM E595 に準拠したガス排出試験済みのプラスチックパッケージ
- 軍用温度範囲 (-55°C ~ 125°C) に対応

2 アプリケーション

- 衛星用電源システム (EPS)
- コマンドとデータの処理 (C&DH)
- 光学画像処理ペイロード
- レーダー画像処理ペイロード
- アナログ回路の電源
 - データコンバータ: ADC と DAC (A/D コンバータと D/A コンバータ)
 - オペアンプ (演算増幅器)
 - イメージング センサ

3 説明

TPS7H1301 および TPS7H1302 は、負の低ドロップアウトレギュレータ (LDO) を内蔵したチャージポンプの正から負の電圧インバータです。どちらのデバイスも、3V ~ 6.3V の正の入力電源電圧範囲に対応し、最大 400mA の出力電流を供給します。また、イネーブル機能とパワーグッド機能も搭載しています。

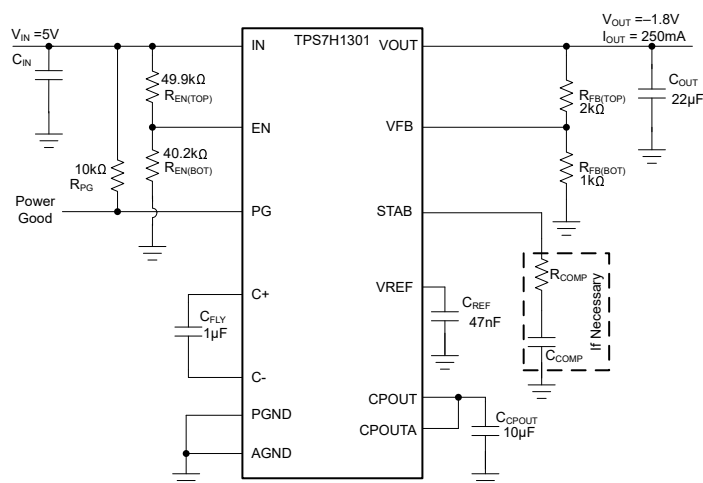
TPS7H1301 は、500kHz (標準値) のチャージポンプスイッチング周波数を備え、可変出力電圧レギュレーションを実現します。STAB ピンにより、外部補償目的で LDO の負のエラーアンプに直接アクセスでき、最適化された過渡応答の設計の柔軟性が得られます。

TPS7H1302 は、-1.8 V 固定出力電圧を、1MHz (代表値) チャージポンプスイッチング周波数で供給します。TPS7H1302 は、外付けの帰還抵抗が不要になるため、外付け部品点数とソリューション全体のサイズの両方を低減できます。

製品情報

部品番号 (1)	グレード	パッケージ (2)
5962R2421501VXC	QMLV-RHA	14 ピンのセラミック 8.03mm × 9.12mm 質量 = 1.22g
5962R2421502VXC (4)		
TPS7H1301HBL/EM		
TPS7H1302HBL/EM (4)	エンジニアリング サンプル	
5962R2421501PYE (3)	QMLP-RHA	28 ピンのプラスチック 4.40mm × 9.70mm 質量 = 198mg
5962R2421502PYE (3)		
TPS7H1301MPWPTSEP (3)		
TPS7H1302MPWPTSEP (3)	SEP	

- 詳細は、[デバイス オプション表](#)をご覧ください
- 寸法と質量の値は公称値です。
- 製品プレビュー。
- 事前情報



代表的なアプリケーション回路 TPS7H1301



目次

1 特長	1	10 アプリケーションと実装	33
2 アプリケーション	1	10.1 使用上の注意.....	33
3 説明	1	10.2 代表的なアプリケーション TPS7H1301.....	33
4 デバイスのオプション表	3	10.3 代表的なアプリケーション TPS7H1301 並列動作.....	41
5 デバイス比較表	4	10.4 代表的なアプリケーション TPS7H1302.....	46
6 ピン構成および機能	5	10.5 TPS7H1302 低ノイズ構成.....	49
7 仕様	8	10.6 電源に関する推奨事項.....	50
7.1 絶対最大定格.....	8	10.7 レイアウト.....	50
7.2 ESD 定格.....	8	11 デバイスおよびドキュメントのサポート	55
7.3 推奨動作条件.....	9	11.1 デバイス サポート.....	55
7.4 熱に関する情報.....	9	11.2 ドキュメントのサポート.....	55
7.5 電気的特性.....	10	11.3 ドキュメントの更新通知を受け取る方法.....	55
7.6 品質適合検査.....	14	11.4 サポート・リソース.....	55
7.7 代表的特性.....	15	11.5 商標.....	55
8 パラメータ測定情報	21	11.6 静電気放電に関する注意事項.....	55
9 詳細説明	23	11.7 用語集.....	55
9.1 概要.....	23	12 改訂履歴	55
9.2 機能ブロック図.....	24	13 メカニカル、パッケージ、および注文情報	56
9.3 機能説明.....	25	13.1 Tube Information.....	58
9.4 デバイスの機能モード.....	32		

4 デバイスのオプション表

ジェネリック型番	放射線定格 ⁽¹⁾	グレード	パッケージ	注文可能な型番
TPS7H1301-SP	総電離線量 (TID) の特性評価は最大 100krad (Si) まで、破壊的単一事象効果 (DSEE) は LET = 75MeV·cm ² /mg まで無効	QMLV-RHA	14 ピンのセラミック フラット パック (CFP) HBL	5962R2421501VXC
		QMLP-RHA	28 ピン プラスチック HTSSOP (PWP)	5962R2421501PYE ⁽³⁾
	なし	エンジニアリング サンプル ⁽²⁾	14 ピンのセラミック フラット パック (CFP) HBL	TPS7H1301HBL/EM
TPS7H1302-SP	総電離線量 (TID) の特性評価は最大 100krad (Si) まで、破壊的単一事象効果 (DSEE) は LET = 75MeV·cm ² /mg まで無効	QMLV-RHA	14 ピンのセラミック フラット パック (CFP) HBL	5962R2421502VXC ⁽⁴⁾
		QMLP-RHA	28 ピン プラスチック HTSSOP (PWP)	5962R2421502PYE ⁽³⁾
	なし	エンジニアリング サンプル ⁽²⁾	14 ピンのセラミック フラット パック (CFP) HBL	TPS7H1302HBL/EM ⁽⁴⁾
TPS7H1301-SEP	50krad (Si) RLAT の TID、43MeV·cm ² /mg まで DSEE フリー	宇宙向けに強化されたプラスチック	28 ピン プラスチック HTSSOP (PWP)	TPS7H1301MPWPTSEP ⁽³⁾
TPS7H1302-SEP	50krad (Si) RLAT の TID、43MeV·cm ² /mg まで DSEE フリー	宇宙向けに強化されたプラスチック	28 ピン プラスチック HTSSOP (PWP)	TPS7H1302MPWPTSEP ⁽³⁾

- (1) TID は総電離線量、RLAT は放射線ロット受け入れ試験、DSEE は破壊的シングル イベント効果です。詳細については、関連する TID レポートおよび各製品の SEE レポートを参照してください。
- (2) これらのユニットは、技術的な評価のみを目的としています。これらのユニットは、非標準のフローで処理されています (バーンインがない、25°Cでのテストしか行わないなど)。これらのユニットは、認定、量産、放射線テスト、航空での使用には設計されていません。部品は、温度または動作寿命全体にわたる性能を保証されていません。
- (3) 製品プレビュー
- (4) 事前情報

5 デバイス比較表

ジェネリック型番	チャージポンプ F_{sw}	出力電圧範囲	外部補償
TPS7H1301	500kHz	-6V ~ -0.6V	あり
TPS7H1302	1000kHz	-1.8V (固定)	なし

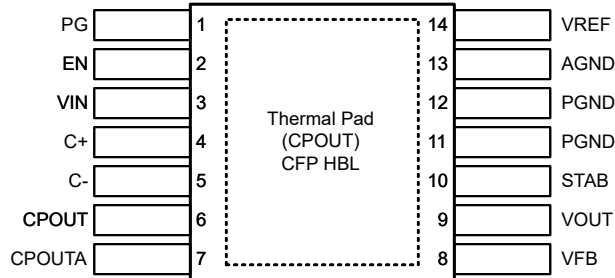
6 ピン構成および機能

TPS7H1301

HBL パッケージ

14 ピン CFP

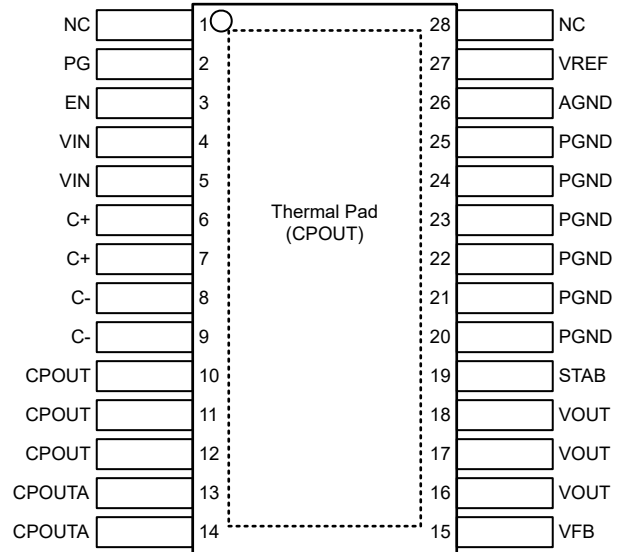
上面図



PWP パッケージ

28 ピン HTSSOP

上面図

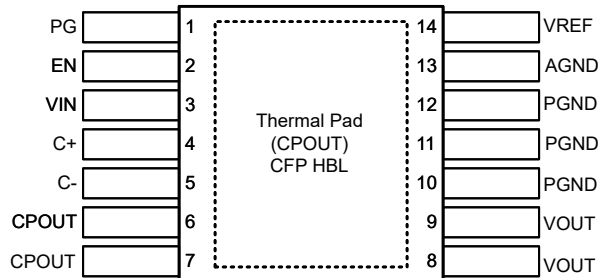


TPS7H1302

HBL パッケージ

14 ピン CFP

上面図



PWP パッケージ

28 ピン HTSSOP

上面図

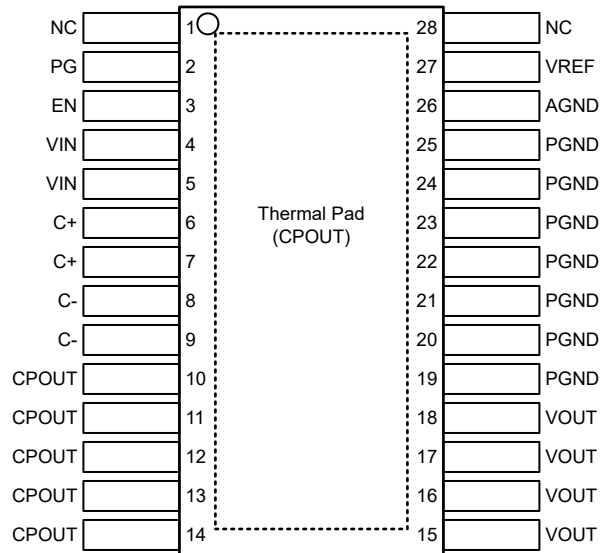


表 6-1. TPS7H1301 ピンの機能表

名称	ピン		タイプ ⁽¹⁾	説明
	HBL (14) 番号	PWP (28) 番号		
PG	1	2	O	パワー グッド インジケータ。パワー グッド表示条件が満たされていない場合、PG ピンは内部 MOSFET のドレイン端子に接続され、印加される外部電圧を GND にプルダウンします。プルアップ抵抗を使用して、このピンを VIN または必要なロジックレベルにプルアップします。使用しない場合は、PG を PGND に短絡することを推奨します。ただし、PG ピンをオープンのままにしておくこともできます。
EN	2	3	I	イネーブル。このピンを High に駆動するとデバイスがイネーブルになり、Low に駆動するとデバイスがディセーブルになります。イネーブル機能が不要な場合は、このピンを VIN に接続します。このピンをフローティングにしないでください。
VIN	3	4.5	P	正電源入力。10 μ F 低 ESR セラミック コンデンサを VIN および PGND に接続します。10 μ F よりも大きい入力容量を使用することで、チャージ ポンプに起因するリップルを低減できます。
C+	4	6.7	P	フライング コンデンサ用の正端子。1 μ F 低 ESR セラミック コンデンサを C+ および C- に接続します。
C-	5	8.9	P	フライング コンデンサ用の負端子。1 μ F 低 ESR セラミック コンデンサを C+ および C- に接続します。
CPOUT	6	10~12	P	負の非安定化チャージ ポンプ出力電圧。CPOUTA に外部接続します。CPOUT - CPOUTA ノードと PGND の間に、10 μ F 低 ESR のセラミック コンデンサを接続します。
CPOUTA	7	13、14	P	内蔵 LDO の負電圧入力。CPOUT に外部接続します。CPOUT-CPOUTA ノードと PGND の間に、10 μ F 低 ESR のセラミック コンデンサを接続します。
VREF	14	27	O	リファレンス ピンは、公称 -0.6V を出力します。VREF と AGND の間に 47nF のセラミック コンデンサを接続します。
AGND	13	26	P	アナログ グランド (0V) 接続。
PGND	11、12	20~25	P	チャージ ポンプの電源グランド (0V) 接続。
STAB	10	19	O	STAB ピンは、内部 OTA (オペレーショナルトランスコンダクタンス) 誤差アンプからの出力に直接接続され、制御ループの測定または最適化に役立ちます。標準的な補償ネットワークを STAB に適用できます (セクション 10.2.2.6 を参照)。ただし、22 μ F の出力キャパシタンスにより、一般に外部補償ネットワークを必要とせず、高い安定性マージンが得られます。
VOUT	9	16~18	P	出力電源ピン。レギュレートされた出力電圧です。1 つの 22 μ F または 2 つの 10 μ F セラミック コンデンサを推奨します。一般に、10 μ F と 100 μ F の間の容量値がサポートされています。出力コンデンサ、入力電圧、出力電圧設定、負荷電流に応じて、STAB ピンを使用すると、安定性性能をさらに向上させることができます。
VFB	8	15	I	出力電圧は、分圧回路を介して帰還されます。LDO の出力を調整する方法については、セクション 9.3.5 を参照してください。
NC	該当なし	1、28	—	接続なし。これらのピンは内部で電気的に接続されていません。電荷の蓄積を防ぐため、これらのピンを PGND に接続することを推奨しますが、これらのピンはオープンのままにすることも、CPOUT と V _{IN} の範囲の任意の電圧に接続することもできます。
サーマル パッド	—	—	—	CPOUT への電気的インピーダンスの低いパス。効果的な放熱のため、サーマル パッドは大きなプレーンに接続することを推奨します。この接続では、CPOUT と電気的に接続することも、電気的に絶縁することもできます。サーマル パッドは内部的に CPOUT に接続されています。
金属製ふた	ふた	該当なし	—	このふたは、シール リングを介してサーマル パッドと CPOUT に内部接続されています。

(1) I = 入力、O = 出力、P = 電源、I/O = 入力または出力、- = その他

表 6-2. TPS7H1302 ピンの機能表

ピン			タイプ ⁽¹⁾	説明
名称	HBL (14) 番号	PWP (28) 番号		
PG	1	2	O	パワー グッド インジケータ。パワー グッド表示条件が満たされていない場合、PG ピンは内部 MOSFET のドレイン端子に接続され、印加される外部電圧を GND にプルダウンします。プルアップ抵抗を使用して、このピンを VIN または必要なロジックレベルにプルアップします。使用しない場合は、PG を PGND に短絡することを推奨します。ただし、PG ピンをオープンのままにしておくこともできます。
EN	2	3	I	イネーブル。このピンを High に駆動するとデバイスがイネーブルになり、Low に駆動するとデバイスがディセーブルになります。イネーブル機能が不要な場合は、このピンを VIN に接続します。このピンをフローティングにしないでください。
VIN	3	4.5	P	正電源入力。10 μ F 低 ESR セラミック コンデンサを VIN および PGND に接続します。10 μ F よりも大きい入力容量を使用することで、チャージ ポンプに起因するリップルを低減できます。
C+	4	6.7	P	フライング コンデンサ用の正端子。1 つの 470nF または 2 つの 220nF 低 ESR セラミック コンデンサを C+ および C- に接続します。
C-	5	8.9	P	フライング コンデンサ用の負端子。
CPOUT	6	10~12	P	負の非安定化チャージ ポンプ出力電圧。CPOUTA に外部接続します。4.7 μ F または 2 つの 2.2 μ F 低 ESR セラミック コンデンサを CPOUT-CPOUTA ノードと PGND の間に接続します
CPOUTA	7	13, 14	P	内蔵 LDO の負電圧入力。CPOUT に外部接続します。1 つの 4.7 μ F または 2 つの 2.2 μ F 低 ESR セラミック コンデンサを CPOUT-CPOUTA ノードと PGND の間に接続します
VREF	14	27	O	リファレンス ピンは、公称 -0.6V を出力します。VREF と AGND の間に 47nF のセラミック コンデンサを接続します。
AGND	13	26	P	アナログ グランド (0V) 接続。
PGND	10~12	19~25	P	チャージ ポンプの電源グランド (0V) 接続。
VOUT	8, 9	15~18	P	出力電源ピン。レギュレートされた出力電圧は -1.8 V (標準値) です。1 つの 22 μ F または 2 つの 10 μ F セラミック コンデンサを使用することが推奨されています。10 μ F と 100 μ F の間の容量値が一般的にサポートされています。
NC	該当なし	1, 28	—	接続なし。これらのピンは内部で電氣的に接続されていません。電荷の蓄積を防ぐため、これらのピンを PGND に接続することを推奨しますが、これらのピンはオープンのままにすることも、CPOUT と VIN の範囲の任意の電圧に接続することもできます。
サーマル パッド	—	—	—	CPOUT に内部接続します。効果的な放熱のため、サーマル パッドは大きなプレーンに接続することを推奨します。この接続では、CPOUT と電氣的に接続することも、電氣的に絶縁することもできます。サーマル パッドは内部的に CPOUT に接続されています。
金属製ふた	ふた	該当なし	—	このふたは、シール リングを介してサーマル パッドと CPOUT に内部接続されています。

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
入力電圧	VIN	-0.3	7.5	V
	EN	-0.3	7.5	
	PG	-0.3	7.5	
	VFB (TPS7H1301 のみ)	-7.5	0.3	
	CPOUTA	-6.8	0.3	
出力電圧	VREF	-3.6	0.3	V
	STAB (TPS7H1301 のみ)	CPOUT	CPOUT +7.5	
	C+	GND-0.3	VIN	
	C-	CPOUT	GND+0.3	
	CPOUT	-6.8	0.3	
	VOUT	-6.8	0.3	
入力電流	IN	0	600	mA
出力電流	OUT	0	600	mA
T _{STG}	保存温度	-65	150	°C
T _J	接合部温度	-55	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

7.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠 ⁽¹⁾	±1000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	±250	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

7.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
入力電圧	VIN	3		6.3	V
	EN	0		7	
	PG	0		7	
	CPOUTA ⁽¹⁾ (3)	-6.3		-2	
出力電圧	VOUT (TPS7H1301)	-6		-0.6	V
	CPOUT ⁽¹⁾ (3)	-6.3		-2	
	VOUT (TPS7H1302) ⁽²⁾		-1.8		
I _{OUT}	出力電流	0		400	mA
T _J	接合部温度	-55		125	°C

- (1) CFLY と CPOUT のコンデンサの選択は、チャージポンプ全体の抵抗、電圧ドロップ、CPOUT に存在する全体の電圧に影響を及ぼします。ドロップ電圧の計算式については、[アプリケーション セクション](#)を参照してください。
- (2) TPS7H1302 の V_{OUT} 動作範囲については、[電気的特性表](#)の精度仕様を参照してください。
- (3) V_{CPOUT(min)} は、75mA の負荷電流時に -1.8 V 出力のレギュレーションを維持するために必要な、チャージポンプの最小出力電圧振幅を表します。

7.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS7H1301-SP TPS7H1302-SP	TPS7H1301-SP, SEP TPS7H1302-SP, SEP	単位
		CFP HBL	PWP (HTSSOP)	
		14	28	
R _{θJA}	接合部から周囲への熱抵抗	25.1	24.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	6.3	15.8	°C/W
R _{θJB}	接合部から基板への熱抵抗	9.3	6.4	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	1.4	0.2	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	9.1	6.4	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	0.5	0.7	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

7.5 電気的特性

$3V \leq V_{IN} \leq 6.3V$, $V_{OUT (set)} = -1.8V$ (TPS7H1302 は固定、TPS7H1301 は $R_{FB(TOP)} = 2k\Omega$, $R_{FB(BOT)} = 1k\Omega$ でセット)、 $I_{OUT} = 10mA$, $C_{REF} = 47nF$, 動作温度範囲内 ($T_A = -55^\circ C \sim 125^\circ C$)。特に記述のない限り、 $T_A = 25^\circ C$ での標準値です。QML RHA および SEP デバイス⁽¹⁾のサブグループ番号が存在する場合は、 $T_A = 25^\circ C$ での RLAT を含みます。

パラメータ		テスト条件	サブグループ	最小値	標準値	最大値	単位
電源と電流							
V_{UVLOR}	入力電源 UVLO の立ち上がり			2.7			V
V_{UVLOF}	入力電源 UVLO の立ち下がり			2.53			
$V_{UVLO(HYS)}$	入力電源 UVLO ヒステリシス			220			mV
I_Q	静止電流	TPS7H1301 $I_{OUT} = 0A$, $V_{EN} = 7V$	1, 2, 3	15	45		mA
		TPS7H1302 ⁽²⁾ $I_{OUT} = 0A$, $V_{EN} = 7V$	1, 2, 3	12	45		
I_{SHDN}	シャットダウン電流	$V_{EN} = 0V$, $I_{OUT} = 0A$	1, 2, 3	0.8	1.5		mA
I_{FB}	フィードバック リーク電流	TPS7H1301 $V_{FB} = -0.6V$	1, 2, 3	25	100		nA
イネーブル							
$V_{EN(rising)}$	イネーブル立ち上がりスレッショルド (ターンオン)		1, 2, 3	0.57	0.6	0.625	V
$V_{EN(falling)}$	イネーブル立ち下がりスレッショルド (ターンオフ)		1, 2, 3	0.445	0.5	0.555	V
$t_{EN(delay)}$	EN 伝搬遅延	$V_{IN} = 5V$, $V_{OUT} = -1.8V$ のとき EN high から PG high まで	1, 2, 3	14	18		ms
$I_{EN(LKG)}$	イネーブル リーク電流	$V_{EN} = 7V$	1, 2, 3	25	330		nA
$T_{SD(enter)}$	サーマル シャットダウン入口温度			160			$^\circ C$
$T_{SD(exit)}$	サーマル シャットダウン出口温度			130			$^\circ C$
パワー グッド							
$V_{PG(rise)}$	V_{OUT} に対するパワー グッドの立ち上がりスレッショルド	スルーレート $V_{OUT} = 10V/s$	1, 2, 3	91.8%	94.8%	98.05%	
$V_{PG(fall)}$	V_{OUT} に対するパワー グッドの立ち下がりスレッショルド	スルーレート $V_{OUT} = 10V/s$	1, 2, 3	86.25%	90%	94.1%	
$V_{PG(OL)}$	パワー グッド出力 Low	$I_{PG(SINK)} = 2mA$	1, 2, 3	90	190		mV
$V_{IN(MIN_PG)}$	有効な PG の最小 V_{IN} ($V_{PG} = 0.5V$)	$I_{PG(sink)} = 0.5mA$	1, 2, 3	0.8	1		V
$I_{PG(LKG)}$	パワー グッドのリーク電流	TPS7H1301 $V_{PG} = 7V$, $V_{FB} = -0.6V$ TPS7H1302 $V_{PG} = 7V$, $V_{OUT} = -1.8V$	1, 2, 3	0.05	2		μA

7.5 電気的特性 (続き)

$3V \leq V_{IN} \leq 6.3V$ 、 $V_{OUT(set)} = -1.8V$ (TPS7H1302 は固定、TPS7H1301 は $R_{FB(TOP)} = 2k\Omega$ 、 $R_{FB(BOT)} = 1k\Omega$ でセット)、 $I_{OUT} = 10mA$ 、 $C_{REF} = 47nF$ 、動作温度範囲内 ($T_A = -55^\circ C \sim 125^\circ C$)。特に記述のない限り、 $T_A = 25^\circ C$ での標準値です。QML RHA および SEP デバイス⁽¹⁾のサブグループ番号が存在する場合は、 $T_A = 25^\circ C$ での RLAT を含みます。

パラメータ		テスト条件			サブ グループ	最小値	標準値	最大値	単位	
チャージ ポンプ										
R _{DISCHARGE}	CPOUT 放電抵抗	C _{CPOUT} = 10μF	V _{CPOUT} = −0.3V			75			Ω	
t _{DISCHARGE}	GND に対する CPOUT 放電時間 (CPOUT = −0.3V)	C _{CPOUT} = 10μF				6.5			ms	
f _{SW}	スイッチング周波数 (TPS7H1301)				9、10、11	400	500	600	kHz	
f _{SW}	スイッチング周波数 (TPS7H1302) ⁽²⁾				9、10、11	800	1000	1200	kHz	
f _{SW(FB)}	フォールドバック モードのスイッチング周波数 (TPS7H1301)					125			kHz	
f _{SW(FB)}	フォールドバック モードのスイッチング周波数 (TPS7H1302) ⁽²⁾					250			kHz	
R _{DS(ON1)}	スイッチ アレイ MOSFET1 のドレイン ソース抵抗	I _{RDS(ON)} = 100mA V _{IN} = 5V			1、2、3	300			480	mΩ
R _{DS(ON2)}	スイッチ アレイ MOSFET2 のドレイン ソース抵抗					175			345	
R _{DS(ON3)}	スイッチ アレイ MOSFET3 のドレイン ソース抵抗					235			300	
R _{DS(ON4)}	スイッチ アレイ MOSFET4 のドレイン ソース抵抗					220			370	
R _{CP(OUT)}	CPOUT に対する出力抵抗 (TPS7H1301)	C _{FLY} = 1μF、 C _{CPOUT} = 10μF、 C _{OUT} = 22μF	I _L = 150mA	V _{IN} = 3V		4.5			Ω	
			I _L = 250mA	V _{IN} = 5V		3.5				
				V _{IN} = 6.3V		3.1				
R _{CP(OUT)}	CPOUT に対する出力抵抗 (TPS7H1302) ⁽²⁾	C _{FLY} = 0.47μF、 C _{CPOUT} = 4.7μF、 C _{OUT} = 22μF	I _L = 150mA	V _{IN} = 3V		4.8			Ω	
			I _L = 250mA	V _{IN} = 5V		3.7				
				V _{IN} = 6.3V		3.3				
V _{DROOP}	ドループ電圧 V _{DROOP} = V _{IN} − V _{CPOUT} (TPS7H1301)	C _{FLY} = 1μF、 C _{CPOUT} = 10μF、 C _{OUT} = 22μF	V _{IN} = 3V ⁽⁴⁾	I _{OUT} = 10mA		135			mV	
				I _{OUT} = 250mA		1260				
			V _{IN} = 5V	I _{OUT} = 10mA		105				
				I _{OUT} = 400mA		1400				
			V _{IN} = 6.3V	I _{OUT} = 10mA		93				
				I _{OUT} = 400mA		1240				
V _{DROOP}	ドループ電圧 V _{DROOP} = V _{IN} − V _{CPOUT} (TPS7H1302) ⁽²⁾	C _{FLY} = 0.47μF、 C _{CPOUT} = 4.7μF、 C _{OUT} = 22μF	V _{IN} = 3V ⁽⁴⁾	I _{OUT} = 10mA		144			mV	
				I _{OUT} = 250mA		1344				
			V _{IN} = 5V	I _{OUT} = 10mA		111				
				I _{OUT} = 400mA		1591				
			V _{IN} = 6.3V	I _{OUT} = 10mA		100				
				I _{OUT} = 400mA		1420				

7.5 電気的特性 (続き)

$3V \leq V_{IN} \leq 6.3V$ 、 $V_{OUT(set)} = -1.8V$ (TPS7H1302 は固定、TPS7H1301 は $R_{FB(TOP)} = 2k\Omega$ 、 $R_{FB(BOT)} = 1k\Omega$ でセット)、 $I_{OUT} = 10mA$ 、 $C_{REF} = 47nF$ 、動作温度範囲内 ($T_A = -55^\circ C \sim 125^\circ C$)。特に記述のない限り、 $T_A = 25^\circ C$ での標準値です。QML RHA および SEP デバイス⁽¹⁾のサブグループ番号が存在する場合は、 $T_A = 25^\circ C$ での RLAT を含みます。

パラメータ		テスト条件		サブ グループ	最小値	標準値	最大値	単位
ドロップアウト								
I _{DO}	ドロップアウト電流 (TPS7H1301) ⁽³⁾	V _{OUT(set)} = −1.8V I _{OUT(meas.)} = 98% × V _{OUT(NOM)}	V _{IN} = 3V	1、2、3	75	125	mA	
			V _{IN} = 3.3V	1、2、3	100	150		
			V _{IN} = 4V	1、2、3	200	300		
			V _{IN} = 5V	1、2、3	400			
			V _{IN} = 6V	1、2、3	400			
	V _{OUT(set)} = −5V I _{OUT(meas.)} = 98% × V _{OUT(NOM)}	V _{IN} = 5.5V	1、2、3	40	50			
		V _{IN} = 6.3V	1、2、3	250	300			
	ドロップアウト電流 (TPS7H1302) ^{(3) (2)}	V _{OUT(set)} = −1.8V I _{OUT(meas.)} = 98% × V _{OUT(NOM)}	V _{IN} = 3V	1、2、3	75	125		
			V _{IN} = 3.3V	1、2、3	100	150		
			V _{IN} = 4V	1、2、3	200	300		
		V _{OUT(set)} = −1.8V I _{OUT(meas.)} = 97% × V _{OUT(NOM)}	V _{IN} = 5V	1、2、3	400			
			V _{IN} = 6V	1、2、3	400			
精度								
V _{ACC}	出力電圧精度 (TPS7H1301)	−5V ≤ V _{OUT} ≤ V _{CP(OUT)} − V _{DO} 1mA ≤ I _{OUT} ≤ 400mA		1、2、3	−1.5%		1.5%	
V _{ACC}	出力電圧精度 (TPS7H1302) ⁽²⁾	1mA ≤ I _{OUT} ≤ 250mA		1、2、3	−1.5%		1.5%	
		400mA		1、2、3	−1.5%		2%	
ΔV _{OUT} /ΔV _{IN}	ライン レギュレーション	3.3V ≤ V _{IN} ≤ 6.3V	ΔV = 3V I _{OUT} = 150mA	1、2、3		100	1300	μV/V
ΔV _{OUT} /ΔI _{OUT}	ロードレギュレーション (TPS7H1301)	10mA ≤ I _{OUT} ≤ 400mA V _{IN} = 5V、V _{OUT} = −1.8V		1、2、3		8	35	mV/A
	ロードレギュレーション (TPS7H1302) ⁽²⁾	10mA ≤ I _{OUT} ≤ 400mA V _{IN} = 5V、V _{OUT} = −1.8V		1、2、3		24	90	mV/A
V _{REF}	内部リファレンス電圧	(TPS7H1301)		1、2、3	−0.609	−0.600	−0.591	V
		(TPS7H1302)		1、2、3	−0.610	−0.600	−0.593	
安定性								
GM	ゲイン マージン (TPS7H1301)	V _{IN} = 5V、V _{OUT} = −1.8V、 I _{OUT} = 250mA、 C _{OUT} = 22μF、C _{FLY} = 1μF、C _{P(OUT)} = 10μF T _A = 25°C、外部補償なし				31		dB
PM	位相マージン (TPS7H1301)	V _{IN} = 5V、V _{OUT} = −1.8V、 I _{OUT} = 250mA、 C _{OUT} = 22μF、C _{FLY} = 1μF、C _{P(OUT)} = 10μF T _A = 25°C、外部補償なし				58		°

7.5 電気的特性 (続き)

$3V \leq V_{IN} \leq 6.3V$ 、 $V_{OUT(SET)} = -1.8V$ (TPS7H1302 は固定、TPS7H1301 は $R_{FB(TOP)} = 2k\Omega$ 、 $R_{FB(BOT)} = 1k\Omega$ でセット)、 $I_{OUT} = 10mA$ 、 $C_{REF} = 47nF$ 、動作温度範囲内 ($T_A = -55^\circ C \sim 125^\circ C$)。特に記述のない限り、 $T_A = 25^\circ C$ での標準値です。QML RHA および SEP デバイス⁽¹⁾のサブグループ番号が存在する場合は、 $T_A = 25^\circ C$ での RLAT を含みます。

パラメータ	テスト条件	サブ グループ	最小値	標準値	最大値	単位
リップル、ノイズ、および PSRR						
PSRR _{LDO}	LDO 電源除去比	$V_{CPOUT} = -5V$ 、 $V_{OUT} = -1.8V$ 、 $I_{OUT} = 250mA$	$f_{ripple} = 100Hz$		60	dB
			$f_{ripple} = 1kHz$		58	dB
			$f_{ripple} = 10kHz$		47	dB
			$f_{ripple} = 100kHz$		45	dB
			$f_{ripple} = 500kHz$		26	dB
			$f_{ripple} = 1MHz$		26	dB
$V_{RIP(CP)}$	チャージ ポンプでの電圧リップル (BW < 2Mhz)	$I_{OUT} = 400mA$ $V_{IN} = 5V$ $V_{OUT} = -1.8V$		120		mV _{PP}
$V_{RIP(OUT)}$	デバイス出力での電圧リップル (BW < 2Mhz)	$I_{OUT} = 400mA$ $V_{IN} = 5V$ $V_{OUT} = -1.8V$		3		mV _{PP}
V_{N_OUT}	出力ノイズ電圧 (10Hz ~ 100kHz の帯域幅)	$V_{IN} = 5V$ 、 $V_{OUT} = -1.8V$ 、 $I_{OUT} = 250mA$		20		μV_{RMS}

- (1) QML RHA デバイスの詳細については 5962R2421501 SMD を、SEP デバイスの詳細については VID を参照してください。
- (2) 詳細情報
- (3) 「[パラメータ測定情報](#)」を参照
- (4) $V_{IN} = 3V$ では固有のチャージ ポンプ電流制限はありません。出力電流は、 $-1.8V$ で LDO ヘッドルームに対応するため 250mA に規定されています。

7.6 品質適合検査

MIL-STD-883、方法 5005 - グループ A

サブグループ	説明	温度 (°C)
1	静的テスト	25
2	静的テスト	125
3	静的テスト	-55
4	動的テスト	25
5	動的テスト	125
6	動的テスト	-55
7	機能テスト	25
8A	機能テスト	125
8B	機能テスト	-55
9	スイッチング テスト	25
10	スイッチング テスト	125
11	スイッチング テスト	-55

7.7 代表的特性

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 47nF$, $C_{FLY} = 1\mu F$, $C_{CP\text{OUT}} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

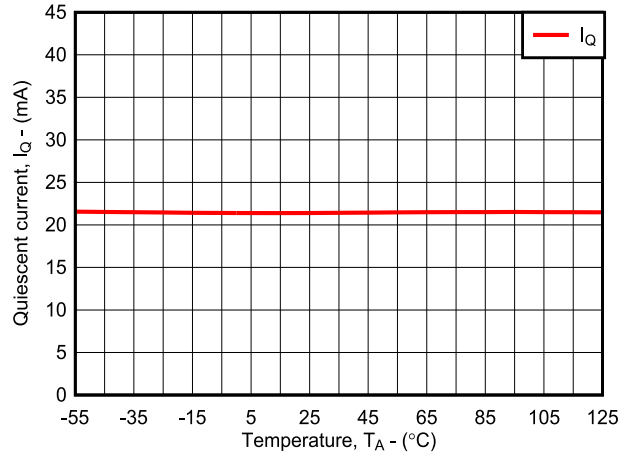


図 7-1. 静止電流と温度との関係 - TPS7H1301

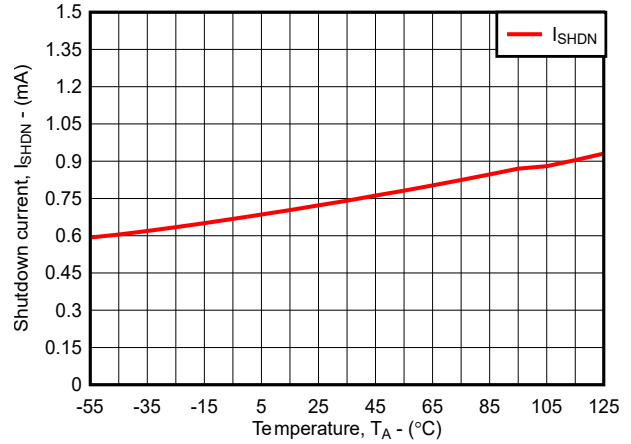


図 7-2. シャットダウン電流と温度との関係 - TPS7H1301

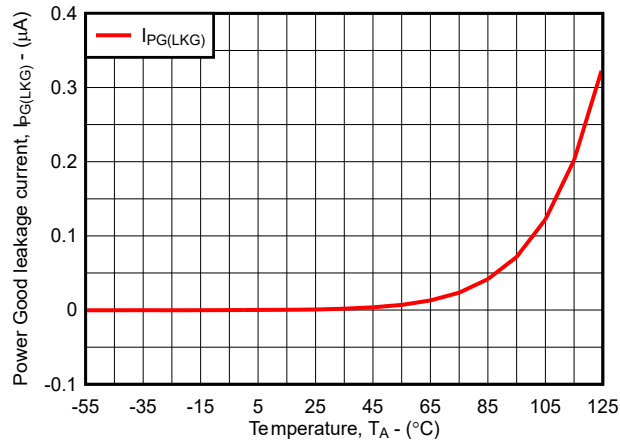


図 7-3. パワー グッド リーク電流と温度との関係

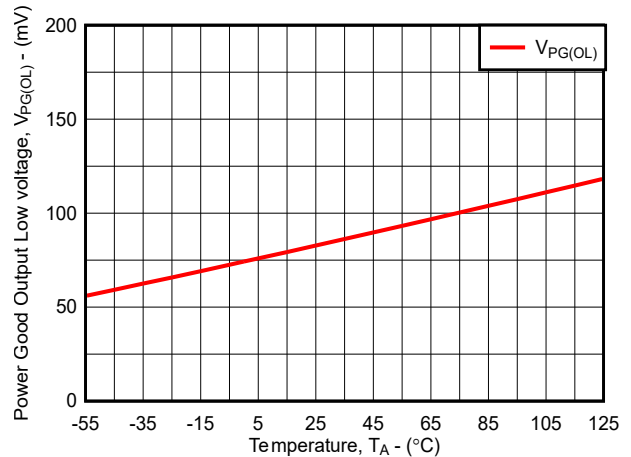


図 7-4. パワー グッド出力 Low と温度との関係

7.7 代表的特性 (続き)

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 47nF$, $C_{FLY} = 1\mu F$, $C_{CPOUT} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

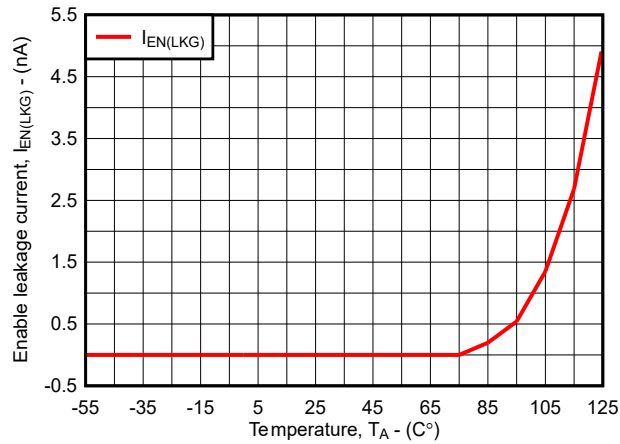


図 7-5. イネーブル リークと温度との関係

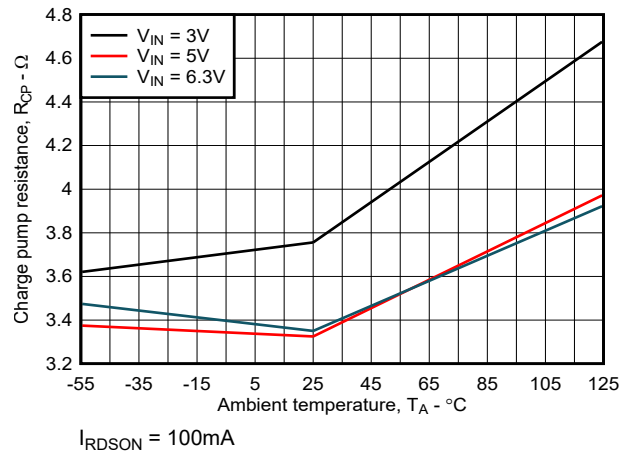


図 7-6. チャージ ポンプ抵抗、 R_{CP} と温度との関係

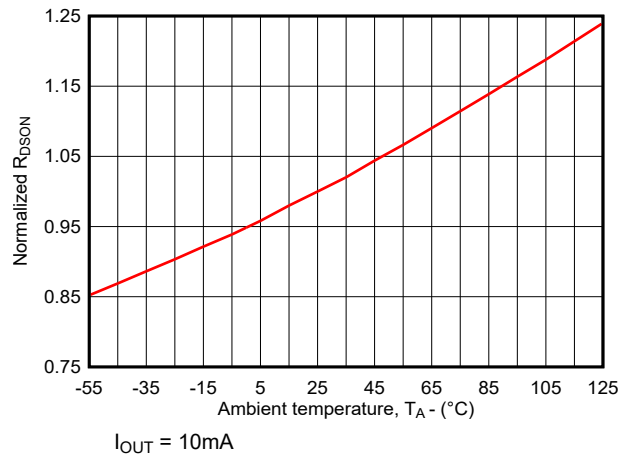


図 7-7. 正規化された $R_{DS(on)}$ と温度との関係

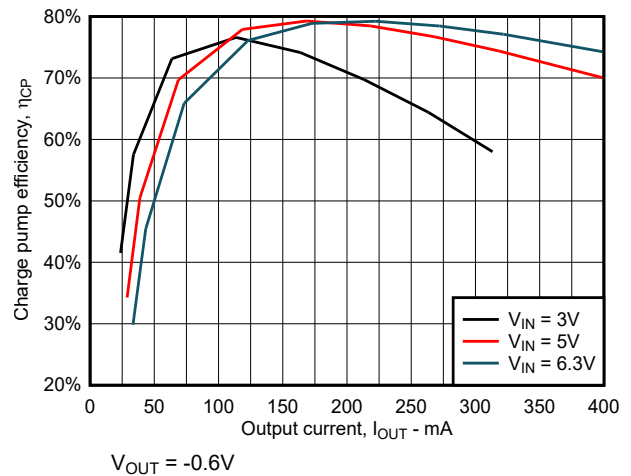


図 7-8. チャージ ポンプ効率 (TPS7H1301)

7.7 代表的特性 (続き)

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 47nF$, $C_{FLY} = 1\mu F$, $C_{CPOUT} = 10\mu F$ および $C_{OUT} = 22\mu F$, 特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

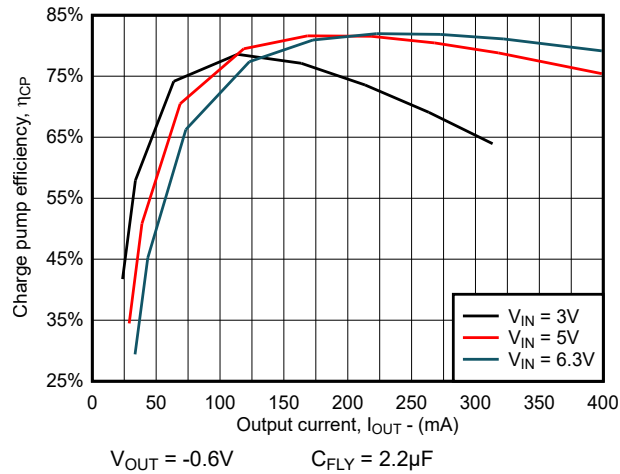


図 7-9. チャージ ポンプ効率 (TPS7H1301)

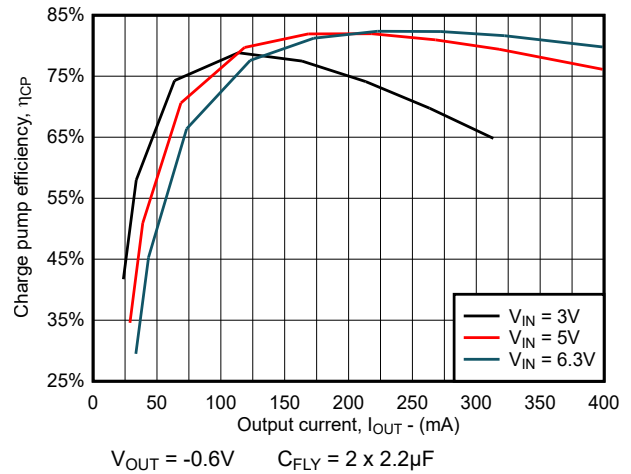


図 7-10. チャージ ポンプ効率 (TPS7H1301)

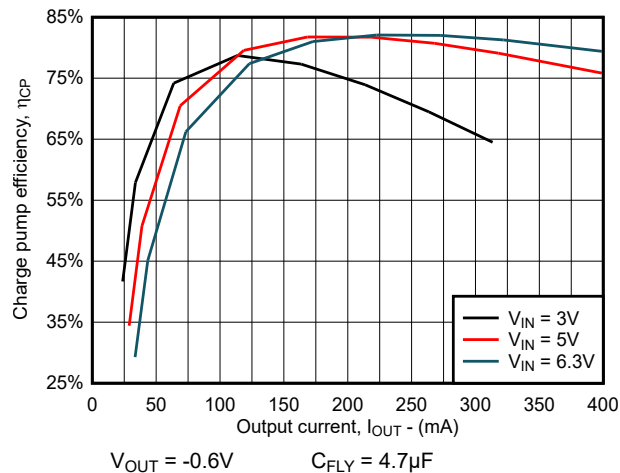


図 7-11. チャージ ポンプ効率 (TPS7H1301)

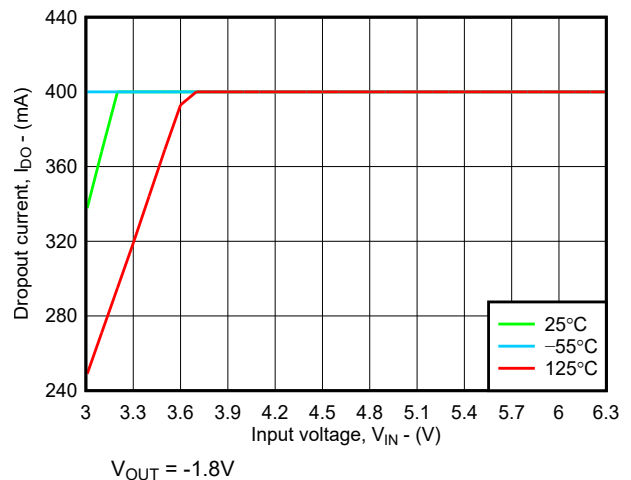


図 7-12. ドロップアウト電流と入力電圧との関係 (TPS7H1301)

7.7 代表的特性 (続き)

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 47nF$, $C_{FLY} = 1\mu F$, $C_{CP\text{OUT}} = 10\mu F$ および $C_{OUT} = 22\mu F$, 特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

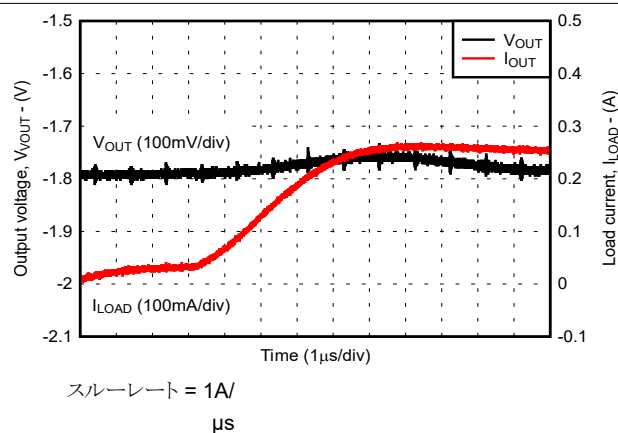


図 7-13. 負荷ステップ立ち上がり - TPS7H1301

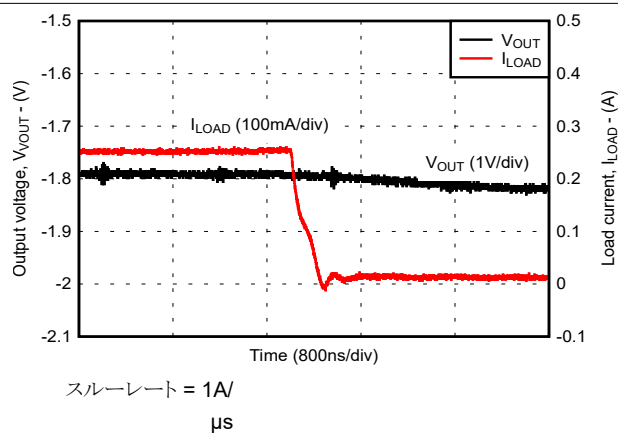


図 7-14. 負荷ステップ立ち下がり - TPS7H1301

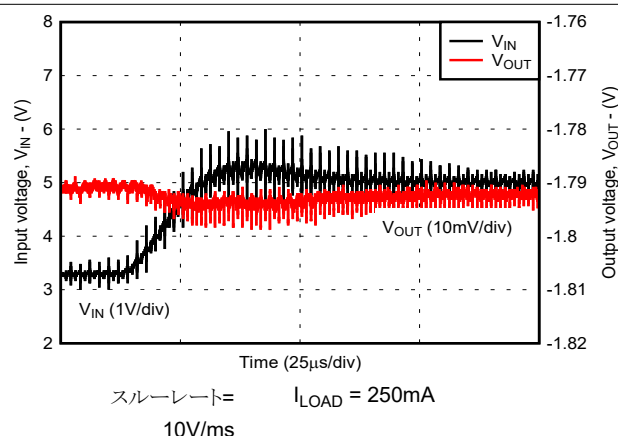


図 7-15. ライン ステップ立ち上がり - TPS7H1301

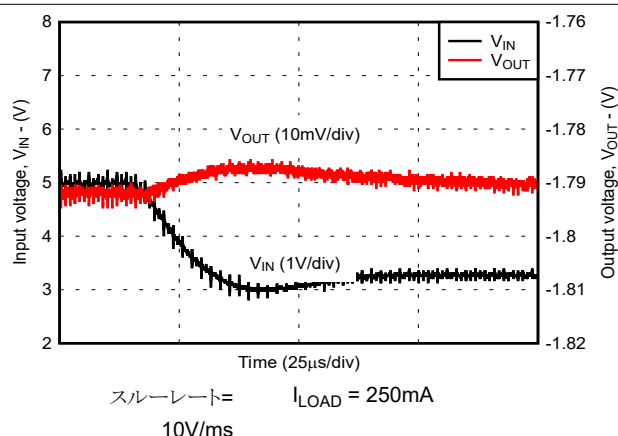


図 7-16. ライン ステップ立ち下がり - TPS7H1301

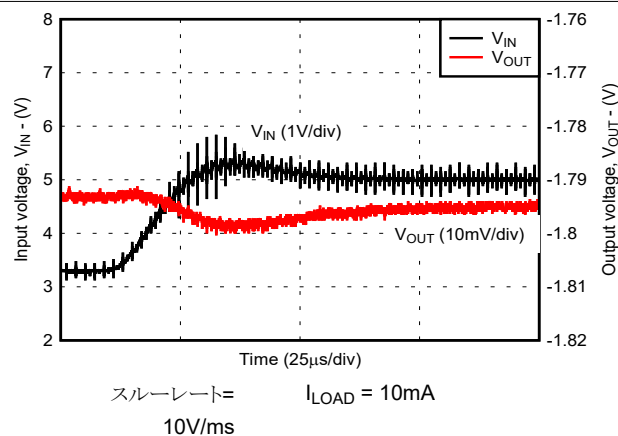


図 7-17. ライン ステップ立ち上がり - TPS7H1301

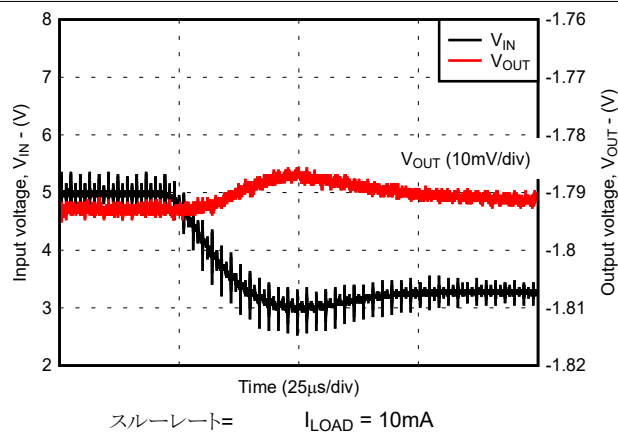


図 7-18. ライン ステップ立ち下がり - TPS7H1301

7.7 代表的特性 (続き)

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 47nF$, $C_{FLY} = 1\mu F$, $C_{CP\text{OUT}} = 10\mu F$ および $C_{OUT} = 22\mu F$, 特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

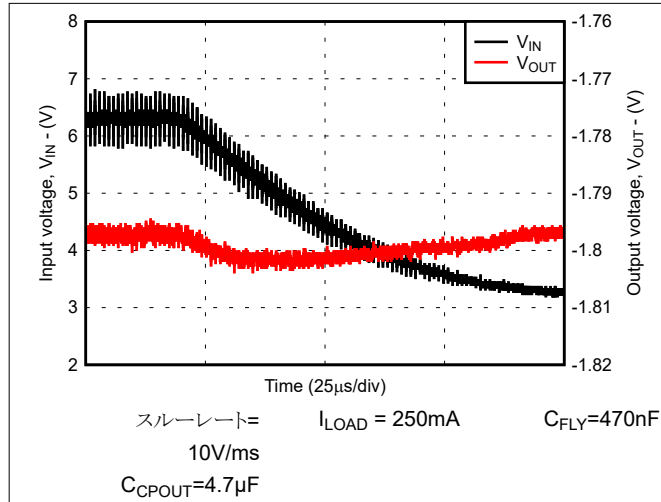


図 7-19. ライン ステップ立ち下がり - TPS7H1302

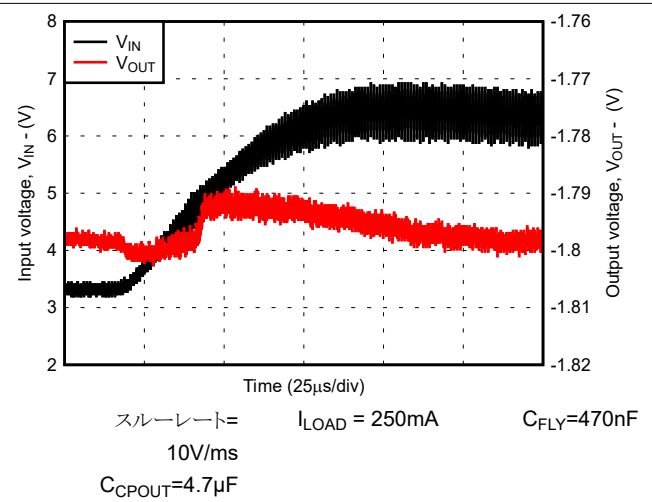


図 7-20. ライン ステップ立ち上がり - TPS7H1302

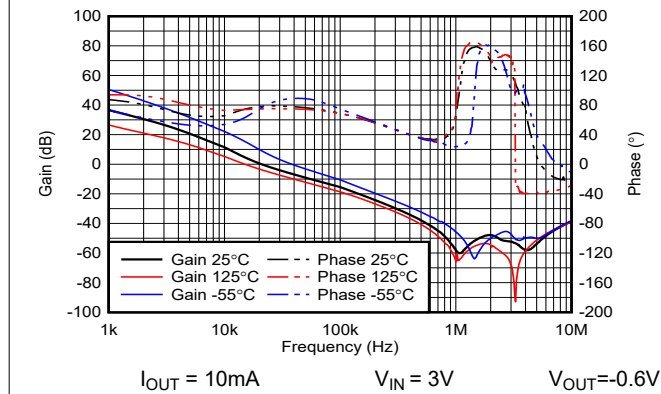


図 7-21. ゲインおよび位相と周波数との関係 (ボード) - TPS7H1301

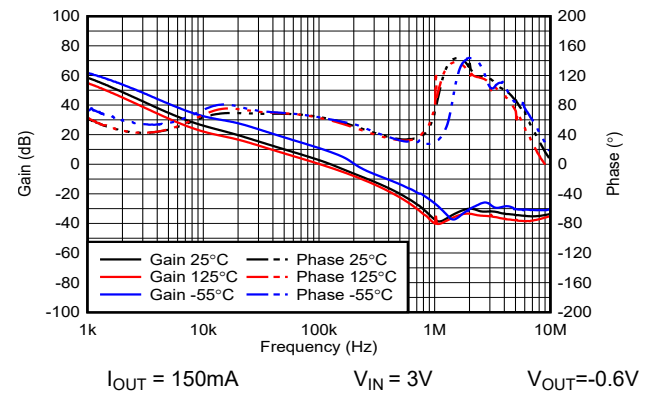


図 7-22. ゲインおよび位相と周波数との関係 (ボード) - TPS7H1301

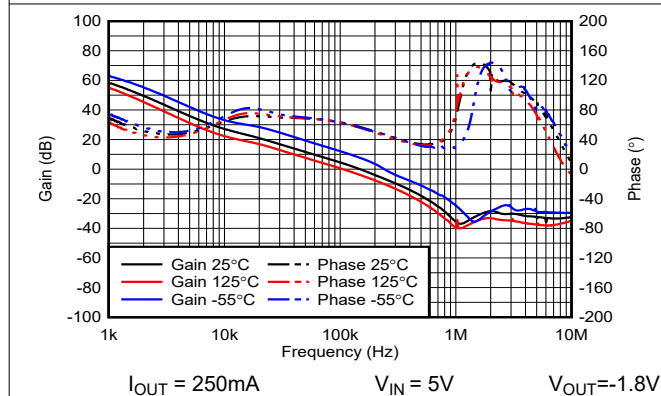


図 7-23. ゲインおよび位相と周波数との関係 (ボード) - TPS7H1301

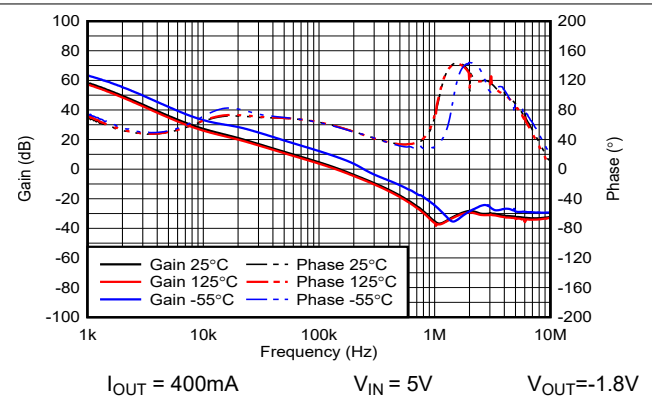


図 7-24. ゲインおよび位相と周波数との関係 (ボード) - TPS7H1301

7.7 代表的特性 (続き)

$V_{IN} = 5V$ 、 $V_{OUT} = -1.8V$ 、 $T_A = 25^\circ C$ 、 $C_{REF} = 47nF$ 、 $C_{FLY} = 1\mu F$ 、 $C_{CP\text{OUT}} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

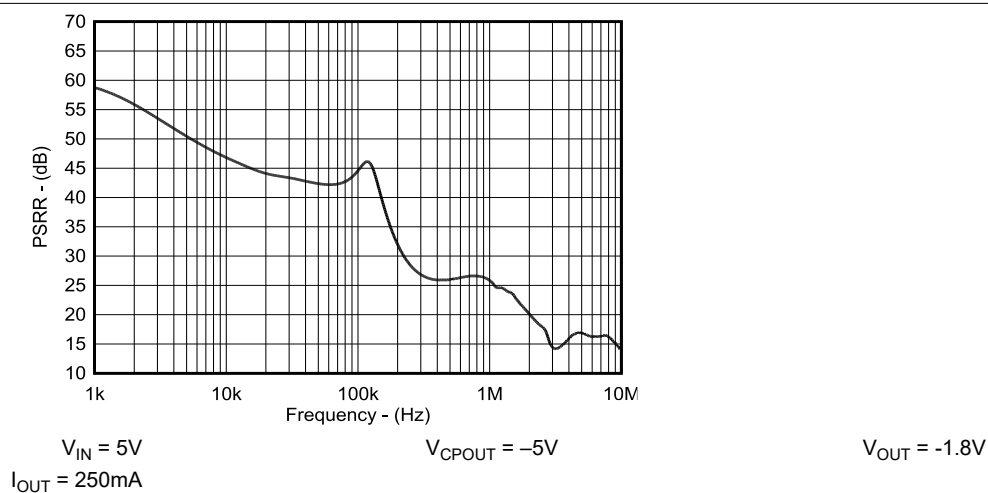
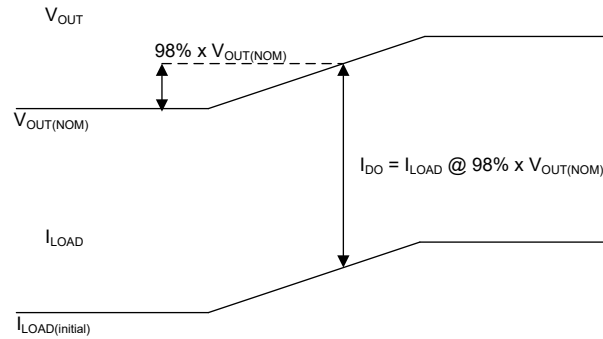


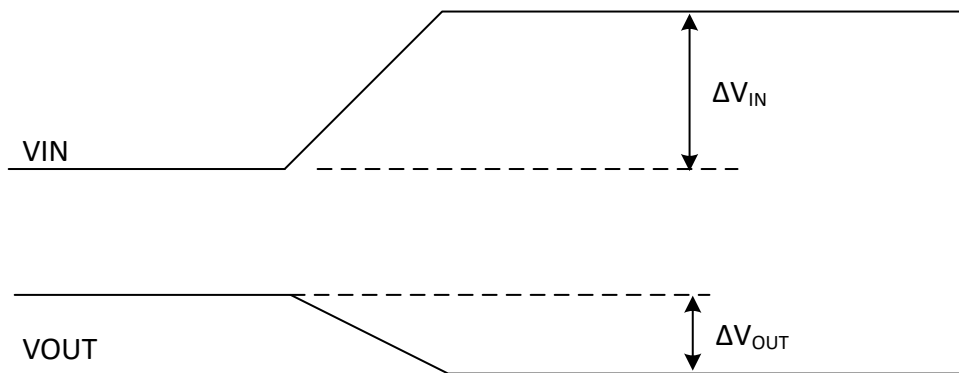
図 7-25. PSRR と周波数との関係

8 パラメータ測定情報



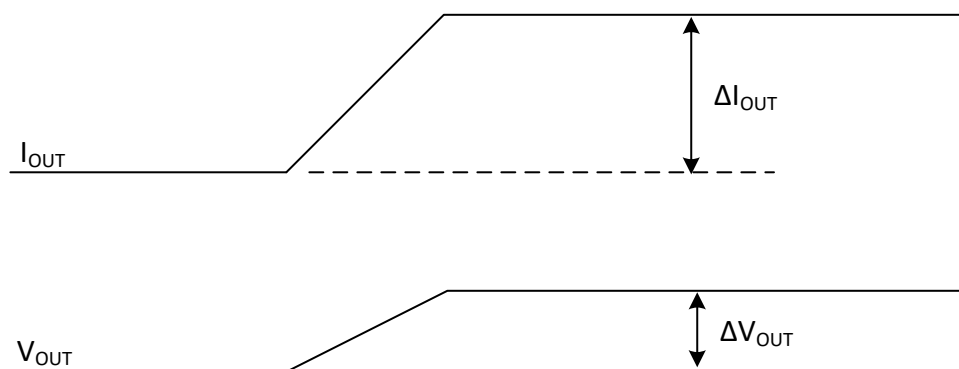
- A. $V_{OUT(NOM)}$ は、レギュレートされた出力電圧です。 V_{LIM} は、規定された $V_{OUT(NOM)}$ を上回ることを許容される、出力電圧の規定されたパーセンテージです。 I_{LOAD} は、 V_{OUT} に印加される負荷電流です。 V_{OUT} が公称値 ($V_{OUT(NOM)}$) の 98% まで低下すると、ドロップアウト電圧が記録されます。

図 8-1. ドロップアウト電流測定



- A. ラインレギュレーション $\Delta V_{OUT}/\Delta V_{IN} = 100\mu V/V$ (標準値)。たとえば、 V_{IN} が 1V 変化すると ($\Delta V_{IN} = 1V$)、 V_{OUT} が 100 μV ($\Delta V_{OUT} = 100\mu V$) 変化します。ラインレギュレーションは DC パラメータであるため、この波形は過渡がなくなった後、または V_{IN} のスルーレートが遅い場合にのみ有効であると考えする必要があります。

図 8-2. ラインレギュレーション測定



- A. 負荷レギュレーション: $\Delta V_{OUT} / \Delta I_{OUT} = 8mV/A$ (標準値)。たとえば、 I_{OUT} が 100mA 変化すると ($\Delta I_{OUT} = 100mA$)、 V_{OUT} が 0.8mV (TPS7H1301 の標準値) 変化します ($\Delta V_{OUT} = 0.8mV$)。ロードレギュレーションは DC パラメータであるため、この波形は過渡がなくなった後、または I_{OUT} のスルーレートが遅い場合に有効であると考えする必要があります。

図 8-3. ロードレギュレーション測定

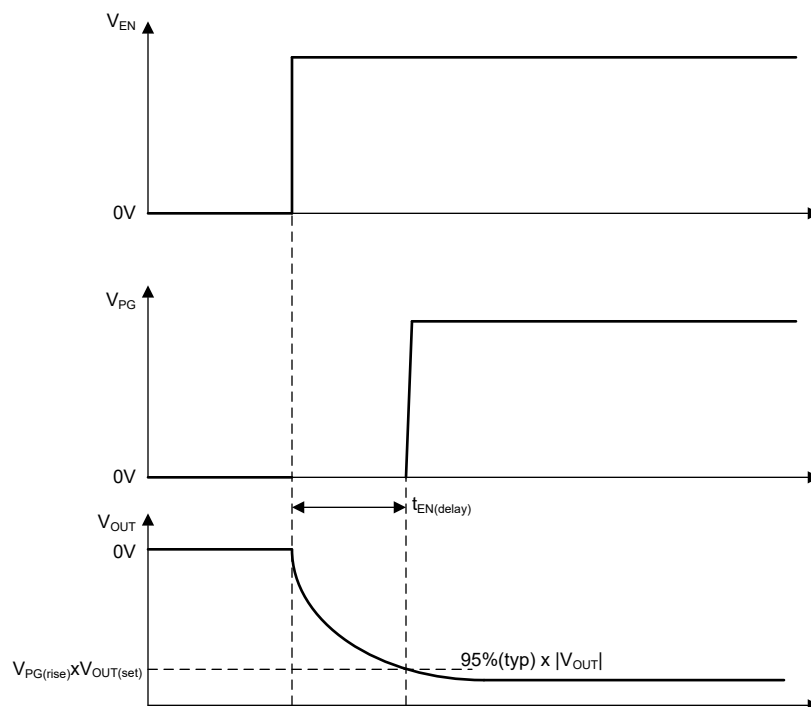


図 8-4. イネーブル パワー グッドのタイミング測定

9 詳細説明

9.1 概要

TPS7H1301 (可変出力) および TPS7H1302 (固定出力) は、反転チャージポンプと低ドロップアウト (LDO) レギュレータを内蔵することにより、高精度の負の安定化電圧を生成します。このアーキテクチャにより、衛星バスや大型の反転昇降圧コンバータからの補助負電源を必要とせず、その場で負電圧を生成でき、TPS7H1301 および TPS7H1302 は最大 400mA の負荷電流を必要とする負電圧アプリケーションに適するようになります。チャージポンプ出力 ($V_{CP\text{OUT}}$) の LDO レギュレーションにより、入力電圧の V_{IN} が 5V を超える場合にドロップアウトフリーで動作させ、出力電圧リップルを低減することができます。

TPS7H1301 (可変出力) TPS7H1301 は、必要に応じて STAB ピン経由でエラーアンプの出力にアクセスし、外部補償を実施することができます。このデバイスは、通常、6dB 以上のゲインマージンと 50° の位相マージンを外部補償なしで実現するよう内部的に補償されています。チャージポンプは 500kHz で動作し、1μF セラミックフライングコンデンサ (C_{FLY}) および 10μF チャージポンプ出力コンデンサ ($C_{CP\text{OUT}}$) と組み合わせて使用するよう最適化されています。VFB ピンに接続された外部帰還抵抗を使用して、出力電圧を -6V から -0.6V に ±1.5% の精度で簡単にプログラムできます。

TPS7H1302 (固定出力) TPS7H1302 は、内部帰還抵抗を使用して -1.8V 固定出力を提供し、±1.5% の精度を達成するため、外付けの電圧設定抵抗が不要であり、部品点数を削減できます。このチャージポンプは 1MHz で動作するため、コンデンサ値を小さくしたよりコンパクトな実装を可能にします。 C_{FLY} には 0.47μF、 $C_{CP\text{OUT}}$ には 4.7μF。スイッチング周波数が高く、帰還回路を内蔵しているため、堅牢な安定性ととも、スペース効率の高い実装が可能です。

9.2 機能ブロック図

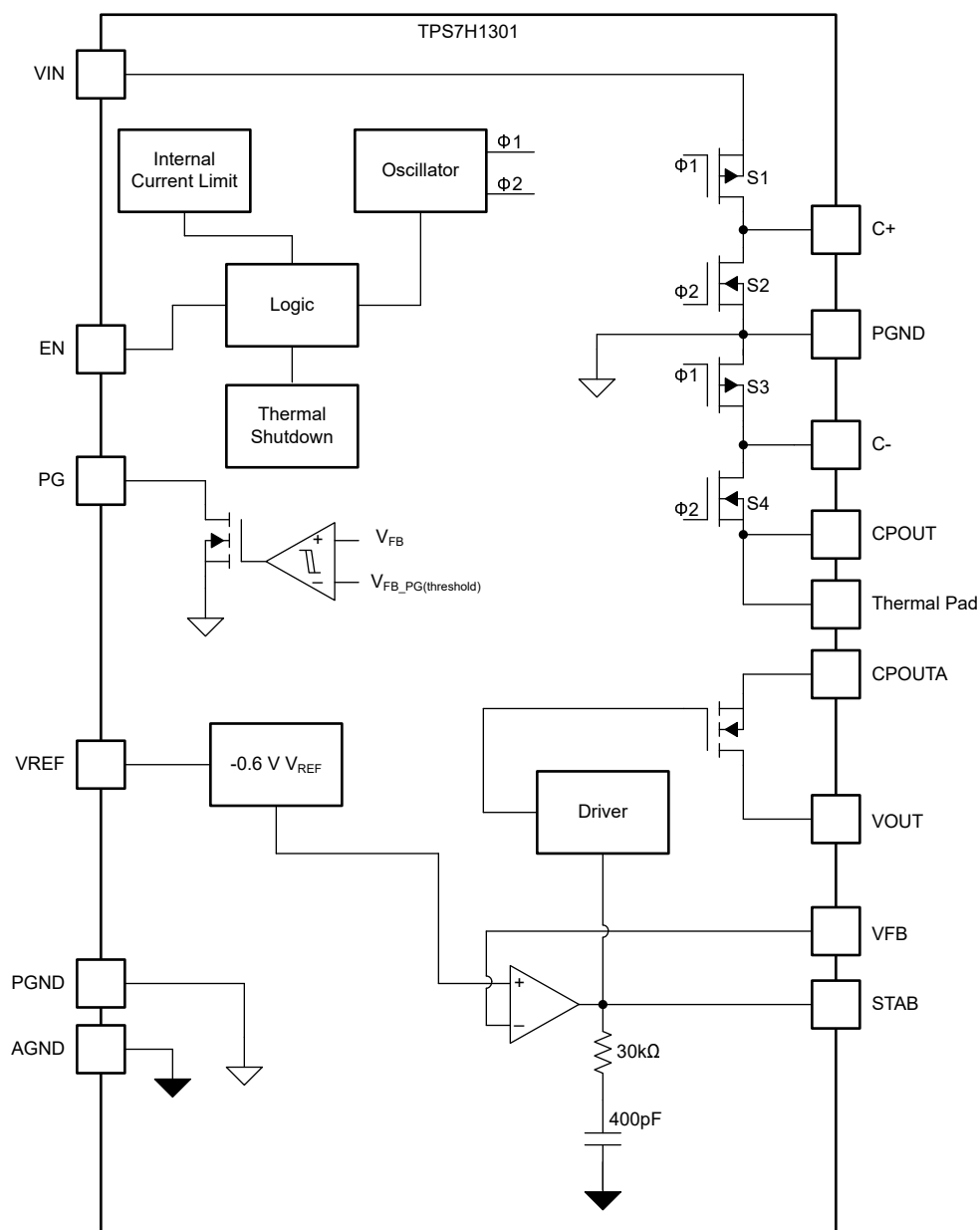
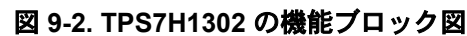


図 9-1. TPS7H1301 の機能ブロック図

English Data Sheet: [SNVSCS6](#)

同様に、 $V_{IN(falling)}$ 電圧も式 2 を使用して計算できます。 $V_{IN(rising)}$ と $V_{IN(falling)}$ は、構成可能な UVLO (低電圧誤動作防止) スレッショルドと考えることができます。

$$V_{IN(falling)} = V_{EN(falling)} \times (R_{EN(TOP)} + R_{EN(BOT)}) / R_{EN(BOT)} \quad (2)$$

TPS7H1301 と TPS7H1302 は V_{EN} が 0.6V (代表値) で動作を開始しますが、最終的な電圧値は 0.8V 以上とすることが推奨されています。0.8V を超える最終的な電圧は、通常動作中にイネーブルのスレッショルドに対して十分なマージンを確保し、重イオン曝露時の SEFI を防止します。この推奨事項は、式 3 を満たすことで達成されます。

$$V_{IN(final)} \times R_{EN(BOT)} / (R_{EN(TOP)} + R_{EN(BOT)}) = V_{EN(final)} > 0.8V \quad (3)$$

または、EN ピンをマイクロコントローラまたは FPGA から直接駆動することもできます。イネーブル ピンの電圧スレッショルドは低いいため、1.1V、1.8V、2.5V、3.3V のロジックレベルをサポートできます。同様に、ロジックレベルを直接駆動するために 0.8V を超える最終的な V_{EN} を推奨します (標準ロジックレベルで達成できます)。

9.3.2 チャージポンプ

このチャージポンプは、 V_{IN} を負の電圧 (PGND を基準とする) に変換する反転チャージポンプとして実装されています。

9.3.2.1 チャージポンプ動作

TPS7H1301 および TPS7H1302 の電圧インバータ部には 4 個の CMOS スイッチが含まれており、これを順番に切り替えと入力電源電圧が反転します。エネルギーの伝達および蓄積は、外部コンデンサによって提供されます。図 9-3 に、電圧スイッチを示します。S3 と S4 が $\Phi 2$ の間は、S1 と S2 は $\Phi 1$ です。

- CFLY チャージ
 - $\Phi 1$ では、スイッチ S1 が C_{FLY} の正端子を V_{IN} に接続し、スイッチ S3 が CFLY の負端子を PGND に接続します
 - $\Phi 2$ では、スイッチ S2 と S4 が開きます
- CFLY 反転
 - $\Phi 2$ では、スイッチ S2 が C_{FLY} の正端子を PGND に接続し、スイッチ S4 が CFLY の負端子を CPOUT に接続します
 - $\Phi 1$ では、スイッチ S1 と S3 が開きます
 - この結果、CPOUT の電圧は $-V_{IN} - R_{CP} \times I_{OUT}$ です

負荷を追加すると、出力電圧降下 (V_{DROOP}) は、寄生抵抗 (MOSFET スイッチの $R_{DS(on)}$ 、 C_{FLY} と C_{CPOUT} コンデンサの等価直列抵抗 (ESR))、およびコンデンサ間の電荷伝達損失によって決定されます (V_{DROOP} の計算については式 4 を参照し、式 5 を使用して、チャージポンプ R_{CP} を計算でき、代表的なチャージポンプの値を「チャージポンプ抵抗」と式 6 に示します)。

$$V_{DROOP} = I_{LOAD} \times R_{CP} \quad (4)$$

$$R_{CP} = \frac{1}{(f_{SW} \times C_{FLY})} + 2 \times R_{DS(ON_Total)} + 4 \times R_{ESR(CFLY)} + R_{ESR(CPOUT)} \quad (5)$$

$$R_{DS(ON_Total)} = \sum_{i=1}^4 R_{DS(ONi)} \quad (6)$$

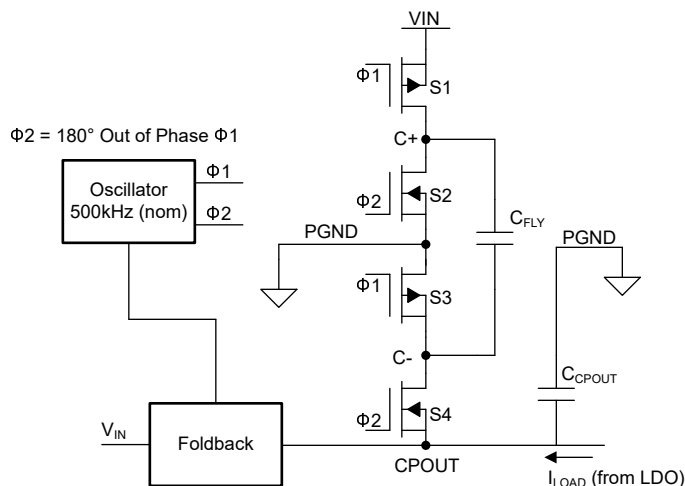


図 9-3. 反転チャージ ポンプ

9.3.2.2 フォールドバック スイッチング

CPOUT (V_{CPOUT}) の電圧が入力電圧の大きさ (V_{IN}) の 60% ~ 80% を下回ると、発振器のスイッチング周波数は公称スイッチング周波数の 25% に低下します。この周波数フォールドバックは通常、デバイスの起動時や、 V_{CPOUT} が V_{IN} 振幅の 70% を下回る短絡時に発生します。

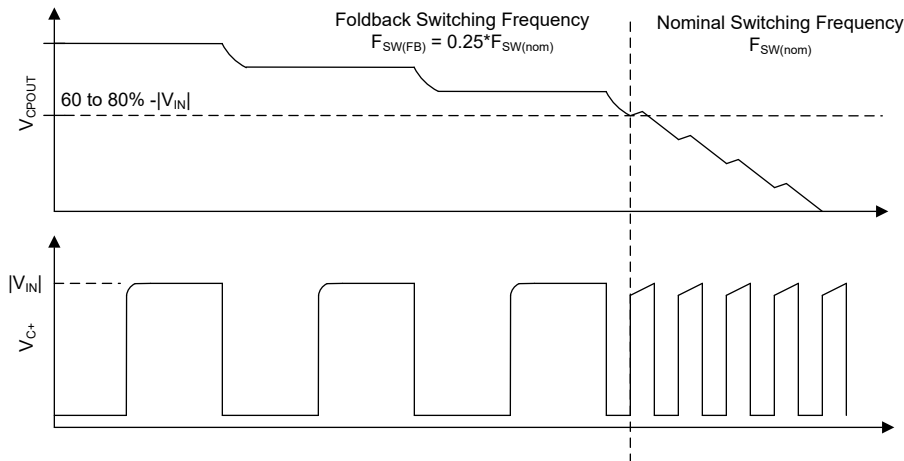


図 9-4. フォールドバック周波数

9.3.3 スタートアップ

起動中、TPS7H1301 および TPS7H1302 チャージ ポンプは周波数フォールドバック モードでスイッチングを開始します。同時に、負の LDO は疑似ソフトスタート モードに移行し、周波数フォールドバック シーケンスが終了するまで負荷電流を制限します ($|V_{CPOUT}| > 60 \sim 80\% |V_{IN}|$ の場合)。

周波数フォールドバック中、 V_{CPOUT} は V_{IN} の負の大きさに近くなり続け、 V_{OUT} の電圧は初期状態を維持します。周波数フォールドバックが終了した後、負の LDO の OTA が起動し、負荷電流が流れ始め、パワー グッド条件の評価が開始されます。

9.3.4 パワー グッド

パワー グッド端子はオープンドレイン構成で、複数の LDO のシーケンスを特長します。PG 端子は、出力電圧が最終構成レベルの **95%** (標準値) に達するまで、**Low** のままとなります。このスレッシュホールドが満たされると、PG ピンは解放され、外部プルアップ抵抗を介して **High** になります。

PG ピンはオープンドレイン アーキテクチャを使用しているため、PG ピンは推奨最大制限である **7V** 内の任意の電圧にプルアップでき、システム レベルの電源シーケンス アプリケーションに適した柔軟なインターフェイス オプションを実現できます。

9.3.5 出力電圧

TPS7H1301 出力電圧は、**-6V ~ -0.6V** の範で囲プログラム可能です。プログラミングは、外付け抵抗分圧回路で以下の機能を使用して行われます。

- R_{TOP} : V_{OUT} および V_{FB} の接続
- R_{BOTTOM} : V_{FB} と GND 間の接続

式 7 を使用して、 V_{OUT} を決定します。

$$V_{OUT} = \frac{(R_{FB(TOP)} + R_{FB(BOT)}) \times V_{FB}}{R_{FB(BOT)}} \quad (7)$$

ここで、

- $V_{FB} = -0.6V$ (代表値)

TPS7H1302 は **-1.8V** の固定出力電圧を持っており、ユーザーによる構成はできません。

9.3.6 ドロップアウト

標準出力電圧が **-1.8V** で、入力電圧が **5V** を超え、負荷電流が **200mA** より低い場合、TPS7H1301 と TPS7H1302 の両方は、十分なヘッドルームを確保できる最小入力電圧 (V_{IN}) と降下電圧 (V_{Droop}) により、ドロップアウト条件に移行しません。

チャージ ポンプと LDO を統合した TPS7H1301 と TPS7H1302 では、LDO のドロップアウトに関する独自の検討事項が存在します。まず、 V_{OUT} がチャージ ポンプの出力の V_{IN} の大きさよりも十分に低い場合、負荷電流全体にわたって十分な入力電圧ヘッドルームを確保するために十分な大きさです。通常、入力電圧 **5V**、出力電圧 **-1.8V** 以上であれば、このドロップアウトなしの状態を満たします。

第 2 に、 V_{IN} と V_{OUT} の大きさが比較的近い場合、LDO がドロップアウトに移行したときと同様に負荷電流が決定要因となります。

TPS7H1301 のドロップアウト電流 I_{DO} は、設定された出力電圧において、出力電圧が初期値の **98%** まで変化したときの負荷電流として定義されます。TPS7H1302 の場合、ドロップアウト電流の出力電圧の条件では、ロードレギュレーションを考慮する必要があります。したがって、負荷電流が **200mA** 未満の場合、許容される V_{OUT} の変化率 (V_{LIM}) は **98%** です。TPS7H1302 に印加される負荷電流が **400mA** の場合、 V_{LIM} は V_{OUT} の **97%** に調整されます。これは、TPS7H1302 のロードレギュレーションに対応するために必要です。ドロップアウトの測定に使用されるテスト波形については [ドロップアウト波形の測定](#) を参照してください。

ドロップアウト モードの間、パストランジスタはオーム (三極管) 領域にあり、抵抗スイッチとして機能します。ドロップアウト電圧仕様は、出力レギュレーションを維持するために必要な、プログラムされた公称出力電圧よりも高い最小入力電圧マージンを定義します。入力電圧がこの最小スレッシュホールド ($V_{IN} < V_{OUT} + V_{DO}$) を下回ると、出力電圧はそれに比例して低下し、レギュレーション範囲から外れます。

9.3.7 出力電圧精度

基準電圧と出力精度

TPS7H1301 および TPS7H1302 の両方が、LDO の固有誤差を最小限に抑えるために不可欠な高精度基準電圧を備えています。

出力電圧精度の仕様

出力電圧精度では、期待される公称出力電圧に対する最小および最大出力電圧誤差が定義されます。[セクション 7.5](#) 表の精度仕様は、 $3V \leq V_{IN} \leq 6.3V$ の動作領域に適用されます。

TPS7H1301 の精度:

- **±1.5% の仕様**は、以下の範囲に適用されます。
 - 全温度範囲: $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$
 - 全入力電圧範囲: $3V \sim 6.3V$
 - 出力電圧範囲: $-5V \sim -0.6V$
 - 全負荷範囲: $10\text{mA} \leq I_{OUT} \leq 400\text{mA}$
- **-6 V と -5 V の間の出力電圧の場合、出力精度は ±3% (標準値) です**

TPS7H1302 の精度:

- **±1.5% の仕様**は、以下の範囲に適用されます。
 - 全温度範囲: $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$
 - 出力電流範囲: $10\text{mA} \leq I_{OUT} \leq 250\text{mA}$
 - 入力電圧範囲: $3V \sim 6.3V$

TPS7H1302 の内部帰還回路は、出力電圧 V_{OUT} を測定します。TPS7H1302 は、 -1.8V の固定出力を供給するようにトリムされています。TPS7H1302 と出力負荷の間の外部抵抗により、印加された負荷と PCB のトレース抵抗に比例する電圧降下 (グラウンドに向かって電圧が上昇) が発生します。TPS7H1302 を負荷のできる限り近くに配置し、PCB のパターンを狭くしすぎないようにすることで、PCB の配線抵抗をできる限り最小限に抑えます。また、より厚い銅のパターン (2oz) の使用を検討してください。

重要な測定の詳細:

測定に関する追加の詳細は、次のとおりです。

- **包括的なテスト:** V_{IN} 、 I_{OUT} 、および温度範囲を使って、さまざまなコーナーを網羅する複数のバイアス条件をテストすることにより、すべての負荷と温度の組み合わせに対して仕様が適用されることを検証します。
- **最小負荷電流:** 堅牢な測定精度を実現するため、テスト条件では 10mA (0mA ではなく) の最小値が規定されています。ただし、通常のアプリケーションでは、TPS7H1301 と TPS7H1302 のいずれも安定性のための最小負荷電流を必要としません。
- **含まれるエラー用語:** 以下の誤特性差は、 V_{ACC} パラメータに本質的に含まれているため、 V_{ACC} 仕様にこれらの誤差項を追加することは TI は推奨していません。
 - V_{FB} 精度 (TPS7H1301 のみ)
 - $1\text{k}\Omega$ R_{TOP} 抵抗が印加されたときのフィードバック ピンのリーク電流 ($I_{FB(LKG)}$)
 - $\Delta V_{OUT}/\Delta V_{IN}$ (ライン レギュレーション)
 - $\Delta V_{OUT}/\Delta I_{OUT}$ (ロードレギュレーション)
 - V_{OUT} 温度係数
- **その他の誤差の発生源:** 帰還抵抗の許容誤差による誤差は、 V_{ACC} 仕様に追加できます。
- **その他のリソース:** 精度の決定の詳細については、それぞれの詳細な設計手順を参照してください。
 - [TPS7H1301](#)
 - [TPS7H1302](#)

9.3.8 出力ノイズ

出力ノイズ

LDO 出力ノイズは、レギュレータの半導体回路のみによって生成される内部で生成される固有ノイズとして定義されます。TPS7H1301 および TPS7H1302 デバイスは、10Hz ~ 100kHz の帯域幅で測定された 20μVRMS (標準値) の出力ノイズを示します。

外部補償の影響 (TPS7H1301 のみ)

外部補償回路を STAB ピンに接続すると、適用する回路によって制御ループ帯域幅が減少します。このようにループ帯域幅を狭くすると、内部回路が内部で発生するノイズを抑制する能力が低下し、標準構成に比べて出力ノイズレベルが大きくなる可能性があります。

9.3.9 電源除去比

TPS7H1301 および TPS7H1302 の電源除去比 (PSRR) は、 $V_{CP\text{OUT}}$ に存在する入力ノイズが、レギュレートされた出力 V_{OUT} に現れことを減衰させるデバイスの能力を定量化します。数学的には、PSRR は出力電圧の変動に対する入力電圧変動の比として定義され、入力リップルの除去は一般にデシベル (dB) 単位の正の値として表されます。PSRR は数学的には式 8 で定義されます。

$$\text{PSRR} = 20 \times \log_{10} \left(\frac{V_{CP\text{OUT}}(\text{AC})}{V_{\text{OUT}}(\text{AC})} \right) \quad (8)$$

PSRR の値が大きいほど、ノイズ除去能力が高いことを示します。

ノイズ源特性

これらのデバイスの主な入力ノイズ源は、内部の反転チャージ ポンプ回路によって生成されるスイッチングリップルに起因します。このスイッチングノイズは、基本スイッチング周波数とそれに関連するスイッチング周波数の高調波で明らかになります。

- TPS7H1301: 500kHz (標準値) スwitching 周波数
- TPS7H1302: 1000kHz (標準値) スwitching 周波数

外部補償の影響 (TPS7H1301 のみ)

外部補償回路を実装すると、制御ループ帯域幅の低下が PSRR 性能に直接影響を及ぼします。ループ帯域幅が狭くなると、特に高周波時に、レギュレータが入力の外乱を除去できる能力が制限されます。その結果、標準構成に比べて全体的な PSRR 性能が低下します。

9.3.10 安定性

9.3.10.1 TPS7H1301 の安定性

安定性マージンと設計要件

宇宙定格の IC で従来の安定性マージンは通常、産業用およびコンシューマ エレクトロニクス アプリケーションの要件よりも厳格な要件を課します。標準の基準には、最小ゲイン マージンが 6dB、位相マージンが 50°です。TPS7H1301 には、以下の動作条件にわたって十分な安定性マージンを維持するよう設計された内部補償回路が組み込まれています。

- $3\text{V} \leq V_{\text{IN}} \leq 6.3\text{V}$
- $-5\text{V} \leq V_{\text{OUT}} \leq -0.6\text{V}$
- $3\text{mA} \leq I_{\text{OUT}} \leq 400\text{mA}$
- $C_{\text{OUT}} = 22\mu\text{F}$
- $-55^\circ\text{C} \leq T_{\text{A}} \leq 125^\circ\text{C}$

通常、上記の条件で動作している場合、補助的な外部補償は必要ありません。アプリケーションで安定性性能を強化する必要がある場合や、特定のタイプの出力コンデンサ (タンタル コンデンサ) または出力コンデンサ ネットワークを使用する場合、オプションの STAB ピンを使用して外部補償回路を調整し、ループの安定性を最適化することができます。

固有安定性性能

TPS7H1301 は固有の安定性マージンが広く、さまざまな負荷条件、温度範囲、入力電圧変化に対して堅牢な性能を発揮します。この本質的に安定性によって設計の複雑さが軽減され、部品数が減少すると同時に、要求の厳しい宇宙アプリケーションで信頼性の高い動作が実現できます。図 9-5 に、 R_{COMP} と C_{COMP} による内部補償を示します。これらの値は設計では $30k\Omega$ および $400pF$ と規定されています。

外部補償機能

安定性マージンを強化する必要があるアプリケーションや、極端な条件下での動作が可能なアプリケーションでは、STAB ピンを使用して外部 RC 補償ネットワークにアクセスできます。図 9-5 に示すこの補償アーキテクチャは、エラー アンプの出力段に直接接続し、パス素子のバッファ段の前に外部ネットワークを戦略的に配置します。

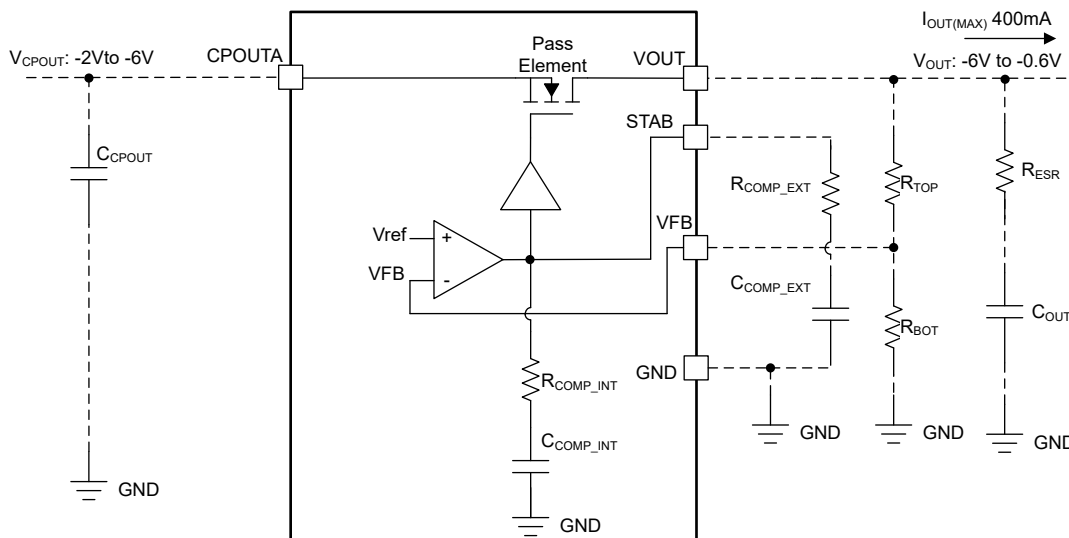


図 9-5. 補償の概略回路図

9.3.10.2 TPS7H1302 の安定性

本質的安定性

TPS7H1302 は、TPS7H1301 の同じ広い固有安定性マージンを持つように設計されており、さまざまな負荷条件、温度範囲、入力電圧変動に対して堅牢な性能を実現します。この本質的な安定性により、設計の複雑さが軽減されるとともに、内蔵の帰還抵抗ネットワークによって部品数がさらに削減され、要求の厳しい宇宙アプリケーションで信頼性の高い動作が実現されます。図 9-6 に、 R_{COMP} と C_{COMP} による内部補償を示します。これらは設計では $30k\Omega$ および $400pF$ と規定されています。

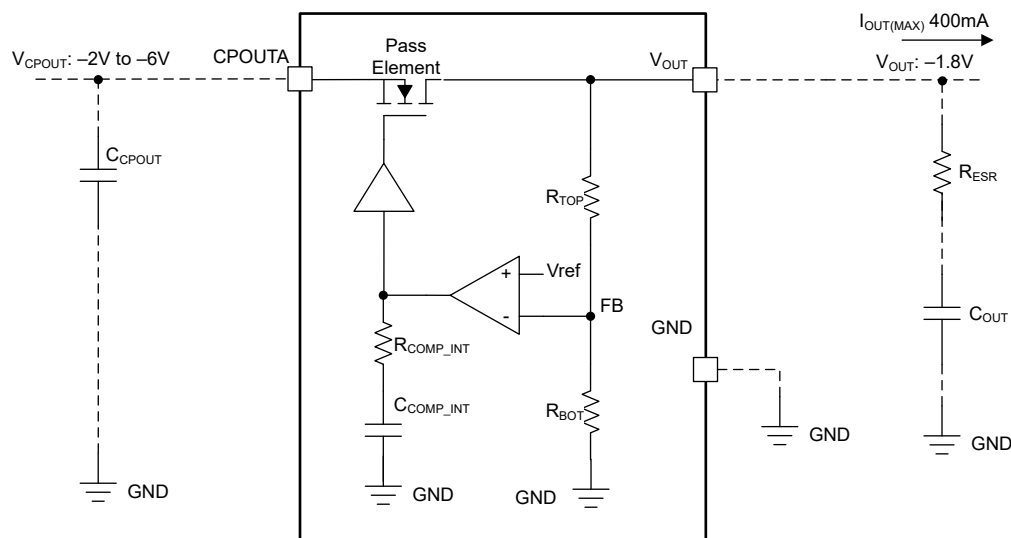


図 9-6. TPS7H1302 補償概略回路図

9.3.11 サーマル シャットダウン

TPS7H1301 および TPS7H1302 のサーマル シャットダウン温度制限を超えると、ダイ温度が $T_{SD(enter)}$ を超えると、内蔵のサーマル シャットダウン回路がアクティブになり、デバイス電源がオフになります。ダイ温度が $T_{SD(exit)}$ を下回ると、デバイスはレギュレーションを再開します。160°C の $T_{SD(enter)}$ と 130°C の $T_{SD(exit)}$ の標準値には、大きなヒステリシスがあります (30°C の標準値)。大きなヒステリシスは、デバイスがレギュレーションを再開する前に十分に冷却できるようにするためのものです。

9.4 デバイスの機能モード

9.4.1 イネーブル、ディスエーブル

以下の表にデバイスの機能モードを示します:

表 9-1. デバイスの機能モード

EN ピン	デバイスステータス
高	レギュレーションモード
低	シャットダウンモード

10 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

10.1 使用上の注意

TPS7H1301 と TPS7H1302 にはさまざまな使用事例があります。このセクションでは、以下の使用事例について説明します。

1. TPS7H1301 を採用し、構成可能なターンオン、チャージ ポンプ構成、可変出力構成を実装している -1.8 V LDO
2. 2 つの TPS7H1301 を並列に使用した電流拡張動作
3. TPS7H1302 を使用した固定出力の -1.8 V LDO
4. TPS7H1302 のノイズ特性の改善

10.2 代表的なアプリケーション TPS7H1301

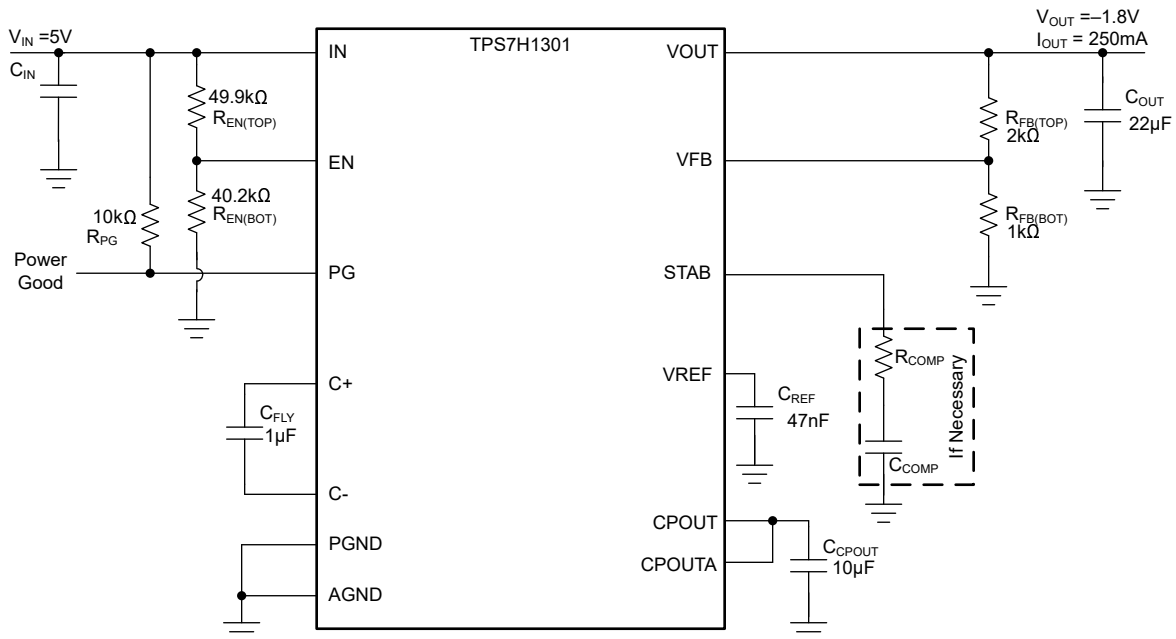


図 10-1. 代表的なアプリケーション回路 TPS7H1301

10.2.1 設計要件 TPS7H1301

この例では、TPS7H1301EVM 評価基板 (EVM) を使用した設計を示します。詳細については、EVM ユーザー ガイド、TPS7H1301EVM-CVAL 評価基板 (EVM) ユーザー ガイド ([SNVU944](#)) を参照してください。設計プロセスを開始するには、いくつかのパラメータを知っている必要があります。これらのパラメータは一般に、システム レベルで決定されます。この例では、次の既知のパラメータから始めます：

表 10-1. 設計パラメータ

パラメータ	値
V_{IN}	5V
V_{OUT}	-1.8V
I_{OUT}	250mA
V_{EN}	1.6V

10.2.2 詳細な設計手順 TPS7H1301

10.2.2.1 コンデンサの選択

コンデンサの選択は、TPS7H1301 および TPS7H1302 (まとめて TPS7H130x と表記します) の動作に不可欠です。一般に TI では、 C_{FLY} および C_{CPOUT} に 16V 以上のセラミック コンデンサを選択し、低 ESR 値を優先し、すべてのコンデンサを TPS7H130x の可能な限り近くに配置することを推奨します。

10.2.2.1.1 入力コンデンサ (C_{IN}) の選択

TI は、10 μ F の 25V (またはそれ以上) のセラミック コンデンサを TPS7H130x の入力ピンにできるだけ近づけて配置することを推奨しています。追加の容量およびバイパス容量は任意であると考えられます。

入力コンデンサ (C_{IN}) は、充電フェーズ中に電源からフライング コンデンサへの高速電荷転移を容易にする充電タンクとして機能します。このコンデンサは、フライング コンデンサを入力に接続したときに、各充電フェーズの開始時に入力電圧が低下するのを防止します。さらに、入力コンデンサは入力ノイズをフィルタ処理して、入力ラインからバイアスを引き起こす敏感な内部アナログ回路を保護します。

入力リップルへの影響

入力容量は、入力電圧リップルと直接的かつ比例的に関係します。

- 入力静電容量を大きくする → 入力電圧リップルがそれに比例して減少します
- 入力静電容量を減少させる → それに比例して、入力電圧リップルが増加します

10.2.2.1.2 C_{FLY} TPS7H1301

C_{FLY} は、入力からチャージ ポンプ出力 ($CPOUT$ ピン) に電荷を転送するチャージ ポンプ コンデンサです。

一般的な大電流アプリケーションでは、安定動作のために、公称定格 1 μ F 以上のセラミック出力コンデンサを使用することを推奨します。動作中に極性コンデンサ (タンタル、アルミ、電解など) は逆バイアスになる可能性があるため、フライング コンデンサには極性コンデンサを使用しないでください。

C_{FLY} のサイズが小さすぎると、チャージ ポンプは大電流アプリケーションをサポートできません。逆に、 C_{FLY} が大きすぎると、チャージ ポンプ スイッチの電流が過剰になり、入力および出力の電圧リップルが増加する可能性があります。

C_{FLY} のサイジング

C_{FLY} のサイズは、チャージ ポンプの出力キャパシタンス C_{CPOUT} の公称比率の 1:10 ~ 1:2 に設定します。

式 9 を使用して C_{FLY} のサイズを設定します。 f_{SW} は 500kHz (標準値) です。また、 ΔV_{CFLY} は、 C_{FLY} コンデンサ ノードでの電圧オーバーシュートを考慮しています。公称 V_{IN} 条件が 5V 以下で、出力電流が 250mA 未満のアプリケーションの場合、式 10 で係数を 0.2 にするだけで十分です。 V_{IN} と I_{OUT} が 5V または 250mA を上回ると、 ΔV_{CFLY} を低く調整する (係数を 0.1 にする) 必要があります。これは、ピン C+ および C- の過剰なオーバーシュートの防止に役立ちます。

$$C_{FLY} = \frac{I_{OUT}}{f_{SW} \times \Delta V_{CFLY}} \quad (9)$$

$$\Delta V_{CFLY} = (0.1 \text{ to } 0.2) \times V_{IN} \quad (10)$$

式 9 を適用すると、次のようになります。

$$C_{FLY} = \frac{250mA}{500kHz \times 0.2} = 2.5\mu F \quad (11)$$

式 11 の結果は 2.5μF で、これは C_{CPOUT} に対する C_{FLY} の比率を満たしています。この詳細な設計手順の例では、[セクション 7.5](#) 表内の特性データに合わせて 1μF を選択します。これはより条件の厳しい構成で、1μF にすると、CFLY の 2.5 μF に対して LDO のヘッドルームが減少します。

C_{FLY} の影響

ドロップアウト電流とチャージポンプの動作効率は、チャージポンプの抵抗と電圧降下に依存します。これは C_{FLY} の選択に直接影響されます。容量が小さすぎるか ESR が高すぎるコンデンサを選択すると、チャージポンプの出力抵抗が増加し、結果として得られる電圧降下により、内蔵 LDO の利用可能なヘッドルームが減少し、チャージポンプの全体的な効率が低下します。CFLY の選択によってチャージポンプの効率がどのように変化するかについては、[図 7-12](#) から [図 7-8](#) を参照してください。

チャージポンプ抵抗に対するコンデンサの寄与を評価するには、DC バイアスや温度係数などの C_{FLY} コンデンサの特性を考慮することが不可欠です。[式 12](#) は、チャージポンプの全体的な出力抵抗と V_{DROOP} に対する FLY コンデンサの寄与を計算します。[電氣的特性表](#)の最小スイッチング周波数 (f_{SW}) は、より保守的な推定パラメータです。最小 f_{SW} では、チャージポンプの抵抗値が高くなるためです。

$$R_{CFLY} = \frac{1}{f_{SW} \times C_{CFLY(min)}} + 4 \times R_{ESR(CFLY)} \quad (12)$$

[式 12](#) に示すように、DC バイアスおよび温度により出力容量が典型的に低減されると、一般に C_{FLY} 全体の容量が 15% ~ 25% だけ減少し、チャージポンプの出力抵抗が増加します。

C_{FLY (min)} を計算するには、コンデンサのメーカーのデータを参照して、全体の許容誤差、DC バイアス、および温度ディレーティングを適用します。たとえば、次のパラメータを持つ 25V 1μF X7R コンデンサを使用します。

- ケースサイズ: 0805
- 精度: -5%
- DC バイアス @ 5V: -4.56%
- 温度ディレーティング @ 125°C: -14.56%
- R_{ESR} @ 400kHz: 10mΩ

[表 10-2](#) は、単一の 1μF (公称) コンデンサまたは 2.2μF (nom) コンデンサを選択する場合のトレードオフの例です。チャージポンプの抵抗に対する C_{FLY} の全体的な寄与が、チャージポンプの全体的な効率と比較されています。

表 10-2. C_{FLY} の比較

属性	1μF	2.2μF
部品番号	KGM21AR71C105JL	KGM21AR71C225KL
数量	1	1
ケースサイズ	0805	0805
定格電圧	16V	16V
誘電	X7R	X7R
ディレーティングパラメータ		
許容差	-5%	-10%
DC バイアス @ 5V	-4.56%	-10.3%

表 10-2. C_{FLY} の比較 (続き)

属性	1μF	2.2μF
Tempco. @ 125°C	-14.56%	-15%
結果		
実効容量	0.775μF	1.51μF
ESR	10mΩ	10mΩ (有効分解能)
R _{CFLY}	3.45 Ω	1.69 Ω
ピーク チャージ ポンプ効率、V _{IN} = 5V	79%	83.5%

C_{FLY} の最小容量を計算するには、次の手順を使用します。

$$C_{FLY(min)} = C_{FLY(nom)} \times (Tol.) \times (DC\ Bias) \times (Temp) \quad (13)$$

1μF (公称) コンデンサに式 13 を適用:

$$C_{FLY(min)} = 1\mu F \times (1 - 0.05) \times (1 - 0.0456) \times (1 - 0.1456) = 0.775\mu F \quad (14)$$

C_{FLY} のワースト ケース寄与は、式 12(1μF (公称) の例) を適用することで計算されます

$$R_{CFLY} = \frac{1}{400kHz \times 0.775\mu F} + 4 \times 10m\Omega = 3.45\Omega \quad (15)$$

表 10-2 は、2 つの 0.68μF コンデンサを追加することで、チャージ ポンプ全体の出力抵抗に対する C_{FLY} の寄与が大幅に低減されていることを示しています。動作温度が高い、動作電流が高い、または V_{IN} が低いアプリケーションでは、全体的なチャージ ポンプの出力抵抗を低くすることにより、大きな利点が得られます。この設計例では、V_{IN} が 5V で、250mA の I_{LOAD} は 1μF C_{FLY} コンデンサで十分に供給されます。

CFLY に対して選択した値全体が、チャージ ポンプ抵抗とチャージポンプの効率に影響を及ぼします。CFLY の選択がチャージ ポンプの全体的な効率に与える影響については、図 7-8 から図 7-11 を参照してください。

10.2.2.1.3 CPOUT コンデンサ TPS7H1301

チャージ ポンプ出力コンデンサ (C_{CPOUT}) は、ESR 値の低い 10μF (16V 以上の電圧定格) のセラミック コンデンサを使用して構成することを推奨します。C_{CPOUT} の ESR はチャージ ポンプの出力抵抗に寄与し、ピン C+ および C- のチャージ ポンプ FET の R_{DS(ON)}、C_{FLY} ESR、トレース抵抗の寄与に追加できます。

チャージ ポンプの出力リップルに対する CPOUT の影響

チャージ ポンプの出力キャパシタンス (C_{CPOUT}) とスイッチング周波数は、チャージ ポンプの出力電圧リップルに直接影響します。TPS7H1301 は 500kHz の固定周波数で動作します。

- CPOUT 容量を大きくする → チャージ ポンプの出力リップルが比例して減少します
- CPOUT 容量を小さくする → チャージ ポンプの出力リップルが比例して増加します

$$V_{Ripple_CPOUT(LF)} = \frac{I_{OUT}}{C_{CPOUT}} \times \frac{0.5}{f_{sw}} \quad (16)$$

チャージ ポンプの出力リップルの計算

低周波数チャージ ポンプの出力リップルは、式 16 を使用して計算できます。チャージ ポンプの出力リップルは、TPS7H1301 のスイッチング周波数、f_{sw} = 500kHz (標準値)、負荷電流 250mA を使用して次のように計算されます。

$$V_{Ripple_CPOUT(LF)} = \frac{250mA}{10\mu F} \times \frac{0.5}{500kHz} = 25mV_{pp} \quad (17)$$

チャージ ポンプの出力リップルは、回路内の寄生素子によって生じる高周波リップルとは別のものです。

C_{CPOUT} のサイズは出力リップルにも影響します。10μF 以外の値を使用する場合は、性能をさらに最適化するために、C_{FLY} と C_{IN} のサイズを設定することを推奨します。

10.2.2.1.4 バイパス コンデンサ

TPS7H130x と組み合わせて使用するにはバイパス コンデンサは必要ありませんが、チャージ ポンプ電圧インバータ セクションのハード スイッチング特性により、C_{POUT} および V_{OUT} の 100nF 以下のバイパス コンデンサを使用すると、高周波ノイズを低減できます。C_{FLY} の両端に小型のセラミック コンデンサ (C+ と C- に接続) を接続すると、バイパス コンデンサとして機能し、チャージ ポンプの高周波ノイズをさらに低減できます。極性のあるコンデンサは使用できません。

10.2.2.1.5 出力コンデンサ

TI では、V_{OUT} に低 ESR (< 50mΩ) の 22μF セラミック 25V コンデンサの使用を推奨しています。このコンデンサは、負の LDO の出力を供給します。ESR が非常に大きい出力コンデンサは、LDO 全体の安定性に影響を及ぼします。

10.2.2.2 チャージ ポンプの出力抵抗

式 5 からセクション 9.3.2.1 を再スタートすると、チャージ ポンプの合計出力抵抗が得られ、便宜上、このセクションの式 18 で示すように参照されます。これは、C_{FLY}、内蔵 FET、チャージ ポンプ全体の出力抵抗に対する C_{CPOUT} の ESR の寄与を考慮しています。

$$R_{CP} = \frac{1}{(f_{SW} \times C_{FLY})} + 2 \times R_{DS(ON_Total)} + 4 \times R_{ESR(CFLY)} + R_{ESR(CPOUT)} \quad (18)$$

式 18 を適用します。

$$R_{DS(ON_Total)} = 300m\Omega + 175m\Omega + 235m\Omega + 220m\Omega = 935m\Omega \text{ (typ)} \quad (19)$$

スイッチの最大 R_{DS(ON)} 値を使用することは、チャージ ポンプの出力抵抗を過小評価し、負荷電流 (V_{DROOP}) 時に生じる電圧降下を避けるため、控えめな手法です。

10.2.2.3 LDO 出力の構成

式 7 を整理し、R_{FB(top)} を 2kΩ にすると、次のようになります。

$$R_{FB(BOT)} = \frac{R_{FB(TOP)}}{\left(\frac{V_{OUT}}{V_{FB}} - 1\right)} \quad (20)$$

式 20 の適用結果を式 21 に示します。R_{FB(BOT)} の値は 1kΩ になります。帰還抵抗ネットワークには、精度 0.1% の抵抗を使用することを推奨します。

$$R_{FB(BOT)} = \frac{2k\Omega}{\left(\frac{-1.8V}{-0.6V} - 1\right)} = 1k\Omega \quad (21)$$

10.2.2.4 出力ノイズ

ノイズに敏感なアプリケーションでの性能には、以下の点を考慮してください。

- 高周波ノイズを抑制するための適切なバイパス コンデンサとフィルタリング部品を実装します
- 外部 STAB ピン ネットワークを使用する場合、安定性補償とノイズ性能のトレードオフを評価できます

10.2.2.5 PSRR 設計への影響

高 PSRR 性能を必要とするアプリケーション向け:

- システム性能を評価するときは、PSRR の周波数に依存する特性を考慮してください
- 外部補償による安定性マージンと PSRR 機能間のトレードオフを考慮しています
- C_{OUT} の影響を考慮する (周波数応答)

- ・ アプリケーション負荷とその結果として生じる LDO のヘッドルームを考慮します
- ・ スイッチング周波数および高調波でのノイズ除去に特に注意してください
- ・ 動作帯域幅全体にわたる性能特性の詳細については、PSRR と周波数の関係のグラフを参照してください

10.2.2.6 安定性設計に関する考慮事項

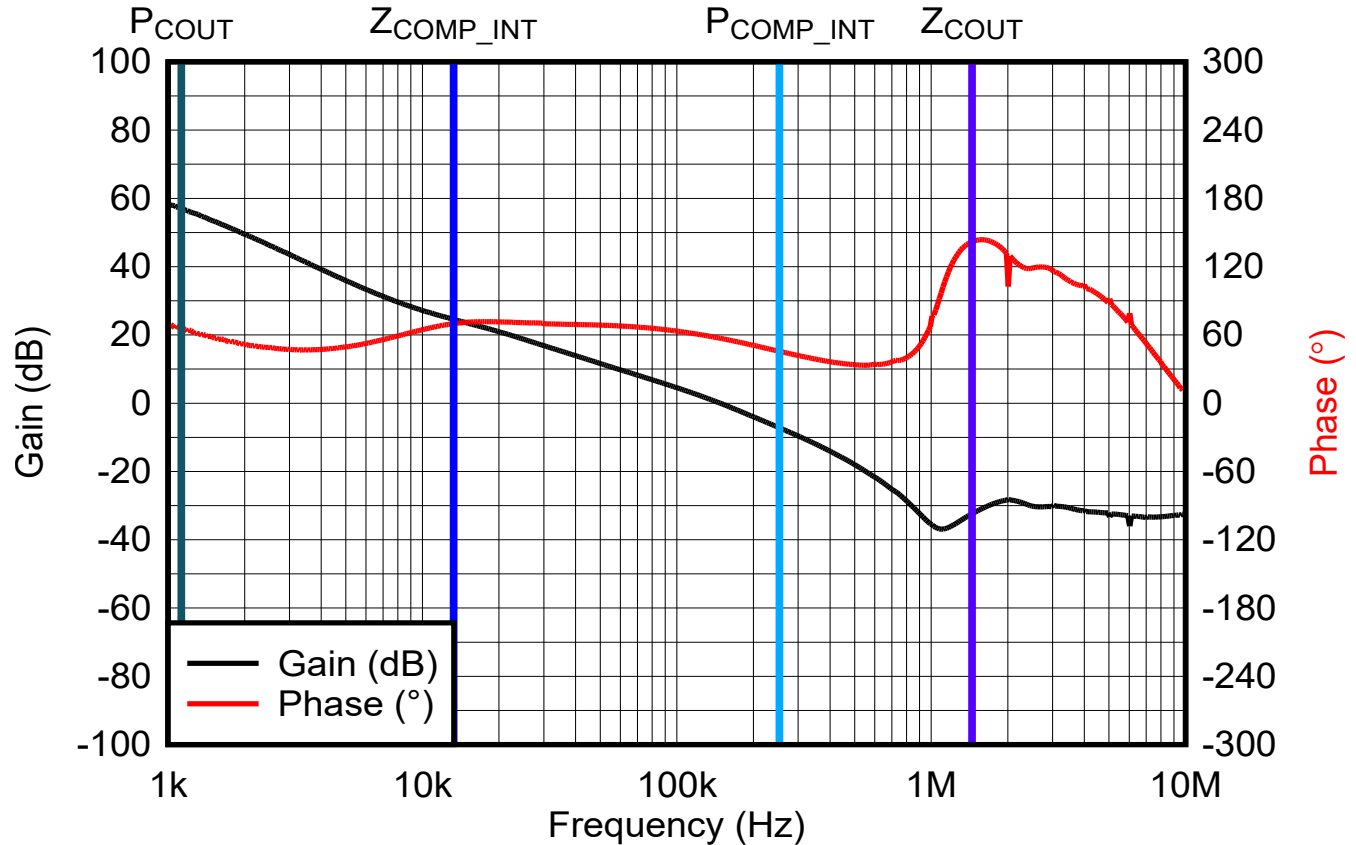


図 10-2. ポールゼロ分析の簡易化

LDO の安定性は、主に出力コンデンサ (P_{COUT} 、 Z_{COUT}) と内部補償ネットワーク (P_{COMP_INT} 、 Z_{COMP_INT}) の支配的な負荷極とゼロによって影響を受けます。図 10-2 に、出力コンデンサの極とゼロ、LDO の内部補償極、ゼロの位置を示します。

出力コンデンサの極とゼロは、式 22 と式 23 を使用して計算します。

$$P_{COUT} = \frac{1}{2\pi \times R_{LOAD} \times C_{OUT}} \quad (22)$$

$$Z_{COUT} = \frac{1}{2\pi \times ESR_{COUT} \times C_{OUT}} \quad (23)$$

式 23 と式 22 を適用すると、それぞれの極とゼロの以下の位置が得られます。

$$P_{COUT} = \frac{1}{2\pi \times 7.2\Omega \times 22\mu F} = 1003Hz \quad (24)$$

$$Z_{COUT} = \frac{1}{2\pi \times 5m\Omega \times 22\mu F} = 1.446MHz \quad (25)$$

内部補償ネットワークの極およびゼロは、式 26 および式 27 を使用して計算されます。

$$P_{COMP_INT} = \frac{C_{COMP_INT} + C_{OTA}}{2\pi \times R_{COMP} \times C_{COMP_INT} \times C_{OTA}} \quad (26)$$

$$Z_{COMP_INT} = \frac{1}{2\pi \times R_{COMP} \times C_{COMP_INT}} \quad (27)$$

C_{OTA} はエラーアンプの出力キャパシタンスで、設計では 20pf と規定されています。

式 27 と式 26 を適用すると、それぞれの極とゼロの以下の位置が得られます。

$$P_{COMP_INT} = \frac{400pF + 20pF}{2\pi \times 30k\Omega \times 400pF \times 20pF} = 253kHz \quad (28)$$

$$Z_{COMP_INT} = \frac{1}{2\pi \times 30k\Omega \times 400pF} = 13.3kHz \quad (29)$$

STAB ピンを利用して外部補償回路を適用する場合は、式 30 および式 31 を利用します。

$$P_{COMP_EXT} = \frac{(C_{COMP_INT} \parallel C_{COMP_EXT}) + C_{OTA}}{2\pi \times (R_{COMP_INT} \parallel R_{COMP_EXT}) \times (C_{COMP_INT} \parallel C_{COMP_EXT}) \times C_g} \quad (30)$$

$$Z_{COMP_EXT} = \frac{1}{2\pi \times (R_{COMP_INT} \parallel R_{COMP_EXT}) \times (C_{COMP_INT} \parallel C_{COMP_EXT})} \quad (31)$$

10.2.3 アプリケーション曲線

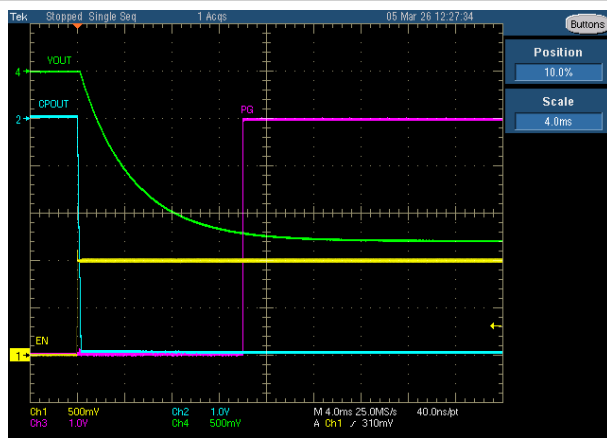


図 10-3. スタートアップ

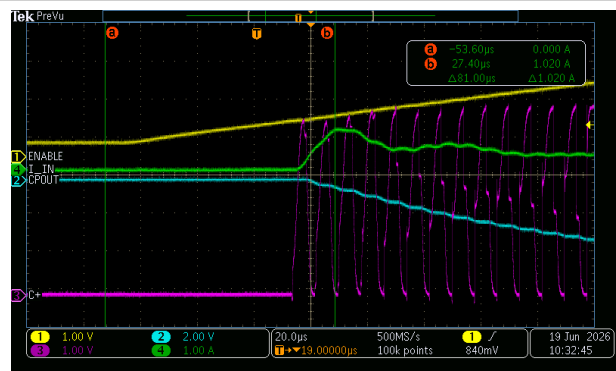


図 10-4. スタートアップ突入電流

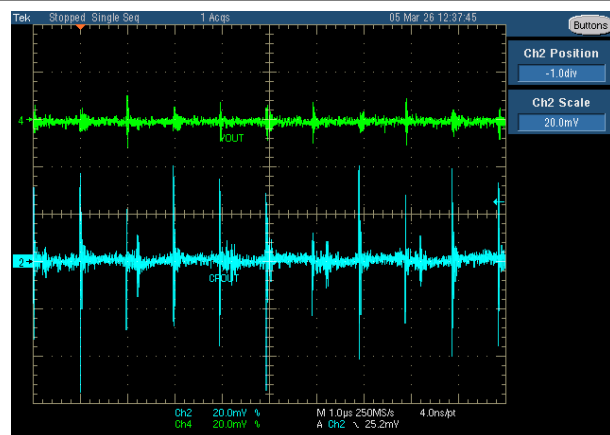


図 10-5. チャージポンプ出力、 $V_{CP\text{OUT}}$ および出力電圧 V_{OUT}

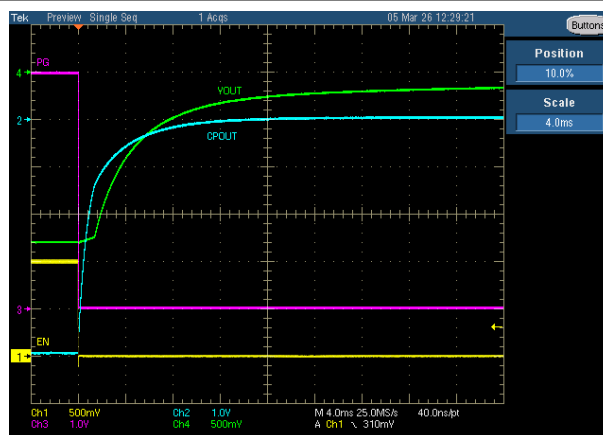


図 10-6. シャットダウン

10.3 代表的なアプリケーション TPS7H1301 並列動作

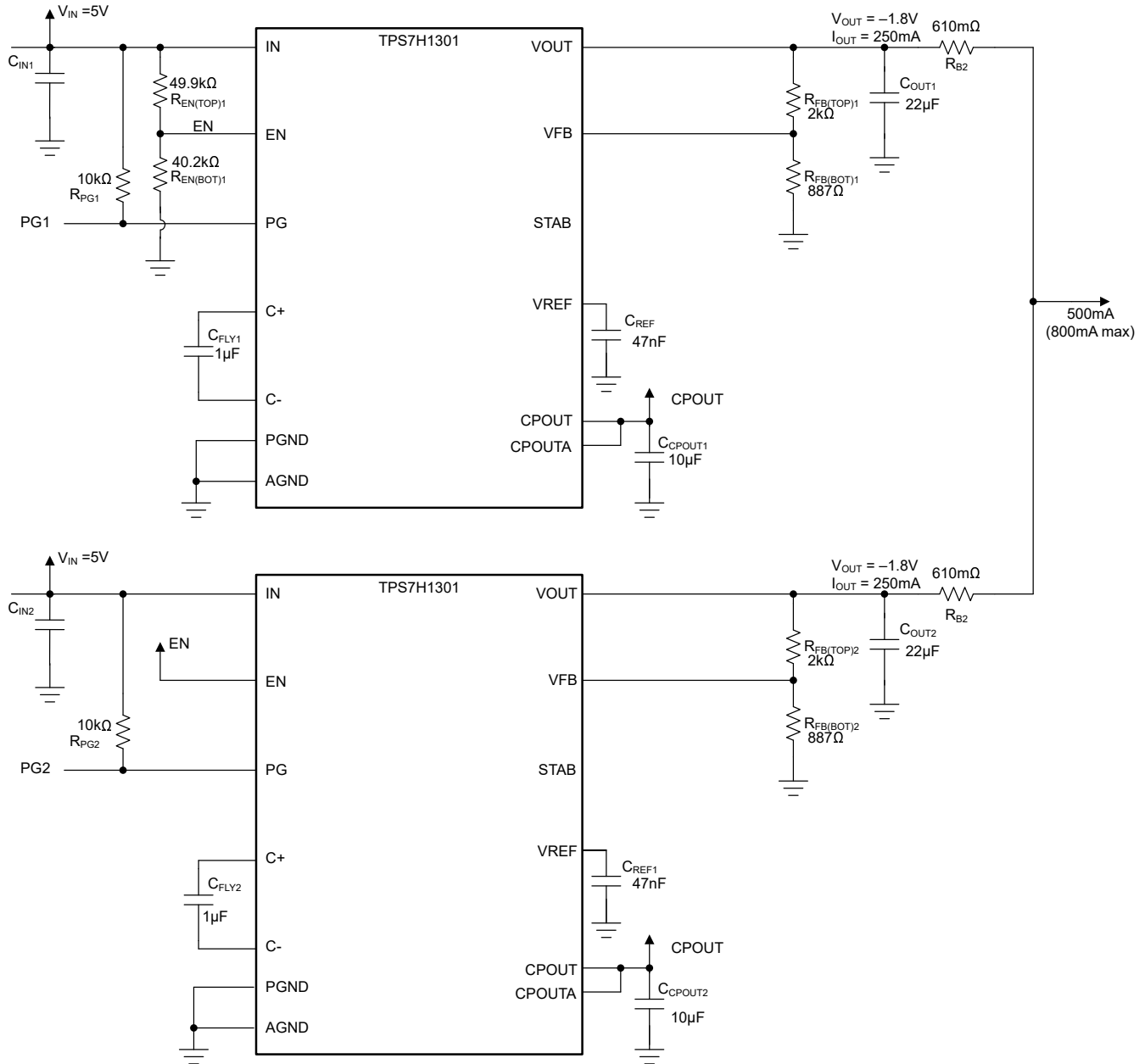


図 10-7. 代表的なアプリケーション TPS7H1301 並列構成

10.3.1 設計要件

図 10-7 に、500mA 負荷を供給するために並列動作として構成された 2 つの TPS7H1301 を示します。

表 10-3. 設計パラメータ

パラメータ	値
V_{IN}	5V±10%
V_{OUT}	-1.8V
I_{OUT}	500mA

並列構成により、最大 800mA の負荷電流の供給が可能になります。

10.3.2 並列 TPS7H1301 の詳細な設計手順

2 つの TPS7H1301 を並列に動作させるための全体的な接続方法は、チャージポンプ出力 (CPOUT) を互いに接続し、レギュレートされた出力をバラスト抵抗に接続することです。各デバイスのリファレンス電圧 (VREF)、帰還 (FB)、パワーグッド (PG)、外部補償 (STAB) が分離されています。両方のデバイスをイネーブル (EN) にすることで、同時制御と個別制御の両方を容易に実現できます。

2 つの TPS7H1301 の並列構成については、表 10-4 で詳しく説明します。

表 10-4. 並列構成に関する注意

デバイス	ピン	接続	注
1	V_{IN}	正の入力電源と 10 μ F に接続	デバイス 2 とノードを共有。
	EN	ロジックレベル制御ピンまたは外部分圧器への接続	デバイス 2 とノードを共有。
	PG	10k Ω を V_{IN} および PG に接続	デバイス 2 の PG ピン用に独立したノード。単一プルアップ抵抗 (R_{PG}) はデバイス 2 と共有可能。
	CFLY+	1 μ F のセラミックコンデンサを CFLY+ と CFLY- に接続	デバイス 2 からフライングコンデンサを分離。
	CFLY-		
	PGND	PCB 内で GND プレーンに接続	すべての AGND および PGND ピンとノードを共有。
	AGND		
	VOUT	22 μ F のセラミックコンデンサを接続	負荷に接続する前に、バラスト抵抗が必要。
	VFB		帰還回路は両方のデバイスと共有されていません。
	STAB		外部補償回路は、デバイス 2 の外部補償回路とは分離されています。
	VREF	47nF のセラミックコンデンサを接続。	VREF コンデンサは、デバイス 2 の VREF とは分離されています。
	CPOUT	10 μ F のセラミックコンデンサを接続	どちらのデバイスの CPOUT と CPOUTA も同じノード上にあります。どちらのデバイスにも 10 μ F を割り当てる必要があります。
	CPOUTA		

表 10-4. 並列構成に関する注意 (続き)

デバイス	ピン	接続	注
2	V _{IN}	正の入力電源と 10μF に接続	デバイス 1 とノードを共有。
	EN	ロジック レベル制御ピンまたは外部分圧器への接続。	デバイス 1 とノードを共有。
	PG	10kΩ を V _{IN} および PG に接続	デバイス 1 の PG ピン用に独立したノード。単一プルアップ抵抗 (R _{PG}) はデバイス 1 と共有可能。
	CFLY+	1μF のセラミック コンデンサを CFLY+ と CFLY- に接続	デバイス 1 からフライング コンデンサを分離。
	CFLY-		
	PGND	PCB 内で GND プレーンに接続	すべての AGND および PGND ピンとノードを共有。
	AGND		
	VOUT	22μF のセラミック コンデンサを接続	負荷に接続する前に、バラスト抵抗が必要。
	VFB		帰還回路は両方のデバイスと共有されていません。
	STAB		外部補償回路は、デバイス 1 の外部補償回路とは分離されています。
	VREF	47nF のセラミック コンデンサを接続。	VREF コンデンサは、デバイス 1 の VREF とは分離されています。
	CPOUT	10μF のセラミック コンデンサを接続。	どちらのデバイスの CPOUT と CPOUTA も同じノード上にあります。どちらのデバイスにも 10μF を割り当てる必要があります。
	CPOUTA		

10.3.2.1 並列バラスト抵抗

バラスト抵抗値を計算するには、以下の要素を計算します。

1. ワorstケースの出力電圧ミスマッチ、 $\Delta V_{\max}$
2. バラスト抵抗の値 (R_{Ballast}) と電力定格
3. バラスト抵抗の電圧降下、V_{DROOP(Ballast)}
4. R_{Ballast} の動作を考慮した帰還抵抗回路の設定

ワorstケース出力電圧ミスマッチ $\Delta V_{\max}$

ΔV_{OUT} は、LDO の出力精度 (V_{ACC}) の寄与と帰還抵抗の精度 (R_{tol}) によって決定されます。TPS7H1301 は、電圧、電流、温度、および TID の全範囲で出力精度 (V_{ACC}) が $\pm 1.5\%$ で、電圧リファレンス (V_{ref}) の標準値は 600mV ± 9 mV (最小値 / 最大値) です。

TI では、高精度 0.1% の帰還抵抗を使用することを推奨します。精度の低い許容誤差値も許容されますが、並列アプリケーションでは、帰還抵抗の許容誤差の精度が低いと、並列構成の性能が直接低下します。

式 32 は、LDO と帰還抵抗の許容誤差の合計精度を考慮した場合に可能な最大電圧差を計算するために使用します。

式 33 は、帰還抵抗の許容誤差が 0.1% の場合の数値例です。

$$\Delta V_{\max} = 2 \times (V_{\text{ACC}\%} + 2 \times R_{\text{tol}\%}) \times |V_{\text{OUT}}| \quad (32)$$

$$\Delta V_{\max} = 2 \times (1.5\% + 2 \times 0.1\%) \times |-1.8\text{V}| = 61\text{mV} \quad (33)$$

必要なバラスト抵抗の計算

バラスト抵抗では、設計者は LDO 間の最大電流差を選択する必要があります。個別の標準的な負荷は 250mA です。このアプリケーションの 2 つの LDO 500mA の並列組み合わせでは、20% 程度のミスマッチの許容誤差 ($\Delta I_{\max}$) で十分です。

個々の負荷電流が 400mA の推奨動作条件 (ROC) の最大電流定格 (LDO あたり) に近いアプリケーションでは、より厳密な $\Delta I_{\max}$ の選択を推奨します (たとえば、10% 以下)。さらに、400mA の個々の LDO の I_{OUT(max)} 定格を満たすため、電流ミスマッチを最大パラレル出力から差し引く必要があります。

$$\Delta I_{max} = \frac{\Delta V_{max}}{R_{B1} + R_{B2}} = \frac{\Delta V_{max}}{2 \times R_B}, R_{B1} = R_{B2} \quad (34)$$

式 34 で R_B を求めると 式 35 になり、これが 式 36 に適用されます。

$$R_B = \frac{\Delta V_{max}}{2 \times \Delta I_{max}} \quad (35)$$

$$R_B = \frac{61mV}{2 \times 50mA} = 610m\Omega \quad (36)$$

最も近い E192 (0.1% tol) 値として $R_B = 612m\Omega$ を選択すると、E96 (1% tol) の値は $604m\Omega$ になります。

バラスト抵抗ドロップ電圧と電力

式 37 は、 $V_{DROOP(Ballast)}$ が、各 R_B によって発生する電圧降下であることを示します。

$$V_{DROOP(Ballast)} = 0.5 \times I_{OUT} \times R_B \quad (37)$$

式 37 を適用すると、式 38 になります。

$$V_{DROOP(Ballast)} = 0.5 \times 500mA \times 612m\Omega = 153mV \quad (38)$$

式 39 を使用して R_B で消費される電力を決定します。これを 式 40 に示します。

$$P_{Ballast} = (0.5 \times I_{OUT})^2 \times R_B \quad (39)$$

$$P_{Ballast} = (0.5 \times 500mA)^2 \times 612m\Omega = 38.3mW \quad (40)$$

結果として得られる R_B の消費電力は $38.3mW$ で、 $1/8W$ の抵抗をサポートできます。これは、高精度の帰還抵抗を使用することで可能になります。精度の低い帰還抵抗を使用すると、 ΔV_{max} は大きくなります。 ΔV_{max} が大幅に増加すると、 R_B 抵抗、消費電力、 $V_{DROOP(Ballast)}$ が増加します。帰還抵抗 (R_{FB}) の精度の選択により、 ΔI_{max} 、合計出力電流、最小入力電圧 $V_{IN(min)}$ のトレードオフが発生します。

LDO 出力の構成

$V_{DROOP(Ballast)}$ を考慮した安定化電圧を出力するように、帰還回路による LDO 出力電圧を更新する必要があります。更新された出力電圧設定 $V_{OUT(Parallel)}$ を計算するには、式 41 を使用します。

$$V_{OUT(Parallel)} = V_{OUT} - V_{DROOP(Ballast)} \quad (41)$$

$$V_{OUT(Parallel)} = -1.8V - 152.5mV = -1.9525V \quad (42)$$

式 41 から新しい出力電圧設定が $-1.9525V$ になり、式 20 を適用すると式 43 になります。

$$R_{FB(BOT)_Parallel} = \frac{2000k\Omega}{\left(\frac{-1.9525V}{-0.6V} - 1\right)} = 887\Omega \quad (43)$$

最小入力電圧

並列動作での TPS7H1301 と TPS7H1302 の最小入力電圧については、以下を考慮する必要があります。

1. V_{DROOP} 、 C_{FLY} と C_{CPOUT} で構成されたチャージポンプの電圧降下。
2. $V_{DROOP(Ballast)}$ 、 R_B の電圧降下
3. $V_{OUT(Parallel)}$ 、 R_B の前に設定される LDO の出力電圧
4. V_{DO} 、各 LDO に印加される電流における LDO のドロップアウト電圧。

$$V_{IN(min)} \geq V_{DROOP} + V_{OUT(Parallel)} + V_{DO} \quad (44)$$

10.3.3 アプリケーション特性の波形

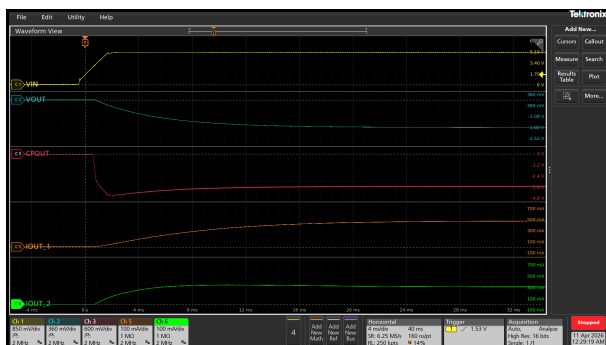


図 10-8. スタートアップ波形の並列構成 TPS7H1301

10.4 代表的なアプリケーション TPS7H1302

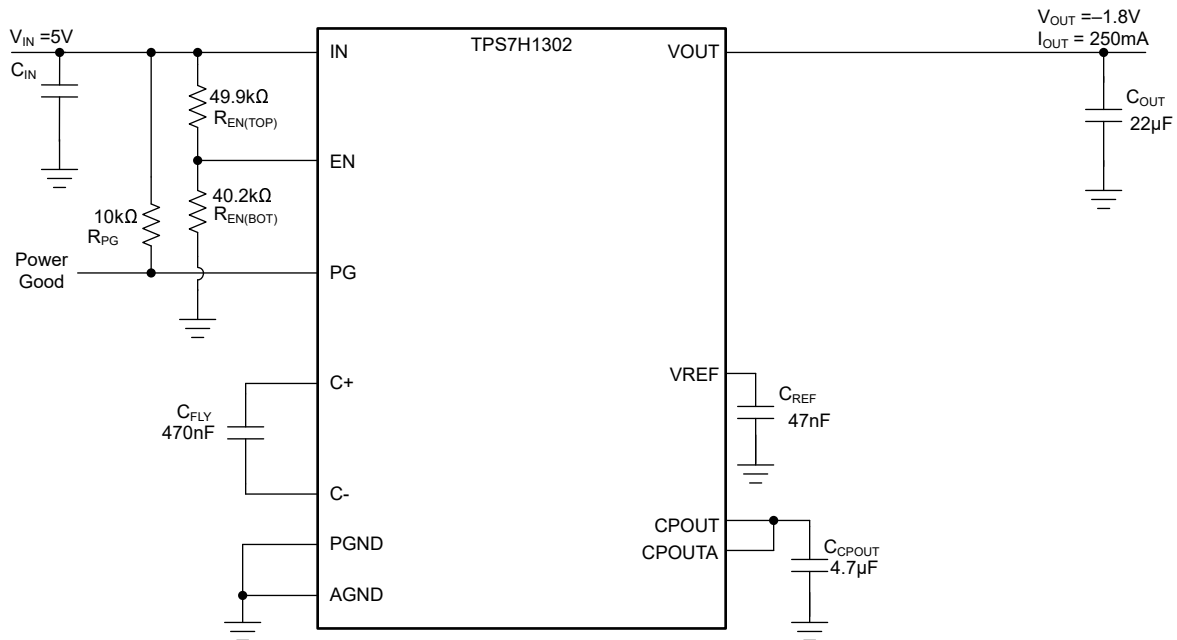


図 10-9. 代表的なアプリケーション TPS7H1302

10.4.1 設計要件 TPS7H1302

TPS7H1302 は -1.8 V の固定出力を提供します。フィードバック抵抗や外部補償ネットワークは不要です。このアプリケーション例では、DAC39RF22-SEP などの部品に電力を供給する方法を示します。

表 10-5. 設計パラメータ

パラメータ	値
V_{IN}	$5\text{V} \pm 10\%$
V_{OUT}	$-1.8\text{V} \pm 1.5\%$
高周波リップル、 $V_{\text{RIP}}(\text{HF})$	$\pm 25\text{mV}$
I_{OUT}	250mA

10.4.2 詳細な設計手順 TPS7H1302

この例では、TPS7H1302 の -1.8 V 固定出力を使用した設計を示します。TPS7H1302 では、帰還抵抗と外部補償が不要になります。さらに、チャージポンプの 1MHz スイッチング周波数により、コンデンサ C_{FLY} と C_{CPOUT} に必要な容量が低減されます。TPS7H1302EVM には、さまざまなコンデンサ ネットワークを容易に実装できるように、 C_{IN} 、 C_{FLY} 、 C_{CPOUT} 、 C_{OUT} の位置に未実装のパッドが含まれています。詳細については、EVM ユーザーガイド『TPS7H1302EVM-CVAL 評価基板 (EVM) ユーザーガイド』(SLVUE11) を参照してください。この例では、以下の既知のパラメータを使用して設計を開始します。

表 10-6. 設計パラメータ

パラメータ	値
V_{IN}	$5\text{V} \pm 10\%$
V_{OUT}	-1.8V
I_{OUT}	250mA
V_{EN}	1.6V

10.4.2.1 コンデンサの選択 TPS7H1302

C_{IN} と C_{OUT} のコンデンサの選択に関するガイダンスは TPS7H1301 と同じです。[セクション 10.2.2.1.1](#) および [セクション 10.2.2.1.5](#) を参照してください。TPS7H1302 のチャージポンプは 1MHz の f_{SW} で動作するため、異なる値の C_{FLY} と C_{CPOUT} が必要です。

10.4.2.2 CFLY コンデンサ TPS7H1302

TI では、 C_{FLY} コンデンサ値として 470nF を推奨します。[式 12](#) を適用すると、チャージポンプ抵抗への公称寄与は次のようになります。

$$R_{CFLY} = \frac{1}{1000kHz \times 470nF} + 4 \times 10m\Omega = 2.17\Omega (nom) \quad (45)$$

最小 f_{SW} とディレーティングした C_{FLY} 値を使用すると、次の抵抗が得られます。

$$R_{CFLY} = \frac{1}{800kHz \times 364nF} + 4 \times 10m\Omega = 3.47\Omega (max) \quad (46)$$

10.4.2.3 CPOUT コンデンサ TPS7H1302

TI では、TPS7H1302 の CPOUT コンデンサに 4.7μF 16V 以上の低 ESR 値セラミックコンデンサを推奨します。[式 16](#) を適用します。

$$V_{Ripple_CPOUT(LF)} = \frac{250mA}{4.7\mu F} \times \frac{0.5}{1000kHz} = 26.6mV_{pp} \quad (47)$$

10.4.2.4 安定性 TPS7H1302

TPS7H1302 は、22μF セラミック出力コンデンサを使用して安定して動作するように設計されています。TPS7H1302 には、外部補償用の外部フィードバックピンと STAB ピンはありません。しかし、TPS7H1302 は TPS7H1301 と同じエラーアンプアーキテクチャを共有しています。22μF が望ましくないアプリケーションでは、目標のスルーレートで負荷ステップテストを実行して、過剰なリングングが発生していないことを検証し、新しい構成が安定していることを確認してください。

10.4.3 TPS7H1302 アプリケーション特性の波形

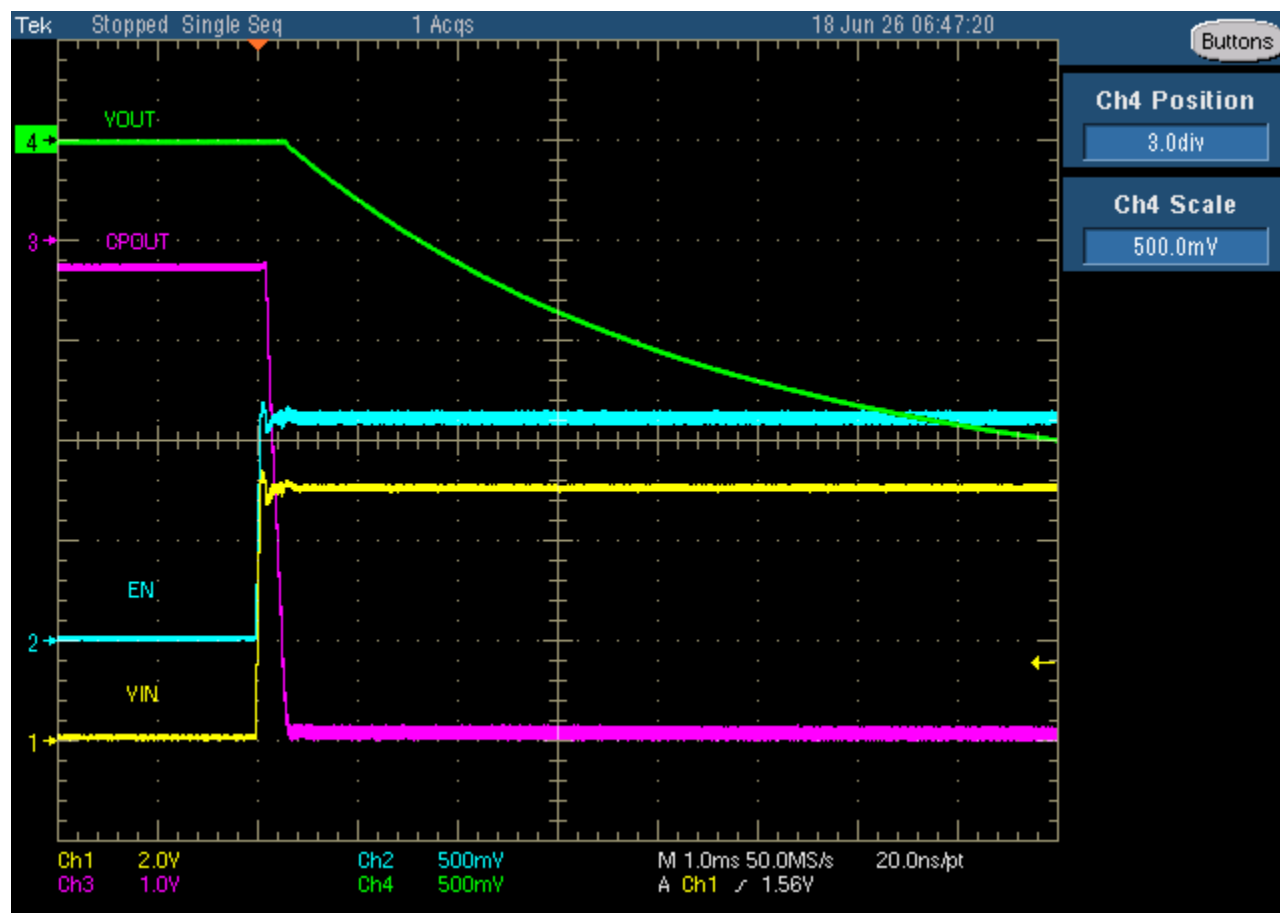


図 10-10. TPS7H1302 スタートアップ

10.5 TPS7H1302 低ノイズ構成

TPS7H1301 と TPS7H1302 はどちらもチャージポンプ出力と負の LDO 入力用に専用のピン (CPOUT ピンと CPOUTA ピン) を備えています。チャージポンプからのノイズを最小限に抑える必要があるアプリケーションでは、CPOUT と CPOUTA の間にフィルタを配置することで、ノイズ性能が大幅に向上します。

図 10-11 に、10MHz のカットオフ周波数用に構成されたフィルタの配置を示します。

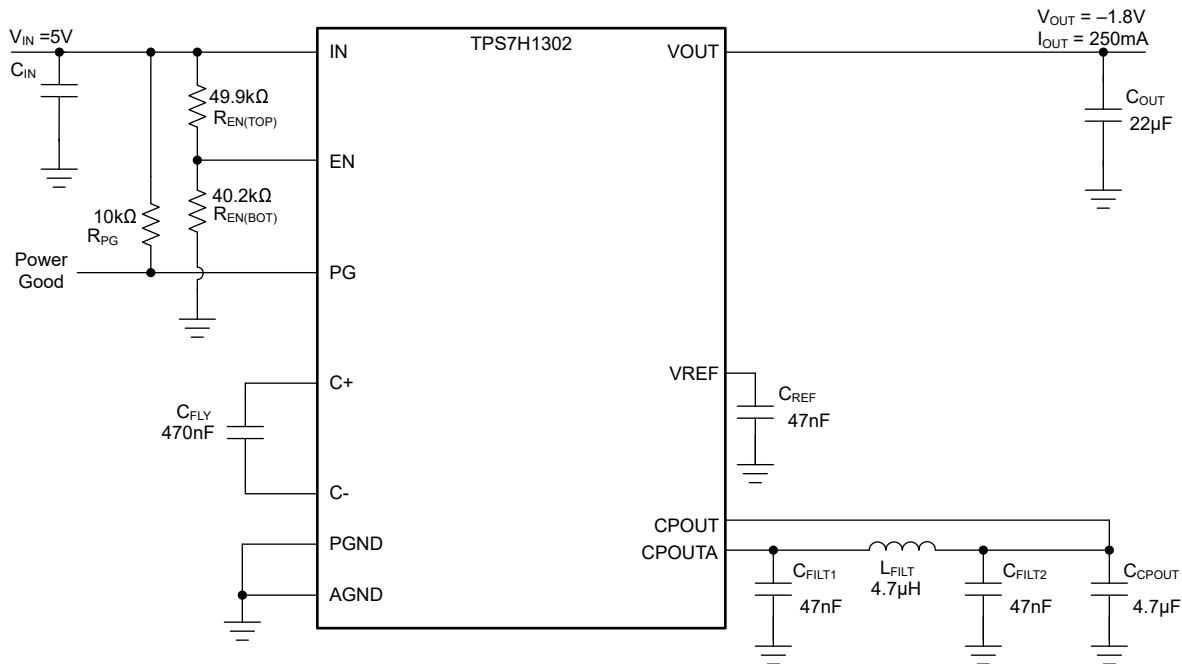


図 10-11. 低ノイズ構成の代表的なアプリケーション

10.5.1 TPS7H1302 低ノイズの設計要件

この例では、チャージポンプ出力と負の LDO 入力の間にフィルタを組み込むことで、CPOUT から CPOUTA ノードにフィルタを実装する方法を示します。これにより、LDO が減衰させる必要があるノイズを大幅に削減できます。DAC39RF22-SEP に電力を供給するアプリケーションでは、基本構成 (図 10-9) でも DAC 機能に悪影響を及ぼすことはありません。ただし、電源ノイズをさらに低減すると、DAC 性能が向上します。

図 10-12 に、 V_{CPOUT} と V_{OUT} の AC 結合測定を示します。図 10-13 に、 V_{CPOUT} と V_{OUT} の FFT 測定値を示します。図 10-13 では、1MHz でのスイッチング周波数スパイクが確認でき、それに続いて V_{CPOUT} と V_{OUT} の両方にいくつかの偶数次の高調波が見られます。

表 10-7. 設計パラメータ

パラメータ	値
V_{IN}	5V±10%
V_{OUT}	-1.8V
I_{OUT}	250mA
V_{EN}	1.6V

10.5.2 アプリケーション特性の波形

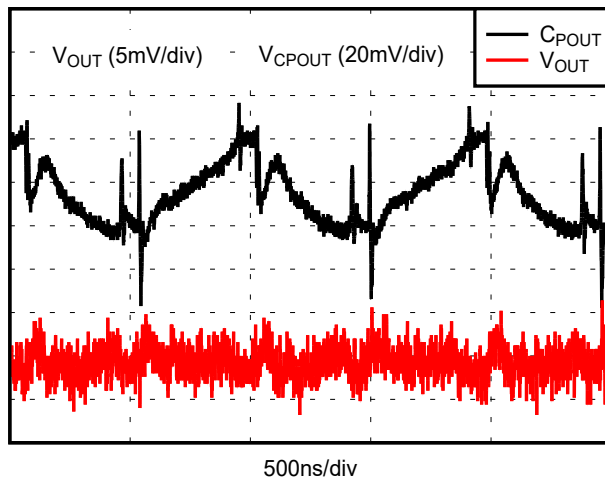


図 10-12. TPS7H1302 出力基本構成

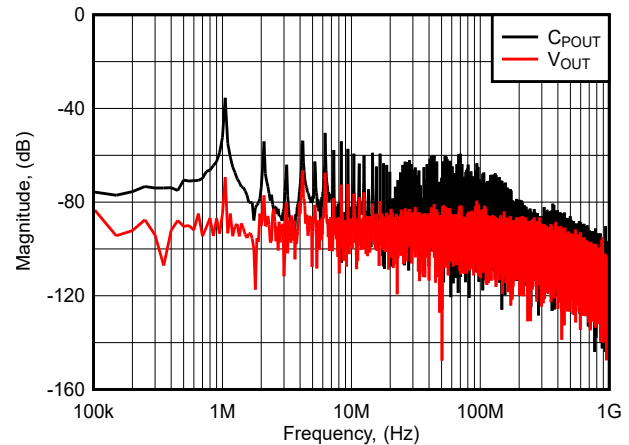


図 10-13. TPS7H1302 FFT 基本構成

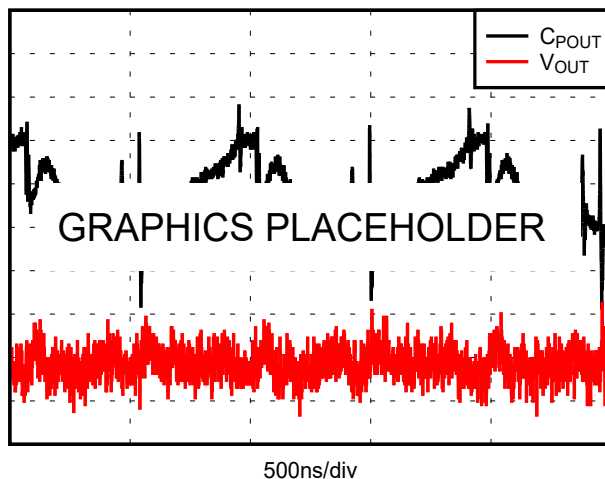


図 10-14. TPS7H1302 の V_{CP} と V_{OUT} の時間ドメイン

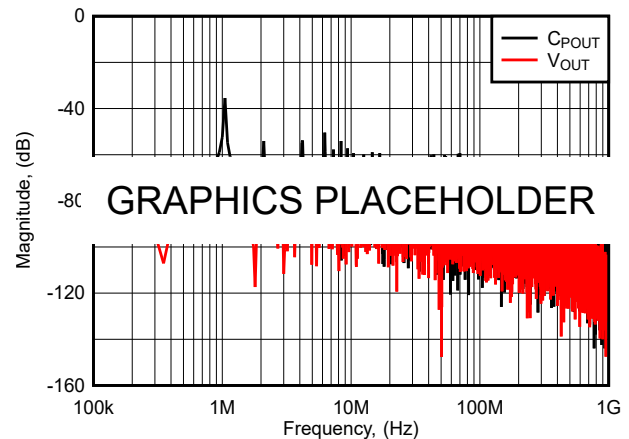


図 10-15. TPS7H1302 FFT 低ノイズ構成

10.6 電源に関する推奨事項

TPS7H1301 および TPS7H1302 は、3V ~ 6.3V の入力電源電圧範囲で動作するように設計されています。この入力電源は、適切に安定化され、かつ必要な入力電流を供給できる必要があります。入力電源が TPS7H1301/2 から離れている場合、バルク容量の追加が必要になることがあります。

10.7 レイアウト

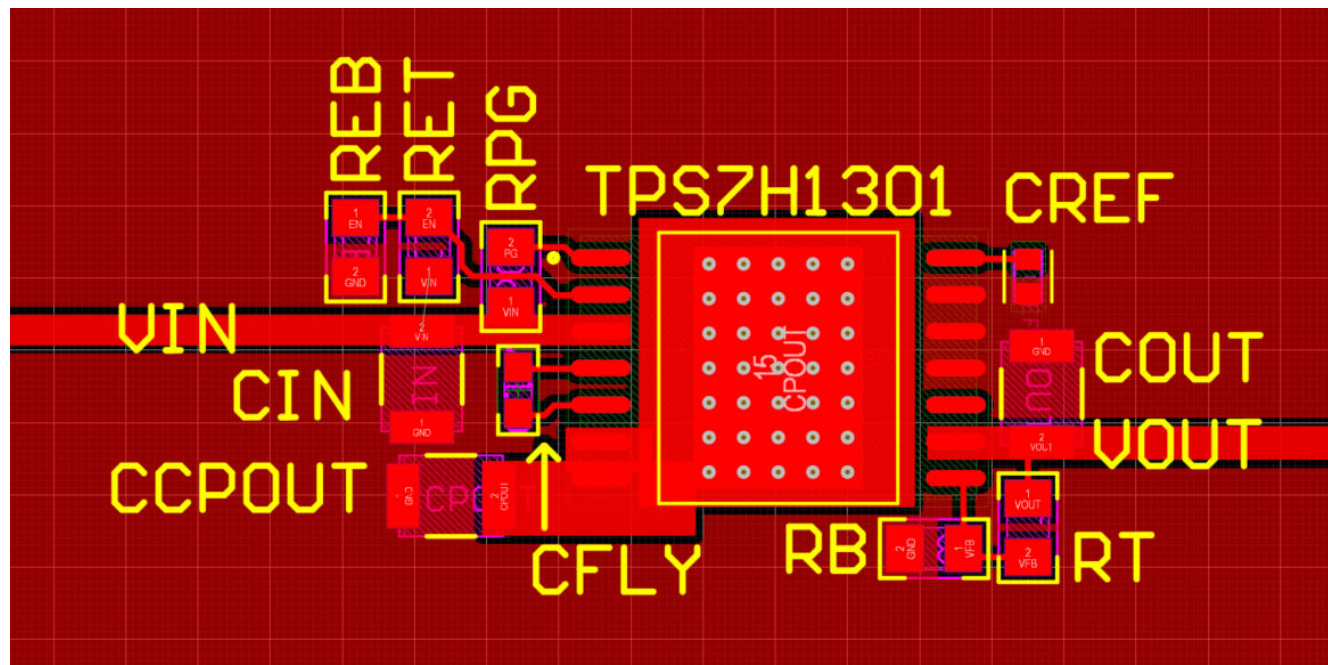
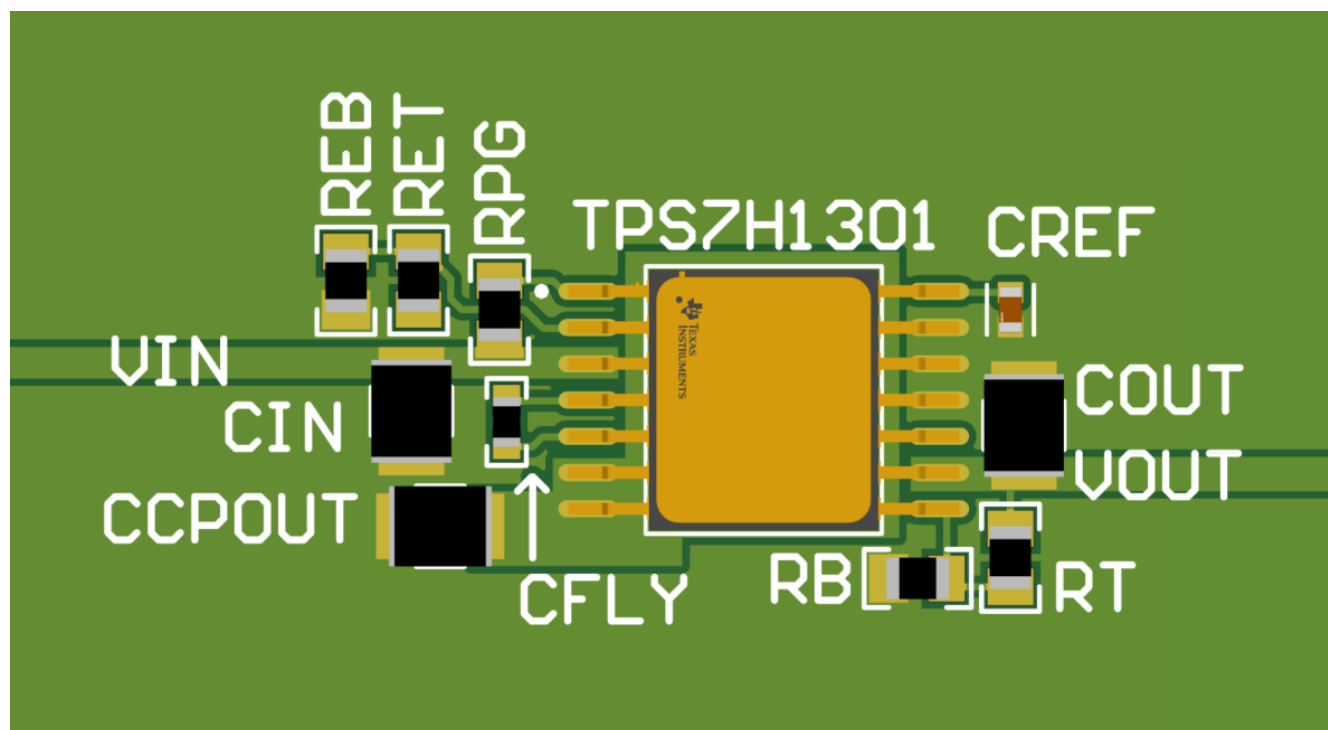
10.7.1 レイアウトのガイドライン

TPS7H1301 および TPS7H1302 には、以下の PCB レイアウト手法を適用します。

- C_{IN} を最上層 (TPS7H130x と同じ層) に、できるだけデバイスに近付けて配置します。入力コンデンサを短く幅の広いパターンを介して VIN ピンと GND ピンの両方に接続すると、VIN ライン上に電圧スパイクを発生させるスイッチング時の誘導電圧スパイクが減少します。
- C_{CPOUT} を最上層 (TPS7H130x と同じ層) に、できるだけ VOUT ピンと GND ピンに近付けて配置します。 C_{IN} と C_{CPOUT} の両方のリターンは、GND ピンにできるだけ近い 1 つのポイントに集める必要があります。 C_{CPOUT} を短く広いパターンで接続すると、CPOUT および GND ラインに追加のノイズおよび電圧スパイクを引き起こす可能性がある

CPOUT、CPOUTA、GND ピンの直列インダクタンスが低減されます。最高の性能を得るには、 C_{CPOUT} をデバイスのサーマル パッドに接続する必要があります。CPOUT と CPOUTA をサーマル パッドから絶縁することもできますが、この方法では追加のノイズが発生します。

- C_{FLY} を最上層 (TPS7H130x と同じ層) に、デバイスにできるだけ近付けて配置します。フライング コンデンサは、C+ ピンと C- ピンの両方に短く広いパターンで接続します。
- COUT は最上層 (TPS7H130x と同じ層)、できるだけ VOUT ピンの近くに配置してください。
- 出力電圧帰還抵抗を最上層 (TPS7H1301 と同じ層) に、それぞれの VFB ピンにできるだけ近付けて配置します。最高の性能を得るには、 R_{BOT} のグラウンド接続を GND 接続に接続する必要があります。
- 長いパターン長、狭いパターン幅、または VIN、CPOUT、 C_{FLY} 、VOUT のビアを介した接続は避ける必要があります。これによって寄生インダクタンスと抵抗が追加され、特に過渡条件の発生時に性能が低下します。



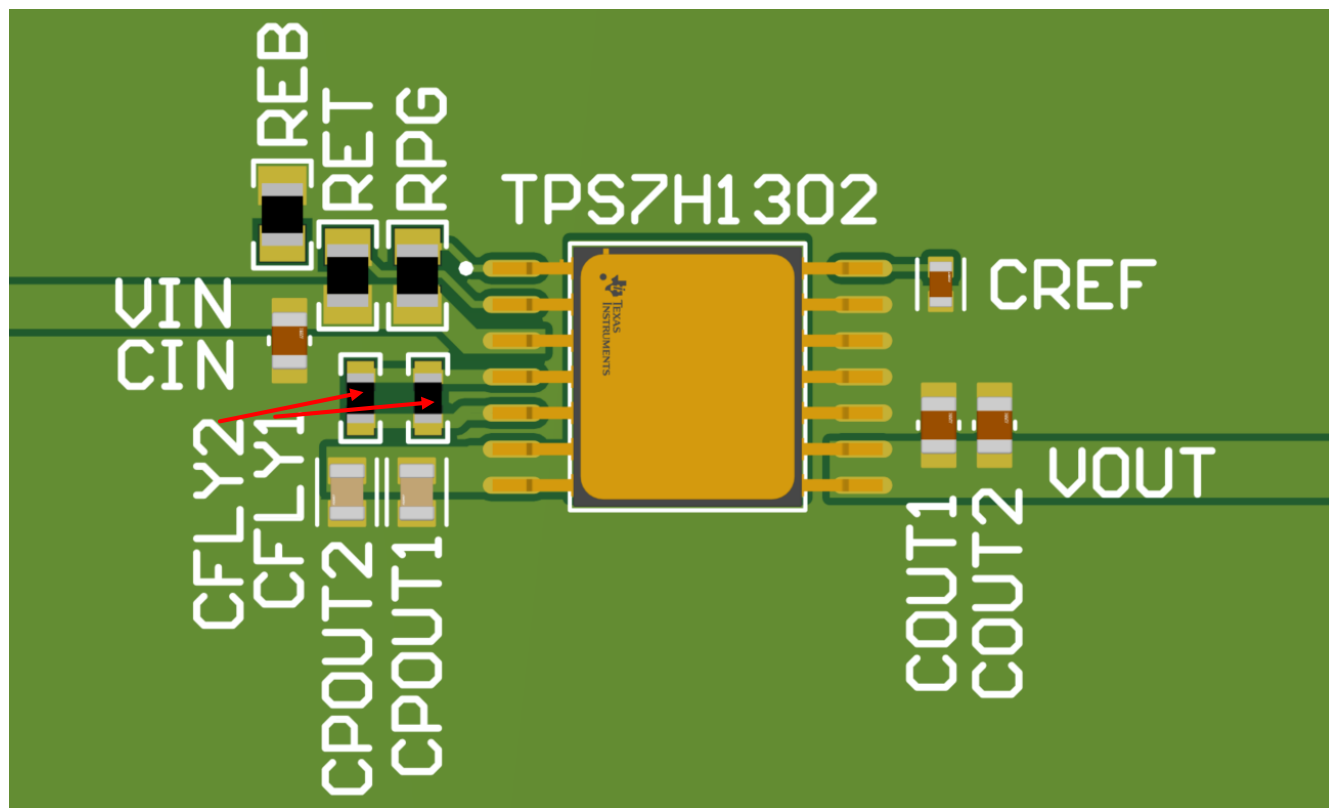


図 10-18. TPS7H1302 のレイアウト例

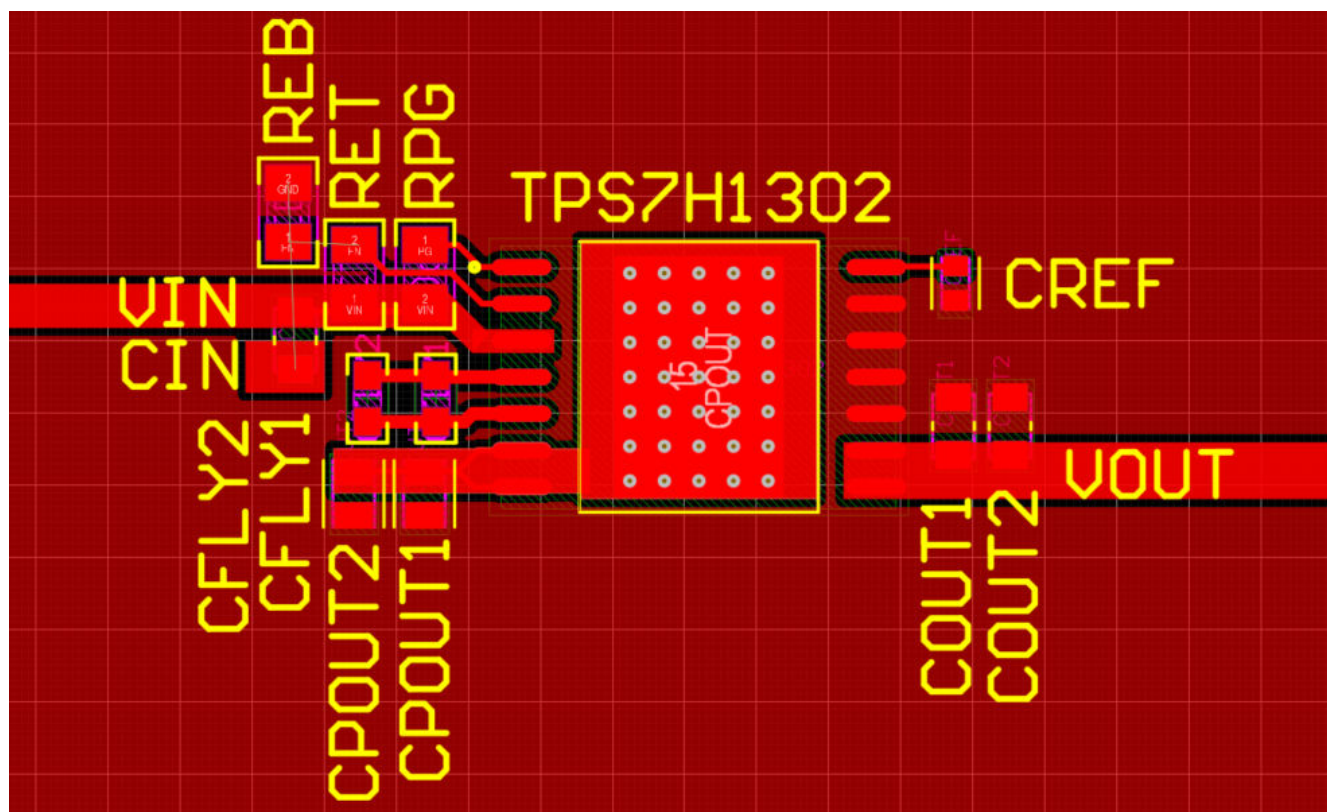


図 10-19. TPS7H1302 のレイアウト例

11 デバイスおよびドキュメントのサポート

11.1 デバイス サポート

11.2 ドキュメントのサポート

11.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、[TPS7H1301EVM-CVAL 評価基板 \(EVM\)](#)
- テキサス インスツルメンツ、[TPS7H1302EVM-CVAL 評価基板 \(EVM\)](#)
- テキサス インスツルメンツ、[『TPS7H1301 総電離線量 \(TID\)』放射線レポート](#)
- テキサス インスツルメンツ、[『TPS7H1301 シングル イベント効果 \(SEE\)』放射線レポート](#)
- テキサス インスツルメンツ、[『TPS7H1301 中性子変位損傷 \(NDD\)』放射線レポート](#)
- アメリカ国防兵站局 (DLA)、[『標準マイクロ回路図、5962R24215』](#)

11.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

11.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

11.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

11.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

12 改訂履歴

Changes from Revision * (March 2026) to Revision A (August 2026)	Page
• 注文可能な型番 5962R2421501VXC および TPS7H1301HBL/EM を「事前情報」から「量産データ」に更新.....	1
• 明確化するため代表的なアプリケーション回路図を更新.....	1
• TPS7H1301-SP を「事前情報」から「量産データ」に更新.....	3
• TPS7H1302 を「製品プレビュー」から「事前情報」に更新.....	3
• 比較しやすくするため、TPS7H1301 と TPS7H1302 のピン配置図の画像レイアウトを更新.....	5

• TPS7H1301 および TPS7H1302 の関連図とピンの説明で、ピン 7 (HBL パッケージ) とピン 13 および 14 (PWP パッケージ) のピン エイリアスを更新.....	5
• それぞれのピン エイリアスを「CPOUT」から「CPOUTA」に変更.....	5
• VREF に接続されたコンデンサを 47nF に更新.....	5
• ピン エイリアスを「IN」から「VIN」に変更.....	8
• ピン エイリアスを「FB」から「VFB」に変更。ピン エイリアス「VFB」を「入力電圧」セクションに移動.....	8
• ピン エイリアスを「C1+」、「C1-」から「C+ および C-」に変更.....	8
• 入力電圧にピン エイリアス CPOUTA を追加.....	8
• ピン エイリアスを「OUT」から「VOUT」に変更.....	8
• デバイス帯電モデルの定格を $\pm 250V$ に更新.....	8
• ピン エイリアスを「IN」から「VIN」に変更.....	9
• 入力電圧にピン エイリアス CPOUTA を追加.....	9
• 脚注を追加.....	9
• ピン エイリアスを「OUT」から「VOUT」に変更.....	9
• TPS7H1301 の量産データと TPS7H1302 の事前情報に合わせて、各種の電気的仕様およびテスト条件を更新..	10
• 効率の図を追加.....	15
• プロット データをより明確にするために、プロットの範囲と間隔を変更してグラフを再作成.....	15
• C _{REF} の値を 470nF から 47nF に変更.....	15
• ドロップアウト電流測定 I _{DO} 測定図を更新.....	21
• ロードレギュレーション測定の注を更新し、計算例に標準的なロードレギュレーション性能を追加.....	21
• TPS7H1301 および TPS7H1302 の説明をより明確にするために、詳細説明の概要を更新.....	23
• TPS7H1301 および TPS7H1302 の機能ブロック図 (FBD) を更新.....	24
• LDO の負入力を示すため、サーマルパッドと新しいピン エイリアス「CPOUTA」を追加.....	24
• 内部チャージポンプ動作の明確化のため、詳細な説明を更新.....	26
• セクション 9.3.6 の TPS7H1302 の説明を更新.....	28
• 明確化のためにフォーマットを更新.....	28
• TPS7H1302 の精度の説明を更新.....	28
• 明確化のためにフォーマットを更新.....	28
• 明確化のために文章を更新.....	30
• TPS7H1301 および TPS7H1302 の補償の概略回路図を更新し、更新されたピン エイリアスを反映.....	30
• 明確化のために文章を更新.....	30
• アプリケーション例として並列 TPS7H1301、代表的な構成 TPS7H1302、低ノイズの TPS7H1302 を追加.....	33
• コンデンサの選択に関するガイダンスと図 10-1 を更新.....	33
• ピン エイリアスの変更を反映するように図 10-1 を更新.....	33
• CFLY サイズのガイダンスを追加.....	34
• CFLY からグラウンドへのバイパスコンデンサを削除、小容量のバイパスを C+ から C- へ接続.....	37
• セクション 10.3 を追加.....	41
• TPS7H1302 の事前情報リリースに対応するため、新しい「代表的なアプリケーション」セクションを追加.....	46
• TPS7H1302 の事前情報に対応するため、新しい設計要件のセクションを追加.....	49
• TPS7H1301 および TPS7H1302 のレイアウトガイドラインと新しいレイアウト例を追加.....	50
• PCB レイアウトにガイダンスを追加.....	50
• TPS7H1302 のレイアウト例を追加.....	50
• TPS7H1302EVM-CVAL に関連資料のリンクを追加.....	55

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGE OPTION ADDENDUM

PACKAGING INFORMATION

Orderable part number	Status	Material type	Package Pins	Package qty Carrier	RoHS	Lead finish/Ball material	MSL rating/Peak reflow	Op temp (°C)	Part marking
5962R2421501VXC	Active	Production	CFP (HBL) 16	1 Tube	RoHS Exempt	NIAU	N/A for Pkg Type	–55 to 125	5962R2421501VXC
5962R2421502VXC	Preview	Preproduction	CFP (HBL) 16	1 Tube	RoHS Exempt	NIAU	N/A for Pkg Type	–55 to 125	5962R2421502VXC
TPS7H1301HBL/EM	Active	Production	CFP (HBL) 16	1 Tube	RoHS Exempt	NIAU	N/A for Pkg Type	–55 to 125	TPS7H1301HBL/EM EVAL ONLY
TPS7H1302HBL/EM	Preview	Preproduction	CFP (HBL) 16	1 Tube	RoHS Exempt	NIAU	N/A for Pkg Type	–55 to 125	TPS7H1302HBL/EM EVAL ONLY

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

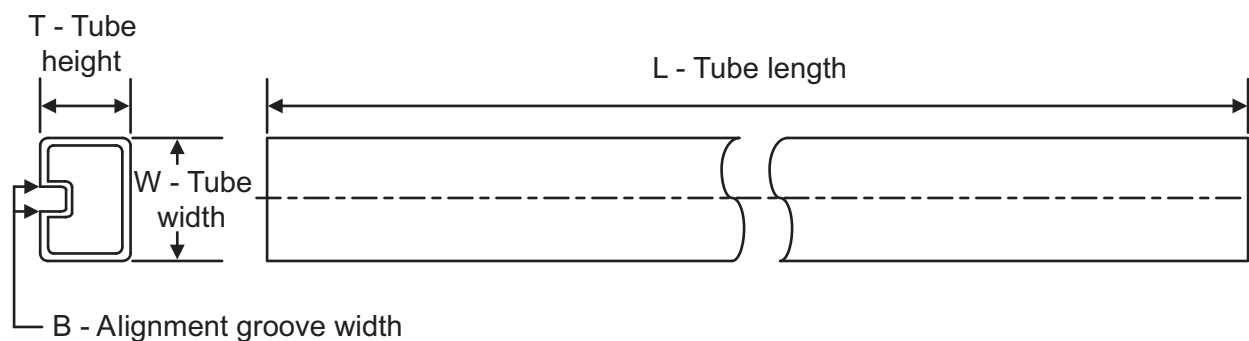
OTHER QUALIFIED VERSION OF TPS7H1301-SP, TPS7H1302-SP:

- Space: [TPS7H1301-SP](#), [TPS7H1302-SP](#)

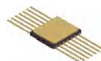
NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application

13.1 Tube Information



Device	Package Type	Package Name	Pins	SPQ	L (mm)	W (mm)	T (mm)	B (mm)
5962R2421501VXC	CFP	HBL	14	25	506.98	26.16	6220	NA
5962R2421502VXC	CFP	HBL	14	25	506.98	26.16	6220	NA
TPS7H1301HBL/EM	CFP	HBL	14	25	506.98	26.16	6220	NA
TPS7H1302HBL/EM	CFP	HBL	14	25	506.98	26.16	6220	NA

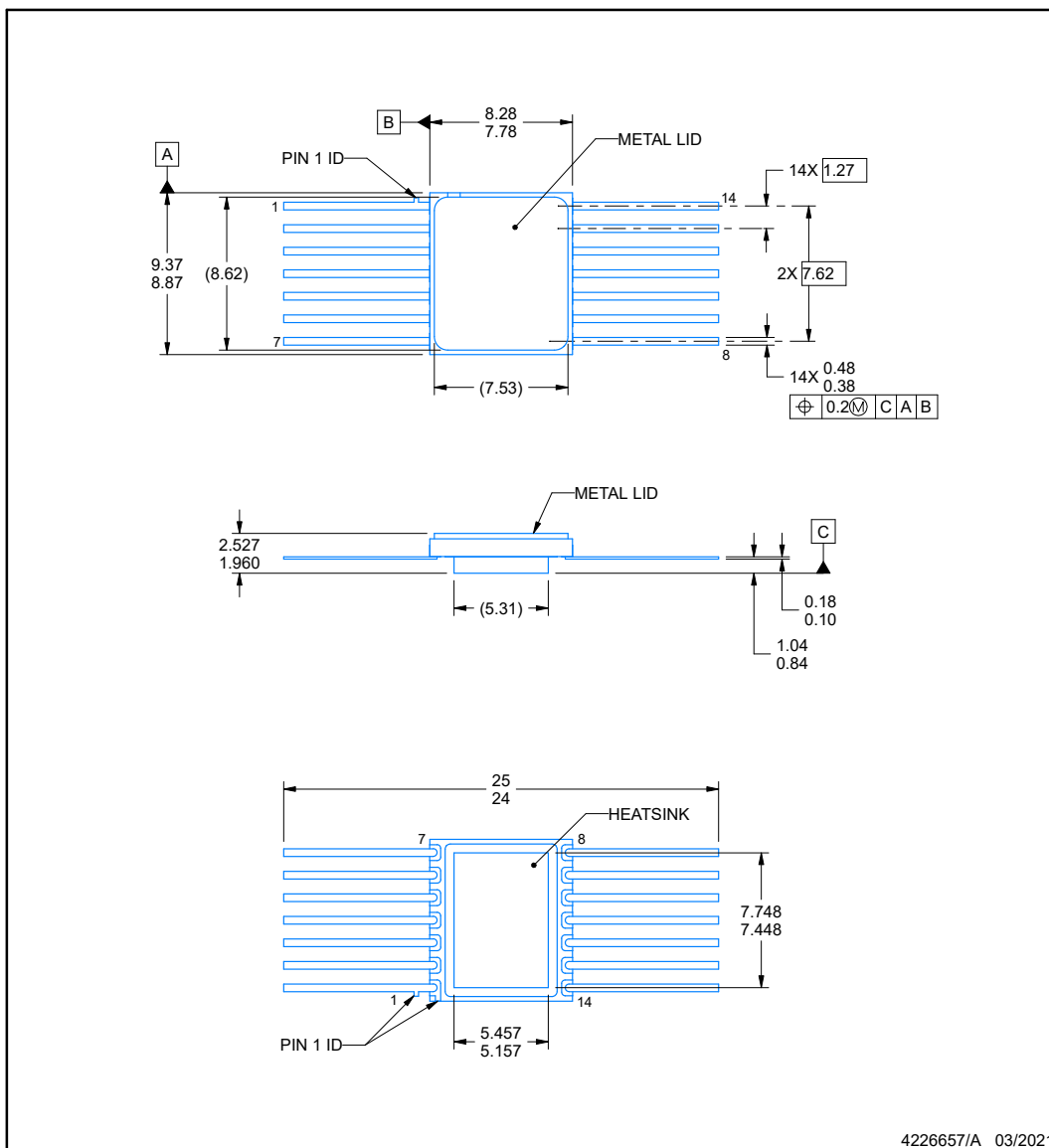


PACKAGE OUTLINE

HBL0014A

CFP - 2.527 mm max height

CERAMIC DUAL FLATPACK



NOTES:

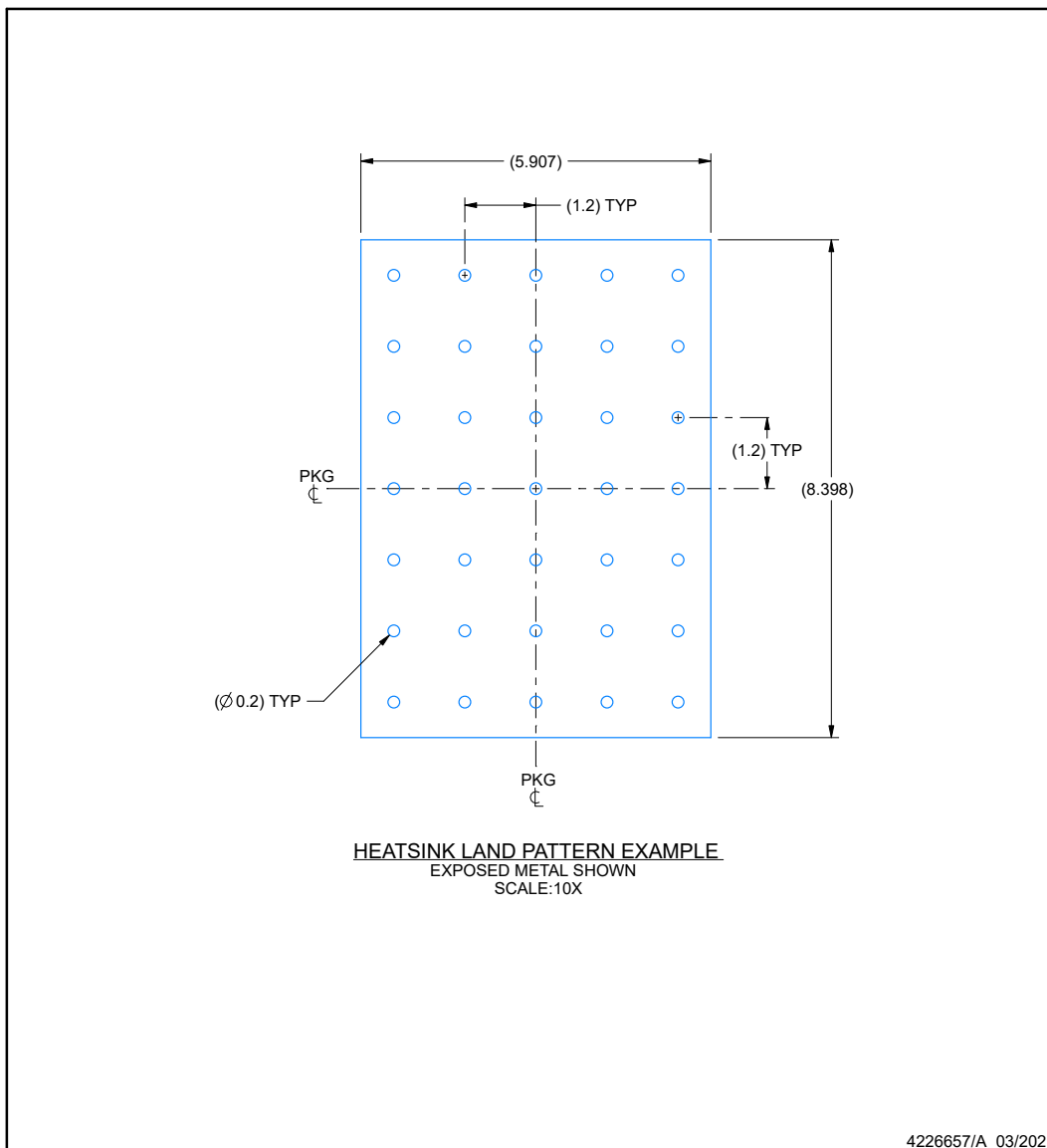
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package is hermetically sealed with a metal lid. Lid is connected to Heatsink and pin 6
4. The terminals are gold plated.

EXAMPLE BOARD LAYOUT

HBL0014A

CFP - 2.527 mm max height

CERAMIC DUAL FLATPACK



重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月