

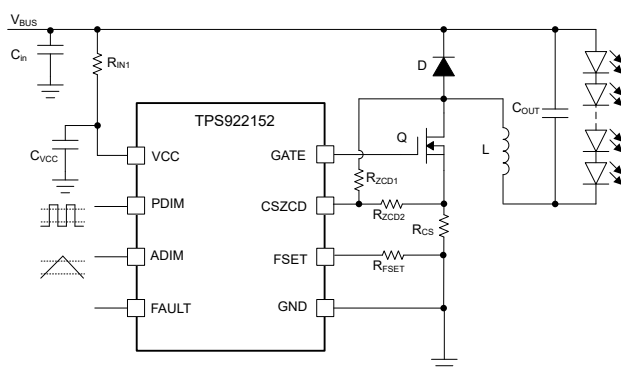
TPS922152 広入力範囲、0.1% アナログ調光比、誘導性高速 PWM 調光機能付きの平均電流制御降圧 LED ドライバ

1 特長

- 最大 200V の広範な印加電圧
- 4.5V ~ 15V の入力電圧範囲
- LED 共通アノード接続
- 可変スイッチング周波数: 50kHz ~ 1MHz
- 適応型オフ時間モード
- 高度な調光オプション:
 - アナログ調光 (1000:1)
 - PWM 調光 (パルス幅 50ns、20kHz で 1,000:1)
 - フレキシブル調光 (20kHz PWM で 20,000:1)
- 低いスタンバイ電流
- 包括的な保護機能を搭載:
 - LED の断線 / 短絡保護
 - サイクル単位の電流制限
 - センス抵抗の断線と短絡の防止
 - フォルト出力
- パッケージ: SOIC-8

2 アプリケーション

- 常時照明:
 - 住宅用照明、エリア照明と景観照明、舞台照明
 - レーザー テレビとテレビ用のディスプレイ パネル
 - 出口 / 非常用照明、LED 電源
- 瞬間照明:
 - マシンビジョン
 - 防火システム



概略回路図

3 説明

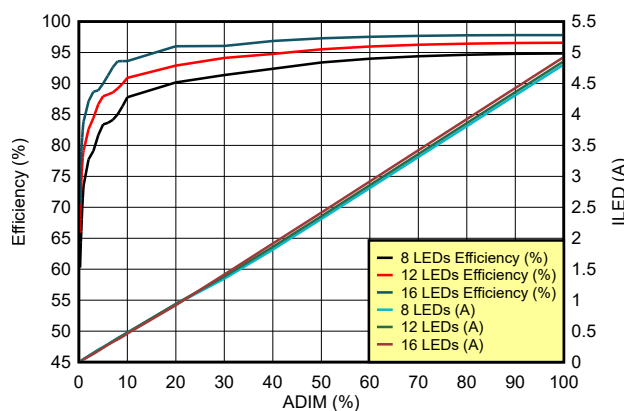
TPS922152 は、非同期、平均電流制御の降圧 LED ドライバで、4.5V ~ 200V の広いバス電圧範囲に対応しています。このデバイスは適応型オフ時間 (AOT) モードを活用して外部スイッチング FET を駆動し、小さい出力コンデンサでも低い LED 電流リップルと高速の過渡応答を保証します。スイッチング周波数は 50kHz ~ 1MHz の範囲で設定可能で、単層 PCB 設計と共通アノード構成に対応します。

調光において、TPS922152 は ADIM ピンによる高精度のアナログ調光に対応しており、独自の補正センシング技術を使用して最大 1,000:1 の調光比を実現しています。PWM 調光において、PDIM ピンは独自の誘導性高速調光 (IFD) を使用して、高周波と高比率の制御を高精度で実現します。さらに、このデバイスは LED の断線 / 短絡やセンス抵抗の断線 / 短絡からの保護などの包括的な保護機能を内蔵しています。

製品情報

型番 ⁽¹⁾	パッケージ	パッケージ サイズ ⁽²⁾
TPS922152	SOIC (8)	4.9mm × 3.9mm

- 詳細については、[セクション 10](#) を参照してください。
- パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



$V_{BUS} = 60V$, $L = 10\mu H$, $F_{SW} = 400kHz$ における効率と調光の直線性



目次

1 特長.....	1	6.3 機能説明.....	9
2 アプリケーション.....	1	7 アプリケーションと実装.....	15
3 説明.....	1	7.1 使用上の注意.....	15
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	15
5 仕様.....	5	7.3 電源に関する推奨事項.....	24
5.1 絶対最大定格.....	5	7.4 レイアウト.....	24
5.2 ESD 定格.....	5	8 デバイスおよびドキュメントのサポート.....	25
5.3 推奨動作条件.....	5	8.1 ドキュメントの更新通知を受け取る方法.....	25
5.4 熱に関する情報.....	5	8.2 サポート・リソース.....	25
5.5 電気的特性.....	6	8.3 商標.....	25
5.6 代表的特性.....	7	8.4 静電気放電に関する注意事項.....	25
6 詳細説明.....	8	8.5 用語集.....	25
6.1 概要.....	8	9 改訂履歴.....	25
6.2 機能ブロック図.....	8	10 メカニカル、パッケージ、および注文情報.....	25

4 ピン構成および機能

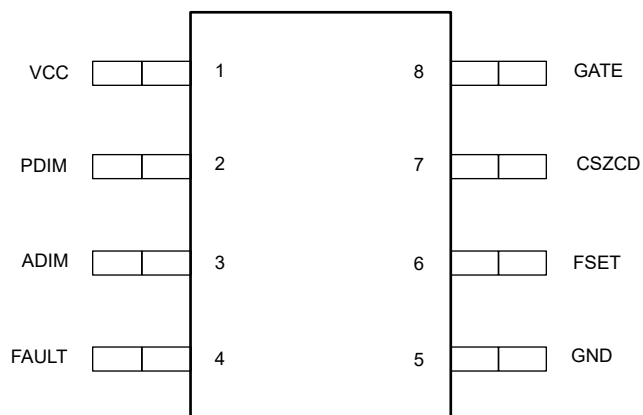


図 4-1. 8 ピン SOIC(上面図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	SOIC パッケージ		
VCC	1	P	デバイスに電力を供給するアナログ コントローラ バイアス入力。高抵抗の経路を介して Vbus に接続できる 15V (標準値) の起動バイアスを内蔵しています。総 VCC 電流は、VCC 静止電流と平均ゲート電流の和です。
PDIM	2	I	PWM 調光ピン。PWM 調光用に PWM 信号を入力します。ピュア アナログ調光または シャント調光用に 1.2V を超えるプルアップ電圧を入力します。グラウンドにプル ダウンするとスイッチングが停止します。ピンをフローティングのままにしないでください。
ADIM	3	I	アナログ調光ピン。アナログ調光用に 0.2V ~ 2.4V のアナログ信号を入力します。ピュア PWM 調光用に 2.4V を超え 2.8V 未満のプル アップ電圧を入力します。グラウンドにプル ダウンすると、デバイスが無効になり、低消費電力のスタンバイ モードに入ります。ピンをフローティングのままにしないでください。
FAULT	4	O	プル アップ電圧が 2.4V を超えるオープンドレインのフォルト出力。シャント調光モードを有効にするために、1.2V ~ 2.4V の入力で設定できます。不使用時にはフローティングのままにせず GND に接続してください。
GND	5	G	グラウンド ピン。
FSET	6	I	TPS922152 のスイッチング周波数設定ピン。抵抗をグラウンドに接続してスイッチング周波数を設定します。
CSZCD	7	I	出力電流センスとゼロ電流検出ピン。全負荷電流時に 200mV。
GATE	8	O	外部スイッチング FET のゲートドライブ ピン。

(1) I = 入力、O = 出力、P = 電源、G = グラウンド

5 仕様

5.1 絶対最大定格

動作時周囲温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
ピンの電圧	VCC	-0.3	18	V
ピンの電圧	GATE	-0.3	VCC+0.3	V
ピンの電圧	フォルト	-0.3	20	V
ピンの電圧	PDIM, ADIM, FSET, CSZCD	-0.3	5.5	V
動作時接合部温度	T _J	-40	150	°C
保存温度	T _{stg}	-65	150	°C

- (1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
V _(ESD)	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±500	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。
 (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

5.3 推奨動作条件

動作時周囲温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
入力電圧範囲	VCC	4.5	15	V
出力電圧範囲	フォルト	0	20	V
出力電圧範囲	GATE	0	VCC+0.3	V
入力電圧範囲	PDIM, ADIM, CSZCD, FSET	0	5	V
動作時接合部温度	T _J	-40	125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS922152	単位
		SOIC	
		8 ピン	
R _{θJA}	接合部から周囲への熱抵抗	96.0	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	33.5	°C/W
R _{θJB}	接合部から基板への熱抵抗	33.1	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.7	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	32.9	°C/W

- (1) 従来の熱評価基準と最新の熱評価基準の詳細については、半導体および IC パッケージの熱評価基準アプリケーション レポート、[SPRA953](#) をご覧ください。

5.5 電気的特性

ここで規定される電気的定格は、特に記述のない限り、このドキュメント内のすべての仕様に適用されます。これらの仕様は、デバイスを含む製品の寿命全体にわたり、デバイスの特性や機能の仕様を劣化させない条件として解釈されます。 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $V_{VCC} = 15\text{V}$ 、 $V_{BUS} = 60\text{V}$ (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電源電圧						
V_{VCC_CLAMP}	VCC クランプ電圧	$I_{CC} = 10\text{mA}$, $ADIM = 0\text{V}$		15	18	V
V_{VCC_UVLO}	VCC 低電圧誤動作防止	上昇時 V_{VCC}	3.65	3.85	4.1	V
		立ち下がり V_{VCC}	3.5	3.65	3.8	V
	ヒステリシス			0.3		V
I_{OFF}	VCC からの ADIM オフ静止電流 ⁽¹⁾	$V_{GATE} = 0\text{V}$, $ADIM = 0\text{V}$, $T_J = 25^{\circ}\text{C}$		93		μA
フィードバックおよびエラー アンプ						
I_{LEAK_CS}	CSZCD ピンのリーク電流	$V_{CS} = 200\text{mV}$			1	μA
調光						
V_{PWM_L}	Low レベル入力電圧		0.58	0.68	0.74	V
V_{PWM_H}	High レベル入力電圧		0.98	1.12	1.19	V
V_{ADIM}	DIM 入力電圧範囲		0.2		2.4	V
$V_{ADIM_UVLO_rising}$	ADIM によるデバイス イネーブル電圧			0.18	0.2	
$V_{ADIM_UVLO_falling}$	ADIM によるデバイス ディスエーブル電圧			0.16	0.18	V
$V_{ADIM_high_clamp}$	ADIM 内部クランプ電圧			2.8		V
$t_{PWM_IN_ON}$	PWM 入力の最小オン時間 ⁽¹⁾				50	ns
電流制限						
G_{CS}	電流センス アンプのゲイン		10	10.9	11.8	
V_{CS_LIM}	CS のサイクル単位の電流制限	CS から GND まで測定	335	351	365	mV
V_{CS_OCP}	CS 過電圧保護	CS から GND まで測定	322	435	505	mV
V_{CS_OVP}	CS 過電圧保護	CS から GND まで測定	520	545	570	mV
ゲートドライバ						
V_{GATE-H}	GATE high 飽和	$V_{VCC} = 15\text{V}$, $I_{GATE} = 100\text{mA}$ ソース	14.2	14.7		V
V_{GATE-L}	GATE low 飽和	$V_{VCC} = 15\text{V}$, $I_{GATE} = 100\text{mA}$ シンク		140	280	mV
t_{ON_MIN}	最小オン時間 ⁽¹⁾			130		ns
t_{ON_MAX}	最大オン時間 ⁽¹⁾			50		μs
t_{OFF_MIN}	最小オフ時間 ⁽¹⁾			150		ns
t_{OFF_MAX}	最大オフ時間 ⁽¹⁾			40		μs
フォルト						
V_{OL}	出力レベル Low	$I_{FAULT} = 1\text{mA}$			0.1	V
$I_{LEAKAGE}$	出力リーク電流	$V_{FAULT} = 20\text{V}$			1	μA
熱保護						
T_{TSD}	サーマル シャットダウン温度 ⁽¹⁾			165		$^{\circ}\text{C}$
T_{TSD}	ヒステリシス			15		$^{\circ}\text{C}$

(1) 実製品の検査は行っていない。設計上の相関関係によって指定されます。

5.6 代表的特性

$V_{CC} = 15V$ 、 $V_{BUS} = 60V$ 、LED = 16 (特に記述のない限り)

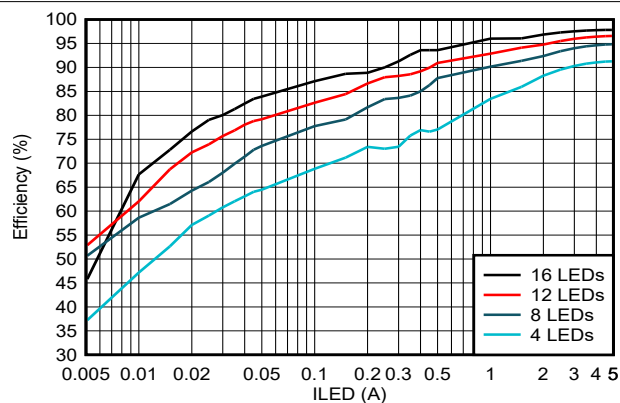


図 5-1. 全負荷出力電流 5A、インダクタ 10 μ H、入力電圧 60V における効率

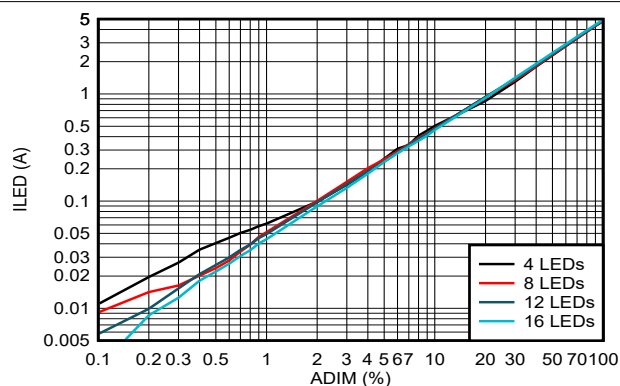


図 5-2. ADIM 比と出力電流との関係

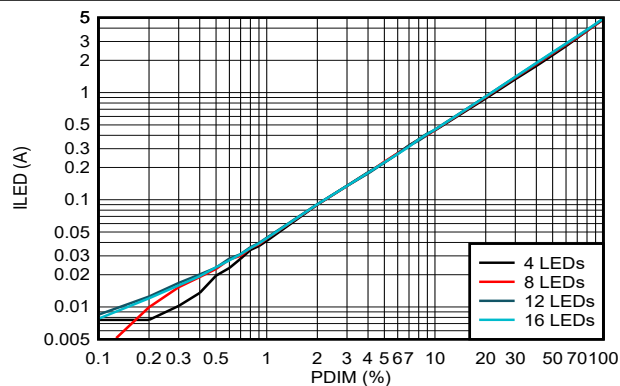


図 5-3. 出力電流と 20kHz PDIM デューティ サイクルとの関係

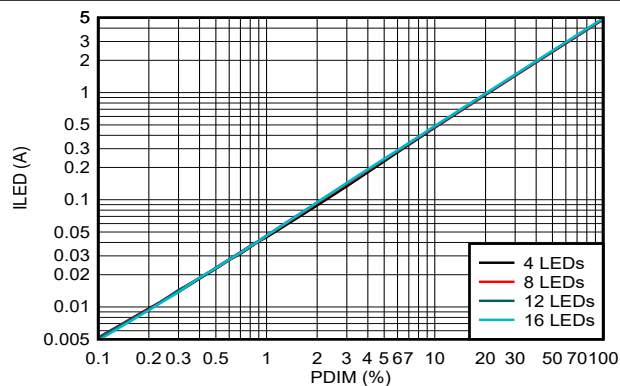


図 5-4. 出力電流と 1kHz PDIM デューティ サイクルとの関係

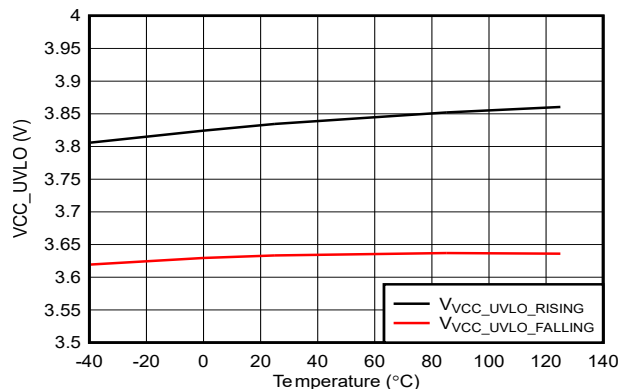


図 5-5. VCC UVLO 立ち上がりと接合部温度との関係

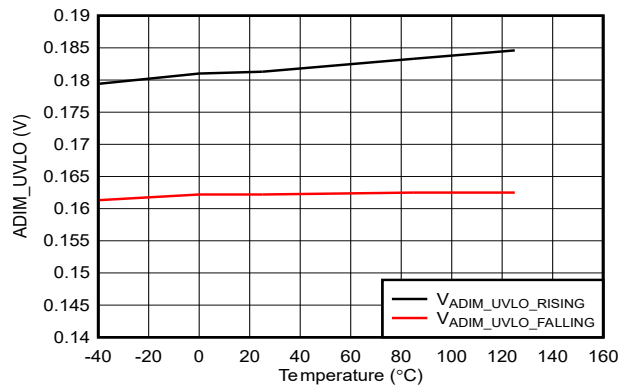


図 5-6. ADIM UVLO と接合部温度との関係

6 詳細説明

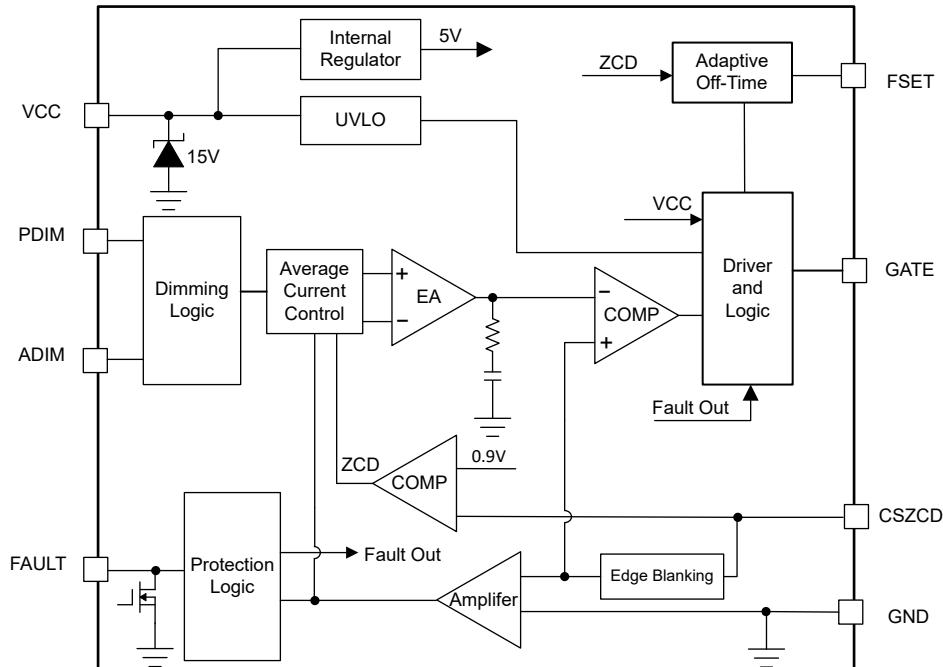
6.1 概要

TPS922152 は非同期平均電流制御降圧 LED ドライバであり、適応型オフ時間 (AOT) 制御方式を最小限の外付け部品で実装するために必要な機能を搭載しています。TPS922152 は、広い入力電圧範囲で外付けのスイッチング FET を駆動できます。スイッチング周波数は FSET ピンを介して 50kHz ~ 1MHz の範囲で設定可能です。準定周波数により、出力コンデンサが小さくても、LED 電流のリプルを低く抑え、高速な過渡応答を実現できます。さらに、軽負荷時にはスイッチング周波数が自動的に低下し、共通アノード接続において、より高い効率とより高い調光比を実現します。

TPS922152 はアナログ調光と PWM 調光の両方に対応しています。ADIM 入力ピンを介してアナログ信号を設定することで、最小 0.1% までの広範囲にわたる高精度なアナログ調光を実現します。TPS922152 では、入力電圧ノードに接続されている LED 負荷の電流を、入力電圧の上限なしに高いシステム信頼性で測定できます。独自の補正機能センシング機能を使用すれば、高いアナログ調光比を実現できます。また、このデバイスは、PDIM 入力ピンを介して単純な High 信号と Low 信号を設定することで、高周波と高比率の PWM 調光機能も提供します。出力電流は、PDIM ピンのオンとオフの入力信号に対応する PWM 形状で制御されます。独自の誘導性高速調光 (IFD) により、このデバイスは、最小 50ns である超狭パルス幅の入力信号に応答でき、高い PWM 調光比を実現します。TPS922152 は内部補償されているため、設計時間を短縮でき、外付け部品はほとんど必要ありません。また、LED 出力の短絡が定期的に発生するシャント調光に対応するために、このデバイスは定電流の連続供給もできます。

安全性と保護のため、TPS922152 はヒカップ モードにより、LED の断線と短絡、センス抵抗の断線と短絡、スイッチング FET の断線などに対する系統的な完全保護機能に対応しています。オープンドレインの FAULT ピンは、プルアップ抵抗に接続することで故障信号を送信できます。入力電圧は 15V (標準値) にクラмпされ、ゲート電圧が制限値を超えないように保護します。このデバイスは、個別のソースを通じて、または入力バス電圧から RC 回路を通じて電力を供給することができます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 適応型オフ時間モード

TPS922152 は、準定周波数の適応型オフ時間電流モード制御を採用し、広い負荷範囲にわたって高精度の電流レギュレーションと高速過渡応答を実現します。

高精度の出力電流レギュレーションを実現するために、CSZCD ピンとグランドを経由してセンス抵抗の両端で検出される電圧を増幅し、平均化して、出力電流に比例する電圧を生成します。次に、この検出された電圧がエラー アンプを介して、基準として機能するフィルタ処理された ADIM 電圧と比較されます。エラー アンプによって生成される誤差電圧により、PWM デューティ サイクルが安定化されるため、出力電流が ADIM 電圧に追従ようになります。各スイッチング サイクル中、スイッチング FET がオンになると、CSZCD ピンを介して電流が検出されます。エラー アンプの出力、 V_{COMP} 、は内部補償回路網を通過し、検出された電流の立ち上がりエッジと比較されます。PWM コンパレータの入力で、検出された電流が V_{COMP} に達すると、スイッチング FET がオフになってピーク電流が設定されます。

スイッチング FET がオフになった直後、オフ時間カウンタがカウントを開始します。スイッチング周波数に対応するカウントオフ時間は、FSET ピンに接続された外付け抵抗によって決まります。オフ時間カウンタがターゲット値に達すると、オフ時間カウンタはリセットされ、次のスイッチング サイクルが開始されるまで非アクティブのままになります。このメカニズムにより、デバイスは定常状態の CCM と DCM の両方でスイッチング周波数をほぼ一定に維持できます。FSET ピンとグランドとの間に外付け抵抗を接続することで、スイッチング周波数を 50kHz ~ 1MHz の範囲に設定できます。抵抗値および対応するスイッチング周波数を式 1 に示します。

$$F_{SW} = \frac{1}{R_{FSET} \times C_{FSET}} \quad (1)$$

ここで、

- $C_{FSET} = 100\text{pF}$

軽負荷条件では、本デバイスは負荷に比例してピーク電流をスケールリングします。正確なレギュレーションを維持するため、パルス周波数変調 (PFM) を使用してオフ時間を動的に延長します。安定性を維持し、可聴ノイズを防止するために、スイッチング周波数は最小 20kHz でクランプされます。

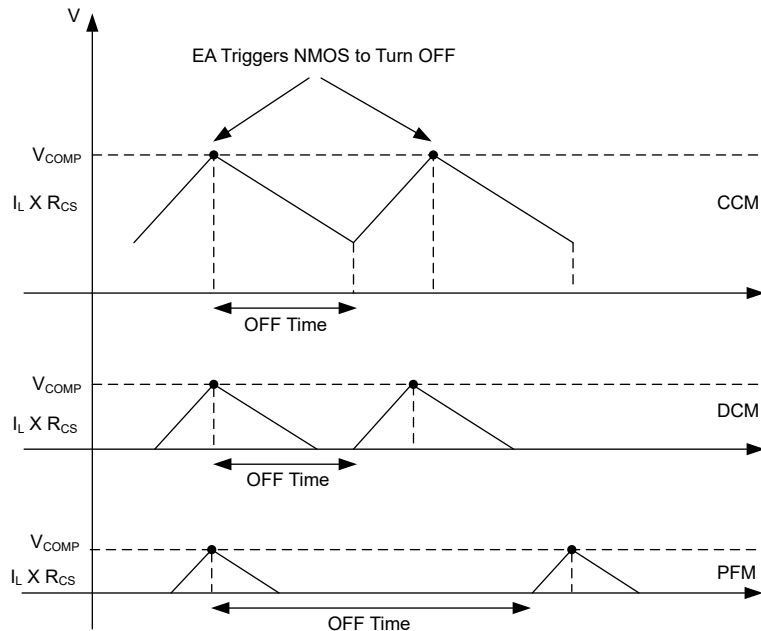


図 6-1. AOT モードの平均電流制御

6.3.2 LED の電流設定

LED 電流は、スイッチング FET ソースとグランド間の外付けのセンシング抵抗 R_{CS} によって設定されます。内部回路は、メイン FET のオン時間中に R_{CS} を流れる電流を平均化して、LED の実効電流を算出します。電流センス端子両端の増幅および平均化された電圧と内部オフセット電圧の組み合わせは、印加される ADIM 電圧に相当します。印加される ADIM 電圧が 2.8V を超えると、内部回路はエラー アンプ入力を 2.8V にクランプします。LED 電流のフル スケール I_{LED_FS} は、式 2 を使って直接計算できます。

$$I_{LED_FS} = \frac{V_{ADIM} - 0.2}{R_{CS} \times G_{CS}} \quad (2)$$

ここで、

- V_{ADIM} は印加される ADIM 電圧
- G_{CS} は電流アンプのゲインです

電流センスとゼロ電流検出 (ZCD) のために、スイッチング FET のソースはスイッチ ノードの分圧器を介して CSZCD ピンに接続されます。CSZCD ピンの電圧が 0.9V のスレッシュホールドを下回ると、デバイスがゼロ電流モードへの移行を検知します。信頼性の高い ZCD 動作を確保するには、電圧の分圧比が次の条件を満たす必要があります

$$V_{BUS} \times \frac{R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} > 0.9V \quad (3)$$

$$V_{LED-} \times \frac{R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} < 0.9V \quad (4)$$

ここで、 V_{LED-} は LED のカソード電圧です。ノイズを低減し、LED のリーク電流を抑えるために、 R_{ZCD1} と R_{ZCD2} は 1kΩ ~ 1MΩ の範囲に設定することを推奨します。

分圧器に起因する電流検出のずれを考慮すると、補正後の検出抵抗は、式 5 で計算できます。

$$R_{cs} = \frac{V_{ADIM} - 0.2}{I_{LED} \times G_{cs}} - \frac{R_{DS(ON)} \times R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} \quad (5)$$

6.3.3 VCC UVLO とおよびクランプ

TPS922152 には、VCC ピンに接続された内部低電圧誤動作防止 (UVLO) 回路が実装されています。VCC 電圧が内部の 3.8V (標準値) UVLO スレッシュホールドを下回ると、デバイスはディスエーブルになります。このとき、ヒステリシス電圧は 0.3V (標準値) に設定されています。

また、VCC ピンと GATE ピンの両方の電圧を制限するために、内部ツェナー クランプ回路が VCC ピンに接続されます。VCC 電圧が 15V (標準値) のクランプ スレッシュホールドを超えると、ツェナーは電流をシャントし始めます。このとき、最大ツェナー電流は約 20mA です。このデバイスには、LDO や補助トランス巻線などの外部電圧ソース ($\leq 15V$) から電力を供給できます。

または、 $R_{IN1}C_{VCC}$ 回路を使用して、入力バス電圧 (VBUS) からデバイスに直接電力を供給することもできます。 $R_{IN1}C_{VCC}$ 回路により、VCC ピンは V_{VCC_CLAMP} にクランプされますが、オプションの R_{IN2} 分圧器を追加することでより低い電圧を実現できます。オプションのゲート抵抗、 R_{GATE} 、を使用すると、ゲート電流を制限し、スイッチングのスルーレートを低減できます。

TI では、特定のパワーアップ / パワーダウン シーケンスを推奨しています。VCC の電源をオンにする前に VBUS が安定していることを確認し、VBUS 電源をオフにする前に VCC の電源をオフにしてください。

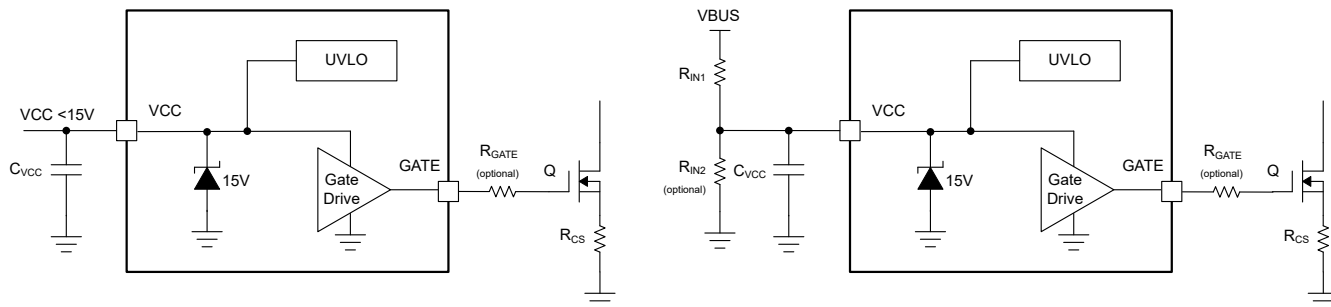


図 6-2. VCC 電源とクランプ

6.3.4 調光モード

TPS922152 は、アナログ調光、PWM 調光、フレキシブル調光、シャント調光モードなどの、柔軟な調光機能を備えています。ADIM ピンと PWIM ピンの両方に信号を同時に印加することで、デバイスはフレキシブル調光モードで動作します。調光モードの設定については以下のとおりです。

表 6-1. 調光モード構成

調光モード	DIM ピン	入力信号
PWM 調光	PDIM	PWM 電圧
アナログ調光	ADIM	アナログ電圧
フレキシブル調光	PDIM + ADIM	PWM 電圧 + アナログ電圧
シャント調光	フォルト	分圧器

6.3.4.1 PWM 調光

PWM 調光は、PDIM ピンに PWM 信号を印加することで有効化されます。高い調光比を実現するため、TPS922152 は幅がわずか 50ns という非常に狭い PWM パルスに対応しています。

PWM モードでは、PDIM 信号の立ち上がりエッジでスイッチングが開始され、インダクタ電流はターゲットとするレベルまで上昇します。LED 電流は、PWM が High の期間中、このレベルに調整されます。PDIM 信号の立ち下がりエッジでスイッチング FET はオフになり、インダクタ電流はゼロまで減衰します。FET はオフ状態のまま、PWM が Low の期間中、LED 電流はゼロのままとなります。

6.3.4.2 アナログ調光

TPS922152 は、ADIM ピンのアナログ入力信号を通して LED 電流をレギュレートするアナログ調光をサポートしています。

このデバイスは、ADIM 電圧が 0.18V (標準値) を下回ると、静止電流が最小の低消費電力のスタンバイ モードで動作します。ADIM 電圧が 0.18V (標準値) を超えると動作を開始します。ADIM 電圧が 0.2V ~ 2.8V (標準値) の範囲で変化すると、LED 電流は、式 2 に従って比例して変化します。ADIM 電圧が 2.8V (標準値) を超える場合、内部電圧は RC フィルタ ($R = 2M\Omega$, $C = 10pF$) を介して 2.8V (標準値) にクランプされます。その結果、LED 電流は一定に維持され、ADIM 電圧が上昇してもさらに増加することはありません。

6.3.4.3 外部シャント調光

TPS922152 は、LED スtringと並列にシャント MOSFET を接続することで、外部シャント調光に対応します。このモードでは、シャント MOSFET はプログラムされた調光周波数で定期的に LED を短絡し、各バイパス間隔中に LED 電圧を強制的に 0V 近くまで低下させます。LED が短絡している間にシャント MOSFET がディセーブルになると、デバイスは LED 短絡フォルトと解釈します。そのため、シャント調光がイネーブルの場合、短絡事象の発生中は FAULT ピンが意図的に 1.2V ~ 2.4V の電圧にバイアスされ、短絡保護がトリガされることを防止します。

分圧器を介して **FAULT** ピンを **LED** のカソードに接続すると、**FAULT** ピンの電圧は、シャント FET 導通の期間中 **1.2V** ~ **2.4V** の範囲に維持され、FET オフ状態で **1.2V** 未満に低下します。この構成では、シャント調光モードが維持され、**LED** 短絡保護の作動が防止されるため、デバイスは継続的な出力電流の安定化ができるようになります。その他の保護機能はアクティブ状態を維持し、その他のフォルト条件下では **FAULT** ピンが **Low** にプルされます。シャント調光に必要な電圧の分圧比は、[式 6](#) を使用して計算できます。

$$\frac{R_{SHNT1}}{R_{SHNT2}} > \frac{\text{MAX}(0.5 \times V_{BUS_MAX}, V_{BUS_MAX} - V_{LED_MIN})}{V_{SHNT}} - 1 \quad (6)$$

ここで、

- $V_{SHNT} = 1.2V$

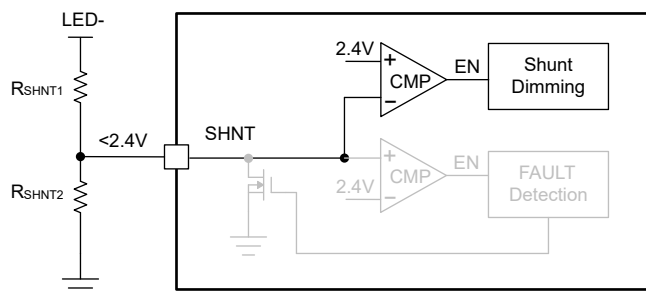


図 6-3. シェント調光モードのイネーブル設定

6.3.5 フォルト保護

TPS922152 は、包括的なフォルト保護機能を備えており、次のようなさまざまなフォルト条件下でオープンドレインの FAULT ピンをアサートすることでステータスを報告します。LED の断線 / 短絡、LED の PGND への短絡、センス抵抗の断線 / 短絡、スイッチング FET の断線など。フォルトを検出すると、デバイスは直ちにスイッチング動作を一時停止し、「ヒカップ」モードに移行して、1.6 秒ごとに再起動を試みます。フォルト条件が解消されると、デバイスは完全に回復します。ただし、 V_{CS} が過電圧保護 (V_{CS_OVP}) スレッシュホルドを超えた場合、デバイスはヒカップモードに移行せず直ちにディスエーブルになります。フォルトが解消された場合に限り、UVLO および再起動シーケンスを経て動作が再開されます。

表 6-2. 保護

タイプ	条件	動作
LED 開放負荷	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒカップし、障害が解消されると正常に戻ります。
スイッチング動作時の LED+ と LED- の短絡 (シャント調光モードは無効になる)	$V_{CS} > V_{CS_OVP}$	デバイスはスイッチングを停止します。UVLO 後に正常に戻り、障害が解消された状態で再起動します。
PGND に対する LED- 短絡、	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒカップし、障害が解消されると正常に戻ります。
センス抵抗の断線	$V_{CS} > V_{CS_OVP}$	デバイスはスイッチングを停止します。UVLO 後に正常に戻り回復し、障害が解消された状態で再起動します。
センス抵抗の短絡	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒカップし、障害が解消されると正常に戻ります。
スイッチング FET の断線	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒカップし、障害が解消されると正常に戻ります。

FAULT ピンはオープンドレイン出力を備えています。通常動作時、このピンはプルアップ抵抗、 R_{FAULT} 、を介して 2.4V より高い VCC にプルアップされます。フォルトが検出されると、内部 MOSFET がアクティブになり、FAULT ピンをグラウンドに引き下げます。FAULT ピンを使用しない場合は、ピンをフローティング状態にしないで GND に接続してください。

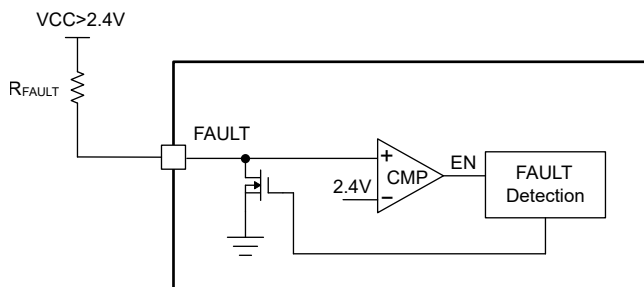


図 6-4. FAULT オープン ドレイン

7 アプリケーションと実装

7.1 使用上の注意

TPS922152 は、4.5V ~ 200V の範囲の入力から 1 個または複数の LED を駆動するように設計された平均電流制御降圧コントローラです。

7.2 代表的なアプリケーション

7.2.1 TPS922152 60V 入力バス、5A 出力、16 ピース WLED、、、アナログおよび PWM 調光付き

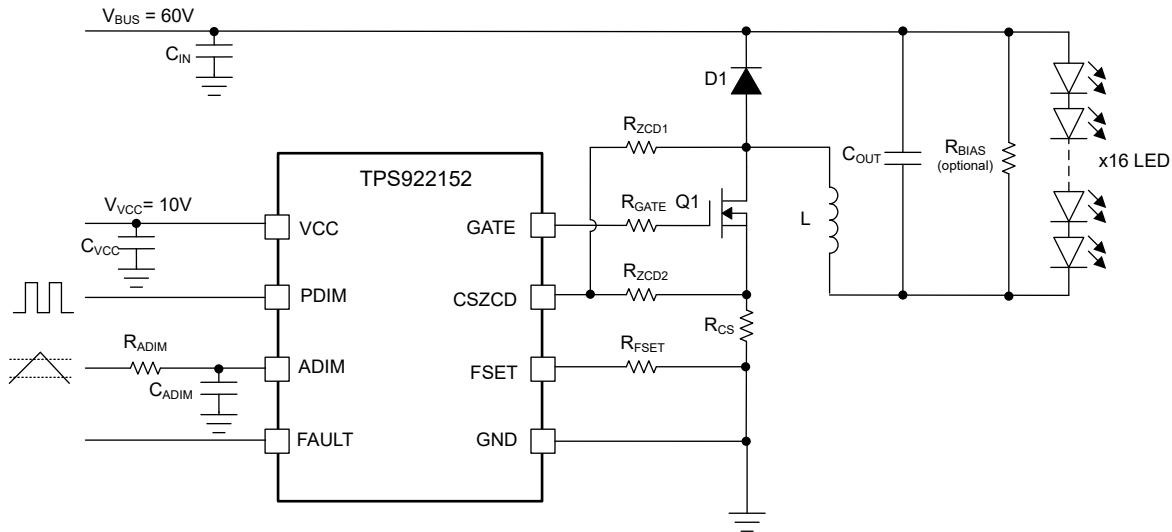


図 7-1. 60V 入力バス、5A 出力、16 ピース WLED、降圧 AOT モード リファレンス デザイン

7.2.1.1 設計要件

この設計例では、次の表に記載されているパラメータを使用します。

表 7-1. 設計パラメータ

パラメータ	値
入力バス電圧範囲	60V、、、±10%
LED 順方向電圧	3.0V
スイッチング周波数	400kHz
出力電圧	48V (3.0V × 16)
最大 LED 電流	5A、、、
インダクタ電流リップル	最大インダクタ電流の 60%、、、
LED 電流リップル	100mA 以下
調光タイプ	アナログ調光: ADIM ピンでのアナログ入力 0.2V ~ 2.4V。PWM 調光: PDIM ピンでの PWM 入力 0% ~ 100%

部品の仕様

- L = 10μH
- CVCC = 1μF
- CIN = 22μF
- COUT = 3.3μF
- RFS = 25kΩ
- RZCD1 = 105kΩ
- RZCD2 = 2kΩ

- $R_{CS} = 40\text{m}\Omega$
- $R_{GATE} = 15\Omega$

7.2.1.2 詳細な設計手順

7.2.1.2.1 インダクタの選択

この設計では、入力バス電圧は、60V、、、レールです (10% のばらつきあり)。出力は 16、、、個の直列の白色 LED で、要件別のインダクタ電流リップルは、最大インダクタ電流の 60%、、、未満です。コンプライアンスを確保するために、全負荷動作中にローサイド FET の電流制限値を超えないようにする必要があります。具体的には、インダクタ電流のピーク電流を、電流制限値よりも小さくする必要があります。さらに、インダクタのコア損失および銅損失を妥当な範囲に抑えるため、リップル電流を最適化する必要があります。このターゲットとするリップル電流を決定した後、式 7 を使用してスイッチング インダクタ L_{SW} の推奨値を計算します。

$$L_{SW} = \frac{V_{LED} \times (V_{BUS_MAX} - V_{LED})}{K_{IND} \times I_{LED_MAX} \times F_{SW} \times V_{BUS_MAX}} \quad (7)$$

ここで、

- K_{IND} は、最大インダクタ電流に対するインダクタのリップル電流の比を示す係数です。
- I_{LED_MAX} は最大 LED 電流です。
- F_{SW} はスイッチング周波数です。
- V_{BUS_MAX} は最大入力バス電圧です。
- V_{LED} は LED 負荷にかかる電圧の合計です。

選択したインダクタ値により、式 8 を使用して実際のインダクタ電流リップルを計算できます。

$$I_{L_RIP} = \frac{V_{LED} \times (V_{BUS_MAX} - V_{LED})}{L_{SW} \times F_{SW} \times V_{BUS_MAX}} \quad (8)$$

信頼性の高い動作を保証するために、インダクタの定格 RMS 電流 I_{L_RMS} および飽和電流 I_{L_SAT} は、システム要件で定義されている最大電流レベルを満たすか、それを上回る必要があります。これにより、インダクタの過熱と磁気飽和を防止できます。パワーアップ時、過渡的な事象、またはフォルト条件下の間には、インダクタ電流が通常の動作レベルを超えて急増し、コンバータの電流制限値に近づく場合があります。このようなサージを考慮し、飽和電流 I_{L_SAT} は、コンバータの電流制限値以上のインダクタを選択することを推奨します。ピーク インダクタ電流 I_{L_PEAK} および RMS 電流 I_{L_RMS} の式をそれぞれ、式 9 と式 10 に示します。

$$I_{L_PEAK} = I_{L_MAX} + \frac{I_{L_RIP}}{2} \quad (9)$$

$$I_{L_RMS} = \sqrt{I_{L_MAX}^2 + \frac{I_{L_RIP}^2}{12}} \quad (10)$$

この設計では、 $V_{BUS_MAX} = 66V$ 、 $V_{LED} = 48V$ 、 $I_{LED} = 5A$ 、 $F_{SW} = 400kHz$ で、 $K_{IND} = 0.6$ を選択すると、スイッチング インダクタンスは $10.9\mu H$ と計算されます。 I_{L_RMS} が $9.4A$ 、 I_{L_SAT} が $12.7A$ に最も近い標準 $10\mu H$ フェラ이트 インダクタを選定します。 $10\mu H$ 、、、インダクタが選択されています。このインダクタで、インダクタのリップル、ピーク、rms 電流は、それぞれ $3.2A$ 、 $6.6A$ 、 $5A$ 、、、です。

7.2.1.2.2 MOSFET の選択

TPS922152 には、レギュレータのメイン電源スイッチとして機能する外部 MOSFET (Q1) が必要です。MOSFET の選択においては、導通損失、スイッチング損失、ゲートドライブ損失のバランスを考慮する必要があります。導通損失は、式 11 で求めることができます。

$$P_{DC} = D \times \left(I_{LED_MAX}^2 + \frac{I_{L_RIP}^2}{12} \right) \times R_{DS(ON)} \times 1.3 \quad (11)$$

ここで、

- D はデューティ サイクル。
- I_{LED_MAX} は最大 LED 電流
- I_{L_RIP} は、インダクタリップル電流

係数 1.3 は、温度に依存する $R_{DS(ON)}$ の増加分を考慮したものです。あるいは、より正確に計算する場合は、係数 1.3 を無視し、MOSFET データシートの $R_{DS(ON)}$ と温度の関係を示す曲線から、MOSFET のオン抵抗を推定することもできます。

スイッチング損失は、MOSFET がオン / オフになる短い遷移期間に発生します。この遷移期間には、MOSFET に電流と電圧が両方存在します。スイッチング損失は次のように概算できます。

$$P_{SW} = 0.5 \times V_{IN} \times I_{LED} \times (t_R + t_F) \times f_{SW} \quad (12)$$

ここで、

- t_R は、MOSFET の立ち上がり時間です
- t_F は、MOSFET の立ち下がり時間です

立ち上がり / 立ち下がり時間は通常、MOSFET のデータシートに記載されているか、オシロスコープにより実際に観測できます。

ゲート充電損失は、駆動電流が VCC から MOSFET ゲート キャパシタンスを充電することに起因します。スイッチング損失とゲートドライブ損失の両方を最小限に抑えるため、 Q_g が低い MOSFET を選択できます。ゲート駆動損失は次のように概算できます。

$$P_{GC} = V_{CC} \times Q_g \times f_{SW} \quad (13)$$

ここで、

- Q_g はゲート電荷量です。

この例で、最大入力電圧が 66V の場合、選択した MOSFET の V_{DS} ブレークダウン定格は、66V と寄生成分によるドレインソース間のリンギングの合計より大きい必要があります。スイッチング時間とゲートドライブ損失を最小化するには、選択した MOSFET はゲート電荷 (Q_g) も小さい必要があります。この設計例に適した MOSFET としては、総ゲート電荷が 17nC、 $R_{ds(on)}$ が 12.6mΩ の CSD19534Q5A が挙げられます。

ゲートドライバから引き出されるサージ電流を低減するには、入力コンデンサが必要です。この設計では、1 個の 1μF、25V X7R セラミック コンデンサと 1 個の 0.1μF、50V X7R セラミック コンデンサを選択しています。

7.2.1.2.3 ダイオードの選択

すべての TPS922152 アプリケーションでは、ショットキー ダイオードが必要です。ショットキー ダイオードは、高い入力電圧と低い出力電圧を必要とするアプリケーションにおいて極めて重要な、優れた逆回復特性と低い順方向電圧降下を備えているため推奨されます。ショットキー ダイオードを使用する場合、高速の逆回復により、ダイオードのスイッチング損失は最小限に抑えられます。導通損失は、式 14 で概算できます。

$$P_{DC_diode} = (1 - D) \times I_{LED_MAX} \times V_F \quad (14)$$

ここで、

- V_F はダイオードの順方向電圧降下です。

最悪のケースでは、ダイオードが出力電流をほぼ連続的に流す短絡負荷状態が想定されます。逆方向ブレークダウン電圧定格は、最大入力電圧を上回るように設定するとともに、SW ノードでのリンギングに耐えられるように追加の安全マージンを確保する必要があります。このアプリケーションでは、(25°C の接合部温度で) 5A 時に 0.6V の順方向電圧が規定されている 150V ショットキー ダイオード (V15PM53-M3/I) を選択します。高い入力電圧のアプリケーションで 5A 以上の出力負荷がある場合は、最悪のケースでの消費電力に対応するために、TO-277A パッケージのダイオードを推奨します。

7.2.1.2.4 MOSFET の選択

TPS922152 には、レギュレータのメイン電源スイッチとして機能する外部 MOSFET (Q1) が必要です。MOSFET の選択においては、導通損失、スイッチング損失、ゲートドライブ損失のバランスを考慮する必要があります。導通損失は、式 15 で求めることができます。

$$P_{DC} = D \times \left(I_{LED_MAX}^2 + \frac{I_{L_RIP}^2}{12} \right) \times R_{DS(ON)} \times 1.3 \quad (15)$$

ここで、

- D はデューティ サイクル。
- I_{LED_MAX} は最大 LED 電流
- I_{L_RIP} は、インダクタリップル電流

係数 1.3 は、温度に依存する $R_{DS(ON)}$ の増加分を考慮したものです。あるいは、より正確に計算する場合は、係数 1.3 を無視し、MOSFET データシートの $R_{DS(ON)}$ と温度の関係を示す曲線から、MOSFET のオン抵抗を推定することもできます。

スイッチング損失は、MOSFET がオン / オフになる短い遷移期間に発生します。この遷移期間には、MOSFET に電流と電圧が両方存在します。スイッチング損失は次のように概算できます。

$$P_{SW} = 0.5 \times V_{IN} \times I_{LED} \times (t_R + t_F) \times f_{SW} \quad (16)$$

ここで、

- t_R は、MOSFET の立ち上がり時間です
- t_F は、MOSFET の立ち下がり時間です

立ち上がり / 立ち下がり時間は通常、MOSFET のデータシートに記載されているか、オシロスコープにより実際に観測できます。

ゲート充電損失は、駆動電流が VCC から MOSFET ゲート キャパシタンスを充電することに起因します。スイッチング損失とゲートドライブ損失の両方を最小限に抑えるため、 Q_g が低い MOSFET を選択できます。ゲート駆動損失は次のように概算できます。

$$P_{GC} = VCC \times Q_g \times f_{SW} \quad (17)$$

ここで、

- Q_g はゲート電荷量です。

この例で、最大入力電圧が 66V の場合、選択した MOSFET の V_{DS} ブレークダウン定格は、66V と寄生成分によるドレイン ソース間のリンギングの合計より大きい必要があります。スイッチング時間とゲートドライブ損失を最小化するには、選択した MOSFET はゲート電荷 (Q_g) も小さい必要があります。この設計例に適した MOSFET としては、総ゲート電荷が 17nC、 $R_{ds(on)}$ が 12.6mΩ の CSD19534Q5A が挙げられます。

ゲートドライバから引き出されるサージ電流を低減するには、入力コンデンサが必要です。この設計では、1 個の 1μF、25V X7R セラミック コンデンサと 1 個の 0.1μF、50V X7R セラミック コンデンサを選択しています。

7.2.1.2.5 ダイオードの選択

すべての TPS922152 アプリケーションでは、ショットキー ダイオードが必要です。ショットキー ダイオードは、高い入力電圧と低い出力電圧を必要とするアプリケーションにおいて極めて重要な、優れた逆回復特性と低い順方向電圧降下を備えているため推奨されます。ショットキー ダイオードを使用する場合、高速の逆回復により、ダイオードのスイッチング損失は最小限に抑えられます。導通損失は、式 18 で概算できます。

$$P_{DC_diode} = (1 - D) \times I_{LED_MAX} \times V_F \quad (18)$$

ここで、

- V_F はダイオードの順方向電圧降下です。

最悪のケースでは、ダイオードが出力電流をほぼ連続的に流す短絡負荷状態が想定されます。逆方向ブレイクダウン電圧定格は、最大入力電圧を上回るように設定するとともに、SW ノードでのリングングに耐えられるように追加の安全マージンを確保する必要があります。このアプリケーションでは、(25°C の接合部温度で) 5A 時に 0.6V の順方向電圧が規定されている 150V ショットキー ダイオード (V15PM53-M3/I) を選択します。高い入力電圧のアプリケーションで 5A 以上の出力負荷がある場合は、最悪のケースでの消費電力に対応するために、TO-277A パッケージのダイオードを推奨します。

7.2.1.2.6 入力コンデンサの選択

入力電源から引き込まれたサージ電流と、デバイスで発生するスイッチング ノイズを低減するために、入力コンデンサが必要です。エネルギー蓄積のために電解コンデンサを推奨します。これらのコンデンサは、電源ラインの寄生インダクタンスと高 Q 値のセラミック コンデンサにより引き起こされる共振を軽減するための並列ダンピングも提供します。

X5R または X7R の誘電体を用いたセラミック コンデンサは、ESR が低く、温度係数が安定しているため、強く推奨されます。ほとんどのアプリケーションでは、効率的な高周波フィルタリングを行うために VIN と PGND の間に 10μF または 22μF のセラミック コンデンサと 0.1μF のコンデンサを組み合わせる必要があります。入力コンデンサの定格電圧は、必ず最大入力電圧を上回るようにしてください。バス電圧リップルは、次のように概算できます。

$$V_{\text{BUS(ripple)}} = I_{\text{LED_MAX}} \times \left(\frac{V_{\text{LED}}}{C_{\text{IN}} \times f_{\text{SW}} \times V_{\text{BUS_MAX}}} + R_{\text{ESR_IN}} \right) \quad (19)$$

ここで、

- $R_{\text{ESR_IN}}$ は入力コンデンサの ESR です
- C_{IN} は、 $V_{\text{BUS_MAX}}$ におけるディレーティング済みのキャパシタンスです

この設計では、1 個の 22μF、100V X7R セラミック コンデンサと 1 個の 0.1μF、100V X7R セラミック コンデンサを選択しています。

7.2.1.2.7 出力コンデンサの選択

出力コンデンサは、LED スtring の高周波電流リップルを低減するのに重要です。過度のリップルは、LED 内の RMS 電流を増加させ、接合部温度が上昇し、寿命が短くなります。最適な性能を確保するには、以下の設計手順に従います。

1. LED の動的抵抗 R_{LED} を決定する: LED メーカーのデータシートから LED String の動的抵抗の合計を得ます。

2. ターゲットとするリップル電流を定義する: LED String を流れる許容可能な最大ピーク ツー ピーク リップル電流 $I_{\text{LED_RIP}}$ を決定します。

3. 必要なインピーダンス Z_{COUT} を計算する: ターゲットとする $I_{\text{LED_RIP}}$ とピーク ツー ピークのインダクタ リップル電流 $I_{\text{L_RIP}}$ から、必要な出力コンデンサのインピーダンスを計算します。

LED String に流れる許容可能なピーク ツー ピーク リップル電流、 $I_{\text{LED_RIP}}$ を考慮すると、 $I_{\text{L_RIP}}$ はピークツープークのインダクタ リップル電流 $I_{\text{L_MAX}}$ はインダクタの最大電流 (選択したインダクタで算出) です。

4. 最小のキャパシタンス $C_{\text{OUT_MIN}}$ を計算する: インピーダンスのターゲットを満たすために必要な最小実効出力キャパシタンスを求めます。

5. DC バイアスのディレーティングを考慮する: 動作電圧でのセラミック コンデンサに共通する DC バイアスのディレーティング効果を補償するため、公称キャパシタンス値を増やします。

詳細な計算式については、式 20、式 21 および、式 22 を参照してください。

$$R_{\text{LED}} = \frac{\Delta V_F}{\Delta I_F} \times \# \text{ of LEDs} \quad (20)$$

$$Z_{\text{COUT}} = \frac{R_{\text{LED}} \times I_{\text{LED_RIP}}}{I_{\text{L_RIP}} - I_{\text{LED_RIP}}} \quad (21)$$

$$C_{\text{OUT}} = \frac{1}{2\pi \times F_{\text{SW}} \times K_{\text{DR}} \times Z_{\text{COUT}}} \quad (22)$$

出力コンデンサを選択した後、式 23 を使用して、LED スtring を通してのピークツーピークリップル電流を推定できます。

$$I_{\text{LED_RIP}} = \frac{Z_{\text{COUT}} \times I_{\text{L_RIP}}}{Z_{\text{COUT}} + R_{\text{LED}}} \quad (23)$$

ここでは CREE WLED が使用されています。LED の動的抵抗は、順方向電流 3A 時に 0.67Ω です。X5R または X7R 誘電体を持つセラミックコンデンサは、ESR が低く、温度係数が小さいため、強く推奨されます。この設計では、 $3.3\mu\text{F}$ の 100V X7R セラミック コンデンサと $0.1\mu\text{F}$ の 100V X7R セラミック コンデンサ、が選ばれています。LED のリップル電流を計算すると、約 100mA となります。

7.2.1.2.8 センス抵抗の選択

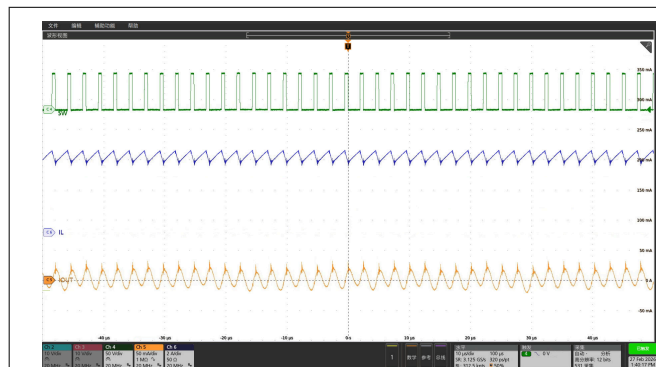
ADIM 入力 が 2.4V のとき、最大 LED 電流を 5A とするために、分圧器抵抗 R_{ZCD1} および R_{ZCD2} は、それぞれ 105k Ω と 2k Ω に設定されます。式 5 を使用して、センス抵抗は、40m Ω と計算されます。

センス抵抗の消費電力は 1W、であり、選択には抵抗の定格電力に十分なマージンが必要であることを注意してください。

7.2.1.2.9 その他外付け部品の選択

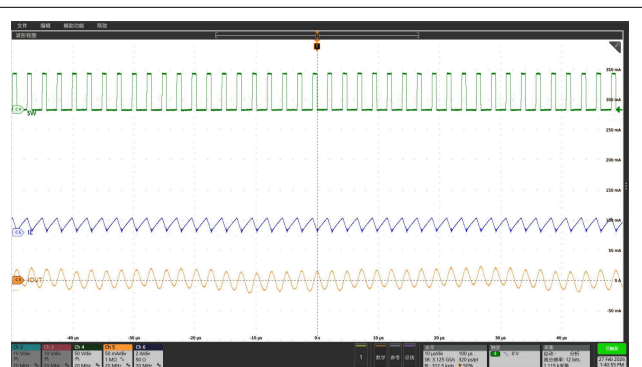
この設計では、GATE ピンとスイッチング FET のゲート間に 15 Ω の抵抗 R_{GATE} を選択して、ゲート電流とスイッチングのスルーレートを制限します。400kHz のスイッチング周波数を設定するには 25k Ω の抵抗を使用します。

7.2.1.3 アプリケーション曲線



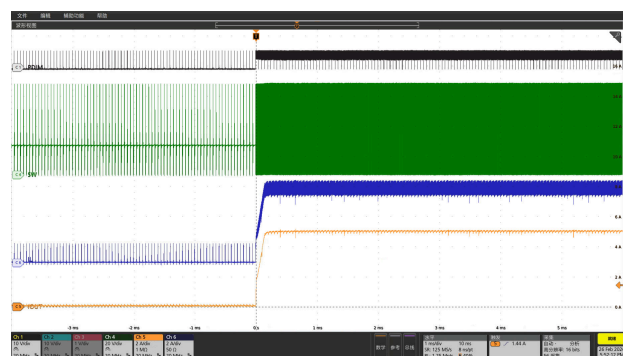
緑:SW、青:インダクタ電流、オレンジ:LED 電流リップル (AC)

図 7-2. ADIM = 2.4V と $F_{\text{SW}} = 400\text{kHz}$ での LED 電流リップル

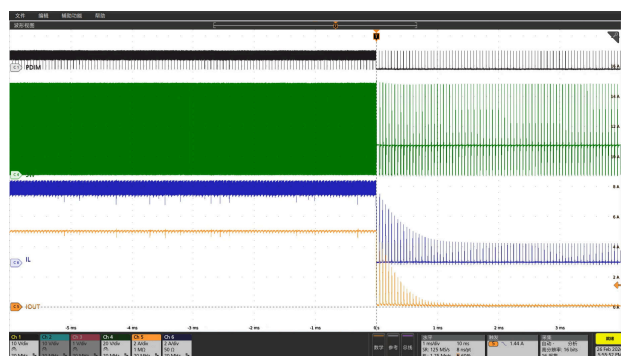


緑:SW、青:インダクタ電流、オレンジ:LED 電流リップル (AC)

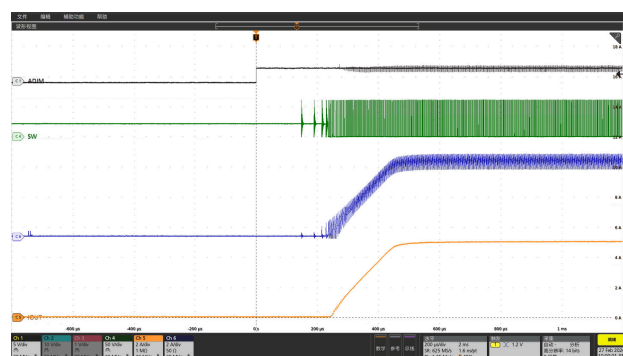
図 7-3. ADIM = 0.42V と $F_{\text{SW}} = 400\text{kHz}$ での LED 電流リップル



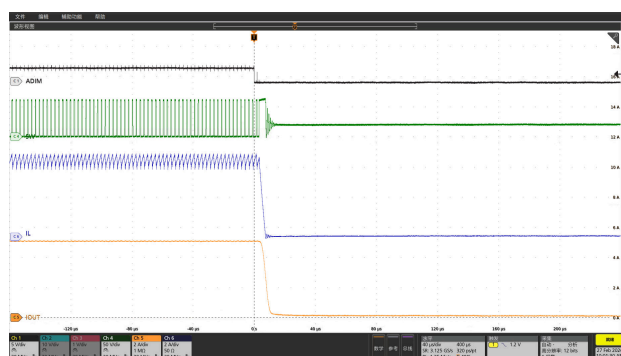
黒:PDIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-4. 20kHz での 1% から 99% への PDIM 遷移に対する LED 電流過渡

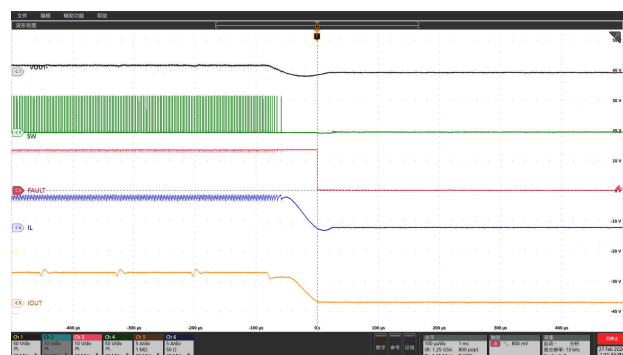
黒:PDIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-5. 20kHz での 99% から 1% への PDIM 遷移に対する LED 電流過渡

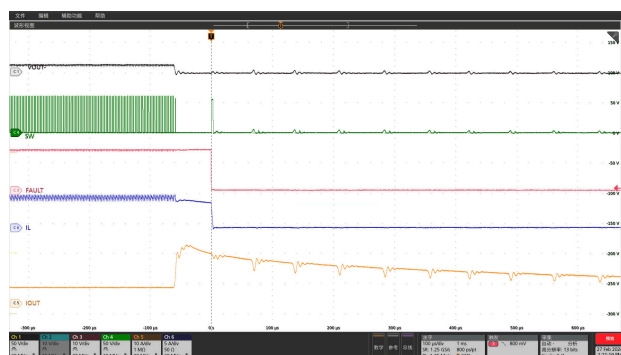
黒:ADIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-6. ADIM = 2.4V でのスタートアップ

黒:ADIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

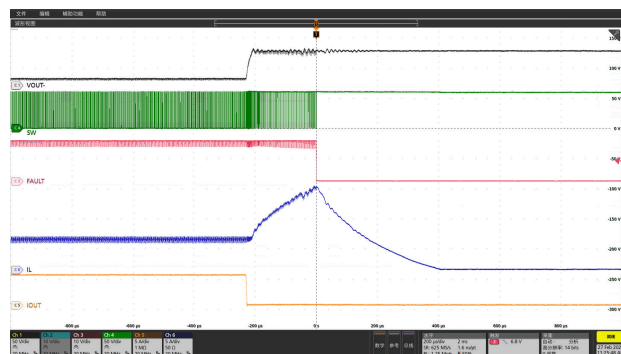
図 7-7. ADIM = 0V でのシャットダウン

黒:VLED-、緑:SW、赤:FAULT、青:インダクタ電流、オレンジ:LED 電流

図 7-8. LED 負荷開放保護

黒:VLED-、緑:SW、赤:FAULT、青:インダクタ電流、オレンジ:LED 電流

図 7-9. LED-PGND 短絡保護



黒: VLED-, 緑: SW, 赤: FAULT, 青: インダクタ電流、オレンジ: LED 電流

図 7-10. LED+ および LED- 短絡保護

7.3 電源に関する推奨事項

デバイスは、**4.5V~15V** の入力電源電圧範囲で動作するように設計されています。この入力電源には適切なレギュレーションが行われる必要があります。このデバイスでは、入力電源から引き出されるサージ電流とデバイスからのスイッチングノイズを低減するために入力コンデンサが必要です。**X5R** または **X7R** 誘電体を持つセラミックコンデンサは、**ESR** が低く、温度係数が小さいため、強く推奨されます。ほとんどのアプリケーションでは、**1μF** または **2.2μF** のコンデンサで十分です。

7.4 レイアウト

TPS922152 には、最適性能を実現するための適切なレイアウトが必要です。以下のセクションでは、適切なレイアウトを確保するためのガイドラインを紹介します。

7.4.1 レイアウトのガイドライン

TPS922152 デバイスの適切なレイアウトの例を [図 7-11](#) に示します。

- **熱設計と接地:** 優れた電気的および放熱性能を得るため、大きな、連続した **GND** プレーンを実装します。サーマルビアを利用して、上面の **GND** から追加 **PCB** レイヤまでの低インピーダンスの熱パスを形成します。
- **パターン インピーダンス:** **VBUS**、**VLED+**、**GND** の各パターンの幅を最大化することで、インピーダンスを最小化します。これは放熱にも役立ちます。
- **デカップリングと入力:** 安定した動作を確保するために、入力コンデンサ **C_{IN}** と **C_{VCC}** を、それぞれの **VBUS**、**VCC**、**GND** ピンのすぐ近くに配置します。
- **ゲートドライブ:** 寄生インダクタンスを低減するために、**GATE** パターンの長さを最小限に抑える必要があります。その結果、ノイズ混入を防止し、**EMI** を低減できます。
- **微弱信号:** **CSZCD** パターンはノイズに対して非常に敏感です。干渉を避けるため、パターンをできる限り短くし、高電圧スイッチング ノード (**L**、**D1**、**Q1** の接合部) およびすべての高 **di/dt** パスから離して配線する必要があります。
- **ノイズの遮断:** デバイスへの容量性ノイズや誘導性ノイズの結合を防止するため、高周波スイッチング電流が **IC** の直下に流れないようにします。

7.4.2 レイアウト例

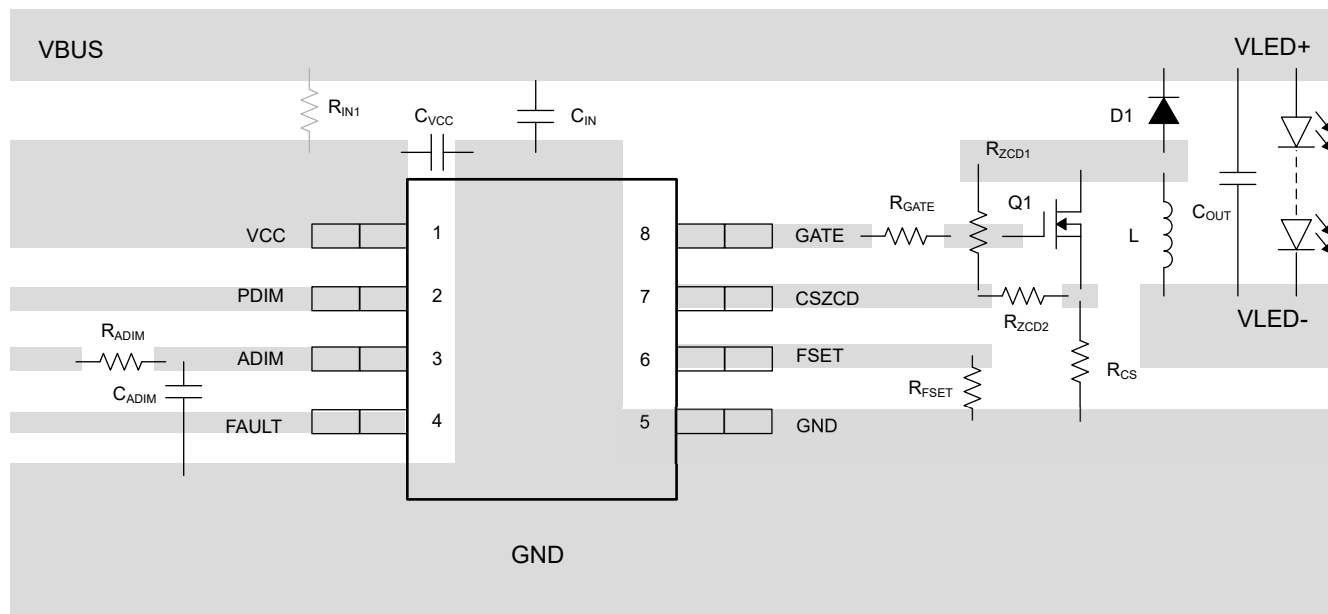


図 7-11.8 ピン SOIC 上面レイアウト例

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

Changes from Revision * (March 2026) to Revision A (September 2026)	Page
• デバイスのステータスを「事前情報」から「量産データ」に更新。.....	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS922152DR	Active	Production	SOIC (D) 8	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2152D

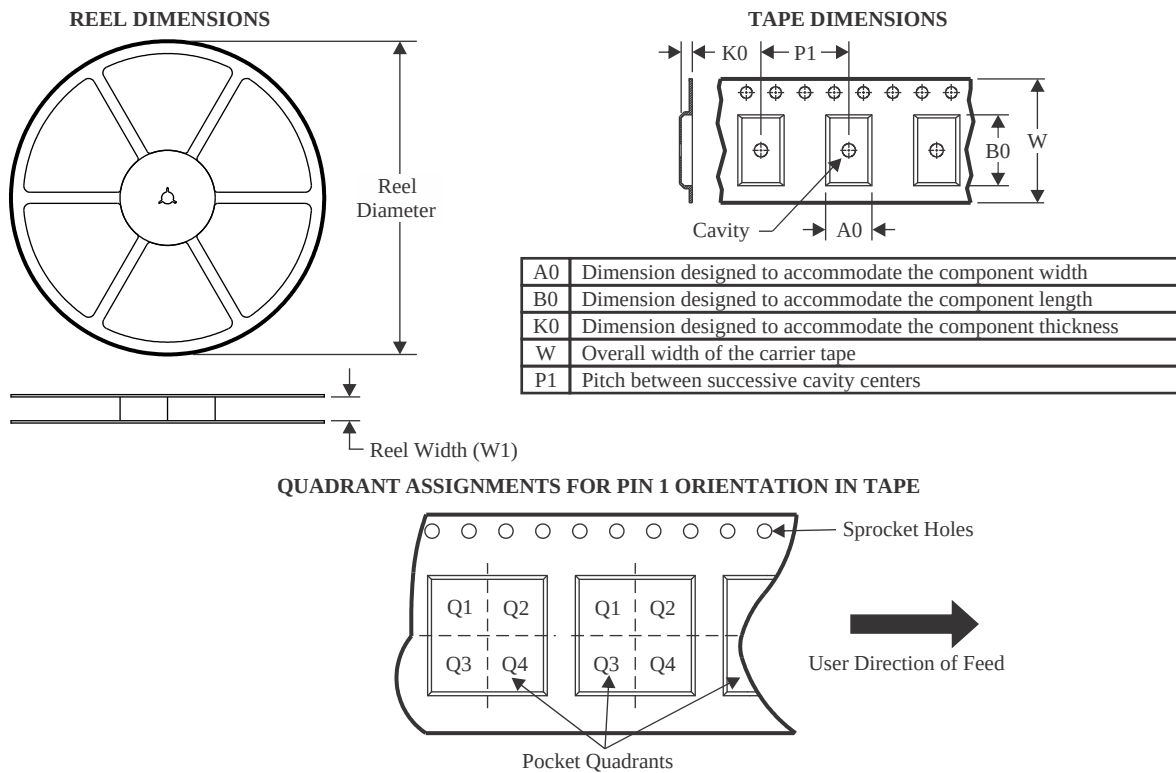
- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

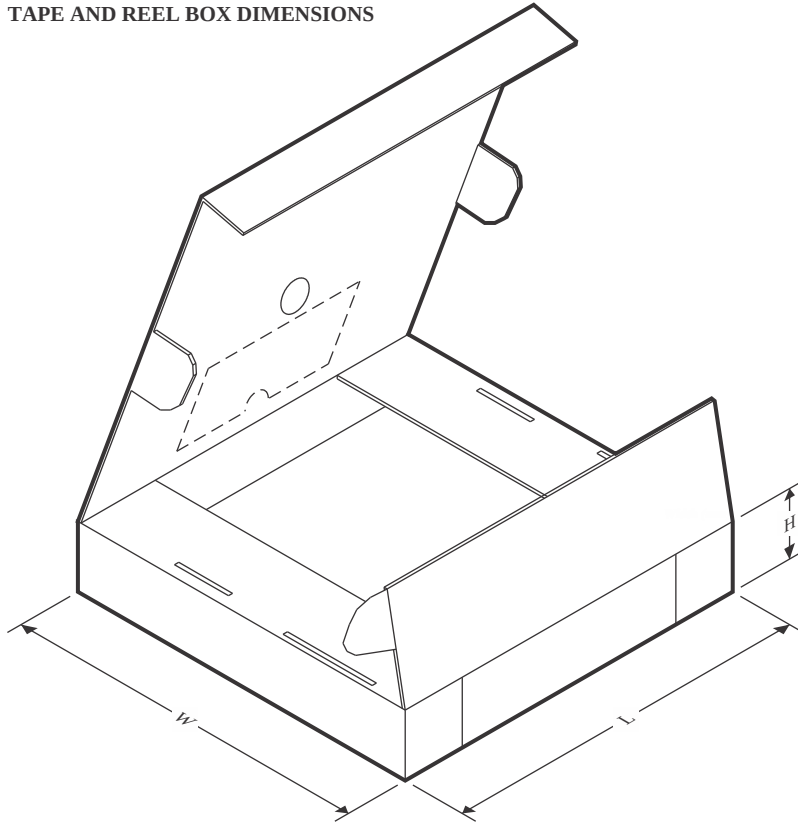
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS922152DR	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

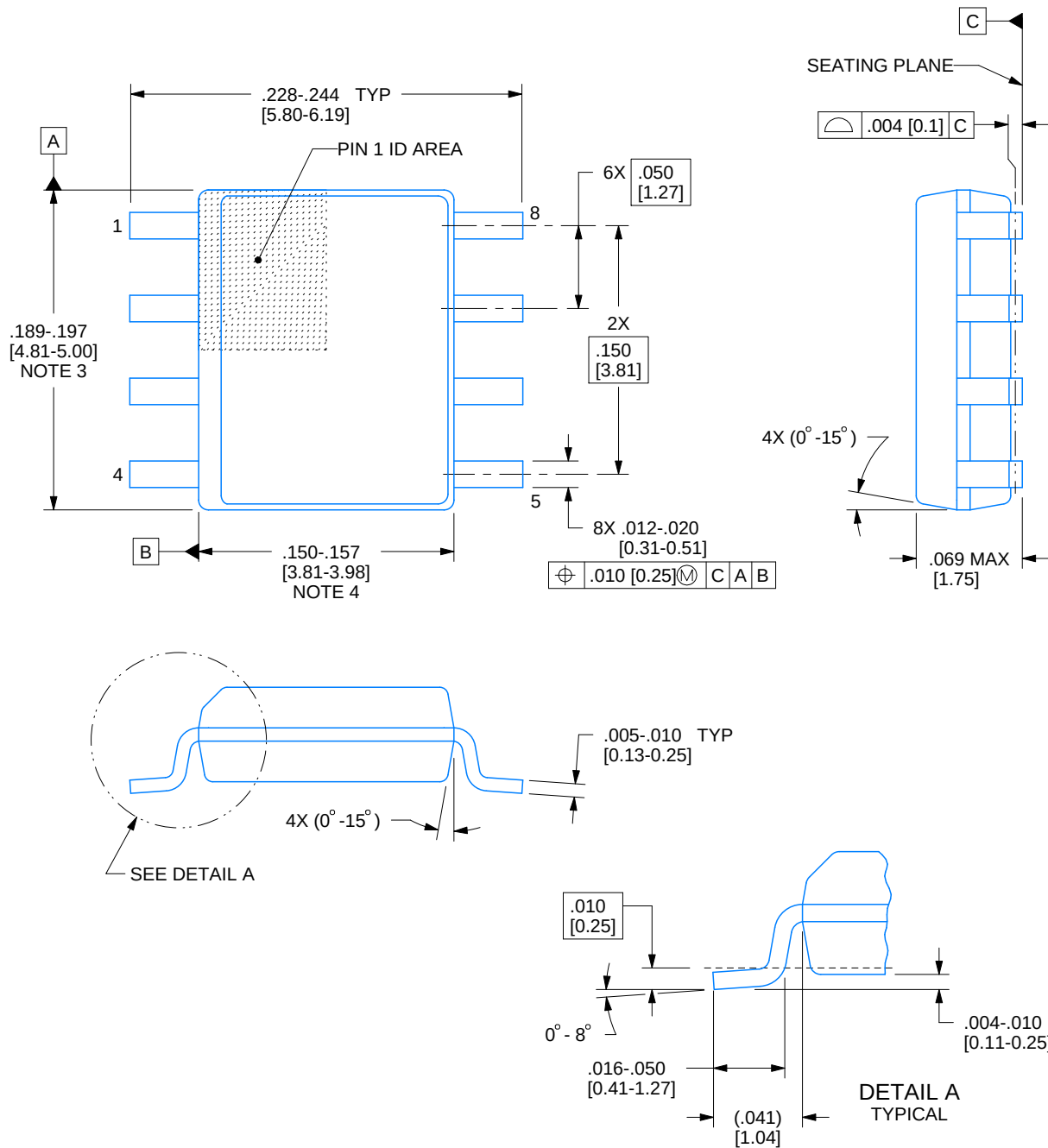
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS922152DR	SOIC	D	8	3000	353.0	353.0	32.0

D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

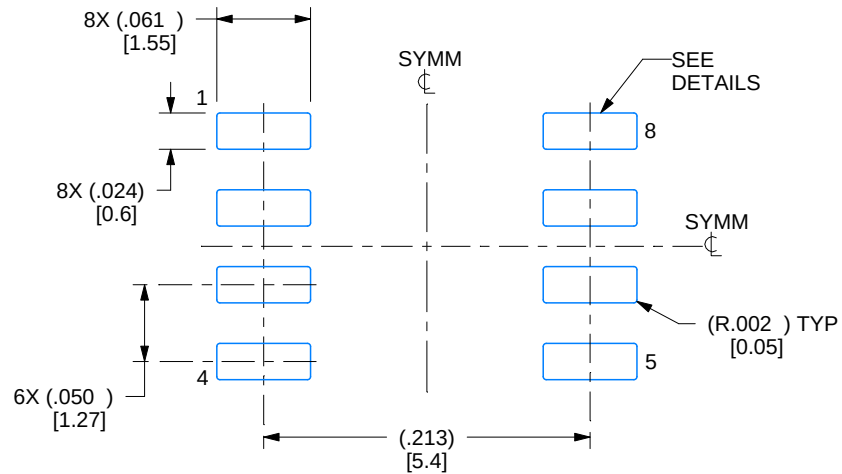
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

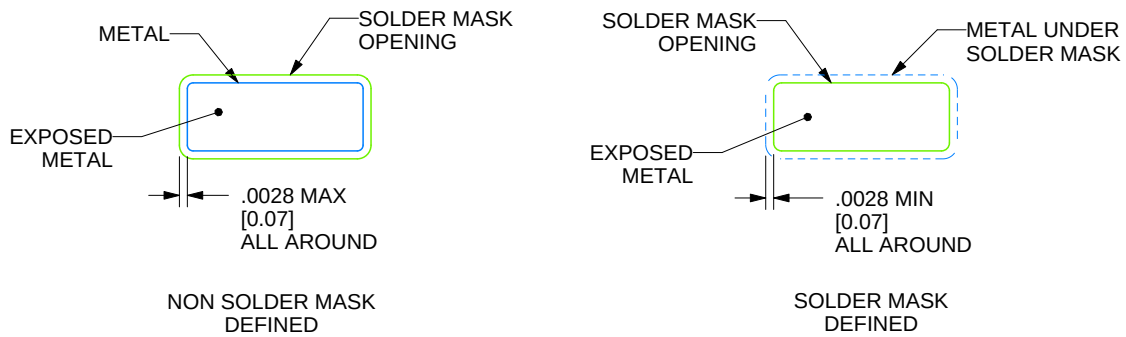
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

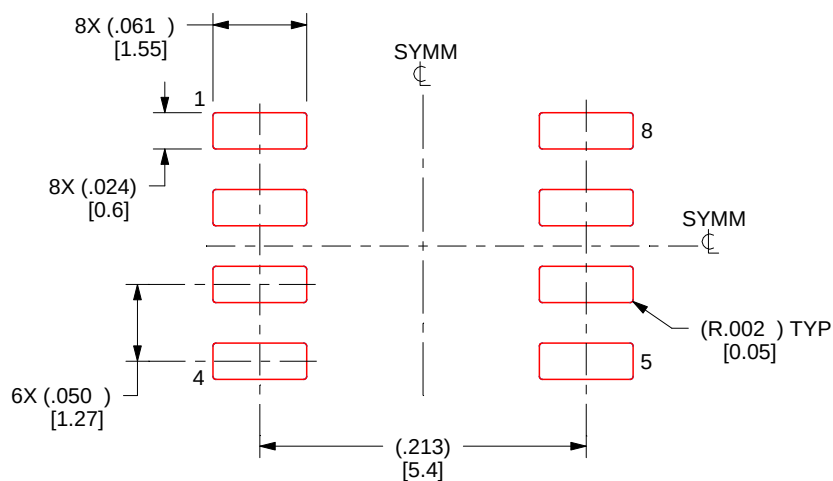
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月