

TPSM365R6、TPSM365R3、3V ~ 65V 入力、600mA、300mA、4 μ A 無負荷時 I_Q ZEN 1 スイッチャーテクノロジーを搭載した同期整流降圧コンバータパワーモジュール

1 特長

- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能
- 多用途な同期整流降圧 DC/DC モジュール:
 - MOSFET、インダクタ、コントローラを内蔵
 - 幅広い入力電圧範囲: 3V ~ 65V
 - 最大 70V の入力過渡保護
 - 接合部温度範囲: -40°C ~ +125°C
 - 4.5mm × 3.5mm × 2mm のオーバーモールドパッケージ
- ZEN 1 スイッチャ技術:
 - CISPR11 クラス B 準拠を促進
 - 低インダクタンス HotRod™ QFN パッケージ
 - 疑似ランダム スペクトラム拡散によりピーク エミッションを削減
 - 軽負荷時の固定周波数の FPWM モードを MODE/SYNC ピンを使って選択可能
 - MODE/SYNC ピンによる FSW 同期
 - ループインダクタンスを最小化するように最適化されたピン配置
 - RT ピンまたは外部 SYNC 信号を使用して 200kHz ~ 2.2MHz の範囲で周波数を調整可能
- 出力電圧および電流オプション:
 - 3.3V または 5V の固定 V_{OUT} 出力バリエーション
 - 出力電圧を 1V ~ 13V の範囲で調整可能
 - TPSM33625 とピン互換
 - 600mA 出力電流 (TPSM365R6)
 - 300mA 出力電流 (TPSM365R3)
- 堅牢な設計用の本質的な保護機能
 - 高精度のインエーブル入力とオープンドレインの PGOOD インジケータによるシーケンシング、制御、 V_{IN} UVLO
 - 過電流およびサーマル シャットダウン保護機能
- WEBENCH® Power Designer により、TPSM365Rx を使用するカスタム設計を作成

2 アプリケーション

- ファクトリ オートメーションおよび制御
- ビルディング オートメーション
- 試験用機器
- 家電製品

3 説明

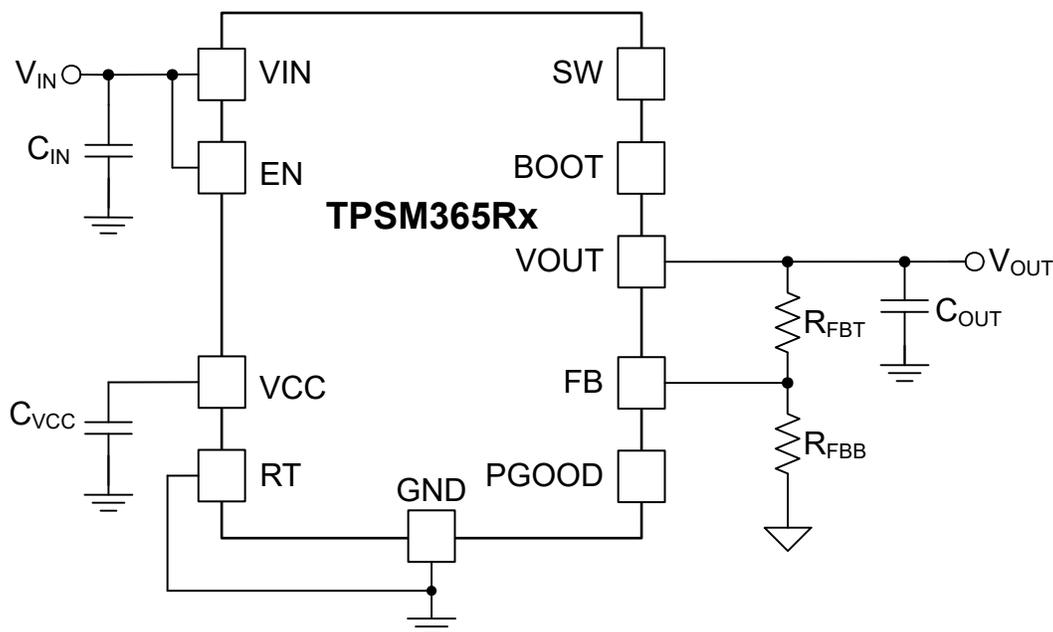
TPSM365R6 または TPSM365R3 は、600mA または 300mA、65V 入力の同期整流降圧 DC/DC パワー モジュールで、パワー MOSFET、内蔵インダクタ、ブート コンデンサをコンパクトで使いやすい 3.5mm × 4.5mm × 2mm の 11 ピン QFN パッケージに統合しています。小型 HotRod™ QFN パッケージ テクノロジーにより、放熱性能が向上し、EMI が低減されます。このデバイスは、無負荷時 4 μ A の超低動作 I_Q を実現します (24V ~ 3.3V V_{OUT})。TPSM365Rx には、3.3V および 5V をサポートする 2 つの固定出力電圧オプションと、1V ~ 13V の範囲をサポートする可変出力電圧オプションがあります。このモジュールは 3.3V および 5V の固定出力設計にわずか 4 つの外付け部品が必要です。TPSM365Rx は、優れた EMI 性能とスペースに制約のあるアプリケーション向けに最適化されています。

製品情報

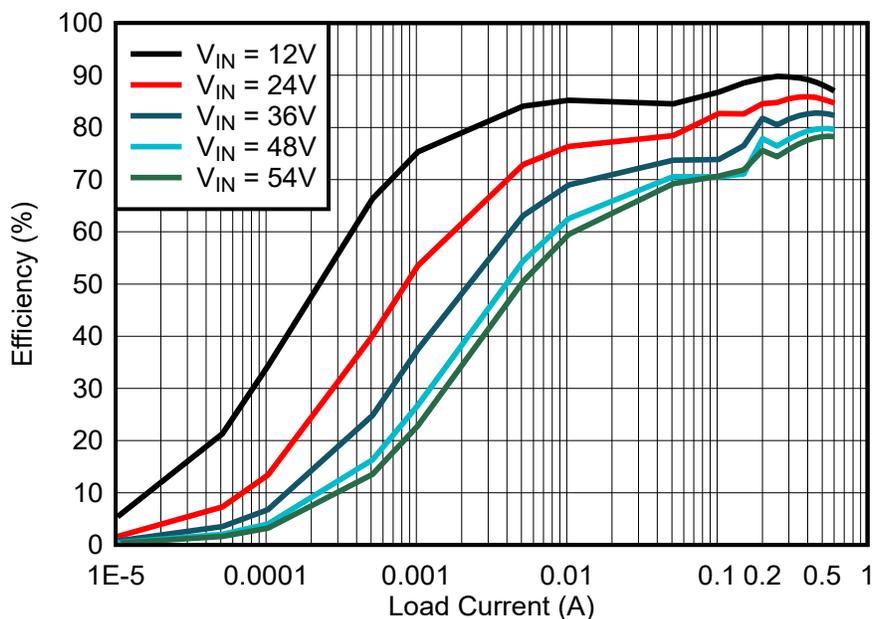
部品番号 (3)	パッケージ (1)	パッケージ サイズ (2)
TPSM365R6	RDN (QFN-FCMOD、11)	4.50mm × 3.50mm
TPSM365R3		

- (1) 詳細については、[セクション 11](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- (3) 「[デバイス比較表](#)」を参照してください。





代表的な回路図



効率と出力電流との関係 $V_{OUT} = 5V$ 、 $F_{sw} = 1MHz$

TPSM365Rx は、ピーク電流モード制御方式と内部補償により、最小の出力容量で安定した動作を維持します。高精度の EN 機能により、スタートアップおよびシャットダウン中もデバイスを精密に制御できます。オープンドレインの PGOOD 出力により、真の出力電圧状態が示されます。TPSM365Rx にはプリバイアス スタートアップ、過電流、温度保護機能が搭載されているため、TPSM365Rx は幅広い産業用アプリケーションに電力を供給するのに最適なデバイスです。固定オプションのバリエーションでは、MODE/SYNC ピンにより、FPWM から PFM へのシームレスな移行と無負荷時のスタンバイ静止電流は $4\mu A$ 未満で、高い効率と優れた過渡応答が保証されます。

目次

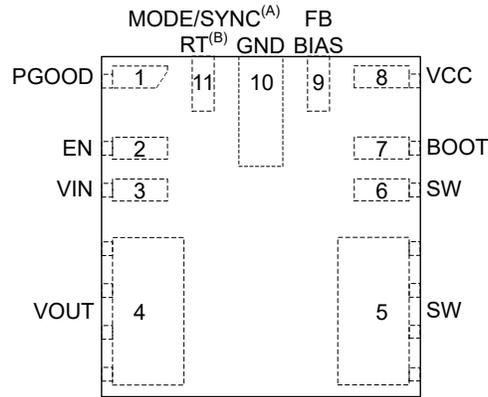
1 特長	1	7.2 機能ブロック図	18
2 アプリケーション	1	7.3 機能説明	18
3 説明	1	7.4 デバイスの機能モード	30
4 デバイス比較表	4	8 アプリケーションと実装	36
5 ピン構成および機能	5	8.1 アプリケーション情報	36
6 仕様	6	8.2 代表的なアプリケーション	36
6.1 絶対最大定格.....	6	8.3 電源に関する推奨事項	45
6.2 ESD 定格.....	6	8.4 レイアウト	45
6.3 推奨動作条件.....	7	9 デバイスおよびドキュメントのサポート	48
6.4 熱に関する情報.....	7	9.1 デバイス サポート.....	48
6.5 電気的特性.....	8	9.2 ドキュメントのサポート.....	48
6.6 システム特性.....	11	9.3 ドキュメントの更新通知を受け取る方法.....	49
6.7 代表的特性.....	13	9.4 サポート・リソース.....	49
6.8 代表的特性: $V_{IN} = 12V$	14	9.5 商標.....	49
6.9 代表的特性: $V_{IN} = 24V$	15	9.6 静電気放電に関する注意事項.....	49
6.10 代表的特性: $V_{IN} = 48V$	16	9.7 用語集.....	50
7 詳細説明	17	10 改訂履歴	51
7.1 概要.....	17	11 メカニカル、パッケージ、および注文情報	52

4 デバイス比較表

デバイス	発注用製品型番 ⁽¹⁾	F _{sw}	出力電圧	外部との同期	スペクトラム拡散
TPSM365R6	TPSM365R6FRDNR	RT 抵抗で調整可能	可変 (1V~13V)	なし (FPWM のみ)	あり
TPSM365R6V3	TPSM365R6V3RDNR	固定 1MHz	3.3V 固定	あり (PFM/PWM を選択可能)	あり
TPSM365R6V5	TPSM365R6V5RDNR	固定 1MHz	5V 固定	あり (PFM/PWM を選択可能)	あり
TPSM365R6	TPSM365R6RDNR	RT 抵抗で調整可能	可変 (1V~13V)	なし (軽負荷時のデフォルトの PFM)	あり
TPSM365R3	TPSM365R3FRDNR	RT 抵抗で調整可能	可変 (1V~13V)	なし (FPWM のみ)	あり
TPSM365R3	TPSM365R3RDNR	RT 抵抗で調整可能	可変 (1V~13V)	なし (軽負荷時のデフォルトの PFM)	あり

(1) デバイスの発注用製品型番の詳細については、[デバイスの命名規則](#)を参照してください。

5 ピン構成および機能



- A. 固定スイッチング周波数 MODE/SYNC バリエーションの場合のみ、ピン 11 は出荷時設定済みです。
- B. 詳細については、「デバイスの比較」表をご覧ください。外部調整可能スイッチング周波数 RT バリエーションの場合のみ、ピン 11 は調整および出荷時設定済みです。

図 5-1. RDN パッケージ、11-ピン QFN-FCMOD、上面図 (すべてのバリエーション)

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	PGOOD	A	パワー グッド モニタ。フィードバック電圧が指定されたウィンドウしきい値の範囲内がない場合に Low をアサートするオープンドレイン出力。適切なプルアップ電圧に接続された 10kΩ~100kΩ のプルアップ抵抗が必要です。このピンを使用しない場合、オープンのままにするか、 GND に接続できます。 High = パワー OK、Low = フォルト。EN = Low にすると、PGOOD ピンは Low になります。
2	EN	A	高精度イネーブル入力ピン。High = オン、Low = オフ。VIN に接続できます。高精度イネーブルを使うと、このピンを調整可能な UVLO として使用できます。VIN に直接接続できます。オープンドレインまたはオープンコレクタ デバイスを使用して、このピンを GND に接続することで、本モジュールをターンオフできます。このピン、 GND 、VIN の間に外付け分圧器を配置することで、外部 UVLO を構成できます。このピンをフローティングにしないでください。
3	VIN	P	入力電源電圧。入力電源をこれらのピンに接続します。このピンと GND の間に、高品質のバイパスコンデンサをモジュールにごく近付けて直接接続します。入力コンデンサの配置例については、 セクション 8.4.2 を参照してください。
4	VOUT	P	出力電圧。このピンは、内部の出力インダクタに接続されています。このピンを出力負荷に接続し、このピンと GND の間に外部出力コンデンサを接続します。固定出力バリエーションも提供しています。固定出力バリエーションの場合は、FB ピンを VOUT に接続します。詳細は、 セクション 4 をご覧ください。
5, 6	SW	P	電源モジュールのスイッチ ノード。このピンに外部部品を配置したり、信号に接続したりしないでください。ノイズや EMI の問題を防止するため、これらのピンに配置する銅の量は最小限に抑える必要があります。
7	BOOT	P	内部ハイサイドドライバ回路のブートストラップ ピン。このピンからモジュール内の SW に 100nF のブートストラップコンデンサが内部で接続され、ブートストラップ電圧が供給されています。
8	VCC	P	内部 LDO 出力。内部制御回路への電源として使用されます。外部負荷に接続しないでください。パワー グッド フラグのロジック電源として使用できます。このピンと GND との間に高品質の 1μF コンデンサを接続します。
9	FB または BIAS	A	帰還入力。可変出力の場合、帰還抵抗分圧器の中間点をこのピンに接続します。帰還分圧器の上側抵抗 (R _{FBT}) を目的のレギュレーション点 (VOUT) に接続します。帰還分圧器の下側抵抗 (R _{FBB}) を GND に接続します。帰還抵抗分圧器に接続する場合、ノイズの結合を防止するため、この FB パターンをできるだけ短くかつ小さくします。帰還抵抗の配置については、 セクション 8.4.2 をご覧ください。 固定出力設定の場合は、BIAS を VOUT に直接接続します。オープン状態にすることも、グラウンドに接続することもしないでください。
10	GND	G	電源グラウンドピン。システムグラウンドに接続。短くかつ広いパターンで C _{IN} に接続します。
11	RT または MODE/SYNC	A	本デバイスが RT ピン バリエーションとしてトリムされる場合、RT と GND との間に接続された抵抗値に基づいて、本デバイスのスイッチング周波数を 200kHz ~ 2.2MHz に調整できます。 MODE/SYNC バリエーションとしてピンが調整されている場合、本デバイスはユーザーが選択可能な PFM/FPWM 動作で動作できます。FPWM では、本デバイスを外部クロックと同期させることができます。クロックは、適用する外部クロックの立ち上がりエッジでトリガされます。 このピンをフローティングにしないでください。

A = アナログ、P = 電源、G = グラウンド

6 仕様

6.1 絶対最大定格

(特に注記のない限り) ⁽¹⁾推奨動作接合温度範囲を超えて

パラメータ		最小値	最大値	単位
電圧	VIN から GND へ	-0.3	70	V
電圧	EN から GND へ	-0.3	70	V
電圧	SW から GND へ	-0.3	70.3	V
電圧	MODE/SYNC から GND へ (MODE/SYNC バリエント)	-0.3	5.5	V
電圧	RT から GND へ (RT バリエント)	-0.3	5.5	V
電圧	BIAS から GND へ (固定 V _{OUT} バリエント)	-0.3	13	V
電圧	FB から GND へ (可変 V _{OUT} バリエント)	-0.3	13	V
電圧	PGOOD から GND へ	0	20	V
電圧	BOOT から SW へ	-0.3	5.5	V
電圧	VCC から GND へ	-0.3	5.5	V
T _J ⁽²⁾	接合部温度	-40	125	°C
T _{stg}	保存温度	-55	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 周囲温度は、周囲環境の気温です。接合部温度とは、デバイスに電力が供給されているときの内部パワー IC の温度です。代表的なアプリケーションのセクションの安全動作領域 (SOA) 曲線に示すように、最大周囲温度を下回る状態で動作するため、モジュール内の部品の最大接合部温度を超えないようにします。

6.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000 V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	±1000 V

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

接合部の動作時推奨温度範囲である -40°C ~ 125°C において (特に記述のない限り) (1) (2)

		最小値	標準値	最大値	単位
入力電圧	入力電圧、 V_{IN} (起動後の入力電圧範囲)	3.6		65	V
出力電圧	可変出力バージョンの出力調整範囲、 V_{OUT}	1		13	V
出力電流	(TPSM365R3X) 負荷電流範囲 (3)	0		0.3	A
出力電流	(TPSM365R6X) 負荷電流範囲 (3)	0		0.6	A
周波数設定	RT (RT バリエーション) で選択可能な周波数範囲	0.2		2.2	MHz
周波数設定	外部 Sync CLK (MODE/SYNC 付き)	0.2		2.2	MHz
温度	T_{J} 、接合部温度	-40		125	$^{\circ}\text{C}$

- (1) 推奨動作条件は本デバイスが機能する条件を示していますが、特定の性能限界を保証するものではありません。保証されている仕様については「電気的特性」表を参照してください。
- (2) 接合部温度が高くなると、動作寿命が短くなります。接合部温度が 125°C を超えると、動作寿命が短くなります
- (3) 高いスイッチング周波数または高い周囲温度で動作している場合、最大連続 DC 電流はディレーティングされる場合があります。詳細については、「アプリケーション」セクションを参照してください。

6.4 熱に関する情報

熱評価基準 (1)		TPSM365R6/TPSM365R3		単位
		RDN		
		11 ピン		
$R_{\theta\text{JA}}$	接合部から周囲への熱抵抗	56.3		$^{\circ}\text{C}/\text{W}$
$R_{\theta\text{JC}(\text{top})}$	接合部からケース (上面) への熱抵抗	53.9		$^{\circ}\text{C}/\text{W}$
$R_{\theta\text{JB}}$	接合部から基板への熱抵抗	17.3		$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ	10.7		$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ	17.2		$^{\circ}\text{C}/\text{W}$

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。この表に示す $R_{\theta\text{JA}}$ の値は他のパッケージとの比較にのみ有効であり、設計目的に使用することはできません。この値は JESD 51-7 に従って計算されており、4 層 JEDEC 基板上でシミュレーションされています。これは、実際のアプリケーションで得られた性能を表すものではありません。

6.5 電気的特性

特に記述のない限り、各制限値は推奨動作接合部温度 (T_J) 範囲 ($-40^{\circ}\text{C}\sim+125^{\circ}\text{C}$) にわたって適用されます。最小値および最大値の制限値は、試験、設計、および統計的相関に基づいて規定されています。標準値は $T_J = 25^{\circ}\text{C}$ における最も一般的なパラメータ基準値を表しており、参考目的にのみ提供されています。特に記述のない限り、次の条件が適用されます。 $V_{IN} = 24\text{V}$ 。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源電圧 (VIN ピン)						
V_{IN_R}	最小動作入力電圧 (立ち上がり)	立ち上がりスレッショルド		3.4	3.6	V
V_{IN_F}	最小動作入力電圧 (立ち下がり)	動作開始後、立ち下がりスレッショルド	2.45	3.0		V
$I_{Q_13p5_Fixed}$	非スイッチング入力電流; V_{IN} ピン (2) で推定	$V_{IN} = V_{EN} = 13.5\text{V}$; $V_{BIAS} = 5.25\text{V}$; $V_{MODE/SYNC} = 0\text{V}$; 固定出力オプション	0.25	0.672	1.05	μA
$I_{Q_13p5_Adj}$	非スイッチング入力電流; V_{IN} ピン (2) で推定	$V_{IN} = V_{EN} = 13.5\text{V}$; $V_{FB} = 1.5\text{V}$; $V_{RT} = 0\text{V}$; 可変出力オプション	11	17	24	μA
$I_{Q_24p0_Fixed}$	非スイッチング入力電流; V_{IN} ピン (2) で推定	$V_{IN} = V_{EN} = 24\text{V}$; $V_{BIAS} = 5.25\text{V}$; $V_{MODE/SYNC} = 0\text{V}$; 固定出力オプション	0.8	1.2	1.7	μA
$I_{Q_24p0_Adj}$	非スイッチング入力電流; V_{IN} ピン (2) で推定	$V_{IN} = V_{EN} = 24\text{V}$; $V_{FB} = 1.5\text{V}$; $V_{RT} = 0\text{V}$; 可変出力オプション	11	18	24	μA
I_{B_13p5}	BIAS ピンへの電流 (スイッチングなし) (3)	$V_{IN} = V_{EN} = 13.5\text{V}$; $V_{BIAS} = 5.25\text{V}$; $V_{MODE/SYNC} = 0\text{V}$; 固定出力オプション	14	17	22	μA
I_{B_24p0}	BIAS ピンへの電流 (スイッチングなし) (3)	$V_{IN} = V_{EN} = 24\text{V}$; $V_{BIAS} = 5.25\text{V}$; $V_{MODE/SYNC} = 0\text{V}$; 固定出力オプション	14	18	22	μA
I_{SD_13p5}	シャットダウン時の静止電流; V_{IN} pin (2) で測定	$V_{EN} = 0\text{V}$; $V_{IN} = 13.5\text{V}$		0.5	1.3	μA
I_{SD_24p0}	シャットダウン時の静止電流; V_{IN} pin (2) で測定	$V_{EN} = 0\text{V}$; $V_{IN} = 24\text{V}$		1	1.8	μA
イネーブル (EN ピン)						
V_{EN_WAKE}	イネーブル ウェークアップ スレッショルド		0.4			V
V_{EN_VOUT}	V_{OUT} の高精度イネーブル high レベル		1.16	1.263	1.36	V
V_{EN_HYST}	V_{EN_VOUT} より低いイネーブル スレッショルド ヒステリシス		0.3	0.35	0.4	V
I_{LKG_EN}	イネーブル入力リーク電流	$V_{EN} = 3.3\text{V}$		0.3	10	nA
内部 LDO						
V_{CC}	内部 VCC 電圧	可変または固定出力オプション; 自動モード	3.125	3.15	3.22	V
I_{CC}	Bias レギュレータ電流制限			65	240	mA
V_{CC_UVLO}	内部 VCC 低電圧保護	VCC 立ち上がり低電圧スレッショルド	3	3.3	3.65	V
$V_{CC_UVLO_HYST}$	内部 VCC 低電圧ロックアウト ヒステリシス	V_{CC_UVLO} 未満でのヒステリシス	0.4	0.8	1.2	V
電流制限						
I_{SC_0p3}	短絡ハイサイド電流制限 (2)	0.3A バージョン (TPSM365R3)	0.42	0.5	0.575	A
$I_{LS_LIMIT_0p3}$	ロー サイド電流制限 (2)	0.3A バージョン (TPSM365R3)	0.27	0.35	0.42	A
$I_{PEAK_MIN_0p3}$	最小ピーク インダクタ電流 (2)	自動動作、0.3A バージョン; デューティ サイクル = 0%; (TPSM365R3)	0.065	0.09	0.113	A
I_{SC_0p6}	短絡ハイサイド電流制限 (2)	0.6A バージョン (TPSM365R6)	0.87	1	1.11	A
$I_{LS_LIMIT_0p6}$	ロー サイド電流制限 (2)	0.6A バージョン (TPSM365R6)	0.6	0.7	0.8	A
$I_{PEAK_MIN_0p6}$	最小ピーク インダクタ電流 (2)	自動動作、0.6A バージョン; デューティ サイクル = 0%; (TPSM365R6)	0.127	0.19	0.227	A
I_{ZC}	ゼロクロス電流 (2)	自動モード動作、(TPSM365R3) および (TPSM365R6)		0.01	0.025	A
I_{L_NEG}	負の電流制限 (2)	FPWM 動作; (TPSM365R3) および (TPSM365R6)	-0.8	-0.7	-0.6	A

6.5 電気的特性 (続き)

特に記述のない限り、各制限値は推奨動作接合部温度 (T_J) 範囲 ($-40^{\circ}\text{C}\sim+125^{\circ}\text{C}$) にわたって適用されます。最小値および最大値の制限値は、試験、設計、および統計的相関に基づいて規定されています。標準値は $T_J = 25^{\circ}\text{C}$ における最も一般的なパラメータ基準値を表しており、参考目的にのみ提供されています。特に記述のない限り、次の条件が適用されます。 $V_{IN} = 24\text{V}$ 。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
パワー グッド						
V_{PG-OV}	PGOOD の上側スレッショルド - 立ち上がり	BIAS または FB の % (固定または可変出力)	106	107	110	%
V_{PG-UV}	PGOOD の下側スレッショルド - 立ち下がり	BIAS または FB の % (固定または可変出力)	93	94	96.5	%
V_{PG-HYS}	PGOOD ヒステリシス	BIAS または FB の % (固定または可変出力)	1.3	1.8	2.3	%
$V_{PG-VALID}$	有効な PGOOD 機能の最小入力電圧		0.72	1	2	V
$R_{PG-EN5p0}$	PGOOD 出力の $R_{DS(ON)}$	$V_{EN} = 5\text{V}$, 1 mA のプルアップ電流	20	40	70	Ω
R_{PG-EN0}	PGOOD 出力の $R_{DS(ON)}$	$V_{EN} = 0\text{V}$, 1 mA のプルアップ電流	10	18	31	Ω
t_{RESET_FILTER}	立ち下がりエッジでの PGOOD グリッチ除去遅延		15	25	40	μs
t_{PGOOD_ACT}	PGOOD High 信号までの遅延時間		1.7	1.956	2.16	ms
ソフトスタート						
t_{SS}	最初の SW パルスから V_{OUT}/FB が設定点の 90% に達するまでの時間		1.95	2.58	3.2	ms
発振器 (MODE/SYNC)						
V_{SYNC-H}	同期入力とモード high レベル スレッショルド		1.8			V
V_{SYNC-L}	同期入力とモード low レベル スレッショルド				0.8	V
$V_{SYNC-HYS}$	SYNC 入力ヒステリシス		230	300	380	mV
t_{PULSE_H}	パルスとして認識されるのに必要な High の継続時間		100			ns
t_{PULSE_L}	パルスとして認識されるのに必要な Low の継続時間		100			ns
t_{SYNC}	有効な同期信号として認識されるための High/Low レベルのパルスの最大期間		6	9	12	μs
t_{MODE}	FPWM または自動モードを示すために必要な 1 つのレベルの時間		18			μs
発信機 (RT)						
f_{OSC_2p2MHz}	内部発振器の周波数	RT = GND	2.1	2.2	2.3	MHz
f_{OSC_1p0MHz}	内部発振器の周波数	RT = VCC	0.93	1	1.05	MHz
f_{ADJ_400kHz}		RT = 39.2 k Ω (RT バリエーションのみ)	0.34	0.4	0.46	MHz
スイッチング ノード (SW)						
t_{ON-MIN}	最小スイッチ オン時間	$V_{IN} = 24\text{V}$, $I_{OUT} = 0.6\text{A}$	40	57	86	ns
$t_{OFF-MIN}$	最小スイッチ オフ時間		40	58	77	ns
t_{ON-MAX}	最大スイッチ オン時間	ドロップアウト時のハイサイドタイムアウト	7.6	9	9.8	μs
MOSFETS						
$R_{DS(ON)-HS}$	ハイサイド MOSFET オン抵抗	負荷 = 0.3A		560	920	m Ω
$R_{DS(ON)-LS}$	ローサイド MOSFET オン抵抗	負荷 = 0.3A		280	480	m Ω
$V_{BOOT-UVLO}$	BOOT - SW UVLO スレッショルド ⁽³⁾		2.14	2.3	2.42	V

6.5 電気的特性 (続き)

特に記述のない限り、各制限値は推奨動作接合部温度 (T_J) 範囲 ($-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$) にわたって適用されます。最小値および最大値の制限値は、試験、設計、および統計的相関に基づいて規定されています。標準値は $T_J = 25^{\circ}\text{C}$ における最も一般的なパラメータ基準値を表しており、参考目的にのみ提供されています。特に記述のない限り、次の条件が適用されます。 $V_{IN} = 24\text{V}$ 。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電圧リファレンス						
$V_{OUT_Fixed3p3}$	3.3V の初期 V_{OUT} 電圧精度	3.3V V_{OUT} ; $V_{IN} = 3.6\text{V} \sim 65\text{V}$; FPWM モード	3.25	3.3	3.34	V
$V_{OUT_Fixed5p0}$	5V の初期 V_{OUT} 電圧精度	5V V_{OUT} ; $V_{IN} = 5.5\text{V} \sim 65\text{V}$; FPWM モード	4.93	5	5.07	V
V_{FB}	内部リファレンス電圧精度	$V_{IN} = 3.6\text{V} \sim 65\text{V}$; FPWM モード	0.985	1	1.01	V
I_{FB}	FB 入力電流	調整可能出力、FB = 1V		85	115	nA

- (1) 最小および最大の制限値は 25°C で 100% 製造テスト済みです。全動作温度範囲における制限値は、統計的品質管理 (SQC) 手法を使って相関により検証しています。これらの制限値を使って、平均出検品質限界 (AOQL) を計算しています。
- (2) これは、デバイスの開ループが使用する電流です。この電流は、レギュレーション中にシステムに流れ込む入力電流の合計を示すものではありません。
- (3) C_{BOOT} コンデンサの両端の電圧がこの電圧を下回ると、ローサイド MOSFET が起動してブートコンデンサを再充電します

6.6 システム特性

以下の仕様は、標準的なアプリケーション回路にのみ適用され、コンポーネントの公称値が設定されています。「代表値 (TYP)」列の仕様は、 $T_J = 25^\circ\text{C}$ にのみ適用されます。 $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$ の温度範囲での標準的な部品の場合、最小 (MIN) および最大 (MAX) 列の仕様は適用されます。これらの仕様は、製造試験では保証されていません。

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源電圧 (VIN)						
I_{SUPPLY}	レギュレーション時の入力電源電流	$V_{\text{IN}} = 13.5\text{V}$, $V_{\text{BIAS}} = 3.3\text{V}$ V_{OUT} , $I_{\text{OUT}} = 0\text{A}$, PFM モード (固定出力電圧)		6.5		μA
I_{SUPPLY}	レギュレーション時の入力電源電流	$V_{\text{IN}} = 24\text{V}$, $V_{\text{BIAS}} = 3.3\text{V}$ V_{OUT} , $I_{\text{OUT}} = 0\text{A}$, FPWM モード (固定出力電圧)		4		μA
D_{MAX}	最大スイッチ デューティ サイクル ⁽¹⁾			98		%
電圧リファレンス (FB または BIAS)						
$V_{\text{OUT_5p0V_ACC}}$	$V_{\text{OUT}} = 5\text{V}$, $V_{\text{IN}} = 5.5\text{V} \sim 65\text{V}$, $I_{\text{OUT}} = 0\text{A}$ で全負荷に対応 ⁽²⁾	FPWM モード	-1.5		1.5	%
$V_{\text{OUT_5p0V_ACC}}$	$V_{\text{OUT}} = 5\text{V}$, $V_{\text{IN}} = 5.5\text{V} \sim 65\text{V}$, $I_{\text{OUT}} = 0\text{A}$ で全負荷に対応 ⁽²⁾	自動モード	-1.5		2.5	%
$V_{\text{OUT_3p3V_ACC}}$	$V_{\text{OUT}} = 3.3\text{V}$, $V_{\text{IN}} = 3.6\text{V} \sim 65\text{V}$, $I_{\text{OUT}} = 0\text{A}$ で全負荷に対応 ⁽²⁾	FPWM モード	-1.5		1.5	%
$V_{\text{OUT_3p3V_ACC}}$	$V_{\text{OUT}} = 3.3\text{V}$, $V_{\text{IN}} = 3.6\text{V} \sim 65\text{V}$, $I_{\text{OUT}} = 0\text{A}$ で全負荷に対応 ⁽²⁾	自動モード	-1.5		2.5	%
スペクトラム拡散						
f_{SSS}	スペクトラム拡散動作の周波数スパン - 中心周波数からの最大偏差 ⁽³⁾	スペクトラム拡散オン		± 2		%
f_{PSS}	スペクトラム拡散疑似ランダム パターン周波数 ⁽³⁾			0.98	1.5	Hz
効率						
η	効率	$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 3.3\text{V}$, $I_{\text{OUT}} = 0.6\text{A}$, $F_{\text{SW}} = 1\text{MHz}$		82.7		%
η	効率	$V_{\text{IN}} = 24\text{V}$, $V_{\text{OUT}} = 3.3\text{V}$, $I_{\text{OUT}} = 0.6\text{A}$, $F_{\text{SW}} = 1\text{MHz}$		80.2		%
η	効率	$V_{\text{IN}} = 24\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 0.6\text{A}$, $F_{\text{SW}} = 1\text{MHz}$		84.7		%
η	効率	$V_{\text{IN}} = 36\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 0.6\text{A}$, $F_{\text{SW}} = 1\text{MHz}$		82.3		%
η	効率	$V_{\text{IN}} = 24\text{V}$, $V_{\text{OUT}} = 12\text{V}$, $I_{\text{OUT}} = 0.4\text{A}$, $F_{\text{SW}} = 2.2\text{MHz}$		88.4		%
η	効率	$V_{\text{IN}} = 48\text{V}$, $V_{\text{OUT}} = 12\text{V}$, $I_{\text{OUT}} = 0.4\text{A}$, $F_{\text{SW}} = 2.2\text{MHz}$		78.5		%

6.6 システム特性 (続き)

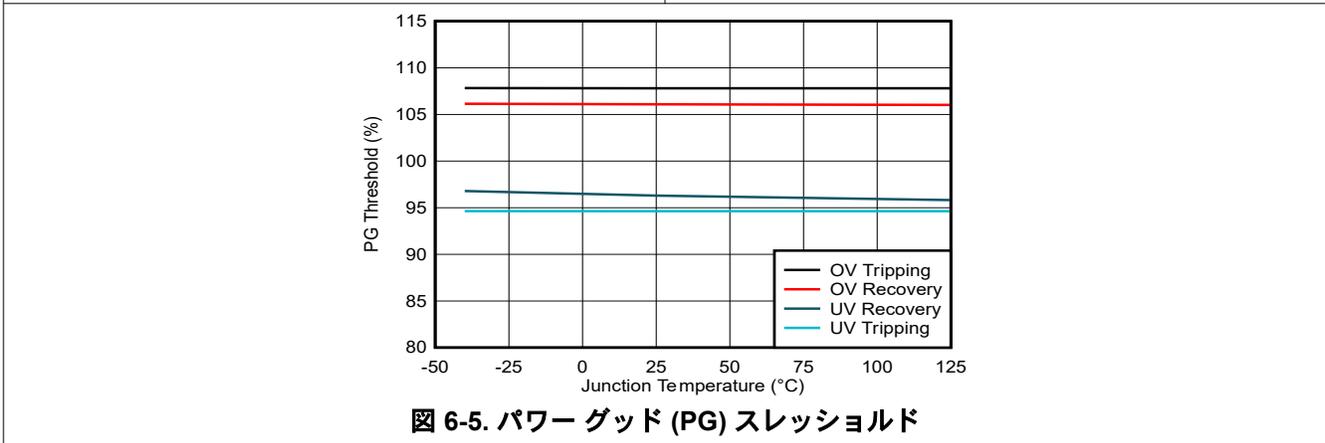
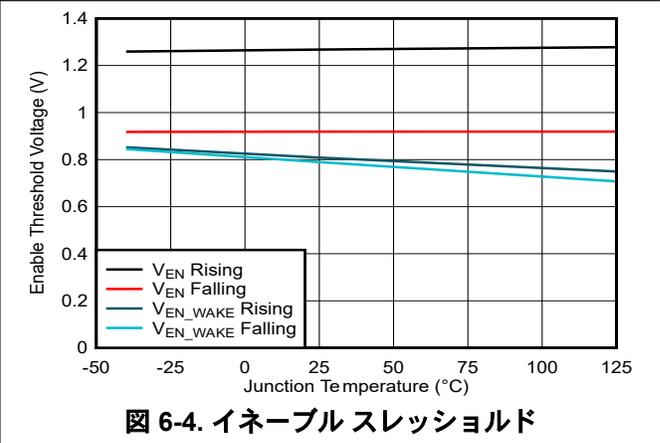
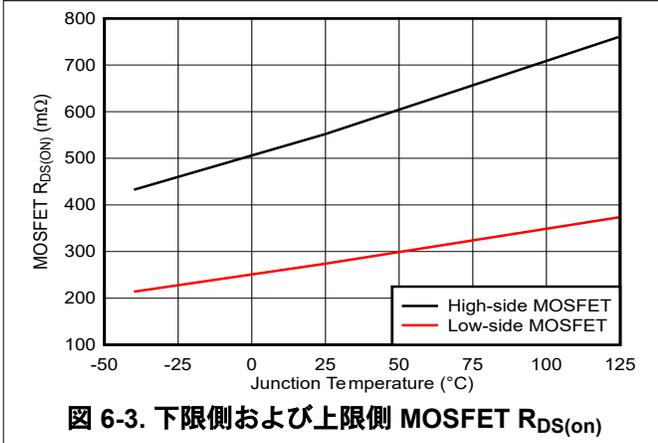
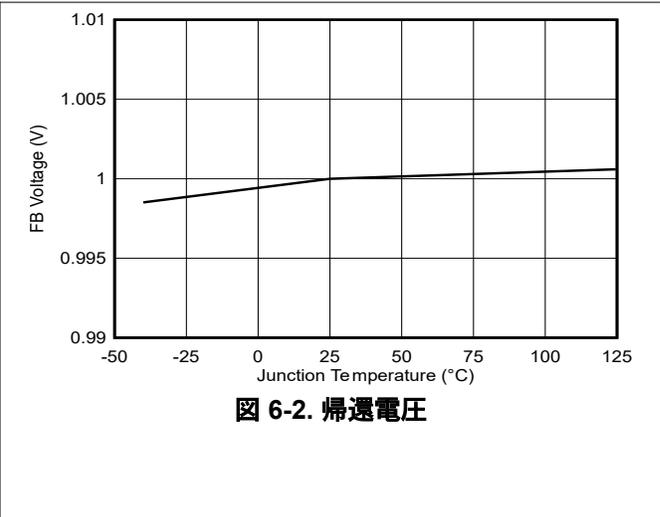
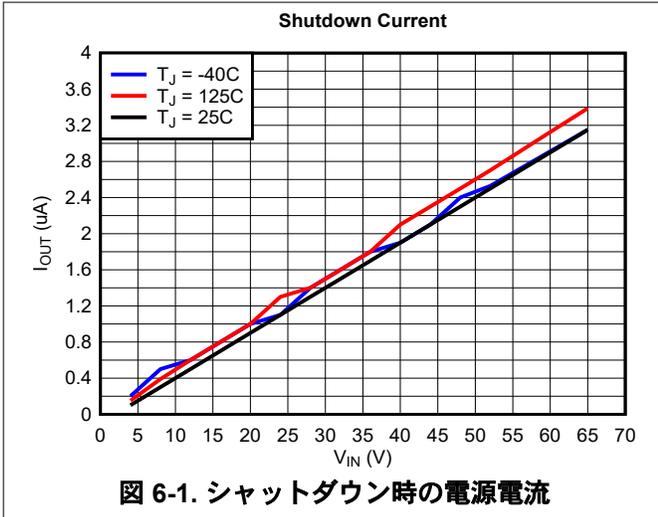
以下の仕様は、標準的なアプリケーション回路にのみ適用され、コンポーネントの公称値が設定されています。「代表値 (TYP)」列の仕様は、 $T_J = 25^\circ\text{C}$ にのみ適用されます。 $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$ の温度範囲での標準的な部品の場合、最小 (MIN) および最大 (MAX) 列の仕様は適用されます。これらの仕様は、製造試験では保証されていません。

パラメータ		テスト条件	最小値	標準値	最大値	単位
サーマル シャットダウン						
T_{SD-R}	サーマル シャットダウン立ち上がり	シャットダウン スレッショルド	158	168	180	$^\circ\text{C}$
T_{SD-F}	サーマル シャットダウン立ち下がり	復帰スレッショルド	150	158	165	$^\circ\text{C}$
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス		8	10	15	$^\circ\text{C}$

- ドロップアウト時にはスイッチング周波数が低下し、実効デューティサイクルが増加します。最小周波数は、約 $f_{MIN} = 1 / (t_{ON-MAX} + T_{OFF-MIN})$ でクランプされます。 $D_{MAX} = t_{ON-MAX} / (t_{ON-MAX} + t_{OFF-MIN})$ 。
- 偏差は $V_{IN} = 13.5\text{V}$ を基準にします
- 設計により規定されています。実製品の検査は行っていません。

6.7 代表的特性

特に記述のない限り、次の条件が適用されます。T_A = 25°C、V_{IN} = 24V



6.8 代表的特性 : $V_{IN} = 12V$

特に記述のない限り、次の条件が適用されます: $T_A = 25^\circ C$

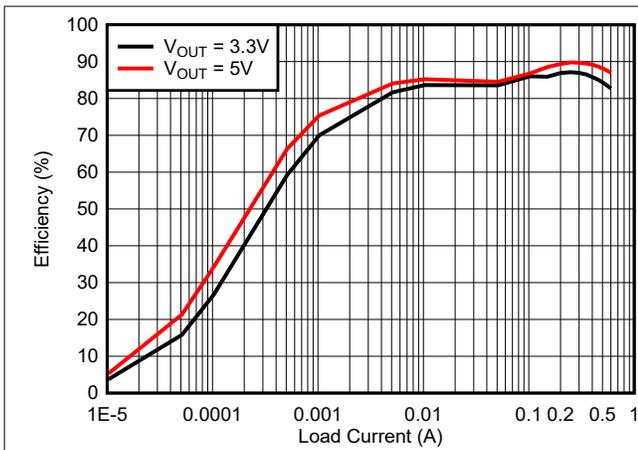


図 6-6. 自動モードにおける効率

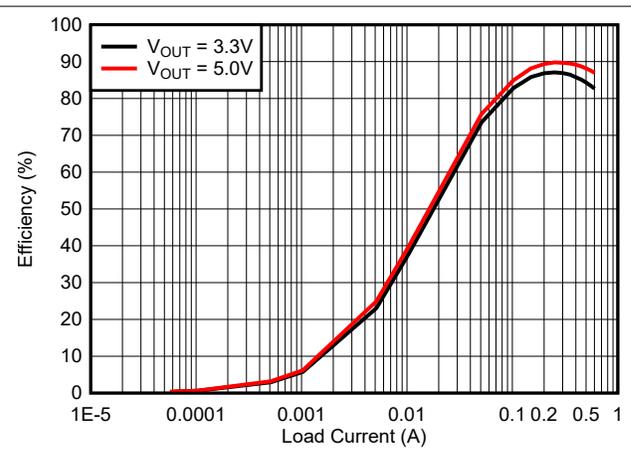


図 6-7. FPWM モードにおける効率

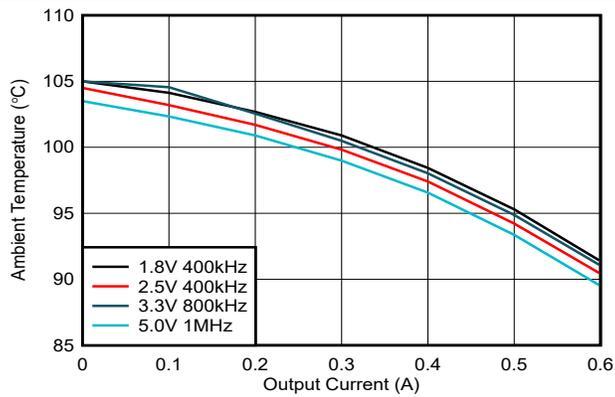
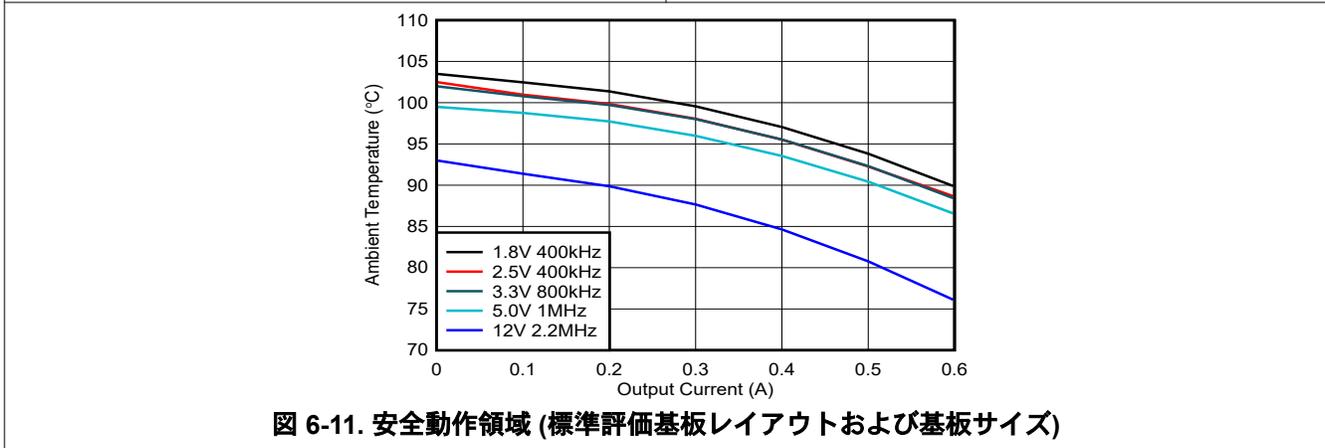
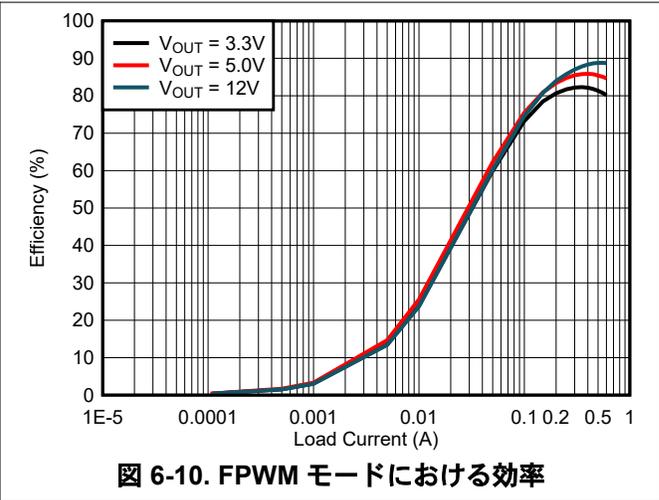
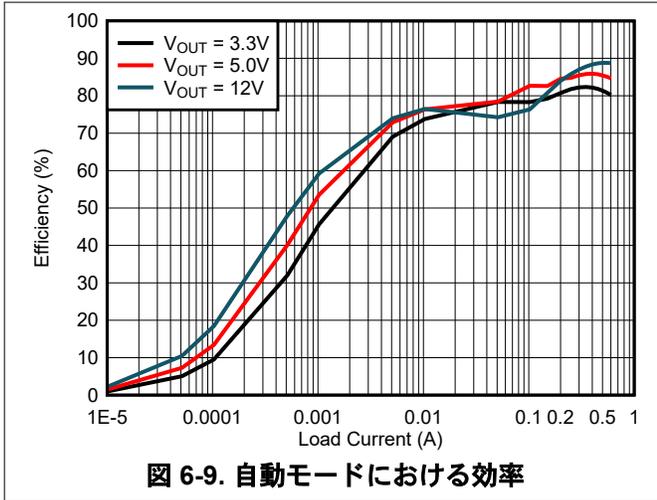


図 6-8. 安全動作領域 (標準評価基板レイアウトおよび基板サイズ)

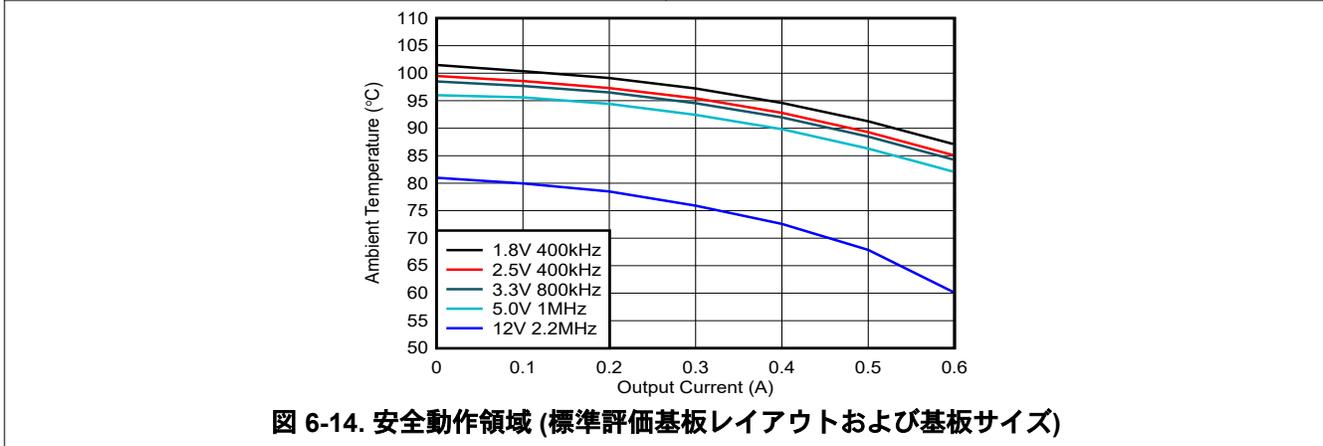
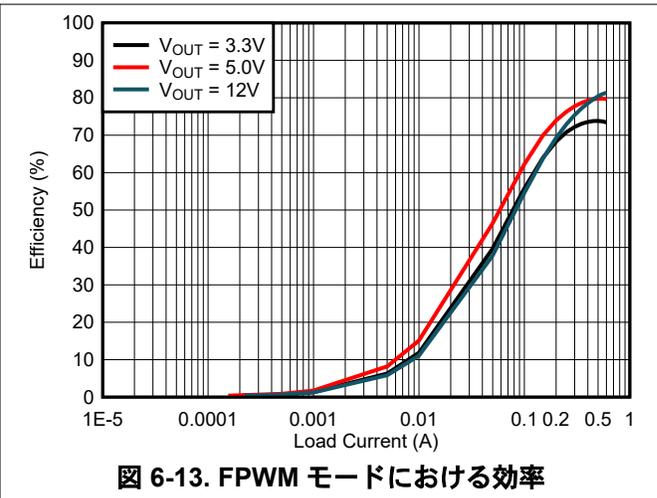
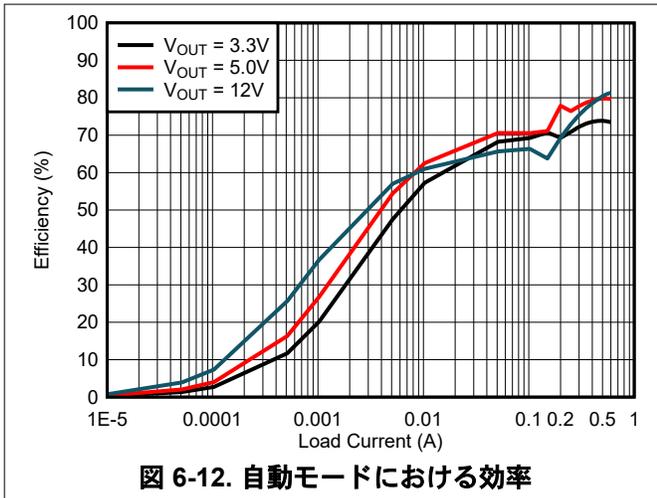
6.9 代表的特性 : $V_{IN} = 24V$

特に記述のない限り、次の条件が適用されます: $T_A = 25^\circ C$



6.10 代表的特性 : $V_{IN} = 48V$

特に記述のない限り、次の条件が適用されます: $T_A = 25^\circ C$



7 詳細説明

7.1 概要

TPSM365R6 または TPSM365R3 は、3V から 65V の電源電圧で動作する使いやすい同期整流降圧 DC/DC 電源モジュールです。このデバイスは、5V、12V、24V、48V の電源レールからの降圧変換を目的としています。電源コントローラ、インダクタ、MOSFET を内蔵した TPSM365R6 または TPSM365R3 は、非常に小型のソリューションサイズで、高効率かつ超低入力静止電流により、最大 600mA または 300mA DC 負荷電流を供給します。このデバイスは実装が簡単になるように設計されていますが、対象アプリケーションに応じて使用を最適化する柔軟性があります。制御ループ補償は不要で、設計時間の短縮と外部部品点数の減少につながります。

TPSM365Rx は、幅広いスイッチング周波数とデューティ比で動作可能です。最小オン時間またはオフ時間が目的のデューティ比をサポートできない場合は、スイッチング周波数が自動的に低下し、出力電圧レギュレーションが維持されます。適切な内部ループ補償により、TPSM365Rx を使用したシステム設計時間を大幅に短縮でき、外付け部品も最小限に抑えられます。さらに、遅延リリース機能を備えた PGOOD 出力機能により、多くのアプリケーションでリセットスーパーバイザを不要にできます。

TPSM365Rx は、RT ピン または外部クロック信号を使用してスイッチング周波数を 200kHz～2.2MHz にプログラム可能であり、ノイズの影響を受けやすいアプリケーションで EMI 性能を向上させる特殊な機能を内蔵しています：

- フリップ チップ オンリード (FCOL) 技術およびピン配置設計を採用した最適化されたパッケージは、放射 EMI を低減するシールド付きスイッチ ノード レイアウトを可能にします。
- デュアル ランダム スペクトラム拡散 (PRSS)により、ピーク放射を低減します。
- クロック同期と FPWM モードにより、負荷電流範囲全体にわたってスイッチング周波数を一定に維持できます。

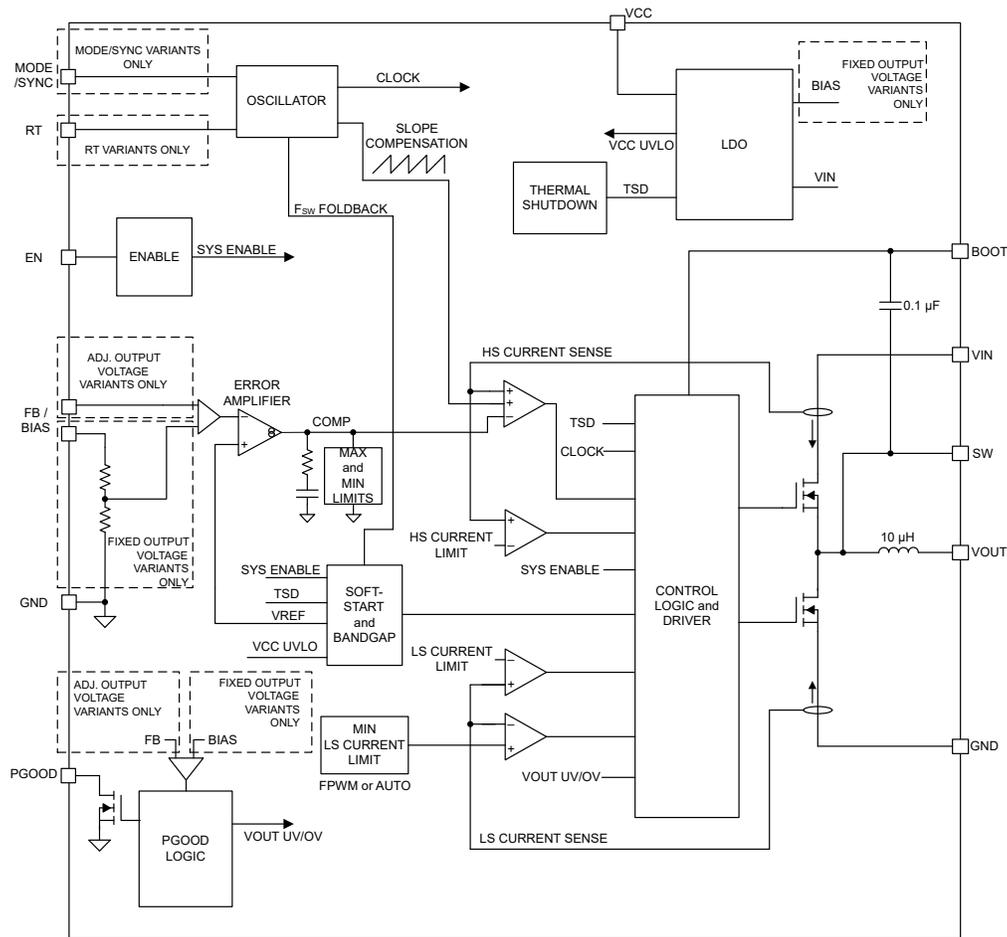
これらの機能を組み合わせることでコモンモードチョーク、シールド、入力フィルタインダクタが不要になり、EMI/EMC 低減対策の複雑さとコストを大幅に削減することができます。

TPSM365Rx モジュールには、堅牢なシステム要件に対応する固有の保護機能も内蔵されています。

- 電源レールのシーケンシングと障害報告用のオープンドレイン PGOOD インジケータ
- 以下の機能を提供するヒステリシス付き高精度イネーブル入力
 - プログラム可能なライン低電圧誤動作防止 (UVLO)
 - リモート オン/オフ特性
- プリバイアス負荷への単調起動を備えた内部固定出力電圧ソフト スタート
- サイクル単位のピーク電流制限とバレー電流制限によるヒカップ モード過電流保護
- 自動回復機能付きサーマル シャットダウン。

これらの機能により、幅広い範囲のアプリケーションに対応した柔軟で使いやすいプラットフォームを可能にします。ピン配置はレイアウトが単純になるよう設計されており、必要な外付け部品はほとんどありません。レイアウト例については、[セクション 8.4](#) を参照してください。

7.2 機能ブロック図



7.3 機能説明

7.3.1 入力電圧範囲

TPSM365Rx モジュールは、3V ~ 65V の定常的な入力電圧範囲に対応しており、一般的な 12V ~ 48V の入力電源レールからの降圧変換を目的としています。図 7-1 の回路図に、単一の入力電源を使用して TPSM365Rx ベースの降圧レギュレータを実装するために必要なすべての部品を示します。

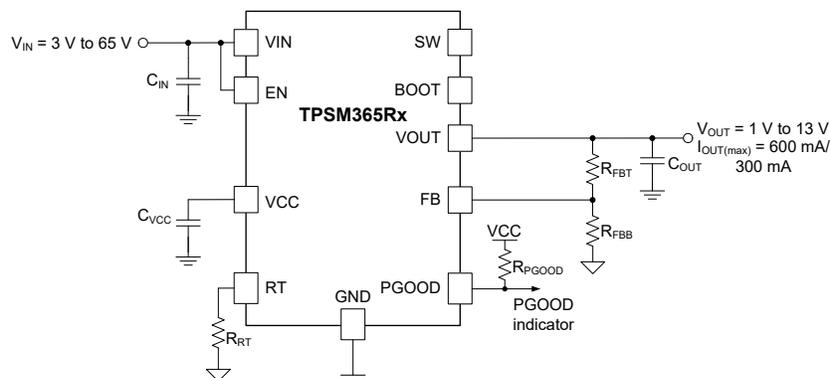


図 7-1. 入力電圧動作範囲が 3V~65V の場合の TPSM365Rx の回路図

ラインまたは負荷過渡イベントの間、VIN ピンの電圧が絶対最大定格 (70V) を超えないように特に注意してください。絶対最大定格を超える VIN ピンでの電圧リンギングは、IC に損傷を与える可能性があります。

7.3.2 出力電圧の選択

可変出力電圧バリエーション

可変出力電圧バリエーションについて、TPSM365Rx は出力電圧範囲を 1.0V ~ 13V に調整できます。出力電圧を設定するには、 R_{FBT} と R_{FBB} の 2 つの抵抗が必要です (図 7-2 を参照)。 R_{FBT} は、VOUT (レギュレーション点) と FB ピンの間に接続します。 R_{FBB} は、FB ピンと AGND の間に接続します。TPSM365Rx ファミリの可変出力電圧オプションを持つバリエーションは 1V の内部リファレンス電圧を備えた設計になっています。 R_{FBT} の最小許容値を式 1 の使用で計算できます。

$$R_{FBT}[\text{k}\Omega] = R_{FBB}[\text{k}\Omega] \times \left(\frac{V_{OUT}[\text{V}]}{1\text{V}} - 1 \right) \quad (1)$$

可変出力オプションを採用する場合、過渡応答を最適化するため、 R_{FBT} と並列に追加のフィードフォワード コンデンサ C_{FF} が必要となる場合があります。追加情報については、セクション 8.2.1.2.7 を参照してください。固定出力バリエーションの場合、抵抗分圧器もフィードフォワード コンデンサ C_{FF} も追加する必要はありません。

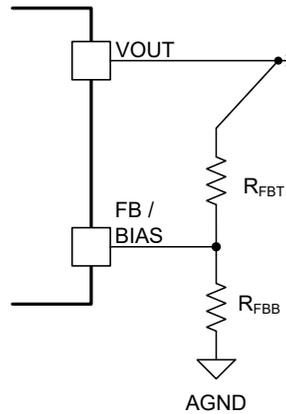


図 7-2. 可変出力バリエーションの出力電圧の設定

表 7-1. 標準 R_{FBT} 値、推奨 F_{SW} 、最小 C_{OUT}

V_{OUT} (V)	R_{FBT} (k Ω) ⁽¹⁾	推奨 F_{SW} (kHz)	$C_{OUT(MIN)}$ (μ F) (実効値)	V_{OUT} (V)	R_{FBT} (k Ω) ⁽¹⁾	推奨 F_{SW} (kHz)	$C_{OUT(MIN)}$ (μ F) (実効値)
1.0	短絡	400	300	3.3	23.2	800	40
1.2	2	500	200	5.0	40.2	1000	25
1.5	4.99	500	160	7.5	64.9	1300	20
1.8	8.06	600	120	10	90.9	1500	15
2.0	10	600	100	12	110	2000	5
2.5	15	750	65	13	120	2200	5
3.0	20	750	50				

(1) $R_{FBB} = 10\text{k}\Omega$

ほとんどのアプリケーションでは、 R_{FBB} の値として 10 k Ω を選択します。 R_{FBT} の値が大きいほど、消費される DC 電流が少なくなります。軽負荷時の効率が重要な場合、この抵抗値を大きくすることは必須です。フィードバックパスがノイズの影響を受けやすくなるため、TI では 1 M Ω を超える R_{FBT} は推奨しません。一般に、帰還抵抗が大きいほど、帰還経路のレイアウトをより慎重に行う必要があります。PCB のノイズの多い領域から帰還パターンを遠ざけると同時に、帰還パター

ンをできるだけ短くすることが重要です。レイアウトに関するその他の推奨事項については、[セクション 8.4](#) を参照してください。

固定出力電圧バリエーション

TPSM365Rx を固定出力構成 (外付け抵抗なし) で使用する場合は、単純に **FB/BIAS** を出力 (**VOUT**) に接続します。**3.3V** または **5V** 固定出力バリエーションは工場出荷時に個々に調整されます。固定出力バリエーションの詳細については、[セクション 4](#) を参照してください。

7.3.3 入力コンデンサ

入力コンデンサは、モジュールに印加される、スイッチング周波数の **AC** 電流に起因する入力リップル電圧を制限するために必要とされます。テキサス・インスツルメンツは、幅広い温度範囲で低インピーダンスと高い **RMS** 電流定格を実現するセラミックコンデンサの使用を推奨しています。[式 2](#) に、入力コンデンサの **RMS** 電流を示します。入力コンデンサの **RMS** 電流の最大値は **D = 0.5** のときに発生します。この時点で、コンデンサの **RMS** 電流定格は出力電流の半分以上を超えています。

$$I_{CIN,rms} = \sqrt{D \times \left[I_{OUT}^2 \times (1 - D) + \frac{\Delta I_L^2}{12} \right]} \quad (2)$$

ここで、

- **D = VOUT / VIN** はモジュールのデューティサイクルです。

理想的には、降圧段への入力電流の **DC** 成分と **AC** 成分は、それぞれ入力電圧源と入力コンデンサによって供給されます。インダクタリップル電流を無視すると、入力コンデンサは、**D** 間隔の間に振幅 (**IOUT - IIN**) の電流をソースし、**1 - D** 間隔の間に **IIN** をシンクします。そのため、入力コンデンサは、出力電流に等しいピークツーピーク振幅の方形波電流を導通します。結果として生じる **AC** リップル電圧の容量性成分は三角波になります。**ESR** 関連のリップル成分だけでなく、[式 3](#) にピークツーピークリップル電圧の振幅を示します。

$$\Delta V_{IN} = \frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times C_{IN}} + I_{OUT} \times R_{ESR} \quad (3)$$

[式 4](#) に、特定の負荷電流に必要な入力容量を示します。

$$C_{IN} \geq \frac{D \times (1 - D) \times I_{OUT}}{F_{SW} \times (\Delta V_{IN} - R_{ESR} \times I_{OUT})} \quad (4)$$

ここで、

- ΔV_{IN} は、入力電圧リップルの仕様です。

TPSM365Rx には、最低入力容量が **2.2- μ F** のセラミックタイプが必要です。十分な電圧および温度定格を持つ高品質のセラミックタイプコンデンサのみを使用します。セラミック入力コンデンサは、本パワーモジュールに低インピーダンスソースを供給するだけでなく、リップル電流を供給して、他の回路からスイッチングノイズを絶縁します。負荷過渡要件を持つアプリケーションでは、追加の容量が必要となる場合があります。入力コンデンサの電圧定格は、最大入力電圧よりも高い必要があります。セラミックコンデンサの印加電圧に対するディレーティングを補償するために、最大入力電圧の **2** 倍の電圧を定格とする、複数のコンデンサを並列に配置することを推奨します。[表 7-2](#) に、メーカー毎に推奨されるコンデンサのリストを示します。

表 7-2. 推奨入力コンデンサ

メーカー (1)	誘電	部品番号	ケースサイズ	コンデンサ特性	
				定格電圧(V)	容量 (μ F) (2)
TDK	X7R	C3225X7R2A225K230AM	1210	100	2.2
Kemet	X7R	C1210C225K1RAC	1210	100	2.2
Kyocera / AVX	X7R	12061C225KAT4A	1206	100	2.2

表 7-2. 推奨入力コンデンサ (続き)

メーカー (1)	誘電	部品番号	ケースサイズ	コンデンサ特性	
				定格電圧(V)	容量 (μF) (2)
Samsung Electro-Mechanics 社	X7R	CL32B225KCJSNNE	1210	100	2.2
Taiyo Yuden	X7R	MSASH32MSB7225KPNA01	1210	100	2.2

- (1) この表に記載されているコンデンサの入手可能性、材料組成、RoHS および鉛フリーのステータス、製造プロセスの要件については、コンデンサのサプライヤにお問い合わせください。サードパーティー製品に関する免責事項をご覧ください。
- (2) 銘板の容量値 (実効値は、印加された DC 電圧および温度に基づいて低いです)。

7.3.4 出力コンデンサ

表 7-1 に、TPSM365Rx に必要な最小出力容量を示します。セラミック コンデンサを使用する場合は、DC バイアスと温度変動の影響を考慮する必要があります。セラミック コンデンサの場合、パッケージ サイズ、電圧定格、誘電体材料は、標準定格値と容量の実際の実効値の差に寄与します。

$C_{OUT(MIN)}$ を超える容量を追加する場合、容量にはセラミック タイプ、低 ESR ポリマー タイプ、またはこれら 2 つの組み合わせを使用できます。メーカーごとに推奨される出力コンデンサのリストについては、表 7-3 を参照してください。

表 7-3. 推奨出力コンデンサ

メーカー (1)	温度係数	部品番号	ケースサイズ	コンデンサ特性	
				電圧 (V)	容量 (μF) (2)
TDK	X7R	CGA5L1X7R1C106K160AC	1206	16	10
Murata (村田製作所)	X7R	GCM31CR71C106KA64L	1206	16	10
TDK	X7R	C3216X7R1E106K160AB	1206	25	10
Murata (村田製作所)	X7R	GRM32ER71E226M	1210	25	22
TDK	X7R	C3225X7R1E226M250AB	1210	25	22

- (1) この表に記載されているコンデンサの入手可能性、材料組成、RoHS および鉛フリーのステータス、製造プロセスの要件については、コンデンサのサプライヤにお問い合わせください。サードパーティー製品に関する免責事項をご覧ください。
- (2) 銘板の容量値 (実効値は、印加された DC 電圧および温度に基づいて低いです)。

7.3.5 イネーブル、起動、およびシャットダウン

EN ピンの電圧によって、TPSM365Rx の起動またはリモート シャットダウンを制御します。EN ピンの電圧が $V_{EN-WAKE} = 0.4V$ 未満である限り、本デバイスはシャットダウン状態を維持します。シャットダウン中、デバイスが消費する入力電流は通常 $0.5 \mu A$ ($V_{IN} = 13.5V$) まで低下します。EN ピンの電圧が $V_{EN-WAKE}$ を上回ると、本デバイスはスタンバイモードに移行し、内部 LDO が起動して VCC を生成します。EN の電圧がさらに上昇し、 $V_{EN-VOUT}$ に近づくと、本デバイスは最終的にスイッチングを開始し、ソフトスタートを使って起動モードに移行します。本デバイスのシャットダウン プロセス中に、EN 入力電圧の測定値が $(V_{EN-VOUT} - V_{EN-HYST})$ を下回ると、レギュレータはスイッチングを停止し、デバイス スタンバイモードに戻ります。EN ピンの電圧が $V_{EN-WAKE}$ を下回ると、本デバイスは確実にシャットダウンされます。リモート高精度制御が不要な場合、高電圧に対応した EN 入力ピンを VIN 入力ピンに直接接続できます。EN 入力ピンをフローティングにすることはできません。

各種 EN しきい値パラメータとそれらの値については、セクション 6.5 に記載されています。図 7-3 に、高精度イネーブルの動作を示し、図 7-4 に、アプリケーションでの代表的なリモート EN の起動波形を示します。EN が High になってから約 1ms の遅延の後、出力電圧はソフトスタートで上がり始め、約 2.58ms (t_{SS}) 後にほぼ最終値に達します。約 1.956 ms (t_{PGOOD_ACT}) の遅延の後、PG フラグが high になります。起動中、ソフトスタート時間が経過するまで、本デバイスは FPWM モードに移行できません。この時間は、EN の立ち上がりエッジから測定されます。

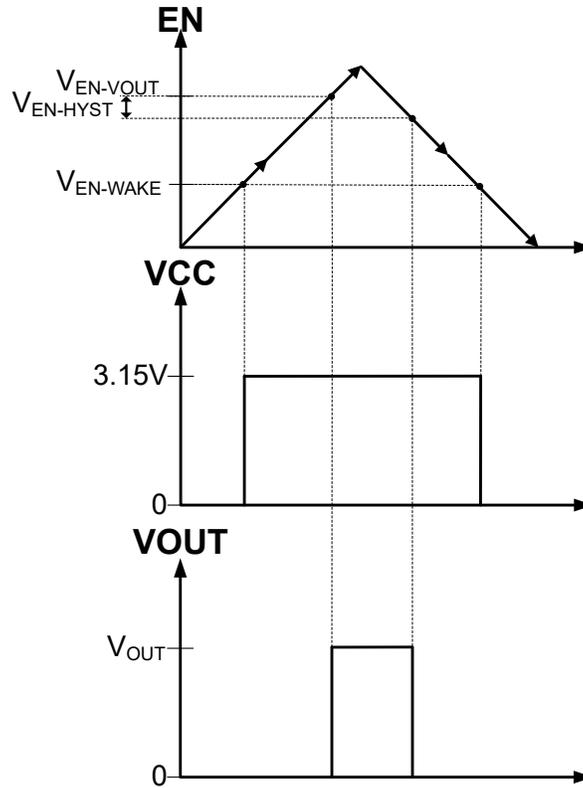


図 7-3. 高精度イネーブルの動作

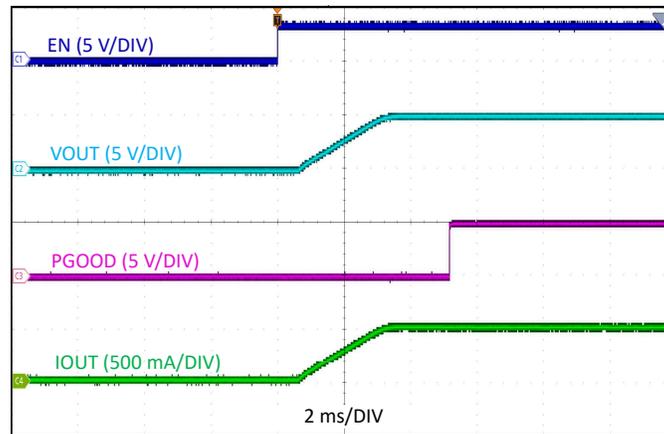


図 7-4. イネーブルによる起動 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $I_{OUT} = 0.5A$

EN ピンによる外部 UVLO

場合によっては、本デバイスが内部的に備えているものとは異なる入力 UVLO レベルが必要とされることがあります。これは、図 7-5 に示す回路を使うことで実現できます。本デバイスがオンする入力電圧を V_{ON} 、オフする入力電圧を V_{OFF} と表します。最初に、 R_{ENB} の値を $10k\Omega \sim 100k\Omega$ の範囲で選択し、次に、式 6 と式 5 を使って R_{ENT} と V_{OFF} をそれぞれ計算します。

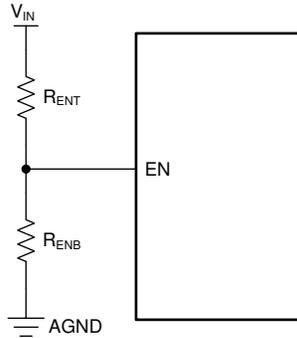


図 7-5. 外部 UVLO アプリケーション用のセットアップ

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN} - V_{OUT}} - 1 \right) \times R_{ENB} \quad (5)$$

$$V_{OFF} = V_{ON} \times \left(1 - \frac{V_{EN} - HYST}{V_{EN} - V_{OUT}} \right) \quad (6)$$

ここで、

- V_{ON} は V_{IN} のターンオン電圧、
- V_{OFF} は V_{IN} のターンオフ電圧です。

7.3.6 外部 CLK SYNC (MODE/SYNC 付き)

1 つのシステムの中で複数のレギュレータの動作を同期させることは、明確なシステムレベルの性能を実現するためにしばしば望ましい機能です。MODE/SYNC ピンを備えた、TPSM365Rx の一部のバリエーションを使用すると、電源設計者は本デバイスを共通の外部クロックに同期させることができます。デバイスの同期によって、MODE/SYNC ピンに供給されるクロック信号はデバイスのスイッチングと同相になります。外部クロック同期は、すべての大きなグリッチを除去するフェーズロックループ (PLL) を使用して実装されます。TPSM365Rx に供給される外部クロックは、内部の自走クロックを置き換えますが、いかなる周波数フォールドバック動作にも影響しません。出力電圧は引き続き適切にレギュレートされます。同期信号が入力されている場合、本デバイスは FPWM モードに維持され、軽負荷時には CCM で動作します。

TPSM365Rx の MODE/SYNC 入力ピンは次の 3 つの選択可能なモードのいずれかで動作できます。

- 自動モード: パルス周波数変調 (PFM) 動作は、軽負荷時に有効化され、ダイオード エミュレーションは、インダクタを流れる逆電流を防止します。
- FPWM モード: FPWM モードでは、ダイオード エミュレーションは無効化され、電流はインダクタを逆方向に流れることができます。これにより、負荷電流が流れなくても最大周波数で動作できます。
- SYNC モード: 内部クロックは、MODE/SYNC ピンに印加された外部信号にロックします。出力電圧を最大周波数で制御でき、最小オフ時間または最小オン時間によって制限されない限り、クロック周波数は、MODE/SYNC ピンに印加された信号の周波数に一致します。本デバイスは、同期モードに入っているにもかかわらず、FPWM モードであるかのように動作します (ダイオード エミュレーションが無効化され、無負荷でも、MODE/SYNC ピンに印加された周波数に一致できます)。

7.3.6.1 パルス依存 MODE/SYNC ピン制御

本デバイスによる 1 つ以上の動作モードを必要とするほとんどのシステムは、マイクロプロセッサなどのデジタル回路によって制御されます。これらのシステムは、動的な信号は簡単に生成できますが、マルチレベル信号を生成するのは不得意です。パルス依存 MODE/SYNC ピン制御は、これらのシステムに有効です。パルス依存 MODE/SYNC ピン制御を開始するには、有効な同期信号を印加する必要があります。表 7-4 に、パルス依存モード選択設定の概要を示します。

表 7-4. パルス依存モード選択の設定

MODE/SYNC 入力	モード
$> V_{MODE_H}$	FPWM (工場出荷時にスペクトラム拡散機能を設定)
$< V_{MODE_L}$	自動モード (工場出荷時にスペクトラム拡散機能を設定)
同期クロック	SYNC モード

図 7-6 に、パルス依存 MODE/SYNC 制御中の自動モードと FPWM モードとの間の遷移を示します。本デバイスは、 t_{MODE} の時間の後に新しい動作モードに遷移します。図 7-6 と図 7-7 に詳細を示します。

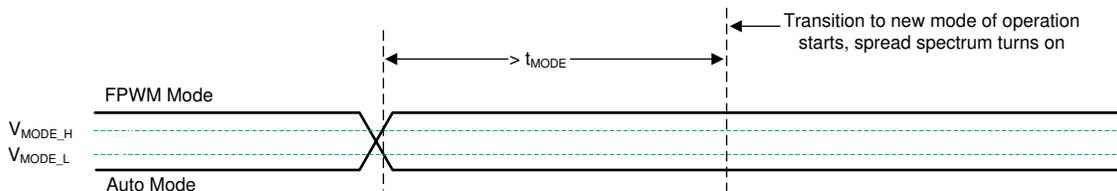


図 7-6. 自動モードと FPWM モードとの間の遷移

MODE/SYNC 電圧が一定のまま t_{MODE} より長い時間が経過すると、本デバイスは (工場出荷時の設定が有効化されている場合) スペクトラム拡散をオンにして、自動モードと FPWM モードのどちらかに移行し、MODE/SYNC はパルス依存方式で動作し続けます。



図 7-7. 同期モードから自動モードへの遷移

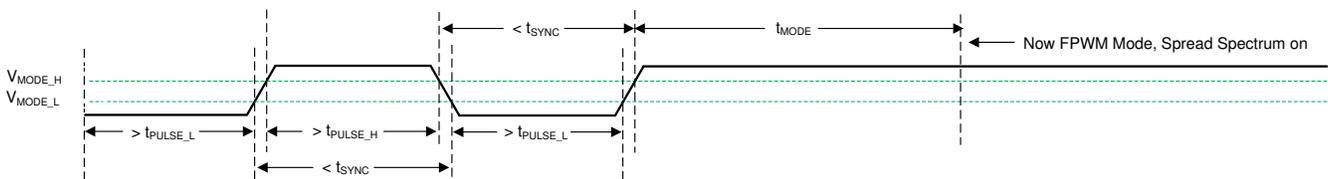


図 7-8. 同期モードから FPWM モードへの遷移

7.3.7 スイッチング周波数 (RT)

TPSM365Rx デバイスファミリのうち、RT ピンを備えた一部のバリエントを使用することで、電源設計者はアプリケーションにおいて 200kHz ~ 2.2MHz の任意の動作周波数を設定できます。目的のスイッチング周波数に必要な抵抗値を決定するには、図 7-9 を参照します。または簡単に表 7-6 から選択します。RT ピンバリエントと

MODE/SYNC ピンバリエントは、同じピン位置を共有しています。電源設計者は、RT ピンバリエントを使って、アプリケーションの必要性に応じて動作スイッチング周波数を調整することと、MODE/SYNC バリエントを使って、外部クロック信

号と同期させることのどちらかを行うことができます。RT ピンのプログラミングに関する選択については、表 7-5 を参照してください。

表 7-5. RT ピンの設定

RT 入力	スイッチング周波数
VCC	1MHz
GND	2.2MHz
RT から GND へ	図 7-9 に従って調整可能
フローティング (推奨しません)	スイッチングなし

$$R_T = \frac{18286}{F_{sw}^{1.021}} \quad (7)$$

ここで、

- R_T は周波数設定抵抗の値 (k Ω) です。
- F_{sw} はスイッチング周波数 (kHz) です。

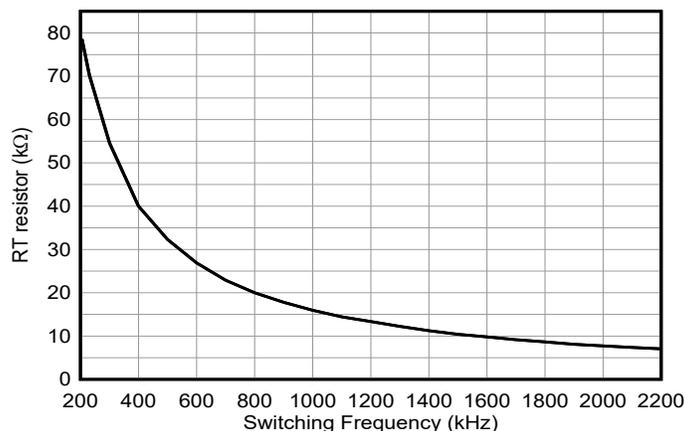


図 7-9. RT の値と周波数との関係

スイッチング周波数は、本デバイスの出力電圧の設定に基づいて選択する必要があります。一般的な入力電圧における、 R_{RT} 抵抗の値と、それによって決まるスイッチング周波数での出力電圧の許容範囲については、表 7-6 を参照してください。

表 7-6. スイッチング周波数と出力電圧との関係 ($I_{OUT} = 600mA$)

F _{sw} (kHz)	R _{RT} (k Ω)	V _{IN} = 5V		V _{IN} = 12V		V _{IN} = 24V		V _{IN} = 36V		V _{IN} = 48V	
		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)	
		最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
200	81.6	1	1	-	-	-	-	-	-	-	-
400	40.2	1	2.4	1	2	1	1.9	1.1	1.8	1.4	1.8
600	26.7	1	2.7	1	4	1.1	3	1.6	2.8	2.1	2.8
800	19.8	1	3.1	1	6	1.4	4.4	2.1	3.9	2.7	3.8
1000	15.8	1	3.5	1	6	1.7	5.8	2.6	5.1	3.4	4.9
1200	13.2	1	3.9	1.1	6	2.1	8	3.1	6.4	4.1	6
1400	11.3	1	4	1.2	6.4	2.4	12	3.6	7.9	4.8	7.3
1600	9.76	1	4	1.4	7	2.7	12	4.1	9.7	5.4	8.6
1800	8.66	1	4	1.6	7.4	3.1	12	4.6	11.9	6.1	10.1
2000	7.77	1	4	1.7	7.8	3.4	12	5.1	13	6.8	11.7

表 7-6. スイッチング周波数と出力電圧との関係 (I_{OUT} = 600mA) (続き)

F _{sw} (kHz)	R _{RT} (kΩ)	V _{IN} = 5V		V _{IN} = 12V		V _{IN} = 24V		V _{IN} = 36V		V _{IN} = 48V	
		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)		V _{OUT} の範囲 (V)	
		最小値	最大値								
2200	7.06	1	4	1.9	8.2	3.7	12	5.6	13	7.4	13

7.3.8 パワー グッド出力動作

TPSM365Rx の PGOOD ピンを使ったパワー グッド機能は、出力電圧が安定化範囲を外れたときはすぐにシステム マイクロプロセッサをリセットするために使用できます。通常の起動中だけでなく、デバイス フォルト条件 (電流制限、サーマル シャットダウンなど) の際も、このオープンドレイン出力は Low に維持されます。グリッチ フィルタは、出力電圧の短時間の変動 (ラインおよび負荷過渡時など) に対するフラグの誤動作を防止します。t_{RESET_FILTER} よりも短い出力電圧変動では、パワー グッド フラグは立ちません。図 7-10 に、パワー グッド動作を分かりやすく図示します。表 7-7 に、PGOOD 動作の詳細な内訳を示します。ここで、V_{PGUV} は V_{OUT} (目的の安定化出力電圧) と PG_{UV} の積、V_{PGHYS} は V_{OUT} と PG_{HYS} の積として定義されます。ここで、PG_{UV} と PG_{HYS} はどちらもセクション 6.5 に記載されています。最初の起動時に、V_{EN-VOUT} がトリガされてからパワーグッドに High のフラグが立つまでに生じる総遅延時間は 5 ms (標準値) です。この遅延は本デバイスの起動時にのみ発生し、パワー グッド機能のその他の通常動作中は発生しません。EN が Low にプルされると、パワー グッド フラグ出力も Low に強制されます。EN が Low であれば、入力電圧 (V_{PGD-VALID}) が 1V (標準値) 以上である限り、パワーグッドは有効です。

パワー グッド出力回路はオープンドレインの N チャネル MOSFET で構成されており、適切なロジック電源に接続された外付けプルアップ抵抗を必要とします。パワー グッド出力は、必要に応じて適切な抵抗を介して V_{CC} または V_{OUT} にプルアップすることもできます。この機能が不要な場合、PGOOD ピンをオープンにし、またはグランドに接続できます。このピンに流れ込む電流は、4mA 以下に制限します。

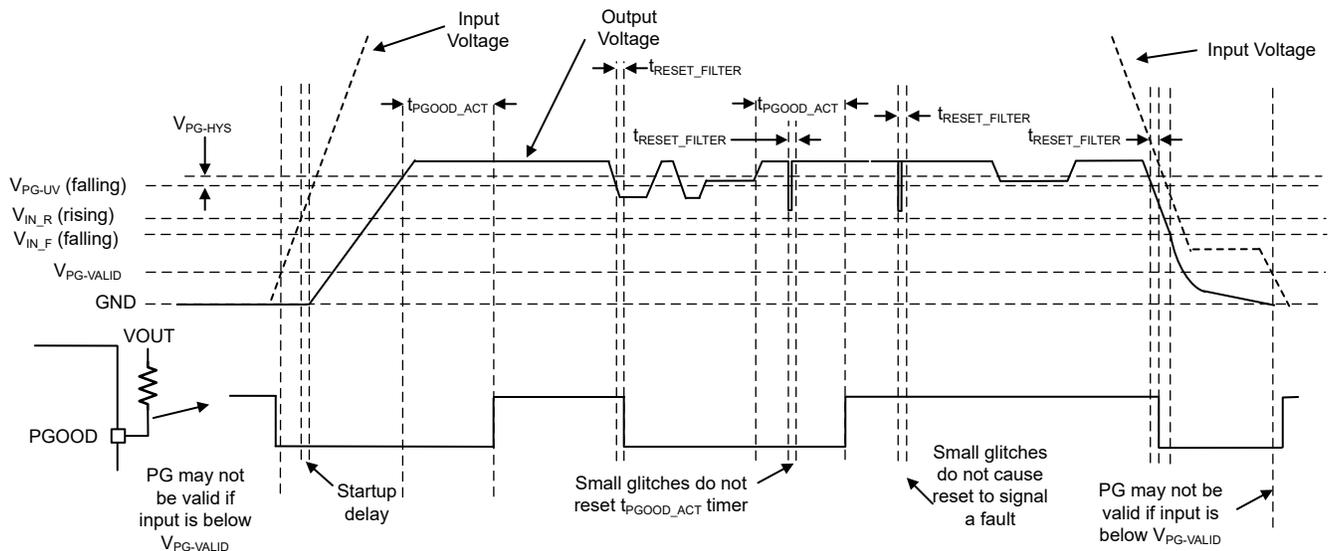


図 7-10. パワー グッド動作 (OV イベントは含まれません)

表 7-7. PGOOD のフォルト条件 (Low にプル)

フォルト条件の開始	フォルト条件の終了 (その後、PGOOD 出力が解放される前に t _{PGOOD_ACT} が経過する必要があります。)
「V _{OUT} < V _{PGUV} 」かつ「t > t _{RESET_FILTER} 」	出力電圧がレギュレートされている。 V _{PGUV} + V _{PGHYS} < V _{OUT} < V _{PGOV} - V _{PGHYS}
「V _{OUT} > V _{PGOV} 」かつ「t > t _{RESET_FILTER} 」	出力電圧がレギュレートされている。
T _J > T _{SD-R}	T _J < T _{SD-R} - T _{SD-HYS} とレギュレーションに出力電圧
EN < V _{EN-VOUT} - V _{EN-HYST}	EN > V _{EN-VOUT} かつ出力電圧がレギュレートされている

表 7-7. PGOOD のフォルト条件 (Low にプル) (続き)

フォルト条件の開始	フォルト条件の終了 (その後、PGOOD 出力が解放される前に t_{PGOOD_ACT} が経過する必要があります。)
$V_{CC} < V_{CC-UVLO} - V_{CC-UVLO-HYST}$	$V_{CC} > V_{CC-UVLO}$ かつ出力電圧が統制されている

7.3.9 内部 LDO、VCC UVLO、と BIAS 入力

TPSM365Rx は、すべての内部電源のために内部 LDO 出力と VCC ピンを使用します。VCC ピンは VIN (可変出力バリエーションの場合) または BIAS (固定出力バリエーションの場合) から電力を供給します。固定出力構成では、TPSM365Rx がアクティブになった後ではあるがレギュレーションに達していない場合、BIAS 電圧が 3.15V に達するまで (またはソフトスタート後、本デバイスが定常状態のレギュレーションに達するまで)、VCC レールには入力電圧 (VIN) から電力が供給され続けます。可変出力バリエーションと固定出力バリエーションの両方で、VCC レールは通常 3.15V と測定されます。不適切な動作を防止するため、VCC には、内部電圧が低すぎる場合にスイッチングを停止する低電圧保護機能が備わっています。セクション 6.5 の $V_{VCC-UVLO}$ および $V_{VCC-UVLO-HYST}$ を参照してください。起動中、VCC は瞬間的に通常の動作電圧を超えて $V_{VCC-UVLO}$ を上回った後、通常の動作電圧まで低下します。これらの低電圧保護機能の値が LDO ドロップアウトと組み合わせられると、最小入力電圧の立ち上がりおよび立ち下がりがスレッシュホールドを駆動することに注意してください。

7.3.10 ブートストラップ電圧および $V_{BOOT-UVLO}$ (BOOT 端子)

HS スイッチを確実にターンオンさせるため、ハイサイド スイッチ ドライバ回路は、VIN よりも高いバイアス電圧を必要とします。BOOT 端子の電圧を (SW + VCC) まで昇圧するためのチャージ ポンプとして機能する、BOOT と SW との間に接続された 0.1 μ F のコンデンサが内蔵されています。ソリューションの物理的なサイズを最小化するため、TPSM365Rx のダイにはブート ダイオードが内蔵されています。ブート レールには UVLO 設定が備わっています。この UVLO は $V_{BOOT-UVLO}$ のスレッシュホールドを持っており、通常は 2.3V に設定されています。ブート コンデンサが、SW ピンを基準として、この電圧を超えて充電されていない場合、本デバイスは充電シーケンスを開始し、ハイサイド素子をターンオンしようとする前にローサイド スイッチをターンオンします。

7.3.11 スペクトラム拡散

スペクトラム拡散の目的は、一定の周波数で動作する代わりに、特定の周波数のピーク放射をより広い範囲の周波数に拡散することで、これらのピーク放射を除去することです。TPSM365Rx を搭載したほとんどのシステムでは、スイッチング周波数の最初の数個の高調波からの低い周波数の伝導エミッションは、簡単にフィルタで除去できます。設計でより難しいことは、FM 帯域に妨害を与えるより高い高調波での放射の低減です。これらの高調波はしばしば、スイッチ ノードとインダクタの周囲の電界によって環境と結合します。TPSM365Rx は、FM および TV 帯域にわたってエネルギーを滑らかに拡散できる $\pm 2\%$ の周波数拡散を採用しており、この拡散幅はデバイスのスイッチング周波数未満の分数調波放射を制限するのに十分小さい値です。本デバイスのスイッチング周波数でのピーク放射の低減量はわずか (1dB 未満) ですが、FM 帯域内のピークは通常 6dB 以上低減されます。

TPSM365Rx は、線形帰還シフト レジスタ (LFSR) を使ったサイクル間周波数ホッピング方式を採用しています。このインテリジェント疑似ランダム ジェネレータは、出力リップルを制限するためにサイクル間の周波数変化を制限します。疑似ランダム パターンは、オーディオ帯域よりも低い 1.5Hz 未満で繰り返されます。

スペクトラム拡散は、TPSM365Rx のクロックが本来の周波数で自走している間に限り利用できます。以下の条件はすべてスペクトラム拡散に優先し、スペクトラム拡散はオフになります。

- 低い入力電圧での動作 (ドロップアウトでの動作) により、クロック速度が低下している場合。
- 自動モードで軽負荷によりクロック速度が低下した場合。FPWM モードで動作している場合、無負荷であってもスペクトラム拡散が有効となっている可能性があるため、注意してください。
- 入出力電圧比が大きいため、クロック速度が低下した場合。オン時間が最小オン時間に達した場合にこの動作モードが想定されます。電气的特性を参照してください。
- クロックが外部クロックに同期している。

7.3.12 ソフト スタートとドロップアウトからの回復

TPSM365Rx を使用して設計する場合、図 7-11 および図 7-12 に示すように、ドロップアウトからの回復とソフト スタートに起因する出力電圧の上昇は、2 つの個別の動作条件と見なす必要があります。ソフト スタートは、以下のいずれかの条件によってトリガされます。

- デバイスの VIN ピンに電力が供給され、低電圧ロックアウトが解除される。
- 本デバイスをオンにするために EN が使われた。
- 過熱保護によるシャットダウンから回復した。

ソフトスタートがトリガされた後、パワー モジュールは以下の動作を実行します。

- 出力電圧を制御するためにパワー モジュールが使用する基準電圧が、ゆっくりと上昇します。その結果、出力電圧が (それまで 0V だった場合)、 t_{SS} の時間をかけて目的の値の 90% に達します。
- 動作モードが自動動作モードに設定され、ローサイド MOSFET のダイオード エミュレーション モードがアクティブになります。これにより、出力を Low にしなくても起動できます。これは、プリバイアス スタートアップ時に出力に電圧がすでに存在している場合でも同様です。

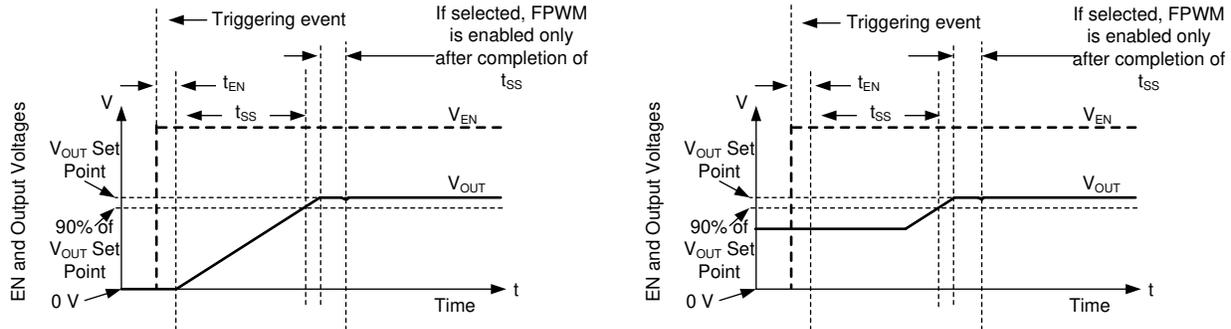


図 7-11. ソフトスタート、プリバイアスあり/なし

7.3.12.1 ドロップアウトからの回復

出力電圧の低下が数 % を超えると常に、出力電圧はゆっくり上昇します。この条件は、本書ではドロップアウトからの正常な回復と呼ばれ、ソフトスタートとは以下の 2 つの重要な点で異なります。

- 基準電圧は、現在の出力電圧を実現するために必要な値よりも約 1% 高い値に設定される。
- 本デバイスが FPWM に設定されている場合、ドロップアウトからの回復中はそのモードで動作し続けます。外部電源によって出力電圧が突然プルアップされた場合、TPSM365Rx は出力をプルダウンする場合があります。通常動作中に存在するすべての保護機能は作動しており、出力が高い電圧またはグラウンドに短絡した場合の致命的な障害を防止していることに注意します。

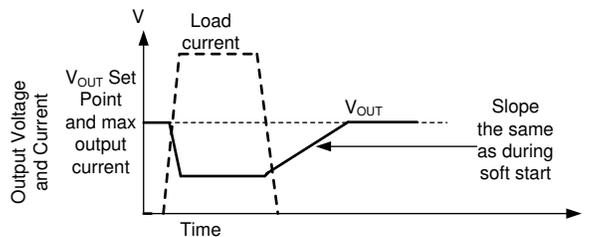


図 7-12. ドロップアウトからの回復

出力電圧の低下が、高負荷と低入力電圧のどちらによるものであっても、出力がその設定点を下回る原因となっている条件が解消された後、起動時と同じ速度で出力は上昇します。図 7-12 に、この挙動の例を示します。

7.3.13 過電流保護 (OCP)

TPSM365Rx は、ハイサイド (HS) MOSFET とローサイド (LS) MOSFET の両方でサイクル バイ サイクル電流制限回路を使うことで、過電流状態から保護されています。電流は、スイッチング サイクルごとに電流制限スレッシュホールドと比較されます。過電流状態の間、出力電圧は低下します。

ハイサイド MOSFET 過電流保護機能は、代表的なピーク電流モード制御方式で実装されています。HS スイッチ電流は、短いブランキング時間の後に HS がオンになると検出されます。固定電流セットポイントと、内部誤差アンプルーブ出

力からスロープ補償を引いた値のいずれか小さい方と HS スイッチ電流が、スイッチングサイクルごとに比較されます。内部誤差アンプルー出力には最大値があり、スロープ補償はデューティサイクルに対応して大きくなるため、デューティ係数が一般的に 35% より大きい場合、デューティ係数が大きくなると HS 電流制限値は下がります。

LS スイッチがオンになると、LS スイッチを流れる電流もセンスされ、監視されます。ハイサイド デバイスと同様にローサイド デバイスは、内部誤差アンプルーによって制御されるターンオフ限界値を持っています。ローサイド デバイスの場合、発振器が正常に新しいスイッチング サイクルを開始したとしても、電流がこの値を超えるとターンオフは禁止されます。また、ハイサイド デバイスと同様に、ターンオフ電流に許容される高さに限界があります。これをローサイド電流制限と呼びます。LS 電流制限を超えた場合、LS MOSFET はオン状態を維持し、HS スイッチはターンオンしません。LS 電流がこの制限値を下回ると、LS スイッチはオフになり、HS 素子が最後にオンになってから 1 クロック周期以上が経過しさえすれば、HS スイッチは再度オンになります。

7.3.14 サーマル シャットダウン

サーマル シャットダウンは、本デバイスの接合部温度が 168°C (標準値) を超えると内部スイッチをオフにすることで、総電力損失を制限します。サーマル シャットダウンは、158°C (最小値) 未満ではトリガされません。サーマル シャットダウンが発生した後、ヒステリシスにより、接合部温度が約 158°C (標準値) に低下するまで、本デバイスはスイッチングできません。接合部温度が 158°C (標準値) 下回ると、TPSM365Rx は再度ソフトスタートを試みます。

高い接合部温度に起因して TPSM365Rx がシャットダウンされるとはいえ、電力は VCC に供給され続けます。高い接合部温度のせいで本デバイスが無効化されると同時に、VCC の短絡による過熱を防止するため、VCC に電力を供給する LDO の電流制限値が低減されます。サーマル シャットダウン時の LDO の供給電流はわずか数ミリアンペアです。

7.4 デバイスの機能モード

7.4.1 シャットダウンモード

EN ピンは、本デバイスの電氣的オン / オフ制御に使用できます。EN ピンの電圧が 0.4V (標準値) を下回ると、パワーモジュールは電圧を出力しなくなり、本デバイスはシャットダウン モードに入ります。シャットダウン モードでは、静止電流が 0.5µA (標準値) まで低下します。

7.4.2 スタンバイ モード

内部 LDO の EN スレッシュホールドは、レギュレータの出力よりも低い値です。EN ピンの電圧が $V_{EN-WAKE}$ より高く、かつ出力電圧の高精度イネーブル スレッシュホールドより低い場合、内部 LDO は VCC 電圧を 3.15V (標準値) にレギュレートします。VCC が UVLO を上回ると、高精度イネーブル回路がオンになります。EN ピンの電圧が高精度イネーブルしきい値を上回らない限り、SW ノードの内部パワー MOSFET はオフのままです。TPSM365Rx は UVLO 保護も採用しています。VCC 電圧が UVLO レベルを下回ると、レギュレータの出力はオフになります。

7.4.3 アクティブモード

EN ピンの電圧が $V_{EN-VOUT}$ を上回っており、かつ V_{IN} が $V_{IN,R}$ を満たすのに十分高く、かつその他の故障条件が存在しない場合に TPSM365Rx は常にアクティブモードになります。この動作を可能にする最も簡単な方法は、EN ピンを V_{IN} に接続することです。これにより、印加された入力電圧が最小 $V_{IN,R}$ を超えると自動的に起動できます。

アクティブモードでは、負荷電流、入力電圧、出力電圧に応じて、TPSM365Rx は次の 5 つのモードのいずれかになります：

- 負荷電流がインダクタリップル電流の 1/2 より大きいときには、固定周波数の連続導通モード (CCM) になります。
- 自動モード - 軽負荷動作: パルス周波数変調 (PFM) (非常に軽い負荷でスイッチング周波数が低下した場合)
- FPWM モード - 軽負荷動作: 不連続導通モード (DCM) (負荷電流がインダクタリップル電流の 1/2 未満である場合)
- 最小オン時間: 入力電圧が高くかつ出力電圧が低い場合に、レギュレーションを維持するため、スイッチング周波数が低下します。
- ドロップアウト モード: 電圧低下を最小限に抑えるため、スイッチング周波数が低下します。

7.4.3.1 CCM モード

以下の TPSM365Rx の動作説明については、[セクション 7.2](#) を参照してください。CCM では、TPSM365Rx は、内蔵ハイサイド (HS) およびローサイド (LS) スイッチを各種デューティ サイクル (D) でオンにすることで、出力電圧のレギュレーションを実現します。HS スイッチのオン時間注、SW ピンの電圧、 V_{SW} は V_{IN} までスイングし、インダクタ電流は線形的な傾きで増加します。HS スイッチは、制御ロジックによってオフにされます。HS スイッチのオフ時間 (t_{OFF}) の間、LS スイッチはオンにされます。インダクタ電流は LS スイッチを通して放電され、LS スイッチの両端の電圧降下によって V_{SW} をグランドの下まで強制的にスイングさせます。一定の出力電圧を維持するため、降圧モジュールのコンバータ ループはデューティ サイクルを調整します。D は、HS スイッチのオン時間をスイッチング周期で割った値として次のように定義されます。

$$D = T_{ON} / T_{SW} \quad (8)$$

損失が無視される理想的な降圧モジュール コンバータでは、次のように D は出力電圧に比例し、入力電圧に反比例します。

$$D = V_{OUT} / V_{IN} \quad (9)$$

7.4.3.2 AUTO モード - 軽負荷動作

軽負荷時、TPSM365Rx は 2 種類の動作を行うことができます。自動モード動作と呼ばれる動作を使うと、負荷が重い際の通常電流モードと高効率の軽負荷動作との間を継ぎ目なく移行できます。FPWM モードと呼ばれるもう 1 つの動作では、無負荷時でも最大周波数が維持されます。TPSM365Rx の動作モードは、このファミリの選択されたバリエーションによって異なります。周波数を外部信号に同期させる場合、すべてのデバイスは FPWM モードで動作することに注意します。

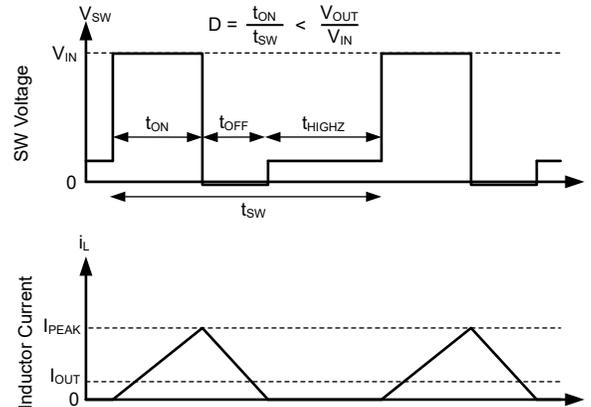
TPSM365Rx では、自動モードでのみ軽負荷動作が使われます。軽負荷動作では、効率を向上させるため次の 2 つの手法が使われます。

- DCM 動作が可能なダイオード エミュレーション ([図 7-13](#) を参照)
- 周波数低減 ([図 7-14](#) を参照)

これら 2 つの機能は、同時に動作することで軽負荷時の効率を向上させますが、互いに独立して動作することに注意します。

7.4.3.2.1 ダイオード エミュレーション

ダイオードエミュレーションは、インダクタを流れる逆電流を防止し、固定ピークインダクタ電流の場合、レギュレーションのためにより低い周波数が必要となります。ダイオード エミュレーションは、周波数が下がった際のリップル電流も制限します。固定ピーク電流では、出力電流がゼロに向かって低下するにつれて、レギュレーションを維持するために周波数をゼロに近い値まで下げる必要があります。



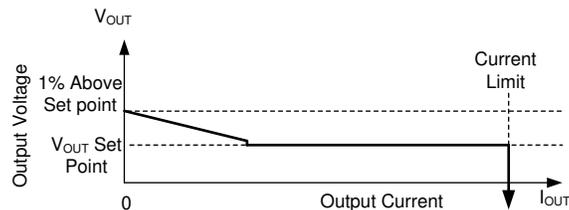
自動モードでは、SW ノード電流がゼロに近づくときローサイド素子はオフになります。その結果、出力電流が CCM で発生する可能性があるインダクタリップルの 1/2 未満になると、本デバイスは DCM で動作します。これは、ダイオード エミュレーションが機能しているということと等価です。

図 7-13. PFM 動作

TPSM365Rx には、自動モードの最小ピーク インダクタ電流設定があります (セクション 6.5 の $I_{PEAK-MIN}$ を参照)。入力電圧を一定にした状態で、電流値が下がると、オン時間は一定になります。その後、周波数を調整することで、レギュレーションが達成されます。この動作モードを PFM モードレギュレーションと呼びます。

7.4.3.2.2 周波数低減

TPSM365Rx は、出力電圧が高くなると常に周波数を下げます。この機能は、内部誤差アンプ補償出力 (内部信号 COMP) が Low でありかつ FB/BIAS のレギュレーション設定点と FB/BIAS に印加される電圧との間にオフセットが存在する場合、常に有効化されます。結果的に、自動モードでの軽負荷の間、通常動作の場合よりも出力インピーダンスが大きくなります。本デバイスが完全に無負荷である場合、出力電圧は約 1% 高くなるはずですが。



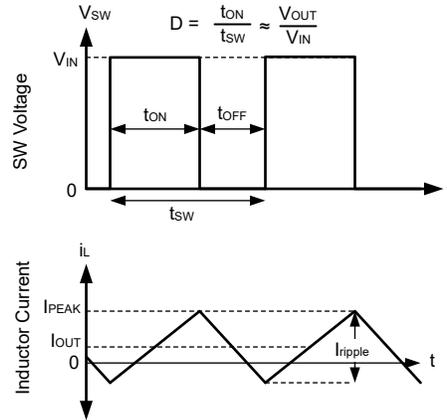
自動モードでは、本デバイスの出力電流が定格電流の約 1/10 を下回ると、降圧コンバータが完全に無負荷になった際に出力電圧が 1% 高くなるように出力抵抗が増大します。

図 7-14. 定常状態の出力電圧と自動モードの出力電流との関係

PFM 動作では、PFM 検出回路を動作させるために、出力電圧に小さな正の DC オフセットが必要となります。PFM の周波数が低いほど、 V_{OUT} に必要な DC オフセットは大きくなります。 V_{OUT} での DC オフセットが許容できない場合、 V_{OUT} に接続したダミー負荷または FPWM モードを使うことで、このオフセットを低減または除去できます。

7.4.3.3 FPWM モード - 軽負荷動作

FPWM モードでは、出力の負荷が軽い間、周波数が維持されます。周波数を維持するため、インダクタを流れる逆電流が制限されます。逆電流制限回路により、逆電流が制限されます。逆電流制限値については、セクション 6.5 を参照してください。



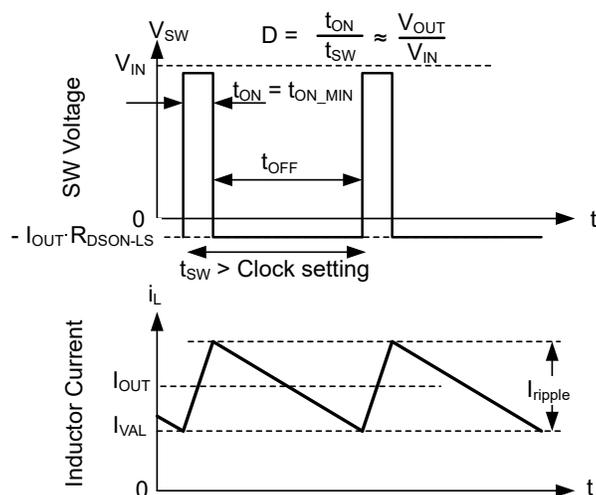
FPWM モードでは、 I_{OUT} が I_{ripple} の半分未満でも連続導通 (CCM) が可能です。

図 7-15. FPWM モード動作

デバイスの種類にかかわらず、FPWM モードでは、軽負荷時であっても最小オン時間を指示できるほど出力電圧が高ければ、依然として周波数を低減できるため、出力をプルアップする必要があるフォルト中でも良好に動作できます。

7.4.3.4 最小オン時間 (高入力電圧) での動作

TPSM365Rx は、出力電圧に対する入力電圧の比が、与えられたクロック設定のチップの最小オン時間よりも短いオン時間を必要とする場合でも、出力電圧をレギュレートし続けます。これは、バレー電流制御を使用して実現されます。補償回路は常に最大ピーク インダクタ電流と最大バレー インダクタ電流の両方を指示します。何らかの理由でバレー電流を超過した場合、補償回路によって決定された値をバレー電流が下回るまで、クロック サイクルは延長されます。本パワー モジュールが電流制限動作をしていない場合、最大バレー電流はピーク インダクタ電流よりも高く設定され、ピーク電流のみを使ったレギュレーションに失敗しない限りバレー制御が使われることがないようにしています。補償回路が指示したピーク コマンドをインダクタ ピーク電流値が上回るほど、出力電圧に対する入力電圧の比が高すぎる場合、出力電圧をレギュレートするのに十分な速さではハイサイド素子をオフにすることはできません。結果的に、補償回路はピーク電流とバレー電流の両方を小さくします。補償回路によって十分小さい電流が選択されると、バレー電流は、補償回路が指示した電流に一致します。これらの条件では、ローサイド素子がオンに維持され、目的のバレー電流をインダクタ電流が下回るまで、次のクロック サイクルは開始されません。オン時間は最小値に固定されているため、このタイプの動作は、コンスタントオンタイム (COT) 制御方式を採用したデバイスの動作と似ています。図 7-16 を参照してください。

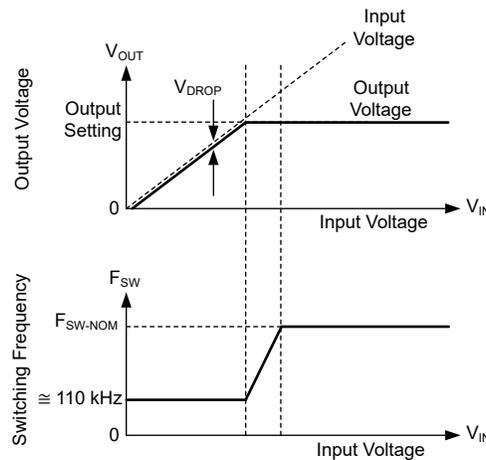


バレー制御モードでは、ピーク インダクタ電流ではなく、最小インダクタ電流が制御されます。

図 7-16. バレー電流モード動作

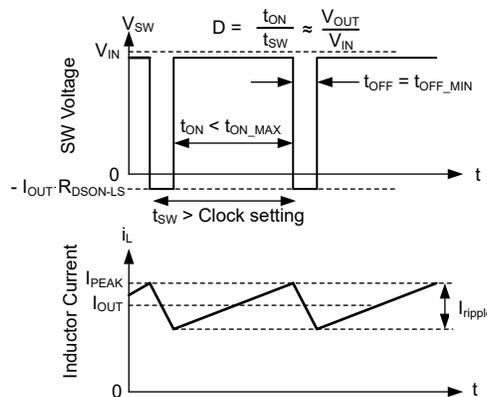
7.4.4 ドロップアウト

ドロップアウト動作とは、必要なデューティ サイクルを達成するために周波数を下げ、入力電圧に対する出力電圧の比を任意の値に制御することです。与えられたクロック周波数において、デューティ サイクルは最小オフ時間によって制限されます。クロック周波数が維持される場合、[図 7-18](#) に示すように、この制限値に達した後、出力電圧が低下する可能性があります。TPSM365Rx は、出力電圧が下がるのを許容するのではなく、必要なピークインダクタ電流が達成されるまで、クロックサイクルの終わりを超えてハイサイドスイッチのオン時間を延長します。必要なピーク インダクタ電流に達するか、または設定済みの最大オン時間、 t_{ON-MAX} 、約 $9 \mu s$ が経過すると、クロックは新しいサイクルを開始できます。その結果、最小オフ時間の存在に起因して、選択されたクロック周波数において必要なデューティ サイクルが達成できない場合、レギュレーションを維持するために周波数が低下します。[図 7-17](#) に示すように、 t_{ON-MAX} のオン時間を使っても出力電圧をレギュレートできないほど入力電圧が低い場合、出力電圧は入力電圧よりもわずかに V_{DROP} だけ低い値に下がります。ドロップアウトからの回復の詳細については、[セクション 7.3.12.1](#) を参照してください。



出力電圧および周波数と入力電圧との関係: 入力電圧と出力電圧設定値との差がほとんどない場合、本 IC はレギュレーションを維持するために周波数を下げます。入力電圧が低すぎて、約 110kHz で目的の出力電圧を供給できない場合、入力電圧は出力電圧に追従します。

図 7-17. ドロップアウト時の周波数と出力電圧



ドロップアウト中のスイッチング波形。インダクタ電流は、目的のピーク値に達するのに通常のクロックよりも長い時間を要します。その結果、周波数は低下します。この周波数の低下は t_{ON-MAX} によって制限されます。

図 7-18. ドロップアウト波形

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPSM365Rx は、わずか数個の外部部品を使用して、幅広い範囲の電源電圧を固定出力電圧に変換できます。TPSM365Rx の設計プロセスを迅速化および効率化するため、WEBENCH® オンライン ソフトウェアを利用して、反復的な設計手順と包括的な部品データベース アクセスを活用することで、完全な設計を生成できます。以下のセクションでは、TPSM365Rx パワー モジュールを構成するための設計手順について説明します。

すでに説明したように、TPSM365Rx は、高精度イネーブル、UVLO、PGOOD インジケータなど、システム設計要件を満たすための複数の追加機能も内蔵しています。以下に示すアプリケーション回路では、各種の使用事例に適した TPSM365Rx の構成方法を示しています。詳細については、『TPSM365R6EVM ユーザー ガイド』を参照してください。

注

以下のアプリケーション情報に記載されているすべての容量値は、特に記述のない限り実効値を指しています。実効値は、定格値や銘板値ではなく、DC バイアスおよび温度における実際の容量として定義されます。X7R 以上の誘電体を使用した、高品質で低 ESR のセラミック コンデンサを全体にわたって使用してください。値の大きいセラミック コンデンサは、すべて、通常の許容誤差と温度効果に加えて、電圧係数が大きくなります。DC バイアスを印加すると、静電容量は大幅に低下します。この点については、ケース サイズが大きく、より高い電圧定格のものが望ましいです。これらの影響を軽減するために、複数のコンデンサを並列に使用すれば、最小実効静電容量を必要な値まで大きくすることができます。これにより、個別のコンデンサの RMS 電流要件も緩和されます。実効静電容量の最小値を確保するため、コンデンサ バンクのバイアスおよび温度変動を慎重に検討する必要があります。

8.2 代表的なアプリケーション

以下の設計は TPSM365Rx を実装するための代表的なアプリケーションと設計手順のサンプルです。

8.2.1 600mA および 300mA 産業用アプリケーション向け同期整流降圧レギュレータ

図 8-1 および図 8-2 は、スイッチング周波数 1MHz、出力電圧 5V の代表的なアプリケーションにおける TPSM365R6 と TPSM365R3 のセットアップをそれぞれ示します。公称入力電圧は 24V です。RT ピンを VCC に接続することで、フリーランニングスイッチング周波数を 1MHz に設定します。

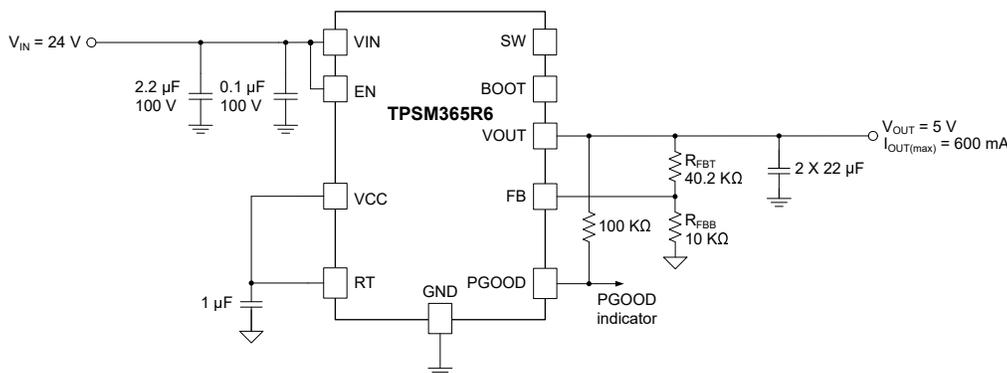


図 8-1. アプリケーション回路例

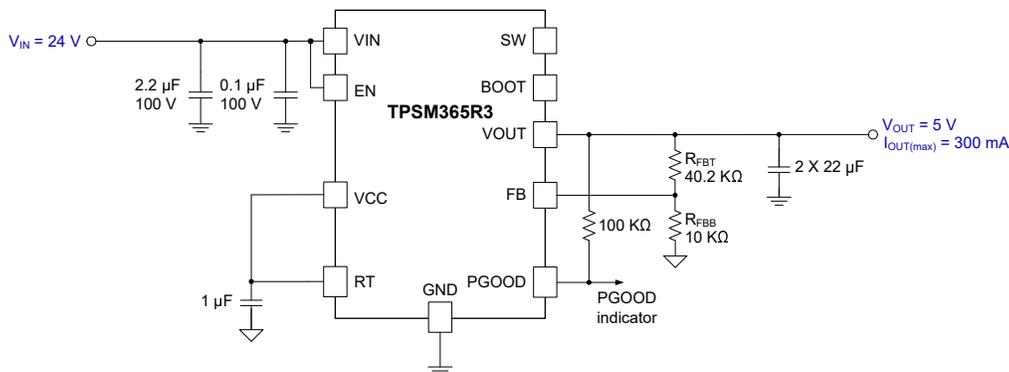


図 8-2. アプリケーション回路例

8.2.1.1 設計要件

この設計例では、表 8-1 に記載されているパラメータを入力パラメータとして使用し、[詳細な設計手順](#)の設計手順に従ってください。

表 8-1. 設計例のパラメータ

設計パラメータ	値
入力電圧	24V
出力電圧	5V
出力電流	0A ~ 600mA
スイッチング周波数	1MHz

表 8-2 により、選択した降圧モジュールの電力段部品を複数のベンダから入手できるようになります。このデザインでは、完全セラミック出力コンデンサを実装しています。

表 8-2. アプリケーション回路 1 の部品表

リファレンス指定子	数量	仕様	メーカー (1)	部品番号
C _{IN}	1	2.2µF、100V、X7R、1210、セラミック	TDK	C3225X7R2A225K230AB
	1	100µF、100V、X7R、0603、セラミック	Murata (村田製作所)	GRM188R72A104KA35J
C _{OUT}	2	22µF、25V、X7R、1210、セラミック	TDK	C3225X7R1E226M250AB
C _{VCC}	1	1µF、16V、X7R、0603、セラミック	TDK	C1608X7R1C105K080AC
U ₁	1	TPSM365R6 65V、600mA 同期整流式降圧 モジュール	テキサス・インスツルメンツ	TPSM365R6FRDNR

(1) [サードパーティー製品に関する免責事項](#)をご覧ください

一般的に、TPSM365Rx モジュールは、幅広い外付け部品とシステム パラメータで機能するように設計されています。しかし内部ループ補償は、特定の範囲の出力容量に対して最適化されています。

8.2.1.2 詳細な設計手順

8.2.1.2.1 WEBENCH® ツールによるカスタム設計

[ここをクリック](#)すると、WEBENCH Power Designer により、TPSM365Rx デバイスを使用するカスタム設計を作成できます。

- 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
- オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
- 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電氣的なシミュレーションを実行し、重要な波形と回路の性能を確認する。
- 熱シミュレーションを実行し、基板の熱特性を把握します。
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力します。
- 設計のレポートを PDF で印刷し、同僚と設計を共有する。

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

8.2.1.2.2 出力電圧の設定ポイント

TPSM365Rx デバイスの出力電圧は、抵抗デバイダ回路を使用して外部で調整可能です。R_{FBB} の推奨値は 10kΩ です。R_{FBT} の値は、表 7-1 から選択するか、式 10 を使って計算できます：

$$R_{FBT}[\text{k}\Omega] = R_{FBB}[\text{k}\Omega] \times \left(\frac{V_{OUT}[\text{V}]}{1\text{V}} - 1 \right) \quad (10)$$

目的の出力電圧が 5V の場合、この式から 40.2kΩ の値が得られます。R_{FBT} に対して利用可能な最も近い標準値である 40.2kΩ を選択します。または、固定 3.3V または 5V 出力電圧パワー モジュール バリエーションを使用する場合、FB/BIAS ピンを出力コンデンサに直接接続することもできます。

8.2.1.2.3 スイッチング周波数の選択

標準的な出力電圧の推奨スイッチング周波数については、表 7-1 を参照してください。5V 出力の場合、推奨スイッチング周波数は 1MHz です。スイッチング周波数を 1MHz に設定するには、RT ピンを VCC に接続します。

8.2.1.2.4 入力コンデンサの選択

TPSM365Rx には、最低入力容量が 1 × 2.2-μF および 1 × 0.1-μF のセラミックタイプが必要です。十分な電圧および温度定格を持つ高品質のセラミック タイプ コンデンサが必要です。入力コンデンサの電圧定格は、最大入力電圧よりも高い必要があります。

この設計では、2.2μF、100V、1210 ケースサイズと、0.1μF、100V、0603 ケースサイズのセラミックコンデンサを選定します。

8.2.1.2.5 出力コンデンサの選択

5V 出力の場合、TPSM365Rx が正常に動作するためには、25μF 以上の実効的な出力容量が必要です (表 7-1 を参照)。十分な電圧および温度定格を持つ高品質のセラミック タイプ コンデンサが必要です。リップル電圧を低減するため、または過渡的な負荷要件を持つアプリケーションのために、出力容量を追加することもできます。

この設計例では、2 × 22-μF、25V、1210 ケース サイズのセラミックコンデンサを選定します。これらのコンデンサの実効容量の合計値は 5V で約 42μF です。

8.2.1.2.6 VCC

VCC ピンは、レギュレータの制御回路に電力を供給するために使用される内部 LDO の出力です。この出力を正常に動作させるには、1μF、16V のセラミックコンデンサを VCC と GND との間に接続する必要があります。一般に、この出力に負荷として外部回路を接続できません。ただし、この出力は、パワー グッド機能のプルアップに電力を供給するために使えます (セクション 7.3.8 を参照)。この場合、10kΩ～100kΩ の範囲の値が適しています。VCC の公称出力電圧は 3.15V です。限界値については、セクション 6.5 を参照してください。

8.2.1.2.7 C_{FF} の選択

場合によっては、R_{FBT} の両端にフィードフォワード コンデンサを接続して、負荷過渡応答やループ位相マージンを改善できます。この方法は 100kΩ より大きい R_{FBT} を使用する場合に特に有効です。R_{FBT} の値が大きいと、FB ピンの寄生容量との組み合わせにより、小さな信号極が形成されてループの安定性に影響を与える可能性があります。C_{FF} は、この

影響を緩和するのに役立ちます。式 11 を使用して、 C_{FF} の値を推定できます。式 11 で求めた値を出発点として、より小さい値の C_{FF} コンデンサを使って利点が得られるかどうかを判定します。内部的に補正されるフィードフォワードコンデンサを持つ DC-DC コンバータの過渡応答の最適化アプリケーションレポートは、フィードフォワードコンデンサの実験に役立ちます。

$$C_{FF} < \frac{V_{OUT} \times C_{OUT}}{120 \times R_{FBT} \times \sqrt{\frac{V_{REF}}{V_{OUT}}}} \quad (11)$$

8.2.1.2.8 パワーグッド信号

出力電圧が存在し、かつレギュレートされていることを示すパワーグッド信号が必要なアプリケーションでは、PGOOD ピンと有効な電圧源との間に接続されたプルアップ抵抗を使用する必要があります。

この設計では、PGOOD ピンと VCC ピン (内部 3.15V LDO 出力) の間に 100-k Ω 抵抗を配置します。

8.2.1.2.9 最大周囲温度

他の電力変換デバイスと同様に、TPSM365Rx は動作中に内部で電力を消費します。この消費電力の影響により、パワー モジュールの内部温度が周囲温度よりも高くなります。内部ダイおよびインダクタ温度 (T_J) は、周囲温度、電力損失、本モジュールと PCB の組み合わせの実効熱抵抗 $R_{\theta JA}$ の関数です。TPSM365Rx の最大接合部温度は、125°C に制限する必要があります。この制限により、本モジュールの最大消費電力が制限され、それに伴って負荷電流も制限されます。式 12 に、重要なパラメータ間の関係を示します。周囲温度 (T_A) が高いほど、また $R_{\theta JA}$ 値が大きいほど、利用可能な最大出力電流は減少します。パワー モジュールの効率は、このデータシートに示す曲線を使用して推定できます。いずれかの曲線に目的の動作条件が見つからない場合は、補間によって効率を推定できます。または、目的のアプリケーション要件に合わせて EVM を調整し、効率を直接測定することもできます。 $R_{\theta JA}$ の正確な値を推定するのは、より困難です。『半導体および IC パッケージの熱評価基準』アプリケーション レポートで述べているように、「熱に関する情報」セクションに記載されている値は、設計目的には有効ではなく、アプリケーションの熱性能の推定には使用してはなりません。この表に報告されている値は、実際のアプリケーションではめったに見られない特定の一連の条件で測定されたものです。

$$I_{OUT|MAX} = \frac{(T_J - T_A)}{R_{\theta JA}} \times \frac{\eta}{1 - \eta} \times \frac{1}{V_{OUT}} \quad (12)$$

ここで、

- η は効率です。

実効 $R_{\theta JA}$ は重要なパラメータであり、以下のような多くの要因に依存します。

- 消費電力
- 空気温度 / フロー
- PCB 面積
- 銅箔ヒートシンク面積
- パッケージの下にあるサーマル ビアの数
- 隣接する部品の配置

参考として、標準的な 24V V_{IN} 5V V_{OUT} 全負荷条件に対する評価基板上の実効 $R_{\theta JA}$ は、約 30°C/W です。最適な PCB 設計および特定のアプリケーション環境における $R_{\theta JA}$ を推定するためのガイドとして、以下の資料を使用してください。

- 『過去ではなく、現在の識見による熱設計』アプリケーション レポート
- 『露出パッド パッケージで最良の熱抵抗を実現するための基板レイアウト ガイド』アプリケーション レポート
- 『半導体および IC パッケージの熱評価基準』アプリケーション レポート
- 『LM43603 および LM43602 を使用した簡単な熱設計』アプリケーション レポート
- 『PowerPAD™ 熱特性強化型パッケージ』アプリケーション レポート
- PowerPAD™ の簡単な使用法アプリケーション レポート
- 『新しい熱評価基準の解説』アプリケーション レポート
- PCB 温度計算ツール

8.2.1.2.10 その他の接続

- RT ピンを AGND に接続すると、スイッチング周波数は 2.2MHz に設定され、VCC に接続すると、スイッチング周波数は 1MHz に設定されます。RT ピンと GND との間に接続する抵抗を使って、200kHz~2.2MHz の目標動作周波数を設定できます。
- MODE/SYNC ピン バリエーションの場合、このピンを外部クロックに接続すると、本デバイスは強制的に同期動作に入ります。MODE/SYNC ピンを Low に接続すると、本デバイスは軽負荷時に PFM モードで動作できます。MODE/SYNC ピンを High に接続すると、本デバイスは FPWM モードに移行し、負荷電流にかかわらず最大周波数で動作できます。
- EN ピンに抵抗分圧器回路を追加することで、高精度の入力低電圧誤動作防止 (UVLO) を実現できます。
- 固定出力電圧バリエーションの場合、FB/BIAS ピンを VOUT に接続します。
- VCC ピンと PGND の間に、本デバイスに近付けて、1 μ F のコンデンサを配置します。

- パワー グッド信号を生成するため、PGOOD ピンと有効な電圧源との間にプルアップ抵抗を接続します。

8.2.1.3 アプリケーション曲線

特に記述のない限り、 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $I_{OUT} = 0.5A$ 、および $F_{SW} = 1MHz$

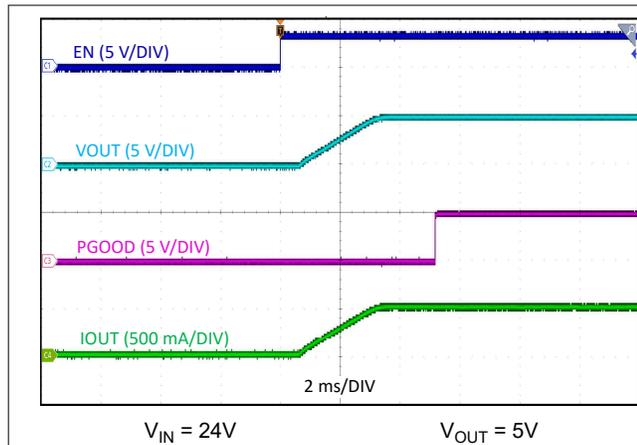


図 8-3. スタートアップ波形

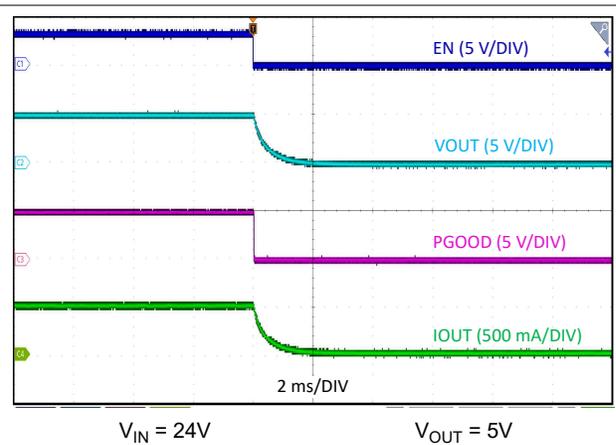


図 8-4. シャットダウン波形

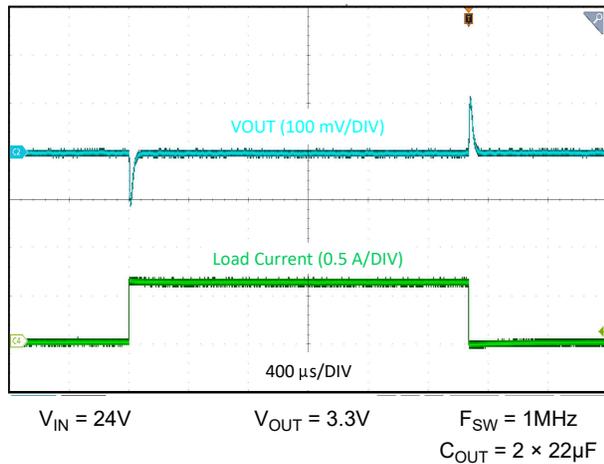


図 8-5. 負荷過渡、0A~0.6A、1A/μs

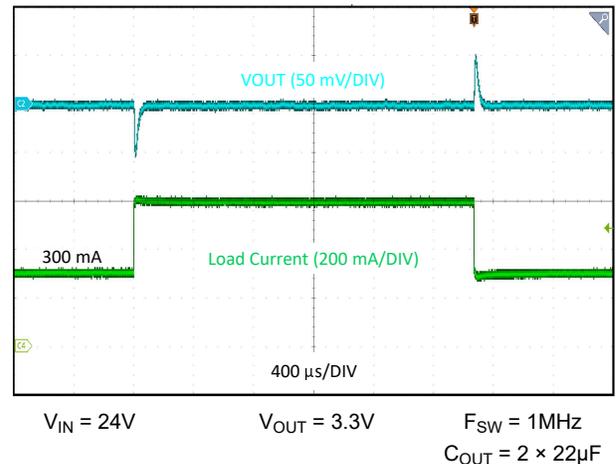


図 8-6. 負荷過渡、0.3A~0.6A、1A/μs

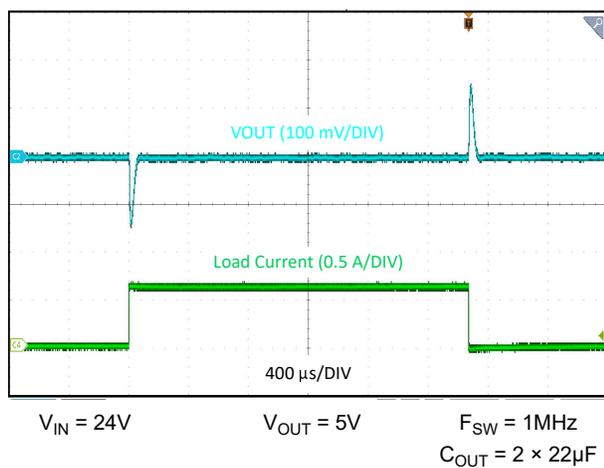


図 8-7. 負荷過渡、0A~0.6A、1A/μs

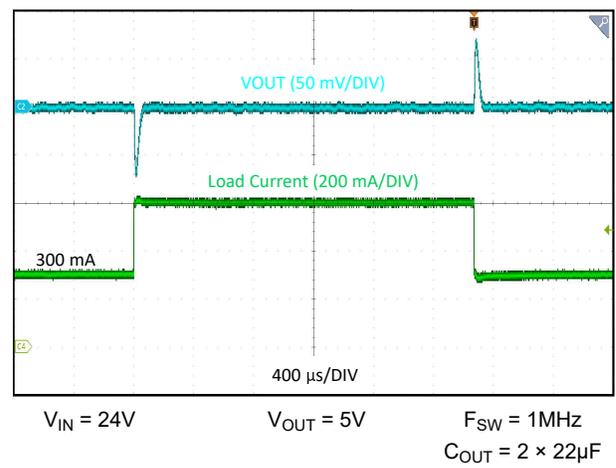


図 8-8. 負荷過渡、0.3A~0.6A、1A/μs

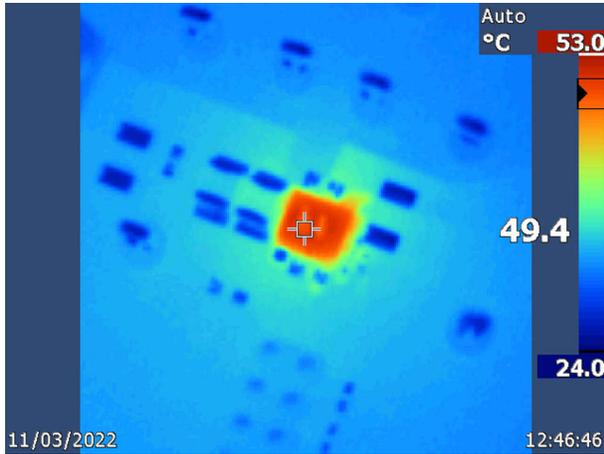


図 8-9. 熱画像、 $V_{IN} = 24V$ 、 $V_{OUT} = 12V$ 、 $F_{SW} = 2.2MHz$ 、 $I_{OUT} = 0.6A$ (標準評価基板 および BOM)

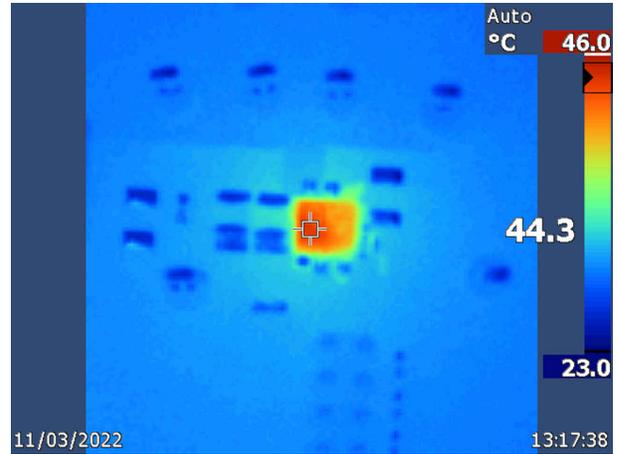


図 8-10. 熱画像、 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $F_{SW} = 1MHz$ 、 $I_{OUT} = 0.6A$ (標準評価基板 および BOM)

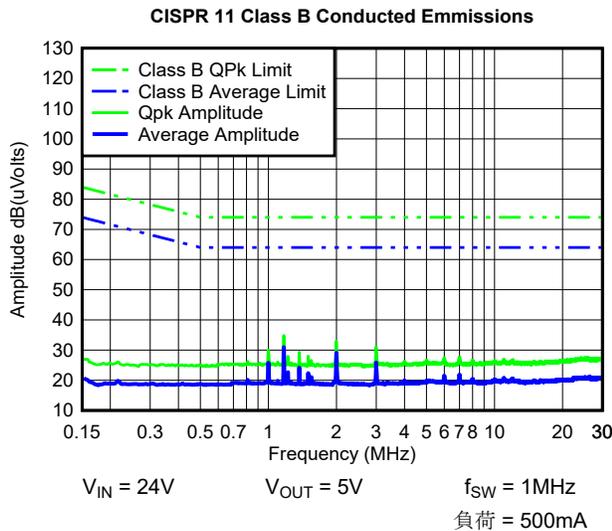


図 8-11. 標準的な CISPR 11 クラス B 伝導 EMI 150kHz ~ 30MHz、EMI フィルタ付き (標準的な評価基板レイアウトおよび BOM)

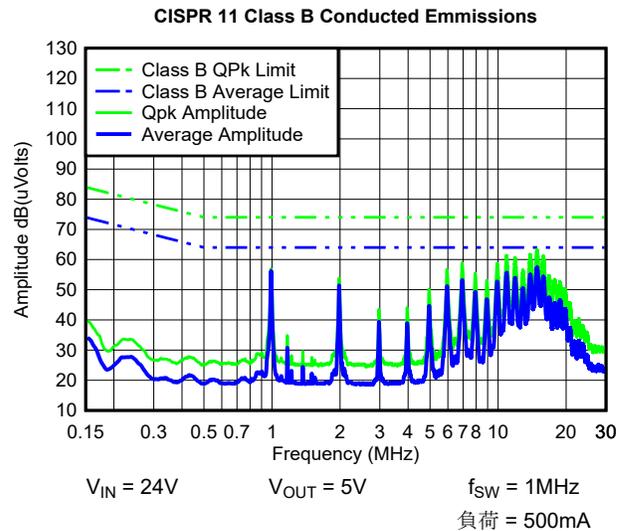


図 8-12. 標準的な CISPR 11 クラス B 伝導 EMI 150kHz ~ 30MHz、EMI フィルタなし (標準的な評価基板レイアウトおよび BOM)

8.3 電源に関する推奨事項

TPSM365Rx 降圧モジュールは、3V～65V の幅広い入力電圧範囲で動作するように設計されています。入力電源の特性は、このデータシートの**絶対最大定格**および**推奨動作条件**と互換性がある必要があります。また、入力電源は、負荷時レギュレータ回路に必要な入力電流を供給できる必要があります。**式 13** を使用して平均入力電流を推定します。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (13)$$

ここで、

- η は効率です。

モジュールが高インピーダンスを持つ長い配線や PCB パターンを經由して入力電源に接続されている場合は、安定した性能を実現するために特に注意が必要です。入力ケーブルの寄生インダクタンスと抵抗は、モジュールの動作に悪影響を及ぼすおそれがあります。具体的には、寄生インダクタンスと低 ESR のセラミック入力コンデンサの組み合わせにより、低減共振回路が形成され、入力電源のオン/オフが繰り返されるたびに不安定性と電圧過渡のどちらかまたは両方が発生する可能性があります。寄生抵抗により、負荷過渡中に入力電圧が低下する場合があります。モジュールが最小入力電圧に近い値で動作している場合、この低下によって UVLO が誤って起動され、システムがリセットされる可能性があります。

こうした問題を解決する最善策は、入力電源からモジュールまでの距離を短くして、電解入力コンデンサをセラミックと並列に使用することです。中程度の ESR を持つ電解コンデンサは、入力共振回路の振動を減衰させ、入力のすべてのオーバーシュートまたはアンダーシュートを低減するのに役立ちます。通常、47 μ F～100 μ F の容量は入力並列ダンピングに十分であり、大きな負荷過渡中も入力電圧を安定した状態に保持できます。代表的な ESR は 0.1 Ω ～0.4 Ω であり、ほとんどの入力回路構成で十分な減衰を実現します。

8.4 レイアウト

スイッチング電源の性能は、部品の選択だけでなく PCB のレイアウトにも依存します。最高の電力変換性能と最適な熱性能を実現しながら、不要な EMI の生成を最小限に抑える PCB を設計するため、以下のガイドラインを使います。

8.4.1 レイアウトのガイドライン

DC/DC モジュールの PCB レイアウトは、最適な設計性能を実現するために重要です。PCB レイアウトが不適切な場合、適正な回路図設計の動作の妨げとなる可能性があります。モジュールが適切にレギュレートしている場合でも、PCB レイアウトが不適切では、堅牢な設計と量産できない設計という違いが生じる可能性があります。さらに、レギュレータの EMI 性能は、PCB レイアウトの影響を大きく受けます。降圧コンバータ モジュールにおける PCB の最も重要な機能は、入力コンデンサと電源グラウンドによって形成されるループです (**図 8-14** を参照)。このループには、パターンのインダクタンスに応答して大きな過渡電圧を発生させる可能性がある大きな過渡電流が流れます。これらの望ましくない過渡電圧は、パワー モジュールの正常な動作を妨げます。このことから、寄生インダクタンスを低減するため、このループ内のパターンは広く短くする必要があり、ループの面積はできる限り小さくする必要があります。**図 8-15** は、TPSM365Rx の重要な部品の推奨レイアウトを示しています。

1. 入力コンデンサは、VIN および GND ピンにできる限り近づけて配置してください。VIN および GND ピンは隣接しているため、入力コンデンサを簡単に配置できます。
2. VCC のバイパス コンデンサは、VCC ピンの近くに配置します。このコンデンサは、本デバイスの近くに配置し、短く広いパターンで VCC および GND ピンに配線する必要があります。
3. 帰還分圧器は、本デバイスの FB ピンにできるだけ近くに配置します。R_{FBB}、R_{FBT}、C_{FF} は、使用する場合、本デバイスに物理的に近付けて配置します。FB および GND への接続は、短くする必要があり、かつ本デバイスのそれらのピンに近付ける必要があります。V_{OUT} への接続は、多少長くなってもかまいません。ただし、後者のパターンは、レギュレータの帰還経路に静電容量結合する可能性があるすべてのノイズ源 (SW ノードなど) の近くには配線しないでください。
4. 内層の 1 つを使って、少なくとも 1 つのグラウンドプレーンを配置します。このプレーンは、ノイズシールドと放熱経路として機能します。

5. V_{IN} 、 V_{OUT} 、 GND には広いパターンを使います。パワー モジュールの入力または出力経路でのすべての電圧降下を低減し、効率を最大化するため、これらの配線はできるだけ広くかつ真っすぐにする必要があります。
6. 適切なヒートシンクのために十分な PCB 領域を確保します。最大負荷電流と周囲温度に見合った低 $R_{\theta JA}$ を実現するため、十分な銅箔面積を確保してください。PCB の上層と下層は 2 オンス銅箔とし、最低でも 1 オンス以上とする必要があります。PCB 設計に複数の銅層を使用している場合は (推奨設計)、これらのサーマル ビアも内部層の熱拡散グランド プレーンに接続することができます。
7. 複数のビアを使用して、パワー プレーンを内部の層に接続します。

その他の重要なガイドラインについては、以下の PCB レイアウト資料を参照してください。

- 『スイッチング電源のレイアウトのガイドライン』アプリケーション レポート
- 『Simple Switcher PCB レイアウト ガイドライン』アプリケーション レポート
- 『独自電源の構築 - レイアウトの考慮事項』セミナー
- 『LM4360x および LM4600x による低放射 EMI レイアウトの簡単な設計』アプリケーション レポート

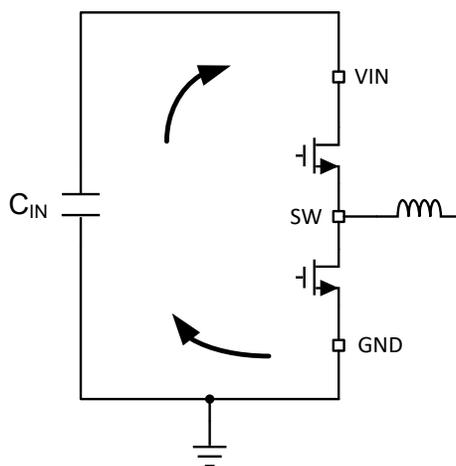


図 8-14. 高速エッジを持つ電流ループ

8.4.1.1 グランドと熱に関する考慮事項

前述のように、テキサス・インスツルメンツでは、中間層の 1 つをソリッド グランド プレーンとして使用することを推奨しています。グランド プレーンは敏感な回路やパターンのシールドとして機能するだけでなく、制御回路の低ノイズ基準電位を提供します。バイパス コンデンサの隣にあるビアを使用して、 GND ピンをグランド プレーンに接続します。 GND パターンは、 V_{IN} および SW パターンと同様に、グランド プレーンの片方に固定する必要があります。グランド プレーンのもう片方はノイズが非常に少ないため、ノイズの影響を受けやすい配線に使用します。

GND ピンの近くに十分な面積の銅箔を配置することで、適切なデバイス ヒートシンクを設けることを推奨します。レイアウト例については、

図 8-15 を参照してください。システムのグランド プレーンでは、効率の高い放熱のために、レイヤの上下に出来る限り多くの銅を使用します。4 つの層の銅厚が上からそれぞれ 2 オンス、1 オンス、1 オンス、2 オンスとなっている 4 層基板を使用します。十分な厚さの銅箔と適切なレイアウトを備えた 4 層基板は、低インピーダンスの電流導通、適切なシールド効果、低熱抵抗を実現します。

8.4.2 レイアウト例

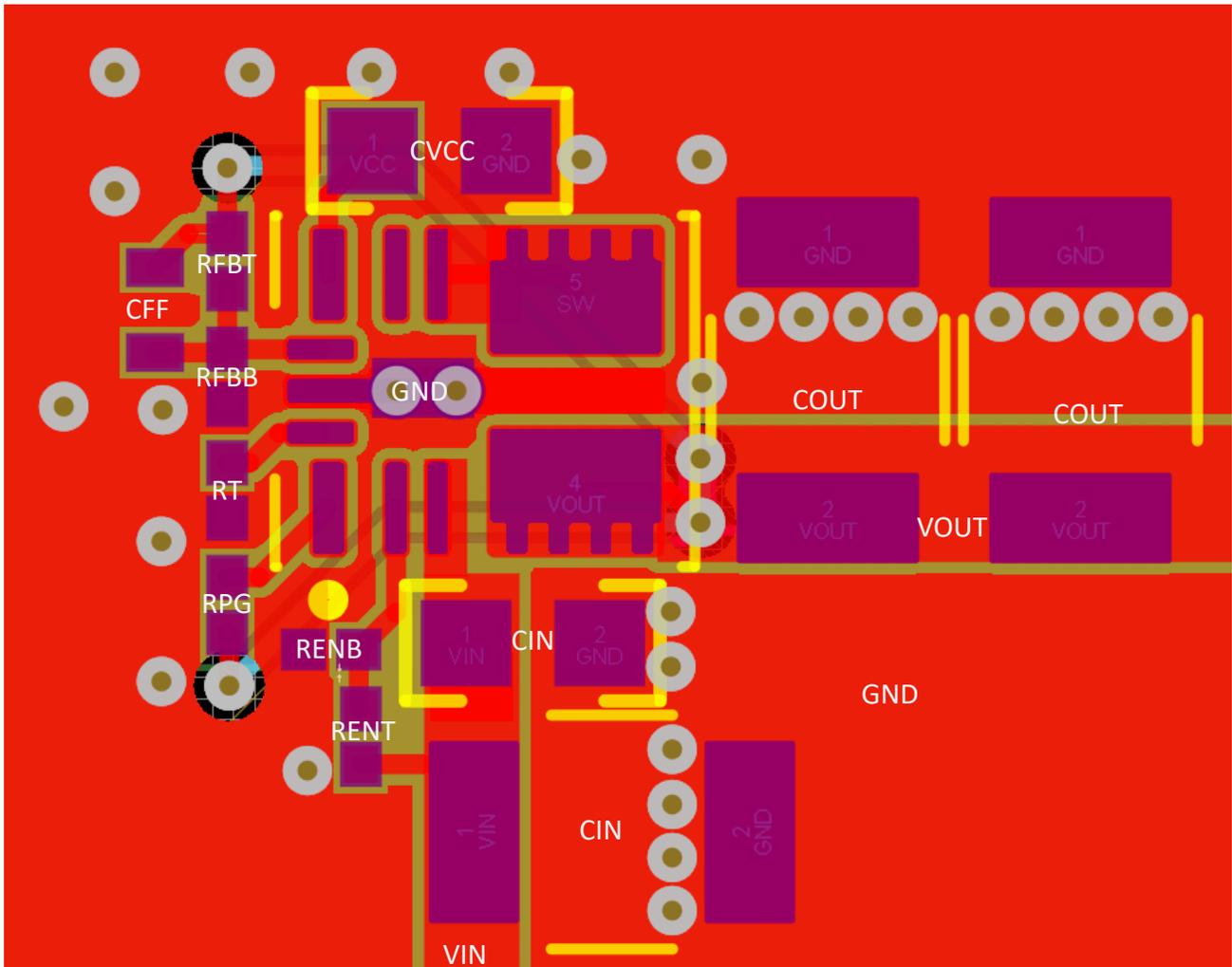


図 8-15. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サードパーティ製品に関する免責事項

サードパーティ製品またはサービスに関する テキサス・インスツルメンツの出版物は、単独または テキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サードパーティ製品またはサービスの適合性に関する是認、サードパーティ製品またはサービスの是認の表明を意味するものではありません。

9.1.2 デバイスの命名規則

図 9-1 に、TPSM365Rx のデバイス命名規則を示します。各バリエーションの特長については、[セクション 4](#) を参照してください。他のオプションの詳細と提供状況については、TI の販売代理店または TI の [E2E フォーラム](#) にお問い合わせください。最小注文量が適用されます。

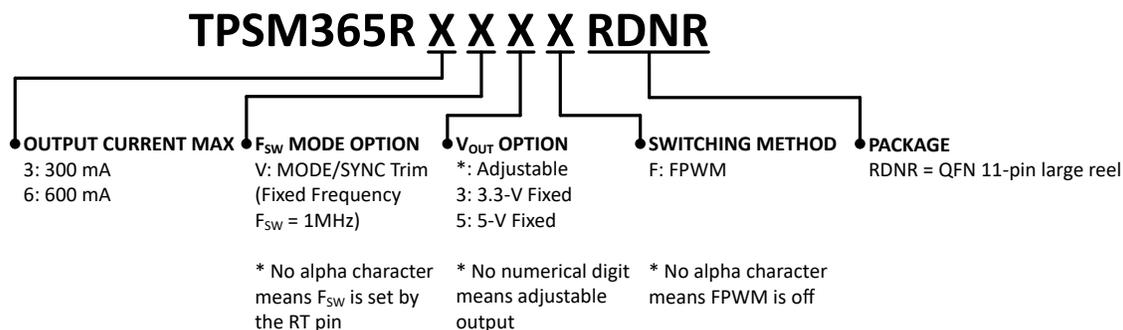


図 9-1. デバイスの命名規則

9.1.3 開発サポート

9.1.3.1 WEBENCH® ツールによるカスタム設計

[ここをクリック](#)すると、WEBENCH Power Designer により、TPSM365R3 デバイスを使用するカスタム設計を作成できます。

- 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
- 最適化ダイアルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
- 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電氣的なシミュレーションを実行し、重要な波形と回路の性能を確認する。
- 熱シミュレーションを実行し、基板の熱特性を把握します。
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力します。
- 設計のレポートを PDF で印刷し、同僚と設計を共有する。

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『[革新的な DC/DC 電源モジュール](#)』セレクション ガイド

- テキサス・インスツルメンツ、『Enhanced HotRod™ QFN パッケージ テクノロジーによる小型で低発熱の静音電源モジュールの実現』ホワイト ペーパー
- テキサス・インスツルメンツ、『電源モジュール パッケージの各種オプションの利点とトレードオフ』ホワイト ペーパー
- テキサス・インスツルメンツ、『電源モジュールによる低 EMI 設計の簡素化』ホワイト ペーパー
- テキサス・インスツルメンツ、『ラボ計測用電源モジュール』ホワイト ペーパー
- テキサス・インスツルメンツ、『DC/DC レギュレータの EMI エンジニア ガイド』e-book
- テキサス・インスツルメンツ、『電源モジュールの半田付けに関する考慮事項』アプリケーション レポート
- テキサス・インスツルメンツ、『DC/DC 電源モジュールを使った実用的な熱設計』アプリケーション レポート
- テキサス・インスツルメンツ、『新しい熱評価基準の解説』アプリケーション レポート
- テキサス インスツルメンツ、『過去ではなく、現在の識見による熱設計』アプリケーション レポート
- テキサス インスツルメンツ、『露出パッド パッケージで最良の熱抵抗を実現するための基板レイアウト ガイド』アプリケーション レポート
- テキサス・インスツルメンツ、『半導体および IC パッケージの熱評価基準』アプリケーション レポート
- テキサス インスツルメンツ、『LM43603 および LM43602 によるシンプルな熱設計』アプリケーション レポート
- テキサス インスツルメンツ、『熱特性強化型パッケージ PowerPAD™』アプリケーション レポート
- テキサス インスツルメンツ、『PowerPAD™ 入門』アプリケーション レポート
- テキサス・インスツルメンツ、『新しい熱評価基準の解説』アプリケーション レポート
- テキサス インスツルメンツ、『PCB 熱計算ツール』
- テキサス インスツルメンツ、『スイッチング電源のレイアウトのガイドライン』アプリケーション レポート
- テキサス インスツルメンツ、『Simple Switcher PCB レイアウト ガイドライン』アプリケーション レポート
- テキサス・インスツルメンツ、『独自電源の構築 - レイアウトの考慮事項』セミナー
- テキサス インスツルメンツ、『LM4360x および LM4600x による低放射 EMI レイアウトの簡単な設計』アプリケーション レポート
- テキサス インスツルメンツ、『TPSM365R6EVM ユーザー ガイド』
- テキサス・インスツルメンツ、『AN-2020 Thermal Design By Insight, Not Hindsight』アプリケーション レポート (英語)
- テキサス インスツルメンツ、『フィードフォワード コンデンサ付き内部補正 DC/DC コンバータの過渡応答の最適化』アプリケーション レポート

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の [アラートを受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

HotRod™, PowerPAD™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (February 2023) to Revision C (October 2025)	Page
---	-------------

- ZEN 1 スイッチャ テクノロジーのブランドを追加しました。 1
-

Changes from Revision A (November 2022) to Revision B (February 2023)	Page
--	-------------

- TPSM365R3 をデータシートに追加..... 1
-

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM365R3FRDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R3F
TPSM365R3FRDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R3F
TPSM365R3RDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R3
TPSM365R3RDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R3
TPSM365R6FRDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6F
TPSM365R6FRDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6F
TPSM365R6RDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6
TPSM365R6RDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6
TPSM365R6V3RDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6V3
TPSM365R6V3RDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6V3
TPSM365R6V5RDNR	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6V5
TPSM365R6V5RDNR.A	Active	Production	QFN-FCMOD (RDN) 11	3000 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	365R6V5

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

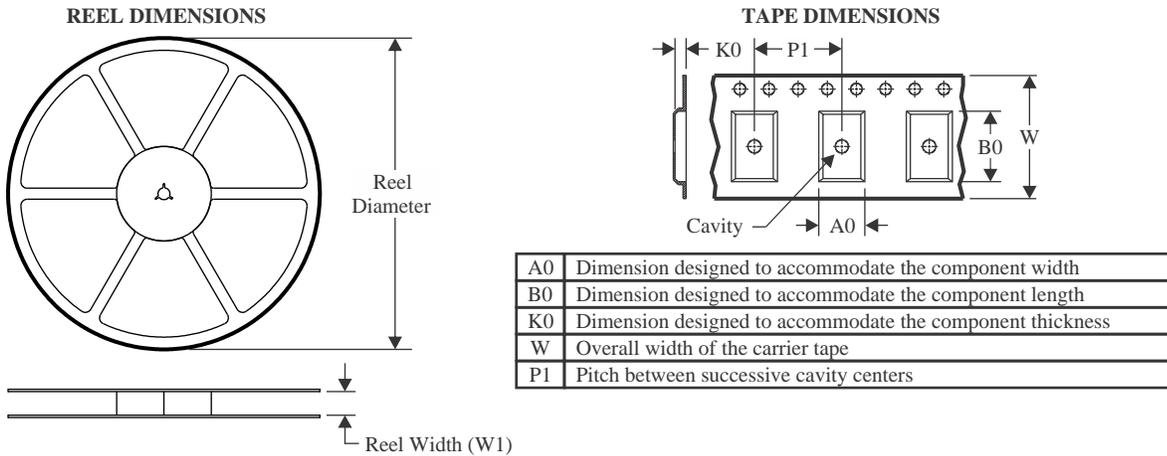
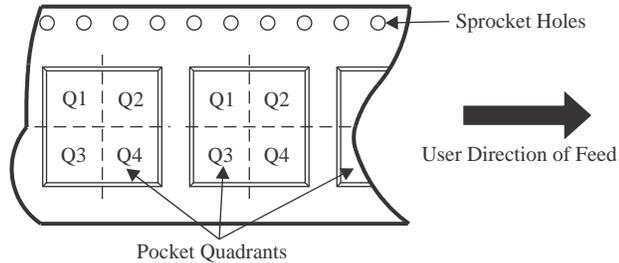
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

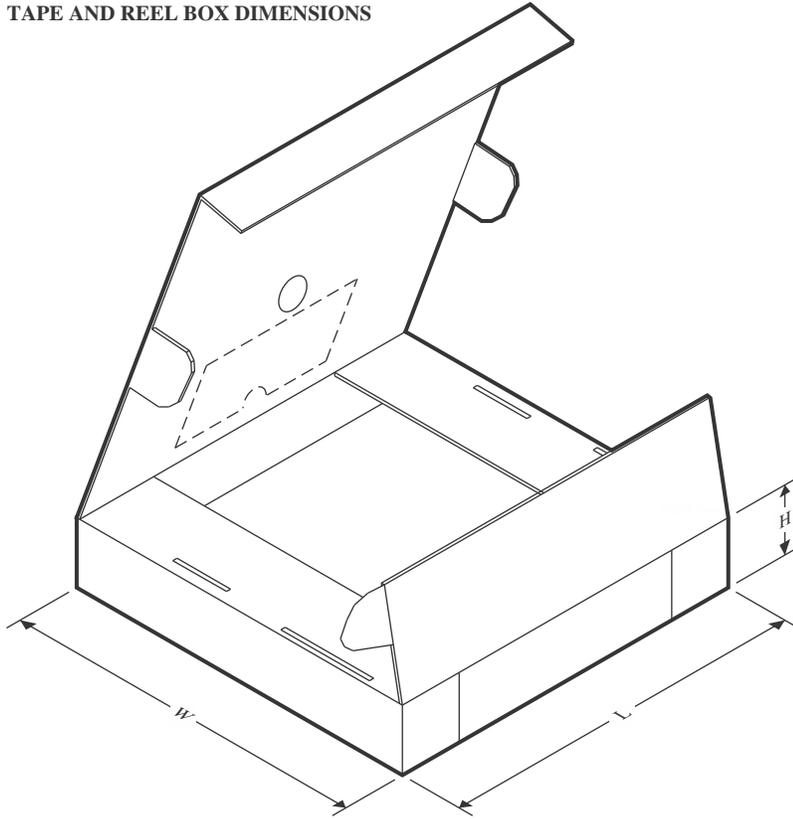
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM365R3FRDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM365R3RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM365R6FRDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM365R6RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM365R6V3RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1
TPSM365R6V5RDNR	QFN-FCMOD	RDN	11	3000	330.0	17.6	3.8	4.8	2.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM365R3FRDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM365R3RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM365R6FRDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM365R6RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM365R6V3RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0
TPSM365R6V5RDNR	QFN-FCMOD	RDN	11	3000	336.0	336.0	48.0

GENERIC PACKAGE VIEW

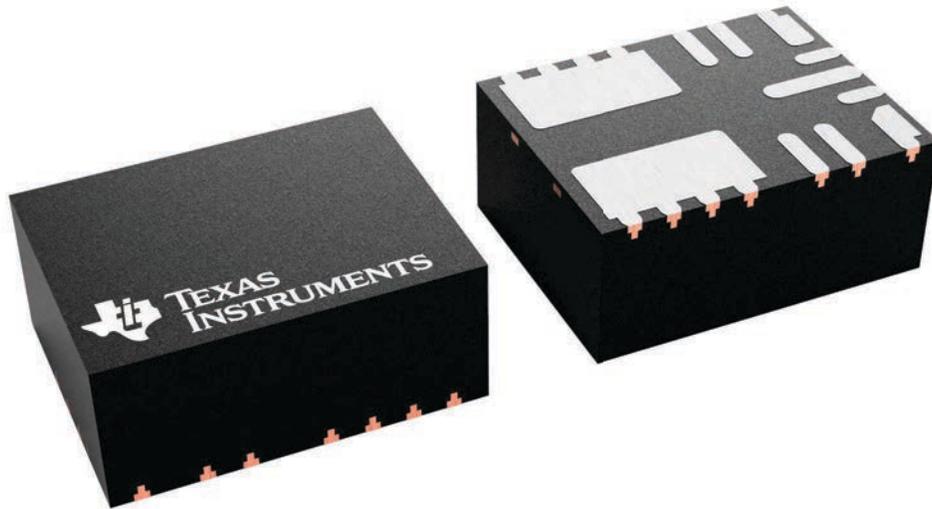
RDN 11

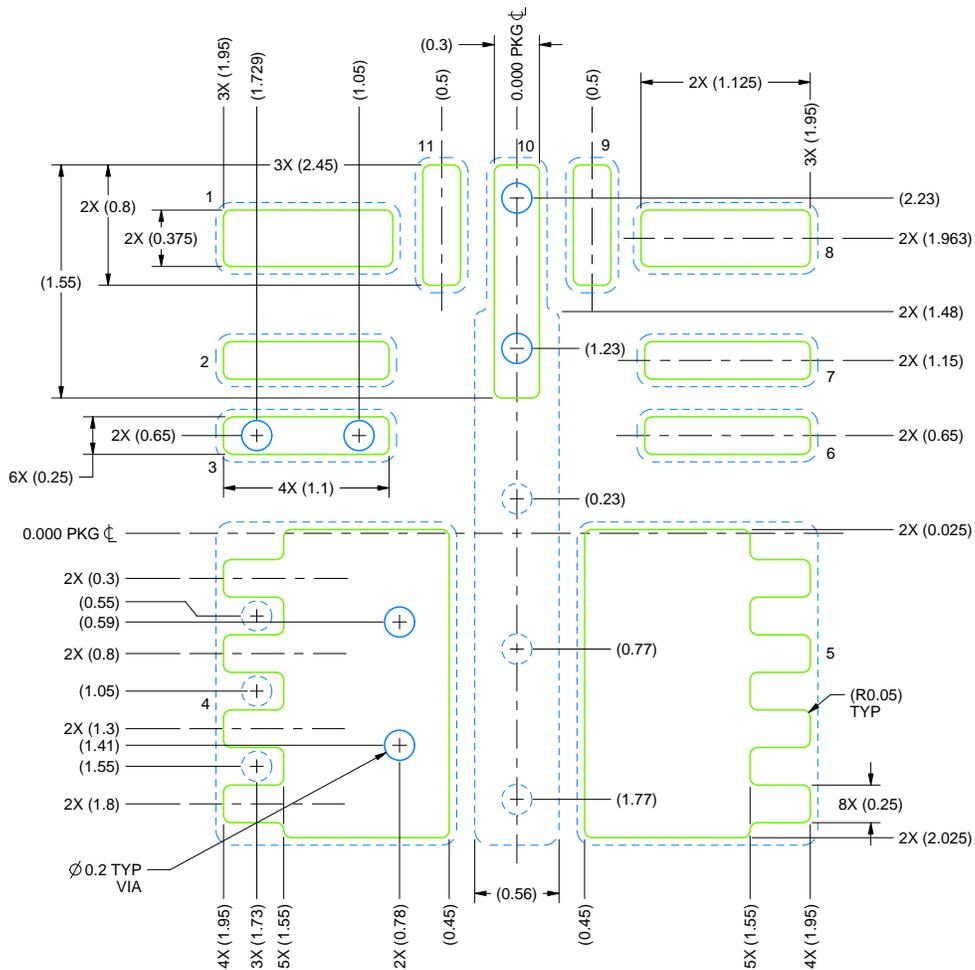
QFN-FCMOD - 2.1 mm max height

3.5 x 4.5, 0.5 mm pitch

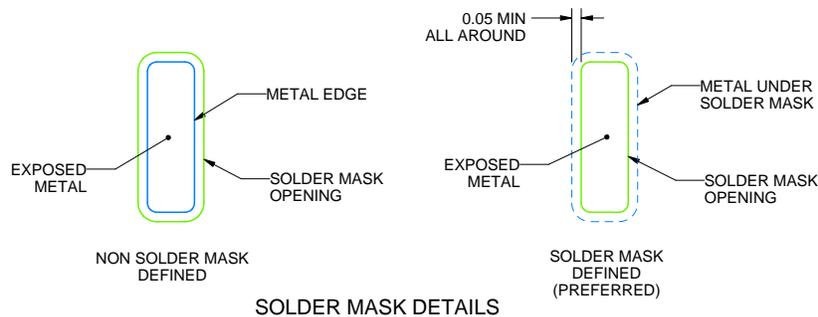
PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





LAND PATTERN EXAMPLE
SOLDER MASK DEFINED
SCALE: 20X



4226623/F 09/2025

NOTES: (continued)

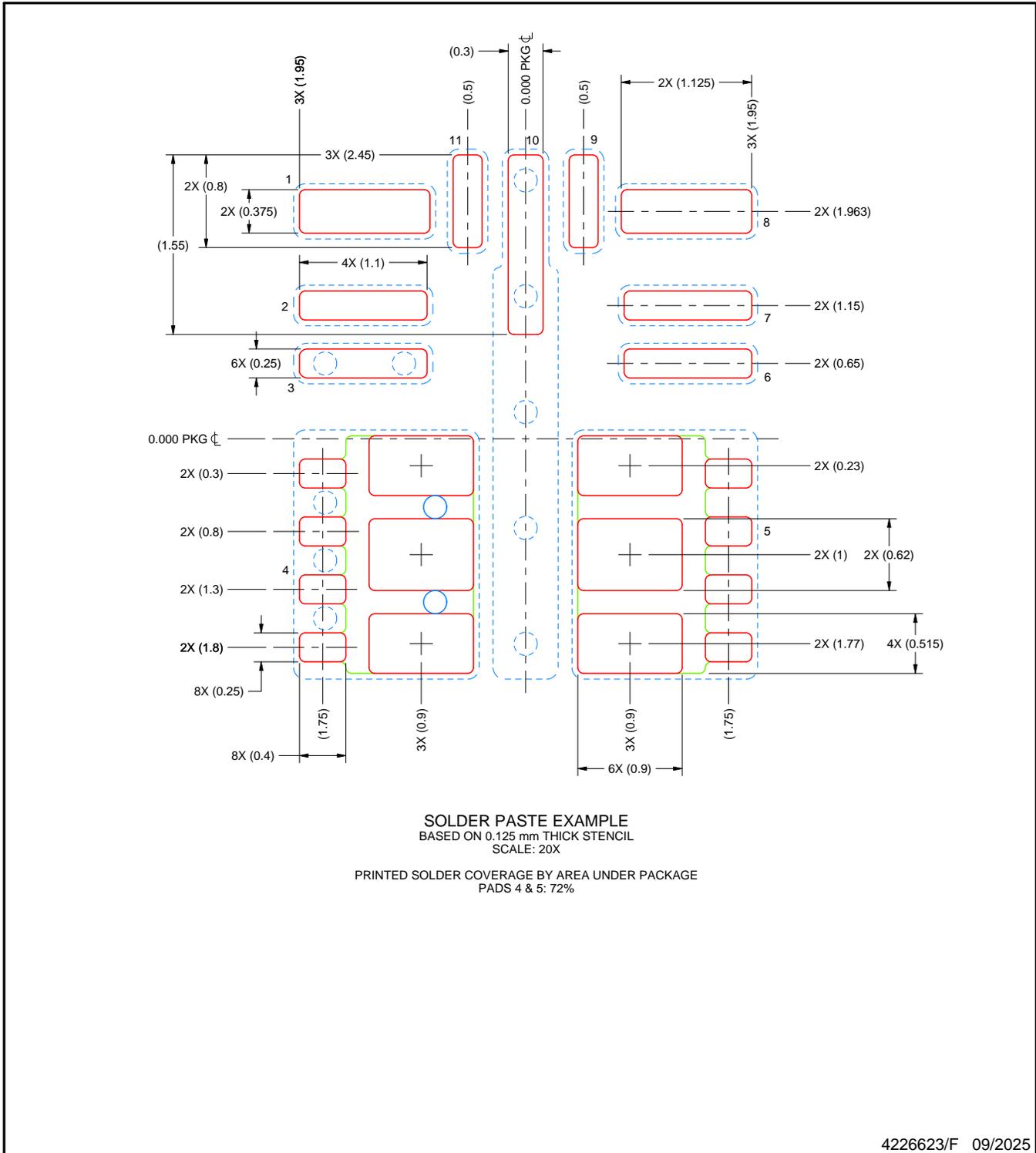
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RDN0011A

QFN-FCMOD - 2.1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

- 6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月