TPSM8281x 2.75V ～ 6V 入力、1A から 4A の降圧パワー モジュール、インダクタ内蔵、周波数同期機能付き、MicroSiP™ および MagPack™ パッケージ

1 特長

- 1.8MHz～4MHz の調整可能で同期可能なスイッチング周波数
- 2 つのパッケージ タイプが供給可能
  - MagPack パッケージ (シールド インダクタと IC) 13 ピン、高さ 2.0mm 未満
  - µSIL 14 ピン、高さ 2.4mm 未満
- 低 EMI 要件に対して最適化
  - フリップチップ ダイ マウント (ボンド ワイヤなし)
  - 最適化されたピン配置によるレイアウトの簡素化
- 拡散スペクトラム クロック バージョンを利用可能
- 強制 PWM または PFM/PWM 動作を選択可能
- 出力電圧精度 ±1% (PWM 動作)
- 入力電圧範囲:2.75V～6V
- 出力電圧範囲:0.6V ～ 5.5V
- 調整可能なソフト スタートまたはトラッキング
- ウィンドウ コンパレータによるパワー グッド出力
- 高精度の ENABLE 入力が可能
  - ユーザー定義の低電圧誤動作防止機能
  - 正確なシーケンシング
- 100% デューティ サイクル
- 出力放電
- 静止電流 15µA (標準値)
- 優れた放熱特性
- –40°C～125°Cの動作温度範囲
- ピン互換の 6A バージョン、高さ 1.6mm:TPSM82816
- WEBENCH® Power Designer により、TPSM8281x を使用するカスタム設計を作成

2 アプリケーション

- 光モジュール、データ センターの相互接続
- 試験および測定機器
- メディカル モニタと診断
- ワイヤレス インフラ
- 航空宇宙および防衛

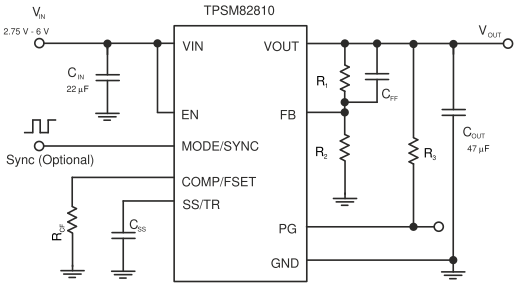
3 説明

TPSM8281x はピン互換で、高効率で使いやすい、出力電流範囲が 1A から最大 4A のインダクタ内蔵の同期整流降圧型 DC/DC パワー モジュールのファミリです。これらのデバイスは、固定周波数のピーク電流モード制御トポロジを使用しており、通信、試験および測定、医療用アプリケーションの高い電力密度要件に対応しています。抵抗値の低いスイッチにより、高い周囲温度でも最大 4A の連続出力電流を供給できます。スイッチング周波数は 1.8MHz～4MHz の範囲で変更でき、外部クロックと同期させることもできます。PFM/PWM モードでは、TPSM8281x は負荷範囲全体にわたって高い効率を維持します。これらのデバイスは PWM モードで 1% の出力電圧精度を実現するため、高精度の電源を簡単に設計できます。SS/TR ピンを使用して、正確なスタートアップ ランプによって突入電流を制限したり、このピンに印加される外部電圧に出力電圧をトラッキングすることでシーケンシングを行うことができます。

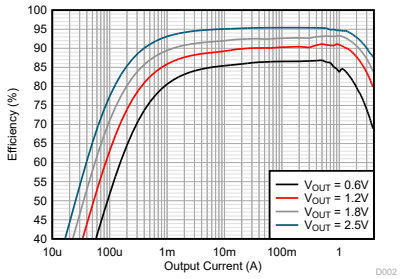
製品情報

型番(2)	出力電流	パッケージ (1)	本体サイズ (公称)
TPSM82810	4A	SIL (µSiL、14)	3.0mm × 4.0mm × 2.4mm
		VCA (QFN、13)	2.5mm × 3.0mm × 1.95mm
TPSM82813	3A	SIL (µSiL、14)	3.0mm × 4.0mm × 2.4mm
		VCA (QFN、13)	2.5mm × 3.0mm × 1.95mm
TPSM82812(3)	2A	VCA (QFN、13)	2.5mm × 3.0mm × 1.95mm
TPSM82811(3)	1A		

(1) 詳細については、セクション 12 を参照してください。
(2) 『デバイス比較表』を参照してください。
(3) プレビュー情報 (量産データではありません)。



回路図



TPSM82813PVCAR の効率 (V_{IN} = 3.3V)

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 デバイス比較表 ... 3
5 ピン構成および機能 ... 4
6 仕様 ... 5
6.1 絶対最大定格 ... 5
6.2 ESD 定格 ... 5
6.3 推奨動作条件 ... 5
6.4 熱に関する情報 ... 5
6.5 電気的特性 ... 6
6.6 代表的特性 ... 8
7 パラメータ測定情報 ... 9
7.1 回路図 ... 9
8 詳細説明 ... 10
8.1 概要 ... 10
8.2 機能ブロック図 ... 10
8.3 機能説明 ... 11
8.4 デバイスの機能モード ... 13
9 アプリケーションと実装 ... 16
9.1 使用上の注意 ... 16
9.2 代表的なアプリケーション ... 16
9.3 システム例 ... 23
9.4 電源に関する推奨事項 ... 24
9.5 レイアウト ... 24
10 デバイスおよびドキュメントのサポート ... 27
10.1 デバイス サポート ... 27
10.2 ドキュメントのサポート ... 27
10.3 ドキュメントの更新通知を受け取る方法 ... 27
10.4 サポート・リソース ... 27
10.5 商標 ... 28
10.6 静電気放電に関する注意事項 ... 28
10.7 用語集 ... 28
11 改訂履歴 ... 28
12 メカニカル、パッケージ、および注文情報 ... 29

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

部品番号	出力電流	拡散スペクトラム クロック処理
TPSM82810SILR	4A	OFF
TPSM82810SSILR	4A	ON
TPSM82810PVCAR	4A	OFF
TPSM82813SILR	3A	OFF
TPSM82813SSILR	3A	ON
TPSM82813PVCAR	3A	OFF
TPSM82812PVCAR(1)	2A	OFF
TPSM82811PVCAR(1)	1A	OFF

(1) プレビュー情報 (量産データではありません)

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

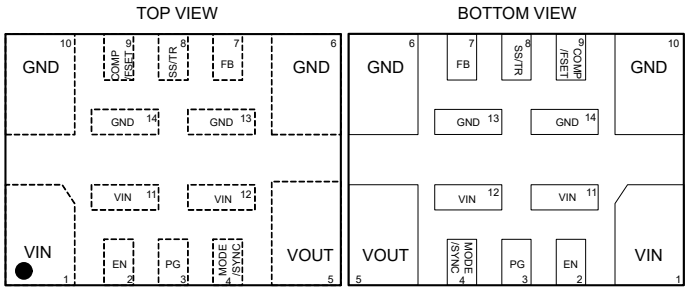


図 5-1. SIL パッケージ、14 ピン µSiL

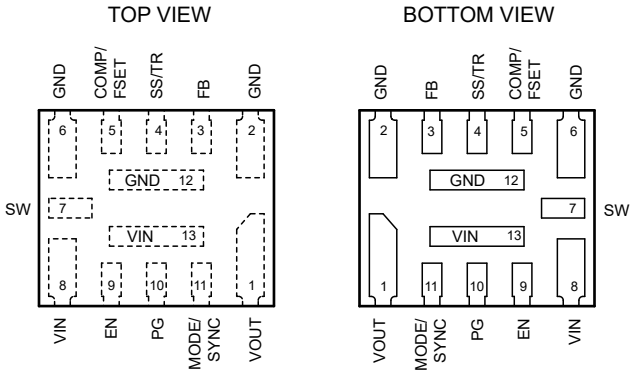


図 5-2. VCA パッケージ、13 ピン QFN

表 5-1. ピンの機能

ピン			タイプ(1)	説明
名称	SIL	VCA		
EN	2	9	I	このピンはデバイスのイネーブルピンです。ロジック Low に接続すると、本デバイスは無効化されます。High にプルすると、本デバイスは有効化されます。このピンを未接続のままにしないでください。
FB	7	3	I	電圧フィードバック入力。出力電圧抵抗デバイダをこのピンに接続します。
GND	6、10、13、14	2、6、12		グランド ピン
MODE/SYNC	4	11	I	このピンが low になると、デバイスは PFM/PWM モードで動作します。ピンが high にプルされる場合、デバイスは強制 PWM モードで動作します。このピンを未接続のままにしないでください。MODE/SYNC ピンを使用して、デバイスを外部周波数に同期することもできます。*セクション 9.3.2* を参照してください。
COMP/FSET	9	5	I	デバイス補償および周波数設定入力。このピンから GND への抵抗は、外部同期されていない場合は制御ループの補償とスイッチング周波数を定義します。このピンを GND または VIN に接続すると、スイッチング周波数は 2.25MHz に設定されます。表 8-1 を参照してください。このピンを未接続のままにしないでください。
PG	3	10	O	ウィンドウ コンパレータによるオープン ドレインパワーグッド出力 VOUT がパワーグッド スレッショルドの範囲外である間、このピンは GND にプルされます。このピンはオープンのままにできます。使用しない場合は GND に接続できます。プルアップ抵抗は VIN を超えない任意の電圧に接続できます。
SS/TR	8	4	I	ソフトスタート、トラッキング ピン。このピンと GND との間に接続するコンデンサによって、出力電圧の立ち上がり時間が決まります。このピンは、トラッキングとシーケンシングの入力としても使用できます。「電圧トラッキング」を参照してください。
VOUT	5	1		出力電圧ピン。このピンは、内蔵インダクタに内部接続されています。
VIN	1、11、12	8、13		電源入力。入力コンデンサを VIN と GND ピンの間に、できるだけ近づけて接続します。
SW	—	7	O	このピンはコンバータのスイッチ ピンです。このピンは内部パワー MOSFET とインダクタに接続されています。最高の EMI 性能を得るため、このピンは未接続のままにしてください。

(1) I = 入力、O = 出力

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

動作時接合部温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
ピン電圧(2)	VIN、EN、MODE/SYNC	-0.3	6.5	V
	SW (VCA パッケージのみ)	-0.3	V_{IN} + 0.3	V
	SW (スイッチング時 10ns 未満の過渡電圧、VCA パッケージのみ)	-3	10	V
	FB	-0.3	4	V
	COMP/FSET、PG、SS/TR、VOUT	-0.3	V_{IN} + 0.3	V
I_{SINK_PG}	PG ピンのシンク電流		10	mA
T_J	動作時接合部温度	-40	125	°C
T_{stg}	保存温度	-40	125	°C

(1) 「絶対最大定格」で示す値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレスの定格のみについてであり、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示す値を超える他のいかなる条件でも、このデバイスが正しく動作することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
(2) すべての電圧値は、回路のグランド端子 GND を基準としたものです。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 (1)	±2000	V
		帯電デバイスモデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 (2)	±500	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

		最小値	公称値	最大値	単位
V_{IN}	電源電圧範囲	2.75		6	V
V_{OUT}	出力電圧範囲	0.6		5.5	V
C_{OUT}	実効出力キャパシタンス(1)	27	47	470	µF
C_{IN}	実効入力キャパシタンス(1)	5	10		µF
R_{CF}		4.5		100	kΩ
T_J	動作時接合部温度	-40		125	°C

(1) 表のすべてのコンデンサに記載されている値は実効容量で、DC バイアス効果も含まれています。セラミック コンデンサの DC バイアス効果により、電圧を印加したときの実効容量は公称値より小さくなります。実効静電容量と印加される DC 電圧との関係については、メーカーの DC バイアス曲線を確認してください。出力キャパシタンスと補償設定および出力電圧の関係については、セクション 9.3.3 参照してください。

6.4 熱に関する情報

熱評価基準(1)		TPSM8281x				単位
		VCA (13 ピン)		µSIL (14 ピン)		
		EVM	JEDEC 51-7	EVM	JEDEC 51-5	
$R_{\theta JA}$	接合部から周囲への熱抵抗	27.4	73.0	35.0	52.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	該当なし (3)	34.1	該当なし (3)	52.0	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	該当なし (3)	20.9	該当なし (3)	16.9	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	(-3)(2)	(-1.4)(2)	11.1	12.8	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	10.2	20.6	14.8	16.9	°C/W

(1) 従来および最新の熱測定基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポート、および『熱に関する考慮事項』を参照してください。

Copyright © 2026 Texas Instruments Incorporated

(2) インダクタの消費電力により、ケース上面の温度がアクティブ回路の温度よりも高くなる場合があります。その結果 、接合部から上面への特性パラメータは負になります。
(3) 評価基板には適用されません

6.5 電気的特性

動作接合部温度範囲 (T_J = –40°C ～ +125°C) および V_{IN} = 2.75V ～ 6V。V_{IN} = 5V および T_J = 25°C での標準値。(特に記載がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
I_Q	動作時の静止電流	EN = high、I_{OUT}= 0mA、デバイスはスイッチングしていません		15	21	µA
I_{SD}	シャットダウン電流	EN = 0V		0.11	18	µA
V_{UVLO}	低電圧ロックアウト スレッショルド	立ち上がり入力電圧	2.5	2.6	2.75	V
		立ち下がり入力電圧	2.25	2.5	2.6	V
T_{SD}	サーマル シャットダウン温度	立ち上がり接合部温度		170		°C
	サーマル シャットダウンのヒステリシス			15		
制御 (EN、SS/TR、PG、MODE/SYNC)						
V_{IH}	MODE/SYNC ピンの High レベル入力電圧		1.1			V
V_{IL}	MODE/SYNC ピンの Low レベル入力電圧				0.3	V
f_{SYNC}	同期用の MODE/SYNC ピンの周波数範囲		1.8		4	MHz
	MODE/SYNC ピンにおける同期信号のデューティ サイクル		40%	50%	60%	
V_{IH}	EN ピンの入力スレッショルド電圧	立ち上がり EN	1.06	1.1	1.15	V
V_{IL}	EN ピンの入力スレッショルド電圧	立ち下がり EN	0.96	1.0	1.05	V
I_{LKG}	EN および MODE/SYNC ピンの入力リーク電流	EN、MODE/SYNC = V_{IN} または GND			150	nA
V_{TH_PG}	UVP パワー グッド スレッショルド	立ち上がり (%V_{FB})	92%	95%	98%	
	UVP パワー グッド スレッショルド	立ち下がり (%V_{FB})	87%	90%	93%	
	OVP パワー グッド スレッショルド	立ち上がり (%V_{FB})	107%	110%	113%	
	OVP パワー グッド スレッショルド	立ち下がり (%V_{FB})	104%	107%	111%	
	パワー グッド デグリッチ時間	パワーグッドの High レベルから Low レベルへの遷移		40		µs
V_{OL_PG}	パワー グッド出力 Low 電圧	I_{PG} = 2mA		0.07	0.3	V
I_{LKG_PG}	PG ピンへの入力リーク電流	V_{PG} = 5V			100	nA
$I_{SS/TR}$	SS/TR ピン ソース電流		2.1	2.5	2.8	µA
t_{delay}	起動遅延時間	EN が high になってからスイッチングが始まるまでの時間。V_{IN} はすでに印加されています	135	200	450	µs
t_{ramp}	ランプ時間、SS/TR ピンはオープン	最初のスイッチング パルスから公称出力電圧の 95% までの時間	100	150	200	µs
	トラッキング ゲイン	$V_{FB}/V_{SS/TR}$		1		
	トラッキング オフセット	$V_{SS/TR}$ = 0V の場合の FB ピン		17		mV
パワー スイッチ						
$R_{DS(ON)}$	ハイサイド MOSFET オン抵抗	V_{IN} ≥ 5V		37	60	mΩ
$R_{DS(ON)}$	ローサイド MOSFET オン抵抗	V_{IN} ≥ 5V		15	35	mΩ
R_{DP}	ドロップアウト抵抗	100% モード。V_{IN} = 3.3V、T_J = 85°C における最大値		50	90	mΩ
I_{LIMH}	ハイサイド MOSFET 電流制限(1)	TPSM82810; V_{IN} = 3V ～ 6V	4.8	5.6	6.55	A
I_{LIMH}	ハイサイド MOSFET 電流制限(1)	TPSM82813; V_{IN} = 3V ～ 6V	3.9	4.5	5.25	A

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

動作接合部温度範囲 (T_J = –40°C ～ +125°C) および V_{IN} = 2.75V ～ 6V。V_{IN} = 5V および T_J = 25°C での標準値。(特に記載がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{LIMNEG}	負の電流制限(1)	MODE/SYNC = HIGH		-1.8		A
f_S	PWM スイッチング周波数範囲		1.8	2.25	4	MHz
f_S	PWM スイッチング周波数	COMP/FSET を VIN または GND に接続した場合	2.025	2.25	2.475	MHz
	PWM スイッチング周波数の許容誤差	COMP/FSET と GND の間に抵抗を使用します	-19%		18%	
$t_{on,min}$	最小オン時間	V_{IN} = 3.3V		50	75	ns
$t_{off,min}$	最小オフ時間	V_{IN} = 3.3V		30		ns
出力						
V_{FB}	帰還電圧精度	$V_{IN} \geq V_{OUT}$ + 1V; PWM モード	594	600	606	mV
		$V_{IN} \geq V_{OUT}$ + 1V; PFM モード $V_{OUT} \geq$ 1.5V; $C_{OUT,eff} \geq$ 27µF	594	600	612	mV
		1V ≤ V_{OUT} < 1.5V; PFM モード $C_{OUT,eff} \geq$ 47µF	594	600	615	mV
I_{LKG_FB}	入力リーク電流 (FB ピン)	V_{FB} = 0.6 V		1	70	nA
V_{FB}	電圧トラッキングによる帰還電圧精度	$V_{IN} \geq V_{OUT}$ + 1V; PWM モード $V_{SS/TR}$ = 0.3V	297	300	321	mV
R_{dis}	出力放電抵抗			30	50	Ω

(1) これは、静的な電流制限です。内部伝搬遅延により、アプリケーションでは一時的に高くなることがあります (「電流制限および短絡保護」セクション を参照)。

6.6 代表的特性

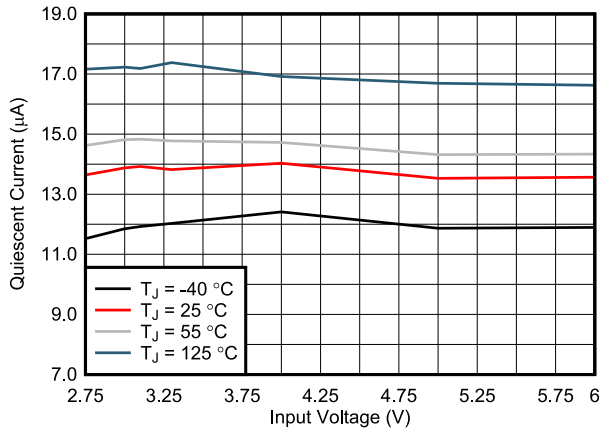


図 6-1. 静止電流

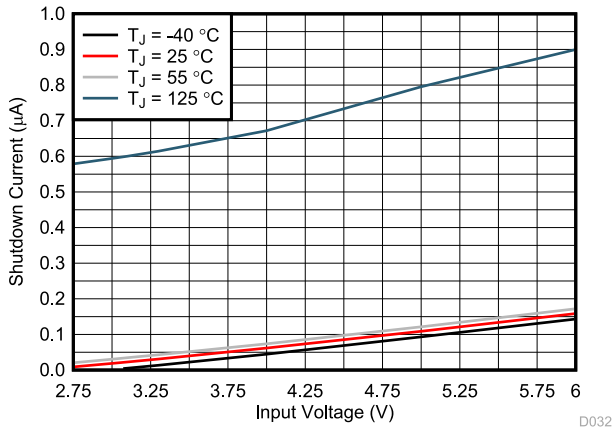


図 6-2. シャットダウン電流

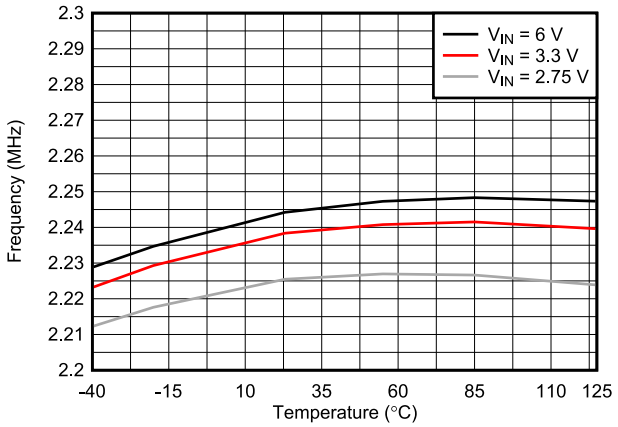


図 6-3. 発振周波数と温度の関係 (COMP/FSET は VIN または GND に接続)

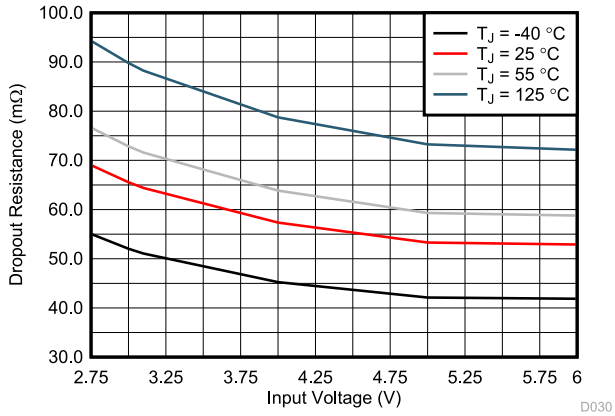


図 6-4. ドロップアウト抵抗

Copyright © 2026 Texas Instruments Incorporated

7 パラメータ測定情報

7.1 回路図

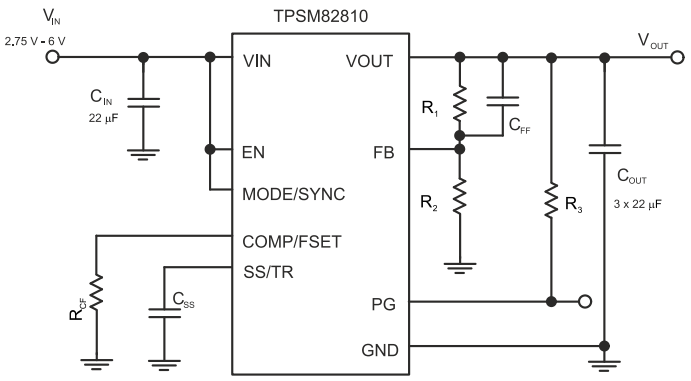


図 7-1. TPSM8281x の測定設定

表 7-1. TPSM8281xSILR の部品リスト

リファレンス	説明	メーカー (1)
IC	TPSM82810 または TPSM82813	テキサス インスツルメンツ
C_{IN}	22µF / X7T / 10V; GRM21BD71A226ME44	Murata
C_{OUT}	3 x 22µF / X7T / 10V; GRM21BD71A226ME44	Murata
C_{SS}	4.7nF	任意
R_{CF}	10kΩ	任意
C_{FF}	10pF	任意
R_1	VOUT による	任意
R_2	VOUT による	任意
R_3	100kΩ	任意

表 7-2. TPSM8281xPVCAR の部品リスト

リファレンス	説明	メーカー (1)
IC	TPSM82811PVCAR、TPSM82812PVCAR、TPSM82813PVCAR	テキサス インスツルメンツ
C_{IN}	22µF / X7R / 10V; GRM21BZ1A226ME15L	Murata
C_{OUT}	2x 47uF / X6S / 6.3V; GRM21BC80J476ME01L	Murata
C_{SS}	4.7nF	任意
R_{CF}	10kΩ	任意
C_{FF}	10pF	任意
R_1	VOUT による	任意
R_2	VOUT による	任意
R_3	100kΩ	任意

(1) 「サード パーティー製品に関する免責事項」をご覧ください。

注

上記の各表の入力および出力コンデンサの部品番号は、パラメータ測定に使用された BOM を示しています。どちらの設計も、どちらの構成でも動作します。

Copyright © 2026 Texas Instruments Incorporated

8 詳細説明

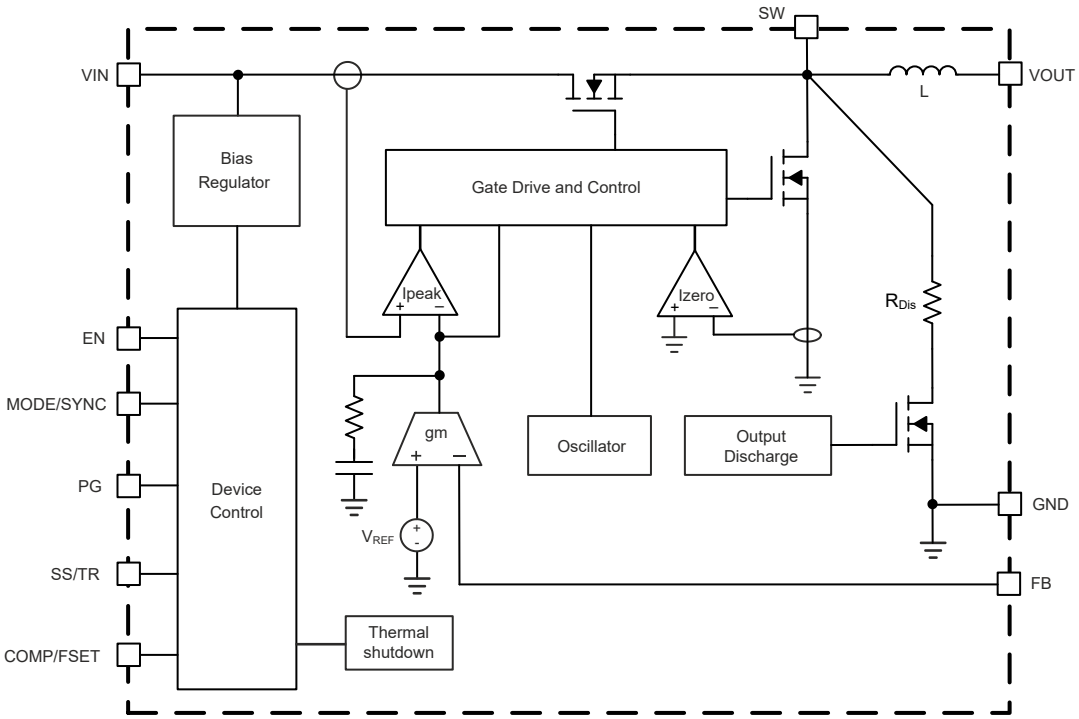
8.1 概要

TPSM8281x 同期スイッチ モード DC/DC コンバータ パワー モジュールは、固定周波数ピーク電流モード制御トポロジに基づいています。制御ループは内部的に補償されます。TPSM8281x で使用可能な広範囲の出力容量に対して制御ループの帯域幅を最適化するために、3 種類の内部補償設定のいずれかを選択することができます。*セクション 8.3.3* を参照してください。補償設定は、COMP/FSET 端子と GND 間の抵抗、またはこのピンのロジック状態によって選択されます。調整ネットワークは、小型の外付け部品と低 ESR セラミック出力コンデンサを使用して、高速で安定した動作を実現します。

これらのデバイスは、MODE/SYNC ピンをロジック High レベルに接続する f ことで、強制固定周波数 PWM 動作をサポートします。MODE/SYNC ピンがロジック Low レベルに設定されている場合、デバイスは低出力電流でパワーセーブ モード (PFM) で動作し、高出力電流で自動的に固定周波数 PWM モードに遷移します。PFM モードでは、スイッチング周波数が負荷に基づいて直線的に減少し、非常に低い出力電流まで高い効率を維持します。デバイスは、MODE/SYNC ピンに印加される 1.8MHz ～ 4MHz の範囲の外部クロック信号に同期できます。

VCA バージョン の TPSM8281xP は MagPack 技術を使用して、最高性能のパワー モジュール設計を提供しています。テキサス インスツルメンツ独自の統合型磁気パッケージング技術を活用した MagPack (パッケージ内磁気) パワー モジュールは、業界トップクラスの電力密度、高効率、優れた熱性能、使いやすさ、そして EMI 放出の低減を実現します。

8.2 機能ブロック図



注

SW は VCA パッケージでのみアクセスできます

Copyright © 2026 Texas Instruments Incorporated

8.3 機能説明

8.3.1 高精度イネーブル (EN)

イネーブル入力が立ち上がり EN スレッショルドを上回ると、TPSM8281x は動作を開始します。正しく動作させるには、EN ピンを終端し、フローティング状態のままにしないようにします。EN ピンを Low にプルすると、本デバイスはシャットダウンします。このモードでは、内部のハイサイドおよびローサイド MOSFET がターンオフし、内部制御回路全体がオフになります。TPSM8281x の EN ピンに印加される電圧は、立ち上がり時に 1.1V のスレッショルドと比較されます。

イネーブル入力の立ち下がりエッジに対するしきい値は、立ち上がりエッジのしきい値よりも通常 100mV 低く設定されています。高精度のイネーブル入力を使うと、EN ピンの入力に抵抗デバイダを追加することで、低電圧誤動作防止機能を設定できます。さらに高精度のイネーブル入力を使うと、ゆっくり変化する電圧でもイネーブル ピンを駆動でき、また、外部 RC ネットワークを使って精密なパワーアップ遅延を実現することもできます。詳細は、『正確なイネーブル ピンのスレッショルドを持つ DC/DC コンバータを使用して、クリーンなスタートアップを実現』Analog Design Journal を参照してください。

8.3.2 出力放電

放電機能の目的は、デバイスが (イネーブル入力によって) 無効化されつつある際に出力電圧の設定されたダウンランプを確保することだけでなく、デバイスがターンオフした際に出力電圧を約 0V に維持することです。出力放電機能は、電源電圧が印加されてから、TPSM8281x が少なくとも 1 回 (イネーブル入力によって) 有効化された後にのみ機能します。本デバイスが無効化された場合、サーマル シャットダウンが作動した場合、低電圧誤動作防止が作動した場合のいずれかに、放電機能は即座に有効化されます。放電機能の動作を維持するために必要な電源電圧の最小値は 1V (標準値) です。

8.3.3 COMP/FSET

このピンでは、2 つの異なるパラメータを個別に設定できます:

- 制御ループの内部補償設定 (3 つの設定が利用可能)
- PWM モードにおけるスイッチング周波数 (1.8MHz～4MHz)

COMP/FSET から GND への抵抗により、補償とスイッチング周波数が変更されます。補償設定を変更することで、出力容量の異なる値にデバイスを適応させるようになります。ピンの寄生容量を最小限に抑えるには、抵抗器をピンの近くに配置する必要があります。補償設定はコンバータの起動時に設定されるため、動作中の抵抗器の変化はスイッチング周波数にのみ影響し、補償には影響しません。

外部部品を節約するために、このピンを VIN または GND に直接接続することで、あらかじめ定義されたスイッチング周波数および補償設定を選択することもできます。ピンをフローティングのままにしないでください。

最小オン時間の仕様を満たすには、最大入力電圧と出力電圧に基づいてスイッチング周波数を選択する必要があります。

例:V_{IN} = 5.5V、V_{OUT} = 1V

$$f_{Sw,max} = \frac{V_{OUT}}{V_{IN} \times t_{ON,min}} = \frac{1\,V}{5.5\,V \times 75\,ns} = 2.42\,MHz \quad (1)$$

補償範囲は、使用する最小容量に基づいて選択する必要があります。静電容量は、表 8-1 で指定されている最小値から、3 つの補償範囲で最大 470µF まで増やせます。より高い補償設定では、より大きな出力容量を使用すると、より良い負荷過渡応答が得られます。動作中に出力の静電容量が変化する場合は、たとえば負荷スイッチを使用して回路の一部を接続または切断する場合、出力の最小静電容量に合わせて補償を選択する必要があります。大きな出力容量を補償するが、出力に少ない容量を配置すると、不安定になる可能性があります。

目的のスイッチング周波数と補償設定に対する R_{CF} の値は、以下の表の式で決定されます。

Copyright © 2026 Texas Instruments Incorporated

表 8-1. スイッチング周波数および補償

補償	R_{CF}	スイッチング周波数	VOUT < 1V のときの最小出力容量	1V ≤ VOUT < 3.3V のときの最小出力容量	VOUT < 3.3V のときの最小出力容量
最小出力容量の場合 (comp 設定 1)	$R_{CF}(k\Omega) = \frac{18MHz \times k\Omega}{f_S(MHz)}$	1.8MHz (10kΩ) ... 4MHz (4.5kΩ)	53µF	32µF	27µF
中程度の出力容量向け (補償設定 2)	$R_{CF}(k\Omega) = \frac{60MHz \times k\Omega}{f_S(MHz)}$	1.8MHz (33kΩ) ...4MHz (15kΩ)	100µF	60µF	50µF
大容量の出力コンデンサ向け (補償設定 3)	$R_{CF}(k\Omega) = \frac{180MHz \times k\Omega}{f_S(MHz)}$	1.8MHz (100kΩ) ...4MHz (45kΩ)	200µF	120µF	100µF
最小出力容量の場合 (comp 設定 1)	GND に接続	2.25MHz は内部固定	53µF	32µF	27µF
大容量の出力コンデンサ向け (補償設定 3)	V_{IN} に接続	2.25MHz は内部固定	200µF	120µF	100µF

出力電圧に応じた必要な出力容量の詳細については、*セクション 9.2.2.5* を参照してください。すべての値は、容量の実効値です。

R_{CF} の抵抗値が大きすぎると、「V_{IN} に接続」として読み取られ、最小範囲未満の値は「GND に接続」として読み取られます。表 8-1 の最小出力容量は、デバイスの出力に近いコンデンサ用です。容量が分布している場合は、より小さな補償設定が必要になる可能性があります。

8.3.4 MODE/SYNC

MODE/SYNC が low に設定されている場合、デバイスは出力電流に応じて PWM モードまたは PFM モードで動作します。MODE/SYNC ピンは High に設定すると PWM モードを強制します。また、このピンを使用すると、外部同期の目的で 1.8MHz ～ 4MHz の周波数範囲にある外部クロックを印加することもできます。外部クロックが印加されると、デバイスは PWM モードで動作します。スイッチング周波数の選択と同様に、外部クロック信号を印加するときに最小オン時間の仕様を遵守する必要があります。外部同期を使用する場合、TI は R_{CF} で設定されるスイッチング周波数を、外部から供給されるクロックとほぼ同じ値に設定することを推奨します。これにより、外部クロックに障害が発生した場合でも、スイッチング周波数が同じ範囲に維持され、内部クロックへのセトリング タイムが短縮されます。COMP/FSET 端子と GND 間に抵抗がなく、このピンが High または low にプルされている場合、外部同期はできません。内部 PLL により、動作中に内部クロックから外部クロックへ切り替えることが可能です。外部クロックへの同期は、印加されたクロックの立ち下がりエッジから内部 SW ピンの立ち上がりエッジまでで行われます。MODE/SYNC ピンは動作中に変更できます。詳細については、セクション 9.3.2 を参照してください。

8.3.5 拡散スペクトラム クロック処理 (SSC) - TPSM8281xS

これらのデバイスはスペクトラム拡散クロック処理を提供し、内部クロックが使用されている場合、PWM モードでスイッチング周波数がランダムに変化します。周波数変動は通常、公称スイッチング周波数と公称スイッチング周波数を上回る最大 288kHz の間であり、デバイスが外部同期されている場合、TPSM8281xS は外部クロックに従い、内部のスペクトラム拡散ブロックはオフになります。ソフトスタート中は SSC も無効になります。

8.3.6 低電圧誤動作防止 (UVLO)

入力電圧が低下した場合、低電圧誤動作防止機能が両方の MOSFET をオフにすることで、本デバイスの誤動作を防止します。デバイスは、立ち上がり UVLO スレッショルドを上回る電圧では完全に動作し、入力電圧が立ち下がりスレッショルドを下回るとオフになります。

8.3.7 パワー グッド出力 (PG)

本デバイスには、ウィンド ウコンパレータを備えたパワー グッド出力を備えています。FB ピンの電圧が公称電圧の 95% 以上 107% 未満になると PG ピンはハイ インピーダンスになり、公称電圧の通常 90% 以下または 110% 以上になると low に駆動されます。表 8-2 に、PG ピンの代表的なロジックを示します。PG ピンはオープン ドレイン出力であり、最大 2mA までシンクできるよう指定されています。パワーグッド出力には、VIN 未満の任意の電圧レールに接続されたプルア

Copyright © 2026 Texas Instruments Incorporated

ップ抵抗が必要です。PG 信号を他のコンバータの EN ピンに接続することによって、PG 信号を複数のレールのシーケンシングに使用できます。使用しない場合は、PG ピンをフロートのままにするか GND に接続します。

表 8-2. パワー グッド ピンのロジック

デバイスの状態		PG のロジック ステータス	
		高インピーダンス	Low
有効 (EN = High)	0.57V ≤ V_{FB} ≤ 0.642V	✓	
	V_{FB} < 0.54V または V_{FB} > 0.66V		✓
シャットダウン (EN = Low)			✓
UVLO	2V ≤ V_{IN} < V_{UVLO}		✓
サーマル シャットダウン	T_J > T_{JSD}		✓
電源の取り外し	V_{IN} < 2V	✓	

PG ピンには、立ち下がりエッジでの 40µs グリッチ除去時間があります。

8.3.8 サーマル シャットダウン

本デバイスの接合部温度 T_J は内蔵の温度センサによって監視されています。T_J が 170°C (標準) を超えると、デバイスはサーマル シャットダウン状態になります。ハイサイドとローサイドの両方のパワー FET がターンオフし、PG が Low に遷移します。T_J がヒステリシスである標準がヒステリシスである標準 15℃ 以下に低下すると、コンバータはソフトスタートを発端に、通常動作に復帰します。PFM 中は、サーマル シャットダウンはアクティブではありません。

8.4 デバイスの機能モード

8.4.1 パルス幅変調 (PWM) 動作

TPSM8281x には、強制 PWM モードと PFM/PWM モード。

MODE/SYNC ピンが high に設定されているとき、TPSM8281x は連続導通モード (CCM) のパルス幅変調で動作します。スイッチング周波数は、COMP/FSET ピンと GND の間の抵抗、または MODE/SYNC ピンに印加される外部クロック信号によって定義されます。

8.4.2 パワーセーブ モード動作 (PFM/PWM)

MODE/SYNC ピンが low の場合、省電力モードが許可されます。ピーク インダクタ電流が約 1.2A の PFM スレッショルドを上回っている限り、デバイスは PWM モードで動作します。ピーク インダクタ電流が PFM スレッショルドを下回ると、デバイスはスイッチング パルスをスキップし始めます。

パワー セーブ モードでは、スイッチング周波数は負荷電流に比例して低下し、高い効率を維持します。パワー セーブ モードでのスイッチング周波数の線形動作を 図 8-1 に示します。

Copyright © 2026 Texas Instruments Incorporated

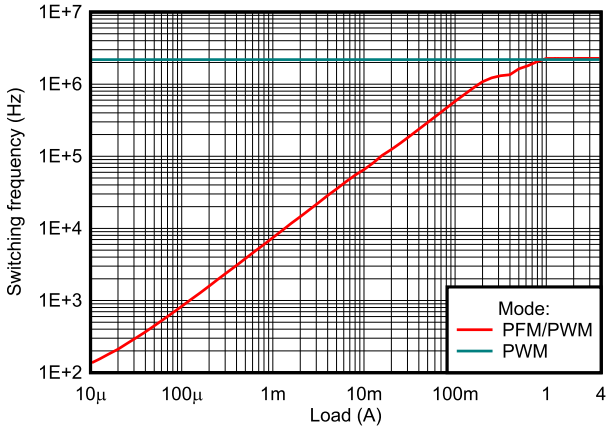


図 8-1. スイッチング周波数と出力電流との関係 (V_{IN} = 5V、V_{OUT} = 1.8V、R_{CF} = 8.06kΩ)

8.4.3 100% デューティ サイクルでの動作

このデバイスは、100% のデューティ サイクル モードに移行することによって、入力と出力の間の電圧差を低く抑えます。30ns (標準値) の最小オフ時間に達すると、TPSM8281x は、100% モードに近付きながら、スイッチング サイクルをスキップします。この 100% モードでは、ハイサイド MOSFET スイッチが継続的にオンになります。これは、バッテリ駆動のアプリケーションにおいて、バッテリ電圧の範囲全体を最大限に活用して最長の動作時間を実現するために特に有用です。最小出力電圧を維持するための入力電圧の最小値は、次の式で求められます。

$$V_{IN\ (min)} = V_{OUT\ (min)} + I_{OUT} \times R_{DP} \quad (2)$$

ここで、

- R_{DP} は V_{IN} から V_{OUT} への抵抗 (これには、ハイサイド MOSFET オン抵抗とインダクタ DC 抵抗が含まれる)
- $V_{OUT\ (min)}$ は負荷が許容できる最小出力電圧

8.4.4 電流制限と短絡保護

TPSM8281x は、過負荷および短絡イベントに対して保護されています。インダクタ電流が電流制限値 (I_{LIMH}) を上回ると、インダクタ電流を減少させるため、ハイサイド MOSFET がオフになり、ローサイド MOSFET がオンになります。ローサイド MOSFET の電流がローサイドの電流制限スレッショルドを下回った場合にのみ、ハイサイド MOSFET は再度オンになります。内部伝搬遅延が原因で、実際の電流が静的電流制限値を上回ることがあります。動的な電流制限値は、次のように与えられます。

$$I_{peak(typ)} = I_{LIMH} + \frac{V_L}{L} \cdot t_{PD} \quad (3)$$

ここで、

- I_{LIMH} は、電気的特性に規定されている静的電流制限値です
- L は実効インダクタンス (通常 470nH) です
- V_L は、インダクタの両端の電圧 (V_{IN} - V_{OUT})
- t_{PD} は、50ns (標準値) の内部伝搬遅延

動的ピーク電流は次のように計算されます。

$$I_{peak(typ)} = I_{LIMH} + \frac{V_{IN} - V_{OUT}}{L} \cdot 50ns \quad (4)$$

Copyright © 2026 Texas Instruments Incorporated

ローサイド MOSFET には負の電流制限機能もあり、インダクタを通って入力に過剰な電流が流れ込むのを防止します。ローサイド シンク電流が制限を超えた場合、ローサイド MOSFET はオフになります。このシナリオでは、次のサイクルの開始まで両方の MOSFET がオフとなります。この負の電流制限は、強制 PWM モードでのみ有効です。

8.4.5 ソフトスタート / トラッキング (SS/TR)

内蔵ソフトスタート回路は、起動時の出力電圧の傾きを制御します。この制御により、過剰な突入電流が回避され、出力電圧の立ち上がり時間が制御されます。この制御により、インピーダンスが高い電源またはバッテリによる望ましくない電圧降下も防止できます。EN を high に設定すると、本デバイスは約 200µs の遅延の後にスイッチングを開始します。その後、V_{OUT} は、SS/TR ピンに接続された外付けコンデンサで制御される傾きで上昇します。

SS/TR から GND に接続されたコンデンサは、ソフト スタート中に内部電流源によって 2.5µA で充電され、基準電圧 0.6V に達します。0.6V に達すると、SS/TR ピンの電圧は内部でクランプされ、SS/TR ピンの電圧は約 3.3V まで上昇し続けます。特定のランプ時間 (t_{ramp}) を設定するのに必要な容量は次のようになります。

$$C_{SS}[nF] = \frac{2.5\mu A \cdot t_{ramp}[ms]}{0.6V} \tag{5}$$

SS/TR ピンを未接続のままにすると、最も速い立ち上がりランプが得られ、通常は 150µs です。デバイスがシャットダウン状態 (EN = GND)、低電圧ロックアウト、またはサーマル シャットダウンに設定されている場合、内部抵抗によって SS/TR ピンが GND にプルダウンされ、確実に適切な low レベルが保たれます。これらの状態から復帰すると、新しいスタートアップ シーケンスが実行されます。

SS/TR ピンに印加される電圧は、コントローラの電圧を追跡するために使えます。強制 PWM モードでは、出力電圧はこの電圧に対して上下の両方向に追従します。PFM モードでは、出力電圧は負荷電流に基づいて低下します。SS/TR に印加される外部電圧は、内部的に帰還電圧 (0.6V) にクランプされます。TI は、パワーアップ シーケンスが完了した際にデバイスが内部リファレンス電圧で動作するように、SS/TR の外部電圧の最終値を 0.6V よりわずかに上回るように設定することを推奨します。*セクション 9.3.1* を参照してください。

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

TPSM8281x は、同期整流降圧コンバータのパワー モジュールです。必要なパワーインダクタは、TPSM8281x に内蔵されています。インダクタはシールド付きで、インダクタンスは 470nH で、許容誤差は約 ±20% です。

VCA MagPack パッケージには 470nH のシールド付きインダクタが搭載されており、IC 全体をシールドすることで EMI 性能を向上させます。サイズが小型、高さが低いほど、SIL パッケージに比べて電力密度が高くなります。

1A、2A、3A の VCA バージョンは、出力電流定格のみが異なり、効率と性能は同じです。これらのバージョンは、高電流バージョンとピン互換です。TPSM82814PVCAR (4A) と TPSM82816PVCAR (6A)。

3A SIL バージョンは、4A SIL バージョンと同じ効率と性能を備えています。どちらのバージョンも、出力電流定格のみが異なります。これらのバージョンは、高電流の TPSM82816SIER (6A) バージョンとピン互換です。

9.2 代表的なアプリケーション

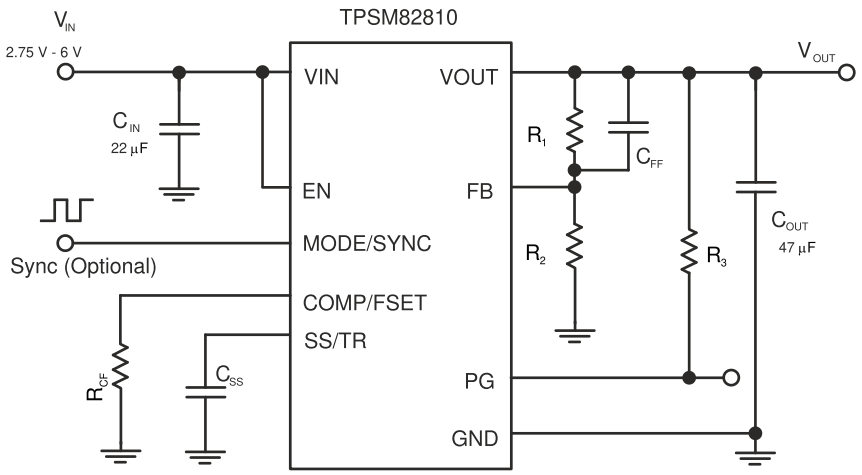


図 9-1. 代表的なアプリケーション回路図

9.2.1 設計要件

設計ガイドラインには、推奨動作条件内でデバイスを動作させるための部品の選択が記載されています。

9.2.2 詳細な設計手順

9.2.2.1 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、TPSM8281x デバイスを使用するカスタム設計を作成できます。

1. 部品番号欄に希望の部品番号を入力し始め、部品リストが表示されて入力されるまでお待ちください。好みがない場合は、このフィールドを空白のままにします。
2. 次のセクション (型番を入力して開始した場合は自動入力されます) で、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
3. 「設計上の検討事項」セクションで、設計の優先順位を選択します。

Copyright © 2026 Texas Instruments Incorporated

4. 設計提案を参照し、生成された設計を、テキサス インスツルメンツが提供している他のソリューションと比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。
- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

こちらで、WEBENCH ツールの詳細をご覧ください: 設計ツールとシミュレーション ツール。

9.2.2.2 出力電圧の設定

TPSM8281x の出力電圧は可変です。出力電圧を式 10 に従って、0.6V ～ 5.5V の範囲内に設定するように、R1 および R2 の抵抗を選択します。フィードバック (FB) ネットがノイズの影響を受けにくくするには、R2 を 100kΩ 以下に設定して、電圧デバイダに少なくとも 6µA の電流が流れるようにします。

$$R1 = R2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right) = R2 \times \left(\frac{V_{OUT}}{0.6V} - 1 \right) \quad (6)$$

FB 抵抗の値が小さいと、ノイズ耐性が向上しますが、軽負荷時の効率が低下します。帰還抵抗ネットワークの最適化の詳細については、アナログ設計ジャーナルの記事『DC/DC コンバータ内の抵抗帰還デバイダの設計上の考慮事項』を参照してください。

9.2.2.3 フィードフォワード コンデンサ

過渡応答を改善するため、R_1 と並列にフィードフォワード コンデンサ (C_{FF}) を配置することを推奨しています。FB 抵抗値に関係なく、C_{FF} の値は常に 10pF でなければなりません。

9.2.2.4 入力コンデンサ

ほとんどのアプリケーションでは、公称 22µF のセラミック コンデンサが推奨されます。入力コンデンサは、入力電圧の過渡イベントを和らげ、また、コンバータが電源の影響を受けないようにします。最良のフィルタ処理を行うため、X7R または X7T の積層セラミック コンデンサ (MLCC) を推奨します。また、このコンデンサは、VIN と GND との間に、これらのピンにできるだけ近づけて配置する必要があります。周囲温度が 85℃ を下回るアプリケーションでは、X5R 誘電体を持つコンデンサを使用できます。高容量のセラミック コンデンサには DC バイアス効果による容量の減少が発生し、最終的な実効容量に大きな影響を与えます。パッケージサイズと電圧定格を考慮しながら、適切なコンデンサを慎重に選択してください。必要な最小入力容量は 5µF です。

9.2.2.5 出力コンデンサ

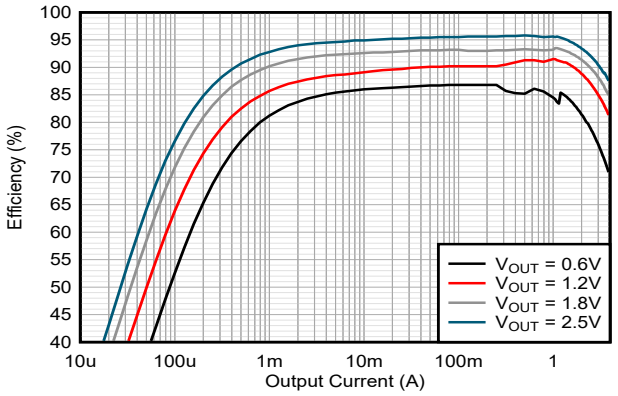
TPSM8281x のアーキテクチャは、等価直列抵抗 (ESR) が低いセラミック出力コンデンサの使用を可能にしています。出力電圧リップルを低減するため、これらのコンデンサを使うことを推奨します。高い周波数まで低抵抗を維持し、温度による静電容量の変動を小さくするために、TI では X7R または X7T 誘電体の使用を推奨しています。85°C より低い温度では、X5R 誘電体を使用できます。

より大きな静電用量値を使うと、電圧リップルが小さくなりパワーセーブ モードでの DC 出力精度が向上するなどの利点があります。COMP/FSET 端子と GND の間に抵抗を接続してデバイスの補償設定を変更することで、出力に使用される最小容量に応じて、3 段階で補償を行うことができます。最大容量は 470µF で、どの補償設定でもかまいません。表 8-1 に示されるように、出力に必要な最小容量は、補償設定と出力電圧によって異なります。出力電圧が 1V 未満の場合は、最小出力容量を最小にする補償設定に対して、必要な最小容量値は 1V の 32µF から 0.6V の 53µF まで直線的に増加します。他の補正設定も同じようにスケーリングされます。高容量のセラミック コンデンサには DC バイアス効果による容量の減少が発生し、最終的な実効容量に大きな影響を与えます。パッケージサイズと電圧定格を考慮しながら、適切なコンデンサを慎重に選択してください。

Copyright © 2026 Texas Instruments Incorporated

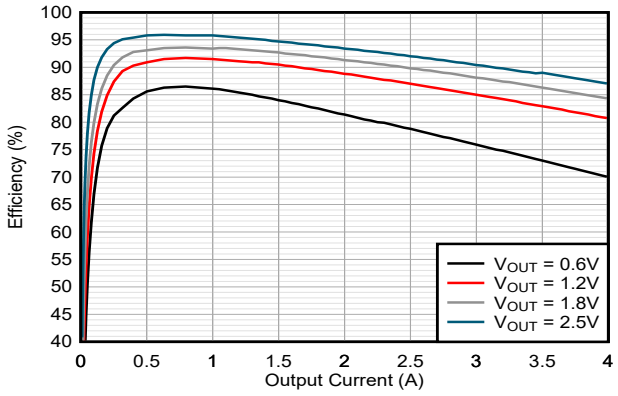
9.2.3 アプリケーション曲線

T_A = 25°C、V_{IN} = 5V、V_{OUT} = 1.8V、1.8MHz、PWM モード、BOM = 表 7-1 特に記述のない限り。



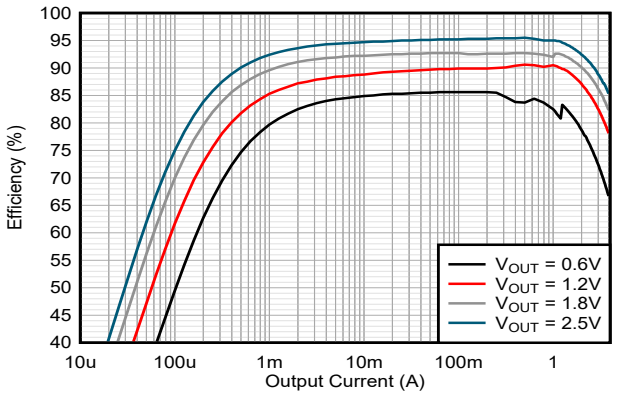
V_{IN} = 3.3V　PFM、SIL パッケージ　T_A = 25°C

図 9-2. 効率と出力電流との関係



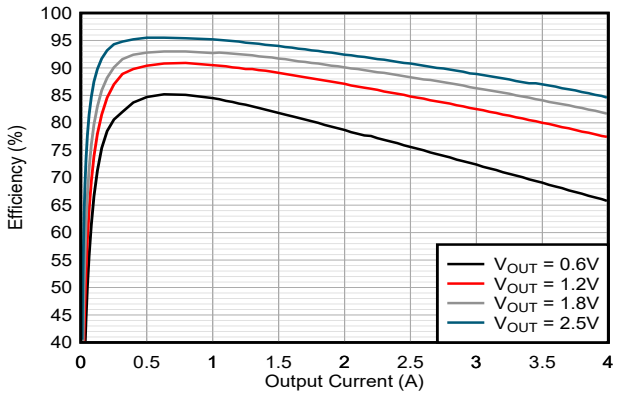
V_{IN} = 3.3V　PWM、SIL パッケージ　T_A = 25°C

図 9-3. 効率と出力電流との関係



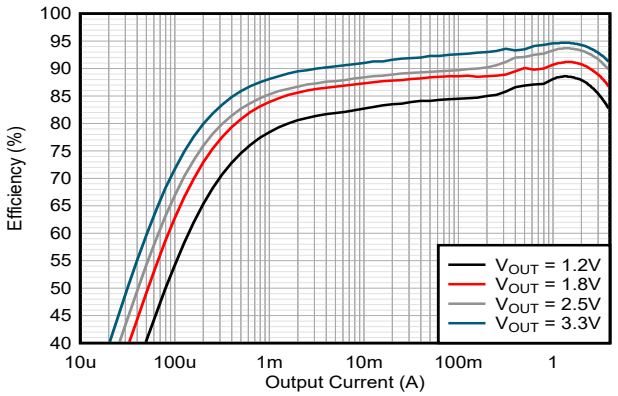
V_{IN} = 3.3V　PFM、SIL パッケージ　T_A = 85°C

図 9-4. 効率と出力電流との関係



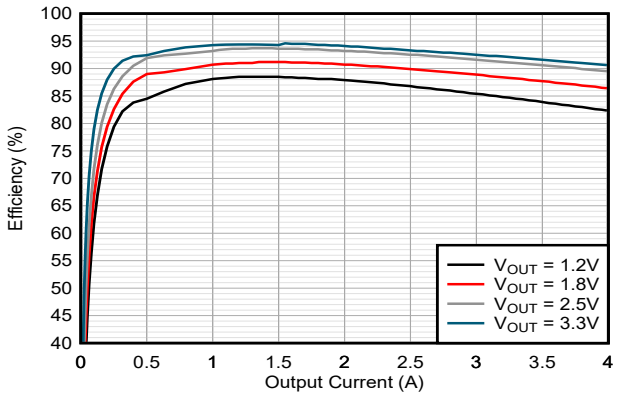
V_{IN} = 3.3V　PWM、SIL パッケージ　T_A = 85°C

図 9-5. 効率と出力電流との関係



V_{IN} = 5V　PFM、SIL パッケージ　T_A = 25°C

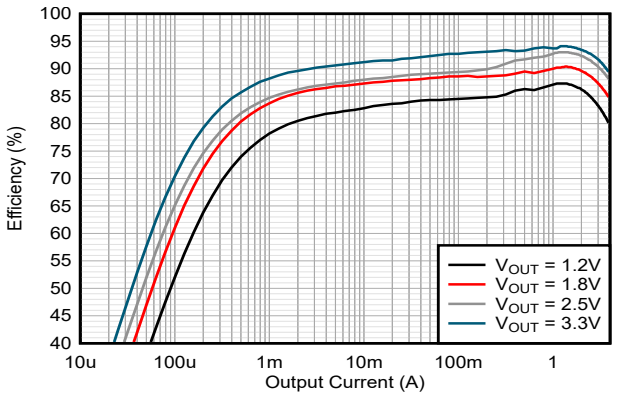
図 9-6. 効率と出力電流との関係



V_{IN} = 5V　PWM、SIL パッケージ　T_A = 25°C

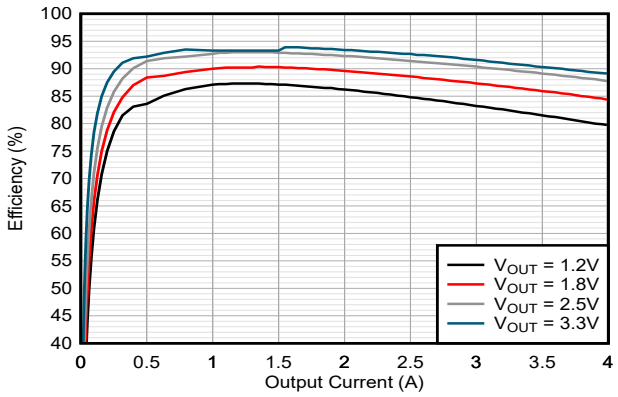
図 9-7. 効率と出力電流との関係

Copyright © 2026 Texas Instruments Incorporated



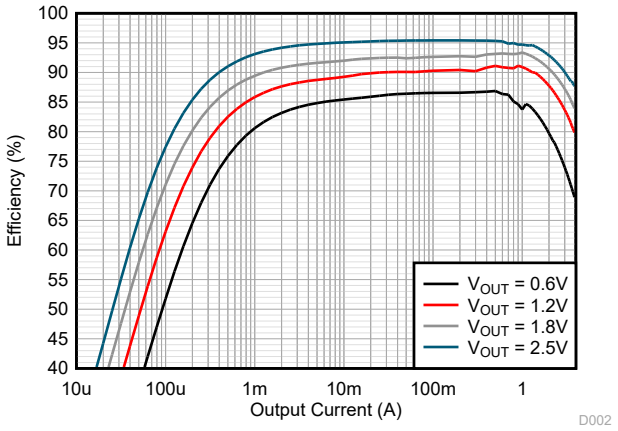
V_{IN} = 5V　PFM、SIL パッケージ　T_A = 85℃

図 9-8. 効率と出力電流との関係



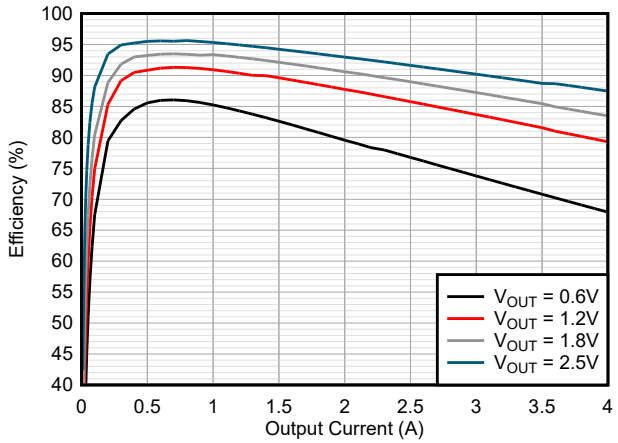
V_{IN} = 5V　PWM、SIL パッケージ　T_A = 85℃

図 9-9. 効率と出力電流との関係



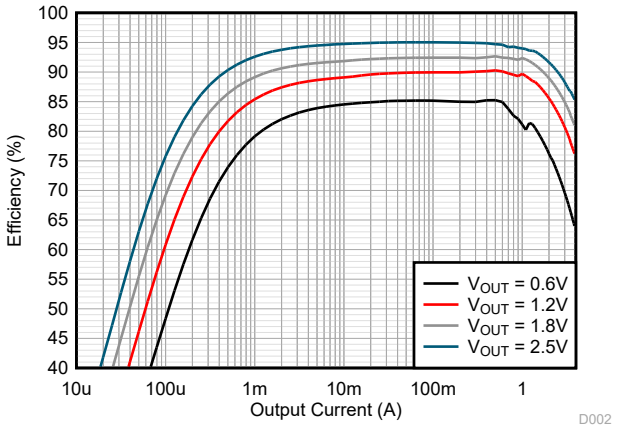
V_{IN} = 3.3V　PFM、VCA パッケージ　T_A = 25℃

図 9-10. 効率と出力電流との関係



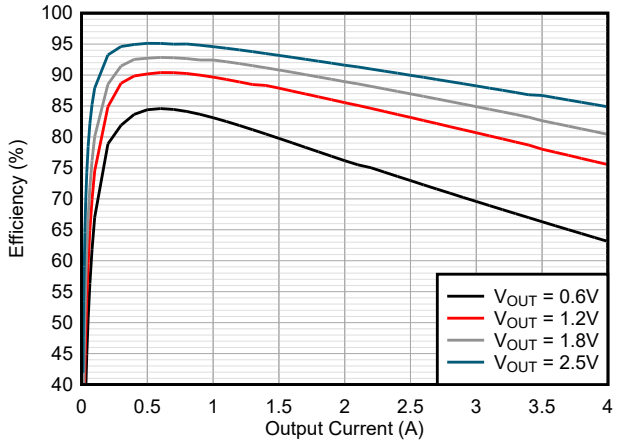
V_{IN} = 3.3V　PWM、VCA パッケージ　T_A = 25℃

図 9-11. 効率と出力電流との関係



V_{IN} = 3.3V　PFM、VCA パッケージ　T_A = 85℃

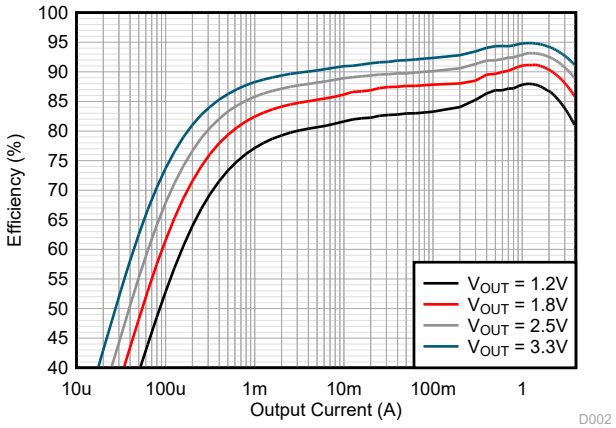
図 9-12. 効率と出力電流との関係



V_{IN} = 3.3V　PWM、VCA パッケージ　T_A = 85℃

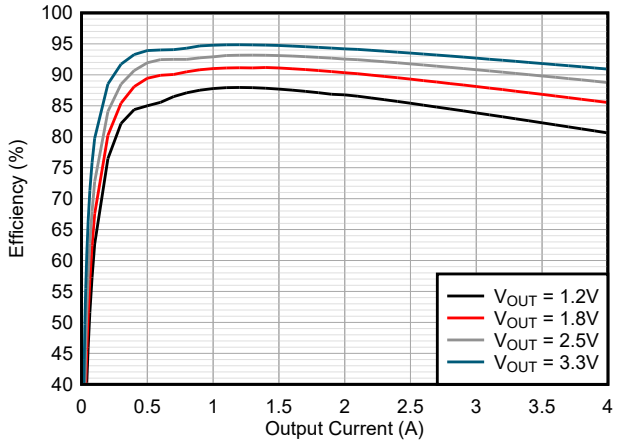
図 9-13. 効率と出力電流との関係

Copyright © 2026 Texas Instruments Incorporated



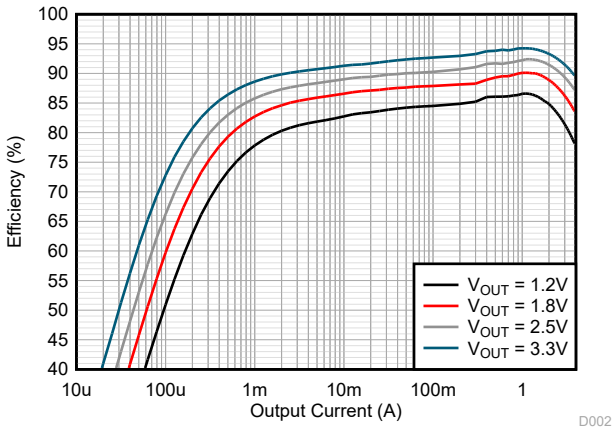
V_{IN} = 5V　PFM、VCA パッケージ　T_A = 25℃

図 9-14. 効率と出力電流との関係



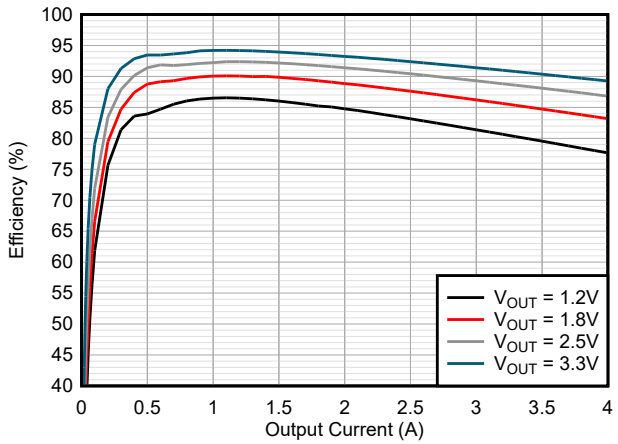
V_{IN} = 5V　PWM、VCA パッケージ　T_A = 25℃

図 9-15. 効率と出力電流との関係



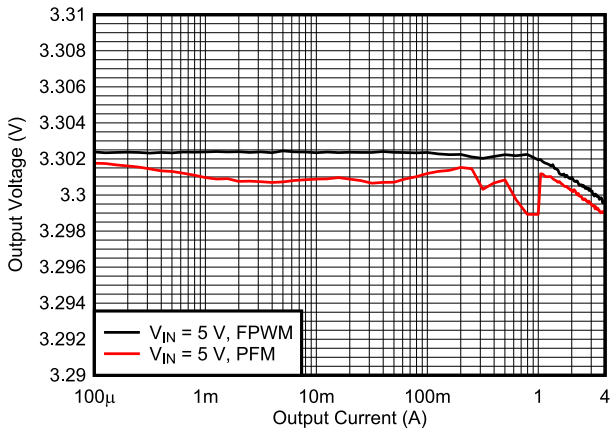
V_{IN} = 5V　PFM、VCA パッケージ　T_A = 85℃

図 9-16. 効率と出力電流との関係



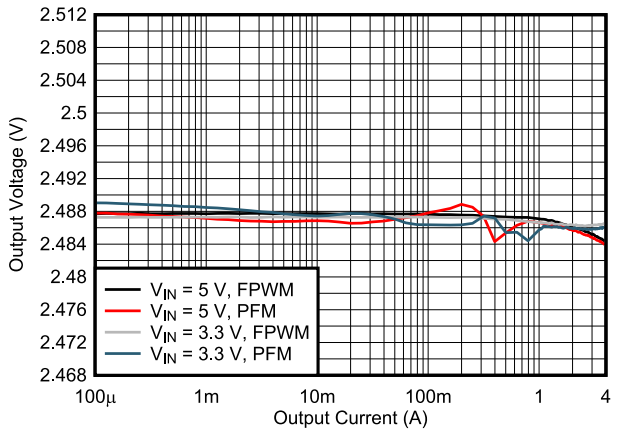
V_{IN} = 5V　PWM、VCA パッケージ　T_A = 85℃

図 9-17. 効率と出力電流との関係



V_{OUT} = 3.3V　T_A = 25℃

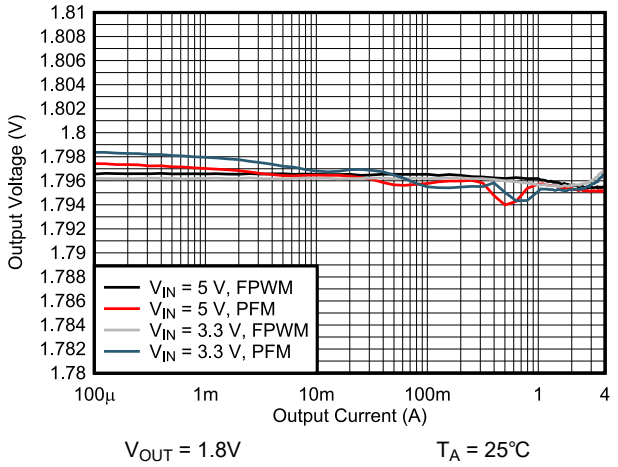
図 9-18. 出力電圧と出力電流との関係



V_{OUT} = 2.5V　T_A = 25℃

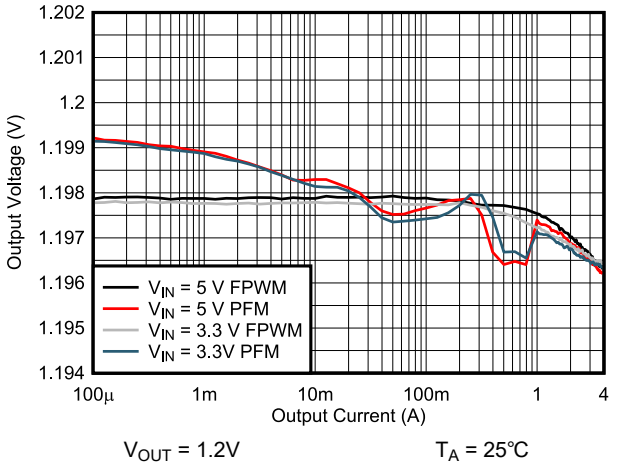
図 9-19. 出力電圧と出力電流との関係

Copyright © 2026 Texas Instruments Incorporated



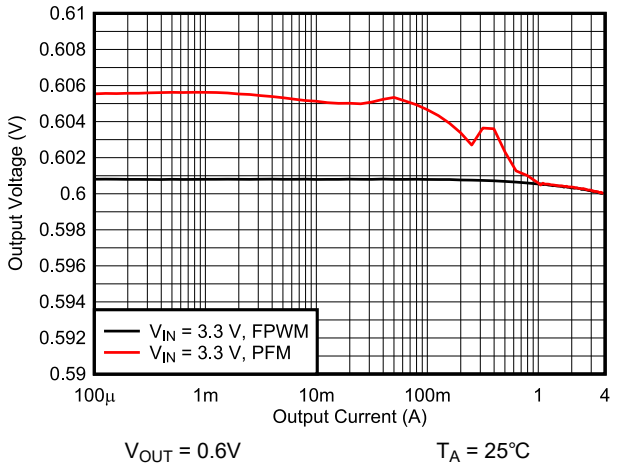
V_{OUT} = 1.8V T_A = 25℃

図 9-20. 出力電圧と出力電流との関係



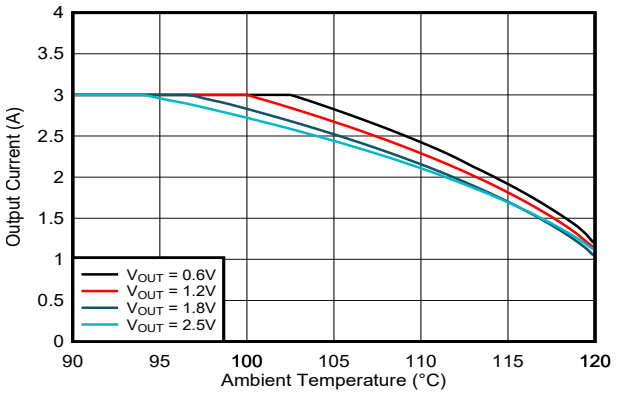
V_{OUT} = 1.2V T_A = 25℃

図 9-21. 出力電圧と出力電流との関係



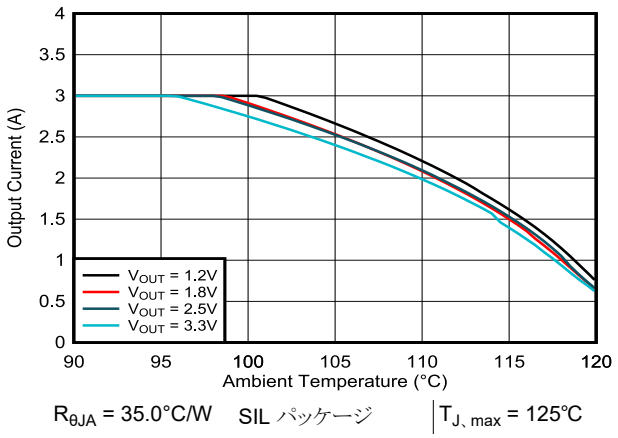
V_{OUT} = 0.6V T_A = 25℃

図 9-22. 出力電圧と出力電流との関係



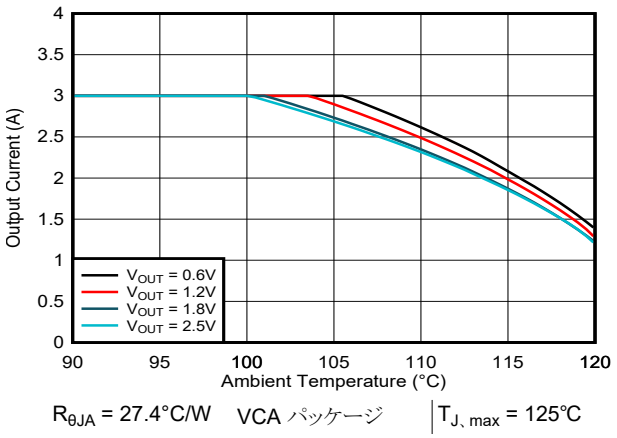
$R_{\theta JA}$ = 35.0°C/W SIL パッケージ $T_{J,max}$ = 125℃

図 9-23. 安全動作領域 V_{IN} = 3.3V



$R_{\theta JA}$ = 35.0°C/W SIL パッケージ $T_{J,max}$ = 125℃

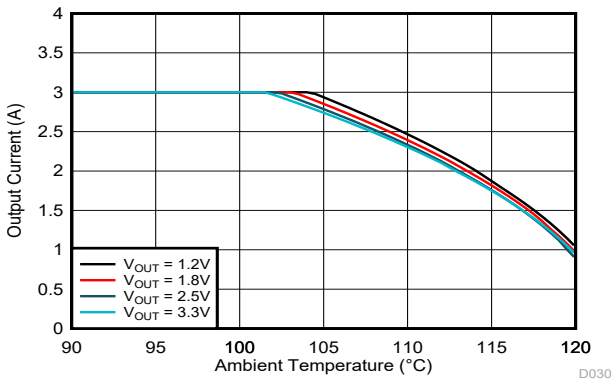
図 9-24. 安全動作領域 V_{IN} = 5.0V



$R_{\theta JA}$ = 27.4°C/W VCA パッケージ $T_{J,max}$ = 125℃

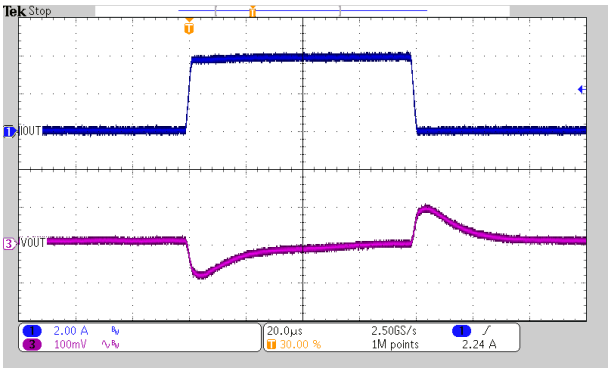
図 9-25. 安全動作領域 V_{IN} = 3.3V

Copyright © 2026 Texas Instruments Incorporated



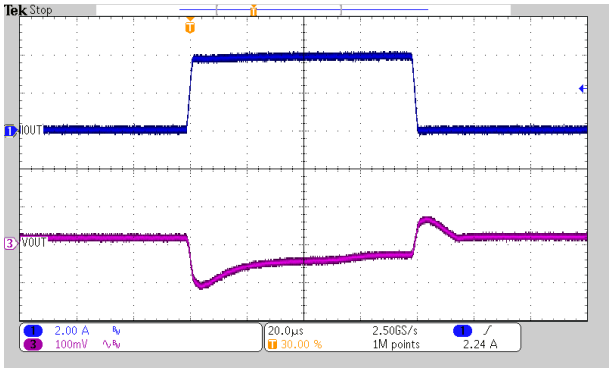
$R_{\theta JA}$ = 27.4°C/W　VCA パッケージ　$T_{J,\ max}$ = 125°C

図 9-26. 安全動作領域 V_{IN} = 5.0V



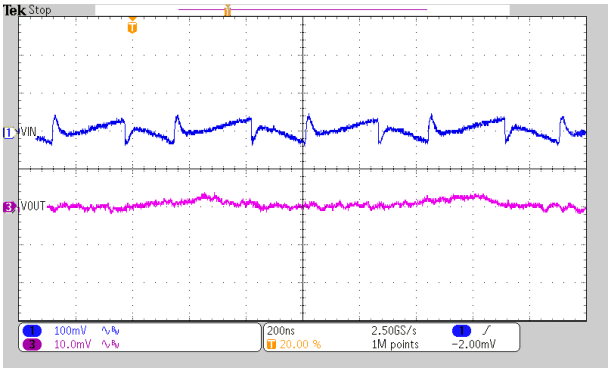
V_{OUT} = 1.8V　PWM　T_A = 25℃
V_{IN} = 5.0V　I_{OUT} = 0A → 4A → 0A

図 9-27. 負荷過渡応答



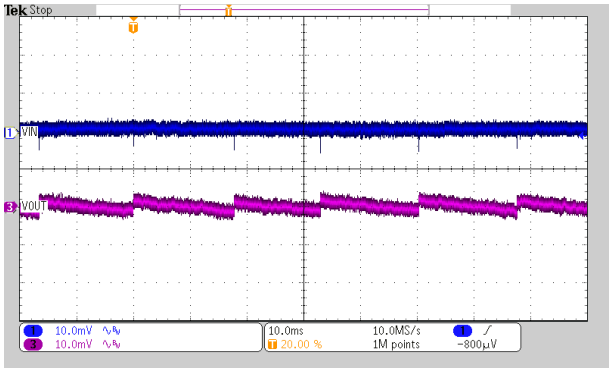
V_{OUT} = 1.8V　PFM　T_A = 25℃
V_{IN} = 5.0V　I_{OUT} = 0A → 4A → 0A

図 9-28. 負荷過渡応答



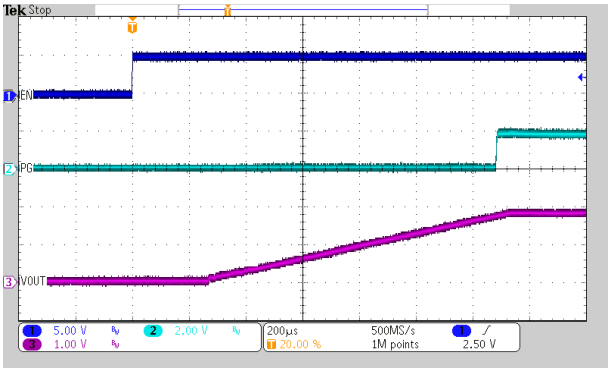
V_{OUT} = 1.8V　PWM　T_A = 25℃
I_{OUT} = 4A　V_{IN} = 5.0V　BW = 20MHz

図 9-29. 出力および入力電圧リップル



V_{OUT} = 1.8V　PFM　T_A = 25℃
I_{OUT} = 0A　V_{IN} = 5.0V　BW = 20MHz

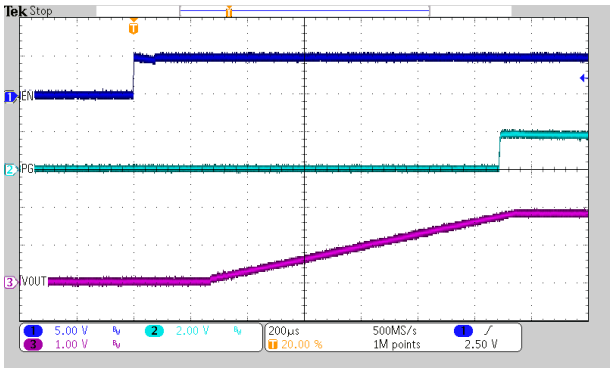
図 9-30. 出力および入力電圧リップル



V_{OUT} = 1.8V　PWM　T_A = 25℃
I_{OUT} = 4A　V_{IN} = 5V　C_{SS} = 4.7nF

図 9-31. 起動タイミング

Copyright © 2026 Texas Instruments Incorporated



V_{OUT} = 1.8V	PFM	T_A = 25℃
I_{OUT} = 0A	V_{IN} = 5V	C_{SS} = 4.7nF

図 9-32. 起動タイミング

9.3 システム例

9.3.1 電圧トラッキング

SS/TR ピンは、出力電圧トラッキングを実現するため、他の電圧源によって外部から駆動されます。アプリケーション回路を 図 9-33 に示します。0V ～ 0.6V では、内部エラー アンプへの内部基準電圧が SS/TR ピンの電圧を追従します。SS/TR ピンの電圧が 0.6V を超えると、電圧トラッキングが無効になり、FB ピンの電圧は 0.6V に調整されます。図 9-34 に示すように、このデバイスはレシオメトリックまたは偶然 (同時) の出力トラッキングを実現しています。

2.5µA の充電電流を考慮して、正確な電圧トラッキングを実現するには、R2 の値を適切に設定する必要があります。1kΩ 以下が R2 に十分な値です。SS/TR ピンの電圧を下げる場合、デバイスが PFM モードのときは、出力から電流をシンクしません。負荷が軽い場合、結果として生じる出力電圧の低下は SS/TR ピンの電圧の低下よりも遅くなる可能性があります。

外部電圧で SS/TR ピンを駆動する場合は、SS/TR ピンの定格電圧である VIN+0.3V を超えないようにしてください。

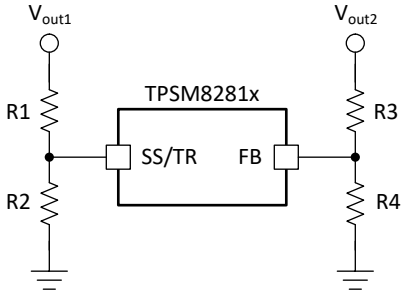


図 9-33. 出力電圧トラッキングの回路図

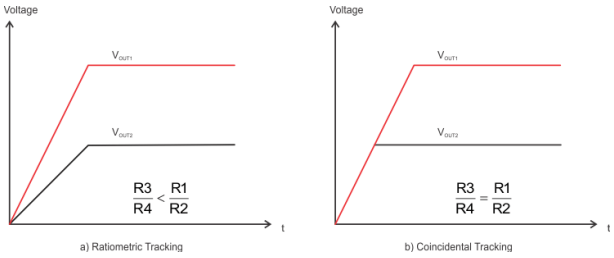


図 9-34. 出力電圧トラッキング

9.3.2 外部クロックへの同期

TPSM8281x は、MODE/SYNC ピンにクロックを印加することで同期できます。追加の回路は必要ありません。図 9-35 を参照してください。動作中に、クロックの印加、変更、削除を行うことができます。外部クロックへのセトリング時間を高速化するために、内部で定義される周波数と外部から印加される周波数が互いに近くなるように R_{CF} 抵抗の値を選択することを推奨します。COMP/FSET ピンが Vin または GND に接続されている場合、クロックと同期することはできません。図 9-36 および 図 9-37 に、印加される外部クロックと除去される外部クロックを示します。外部クロックが印加されると、デバイスは PWM モードで動作します。

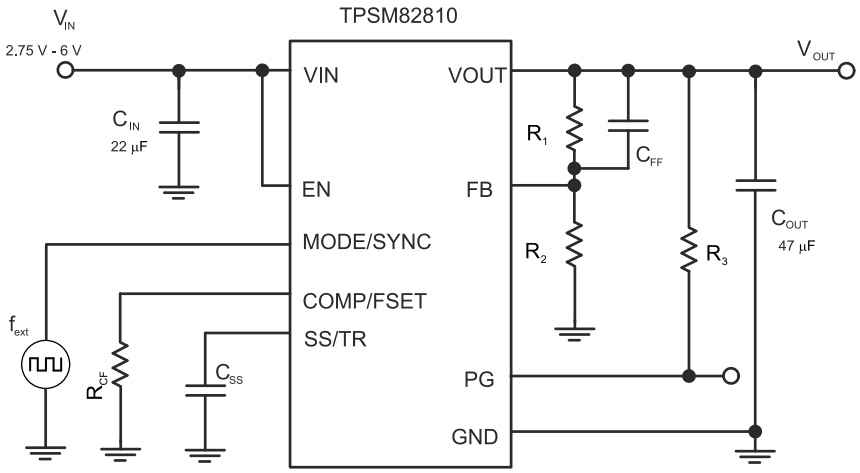
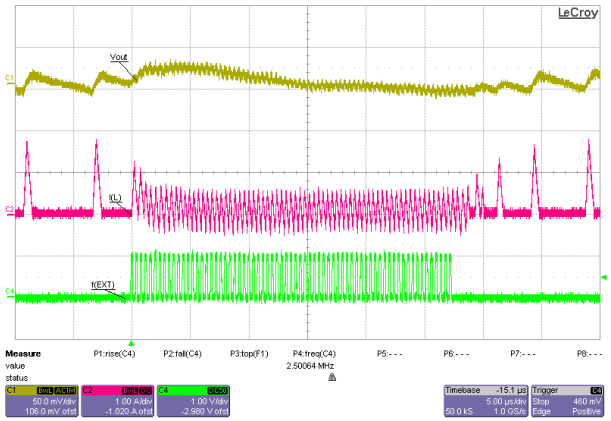
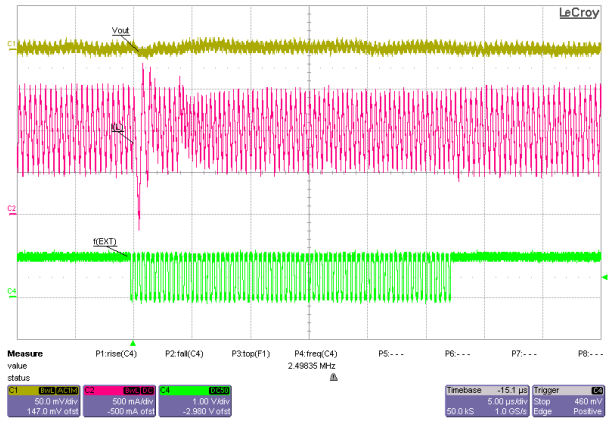


図 9-35. 周波数同期



V_{IN} = 5V
V_{OUT} = 1.8V
R_{CF} = 8.06kΩ
f_{EXT} = 2.5MHz
I_{OUT} = 0.1A

図 9-36. 同期信号 (PFM) の印加と除去



V_{IN} = 5V
V_{OUT} = 1.8V
R_{CF} = 8.06kΩ
f_{EXT} = 2.5MHz
I_{OUT} = 1A

図 9-37. 同期信号 (FPWM) の印加と除去

9.4 電源に関する推奨事項

TPSM8281x デバイス ファミリには、入力電源に対する特別な要件はありません。入力電源の出力電流は、TPSM8281x の電源電圧、出力電圧、出力電流に応じた定格である必要があります。

9.5 レイアウト

9.5.1 レイアウトのガイドライン

特に高いスイッチング周波数の場合、スイッチ モード電源を動作させるために、適切なレイアウトが非常に重要です。TPSM8281x デバイスの PCB レイアウトでは、最高の性能を得るために細心の注意が必要です。レイアウトが不適切な

Copyright © 2026 Texas Instruments Incorporated

場合、ラインと負荷のレギュレーションの不良、不安定、EMI 放射の増加、ノイズの増加などの問題につながる可能性があります。一般的なベスト プラクティスの詳細な説明については、Analog Design Journal の『降圧コンバータの優れた PCB レイアウトを行うための 5 つのステップ』を参照してください。デバイスに固有の推奨事項を以下に示します。

- 入力コンデンサは、デバイスの VIN ピンおよび GND ピンにできるだけ近づけて配置してください。これは、最も重要な部品配置です。入力コンデンサは ビアを避けて VIN ピンと GND ピンに直接配線します。
- 出力コンデンサのグランドは VOUT および GND ピンの近くに配置し、ビアを避けて直接配線します。
- FB 抵抗 R1 と R2、およびフィードフォワード コンデンサ C_{FF} を FB ピンの近くに配置し、C_{SS} を SS/TR ピンの近くに配置して、ノイズのピックアップを最小限に抑えます。
- 寄生容量を最小限に抑えるため配置し、R_{CF} 抵抗は COMP/FSET ピンの近くにます。
- 推奨レイアウトは評価基板に実装されており、評価基板ユーザーズ ガイドと セクション 9.5.2 に記載されています。
- TPSM8281x の推奨ランド パターンは、このデータシートの末尾に記載されています。最良の製造結果を実現するには、一部のピン (VIN、VOUT、GND など) を大きな銅プレーンに接続するときに、SMD (はんだマスク定義) としてパッドを作成します。SMD パッドを使用すると、各パッドのサイズが同じに維持され、リフロー中にはんだによってデバイスが引っ張られるのを避けられます。

9.5.2 レイアウト例

次の例は、MagPack 評価基板のレイアウトからの切り離しを示しています。EMI をさらに低減するために、電流ループを小さくし、ノイズの多い配線を短くします。

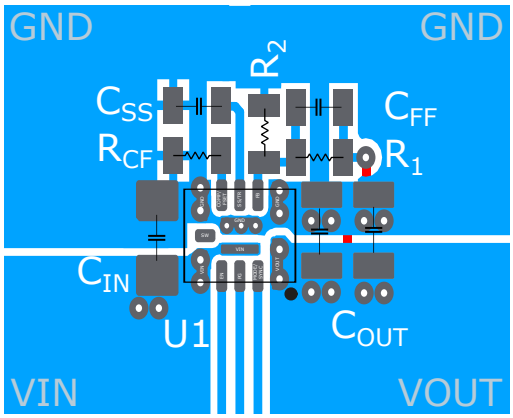


図 9-38. レイアウト例 VCA パッケージ

同じルールが、SIL パッケージを使用したレイアウトにも適用されます。SIL パッケージと VCA パッケージのピン配置は、デバイスと入力または出力コンデンサとの間の短絡接続用に最適化されています。銅箔押し切り (SIL パッケージのみ) は上層銅層のみに適用されます。他の PCB 層は、この禁止領域に入ることがあります。

Copyright © 2026 Texas Instruments Incorporated

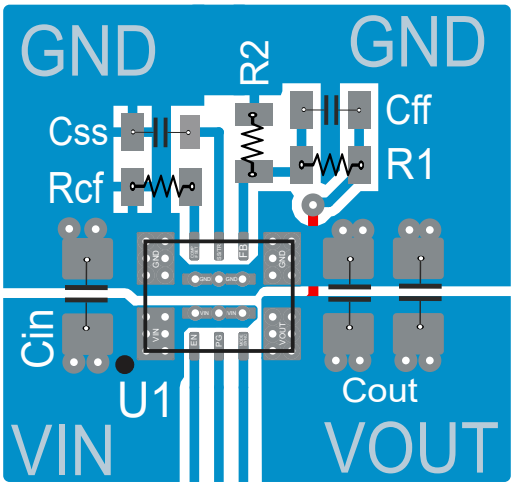


図 9-39. レイアウト例 SIL パッケージ

9.5.2.1 熱に関する注意事項

TPSM8281x モジュールの温度は、125℃ の最大定格未満に維持する必要があります。放熱性能を向上させるための 3 つの基本的なアプローチを以下に示します。

- PCB 設計による消費電力性能の改善。
- 部品の PCB への熱結合の改善。
- システムへのエアフローの導入。

TPSM8281x のモジュール温度の概算値を推定するには、このデータシートに記載されている標準的な効率を目的のアプリケーション条件に適用して、モジュールの消費電力を計算します。次に、消費電力に熱抵抗を乗算して、モジュールの温度上昇を計算します。実際のアプリケーションにおける熱パラメータの使い方の詳細については、以下のアプリケーション ノートを参照してください。『*JEDEC PCB 設計を使用するリニアおよびロジック パッケージの熱特性*』および『*半導体および IC パッケージの熱評価基準*』。

「*熱に関する情報*」の熱の値には、図に示すように 18 ビアも含めて、このデータシートの末尾に記載されている推奨ランドパターンを使用しています。TPSM8281x は、JEDEC 51-7 で定義された PCB 上でシミュレーションされたものです。GND ピン上の 9 つのビアは別の PCB 層の銅箔に接続されましたが、残り 9 つのビアは他の層に接続されませんでした。

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 デバイス サポート

10.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.1.2 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、TPSM8281x デバイスを使用するカスタム設計を作成できます。

1. 部品番号欄に希望の部品番号を入力し始め、部品リストが表示されて入力されるまでお待ちください。好みがない場合は、このフィールドを空白のままにします。
2. 次のセクション (型番を入力して開始した場合は自動入力されます) で、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
3. 「設計上の検討事項」セクションで、設計の優先順位を選択します。
4. 設計提案を参照し、生成された設計を、テキサス インスツルメンツが提供している他のソリューションと比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

こちらで、WEBENCH ツールの詳細をご覧ください: 設計ツールとシミュレーション ツール。

10.2 ドキュメントのサポート

10.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『TPSM82810EVM-089 評価基板』ユーザー ガイド
- テキサス インスツルメンツ、『*JEDEC PCB 設計を使用するリニアおよびロジック パッケージの熱特性*』アプリケーション ノート
- テキサス インスツルメンツ、『降圧コンバータの優れた PCB レイアウトを実現する 5 つのステップ』Analog Design Journal
- テキサス インスツルメンツ、『DC/DC コンバータにおける抵抗性帰還デバイダの設計上の検討事項』Analog Design Journal
- テキサス インスツルメンツ、『正確なイネーブル ピンのスレッショルドを持つ DC/DC コンバータを使用して、クリーンなスタートアップを実現』Analog Design Journal

10.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

Copyright © 2026 Texas Instruments Incorporated

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.5 商標

MicroSiP™, and MagPack™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (December 2024) to Revision D (June 2026) — **Page**

- VCA (QFN、13) パッケージに TPSM82810 (4A バージョン) を追加 1
- 「*デバイスの比較表*」に TPSM82810PVCAR を追加 3
- 読みやすさを向上させるため、RCF 式を段落のテキストから 表 8-1 に移動 11
- 表示可能範囲を 4A に拡張して、VCA パッケージの効率グラフを更新 18

Changes from Revision B (July 2024) to Revision C (December 2024) — **Page**

- 「QFN」を「MicroSiP」に変更してドキュメントのタイトルを更新 1
- WEBENCH の箇条書き項目のデバイス名を更新、箇条書きの順序を更新、「特長」の EMI コンテキストで「ボンド ワイヤなし」というフレーズを追加 1
- 「アプリケーション」の壊れているリンクをすべて更新 1
- TPSM82813、VCA (QFN、13) パッケージから事前情報の注記を削除 1
- TPSM8281**3P**VCAR から事前情報の注を削除 3
- 別々の VCA および SIL の熱に関する情報の表を 1 つの表に追加し、SIL EVM の熱データを追加 5
- 「絶対最大定格」表に過渡スイッチ ノードの仕様を追加し、デバイス ファミリ製品のデータ シートに合わせて表の項目を更新 5
- パラメータ測定に異なるコンデンサが使用されたため、VCA MagPack パッケージ デバイスの BOM 表を追加 9
- 「概要」VCA MagPack パッケージの説明を追加 10
- 機能ブロック図の TPSM82816 に合わせてブロック図を更新 10
- *COMP/FSET* の式と計算例を更新 11
- 「アプリケーション情報」に、デバイス ファミリのさまざまな製品のピンおよび機能の互換性についての段落を追加 16
- WEBENCH® ツールに関する段落を、テキサス インスツルメンツが発行した最新バージョンに合わせて更新。WEBENCH® ツールを使用したカスタム設計 16
- 「出力電圧の設定」の帰還分圧器の設計手順に詳細を追加 17
- 「アプリケーション曲線」に VCA パッケージと SIL パッケージの SOA 曲線を追加 18
- SIL パッケージ ベースのレイアウト例を最新の EVM バージョンに更新し、「レイアウト例」の両方のレイアウトに説明文を追加 25

Copyright © 2026 Texas Instruments Incorporated

- WEBENCH® ツールに関する段落を、テキサス インスツルメンツが発行した最新バージョンに合わせて更新。
  WEBENCH® ツールを使用したカスタム設計 27

Changes from Revision A (December 2020) to Revision B (July 2024) **Page**

- データシートに TPSM82811 および TPSM82812 を追加 1
- データシートに VCA パッケージ オプションを追加 1
- ESD 定格表を更新し、CDM 試験が JS-002 に準拠したことを明示 5

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

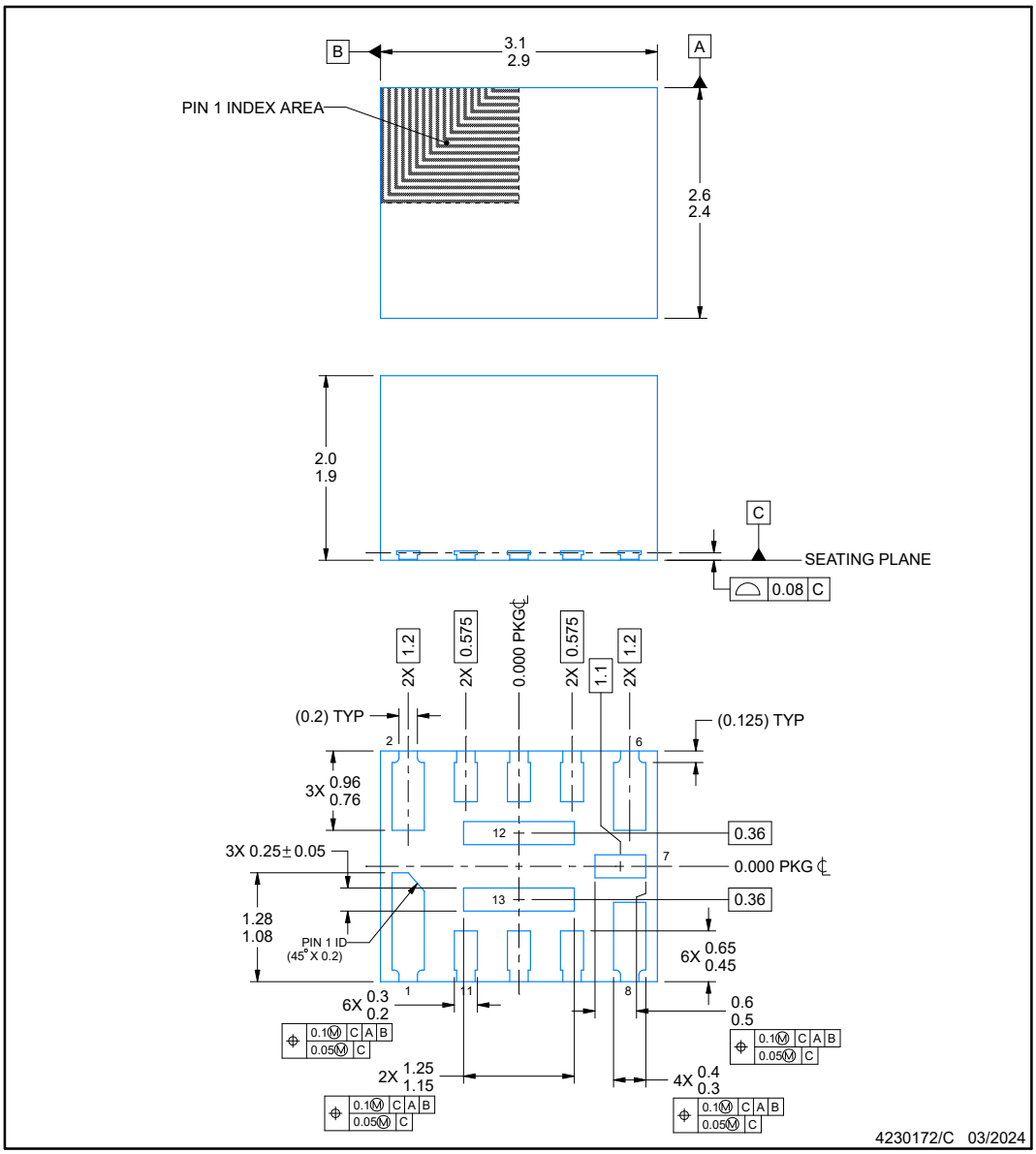
Copyright © 2026 Texas Instruments Incorporated

PACKAGE OUTLINE

VCA0013A

QFN-FCMOD - 2 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

www.ti.com

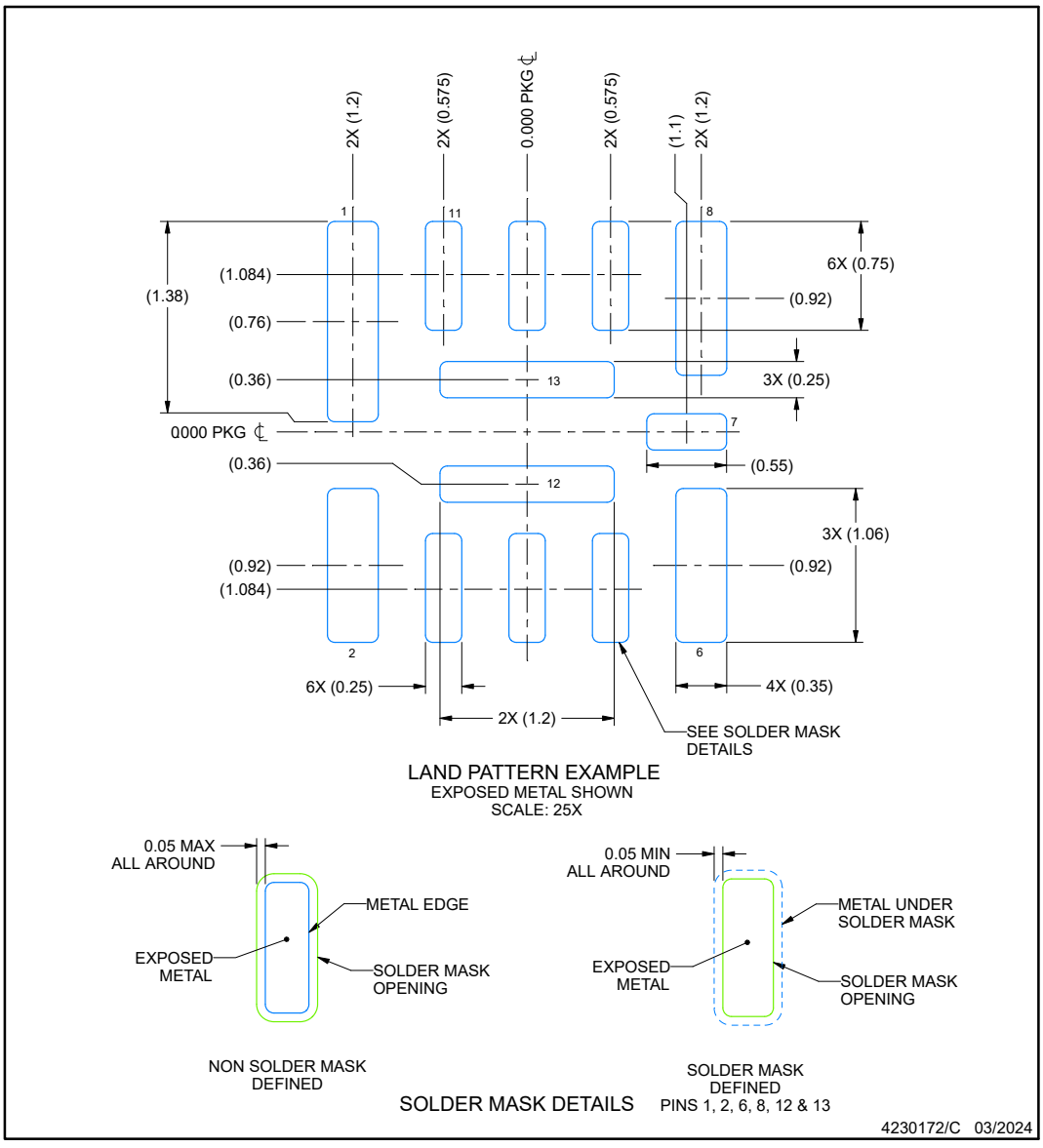
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

VCA0013A

QFN-FCMOD - 2 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

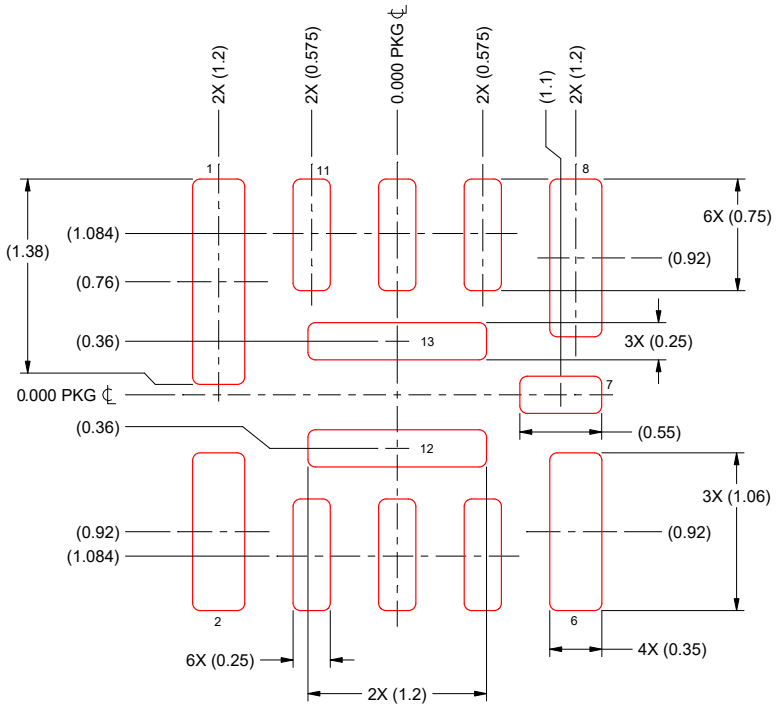
3. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271)

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

VCA0013A — **QFN-FCMOD - 2 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 25X

4230172/C 03/2024

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

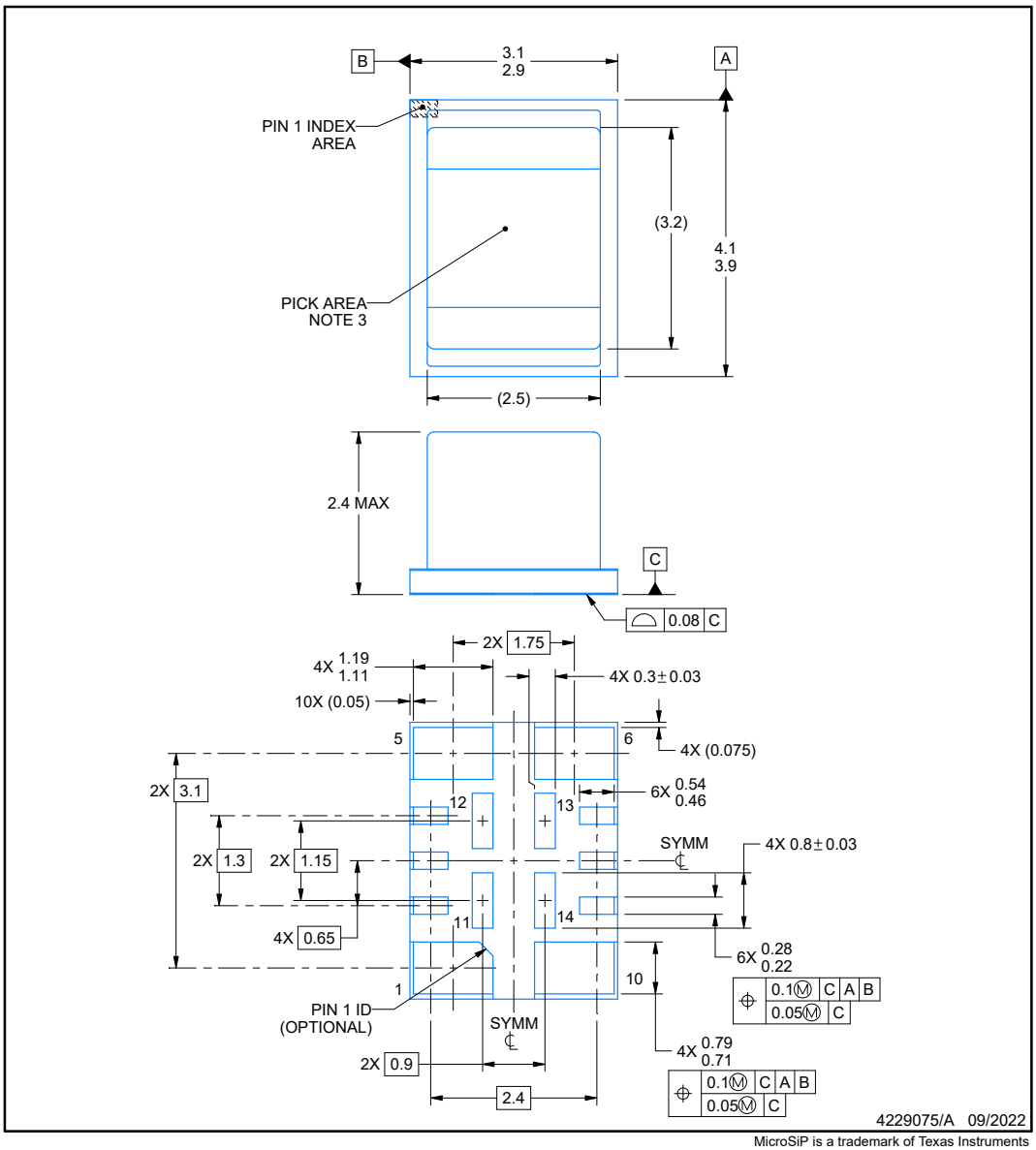


PACKAGE OUTLINE

SIL0014B-C01

uSIP™ - 2.4 mm max height

MICRO SYSTEM IN PACKAGE



MicroSiP is a trademark of Texas Instruments

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Pick and place nozzle ∅ 1.3 mm or smaller recommended.
4. The package thermal pads must be soldered to the printed circuit board for thermal and mechanical performance.

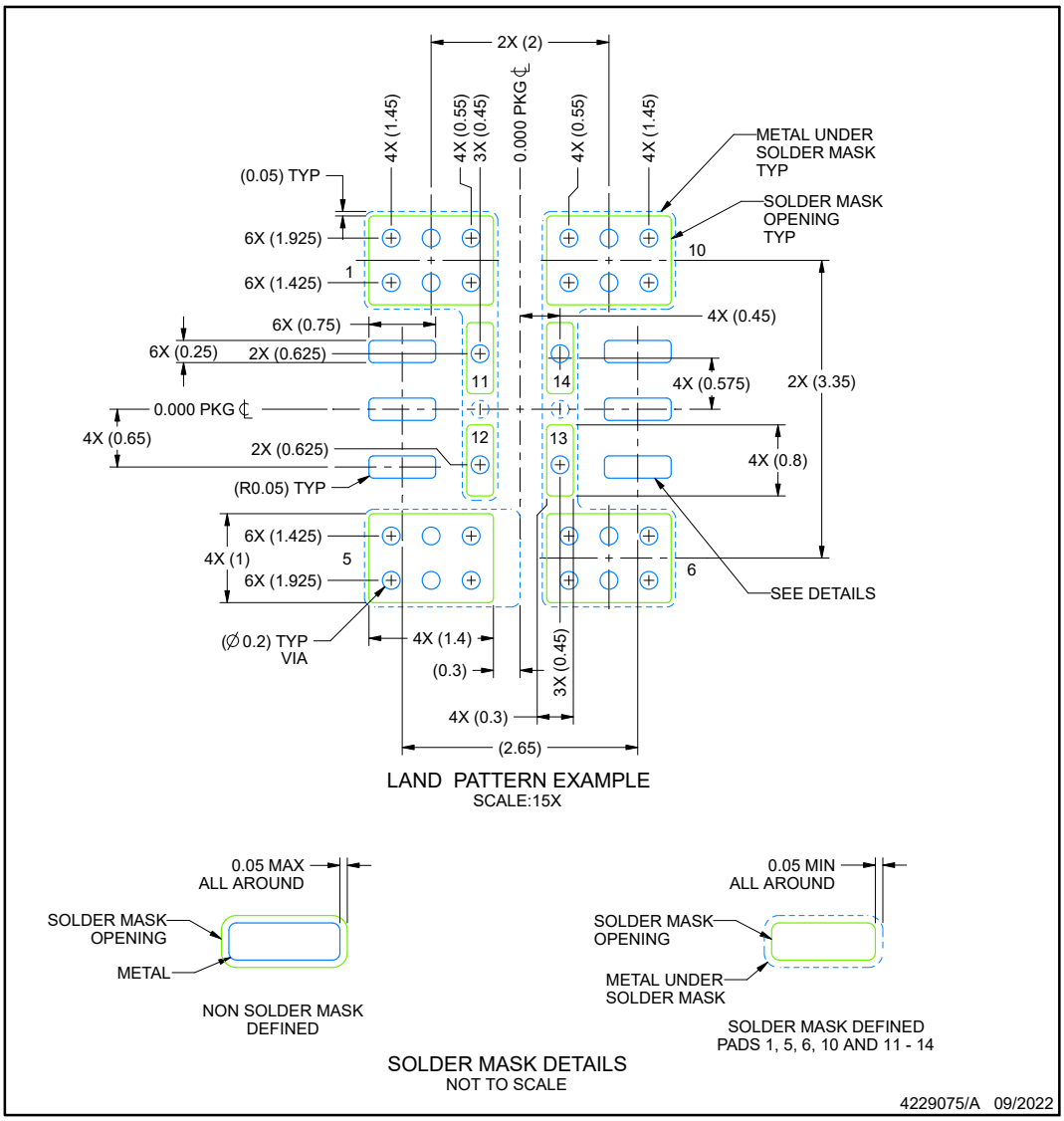
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

SIL0014B-C01

uSIP™ - 2.4 mm max height

MICRO SYSTEM IN PACKAGE



NOTES: (continued)

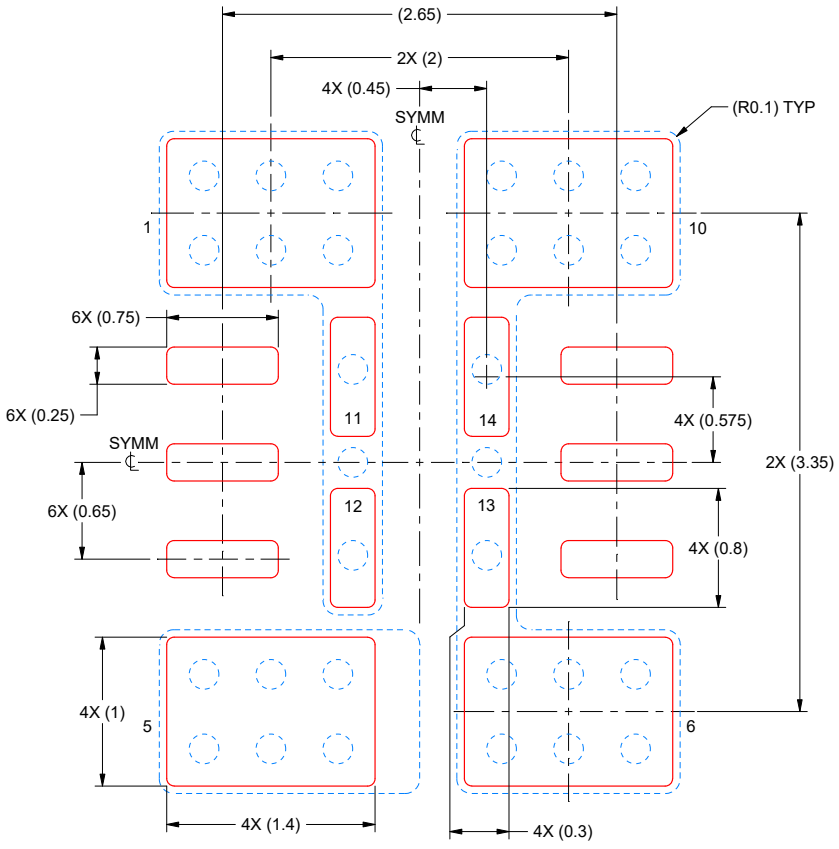
5. This package is designed to be soldered to thermal pads on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

SIL0014B-C01 — **uSIP™ - 2.4 mm max height**

MICRO SYSTEM IN PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:25X

4229075/A 09/2022

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM82810PVCAR	Active	Production	QFN-FCMOD (VCA) | 13	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	3XMI
TPSM82810SILR	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	FG
TPSM82810SILR.A	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	FG
TPSM82810SSILR	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	GC
TPSM82810SSILR.A	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	GC
TPSM82813PVCAR	Active	Production	QFN-FCMOD (VCA) | 13	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	3HAI
TPSM82813PVCAR.A	Active	Production	QFN-FCMOD (VCA) | 13	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	3HAI
TPSM82813SILR	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	GD
TPSM82813SILR.A	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	GD
TPSM82813SSILR	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	HF
TPSM82813SSILR.A	Active	Production	uSiP (SIL) | 14	3000 | LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	HF

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

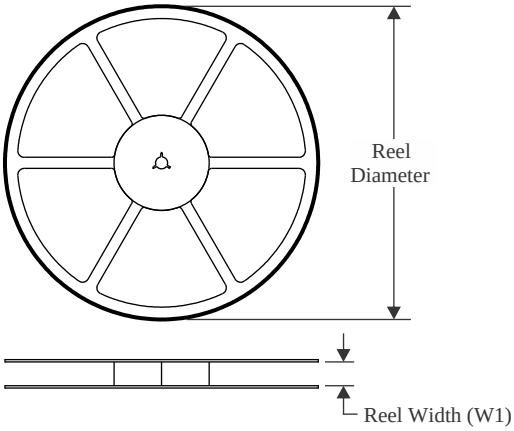
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

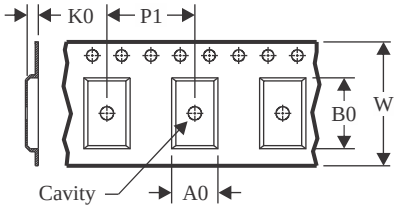
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

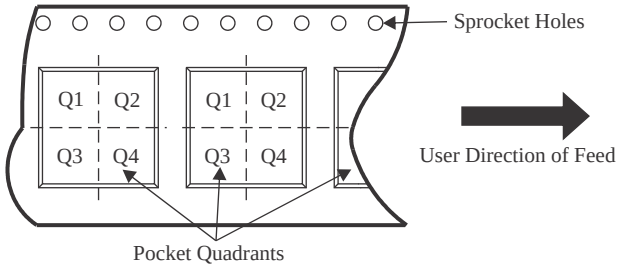


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

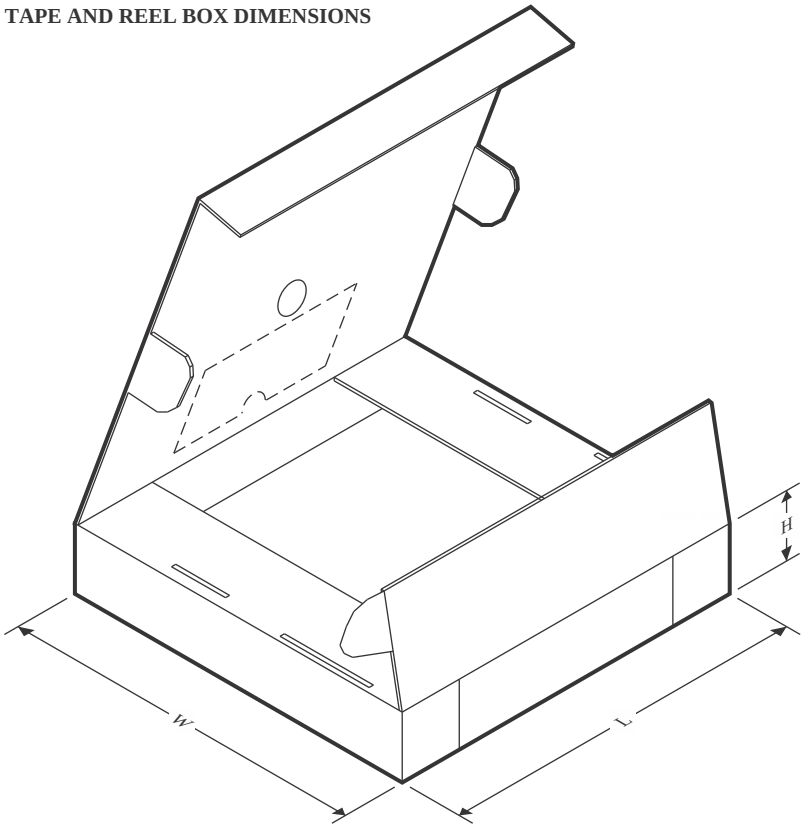
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM82810PVCAR	QFN-FCMOD	VCA	13	2500	330.0	12.4	3.3	2.8	2.2	8.0	12.0	Q1
TPSM82810SILR	uSiP	SIL	14	3000	178.0	13.2	3.3	4.3	2.6	8.0	12.0	Q1
TPSM82810SSILR	uSiP	SIL	14	3000	178.0	13.2	3.3	4.3	2.6	8.0	12.0	Q1
TPSM82813PVCAR	QFN-FCMOD	VCA	13	2500	330.0	12.4	3.3	2.8	2.2	8.0	12.0	Q1
TPSM82813SILR	uSiP	SIL	14	3000	178.0	13.2	3.3	4.3	2.6	8.0	12.0	Q1
TPSM82813SSILR	uSiP	SIL	14	3000	178.0	13.2	3.3	4.3	2.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM82810PVCAR	QFN-FCMOD	VCA	13	2500	367.0	367.0	35.0
TPSM82810SILR	uSiP	SIL	14	3000	383.0	353.0	58.0
TPSM82810SSILR	uSiP	SIL	14	3000	383.0	353.0	58.0
TPSM82813PVCAR	QFN-FCMOD	VCA	13	2500	367.0	367.0	35.0
TPSM82813SILR	uSiP	SIL	14	3000	383.0	353.0	58.0
TPSM82813SSILR	uSiP	SIL	14	3000	383.0	353.0	58.0

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月