TPSM86125x 3V～17V 入力、1A、同期整流降圧モジュール、QFN パッケージ

1 特長

- 多様なアプリケーションに適した構成
  - 3V～17V の広い入力電圧範囲
  - TPSM861253 の固定 3.3V 出力
  - TPSM861252 の出力電圧範囲:0.6V～10V
  - TPSM861257 の出力電圧範囲:0.6V～5.5V
  - 0.6V のリファレンス電圧
  - 25℃で ±1% の 0.6Vref 精度
  - -40℃～125℃で ±1.5% の 0.6Vref 精度
  - 0～65℃で ±1% の 3.3Vout 精度
  - 55mΩ および 24mΩ の MOSFET を内蔵
  - TPSM861252 の 100μA の低静止電流
  - 1.4MHz のスイッチング周波数
  - 最大 95% の高デューティ サイクル動作
  - 1.2V 高精度の EN スレッショルド電圧
  - 1.6ms (標準値) の固定ソフトスタート時間
- 使いやすく小さい設計サイズ
  - TPSM861252 Eco モード、TPSM861253/7 FCCM モード (軽負荷時)
  - 高速過渡 D-CAP3™ 制御モード
  - インダクタとブートストラップ コンデンサの内蔵によりレイアウトが容易
  - プリバイアス付き出力電圧でのスタートアップに対応
  - オープンドレインのパワー グッド インジケータ
  - ラッチなしの OV、OT、UVLO 保護
  - ヒカップ モードによる UV 保護
  - サイクル単位の OC および NOC 保護
  - 動作時接合部温度:-40℃～125℃
  - 3.3mm × 4mm × 2mm の QFN パッケージ
- WEBENCH® Power Designer により、TPSM86125x を使用するカスタム設計を作成

2 アプリケーション

- 商用ネットワークとサーバーの電源
- AC/DC アダプタ / 電源
- ファクトリ オートメーション / 制御
- 試験および測定機器

3 概要

TPSM86125x はシンプルで使いやすい、高効率、高電力密度の同期整流降圧モジュールで、入力電圧範囲は 3V～17V で、最大 1A の連続電流に対応しています。

TPSM86125x は、過渡応答を高速化するため、かつ外部補償を行わなくても低 ESR 出力コンデンサが使えるように、D-CAP3 制御モードを採用しています。このデバイスは、最大 95% のデューティ サイクルでの動作をサポートできます。

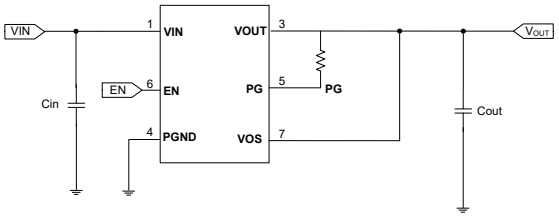
TPSM861252 は Eco モードで動作することで、軽負荷時も高い効率を維持します。TPSM861257 は FCCM モードで動作することで、すべての負荷条件で同じ周波数と小さい出力リップルを維持します。TPSM861253 は FCCM モードの 3.3V 固定出力電圧部品です。また、分圧抵抗とフィードフォワード コンデンサもモジュール内部に統合されています。TPSM86125x は、OVP、OCP、UVLO、OTP、UVP (ヒカップ機能付き) による完全な保護機能を備えています。

このデバイスは、QFN パッケージで供給されます。接合部温度の仕様は -40℃～125℃です。

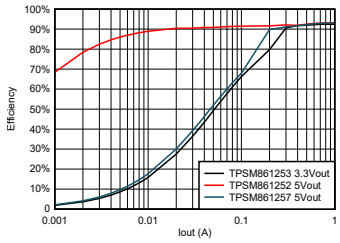
製品情報

部品番号(3)	モード	出力電圧	パッケージ(1)	パッケージ サイズ(2)
TPSM861253	FCCM	3.3V	RDX (QFN-FCMOD、7)	4.00mm × 3.30mm
TPSM861252	ECO	0.6V～10V		
TPSM861257	FCCM	0.6V～5.5V		

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
(3) 「ファミリ デバイス」の表を参照してください。



TPSM861253 の概略回路図



TPSM86125x の効率 (V_{IN} = 12V)

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 ファミリ デバイス.....3
5 ピン構成および機能.....3
6 仕様.....4
6.1 絶対最大定格.....4
6.2 ESD 定格.....4
6.3 推奨動作条件.....4
6.4 熱に関する情報.....5
6.5 電気的特性.....5
6.6 代表的特性.....7
7 詳細説明.....11
7.1 概要.....11
7.2 機能ブロック図.....11
7.3 機能説明.....12
7.4 デバイスの機能モード.....14
8 アプリケーションと実装.....15
8.1 アプリケーション情報.....15
8.2 代表的なアプリケーション.....15
8.3 電源に関する推奨事項.....19
8.4 レイアウト.....20
9 デバイスおよびドキュメントのサポート.....22
9.1 デバイス サポート.....22
9.2 ドキュメントの更新通知を受け取る方法.....22
9.3 サポート・リソース.....22
9.4 商標.....22
9.5 静電気放電に関する注意事項.....22
9.6 用語集.....22
10 改訂履歴.....23
11 メカニカル、パッケージ、および注文情報.....23

Copyright © 2024 Texas Instruments Incorporated

4 ファミリ デバイス

部品番号	電流 (A)	出力電圧 (V)	モード
TPSM861252	0～1	0.6～10	ECO
TPSM861257	0～1	0.6～5.5	FCCM
TPSM861253	0～1	3.3	FCCM

5 ピン構成および機能

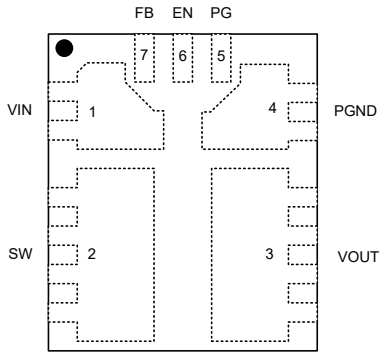


図 5-1. TPSM861252 および TPSM861257 RDX パッケージ、7 ピン QFN-FCMOD (上面図)

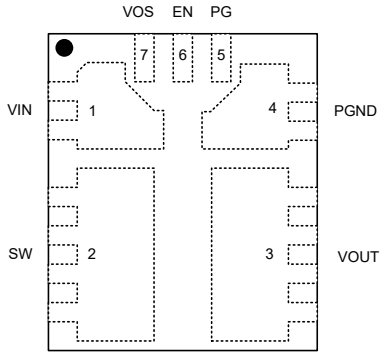


図 5-2. TPSM861253 RDX パッケージ、7 ピン QFN-FCMOD (上面図)

表 5-1. ピンの機能

ピン		種類[(1)]	説明
名称	番号		
VIN	1	P	入力電源電圧ピン。VIN と GND の間に入力デカップリング コンデンサを接続します。
SW	2	NC	電力段のスイッチ ピン。接続せず、フローティングのままにします。
VOUT	3	P	出力接続。推奨出力容量は VOUT と PGND の間に接続します。
PGND	4	G	電源グランド接続
PG	5	A	パワー グッドのオープン ドレイン出力。PG ピンはフローティングにできます。
EN	6	A	降圧コンバータのイネーブル ピン。EN を High に駆動するとコンバータがオンになり、EN を Low に駆動するとコンバータがオフになります。抵抗による GND への内部プルダウン。
FB	7	A	TPSM861252 と TPSM861257 向けのコンバータ帰還入力。出力電圧とグランドの間にある分圧抵抗回路の中央上部に接続します。
VOS	7	A	TPSM861253 用のコンバータ帰還入力。出力電圧に直接接続します。

(1) A = アナログ、P = 電源、G = グランド

Copyright © 2024 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) [(1)]

		最小値	最大値	単位
入力電圧	VIN	-0.3	19	V
入力電圧	VOS、EN、PG、FB	-0.3	6	V
GND	GND	-0.3	0.3	V
出力電圧	VOUT(TPSM861252)	-0.3	11	V
出力電圧	VOUT(TPSM861257)	-0.3	6	V
機械的衝撃	Mil-STD-883D、Method 2002.3、1msec、1/2 正弦波、取り付け		1500	G
機械振動	Mil-STD-883D、Method 2007.2、20～2000Hz		20	G
動作時の接合部温度範囲、TJ		-40	150	℃
保管温度、Tstg	保管温度、Tstg	-55	150	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、このような条件や、「推奨動作条件」に記載されている条件を超える条件でデバイスが機能するということを意味するわけではありません。推奨動作条件の範囲外で絶対最大定格の範囲内で使用すると、デバイスが完全に機能しなくなる可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠[(1)]	±2000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠[(2)]	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
入力電圧	VIN	3		17	V
入力電圧	VOS、EN、PG、FB			5.5	V
出力電圧	VOUT(TPSM861252)			10	V
出力電圧	VOUT(TPSM861257)			5.5	V
出力電圧	VOUT(TPSM861253)		3.3		V
出力電流	IO	0		1	A
T_J	動作時接合部温度	-40		125	℃
Tstg	保管温度	-40		150	℃

Copyright © 2024 Texas Instruments Incorporated

6.4 熱に関する情報

熱評価基準[1]		TPSM86125x RDX 7 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	61.3	°C/W
$R_{\theta JA_effective}$	接合部から周囲への熱抵抗 (EVM ボード)	40[2]	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	60.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	20.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	7.5	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	19.2	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。
(2) この RθJA_effective は、TPSM86125xEVM ボード (4 層基板、上層と下層の銅箔厚は 2oz 、内部 GND の銅箔厚は 1oz) で、Vin = 12V、Vout = 5V、Iout = 1A、TA = 25℃の条件下でテストされます。

6.5 電気的特性

動作温度範囲 T_J = -40℃～125℃、V_{VIN}= 12V (特に記述のない限り)

パラメータ		テスト条件	最小値	代表値	最大値	単位
入力電源電圧						
VIN	入力電圧範囲	VIN	3		17	V
I_{VIN}	VIN 電源電流	無負荷、V_{EN}= 5V、スイッチングなし、ECO バージョン		100		μA
I_{VIN}	VIN 電源電流	無負荷、V_{EN}= 5V、スイッチングなし、FCCM バージョン		370		μA
I_{INSDN}	VIN シャットダウン電流	無負荷、V_{EN}= 0V		2		μA
UVLO						
UVLO	VIN 低電圧誤動作防止	ウェークアップ VIN 電圧	2.8	2.9	3.0	V
UVLO	VIN 低電圧誤動作防止	シャットダウン VIN 電圧	2.6	2.7	2.8	V
UVLO	VIN 低電圧誤動作防止	ヒステリシス VIN 電圧		200		mV
帰還電圧						
VFB	FB 電圧	T_J = 25℃	594	600	606	mV
VFB	FB 電圧	T_J = –40℃～125℃	591	600	609	mV
VOUT	TPSM861253 の出力電圧	T_J = 0℃～65℃	3.27	3.3	3.33	V
VOUT	TPSM861253 の出力電圧	T_J = –40℃～125℃	3.25	3.3	3.35	V
MOSFET						
$R_{DS(ON)HI}$	ハイサイド MOSFET の Rds(on)	T_J = 25℃、V_{VIN} ≥ 5V		55		mΩ
		T_J = 25℃、V_{VIN} = 3V [1]		68		mΩ
$R_{DS(ON)LO}$	ローサイド MOSFET の Rds(on)	T_J = 25℃、V_{VIN} ≥ 5V		24		mΩ
		T_J = 25℃、V_{VIN} = 3V [1]		30		mΩ
デューティ サイクルおよび周波数制御						
F_{SW}	スイッチング周波数	T_J = 25℃、V_{VOUT} = 3.3V		1.4		MHz
$T_{OFF(MIN)}$ [1]	最小オフ時間	V_{FB} = 0.5V		110		ns
$T_{ON(MIN)}$	最小オン時間			60		ns
電流制限						

6.5 電気的特性 (続き)

動作温度範囲 T_J = -40℃～125℃、V_{VIN}= 12V (特に記述のない限り)

パラメータ		テスト条件	最小値	代表値	最大値	単位
I_{OCL_LS}	過電流スレッショルド	TPSM861252 および TPSM861257 のバレー電流設定ポイント	1.5	2.3	3.1	A
I_{OCL_LS}	過電流スレッショルド	TPSM861253 のバレー電流設定ポイント	1.5	2.3	2.9	A
I_{NOCL}	負の過電流スレッショルド	バレー電流設定ポイント	1.5	2.0	2.5	A
論理スレッショルド						
$V_{EN(ON)}$	EN スレッショルドの High レベル		1.15	1.20	1.25	V
$V_{EN(OFF)}$	EN スレッショルドの Low レベル		0.90	1.00	1.10	V
V_{ENHYS}	EN ヒステリシス			200		mV
R_{EN1}	EN プルダウン抵抗			2		MΩ
出力放電とソフトスタート						
t_{SS}	内部ソフトスタート時間			1.6		ms
出力低電圧および過電圧保護						
V_{OVP}	OVP 遷移スレッショルド		110	115	120	%
t_{OVPDLY}	OVP 伝搬のグリッチ除去			24		us
V_{UVP}	UVP 遷移スレッショルド		55	60	65	%
t_{UVPDLY}	UVP 伝搬のグリッチ除去			220		us
t_{UVPEN}	SS 時間に対する出力ヒカップ イネーブル遅延	UVP 検出		14		ms
PGOOD						
TPGDLY	PG スタートアップ遅延	PG を Low から High に		1		ms
TPGDLY	PG スタートアップ遅延	PG を High から Low に		28		us
VPGTH	PG スレッショルド	VFB 立ち下がり (FAULT)	80	85	90	%
VPGTH	PG スレッショルド	VFB 立ち上がり (グッド)	85	90	95	%
VPGTH	PG スレッショルド	VFB 立ち上がり (FAULT)	110	115	120	%
VPGTH	PG スレッショルド	VFB 立ち下がり (グッド)	105	110	115	%
VPG_L	PG シンク電流容量	IOL = 4mA			0.4	V
IPGLK	PG リーク電流	VPGood = 5.5V			1	μA
熱保護						
T_{OTP} (1)	OTP 遷移スレッショルド			155		℃
T_{OTPHSY} (1)	OTP ヒステリシス			20		℃

(1) 設計により規定されています。

Copyright © 2024 Texas Instruments Incorporated

6.6 代表的特性

T_J = -40℃～125℃、V_{IN} = 12V (特に記述のない限り)

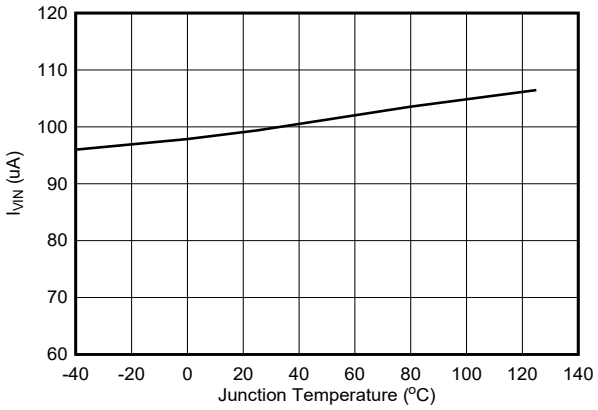


図 6-1. TPSM861252 の静止電流

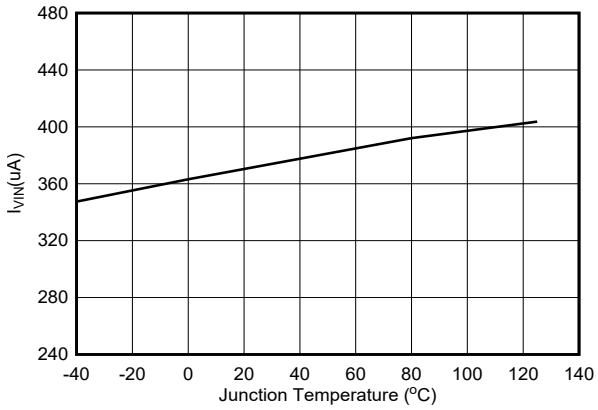


図 6-2. TPSM861253 および TPSM861257 の静止電流

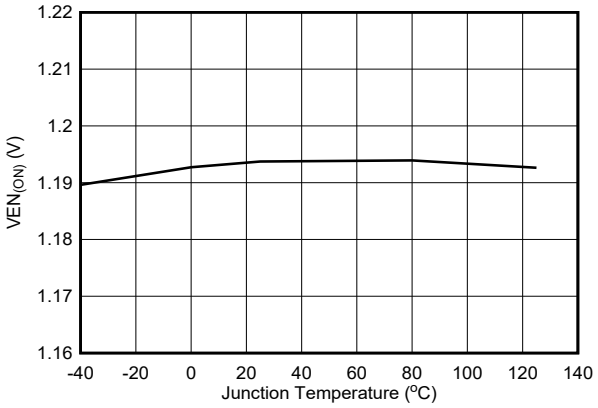


図 6-3. イネーブル オン スレッショルド電圧

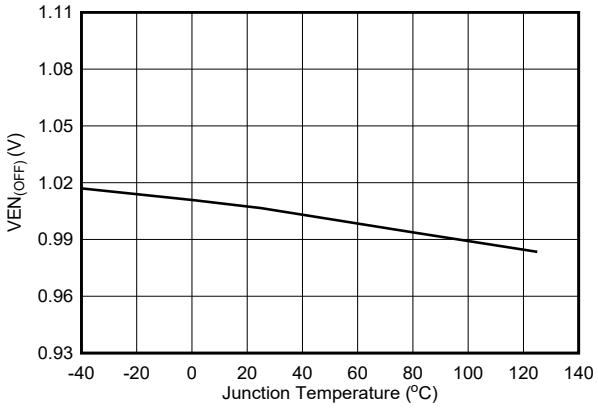


図 6-4. イネーブル オフ スレッショルド電圧

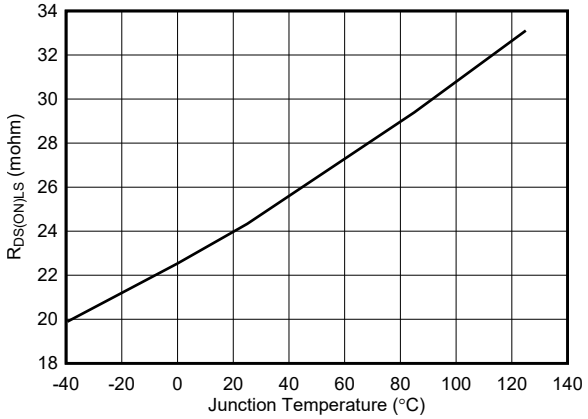


図 6-5. ローサイド $R_{DS(ON)}$

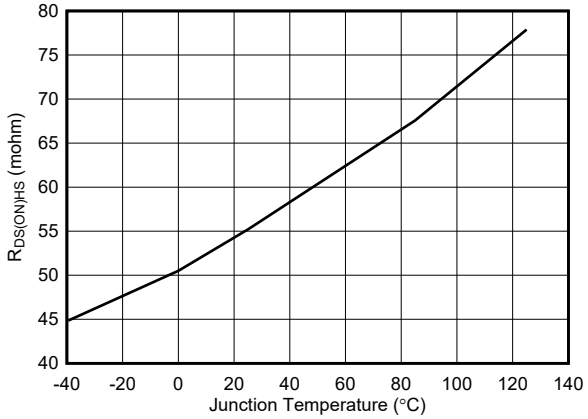


図 6-6. ハイサイド $R_{DS(ON)}$

6.6 代表的特性 (続き)

T_J = -40℃～125℃、V_{IN} = 12V (特に記述のない限り)

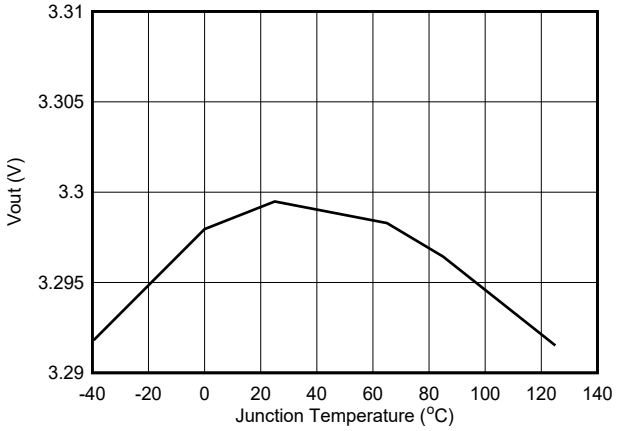


図 6-7. TPSM861253 出力電圧

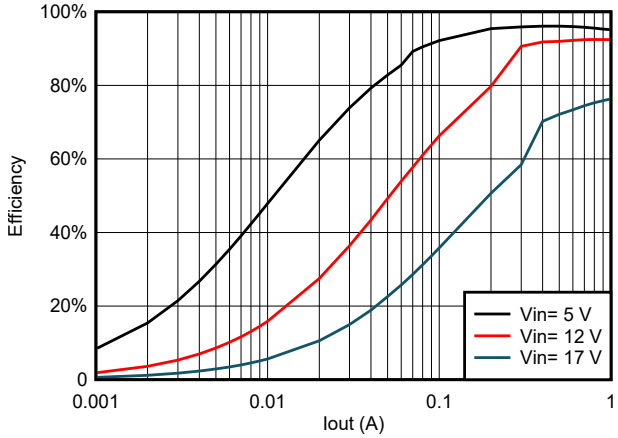


図 6-8. TPSM861253 の効率

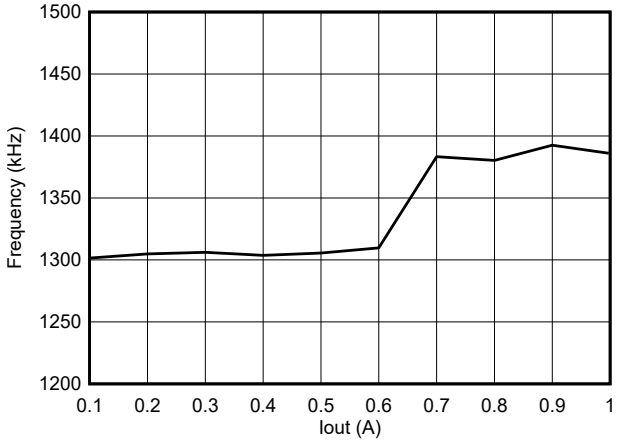


図 6-9. TPSM861253 周波数と 12V 入力電圧での負荷との関係

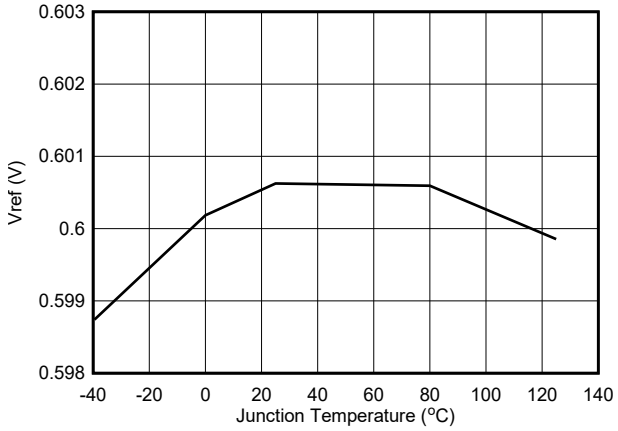


図 6-10. TPSM861252 および TPSM861257 の Vref 電圧

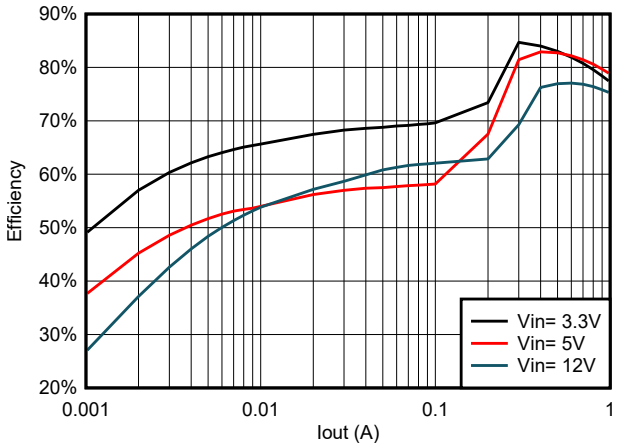


図 6-11. TPSM861252 の効率 (0.6V_{OUT} の場合)

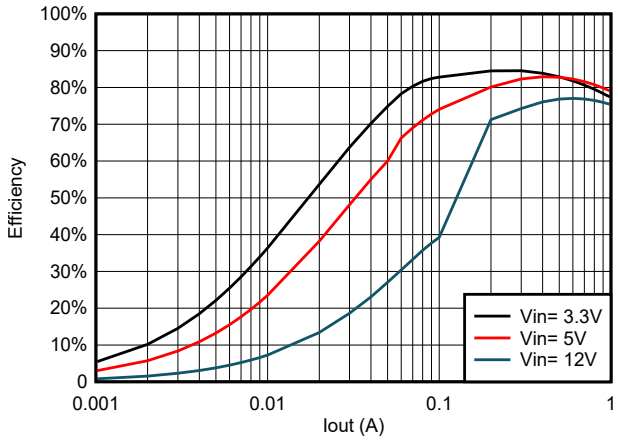


図 6-12. TPSM861257 の効率 (0.6V_{OUT} の場合)

Copyright © 2024 Texas Instruments Incorporated

6.6 代表的特性 (続き)

T_J = -40℃～125℃、V_{IN} = 12V (特に記述のない限り)

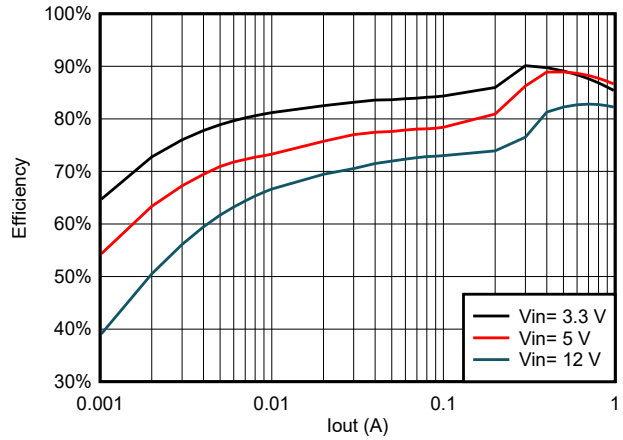


図 6-13. TPSM861252 の効率 (1.05V_{OUT} の場合)

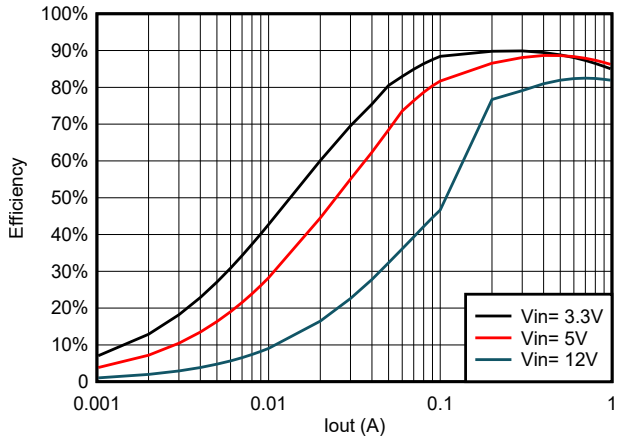


図 6-14. TPSM861257 の効率 (1.05V_{OUT} の場合)

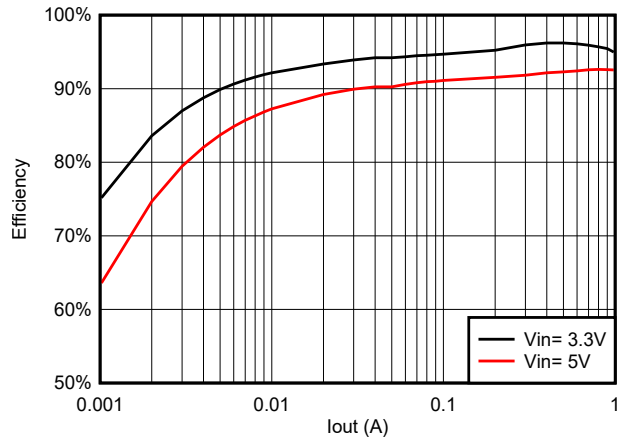


図 6-15. TPSM861252 の効率 (3.3V_{OUT} の場合)

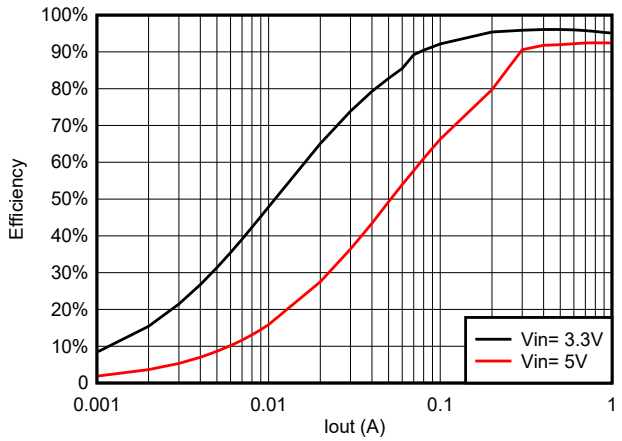


図 6-16. TPSM861257 の効率 (3.3V_{OUT} の場合)

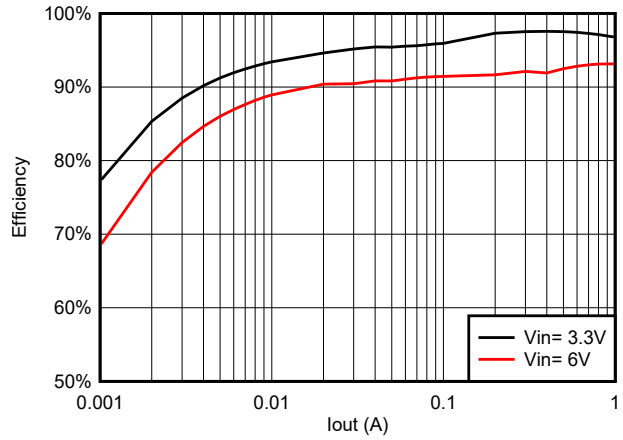


図 6-17. TPSM861252 の効率 (5V_{OUT} の場合)

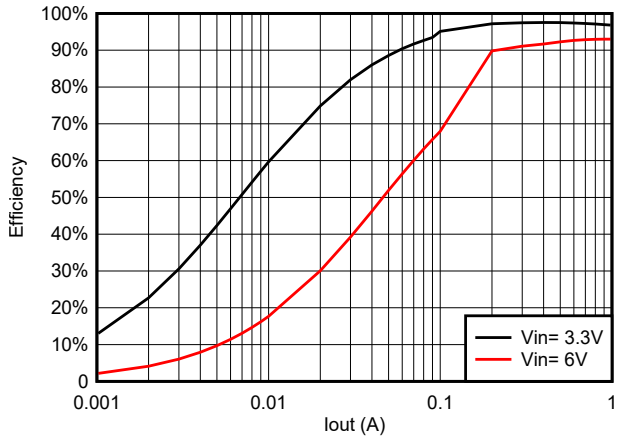


図 6-18. TPSM861257 の効率 (5V_{OUT} の場合)

6.6 代表的特性 (続き)

T_J = -40℃～125℃、V_{IN} = 12V (特に記述のない限り)

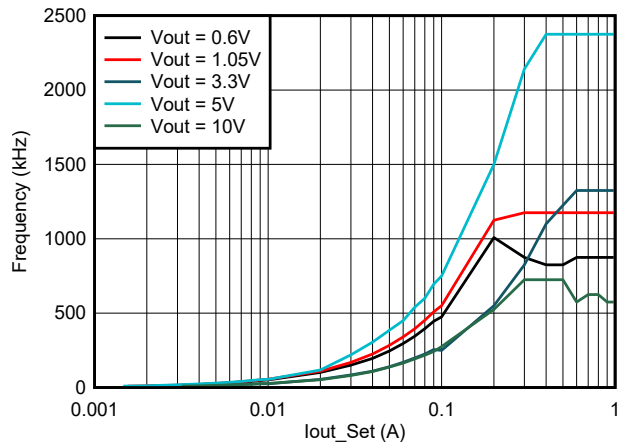


図 6-19. TPSM861252 周波数と 12V 入力電圧での負荷との関係

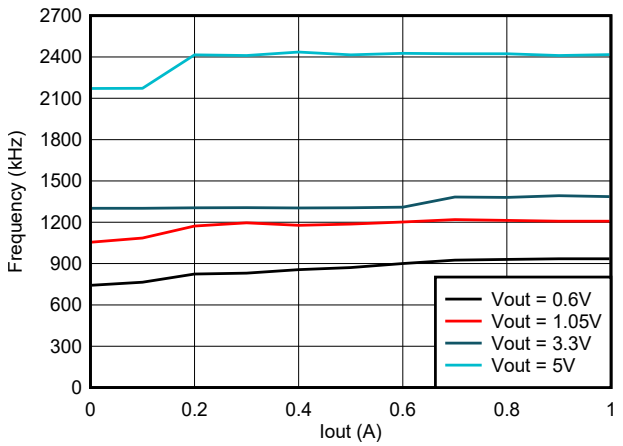


図 6-20. TPSM861257 周波数と 12V 入力電圧での負荷との関係

Copyright © 2024 Texas Instruments Incorporated

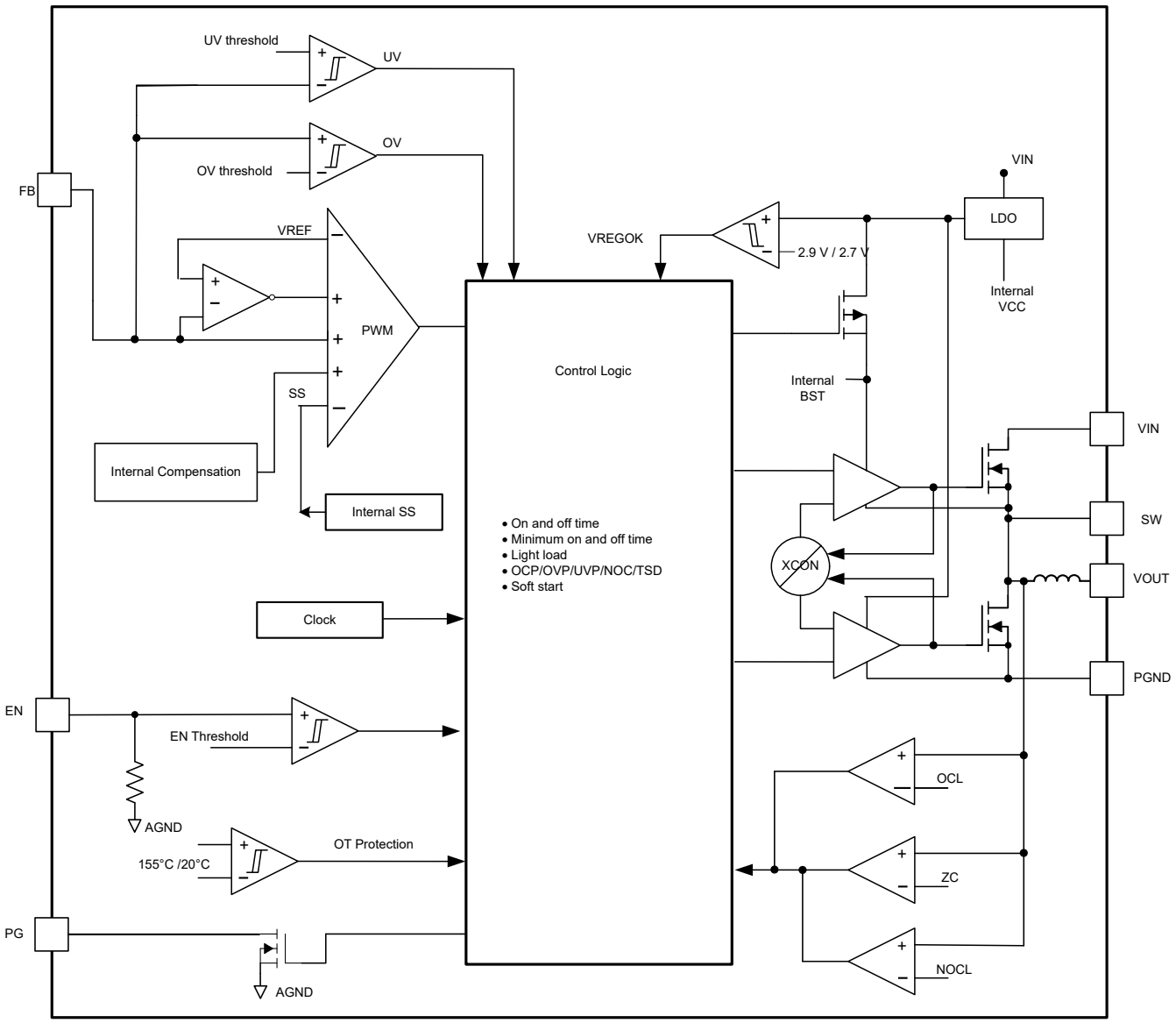
7 詳細説明

7.1 概要

TPSM86125x は、FET とインダクタを内蔵した 1A の同期整流降圧モジュールであり、3V～17V の入力電圧で動作します。TPSM861252 出力電圧の範囲は、0.6V～10V です。TPSM861257 出力電圧の範囲は、0.6V～5.5V です。TPSM861253 は、3.3V 固定出力電圧デバイスです。このデバイス ファミリは D-CAP3 制御モードを採用し、外部補償部品なしの高速過渡応答と、高精度フィードバック電圧を実現しています。独自の D-CAP3 制御モードにより、外付け部品数が少なく、設計が簡単になり、コスト、サイズ、効率について電源設計を最適化できます。このトポロジにより、重負荷条件での CCM 動作モードと軽負荷条件での DCM 動作モードの間をシームレスに移行できます。

Eco モード版を使用すると、TPSM861252 で軽負荷時に高い効率を維持できます。FCCM バージョンでは、TPSM861257 および TPSM861253 は固定スイッチング周波数と低い電圧出力リップルを維持できます。TPSM861253 は、POSCAP や SP-CAP など等価直列抵抗 (ESR) の低い出力コンデンサにも、ESR の非常に低いセラミック コンデンサにも対応できます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 PWM 動作と D-CAP3™ 制御モード

降圧モジュールのメイン制御ループは、独自の D-CAP3 制御モードをサポートする適応型オン時間パルス幅変調 (PWM) コントローラとなっています。D-CAP3 制御モードは、適応型オン時間制御を、擬似固定周波数で外部部品数の少ない構成を可能にする内部補償回路と組み合わせたもので、低 ESR 出力コンデンサとセラミック出力コンデンサの両方を使用できます。このデバイスは、出力にほとんどリップルがない状態でも安定して動作します。TPSM86125x には、出力電圧の精度を非常に高めるエラー アンプも内蔵されています。

各サイクルの開始時に、ハイサイド MOSFET がオンになります。内部のワンショット タイマが終了すると、この MOSFET がオフになります。このワンショット タイマの時間は、入力電圧範囲内で擬似固定周波数が維持されるように、出力電圧 V_{OUT} に比例し、コンバータの入力電圧 V_{IN} に反比例するよう設定されます。そのため、これは適応型オン時間制御と呼ばれます。帰還電圧がリファレンス電圧を下回ると、ワンショット タイマがリセットされ、ハイサイド MOSFET が再度オンになります。出力リップルをエミュレートするために、リファレンス電圧に内部リップル生成回路を追加しているため、多層セラミック コンデンサ (MLCC) などの超低 ESR 出力コンデンサを使用できます。D-CAP3 制御モードでは、外部の電流センス ネットワークや電圧補償回路は不要です。

7.3.2 Eco モード制御

TPSM861252 は、軽負荷時にも高効率を維持する高度な Eco モードで設計されています。重負荷状態から出力電流が減少すると、インダクタ電流も減少し、最終的にはそのリップル付きの “谷” がゼロ レベルに達する点まで至ります。これは、連続導通モードと不連続導通モードの境界に当たります。ゼロ インダクタ電流が検出されると、整流 MOSFET がオフになります。負荷電流がさらに減少すると、コンバータは不連続導通モードに入ります。オン時間は連続導通モードのときとほぼ同じに保持されるため、出力コンデンサを小さな負荷電流でリファレンス電圧レベルまで放電するには、より長い時間がかかります。これにより、スイッチング周波数が負荷電流に比例して低下し、軽負荷時の効率が高く維持されます。次の式を使用して、軽負荷動作 $I_{OUT(LL)}$ 電流への遷移点を計算します。標準インダクタンスは 2.2µH です。

$$I_{out(LL)} = \frac{1}{2 \times L \times f_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (1)$$

7.3.3 ソフト スタートおよびプリバイアス付きソフト スタート

TPSM86125x には内部固定ソフト スタート時間があります。EN のデフォルト ステータスは Low です。EN ピンが High になると、内部ソフト スタート機能によって PWM コンパレータに対するリファレンス電圧が上昇し始めます。

スタートアップ時に出力コンデンサがプリバイアスされている場合には、内部リファレンス電圧が帰還電圧 V_{FB} を上回るまで、スイッチングおよび電圧上昇は開始されません。これにより、コンバータはレギュレーション点までスムーズに上昇します。

7.3.4 過電圧保護

TPSM86125x には過電圧保護機能があります。出力電圧が OVP スレッショルドを上回ると、24µs グリッチ除去時間で OVP がトリガされます。ハイサイド MOSFET とローサイド MOSFET ドライバの両方がオフになります。過電圧状態が解消されると、デバイスはスイッチングに戻ります。

7.3.5 周波数

TPSM86125x のデフォルト周波数は約 1.4MHz です。出力電圧が 3.6V より高く、入力電圧に対する出力電圧の比が < 0.62 (ヒステリシスは 0.04) の場合、周波数は 2MHz に変化して、出力電圧リップルを低減します。概要は次の表のとおりです。

Copyright © 2024 Texas Instruments Incorporated

表 7-1. CCM での TPSM86125x の周波数

条件	条件	周波数
出力電圧 < 3.6V		1.4MHz
出力電圧 ≥ 3.6V	デューティ ≥ 0.62	1.4MHz
	デューティ < 0.62	2MHz

7.3.6 デューティ比の大きい動作

TPSM86125x は、スイッチング周波数をスムーズに下げることで、最大 95% のデューティ比の大きな動作をサポートできます。V_{IN}/V_{OUT} < 1.6 および V_{FB} が内部 V_{REF} より低い場合 、スイッチング周波数はスムーズに低下して t_{ON} を延長できるため、デューティ比の大きい動作が実装され、出力電圧を維持できます。最小スイッチング周波数は、約 600kHz に制限されています。

7.3.7 電流保護と低電圧保護

出力過電流制限 (OCL) は、サイクル毎のバレー検出制御回路を使用して実現されています。オフ状態中に、ローサイド FET のドレイン - ソース間電圧を測定することで、スイッチ電流が監視されます。この電圧は、スイッチ電流に比例します。精度を向上させるため、電圧センスは温度補償されています。

ハイサイド FET スイッチのオン時間中、スイッチ電流は、次によって決定されるリニアなレートで増加します。

- V_{IN}
- V_{OUT}
- オン時間
- 出力インダクタ値

ローサイド FET スイッチのオン時間中は、この電流はリニアに減少します。スイッチ電流の平均値はが、負荷電流 I_{OUT} です。監視対象バレー電圧が OCL レベルより高い場合、コンバータはローサイド FET をオンに保持し、電流レベルが OCL レベル以下になるまでの間、(電圧帰還ループで必要とされる場合であっても) 新しい設定パルスの生成を遅延させます。以降のスイッチング サイクルでは、オン時間が固定値に設定され、同じ方法で電流が監視されます。

このようなタイプの過電流保護には、いくつかの重要な考慮事項があります。負荷電流は、ピーク ツー ピーク インダクタリップル電流の 1/2 だけ、過電流スレッショルドよりも高くなります。また、電流が制限されている間は、出力電圧が低下する傾向があります。これは、必要な負荷電流が、コンバータから供給される電流よりも高く、これにより出力電圧が低下下がる場合があるためです。FB 電圧が UVP スレッショルド電圧を下回ると、UVP コンパレータによって立ち下がりが検出され、UVP グリッチ除去時間の経過後にデバイスはシャットダウンされ、ヒカップ待機時間の経過後に再起動されます。

過電流状態が解消されると、出力電圧はレギュレーション値に復帰します。

TPSM861253 は FCCM モードの部品です。このモードでは、デバイスは軽負荷時に負のインダクタ電流が流れます。デバイスには NOC (負の過電流) 保護機能があり、負の電流が大きすぎることを防止します。NOC 保護機能は、インダクタ電流のバレーを検出します。インダクタ電流のバレー値が NOC スレッショルドを超えると、IC はローサイドをオフにしてからハイサイドをオンにします。NOC 状態が解消されると、デバイスは通常スイッチングに復帰します。

7.3.8 低電圧誤動作防止 (UVLO) 保護

UVLO 保護機能は、内部レギュレータ電圧を監視します。この電圧が UVLO スレッショルド電圧を下回ると、デバイスがオフになります。これは非ラッチ方式の保護です。

7.3.9 サーマル シャットダウン

デバイスは、自身の温度を監視します。温度がスレッショルド値を超えると、デバイスがシャットダウンされます。この保護は非ラッチ方式の保護です。

7.4 デバイスの機能モード

7.4.1 Eco モード動作

TPSM861252 は Eco モードで動作することで、軽負荷時も高い効率を維持します。重負荷状態から出力電流が減少すると、インダクタ電流も減少し、最終的にはそのリップル付きの “谷” がゼロ レベルに達する点まで至ります。これは、連続導通モードと不連続導通モードの境界に当たります。ゼロ インダクタ電流が検出されると、整流 MOSFET がオフになります。負荷電流がさらに減少すると、コンバータは不連続導通モードに入ります。オン時間は連続導通モードのときとほぼ同じに保持されるため、出力コンデンサを小さな負荷電流でリファレンス電圧レベルまで放電するには、より長い時間がかかります。これにより、スイッチング周波数が負荷電流に比例して低下し、軽負荷時の効率が高く維持されます。

7.4.2 FCCM モード動作

TPSM861253 および TPSM861257 は強制 CCM (FCCM) モードで動作することで、軽負荷状況でもコンバータを連続電流モードで動作させ、インダクタ電流を負にできます。FCCM 中は、負荷範囲全体にわたってスイッチング周波数がほぼ一定に保たれます。これは軽負荷時での効率低下を犠牲にしてもスイッチング周波数と出力電圧リップルの厳密な制御が必要なアプリケーション向けに設計されています。

Copyright © 2024 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーションに関するセクションの情報は、TI の部品仕様の一部ではなく、TI はこれらの情報の正確性や完全性を保証しません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

このデバイスは降圧 DC/DC モジュールで、利用可能な最大出力電流が 1A で、高い DC 電圧を低い DC 電圧に変換するために使われることが一般的です。TPSM86125x の部品の値を選択するには、以下の設計手順を使用します。または、WEBENCH® Power Designer ソフトウェアを使用して完全な設計を生成することもできます。WEBENCH Power Designer ソフトウェアは、反復的な設計手順を使用し、包括的な部品データベースにアクセスして設計を生成します。ここでは、設計手順について簡単に説明します。

8.2 代表的なアプリケーション

図 8-1 のアプリケーション回路図は、表 8-1 の要件を満たすように開発されています。この回路は、評価基板 (EVM) の形で入手できます。このセクションでは、設計手順を示します。

図 8-1 に、12V 入力、3.3V 出力のコンバータ回路図を示します。

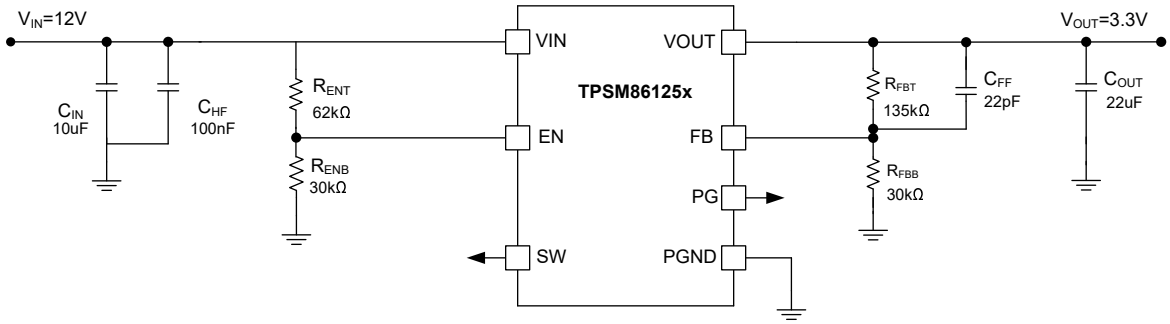


図 8-1. 回路図

8.2.1 設計要件

このアプリケーションの設計パラメータを、表 8-1 に示します。

表 8-1. 設計パラメータ

パラメータ		条件	最小値	代表値	最大値	単位
V_{OUT}	出力電圧			3.3		V
I_{OUT}	出力電流			1		A
ΔV_{OUT}	過渡応答	0.1A～0.9A の負荷ステップ、2A/µs のスルーレート		±3% × V_{OUT}		V
V_{IN}	入力電圧		3.8	12	17	V
$V_{OUT(ripple)}$	出力電圧リップル	CCM 条件		20		mV
T_A	周囲温度			25		℃

8.2.2 詳細な設計手順

8.2.2.1 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、TPSM86125x デバイスを使用するカスタム設計を作成できます。

1. 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
3. 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

8.2.2.2 出力電圧抵抗の選択

出力電圧は、出力ノードと FB ピンとの間の抵抗分圧回路によって設定されます。公差 1% 以内の分圧抵抗を使用することを推奨します。最初は、式 2 を使用して V_{out} を計算します。

超軽負荷時の効率を向上させるには、より大きな値の抵抗の使用を検討します。値が大きすぎると、レギュレータがノイズの影響を受けやすくなり、FB 入力電流からの電圧誤差が目立つようになります。R_{FBB} に 10kΩ 抵抗を使用して、設計を開始します。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{FBT}}{R_{FBB}}\right) \tag{2}$$

8.2.2.3 出力フィルタの選択

TPSM86125x は 2.2μH インダクタを内蔵しています。ループを安定させるために、以下の出力コンデンサの使用をお勧めします。TPSM861252 および TPSM861257 については、CFF 範囲として 10pF～100pF をお勧めします。

表 8-2. 推奨部品値

出力電圧 (V)	R_{FBT} (kΩ)	R_{FBB} (kΩ)	最小 C_{OUT} (μF)	標準 C_{OUT} (μF)	最大 C_{OUT} (μF)	C_{FF} (pF)
0.8	3.3	10.0	10	22	88	—
1.05	7.5	10.0	10	22	88	—
2.5	95.0	30.0	10	22	88	22
3.3	135.0	30.0	22	22	100	22
5	220.0	30.0	22	22	100	22
10	470.0	30.0	22	44	100	10

コンデンサの値と ESR によって、出力電圧リップルの大きさが決まります。TPSM861253 は、セラミックまたは他の低 ESR コンデンサとともに使用するよう設計されています。出力コンデンサに対して必要な RMS 電流定格は、式 3 で求められます。

$$I_{LO(RMS)} = \sqrt{I_O^2 + \frac{1}{12} \times I_{P-P}^2} \tag{3}$$

Copyright © 2024 Texas Instruments Incorporated

この設計では、MuRata GRM21BR61A226ME44L 22µF 出力コンデンサを 1 個使用します。代表的な ESR は 2mΩ です。

8.2.2.4 入力コンデンサの選択

TPSM86125x には、入力デカップリング コンデンサと、アプリケーションによってはバルク コンデンサが必要となります。デカップリング コンデンサに 10µF よりもセラミック コンデンサをお勧めします。高周波フィルタリングを行うため、VIN ピンとグランドの間に 0.1µF コンデンサを追加することをお勧めします。コンデンサの電圧定格は、最大入力電圧よりも大きい必要があります。

8.2.2.5 イネーブル回路

EN ピンは本デバイスのターンオン/ターンオフを制御します。EN ピンの電圧がターンオン スレッショルドより高い場合、デバイスはスイッチングを開始し、EN ピンの電圧がターンオフ スレッショルドを下回ると、IC はスイッチングを停止します。デフォルトのステータスは Low です。EN ピンには 2MΩ の内部プルダウン抵抗があります。

EN は、VIN からの標準的な分圧抵抗回路、または 5.5V 未満の電圧により制御できます。

EN ピンには 2MΩ の内部プルダウン抵抗があるため、TPSM861253 は VIN ピンと EN ピンの間に上側の抵抗のみを接続することもサポートしています。EN 電圧は、上側の抵抗と 2MΩ の分周比で求められます。EN 電圧は 6V を超えることはできません。

8.2.3 アプリケーション曲線

特に記述のない限り、以下のデータは V_{IN} = 12V、V_{OUT} = 3.3V、T_A = 25℃でテストされています。

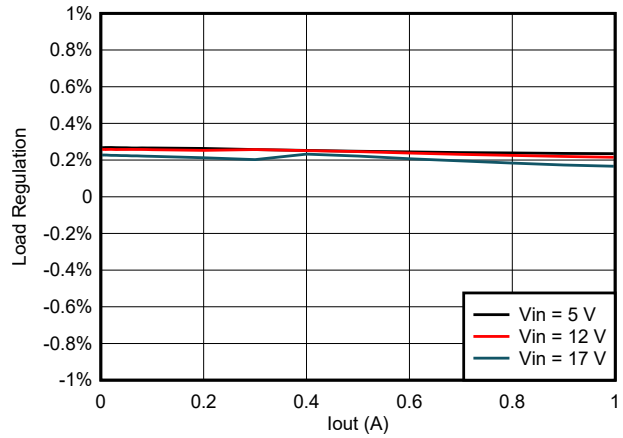


図 8-2. TPSM861253 の負荷レギュレーションと負荷との関係

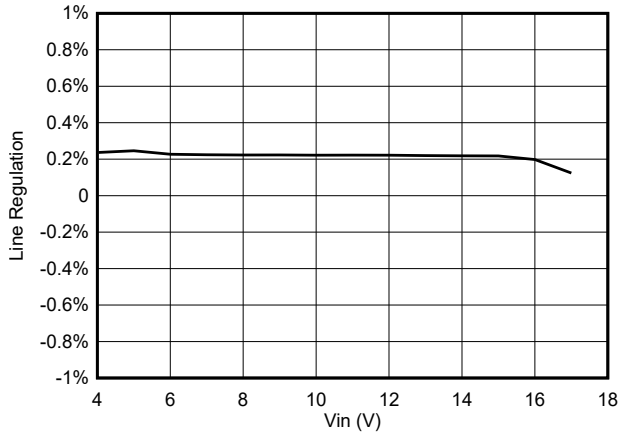


図 8-3. TPSM861253 のライン レギュレーションと 1A 負荷時の V_{IN} との関係

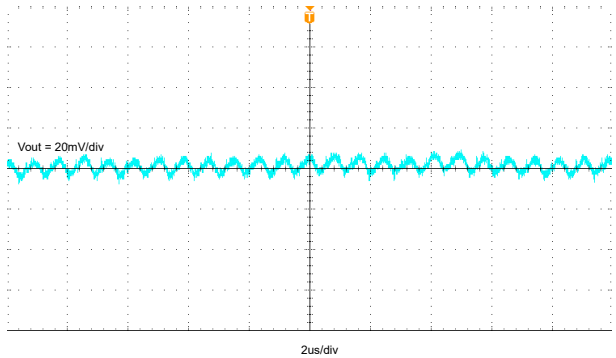


図 8-4. TPSM861253 1A 負荷時の出力電圧リップル

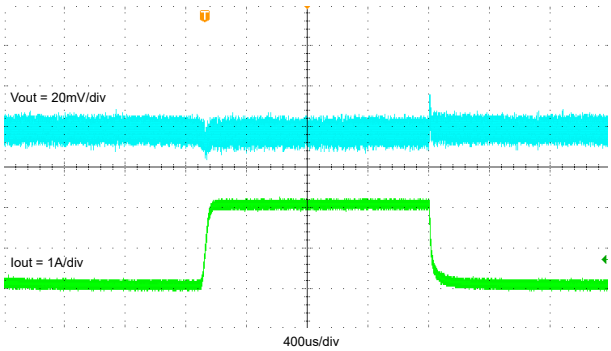


図 8-5. TPSM861253 0A～1A での過渡応答

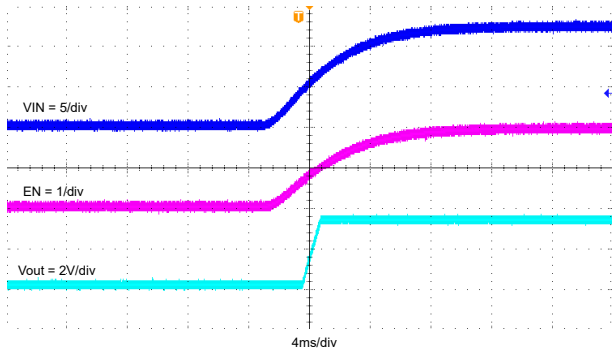


図 8-6. VIN の立ち上がり時のスタートアップ、IOUT = 1A

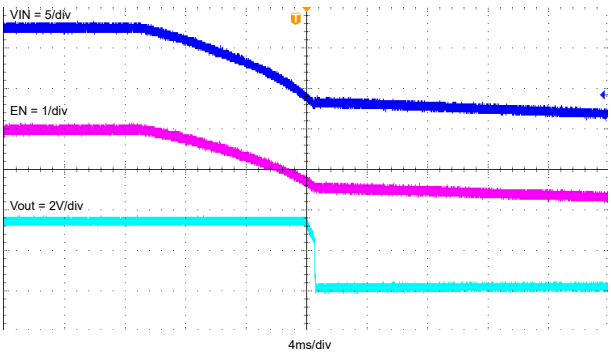


図 8-7. VIN 立ち下がり時のシャットダウン、IOUT = 1A

Copyright © 2024 Texas Instruments Incorporated

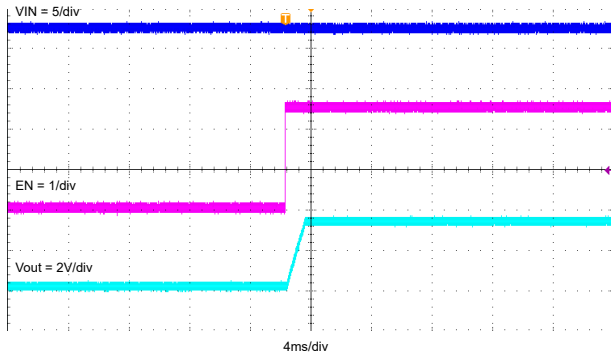


図 8-8. EN によるスタートアップ、IOUT = 1A

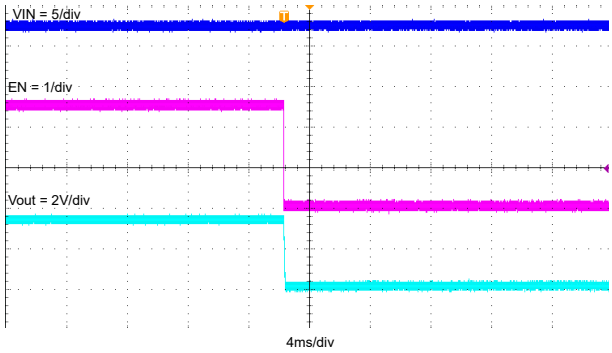


図 8-9. EN によるシャットダウン、IOUT = 1A

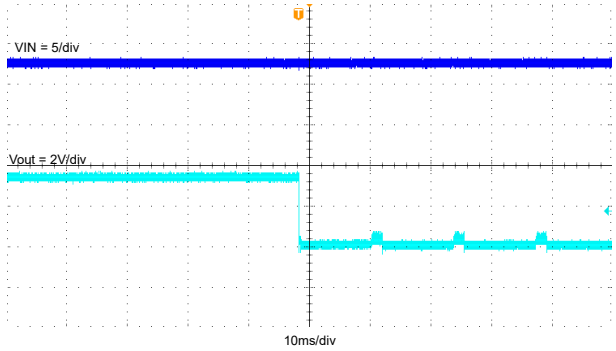


図 8-10. 通常動作から出力のハード短絡

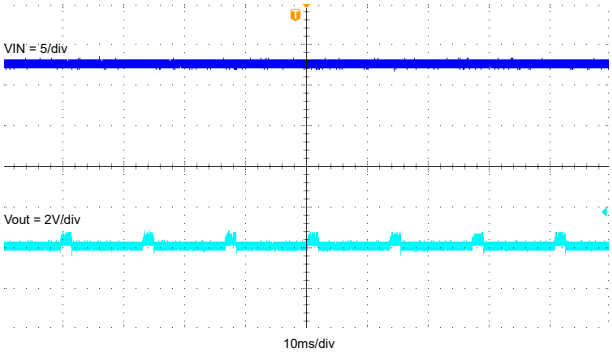


図 8-11. 出力ハード短絡ヒカップ

8.3 電源に関する推奨事項

TPSM86125x は、3V～17V の入力電源電圧で動作するよう設計されています。降圧コンバータが適切に動作するためには、入力電圧が出力電圧より高い必要があります。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

- VIN および GND のパターンは、パターン インピーダンス低減のためにできるだけ幅広くしていることを確認します。面積を広くすることには、放熱の観点からも利点があります。
- パターン インピーダンスを最小限に抑えるために、入力コンデンサおよび出力コンデンサを、デバイスにできるだけ近づけて配置します。
- 入力コンデンサおよび出力コンデンサに対して十分な数のビアを用意してください。
- TPSM861253 については、個別の VOUT パスを VOS ピンに接続します。TPSM861252 と TPSM861257 の場合は、個別の VOUT パスを上側帰還抵抗に接続します。
- 電圧帰還ループは、高電圧のスイッチング パターンから離して配置し、できればグランド シールドを使用してください。
- 出力コンデンサと GND ピンの間の GND パターンは、パターン インピーダンス低減のためにできるだけ幅広くしていることを確認します。

8.4.2 レイアウト例

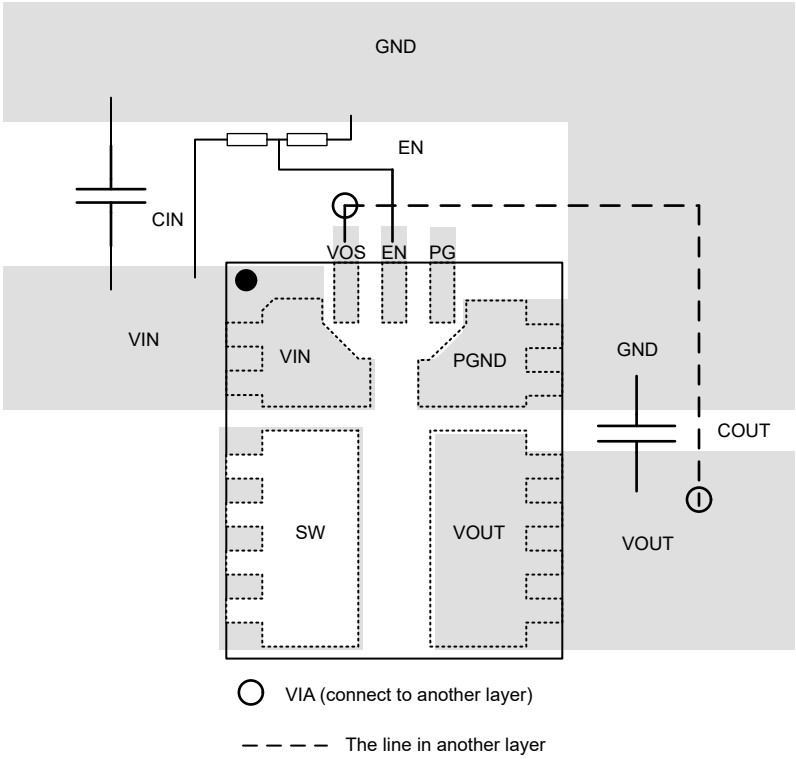


図 8-12. レイアウト例 - TPSM861253

Copyright © 2024 Texas Instruments Incorporated

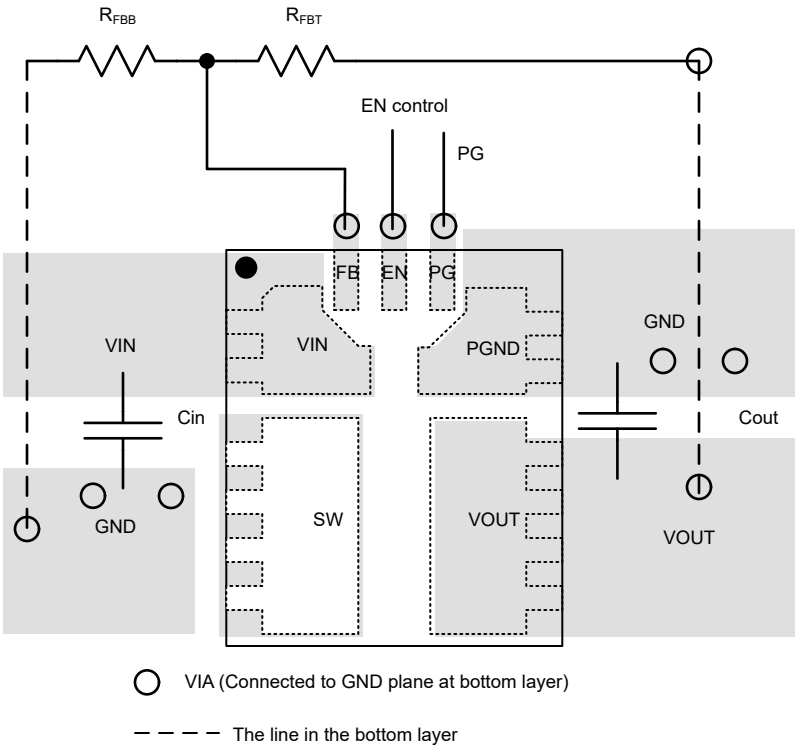


図 8-13. レイアウト例 - TPSM861252 と TPSM861257

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 開発サポート

9.1.1.1 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、TPSM86125x デバイスを使用するカスタム設計を作成できます。

1. 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
3. 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

D-CAP3™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

Copyright © 2024 Texas Instruments Incorporated

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (January 2024) to Revision B (March 2024) **Page**

- 可変出力電圧モジュールの TPSM861252 および TPSM861257 の説明を追加 1
- TPSM861252 および TPSM861257 の説明を追加し、パッケージ情報の表と効率曲線を更新 1
- ファミリの表に TPSM861252 と TPSM861257 を追加 3
- TPSM861252 と TPSM861257 のピン配置マップを追加 3
- TPSM861252 および TPSM861257 の図を追加 7
- 可変出力電圧モジュールの TPSM861252 および TPSM861257 の説明を追加 11
- TPSM861252 Eco モードの説明を追加 14
- WEBENCH の説明を追加 15
- TPSM861252 および TPSM861257 のフィルタ選択を追加 16

Changes from Revision * (September 2023) to Revision A (January 2024) **Page**

- ドキュメントのステータスを「事前情報」から「量産データ」に変更 1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM861252RDXR	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861252
TPSM861252RDXR.A	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861252
TPSM861253RDXR	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861253
TPSM861253RDXR.A	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861253
TPSM861257RDXR	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861257
TPSM861257RDXR.A	Active	Production	QFN-FCMOD (RDX) | 7	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	861257

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

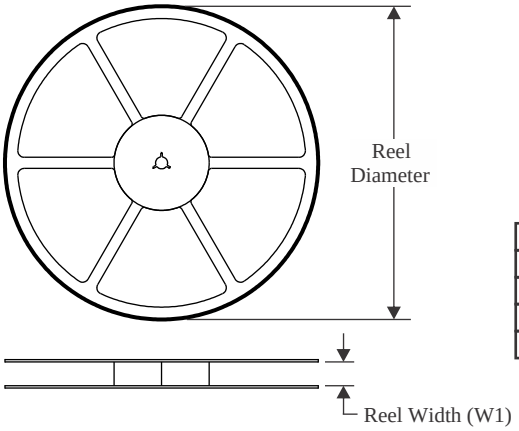
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

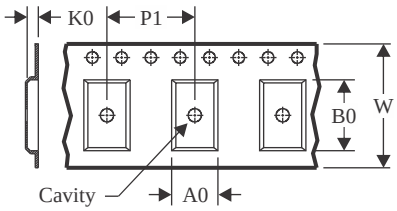
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

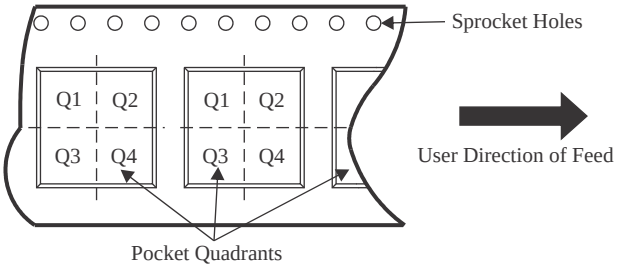


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

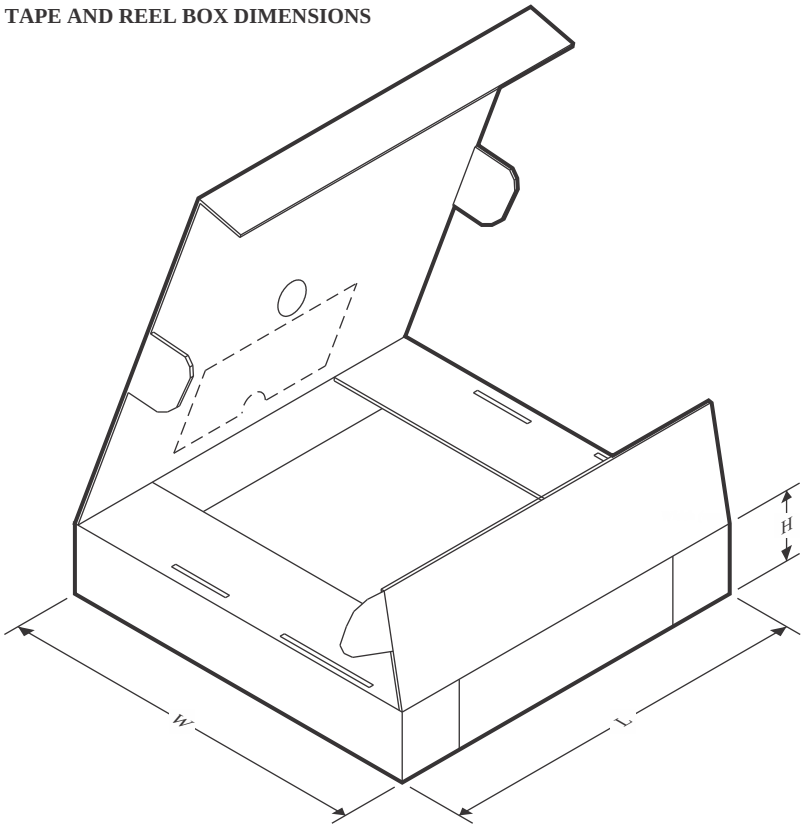
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

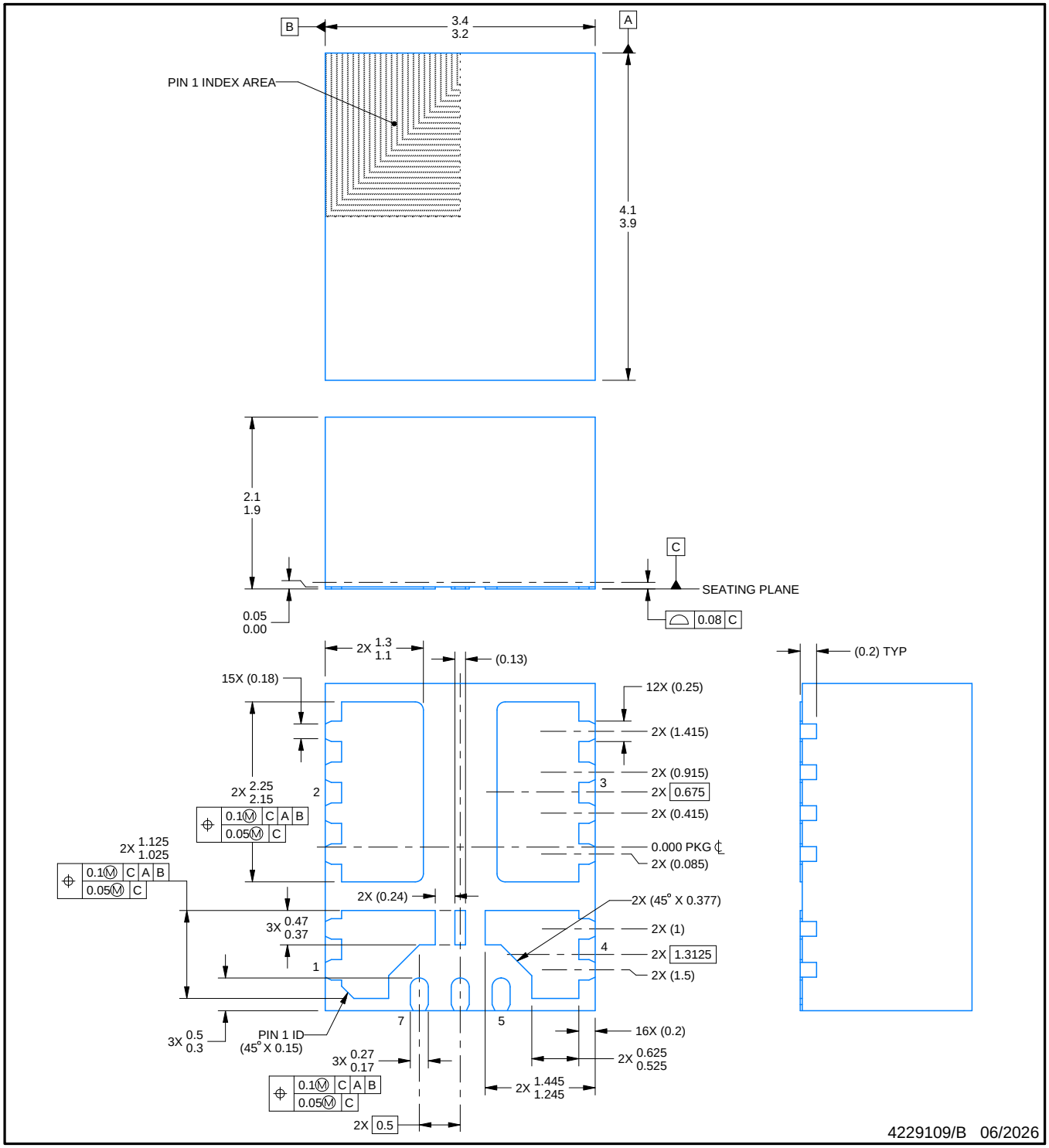
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM861252RDXR	QFN-FCMOD	RDX	7	3000	330.0	12.4	3.6	4.3	2.3	8.0	12.0	Q1
TPSM861253RDXR	QFN-FCMOD	RDX	7	3000	330.0	12.4	3.6	4.3	2.3	8.0	12.0	Q1
TPSM861257RDXR	QFN-FCMOD	RDX	7	3000	330.0	12.4	3.6	4.3	2.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



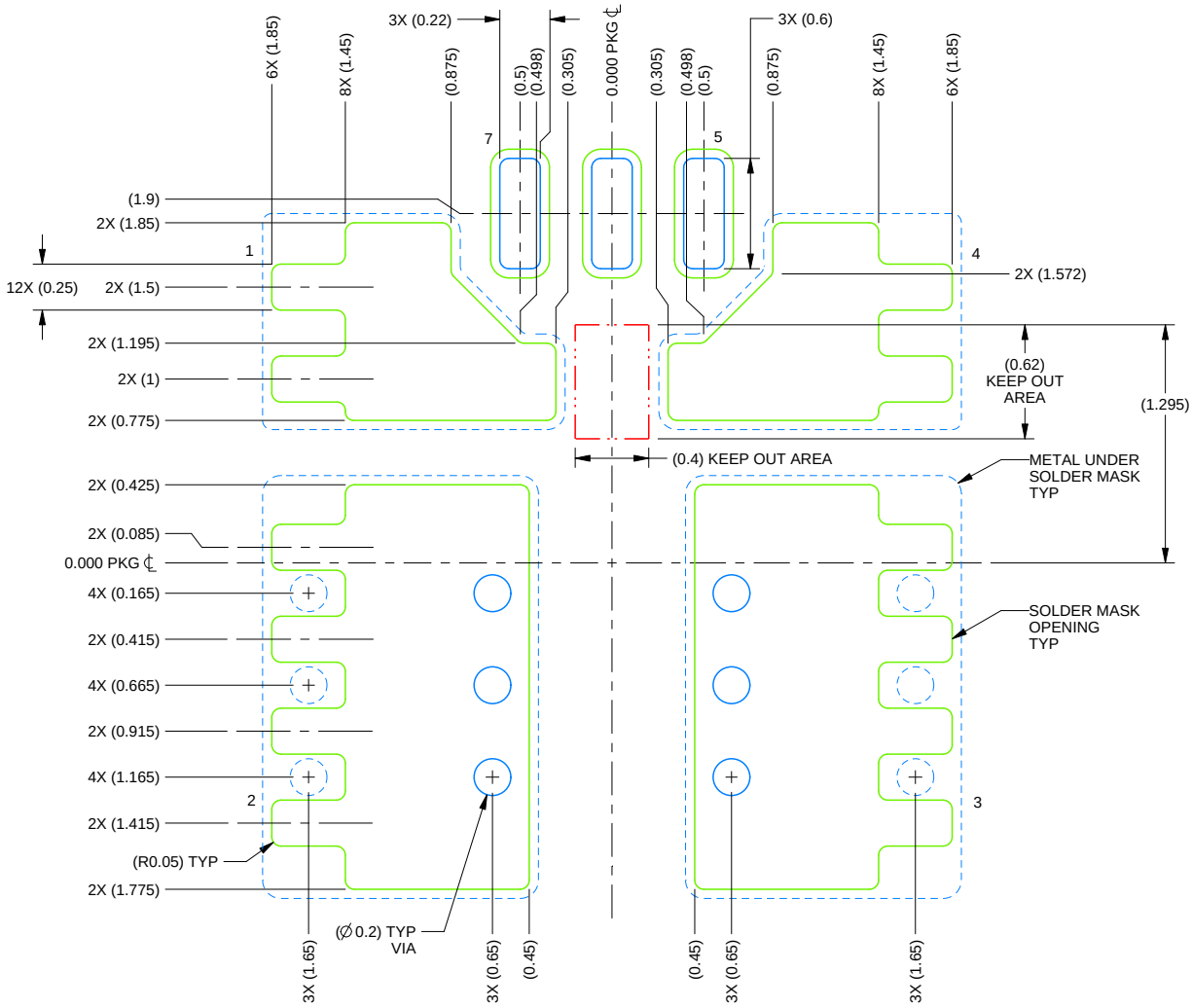
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM861252RDXR	QFN-FCMOD	RDX	7	3000	367.0	367.0	38.0
TPSM861253RDXR	QFN-FCMOD	RDX	7	3000	367.0	367.0	38.0
TPSM861257RDXR	QFN-FCMOD	RDX	7	3000	367.0	367.0	38.0

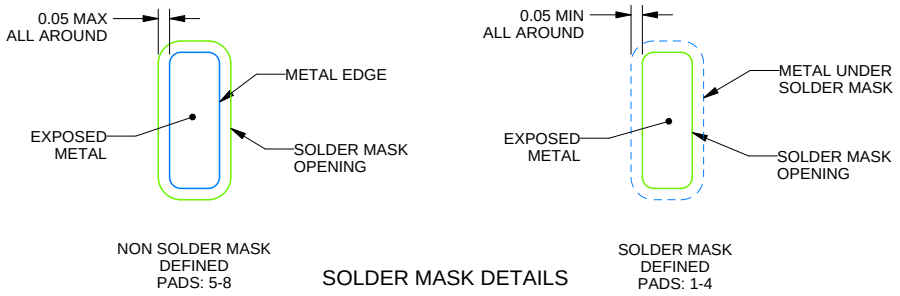


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
SCALE: 25X

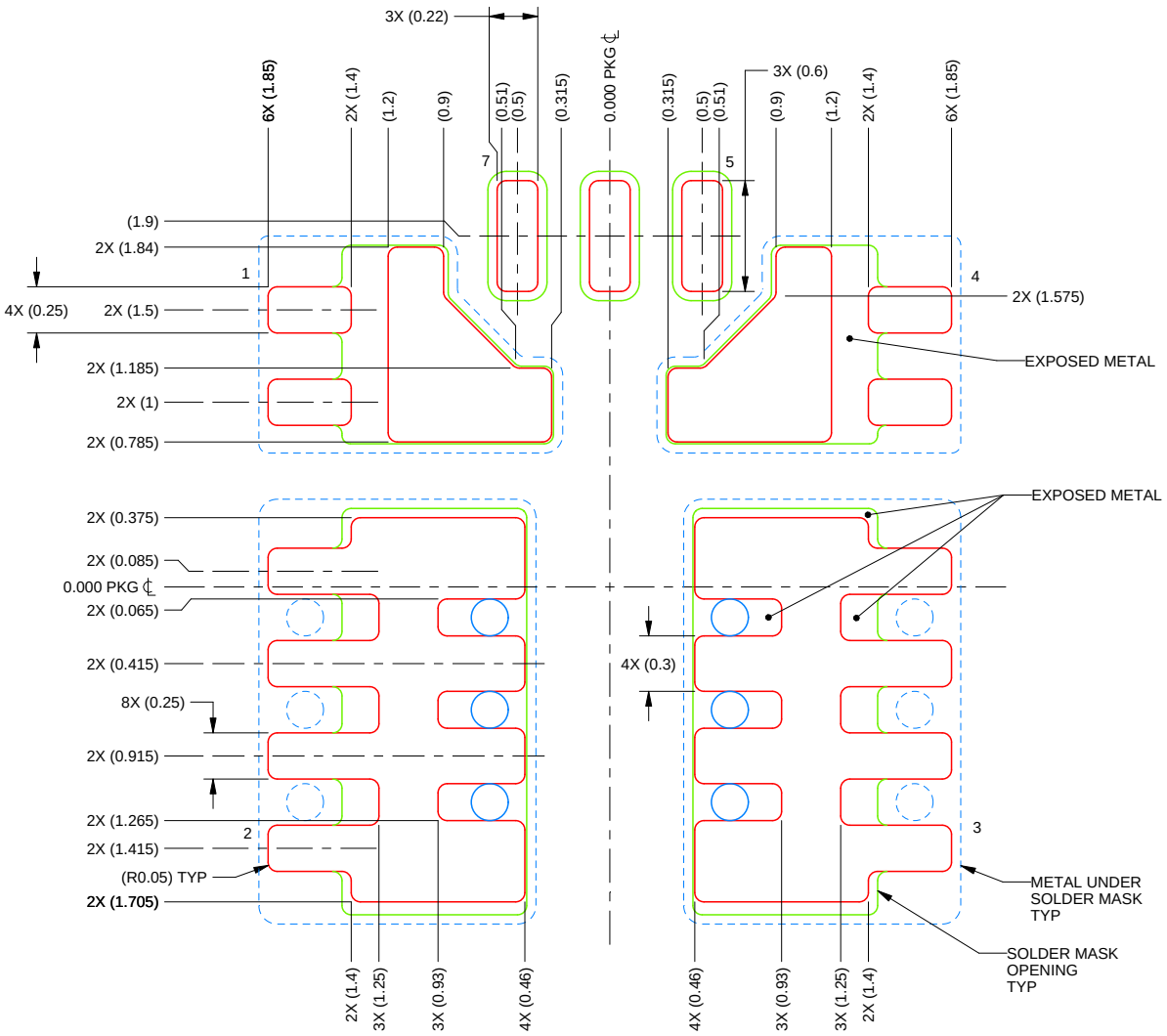


SOLDER MASK DETAILS

4229109/B 06/2026

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PADS: 1, 2, 3 & 4: 75%

4229109/B 06/2026

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月