TVS5200 52V フラットクランプ サージ保護デバイス

1 特長

- IEC 61000-4-5 サージ保護:
  - 30A (8/20µs)
  - クランプ電圧:20A 時に 58.9V の代表値 (8/20µs)
- 小さいリーク電流:
  - 27℃ において 25nA
  - 85℃ において 100nA
- 低い静電容量:154pF
- IEC 61000-4-2 ESD 保護を内蔵

2 アプリケーション

- 48V USB Type-C EPR
- 電源ライン

3 説明

TVS5200 は、最大 30A の IEC 61000-4-5 フォルト電流を確実にシャントして、システムを高電力過渡事象や落雷から保護します。TVS5200 は、障害時に正確なフラット クランプを維持する独自のフィードバック機構を備えており、システムの露出電圧を 60V 未満に抑えることを可能にします。厳格な電圧レギュレーションにより、設計者は電圧許容誤差の狭いシステム部品を安心して選択できるため、堅牢性を損なうことなくシステムのコストと複雑さを低減できます。

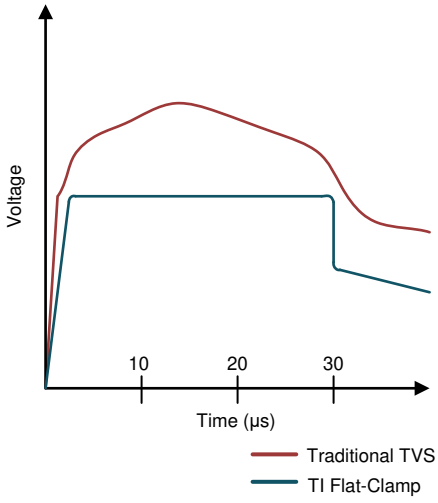
さらに、TVS5200 は 1.6mm × 1.6mm のフットプリントで提供されており、スペースに制約のあるアプリケーション向けに設計されています。リーク電流と容量が極めて小さいため、保護するラインへの影響も最小限に抑えられます。

TVS5200 は テキサス・インスツルメンツのフラット クランプ サージ デバイス ファミリの製品です。このファミリに含まれる他のデバイスの詳細については、「関連製品」セクションを参照してください。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TVS5200	VEB (DFN1616、6)	1.6mm × 1.6mm

(1) 詳細については、このデータシートの末尾にある注文情報をご覧ください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



8/20µs のサージ イベントに対する電圧クランプの応答

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 関連製品.....3
5 ピン構成および機能.....4
6 仕様.....5
6.1 絶対最大定格.....5
6.2 ESD 定格 - JEDEC.....5
6.3 ESD 定格 - IEC.....5
6.4 推奨動作条件.....5
6.5 熱に関する情報.....5
6.6 電気的特性.....6
6.7 代表的特性.....7
7 詳細説明.....8
7.1 概要.....8
7.2 機能ブロック図.....8
7.3 機能説明.....8
7.4 デバイスの機能モード.....8
8 アプリケーションと実装.....9
8.1 使用上の注意.....9
8.2 代表的なアプリケーション.....9
8.3 電源に関する推奨事項.....10
8.4 レイアウト.....10
9 デバイスおよびドキュメントのサポート.....11
9.1 ドキュメントのサポート.....11
9.2 ドキュメントの更新通知を受け取る方法.....11
9.3 サポート・リソース.....11
9.4 商標.....11
9.5 静電気放電に関する注意事項.....11
9.6 用語集.....11
10 改訂履歴.....11
11 メカニカル、パッケージ、および注文情報.....11

Copyright © 2026 Texas Instruments Incorporated

4 関連製品

デバイス	V_{RWM} (V)	I_{pp} (V) で V_{CLAMP}	I_{PP} (8/20 µs) (A)	リーク電流 (nA)	極性	パッケージ
TVS0500	5	9.2	43	0.07	単方向	DRV (SON-6)
TVS0701	7	11	30	0.25	双方向	DRB (SON-8)
TVS1400	14	18.4	43	2.2	単方向	DRV (SON-6)
TVS1401	14	20.5	30	1.1	双方向	DRB (SON-8)
TVS1800	18	22.7	40	1.2	単方向	DRV (SON-6)
TVS1801	18	27.4	30	0.4	双方向	DRB (SON-8)
TVS2200	22	27.6	40	3.5	単方向	DRV (SON-6)
TVS2201	22	29.6	30	2	双方向	DRB (SON-8)
TVS2210	22	27.6	25	6	単方向	YMZ (0402)
TVS2700	27	32.5	40	1.8	単方向	DRV (SON-6)
TVS2701	27	34	27	0.8	双方向	DRB (SON-8)
TVS3300	33	38	35	19	単方向	DRV (SON-6)、YZF (WCSP)
TVS3301	33	40	27	2.5	双方向	DRB (SON-8)
TVS4000	40	50.4	24	4.45	単方向	VEB (DFN1616)
TVS5200	52	60.5	30	20	単方向	VEB (DFN1616)
TVS5800	58	70.9	25	6	単方向	VEB (DFN1616)

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

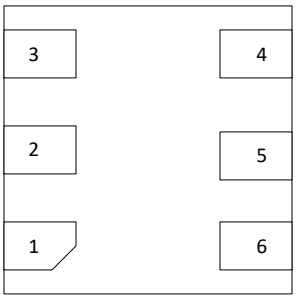


図 5-1. VEB パッケージ、 6 ピン DFN1616

表 5-1. ピンの機能

ピン		タイプ(1)	説明
名称	番号		
IN	4、5、6	I	ESD およびサージ保護 チャネル
GND	1、2、3	GND	グランド

(1) I = 入力、O = 出力、GND = グランド

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

T_A = 27℃ (特に記述のない限り)(1)

		最小値	最大値	単位
最大サージ	IEC 61000-4-5 電流 (8/20µs)		30	A
	IEC 61000-4-5 電力 (8/20µs)		1875	W
T_A	動作時周囲温度	-40	125	°C
T_{stg}	保管温度	-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。推奨動作条件の範囲外ではあるが、絶対最大定格の範囲内で短時間動作している場合、デバイスは損傷を受けない可能性がありますが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります

6.2 ESD 定格 - JEDEC

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22C101 に準拠、すべてのピン (2)	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 ESD 定格 - IEC

			値	単位
$V_{(ESD)}$	静電放電	IEC 61000-4-2 接触放電	±15	kV
		IEC 61000-4-2 気中放電	±15	

6.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		最小値	公称値	最大値	単位
V_{RWM}	逆スタンドオフ電圧			52	V

6.5 熱に関する情報

熱評価基準(1)		TVS5200 VEB (DFN1616) 6 ピン	単位
R_{qJA}	接合部から周囲への熱抵抗	132.1	°C/W
$R_{qJC(top)}$	接合部からケース (上面) への熱抵抗	61.5	°C/W
R_{qJB}	接合部から基板への熱抵抗	34.5	°C/W
Y_{JT}	接合部から上面への特性パラメータ	1.04	°C/W
Y_{JB}	接合部から基板への特性パラメータ	34.4	°C/W
$R_{qJC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

6.6 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{RWM}	逆スタンドオフ電圧		-0.5		52	V
I_{LEAK}	リーク電流	測定時 V_{IN} = V_{RWM} T_A = 27°C		25	800	nA
		測定時 V_{IN} = V_{RWM} T_A = 85°C		100	1300	nA
		測定時 V_{IN} = V_{RWM} T_A = 105°C		220	1500	nA
V_F	Forward Voltage	I_{IN} = GND から IO への 1mA	0.25	0.5	0.65	V
V_{BR}	ブレークダウン電圧	I_{IN} = IO から GND への 1mA	54			V
V_{CLAMP}	クランプ電圧	10A IEC 61000-4-5 サージ (8/20µs) IO から GND へ、サージ前 V_{IN} = 0V、27°C		58.6	60	V
		20A IEC 61000-4-5 サージ (8/20µs) IO から GND へ、サージ前 V_{IN} = 0V、27°C		58.9	60	V
R_{DYN}	8 / 20µs サージ動的抵抗	0.5*I_{pp} および I_{pp} サージ電流レベル (27°C) での V_{CLAMP} から計算		26		mΩ
C_{IN}	入力ピン容量	V_{IN} = V_{RWM}、f = 1MHz、30mV_{pp}、IO から GND へ		154		pF

Copyright © 2026 Texas Instruments Incorporated

6.7 代表的特性

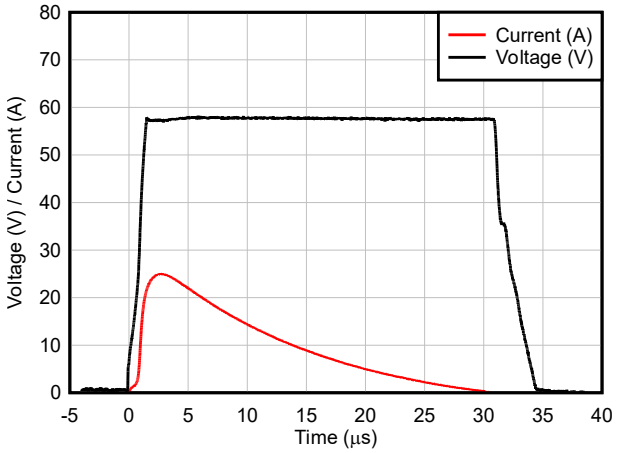


図 6-1. 25A での 8/20µs サージ応答

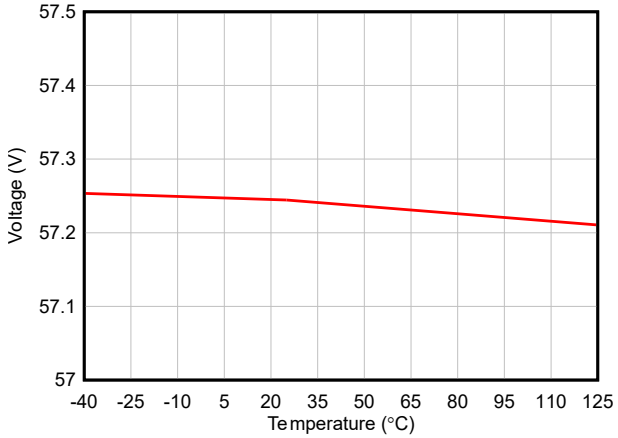


図 6-2. ブレークダウン電圧 (1mA) と温度との関係

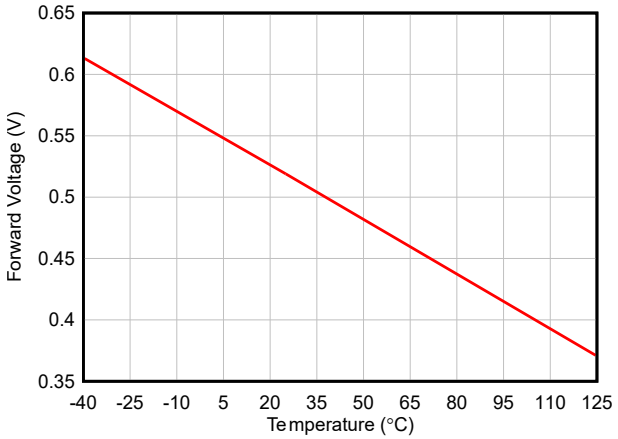


図 6-3. 順方向電圧と温度との関係

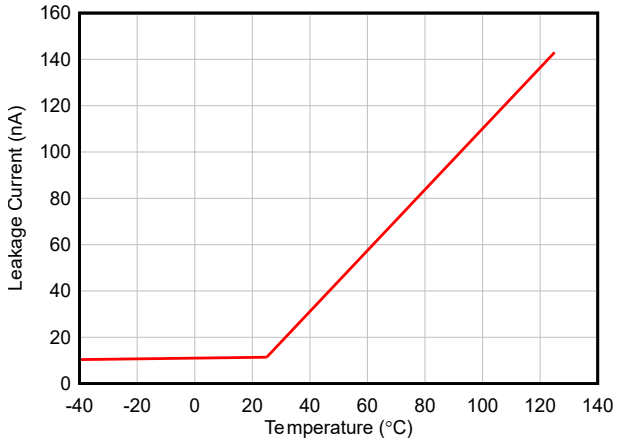


図 6-4. 52V でのリーク電流と温度の関係

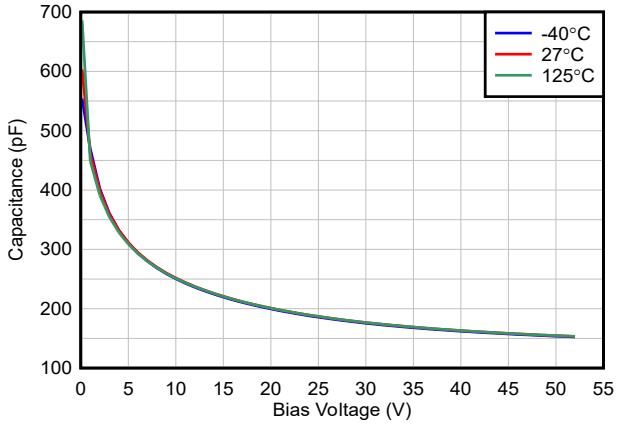


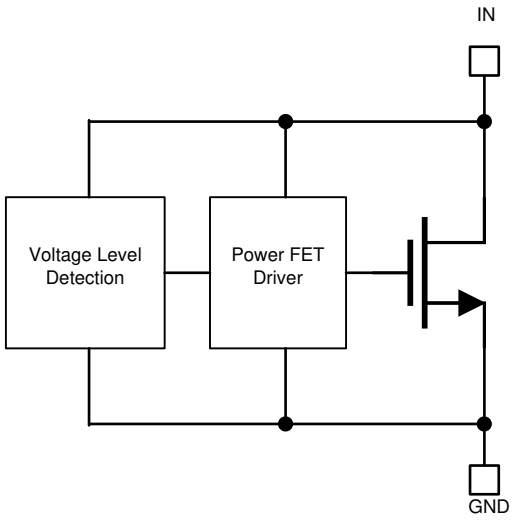
図 6-5. 温度範囲における静電容量とバイアス電圧との関係

7 詳細説明

7.1 概要

TVS5200 は、サージなどの過渡過電圧イベント時に低くて平坦なクランプ電圧を実現する高精度クランプ素子であり、電圧オーバーシュート ゼロでシステムを保護します。フラット クランプ ファミリの詳細な概要については、TI の効率的なシステム保護のためのフラット クランプ サージ保護技術ホワイト ペーパーを参照してください。このドキュメントでは、デバイスの動作原理を詳しく説明するとともに、TVS5800 がシステム設計にどのような影響を与え、どのようにこれを改善するのかを解説します。

7.2 機能ブロック図



7.3 機能説明

TVS5200 は、30A の IEC 61000-4-5 8 / 20µs サージパルスに対応する高精度のクランプです。フラットクランプ機能は、クランプ電圧を非常に低く維持することで、ダウンストリーム回路にストレスがかかるのを防止できます。また、フラットクランプ機能は、低コストで低電圧許容の下流 IC を使用できるようになり、最終機器の設計者がコストを削減するのにも役立ちます。TVS5200 は 52V のスタンドオフ電圧下でリーケージ電流が最小限に抑えられており、低リーケージおよび低消費電力が必須となる用途において、TVS5200 は適切な候補となります。IEC 61000-4-2 定格により、TVS5200 は ESD イベントに対する堅牢な保護設計となっています。周囲温度範囲は -40℃ ～ +125℃ と広く、ほとんどの用途に適した候補です。コンパクトなパッケージにより、TVS5200 は小型デバイスでの使用が可能となり、基板の面積の削減に貢献します。

7.4 デバイスの機能モード

7.4.1 保護仕様

TVS5200 は、IEC 61000-4-5 規格の両者に従って規定されています。IEC 61000-4-5 規格は、立ち上がり時間 8µs、半値幅 20µs のパルスに対する保護を要求しています。

さ TVS5200 は、IEC 61000-4-5 に従ってテストされており、42Ω のカップリング抵抗と 0.5µF コンデンサを介して ±1kV のサージテストに合格しています。この試験は、産業用信号 I/O ラインにおける一般的な試験要件であり、TVS5200 は、その要件を満たすアプリケーションに適した保護設計として設計されています。

TVS5200 は IEC 61000-4-2 に準拠したレベル 4 の ESD 保護機能も統合しています。これらが組み合わさることで、長さや種類に関係なく、ほとんどの過渡的な条件に対してデバイスが保護できることを維持します。

サージ、ESD および EFT 試験に関する TI の試験方法の詳細については、TI の IEC 61000-4x テスト アプリケーション ノートを参照してください

Copyright © 2026 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

TVS5200 は、環境や他の電気部品によって引き起こされる過渡的な故障状態から、あらゆる電源信号、アナログ信号、デジタル信号を保護するために使用できます。

8.2 代表的なアプリケーション

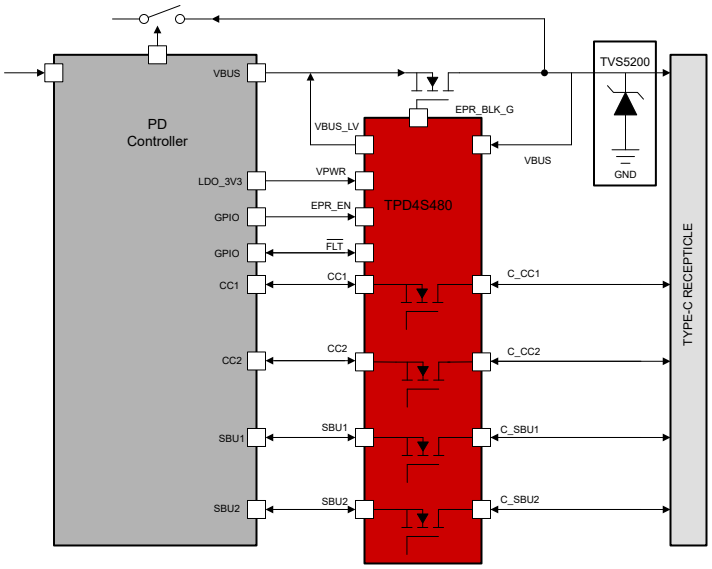


図 8-1. TVS5200 アプリケーション回路図

8.2.1 設計要件

TVS5200 に使用するアプリケーションは、USB 拡張電力範囲 (EPR) ポートプロテクタを保護します。この例では、TVS5200 は TPD4S480 などの USB Type-C®48V EPR ポートプロテクタの VBUS ピンを保護しています。このプロテクタは、公称電圧 48V で、クランプ電圧要件は 63V です。TVS5200 の最大クランプ電圧は 60V であり、このデバイスは保護のための優れたオプションとなっています。また、予測される最大 VBUS 電圧は 50.9V に達し、許容誤差 5% に達します。これは、TVS の動作電圧が 50.9V 以上である必要があることを意味します。EPR ポートプロテクタの詳細については、TPD4S480 のデータシートを参照してください。

このような産業用インターフェイスの多くでは、42Ω の結合抵抗と 0.5µF のコンデンサを介した ±1kV のサージ試験に対する保護が求められており、これはおよそ 24A のサージ電流に相当します。入力保護がない場合、雷、結合、リンギング、その他の故障条件によってサージ事象が発生すると、この入力電圧は数百ボルトまで数 µs の間上昇し、絶対最大定格入力電圧を超えてデバイスに損傷を与える可能性があります。最適なサージ保護ダイオードは、システムにとって安全なレベルでクランプしつつ、使用可能な電圧範囲を最大化します。TI のフラットクランプ技術は、最適な保護オプションを提供します。

Copyright © 2026 Texas Instruments Incorporated

8.2.2 詳細な設計手順

TVS5200 がデバイス保護用に設置されている場合、サージ発生時には電圧がダイオードの破壊電圧 (V) まで上昇し、その後 TVS5200 が導通し、サージ電流をグランドへシャントします。TVS5200 の低い動的抵抗により、大量のサージ電流が流れてもクランプ電圧への影響は最小限に抑えられます。TVS5200 の動的抵抗は約 26mΩ であるため、30A のサージ電流が流れた場合、電圧上昇は 30A × 26mΩ = 0.78V となります。このデバイスは 57.8V で動作を開始するため、サージ パルス時に TPD4S480 の入力がさらされる最大電圧は、57.8V + 0.78V = 58.6V となります。これにより、回路を堅牢に保護できます。

最このデバイスの小型化により、隣接トレースへの故障電流の結合の影響が低減され、故障保護も向上しています。TVS5200 の小型フォームファクタにより、デバイスを入力コネクタに非常に近接して配置することが可能となり、より大型の保護オプションと比較して、システムを流れる故障電流の経路の長さを短縮することができます。

8.3 電源に関する推奨事項

TVS5200 は クランプ デバイスであるため、デバイスに電力を供給する必要はありません。デバイスが正常に機能していることを確認するため、推奨される V_{IN} 電圧範囲 (0V～52V) を超えないようにしてください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

最適な配置はコネクタの近くです。ESD イベント中の EMI が、配線と接触した配線から、保護されていない他の配線と結合し、システムの早期障害を引き起こす可能性があります。PCB 設計者は、TVS とコネクタの間にある保護されていないトレースから離れた場所に配置して、EMI 結合の可能性を最小限に抑える必要があります。

保護トレースを直線的に配線します。可能な限り大きな半径の丸みを帯びた角を使用し、TVS5200 とコネクタの間の保護トレースの鋭角な角を排除します。電界は角で蓄積する傾向があり、EMI 結合を増加させます。

8.4.2 レイアウト例

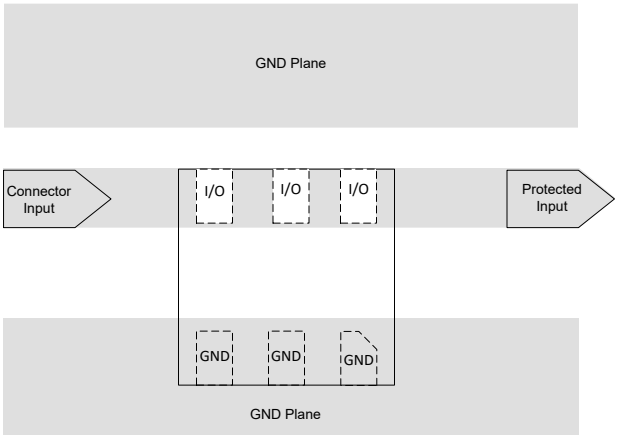


図 8-2. TVS5200DFN1616 のレイアウト

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、フラット クランプ TVS 評価キット
- テキサス インスツルメンツ、サージ ダイオードの選択方法
- テキサス インスツルメンツ、*効率的なシステムの保護に最適なフラットクランプ サージ保護技術*

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
May 2026	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TVS5200VEBR	Active	Production	UQFN-HR (VEB) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	SC

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

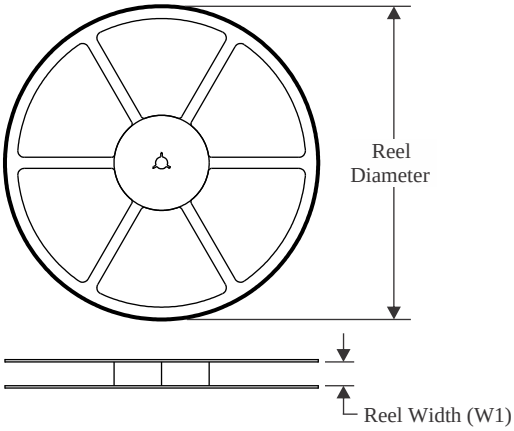
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

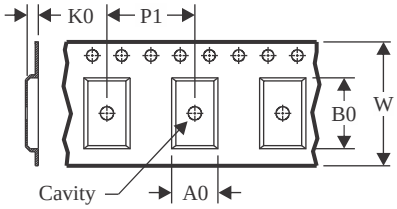
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

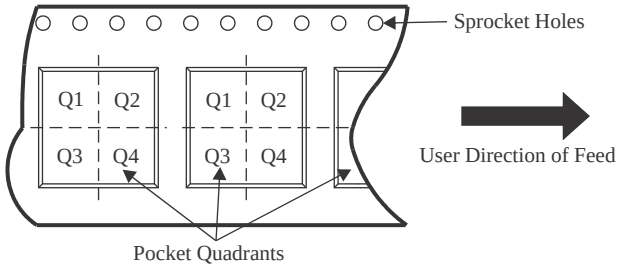


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

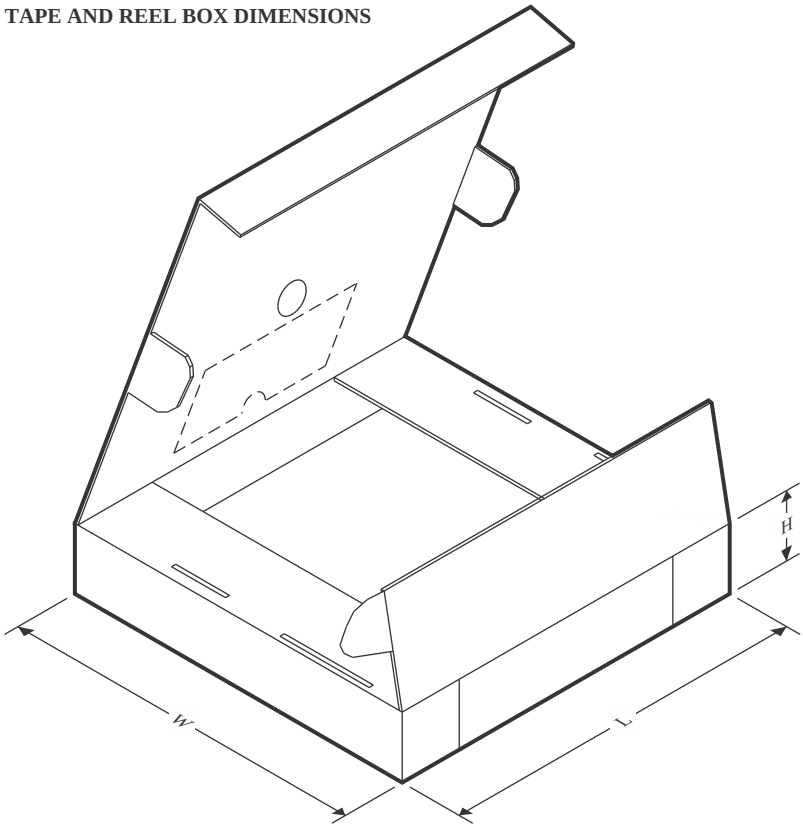
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TVS5200VEBR	UQFN-HR	VEB	6	3000	180.0	8.4	1.85	1.85	0.85	4.0	8.0	Q1

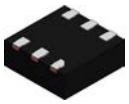
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TVS5200VEBR	UQFN-HR	VEB	6	3000	210.0	185.0	35.0

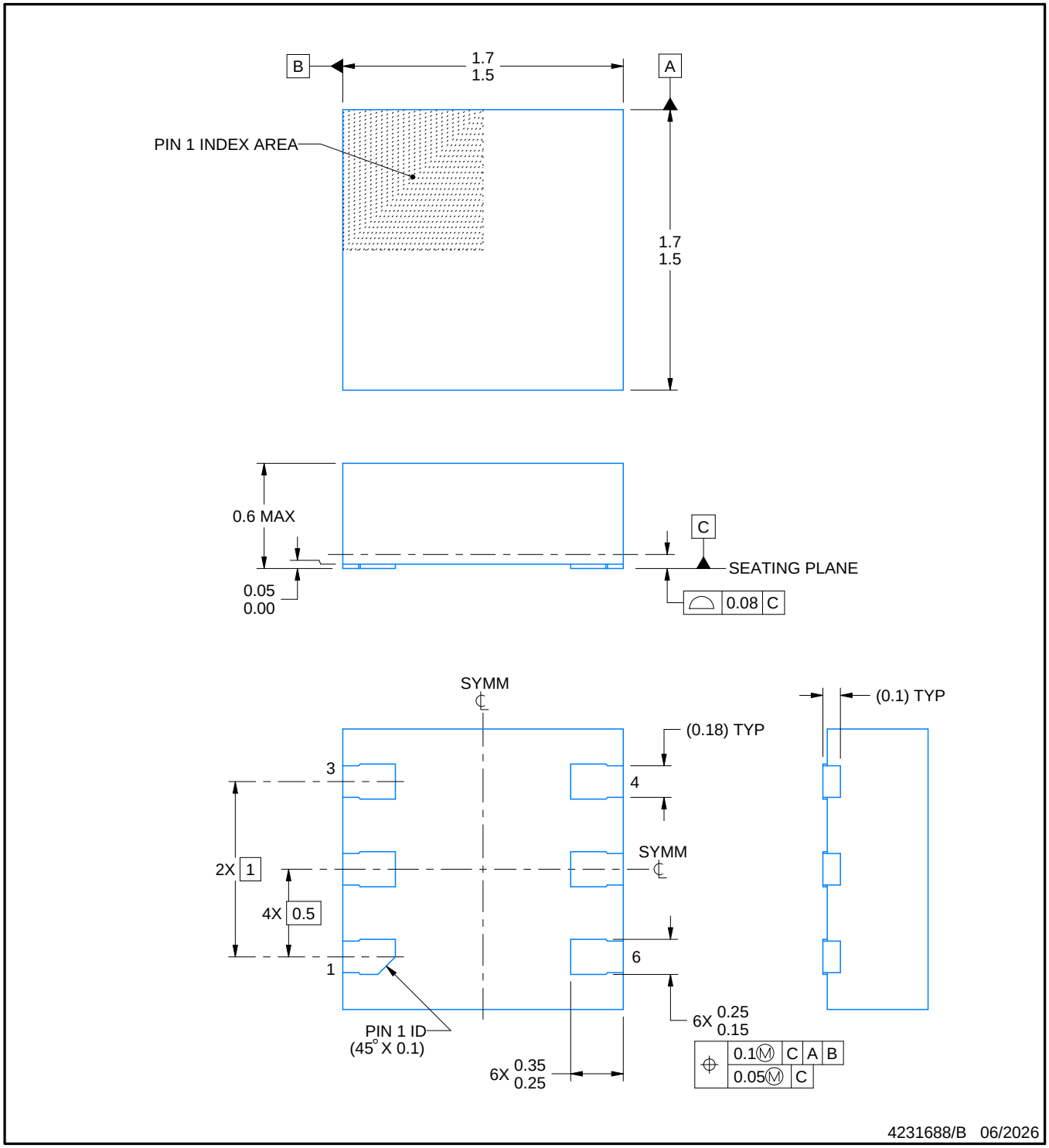
VEB0006A



PACKAGE OUTLINE

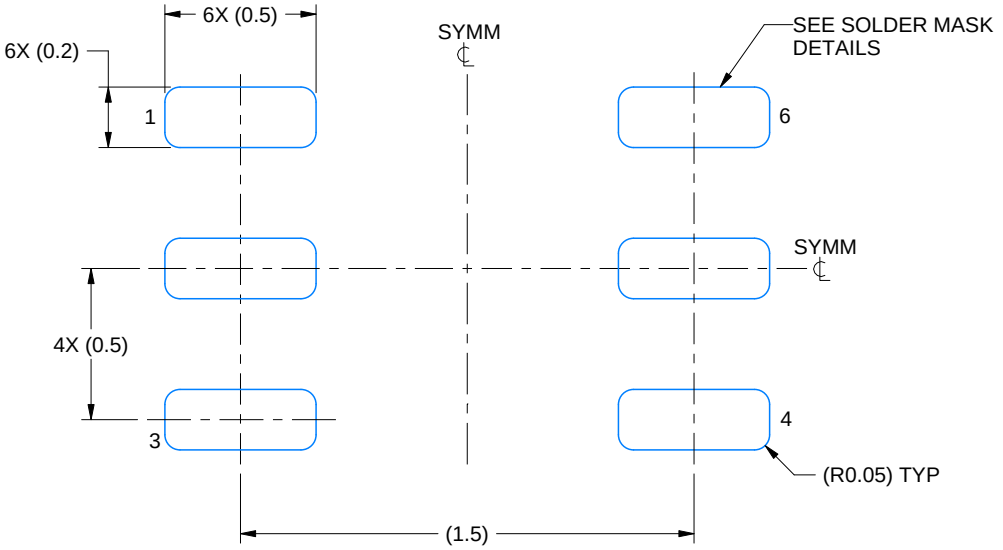
UQFN-HR - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

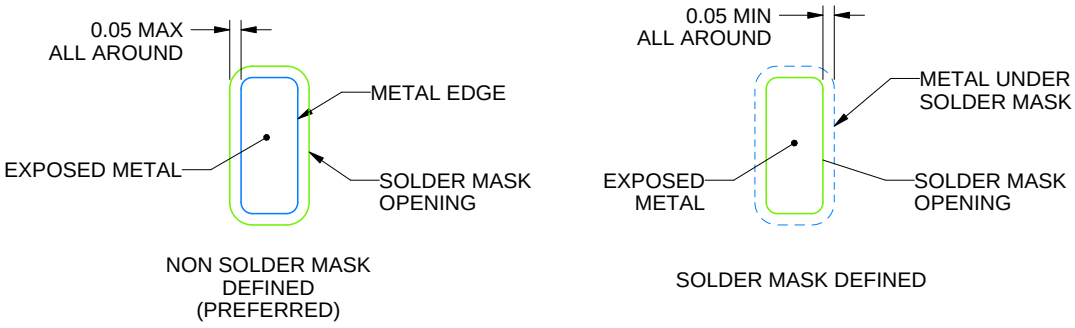


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X



SOLDER MASK DETAILS

4231688/B 06/2026

NOTES: (continued)

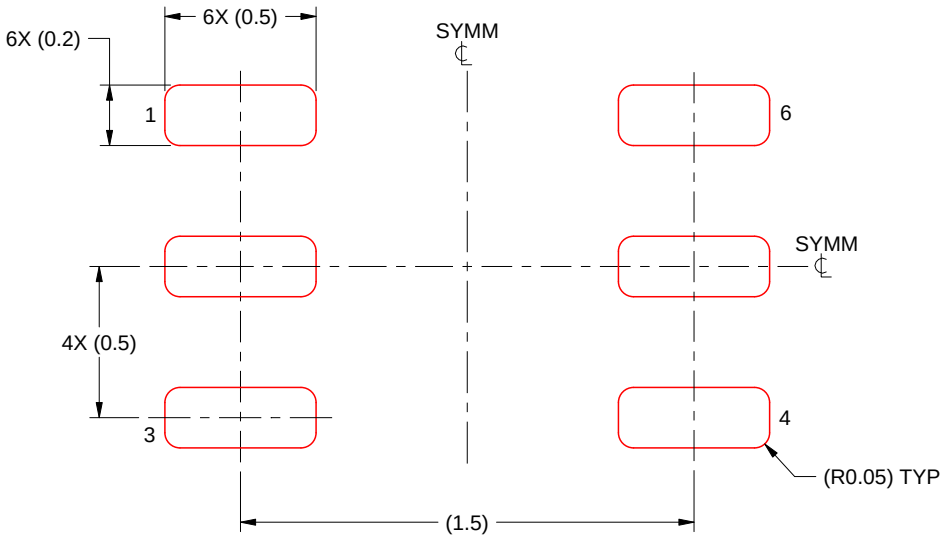
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

VEB0006A

UQFN-HR - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 40X

4231688/B 06/2026

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月