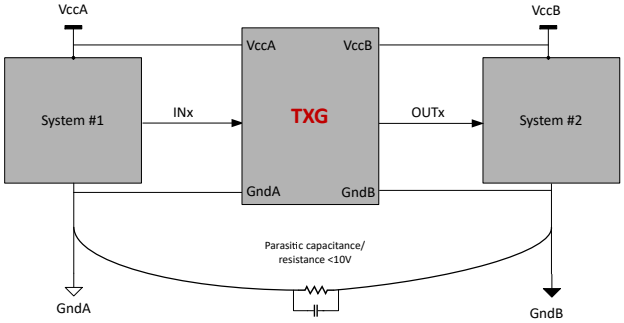
TXG104x-Q1 4 ビット、±10V グランドレベル トランスレータ

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
- 最大 ±10V の DC シフトをサポートしています
- 最大 45MHz、20V_{PP} の AC ノイズ除去
- 1kV/µs の CMTI
- 短い伝搬遅延 (<5ns) とチャネル間スキュー (0.35ns)
- 250Mbps 超
- 低い消費電力 (1Mbps、1.8V でチャネルごとに 0.65mA)
- 完全に構成可能なデュアル レール設計により、各ポートは 1.71V～5.5V で動作可能
- 複数の構成を含む 4、2、1 チャネルのデバイスが利用可能になります
- 2 つのデバイス バリアント:
  - TXG1041-Q1:正方向 3、逆方向 1
  - TXG1042-Q1:正方向 2、逆方向 2
- V_{CC} 接続解除機能をサポート (I/O を強制的に高インピーダンスに移行)
- シュミット トリガ入力により低速またはノイズの多い信号に対応
- 入力に静的プルダウン抵抗を内蔵することで、チャネルがフローティングになることを防止
- 動作温度範囲:-40℃～+125℃
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能
  - JESD 22 を上回る ESD 保護
  - 人体モデルで 4000V
  - 荷電デバイス モデルで 500V
- 提供されているパッケージ・オプション:
  - RUC (X2QFN-14)
  - DYY (SOT-14)
  - DBQ (QSOP-16)



簡略ブロック図

2 アプリケーション

- 電動パワー ステアリング
- 車両制御ユニット
- オートモーティブ ディスプレイ
- ヘッド ユニット/デジタル コックピット

3 概要

TXG104x-Q1 は、4 ビット、固定方向、非ガルバニック ベースの電圧およびグランド レベル トランスレータであり、1.71V ～ 5.5V の間での論理レベル シフトと最大 ±10V までのグランド レベル シフトの両方をサポートできます。従来のレベル シフタと比較して、TXG104x-Q1 ファミリはさまざまなグランド レベルでの電圧変換の課題を解決できます。簡略ブロック図 に、寄生抵抗または容量による GNDA と GNDB の間に DC シフトが発生する一般的な使用事例を示します。

V_{CCA} は GNDA を基準とし、V_{CCB} は GNDB を基準とします。Ax ピンは V_{CCA} ロジック レベルを基準とし、Bx ピンは V_{CCB} ロジック レベルを基準とします。A ポートと B ポートはどちらも、1.71V ～ 5.5V の範囲の電圧に対応しています。このデバイスには 2 つの有効化ピンがあり、OE ピンを GND に接続するかフローティングのままにすると、それぞれの出力を高インピーダンス状態にすることができます。それぞれの出力を高インピーダンス状態にすることができます。入力電力または入力信号が失われた場合、OE が High のとき、出力はデフォルトで Low になります (表 7-1 を参照)。V_{CC} と GND が短絡したときの GNDA と GNDB の間のリーク電流は 30nA 未満です。

TXG104x-Q1 デバイスは、さまざまなグランド ドメインにわたってノイズ耐性と電源シーケンスを向上させると同時に、低消費電力、レイテンシ、チャネル間スキューを実現します。20V_{PP} で最大 45MHz (図 7-5) までのノイズレベルを抑制できます。このデバイスは、SPI、UART、GPIO、I2S など複数のインターフェイスをサポートできます。

パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
TXG1041-Q1 TXG1042-Q1	DYY (SOT-14)	4.20mm × 2.00mm
	DBQ (QSOP-16)	4.90 mm × 3.90mm
	RUC (X2QFN-14)	2.00mm × 2.00mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 ピン構成および機能.....3
5 仕様.....9
5.1 仕様.....9
6 パラメータ測定情報.....24
6.1 負荷回路および電圧波形.....24
7 詳細説明.....26
7.1 概要.....26
7.2 機能ブロック図.....26
7.3 機能説明.....28
7.4 デバイスの機能モード.....31
8 アプリケーションと実装.....32
8.1 使用上の注意.....32
8.2 代表的なアプリケーション.....32
8.3 電源に関する推奨事項.....34
8.4 レイアウト.....34
9 デバイスおよびドキュメントのサポート.....35
9.1 デバイス サポート.....35
9.2 ドキュメントのサポート.....35
9.3 ドキュメントの更新通知を受け取る方法.....35
9.4 サポート・リソース.....35
9.5 商標.....35
9.6 静電気放電に関する注意事項.....35
9.7 用語集.....35
10 改訂履歴.....35
11 メカニカル、パッケージ、および注文情報.....36

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

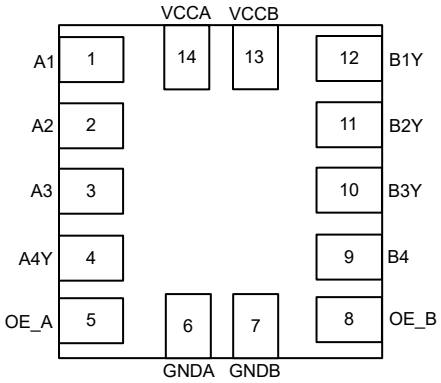


図 4-1. TXG1041-Q1 RUC パッケージ 14 ピン X2QFN 上面図

表 4-1. TXG1041-Q1 RUC のピンの機能

ピン		I/O	説明
名称	TXG1041-Q1		
A1	1	I	入力 A1。V_{CCA} を基準とする
A2	2	I	入力 A2。V_{CCA} を基準とする
A3	3	I	入力 A3。V_{CCA} を基準とする
A4Y	4	O	出力 A4。V_{CCA} を基準とする
B1Y	12	O	出力 B1。V_{CCB} を基準とする
B2Y	11	O	出力 B2。V_{CCB} を基準とする
B3Y	10	O	出力 B3。V_{CCB} を基準とする
B4	9	I	入力 B4。V_{CCB} を基準とする
OE_A	5	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	8	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	14	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	13	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	6	—	V_{CCA} のグランド基準
GNDB	7	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

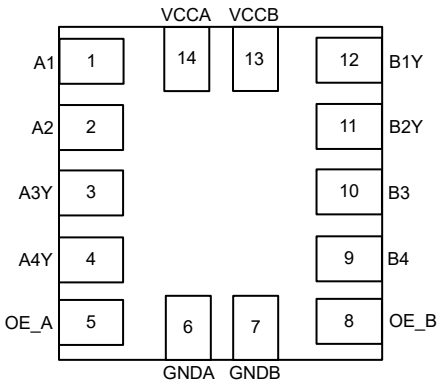


図 4-2. TXG1042-Q1 RUC パッケージ 14 ピン X2QFN 上面図

表 4-2. TXG1042-Q1 RUC のピンの機能

ピン 名称	TXG1042-Q1	I/O	説明
A1	1	I	入力 A1。V_{CCA} を基準とする
A2	2	I	入力 A2。V_{CCA} を基準とする
A3Y	3	O	出力 A3。V_{CCA} を基準とする
A4Y	4	O	出力 A4。V_{CCA} を基準とする
B1Y	12	O	出力 B1。V_{CCB} を基準とする
B2Y	11	O	出力 B2。V_{CCB} を基準とする
B3	10	I	入力 B3。V_{CCB} を基準とする
B4	9	I	入力 B4。V_{CCA} を基準とする
OE_A	5	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	8	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	14	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	13	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	6	—	V_{CCA} のグランド基準
GNDB	7	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

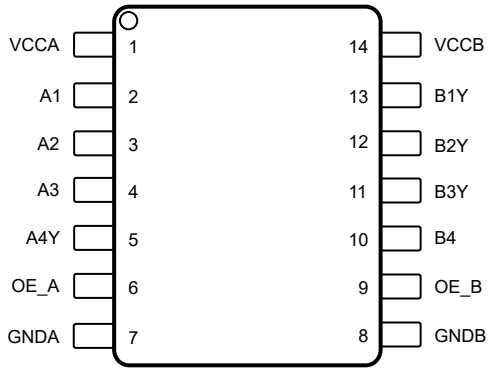


図 4-3. TXG1041-Q1 DYY 14 ピン SOT 上面図

表 4-3. TXG1041-Q1 DYY のピンの機能

ピン		I/O	説明
名称	TXG1041-Q1		
A1	2	I	入力 A1。V_{CCA} を基準とする
A2	3	I	入力 A2。V_{CCA} を基準とする
A3	4	I	入力 A3。V_{CCA} を基準とする
A4Y	5	O	出力 A4。V_{CCA} を基準とする
B1Y	13	O	出力 B1。V_{CCB} を基準とする
B2Y	12	O	出力 B2。V_{CCB} を基準とする
B3Y	11	O	出力 B3。V_{CCB} を基準とする
B4	10	I	入力 B4。V_{CCB} を基準とする
OE_A	6	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	9	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	1	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	14	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	7	—	V_{CCA} のグランド基準
GNDB	8	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

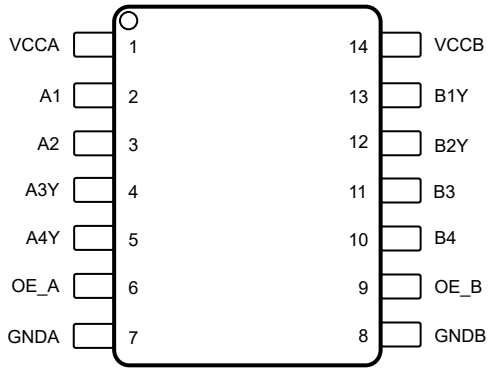


図 4-4. TXG1042-Q1 DYY 14 ピン SOT 上面図

表 4-4. TXG1042-Q1 DYY のピンの機能

ピン		I/O	説明
名称	TXG1042-Q1		
A1	2	I	入力 A1。V_{CCA} を基準とする
A2	3	I	入力 A2。V_{CCA} を基準とする
A3Y	4	O	出力 A3。V_{CCA} を基準とする
A4Y	5	O	出力 A4。V_{CCA} を基準とする
B1Y	13	O	出力 B1。V_{CCB} を基準とする
B2Y	12	O	出力 B2。V_{CCB} を基準とする
B3	11	I	入力 B3。V_{CCB} を基準とする
B4	10	I	入力 B4。V_{CCA} を基準とする
OE_A	6	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	9	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	1	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	14	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	7	—	V_{CCA} のグランド基準
GNDB	8	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

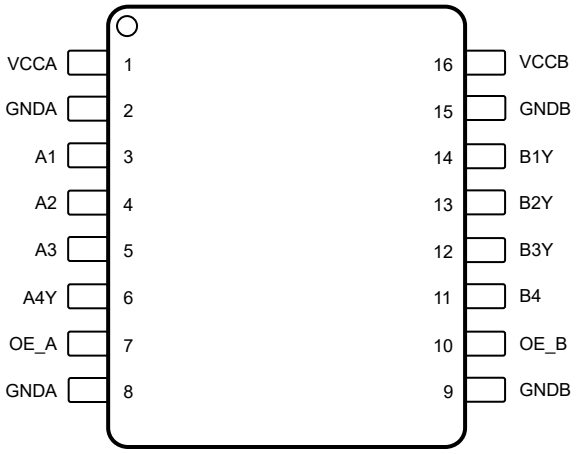


図 4-5. TXG1041-Q1 DBQ 16 ピン QSOP 上面図

表 4-5. TXG1041-Q1 DBQ のピンの機能

ピン		I/O	説明
名称	TXG1041-Q1		
A1	3	I	入力 A1。V_{CCA} を基準とする
A2	4	I	入力 A2。V_{CCA} を基準とする
A3	5	I	入力 A3。V_{CCA} を基準とする
A4Y	6	O	出力 A4。V_{CCA} を基準とする
B1Y	14	O	出力 B1。V_{CCB} を基準とする
B2Y	13	O	出力 B2。V_{CCB} を基準とする
B3Y	12	O	出力 B3。V_{CCB} を基準とする
B4	11	I	入力 B4。V_{CCB} を基準とする
OE_A	7	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	10	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	1	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	16	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	2、8	—	V_{CCA} のグランド基準
GNDB	9、15	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

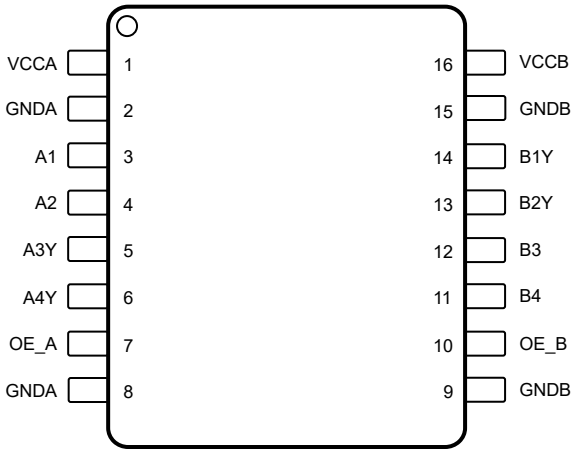


図 4-6. TXG1042-Q1 DBQ 16 ピン QSOP 上面図

表 4-6. TXG1042-Q1 DBQ のピンの機能

ピン		I/O	説明
名称	TXG1042-Q1		
A1	3	I	入力 A1。V_{CCA} を基準とする
A2	4	I	入力 A2。V_{CCA} を基準とする
A3Y	5	O	出力 A3。V_{CCA} を基準とする
A4Y	6	O	出力 A4。V_{CCA} を基準とする
B1Y	14	O	出力 B1。V_{CCB} を基準とする
B2Y	13	O	出力 B2。V_{CCB} を基準とする
B3	12	I	入力 B3。V_{CCB} を基準とする
B4	11	I	入力 B4。V_{CCB} を基準とする
OE_A	7	I	アクティブ HIGH 出力イネーブル（A サイド）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
OE_B	10	I	アクティブ HIGH 出力イネーブル（B 側）。すべての出力を高インピーダンス モードにするには、GND にプルダウンする。
V_{CCA}	1	—	A 側の電源電圧。1.71V ≤ V_{CCA} ≤ 5.5V
V_{CCB}	16	—	B 側電源電圧。1.71 V ≦ V_{CCB} ≦ 5.5 V
GNDA	2、8	—	V_{CCA} のグランド基準
GNDB	9、15	—	V_{CCB} のグランド基準

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 仕様

Copyright © 2026 Texas Instruments Incorporated

5.1.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)

			最小値	最大値	単位
V_{CCA} から V_{GNDA} へ	電源電圧 A からグランド電圧 A へ		-0.5	6.5	V
V_{CCB} から V_{GNDB} へ	電源電圧 B からグランド電圧 B へ		-0.5	6.5	V
V_{GNDA} から V_{GNDB} へ	GNDA と GNDB の間の電圧		-15	15	V
V_I	入力電圧(2)	I/O ポート (A ポート) から V_{GNDA} へ	-0.5	6.5	V
		I/O ポート (B ポート) から V_{GNDB} へ	-0.5	6.5	
		OE	-0.5	6.5	V
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧(2)	A ポートから V_{GNDA} へ	-0.5	6.5	V
		B ポートから V_{GNDB} へ	-0.5	6.5	
V_O	High または Low 状態で出力に印加される電圧(2) (3)	A ポートから V_{GNDA} へ	-0.5	6.5	V
		B ポートから V_{GNDB} へ	-0.5	6.5	
I_{IK}	入力クランプ電流	$V_I < 0$	-20		mA
I_{OK}	出力クランプ電流	$V_O < 0$	-20		mA
I_O	連続出力電流		-16	16	mA
	V_{CCx} または GNDx を通過する連続電流		-64	64	mA
T_j	接合部温度			150	°C
T_{stg}	保存温度		-65	150	°C

(1) *セクション 5.1.1* の一覧に記載された値を超えるストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「*セクション 5.1.3*」に示された値を超える状態で本製品が正常に動作することを暗黙的に示すものではありません。「*セクション 5.1.3*」の一覧に記載された制限を超えて暴露されることにより、デバイスの信頼性に影響することがあります。
(2) 入力電流と出力電流の定格を順守しても、入力電圧と出力の負電圧の定格を超えることがあります。
(3) 出力電流の定格を順守しても、出力の正電圧の定格を最大 6.5V 超過することがあります。

5.1.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM) ANSI/ESDA/JEDEC JS-001 準拠(1)	±4000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠(2)	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

Copyright © 2026 Texas Instruments Incorporated

5.1.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り) (1) (2) (3)

			最小値	標準値	最大値	単位
V_{CCA}	GNDA を基準とした A 電源電圧		1.71		5.5	V
V_{CCB}	GNDB を基準とした B 電源電圧		1.71		5.5	V
V_{GNDA} から V_{GNDB} へ	GNDA と GNDB の間の電圧		-10		10	V
I_{OH}	High レベル出力電流	V_{CCO} = 1.71V	-4.5			mA
		V_{CCO} = 2.3V	-8			
		V_{CCO} = 3V	-10			
		V_{CCO} = 4.5V	-12			
I_{OL}	Low レベル出力電流	V_{CCO} = 1.71V			4.5	mA
		V_{CCO} = 2.3V			8	
		V_{CCO} = 3V			10	
		V_{CCO} = 4.5V			12	
V_I	GNDx を基準とした入力電圧		0		5.5	V
V_O	GNDx を基準とした出力電圧		0		V_{CCO}	V
T_A	外気温度での動作時		-40		125	°C

(1) V_{CCI} は入力ポートに関連付けられた V_{CC} です。
(2) V_{CCO} は出力ポートに関連付けられた V_{CC} です。
(3) このデバイスのすべての制御入力とデータ I/O には、デバイスへの外部接続が未定義の場合に配線がオープンにならないように弱いプルダウンが搭載されています。この弱いプルダウンからの入力リーク電流は、「*セクション 5.1.5*」に記載された I_I の仕様によって定義されます。

5.1.4 熱に関する情報

熱評価基準(1)		TXGx041 および TXGx042			単位
		DYY (SOT)	RUC (X2QFN)	DBQ (QSOP)	
		14 ピン	14 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	128.4	99.7	143.1	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	52.4	57.9	82.3	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	58.5	51.9	46.9	°C/W
Y_{JT}	接合部から上面への特性パラメータ	2.7	8.1	1.2	°C/W
Y_{JB}	接合部から基板への特性パラメータ	51.9	57.2	81.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、*『半導体および IC パッケージの熱評価基準』*アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

5.1.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
V_{OH}	High レベル出力電圧 (3)	I_{OH} = -4.5mA	1.71V	1.71V	1.5			V
		I_{OH} = -8mA	2.3V	2.3V	2.0			
		I_{OH} = -10mA	3V	3V	2.6			
		I_{OH} = -12mA	4.5V	4.5V	4.0			
V_{OL}	Low レベル出力電圧 (4)	I_{OL} = 4.5mA	1.71V	1.71V			0.18	V
		I_{OL} = 8mA	2.3V	2.3V			0.33	
		I_{OL} = 10mA	3V	3V			0.41	
		I_{OL} = 12mA	4.5V	4.5V			0.49	
V_{T+}	正方向の入力スレッショルド電圧	データ入力 (Ax、Bx) (V_{CCI} を基準とする)	1.71V	1.71V			1.14	V
			2.3V	2.3V			1.42	
			3V	3V			1.74	
			4.5V	4.5V			2.47	
			5.5V	5.5V			2.97	
V_{T+}	正方向の入力スレッショルド電圧	OE (V_{CCA} または V_{CCB} を基準とする)	1.71V	1.71V			1.12	V
			2.3V	2.3V			1.42	
			3V	3V			1.73	
			4.5V	4.5V			2.47	
			5.5V	5.5V			2.96	
V_{T-}	負方向の入力スレッショルド電圧	データ入力 (Ax、Bx) (V_{CCI} を基準とする)	1.71V	1.71V	0.52			V
			2.3V	2.3V	0.76			
			3V	3V	1.09			
			4.5V	4.5V	1.6			
			5.5V	5.5V	2.0			
V_{T-}	負方向の入力スレッショルド電圧	OE (V_{CCA} または V_{CCB} を基準とする)	1.71V	1.71V	0.46			V
			2.3V	2.3V	0.76			
			3V	3V	1.04			
			4.5V	4.5V	1.7			
			5.5V	5.5V	2.2			
ΔV_T	入力スレッショルドのヒステリシス (V_{T+} - V_{T-})	データ入力 (Ax、Bx) (V_{CCI} を基準とする)	1.71V	1.71V	0.24		0.54	V
			2.3V	2.3V	0.29		0.60	
			3V	3V	0.33		0.54	
			4.5V	4.5V	0.38		0.82	
			5.5V	5.5V	0.37		0.96	
ΔV_T	入力スレッショルドのヒステリシス (V_{T+} - V_{T-})	OE (V_{CCA} または V_{CCB} を基準とする)	1.71V	1.71V	0.24		0.45	V
			2.3V	2.3V	0.28		0.58	
			3V	3V	0.32		0.54	
			4.5V	4.5V	0.35		0.58	
			5.5V	5.5V	0.39		0.62	
I_I	入力リーク電流	データ入力 (Ax、Bx) V_I = V_{CCI} または GND	1.71V～5.5V	1.71V～5.5V			1.6	μA

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
$I_{off-float}$	フローティング電源の部分的パワーダウン電流	A ポートまたは B ポート V_I = GND	フローティング(5)	0V ～ 5.5V	-1.6		1.6	μA
			0V ～ 5.5V	フローティング(5)	-1.6		1.6	
I_O	トライステート出力電流	A または B ポート: V_I = V_{CCA} または V_{GNDA} OE = GND	1.71V～5.5V	1.1V～5.5V	-5		5	μA
C_i	制御入力容量	V_I = 3.3V または V_{GNDA}	3.3V	3.3V		2		pF
C_{io}	データ I/O 容量	OE = GND、V_O = 1.71V DC +1MHz -16dBm 正弦波	3.3V	3.3V		5		pF
C_{GND}	グランドの間に配置するコンデンサ	すべてのチャネルの結合 (V_{CC} 両側電源オン)					49	pF
		すべてのチャネルの結合 (V_{CC} から GND 短絡)					54	pF
リーケージ	GndA と GndB の間の電流リーク	すべてのチャネルの結合 (V_{CC} から GND 短絡)	1.71V～5.5V	1.71V～5.5V		28		nA
		すべてのチャネルの結合 (V_{CC} の両側は電源オン、入力はすべて Low)	1.71V～5.5V	1.71V～5.5V		28		nA
		すべてのチャネルの結合 (V_{CC} の両側は電源オン、入力はすべて High)	1.71V～5.5V	1.71V～5.5V		33		μA
CMTI	同相過渡電圧耐性	100Mbps で入力トグル グランドシフトで最大 10V	1.71V～5.5V	1.71V～5.5V	1			kV/μs
V_{UVLO+}	正方向の低電圧誤動作防止電圧	A 電源	1.71V～5.5V				1.55	V
		B 電源		1.71V～5.5V			1.55	
V_{UVLO-}	負方向の低電圧誤動作防止電圧	A 電源	1.71V～5.5V		1.36			V
		B 電源		1.71V～5.5V	1.36			
V_{UVLO_Hys}	低電圧誤動作防止ヒステリシス	A 電源	1.71V～5.5V		36		147	mV
		B 電源		1.71V～5.5V	36		147	

(1) V_{CCI} は入力ポートに関連付けられた V_{CC} で、GND_A を基準とします
(2) V_{CCO} は出力ポートに関連付けられた V_{CC} であり、GND_B を基準とします
(3) V_I = $V_{T+(MAX)}$ の条件でテスト済み
(4) V_I = $V_{T-(MIN)}$ の条件でテスト済み
(5) フローティングは、外部デバイスによるアクティブ駆動はなく、10nA 以上のリーケージがないノードとして定義されます

Copyright © 2026 Texas Instruments Incorporated

5.1.6 電源電流

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
TXGx041								
I_{CCA}	V_{CCA} の電源電流	V_I = V_{CCI} または GND I_O = 0	1.71V～5.5V	1.71V～5.5V	546		1220	μA
			0V	5.5V	-3		13	
			5.5V	0V	509		1050	
		V_I = GND I_O = 0	5.5V	フローティング(3)	509		1050	
I_{CCB}	V_{CCB} の電源電流	V_I = V_{CCI} または GND I_O = 0	1.71V～5.5V	1.71V～5.5V	750		1836	μA
			0V	5.5V	654		1350	
			5.5V	0V	-3		36	
		V_I = GND I_O = 0	フローティング(3)	5.5V	656		1350	
I_{CCA} + I_{CCB}	電源電流 — ディスエーブル	EN = 0	1.8V	1.8V	1.9		3.1	mA
			2.5V	2.5V	1.9		3.1	
			3.3V	3.3V	2.0		3.1	
			5V	5V	2.1		3.3	
I_{CCA} + I_{CCB}	電源電流 — DC 信号	V_I = V_{CCI}	1.8V	1.8V	1		2.65	mA
			2.5V	2.5V	1.3		2.7	
			3.3V	3.3V	1.3		2.8	
			5V	5V	1.4		3.1	
		V_I = GND	1.8V	1.8V	1.2		2.7	
			2.5V	2.5V	1.3		2.7	
			3.3V	3.3V	1.3		2.8	
			5V	5V	1.4		3.1	

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
I_{CCA} + I_{CCB}	電源電流 — AC 信号	すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 1Mbps	1.8V	1.8V	1.5		2.6	mA
			2.5V	2.5V	1.6		2.7	
			3.3V	3.3V	1.6		2.8	
			5V	5V	1.9		3.3	
		すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 50Mbps	1.8V	1.8V	9.2		12.1	
			2.5V	2.5V	10.8		14	
			3.3V	3.3V	12.4		16.2	
			5V	5V	17.6		20.6	
		すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 100Mbps	1.8V	1.8V	16.5		20.1	
			2.5V	2.5V	20.2		24.7	
			3.3V	3.3V	24.1		29	
			5V	5V	35		38	
TXGx042								
I_{CCA}	V_{CCA} の電源電流	V_I = V_{CCI} または GND, I_O = 0	1.71V～5.5V	1.71V～5.5V	547		1365	μA
			0V	5.5V	-2.6		25	
			5.5V	0V	625		1052	
		V_I = GND, I_O = 0	5.5V	フローティング(3)	625		1052	
I_{CCB}	V_{CCB} の電源電流	V_I = V_{CCI} または GND, I_O = 0	1.71V～5.5V	1.71V～5.5V	753		1692	μA
			0V	5.5V	819		1380	
			5.5V	0V	-2.4		25	
		V_I = GND, I_O = 0	フローティング(3)	5.5V	823		1380	
I_{CCA} + I_{CCB}	電源電流 — ディスエーブル	EN = 0	1.8V	1.8V	1.9		3.1	mA
			2.5V	2.5V	1.9		3.1	
			3.3V	3.3V	2		3.1	
			5V	5V	2.1		3.3	

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
$I_{CCA} + I_{CCB}$	電源電流 — DC 信号	$V_I = V_{CCI}$	1.8V	1.8V	1.2		2.7	mA
			2.5V	2.5V	1.3		2.6	
			3.3V	3.3V	1.3		2.7	
			5V	5V	1.4		3.1	
		V_I = GND	1.8V	1.8V	1.2		2.7	
			2.5V	2.5V	1.3		2.6	
			3.3V	3.3V	1.3		2.7	
			5V	5V	1.4		3.1	
$I_{CCA} + I_{CCB}$	電源電流 — AC 信号	すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 1Mbps	1.8V	1.8V	1.5		2.6	mA
			2.5V	2.5V	1.6		2.7	
			3.3V	3.3V	1.6		2.8	
			5V	5V	1.9		3.3	
		すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 50Mbps	1.8V	1.8V	9.5		12.9	
			2.5V	2.5V	10.6		13.9	
			3.3V	3.3V	12.9		15.9	
			5V	5V	17.7		20.8	
		すべてのチャネルが方形波クロック入力でスイッチング、C_L = 15pF, 100Mbps	1.8V	1.8V	16.5		20	
			2.5V	2.5V	20.5		25.2	
			3.3V	3.3V	24.4		28.7	
			5V	5V	34.9		38.4	

(1) V_{CCI} は入力ポートに関連付けられた V_{CC} です
(2) V_{CCO} は出力ポートに関連付けられた V_{CC} です
(3) フローティングは、外部デバイスによるアクティブ駆動はなく、10nA 以上のリーケージがないノードとして定義されます

Copyright © 2026 Texas Instruments Incorporated

5.1.7 スイッチング特性、V_{CCA} = 1.8 ± 0.15 V

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{pd}	伝搬遅延	1Mbps 4 チャネルすべてがトグル	A	B	-40℃ ～ 85℃	3	7.4		3	7.5		3.1	7.5		3.1	7.9		ns
			A	B	-40℃ ～ 125℃	3	7.8		3	7.8		3.1	7.9		3.1	8.4		
			B	A	-40℃ ～ 85℃	3	7.4		2.8	5.8		2.8	5.2		2.8	4.9		
			B	A	-40℃ ～ 125℃	3	7.8		2.8	6.1		2.8	5.5		2.8	5.2		
t_{dis}	ディセーブル時間		OE	A	-40℃ ～ 85℃	16.1	35		16.1	35		16.1	35		16.1	35		ns
			OE	A	-40℃ ～ 125℃	16.1	35.6		16.1	35.5		16.1	35.6		16.1	35.6		
			OE	B	-40℃ ～ 85℃	17.6	40.9		12.6	28.2		14.7	27.4		10	18.8		
			OE	B	-40℃ ～ 125℃	17.6	42		12.6	29.1		14.7	28		10	19.3		
t_{en}	イネーブル時間		OE	A	-40℃ ～ 85℃	5.4	18.1		5.4	18.1		5.4	18.1		5.4	18.1		ns
			OE	A	-40℃ ～ 125℃	5.4	18.9		5.4	18.8		5.4	18.9		5.4	18.8		
			OE	B	-40℃ ～ 85℃	7.5	26.5		5.5	15.3		4.5	11		3.8	7.9		
			OE	B	-40℃ ～ 125℃	7.9	27.5		5.5	16.3		4.5	11.8		3.8	8.4		
PWD	パルス幅歪み	$\lvert t_{phl} - t_{plh} \rvert$	A	B	-40℃ ～ 85℃	0.7	1.5		0.6	1.4		0.6	1.3		0.5	1.2		ns
			A	B	-40℃ ～ 125℃	0.7	1.5		0.6	1.4		0.6	1.3		0.5	1.2		
			B	A	-40℃ ～ 85℃	0.7	1.5		0.6	1.4		0.6	1.3		0.5	1.2		
			B	A	-40℃ ～ 125℃	0.7	1.5		0.6	1.4		0.6	1.3		0.5	1.2		
t_r	出力信号の立ち上がり時間		A	B	-40℃ ～ 85℃	0.6	1.1		0.5	1.2		0.5	1.5		0.6	1.8		ns
			A	B	-40℃ ～ 125℃	0.6	1.3		0.5	1.5		0.5	1.6		0.6	1.9		
			B	A	-40℃ ～ 85℃	0.5	0.9		0.5	1		0.5	0.9		0.5	0.9		
			B	A	-40℃ ～ 125℃	0.5	1		0.5	1.1		0.5	1		0.5	1.1		
tf	出力信号の立ち下がり時間		A	B	-40℃ ～ 85℃	0.5	1.3		0.5	1.6		0.5	1.6		0.6	1.9		ns
			A	B	-40℃ ～ 125℃	0.5	1.6		0.5	1.8		0.5	1.9		0.6	2.2		
			B	A	-40℃ ～ 85℃	0.5	1.1		0.5	1.1		0.5	1.1		0.5	1.1		
			B	A	-40℃ ～ 125℃	0.5	1.4		0.5	1.5		0.5	1.4		0.5	1.4		
t_{DO}	入力電源喪失からデフォルト出力までの遅延時間	V_{CC} が 1.36V を下回った時点から測定。			-40℃ ～ 85℃		8.4			8.3			8.2			8		µs
					-40℃ ～ 125℃		8.4			8.3			8.2			8		

Copyright © 2026 Texas Instruments Incorporated

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{PU}	ULVO から有効な出力データまでの時間				-40℃ ～ 85℃			66.8			66.8			66.8			66.9	µs
					-40℃ ～ 125℃			66.8			66.8			66.8			66.9	

5.1.8 スイッチング特性、V_{CCA} = 2.5 ± 0.2 V

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{pd}	伝搬遅延	1Mbps 4 チャネルすべてがトグル	A	B	-40℃ ～ 85℃	2.9	5.9		2.9	5.9		2.9	6		3	6.2		ns
			A	B	-40℃ ～ 125℃	2.9	6.1		2.9	6.2		2.9	6.3		3	6.6		
			B	A	-40℃ ～ 85℃	3	7.4		2.9	5.9		2.8	5.2		2.8	5		
			B	A	-40℃ ～ 125℃	3	7.8		2.9	6.2		2.8	5.6		2.8	5.4		
t_{dis}	ディセーブル時間		OE	A	-40℃ ～ 85℃	11.6	24.7		11.6	24.7		11.6	24.7		11.6	24.7		ns
			OE	A	-40℃ ～ 125℃	11.6	25.2		11.6	25.2		11.6	25.2		11.6	25.2		
			OE	B	-40℃ ～ 85℃	17.6	40.9		12.6	28.3		14.7	27.4		10.1	18.8		
			OE	B	-40℃ ～ 125℃	17.6	41.9		12.6	29.1		14.7	28		10.1	19.3		
t_{en}	イネーブル時間		OE	A	-40℃ ～ 85℃	3.8	10.9		3.8	10.9		3.8	10.9		3.8	10.9		ns
			OE	A	-40℃ ～ 125℃	3.8	11.6		3.8	11.6		3.8	11.6		3.8	11.6		
			OE	B	-40℃ ～ 85℃	7.5	26.5		5.5	15.3		4.5	11		3.8	7.8		
			OE	B	-40℃ ～ 125℃	7.9	27.5		5.5	16.3		4.5	11.8		3.8	8.4		
PWD	パルス幅歪み	$\lvert t_{phl} - t_{plh} \rvert$	A	B	-40℃ ～ 85℃	0.1	0.6		0.1	0.57		0.002	0.56		0.002	0.48		ns
			A	B	-40℃ ～ 125℃	0.1	0.6		0.1	0.57		0.002	0.56		0.002	0.48		
			B	A	-40℃ ～ 85℃	0.1	0.6		0.1	0.57		0.002	0.56		0.002	0.48		
			B	A	-40℃ ～ 125℃	0.1	0.6		0.1	0.57		0.002	0.56		0.002	0.48		
t_r	出力信号の立ち上がり時間		A	B	-40℃ ～ 85℃	0.6	1.1		0.5	1.2		0.5	1.5		0.6	1.8		ns
			A	B	-40℃ ～ 125℃	0.6	1.3		0.5	1.4		0.5	1.7		0.6	1.9		
			B	A	-40℃ ～ 85℃	0.5	1		0.5	1		0.5	1		0.5	1		
			B	A	-40℃ ～ 125℃	0.5	1.1		0.5	1.2		0.5	1.2		0.5	1.1		

Copyright © 2026 Texas Instruments Incorporated

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
tf	出力信号の立ち下がり時間		A	B	-40℃ ～ 85℃	0.5		1.2	0.5		1.5	0.5		1.7	0.5		1.9	ns
			A	B	-40℃ ～ 125℃	0.5		1.6	0.5		1.7	0.5		1.8	0.5		2.1	
			B	A	-40℃ ～ 85℃	0.5		1.3	0.5		1.3	0.5		1.4	0.5		1.3	
			B	A	-40℃ ～ 125℃	0.5		1.5	0.5		1.5	0.5		1.5	0.5		1.6	
t_{DO}	入力電源喪失からデフォルト出力までの遅延時間	V_{CC} が 1.36V を下回った時点から測定。			-40℃ ～ 85℃		8.1			8.1			8			7.8		µs
					-40℃ ～ 125℃		8.1			8.1			8			7.8		
t_{PU}	ULVO から有効な出力データまでの時間				-40℃ ～ 85℃		71.3			71.3			71.3			71.3		µs
					-40℃ ～ 125℃		71.3			71.3			71.3			71.3		

5.1.9 スイッチング特性、V_{CCA} = 3.3 ± 0.3 V

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{pd}	伝搬遅延	1Mbps 4 チャネルすべてがトグル	A	B	-40℃ ～ 85℃	2.9		5.2	2.9		5.3	2.8		5.4	3		5.7	ns
			A	B	-40℃ ～ 125℃	2.9		5.5	2.9		5.6	2.8		5.8	3		6.1	
			B	A	-40℃ ～ 85℃	3		7.5	2.9		5.9	2.8		5.3	2.8		5.1	
			B	A	-40℃ ～ 125℃	3		7.9	2.9		6.3	2.8		5.7	2.8		5.5	
t_{dis}	ディセーブル時間		OE	A	-40℃ ～ 85℃	13.9		25.3	13.8		25.3	13.8		25.3	13.8		25.3	ns
			OE	A	-40℃ ～ 125℃	13.9		25.7	13.8		25.7	13.8		25.7	13.8		25.7	
			OE	B	-40℃ ～ 85℃	17.6		40.9	12.6		28.2	14.7		27.4	10.1		18.8	
			OE	B	-40℃ ～ 125℃	17.6		41.9	12.6		29	14.7		28	10.1		19.3	
t_{en}	イネーブル時間		OE	A	-40℃ ～ 85℃	3		8	3.1		8	3.1		8	3		8	ns
			OE	A	-40℃ ～ 125℃	3		8.5	3.1		8.5	3.1		8.6	3		8.5	
			OE	B	-40℃ ～ 85℃	7.5		26.5	5.5		15.3	4.5		11	3.8		7.8	
			OE	B	-40℃ ～ 125℃	8		27.5	5.5		16.3	4.5		11.8	3.8		8.4	

Copyright © 2026 Texas Instruments Incorporated

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
PWD	パルス幅歪み	$\lvert t_{phl} - t_{plh} \rvert$	A	B	-40℃ ～ 85℃	0.006		0.37	0.002		0.37	0.001		0.34	0		0.36	ns
			A	B	-40℃ ～ 125℃	0.006		0.37	0.002		0.37	0.001		0.34	0		0.36	
			B	A	-40℃ ～ 85℃	0.006		0.37	0.002		0.37	0.001		0.34	0		0.36	
			B	A	-40℃ ～ 125℃	0.006		0.37	0.002		0.37	0.001		0.34	0		0.36	
t_r	出力信号の立ち上がり時間		A	B	-40℃ ～ 85℃	0.6		1.1	0.6		1.2	0.5		1.5	0.6		1.8	ns
			A	B	-40℃ ～ 125℃	0.6		1.3	0.6		1.5	0.5		1.7	0.6		1.9	
			B	A	-40℃ ～ 85℃	0.6		1.1	0.6		1.2	0.5		1.5	0.6		1.8	
			B	A	-40℃ ～ 125℃	0.6		1.3	0.6		1.5	0.5		1.7	0.6		1.9	
tf	出力信号の立ち下がり時間		A	B	-40℃ ～ 85℃	0.5		1.2	0.5		1.6	0.5		1.6	0.6		1.9	ns
			A	B	-40℃ ～ 125℃	0.5		1.7	0.5		1.7	0.5		1.8	0.6		2.1	
			B	A	-40℃ ～ 85℃	0.5		1.4	0.5		1.5	0.5		1.4	0.5		1.5	
			B	A	-40℃ ～ 125℃	0.5		1.7	0.5		1.7	0.5		1.7	0.5		1.6	
t_{DO}	入力電源喪失からデフォルト出力までの遅延時間	V_{CC} が 1.36V を下回った時点から測定。			-40℃ ～ 85℃			8			7.9			7.9			7.7	µs
					-40℃ ～ 125℃			8			7.9			7.9			7.7	µs
t_{PU}	ULVO から有効な出力データまでの時間				-40℃ ～ 85℃			79.1			79.1			79.1			79.1	µs
					-40℃ ～ 125℃			79.1			79.1			79.1			79.1	µs

5.1.10 スイッチング特性、V_{CCA} = 5.0 ± 0.5 V

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{pd}	伝搬遅延	1Mbps 4 チャネルすべてがトグル	A	B	-40℃ ～ 85℃	2.8		5	2.8		5	2.9		5.2	2.9		5.5	ns
			A	B	-40℃ ～ 125℃	2.8		5.3	2.8		5.3	2.9		5.6	2.9		5.9	
			B	A	-40℃ ～ 85℃	3.1		7.8	3		6.3	2.9		5.7	2.8		5.6	
			B	A	-40℃ ～ 125℃	3.1		8.3	3		6.6	2.9		6.1	2.8		5.8	

Copyright © 2026 Texas Instruments Incorporated

パラメータ		テスト条件	送信元	送信先	温度	B ポート電源電圧 (V_{CCB})												単位
						1.8 ± 0.15V			2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
						最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{dis}	ディセーブル時間		OE	A	-40℃ ～ 85℃	9.4		17.4	9.4		17.4	9.4		17.4	9.4		17.4	ns
			OE	A	-40℃ ～ 125℃	9.4		17.7	9.4		17.7	9.4		17.7	9.4		17.7	
			OE	B	-40℃ ～ 85℃	17.7		40.9	12.6		28.3	14.7		27.4	10.1		18.8	
			OE	B	-40℃ ～ 125℃	17.7		41.9	12.6		29.1	14.7		28	10.1		19.4	
t_{en}	イネーブル時間		OE	A	-40℃ ～ 85℃	2.5		5.9	2.5		5.9	2.5		5.9	2.5		5.9	ns
			OE	A	-40℃ ～ 125℃	2.5		6.3	2.5		6.3	2.5		6.3	2.5		6.3	
			OE	B	-40℃ ～ 85℃	7.5		26.5	5.5		15.3	4.5		11	3.8		7.8	
			OE	B	-40℃ ～ 125℃	8		27.5	5.5		16.3	4.5		11.8	3.8		8.4	
PWD	パルス幅歪み	$\lvert t_{phl} - t_{plh} \rvert$	A	B	-40℃ ～ 85℃	0		0.2	0		0.3	0.003		0.4	0.011		0.7	ns
			A	B	-40℃ ～ 125℃	0		0.2	0		0.3	0.003		0.4	0.011		0.7	
			B	A	-40℃ ～ 85℃	0		0.2	0		0.3	0.003		0.4	0.011		0.7	
			B	A	-40℃ ～ 125℃	0		0.2	0		0.3	0.003		0.4	0.011		0.7	
t_r	出力信号の立ち上がり時間		A	B	-40℃ ～ 85℃	0.6		1.1	0.5		1.1	0.5		1.6	0.6		1.8	ns
			A	B	-40℃ ～ 125℃	0.6		1.3	0.5		1.5	0.5		1.7	0.6		1.9	
			B	A	-40℃ ～ 85℃	0.5		1.6	0.5		1.6	0.5		1.7	0.5		1.7	
			B	A	-40℃ ～ 125℃	0.5		1.7	0.5		1.7	0.5		1.8	0.5		1.7	
tf	出力信号の立ち下がり時間		A	B	-40℃ ～ 85℃	0.5		1.4	0.4		1.6	0.5		1.8	0.6		1.9	ns
			A	B	-40℃ ～ 125℃	0.5		1.7	0.5		1.7	0.5		1.8	0.6		2.2	
			B	A	-40℃ ～ 85℃	0.5		1.4	0.5		1.6	0.5		1.8	0.6		1.9	
			B	A	-40℃ ～ 125℃	0.5		1.7	0.5		1.7	0.5		1.8	0.6		2.2	
t_{DO}	入力電源喪失からデフォルト出力までの遅延時間	V_{CC} が 1.36V を下回った時点から測定。			-40℃ ～ 85℃			7.9			7.8			7.7			7.6	µs
					-40℃ ～ 125℃			7.9			7.8			7.7			7.6	
t_{PU}	ULVO から有効な出力データまでの時間				-40℃ ～ 85℃			98.3			98.3			98.3			98.3	µs
					-40℃ ～ 125℃			98.3			98.3			98.3			98.3	

Copyright © 2026 Texas Instruments Incorporated

5.1.11 スイッチング特性：T_{sk}、T_{MAX}

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件		V_{CCI}	V_{CCO}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
T_{MAX} - 最大データ レート	50% デューティ サイクル入力 1 チャネル スイッチング パルスの 20% > 0.7*V_{CCO} パルスの 20% < 0.3*V_{CCO}	変換なし	1.65V ～ 1.95V	1.65V ～ 1.95V			264	Mbps
			2.3V ～ 2.7V	2.3V ～ 2.7V			264	Mbps
			3.0V ～ 3.6V	3.0V ～ 3.6V			176	Mbps
			4.5V ～ 5.5V	4.5V ～ 5.5V			176	Mbps
T_{MAX} - 最大データ レート	50% デューティ サイクル入力 1 チャネル スイッチング パルスの 20% > 0.7*V_{CCO} パルスの 20% < 0.3*V_{CCO}	昇圧変換	1.65V ～ 1.95V	2.3V ～ 2.7V			264	Mbps
			1.65V ～ 1.95V	3.0V ～ 3.6V			264	Mbps
			1.65V ～ 1.95V	4.5V ～ 5.5V			264	Mbps
			2.3V ～ 2.7V	3.0V ～ 3.6V			264	Mbps
			2.3V ～ 2.7V	4.5V ～ 5.5V			220	Mbps
			3.0V ～ 3.6V	4.5V ～ 5.5V			176	Mbps
T_{MAX} - 最大データ レート	50% デューティ サイクル入力 1 チャネル スイッチング パルスの 20% > 0.7*V_{CCO} パルスの 20% < 0.3*V_{CCO}	降圧変換	2.3V ～ 2.7V	1.65V ～ 1.95V			285	Mbps
			3.0V ～ 3.6V	2.3V ～ 2.7V			220	Mbps
			3.0V ～ 3.6V	1.65V ～ 1.95V			220	Mbps
			4.5V ～ 5.5V	3.0V ～ 3.6V			176	Mbps
			4.5V ～ 5.5V	2.3V ～ 2.7V			220	Mbps
			4.5V ～ 5.5V	1.65V ～ 1.95V			220	Mbps
t_{sk} - 出力スキュー	立ち上がりまたは立ち下がりエッジでの任意のスイッチング出力間のタイミング・スキュー (同じ方向のチャネル)	変換なし	1.65V ～ 1.95V	1.65V ～ 1.95V			0.35	ns
			2.3V ～ 2.7V	2.3V ～ 2.7V			0.35	ns
			3.0V ～ 3.6V	3.0V ～ 3.6V			0.35	ns
			4.5V ～ 5.5V	4.5V ～ 5.5V			0.35	ns
t_{sk} - 出力スキュー	立ち上がりまたは立ち下がりエッジでの任意のスイッチング出力間のタイミング・スキュー (同じ方向のチャネル)	昇圧変換	1.65V ～ 1.95V	2.3V ～ 2.7V			0.35	ns
			1.65V ～ 1.95V	3.0V ～ 3.6V			0.35	ns
			1.65V ～ 1.95V	4.5V ～ 5.5V			0.35	ns
			2.3V ～ 2.7V	3.0V ～ 3.6V			0.35	ns
			2.3V ～ 2.7V	4.5V ～ 5.5V			0.35	ns
			3.0V ～ 3.6V	4.5V ～ 5.5V			0.35	ns

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件		V_{CCI}	V_{CCO}	外気温度での動作時 (T_A) -40℃ ～ 125℃ 最小値	標準値	最大値	単位
t_{sk} - 出力スキュー	立ち上がりまたは立ち下がりエッジでの任意のスイッチング出力間のタイミング・スキュー (同じ方向のチャネル)	降圧変換	2.3V ～ 2.7V	1.65V ～ 1.95V			0.35	ns
			3.0V ～ 3.6V	2.3V ～ 2.7V			0.35	ns
			3.0V ～ 3.6V	1.65V ～ 1.95V			0.35	ns
			4.5V ～ 5.5V	3.0V ～ 3.6V			0.35	ns
			4.5V ～ 5.5V	2.3V ～ 2.7V			0.35	ns
			4.5V ～ 5.5V	1.65V ～ 1.95V			0.35	ns

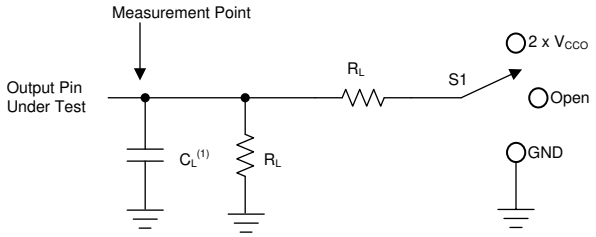
Copyright © 2026 Texas Instruments Incorporated

6 パラメータ測定情報

6.1 負荷回路および電圧波形

特に記述のない限り、ジェネレータは、以下の特性を持つすべての入力パルスを供給します。

- f = 1MHz
- Z_O = 50Ω
- Δt/ΔV ≦ 1ns/V

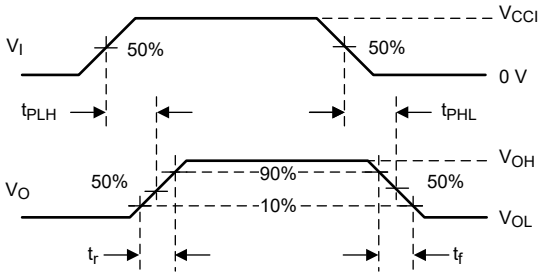


A. C_L にはプローブと治具の容量が含まれます。

図 6-1. 負荷回路

表 6-1. 負荷回路の条件

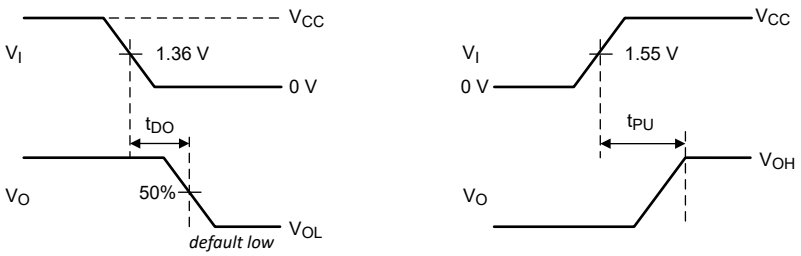
パラメータ		V_{CCO}	R_L	C_L	S_1	V_{TP}
t_{pd}	伝搬 (遅延) 時間	1.71V～5.5V	10kΩ	15pF	オープン	該当なし
t_{en}、t_{dis}	イネーブル時間、ディセーブル時間	1.71V～2.7V	10kΩ	15pF	2 × V_{CCO}	0.15V
		3.0V～5.5V	10kΩ	15pF	2 × V_{CCO}	0.3V
t_{en}、t_{dis}	イネーブル時間、ディセーブル時間	1.71V～2.7V	10kΩ	15pF	GND	0.15V
		3.0V～5.5V	10kΩ	15pF	GND	0.3V



1. V_{CCI} は、入力ポートに関連付けられた電源ピンです。
2. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 で発生する標準出力電圧レベルです。

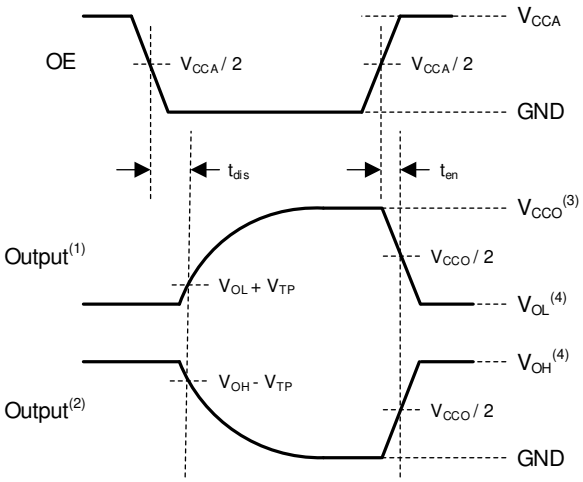
図 6-2. スイッチング特性電圧波形

Copyright © 2026 Texas Instruments Incorporated



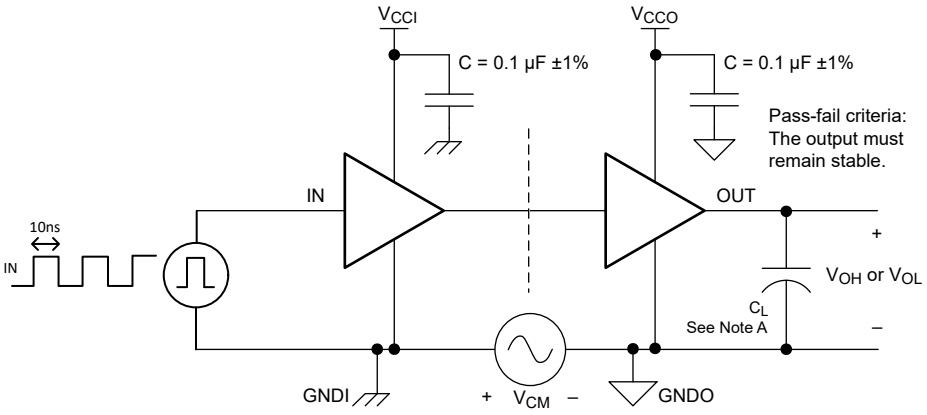
1. V_{CCI} は、入力ポートに関連付けられた電源ピンです。
2. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 で発生する標準出力電圧レベルです。

図 6-3. UVLO から有効な出力電圧波形までのデフォルトの出力遅延時間と時間



1. 入力が有効なロジック Low に駆動されたときの出力波形。
2. 入力が有効なロジック High に駆動されたときの出力波形。
3. V_{CCO} は、出力ポートに関連付けられた電源ピンです。
4. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 における標準出力電圧レベルです。

図 6-4. イネーブル時間とディセーブル時間



1. C_L = 15pF であり、±20% 以内の計測器および治具の容量が含まれています。

図 6-5. 同相過渡電圧耐性試験回路

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

7.1 概要

TXG104x-Q1 は、個別に構成可能な 2 つの電源レールを使用して、2 つの異なる電源ドメイン間で変換を可能にする 4 ビット のグランド レベル トランスレータです。本デバイスは最低 1.71V、最高 5.5V の V_{CCA} および V_{CCB} の 2 つの電源で動作します。A ポートは V_{CCA} を追跡し、B ポートは V_{CCB} を追跡するように設計されています。このトランスレータは、I/O レベルシフトに加えて GNDA と GNDB の間で -10V ～ +10V の差をサポートできます。V_{CCA} は GNDA を基準とし、V_{CCB} は GNDB を基準とします。

TXG104x-Q1 デバイスはデータ バス間の非同期通信用に設計されており、一部のチャネルで A バスから B バスへの固定方向、残りのチャネルで B バスから A バスへの固定方向でデータを送信します。出力イネーブル入力 (OE) を使用すると、出力をディスエーブルして、バスを実質的に絶縁できます。OE_A ピンは V_{CCA} を基準とし、OE_B ピンは V_{CCB} を基準とします。OE ピンはフローティングのままにするか、外部からグランドにプルダウンすることで、パワーアップまたはパワーダウン時にトランスレータ出力を高インピーダンス状態に維持できます。

V_{CC} 接続解除機能により、推奨動作条件で V_{CC} が相補電源から接続解除された場合、電源電流が維持されている間、出力がディセーブルされ、高インピーダンス状態に設定されます。$I_{off-float}$ 回路により、電源がフローティング状態のときに、入力または出力から過剰な電流が流れたり、逆に入力または出力に過剰な電流が供給されたりすることはありません。

グリッチの発生しない電源シーケンシングにより、堅牢な電源シーケンシング性能が得られると同時に、どちらの電源レールも任意の順序で電源オン / オフできます。

7.2 機能ブロック図

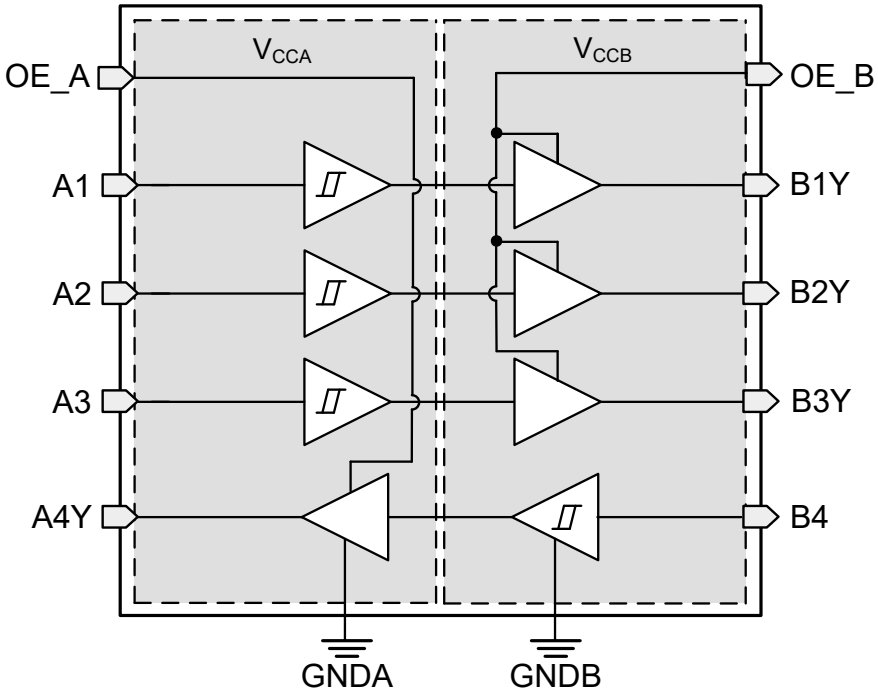


図 7-1. TXG1041-Q1 機能ブロック図

Copyright © 2026 Texas Instruments Incorporated

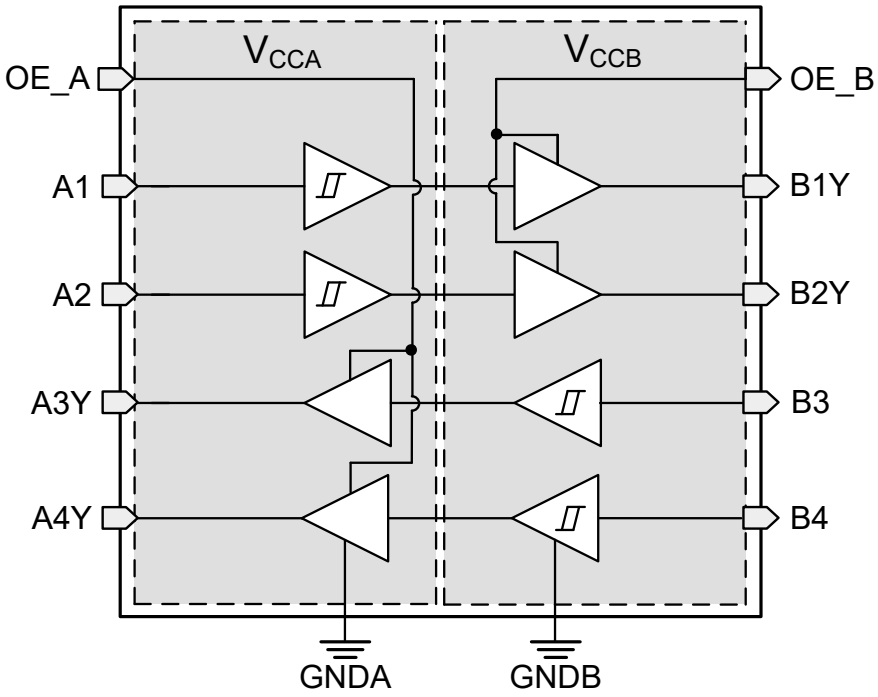


図 7-2. TXG1042-Q1 機能ブロック図

7.3 機能説明

7.3.1 プルダウン内蔵の CMOS シュミット トリガ入力

標準 CMOS 入力は高インピーダンスであり、通常は「セクション 5.1.5」に示されている入力容量と並列の抵抗としてモデル化されます。最悪条件下の抵抗は、「セクション 5.1.1」に示されている最大入力電圧と「セクション 5.1.5」に示されている最大入力リーク電流からオームの法則(R = V ÷ I)を使用して計算します。

シュミット トリガ入力アーキテクチャのヒステリシスは、*セクション 5.1.5* の ΔV_T で定義されるため、このデバイスは低速またはノイズの多い入力に対する耐性が非常に優れています。入力を低速で駆動すると、デバイスの動的な電流消費が増加します。シュミット トリガ入力の詳細については、*シュミット トリガについて*を参照してください。

7.3.1.1 スタティック プルダウン抵抗内蔵の入力

このデバイスには各入力に 5M Ω（標準値) の弱いプルダウンが内蔵されています。この機能のおかげで、出力の不安定化も消費電流の増加も心配することなく、すべての入力をフローティングのままにできます。この機能は、すべてのチャネルを使うとは限らないアプリケーション、またはすべてのチャネルを Low に固定する必要があるアプリケーションの外付け部品数を減らすことにも役立ちます。外付けのプルアップが必要な場合、内蔵の 5MΩ のプルダウンとの競合を避けるため、1MΩ 以上にはしないでください。

7.3.2 バランスのとれた高駆動能力の CMOS プッシュプル出力

バランスのとれた出力により、このデバイスは同程度の電流をシンクおよびソースすることができます。このデバイスは高駆動能力を備えており、軽負荷に高速エッジが生成されるため、リンギングを防ぐために配線と負荷の条件を考慮する必要があります。さらに、このデバイスの出力は、デバイスを損傷することなく維持できる以上に大きな電流を駆動できます。*セクション 5.1.1* は、常に順守する必要のある電気的および熱的制限を定義します。してください。

7.3.3 V_{CC} 接続解除

どちらかの電源がフローティング（接続解除) のままになり、推奨動作条件の範囲内で相補電源になると、このデバイスの出力はディセーブルされてハイ インピーダンス状態に移行します。どちらかの電源がフローティング(接続解除) する前は、入力を LOW に維持することを推奨します。

セクション 5.1.5 の $I_{CCx(floating)}$ は、最大電源電流を指定します。*セクション 5.1.5* の $I_{off(float)}$ は、デバイスの任意の入力ピンや出力ピンとの間の最大リーク電流を規定しています。

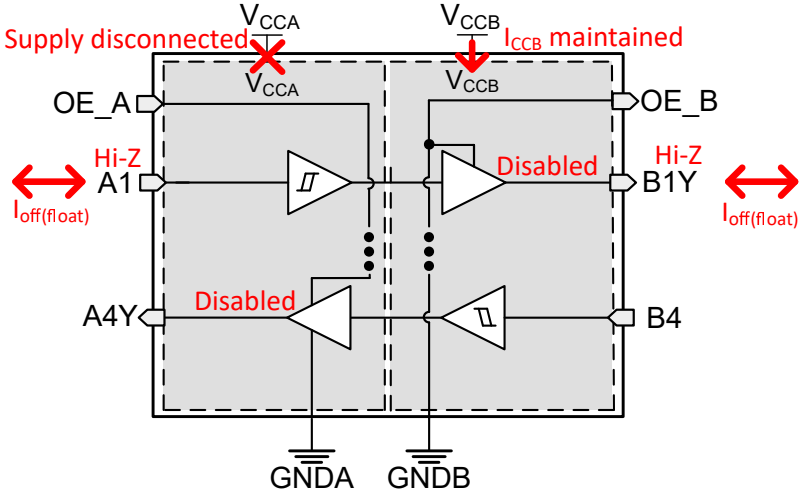


図 7-3. V_{CC} 接続解除機能

7.3.4 過電圧許容入力

このデバイスへの入力信号は、「セクション 5.1.3」に記載されている最大入力電圧値を下回っている限り、電源電圧以上で駆動できます。

Copyright © 2026 Texas Instruments Incorporated

7.3.5 グリッチ フリーの電源シーケンス

どちらの電源レールも、入出力にグリッチを発生させることなく任意の順番で電源をオンまたはオフにすることができます (つまり、CC を Low に保持する必要がある場合に、出力が誤って V_{CC} に遷移したり、その逆もあります)。この性質のグリッチは、周辺装置から有効なデータ ビットと誤って解釈される可能性があり、周辺装置のデバイス リセットやデバイス構成を誤ってトリガしたり、周辺装置のデータを誤って初期化する可能性もあります。

7.3.6 負のクランプ ダイオード

図 7-4 は、このデバイスの入力と出力には負のクランプ ダイオードがあることを示しています。

注意

「セクション 5.1.1」表に規定されている値を超える電圧は、デバイスに損傷を与える可能性があります。入力と出力のクランプ電流の定格を順守しても、入力の負電圧と出力電圧の定格を超えることがあります。

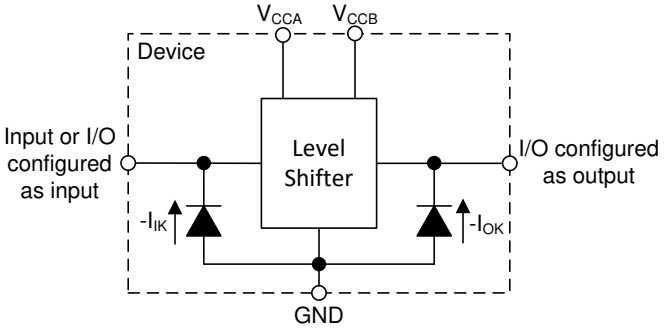


図 7-4. 各入力と出力に対するクランプ ダイオードの電気的配置

7.3.7 フル構成可能なデュアル レール設計

V_{CCA} ピンと V_{CCB} ピンは 1.71V ～ 5.5V の任意の電圧で供給できるため、このデバイスは任意の電圧ノード間 (1.8V、2.5V、3.3V、5.0V) での変換に適しています。

7.3.8 高速変換をサポート

TXG104x-Q1 デバイスは、高データ レートのアプリケーションをサポートできます。信号を 1.71V から 5.5V に変換する場合、変換された信号のデータ レートは 250Mbps を超えることがあります。

7.3.9 AC ノイズ除去

TXG104x-Q1 は、ノイズの多いグランドのある環境での I/O 電圧変換をサポートします。以下 i のプロットは、GNDA と GNDB が 2 つのシステム間での通信を中断せずに、周波数帯域でピーク ツー ピーク電圧という点で除去できるノイズ量を示したものです。一例として、以下の図 7-6 に、10kHz で $2V_{PP}$ のグランドバウンスを備えた GNDA を示しますが、依然として劣化なしで 5V を 2.5V に効果的に変換します。

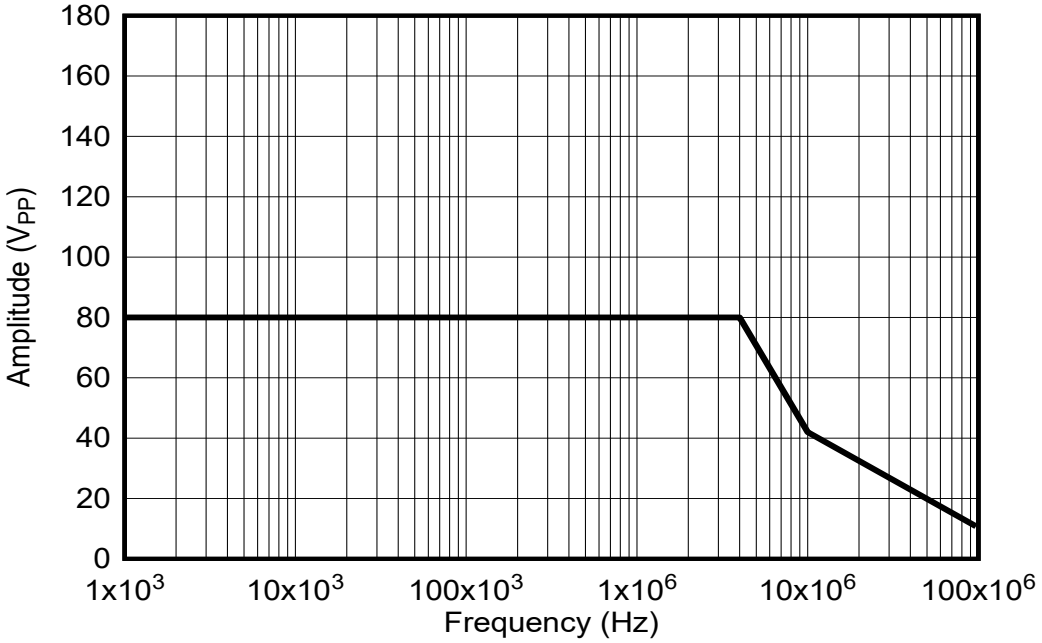
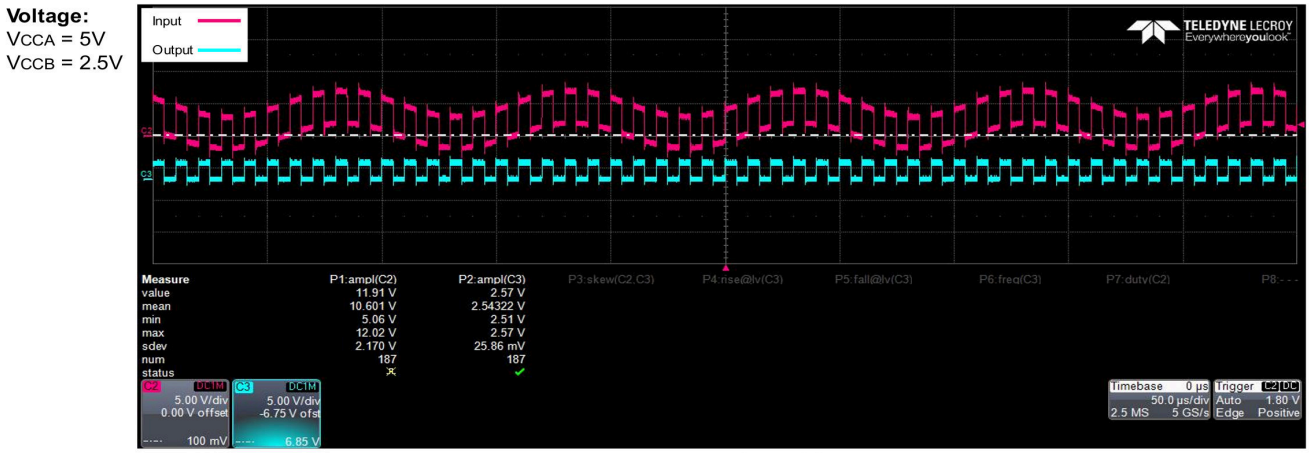


図 7-5. AC ノイズ除去プロット



*Note: Offset voltage on the output to show both signals side-by-side

図 7-6. 10kHz における AC グランドノイズ $2V_{PP}$ による 5V から 2.5V への I/O 変換を示す波形

Copyright © 2026 Texas Instruments Incorporated

7.4 デバイスの機能モード

表 7-1. 機能表

電源 (1)		制御入力	ポートのステータス	
VCCI	VCCO	OE	入力	出力
PU	PU	H	H	H
PU	PU	H	L	L
PU	PU	L またはオープン	X	ハイ インピーダンス
PU	PU	H	オープン	L
PD	PU	H	X	L
X	PU	L またはオープン	X	ハイ インピーダンス
X	PU	H	X	L
X	PD	X	X	不定

(1) 上記の表で:PU = パワーアップ、PD = パワーダウン、X = 無関係、H = High レベル、L = Low レベル、Open =フローティング

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

TXG104x-Q1 はレベル変換に使用され、異なるインターフェイス電圧やグランド電圧で動作するデバイスやシステム間の通信を可能にします。TXG104x-Q1 デバイスは、プッシュプル ドライバがデータ入力に接続されているアプリケーションでの使用に最適です。 図 8-1 は、SPI を介して 1.8V から 3.3V に変換すると同時に、GNDA が 0V であるときに GNDB のグランド シフトが -5V である 2 つのシステムの一例です。グランド シフトは、48V バッテリ グランドと 12V バッテリ グランドを自動車のシャーシに接続するために使用するケーブルの寄生抵抗が原因で発生します。

8.2 代表的なアプリケーション

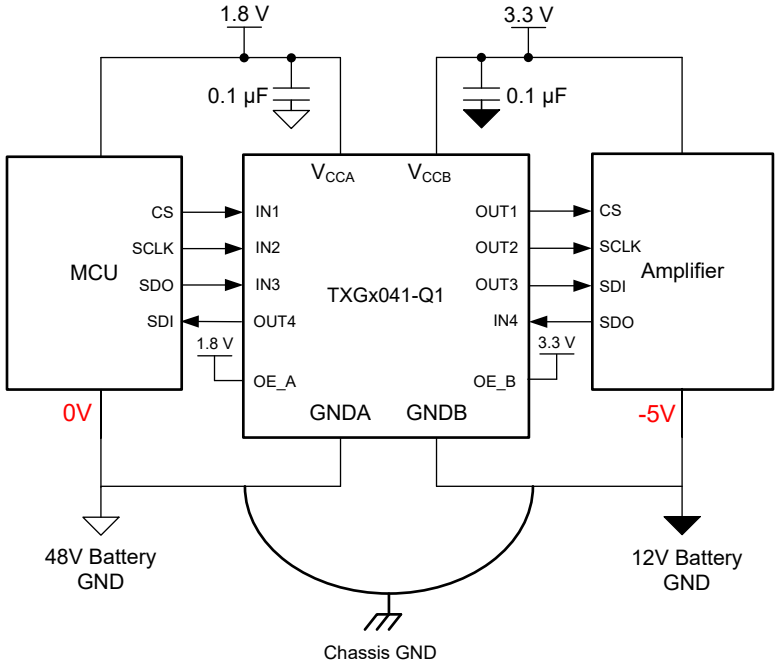


図 8-1. 車載用途での TXG1041-Q1

8.2.1 設計要件

この設計例では、表 8-1 の設計パラメータを使用します。

表 8-1. 設計パラメータ

設計パラメータ	例の値
入力電圧範囲	1.71V ～ 5.5V
出力電圧範囲	1.71V ～ 5.5V

Copyright © 2026 Texas Instruments Incorporated

8.2.2 詳細な設計手順

設計プロセスを開始するには、以下を決定する必要があります。

- 入力電圧範囲
  - TXG104x-Q1 デバイスを駆動している電源電圧を使用して、入力電圧範囲を決定します。有効なロジック High の場合、値は入力ポートの正方向の入力スレッショルド電圧 (V_{T+}) 以上である必要があります。有効なロジック Low の場合、値は入力ポートの負方向の入力スレッショルド電圧 (V_{T-}) 未満である必要があります。
- 出力電圧範囲
  - TXG104x-Q1 デバイスが駆動している電源電圧を使用して、出力電圧範囲を決定します。

8.2.3 アプリケーション曲線

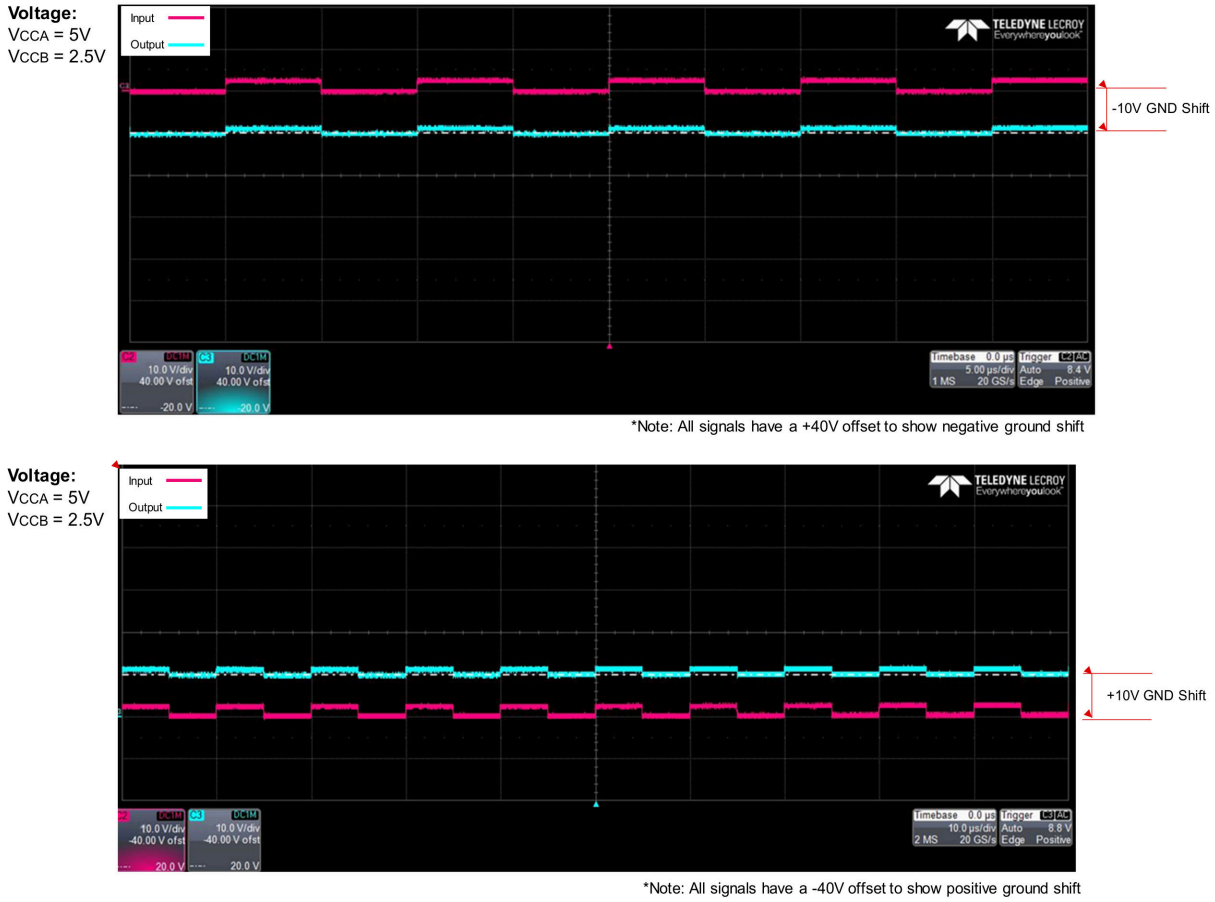


図 8-2. 5V から 2.5V への I/O 変換による -10V（上）および+10V（下）のグランド シフトを示す波形

8.3 電源に関する推奨事項

GND ピンには最初に必ずグランド リファレンス電圧を印加してください。このデバイスは、グリッチの発生しない電源シーケンシング用に設計されており、ランプの順序やランプ レートなどの電源シーケンシング要件はありません。V_{CC} と GND の差が、常に最大 6.5V であるようにしてください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デバイスの信頼性を確保するため、一般的なプリント回路基板レイアウトのガイドラインに従うことを推奨します。

- 電源ピンにバイパス コンデンサを使用し、デバイスのできる限り近くに配置します。0.1µF のコンデンサを推奨しますが、バイパス コンデンサとして 1µF と 0.1µF のコンデンサを並列に使用することで、過渡性能を向上させることができます。
- このデバイスは高駆動能力を備えており、軽負荷に高速エッジが生成されるため、リンギングを防ぐために配線と負荷の条件を考慮する必要があります。
- CMTI の性能を改善するために、GNDA と GNDB の間に 0.1µF コンデンサを追加することもできます。

8.4.2 レイアウト例

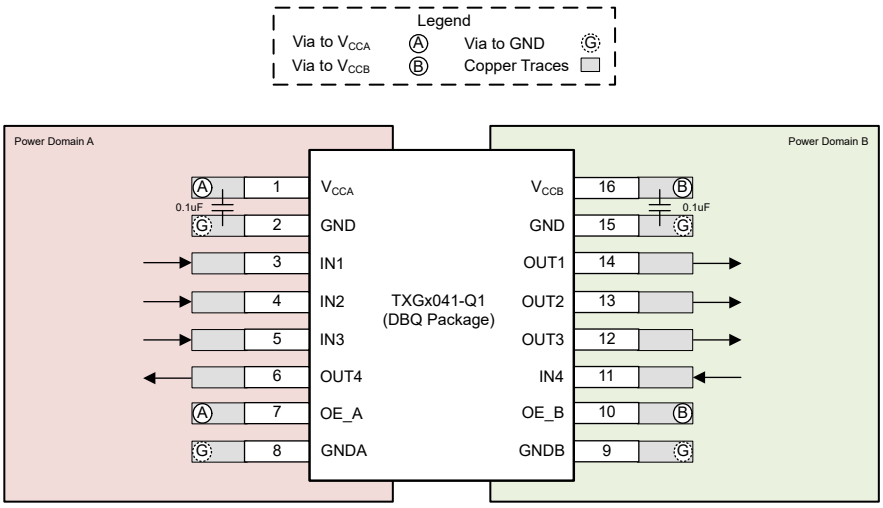


図 8-3. DBQ のレイアウト例

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 規制要件

このデバイスに適用される法規制要件はありません。

この製品には特殊特性はありません。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『シュミット トリガについて』アプリケーション レポート
- テキサス・インスツルメンツ、『CMOS の消費電力と C_{pd} の計算』アプリケーション レポート

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (April 2025) to Revision A (January 2026)	Page
• データシートのステータスを「*事前情報*」から「*量産データ*」に更新	1
• 「ウェッタブル フランク QFN (RUC) パッケージで利用可能です」を削除	1
• CMTI の最小値を 1kV/µs に更新	12
• に絶縁バリアを削除するために図 6-5 を更新	24

- 図 7-2 を追加..... 26

日付	改訂	注
April 2025	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTXG1041QDBQRQ1	Active	Preproduction	SSOP (DBQ) | 16	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTXG1041QDYYRQ1	Active	Preproduction	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTXG1041QRUCRQ1	Active	Preproduction	QFN (RUC) | 14	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTXG1042QDBQRQ1	Active	Preproduction	SSOP (DBQ) | 16	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTXG1042QDYYRQ1	Active	Preproduction	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTXG1042QRUCRQ1	Active	Preproduction	QFN (RUC) | 14	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
TXG1041QDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TG141Q
TXG1041QDYYRQ1	Active	Production	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TXG141Q
TXG1041QRUCRQ1	Active	Production	QFN (RUC) | 14	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	22C
TXG1042QDBQRQ1	Active	Production	SSOP (DBQ) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TG142Q
TXG1042QDYYRQ1	Active	Production	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TXG142Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TXG1041-Q1, TXG1042-Q1 :

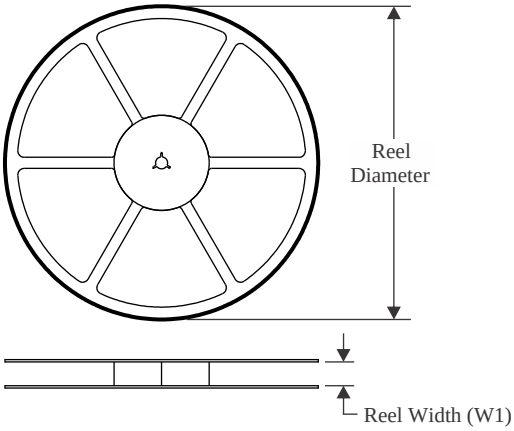
- Catalog : TXG1041, TXG1042

NOTE: Qualified Version Definitions:

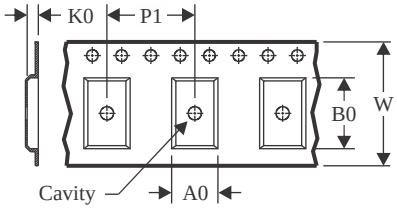
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

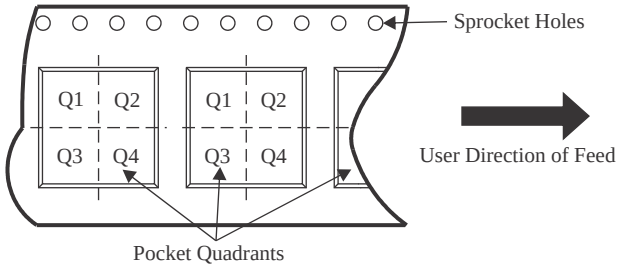


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

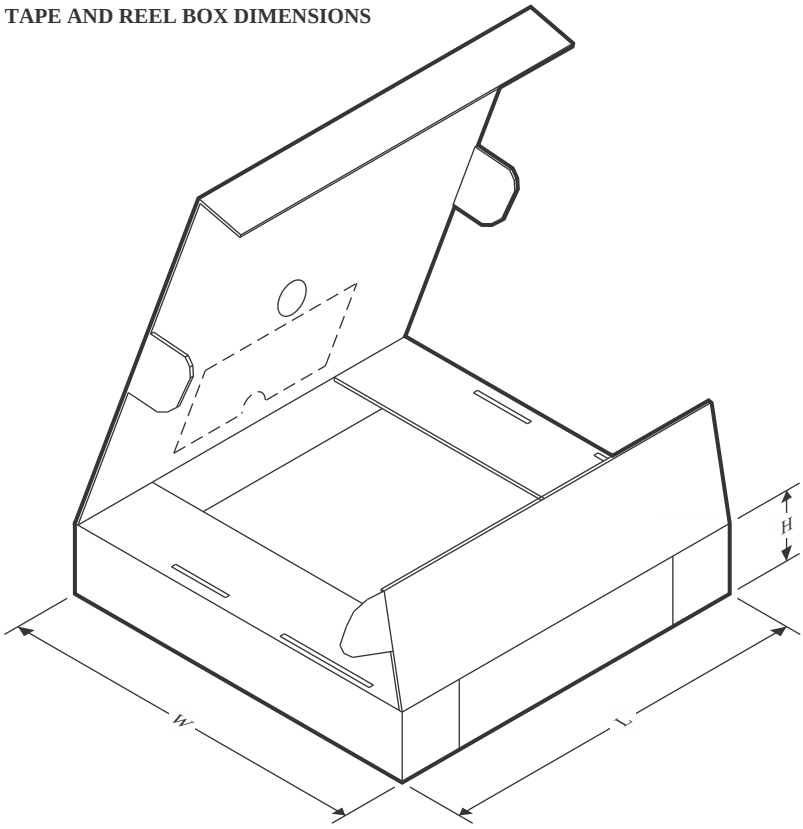
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TXG1041QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TXG1041QDYYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TXG1041QRUCRQ1	QFN	RUC	14	3000	180.0	8.4	2.3	2.3	0.52	4.0	8.0	Q2
TXG1042QDBQRQ1	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TXG1042QDYYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

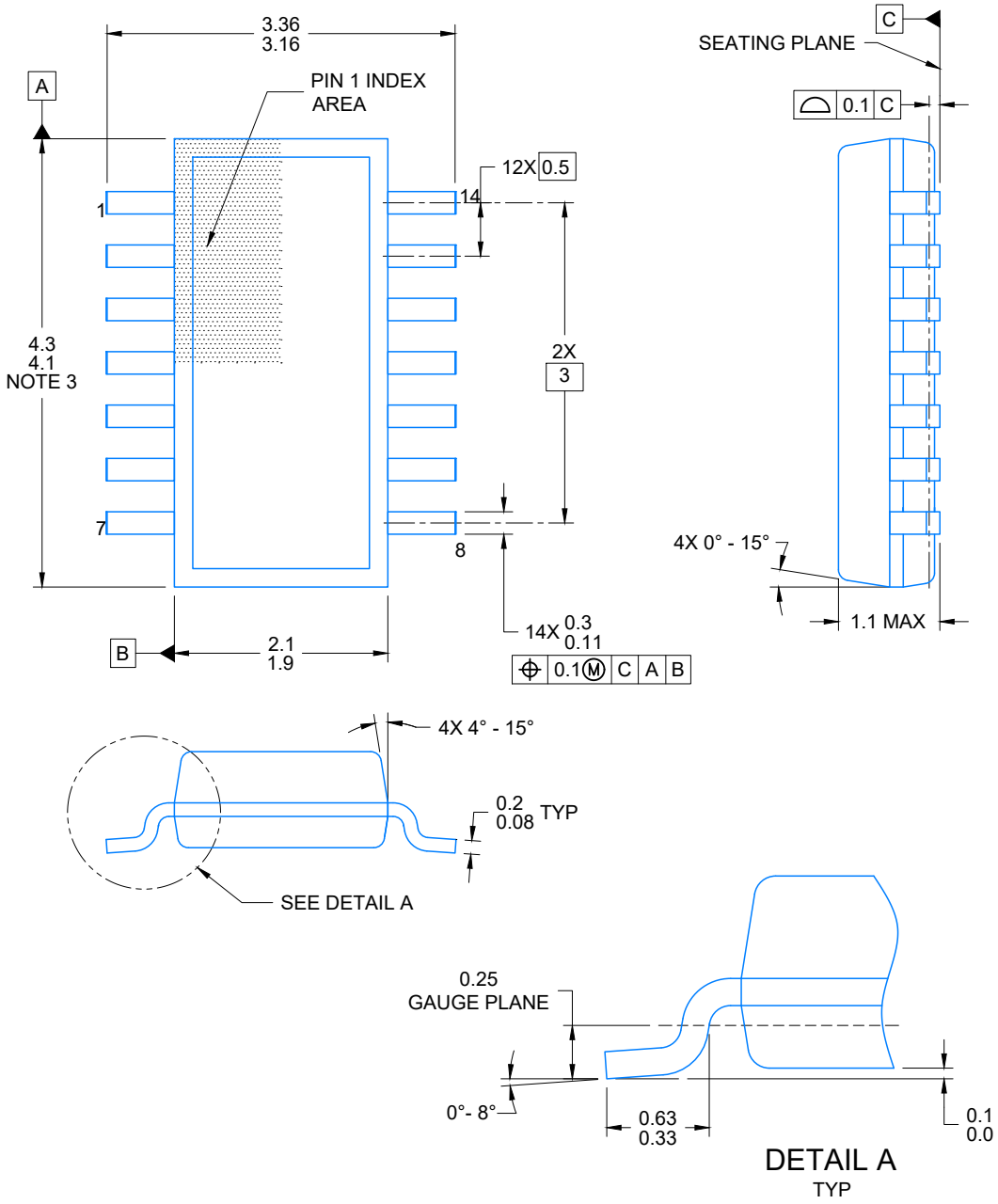
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TXG1041QDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
TXG1041QDYYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TXG1041QRUCRQ1	QFN	RUC	14	3000	210.0	185.0	35.0
TXG1042QDBQRQ1	SSOP	DBQ	16	2500	353.0	353.0	32.0
TXG1042QDYYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8

PACKAGE OUTLINE

DYY0014A

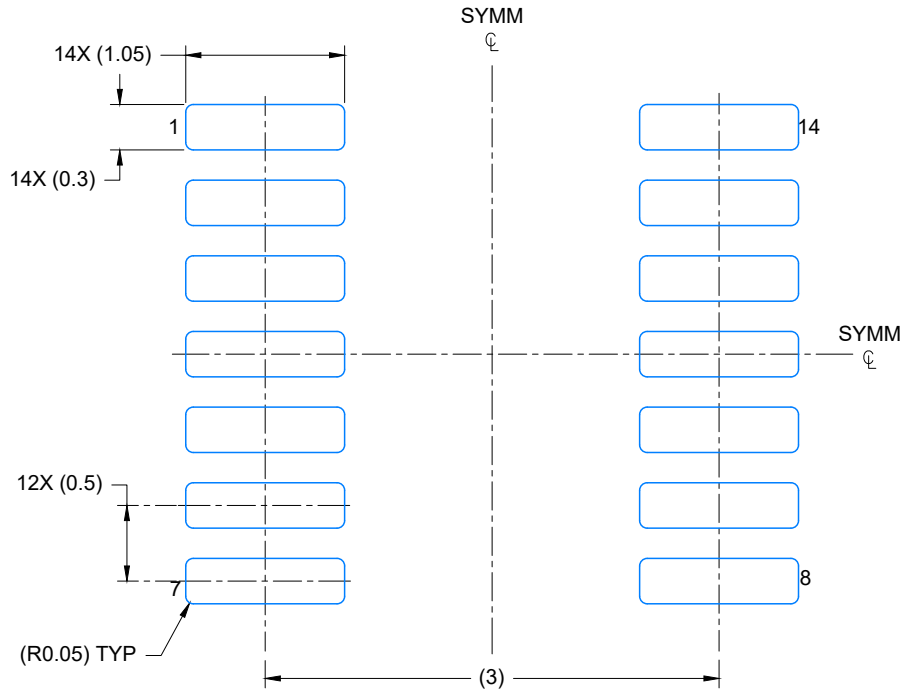
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

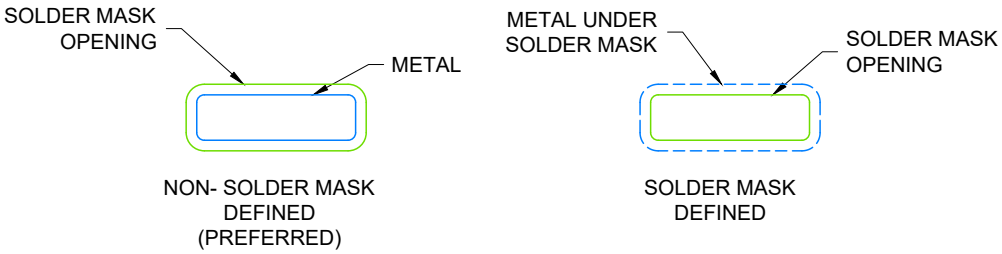


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AB



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

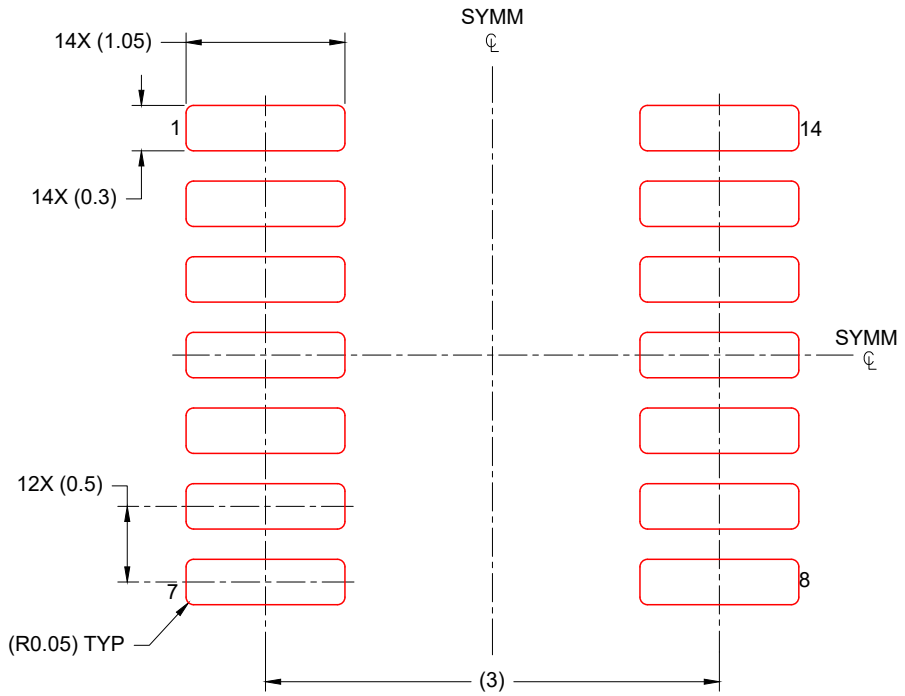


SOLDER MASK DETAILS

4224643/D 07/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

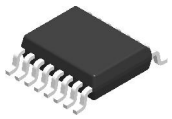


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224643/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

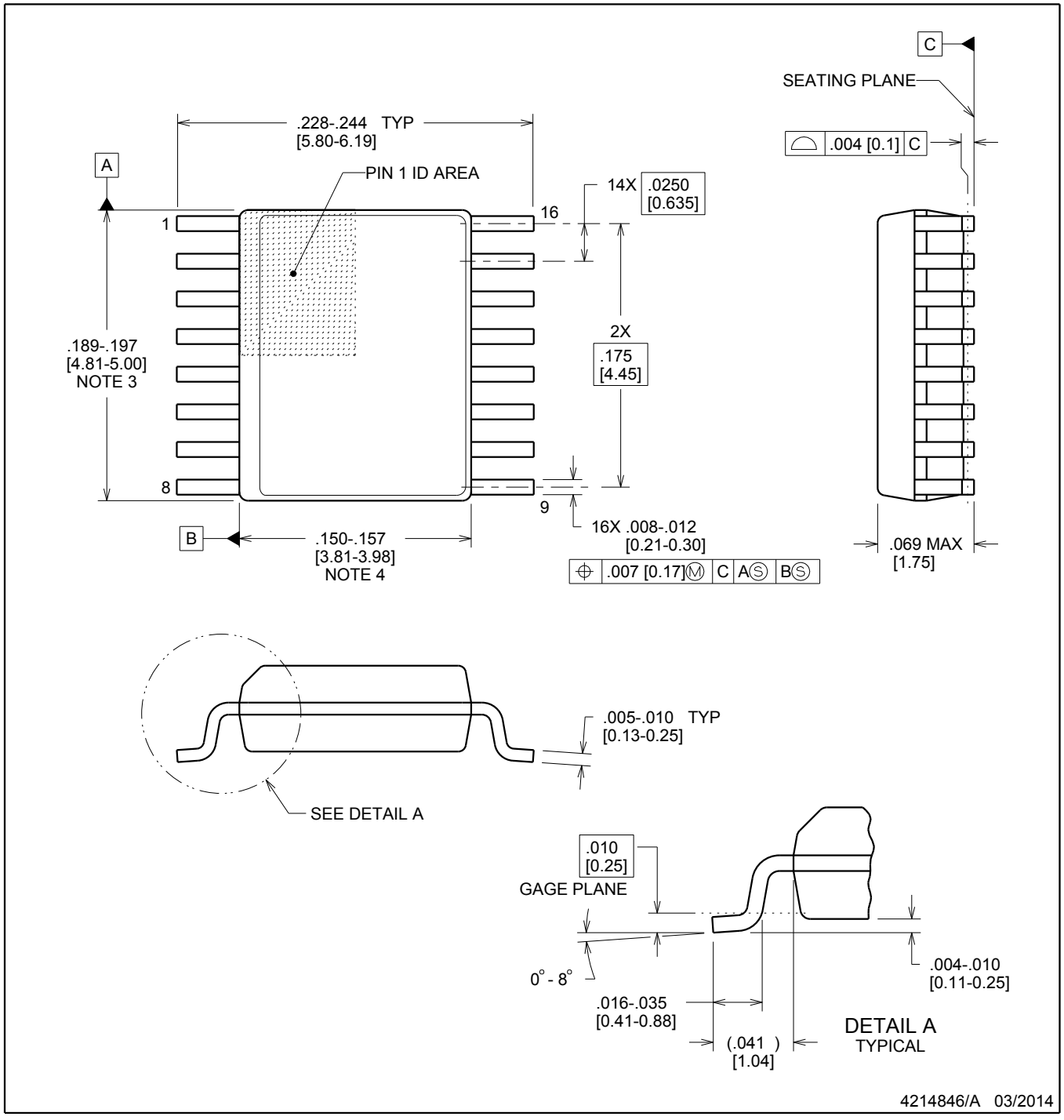


PACKAGE OUTLINE

DBQ0016A

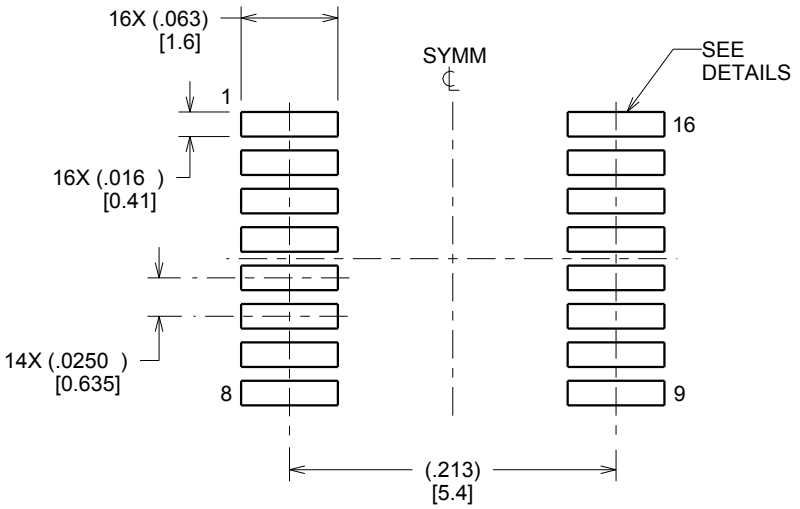
SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE

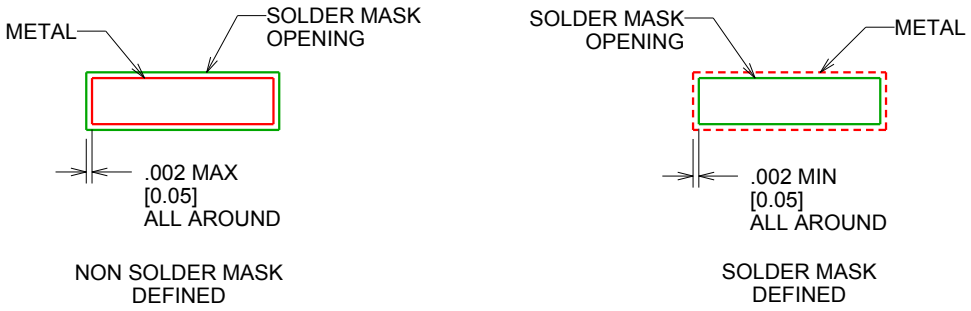


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 inch, per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MO-137, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4214846/A 03/2014

NOTES: (continued)

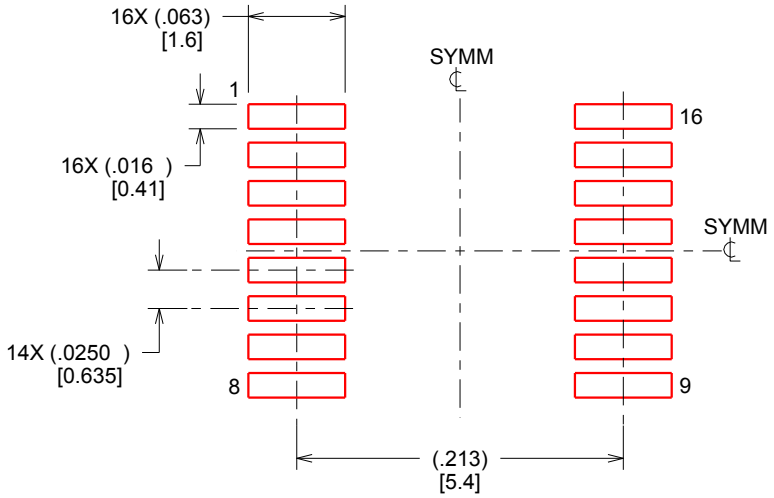
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBQ0016A

SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:8X

4214846/A 03/2014

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

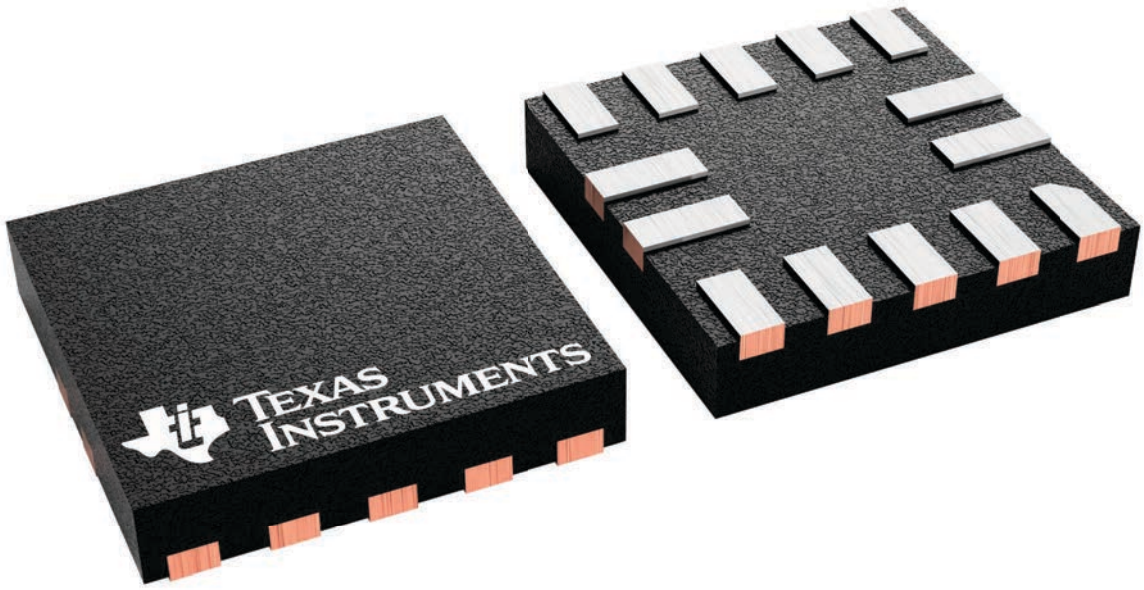
RUC 14

X2QFN - 0.4 mm max height

2 x 2, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

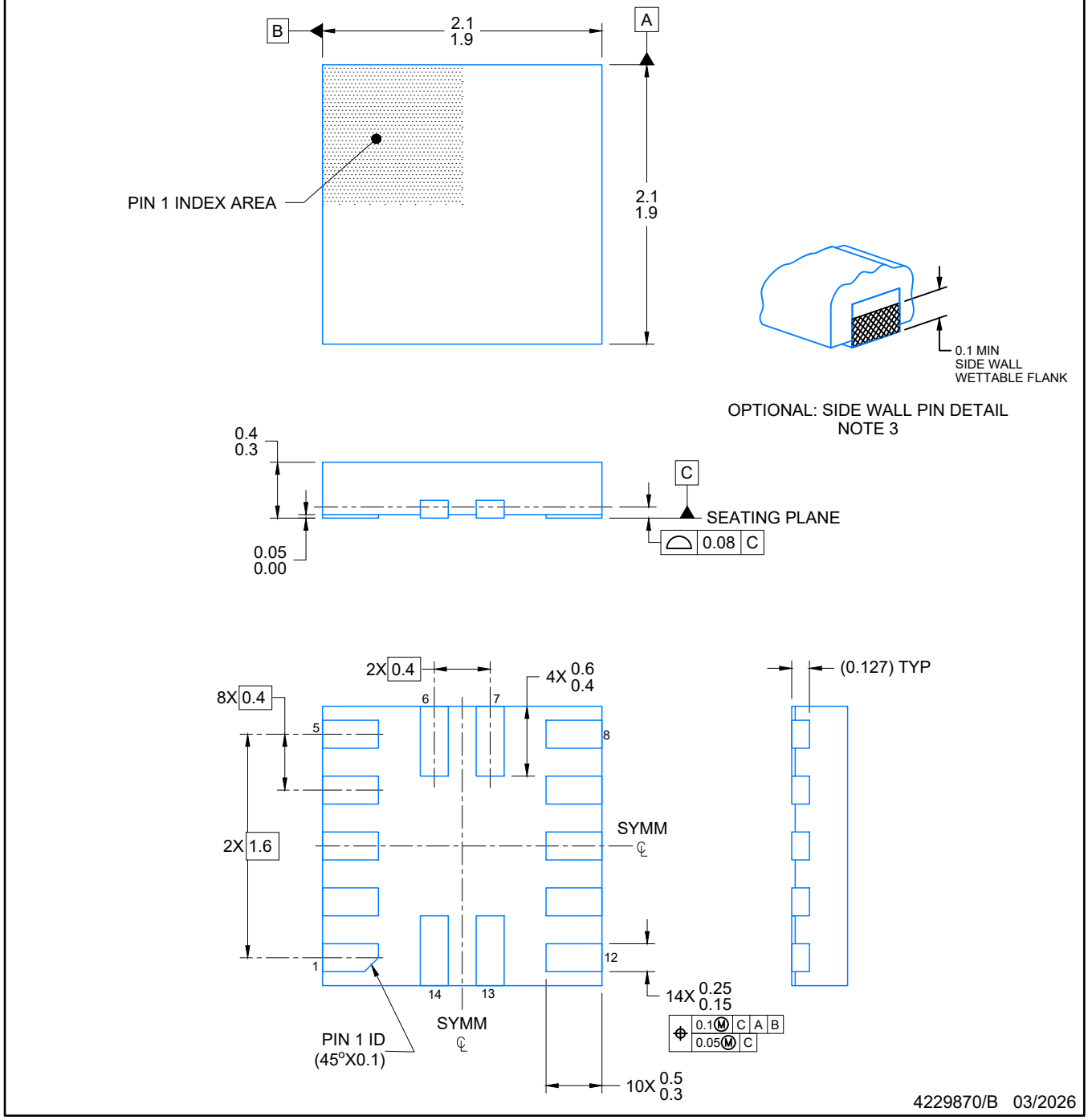


PACKAGE OUTLINE

RUC0014B

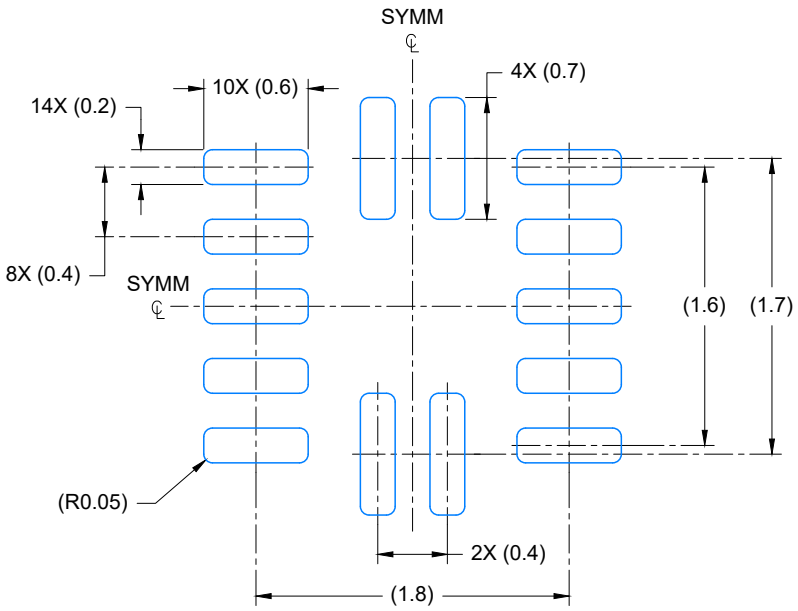
X2QFN - 0.4 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD

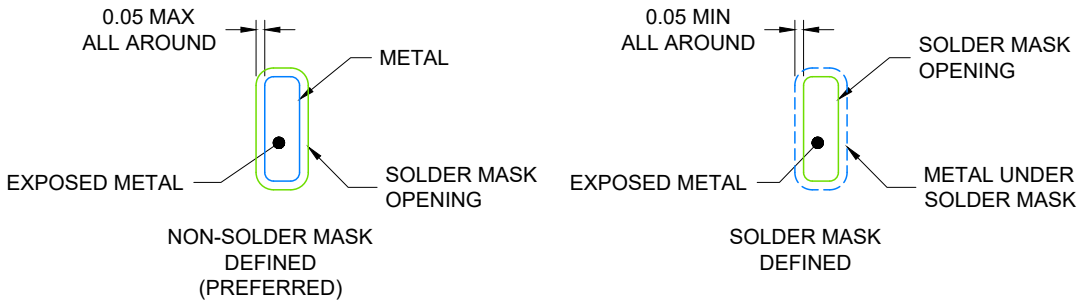


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 23X

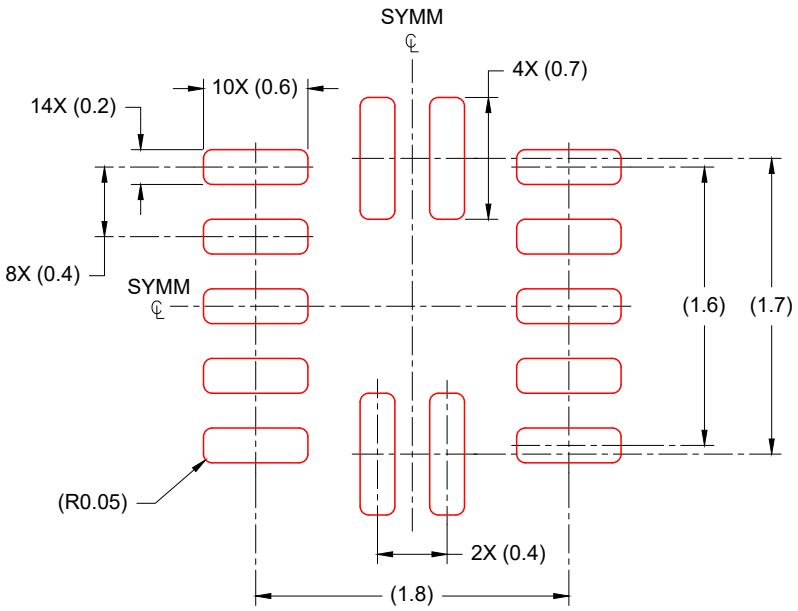


SOLDER MASK DETAILS

4229870/B 03/2026

NOTES: (continued)

4. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271) .



SOLDER PASTE EXAMPLE
BASED ON 0.100mm THICK STENCIL
SCALE: 23X

4229870/B 03/2026

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月