

UCC28083, UCC28084, UCC28085, UCC28086 UCC38083, UCC38084, UCC38085, UCC38086

# 8ピン 電流モード・プッシュプルPWMコントローラ プログラマブル・スロープ補償付き

# 特長

- 8ピンパッケージで2チャネル(デュアル)出力
- 設定可能な電流スロープ補償
- ソフトスタート機能内蔵(UCC38083/4)
- サイクル毎の過電流制限機能
- 低起動電流:120µA、動作電流:1.5mA
- 最小の外付け部品で発振周波数が50kHz~1MHzで 設定可能
- 大電流トーテムポール型デュアル出力段によるプッ シュプル構成の駆動(シンク電流能力:1A、ソース 電流能力:0.5A)
- 電流検出回路に放電トランジスタ内蔵したことに よるシステムの特性の改善が可能
- 高精度に調整された内部基準電圧
- ヒステリシス付き低電圧検出回路

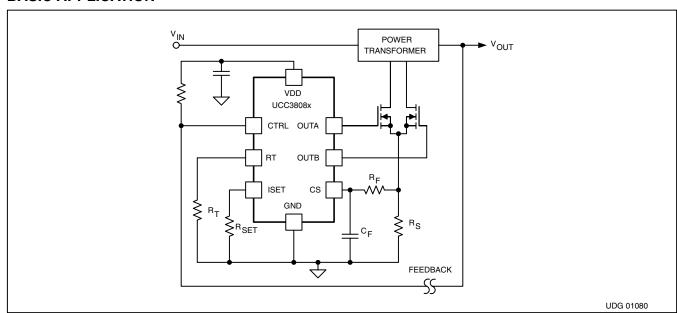
# アプリケーション

- 高効率スイッチモード電源
- 通信用DC/DCコンバータ
- 各種DC/DCコンバータ、電源モジュール
- 低コストなプッシュプル、またはハーフ・ブリッ ジ・アプリケーション

#### 概 要

UCC38083/4/5/6ファミリーは、BiCMOSプロセスを使用し た、固定周波数動作の電流モードDC/DCまたはオフライン・ス イッチング電源用のパルス幅変調 (PWM) コントローラです。 このファミリーのデュアル出力駆動段はプッシュプルの制御技 法で構成されています。両出力ともTフリップフロップを使用 して発振器周波数の半分で切り替わります。この2出力間のデッ ドタイムは標準で約110nsであるため、各出力段のデューティ·

#### **BASIC APPLICATION**



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料 を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI)が英文から和文へ翻訳して作成したものです。

資料によっては正規英語版資料の更新に対応していないものがあります。 日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。

製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料を ご確認下さい

TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわ らず、更新以前の情報に基づいて発生した問題や障害等につきましては如 何なる責任も負いません。



サイクルは50%以下に制限されます。

この新型のUCC3808xファミリーはUCC3808Aの制御方式をもとにしています。この主な差とは、CS信号に設定可能な電流スロープ補償回路を加えたことと、誤差増幅器を取り除いたことです。ISETピンから外付け抵抗に流れる電流が内部でモニタされスロープ補償作用の設定ができます。また、このデバイスにはCSピンからグランドに放電トランジスタが内蔵されており、パルスが停止した後の各クロック・サイクルでアクティブになります。このことにより各サイクル時CSピンのフィルタ容量が放電し、フィルタ・コンデンサの値や電流検出の遅延を最小限にするのに役立ちます。

UCC38083及びUCC38084ではソフトスタートの時間間隔は 3.5msであるのに対し、UCC38085及びUCC38086では内部ソフトスタートが不要なアプリケーション用に100μs未満となっています。

また、UCC38083及びUCC38085ではターンオン/オフのスレッシュホールドは12.5V/8.3Vで、一方、UCC38084及びUCC38086ではターンオン/オフのスレッシュホールドは4.3V/4.1Vです。各デバイスともパッケージは、8ピンTSSOP(PW)、8ピンSOIC(D)、8ピンPDIP(P)供給されています。



# 静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

#### THERMAL RESISTANCE TABLE

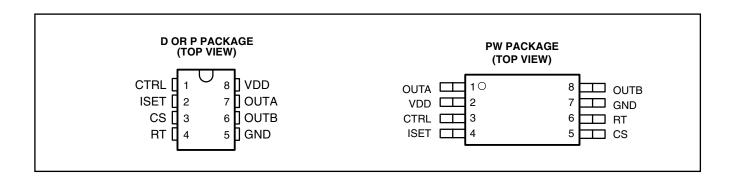
PACKAGE	θjc(°C/W)	θja(°C/W)
SOIC-8 (D)	42	84 to 160 <sup>(1)</sup>
PDIP-8 (P)	50	110 <sup>(1)</sup>
TSSOP-8 (PW)	32(2)	232 to 257 <sup>(2)</sup>

- (1) 規定されている0ja (接合部/周囲間) は1オンスの銅で大きさが5inch2のFR4 PCボードにデバイスを実装した場合の値です。抵抗値が範囲で与えられている時は、低いほうの値は5inch2のアルミニウムPCボードの場合です。テストPWBは厚さが0.062inchで、一般的にパワー・パッケージの場合配線幅が0.635mm、パワー・パッケージでない場合は配線幅は1.3mmを使用しており、各配線端には100mil x 100milのプローブ・ランド領域があります。
- (2) モデル化による求められたデータ。のjaの値が範囲で与えられている時は、低いほうの値は 3x3inch、1オンスの内層銅グランド・プレーン、高いほうの値は1x1inchのグランド・プレー ンでの場合です。全てのモデル・データはヒューズなしの各リードについて1本の配線のみ と想定しています。

#### **AVAILABLE OPTIONS**

T.	INTERNAL		LO	PACKAGES				
T <sub>A</sub>	SOFT START	ON	OFF	SOIC-8 (D)	PDIP-8 (P)	TSSOP-8 (PW)		
	0.5	12.5 V	8.3 V	UCC28083D	UCC28083P	UCC28083PW		
1000 1- 0500	3.5 ms	4.3 V	4.1 V	UCC28084D	UCC28084P	UCC28084PW		
-40°C to 85°C	75 μs	12.5 V	8.3 V	UCC28085D	UCC28085P	UCC28085PW		
		75 μs	75 μs	/5 μS	4.3 V	4.1 V	UCC28086D	UCC28086P
	2 F ma	12.5 V	8.3 V	UCC38083D	UCC38083P	UCC38083PW		
0°C to 70°C	3.5 ms	4.3 V	4.1 V	UCC38084D	UCC38084P	UCC38084PW		
00.0700	7F	12.5 V	8.3 V	UCC38085D	UCC38085P	UCC38085PW		
	75 μs	4.3 V	4.1 V	UCC38086D	UCC38086P	UCC38086PW		

<sup>†</sup> D及びPWパッケージはテープ/リールで供給されています。型番にRを付けてください。Dパッケージではリール当たりの数量は2500個です (例、UCC28083DR)。PWではリール当たりの数量は2000個です (例、UCC38083PWR)。





# absolute maximum ratings over operating free-air temperature (unless otherwise noted)†

Supply voltage, V <sub>DD</sub> (I <sub>E</sub>	<sub>OD</sub> < 10 mA)	
Supply current, IDD	OD < 10 mA)	20 mA
	OUTA	
. ,	OUTB	
Source current (peak):	OUTA	
	OUTB	
Analog inputs:	CTRL	–0.3 V to V <sub>DD</sub> +0.3 V
	CS	-0.3  V to VDD +0.3 V, not to exceed 6 V
	R <sub>SET</sub> (minimum)	>5 kΩ
	$R_T$ ( 100 $\mu$ A < $I_{RT}$ < 100 $\mu$ A)	0.3 V to 2.0 V
Power dissipation at TA	_ = 25°C (P package)	
Power dissipation at TA	= 25°C (D package)	650 mW
Power dissipation at TA	_ = 25°C (PW package)	
Junction operating tem	perature, T <sub>J</sub>	–55°C to 150°C
Storage temperature, T	stg······	–65°C to 150°C
	lering 10 seconds)	

<sup>†</sup> 絶対最大定格以上のストレスは、製品に恒久的·致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータ シートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の 信頼性に影響を与えることがあります。

electrical characteristics over recommended operating virtual junction temperature range, V<sub>DD</sub> = 10 V (See Note 1),1- $\mu$ F capacitor from VDD to GND, R<sub>T</sub> = 165 k $\Omega$ , R<sub>F</sub> = 1 k $\Omega$ , C<sub>F</sub> = 220 pF, R<sub>SET</sub> = 50 k $\Omega$ , T<sub>A</sub> = 40 °C to 85°C for UCC2808x, T<sub>A</sub> = 0°C to 70°C for UCC3808x, T<sub>A</sub> = T<sub>J</sub> (unless otherwise noted)

### overall

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Start-up current	VDD < UVLO start threshold voltage		120	200	μΑ
Supply current	CTRL = 0 V, See Note 1		1.5	2.5	mA

### undervoltage lockout

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNITS
	UCC38083/5	See Note 1	11.5	12.5	13.5	
Start threshold voltage	UCC38084/6		4.1	4.3	4.5	
Minimum operating voltage	UCC38083/5		7.6	8.3	9.0	
after start	UCC38084/6		3.9	4.1	4.3	V
	UCC38083/5		3.5	4.2	5.1	
Hysteresis voltage	UCC38084/6		0.1	0.2	0.3	

### oscillator

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Frequency	2 x f(OUTA)	180	200	220	kHz
Voltage amplitude	See Note 2	1.4	1.5	1.6	V
Oscillator fall time (dead time)			110	220	ns
RT pin voltage		1.2	1.5	1.6	V



electrical characteristics over recommended operating virtual junction temperature range,  $V_{DD}$  = 10 V (See Note 1),1- $\mu$ F capacitor from VDD to GND,  $R_T$  = 165 k $\Omega$ ,  $R_F$  = 1 k $\Omega$ ,  $C_F$  = 220 pF,  $R_{SET}$  = 50 k $\Omega$ ,  $T_A$  = 40 °C to 85°C for UCC2808x,  $T_A$  = 0°C to 70°C for UCC3808x,  $T_A$  =  $T_J$ (unless otherwise noted)

#### current sense

PARAMETER	TE	ST CONDITIONS	MIN	TYP	MAX	UNITS
Gain	See Note 3		1.9	2.2	2.5	V/V
Maximum input signal voltage	CTRL = 5 V,	See Note 4	0.47	0.52	0.57	V
CS to output delay time	CTRL = 3.5 V,	$0 \text{ mV} \le \text{CS} \le 600 \text{ mV}$		100	200	ns
Source current			-200			nA
Sink current	CS = 0.5 V, See Note 5	RT = 2.0 V,	3	7	12	mA
Overcurrent threshold voltage			0.70	0.75	0.80	V
OTDI - 00 " - 1	CS = 0 V, 25°C		0.55	0.70	0.90	V
CTRL to CS offset voltage	CS = 0 V		0.37	0.70	1.10	V

### pulse width modulation

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Maximum duty cycle	Measured at OUTA or OUTB	48%	49%	50%	
Minimum duty cycle	CTRL = 0 V			0%	

#### output

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Low-level output voltage (OUTA or OUTB)	I <sub>OUT</sub> = 100 mA		0.5	1.0	
High-level output voltage (OUTA or OUTB)	I <sub>OUT</sub> = -50 mA, (VDD - VOUT), See Note 6		0.5	1.0	V
Rise time	C <sub>LOAD</sub> = 1 nF		25	60	
Fall time	C <sub>LOAD</sub> = 1 nF		25	60	ns

### soft-start

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
OUTA/OUTB soft-start interval time, UCC38083/4	CTRL = 1.8 V, CS = 0 V, Duty cycle from 0 to full	1.3	3.5	8.5	ms
OUTA/OUTB soft-start interval time, UCC38085/6	CTRL = 1.8 V, CS = 0 V, Duty cycle from 0 to full	30	75	110	μs

### slope compensation

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
I <sub>RAMP</sub> , peak	I <sub>SET</sub> , peak = 30 μA, Full duty cycle	125	150	175	μΑ

Note 1: UCCx8083/5については、10Vに設定する前に起動スレッシュホールドより上にVDDを設定してください。

Note 2: ISETピンで測定。

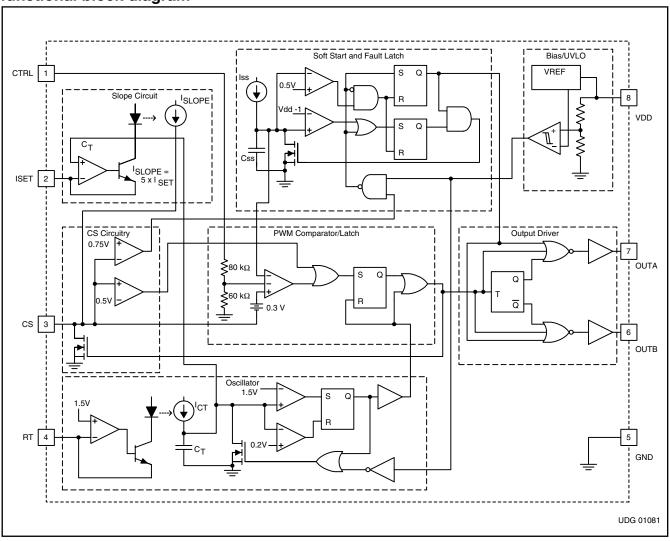
Note 4: CSが0.4Vから0.6Vに上昇した場合のラッチのトリップ・ポイントで測定されています。

Note 5: CSピンの内部電流シンクは外部フィルタ・コンデンサを放電するよう設計されています。直流シンク・パスを意図したものではありません。

Note 6: 設計及び立上り時間試験で保証されており、テストは行われていません。



# functional block diagram



# 端子機能

TE	RMINAL		
NAME	PACKAGE	1/0	DESCRIPTION
	D OR P		
cs	3	I	PWMコンパレータ、サイクル毎のピーク電流コンパレータ、過電流コンパレータ信号の入力です。過電流コンパレータは異常検出のためだけのものです。過電流スレッシュホールドを越えるとソフトスタートのサイクルが始まります。内部のMOSFETが電流検出用のフィルタ・コンデンサを放電しパワー・コンバータのダイナミック特性を改善します。
CTRL	1	I	PWMコンパレータの誤差電圧入力ピン。
GND	5	_	IC内部の制御会と用の基準グランド及びパワーグランドです。ICの大電流及び高調作用により、回路ボードに低インピーダンスのグランド・プレーンを設けることを強く推奨します。
ISET	2	ı	スロープ補償用電流選択ピン。
OUTA	7	0	
OUTB	6	0	† 出力。交互に切り替わる大電流の 2 チャネルの出力段。 
RT	4	I	発振器の設定ピン。
VDD	8	I	電源入力接続ピン。



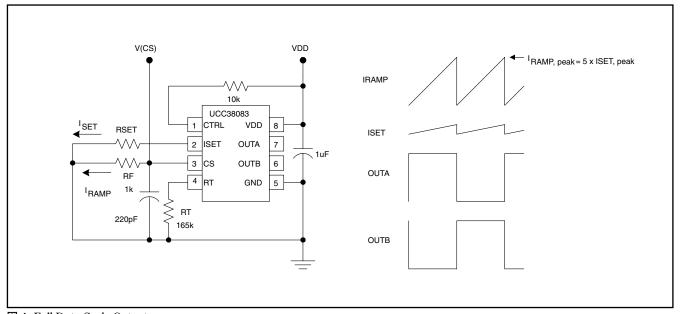


図 1. Full Duty Cycle Output

# 詳細ピン説明

CTRL:出力電圧を制御するために誤差電圧信号は一二次側の誤差増幅器で生成され、光カプラ等を用いて一次側のUCC3808xに信号が伝達され、設定された電圧を維持するように制御を行います。CTRLは4.1Vの最小 $V_{DD}$ でも使用可能を維持するため内部に0.45の分圧抵抗比をもっています。2次側での信号検出から 1次側の信号伝達の時間とデバイス内部の伝播遅延時間と駆動系の反応速度の総合時間がシステム全体の反応時間になります。ノイズ対策等のためにフィルタなどを追加することにより反応速に影響を及ぼしますので注意が必要です。UCC38083/UCC38084ファミリーはフル・サイクルのソフトスタートを内蔵しています。一方、UCC38085/UCC38086にはそれがありません。

UCC38083/UCC38084では、PWMコンパレータの入力での クランプ時にソフトスタートが実行されます。このことにより、 出力パルスはほぼ0%のデューティ・サイクルで開始し、クラン プがCTRL電圧を越えるまで増加します。

ISET: ISETからグランドに抵抗を接続することで電流ランプのスロープ (傾き) 補償の設定します。ISETピンの電圧は図1で示されているように1.5Vの内部発振器ランプに追従します。

CSピンの補償電流源 I<sub>SLOPE</sub>は以下の関係式に従いISET電流 に比例します。

$$I_{SLOPE} = 5 \times I_{SET}$$
 (1)

I<sub>SLOPE</sub>によるランプ電流により通常電流検出抵抗からCS入力に接続される実効フィルタ容量端に電圧が生じます。CSピンでの特定のピーク補償ランプ電圧に対して目的とする補償スロープを設定するには、以下の式のRSET値を使用してください。

RSET = 
$$V_{OSC(peak)}$$
  
  $\times \left(\frac{5 \times RF}{RAMP \ VOLTAGE \ HEIGHT}\right)$  (2)

PWMラッチが内部MOSFETを駆動しCSピンの外付けフィルタ用コンデンサを放電することに注意してください。よって、I<sub>SLOPE</sub>はPWMコンパレータまたはサイクル毎の電流制限コンパレータがPWMラッチをセットする時に終了するようにみえます。実際の補償スロープはスイッチング・サイクルが早く終了しても影響は受けません。



OUTAとOUTB:交互に切り替わる大電流の出力段。両出力段ともパワーMOSFETのゲートを駆動することができます。各段ともピーク・ソース電流能力は500mA、ピーク・シンク電流能力は1Aです。

出力段は発振器周波数の半分で切り替わる、プッシュプル構成です。内部の発振器コンデンサの電圧の立上り時、2出力のうちの1つは"H"レベルですが、立下り時では両出力ともオフです。2出力間のこのデッドタイムにより、出力が立下りよりも立上りが遅いということと相まって、2つの出力は同時にはオンにはならないことが保証されます。このデッドタイムは110nsです。

大電流出力のドライバはMOSFET出力デバイスから成り、 VDDからGNDで切り替わります。また、各出力段ともオーバーシュートやアンダーシュートに対し超低インピーダンスとなっています。また 仕様によっては外部にクランプ用のショットキー・ダイオードを外付けする必要があります。

RT: RTは発振器の設定ピンです。この発振器の特徴として内部にタイミング・コンデンサがあります。外付け抵抗 $R_T$ によりRTピンからグランドへの電流が設定されます。内部の $C_T$ の変動により、標準1.5Vの $V_{RT}$ も1.2Vから1.6Vで変化します。

以下のようにRTを選択して発振器の周波数を設定します。

RT = 
$$\frac{1}{28.7 \times 10^{-12}} \left( \frac{1}{f_{OSC}} - 2.0 \times 10^{-7} \right)$$
 (3)

但し、 $f_{OSC}$ の単位はHz、抵抗はオームです。タイミング抵抗の推奨範囲は $25k\Omega\sim698k\Omega$ です。最良の特性を得るには、RT ピンからGND(5ピン)へのタイミング抵抗のリード長はできるだけ短くしておきます。

**VDD**: このデバイスの電源入力接続ピン。静止時のVDD電流は極めて小さいのですが、総消費電流はOUTAとOUTB電流及び設定される発振器周波数によっては大きくなることがあります。総VDD電流は静止時VDD電流とOUT電流の合計です。動作周波数とMOSFETのゲート電荷  $(Q_G)$ が分かると、OUT電流は以下の式から求められます。

$$I_{OUT} = Q_G \times f_{OSC}$$
 (4)

但し、fは発振器の周波数です。

ノイズの問題を回避するため、電解コンデンサに加えセラミック・コンデンサをできるだけチップに近づけてVDDからGNDに接続してください。最低でも1μF以上のデカップリング・コンデンサを推奨します。

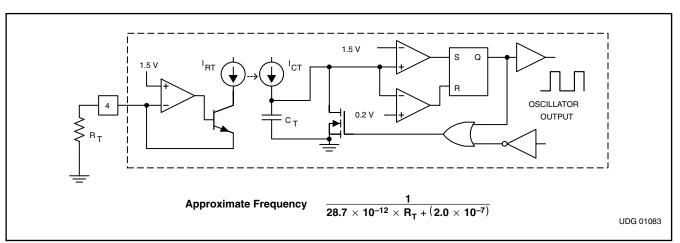


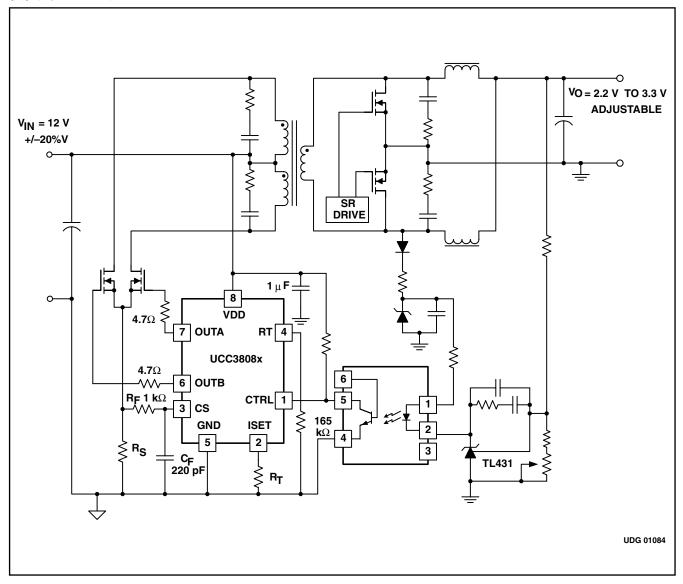
図 2. Block Diagram for Oscillator



# アプリケーション情報

以下のアプリケーション回路は、出力電力が可変(20W~ タを示しています。この図のピン配置はSOIC-8及びPDIP-8の 200W)  $V_{\text{IN}}$  = 12V、VOUT = 2.5Vの絶縁型プッシュプル·コンバー パッケージの場合であることに注意してください。

# 代表的アプリケーション





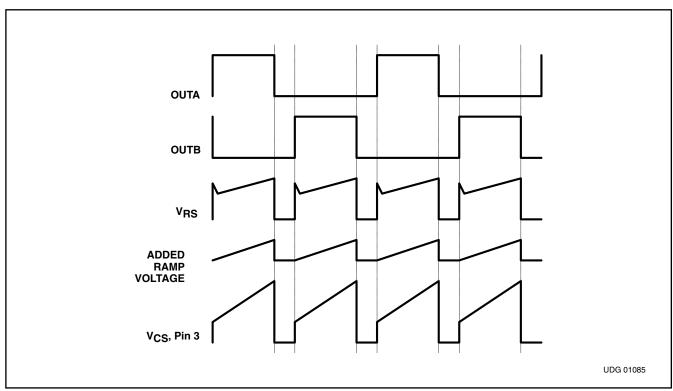


図 3. Typical Slope Compensation Waveforms at 80% Duty Cycle

### 動作波形

図3に、スロープ補償を行うため電圧ランプが電流検出素子端の電圧V<sub>CS</sub>に効果的に加えられている状態が示されています。

図3に、OUTAとOUTBのデューティ・サイクルが80%で、また、それに関連した一次側プッシュプル・パワーMOSFETの電流検出抵抗端の電圧VRSが図示されています。CSから流れ出す電流により電源電流検出抵抗とCSピンの間に置かれたフィルタ抵抗 $R_F$ 端にランプ電圧が生成されます。この電圧は効果的にVRSに加わり、3ピンのVCSにスロープ補償を行います。また、CSの波形にフィルタを施すためコンデンサ $C_F$ も追加することを推奨します。

## レイアウトについての考察

ノイズの問題を回避するため、電解コンデンサに加えセラミック・コンデンサをできるだけチップに近づけてVDDから GNDにバイパスします。最低でも $1\mu$ F程度のデカップリング・コンデンサを推奨します。

誤動作防止のためには端子のシールド等を行いICの小信号ピン(CTRL、ISET、CS、RT)の近辺に局所的なグランド・プレーンを使用してください。この局所的なグランド・プレーンをGNDピンに配慮された1本の配線で接続してください。局所的なグランド・プレーンはパワー・ピン(VDD、OUTA、OUTB、GND)の下には広げないでください。それよりむしろ、パワー・ピンとともにICのそばにグランド・リターン用にGNDピンへの信号のリターン配線を使用してください。

最良の特性を得るには、RTピン(4ピン)からGND(5ピン)へのタイミング抵抗のリードはできるだけ短くする必要があります。



# TSSOPパッケージのレイアウトについての特別な配慮

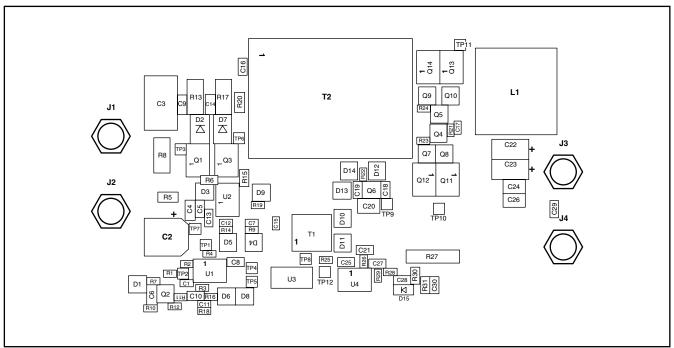
TSSOPパッケージではピン配置が異なり、また、リード・ピッチが短いため、ノイズの問題を最小限に抑えるため特別な注意を払わなければなりません。このデバイスを小型のTSSOPパッケージに収まるよう90°回転させなければならないためピン配列は別になっています。

例えば、TSSOPでは2つの出力ピンはパッケージの反対側にあります。これらの配線は、スイッチング・ノイズをアナログ・ピンに結合させるためパッケージの下で一緒に引かないように注意が必要です。

もう1つ一般的な問題とはRTとOUTB(6ピンと8ピン)はすぐ 隣に並んではいないにもかかわらず少し離れて一緒に引き廻す 場合です。このために、OUTBの立上り時、最大で400mVの電 圧スパイクがRTに結合する可能性があります。このスパイクにより、CTに流れ込む内部充電電流が瞬間的にオフになり、その結果デューティ・サイクルが低くなります。RTピンの電圧はコンデンサを用いても安定化できないことに注意することも 重要です。RTピンは内部のCTをプログラムする単なる直流電 圧です。それよりも、この問題を解決するためには、OUTBと RTの引き廻しを短く、互いに離しておき、上記のプリント配線基板のレイアウトについての提案に従います。

# リファレンス・デザイン

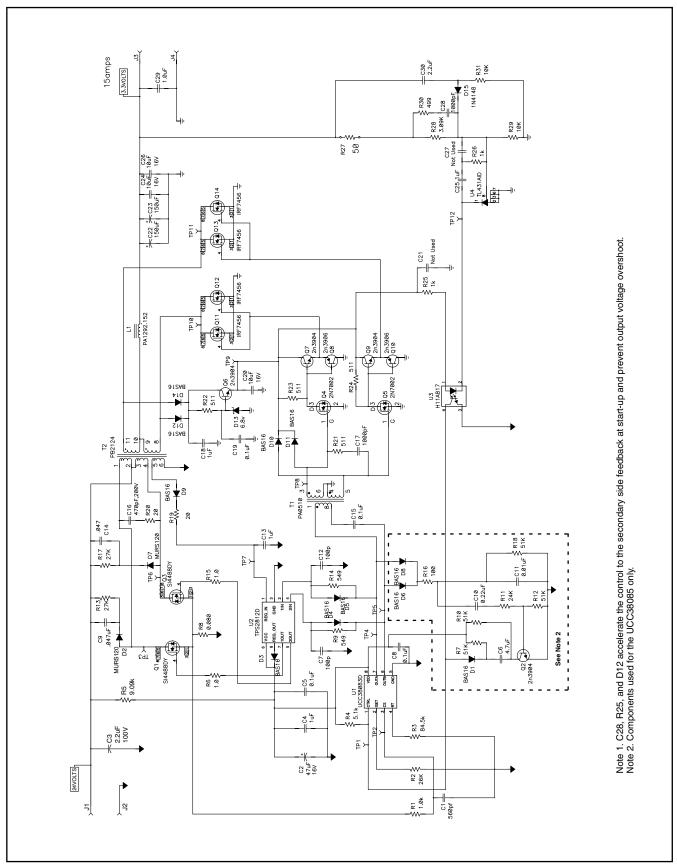
リファレンス・デザインについては "50-W Push-Pull Converter Reference Design Using the UCC38083" (TI文献番号SLUU135) で検討されています。当設計では、入力電圧範囲が18V~35V (標準24V)、出力が3.3V/15Aのプッシュプル型同期整流制御について管理しています。この回路図を図5に、リファレンス・デザインのボード・レイアウトを図4に示します。詳細については上記文献を参照してください。



☑ 4. Reference Design Layout

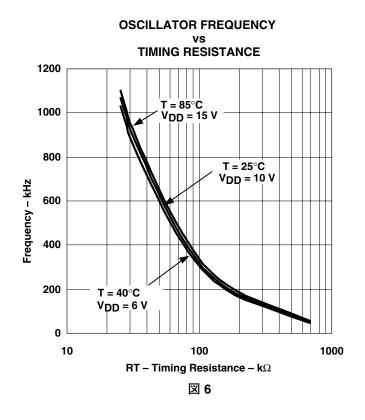


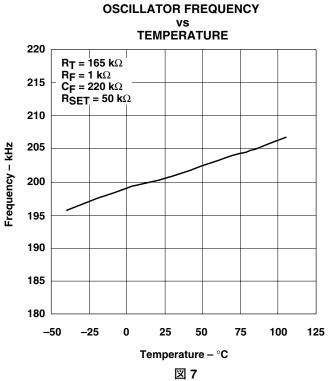
### **APPLICATION INFORMATION**

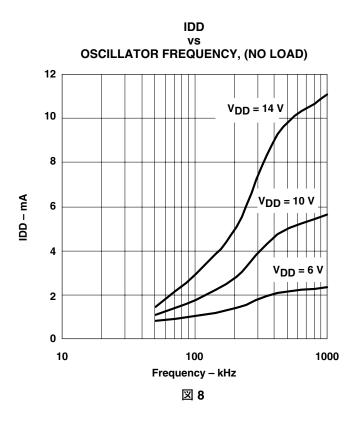


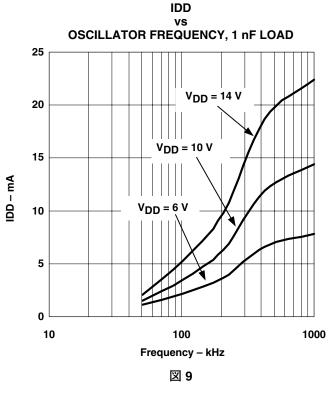
**☒ 5.** Reference Design Schematic



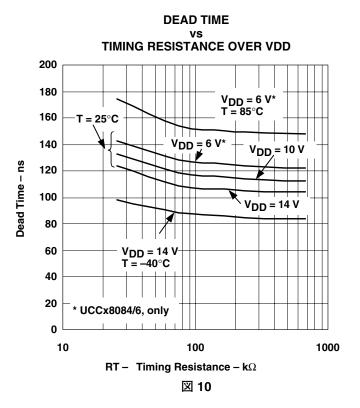


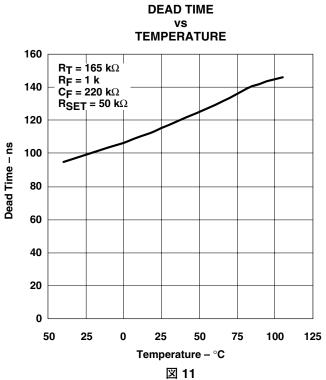


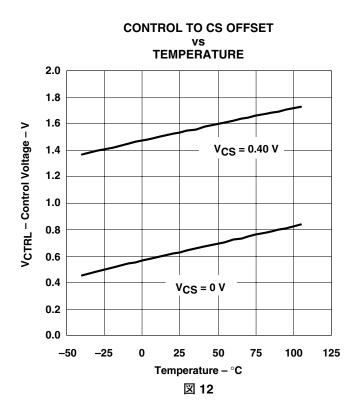


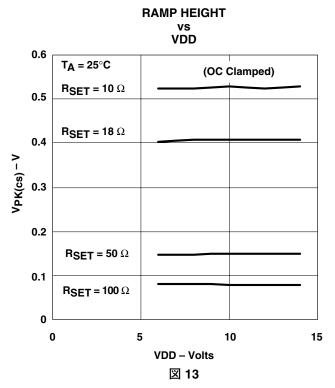




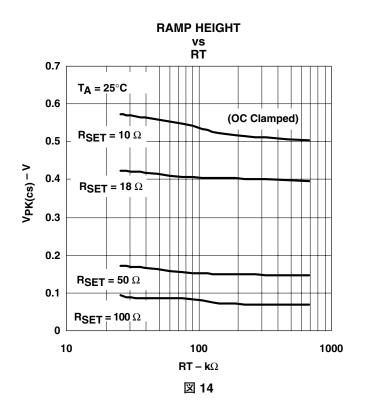


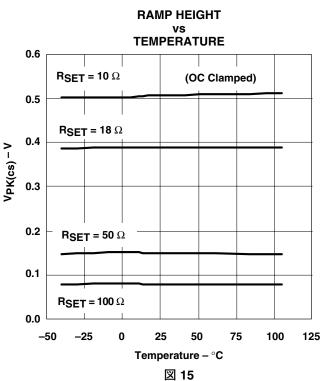


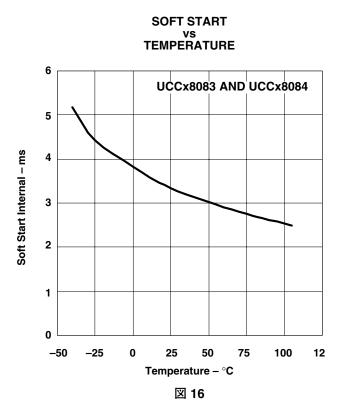


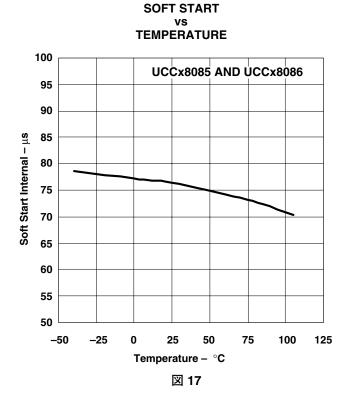




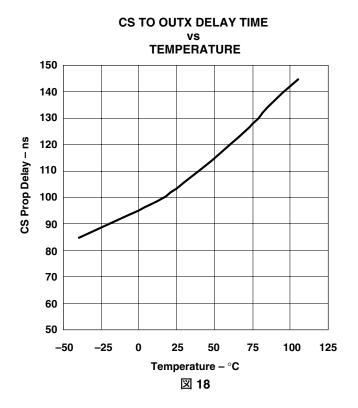












## 関連製品

UCC3808, 8-Pin Low Power Current Mode Push-Pull PWM, (SLUS168)

UCC3808A, 8-Pin Low-Power Current-Mode Push-Pull PWM, (SLUS456)

UCC3806, Low Power, Dual Output, Current Mode PWM Controller, (SLUS272)

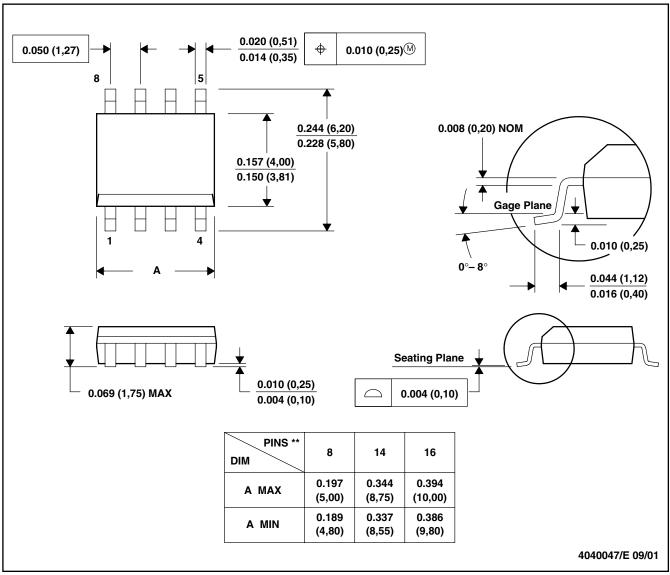
Part Number	UVLO On	UVLO Off	CS Discharge FET	Error Amplifier	Programmable Slope Compensation	Internal Softstart
UCC38083	12.5 V	8.3 V	あり	なし	あり	あり
UCC38084	4.3 V	4.1 V	あり	なし	あり	あり
UCC38085	12.5 V	8.3 V	あり	なし	あり	なし
UCC38086	4.3 V	4.1 V	あり	なし	あり	なし
UCC3808A-1	12.5 V	8.3 V	あり	あり	なし	あり
UCC3808A-2	4.3 V	4.1 V	あり	あり	なし	あり
UCC3808-1	12.5 V	8.3 V	なし	あり	なし	あり
UCC3808-2	4.3 V	4.1 V	なし	あり	なし	あり

表 1.8-Pin Push-Pull PWM Controller Family Feature Comparison



### D (R-PDSO-G\*\*)

8 PINS SHOWN

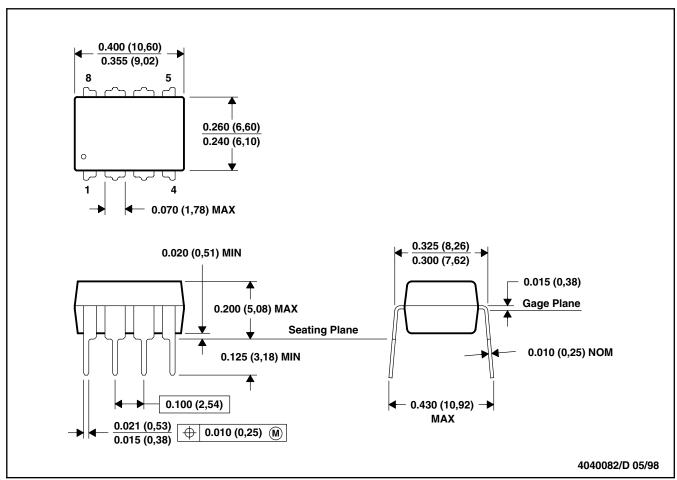


- 注: A. 全ての線寸法の単位はインチ(ミリメートル)です。 B. 図は予告なく変更することがあります。

  - こ。 ボディ 寸法はモールド 突起部を含みません。 突起部は0.006 (0,15) を越えません。 D. JEDEC MS-012に準拠します。



P (PDIP) PLASTIC DUAL-IN-LINE



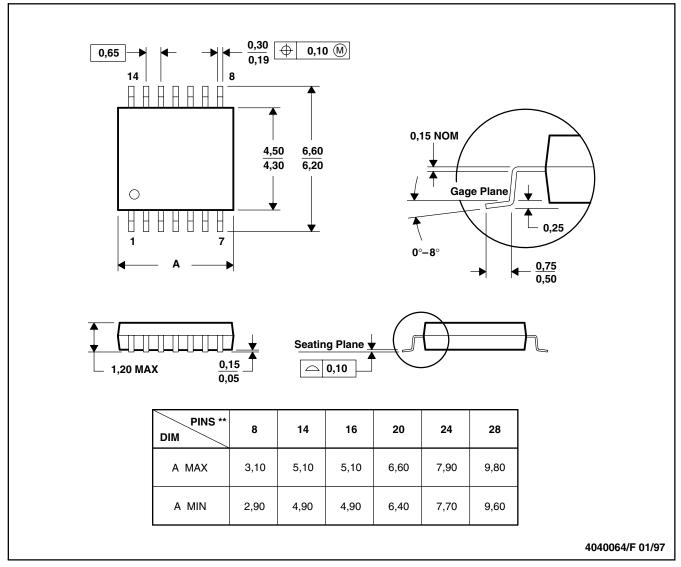
注: A. 全ての線寸法の単位はインチ(ミリメートル)です。 B. 図は予告なく変更することがあります。

- C. JEDEC MS-001に準拠します。



## PW (R-PDSO-G\*\*)

14 PINS SHOWN



- 注: A. 全ての線寸法の単位はインチ(ミリメートル)です。
  - B. 図は予告なく変更することがあります。
  - C. ボディ寸法はモールド突起部を含みません。突起部は0,15を越えません。
  - D. JEDEC MO-153に準拠します。

For the latest package information, go to http://www.ti.com/sc/docs/package/pkg\_info.htm



# PACKAGE OPTION ADDENDUM

# **PACKAGING INFORMATION**

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	e Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
UCC28083D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
UCC28083P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28083PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28084PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28085PG4	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28085PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086DR	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR



Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Packag Qty	e Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
UCC28086DRG4	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28086PG4	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28086PW	ACTIVE	TSSOP	PW	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38083PG4	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38083PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38084PG4	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38084PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC



Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	e Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
UCC38085PG4	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38085PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086P	ACTIVE	PDIP	Р	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38086PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

<sup>(1)</sup> The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS) or Green (RoHS & no Sb/Br) - please check http://www.ti.com/productcontent for the latest availability information and additional product content details. TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame

retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

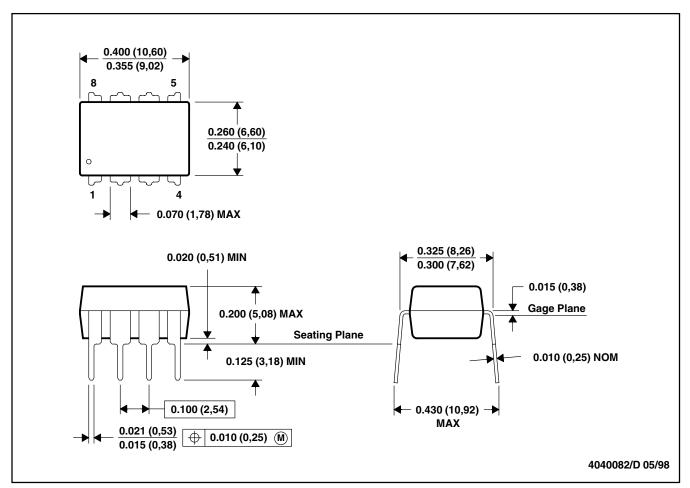
(3) MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



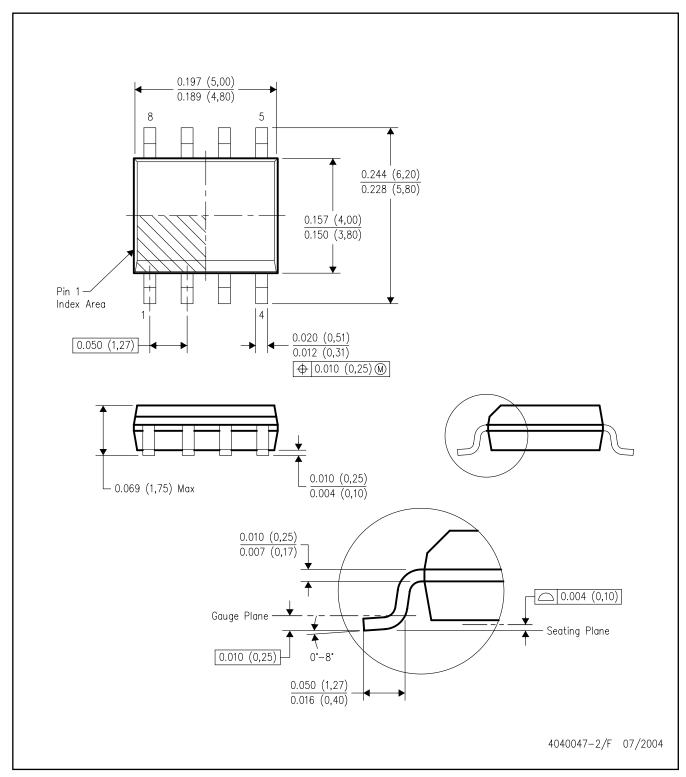
P (R-PDIP-T8) PLASTIC DUAL-IN-LINE



- 注: A. 全ての線寸法の単位はインチ(ミリメートル)です。 B. 図は予告なく変更することがあります。 C. JEDEC MS-001に準拠します。

For the latest package information, go to http://www.ti.com/sc/docs/package/pkg\_info.htm



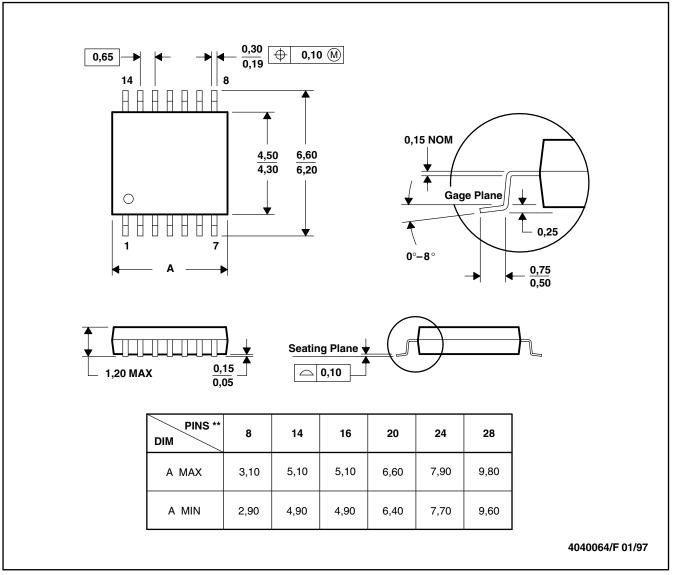


- 注: A. 全ての線寸法の単位はインチ(ミリメートル)です。 B. 図は予告なく変更することがあります。 C. ボディ寸法はモールド突起部を含みません。突起部は0.006(0,15)を越えません。 D. JEDEC MS-012に準拠します。



## PW (R-PDSO-G\*\*)

14 PINS SHOWN



- 注: A. 全ての線寸法の単位はインチ(ミリメートル)です。 B. 図は予告なく変更することがあります。 C. ボディ寸法はモールド突起部を含みません。突起部は0,15を越えません。
  - D. JEDEC MO-153に準拠します。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。丁!製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。丁!製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえてがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated 日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある 場合は、リストストラップ等で人体からアースをとり、導電性手袋 等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品 単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導 電性マットにアースをとったもの等)、アースをした作業者が行う こと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

#### 2. 温·湿度環境

温度:0~40 、相対湿度:40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装 すること。

4. 機械的衝擊

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を 与えないこと。

5. 熱衝擊

はんだ付け時は、最低限260 以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。 はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上