

LED 照明電源コントローラ

特長

- AC 入力 LED 照明アプリケーションのための低コストの遷移モード・コントローラ
- 効率改善と LED ドライバを 1 段で実現
- スルーレート・コンパレータによる強化された過渡応答
- 正確な出力レギュレーションのための高精度内部 V_{REF}
- 2つのUVLOオプション
- 過電圧保護(OVP)、オープン・フィードバック保護、イネーブル回路
- $\pm 750\text{ mA}$ ピークのゲート駆動電流
- 低い起動及び動作電流
- 鉛フリー・パッケージ

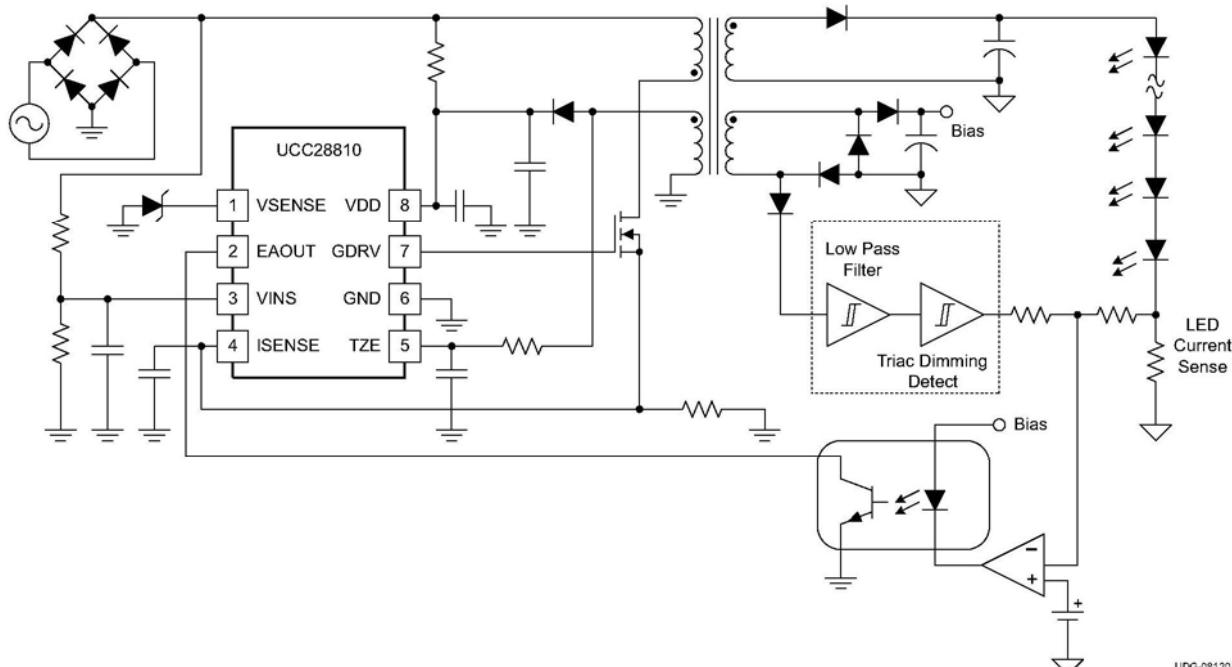
アプリケーション

- 高輝度発光ダイオード(HB LED)を使用した AC 入力汎用照明アプリケーション
- 工業用、商業用、及び住宅用照明器具
- 屋外照明：街路、車道、駐車場、建設、及び装飾用 LED 照明器具

概要

UCC28810 と UCC28811 は、効率改善と EMC 適合性を必要とする小～中電力照明アプリケーションのための汎用照明電源コントローラです。このデバイスは、臨界モードで動作するフライバック、降圧、又は昇圧コンバータを制御するために設計されています。特長としては、帰還信号の誤差制御用のトランスクンタス電圧アンプ、入力電圧に比例した電流制御を生成するためのシンプルな電流基準発生器、電流検出(PWM)コンパレータ、PWM ロジック、外部 FET を駆動するためのトーテムポール型ドライバがあります。

単純化したアプリケーション図



UDG-08120

この資料は、Texas Instruments Incorporated(TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものであります。

資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでも TI 正規英語版をご理解頂くための補助的参考資料としてご使用下さい。

製品のご検討及びご採用にあたりましては、必ず正規英語版の最新資料をご確認下さい。

TI 及び日本 TI は、正規英語版にて更新の情報を提供しているにも関わらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

SLUS865 翻訳版

最新の英語版資料

<http://focus.ti.com/lit/ds/symlink/ucc28810>

概要（続き）

臨界動作では、PWM回路はトランスのゼロエネルギー検出器(TZEピン)により制御されるターンオン信号と、電流検出コンパレータにより管理されるターンオフ信号により発振動作を管理します。さらに、このコントローラは、ピーク電流制限、再起動タイマ、過電圧保護(OVP)、イネーブルなどの機能を備えています。

軽負荷時に、過電圧に突入しないようにコントローラ出力をシャットダウンさせるゼロ電力検出機能を内蔵していますので、高いシステム性能が得られます。このデバイスはまた、電圧誤差増幅器の大信号の過渡特性を向上させる革新的なスルー・レート強化回路を特徴として備えています。デバイスの低い起動・動作電流により、消費電力が低下し、起動が容易になります。高精度内部バンドギャップ基準電圧により、通常動作及びOVP状態での正確な出力電圧レギュレーションと、より高いシステムの信頼性が得られます。イネーブル・コンパレータにより、帰還経路が異常な場合、又は入力電圧が非常に低い場合、コントローラが確実にオフされます。

UCC28810とUCC28811の間には、2つのキー・パラメータ（起動スレッショルド電圧と g_m アンプのソース電流）に違いがあります。UCC28810の起動スレッショルドは15.8 Vで、UCC28811の場合は12.5 Vです。UCC28810の g_m アンプのソース電流は標準で1.3 mAで、UCC28811の場合は300 μ Aです。UCC28810は起動スレッショルド電圧が高いため、小さなVDD容量で高速で容易に起動ができるのに対し、UCC28811は起動スレッショルド電圧が低いため、臨界モード・コントローラの動作を後段のPWMコントローラから簡単に電源供給できるようになります。UCC28810の g_m アンプはまた、起動時又は過渡状態時のどちらかの状態でも、出力が低い時、より速い起動及び過渡応答の向上のために、1.3 mA（標準）までのソース電流を供給します。UCC28810は、後段にPWMコンバータがなく、より小さなVDD容量で改善された過渡応答という利点が生かせるような、市販用や住宅改装用照明器具のようなアプリケーションに適しています。UCC28810は、後段のPWM変換がなく、より小さなVDDコンデンサで改善された過渡応答が得られる利点が生かせるような、商業用や住宅改装用照明器具のようなアプリケーションに適しています。

デバイスは、-40°C～105°Cの工業用温度範囲で使用することができます。パッケージは8ピンSOIC(D)です。

オーダー情報⁽¹⁾

$T_A = T_J$	UVLOスレッショルド電圧 (V)		g_m アンプ ソース電流 (μ A)	パッケージ	ピン数	供 給	オーダー可能な 製品名		
	オン	オフ							
$-40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	15.8	9.7	-1300	D	8	キャリア(80個)	UCC28810D		
	12.5	9.7				テーピング(2500個)	UCC28810DR		
			-300			キャリア(80個)	UCC28811D		
						テーピング(2500個)	UCC28811DR		

(1) D(SOIC-8)パッケージはテーピングで入手できます。2,500個／巻のデバイスをオーダーする場合は、製品名の語尾にRを追加（即ち、UCC28810DR）します。

絶対最大定格⁽¹⁾

パラメータ			定 格	単位
V_{DD}	入力電圧	VDD (内部でクランプされます)	20	V
V_I		VSENSE, VINS, ISENSE	5	V
V_I	最小入力電圧	VSENSE, VINS, ISENSE	-5	V
I_I	入力電流	VDD	30	mA
		TZE	± 10	
I_O	出力電流	GDRV	± 750	mA
V_O	出力電圧	GDRV	-5	V
T_{stg}	保存温度範囲		-55～150	°C
T_J	動作接合部温度範囲		-65～150	°C
はんだ付け温度			300	°C

(1) 絶対最大定格を超えた場合、恒久的なデバイスの損傷が起こることがあります。長期間、動作限度を超えた状態にさらすと、デバイスの信頼性に影響を及ぼす可能性があります。電流は、規定の端子への流れ込みを正、流れ出しを負とします。

パッケージ許容損失⁽¹⁾

パッケージ	接合部-周囲間熱抵抗（°C/W）
プラスチック8ピンSOIC	150

(1) TI デバイス・パッケージは、JEDEC 規格 JESD 51-3 及び JESD 51-7 に記載されたプリント基板設計を使用し、熱特性に対してモデル化され、テストされています。

電気的特性

特記無き場合、 $T_A = T_J = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$ 、 $V_{VDD} = 12 \text{ V}_{\text{DC}}$ 、VDD-GND間に $C_{GDRV} = 0.1 \mu\text{F}$ を接続、すべての電圧はGNDを基準とします。

パラメータ		測定条件	最小	標準	最大	単位	
電源							
V_{VDD}	動作電圧			18	19	V	
	シャント電圧	$I_{VDD} = 25 \text{ mA}$	18	19	20	V	
	電源電流(オフ時)	$V_{VDD} = V_{VDD}$ ターン・オン・スレッシュ ルド- 300 mV		75	125	μA	
	電源電流(ディスエーブル時)	$V_{VSENSE} = 0.5 \text{ V}$		2	4	mA	
I_{VDD}	電源電流(オン時)	$75 \text{ kHz}, C_{GDRV} = 0 \text{ nF}$		4	6	mA	
	電源電流(ダイナミック動作時)	$75 \text{ kHz}, C_{GDRV} = 1 \text{ nF}$		5	7	mA	
低電圧ロックアウト(UVLO)							
VDD ターン・オ ン・スレッシュルド	UCC28810		15.4	15.8	16.4	V	
	UCC28811		12.0	12.5	13.0		
VDD ターン・オフ・スレッシュ ルド			9.4	9.7	10.0	V	
UVLO ヒステリシ ス	UCC28810		5.8	6.3	6.8	V	
	UCC28811		2.3	2.8	3.3		
電圧増幅器(VSENSE)							
V_{REF}	内部基準電圧		2.45	2.50	2.55	V	
I_{BIAS}	入力バイアス電流			0.5	μA		
	EAOUT ハイ	$V_{VSENSE} = 2.1 \text{ V}$	4.5	5.5	V		
	EAOUT ロー	$V_{VSENSE} = 2.55 \text{ V}$		1.80	2.45	V	
9_M	トランジコンダクタンス	$T_J = 25^{\circ}\text{C}, V_{EAOUT} = 3.5 \text{ V}$	60	90	130	μs	
$I_{EAOUT,SRC}$	ソース電流	$V_{VSENSE} = 2.1 \text{ V}, V_{EAOUT} = 3.5 \text{ V}$	-0.2	-1.0		mA	
			-200	-300	-400	μA	
$I_{EAOUT,SNK}$	シンク電流	$V_{VSENSE} = 2.1 \text{ V}, V_{EAOUT} = 3.5 \text{ V}$	0.2	1.0		mA	
過電圧保護／イネーブル(VSENSE)							
$V_{OV(\text{ref})}$	過電圧基準電圧	UCC28810 UCC28811		V_{VREF} +0.165	V_{VREF} +0.190	V_{VREF} +0.210	
				V_{VREF} +0.150	V_{VREF} +0.180	V_{VREF} +0.210	
ヒステリシス	UCC28810 UCC28811			175	200	225	
				150	180	210	
イネーブル・スレッ ショルド	UCC28810 UCC28811			0.62	0.67	0.72	
				0.18	0.23	0.28	
イネーブル・ヒステリシス				0.05	0.10	0.20	
電流基準発生器							
K	電流基準発生器利得定数	$V_{VINS} = 0.5 \text{ V}, V_{EAOUT} = 3.5 \text{ V}$	0.43	0.65	0.87	1/V	
	ダイナミック入力範囲 (V_{VINS} 入力)		0~2.5	0~3.5		V	
V_{EAOUT}	誤差増幅器ダイナミック入力範 囲		2.5~ 3.8	2.5~ 4.0		V	
	入力バイアス電流(VINS)			0.1	1.0	μA	

電気的特性（続き）

特記無き場合、 $T_A = T_J = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$ 、 $V_{VDD} = 12 \text{ V}_{\text{DC}}$ 、VDD-GND間に $C_{GDRV} = 0.1 \mu\text{F}$ を接続、すべての電圧はGNDを基準とします。

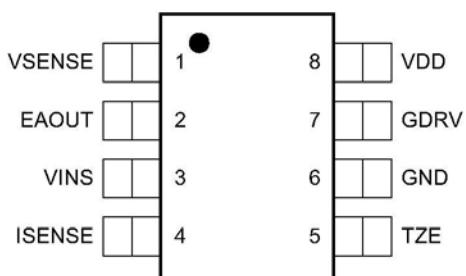
パラメータ	測定条件	最小	標準	最大	単位	
ゼロ電力						
V_{EAOUT}	ゼロ電力コンパレータ・スレッショルド ⁽¹⁾	2.1	2.3	2.5	V	
トランス・ゼロ・エネルギー検出						
入力スレッショルド(立ち上がりエッジ) ⁽¹⁾		1.00	1.25	1.80	V	
ヒステリシス ⁽¹⁾		250	350	450	mV	
入力ハイ・クランプ	$I_{TZE} = 3 \text{ mA}$	5	6	6	V	
入力ロー・クランプ	$I_{TZE} = -3 \text{ mA}$	0.30	0.65	0.90	V	
t_{RSRT}	再始動時間遅延	200	400	400	μs	
電流検出コンパレータ						
I_{BIAS}	入力バイアス電流	$V_{ISENSE} = 0 \text{ V}$	0.1	1.0	μA	
	入力オフセット電圧 ⁽¹⁾		-10	10	mV	
t_{DLY}	出力までの遅延	$I_{SENSE} \sim GDRV$	300	400	ns	
	最大電流検出スレッショルド電圧		1.55	1.70	1.80	V
PFC ゲート・ドライバ						
R_{PULLUP}	GDRV プルアップ抵抗	$I_{GDRV} = -125 \text{ mA}$	5	12	Ω	
R_{PULLDN}	GDRV プルダウン抵抗	$I_{GDRV} = 125 \text{ mA}$	2	10	Ω	
t_{RISE}	GDRV 出力立ち上がり時間	$C_{GDRV} = 1 \text{ nF}, R_{GDRV} = 10 \Omega$	25	75	ns	
t_{FALL}	GDRV 出力立ち下がり時間		10	50	ns	

(1) 設計で保証されており、テストは行われていません。

表 1. 端子機能表

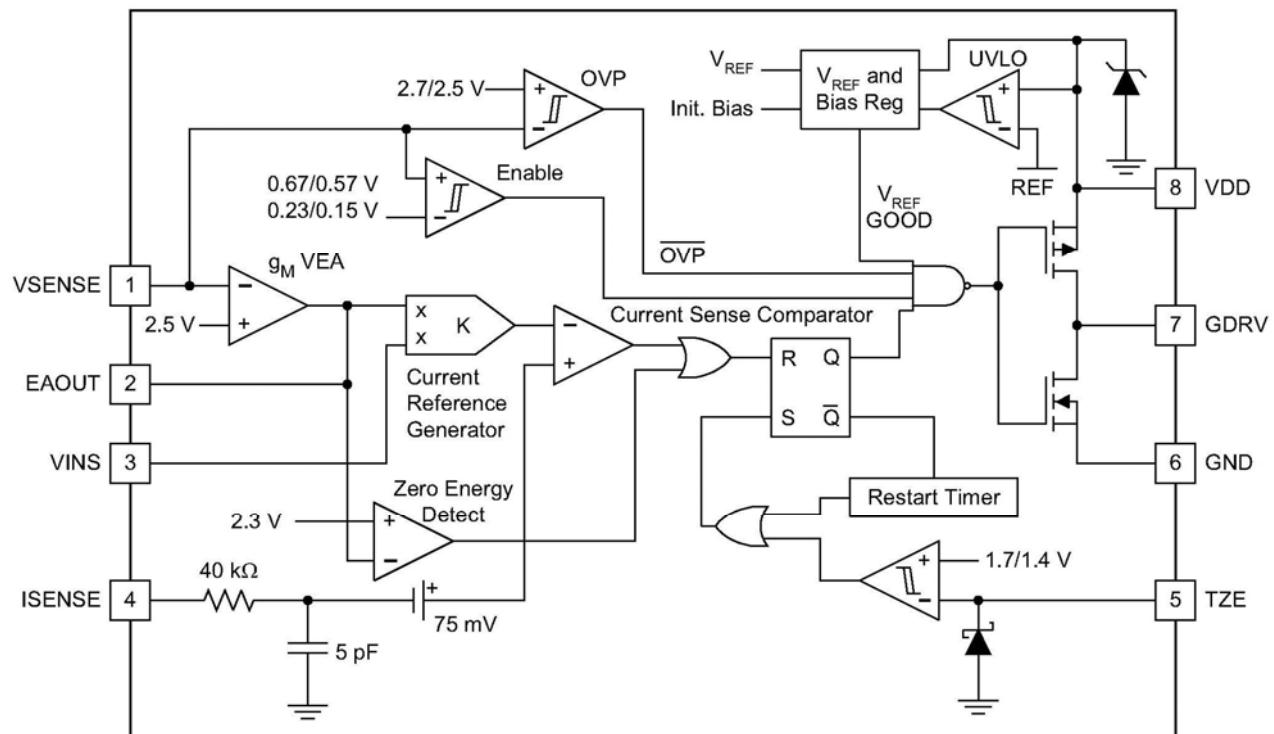
端子		I/O	機能
名前	番号		
EAOOUT	2	O	トランスコンダクタンス誤差増幅器の出力。このピンの出力電流能力は、通常の状態で10 μ Aですが、VSENSEの電圧が2.5 Vより高くなると1 mAまで増加します。EAOOUT電圧は、電流基準発生器への入力のうちの1つで、2.5 V~4.0 Vのダイナミック入力範囲を持っています。ゼロ・エネルギー又は過電圧状態の間、このピンは2.5 V（公称）より低くなります。これが2.3 Vより低下すると、ゼロ・エネルギー検出コンパレータが起動し、ゲート・ドライブがスイッチングするのを防止します。ループ補償部品は、このピンとグランドの間に接続されますが、絶縁されたアプリケーションでは、オプト・カプラのコレクタに直接接続することもできます。
GND	6		デバイスの基準グランド。すべてのバイパスするための部品は、可能な限り最短の配線でGNDピンに接続して下さい。
GDRV	7	O	フライバック、降圧、又は昇圧スイッチを駆動するゲート・ドライブ出力。この出力は、ターン・オン及びターン・オフの間、最大750 mAのピーク電流を供給することができます。使用するVDD電圧によっては、ピーク電流を制限するために外部ゲート・ドライブ抵抗が必要になることがあります。UVLOスレッショルドより低い電圧では、出力はローに保持されます。
ISENSE	4	I	このピンは、外部スイッチの瞬間的なスイッチ電流を検出し、この信号を電流検出コンパレータのための内部ランプとして使用します。小さな内部ノイズ・フィルタが内蔵されています。更にフィルタが必要な場合は、ノイズ・スペイクをより抑えるための外部R-Cフィルタを追加しても構いません。 V_{ISENSE} が1.7 Vを超えると、電流基準発生器出力の内部クランプは、スイッチング・サイクルを終了させます。ゼロ・クロス歪みを制限するため、内部の75 mVオフセットがISENSE信号に加えられます。ISENSEスレッショルド電圧は、次の値にほぼ等しくなります。： $V_{ISENSE} \approx 0.67 \times (V_{EAOOUT} - 2.5 V) \times (V_{VINS} + 75 mV)$
TZE	5	I	このピンは、トランス・ゼロ・エネルギー検出コンパレータの入力です。トランス・ゼロ・エネルギーを検出するためにバイアス巻き線を使用することができます。インダクタ電流がゼロに低下し、TZE入力がローになる時の変化が検出されます。TZEがグランドより低下したり、上昇し過ぎたりするのを防止するために、内部アクティブ・クランプを搭載しています。ゼロ・エネルギーが400 μ sの間に検出されない場合は、再始動タイマはラッチとゲート・ドライブをハイにセットします。
VDD	8	I	デバイスの電源電圧。このピンは、高周波コンデンサ(0.1 μ F以上)で、可能な限り最短の配線で直接GNDに接続してバイパスしなければなりません。UCC28810は、広いUVLOヒステリシス(6.3 V標準)を持っていますので、より小さい値のホールドアップ・コンデンサがVDDに使用でき、起動がより速くなります。UCC28811はUVLOヒステリシスが狭く(2.8 V標準)、デバイスを後段のPWMコントローラによって制御する必要があるアプリケーションのために、12.5 V(標準)のターン・オン・スレッショルドを持っています。このより狭いUVLOヒステリシスには、より大きな値のホールドアップ・コンデンサが必要です。
VINS	3	I	このピンは、外部電圧ディバイダによって瞬間的なレギュレータ入力電圧を検出します。VINS電圧は、電流基準発生器への入力のうちの1つの働きをします。推奨動作範囲は、高ライン電圧で0 V~3.8 Vです。
VSENSE	1	I	このピンは、トランスコンダクタンス・アンプ(2.5V標準)への反転入力で、OVPコンパレータへの入力でもあります。このピンをイネーブル・スレッショルドより低下させると、出力スイッチングはオフし、コンバータを外部からディスエーブルにすることができますようになります。この機能は帰還障害保護にもなっており、帰還経路が開放の場合、暴走を確実に防止します。内部誤差増幅器を使用する場合は、このピンは電圧ディバイダによって出力電圧を検出します。

SOIC-8 パッケージ (上面図)



ブロックの説明

ブロック図



UDG-08130

UVLO と基準電圧回路

この回路は、厳格に制御されたUVLOスレッショルドを得るために使用される高精度な基準電圧を生成します。これは、g_Mアンプの非反転端子用に2.5 Vの基準電圧を生成するだけでなく、OVP、イネーブル、ゼロ・エネルギー検出、及び電流基準発生器のための基準電圧を生成します。また、全内部回路を駆動するため7.5 VのIC内部の電源も生成します。

誤差増幅器

UCC2881xの電圧誤差増幅器は90 μS（標準）のトランスクンダクタンス値を持つトランスクンダクタンス・アンプです（入力が電圧制御で出力が電流制御）。トランスクンダクタンス・アンプを使用する場合の利点とは、帰還ループがないためアンプの反転入力が単に出力電圧からの外付け抵抗分割で決まり、帰還制御では決まらなく、かつ高速応答特性で高い直線性を持っていることです。これにより、過電圧状態を検出するためにVSENSEピンを使用することができます。

誤差増幅器のシンク及びソース電流能力はアンプの通常動作時で約10 μAです。しかし、VSENSEピンの電圧が正常動作条件 ($V_{VSENSE} > 1.05 \times V_{REF}$, $V_{VSENSE} < 0.88 \times V_{REF}$) の域を越えた場合は、アンプのスルーレートを改善する追加回路がアクティブになります。補償コンデンサで強化されたスルーレートによって、より速い起動と過渡応答が得られます。これにより、補償コンデンサが10 μAの通常の駆動電流によって駆動されるような場合に発生する可能性がある、出力電圧が高過ぎたり低過ぎたりするドリフトを防止できます。VSENSEが通常の範囲より上に上昇すると、強化されたシンク電流能力は1 mA（公称）まで増加します。VSENSEが通常の範囲より下に下降すると、UCC28810は1 mA以上、そしてUCC28811は約300 μAのソース電流を供給することができます。UCC28811の制限されたソース電流は、EAOUTピン上の誤差電圧を徐々に増加させる働きをするため、ライン電流のステップ状の増加を防止します。EAOUTピン上の電圧の増加の実際のレートは、EAOUTピンに外部から接続した補償回路に依存します。

トランス・ゼロ・エネルギー検出と再始動タイマ回路

トランスに蓄えられたエネルギーのすべてが負荷に供給された時、一次巻き線の両端の電圧はゼロに下降します。この電圧は、トランスのバイアス巻き線をモニタすることによって検出することができます。内部アクティブ・クランプ回路により、負電圧や高電圧になるのを防止します。このクランプ回路には、10 mAのシンク及びソース能力があります。バイアス巻き線と直列の抵抗値は、すべての動作状態下で端子電流を10 mA未満に制限するように選択しなければなりません。TZE検出コンパレータの立ち上がりエッジのスレッショルドは、2.0 Vまで高くなることがあります。コントローラに電源を供給するのにバイアス巻き線を使用しない場合は、TZEピンの正電圧（パワーMOSFETがオフの時）が2.0 Vより高く、10 mA未満に制限されるように抵抗を選択しなければなりません。

再始動タイマは、ゲート・ドライブが400 μ s（公称）以上オフのままの時、ゲート・ドライブをハイにセットしようとします。タイマの最小期間は200 μ sです。これは最小スイッチング周波数5 kHzを意味します。一次インダクタンス値は、スイッチング周波数が5 kHzを超えるように選択して下さい。

イネーブル回路

VSENSEピンの電圧がイネーブル・スレッショルドより低い場合、ゲート・ドライブ信号はローに保持されます。この機能は、VSENSEをローにすることによってコンバータをディスエーブルにするために使用することができます。出力帰還経路が壊れている場合、VSENSEはグランドへ引っ張られ、出力はパワ一段を保護するためにディスエーブルにされます。

ゼロ・エネルギー検出回路

gMアンプの出力が2.3 Vより低下すると、ゼロ・パワー・コンパレータはゲート・ドライブ信号をローにラッチします。過電圧状態で起動されるgMアンプのスルー・レート強化回路は、EAOUTピンを約2.4 Vにします。これにより、ゼロ・パワー・コンパレータが過渡的な挙動の間にアクティブにならず、システムは確実に安定性を保つことが出来ます（スルー・レート強化回路が動作している時）。

電流基準発生回路

電流基準発生器には、2つの入力があります。1つは誤差増幅器の出力電圧（ V_{EAOUT} ）で、もう1つは整流されたラインから抵抗ディバイダによって得られる瞬間的な入力電圧検出（ V_{VINS} ）です。電流基準発生器は、 $0.67 \times V_{VINS} \times (V_{EAOUT} - 2.5\text{ V})$ とほぼ等しい電流検出スレッショルド信号を生成します。ゼロ・クロス歪み、さらにはアプリケーションのコントローラのTHD特性を改善するために、75 mVの正オフセットがVINS信号に加えられます。入力のダイナミック・レンジは、電気的特性表に示されています。

過電圧保護(OVP)回路

このデバイスのOVP機能は、誤差増幅器の中にあるスルー・レート強化回路のため、ほとんどの動作状態の下では起動されません。出力電圧が公称値より5%~7%上に到達するとすぐに、VSENSEによって検出されたとおりに、スルー・レート強化回路が起動し、誤差増幅器出力電圧は電流基準発生器のダイナミック・レンジより下に引っ張られます。これにより、出力電圧の更なる上昇が防止されます。

EAOUTピンが十分速くローに引っ張られなかっために、出力電圧がさらに上昇した場合、OVP回路は二次的な保護の働きをします。VSENSEピンの電圧が、公称値の7.5%より高くなると[> ($V_{REF} + 0.190$)], OVP機能が起動します。これは、VSENSEピンの電圧が公称値(V_{REF})より上にある限り、ゲート・ドライブのスイッチングを停止させます。これにより、出力DC電圧が定電圧値の7.5%より上に上昇するのが防止され、システムの他の部品が保護されます。

代表特性

特記無き場合、 $V_{VDD} = 12\text{ V}$, $-40^\circ\text{C} \leq T_A = T_J \leq 105^\circ\text{C}$

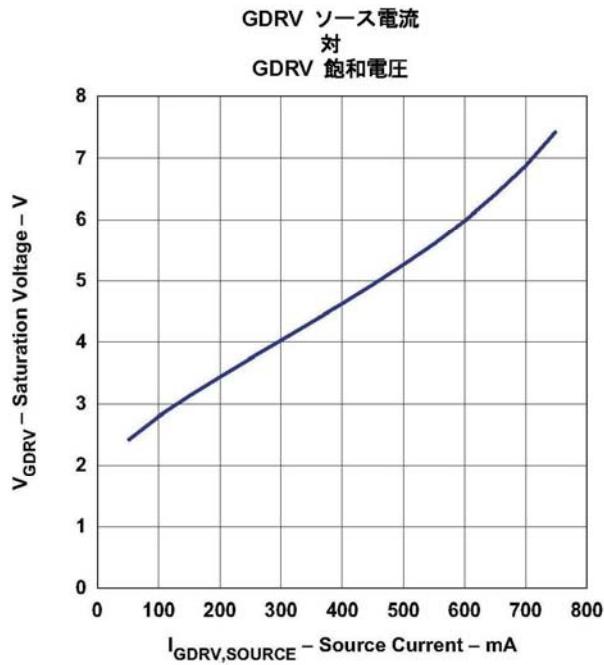


図 1

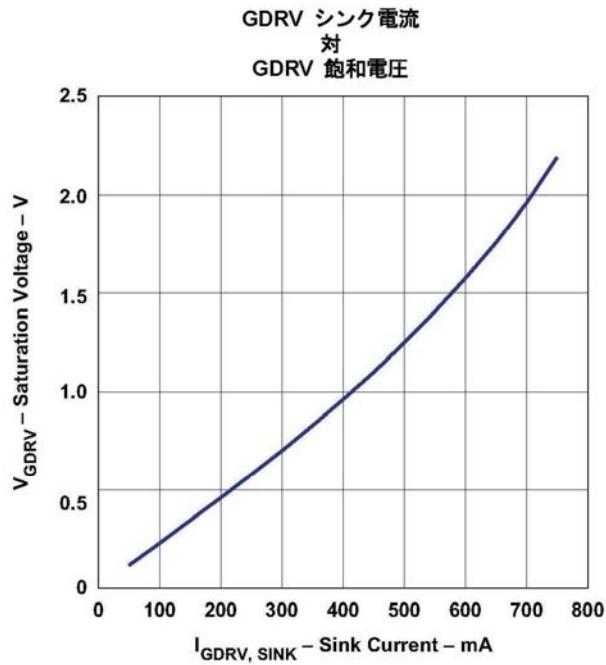


図 2

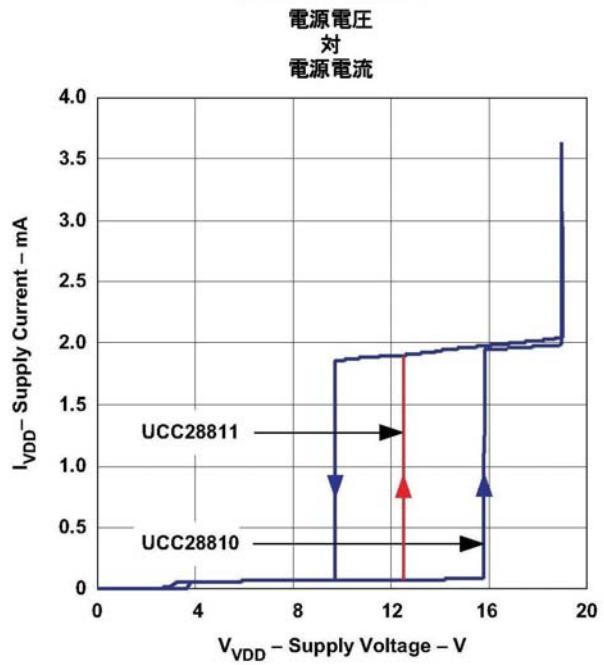


図 3

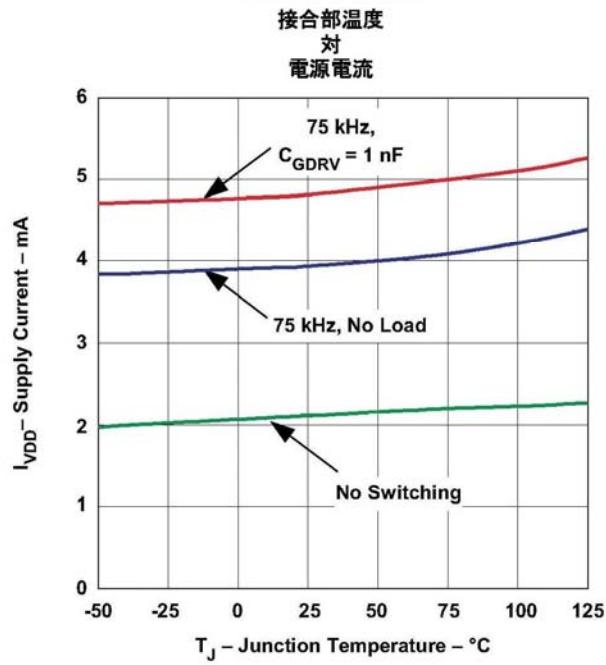


図 4

代表特性（続き）

特記無き場合、 $V_{VDD} = 12\text{ V}$, $-40^\circ\text{C} \leq T_A = T_J \leq 105^\circ\text{C}$

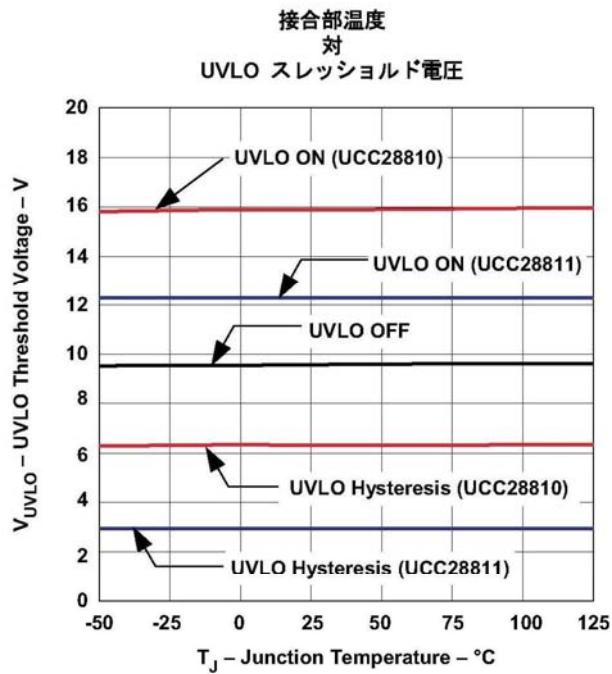


図 5

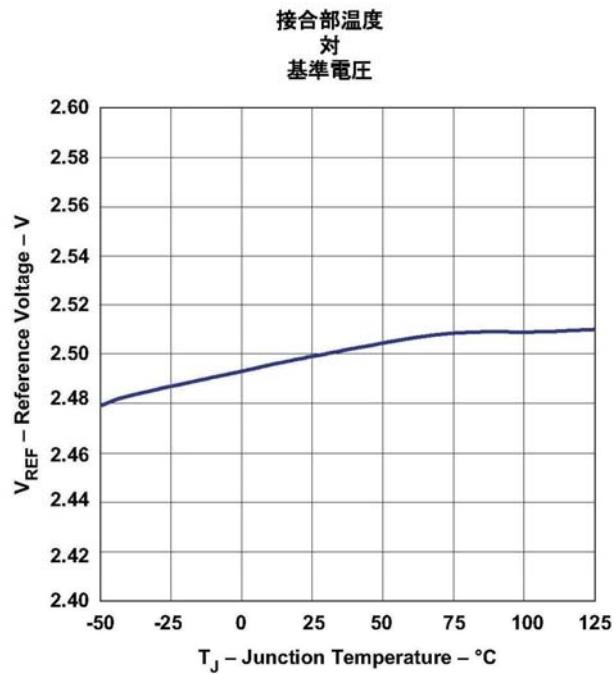


図 6

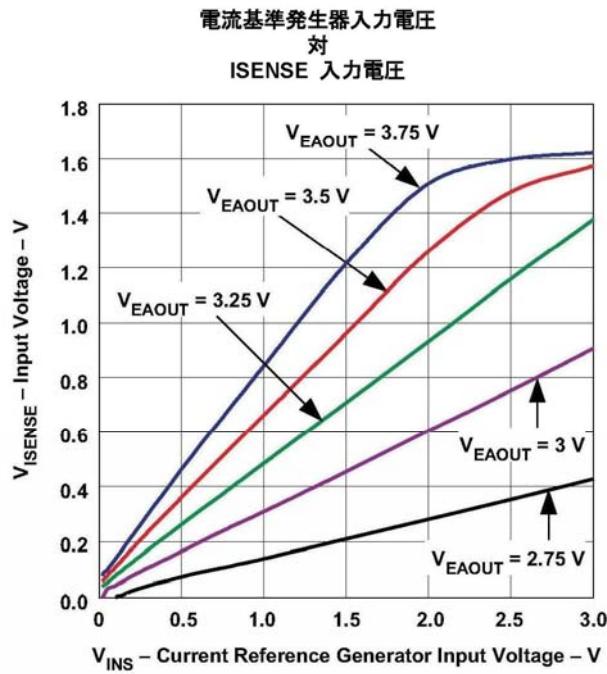


図 7

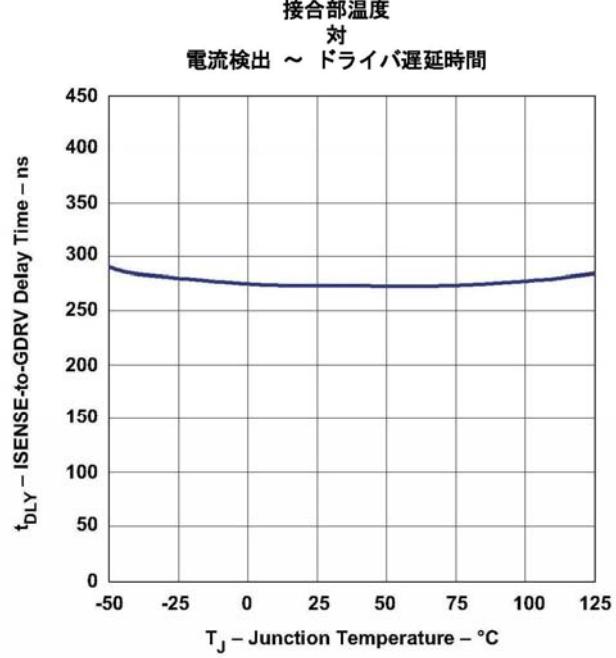


図 8

代表特性（続き）

特記無き場合、 $V_{VDD} = 12\text{ V}$, $-40^\circ\text{C} \leq T_A = T_J \leq 105^\circ\text{C}$

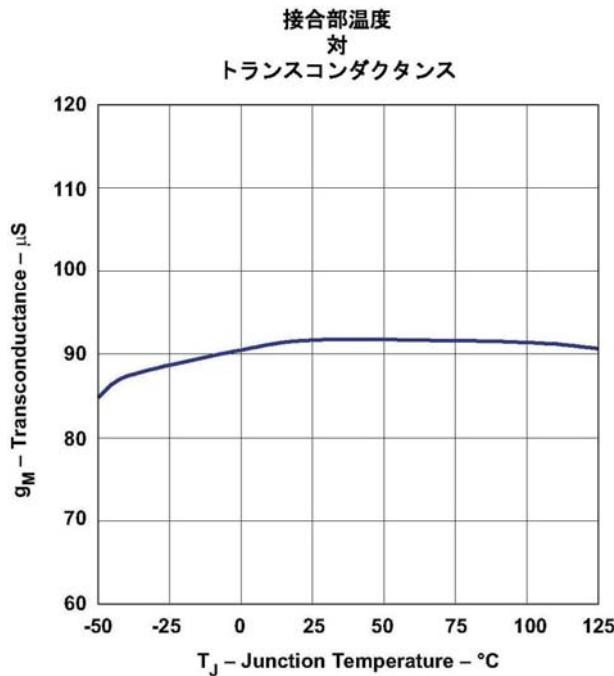


図 9

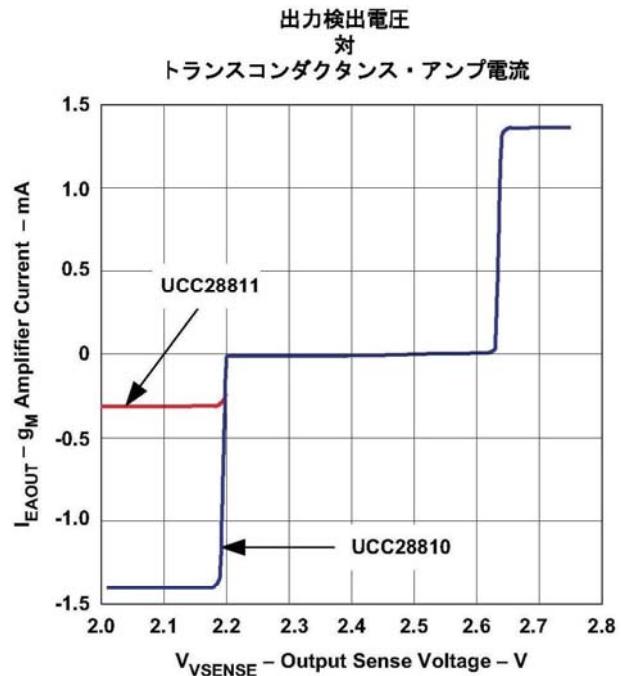


図 10

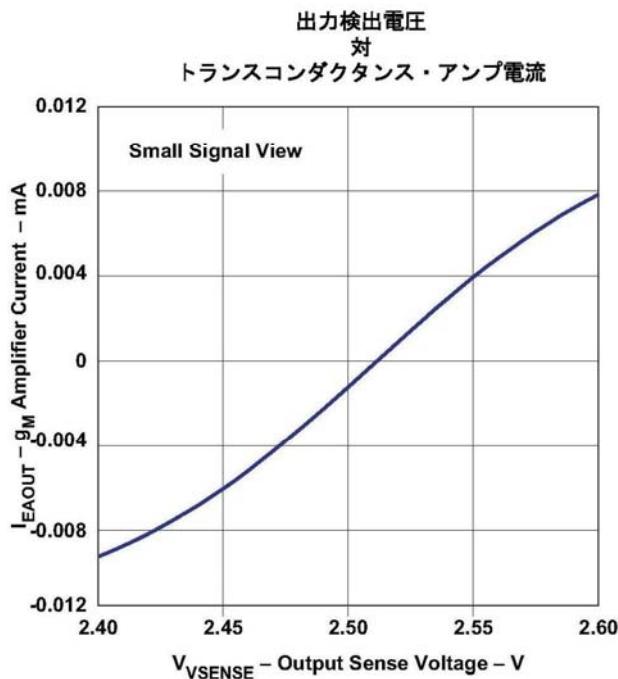


図 11

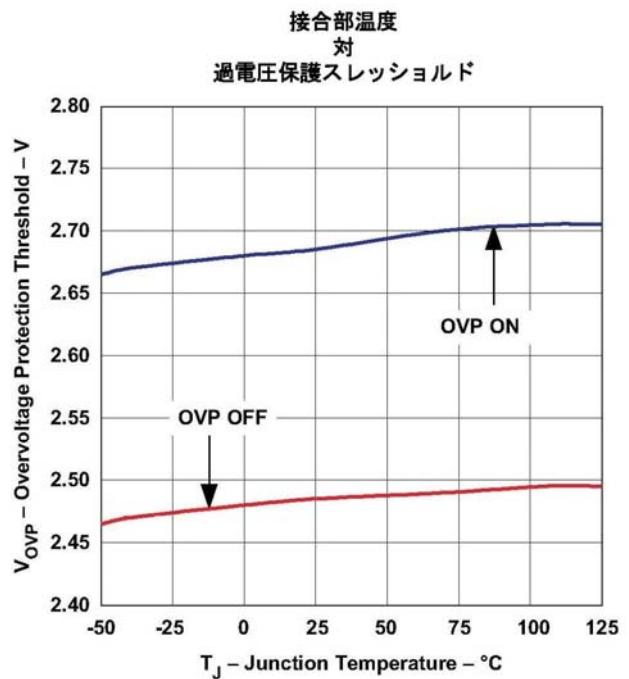


図 12

デバイス情報

特記無き場合、 $V_{VDD} = 12\text{ V}$, $-40^\circ\text{C} \leq T_A = T_J \leq 105^\circ\text{C}$

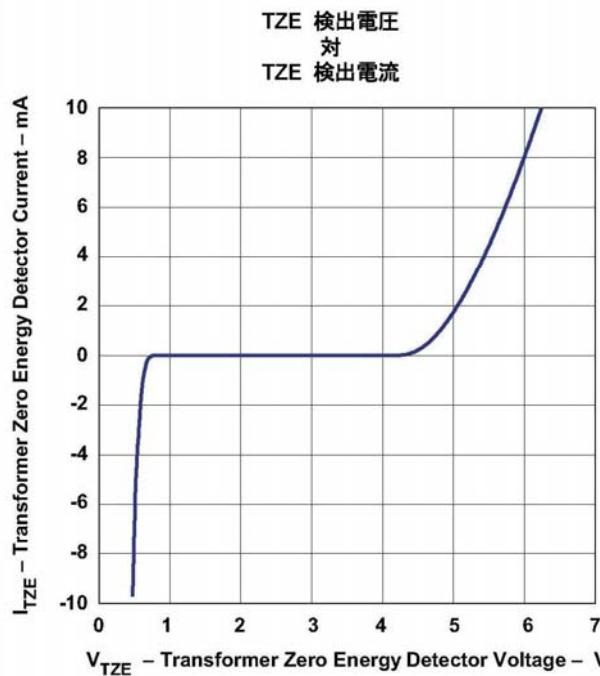


図 13

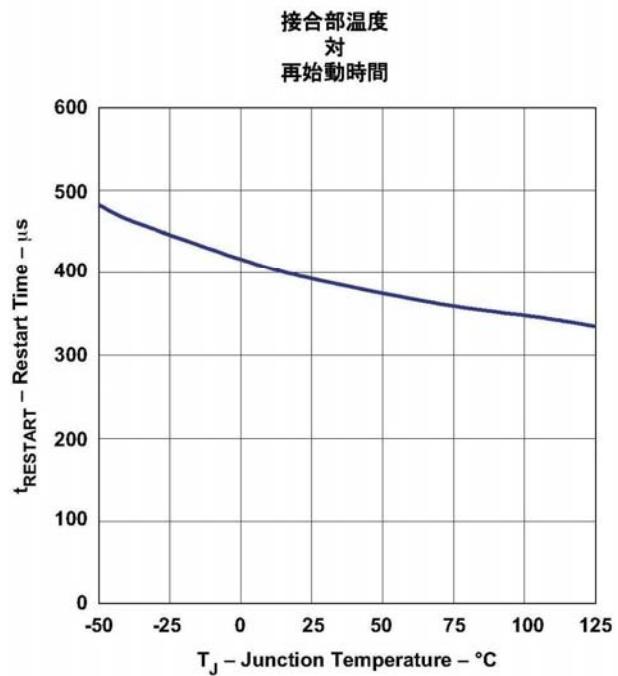


図 14

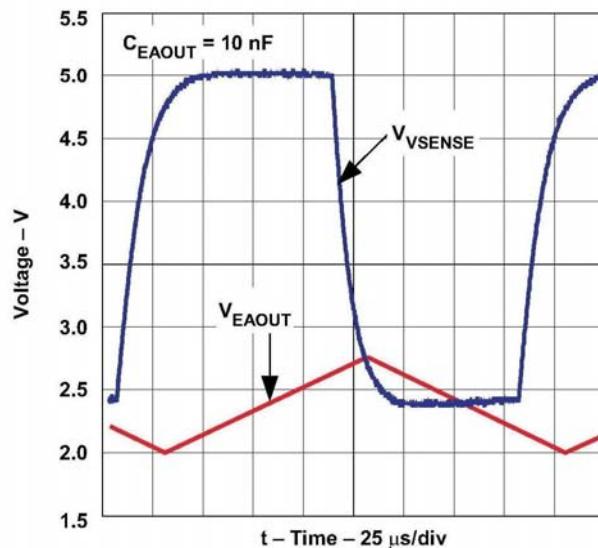


図 15. 電圧増幅器出力

参考設計

参考設計1

序説

この参考設計(図16に回路図を示します)では、25 Wの調光可能な1段トライアックPFCフライバック・コンバータにUCC28810 LED照明電源コントローラを使用しています。入力は85 VAC～305 VACの電圧範囲に対応し、出力はLEDを駆動するために750 mAの定電流源を提供します。

参考設計（続き）

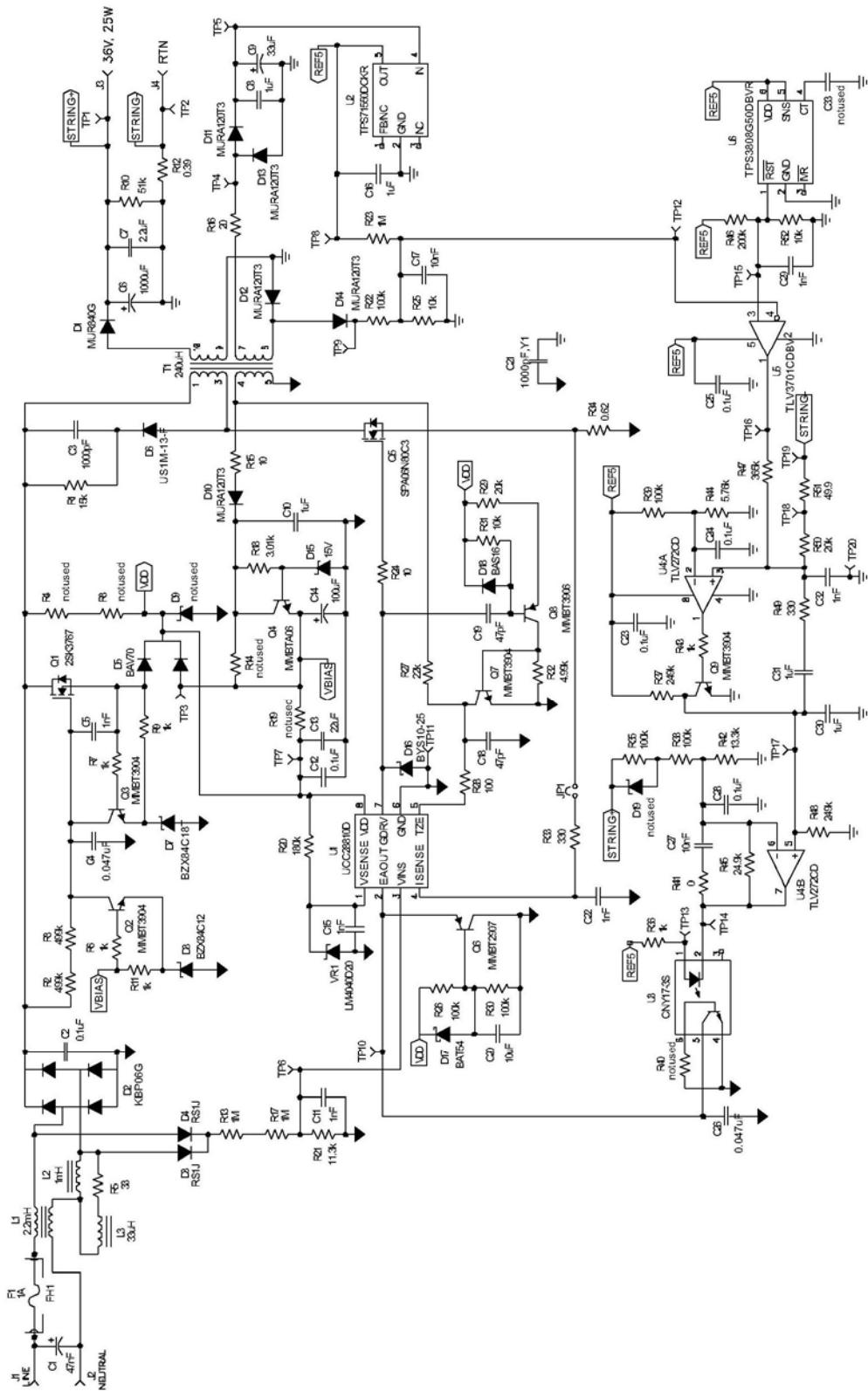


図 16. 参考設計 1 : 25 W PFC フライバック・コンバータ

動作原理

遷移モード動作

一次MOSFETスイッチがオンすると、ドレイン電流がゼロから電流基準発生器出力（EAOUTピン電圧とVINSピンに印加されるACライン電圧波形の組み合わせ）によって決められるピーク値に上昇します。EAOUTピンによって、サイン波の半波サイクルに亘って二次側に伝送される電力レベルが設定され、さらに、効率を改善するため、電流基準発生器によってピーク・スイッチ電流は入力ライン電圧に追従します。

メイン・スイッチがオフすると、フライバック・インダクタのピーク電流は二次側へ伝送され、出力ダイオードを通って出力コンデンサに流れます。この電流は、出力巻き線インダクタンスと出力コンデンサ電圧で決まるレートでゼロに低下します。出力電流がゼロに達すると、ダイオードは導通を止め、すべての出力巻き線とMOSFETのドレイン端子はグランドに向かって低下します。このリングングは、バイアス巻き線上で約1.4 Vより下まで波打つため、UCC28810のTZEピンによって一次側で検出されます。これにより、次のスイッチ・オン・パルスは、FETのドレイン電圧がリングング波形の谷間に非常に近いところで開始するようにトリガれます。この結果、 C_{oss} によるスイッチング損失が低減され、FETのターン・オンによって発生するEMIも減少します。

入力フィルタ・ダンピング回路

オフラインのフライバック・コンバータは、EMI規格を満足するために、一般的に同相及び差動入力EMIフィルタを必要とします。一般的なL-C EMIフィルタを付けたトライアック調光器を使用する場合、トライアックの位相制御によって発生する急激なターン・オン・エッジが、LCフィルタのリング・バックを引き起こし、トライアックとLCフィルタ間で発振を発生させます。このため、インダクタ両端にR-L回路を付けて、フィルタの差動部分をダンピングします。これはまた、コンデンサ両端にR-Cダンピング回路を付けることでも達成できます。図17に示した回路図のL3とR5がダンピング部品です。

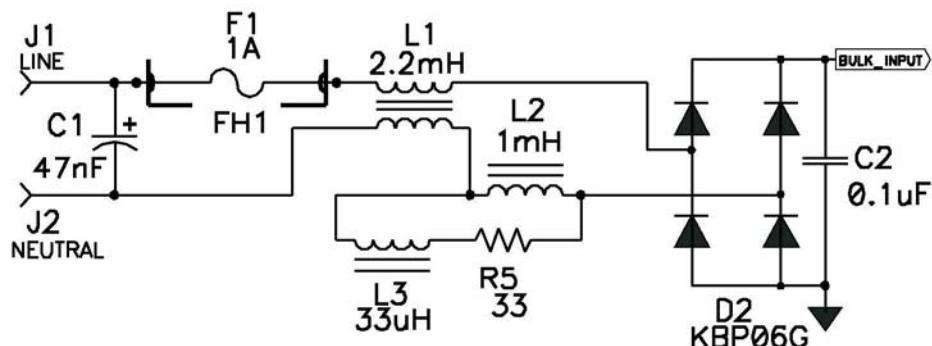


図17. 入力フィルタ・ダンピング・ネットワーク

高電圧起動回路

LED照明アプリケーションでは、入力電源が投入された後、光源がすぐに点灯することが重要です。図18に示す回路では、FET Q1が、R2+R3とC4で決まるレートでターン・オンします。ゲートが上昇するのに従ってソースがそれに続きます。ソースが約18.7 Vに達すると、Q3はソースが増加するのを防ぎ、UCC28810が始動します。電源が出力に電力を供給し始めると、 V_{BIAS} は12.7 Vを超え、Q2は、起動電流経路をオフして効率を改善するために、Q1のゲート電圧を下げます。入力電源がワールドワイドでない場合や、電源がよりゆっくり起動してもよい場合、この回路の代わりにR4、R8、及びD9で構成することもできます。しかし、通常動作時の消費電力はかなり大きくなり、効率を低下させます。

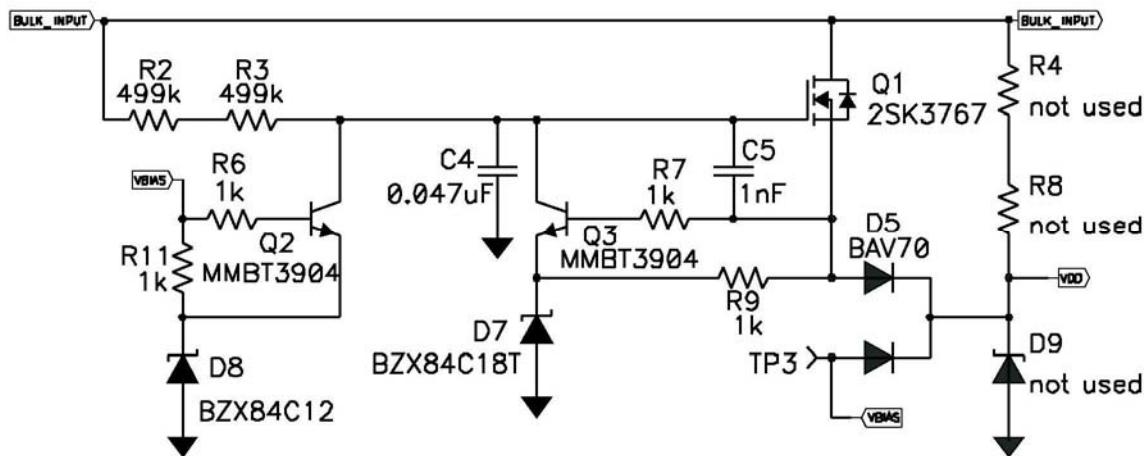


図18. 高電圧起動回路

一次側ソフト・スタート

図19に示す回路は、開ループ・ソフト・スタートを提供します。これは、二次側の誤差増幅器とソフト・スタート機能がパワ一段の制御を引き継ぐことができるまで、一次側でEAOUTピンをゆっくり上昇させることができます。

V_{VDD} がデバイスに印加されると、C20はVDDピンの電圧の1/2までゆっくり充電され、EAOUTピンの電圧をC20の電圧+Q6の V_{BE} に保持します。C20の電圧がゆっくり上昇するに従って、EAOUTピンは、C20の電圧がEAOUTピンの通常の動作点より高くなるまで、それに追従します。ある点で、二次側誤差増幅器は、閉ループ・ソフト・スタートを提供するゆっくり上昇する基準電圧も持っているため、EAOUTピンの制御を引き受けます。

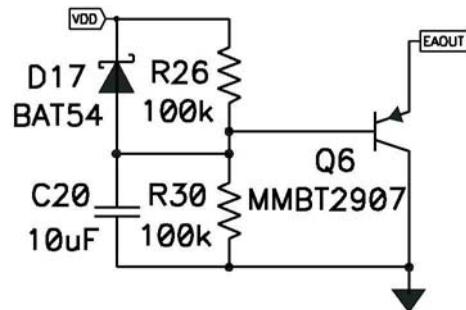


図19. 一次側ソフト・スタート

一次側バイアス・レギュレータ

UCC28810デバイスのバイアスは、出力巻き線に良好に結合されたフライバック・インダクタの巻き線によって供給されます。LEDの両端電圧が、LEDの調光あるいは異なる構成のために変化することが予想される場合は、UCC28810に印加される電圧の範囲を制限するために、D15、R18、及びQ4によって構成される一次側バイアス・レギュレータが必要です。調光を使用しない場合で、LEDの順方向電圧が分かっている場合は、バイアス・レギュレータを取り除き、そして巻き線電圧を直接デバイスの入力電源に接続するためにR14を配置することができます。

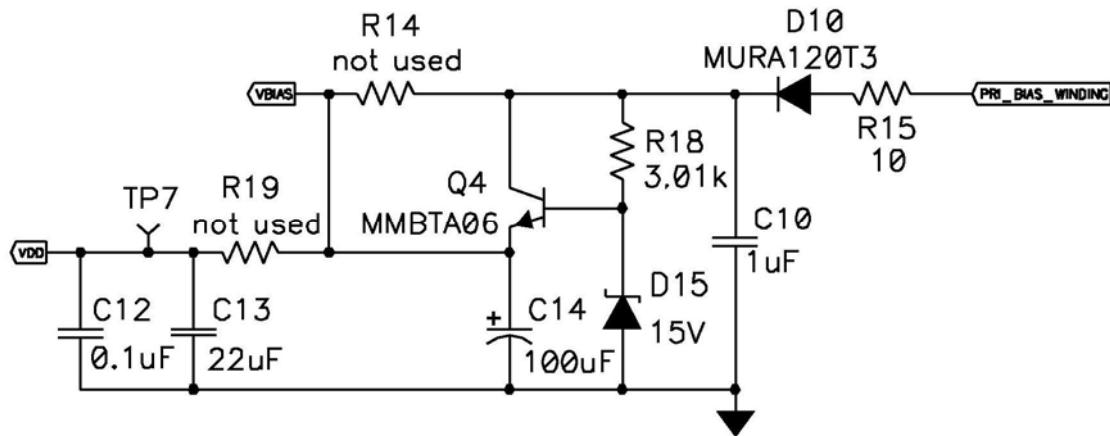


図20. 一次側バイアス・レギュレータ

TZEピンのリーディング・エッジ・ブランкиング回路

起動時は、バイアス巻き線に反映される出力電圧は、1.7 Vのスレッショルドより十分下であり、1.4 V以下ではあっても次のパルスがTZEによってトリガされることはありません。ですが、巻き線間で漏れインダクタンスが発生することがあり、これがTZEピン上にリーディング・エッジ・スパイクを引き起こし、TZEスレッショルドをトリガし、出力巻き線電流が0 Aに到達する前に次のパルスを開始させる可能性があります。これがいくつかのパルスで続けて起きると、トランジスタが飽和し、MOSFETが安全動作領域を通過し、さらに破壊されるまで、一次電流はサイクル毎に増加し続けます。図21に示すリーディング・エッジ・ブランкиング回路は、チャージ・ポンプ、レベル・シフト、及びブランкиング・パルス・タイマで構成されます。MOSFETゲートへのGDRV出力がハイに切り替わると、C19はD18を通してVDDに放電されます。GDRV出力がローに変化すると、Q8のベースはプルダウンされ、C19とR31からなるタイマが開始されます。

時間が許される限り、R29によって設定される電流はQ8を通してQ7のベースに供給され、それによりTZEピンはGNDに引っ張られます。TZEピンは約0.5 Vでソース電流を流しますので、電流を制限し、Q7を飽和させることによってC18がTZEクランプの下まで引っ張られるようにするために100 Ω抵抗(R28)が使用されます。時間が超過する(図21に示す回路図では約1 μs)と、C18は、R27によってバイアス巻き線電圧まで充電されます。この電圧が1.7 Vを超えるまで充電されると、PWMラッチは、1.4 V以下に下降しているTZEピンによってセット可能な状態になり、漏れインダクタンス・スペイクは効果的に消されます。パルス幅が非常に小さい時は、ブランкиング回路で設定される時間は二次導通時間より長くすることができます。これが起きると、巻き線の次の振動が検出され、バレーによってメイン・スイッチを始動させます。立ち下がリエッジが検出されない場合、又は、TZEピンが1.7 Vを超えない場合は、400 μsのタイマは新しいパルスを起動させます。

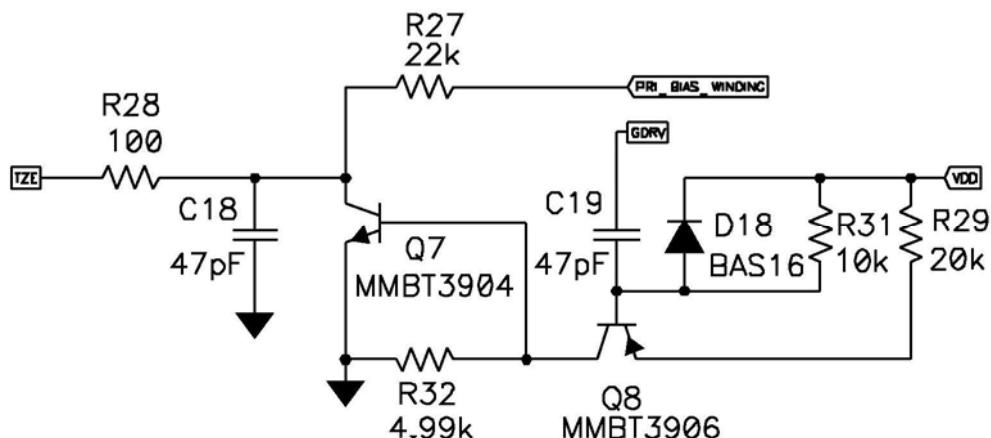


図21. TZEのリーディング・エッジ・ランクイング回路

二次バイアス・レギュレータ

出力とバイアス巻き線の間の巻き数比に基づいてスイッチ・オンする時間の間、二次バイアス電源がバイアス・コンデンサ (C9) を充電するために、通常はD11だけが必要とされます。U2は、二次側回路に安定した5Vバイアスを供給します。このアプリケーションでは、D12、D13、D14は、スイッチ・オン時間の間に、二次側に入力電圧のコピーを供給するために付け加えられています。この入力波形は、R22、R25、及びC17によって分圧され、スイッチング周波数波形を取り除くためにフィルタリングされます。この信号は、その後R23でオフセットされ、トライアック調光を検出し、フィードバック・ループを調節するために、コンパレータ (図23のU5) に供給されます。

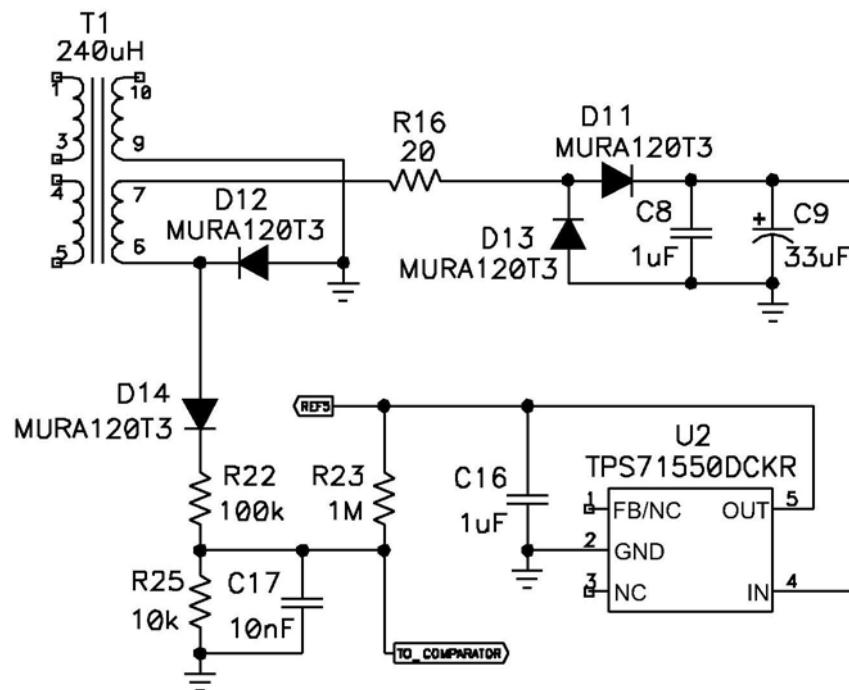


図22. 二次バイアス・レギュレータ回路図

トライアック調光検出回路

コンパレータU5は、コピーされた入力電圧波形を固定スレッショルドと比較し、入力波形がスレッショルドより下であることを検出する度毎に正のパルスを出力します。この結果、通常動作時のゼロ・クロス毎に小さなパルスが生成されます。トライアック調光を使用する場合、パルス幅はトライアック調光オフ時間と同じになります。このパルスは、電流検出誤差増幅器に加算入力され、トライアックのオフ時間に比例して調節されたLEDの電流を減らします。プログラム可能な遅延管理部品（U6）は、起動時に調光を無効にし、コンバータを正常に始動させます。

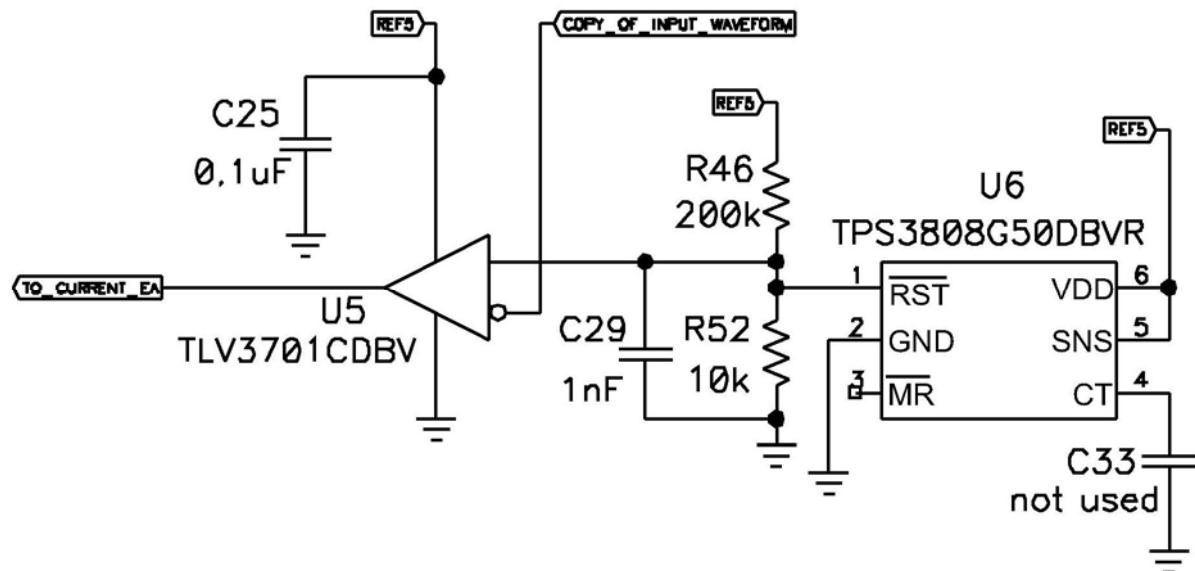


図23. トライアック調光検出回路

電流誤差増幅器、ソフト・スタート、及び電圧制限増幅器

図24に示した部品U4:Aは、このアプリケーションでは電流誤差増幅器の機能を果たします。固定スレッショルドはR39とR44によって設定され、検出抵抗の電流（トライアック調光器検出回路からの信号を意味します）は、U4:Aによってこの電圧と比較されます。R47は、トライアック調光コンパレータからのPWM調光信号を加算入力します。R37とR48で構成される電圧ディバイダは2.5 Vの最大出力を供給し、トランジスタQ9は、LEDの電流を調節するために、TLV272の非反転入力の電圧を減らします。

電源が起動している時、C30とC31は、ディバイダの抵抗と容量値によって設定されるソフト・スタートを提供します。一次ソフト・スタートが充電された後、この二次閉ループ・ソフト・スタートが制御を受け、起動時に電源のオーバーシュートを防ぎます。二次ソフト・スタートによって提供されるソフト・スタート時間は、オーバーシュートを発生させないために、パワー段が出力コンデンサを完全に充電するのに掛かる時間より長くなければなりません。

部品TLV272の二番目のコンパレータ（図24のU4:Bとして示されています）は、電圧制限を提供します。TLV272の非反転入力の電圧は2.5 Vを超えることができないため、U4:Bは、電圧がR35、R38、及びR42によって決まる範囲を動いている時、オプトカプラのLED電流を増加させることによって、有効な最大電圧限度を決めることができます。利得はR45によって設定され、C27は増幅器の安定性を保証します。電圧制限増幅器は積分器ではなく、固定利得を持っていています。2つの積分器を直列にすると、位相シフトのため安定性の問題が発生します。R41は、電流誤差増幅器と安定化出力電圧を切り離すための準備として、必要に応じて配置されます。R49とQ9は削除可能で、R41とC27は積分器としての電圧誤差増幅器を作るように変更することができます。

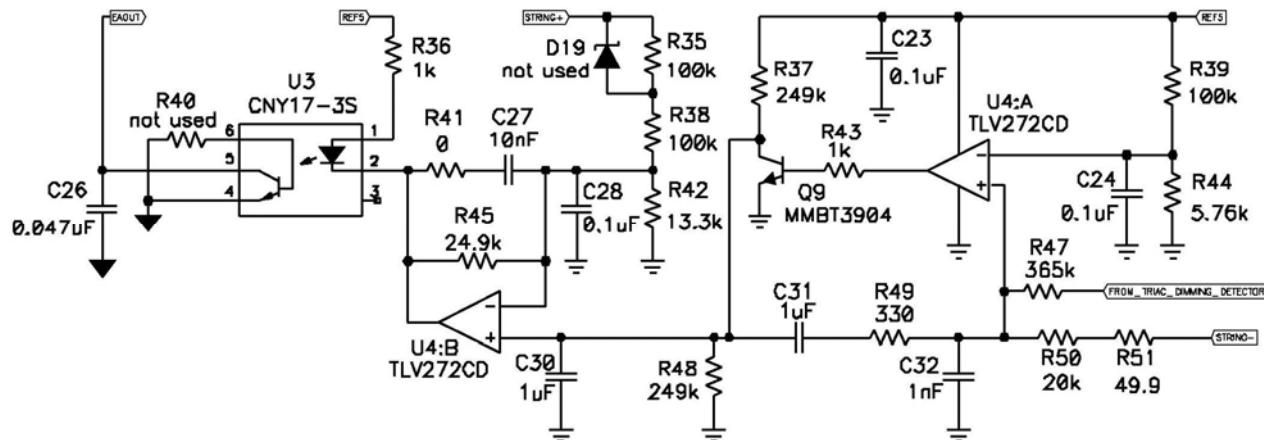


図24. 電流誤差増幅器、ソフト・スタート、及び電圧制限増幅器

参考設計2

図26に示すPR788は、力率改善付き100 WオフラインAC-DC LED電流ドライバです。これは2段コンバータ設計で、240 V～400 V DC出力を提供するユニバーサル入力ブースト・フォロワPFC段と、LEDに電流を供給するロー・サイド降圧段を持っていきます。このコンバータは、最大30個の直列の高輝度LEDを最大900 mAの平均電流で使用できるように設計されています。設計には、低消費電力モード(< 0.5 W)にシャットダウンしたり、LEDのPWM調光ができるように、マイクロプロセッサ制御のためのインターフェースが内蔵されています。

PFC段

PFC段は、ブースト・フォロワ機能を内蔵した臨界モード昇圧コンバータです。ブースト・フォロワは、400 V_{DC}～240 V_{DC}のDC出力を供給するように設定されています。ライン電圧が低い状態では、低い入力電圧でDC出力が低いほど、効率が改善されます。最小レギュレーション・ポイントは、設計により最大50個の直列のLEDに電源を供給できるようにするために、240 Vに設定されています。

臨界モード(CRM)の動作は、連続導通モードより損失に関して利点があります。CRM動作では、次のサイクルが始まる直前にインダクタ電流がゼロに達するため、昇圧ダイオードの逆方向回復損失が除去されます。MOSFETのスイッチング損失は、インダクタ電流が0 Aに達した後、次のサイクルのMOSFETのターン・オンまでに、小さな遅延をプログラムすることによって、同様に削減されます。昇圧インダクタの電圧により、ターン・オン時のMOSFETのドレイン電圧を減らす不連続モード自己振動が始まり、この遅延は最初の自己振動サイクルの谷間で発生するように最適化されています。

PFC昇圧機能では、コントローラは、ピーク・インダクタ電流を、目標の平均ライン電流の2倍の値にプログラミます。電流基準発生器は、昇圧インダクタのピーク電流をプログラムするために、VINS入力とEAOUT入力を使用します。VINS入力は、図26に示すように、R9と(R2 + R5)で決まる整流されたAC入力電圧の分圧されたサンプルです。

C6コンデンサは、高周波バイパスのために使用され、VINSのライン周波数信号に影響を及ぼしてはいけません。最小昇圧出力電圧は、VSENSEピンに接続されたR11と(R13 + R15)からなるフィードバック・ディバイダで決まります。ブースト・フォロワ回路を図25に示します。ブースト・フォロワ機能は、フィードバック・ディバイダ(R13 + R15)のハイ・サイドを通してシンク電流を流すQ1によって達成されます。AC入力整流電圧は、R1、R3、R4、及びC3によってフィルタリングされ、分圧されます。理想的には、フィルタはライン周波数リップルを最小にし、RMS入力電圧のDCサンプルを生成します。R4と(R1+R3)の比により、R13とR15を通してシンク電流を流すことによって、Q1が出力を増加させ始めるライン電圧が決まります。R7は以下により決まります。

1. 昇圧出力の目標の増加量を提供する、R13とR15を通して流れる電流を決定すること
2. 高ライン電圧におけるR4内の電圧を決定する

$$R7 = \frac{V_{R4} - V_{BE}}{I_{R15}} \quad (1)$$

PFC 段 (続き)

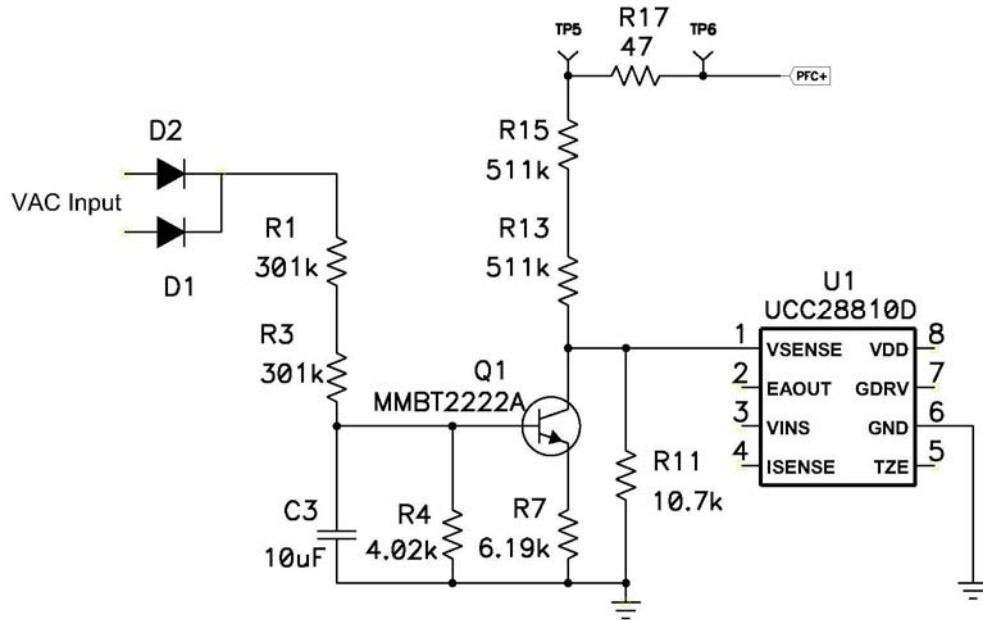


図25. ブースト・フォロワ回路

電圧誤差増幅器補償回路は、EAOUTからGNDに接続されたR10、C4、及びC7です。目標は、45°の位相余裕で、ループ・クロスオーバー周波数を入力ライン周波数の1/10に設定する(10 Hz)ことです。

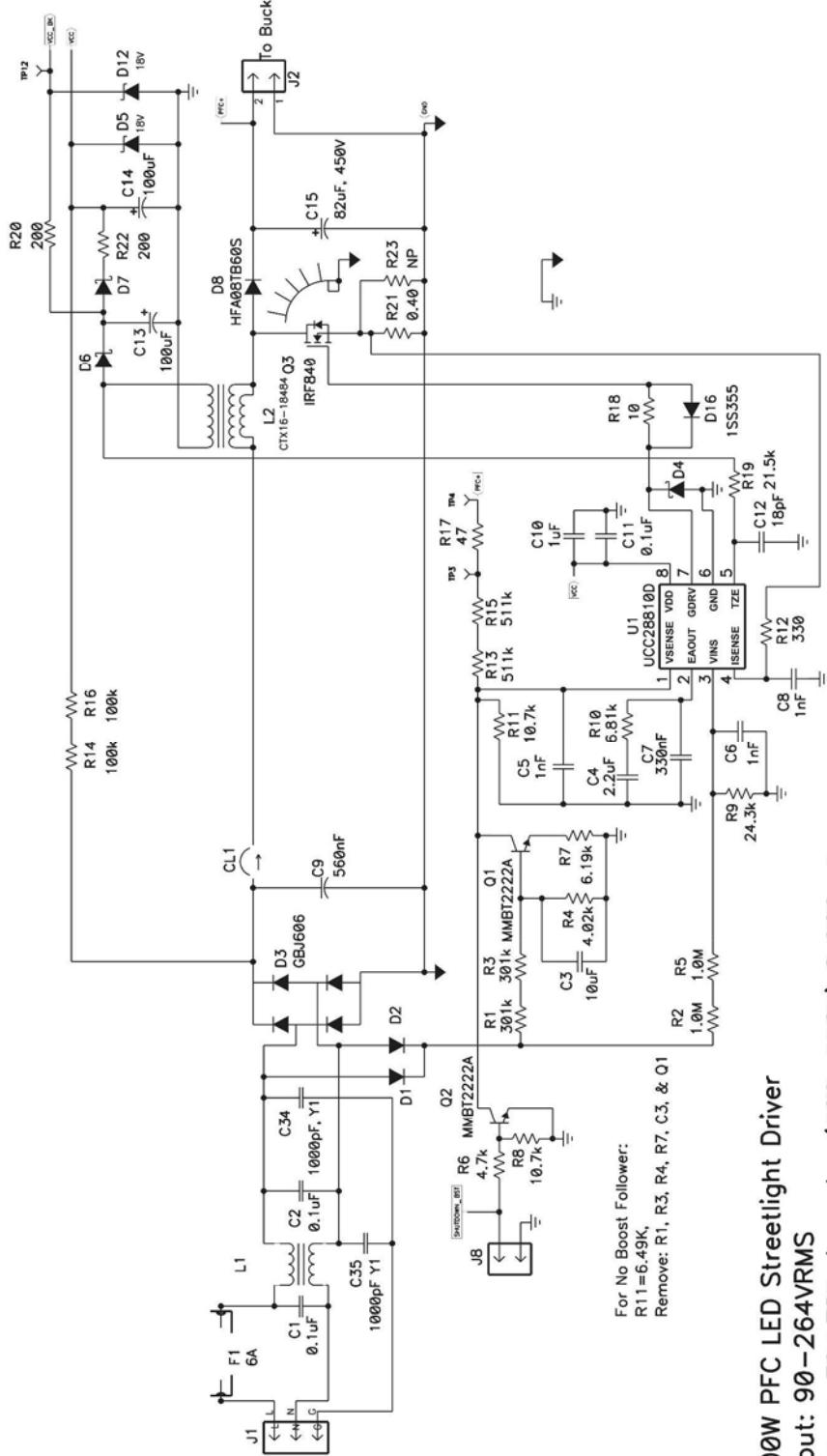
電流検出抵抗(R21)は、低ライン電圧でのピーク・インダクタ電流、1.7 VのISENSEスレッショルド、及び20%のマージンに基づいて、次の式で決まります。

$$R_{21} \approx \frac{1.7V}{P_{OUT} \times 2 \times \sqrt{2} \times 1.2 \times \eta \times V_{IN(min)}} \quad (2)$$

昇圧インダクタ値は、低ライン入力電圧のピーク時に発生する、目標の最小動作周波数に基づいて決めることができます。

$$L_2 \approx \frac{(V_{OUT(min)} - \sqrt{2} \times V_{IN(min)}) \times \eta \times (V_{IN(min)})^2}{2 \times f_S \times V_{OUT(min)} \times P_{OUT}} \quad (3)$$

PFC 段 (続き)



ロー・サイド降圧段

図29に示すように、LED電流は、臨界モードで動作しているロー・サイド降圧コンバータによって供給されます。降圧コントローラは、最大平均負荷電流0.9 A(標準)の2倍(2x)のピーク電流を供給するようにプログラムされます。臨界モードにより、次のサイクルが始まる前に電流が0 Aに到達することができます。この方法により、ターン・オン時のMOSFETドレイン電圧が最小化されるため、高効率が得られます。LEDへのサイクル毎の電流制御もまた臨界モードの利点です。降圧ドライバの平均電流は、PWM入力(J9、3ピン)を通して制御されます。

UCC28811は、シャットダウン機能を持ったピーク電流制限モードで動作するように構成されており、VSENSEピンのイネーブル機能により降圧コンバータをPWM制御します。5.1 Vのツェナー・ダイオード(D9)からの、R27とR28から成る電圧ディバイダは、VSENSEに、内部基準電圧より低く、イネーブル・スレッショルドより高い、約2 Vを供給します。R29とR30は、VINSを約3 Vにバイアスするディバイダです。

飽和したEAOUTとVINSは、電流基準発生器を飽和させますので、UCC28811のGDRVの終端は、ISENSEが1.7 Vになるように決められます。R_{SENSE}(R36 + R39)は電流検出スレッショルドにより決められ、目標の平均LED電流の2倍になります。

与えられたインダクタ値の最小動作周波数は、目標のピーク・ツー・ピーク電流を達成するため、降圧スイッチのオン及びオフ時間を合計することによって決めることができます。

$$f_{SW(min)} \cong \frac{1}{\left(\frac{L \times I_{PK}}{V_{IN} - V_{OUT}} \right) + \left(\frac{L \times I_{PK}}{V_{OUT}} \right)} \quad (4)$$

R40とR48は、ISENSEコンパレータの伝達遅延によるピーク電流の変化を相殺するために、LED+からISENSEフィルタへの小さな電流を供給します。最小から最大V_{LED+}へのdi/dtの変化が決められます。di/dtのデルタが、R_{SENSE}(R36 + R39)の中のΔVになります。R40と48は、この(R36+R37+R39)の中のΔVをV_{LED+(max)} - V_{LED+(min)}によって発生する電流と合わせるために大きさを設定します。

過電圧保護は、図27に示すように、負荷回路の開放から保護するために提供されます。この回路は、通常動作でLED-からグランドへの電流経路なしでLED+とLED-の間の電圧の検出を行います。トリガ電圧は、D15とD19の全ツェナー電圧で決まり、この例では150 Vです。一旦ツェナー降伏を超えると、R43を通った電流はQ6のV_{BE}を順方向バイアスします。Q6のコレクタ電圧はR44とR42で分圧され、D14を通して降圧シャットダウンに加算入力されます。

低電圧ロックアウト回路は、115 Vを超える出力電圧で動作しているロー・サイド降圧LED電流源に対して推奨されます。単純で有効なUVLO回路を図28に示します。2N2222トランジスタがオフすると、コレクタはハイに引っ張られ、共通のシャットダウン経路を通して降圧コンバータをディスエーブルにします。全ツェナー電圧を超えると2N2222はオンし、降圧コンバータをイネーブルにします。UVLOイネーブル電圧は、予想される降圧出力の最大値と、PFCブースト・フォロワの最小出力電圧の間になるように選択しなければなりません。

ロー・サイド降圧段（続き）

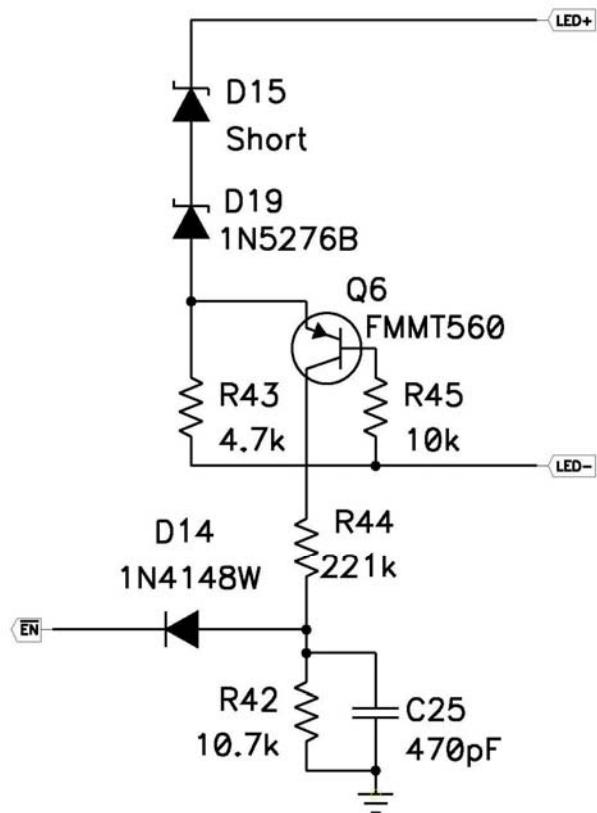


図27. ロー・サイド降圧OV保護回路

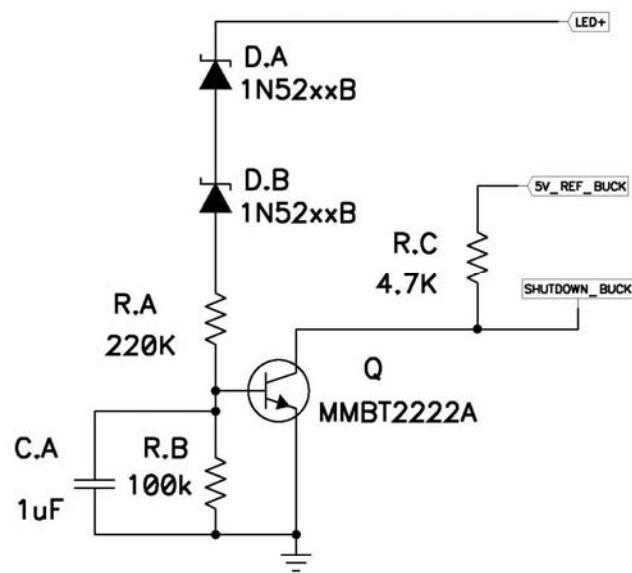


図28. ロー・サイド降圧UVLO回路

ロー・サイド降圧段（続き）

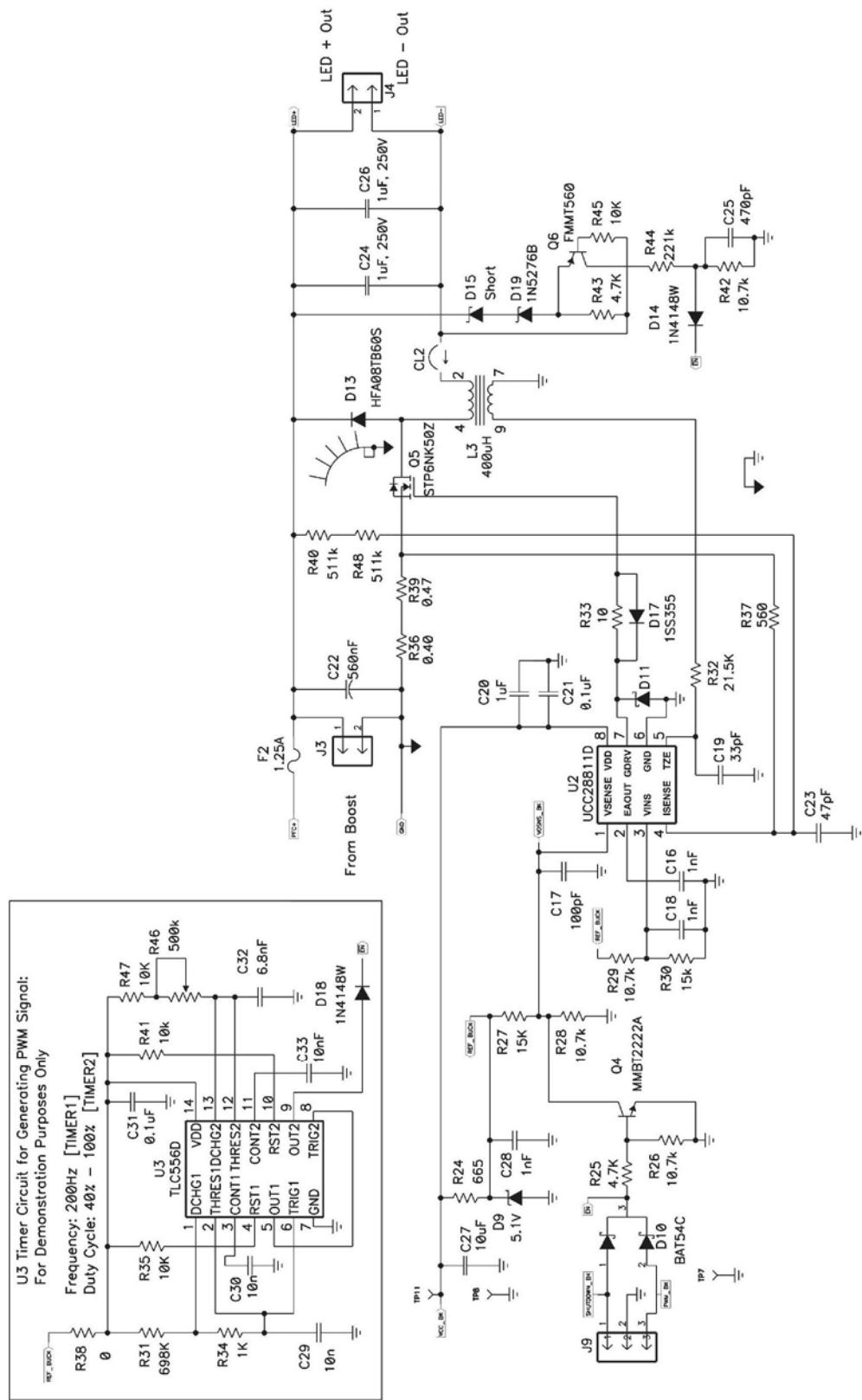
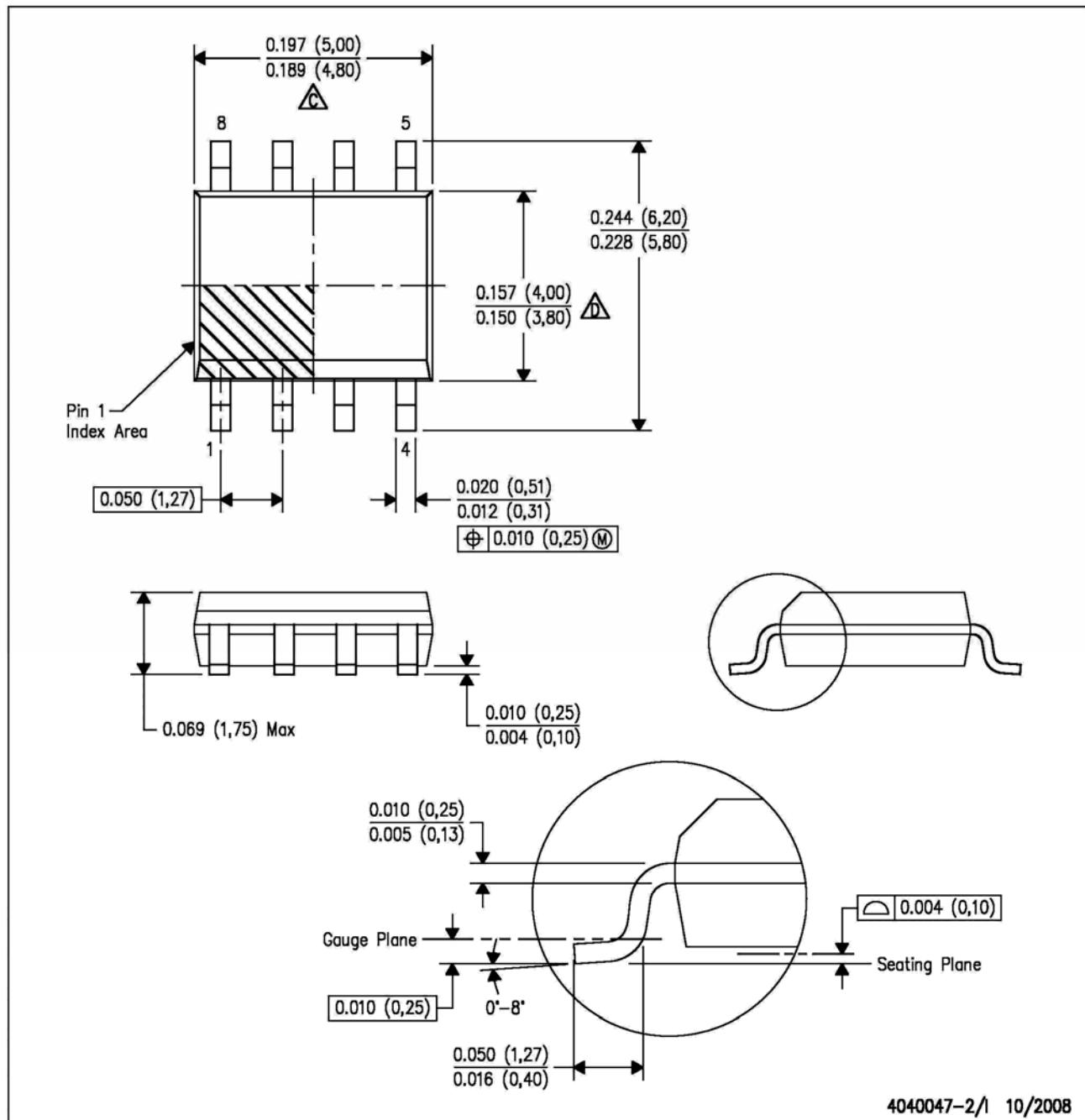


図29. CCMで動作するロー・サイド降圧コンバータ

外形寸法図

D (R-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE



4040047-2/ 10/2008

注 : A. すべての寸法の単位はインチ(mm)です。

B. この図面は、予告なしに変更されることがあります。

△C ボディ長さは、モールドのバリ、突起、又はゲートのまくれを含みません。モールドのバリ、突起、又はゲートのまくれば、端部毎に 0.006(0,15)未満です。

△D ボディ幅は、インター・リードのバリを含みません。インター・リードのバリは、サイド毎に 0.017(0,43)未満です。
E. JEDEC MS-012 variation AA 参照

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC28810D	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810D.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810DG4	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810DR.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28810DRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28810D
UCC28811D	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28811
UCC28811D.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28811
UCC28811DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28811
UCC28811DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	28811

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

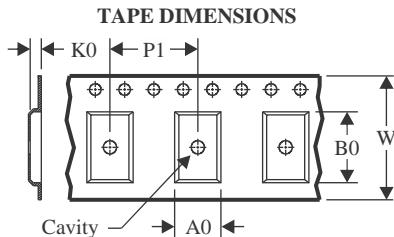
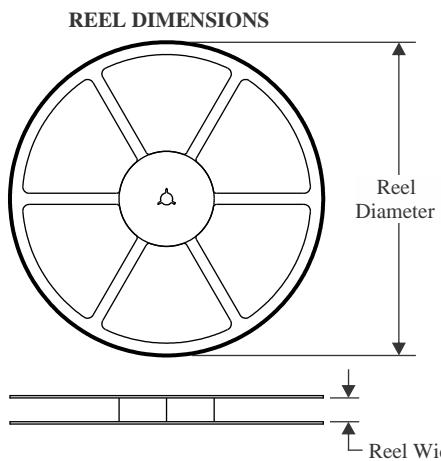
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

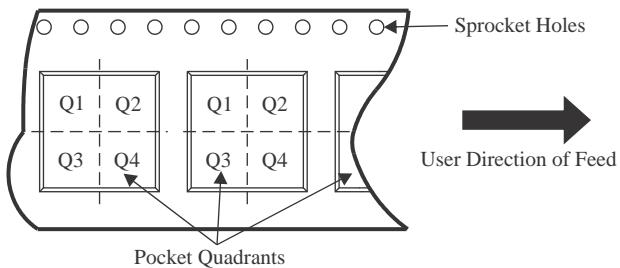
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



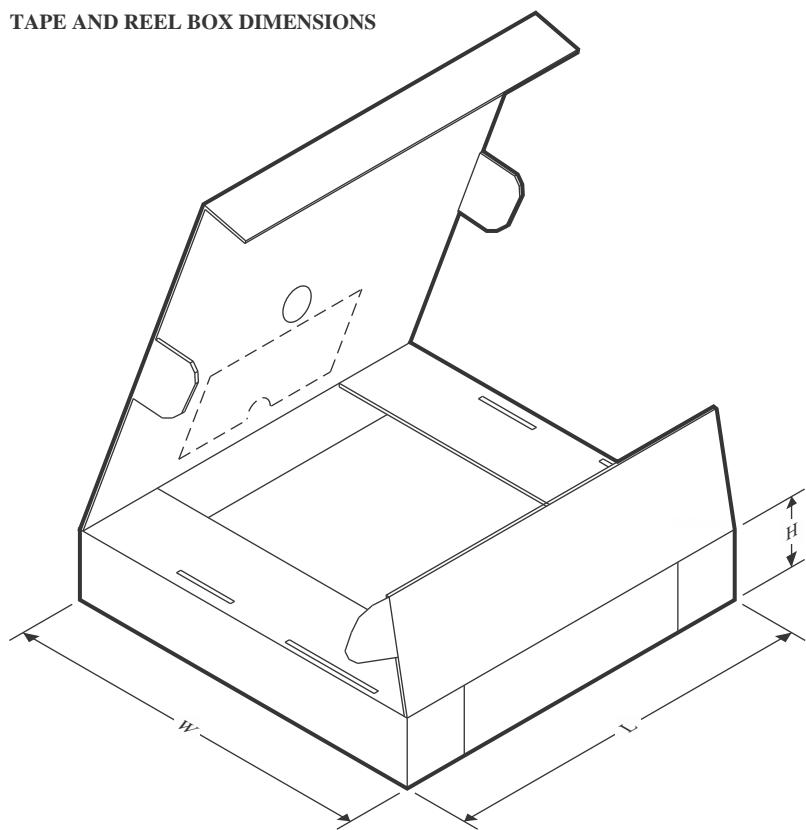
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



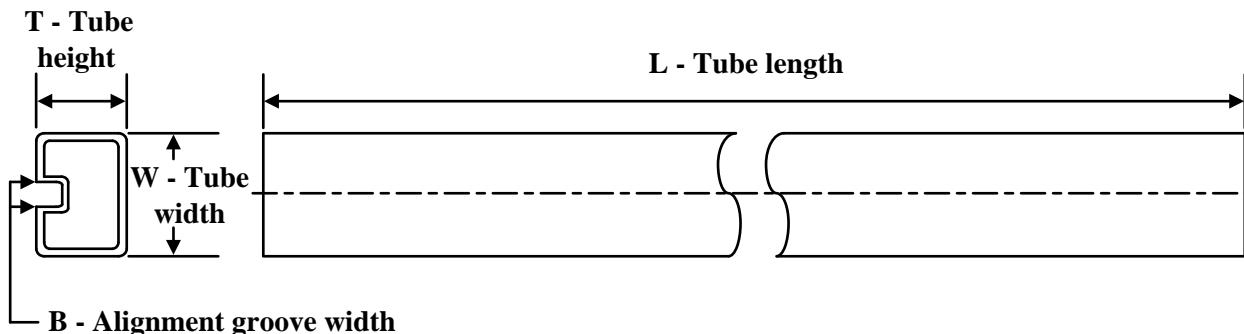
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC28810DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC28811DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC28810DR	SOIC	D	8	2500	340.5	338.1	20.6
UCC28811DR	SOIC	D	8	2500	353.0	353.0	32.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μ m)	B (mm)
UCC28810D	D	SOIC	8	75	507	8	3940	4.32
UCC28810D.A	D	SOIC	8	75	507	8	3940	4.32
UCC28810DG4	D	SOIC	8	75	507	8	3940	4.32
UCC28811D	D	SOIC	8	75	507	8	3940	4.32
UCC28811D.A	D	SOIC	8	75	507	8	3940	4.32

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月