

UCC33410-Q1 超小型、1.0 W、3.3V、3kV_{RMS} 絶縁、車載用 DC/DC モジュール

1 特長

- 代表的な出力電力: 1.0 W、VINP = 5.0V±10%、VCC = 3.3V、TA = 25°C ~ 85°C の場合
- 入力電圧動作範囲: 4.5V ~ 5.5V
- 選択可能な安定化出力電圧: 3.3V、3.7V
 - 利用可能な負荷電流: 3.3V: 300mA
- 標準的な負荷レギュレーション: 0.5%
- 標準的なラインレギュレーション: 4mV/V
- 堅牢な絶縁バリア:
 - 絶縁定格: 3kV_{RMS}
 - サージ耐性: 6.5kV_{PK}
 - 動作電圧: 1159V_{PK}
 - 200V/ns の同相過渡耐性
- トランス技術を内蔵した電力密度の高い絶縁型 DC-DC モジュール
- 適応型スペクトラム拡散変調 (SSM)
- CISPR-32 Class B の放射規格に準拠
- CISPR-25 Class 5 の放射規格に適合
- 強磁界耐性
- 過負荷および短絡保護
- サーマル シャットダウン
- 小さい突入電流 (ソフトスタート)
- フォルト通知メカニズムを備えたイネーブルピン
- 安全関連の認定:
 - UL 1577 / CSA 部品認定プログラム
 - IEC62368-1 および IEC60601-1 認証
- 以下の結果で AEC-Q100 認定済み:
 - デバイス温度グレード 1: -40°C ~ 125°C の動作時周囲温度
- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能
- VSON-12 (4.00mm × 5.00mm) パッケージ

2 アプリケーション

- HEV/EV のバッテリー管理システム
- 電圧および電流センサ向けの絶縁バイアス
- デジタル アイソレータ向けの絶縁型バイアス
- RS-485、RS-422、CAN トランシーバ向けの絶縁型バイアス
- MCU 電源用の絶縁型バイアス

3 説明

UCC33410-Q1 は、トランス技術を内蔵し、1.0 W の絶縁出力電力を供給するように設計された、車載認定済み DC/DC パワー モジュール です。4.5V ~ 5.5V の入力電圧動作範囲に対応し、3.7V の選択可能なヘッドルームを備えた 3.3V の出力電圧を安定化させることができます。

UCC33410-Q1 は、3kV_{RMS} の絶縁耐圧を実現する独自のトランス アーキテクチャを採用すると同時に、低電磁干渉 (EMI) と優れた負荷レギュレーションを備えています。

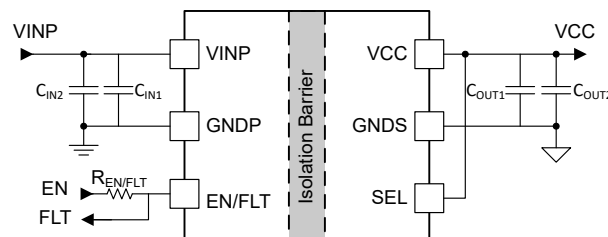
UCC33410-Q1 には、フォルト通知メカニズム付きのイネーブルピン、短絡保護、サーマル シャットダウンなど、システムの堅牢性を向上させる保護機能が内蔵されています。

UCC33410-Q1 は、高さ 1.00mm、空間距離および沿面距離 4.1mm 超の小型低プロファイル VSON (4.00mm × 5.00mm) パッケージで供給されます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
UCC33410-Q1	RAQ VSON-FCRLF 12	4.00mm × 5.00mm

- 供給されているすべてのパッケージについては、セクション 11 を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション概略図



目次

1 特長.....	1	7.2 機能ブロック図.....	14
2 アプリケーション.....	1	7.3 機能説明.....	15
3 説明.....	1	7.4 デバイスの機能モード.....	20
4 デバイスの比較.....	3	8 アプリケーションと実装.....	22
5 ピン構成および機能.....	4	8.1 使用上の注意.....	22
6 仕様.....	5	8.2 代表的なアプリケーション.....	22
6.1 絶対最大定格.....	5	8.3 電源に関する推奨事項.....	24
6.2 ESD 定格.....	5	8.4 レイアウト.....	24
6.3 推奨動作条件.....	5	9 デバイスおよびドキュメントのサポート.....	27
6.4 熱に関する情報.....	6	9.1 デバイス サポート.....	27
6.5 電力定格.....	6	9.2 ドキュメントのサポート.....	27
6.6 絶縁仕様.....	6	9.3 ドキュメントの更新通知を受け取る方法.....	27
6.7 安全限界値.....	7	9.4 サポート・リソース.....	27
6.8 電気的特性.....	8	9.5 商標.....	27
6.9 絶縁特性曲線.....	11	9.6 静電気放電に関する注意事項.....	27
6.10 代表的特性.....	12	9.7 用語集.....	27
7 詳細説明.....	14	10 改訂履歴.....	27
7.1 概要.....	14	11 メカニカルおよびパッケージ情報.....	29

4 デバイスの比較

表 4-1. デバイス比較表

型番	V _{VIN} 範囲	出力 (VCC)	代表的な電力	絶縁定格
UCC33420-Q1	4.5V ~ 5.5V	5.0V/5.5V	1.5W	基本
UCC33420	4.5V ~ 5.5V	5.0V/5.5V	1.5W	基本
UCC33020-Q1	3.0V ~ 5.5V	5.0V/5.5V	1.0W	基本
UCC33410-Q1	4.5V ~ 5.5V	3.3V/3.7V	1.0W	基本
UCC33410	4.5V ~ 5.5V	3.3V/3.7V	1.0W	基本
UCC33421-Q1	4.5V ~ 5.5V	5.0V/5.5V	1.5W	強化
UCC33411-Q1	4.5V ~ 5.5V	3.3V/3.7V	1.0W	強化

5 ピン構成および機能

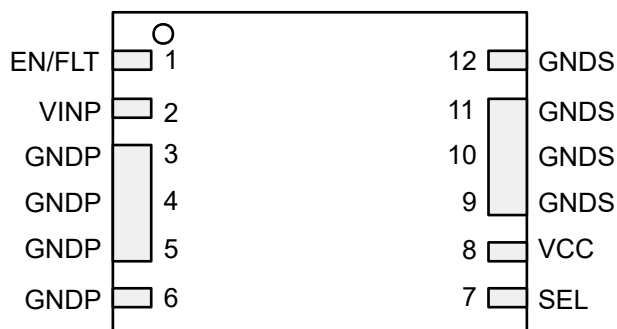


図 5-1. RAQ VSON-FCRLF 12 ピンパッケージ (上面図)

表 5-1. ピンの機能

ピン		タイプ (1)	説明
名称	番号		
EN/FLT	1	I/O	マルチファンクションイネーブル入力ピンおよびフォルト出力ピン。18k Ω またはそれ以上のプルアップ抵抗を 経由してマイクロコントローラに接続します。 イネーブル入力ピン EN を Low に強制すると、デバイスはディスエーブルになり High にプルすると、通常デ バイス機能は有効化されます。 フォルト出力ピン: このピンは t_{Fault} の間 Low にプルされ、障害状態により電源コンバータがシャットダウンし たことをシステムに通知します。
VINP	2	P	1 次側入力電源電圧ピン。VINP ピンと GNDP ピンの間に、デバイスピンの近くに配置された 15nF (C_{IN1}) と 10 μ F (C_{IN2}) のセラミックバイパスコンデンサが必要です。
GNDP	3	G	VINP のパワーグランドリターン接続。
	4		
	5		
	6		
SEL	7	I	VCC 選択ピン。VCC の設定点は、SEL が VCC に接続されているときは 3.3V、SEL が GNDS と短絡され ているときは 3.7V です。
VCC	8	P	絶縁電源の出力電圧ピン。VCC ピンと GNDS ピンの間に、デバイスピンの近くに配置された 15nF (C_{OUT1}) と 22 μ F (C_{OUT2}) のセラミックバイパスコンデンサが必要です。
GNDS	9	G	VCC のパワーグランドリターン接続。
	10		
	11		
	12		

(1) P = 電源、G = グランド、I = 入力、O = 出力、I/O = 双方向

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

ピン	最小値	標準値	最大値	単位
VINP (GNDP 基準)	-0.3		6	V
EN/FLT から GNDP へ	-0.3		6	V
VCC から GNDS へ	-0.3		6	V
SEL から GND S へ	-0.3		6	V
T _A = 25°C、VINP = 4.5V、VCC = 3.3V、P _{OUT_VCC_MAX} での総 VCC 出力電力			1.6	W
T _A = 25°C、VINP = 5.5V、VCC = 3.3V、P _{OUT_VCC_MAX} での総 VCC 出力電力			1.9	W
VCC の最大電流シンク能力			30	mA
動作時の接合部温度範囲、T _J	-40		150	°C
保管温度、T _{stg}	-65		150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用了場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、AEC - Q100-002 準拠 ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 セクション 7.2 準拠	±750	V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

ピン		最小値	標準値	最大値	単位
V _{VINP}	GNDP への 1 次側入力電圧	4.5		5.5	V
V _{EN/FLT}	EN/FLT ピンの電圧から GNDP へ	0		5.5	V
V _{VCC}	GNDS への 2 次側絶縁出力電圧	0		3.9	V
V _{SEL}	SEL ピン入力電圧 (GNDS に対する)	0		3.9	V
P _{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T _A = 25°C - 85°C) ⁽¹⁾		1		W
P _{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T _A = 105°C) ⁽¹⁾		0.7		W
P _{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T _A = 125°C) ⁽¹⁾		0.4		W
静的 CMTI	静的同相過渡耐性定格 (絶縁バリアの両端での dV/dt レート)			200	V/ns
動的 CMTI	動的同相過渡耐性定格 (絶縁バリアをまたぐ dV/dt レート)			200	V/ns
T _A	周辺温度	-40		125	°C
T _J	接合部温度	-40		150	°C

(1) VISO1 および VISO2 の出力電圧設定が異なる場合の、温度および VINP 条件における最大定格値については、「VISO1 および VISO2 負荷の推奨動作領域」セクションを参照してください。

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		VSON-FCRLF	単位
		12 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	59.7	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	7.35	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	25.6	°C/W
Ψ_{JA}	接合部から周囲への特性パラメータ	58.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	9.2	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	26.8	°C/W

(1) 熱抵抗 (R) は JEDEC 基板に基づいており、特性パラメータ (Ψ) は「レイアウト」セクションに記載されている EVM に基づいています。従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

6.5 電力定格

$V_{INP} = 5.0V$, $C_{IN1} = C_{OUT1} = 15nF$, $C_{IN2} = 10\mu F$, $C_{OUT2} = 22\mu F$ SEL を VCC に接続、 $V_{EN/FLT} = 5.0V$, $T_A = 25^\circ C$ 。

パラメータ		テスト条件	値	単位
P_D	消費電力	$I_{VCC} = 300mA$	920	mW
P_{DP}	ドライバ側の消費電力 (1 次)	$I_{VCC} = 300mA$	360	mW
P_{DS}	ドライバ側の消費電力 (2 次)	$I_{VCC} = 300mA$	250	mW
P_{DT}	トランスによる消費電力	$I_{VCC} = 300mA$	310	mW

6.6 絶縁仕様

パラメータ		テスト条件	値	単位
総則				
CLR	外部空間距離 ⁽¹⁾	空気を介した最短のピン間距離	> 4.1	mm
CPG	外部沿面距離 ⁽¹⁾	パッケージ表面に沿った最短のピン間距離	> 4.1	mm
DTI	絶縁物を介した距離	最小内部ギャップ (内部空間距離)	> 50	μm
CTI	比較トラッキング インデックス	DIN EN 60112 (VDE 0303-11)、IEC 60112	> 600	V
	材料グループ	IEC 60664-1 に準拠	I	
	過電圧カテゴリ	定格商用電源 V _{RMS} が 300V 以下	I-III	
		定格商用電源 V _{RMS} が 600V 以下	I-II	
		定格商用電源 V _{RMS} が 1000V 以下	I-I	
DIN EN IEC60747-17 (VDE 0884-17) ⁽²⁾				
V _{IORM}	最大反復ピーク絶縁電圧	AC 電圧 (バイポーラ)	1159	V _{PK}
V _{IOWM}	最大動作絶縁電圧	AC 電圧 (正弦波)、絶縁膜経時破壊 (TDDB) テスト	820	V _{RMS}
		DC 電圧	1000	V _{DC}
V _{IOTM}	最大過渡絶縁電圧	V _{TEST} = V _{IOTM} 、t = 60s (認定時テスト)	4243	V _{PK}
		V _{TEST} = 1.2 × V _{IOTM} 、t = 1s (100% 出荷時テスト) production	5091	V _{PK}
V _{IMP}	最大インパルス電圧 ⁽³⁾	気中でテスト、IEC 62368-1 に準拠した 1.2/50μs の波形	5000	V _{PK}
V _{IOSM}	最大サージ絶縁電圧 ⁽⁴⁾	IEC 62368-1 に準拠し油中でテスト (認定試験)、1.2/50μs の波形	6500	V _{PK}

6.6 絶縁仕様 (続き)

パラメータ		テスト条件	値	単位
q _{pd}	見掛けの電荷 ⁽⁵⁾	手法 a、入力 / 出力安全性テストのサブグループ 2 および 3 の後、V _{pd(ini)} = V _{IOTM} 、t _{ini} = 60s、V _{pd(m)} = 1.2 × V _{IORM} 、t _m = 10s	≤ 5	pC
		手法 a、環境テストのサブグループ 1 の後、V _{pd(ini)} = V _{IOTM} 、t _{ini} = 60s、V _{pd(m)} = 1.3 × V _{IORM} 、t _m = 10s	≤ 5	pC
		手法 b1、ルーチン テスト (100% 製造)、V _{pd(ini)} = V _{IOTM} 、t _{ini} = 1s、V _{pd(m)} = 1.5 × V _{IORM} 、t _m = 1s	≤ 5	pC
C _{IO}	絶縁バリア容量、入力から出力へ ⁽⁶⁾	V _{IO} = 0.5V _{PP} (1MHz 時)	< 3	pF
R _{IO}	絶縁抵抗、入力から出力へ ⁽⁶⁾	V _{IO} = 500V、T _A = 25°C	> 10 ¹²	Ω
		V _{IO} = 500V (100°C ≤ T _A ≤ 125°C 時)	> 10 ¹¹	Ω
		V _{IO} = 500V (T _S = 150°C 時)	> 10 ⁹	Ω
	汚染度		2	
	耐候性カテゴリ		40/125/21	
UL 1577				
V _{ISO}	絶縁耐圧	絶縁電圧に耐える、V _{TEST} = V _{ISO} 、 t = 60s (認定時テスト)、 V _{TEST} = 1.2 × V _{ISO} 、t = 1s (100% 出荷時テスト)	3000	V _{RMS}

- 沿面距離および空間距離の要件は、アプリケーション個別の機器絶縁規格に従って適用する必要があります。沿面距離および空間距離を維持するために、プリント基板上でインレータの取り付けパッドによってこの距離が短くならないように注意して基板を設計する必要があります。場合によっては、プリント基板上の沿面距離と空間距離が等しくなります。プリント基板上にグループヤリブを設けるなどの技法を使用して、これらの仕様値を大きくすることができます。
- この絶縁素子は、最大動作定格内に限定した基本的な電氣的絶縁に適しています。安全定格への準拠は、適切な保護回路によって保証する必要があります。
- テストは、パッケージのサージ耐性を判定するため、空気中で実行されます。
- テストは、絶縁バリアの固有サージ耐性を判定するため、油中で実行されます。
- 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
- 絶縁バリアのそれぞれの側にあるすべてのピンを互いに接続して、2 端子のデバイスを構成します。

6.7 安全限界値

安全限界値⁽¹⁾の目的は、入力または出力回路の故障による絶縁バリアの損傷の可能性を最小限に抑えることです。I/O 回路の故障により、グラウンドあるいは電源との抵抗が低くなることがあります。電流制限がないと、チップがオーバーヒートして絶縁バリアが破壊されるほどの大電力が消費され、ひいてはシステムの 2 次故障に到る可能性があります。

パラメータ		テスト条件	最大値	単位
I _S	安全入力、出力、または電源電流	R _{θJA} = 59.7°C/W、VINP = 5.5V、T _J = 150°C、T _A = 25°C、P _{OUT} = 1.9W	727	mA
		R _{θJA} = 59.7°C/W、V _{VINP} = 4.5V、T _J = 150°C、T _A = 25°C、P _{OUT} = 1.6W	822	mA
P _S	安全消費電力 (入力電力 - 出力電力)	R _{θJA} = 59.7°C/W、T _J = 150°C、T _A = 25°C	2.1	W
T _S	安全温度		150	°C

- 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。I_S および P_S パラメータはそれぞれ安全電流と安全電力を表します。I_S および P_S の最大限界値を超過してはなりません。これらの制限値は周囲温度 T_A によって変動します。
「熱に関する情報」の表にある、接合部と空気間の熱抵抗 R_{θJA} は、リード付き表面実装パッケージ用の high-K テスト基板上に実装されたデバイスの値です。これらの式を使って各パラメータの値を計算します。
T_J = T_A + R_{θJA} × P、ここで P は本デバイスで消費される電力です。
T_{J(max)} = T_S = T_A + R_{θJA} × P_S、ここで T_{J(max)} は最大許容接合部温度です。
P_{INP} = P_S + P_{OUT} = I_S × VINP、ここで V_{INP} は入力電圧です。

6.8 電気的特性

特に記述のない限り、動作温度範囲全体 ($T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$)、 $V_{VINP} = 5.0\text{V}$ 、 $C_{IN1} = C_{OUT1} = 15\text{nF}$ 、 $C_{IN2} = 10\mu\text{F}$ 、 $C_{OUT2} = 22\mu\text{F}$ SEL を VCC に接続、 $EN/FLT = 5.0\text{V}$ 。代表値はすべて、 $V_{VINP} = 5.0\text{V}$ 、 $T_A = 25^{\circ}\text{C}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電源 (1 次側。すべて GNDP に対する電圧)						
I_{VINP_Q}	VIN 静止電流 ディスエーブル	EN/FLT = Low、VINP = 5.0V、無負荷			180	uA
I_{VINP_NL}	VIN 動作電流、無負荷	EN/FLT = High、VINP = 4.5V~5.5V、VCC = 3.3V 無負荷		4	10	mA
		EN/FLT = High、VINP = 4.5V~5.5V、VCC = 3.7V 無負荷		4	10	mA
I_{VINP_FL}	VIN 動作電流、イネーブル、全負荷	EN/FLT = High、VINP = 5.0V、VCC = 3.3V、 $I_{OUT} = 300\text{mA}$ 、 $T_A = 25^{\circ}\text{C}$	375	395	412	mA
I_{VINP_SC}	VCC 短絡時の VINP 電源からの DC 電流	EN/FLT = High、VINP = 5.0V、VCC = 0V、 $T_A = 25^{\circ}\text{C}$ ⁽¹⁾		45		mA
UVLOP コンパレータ (1 次側。すべて GNDP に対する電圧)						
$V_{VINP_UV_LO_R}$	VINP 低電圧ロックアウトスレッショルド立ち上がり			2.8	2.9	V
$V_{VINP_UV_LO_F}$	VINP 低電圧ロックアウトスレッショルド立ち下がり		2.6	2.7		V
V_{UVLO_H}	VINP 低電圧ロックアウトヒステリシス			0.1		V
OVLO コンパレータ (1 次側。すべて GNDP に対する電圧)						
$V_{VINP_OV_LO_R}$	VINP 高電圧ロックアウトスレッショルド立ち上がり			5.77	5.9	V
$V_{VINP_OV_LO_F}$	VINP 高電圧ロックアウトスレッショルド立ち下がり		5.55	5.72		V
V_{VINP_H}	VINP 過電圧誤動作防止のヒステリシス			0.05		V
スイッチング特性						
f_{Sw}	DC/DC コンバータのスイッチング周波数			64.5		MHz
1 次側サーマルシャットダウン						
$TSDP_R$	1 次側過熱シャットダウンの立ち上がりスレッショルド		150	165		$^{\circ}\text{C}$
$TSDP_F$	1 次側過熱シャットダウンの立ち下がりスレッショルド		130			$^{\circ}\text{C}$
$TSDP_H$	1 次側過熱シャットダウンのヒステリシス			20		$^{\circ}\text{C}$
$t_{TSHUTP_D_EGLITCH_D}$	1 次側過熱シャットダウンのデジタルグリッチ除去時間。			64		us
EN/FLT ピン						
V_{EN_R}	イネーブル電圧立ち上がりスレッショルド	EN/FLT = 0V ~ 5.0V			2.1	V
V_{EN_F}	イネーブル電圧立ち下がりスレッショルド	EN/FLT = 5.0V ~ 0V	0.8			V
I_{EN}	イネーブル ピンの入力電流	EN/FLT = 5.0V			10	uA
I_{EN}	イネーブル ピンの入力電流	$V_{EN} \leq V_{EN_R}$			10	uA
I_{FLT}	フォルト発生時の FAULT ピンのシンク電流	EN/FLT > 0.5V	0.375			mA
V_{FLT}	フォルト発生時の EN/FLT ピンの電圧	最小 18k Ω (許容誤差 10%) 抵抗を EN/FLT ピンに接続します			0.5	V
t_{Fault}	フォルトが発生したときの EN/FLT プルダウン間隔	EN/FLT > 0.5V、フォルト発生		200		us
1 次側ソフトスタート						

6.8 電気的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$)、 $V_{VINP} = 5.0\text{V}$ 、 $C_{IN1} = C_{OUT1} = 15\text{nF}$ 、 $C_{IN2} = 10\mu\text{F}$ 、 $C_{OUT2} = 22\mu\text{F}$ SEL を VCC に接続、EN/FLT = 5.0V。代表値はすべて、 $V_{VINP} = 5.0\text{V}$ 、 $T_A = 25^{\circ}\text{C}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
tSOFT_STA RT_TIMEO UT	ソフト スタート時間	タイマはリセットされ、(VIN > UVLO_P およ び EN = High) と起動されます。		16		ms
tON-MAX	PSON に関係なく、Ton の 1 次側の最大値 が制限されます			13		μs
tOFF-MIN	過電力保護時の最小 Toff			1.5		μs
VCC 出力電圧 (2 次側。すべて GNDS に対する電圧)						
VCC	絶縁型電源のレギュレーション済み出力電 圧	VINP = 5.0V、SEL = VCC、IOUT = 0 - 300mA	3.2	3.3	3.4	V
		VINP = 5.0V、SEL = GNDS、IOUT = 0 - 270mA	3.59	3.7	3.81	V
	安定化出力電圧精度の高い絶縁型電源	VINP = 4.5V ~ 5.5V、VCC = 3.3V/3.7V	-4		4	%
VCC_Line	Vcc DC ラインレギュレーション	VINP = 4.5V ~ 5.5V、VCC = 3.3V、IOUT = 150mA		2	12	mV/V
		VINP = 4.5V ~ 5.5V、VCC = 3.7V、IOUT = 150mA		2	12	mV/V
VCC_Load	Vcc DC 負荷レギュレーション	VINP = 5.0V、VCC = 3.3V、IOUT = 0 - 300mA		0.5	0.7	%
		VINP = 5.0V、VCC = 3.7V、IOUT = 0 - 270mA		0.5	0.7	%
VCC_Rippl e	絶縁型電源出力の電圧リップル	帯域幅 20MHz、VINP = 5.0V、VCC = 3.3V、Iout = 300mA、TA = 25°C ⁽¹⁾		50	75	mV
EFF	PVCC から PVINP への効率	VINP = 5.0V、VCC = 3.3V、Iout = 300mA、 TA = 25°C		51		%
VCC_Rise	10% ~ 90% からの VCC 立ち上がり時間	VINP = 5.0V、VCC = 3.3V、TA = 25°C、 IOUT = 70mA ⁽¹⁾		450	700	us
		VINP = 5.0V、VCC = 3.7V、TA = 25°C、 IOUT = 70mA ⁽¹⁾		450	700	us
UVLO_S コンパレータ (2 次側。すべて GNDS に対する電圧)						
VVCC_UVL O	VCC 低電圧ロックアウト スレッシュホールド			2.4		V
VCC UVP 低電圧保護 (2 次側。すべて GNDS に対する電圧)						
KVCC_UVP	VCC 低電圧誤動作防止スレッシュホールド比	VCC= 3.3V、VUVP = VCC * 90%		90		%
VUVP_H	VCC 低電圧保護ヒステリシス	VCC =3.3V	52	66	90	mV
tVCC_UVP_ DEGLITCH	VCC 低電圧保護のグリッチ除去時間			53		us
VUVP_H	VCC 低電圧保護ヒステリシス	VCC =3.7V	68	93	112	mV
VCC OVP 過電圧保護 (2 次側。すべて GNDS に対する電圧)						
VVCC_OV P_R	VCC 過電圧保護の立ち上がりスレッシュホールド	VCC = 3.3V		3.75	3.8	V
VVCC_OV P_H	VCC 過電圧保護のヒステリシス	VCC = 3.3V		0.1		V
tVCC_OVP_ _deglitch	VCC 過電圧保護のグリッチ除去時間	VCC = 3.3V			3	μs
VVCC_OV P_R	VCC 過電圧保護の立ち上がりスレッシュホールド	VCC = 3.7V		4.2	4.27	V

6.8 電気的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$)、 $V_{VINP} = 5.0\text{V}$ 、 $C_{IN1} = C_{OUT1} = 15\text{nF}$ 、 $C_{IN2} = 10\mu\text{F}$ 、 $C_{OUT2} = 22\mu\text{F}$ SEL を VCC に接続、 $EN/FLT = 5.0\text{V}$ 。代表値はすべて、 $V_{VINP} = 5.0\text{V}$ 、 $T_A = 25^{\circ}\text{C}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{VCC_OV_P_H}$	VCC 過電圧保護のヒステリシス	VCC = 3.7V		0.1		V
2 次側サーマルシャットダウン						
TSD_{S_R}	2 次側過熱シャットダウンの立ち上がりスレッショルド		150	165		$^{\circ}\text{C}$
TSD_{S_F}	2 次側過熱シャットダウンの立ち下がりスレッショルド		130			$^{\circ}\text{C}$
TSD_{S_H}	2 次側過熱シャットダウンのヒステリシス			20		$^{\circ}\text{C}$
AUTO_RESTART						
$t_{RESTART}$	1 次側の自動再起動時間	2 次側フォルトがアサートまたはソフトスタートタイムアウトが終了した後		155		ms

(1) 設計により規定されています。量産では検査していません。

6.9 絶縁特性曲線

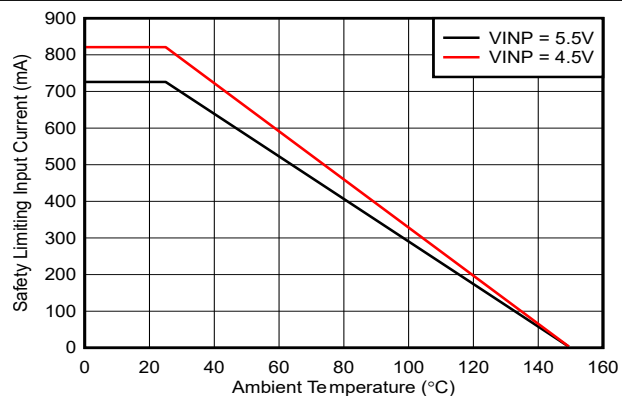


図 6-1. 安全関連制限電流の熱ディレーティング曲線

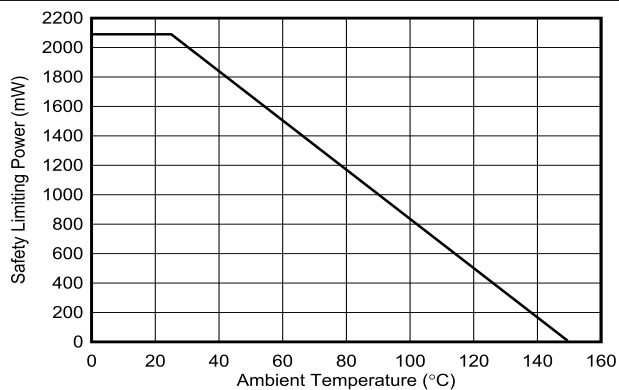


図 6-2. 安全関連制限電力の熱ディレーティング曲線

6.10 代表的特性

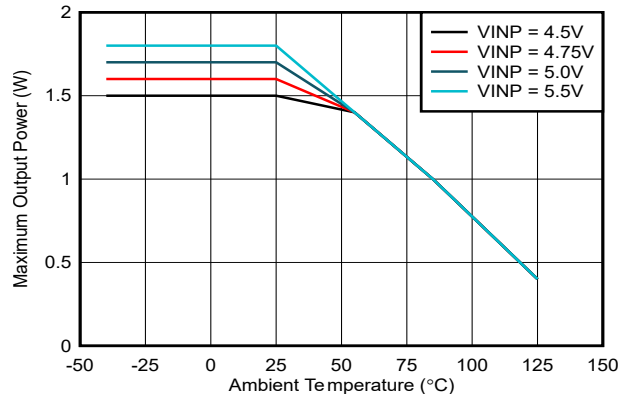


図 6-3. 最大出力電力と周囲温度との関係 : $V_{CC} = 3.30V$, $C_{OUT2} = 22\mu F$

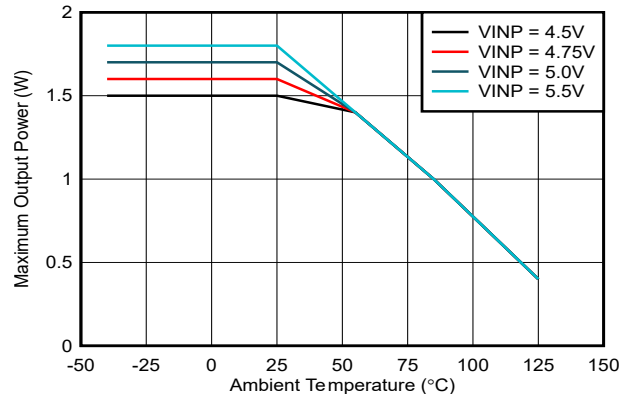


図 6-4. 最大出力電力と周囲温度との関係 : $V_{CC} = 3.7V$, $C_{OUT2} = 22\mu F$

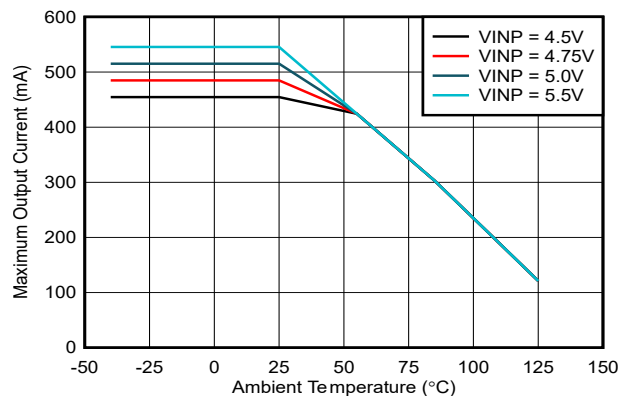


図 6-5. 最大出力電流と周囲温度との関係 : $V_{CC} = 3.3V$, $C_{OUT2} = 22\mu F$

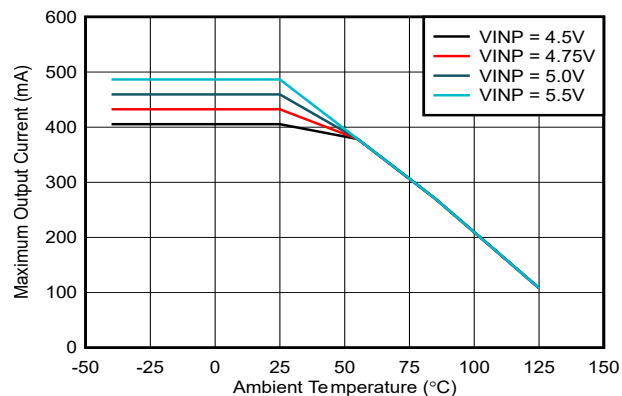


図 6-6. 最大出力電流と周囲温度との関係 : $V_{CC} = 3.7V$, $C_{OUT2} = 22\mu F$

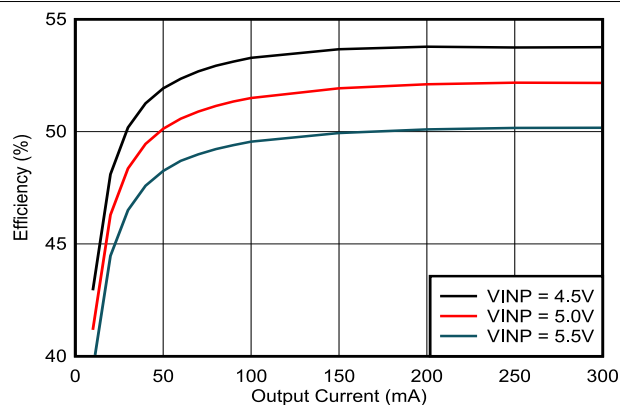


図 6-7. 効率と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $T_A = 25^\circ C$, $C_{OUT2} = 22\mu F$

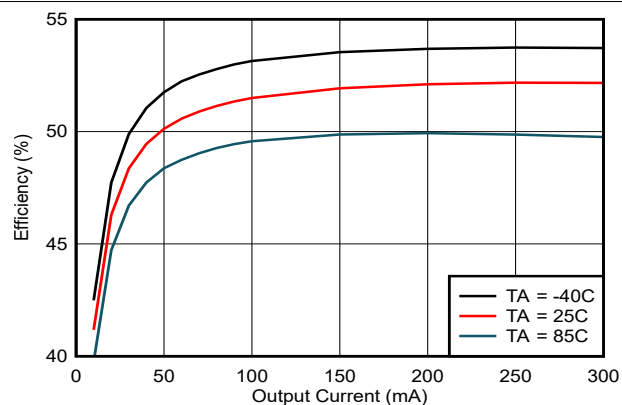


図 6-8. 効率と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $V_{INP} = 5.0V$, $C_{OUT2} = 22\mu F$

6.10 代表的特性 (続き)

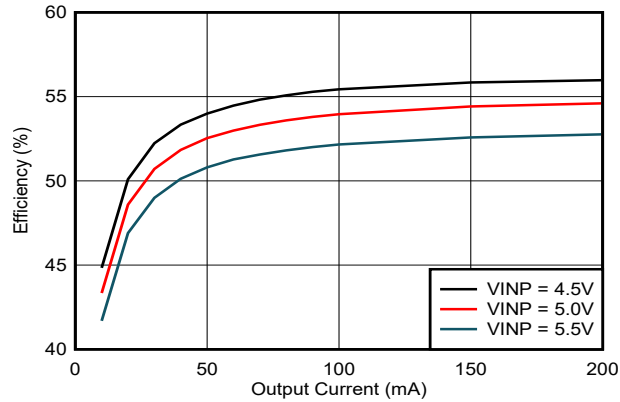


図 6-9. 効率と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.7V$, $T_A = 25^\circ C$, $C_{OUT2} = 22\mu F$

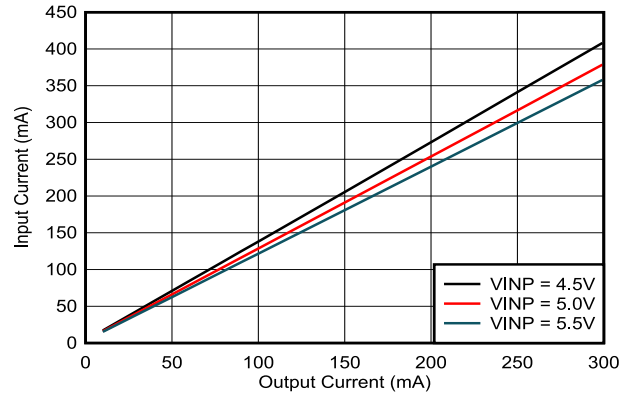


図 6-10. 入力電流 (I_{VINP}) と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $T_A = 25^\circ C$, $C_{OUT2} = 22\mu F$

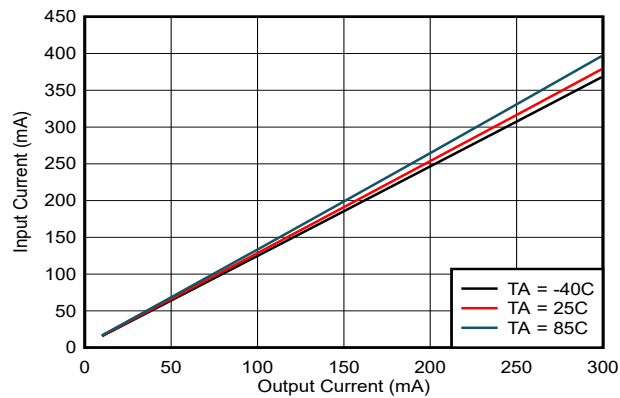


図 6-11. 入力電流 (I_{VINP}) と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $V_{INP} = 5.0V$, $C_{OUT2} = 22\mu F$

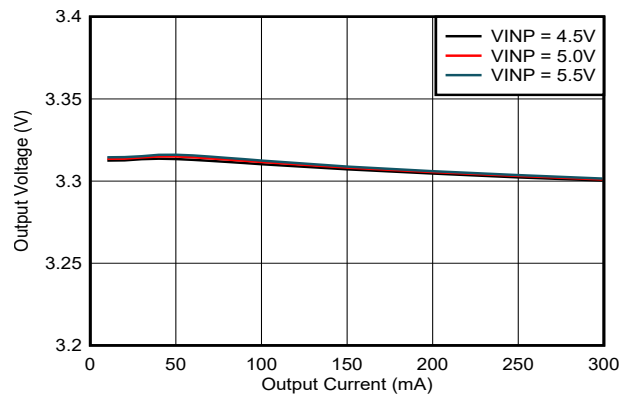


図 6-12. 出力電圧制御 (V_{VCC}) と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $T_A = 25^\circ C$, $C_{OUT2} = 22\mu F$

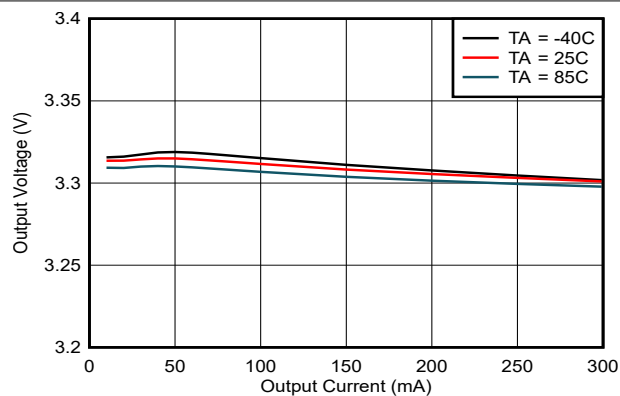


図 6-13. 出力電圧制御 (V_{VCC}) と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.3V$, $V_{INP} = 5.0V$, $C_{OUT2} = 22\mu F$

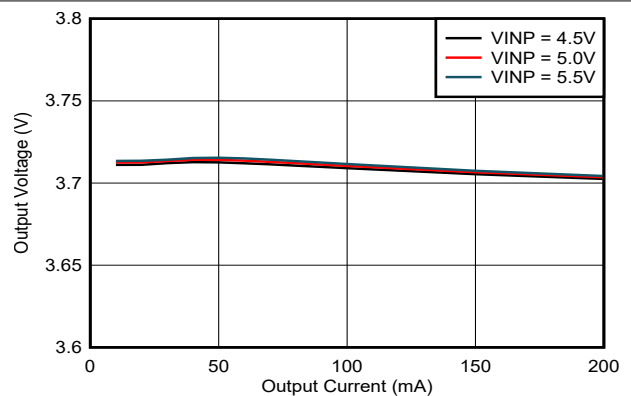


図 6-14. 出力電圧制御 (V_{VCC}) と負荷電流 (I_{VCC}) との関係 : $V_{CC} = 3.7V$, $T_A = 25^\circ C$, $C_{OUT2} = 22\mu F$

7 詳細説明

7.1 概要

UCC33410-Q1 デバイスは、高効率で低放射の絶縁型 DC/DC コンバータを統合しています。このデバイスは、最小限の受動部品で完全に機能する DC/DC 電源モジュールを構成でき、高電力密度の VSON-12 ピン パッケージである低プロファイルにおいて、広範囲の動作温度にわたり、 3kV_{RMS} 基本絶縁バリアを介して最大 1.0 W の電力を供給できます。

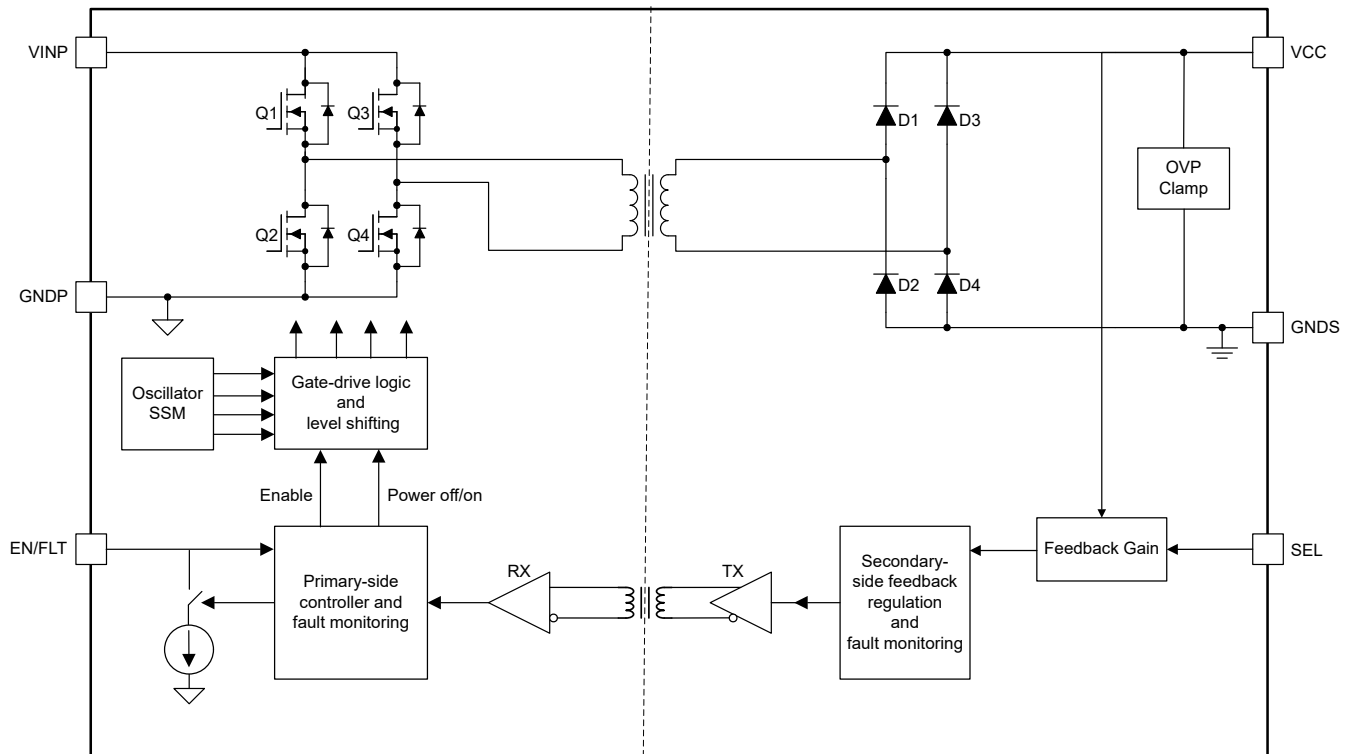
このモジュールは使いやすく、低プロファイル、高電力密度であるため、サイズに制約があり、コストに敏感なシステムに適しています。大きくて高価なトランス ベースの設計を、最小限の設計労力で置き換えることができます。

内蔵の DC/DC コンバータは、スイッチ モード動作および独自の回路技法を使用して、あらゆる負荷条件において電力損失を低減し効率を高めます。特殊な制御メカニズム、クロック方式、オンチップトランスの使用により、高効率と低電磁放射を実現しています。

VVINP 電源は、内蔵トランスに接続された電力段をスイッチングする 1 次側電源コントローラに供給されます。電力は 2 次側に転送され、整流および制御されます。高速ヒステリシス バースト モード制御方式は VCC を監視して、通常および過渡負荷イベント時にヒステリシス帯域内に維持されると同時に、あらゆる負荷条件にわたって効率的な動作が維持されます。VCC は、SEL ピン接続によって 3.3 V または 3.7 V に安定化されており、より厳格なレギュレーションや、出力リップルの要件が低いアプリケーションで、ポストレギュレータ LDO に対して十分なヘッドルームを確保できます。

このデバイスにはイネーブルピンがあり、システムの要件に応じてデバイスをオンまたはオフにできます。システムが低消費電力モードで動作する場合、イネーブル ピンを Low にプルすると、静止電流を大幅に低減できます。イネーブル ピンはフォルト通知ピンとして使用します。 $18\text{ k}\Omega$ に接続すると、本デバイスが故障によりシャットダウンした際、このピンは t_{Fault} の間 Low にプルされます。このデバイスは、ソフト スタート メカニズムを搭載しており、最小の入力突入電流で VCC をスムーズに高速に上昇させ、デバイスの入力に電力を供給するフロントエンド電源のサイズ超過を防止します。

7.2 機能ブロック図



7.3 機能説明

7.3.1 イネーブルおよびディセーブル

EN/FLT ピンを Low に強制すると、デバイスがディセーブルされ、VINP 消費電力が大幅に削減されます。EN/FLT ピンを High にプルすると、通常のデバイス機能が有効化されます。EN/FLT ピンには弱い内部プルダウン抵抗があるため、ノイズの多いシステムでは、このピンをフローティングにしておくことは推奨しません。

7.3.2 出力電圧のソフトスタート

UCC33410-Q1 にはソフトスタート機構があり、最小限の入力突入電流でスムーズかつ高速なソフトスタート動作を実現します。出力電圧ソフトスタートの図を、[図 7-1](#) に示します。VINP > V_{VINP_UVLO_R} かつ EN/FLT が High にプルされると、ソフトスタートシーケンスは 1 次デューティサイクルの開ループ制御から開始されます。電力段は固定バースト周波数で動作し、デューティ サイクルは段階的に増加します。出力電圧 VCC を立ち上げる際の入力突入電流を低減するよう、デューティ サイクルの変化率はデバイス内であらかじめプログラムされています。このデューティ サイクル制限を解放する前に、2 次側の VCC 電圧が V_{VCC_UVLO} を通過するまで、このフェーズの間の最大デューティ サイクルを 62.5% に制限します。この制限により、本デバイスが短絡状態で起動し、VCC が立ち上がらない場合に、過剰な入力電流が流れることを防ぎます。

ソフトスタート時間は、出力コンデンサ、入力電圧、負荷条件に応じて変化します。UCC33410-Q1 にはソフトスタートタイムアウト機能があり、ソフトスタート時に VCC の出力電圧の状態を監視します。特定の条件では、[図 7-2](#) に示すように出力電圧が短絡したこと、推奨動作条件を超える重負荷条件、または出力コンデンサの値が大きいことが原因で、VCC が定常状態のレギュレーション閾値に達しない場合があります ([図 7-3](#) を参照)。これらの条件で、VCC が定常状態のレギュレーションに達しないままソフトスタートのタイムアウト時間 t_{SOFT_START_TIMEOUT} が経過した場合、本デバイスはシャットダウンし、t_{Fault} の間 EN/FLT ピンは Low にプルされ、障害状態が通知されます。その後、自動再起動タイマが起動し、本デバイスは t_{RESTART} 後に再起動を試みます。フォルト通知と自動再起動の詳細については、[フォルト通知と自動再起動](#) を参照してください。同じ条件が継続する場合は、以下の [図 7-2](#) および [図 7-3](#) に示すように、同じサイクルが再度繰り返されます。

システム設計者は、UCC3341x_CALC を使用することで、システムの入力電圧、出力電圧、出力コンデンサ、ソフトスタート時の負荷条件に基づいて、上記のソフトスタートタイムアウト条件が発生するかどうかを確認できます。

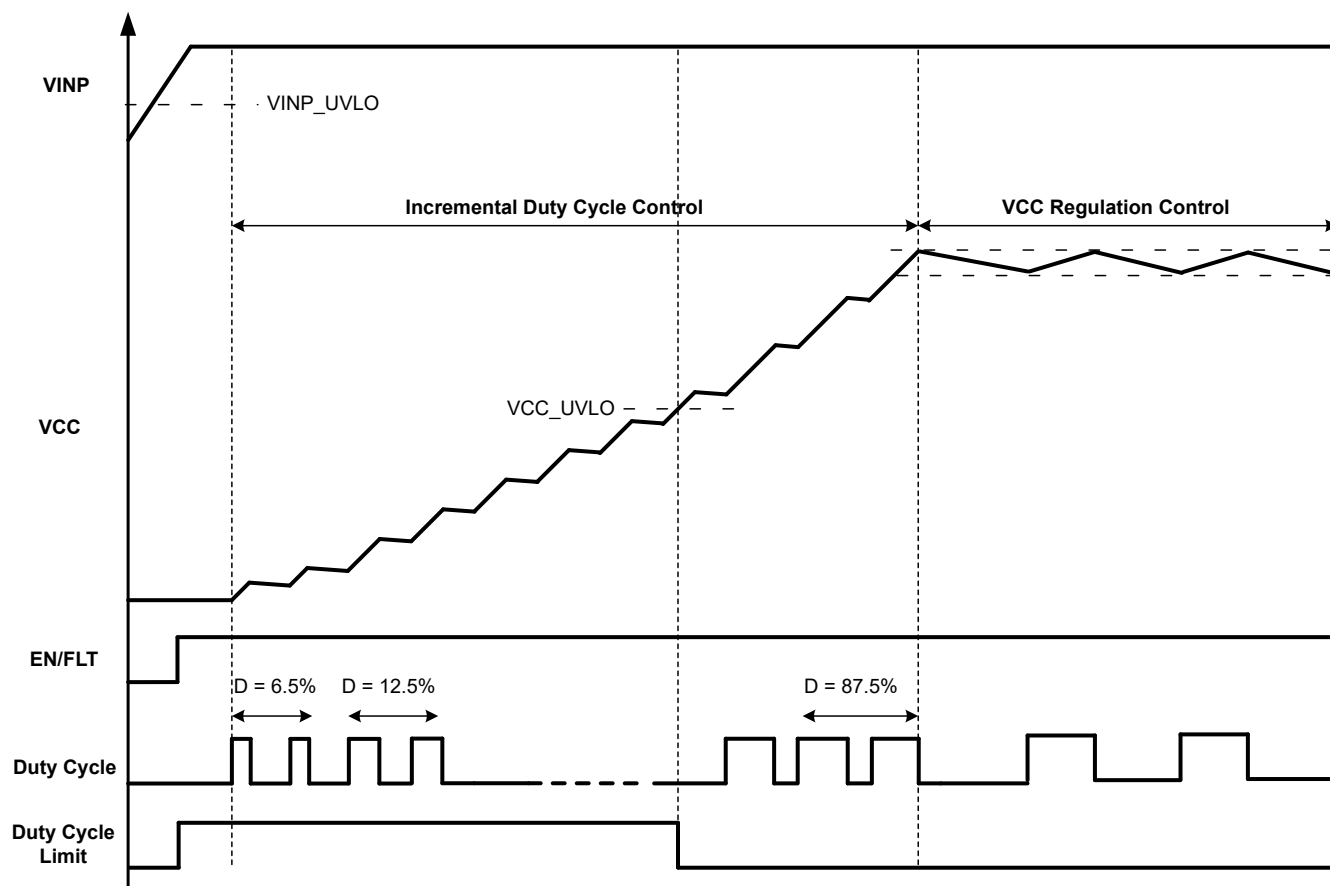


図 7-1. 出力電圧ソフトスタート図

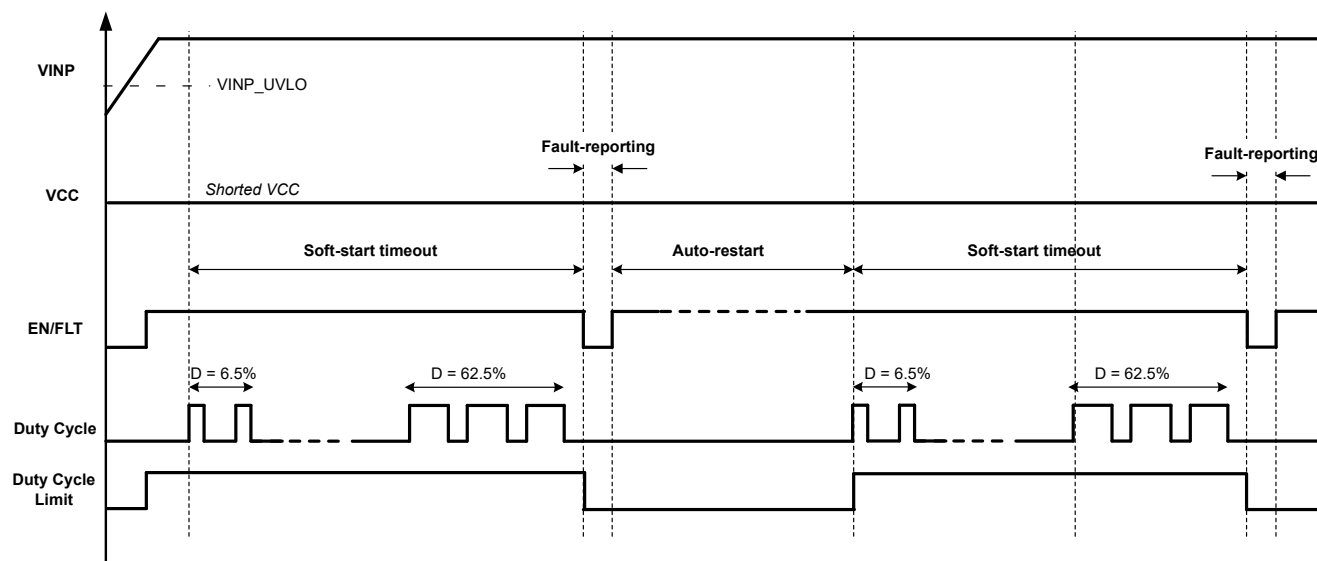


図 7-2. 短絡時のソフトスタート出力図

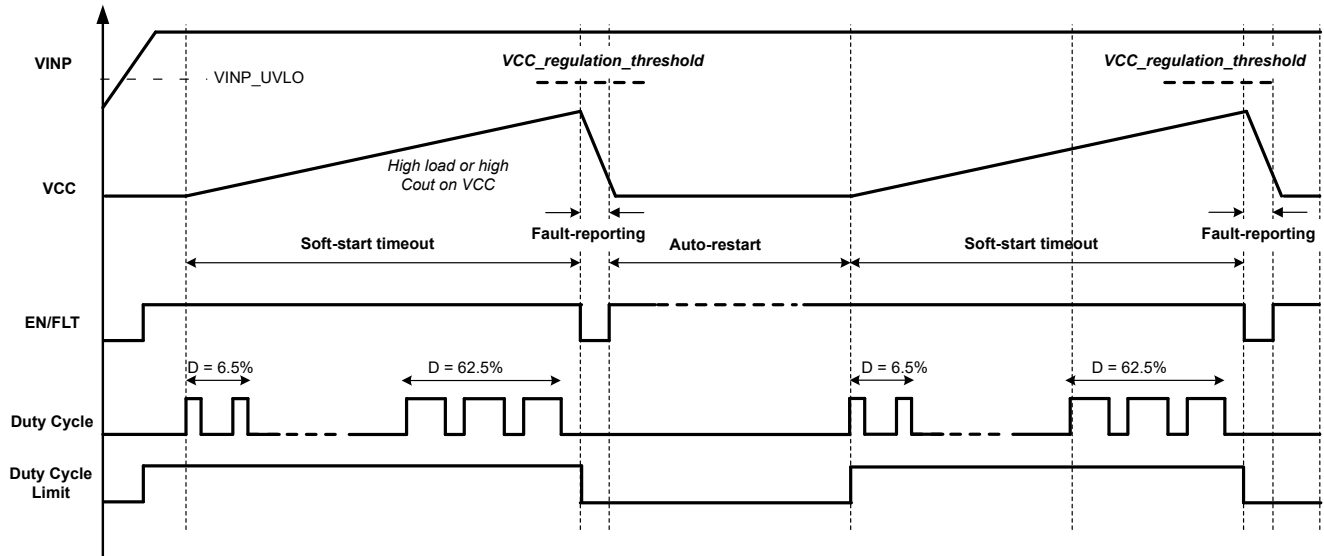


図 7-3. 高負荷または高出力コンデンサ条件でのソフトスタート図

7.3.3 定常状態出力電圧レギュレーション

UCC33410-Q1 は、に示すようにヒステリシス制御を使用して、図 7-4 に示されるような上限帯域と下限帯域の間の出力電圧をレギュレートします。2 次側のレギュレーション ブロックは、安定化された出力電圧を検出し、誘導性通信チャネル経由で 1 次側に帰還信号を送信します。これにより 1 次側電力段のオンまたはオフを切り替え、安定化された出力をヒステリシス帯域内に維持します。定常状態のレギュレーションでは、出力コンデンサと負荷条件に応じてバースト周波数が変化します。バースト周波数は高負荷条件で最大になり、軽負荷条件で最小になり、これにより軽負荷時の効率向上が可能になります。

バーストオン時間 (t_{ON}) は、高負荷条件や出力コンデンサが大きい場合に増加します。図 7-5 に示すように、バーストオン時間が t_{ON-MAX} を超えると、UCC33410-Q1 は過電力保護モードに移行します。この条件では、VCC が上側のヒステリシス・スレッショルドに達していないため、 $t_{OFF-MIN}$ の最小バーストオフ時間が経過した後、デバイスは電力段を再度オンにします。これは、高負荷状態が続く間繰り返され、結果として定常状態における VCC のピークツーピークリップルの上昇、あるいは VCC レギュレーション電圧の低下につながります。UCC3341x_CALC により、システム設計者は、目標の最大負荷および入力電圧範囲条件に合わせて出力コンデンサを適切に選択し、この条件がトリガされないようにできます。

UCC33410-Q1 を使用すると、SEL ピン接続に基づいて VCC のレギュレートされた出力電圧 (VCC_REG) を選択できます。それから VCC は、SEL = VCC で 3.3V、SEL = GNDS で 3.7V にプログラムされます。VCC < V_{VCC_UVLO} スレッショルドのとき、ソフトスタートシーケンス中に SEL ピンの電圧が監視されます。この初期監視の後、SEL ピンは VCC 出力レベルに影響を与えないことに注意してください。出力モードの選択を変更するには、EN/FLT ピンをトグルするか、VINP 電源をオフにして再度オンにする必要があります。

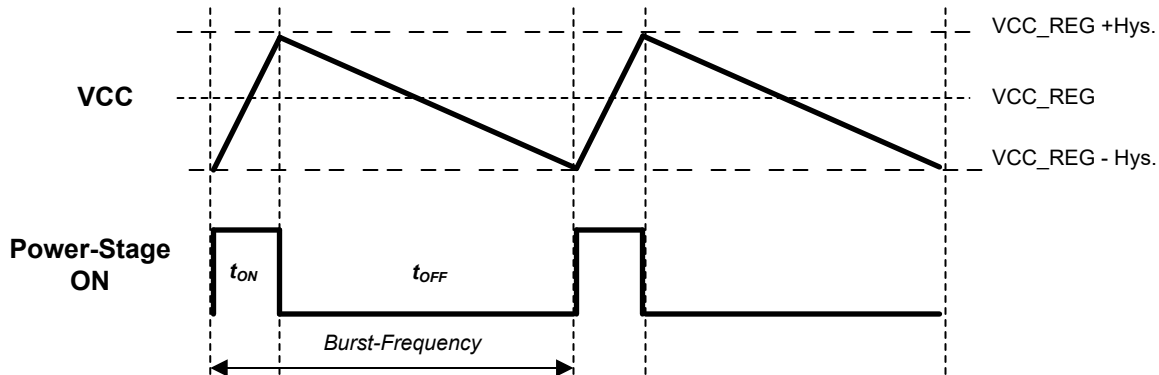


図 7-4. 出力電圧ヒステリシスモード制御

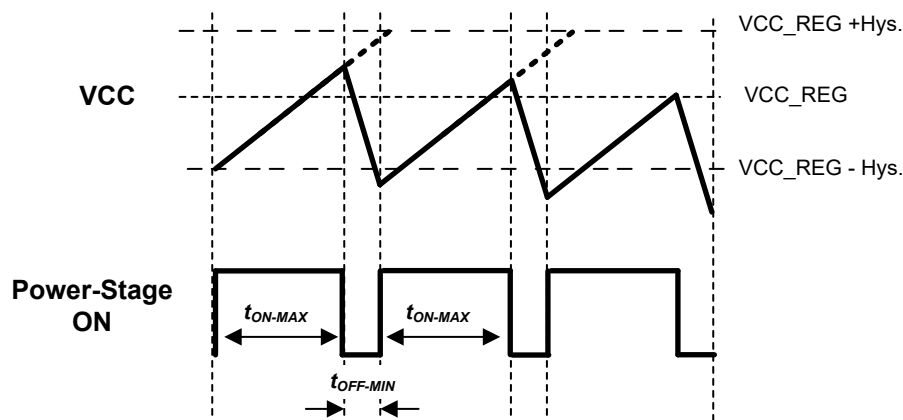


図 7-5. 過電力保護の条件

7.3.4 保護機能

UCC33410-Q1 には、入力低電圧ロックアウト、入力過電圧ロックアウト、出力低電圧保護、過熱保護などの完全な保護機能セットを備えています。さらに、本デバイスにはフォルト通知メカニズムが搭載されており、シャットダウンを引き起こすあらゆる故障をシステムに通知します。特定の故障条件下では、本デバイスはシャットダウンし、 t_{RESTART} 経過後に自動再起動を試みます。

7.3.4.1 入力低電圧および過電圧誤動作防止

UCC33410-Q1 は、4.5V ~ 5.5V の入力電圧範囲で動作できます。 $V_{\text{INP}} < V_{\text{VINP_UVLO_F}}$ または $V_{\text{INP}} > V_{\text{VINP_OVLO_R}}$ の条件が発生すると、コンバータはスイッチングを停止し、デバイスはシャットダウンします。 V_{INP} が通常動作範囲に戻ると、 $V_{\text{INP}} > V_{\text{VINP_UVLO_R}}$ または $V_{\text{INP}} < V_{\text{VINP_OVLO_F}}$ となります。デバイスは、自動再起動タイマを待たずに、スイッチングを直ちに再開します。

7.3.4.2 出力低電圧保護

UCC33410-Q1 には、過負荷状況が発生したときに部品を保護する低電圧保護機能があります。 V_{CC} で過負荷または短絡が発生し、 $V_{\text{CC}} < V_{\text{UVP}}$ の状態が発生した場合、コンバータはソフト スタート動作のようにデューティ サイクル制限モードに移行し、 $t_{\text{VCC_UVP_DEGLITCH}}$ のグリッチ除去時間が経過した後にシャットダウンします。グリッチ除去時間は、瞬間的な過負荷や短絡条件によって迅速に除去され、通常動作が再開される可能性がある場合に対応するために追加されます。本デバイスがシャットダウンすると、 t_{RESTART} 経過後に自動再起動を試みます。故障状態が解消されない場合、本デバイスは再度シャットダウンし、別の自動再起動を試みます。

7.3.4.3 出力過電圧保護

UCC33410-Q1 には、出力電圧に大きなオーバーシュートを発生させる過酷な過渡事象中に、負荷を過電圧条件から保護するための過電圧保護機能があります。VCC 電圧が $V_{VCC_OVP_R}$ スレッショルドを上回ると、OV_CLAMP 回路は、出力電圧が絶対最大動作条件内に収まっていることを確認します。コンバータはソフト スタート動作と同様にデューティ サイクル制限モードに移行し、 $t_{VCC_OVP_degitch}$ のグリッチ除去時間が経過するとシャット ダウンします。本デバイスがシャット ダウンすると、 $t_{RESTART}$ 経過後に自動再起動を試みます。故障状態が解消されない場合、本デバイスは再度シャット ダウンし、別の自動再起動を試みます。

7.3.4.4 過熱保護機能

UCC33410-Q1 は、1 次側および 2 次側電力段ならびに絶縁トランスを内蔵しています。電力変換に起因する電力損失により、モジュールの温度は周囲温度よりも高くなります。電源モジュールの安全な動作を確立するため、デバイスには過熱保護機能が搭載されています。1 次側電力段と 2 次側電力段の両方の温度が検出され、過熱保護スレッショルドと比較されます。1 次側電力段の温度が $TSDP_R$ を上回るか、2 次側電力段の温度が $TSDS_R$ を上回ると、モジュールは過熱保護モードに移行します。このモジュールは、 $t_{TSHUTP_DEGLITCH_D}$ のグリッチ除去時間が経過するとスイッチングを停止します。その後故障を報告し、 $t_{RESTART}$ 後に自動再起動を試みます。

7.3.4.5 フォルト通知と自動再起動

UCC33410-Q1 にはフォルト通知メカニズムがあり、システム レベルのマイコンにアラートを送信するか、デバイスの障害状態を監視する回路にシャットダウンにつながります。入力過電圧、過熱、または出力低電圧保護フォルトが発生した場合、1 次側コントローラとフォルト監視システムは、 t_{Fault} 期間にわたって I_{Fault} 電流をシンクする電流源をイネーブルにします。マイコンと EN/FLT ピンの間に $18k\Omega$ を超える抵抗が接続されている場合、前述のいずれかの故障が発生してデバイスがシャットダウンすると、EN/FLT ピンは t_{Fault} と同じ時間の間 V_{FLT} まで Low にプルされます (図 7-6 参照)。システムにフォルト通知メカニズムが不要な場合、EN/FLT ピンを $18k\Omega$ の抵抗なしでイネーブル ソース電圧に直接接続します。

デバイスには自動再起動機能があり、出力低電圧または過熱フォルトが発生したときに、デバイスがシャットダウンした後、この機能が実行されます。図 7-7 に示すように、 t_{Fault} の時間が経過するとタイマが起動し、 $t_{RESTART}$ 後に本デバイスは新しいソフト スタート シーケンスを試行します。故障が解消されると、VCC はソフト スタートしてレギュレーションに成功します。故障が解消されない場合、本デバイスは再びシャットダウンして故障を報告します。故障が続く間、本デバイスはヒカップ モードで安全に動作できます。

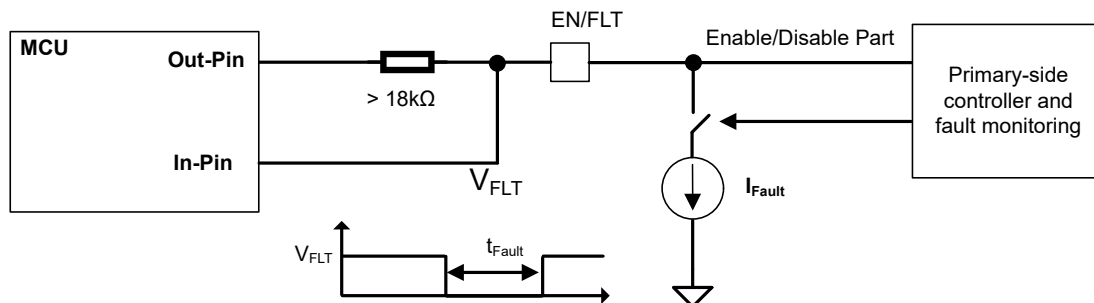


図 7-6. フォルト報告メカニズム

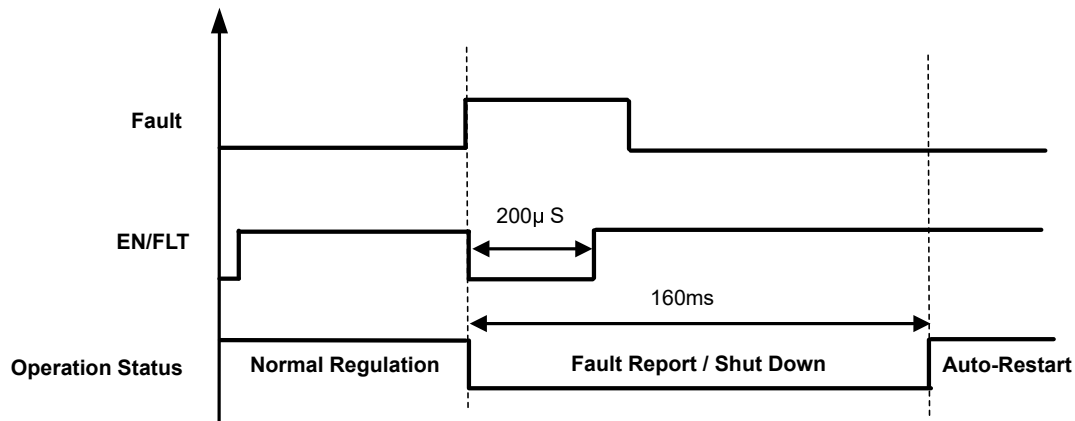


図 7-7. 自動リスタート動作

7.3.5 VCC 負荷の推奨動作領域

図 7-8 に、出力が過負荷になったときを含めた、出力負荷範囲全体における本デバイスの VCC レギュレーション動作を示します。デバイスを正常に動作させるには、デバイスの VCC 出力負荷が最大出力電流 I_{OUT_MAX} を超えないことを確認してください。UCC33410-Q1 に推奨動作領域を超えて負荷がかかると、VCC が低下します。そして、VCC_UVP スレッシュホールドを下回ると、本デバイスは電力制限モードに移行し、電力段がスイッチングを停止してシャットダウンするまで、デバイスへのストレスを回避します。

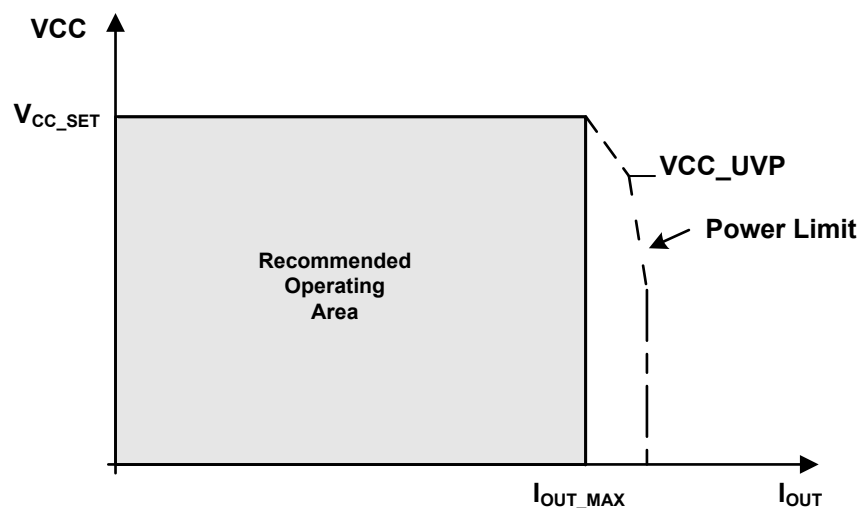


図 7-8. VCC 負荷の推奨動作領域の説明

7.3.6 電磁両立性 (EMC) に関する検討事項

UCC33410-Q1 デバイスは、適応型スペクトラム拡散変調 (SSM) アルゴリズムを内部発振器に使用して、デバイスからのノイズ放射を低減しています。適応型 SSM アルゴリズムにより、負荷条件に関係なく、各バーストサイクル中に 2 つの帯域間のスイッチング周波数範囲を確立し、さまざまな負荷条件で SSM が同様の影響を及ぼすようにします。さらに、UCC33410-Q1 は高度な内部レイアウト方式を使用して、放射エミッションをシステムレベルで最小限に抑えています。

7.4 デバイスの機能モード

表 7-1 に、このデバイスの電源機能モードを示します。

表 7-1. デバイスの機能モード

入力		絶縁電源の出力電圧 (VCC) 設定ポイント
EN/FLT	SEL	
High	VCC へ短絡	3.3V
High	GNDS へ短絡	3.7V
Low	x	0V
オープン ⁽¹⁾	オープン ⁽¹⁾	サポート対象外

- (1) SEL ピンおよび EN/FLT ピンには、グランドへの弱いプルダウン抵抗が内蔵されていますが、これらのピンをオープンのままにすることは推奨しません。

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

UCC33410-Q1 デバイスは、基板面積が限定されていて高集積を必要とするアプリケーション用です。また、このデバイスは、所要の絶縁仕様を満たす電力トランスが大型で高価になる高電圧アプリケーションにも最適です。

8.2 代表的なアプリケーション

図 8-1 に、絶縁負荷に電力を供給する UCC33410-Q1 デバイスの回路図を示します。

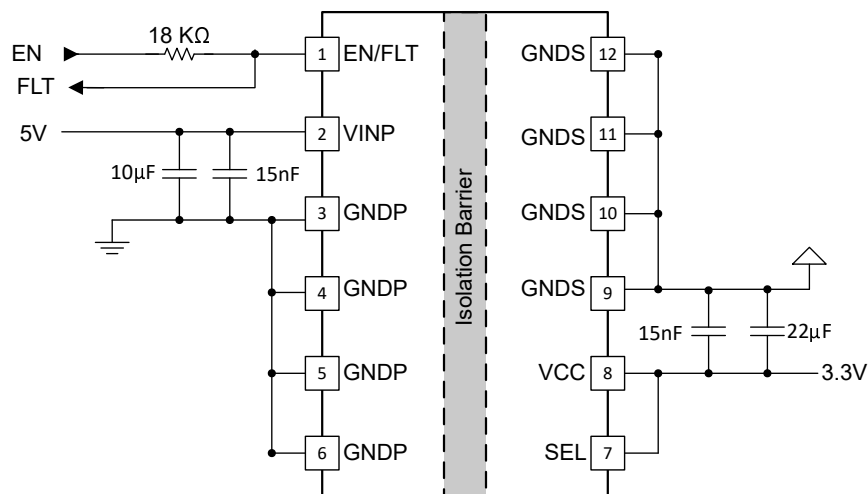


図 8-1. 代表的なアプリケーション

8.2.1 設計要件

UCC33410-Q1 を使用して設計するには、設計に関するいくつかの簡単な考慮事項を評価する必要があります。表 8-1 に、代表的なアプリケーションの推奨値を示します。UCC33410-Q1 の他の主要な設計上の考慮事項については、セクション 8.3 およびセクション 8.4 セクションを参照してください。

表 8-1. 設計パラメータ

パラメータ	推奨値
入力電源電圧、VINP	4.5V～5.5V
VINP と GNDP の間の最初のデカップリング容量 (C _{IN1})	10nF ～ 100nF、50V、±10%、X7R
VINP と GNDP の間にある 2 番目のデカップリング容量 (C _{IN2})	4.7μF ～ 20μF、10V、X7R
VCC と GNDS の間の最初のデカップリング容量 (C _{OUT1})	10nF ～ 100nF、50V、±10%、X7R
VCC と GNDS の間にある 2 番目のデカップリング容量 (C _{OUT2})	10μF ～ 33μF、10V、X7R
故障通知用の EN/FLT ピン抵抗	18kΩ 以上

8.2.2 詳細な設計手順

UCC33410-Q1 の設計手順は非常に簡単です。本デバイスでは、入力電源用として VINP ピンと GNDP ピンの間に 2 つのデカップリング コンデンサを接続し、絶縁出力電源用として VCC ピンと GNDS ピンの間に 2 つのデカップリング コンデンサを接続することで、完全に機能する DC/DC コンバータを構成できます。最初の小型のデカップリング コンデンサ (C_{IN1} または C_{OUT1}) により、優れた高周波応答とノイズ フィルタ能力が得られます。エネルギーを蓄積し、より小さなリップルで一定の DC を供給するため、2 番目の大容量のデカップリング コンデンサ (C_{IN2} または C_{OUT2}) を選択します。式 1 を使用して、電力定格 (ΔE)、VCC、VCC リップル (ΔVCC) を考慮して、推奨される C_{OUT2} の例を計算します。

$$C_{OUT2} = \frac{\Delta E}{VCC \times \Delta VCC} \quad (1)$$

図 7-6 に示すように、マイコンから EN/FLT ピンへの電流が I_{FLT} (フォルト発生時のシンク電流) よりも低いことを確認するため、EN/FLT ピン抵抗を 18kΩ 以上として選択します。

$$\frac{VINP_{max}}{R_{EN/FLT}} \leq I_{FLT} \quad (2)$$

SEL は、3.3V の出力電圧を選択するには VCC に、3.7V の出力電圧を選択するには GNDS に直接接続する必要があります。高い電圧設定にすることで、UCC33410-Q1 は、より高い電圧を出力できるようになり、外部 LDO がさらに高いレギュレーション精度を実現するための十分なヘッドルームが確保されます。

低 ESR、ESL セラミック コンデンサは、デバイス ピンの近くに接続することを推奨します。選択した VCC 出力コンデンサは実効バースト周波数に影響を及ぼすことに注意してください。

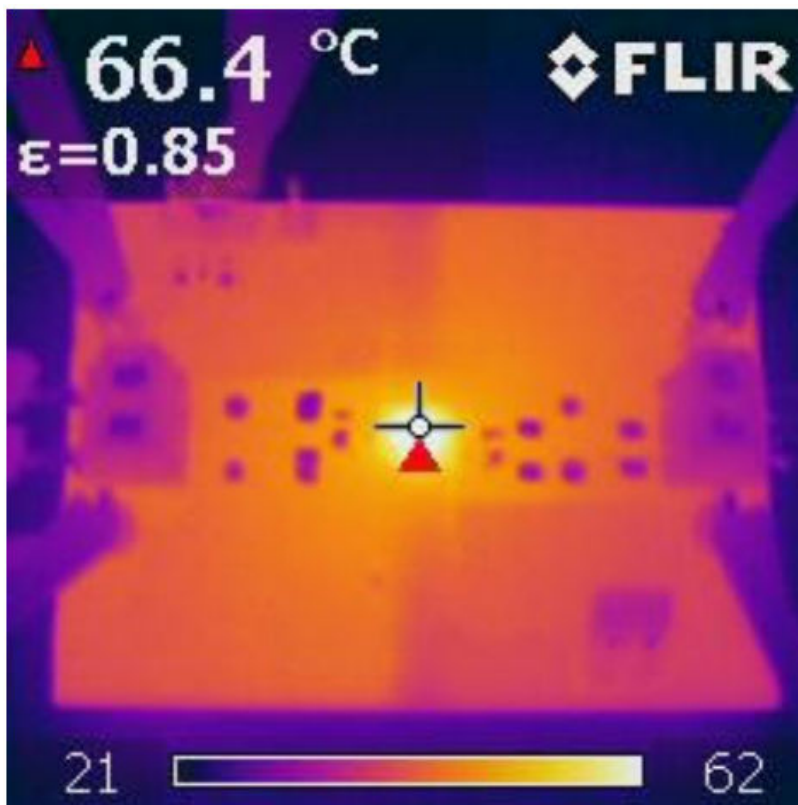


図 8-2. UCC33410-Q1 の熱画像 : VINP = 5.0V、VCC = 3.3V、P_{Out} = 1.0W

8.2.3 アプリケーション曲線

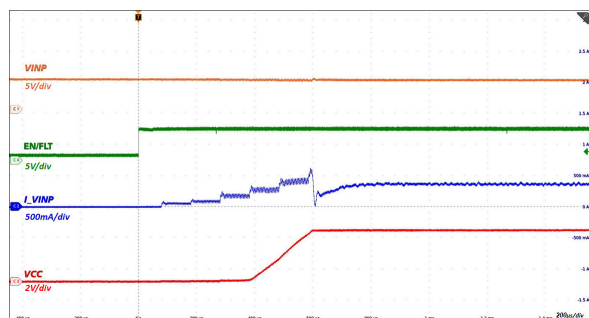


図 8-3. EN/FLT を Low から High に設定したスタートアップ : VINP = 5.0V、VCC = 3.3V、11Ω 負荷

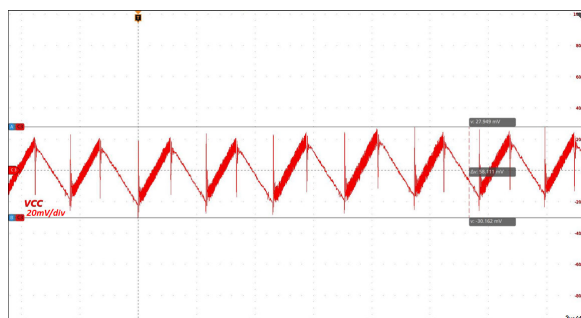


図 8-4. 定常状態出力電圧リップル : VINP = 5.0V、VCC = 3.3V、C_{OUT2} = 22μF、300mA 負荷

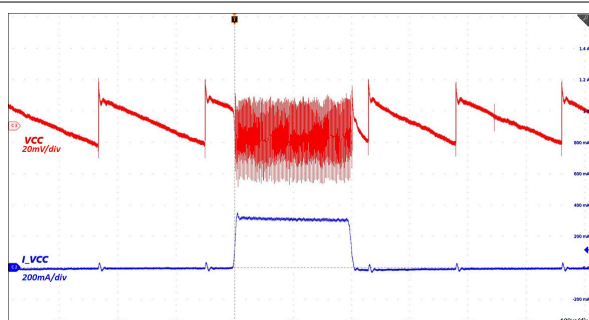


図 8-5. 負荷過渡 : VINP = 5.0V、VCC = 3.3V、C_{OUT2} = 22μF、I_{VCC} = 0mA - 300mA - 0mA

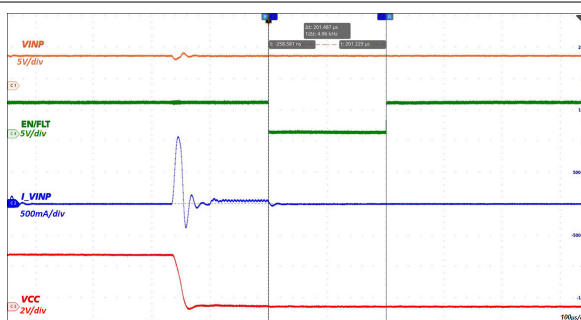


図 8-6. 出力短絡回路動作 : VINP = 5.0V

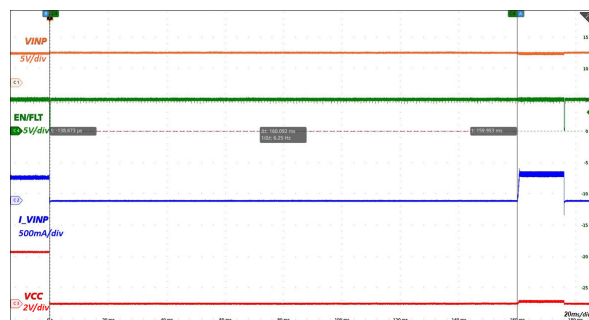


図 8-7. 短絡時の自動再起動動作出力 : VINP = 5.0V

8.3 電源に関する推奨事項

UCC33410-Q1 の推奨入力電源電圧 (VINP) は 4.5V ~ 5.5V です。信頼性の高い動作を確立するため、適切なデカップリング コンデンサを電源ピンのできるだけ近くに配置します。ローカルバイパスコンデンサは、入力の VINP ピンと GNDP ピンの間、および絶縁出力電源で VCC と GNDS の間に配置します。入力電源には、最終アプリケーションで必要とされる出力負荷をサポートできる適切な定格電流に加え、ソフト スタートのタイムアウトが終了する前に出力キャパシタンスを充電するための十分な電流が必要です (ソフト スタート時は通常 150mA)。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

UCC33410-Q1 の統合絶縁電源ソリューションは、システム設計の簡素化、基板面積の使用低減を可能にします。最適性能を実現するには、適切な PCB レイアウトが重要です。推奨事項のリストは次のとおりです。

- デカップリングコンデンサは、デバイスピンにできる限り近づけて配置してください。入力電源の場合、ピン 2 (VINP) とピン 3、4、5、6 (GNDP) の間に 0402 と 0805 のセラミックコンデンサを配置します。絶縁出力電源の場合、ピン 8 (VCC) とピン 9、10、11、12 (GNDS) の間に 0402 と 0805 のセラミックコンデンサを配置します。このコンデンサは、電力ドライブ回路の高速スイッチング波形に関連する過渡電流を供給するため、入力デカップリングコンデンサに特に重要になります。
- デバイスにはヒートシンク用のサーマルパッドがないため、デバイスはそれぞれの GND ピンを通じて熱を放散します。最適なヒートシンクを実現するために、すべての GNDP および GNDS ピンに十分な銅箔 (できればグランドプレーンに接続) が存在していることを確認してください。ビアをデバイスのピンに近づけて配置し、セラミックコンデンサとデバイスのピンとの間の高周波パスから遠ざけることは、熱性能を向上させるために不可欠です。
- スペースと層数が許せば、VINP、GNDP、VCC、および GNDS ピンを、適切なサイズの複数のビアを介して内部グランドプレーンまたは電源プレーンに接続することも推奨されます。または、損失を最小限に抑えるため、これらの配線の配線をできるだけ広くしてください。
- PCB の外層において、1 次側グランドプレーン (GNDP) とそれを基準とする信号、2 次側グランドプレーン (GNDS) とその信号との間隔に十分注意してください。2 つのグランドプレーンとそれぞれの信号の間隔が、デバイスパッケージの間隔よりも狭い場合、システムの実効沿面距離および空間距離が減少します。

8.4.2 レイアウト例

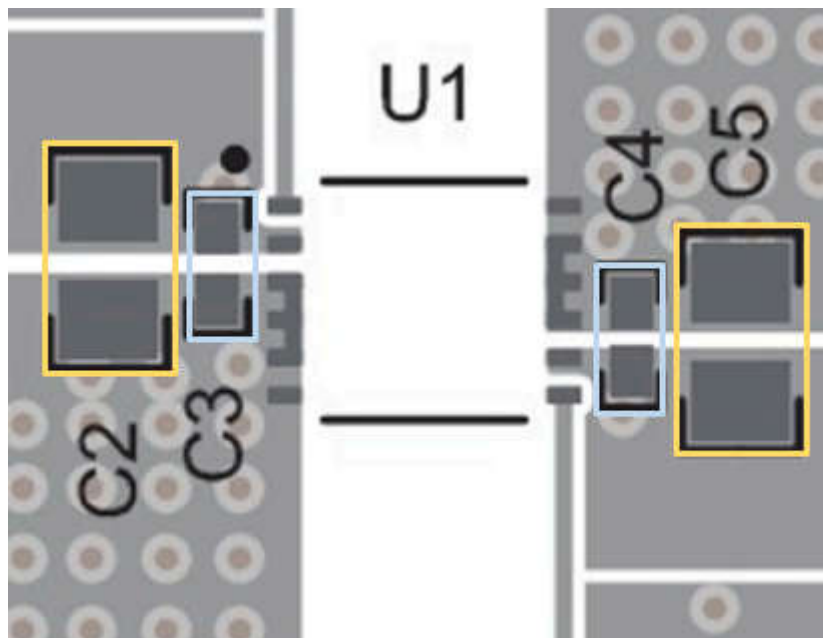


図 8-8. VINP (C2、C3) と VCC (C4、C5) コンデンサ

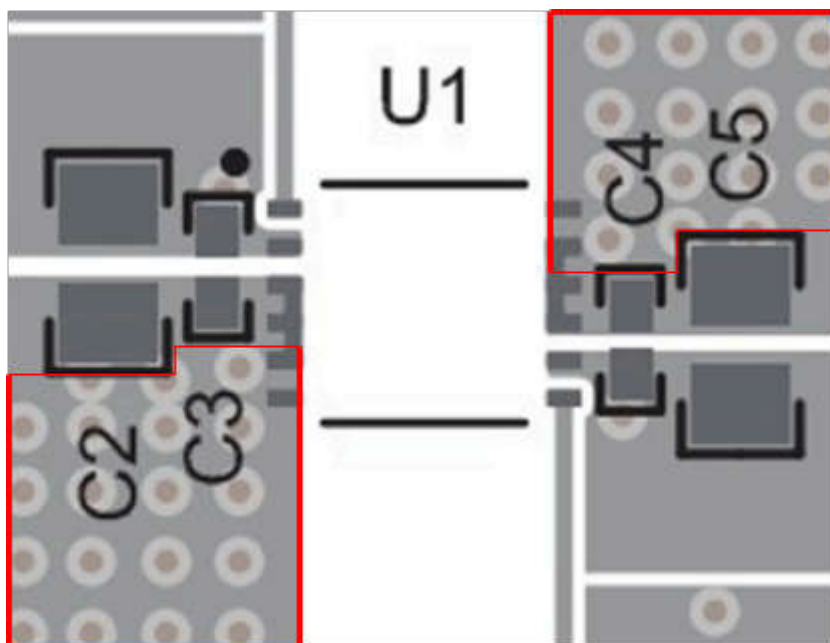


図 8-9. サーマル ピア

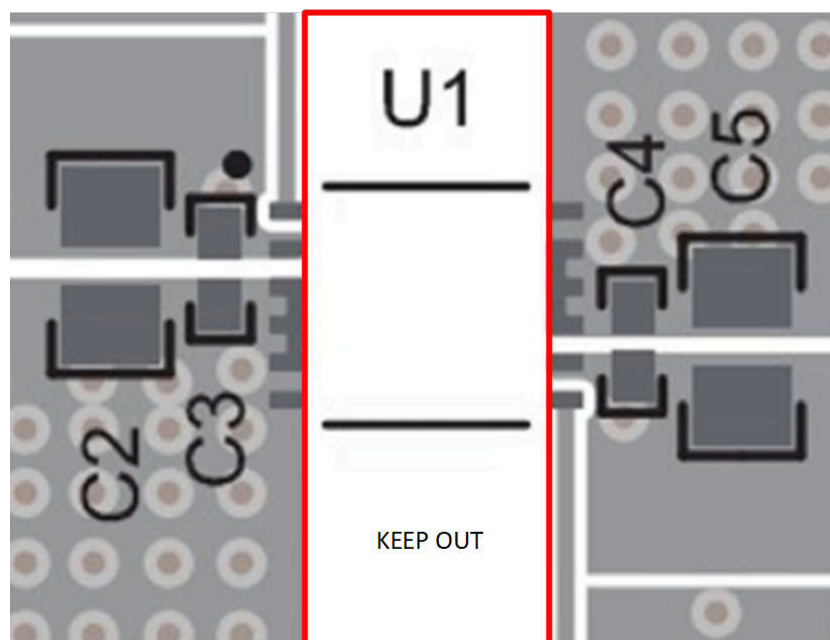


図 8-10. 絶縁禁止領域

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『UCC33420EVM-080 車載および産業用アプリケーション向け評価基板ユーザーガイド』
- テキサス インスツルメンツ、『UL 1577 適合証明書』
- テキサス インスツルメンツ、『UCC33410(-Q1) CISPR-32 Class B 適合証明書』
- テキサス インスツルメンツ、『UCC33410(-Q1) CISPR-25 Class 5 適合証明書』
- テキサス インスツルメンツ、『UCC33420-Q1 で CISPR32 Class B に合格する方法』
- テキサス インスツルメンツ、『UCC33420-Q1 で CISPR25 Class 5 に合格する方法』
- テキサス インスツルメンツ、『UCC3341x(-Q1) Simplis モデル』
- テキサス インスツルメンツ、『UCC3341x(-Q1) ソフトスタート立ち上がり時間とバーストオン時間カリキュレータ』
- テキサス インスツルメンツ、『絶縁の用語集』

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (June 2024) to Revision A (June 2026)**Page**

- ドキュメントのステータスを「事前情報」から「量産データ」に変更 [1](#)

11 メカニカルおよびパッケージ情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PUCC33410QRAQRQ1	Active	Preproduction	VSON-FCRLF (RAQ) 12	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC33410QRAQRQ1.A	Active	Preproduction	VSON-FCRLF (RAQ) 12	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
UCC33410QRAQRQ1	Active	Production	VSON-FCRLF (RAQ) 12	3000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	U33410Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF UCC33410-Q1 :

- Catalog : [UCC33410](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC33410QRAQRQ1	VSON-FCRLF	RAQ	12	3000	330.0	12.4	4.3	5.3	1.3	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC33410QRAQRQ1	VSON-FCRLF	RAQ	12	3000	350.0	350.0	43.0

GENERIC PACKAGE VIEW

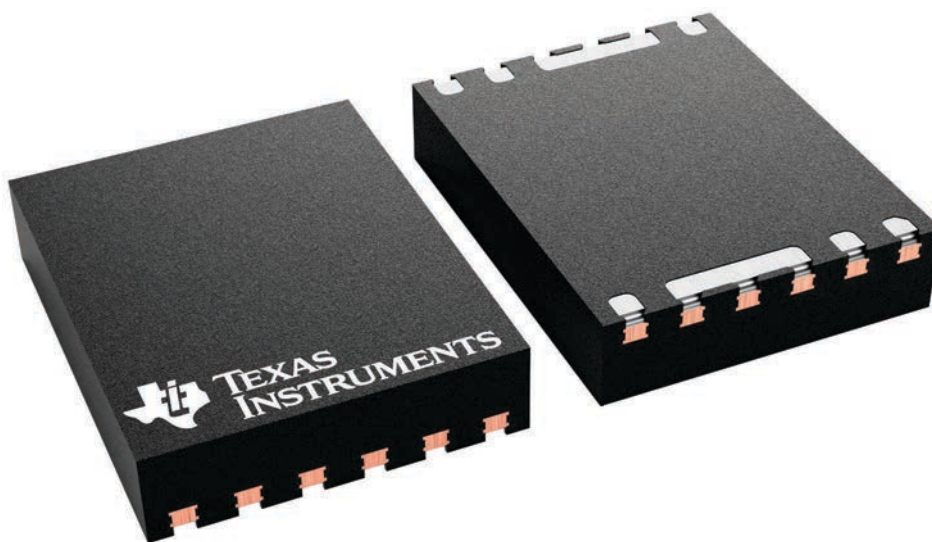
RAQ 12

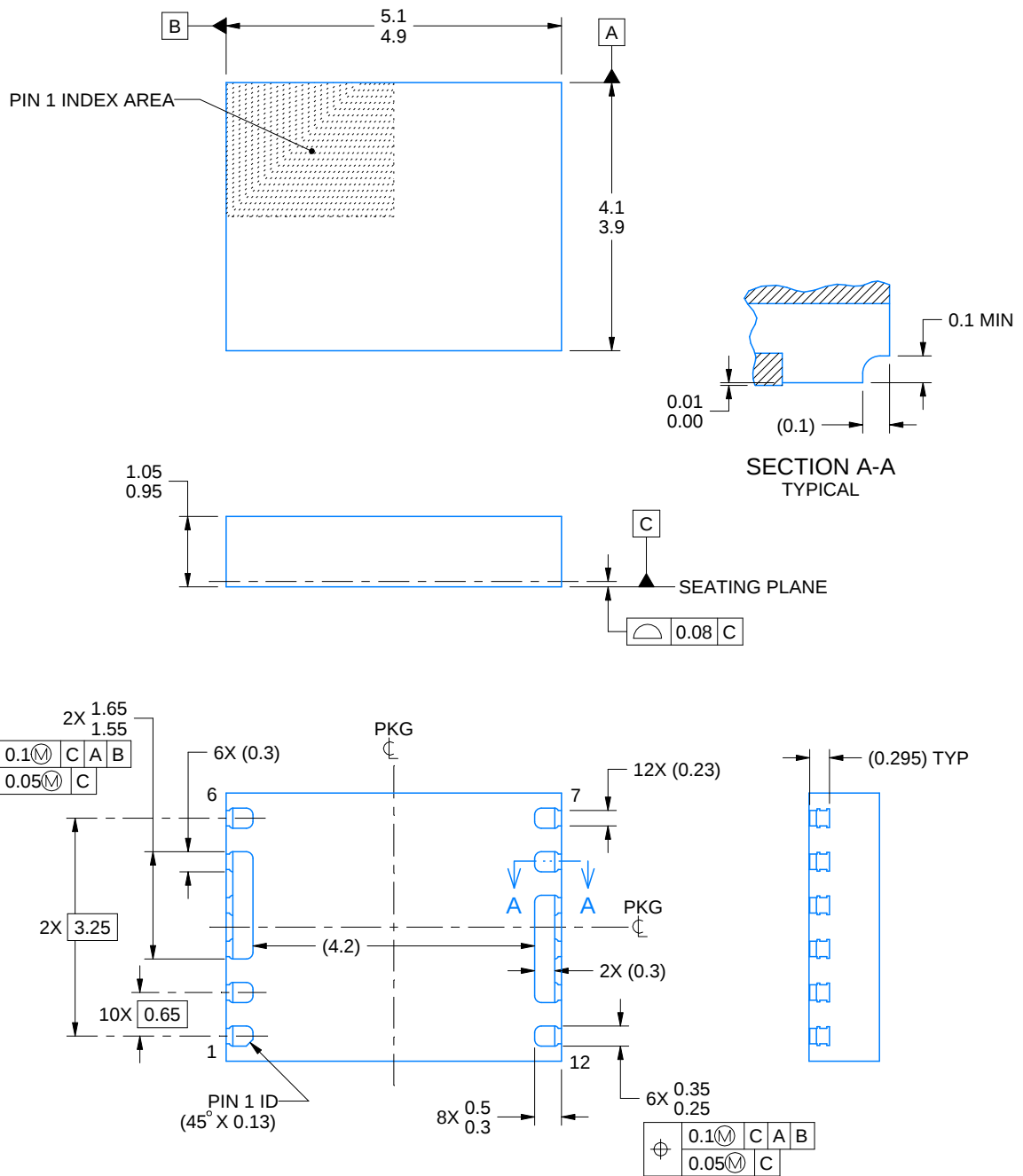
VSON-FCRLF - 1.05 mm max height

5 x 4, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





4229412/A 02/2023

NOTES:

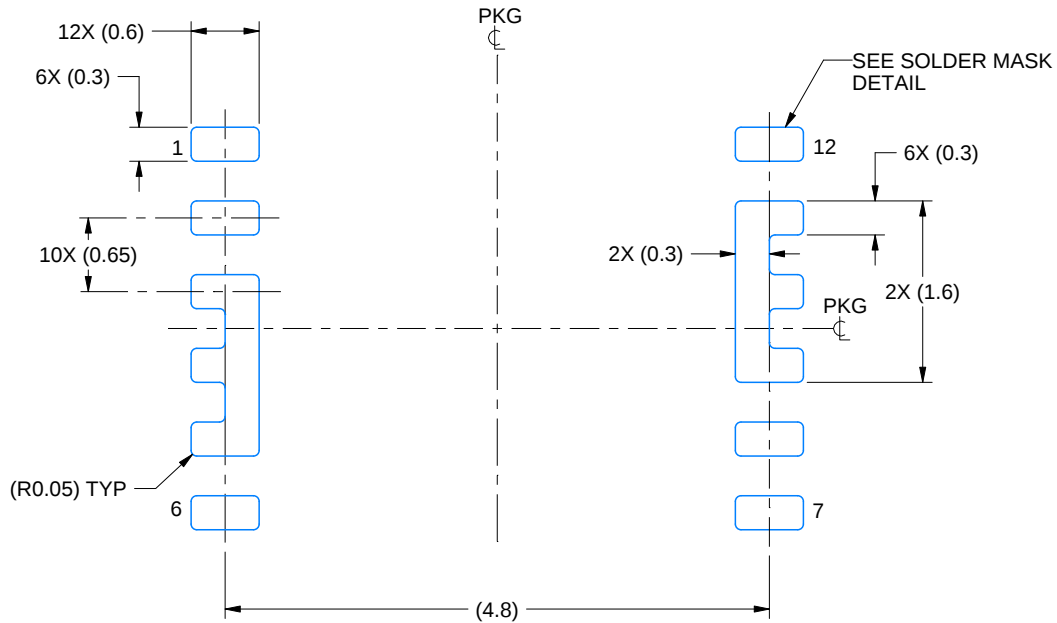
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

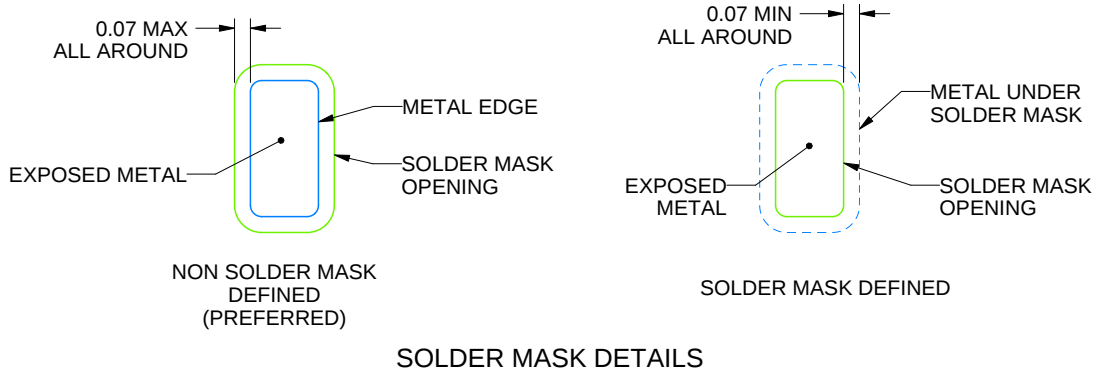
RAQ0012B

VSON-FCRLF - 1.05 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4229412/A 02/2023

NOTES: (continued)

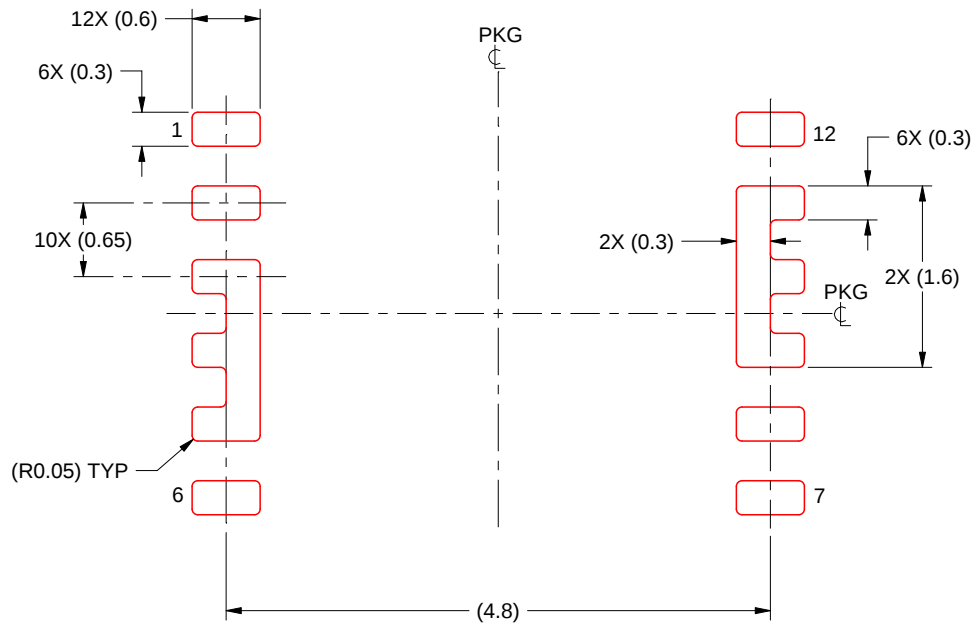
3. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
4. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RAQ0012B

VSON-FCRLF - 1.05 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

4229412/A 02/2023

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月