UCC33411-Q1 超小型、1.0 W、3.3V、5kV$_{RMS}$ 絶縁、車載用 DC/DC モジュール

1 特長

- 最大出力電力:1.0 W
- 入力電圧動作範囲:4.5V～5.5V
- 選択可能な安定化出力電圧:3.3V、3.7V
  - 利用可能な負荷電流:3.3V:300mA
- 標準的な負荷レギュレーション:0.5%
- 標準的なライン レギュレーション:4mV/V
- 堅牢な絶縁バリア:
  - 絶縁定格:5kV$_{RMS}$
  - サージ耐性:10.4kV$_{PK}$
  - 動作電圧:1700V$_{PK}$
  - 絶縁バリアの両側で ±8KV の IEC 61000-4-2 接触放電保護
  - 250V/ns の同相過渡耐性
- トランス技術を内蔵した電力密度の高い絶縁型 DC-DC モジュール
- 適応型スペクトラム拡散変調 (SSM)
- CISPR-32 Class B の放射規格に準拠
- CISPR-25 Class 5 の放射規格に適合
- 強磁界耐性
- 過負荷および短絡保護
- サーマル シャットダウン
- 小さい突入電流 (ソフトスタート)
- フォルト通知メカニズムを備えたイネーブル ピン
- 以下の結果で AEC-Q100 認定済み:
  - デバイス温度グレード 1:–40°C ～ 125°C の動作時周囲温度
- 機能安全対応
  - 機能安全システムの設計に役立つ資料を利用可能
- SSOP-16 (5.85mm × 7.50mm) パッケージ
- > 8.2mm の空間距離および沿面距離

2 アプリケーション

- HEV/EV のオンボード チャージャ
- HEV/EV のトラクション インバータ
- HEV/EV の充電インレット制御
- 絶縁測定用バイアス電源
- 絶縁シグナル チェーン用バイアス電源
- RS-485、RS-422、CAN インターフェイス用バイアス電源

3 説明

UCC33411-Q1 は、トランス技術を内蔵し、1.0 W の絶縁出力電力を供給するように設計された、車載認定済み DC/DC パワー モジュール です。4.5V ～ 5.5V の入力電圧動作範囲に対応し、3.7V の選択可能なヘッドルームを備えた 3.3V の出力電圧を安定化させることができます。

UCC33411-Q1 は、5kV$_{RMS}$ の絶縁耐圧を実現する独自のトランス アーキテクチャを採用すると同時に、低電磁干渉 (EMI) と優れた負荷レギュレーションを備えています。

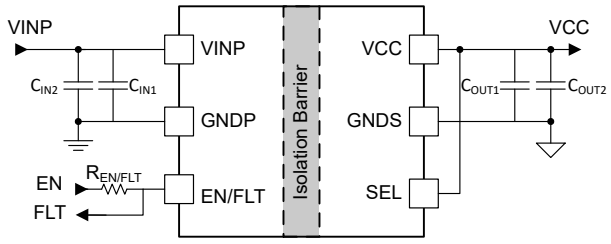
UCC33411-Q1 には、フォルト通知メカニズム付きのイネーブル ピン、短絡保護、サーマル シャットダウンなど、システムの堅牢性を向上させる保護機能が内蔵されています。

UCC33411-Q1 は、高さ 2.65mm、空間距離および沿面距離 8.2mm 超の小型低プロファイル SSOP (5.85mm × 7.50mm) パッケージで供給されます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
UCC33411-Q1	DHA SSOP 16	5.85mm × 7.50mm

(1) 供給されているすべてのパッケージについては、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション概略図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 デバイスの比較 ... 3
5 ピン構成および機能 ... 4
6 仕様 ... 5
6.1 絶対最大定格 ... 5
6.2 ESD 定格 ... 5
6.3 推奨動作条件 ... 5
6.4 熱に関する情報 ... 6
6.5 電力定格 ... 6
6.6 絶縁仕様 ... 6
6.7 安全限界値 ... 7
6.8 電気的特性 ... 8
6.9 絶縁特性曲線 ... 11
6.10 代表的特性 ... 12
7 詳細説明 ... 14
7.1 概要 ... 14
7.2 機能ブロック図 ... 14
7.3 機能説明 ... 15
7.4 デバイスの機能モード ... 20
8 アプリケーションと実装 ... 22
8.1 アプリケーション情報 ... 22
8.2 代表的なアプリケーション ... 22
8.3 電源に関する推奨事項 ... 23
8.4 レイアウト ... 24
9 デバイスおよびドキュメントのサポート ... 25
9.1 デバイス サポート ... 25
9.2 ドキュメントのサポート ... 25
9.3 ドキュメントの更新通知を受け取る方法 ... 25
9.4 サポート・リソース ... 25
9.5 商標 ... 25
9.6 静電気放電に関する注意事項 ... 25
9.7 用語集 ... 25
10 改訂履歴 ... 25
11 メカニカルおよびパッケージ情報 ... 26

Copyright © 2026 Texas Instruments Incorporated

4 デバイスの比較

表 4-1. デバイス比較表

型番	V_{VIN} 範囲	出力 (VCC)	代表的な電力	絶縁定格
UCC33420-Q1	4.5V ～ 5.5V	5.0V/5.5V	1.5W	基本
UCC33420	4.5V ～ 5.5V	5.0V/5.5V	1.5W	基本
UCC33020-Q1	3.0V ～ 5.5V	5.0V/5.5V	1.0W	基本
UCC33410-Q1	4.5V ～ 5.5V	3.3V/3.7V	1.0W	基本
UCC33410	4.5V ～ 5.5V	3.3V/3.7V	1.0W	基本
UCC33421-Q1	4.5V ～ 5.5V	5.0V/5.5V	1.5W	強化
UCC33411-Q1	4.5V ～ 5.5V	3.3V/3.7V	1.0W	強化

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

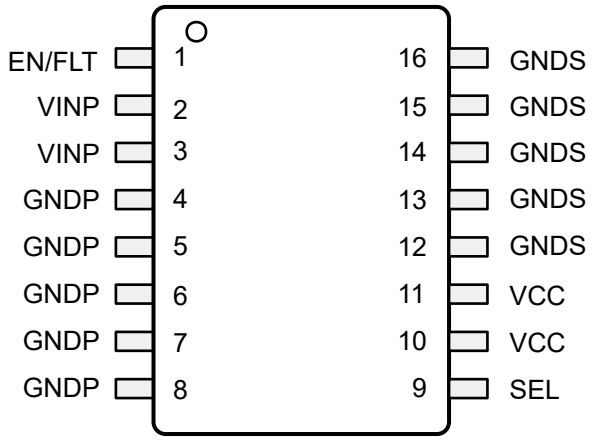


図 5-1. DHA SSOP 16 ピンパッケージ (上面図)

表 5-1. ピンの機能

ピン		タイプ (1)	説明
名称	番号		
EN/FLT	1	I/O	マルチファンクションイネーブル入力ピンおよびフォルト出力ピン。18kΩ またはそれ以上のプルアップ抵抗を経由してマイクロコントローラに接続します。 イネーブル入力ピン EN を Low に強制すると、デバイスはディスエーブルになり High にプルすると、通常デバイス機能は有効化されます。 フォルト出力ピン:このピンは t_{Fault} の間 Low にプルされ、障害状態により電源コンバータがシャットダウンしたことをシステムに通知します。
VINP	2	P	1 次側入力電源電圧ピン。VINP ピンと GNDP ピンの間に、デバイスピンの近くに配置された 15nF (C_{IN1}) と 10µF (C_{IN2}) のセラミックバイパスコンデンサが必要です
	3		
GNDP	4	G	VINP のパワーグランドリターン接続。
	5		
	6		
	7		
	8		
SEL	9	I	VCC 選択ピン。VCC の設定点は、SEL が VCC に接続されているときは 3.3V、SEL が GNDS と短絡されているときは 3.7V です
VCC	10	P	絶縁電源の出力電圧ピン。VCC ピンと GNDS ピンの間に、デバイスピンの近くに配置された 15nF (C_{OUT1}) と 22µF (C_{OUT2}) のセラミックバイパスコンデンサが必要です
	11		
GNDS	12	G	VCC のパワーグランドリターン接続。
	13		
	14		
	15		
	16		

(1) P = 電源、G = グランド、I = 入力、O = 出力、I/O = 双方向

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)

ピン	最小値	標準値	最大値	単位
VINP (GNDP 基準)	-0.3		6	V
EN/FLT から GNDP へ	-0.3		6	V
VCC から GNDS へ	-0.3		6	V
SEL から GND S へ	-0.3		6	V
T_A= 25°C、VINP = 4.5V、VCC = 3.3V、$P_{OUT_VCC_MAX}$ での総 VCC 出力電力			1.6	W
T_A= 25°C、VINP = 5.5V、VCC = 3.3V、$P_{OUT_VCC_MAX}$ での総 VCC 出力電力			1.9	W
VCC の最大電流シンク能力			30	mA
動作時の接合部温度範囲、T_J	-40		150	°C
保管温度、T_{stg}	-65		150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、AEC - Q100-002 準拠(1)	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 セクション 7.2 準拠	±750	V
		IEC 61000-4-2 準拠の接触放電、絶縁バリア耐性試験 (2)	±8000	V

(1) AEC Q100–002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS–001 仕様に従って実施しなければならないと規定しています
(2) IEC 試験では、バリアのそれぞれの側にあるすべてのピンを互いに接続して 2 つの端子を持つデバイスを構成し、バリアをはさんで ESD 衝撃を印加します

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

ピン		最小値	標準値	最大値	単位
V_{VINP}	GNDP への 1 次側入力電圧	4.5		5.5	V
$V_{EN/FLT}$	EN/FLT ピンの電圧から GNDP へ	0		5.5	V
V_{VCC}	GNDS への 2 次側絶縁出力電圧	0		3.9	V
V_{SEL}	SEL ピン入力電圧 (GNDS に対する)	0		3.9	V
P_{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T_A= 25°C - 85°C) (1)		1		W
P_{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T_A= 105°C) (1)		0.7		W
P_{VCC}	VCC 出力電力 (VINP = 5.0V±10%、VCC = 3.3V、T_A= 125°C) (1)		0.4		W
静的 CMTI	静的同相過渡耐性定格 (絶縁バリアの両端での dV/dt レート)			250	V/ns
動的 CMTI	動的同相過渡耐性定格 (絶縁バリアをまたぐ dV/dt レート)			250	V/ns
T_A	周辺温度	-40		125	℃

Copyright © 2026 Texas Instruments Incorporated

6.3 推奨動作条件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)

ピン		最小値	標準値	最大値	単位
T_J	接合部温度	-40		150	℃

(1) 異なる VCC 出力電圧設定における温度および VINP 条件全体の最大定格値については、「VCC 負荷の推奨動作領域」のセクションを参照してください。

6.4 熱に関する情報

熱評価基準(1)		DHA SOP	単位
		16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	61.1	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	5.88	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	22.2	℃/W
Ψ_{JA}	接合部から周囲への特性パラメータ	59.6	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	5.8	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	23.6	℃/W

(1) 熱抵抗 (R) は JEDEC 基板に基づいており、特性パラメータ (Ψ) は「レイアウト」セクションに記載されている EVM に基づいています。従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.5 電力定格

V VINP = 5.0V、C_{IN1} = C_{OUT1} = 15nF、C_{IN2} = 10µF、C_{OUT2} = 22µF SEL を VCC に接続、$V_{EN/FLT}$ = 5.0V、T_A = 25°C。

パラメータ		テスト条件	値	単位
P_D	消費電力	I_{VCC} = 300mA	920	mW
P_{DP}	ドライバ側の消費電力 (1 次)	I_{VCC} = 300mA	360	mW
P_{DS}	ドライバ側の消費電力 (2 次)	I_{VCC} = 300mA	250	mW
P_{DT}	トランスによる消費電力	I_{VCC} = 300mA	310	mW

6.6 絶縁仕様

パラメータ		テスト条件	値	単位
総則				
CLR	外部空間距離(1)	空気を介した最短のピン間距離	> 8.2	mm
CPG	外部沿面距離(1)	パッケージ表面に沿った最短のピン間距離	> 8.2	mm
DTI	絶縁物を介した距離	最小内部ギャップ (内部空間距離)	> 70	µm
CTI	比較トラッキング インデックス	DIN EN 60112 (VDE 0303-11)、IEC 60112	> 600	V
	材料グループ	IEC 60664-1 に準拠	I	
	過電圧カテゴリ	定格商用電源 V_{RMS} が 300V 以下	I-IV	
	過電圧カテゴリ	定格商用電源 V_{RMS} が 600V 以下	I-IV	
	過電圧カテゴリ	定格商用電源 V_{RMS} が 1000V 以下	I-III	
DIN EN IEC60747-17 (VDE 0884-17) (2)				
V_{IORM}	最大反復ピーク絶縁電圧	AC 電圧 (バイポーラ)	1700	V_{PK}
V_{IOWM}	最大動作絶縁電圧	AC 電圧 (正弦波)、絶縁膜経時破壊 (TDDB) テスト	1202	V_{RMS}
		DC 電圧	1700	V_{DC}
V_{IOTM}	最大過渡絶縁電圧	V_{TEST} = V_{IOTM}、t = 60s (認定時テスト)	7071	V_{PK}
		V_{TEST} = 1.2 × V_{IOTM}、t = 1s (100% 出荷時テスト)production	8485	V_{PK}

Copyright © 2026 Texas Instruments Incorporated

6.6 絶縁仕様 (続き)

パラメータ		テスト条件	値	単位
V_{IMP}	インパルス電圧 (3)	気中でテスト、IEC 62368-1 に準拠した 1.2/50µs の波形	8000	V_{PK}
V_{IOSM}	最大サージ絶縁電圧(4)	IEC 62368-1 に準拠し油中でテスト (認定試験)、1.2/50µs の波形	10400	V_{PK}
q_{pd}	見掛けの電荷(5)	方法 a:I/O 安全テスト サブグループ 2/3 の後、$V_{ini} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.2 \times V_{IORM}$、$t_m$ = 10s	≦ 5	pC
q_{pd}	見掛けの電荷(5)	方法 a:環境テスト サブグループ 1 の後、$V_{ini} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.6 \times V_{IORM}$、$t_m$ = 10s	≦ 5	pC
q_{pd}	見掛けの電荷(5)	方法 b1:ルーチン テスト (100% 出荷時) およびプレコンディショニング (型式試験) では、$V_{ini} = V_{IOTM}$、t_{ini} = 1s、$V_{pd(m)} = 1.875 \times V_{IORM}$、$t_m$ = 1s	≦ 5	pC
C_{IO}	絶縁バリア容量、入力から出力へ (6)	V_{IO} = 0.4 sin (2πft)、f = 1MHz	< 3	pF
R_{IO}	絶縁抵抗、入力から出力へ (6)	V_{IO} = 500V、T_A = 25℃	> 10^{12}	Ω
R_{IO}	絶縁抵抗、入力から出力へ (6)	V_{IO} = 500V (100℃ ≦ T_A ≦ 125℃時)	> 10^{11}	Ω
R_{IO}	絶縁抵抗、入力から出力へ (6)	V_{IO} = 500V (T_S = 150℃時)	> 10^9	Ω
	汚染度		2	
	耐候性カテゴリ		40/125/21	
UL 1577				
V_{ISO}	絶縁耐圧	絶縁耐圧 $V_{TEST} = V_{ISO}$、t = 60s (認定試験)、 $V_{TEST} = 1.2 \times V_{ISO}$、t = 1s (100% 出荷時)	5000	V_{RMS}

(1) 沿面距離および空間距離の要件は、アプリケーション個別の機器絶縁規格に従って適用する必要があります。沿面距離および空間距離を維持するために、プリント基板上でアイソレータの取り付けパッドによってこの距離が短くならないように注意して基板を設計する必要があります。場合によっては、プリント基板上の沿面距離と空間距離が等しくなります。プリント基板上にグルーブやリブを設けるなどの技法を使用して、これらの仕様値を大きくすることができます。
(2) この絶縁素子は、安全定格内の安全な電気的絶縁のみに適しています。安全定格への準拠は、適切な保護回路によって保証する必要があります。
(3) テストは、パッケージのサージ耐性を判定するため、空気中で実行されます。
(4) テストは、絶縁バリアの固有サージ耐性を判定するため、気中または油中で実行されます。
(5) 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
(6) 絶縁バリアのそれぞれの側にあるすべてのピンを互いに接続して、2 端子のデバイスを構成します。

6.7 安全限界値

安全限界値 (1) の目的は、入力または出力回路の故障による絶縁バリアの損傷の可能性を最小限に抑えることです。I/O 回路の故障により、グランドあるいは電源との抵抗が低くなることがあります。電流制限がないと、チップがオーバーヒートして絶縁バリアが破壊されるほどの大電力が消費され、ひいてはシステムの 2 次故障に到る可能性があります。

パラメータ		テスト条件	最大値	単位
P_S	安全消費電力 (入力電力 - 出力電力)	$R_{\theta JA}$ = 61.1℃/W、T_J = 150℃、T_A = 25℃	2.05	W
T_S	安全温度		150	°C

(1) 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。I_S および P_S パラメータはそれぞれ安全電流と安全電力を表します。I_S および PS の最大限界値を超過してはなりません。これらの制限値は周囲温度 T_A によって変動します。
「熱に関する情報」の表にある、接合部と空気間の熱抵抗 $R_{\theta JA}$ は、リード付き表面実装パッケージ用の high-K テスト基板に実装されたデバイスの値です。これらの式を使って各パラメータの値を計算します。
$T_J = T_A + R_{\theta JA} \times P$、ここで P は本デバイスで消費される電力です。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$、ここで $T_{J(max)}$ は最大許容接合部温度です。
$P_S = I_S \times V_I$、ここで V_I は最大入力電圧です。

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性

動作温度範囲 (T_J = –40℃ ～ 150℃) において、VINP = 5.0V、C_{IN1} = C_{OUT1} = 15nF、C_{IN2} = 10µF、C_{OUT2} = 22µF、SEL を VCC に接続、EN/FLT = 5.0V (特に記述のない限り)。標準値はすべて、VINP = 5.0V、T_A = 25℃ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電源 (1 次側。すべて GNDP に対する電圧)						
I_{VINP_Q}	VIN 静止電流 ディスエーブル	EN/FLT = Low、VINP = 5.0V、無負荷			180	µA
I_{VINP_NL}	VIN 動作電流、無負荷	EN/FLT = High、VINP = 4.5V~5.5V、VCC = 3.3V 無負荷		5	10	mA
		EN/FLT = High、VINP = 4.5V~5.5V、VCC = 3.7V 無負荷		5	10	mA
I_{VINP_FL}	VIN 動作電流、イネーブル、全負荷	EN/FLT = High、VINP = 5.0V、VCC = 3.3V、I_{OUT}= 300mA、T_A= 25°C	375	395	412	mA
I_{VINP_SC}	VCC 短絡時の VINP 電源からの DC 電流	EN/FLT = High、VINP = 5.0V、VCC = 0V、T_A= 25°C(1)		45		mA
UVLOP コンパレータ (1 次側。すべて GNDP に対する電圧)						
$V_{VINP_UVLO_R}$	VINP 低電圧ロックアウトスレッショルド立ち上がり			2.8	2.9	V
$V_{VINP_UVLO_F}$	VINP 低電圧ロックアウトスレッショルド立ち下がり		2.6	2.7		V
V_{UVLO_H}	VINP 低電圧ロックアウトヒステリシス			0.1		V
OVLO コンパレータ (1 次側。すべて GNDP に対する電圧)						
$V_{VINP_OVLO_R}$	VINP 高電圧ロックアウトスレッショルド立ち上がり			5.77	5.9	V
$V_{VINP_OVLO_F}$	VINP 高電圧ロックアウトスレッショルド立ち下がり		5.55	5.72		V
V_{VINP_H}	VINP 過電圧誤動作防止のヒステリシス			0.05		V
スイッチング特性						
f_{Sw}	DC/DC コンバータののスイッチング周波数			64.5		MHz
1 次側サーマルシャットダウン						
TSD_{P_R}	1 次側過熱シャットダウンの立ち上がりスレッショルド		150	165		ºC
TSD_{P_F}	1 次側過熱シャットダウンの立ち下がりスレッショルド		130			ºC
TSD_{P_H}	1 次側過熱シャットダウンのヒステリシス			20		ºC
$t_{TSHUTP_DEGLITCH_D}$	過熱シャットダウンのデジタル グリッチ除去時間。			64		us
EN/FLT ピン						
V_{EN_R}	イネーブル電圧立ち上がりスレッショルド	EN/FLT = 0V ～ 5.0V			2.1	V
V_{EN_F}	イネーブル電圧立ち下がりスレッショルド	EN/FLT = 5.0V ～ 0V	0.8			V
I_{EN}	イネーブル ピンの入力電流	EN/FLT = 5.0V			10	µA
I_{FLT}	フォルト発生時の FAULT ピンのシンク電流	EN/FLT > 0.5V	0.375			mA
V_{FLT}	フォルト発生時の EN/FLT ピンの電圧	最小 18kΩ (許容誤差 10%) 抵抗を EN/FLT ピンに接続します			0.5	V
t_{Fault}	フォルトが発生したときの EN/FLT プルダウン間隔	EN/FLT > 0.5V、フォルト発生		200		us
1 次側ソフトスタート						
$t_{SOFT_START_TIME_OUT}$	ソフト スタート時間	タイマはリセットされ、(VIN > UVLO_P および EN = High) と起動されます。		16		ms

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性 (続き)

動作温度範囲 (T_J = –40℃ ～ 150℃) において、VINP = 5.0V、C_{IN1} = C_{OUT1} = 15nF、C_{IN2} = 10µF、C_{OUT2} = 22µF、SEL を VCC に接続、EN/FLT = 5.0V (特に記述のない限り)。標準値はすべて、VINP = 5.0V、T_A = 25℃ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{ON-MAX}	PSON に関係なく、Ton の 1 次側の最大値が制限されます			13		us
$t_{OFF-MIN}$	過電力保護時の最小 Toff			1.5		us
VCC 出力電圧 (2 次側。すべて GNDS に対する電圧)						
V_{CC}	絶縁型電源のレギュレーション済み出力電圧	VINP = 5.0V、SEL = VCC、I_{OUT} = 0 - 300mA	3.2	3.3	3.4	V
		VINP = 5.0V、SEL = GNDS、I_{OUT} = 0 - 270mA	3.59	3.7	3.81	V
	安定化出力電圧精度の高い絶縁型電源	VINP = 4.5V ～ 5.5V、VCC = 3.3V/3.7V	-4		4	%
V_{CC_Line}	V_{cc} DC ラインレギュレーション	VINP = 4.5V ～ 5.5V、VCC = 3.3V、I_{OUT} = 150mA		2	12	mV/V
		VINP = 4.5V ～ 5.5V、VCC = 3.7V、I_{OUT} = 150mA		2	12	mV/V
V_{CC_Load}	V_{cc} DC 負荷レギュレーション	VINP = 5.0V、VCC = 3.3V、I_{OUT} = 0 - 300mA		0.5		%
		VINP = 5.0V、VCC = 3.7V、I_{OUT} = 0 - 270mA		0.5		%
V_{CC_Ripple}	絶縁型電源出力の電圧リップル	帯域幅 20MHz、VINP = 5.0V、VCC = 3.3V、I_{out} = 300mA、T_A = 25°C(1)		50	75	mV
EFF	P_{VCC} から P_{VINP} への効率	VINP = 5.0V、VCC = 3.3V、I_{out} = 300mA、T_A = 25°C		51		%
V_{CC_Rise}	10% ～ 90% からの VCC 立ち上がり時間	VINP = 5.0V、VCC = 3.3V、T_A = 25°C、I_{OUT} = 70mA (1)		450	600	us
		VINP = 5.0V、VCC = 3.7V、T_A = 25°C、I_{OUT} = 70mA (1)		450	650	us
UVLO_S コンパレータ (2 次側。すべて GNDS に対する電圧)						
V_{VCC_UVLO}	VCC 低電圧ロックアウト スレッショルド			2.4		V
VCC UVP 低電圧保護 (2 次側。すべて GNDS に対する電圧)						
K_{VCC_UVP}	VCC 低電圧誤動作防止スレッショルド比	VCC= 3.3V、VUVP = VCC * 90%		90		%
V_{UVP_H}	VCC 低電圧保護ヒステリシス	VCC =3.3V	52	66	90	mV
V_{UVP_H}	VCC 低電圧保護ヒステリシス	VCC =3.7V	68	93	112	mV
VCC OVP 過電圧保護 (2 次側。すべて GNDS に対する電圧)						
$V_{VCC_OVP_R}$	VCC 過電圧保護の立ち上がりスレッショルド	VCC = 3.3V		3.75	3.8	V
$V_{VCC_OVP_H}$	VCC 過電圧保護のヒステリシス	VCC = 3.3V		0.1		V
$V_{VCC_OVP_R}$	VCC 過電圧保護の立ち上がりスレッショルド	VCC = 3.7V		4.2	4.25	V
$V_{VCC_OVP_H}$	VCC 過電圧保護のヒステリシス	VCC = 3.7V		0.1		V
2 次側サーマルシャットダウン						
TSD_{S_R}	2 次側過熱シャットダウンの立ち上がりスレッショルド		150	165		ºC
TSD_{S_F}	2 次側過熱シャットダウンの立ち下がりスレッショルド		130			ºC
TSD_{S_H}	2 次側過熱シャットダウンのヒステリシス			20		ºC

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性 (続き)

動作温度範囲 (T_J = –40℃ ～ 150℃) において、VINP = 5.0V、C_{IN1} = C_{OUT1} = 15nF、C_{IN2} = 10µF、C_{OUT2} = 22µF、SEL を VCC に接続、EN/FLT = 5.0V (特に記述のない限り)。標準値はすべて、VINP = 5.0V、T_A = 25℃ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
AUTO_RESTART						
$t_{RESTART}$	1 次側の自動再起動時間	2 次側フォルトがアサートまたはソフトスタートタイムアウトが終了した後		155		ms

(1) 設計により規定されています。量産では検査していません。

Copyright © 2026 Texas Instruments Incorporated

6.9 絶縁特性曲線

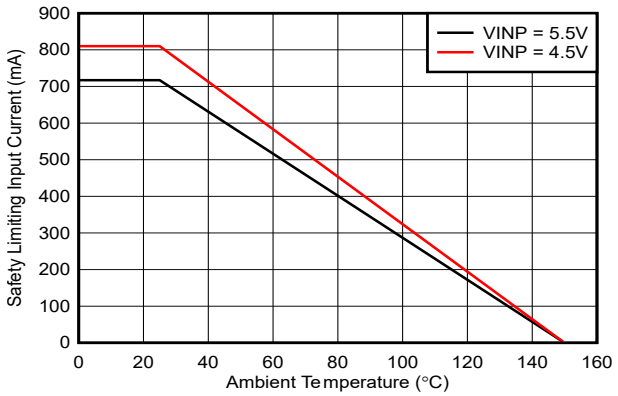


図 6-1. 安全関連制限電流の熱ディレーティング曲線

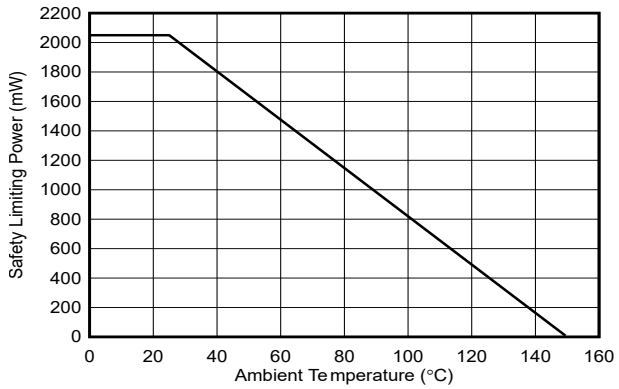


図 6-2. 安全関連制限電力の熱ディレーティング曲線

6.10 代表的特性

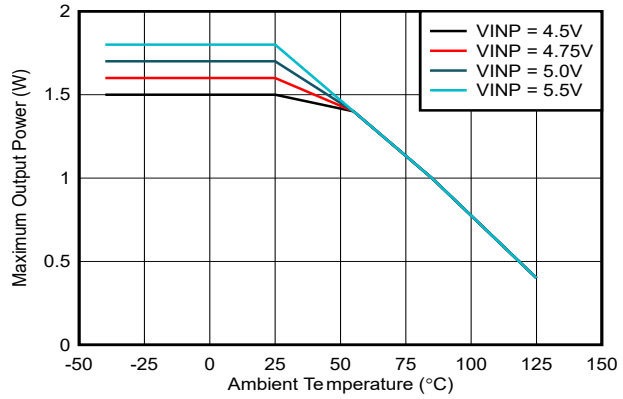


図 6-3. 最大出力電力と周囲温度との関係：VCC = 3.30V、C_{OUT2} = 22µF

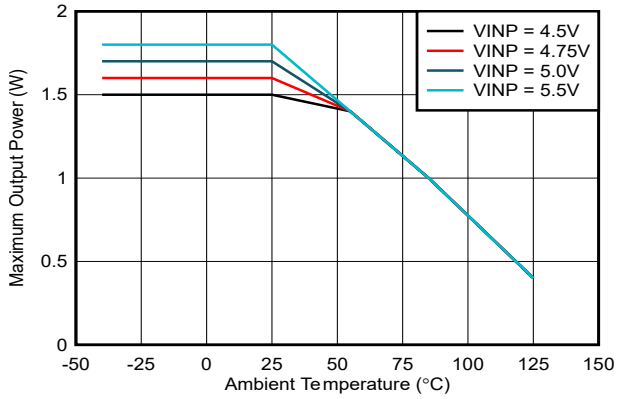


図 6-4. 最大出力電力と周囲温度との関係：VCC = 3.7V、C_{OUT2} = 22µF

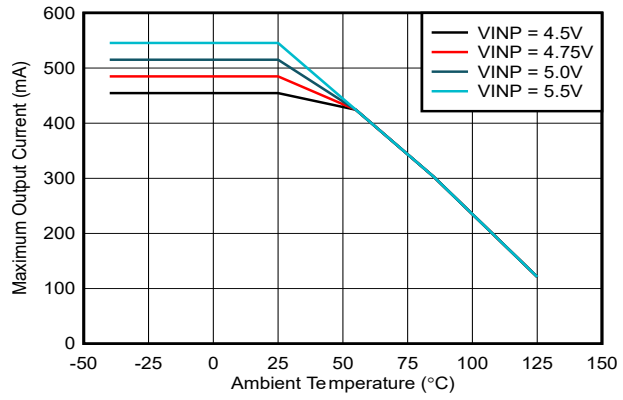


図 6-5. 最大出力電流と周囲温度との関係：VCC = 3.3V、C_{OUT2} = 22µF

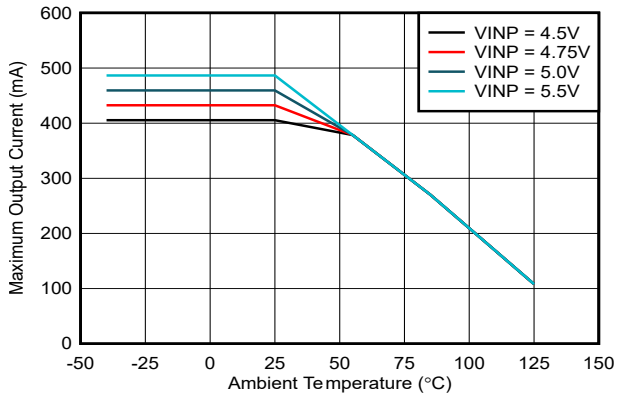


図 6-6. 最大出力電流と周囲温度との関係：VCC = 3.7V、C_{OUT2} = 22µF

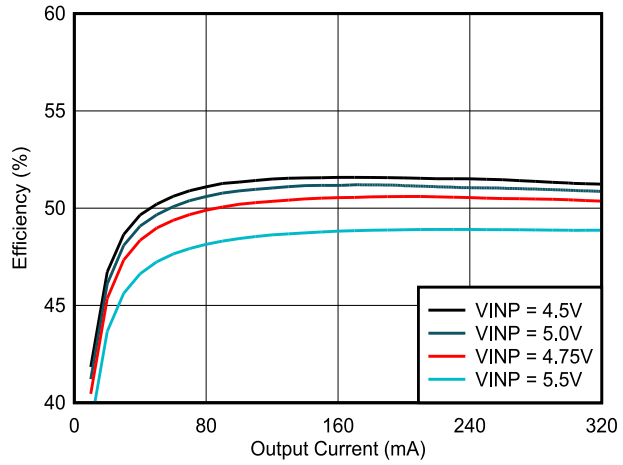


図 6-7. 効率と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、T_A = 25°C、C_{OUT2} = 22µF

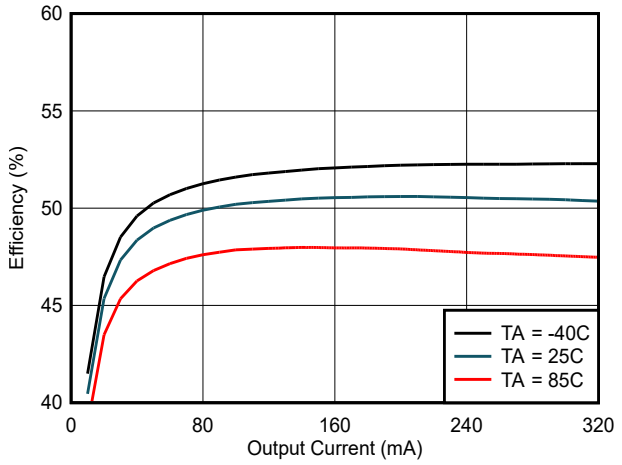


図 6-8. 効率と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、VINP = 5.0V、C_{OUT2} = 22µF

Copyright © 2026 Texas Instruments Incorporated

6.10 代表的特性 (続き)

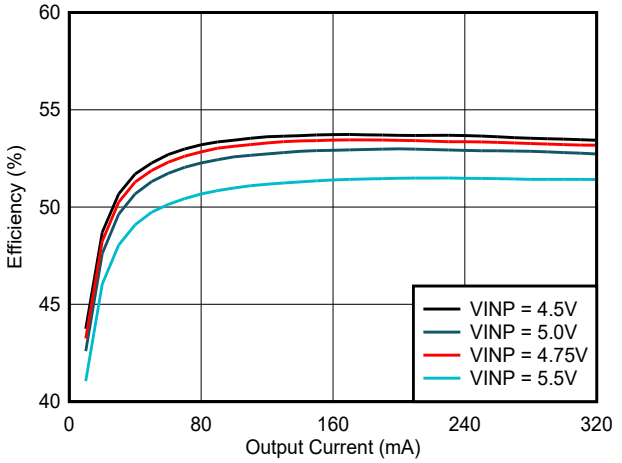


図 6-9. 効率と負荷電流 (I_{VCC}) との関係：VCC = 3.7V、T_A = 25°C、C_{OUT2} = 22µF

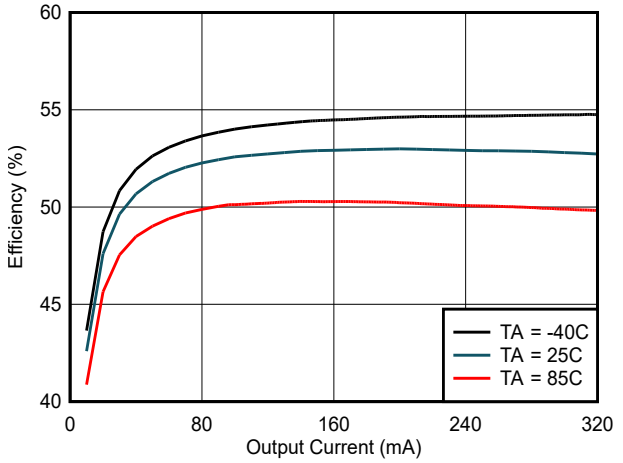


図 6-10. 効率と負荷電流 (I_{VCC}) との関係：VCC = 3.7V、VINP = 5.0V、C_{OUT2} = 22µF

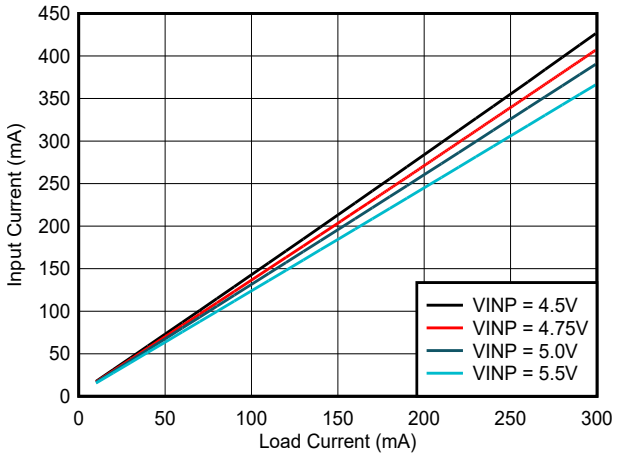


図 6-11. 入力電流 (I_{VINP}) と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、T_A = 25°C、C_{OUT2} = 22µF

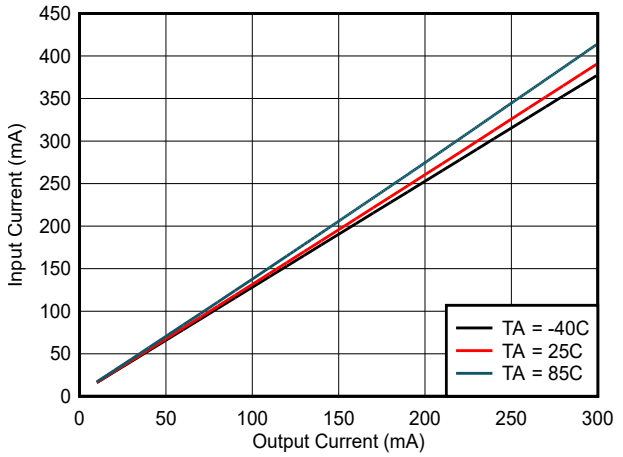


図 6-12. 入力電流 (I_{VINP}) と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、VINP = 5.0V、C_{OUT2} = 22µF

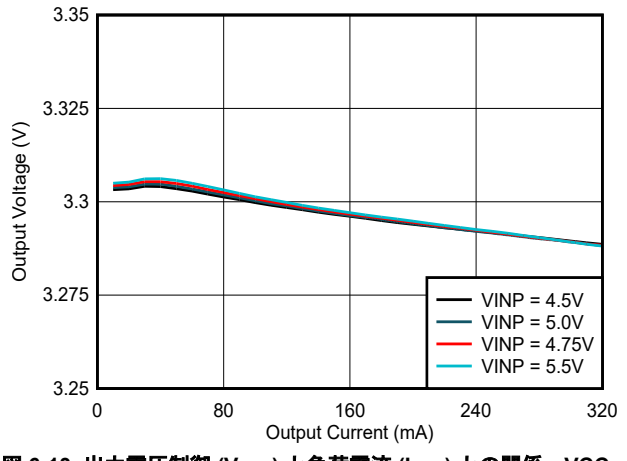


図 6-13. 出力電圧制御 (V_{VCC}) と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、T_A = 25°C、C_{OUT2} = 22µF

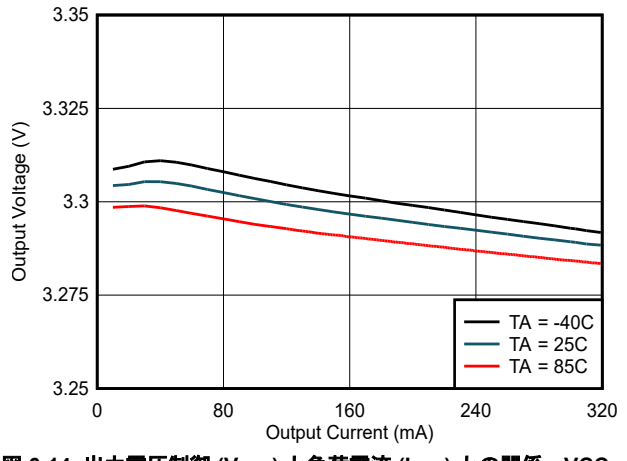


図 6-14. 出力電圧制御 (V_{VCC}) と負荷電流 (I_{VCC}) との関係：VCC = 3.3V、VINP = 5.0V、C_{OUT2} = 22µF

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

7.1 概要

UCC33411-Q1 デバイスは、高効率で低放射の絶縁型 DC/DC コンバータを統合しています。このデバイスは、最小限の受動部品で完全に機能する DC/DC 電源モジュールを構成でき、高電力密度の SSOP-16 ピン パッケージである低プロファイルにおいて、広範囲の動作温度にわたり、5kV$_{RMS}$ 強化絶縁バリアを介して最大 1.0 W の電力を供給できます。

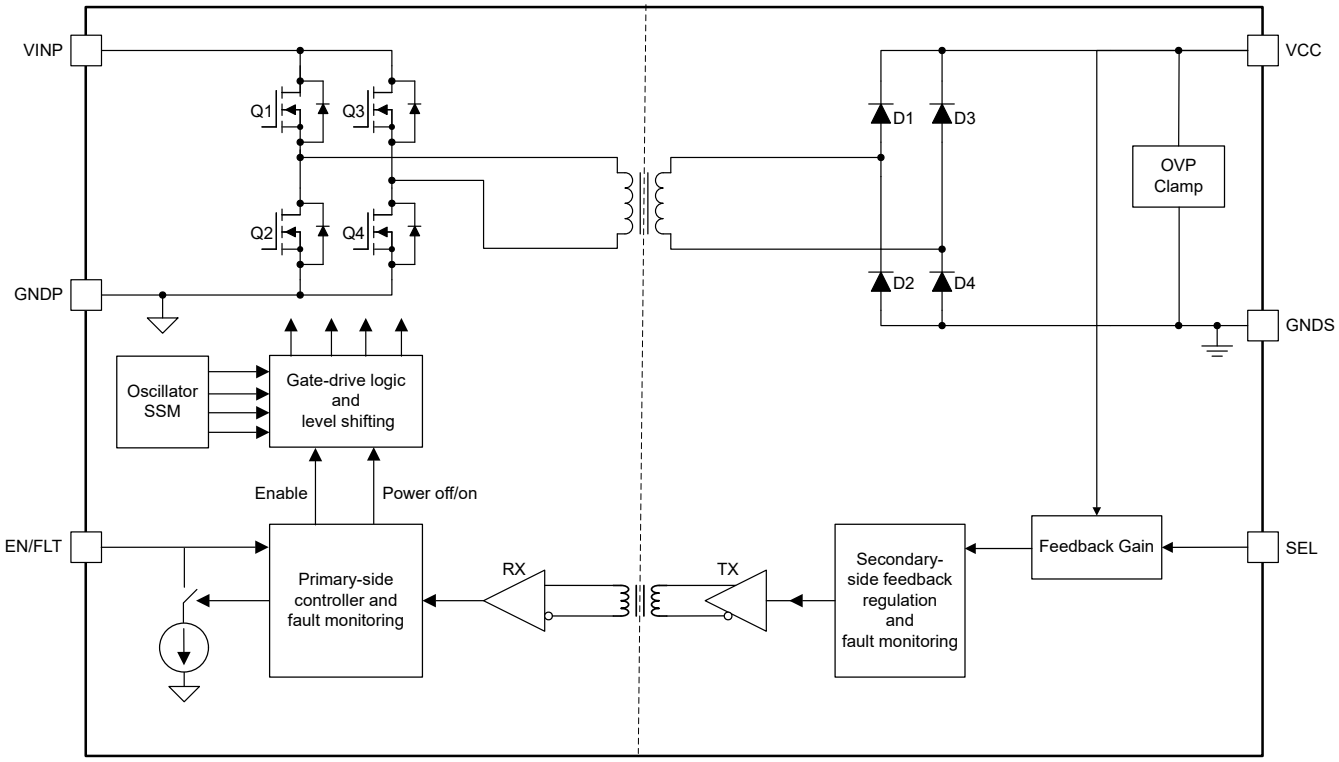
このモジュールは使いやすく、低プロファイル、高電力密度であるため、サイズに制約があり、コストに敏感なシステムに最適です。大きくて高価なトランス ベースの設計を、最小限の設計労力で置き換えることができます。

内蔵の DC/DC コンバータは、スイッチ モード動作および独自の回路技法を使用して、あらゆる負荷条件において電力損失を低減し効率を高めます。特殊な制御メカニズム、クロック方式、オンチップ トランスの使用により、高効率と低電磁放射を実現しています。

VVINP 電源は、内蔵トランスに接続された電力段をスイッチングする 1 次側電源コントローラに供給されます。電力は 2 次側に転送され、整流および制御されます。高速ヒステリシスバーストモード制御方式は VCC を監視して、通常および過渡負荷イベント時にヒステリシス帯域内に維持されると同時に、あらゆる負荷条件にわたって効率的な動作が維持されます。VCC は、SEL ピン接続によって 3.3V または 3.7V に安定化されており、より厳格なレギュレーションや、出力リップルの要件が低いアプリケーションで、ポストレギュレータ LDO に対して十分なヘッドルームを確保できます。

このデバイスにはイネーブルピンがあり、システムの要件に応じてデバイスをオンまたはオフにできます。システムが低消費電力モードで動作する場合、イネーブル ピンを Low にプルすると、静止電流を大幅に低減できます。イネーブル ピンはフォルト通知ピンとしても使用できます。18kΩ に接続すると、本デバイスが故障によりシャットダウンした際、このピンは t_{Fault} の間 Low にプルされます。このデバイスは、ソフトスタートメカニズムを搭載しており、最小の入力突入電流で VCC をスムーズに高速に上昇させ、デバイスの入力に電力を供給するフロントエンド電源のサイズ超過を防止します。

7.2 機能ブロック図



Copyright © 2026 Texas Instruments Incorporated

7.3 機能説明

7.3.1 イネーブルおよびディセーブル

EN/FLT ピンを Low に強制すると、デバイスがディスエーブルされ、VINP 消費電力が大幅に削減されます。EN/FLT ピンを High にプルすると、通常のデバイス機能が有効化されます。EN/FLT ピンには弱い内部プルダウン抵抗があるため、ノイズの多いシステムでは、このピンをフローティングにしておくことは推奨しません。

7.3.2 出力電圧のソフトスタート

UCC33411-Q1 にはソフトスタート機構があり、最小限の入力突入電流でスムーズかつ高速なソフトスタート動作を実現します。出力電圧ソフトスタートの図を、図 7-1 に示します。VINP > $V_{VINP_UVLO_R}$ かつ EN/FLT が High にプルされると、ソフトスタートシーケンスは 1 次デューティサイクルの開ループ制御から開始されます。電力段は固定バースト周波数で動作し、デューティ サイクルは段階的に増加します。出力電圧 VCC を立ち上げる際の入力突入電流を低減するよう、デューティ サイクルの変化率はデバイス内であらかじめプログラムされています。このフェーズでは、2 次側の VCC 電圧が V_{VCC_UVLO} を超えるまで、1 次側は最大デューティ サイクルを制限します。この制限により、本デバイスが短絡状態で起動し、VCC が立ち上がらない場合に、過剰な入力電流が流れることを防ぎます。

ソフトスタート時間は、出力コンデンサ、入力電圧、負荷条件に応じて変化します。UCC33411-Q1 にはソフトスタートタイムアウト機能があり、ソフトスタート時に VCC の出力電圧の状態を監視します。特定の条件では、図 7-2 に示すように出力電圧が短絡したこと、推奨動作条件を超える重負荷条件、または出力コンデンサの値が大きいことが原因で、VCC が定常状態のレギュレーション閾値に達しない場合があります (図 7-3 を参照)。これらの条件で、VCC が定常状態のレギュレーションに達しないままソフトスタートのタイムアウト時間 $t_{SOFT_START_TIMEOUT}$ が経過した場合、本デバイスはシャットダウンし、t_{Fault} の間 EN/FLT ピンは Low にプルされ、障害状態が通知されます。その後、自動再起動タイマが起動し、本デバイスは $t_{RESTART}$ 後に再起動を試みます。フォルト通知と自動再起動の詳細については、フォルト通知と自動再起動を参照してください。同じ条件が継続する場合は、以下の 図 7-2 および 図 7-3 に示すように、同じサイクルが再度繰り返されます。

システム設計者は、UCC3341x_CALC を使用することで、システムの入力電圧、出力電圧、出力コンデンサ、ソフトスタート時の負荷条件に基づいて、上記のソフトスタート タイムアウト条件が発生するかどうかを確認できます。

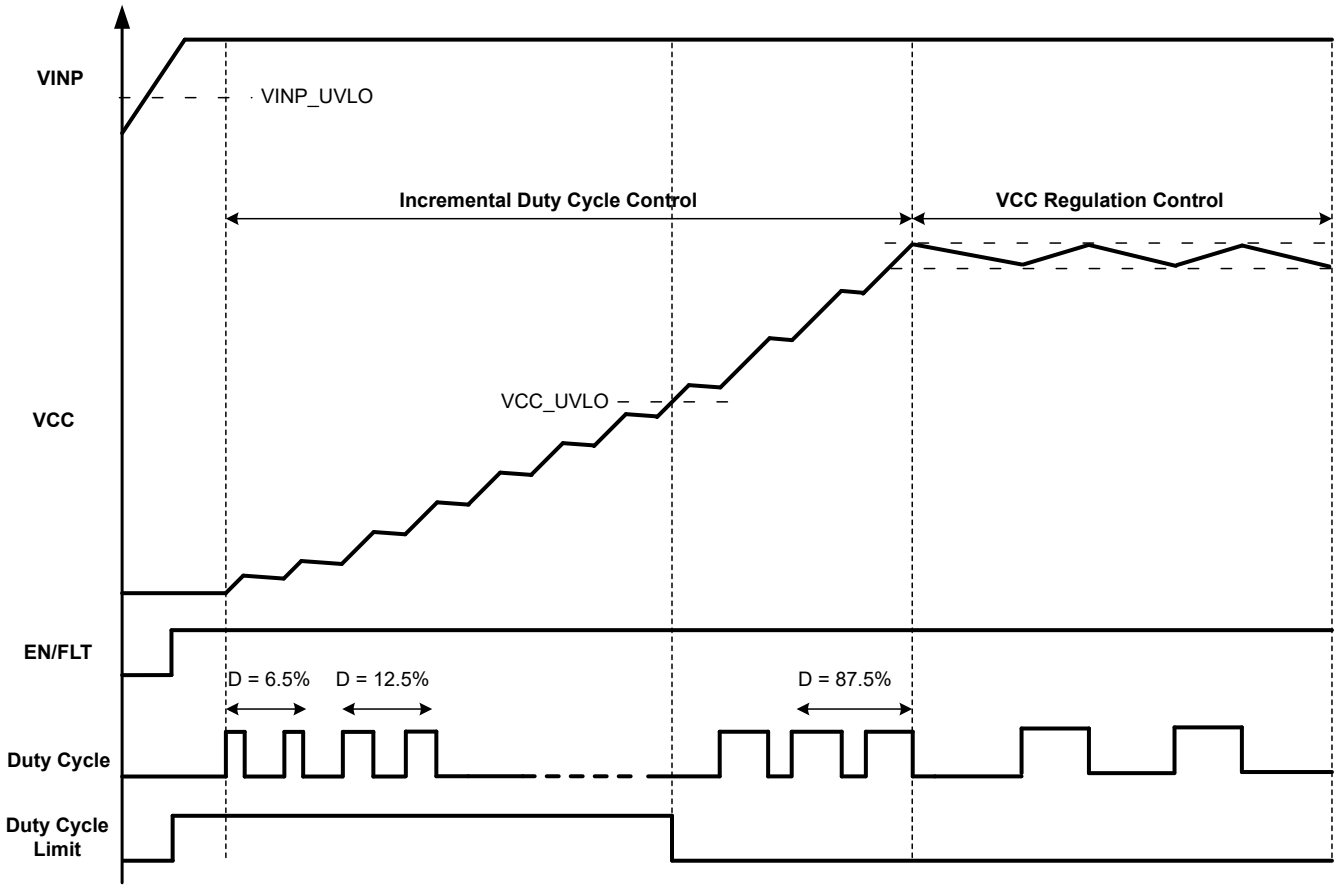


図 7-1. 出力電圧ソフトスタート図

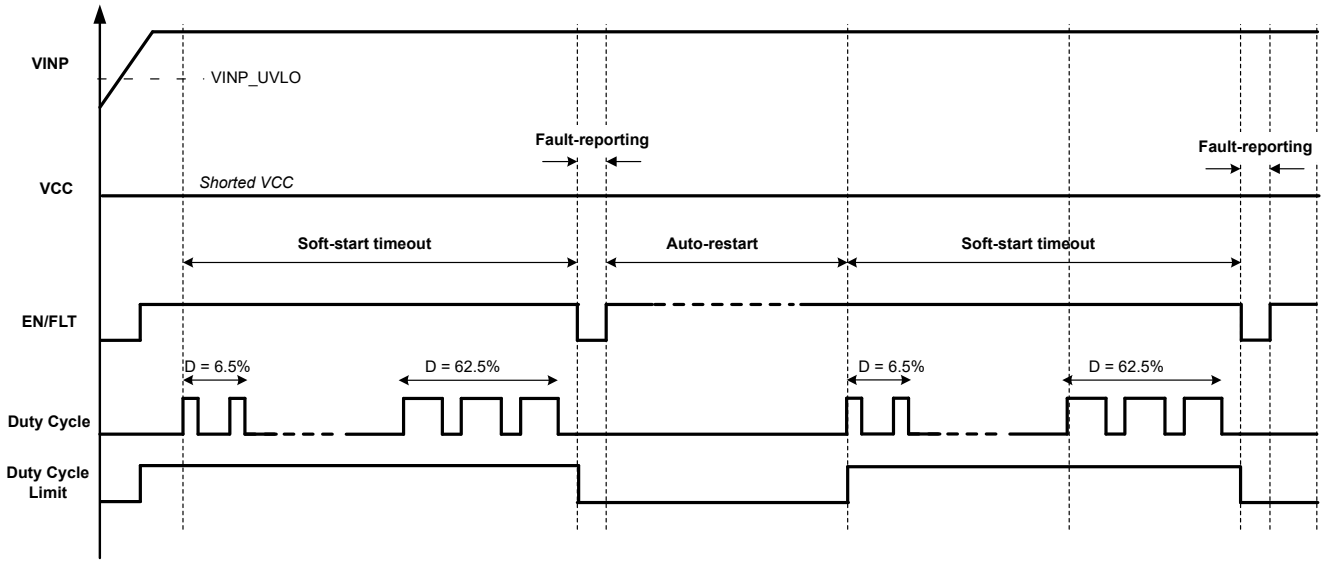


図 7-2. 短絡時のソフトスタート出力図

Copyright © 2026 Texas Instruments Incorporated

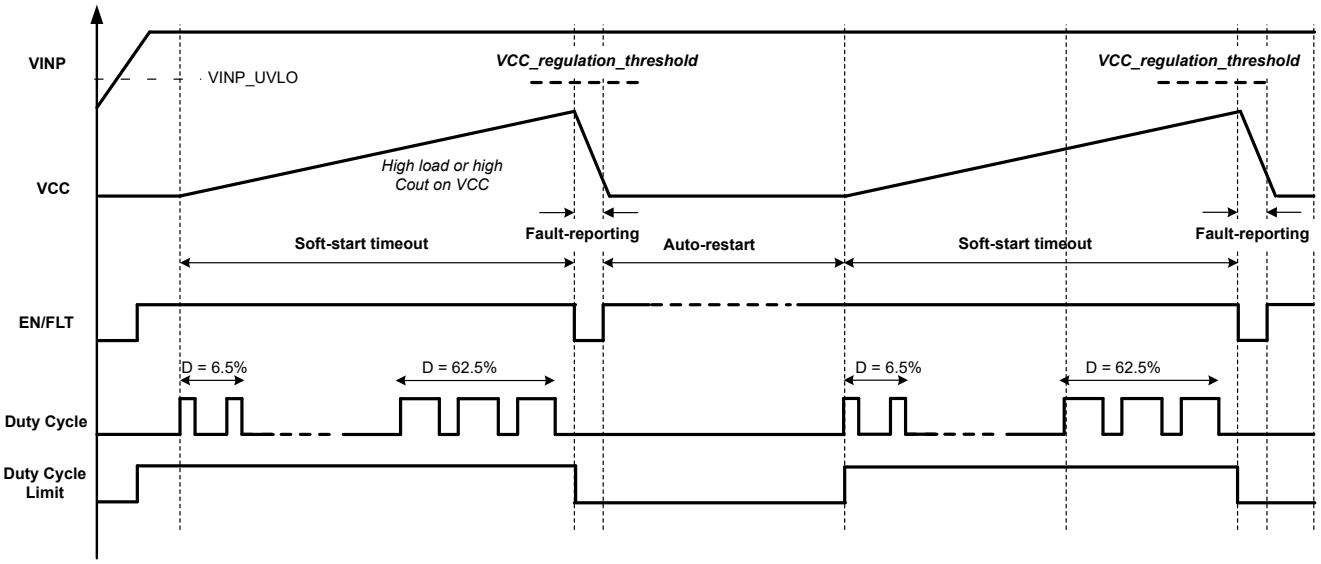


図 7-3. 高負荷または高出力コンデンサ条件でのソフトスタート図

7.3.3 定常状態出力電圧レギュレーション

UCC33411-Q1 は、に示すようにヒステリシス制御を使用して、図 7-4 に示されるような上限帯域と下限帯域の間の出力電圧をレギュレートします。2 次側のレギュレーション ブロックは、安定化された出力電圧を検出し、誘導性通信チャネル経由で 1 次側に帰還信号を送信します。これにより 1 次側電力段のオンまたはオフを切り替え、安定化された出力をヒステリシス帯域内に維持します。定常状態のレギュレーションでは、出力コンデンサと負荷条件に応じてバースト周波数が変化します。バースト周波数は高負荷条件で最大になり、軽負荷条件で最小になり、これにより軽負荷時の効率向上が可能になります。

バーストオン時間 (t_{ON}) は、高負荷条件や出力コンデンサが大きい場合に増加します。図 7-5 に示すように、バーストオン時間が t_{ON-MAX} を超えると、UCC33411-Q1 は過電力保護モードに移行します。この条件では、VCC が上側のヒステリシス・スレッショルドに達していないため、$t_{OFF-MIN}$ の最小バーストオフ時間が経過した後に、デバイスは電力段を再度オンにします。これは、高負荷状態が続く間繰り返され、結果として定常状態における VCC のピーク ツー ピーク リップルの上昇、あるいは VCC レギュレーション電圧の低下につながります。UCC3341x_CALC により、システム設計者は、目標の最大負荷および入力電圧範囲条件に合わせて出力コンデンサを適切に選択し、この条件がトリガされないようにできます。

UCC33411-Q1 は、SEL ピン接続に応じた VCC_REG 電圧をプログラムできます。VCC < V_{VCC_UVLO} スレッショルドのとき、ソフトスタートシーケンス中に SEL ピンの電圧が監視されます。それから出力電圧は、SEL = VCC で 3.3V、SEL = GNDS で 3.7V にプログラムされます。この初期監視の後、SEL ピンは VCC 出力レベルに影響を与えないことに注意してください。出力モードの選択を変更するには、EN/FLT ピンをトグルするか、VINP 電源をオフにして再度オンにする必要があります。

Copyright © 2026 Texas Instruments Incorporated

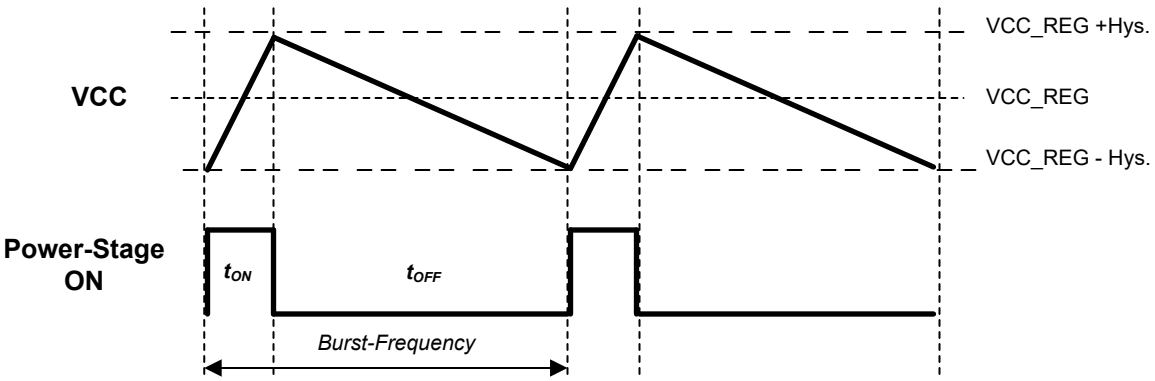


図 7-4. 出力電圧ヒステリシスモード制御

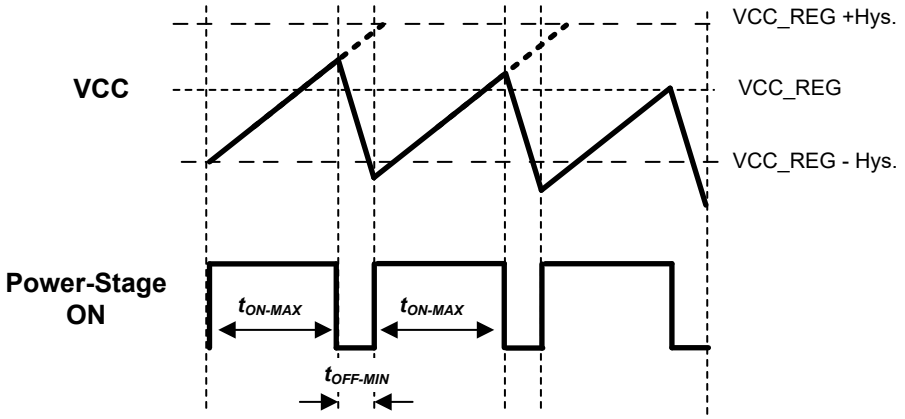


図 7-5. 過電力保護の条件

7.3.4 保護機能

UCC33411-Q1 には、入力低電圧ロックアウト、入力過電圧ロックアウト、出力低電圧保護、過熱保護などの完全な保護機能セットを備えています。さらに、本デバイスにはフォルト通知メカニズムが搭載されており、シャットダウンを引き起こすあらゆる故障をシステムに通知します。特定の故障条件下では、本デバイスはシャットダウンし、$t_{RESTART}$ 経過後に自動再起動を試みます。

7.3.4.1 入力低電圧および過電圧誤動作防止

UCC33411-Q1 は、4.5V ～ 5.5V の入力電圧範囲で動作できます。VINP < $V_{VINP_UVLO_F}$ または VINP > $V_{VINP_OVLO_R}$ の条件が発生すると、コンバータはスイッチングを停止し、デバイスはシャットダウンします。VINP が通常動作範囲に戻ると、VINP > $V_{VINP_UVLO_R}$ または VINP < $V_{VINP_OVLO_F}$ となります。デバイスは、自動再起動タイマを待たずに、スイッチングを直ちに再開します。

7.3.4.2 出力低電圧保護

UCC33411-Q1 には、過負荷状況が発生したときに部品を保護する低電圧保護機能があります。VCC で過負荷または短絡が発生し、VCC < V_{UVP} の状態が発生した場合、コンバータはソフトスタート動作のようにデューティ サイクル制限モードに移行し、$t_{VCC_UVP_DEGLITCH}$ のグリッチ除去時間が経過した後にシャットダウンします。グリッチ除去時間は、瞬間的な過負荷や短絡条件によって迅速に除去され、通常動作が再開される可能性がある場合に対応するために追加されます。本デバイスがシャットダウンすると、$t_{RESTART}$ 経過後に自動再起動を試みます。障害状態が解消されない場合、本デバイスは再度シャットダウンし、別の自動再起動を試みます。

Copyright © 2026 Texas Instruments Incorporated

7.3.4.3 出力過電圧保護

UCC33411-Q1 には、出力電圧に大きなオーバーシュートを発生させる過酷な過渡事象中に、負荷を過電圧条件から保護するための過電圧保護機能があります。VCC 電圧が $V_{VCC_OVP_R}$ スレッショルドを上回ると、OV_CLAMP 回路は、出力電圧が絶対最大動作条件内に収まっていることを確認します。コンバータはソフトスタート動作と同様にデューティ サイクル制限モードに移行し、$t_{VCC_OV_clamp_deglitch}$ のグリッチ除去時間が経過するとシャット ダウンします。本デバイスがシャット ダウンすると、$t_{RESTART}$ 経過後に自動再起動を試みます。障害状態が解消されない場合、本デバイスは再度シャットダウンし、別の自動再起動を試みます。

7.3.4.4 過熱保護機能

UCC33411-Q1 は、1 次側および 2 次側電力段ならびに絶縁トランスを内蔵しています。電力変換に起因する電力損失により、モジュールの温度は周囲温度よりも高くなります。電源モジュールの安全な動作を確保するため、デバイスには過熱保護機能が搭載されています。1 次側電力段と 2 次側電力段の両方の温度が検出され、過熱保護スレッショルドと比較されます。1 次側電力段の温度が TSD_{P_R} を上回るか、2 次側電力段の温度が TSD_{S_R} を上回ると、モジュールは過熱保護モードに移行します。このモジュールは、$t_{TSHUTP_DEGLITCH_D}$ のグリッチ除去時間が経過するとスイッチングを停止します。その後故障を報告し、$t_{RESTART}$ 後に自動再起動を試みます。

7.3.4.5 フォルト通知と自動再起動

UCC33411-Q1 にはフォルト通知メカニズムがあり、システムレベルの MCU にアラートを送信するか、デバイスの障害状態を監視する回路にシャットダウンにつながります。入力過電圧、過熱、または出力低電圧保護の障害が発生した場合。1 次側コントローラおよび故障監視システムにより、t_{Fault} の時間にわたって I_{Fault} 電流をシンクする電流源が有効化されます。MCU と EN/FLT ピンの間に 18kΩ を超える抵抗が接続されている場合、前述のいずれかの故障が発生してデバイスがシャットダウンすると、EN/FLT ピンは t_{Fault} と同じ時間の間 V_{FLT} まで Low にプルされます (図 7-6 参照)。システムにフォルト通知メカニズムが不要な場合、EN/FLT ピンを 18kΩ の抵抗なしでイネーブル ソース電圧に直接接続できます。

デバイスには自動再起動機能があり、出力低電圧または過熱フォルトが発生したときに、デバイスがシャットダウンした後にこの機能が実行されます。図 7-7 に示すように、t_{Fault} の時間が経過するとタイマが起動し、$t_{RESTART}$ 後に本デバイスは新しいソフトスタート シーケンスを試行します。故障が解消されると、VCC はソフトスタートしてレギュレーションに成功します。故障が解消されない場合、本デバイスは再びシャットダウンして故障を報告します。故障が続く間、本デバイスはヒカップ モードで安全に動作できます。

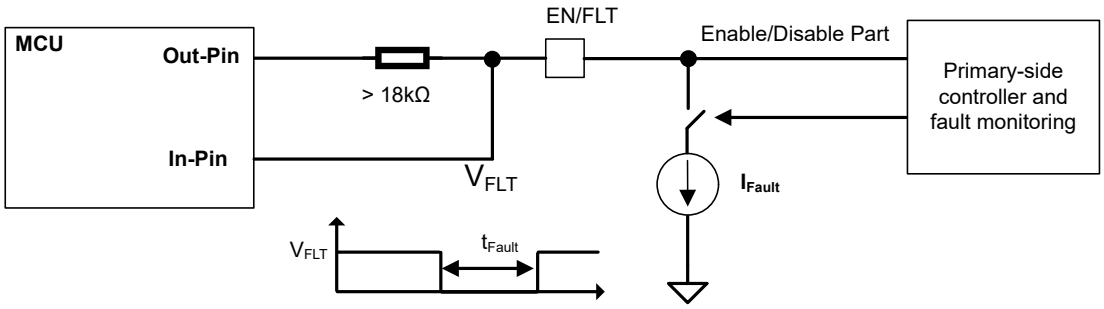


図 7-6. フォルト報告メカニズム

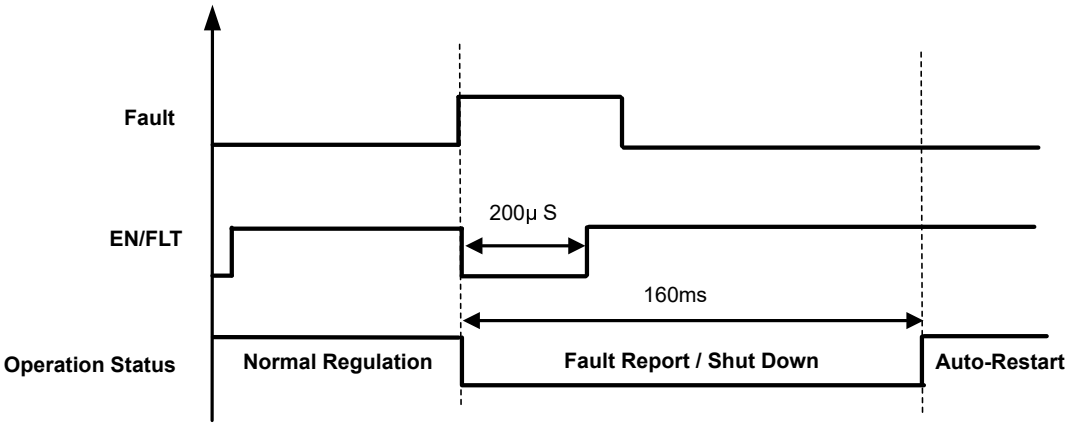


図 7-7. 自動リスタート動作

7.3.5 VCC 負荷の推奨動作領域

図 7-8 に、出力が過負荷になったときを含めた、出力負荷範囲全体における本デバイスの VCC レギュレーション動作を示します。デバイスを正常に動作させるには、デバイスの VCC 出力負荷が最大出力電流 I_{OUT_MAX} を超えないことを確認してください。UCC33411-Q1 に推奨動作領域を超えて負荷がかかると、VCC が低下します。そして、VCC_UVP スレッショルドを下回ると、本デバイスは電力制限モードに移行し、電力段がスイッチングを停止してシャットダウンするまで、デバイスへのストレスを回避します。

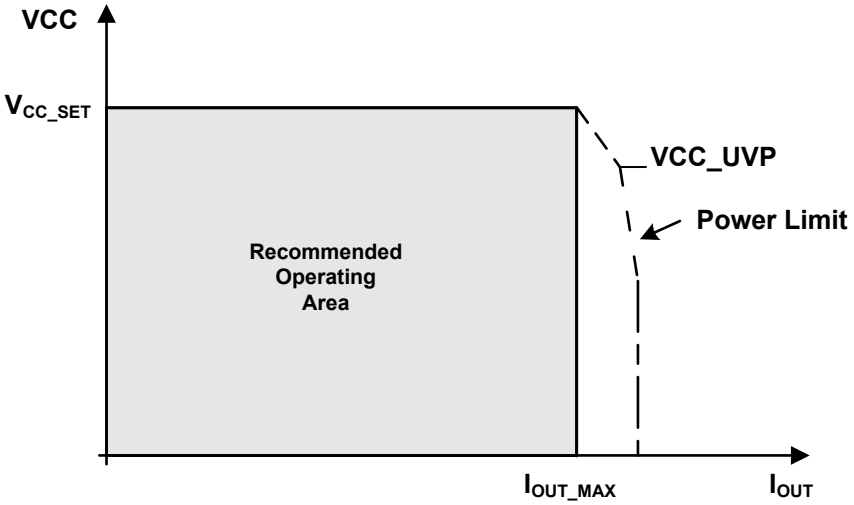


図 7-8. VCC 負荷の推奨動作領域の説明

7.3.6 電磁両立性 (EMC) に関する検討事項

UCC33411-Q1 デバイスは、適応型スペクトラム拡散変調 (SSM) アルゴリズムを内部発振器に使用して、デバイスからのノイズ放射を低減しています。適応型 SSM アルゴリズムにより、負荷条件に関係なく、各バーストサイクル中に 2 つの帯域間のスイッチング周波数範囲が確実になるようにし、さまざまな負荷条件で SSM が同様の影響を及ぼすようにします。さらに、UCC33411-Q1 は高度な内部レイアウト方式を使用して、放射エミッションをシステムレベルで最小限に抑えています。

7.4 デバイスの機能モード

表 7-1 に、このデバイスの電源機能モードを示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-1. デバイスの機能モード

入力		絶縁電源の出力電圧 (VCC) 設定ポイント
EN/FLT	**SEL**	
High	VCC へ短絡	3.3V
High	GNDS へ短絡	3.7V
Low	x	0V
オープン(1)	オープン(1)	サポート対象外

(1) SEL ピンおよび EN/FLT ピンには、グランドへの弱いプルダウン抵抗が内蔵されていますが、これらのピンをオープンのままにすることは推奨しません。

Copyright © 2026 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

UCC33411-Q1 デバイスは、基板面積が限定されていて高集積を必要とするアプリケーションに適しています。また、このデバイスは、所要の絶縁仕様を満たす電力トランスが大型で高価になる、高電圧アプリケーションにも適しています。

8.2 代表的なアプリケーション

図 8-1 に、絶縁負荷に電力を供給する UCC33411-Q1 デバイスの回路図を示します。

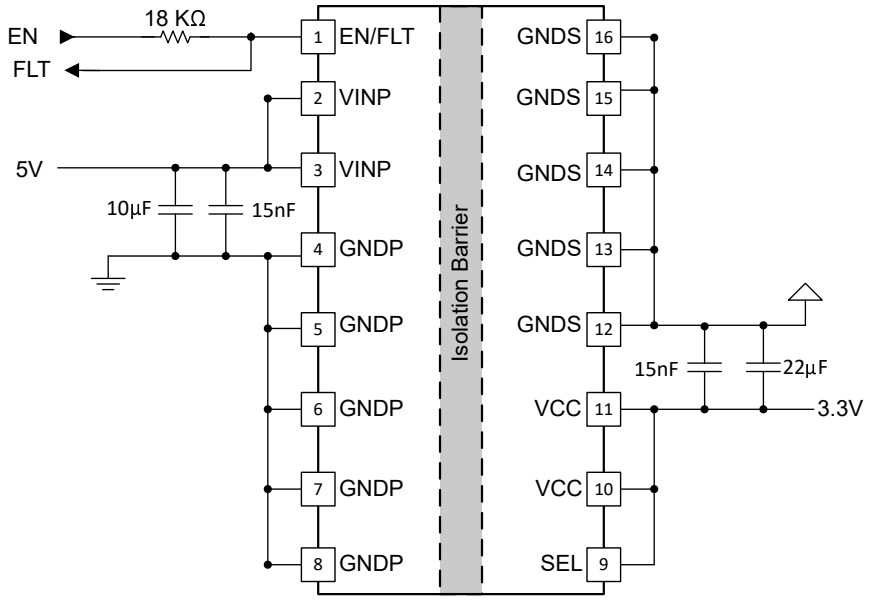


図 8-1. 代表的なアプリケーション

8.2.1 設計要件

UCC33411-Q1 を使用して設計するには、設計に関するいくつかの簡単な考慮事項を評価する必要があります。表 8-1 に、代表的なアプリケーションの推奨値を示します。UCC33411-Q1 の他の主要な設計上の考慮事項については、セクション 8.3 およびセクション 8.4 セクションを参照してください。

表 8-1. 設計パラメータ

パラメータ	推奨値
入力電源電圧、VINP	4.5V～5.5V
VINP と GNDP の間の最初のデカップリング容量	15nF、50V、± 10%、X7R
VINP と GNDP の間にある 2 番目のデカップリング容量	10µF、10V、X7R
VCC と GNDS の間の最初のデカップリング容量	15nF、50V、± 10%、X7R
VCC と GNDS の間にある 2 番目のデカップリング容量	22µF、10V、X7R
故障通知用の EN/FLT ピン抵抗	18kΩ

Copyright © 2026 Texas Instruments Incorporated

8.2.2 詳細な設計手順

UCC33411-Q1 の設計手順は非常に簡単です。本デバイスでは、入力電源用として VINP ピンと GNDP ピンの間に 2 つのデカップリング コンデンサを接続し、絶縁出力電源用として VCC ピンと GNDS ピンの間に 2 つのデカップリング コンデンサを接続することで、完全に機能する DC/DC コンバータを構成できます。

SEL は、3.3V の出力電圧を選択するには VCC に、3.7V の出力電圧を選択するには GNDS に直接接続する必要があります。高い電圧設定にすることで、UCC33411-Q1 は、より高い電圧を出力できるようになり、外部 LDO がさらに高いレギュレーション精度を実現するための十分なヘッドルームが確保されます。

低 ESR および低 ESL のセラミック コンデンサは、デバイスのピン近くに接続することを推奨します。実効バースト周波数は、選択した VCC 出力コンデンサの影響を受けることに注意してください。

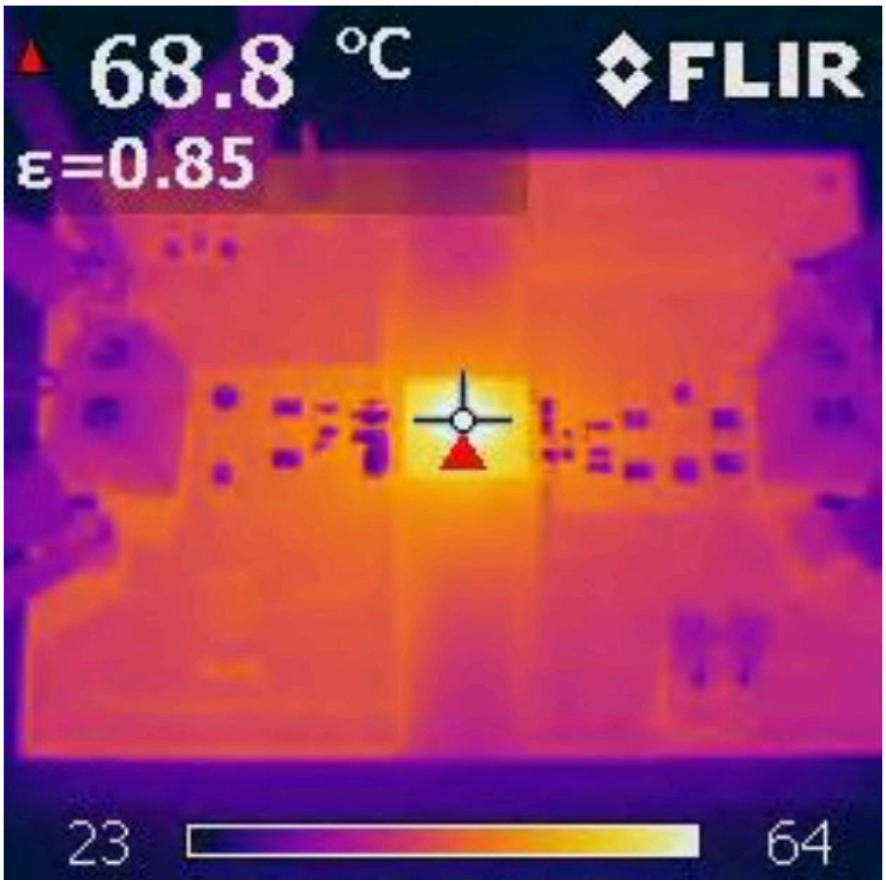


図 8-2. UCC33411-Q1 の熱画像：VINP = 5.0V、VCC = 3.3V、P_{Out} = 1.0W

8.3 電源に関する推奨事項

UCC33411-Q1 の推奨入力電源電圧 (VINP) は 4.5V ～ 5.5V です。信頼性の高い動作を保証するため、適切なデカップリング コンデンサを電源ピンのできるだけ近くに配置する必要があります。ローカルバイパスコンデンサは、入力の VINP ピンと GNDP ピンの間、および絶縁出力電源で VCC と GNDS の間に配置します。入力電源には、最終アプリケーションで必要とされる出力負荷をサポートできる適切な定格電流に加え、ソフトスタートのタイムアウトが終了する前に出力キャパシタンスを充電するための十分な電流が必要です (ソフトスタート時は通常 150mA)。

Copyright © 2026 Texas Instruments Incorporated

8.4 レイアウト

8.4.1 レイアウトのガイドライン

UCC33411-Q1 の統合絶縁電源ソリューションは、システム設計の簡素化、基板面積の使用低減を可能にします。最適性能を実現するには、適切な PCB レイアウトが重要です。推奨事項のリストは次のとおりです。

- デカップリングコンデンサは、デバイスピンにできる限り近づけて配置してください。入力電源の場合、ピン 2 と 3 (VINP) とピン 4、5、6、7、8 (GNDP) の間に 0402 と 0805 のセラミックコンデンサを配置します。絶縁出力電源の場合、ピン 10、11 (VCC) とピン 12、13、14、15、16 (GNDS) の間に 0402 と 0805 のセラミック コンデンサを配置します。このコンデンサは、電力ドライブ回路の高速スイッチング波形に関連する過渡電流を供給するため、入力デカップリングコンデンサに特に重要になります。
- デバイスにはヒートシンク用のサーマルパッドがないため、デバイスはそれぞれの GND ピンを通じて熱を放散します。最適なヒートシンクを実現するために、すべての GNDP および GNDS ピンに十分な銅箔 (できればグランドプレーンに接続) が存在していることを確認してください。ビアをデバイスのピンに近づけて配置し、セラミックコンデンサとデバイスのピンとの間の高周波パスから遠ざけることは、熱性能を向上させるために不可欠です。
- スペースと層数が許せば、VINP、GNDP、VCC、および GNDS ピンを、適切なサイズの複数のビアを介して内部グランド プレーンまたは電源プレーンに接続することも推奨されます。または、損失を最小限に抑えるため、これらの配線の配線をできるだけ広くしてください。
- PCB の外層において、1 次側グランド プレーン (GNDP) とそれを基準とする信号、2 次側グランド プレーン (GNDS) とその信号との間隔に十分注意してください。2 つのグランド プレーンとそれぞれの信号の間隔が、デバイス パッケージの間隔よりも狭い場合、システムの実効沿面距離および空間距離が減少します。

8.4.2 レイアウト例

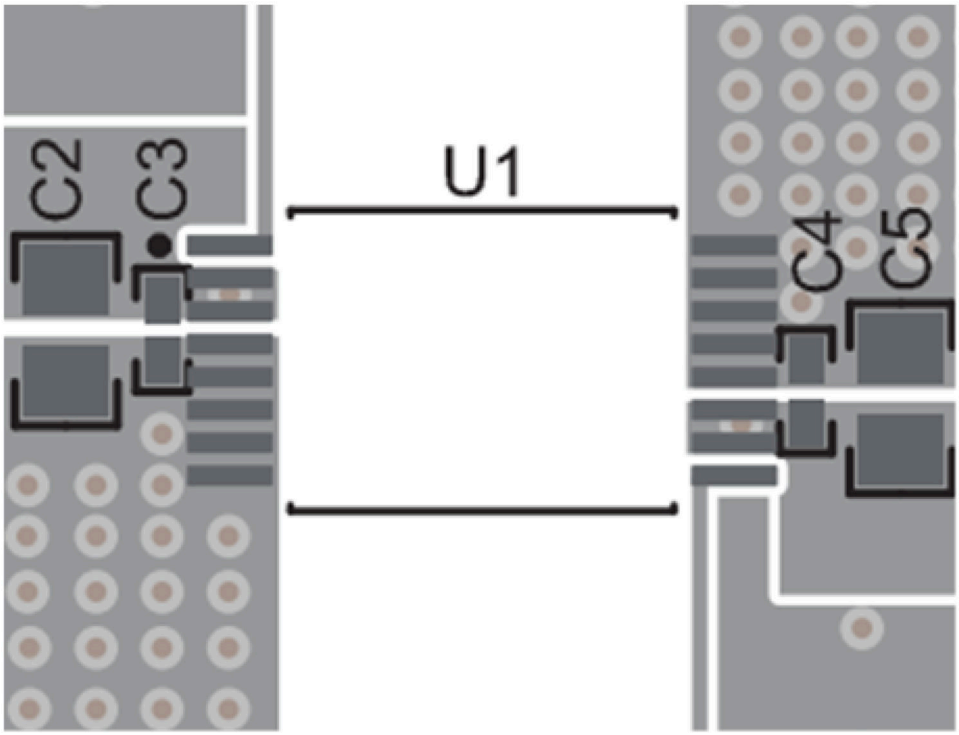


図 8-3. レイアウト例

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『UCC33421EVM-092 車載および産業用アプリケーション向け評価基板ユーザーガイド』
- テキサス インスツルメンツ、『UCC33411(-Q1) CISPR-32 Class B 適合証明書』
- テキサス インスツルメンツ、『UCC3341x(-Q1) Simplis モデル』
- テキサス インスツルメンツ、『UCC3341x(-Q1) ソフトスタート立ち上がり時間とバーストオン時間カリキュレータ』
- テキサス インスツルメンツ、『絶縁の用語集』

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (November 2024) to Revision A (March 2026)	Page
• ドキュメントのステータスを「事前情報」から「量産データ」に変更	1

Copyright © 2026 Texas Instruments Incorporated

11 メカニカルおよびパッケージ情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PUCC33411QDHARQ1	Active	Preproduction	SO-MOD (DHA) | 16	3000 | LARGE T&R	-	Call TI	Call TI	-	
PUCC33411QDHARQ1.A	Active	Preproduction	SO-MOD (DHA) | 16	3000 | LARGE T&R	-	Call TI	Call TI	See PUCC33411QDHARQ1	
UCC33411QDHARQ1	Active	Production	SO-MOD (DHA) | 16	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-	UC33411Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

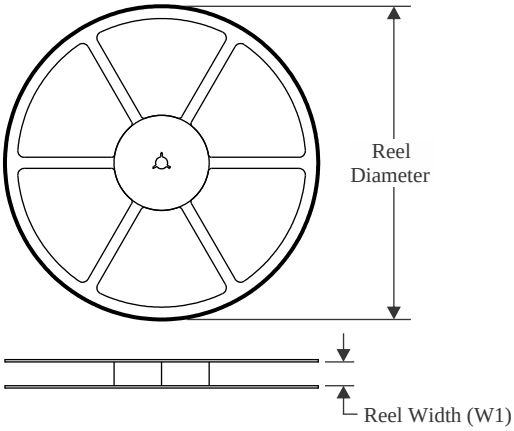
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

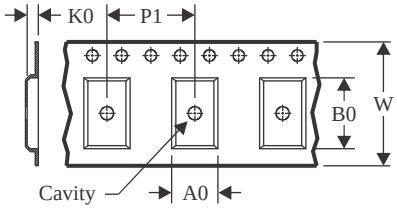
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

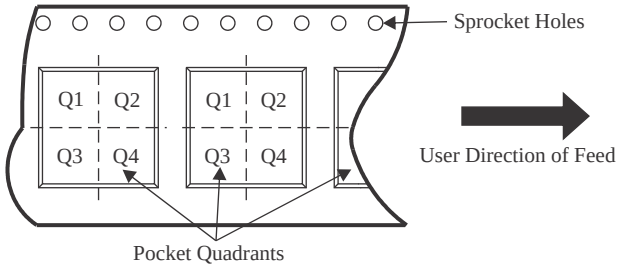


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

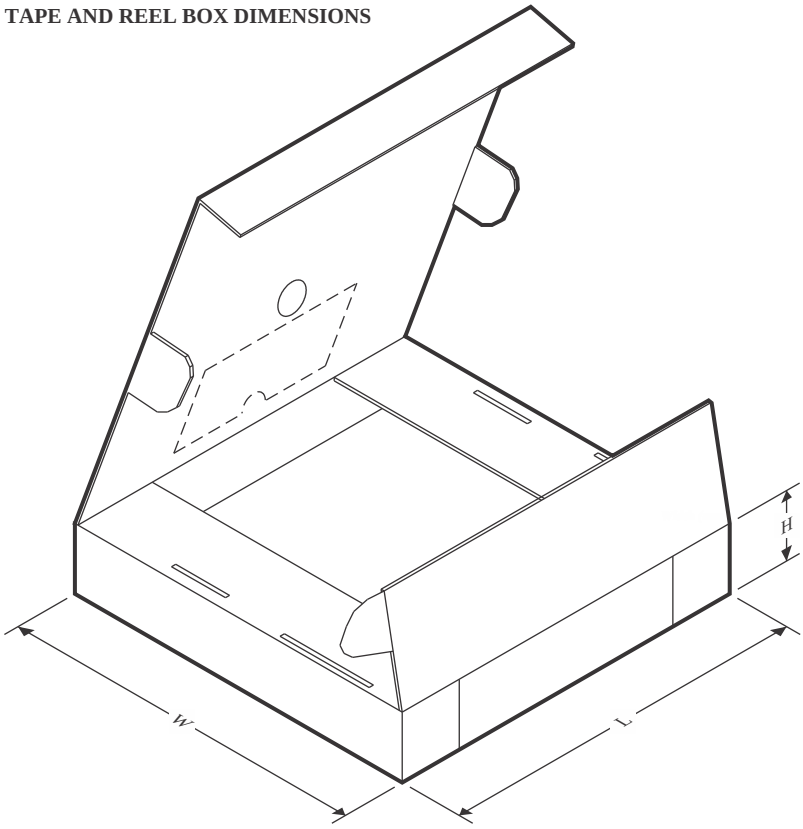
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC33411QDHARQ1	SO-MOD	DHA	16	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1

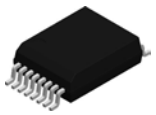
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC33411QDHARQ1	SO-MOD	DHA	16	1000	350.0	350.0	43.0

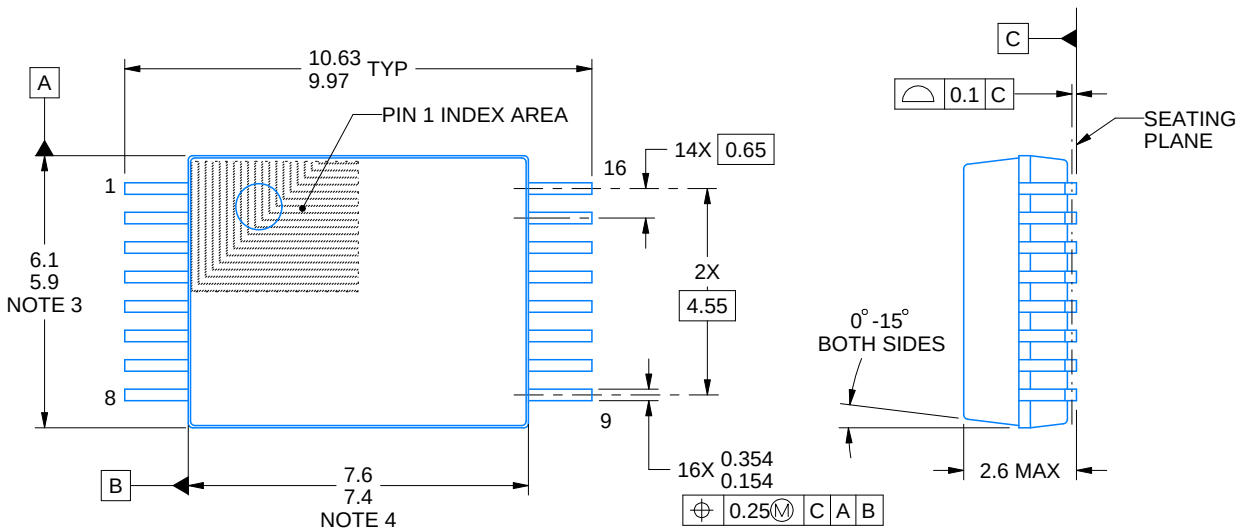
DHA0016A

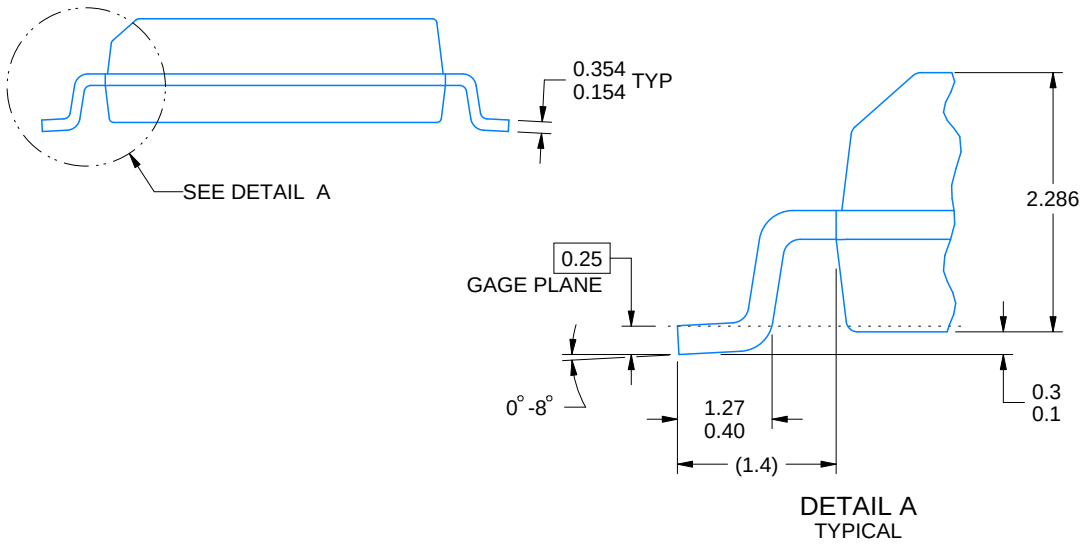


PACKAGE OUTLINE

SSOP - 2.6 mm max height

SMALL OUTLINE PACKAGE

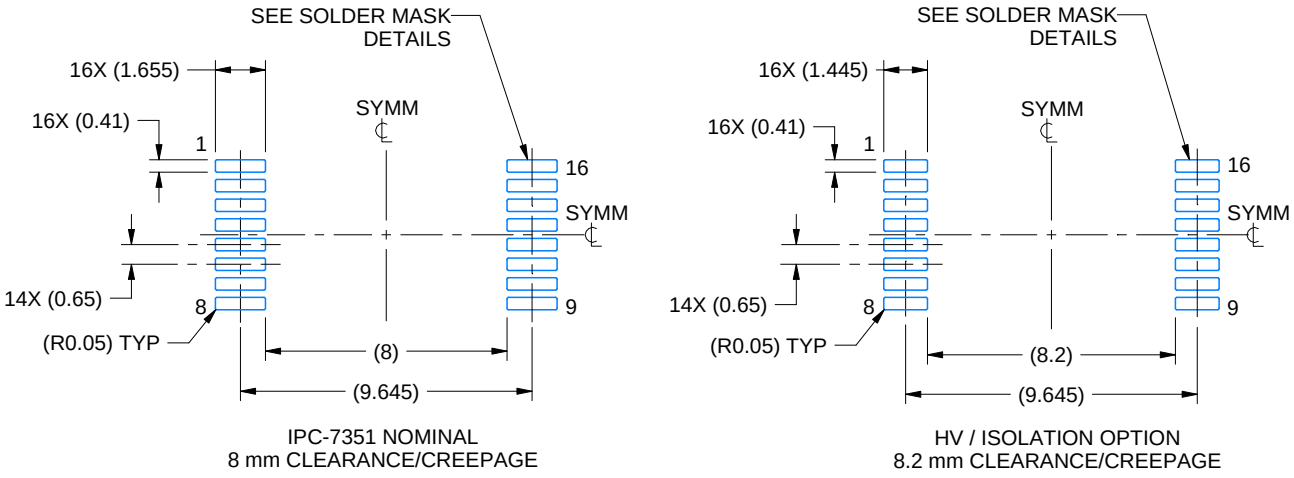




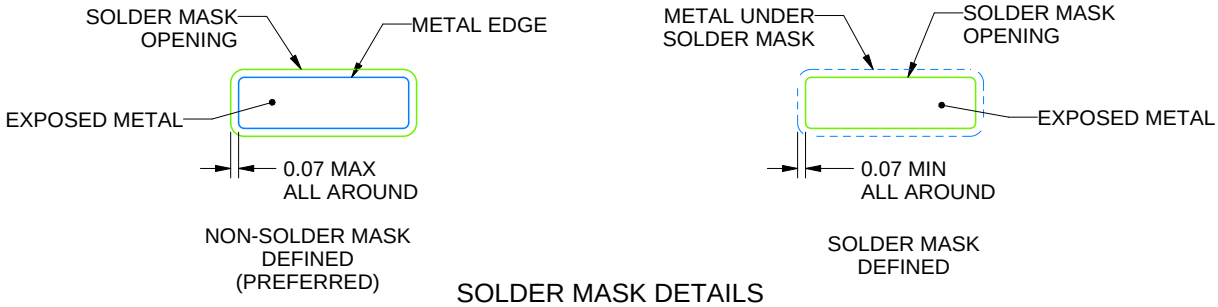
4230131/C 08/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLES
EXPOSED METAL SHOWN
SCALE: 4X



SOLDER MASK DETAILS

4230131/C 08/2026

NOTES: (continued)

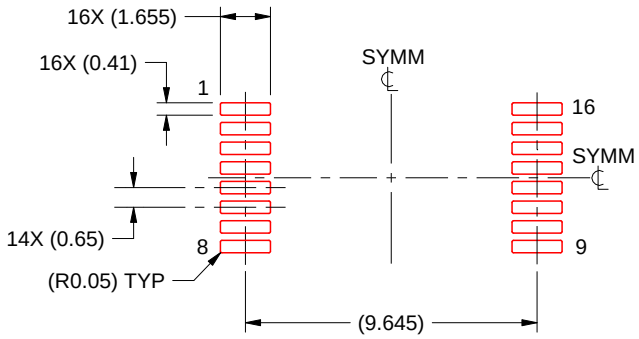
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

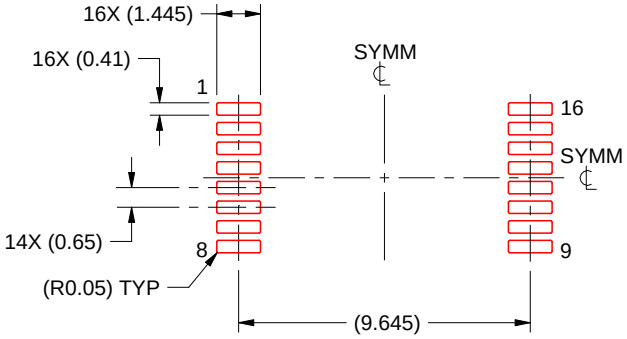
DHA0016A

SSOP - 2.6 mm max height

SMALL OUTLINE PACKAGE



IPC-7351 NOMINAL
8 mm CLEARANCE/CREEPAGE



HV / ISOLATION OPTION
8.2 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLES
BASED ON 0.125 mm THICK STENCIL
SCALE: 4X

4230131/C 08/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月