

# AFE10004-EP 4 チャンネル パワー アンプ用高精度アナログ フロントエンド (EEPROM およびゲート バイアス スイッチ内蔵)

## 1 特長

- 防衛および航空宇宙アプリケーション向け仕様
- 管理されたベースライン
- 単一のアセンブリ/テスト施設
- 単一の製造施設
- 製品のトレーサビリティ
- 長期にわたる製品ライフ サイクル
- ローカルおよびリモート ダイオード温度センサ
  - ±2.5°C 誤差、最大値
  - 0.0625°C の分解能
- 自律動作の内部 EEPROM
  - 4 つの独立した転送機能用ストレージ
  - デバイス設定のストレージ
  - ユーザー ストレージ用のオープン スペース
  - 15 年間の保持認定済み
- 4 つのアナログ出力
  - 4 つのモニタック DAC: 1.22mV 分解能
  - 自動構成される出力範囲:
    - 正の出力電圧: 5.5V、最大値
    - 負の出力電圧: -10V、最小値
  - 高い電流駆動能力:
    - 最大 100mA のソース
    - 最大 20mA のシンク
  - 高い容量性負荷耐性: 最大 15μF
- ゲート バイアス オン/オフ制御スイッチ
  - 2 つのプログラム可能なオフ電圧
    - 2 つの補助 DAC: 1.22mV 分解能
  - 高速スイッチング時間: 50ns、標準値
  - 低い抵抗: 3Ω、最大値
- 内蔵シーケンス制御
- 内部 2.5V 基準電圧
- SPI および I<sup>2</sup>C インターフェイス: 1.7V ~ 3.6V で動作
  - SPI: 4 線式インターフェイス
  - I<sup>2</sup>C: 8 つの選択可能なペリフェラル アドレス
- 仕様温度範囲: -55°C ~ +125°C

## 2 アプリケーション

- レーダー
- 電子戦
- 通信ペイロード
- 防衛無線

## 3 説明

AFE10004-EP は、高度に統合された自律型のパワーアンプ (PA) 用精密アナログ フロント エンド (AFE) であり、4 つの温度補償用デジタル-アナログコンバータ (DAC)、統合 EEPROM、およびゲート バイアス スイッチを含んでいます。4 つの DAC は、内部 EEPROM に保存された 4 つの独立したユーザー定義の温度-電圧変換関数によってプログラムされます。このデザインでは、外付け回路を追加することなく、あらゆる温度の影響を補正できます。起動後、このデバイスはシステム コントローラの介入なしで動作し、制御アプリケーションにおけるバイアス電圧の設定および補償を行う完全なシステムを提供します。

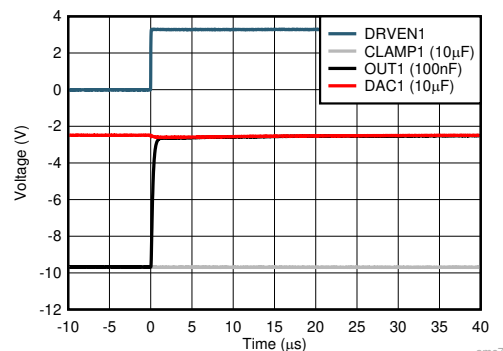
AFE10004-EP には、専用の制御ピンを通じてオン/オフが切り替えられる 4 つのゲート バイアス出力があります。ゲート バイアス スイッチは、高速応答を実現するように設計されています。PA\_ON ピンと組み合わせることで、高速応答は GaAs や GaN などの枯渇型トランジスタの正しい電源シーケンスおよび保護を可能にします。

機能の統合と広い動作温度範囲により、AFE10004-EP は RF システムに用いられるパワー アンプのためのオールインワンの自律型バイアス制御回路として優れた選択肢となっています。柔軟な DAC 出力範囲と内蔵シーケンス機能から、このデバイスは LDMOS、GaAs、GaN など広範なトランジスタ テクノロジーのバイアス コントローラとして使用できます。

### パッケージ情報

部品番号	パッケージ(1)	パッケージ サイズ(2)
AFE10004-EP	RGE (VQFN, 24)	4mm × 4mm

- 詳細については、[セクション 11](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



ゲート バイアス スイッチの応答



## 目次

<b>1 特長</b> .....	<b>1</b>	<b>7 レジスタ マップ</b> .....	<b>53</b>
<b>2 アプリケーション</b> .....	<b>1</b>	7.1 I <sup>2</sup> C レジスタ マップ.....	53
<b>3 説明</b> .....	<b>1</b>	7.2 SPI レジスタ マップ.....	65
<b>4 ピン構成および機能</b> .....	<b>3</b>	7.3 レジスタ.....	72
<b>5 仕様</b> .....	<b>5</b>	<b>8 アプリケーションと実装</b> .....	<b>146</b>
5.1 絶対最大定格.....	5	8.1 アプリケーション情報.....	146
5.2 ESD 定格.....	5	8.2 代表的なアプリケーション.....	149
5.3 推奨動作条件.....	5	8.3 初期設定.....	154
5.4 熱に関する情報.....	6	8.4 電源に関する推奨事項.....	154
5.5 電気的特性.....	6	8.5 レイアウト.....	154
5.6 タイミング要件.....	9	<b>9 デバイスおよびドキュメントのサポート</b> .....	<b>157</b>
5.7 スイッチング特性.....	10	9.1 ドキュメントのサポート.....	157
5.8 タイミング図.....	11	9.2 ドキュメントの更新通知を受け取る方法.....	157
5.9 代表的特性.....	12	9.3 サポート・リソース.....	157
<b>6 詳細説明</b> .....	<b>19</b>	9.4 商標.....	157
6.1 概要.....	19	9.5 静電気放電に関する注意事項.....	157
6.2 機能ブロック図.....	19	9.6 用語集.....	157
6.3 機能説明.....	20	<b>10 改訂履歴</b> .....	<b>157</b>
6.4 デバイスの機能モード.....	43	<b>11 メカニカル、パッケージ、および注文情報</b> .....	<b>157</b>
6.5 プログラミング.....	45		

## 4 ピン構成および機能

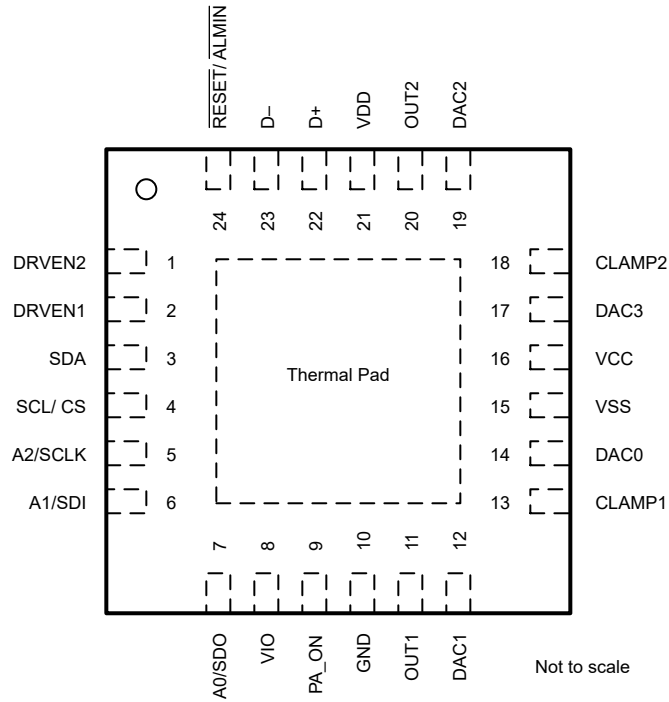


図 4-1. RGE パッケージ、24 ピン VQFN (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	DRVEN2	入力	非同期スイッチ制御信号。
2	DRVEN1	入力	
3	SDA	入力 / 出力	I <sup>2</sup> C 双方向データライン。このピンは、SPI 通信を行う場合は必ず GND に接続する必要があります。
4	SCL/CS	入力	I <sup>2</sup> C: クロック入力。 SPI: アクティブ Low のシリアル データを有効にします。この入力は、シリアル データのフレーム同期信号です。この信号が Low になると、このピンはシリアル インターフェイスの入力シフトレジスタを有効にします。
5	A2/SCLK	入力	I <sup>2</sup> C: ターゲット アドレス セクタ。 SPI: クロック入力。
6	A1/SDI	入力	I <sup>2</sup> C: ターゲット アドレス セクタ。 SPI: データ入力。データは SCLK ピンの各立ち下がりエッジで入力シフトレジスタにクロックされます。
7	A0/SDO	入力 / 出力	I <sup>2</sup> C: ターゲット アドレス セクタ。 SPI: データ出力。SDOEN ビットをセットして、動作を開始する前に SDO ピンをイネーブルにする必要があります。データは、SCLK ピンの立ち上がりエッジごとに、入力シフトレジスタから取り出されます。
8	VIO	電源	IO 電源電圧 (1.65V~3.6V)。このピンは、デバイスの I/O 動作電圧を設定します。
9	PA_ON	出力	信号の同期。PA_ON は CMOS 出力です。PA_ON ピンは、デバイスが完全な動作準備が整うまで、またはアラーム状態が検出されるまで Low に設定されます。
10	GND	グラウンド	デバイスの全回路のグラウンド基準点
11	OUT1	出力	DAC1 スイッチ出力
12	DAC1	出力	DAC1 バッファ出力
13	CLAMP1	出力	CLAMP1 バッファ出力
14	DAC0	出力	DAC0 バッファ出力
15	VSS	電源	出力バッファ負のアナログ電源 (-11V~0V)
16	VCC	電源	出力バッファの正のアナログ電源 (0V ~ 5.5V)
17	DAC3	出力	DAC3 バッファ出力
18	CLAMP2	出力	CLAMP2 バッファ出力
19	DAC2	出力	DAC2 バッファ出力
20	OUT2	出力	DAC2 スイッチ出力
21	VDD	電源	アナログ電源電圧 (4.5V~5.5V)
22	D+	入力	リモート温度センサの接続。これらのピンを使わない場合は、互いに接続してください。
23	D-	入力	
24	RESET/ALMIN	入力	アクティブ Low のリセット入力。このピンが Low になると、デバイスはリセット イベントを開始します。あるいは、このピンはアクティブ Low のアラーム信号としてデバイスに設定でき、アラーム イベントを開始するために使用されます。
サーマルパッド	サーマルパッド	—	サーマルパッドはパッケージの底面に配置されています。このサーマルパッドは、複数のビアを使用して内部の任意の PCB グラウンドプレーンに接続し、優れた熱特性を実現できます。

## 5 仕様

### 5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
電源電圧	V <sub>DD</sub> から GND	-0.3	6	V
	V <sub>IO</sub> から GND	-0.3	6	V
	V <sub>CC</sub> から GND	-0.3	6	V
	V <sub>SS</sub> から GND	-12	0.3	V
	V <sub>CC</sub> から V <sub>SS</sub>	-0.3	12	V
ピン電圧	DAC[0:3]、GND への CLAMP[1:2]	V <sub>SS</sub> - 0.3	V <sub>CC</sub> + 0.3	V
	OUT[1:2] から GND	V <sub>SS</sub> - 0.3	V <sub>CC</sub> + 0.3	V
	PA_ON および SDO から GND へ	-0.3	V <sub>IO</sub> + 0.3	V
	デジタル入力ピンから GND	-0.3	6	V
	リモート温度センサーピンを GND に接続	-0.3	V <sub>DD</sub> + 0.3	V
T <sub>J</sub>	接合部温度	-55	150	°C
T <sub>stg</sub>	保存温度	-65	150	°C

(1) 絶対最大定格を超えた動作は、デバイスに恒久的な損傷を与える可能性があります。絶対最大定格は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

### 5.2 ESD 定格

		値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン <sup>(1)</sup>	±500
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン <sup>(2)</sup>	±500

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。  
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

### 5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V <sub>DD</sub>	アナログ電源電圧	4.5		5.5	V
V <sub>IO</sub>	デジタル IO 電源電圧	1.65		3.6	V
V <sub>CC</sub> <sup>(1)</sup>	出力バッファの正の電源電圧	4.5		5.5	V
V <sub>SS</sub> <sup>(2)</sup>	出力バッファの負の電源電圧	-11		-4.5	V
V <sub>CC</sub> - V <sub>SS</sub>	出力バッファの電源電圧範囲	4.5		11	V
	デジタル ピン入力電圧	0		3.6	V
T <sub>A</sub>	動作時の周囲温度	-55		125	°C
T <sub>J, SPEC</sub>	仕様の接合部温度	-55		125	°C
T <sub>J, OPER</sub>	動作時接合部温度	-55		150	°C
T <sub>J, EEPROM</sub>	EEPROM プログラミング接合部温度	0		125	°C

(1) デバイスが負の出力電圧範囲で動作するように構成されている場合、V<sub>CC</sub> を GND に接続する必要があります。  
(2) デバイスが正の出力電圧範囲で動作するように構成されている場合、V<sub>SS</sub> を GND に接続する必要があります。

## 5.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		AFE10004-EP	単位
		RGE (VQFN)	
		24 ピン	
$\Theta_{JA}$	接合部から周囲への熱抵抗	33.5	°C/W
$\Theta_{JC}$ (上面)	接合部からケース (上面) への熱抵抗	30.2	°C/W
$\Theta_{JB}$	接合部から基板への熱抵抗	13.6	°C/W
$\Psi_{JT}$	接合部から上面への特性パラメータ	0.3	°C/W
$\Psi_{JB}$	接合部から基板への特性パラメータ	13.5	°C/W
$\Theta_{JC}$ (底面)	接合部からケース (底面) への熱抵抗	3.7	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーションレポートを参照してください。

## 5.5 電気的特性

$T_J = -55^\circ\text{C} \sim +125^\circ\text{C}$  におけるすべての最小および最大仕様、および  $T_J = 25^\circ\text{C}$  におけるすべての標準仕様、 $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{IO} = 1.65\text{V} \sim 3.6\text{V}$ 、正の出力範囲:  $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{SS} = \text{GND}$ 、負の出力範囲:  $V_{SS} = -11\text{V}$  to  $-4.5\text{V}$ 、 $V_{CC} = \text{GND}$ 、DAC 出力は無負荷 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位		
<b>DAC の特性<sup>(1)</sup></b>							
分解能		13			ビット		
フルスケール出力電圧	自動範囲検出によるスタートアップ時に設定	-10		0	V		
	自動範囲検出によるスタートアップ時に設定	0		10			
DNL	微分非直線性	指定 13 ビット単調		-1	1	LSB	
INL	積分非直線性			-4	4	LSB	
TUE	総合未調整誤差			-0.4	$\pm 0.1$	0.4	%FSR
	総合調整誤差	25°C での 1 点キャリブレーション後、DAC 出力はフルスケールレンジの 1/4		-0.06	$\pm 0.01$	0.06	%FSR
オフセット エラー	正の出力範囲	-24	$\pm 5$	24	mV		
	負の出力範囲	-24	$\pm 5$	24			
オフセット誤差の温度ドリフト			$\pm 2$		ppm/°C		
ゲイン誤差		-0.3	$\pm 0.01$	0.3	%FSR		
ゲイン誤差の温度ドリフト			$\pm 5$		ppm/°C		
ゼロスケール誤差	正の出力範囲: すべてゼロコード	0	5	24	mV		
	負の出力範囲: すべて 1 コード	-24	-5	0			
ゼロ スケール誤差の温度ドリフト			$\pm 2$		ppm/°C		
フルスケール誤差	正の出力範囲: すべて 1 のコード	-0.25	$\pm 0.03$	0.25	%FSR		
	負の出力範囲: すべてゼロコード	-0.4	$\pm 0.05$	0.4			
フルスケール誤差の温度ドリフト			$\pm 5$		ppm/°C		
負荷電流 <sup>(2)</sup>	$V_{CC}$ から 1V のヘッドルームを持つソース、高電流モード、アクティブ チャネル数 $\leq 2$	100			mA		
	$V_{SS}$ から 1V のヘッドルームを持つシンク、高電流モードおよび通常電流モード	20					
短絡電流、ソース <sup>(2)</sup>	スタートアップ電流モード		12		mA		
	通常電流モード		70				
	高電流モード		120				

## 5.5 電気的特性 (続き)

$T_J = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$  におけるすべての最小および最大仕様、および  $T_J = 25^{\circ}\text{C}$  におけるすべての標準仕様、 $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{IO} = 1.65\text{V} \sim 3.6\text{V}$ 、正の出力範囲:  $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{SS} = \text{GND}$ 、負の出力範囲:  $V_{SS} = -11\text{V}$  to  $-4.5\text{V}$ 、 $V_{CC} = \text{GND}$ 、DAC 出力は無負荷 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
短絡電流、シンク <sup>(2)</sup>		スタートアップ電流モード		12		mA
		通常電流モード		40		
		高電流モード		40		
容量性負荷および安定性			0		15	$\mu\text{F}$
DC 出力インピーダンス		DAC[0.3]、ミッドスケール コード		10		$\Omega$
		DAC[1.2]、CLAMP[1.2]、ミッドスケール コード		3		
出力電圧セトリング時間		$C_L = 15 \mu\text{F}$ 、 $2.5\text{mV}$ 以内の $2.5\text{V}$ ステップ		400		$\mu\text{s}$
出力ノイズ電圧		$0.1\text{Hz} \sim 10\text{Hz}$ 、ミッドスケール コード		70		$\mu\text{V}_{PP}$
出力ノイズ 密度		$1\text{kHz}$ 、ミッドスケール コード		700		$\text{nV}/\sqrt{\text{Hz}}$
AC PSRR		ミッドスケール コード、周波数 = $60\text{Hz}$ 、 振幅 = $200\text{mV}_{PP}$ 、 $V_{CC}$ または $V_{SS}$ に重畳		75		dB
		ミッドスケール コード、周波数 = $60\text{Hz}$ 、 振幅 = $200\text{mV}_{PP}$ 、 $V_{DD}$ に重畳		60		
DC PSRR		ミッドスケールコード、 $V_{DD} = 5\text{V} \pm 10\%$ 、 $V_{CC} = 5\text{V} \pm 10\%$ 、 $V_{SS} = -10\text{V} \pm 10\%$		0.15		mV/V
チャンネル間 DC クロストーク		ミッドスケールでの測定 DAC 出力、他のすべての DAC 出力はフルスケール、CLAMP 出力はゼロスケール		150		$\mu\text{V}$
<b>自動範囲スレッシュホールド検出器</b>						
$V_{SSSTH}$	自動電源監視スレッシュホールド	狭帯域 $V_{SS}$ 電源障害検出 (デフォルト)	-3.8		-2.8	V
$V_{SSWTH}$	自動電源監視スレッシュホールド	広帯域 $V_{SS}$ 電源障害検出 (レジスタ書き込みまたは EEPROM からのロードで設定)	-6.8		-5.8	V
$V_{CCCTH}$	自動電源監視スレッシュホールド	$V_{CC}$ 電源障害検出	2.3		3.3	V
<b>出力スイッチの DC 特性</b>						
$R_{1.2}$	DAC [1,2] と OUT [1,2] 間、または CLAMP [1,2] と OUT [1,2] 間の抵抗上	負の出力範囲、 $V_{SS}$ からの $1.5\text{V}$ ヘッドルーム		2	3	$\Omega$
		正の出力範囲、 $V_{DD}$ からの $1.5\text{V}$ ヘッドルーム		2	3	
$R_{0.3}$	DAC バッファと DAC [0,3] 間、または DAC [0,3] と CLAMP [1,2] 間の抵抗上	負の出力範囲、 $V_{SS}$ からの $1.5\text{V}$ ヘッドルーム		9	14	$\Omega$
		正の出力範囲、 $V_{CC}$ からの $1.5\text{V}$ ヘッドルーム		10	16	
$C_{OUT}$	OUT[1.2] 出力インピーダンス			100		pF

## 5.5 電気的特性 (続き)

$T_J = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$  におけるすべての最小および最大仕様、および  $T_J = 25^{\circ}\text{C}$  におけるすべての標準仕様、 $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{IO} = 1.65\text{V} \sim 3.6\text{V}$ 、正の出力範囲:  $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{SS} = \text{GND}$ 、負の出力範囲:  $V_{SS} = -11\text{V}$  to  $-4.5\text{V}$ 、 $V_{CC} = \text{GND}$ 、DAC 出力は無負荷 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>ローカル温度センサの特性</b>						
	動作時接合部温度		-55		150	$^{\circ}\text{C}$
	精度	$T_J = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$		1.25	2.5	$^{\circ}\text{C}$
	分解能	LSB サイズ		0.0625		$^{\circ}\text{C}$
	更時間新	毎秒 32 回の変換		31.25		ms
<b>リモート温度センサ特性 (2N3906 トランジスタ使用)</b>						
	動作時接合部温度		-55		150	$^{\circ}\text{C}$
	精度	$T_{\text{DIODE}} = -55^{\circ}\text{C} \sim +150^{\circ}\text{C}$		1.25	2.5	$^{\circ}\text{C}$
	分解能	LSB サイズ		0.0625		$^{\circ}\text{C}$
	更時間新	毎秒 32 回の変換		31.25		ms
<b>デジタル入力</b>						
$V_{IH}$	High レベル入力電圧		1.3			V
$V_{IL}$	Low レベル入力電圧				0.45	V
	ヒステリシス電圧			90		mV
	入力電流			1		$\mu\text{A}$
	入力ピン容量			5		pF
<b>デジタル出力</b>						
$V_{OH}$	High レベル出力電圧	負荷電流 = 1mA	$V_{IO} - 0.2$			V
$V_{OL}$	Low レベル出力電圧	負荷電流 = -1mA			0.4	V
	出力ピンの容量			5		pF
<b>電源要件</b>						
$I_{VDD}$	$V_{DD}$ の電源電流	正の出力範囲			5	mA
		負の出力範囲			5	
$I_{VCC}$	$V_{CC}$ の電源電流	正の出力範囲、ミッドスケール出力			3	mA
$I_{VSS}$	$V_{SS}$ の電源電流	負の出力範囲、フルスケール出力の 1/4			3	mA
$I_{VIO}$	$V_{IO}$ の電源電流				10	$\mu\text{A}$

- エンドポイントは、負の出力範囲ではコード 64~8128、正の出力範囲ではコード 64~4032 の範囲内です。
- 過負荷状態保護。電流制限中に、接合部温度が超過する可能性があります。規定された最大接合部温度を超える動作は、デバイスの信頼性を損なう可能性があります。



## 5.6 タイミング要件

$T_J = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$  におけるすべての最小および最大仕様、および  $T_J = 25^{\circ}\text{C}$  におけるすべての標準仕様、 $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{IO} = 1.65\text{V} \sim 3.6\text{V}$ 、正の出力範囲： $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{SS} = \text{GND}$ 、負の出力範囲： $V_{SS} = -11\text{V to } -4.5\text{V}$ 、 $V_{CC} = \text{GND}$ 、DAC 出力は無負荷 (特に記述のない限り)

		最小値	公称値	最大値	単位
<b>I<sup>2</sup>C のタイミング要件</b>					
$f_{\text{SCL}}$	I <sup>2</sup> C クロック周波数	10		400	kHz
$t_{\text{LOW}}$	SCL クロックの Low 期間	1.3			$\mu\text{s}$
$t_{\text{HIGH}}$	SCL クロックの High 期間	0.6			$\mu\text{s}$
$t_{\text{HDSTA}}$	反復 start 条件の後のホールド時間。 この期間の後で、最初のクロックが生成されます。	0.6			$\mu\text{s}$
$t_{\text{SUSTA}}$	再スタート条件のセットアップ時間	0.6			$\mu\text{s}$
$t_{\text{SUSTO}}$	STOP 条件のセットアップ時間	0.6			$\mu\text{s}$
$t_{\text{BUF}}$	停止条件と始動条件の間のバス解放時間	1.3			$\mu\text{s}$
$t_{\text{SUDAT}}$	データ セットアップ時間	100			ns
$t_{\text{HDDAT}}$	データ ホールド時間	0		900	ns
$t_{\text{F, SDA}}$	データ立ち下がり時間	20		300	ns
$t_{\text{F, SCL}}$	クロック立ち下がり時間			300	ns
$t_{\text{R, SCL}}$	クロック立ち上がり時間			300	ns
$t_{\text{R, SCL100}}$	SCL $\leq 100\text{kHz}$ の立ち上がり時間			1000	ns
	SCL および SDA のタイムアウト	20		30	ms
<b>SPI タイミング要件、<math>V_{IO} = 2.7\text{V} \sim 3.6\text{V}</math></b>					
$f_{\text{SCLK}}$	SPI クロック周波数			20	MHz
$t_{\text{SCLKLOW}}$	クロック High 時間	20			ns
$t_{\text{SCLKHIGH}}$	クロック Low 時間	20			ns
$t_{\text{SDISU}}$	データ セットアップ時間	10			ns
$t_{\text{SDIHD}}$	データ ホールド時間	10			ns
$t_{\text{SDODLY}}$	SDO 遅延	0		20	ns
$t_{\text{SDODIS}}$	SDO の無効化	0		20	ns
$t_{\text{CSSU}}$	$\overline{\text{CS}}$ 設定	10			ns
$t_{\text{CSDH}}$	$\overline{\text{CS}}$ ホールド	20			ns
$t_{\text{CSHIGH}}$	$\overline{\text{CS}}$ パルス幅	25			ns
<b>SPI タイミング要件、<math>V_{IO} = 1.65\text{V} \sim 2.7\text{V}</math></b>					
$f_{\text{SCLK}}$	SPI クロック周波数			10	MHz
$t_{\text{SCLKLOW}}$	クロック High 時間	40			ns
$t_{\text{SCLKHIGH}}$	クロック Low 時間	40			ns
$t_{\text{SDISU}}$	データ セットアップ時間	10			ns
$t_{\text{SDIHD}}$	データ ホールド時間	10			ns
$t_{\text{SDODLY}}$	SDO 遅延	0		30	ns
$t_{\text{SDODIS}}$	SDO の無効化	0		30	ns
$t_{\text{CSSU}}$	$\overline{\text{CS}}$ 設定	10			ns
$t_{\text{CSDH}}$	$\overline{\text{CS}}$ ホールド	20			ns
$t_{\text{CSHIGH}}$	$\overline{\text{CS}}$ パルス幅	25			ns

## 5.7 スイッチング特性

$T_J = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$  におけるすべての最小および最大仕様、および  $T_J = 25^{\circ}\text{C}$  におけるすべての標準仕様、 $V_{DD} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{IO} = 1.65\text{V} \sim 3.6\text{V}$ 、正の出力範囲:  $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 $V_{SS} = \text{GND}$ 、負の出力範囲:  $V_{SS} = -11\text{V to } -4.5\text{V}$ 、 $V_{CC} = \text{GND}$ 、DAC 出力は無負荷 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>出力スイッチの AC 特性</b>						
$t_{\text{ON}}$	オン時間	ミッドスケール コード、 $R_L = 100\text{k}\Omega$		40		ns
$t_{\text{OFF}}$	オフ時間	ミッドスケール コード、 $R_L = 100\text{k}\Omega$		50		ns
<b>PA_ON 特性</b>						
$t_{\text{PA\_ON}}$	PA_ON ターンオン時間	リセット イベントから測定、アンロード、デフォルトレジスタ設定			120	ms
$t_{\text{PA\_OFF}}$	PA_ON ターンオフ時間	$\overline{\text{ALMIN}}$ アラーム イベントから測定、アンロード			50	ns
<b>出力特性</b>						
$t_{\text{OUT\_CLM}}$	OUT[1:2] クランプ時間	出力が CLAMP DAC 電圧に達するまでの時間、リセット イベントから測定、 $C_L = 15\mu\text{F}$			100	ms
$t_{\text{OUT\_LUT}}$	OUT[1:2] レディ時間	LUT ベースの出力が準備完了するまでの時間、リセット イベントから測定、 $C_L = 15\mu\text{F}$			120	ms

## 5.8 タイミング図

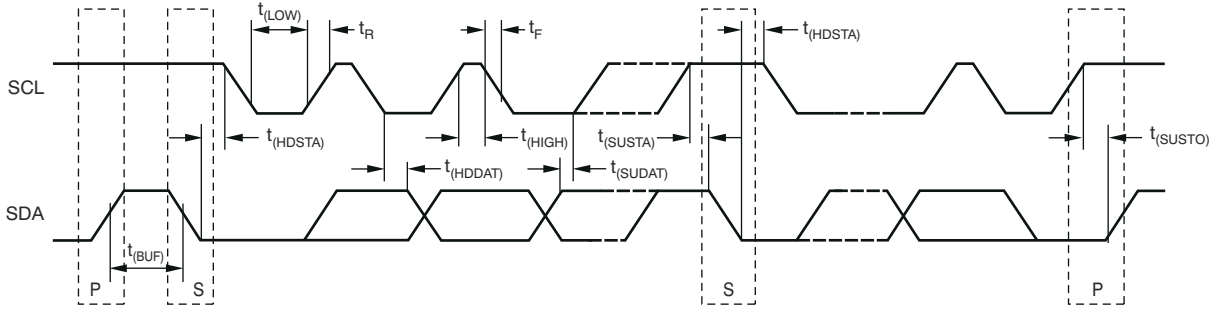


図 5-1. I<sup>2</sup>C のタイミング図

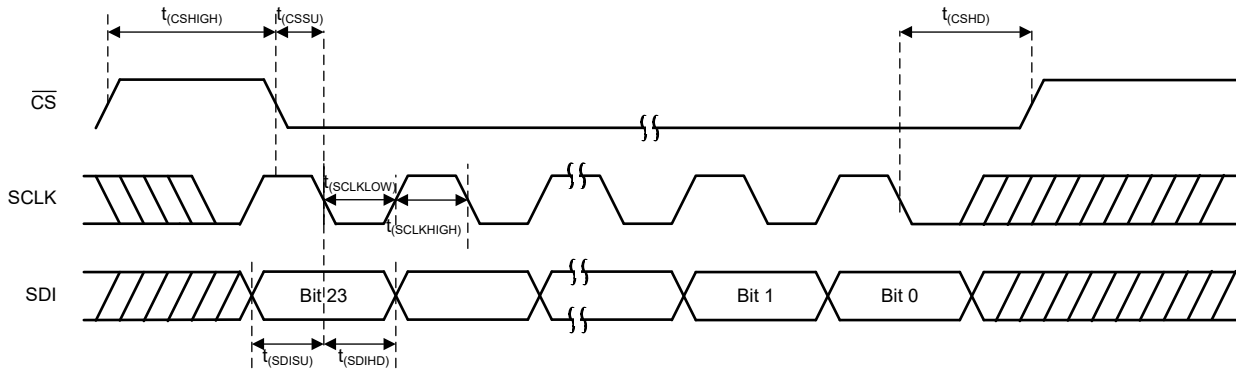


図 5-2. SPI 書き込みタイミング図

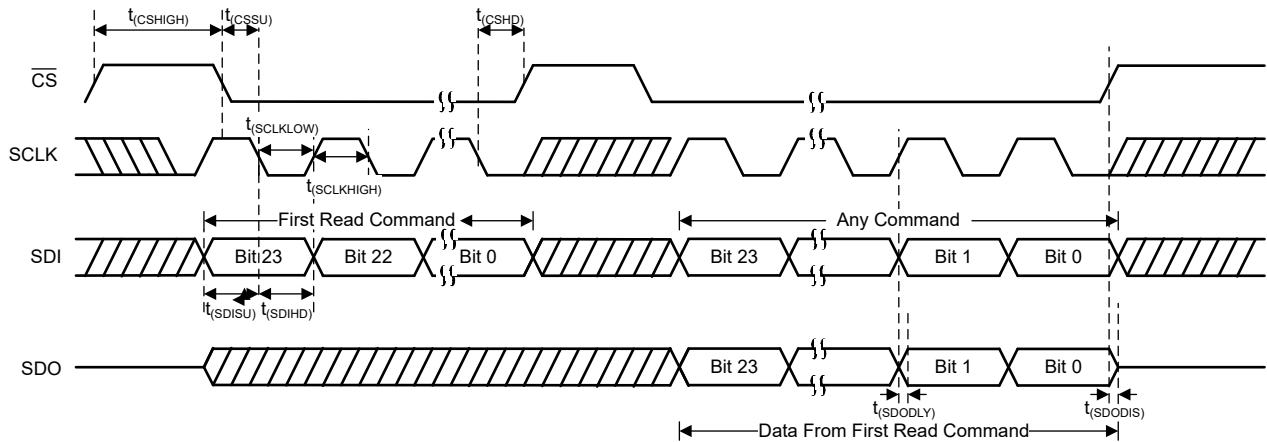


図 5-3. SPI 読み出しのタイミング図

## 5.9 代表的特性

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)

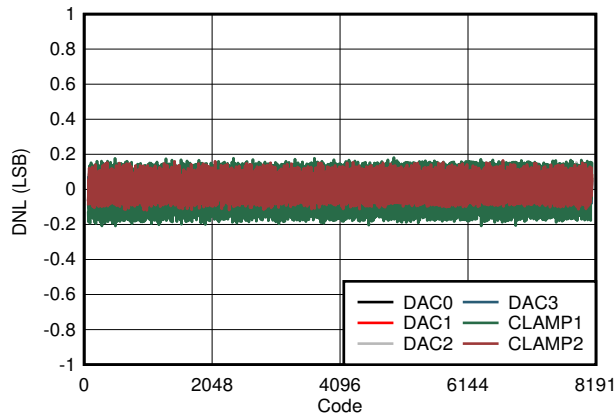


図 5-4. DAC DNL とデジタル入力コードとの関係

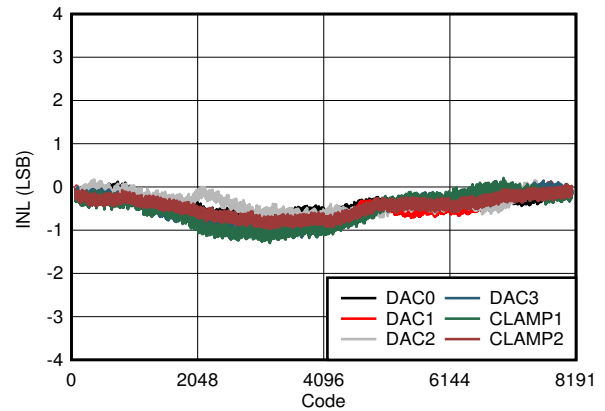


図 5-5. DAC INL とデジタル入力コードとの関係

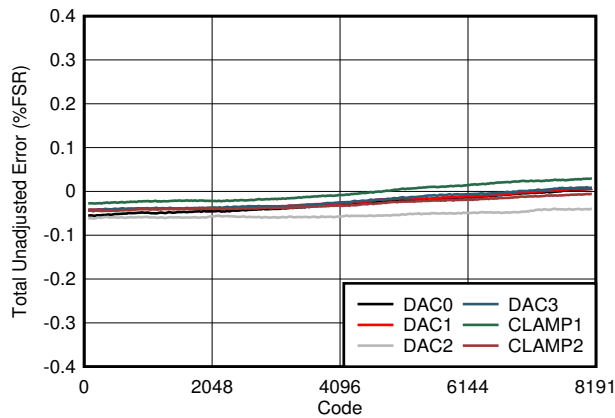


図 5-6. DAC TUE とデジタル入力コードとの関係

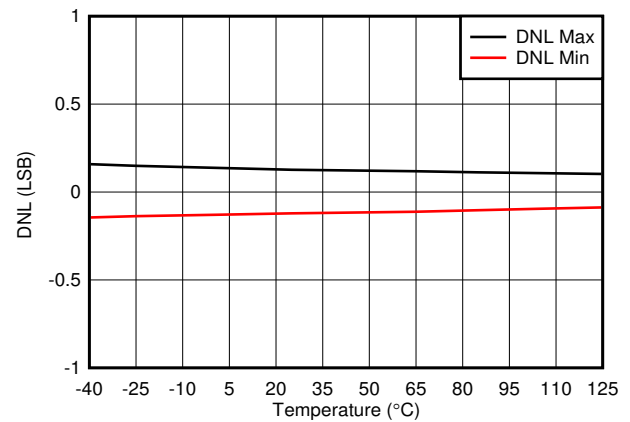


図 5-7. DAC DNL と温度との関係

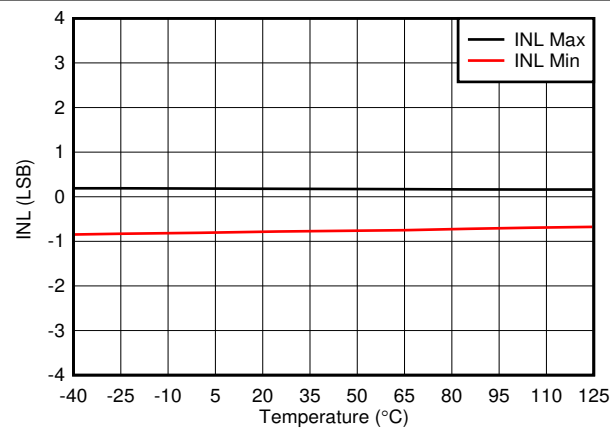
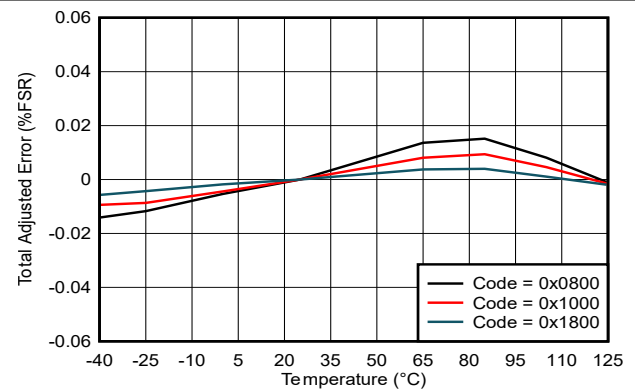


図 5-8. DAC INL と温度との関係



25°C での一点校正後の誤差

図 5-9. DAC の総合調整誤差と温度との関係

### 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)

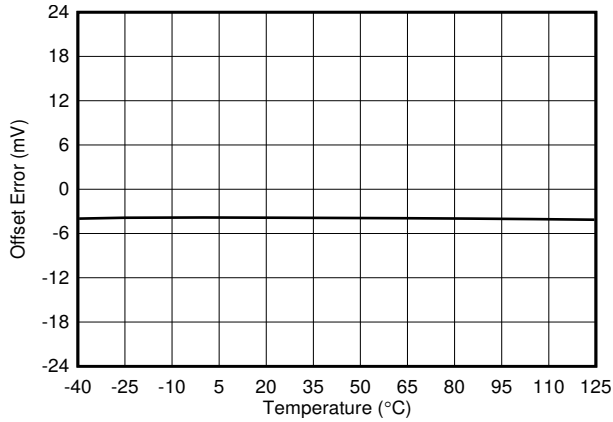


図 5-10. DAC オフセット誤差と温度との関係

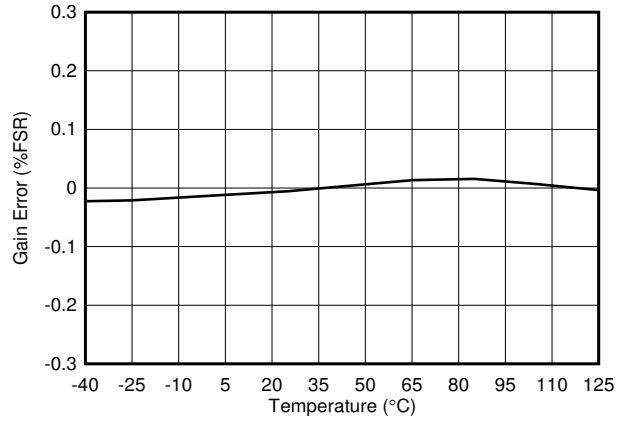
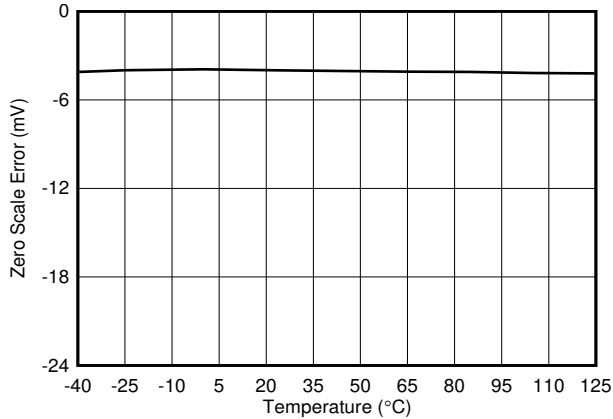
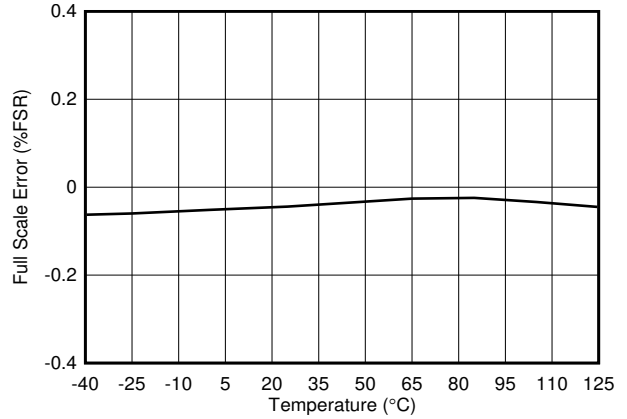


図 5-11. DAC ゲイン誤差と温度との関係



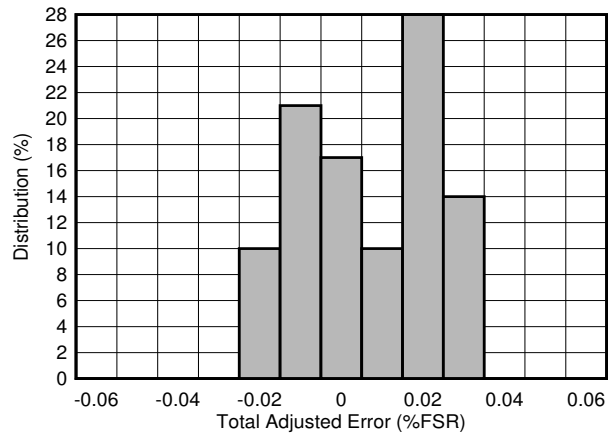
DAC コード = 0x1FFF

図 5-12. DAC ゼロスケール誤差と温度との関係



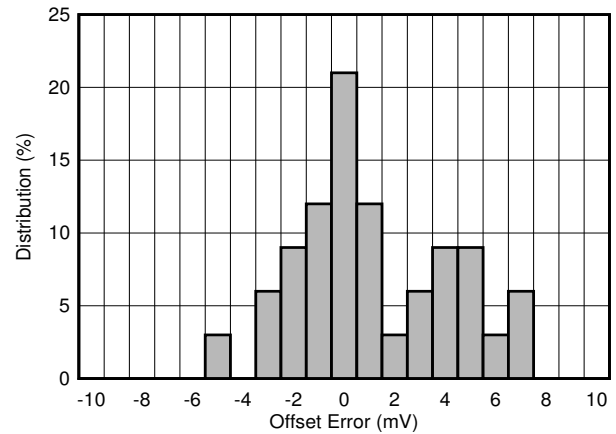
DAC コード = 0x0000

図 5-13. DAC フルスケール誤差と温度との関係



DAC コード = 0x1800  
 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$

図 5-14. DAC の総合調整誤差

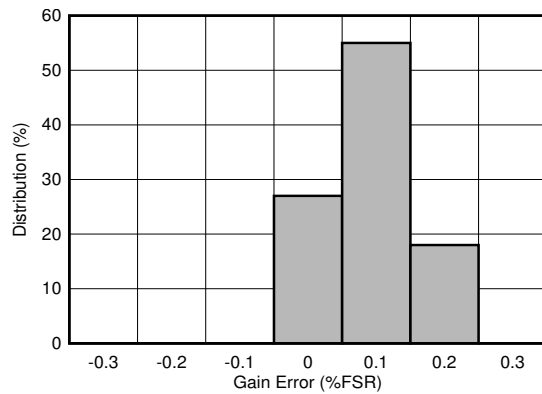


$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$

図 5-15. DAC オフセット誤差

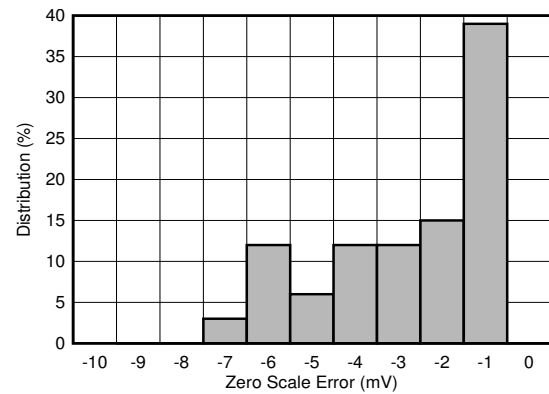
## 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)



$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$

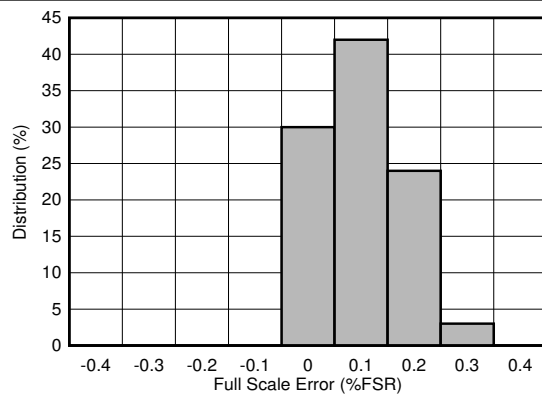
図 5-16. DAC ゲイン誤差



DAC コード= 0x1FFF

$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$

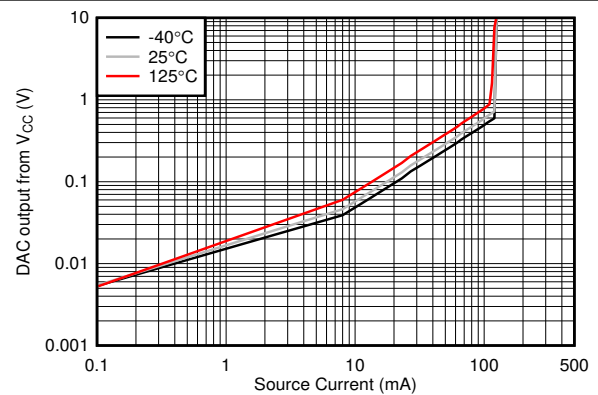
図 5-17. DAC ゼロスケール誤差



DAC コード= 0x0000

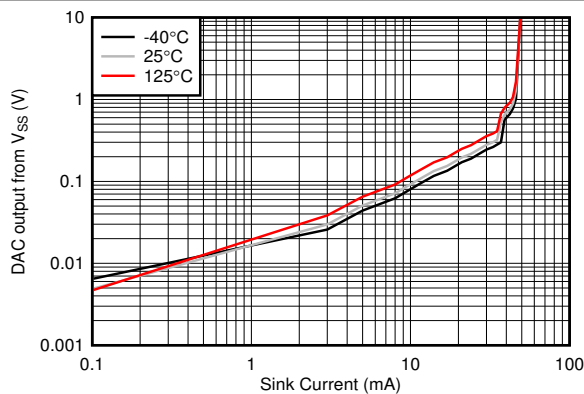
$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$

図 5-18. DAC フルスケール誤差



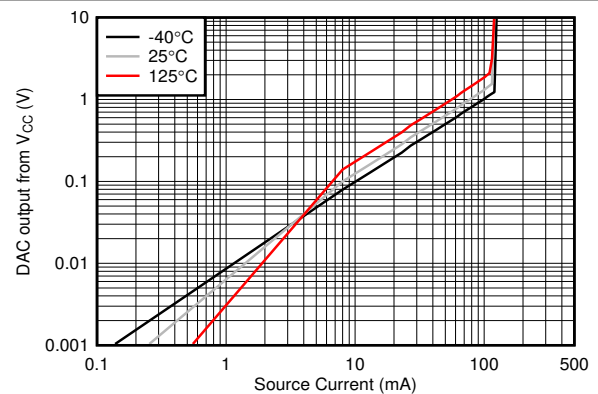
DAC コード= 0x1FFF

図 5-19. DAC[1:2]、CLAMP[1:2] ヘッドルームと High モード ソーシング電流の関係



DAC コード= 0x0000

図 5-20. DAC[1:2]、CLAMP[1:2] ヘッドルームと High モード シンキング電流の関係



DAC コード= 0x1FFF

図 5-21. DAC[0:3] ヘッドルームと High モード ソーシング電流の関係

## 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)

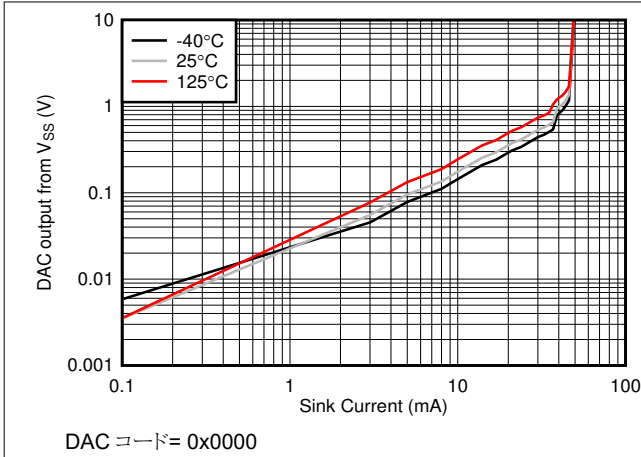


図 5-22. DAC[0:3] ヘッドルームと High モードシンキング電流の関係

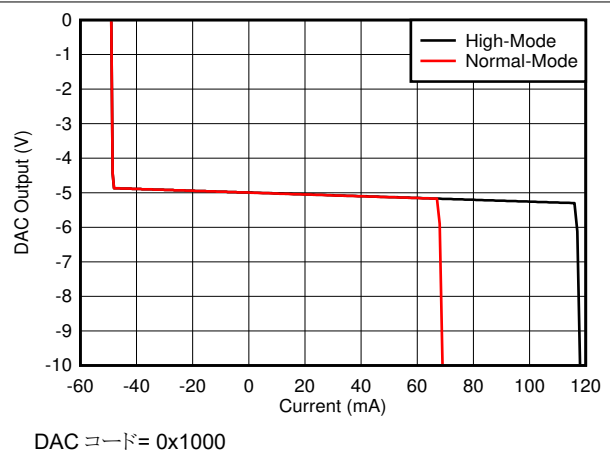


図 5-23. ソースおよびシンク電流能力

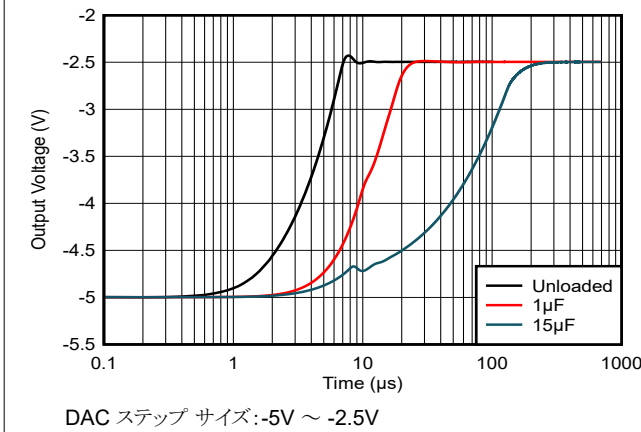


図 5-24. DAC セトリング タイムと容量性負荷との関係

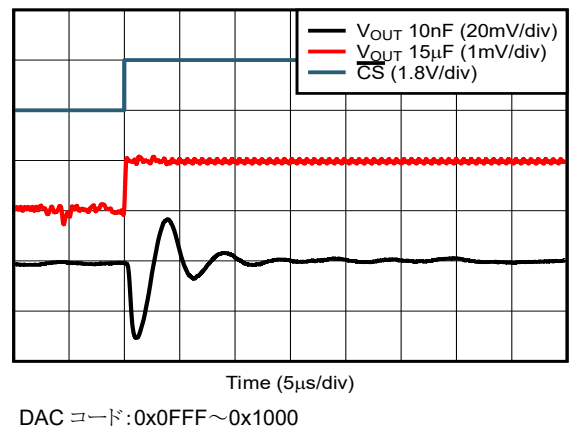


図 5-25. DAC グリッチ インパルス

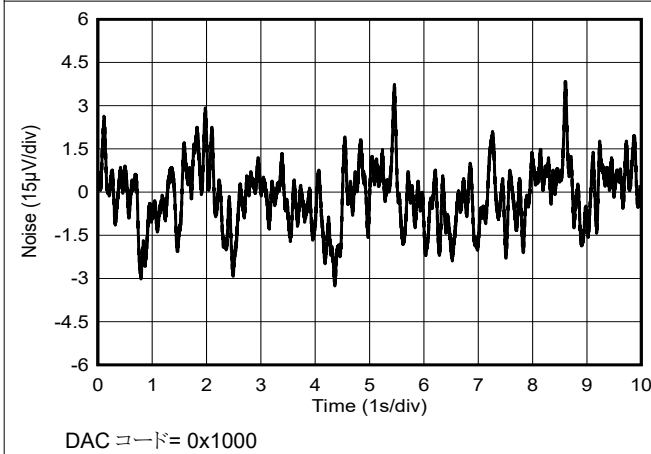


図 5-26. DAC 出力ノイズ (0.1Hz ~ 10Hz) :

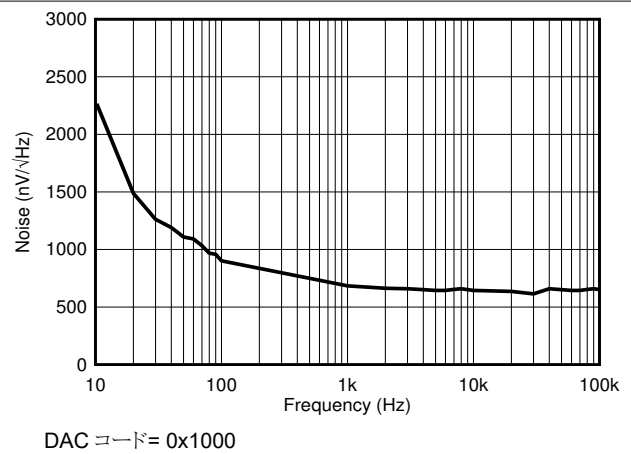


図 5-27. DAC の出力ノイズ密度と周波数との関係

## 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)

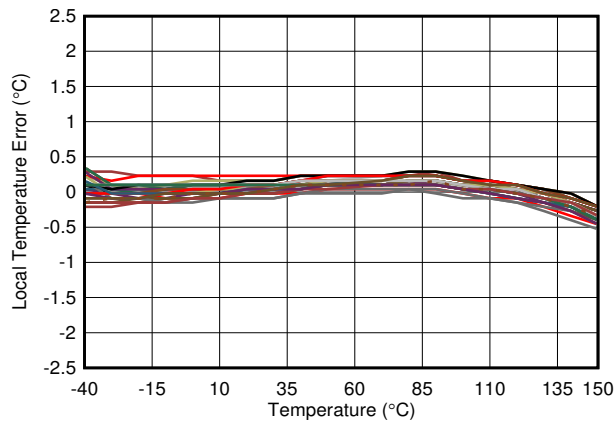


図 5-28. ローカル温度センサ誤差と温度との関係

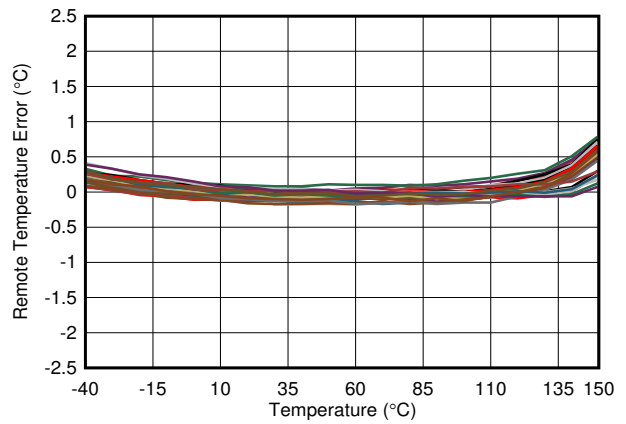


図 5-29. リモート温度センサ誤差と温度との関係

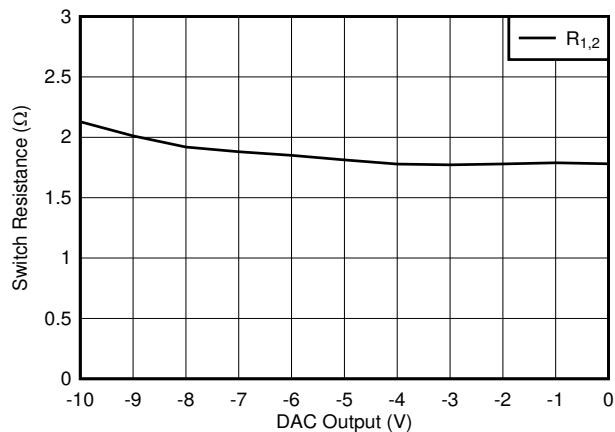


図 5-30.  $R_{1,2}$  スイッチ抵抗と DAC 出力との関係

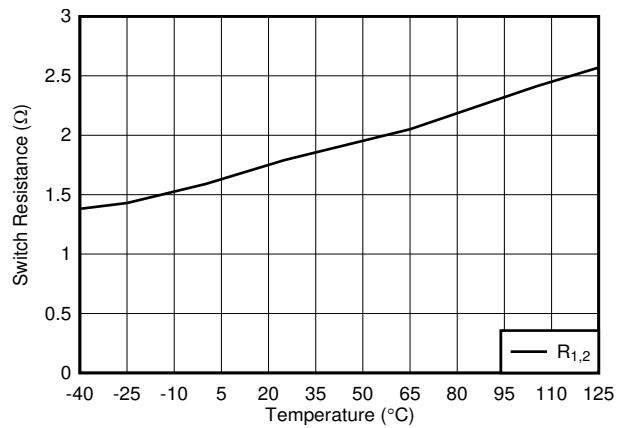


図 5-31.  $R_{1,2}$  スイッチ抵抗と温度との関係

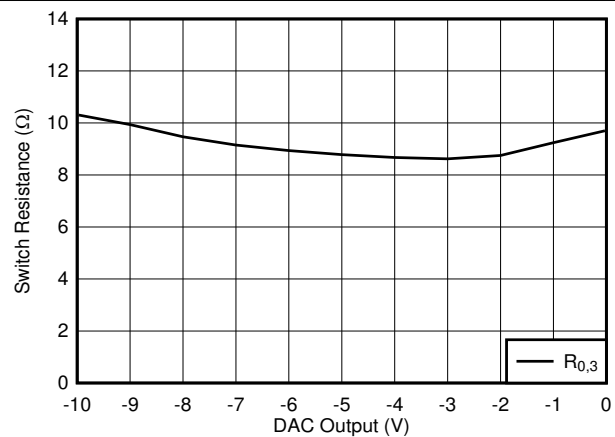


図 5-32.  $R_{0,3}$  スイッチ抵抗と DAC 出力との関係

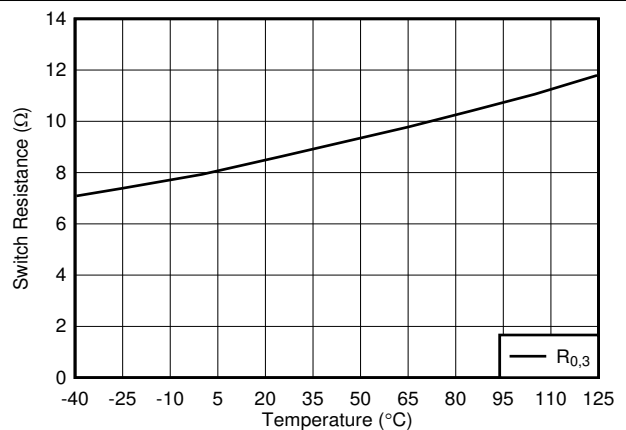
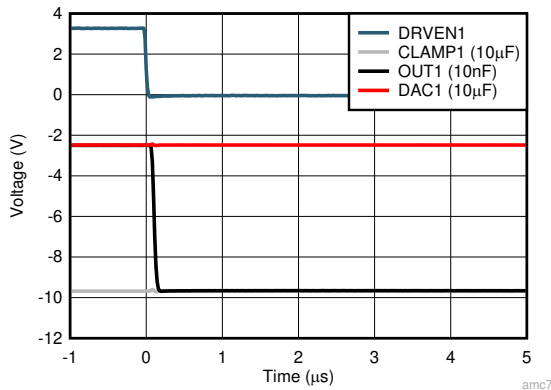


図 5-33.  $R_{0,3}$  スイッチ抵抗と温度との関係



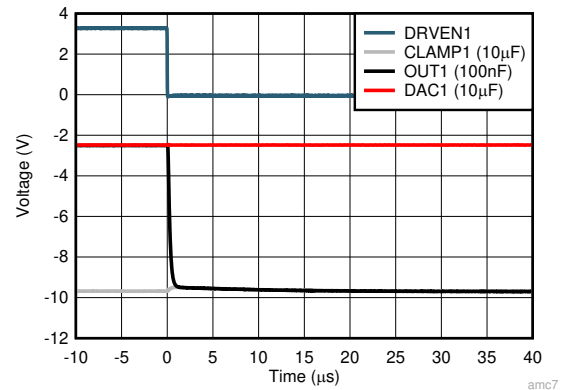
## 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)



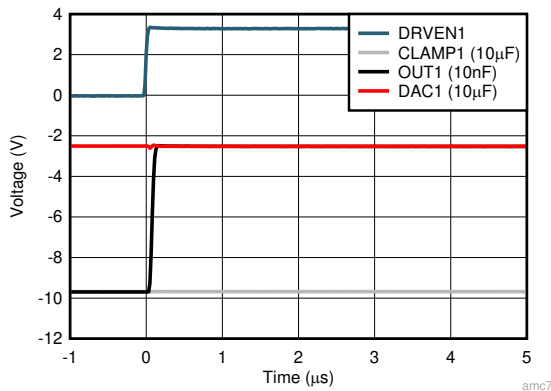
DAC 出力: -2.5V       $C_L = 10\text{nF}$   
CLAMP 出力: -9.6875V

図 5-34. OUT ピン : DAC から CLAMP スイッチの応答



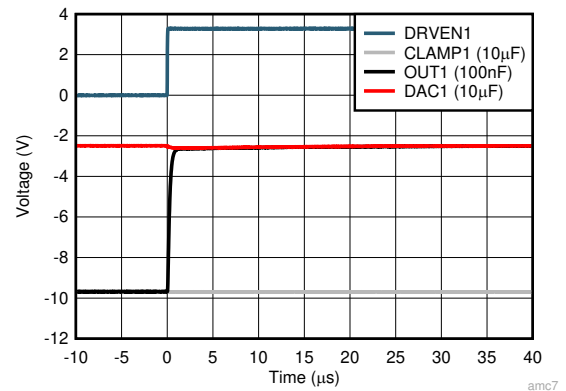
DAC 出力: -2.5V       $C_L = 100\text{nF}$   
CLAMP 出力: -9.6875V

図 5-35. OUT ピン : DAC から CLAMP スイッチの応答



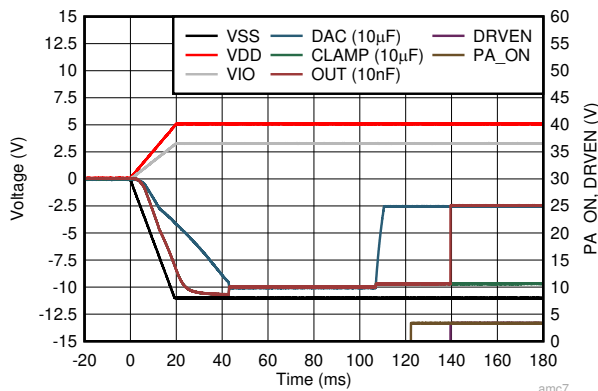
DAC 出力: -2.5V       $C_L = 10\text{nF}$   
CLAMP 出力: -9.6875V

図 5-36. OUT ピン : CLAMP から DAC スイッチの応答



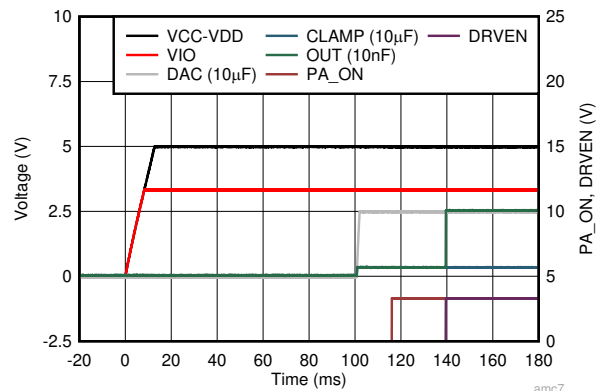
DAC 出力: -2.5V       $C_L = 100\text{nF}$   
CLAMP 出力: -9.6875V

図 5-37. OUT ピン : CLAMP から DAC スイッチの応答



DAC 出力: -2.5V  
CLAMP 出力: -9.6875V

図 5-38. 負出力範囲の起動シーケンス

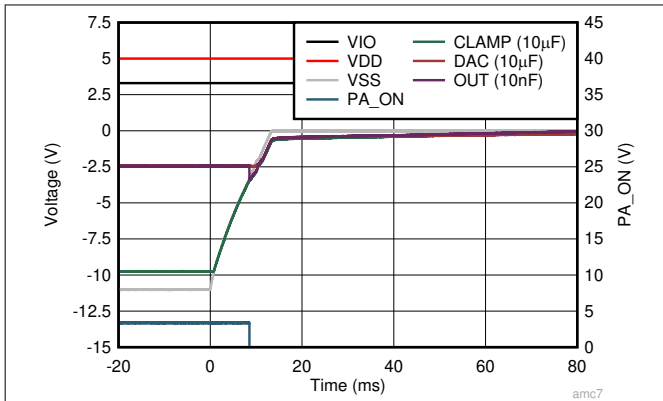


DAC 出力: 2.5V       $V_{CC} = V_{DD} = 5\text{V}$   
CLAMP 出力: 0.3125V

図 5-39. 正出力範囲の起動シーケンス

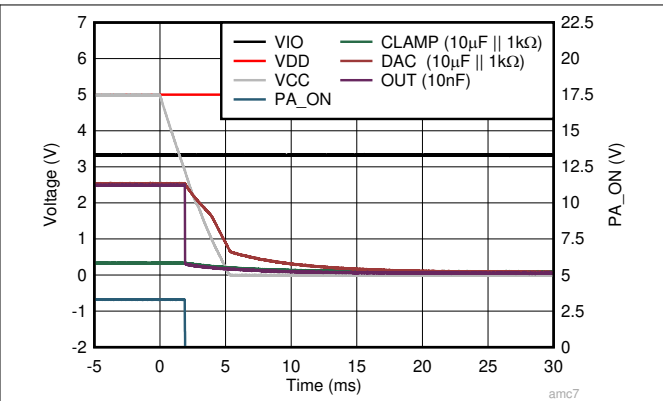
### 5.9 代表的特性 (続き)

at  $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{IO} = 3.3\text{V}$ , 負の出力範囲:  $V_{CC} = \text{GND}$ ,  $V_{SS} = -11\text{V}$  および DAC 出力は無負荷 (特に記載がない限り)



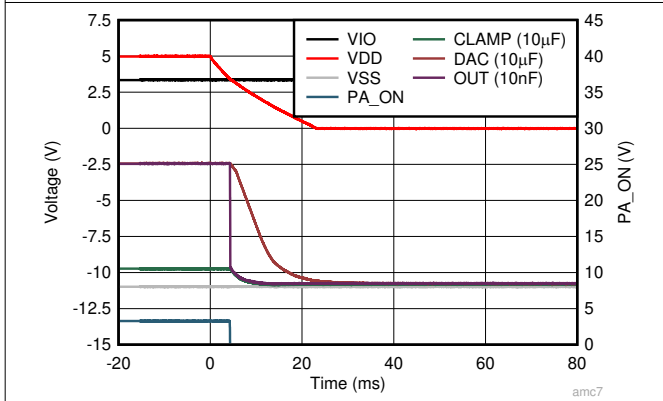
DAC 出力: -2.5V  
CLAMP 出力: -9.6875V

図 5-40.  $V_{SS}$  電源低下時の応答



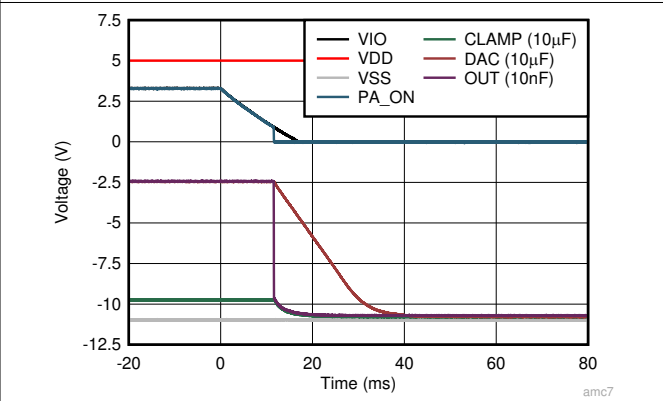
DAC 出力: 2.5V  $V_{CC} = V_{DD} = 5\text{V}$   
CLAMP 出力: 0.3125V

図 5-41.  $V_{CC}$  電源低下時の応答



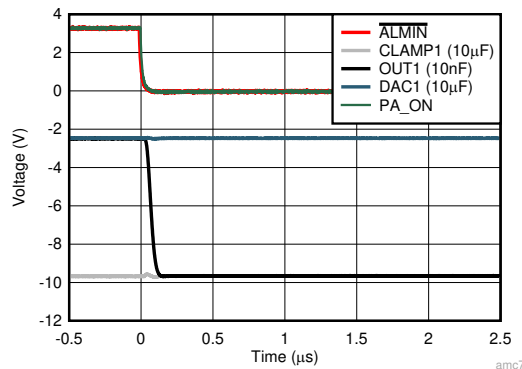
DAC 出力: -2.5V  
CLAMP 出力: -9.6875V

図 5-42.  $V_{DD}$  電源低下時の応答



DAC 出力: -2.5V  
CLAMP 出力: -9.6875V

図 5-43.  $V_{IO}$  電源低下時の応答



DAC 出力: -2.5V  
CLAMP 出力: -9.6875V

図 5-44.  $\overline{\text{ALMIN}}$  アラーム イベント応答

## 6 詳細説明

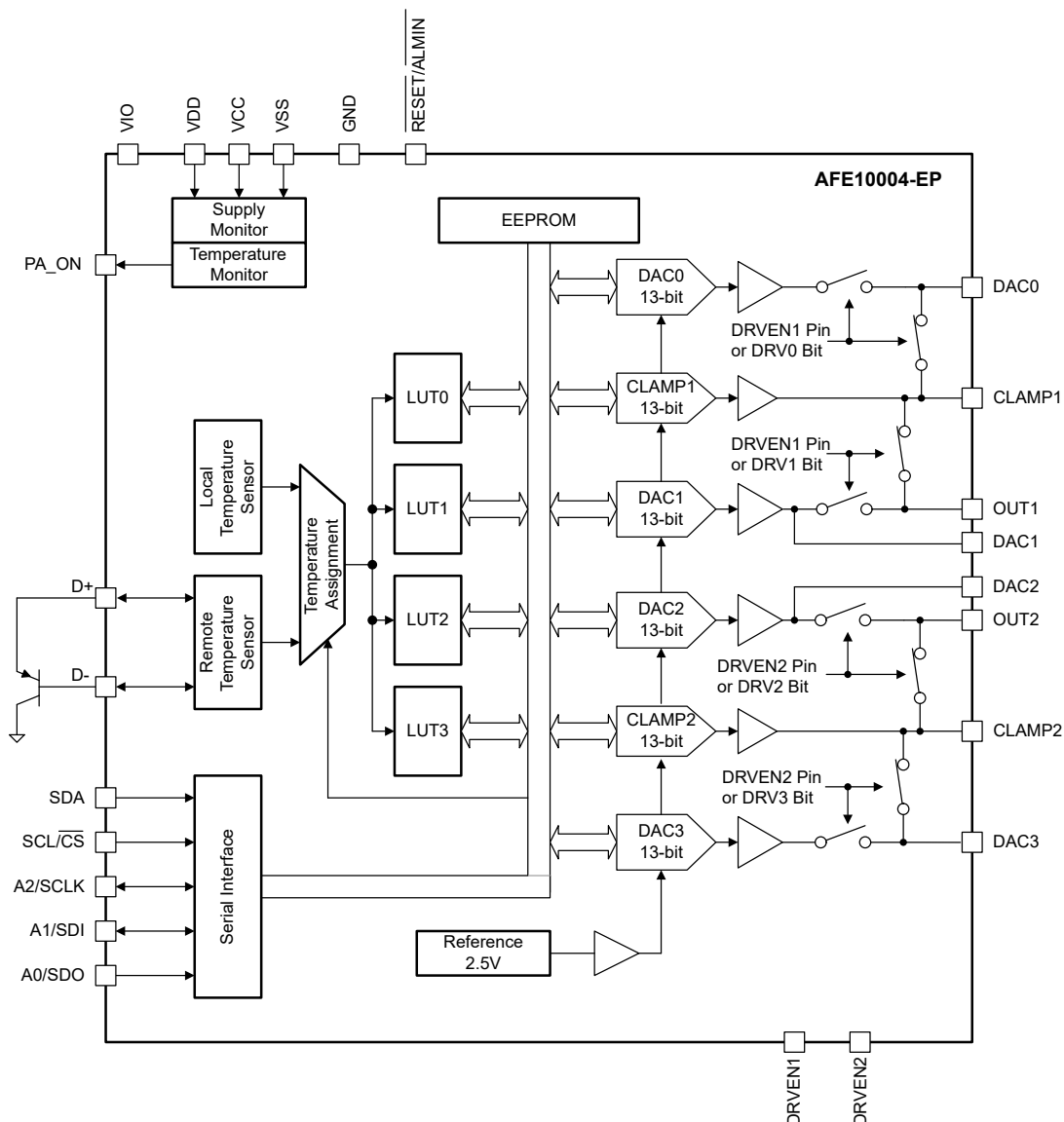
### 6.1 概要

AFE10004-EP は、専用のゲート バイアス スイッチ制御と内蔵シーケンシング機能を備えた 4 チャンネルのパワーアンプ (PA) 高精度アナログ フロント エンド (AFE) です。温度-電圧伝達関数はユーザー定義で、内部 EEPROM に保存されます。このデバイスには、個別にプログラム可能な 4 つのルックアップ テーブル (LUT) に対応するローカルおよびリモート温度センサ モニターが搭載されています。LUT の出力はそれぞれの DAC に送信され、4 つの個別の出力電圧を生成します。このデバイスは、正または負の出力電圧範囲で動作します。

4 個のゲート バイアス出力は、デジタル制御ピンまたはソフトウェアによってオン/オフが切り替えられます。デバイスは、2 つの専用 DAC を介してプログラム可能なオフ電圧を実現します。ゲート バイアスの切り替えは高速に応答するように設計されており、デバイスの PA\_ON ピンと組み合わせることで、堅牢な PA 制御システムが実現します。

デバイスのレジスタは、SPI および I<sup>2</sup>C 互換インターフェースを通じて設定されます。シリアル インターフェースは、デバイス構成と LUT を不揮発性 EEPROM にコミットするためにも使用されます。EEPROM が適切に構成されると、デバイスは自律的に動作します。

### 6.2 機能ブロック図



## 6.3 機能説明

### 6.3.1 D/A コンバータ (DAC) の概要

このデバイスは、4つのアナログ制御チャネルを備えています。各制御チャネルは、デバイス内部リファレンスで動作するDACを中心に構成されています。さらに2つの専用DACが、内部スイッチのオフ電圧設定に使用されます。デバイス内の6つのDACは、13ビットのストリングDACと出力電圧バッファで構成されています。図6-1に、DACアーキテクチャのブロック図を示します。

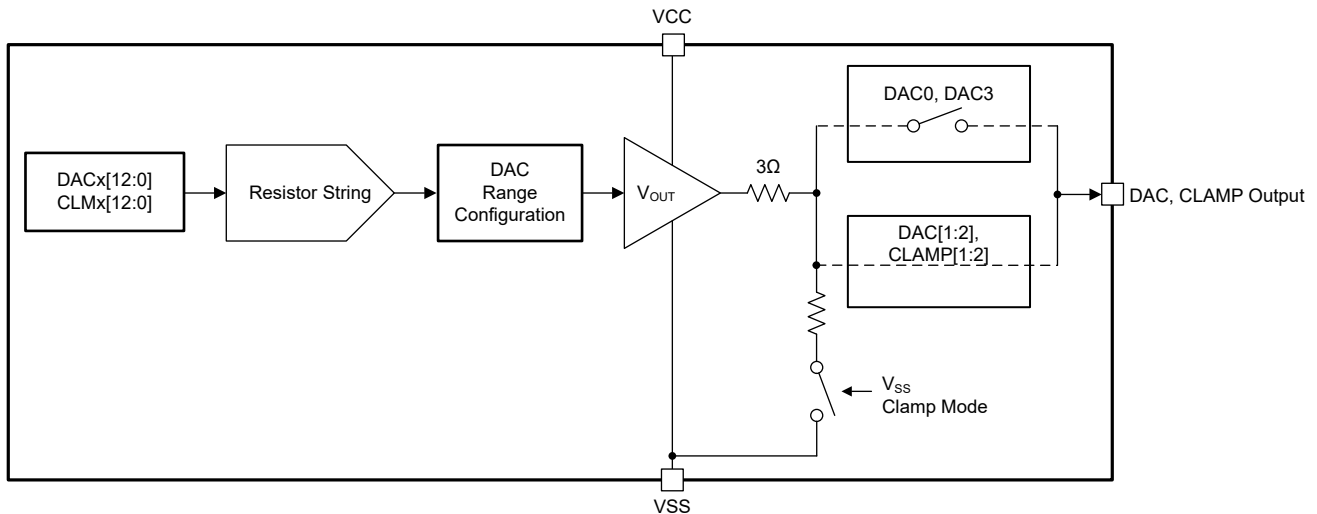


図 6-1. DAC のブロック図

DACは、同一の電圧分解能で正または負の出力範囲で動作するように構成できます。デバイス内のすべてのDACは、同じ出力範囲を共有します。正の出力範囲動作では、フルスケール範囲は0V~10Vですが、出力電圧は $V_{CC}$ によって5.5V以下に制限されます。負の出力範囲動作では、フルスケール範囲は-10V~0Vです。DACデータレジスタへのデータの書き込みは、シリアルインターフェースを通じて直接行われるか、ルックアップテーブル (LUT) および算術論理演算ユニット (ALU) によって自動的に設定されます。

### 6.3.1.1 DAC 抵抗列

図 6-2 に示すように、抵抗のstring構造は、 $R$  の値がそれぞれ 1 つの直列の抵抗で構成されます。DAC にロードされるコードは、電圧を取り出して出力アンプに送るためのstring上のノードを決定します。このstringをアンプに接続しているスイッチの 1 つを閉じて、電圧をタップオフします。この抵抗string構成は、本質的に単調性、電圧出力、および低グリッチを備えています。

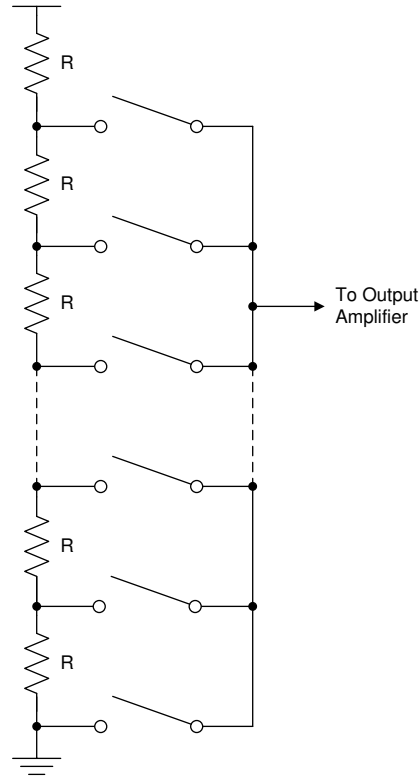


図 6-2. DAC 抵抗列

### 6.3.1.2 DAC レジスタ構造

DAC は、13 ビットの入力データコードに比例した単極性出力電圧を生成します。入力データは、両方の出力レンジに対してストレート バイナリ形式で DAC データ レジスタに書き込まれます。入力データは、LUT および ALU によって生成されるか、またはシリアル インターフェイスを通じて直接入力されます。

式 1 は DAC の伝達関数を示しています。

$$V_{\text{DAC}} = (\text{DACIN} / 2^{13} \times 10\text{V}) + V_{\text{MIN}} \quad (1)$$

ここで

- $\text{DACIN} = \text{DAC}$  にロードされる 2 進コードの 10 進数相当値。DACIN 範囲 =  $0 \sim 2^{13}-1$ 。
- $V_{\text{MIN}} =$  選択した DAC 出力範囲の最小電圧。正のレンジの場合は 0V、負のレンジの場合は -10V となります。

セクション 6.3.4.3 に指定されたベース値に対する LUT の最大出力コード スパンを説明します。LUT に保存された伝達関数の最大傾斜と温度の全範囲が、温度変化に伴う  $V_{\text{DAC}}$  出力電圧の最大振幅を決定します。DAC データが LUT および ALU によって生成される場合、式 2 は温度に対する  $V_{\text{DAC}}$  出力の最大振幅を示します。

$$dV_{\text{DAC}} = \text{SLOPE}_{\text{MAX}} \times T_{\text{RANGE}} \times V_{\text{LSB}} = 3.75\text{LSB}/^{\circ}\text{C} \times 200^{\circ}\text{C} \times \frac{10\text{V}}{2^{13}} = 916\text{mV} \quad (2)$$

ただし、データをシリアル インターフェイス経由で DAC に直接入力する場合、この制限は解除されます。この場合、DAC の入力範囲は 8192 のコード全体であり、DAC の出力は電圧範囲全体に対応します。表 6-1 に、DAC データ形式を示します。

表 6-1. DAC データ形式

DAC データレジスタ (1.22mV の分解能)		負の DAC 出力電圧 (V) $V_{\text{SS}} = -11\text{V}$ , $V_{\text{CC}} = \text{グランド}$	正の DAC 出力電圧 (V) $V_{\text{CC}} = 5.5\text{V}$ , $V_{\text{SS}} = \text{グランド}$
2 進数	16 進数		
0 0000 0000 0000	0000	-10	0
0 0000 0000 0001	0001	-9.99878	0.00122
1 0000 0000 0000	1000	-5	5
1 0001 1001 1001	1199	-4.50073	5.49927
1 0001 1001 1010	119A	-4.49951	5.5
1 0001 1001 1011	119B	-4.49829	5.5
1 1111 1111 1110	1FFE	-0.00244	5.5
1 1111 1111 1111	1FFF	-0.00122	5.5

### 6.3.1.3 DAC バッファ アンプ

DAC 出力バッファ アンプは、レール ツーレール動作が可能です。アンプ出力は、DAC[0:3] および CLAMP[1:2] 出力ピンで利用可能です。バッファ アンプは、専用電源レールからバイアスされます。V<sub>CC</sub> および V<sub>SS</sub>。DAC の最大出力電圧範囲は、これらの電源によって制限されます。

出力アンプは、15μF の高容量負荷を発振せずに駆動できるように設計されています。出力バッファは、100mA のソース電流と 20mA のシンク電流に対応しています。このデバイスは、グラウンドとどちらかの電源への瞬間的な出力短絡に対する短絡保護を実装しています。シンク短絡電流は 40mA です。ソース短絡電流は、120mA (高電流モード) または 70mA (通常電流モード) に設定可能です。

このデバイスの大出力電流により、大容量性負荷でも良好なスルーイング特性が得られます。大きな容量性負荷に対する正と負のスルーレートを見積もるには、ソースおよびシンクの短絡電流値をコンデンサで割ります。

起動後、DAC 出力範囲は V<sub>SS</sub> ピンと V<sub>CC</sub> ピンに存在する電圧によって自動的に設定されます。DAC バッファアンプは、V<sub>SS</sub> = 0V および 4.5V ≤ V<sub>CC</sub> ≤ 5.5V の場合、正電圧動作用に自動的に設定されます。または、V<sub>CC</sub> = 0V および 4.5V ≤ V<sub>SS</sub> ≤ 11V の場合、アンプは負電圧動作用に設定されます。

このデバイスは、適切な動作を提供するために、バッファ アンプの電源を常時監視しています。負電圧動作では、V<sub>SSRANGE</sub> ビットによって有効な V<sub>SS</sub> 電源電圧範囲が最適化され、広い V<sub>SS</sub> 構成 (-11V ≤ V<sub>SS</sub> < -7V) と狭い V<sub>SS</sub> 構成 (-7V ≤ V<sub>SS</sub> ≤ -4.5V) が区別されます。V<sub>SS</sub> 範囲の選択により、デバイスは電源障害状態をより速く検出することができます。デバイスの有効な電源電圧範囲は、起動時に決定されます。表 6-2 は、有効な電源マトリックスを示しています。

**表 6-2. 有効な電源マトリックス**

電源構成	電源	
	V <sub>CC</sub>	V <sub>SS</sub>
無効な構成	0V ≤ V <sub>CC</sub> < 4.5V	-4.5V < V <sub>SS</sub> ≤ 0V
V <sub>CC</sub> 構成	4.5V ≤ V <sub>CC</sub> ≤ 5.5V	V <sub>SS</sub> = 0V
無効な構成	4.5V ≤ V <sub>CC</sub> ≤ 5.5V	V <sub>SS</sub> < 0V
狭い V <sub>SS</sub> 構成	V <sub>CC</sub> = 0V	-7V ≤ V <sub>SS</sub> ≤ -4.5V
無効な構成	V <sub>CC</sub> > 0V	-7V ≤ V <sub>SS</sub> ≤ -4.5V
広い V <sub>SS</sub> 構成	V <sub>CC</sub> = 0V	-11V ≤ V <sub>SS</sub> < -7V
無効な構成	V <sub>CC</sub> > 0V	-11V ≤ V <sub>SS</sub> < -7V

動作中に、V<sub>CC</sub> または V<sub>SS</sub> が電源構成に関連付けられた指定スレッショルド値を下回るか、V<sub>DD</sub> が 4.5V を下回ると、リセットイベントが生成され、DAC 出力は特別な V<sub>SS</sub> クランプ モードになります。V<sub>SS</sub> クランプ モードでは、DAC 出力ピンは内部で V<sub>SS</sub> ピンに接続されます。

6 つの DAC バッファ アンプは、V<sub>CC</sub> と V<sub>SS</sub> 電源を共有するため、すべての DAC は同じ出力範囲に設定されます。

### 6.3.2 出力スイッチの概要

デバイスは、OUT[1:2] 出力の電圧を迅速にオンおよびオフすることを可能にします。OUT[1:2] 出力は、DRVEN[1:2] 入力またはソフトウェアを通じてオン/オフを切り替えることができます。on 電圧は DAC[1:2] 出力により設定され、off 電圧は CLAMP[1:2] 出力により設定されます。対応するスイッチ制御ピンまたはビットが High にアサートされると、OUT[1:2] ピンは DAC[1:2] によって駆動されます。それ以外の場合、OUT[1:2] ピンは専用の CLAMP[1:2] DAC 出力によって駆動されます。

さらに、DAC0 および DAC3 出力には、迅速なターンオフを可能にする簡易スイッチ ネットワークが含まれています。DAC0 および DAC3 ピンは、DRVEN[1:2] のいずれかのピンまたはソフトウェアを介してオンまたはオフに切り替えられます。DAC0 および DAC3 出力ピンは、オン時には DAC0 および DAC3 バッファによって駆動され、オフ時には CLAMP[1:2] 出力によって駆動されます。CLAMP[1:2] 出力ピンによって高速なターンオフが可能ですが、ターンオン時間は DAC0 および DAC3 バッファの帯域幅によって制限されます。図 6-3 に代表的なアプリケーションを示します。

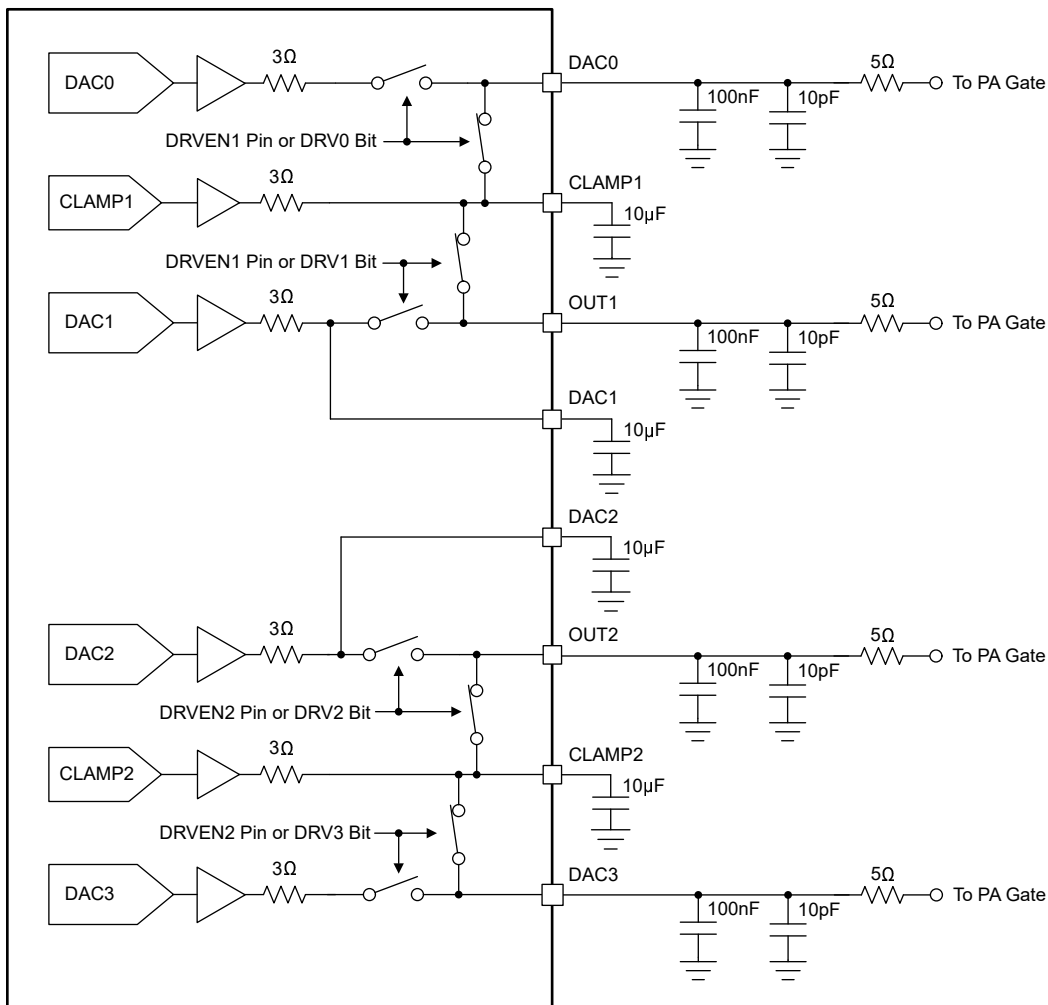


図 6-3. 代表的なスイッチ アプリケーション

制御およびスイッチ設計は、DRVEN[1:2] 入力から出力ピンの電圧切り替えまでの遅延を最小限に抑えるよう最適化されています。スイッチは起動時やアラーム発生後に、デフォルトでオフ状態になります。



### 6.3.3 温度センサ

このデバイスには、リモート温度センサ監視機能とローカル温度センサが含まれています。このデバイスは、両方の温度入力を連続的に監視し、その変換結果を 4 つの LUT への入力として使用するよう設定可能です。

リモート温度センサは通常、低コストの個別の NPN または PNP トランジスタ、基板熱トランジスタ、またはダイオードで構成されています。

#### 6.3.3.1 温度データの形式

ローカルおよびリモート温度センサの分解能は 12 ビット (0.0625°C) です。デフォルト測定範囲内での変換結果の温度データは、2 進形式で表現されます。温度データの形式を、表 6-3 に示します。127°C を超える温度は、127.9375 (7FFh) まで上昇します。拡張温度範囲で測定するには、TMPRANGE ビットを設定します。温度変換が次に行われるときに、測定範囲とデータフォーマットが標準 2 進数から拡張 2 進数に変更されます。拡張温度範囲設定で取得されたデータには、標準の 2 進値に 64 (40h) のオフセットが加算されます。詳細は表の拡張バイナリ列を参照してください。この設定により、温度は最低 -64°C から最高 191.9375°C まで測定可能となります。一方、ほとんどの他のリモート温度センサは -55°C から + 150°C の範囲で動作します。さらに、ローカル温度センサは接合部温度が -55°C から + 150°C の範囲で動作しますが、精度は -55°C から + 125°C の範囲でのみ規定されています。絶対最大定格に記載されたパラメータ値をご確認ください。

表 6-3. 温度データの形式 (上位バイト)

温度 (°C)	温度レジスタ上位バイトの値 (1°C 分解能)			
	標準 2 進数 <sup>(1)</sup>		拡張 2 進数 <sup>(2)</sup>	
	2 進数	16 進数	2 進数	16 進数
-64	1100 0000	C0	0000 0000	00
-50	1100 1110	CE	0000 1110	0E
-25	1110 0111	E7	0010 0111	27
-1	1111 1111	FF	0011 1111	3F
0	0000 0000	00	0100 0000	40
1	0000 0001	01	0100 0001	41
10	0000 1010	0A	0100 1010	4A
25	0001 1001	19	0101 1001	59
50	0011 0010	32	0111 0010	72
75	0100 1011	4B	1000 1011	8B
100	0110 0100	64	1010 0100	A4
125	0111 1101	7D	1011 1101	BD
127	0111 1111	7F	1011 1111	BF
150	0111 1111	7F	1101 0110	D6
175	0111 1111	7F	1110 1111	EF
191	0111 1111	7F	1111 1111	FF

- (1) 分解能は 1°C /count です。負の値は 2 の補数形式で表されます。  
 (2) 分解能は 1°C /count です。すべての値は符号なしで、-64°C オフセットです。

ローカルおよびリモートの温度データは、いずれも 2 バイトでデータを格納します。上位バイトには、1°C 分解能で温度が保存されます。2 番目のバイト (下位バイト) は温度の小数部分の値を格納し、より高い測定分解能を実現します。表 6-4 に、小数分数の温度データ形式を示します。ローカルおよびリモート両方の温度センサの測定分解能は 0.0625°C です。

**表 6-4. 小数部分温度データ形式 (下位バイト)**

温度 (°C)	温度レジスタ下位バイト値 (0.0625°C 分解能) <sup>(1)</sup>	
	標準および拡張 2 進数	16 進数
0	0000 0000	00
0.0625	0001 0000	10
0.1250	0010 0000	20
0.1875	0011 0000	30
0.2500	0100 0000	40
0.3125	0101 0000	50
0.3750	0110 0000	60
0.4375	0111 0000	70
0.5000	1000 0000	80
0.5625	1001 0000	90
0.6250	1010 0000	A0
0.6875	1011 0000	B0
0.7500	1100 0000	C0
0.8125	1101 0000	D0
0.8750	1110 0000	E0
0.9375	1111 0000	F0

(1) 分解能は 0.0625°C /count です。可能な値がすべて表示されます。

#### 6.3.3.1.1 標準的なバイナリから 10 進数への温度データ換算の例

上位バイトの変換 (例: 0111 0011):

- 右詰めされたバイナリの上位バイトを 16 進数に変換します。
- 16 進数の値では、最初の桁を  $16^0 = 1$  で、次の桁を  $16^1 = 16$  で掛けます。
- 合計は、次の 10 進数に等しくなります:  $0111\ 0011b \rightarrow 73h \rightarrow (3 \times 16^0) + (7 \times 16^1) = 115$

下位バイトの変換 (例: 0111 0000):

- 左詰めされたバイナリの下位バイトを 10 進数に変換するには、ビット 7 ~ 4 を使用し、ビット 3 ~ 0 は数値の値に影響しないため無視してください。
- $0111b \rightarrow (0 \times 1/2)^1 + (1 \times 1/2)^2 + (1 \times 1/2)^3 + (1 \times 1/2)^4 = 0.4375$

#### 6.3.3.1.2 標準的な 10 進数から 2 進数への温度データの計算例

正温度 (例: 20°C) の場合:

- $(20^\circ\text{C}) / (1^\circ\text{C}/\text{count}) = 20 \rightarrow 14h \rightarrow 0001\ 0100$
- 数値を 8 ビットの右詰め形式で 2 進コードに変換し、MSB = 0 にして正の符号を示します。
- 20°C は  $0001\ 0100 \rightarrow 14h$  として格納されます。

負の温度 (例: -20°C) の場合:

- $(|-20|) / (1^\circ\text{C}/\text{count}) = 20 \rightarrow 14h \rightarrow 0001\ 0100$
- 負の値の 2 の補数を生成するには、バイナリ数の絶対値の補数を求めて、1 を足します。
- 20°C は  $1110\ 1100 \rightarrow ECh$  として格納されます。

### 6.3.3.2 温度センサ変換レート

温度センサの変換レート設定は、温度変換が実行される速度を制御します。変換レートは変換間のアイドル時間を調整しますが、変換自体の時間は調整しません。表 6-5 は変換レートのオプションとそれぞれの変換間の時間を一覧で示しています。レジスタのデフォルト値は 08h で、デフォルトレートは毎秒 16 回です。

表 6-5. 温度センサ変換レート

値	秒あたりの変換数	時間 (秒)
00h	0.0625	16
01h	0.125	8
02h	0.25	4
03h	0.5	2
04h	1	1
05h	2	0.5
06h	4	0.25
07h	8	0.125
08h	16 (デフォルト)	0.0625 (デフォルト)
09h	32	0.03125

### 6.3.3.3 リモート温度センサ

デバイスには、リモート温度測定チャンネルが内蔵されています。リモート温度センサは通常、低コストの個別の NPN または PNP トランジスタ、基板熱トランジスタ、またはダイオードで構成されています。ベース エミッタ接合部がリモート温度検出として使用される場合、NPN または PNP トランジスタのいずれかを使用してください。ダイオード接続の NPN トランジスタを使用します。トランジスタ接続またはダイオード接続の PNP トランジスタのいずれかを使用します。図 6-4 はリモート温度センサの接続を示します。直列抵抗のキャンセル、プログラム可能な非理想係数 ( $\eta$  係数)、プログラム可能なオフセットなどの高度な機能を組み合わせることにより、精度とノイズ耐性が向上した堅牢な温度監視デバイスが提供されています。

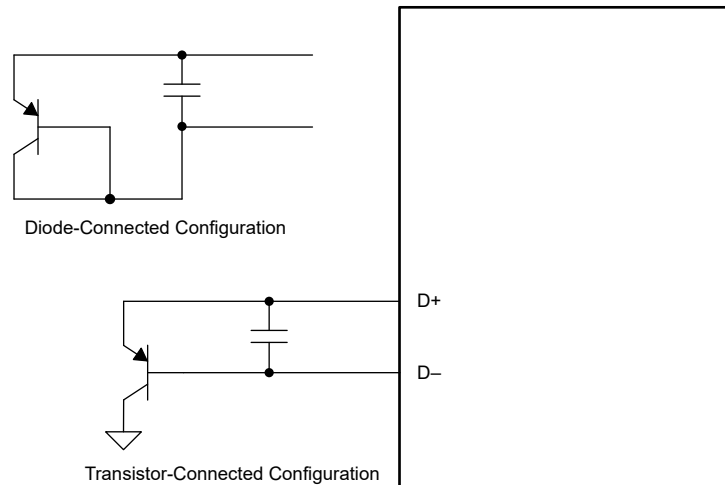


図 6-4. リモート温度センサの接続

### 6.3.3.3.1 直列抵抗のキャンセル

直列抵抗補正機能により、リモートトランジスタへの配線抵抗や、オプションの外付けローパスフィルタの抵抗によって生じる温度誤差が自動的に補正されます。このデバイスは合計最大  $1\text{k}\Omega$  までの直列抵抗を補正できるため、追加の特性評価や温度オフセット補正が不要になります。

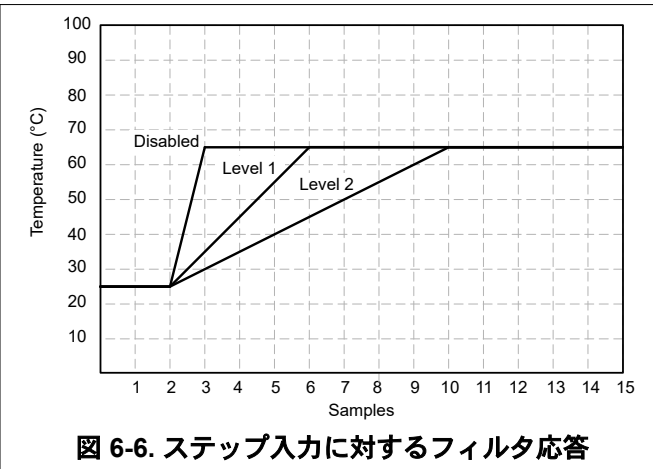
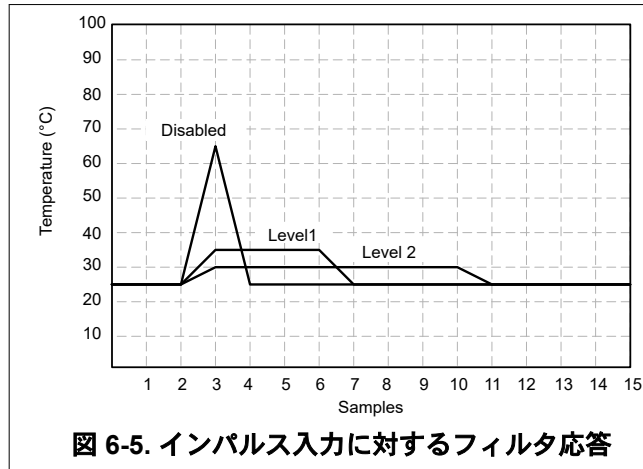
### 6.3.3.3.2 差動入力容量

デバイスは、温度誤差の変化を最小限に抑えながら、最大  $1000\text{pF}$  の差動入力容量を許容できます。

### 6.3.3.3.3 フィルタリング

リモート接合部温度センサは、通常は、ノイズの多い環境で実装されます。ノイズは主に高速なデジタル信号によって発生し、測定値を乱すことがあります。デバイスには、 $D+$  および  $D-$  入力に  $65\text{kHz}$  の内蔵フィルタがあり、ノイズの影響を最小限に抑えます。しかしながら、不要な結合信号に対してより堅牢なアプリケーションとするために、リモート温度センサの入力間にバイパスコンデンサを差動で配置します。このコンデンサの値については、差動で  $100\text{pF}$  から  $1\text{nF}$  の範囲で選択します。一部のアプリケーションでは、追加の直列抵抗によって全体的な精度が向上しますが、この精度向上はアプリケーションに依存します。直列抵抗を追加する場合、合計値が  $1\text{k}\Omega$  を超えないようにします。フィルタリングが必要な場合、推奨される部品値は各入力に対して  $100\text{pF}$  の差動コンデンサおよび  $50\Omega$  の抵抗ですが、正確な値はアプリケーションによって異なります。

さらに、リモート温度測定用にデジタルフィルタが用意されており、ノイズの影響をさらに低減できます。このフィルタはプログラム可能で、イネーブルすると2つのレベルがあります。レベル1では、4連続サンプルの移動平均を実行します。レベル2では、8連続サンプルの移動平均を実行します。リモート温度結果レジスタに格納されている値はデジタルフィルタの出力であり、アラーム条件の監視対象となる値です。デジタルフィルタは、サーマルアラーム出力のノイズおよびスパイクに対する耐性を向上します。フィルタの有効化または無効化は、デジタルフィルタレジスタに希望のレベルを設定して行います。図6-5と図6-6はインパルス入力およびステップ入力に対するフィルタ応答を示します。デジタルフィルタは、デフォルトで無効になっています。



### 6.3.3.3.4 センサーの故障

デバイスは、誤ったダイオード接続に起因する  $D+$  入力の故障を検出します。また、このデバイスは開路も検出します。短絡状態は  $-64^\circ\text{C}$  の値を返します。検出回路は、 $D+$  の電圧が  $V_{DD}-0.3\text{V}$  (標準値) を超えるとトリップする電圧コンパレータで構成されます。変換中、コンパレータ出力は継続的に監視されます。故障が検出されると、ステータスレジスタの  $\text{OPEN}$  ビットがセットされ、デバイスはアラームイベントを発行します。

デバイスでリモートセンサを使用しない場合、意味のない故障警告を防ぐために、 $D+$  と  $D-$  の入力端子は互いに接続する必要があります。

### 6.3.3.3.5 H 係数補正

このデバイスでは、リモート チャネルの測定値を温度に変換する際に、異なる  $\eta$  係数の値を使用できます。リモート チャネルはシーケンシャルな電流励起を使用して差動  $V_{BE}$  電圧測定を抽出し、リモートトランジスタの温度を決定します。式 3 に、この電圧と温度を示します。

$$V_{BE2} - V_{BE1} = \frac{\eta k T}{q} \ln\left(\frac{I_2}{I_1}\right) \quad (3)$$

式 3 内の値  $\eta$  は、リモート チャネルに使用される特定のトランジスタの特性です。このデバイスで使用されるデフォルト値は、 $\eta = 1.008$  です。 $\eta$  係数補正レジスタの値を使用して、式 4 と式 5 に従って実効  $\eta$  係数を調整できます。

$$\eta_{\text{eff}} = \left( \frac{1.008 \times 2088}{2088 + N_{\text{ADJUST}}} \right) \quad (4)$$

$$N_{\text{ADJUST}} = \left( \frac{1.008 \times 2088}{\eta_{\text{eff}}} \right) - 2088 \quad (5)$$

$\eta$  係数の補正値は 2 の補数形式で格納する必要があり、これにより有効なデータ範囲は  $-128$  から  $+127$  となります。レジスタのリセット値は  $00h$  であり、異なる値がレジスタに書き込まれない限り、影響はありません。 $\eta$  係数レジスタの分解能は  $0.000483$  です。表 6-6 は  $\eta$  係数の範囲を示します。

表 6-6.  $\eta$  係数範囲

N <sub>ADJUST</sub>			$\eta$
2 進数	16 進数	10 進数	
0111 1111	7F	127	0.950205
0000 1010	0A	10	1.003195
0000 1000	08	8	1.004153
0000 0110	06	6	1.005112
0000 0100	04	4	1.006073
0000 0010	02	2	1.007035
0000 0001	01	1	1.007517
0000 0000	00	0	1.008
1111 1111	FF	-1	1.008483
1111 1110	FE	-2	1.008966
1111 1100	FC	-4	1.009935
1111 1010	FA	-6	1.010905
1111 1000	F8	-8	1.011877
1111 0110	F6	-10	1.012851
1000 0000	80	-128	1.073829

### 6.3.3.3.6 リモート温度オフセットレジスタ

オフセットレジスタにより、このデバイスは高精度キャリブレーションによるシステム オフセット補償値を保存できます。レジスタの値は、温度の結果と同じ形式で保存され、変換時にリモート温度の結果に加算されます。 $\eta$  係数補正と組み合わせると、温度範囲全体にわたって正確なシステム キャリブレーションが可能になります。

### 6.3.3.4 温度センサ アラーム機能

デバイスは、温度アナログ-デジタル コンバータ (ADC)、温度制限コンパレータ、およびリモート センサへの接続状態を継続的に監視します。結果は、ステータス レジスタを介して通知されます。これら 5 つのアラーム条件のいずれかが発生すると、TMPSTAT ビットがセットされ、デバイスがアラーム イベントを生成します。表 6-7 に、温度ステータス ビットを示します。

表 6-7. 温度ステータス

ビット	説明
BUSY	温度 ADC のステータス
LHIGH	ローカル温度上限アラーム
LLOW	ローカル温度下限アラーム
RHIGH	リモート温度上限アラーム
RLOW	リモート温度下限アラーム
オープン	リモートセンサ開回路アラーム

温度ステータス レジスタを読み取ると、これら 5 つのフラグは、フラグがセットされた原因となった条件がすでに解消されていればクリアされます (つまり、対応する結果レジスタの値が制限内にあり、リモート センサが正しく接続されて正常に動作している場合)。

図 6-7 に、ALERT / THERM 構成モードに従って、温度センサが過熱および低温アラームをどのように処理するかを示します。

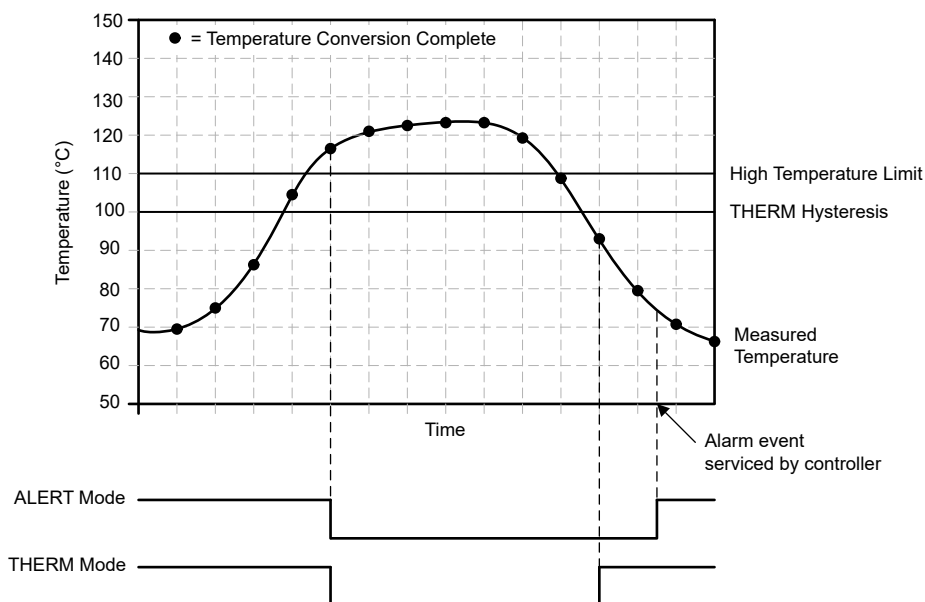


図 6-7. ALERT および THERM 温度アラーム動作

温度が上限を超えると、ALERT モードおよび THERM モードの両方で上限アラームがセットされます。温度が下限を下回ると、ALERT モードでのみ下限アラームがセットされます。

ALERT モードに設定されている場合、連続アラート設定 (CONAL[2:0]) によって、アラーム イベントが生成されるまでに必要なリミット違反の回数が決まります。

THERM モードで構成した場合、上限のみが監視されます。THERM ヒステリシス レジスタを使うことでヒステリシスが追加され、高フラグは温度がリミット値からヒステリシス値を引いた値以下に戻るとリセットされます。

### 6.3.4 ルックアップテーブル (LUT) および算術論理演算ユニット (ALU)

4 つの独立した LUT が使用されており、任意の伝達関数を作成して温度をデバイスの DAC[0:3] アナログ出力にマッピングします。概念的には、温度が、希望する温度依存関数のサンプル値を表す離散値のテーブルへのポインタとして使用されます。

記憶容量を最小限に抑えるため、デバイスの LUT は  $4^{\circ}\text{C}$  刻みでインデックス付けされています。また、格納されている値は、モデル化された伝達関数の増分、つまり一次導関数 ( $\Delta$ ) のみです。内部の ALU は、LUT に格納された係数を積分することで、元の伝達関数を再構成します。温度の量子化の粗さによって生じる誤差は、ALU に実装された線形補間を使用することで大幅に低減されます。

図 6-8 の例について考えます。上部のグラフは目標出力と温度との関係を示しています。 $V_{\text{DAC}x}$  は、理想的には無限の精度を持つ、スムーズで単調な機能です。LUT には、各  $4^{\circ}\text{C}$  区間内の増分、つまり上昇分のみが保存されています。

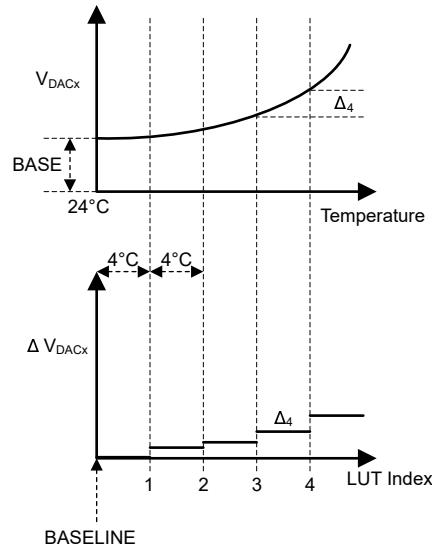


図 6-8. 伝達関数

元の伝達関数を再現するには、一連の増分を合計し、それに定数の **BASE** 値を加える必要があります。**BASE** は、微分によって失われる定数オフセット、つまり増分のみを格納することによって失われる値を表します。このプロセスは、共通の温度点も参照する必要があります。この基準温度はベースラインと呼ばれ、 $24^{\circ}\text{C}$  に固定されています。

### 6.3.4.1 LUT と ALU の組織

以下の図において、TEMP 列は LUT への温度値を表しています。この値は、ローカル温度センサ、リモート温度センサのいずれか、またはユーザから直接提供されたものによって生成されます。

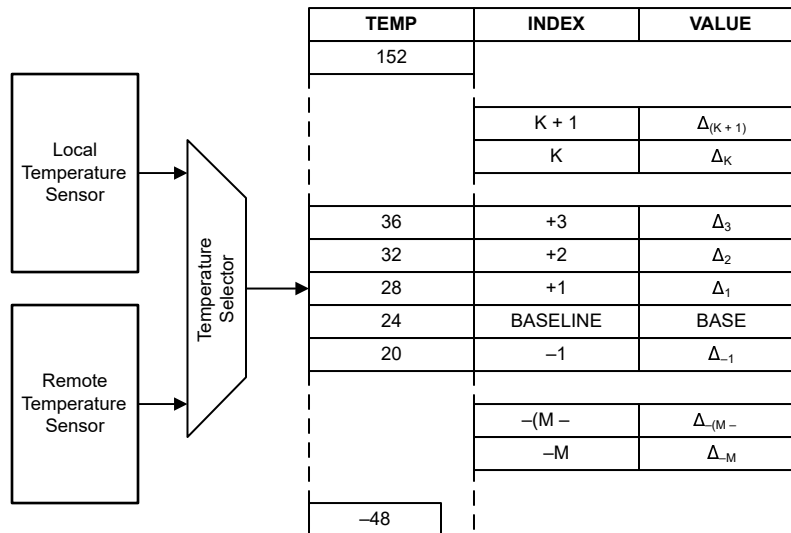


図 6-9. LUT 組織

TEMP は、LUT を参照するために 4°C/LSB の分解能で切り捨てられます。全体の伝達関数は、LUT に BASE 値からの符号なし 4 ビット刻みの増分として格納されます。つまり、LUT の位置 (+1) には 増分  $\Delta_1$  の値が含まれています。ベースラインは 24°C に設定されており、BASE はベースライン温度における必要な出力の数値表現です。

TEMP がベースライン温度を超えると、LUT はベースラインのアドレスより大きいアドレスを参照し、すべての増分が BASE 値に加算されて、アナログ出力の数値的対応値である DACIN を生成します。TEMP がベースライン温度より低い場合、LUT はベースラインより小さいアドレスを参照し、すべての増分が BASE 値から差し引かれます。

補間機能は LUT に続く ALU に実装されています。TEMP 値の下位ビットの切り捨てられた部分、 $REM = TEMP[5:0]$  は、LUT に格納されたデータポイント間の補間に使用されます。増分の一部である  $\alpha \Delta_i$  が追加され、DAC への最終的な入力データが形成されます。係数  $\alpha$  は 4°C の温度範囲の分数、または同等に 64 コードの温度範囲の分数であり、具体的には  $\alpha = REM/64$  です。



図 6-10 は、補間を含む DACIN の計算過程を示しています。DACIN は、ALU と LUT によって生成される最終的な 13 ビットの値であり、アナログ変換のために DAC に送られます。

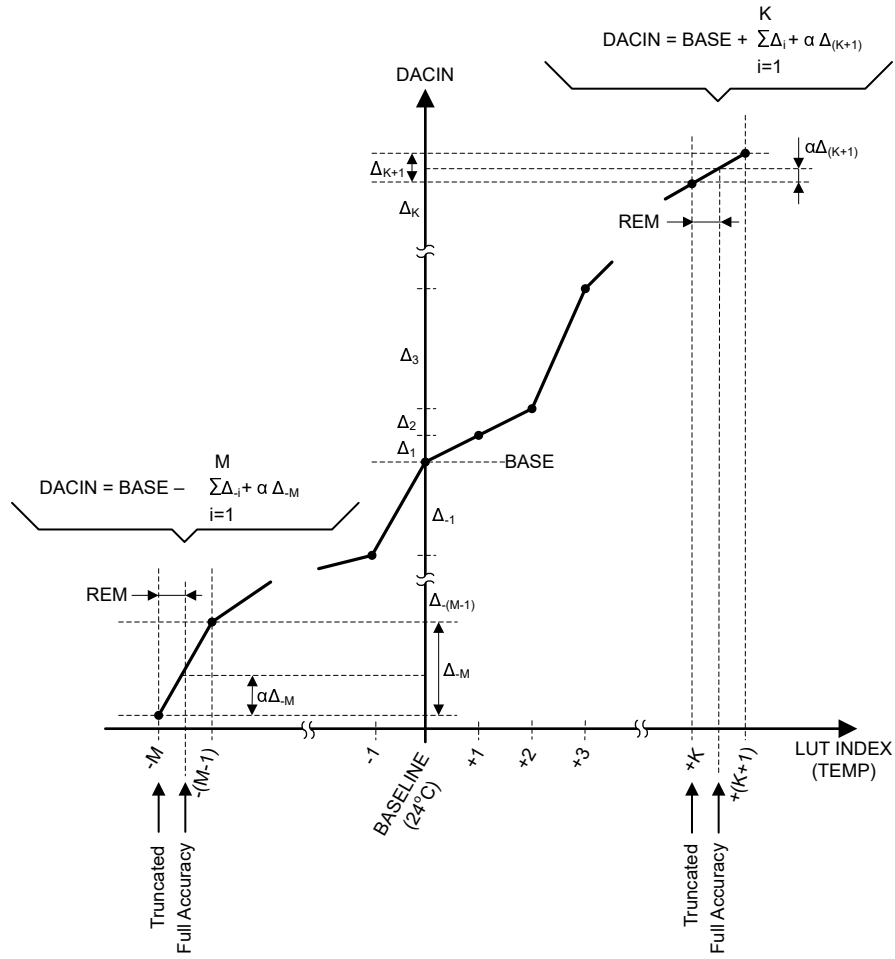


図 6-10. DACIN の計算

ここまでのアルゴリズムの説明は、単調に増加する伝達関数の生成にのみ言及していました。このデバイスは、LUT の極性ビットを設定することにより、単調減少する伝達関数も生成します。

図 6-11 に、極性反転が伝達関数全体に及ぼす影響を示します。LUT の内容は、図 6-9 の元の例とは変更されません。これで、ベースライン アドレスより大きい位置に格納されている LUT 値がベースライン値から減算され、ベースライン アドレスより小さい位置に格納されている LUT 値がベースライン値に加算されることに注意してください。

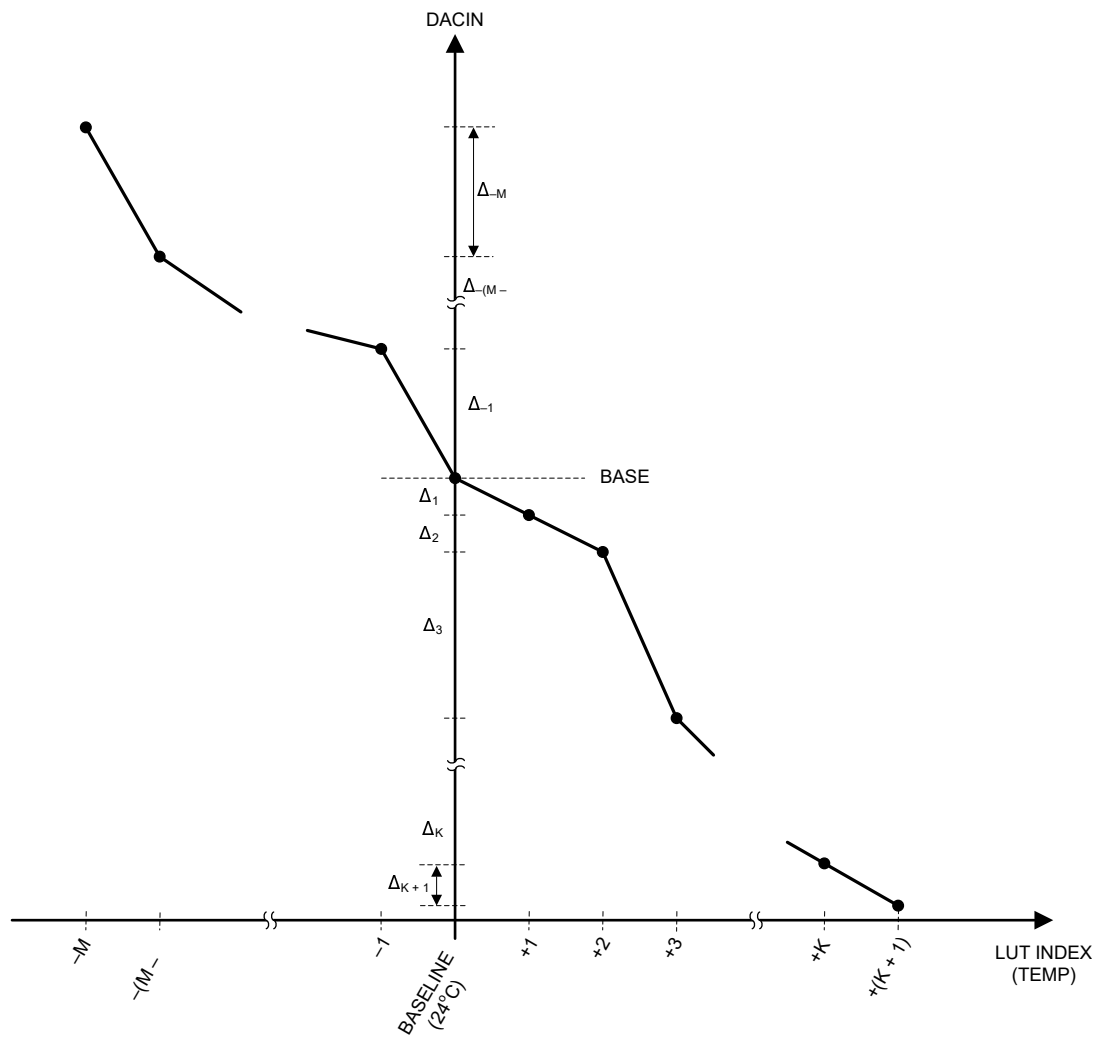


図 6-11. 単調減少伝達関数

式 6 と式 7 は、伝達関数の計算に使われる式を要約します。

LUT インデックス > ベースライン:

$$\text{DACIN} = \text{BASE} + (-1)^{\text{POL}} \left( \sum_{i=1}^K \Delta_i + \alpha \Delta_{(K+1)} \right) \quad (6)$$

LUT インデックス < ベースライン:

$$\text{DACIN} = \text{BASE} - (-1)^{\text{POL}} \left( \sum_{i=1}^M \Delta_{-i} - \alpha \Delta_{-M} \right) \quad (7)$$

### 6.3.4.2 LUT 係数とレジスタ マッピング

これまでのセクションでは、LUT 係数を  $\Delta_K$  と呼びました。これらの係数は、デルタ レジスタに格納されています。表 6-8 は、 $\Delta_K$  係数と DELTA レジスタ マッピングを示しています。

表 6-8.  $\Delta_K$  から DELTA レジスタへのマッピング

温度	関数の増分	レジスタ割り当て
-48°C	$\Delta_{-18}$	DELTA <sub>n</sub> 48
↓	↓	↓
-28°C	$\Delta_{-13}$	DELTA <sub>n</sub> 28
↓	↓	↓
20°C	$\Delta_{-1}$	DELTA <sub>p</sub> 20
28°C	$\Delta_{+1}$	DELTA <sub>p</sub> 28
↓	↓	↓
128°C	$\Delta_{+26}$	DELTA <sub>p</sub> 128
↓	↓	↓
152°C	$\Delta_{+32}$	DELTA <sub>p</sub> 152

### 6.3.4.3 LUT の入力範囲と出力範囲

LUT の入力範囲は  $-48^\circ\text{C}$  から  $+152^\circ\text{C}$  までです。この範囲外の温度については、LUT の出力は線形補外されます。図 6-12 は、 $-55^\circ\text{C}$  のリモート温度センサの読み取り値に対する、LUT の補外出力を示します。

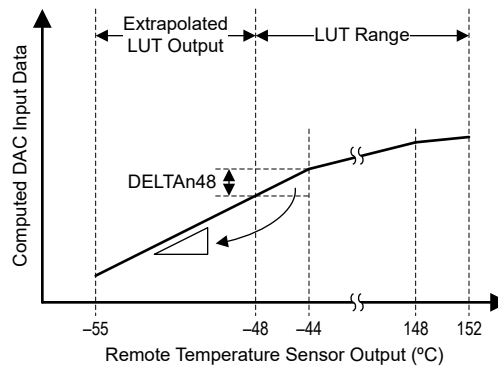


図 6-12. リモート温度センサ出力

LUT に格納されている増分値は、4 ビットの符号なしの値です。これにより、LUT に格納される伝達関数の最大の傾きは次のように制限されます。

$$\text{SLOPE}_{\text{MAX}} = \frac{15\text{LSB}}{4^\circ\text{C}} = 3.75\text{LSB}/^\circ\text{C} \quad (8)$$

LUT 構造によって課されるスロープ制限と、 $-48^\circ\text{C}$  ~  $+152^\circ\text{C}$  までの  $200^\circ\text{C}$  の入力範囲を考慮すると、指定された BASE 値に対して、温度センサ入力に対応する LUT の最大出力範囲は 750LSB になります。

最大コード範囲は、13 ビット DAC 入力のコード空間内のどこにでも配置することができます。DAC への最終的な入力コードは、増分 ( $\Delta$  値) と 13 ビットの BASE 値の合計です。

### 6.3.5 メモリ

デバイスの内部メモリは、ユーザー レジスタ セットまたは動作メモリと、デバイスの自律動作を可能にする EEPROM (不揮発性ストレージ) の 2 つの異なる領域で構成されています。

動作メモリは、EEPROM とは異なり、シリアル インターフェースを介して直接アクセスできます。EEPROM は、シリアル コマンドが発行されると、動作メモリから転送されたデータを取得します。

#### 6.3.5.1 動作メモリのページストレージ

動作メモリ空間はデバイス機能の制御を提供し、デバイスの内部ステータスを報告し、信号パスデータを格納します。メモ帳動作メモリの一部 (ノートパッド) は、任意のデータストレージに使用できます。

図 6-13 は、動作メモリが個別にアクセス可能なレジスタ ページで構成されていることを示しています。起動時のデフォルトページはページ 1 です。アドレス 0x7E は、デバイス内の異なるページのアドレス指定に使用されます。デバイスレジスタの 1 つを読み書きするには、まずそのレジスタのページを選択します。新しいページがデバイスにプログラムされるまで、ページレジスタはページ値を保持します。

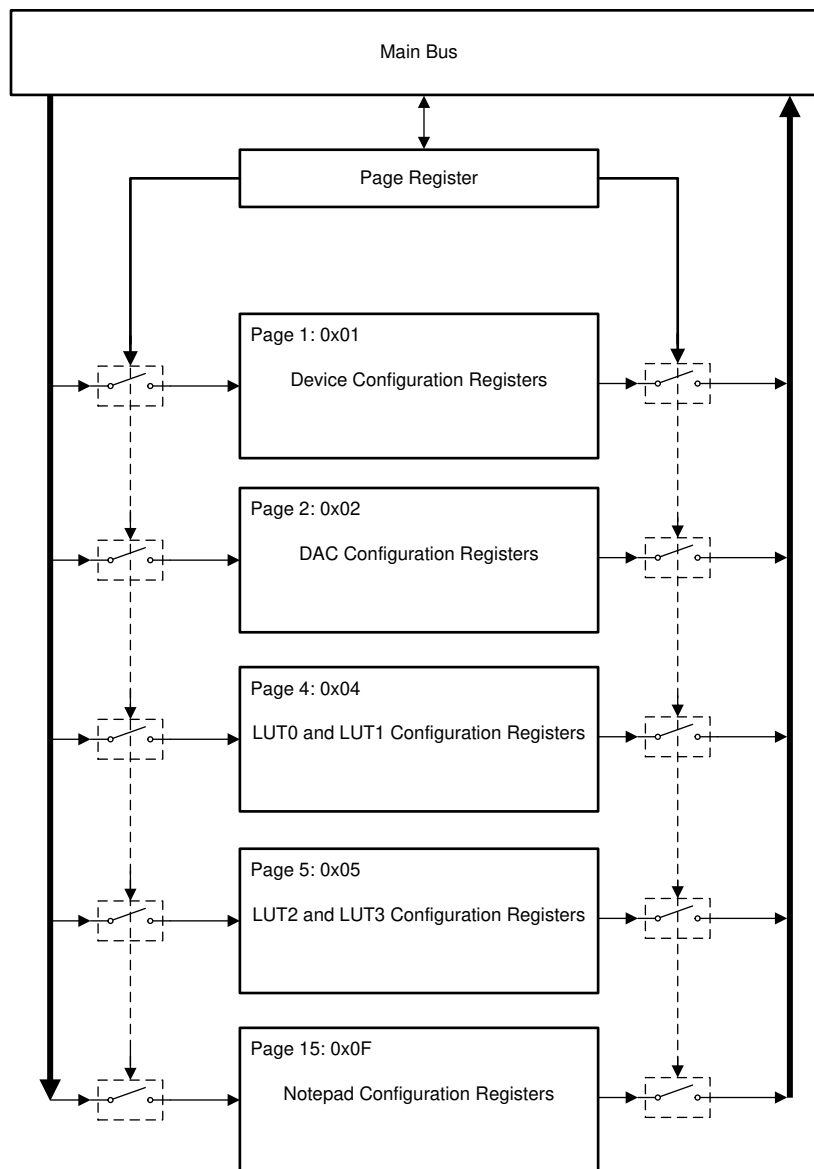


図 6-13. 動作メモリ ページ システム

### 6.3.5.2 EEPROM ストレージ

このデバイスは、デバイス構成 (ページ 1)、CLAMP 上書き値 (ページ 2)、LUT 値 (ページ 4 および 5)、およびノートパッド (ページ 15) を EEPROM に保存するオプションを提供します (図 6-14 を参照)。動作メモリから EEPROM へのデータの移動 (バーン) は、ページ 15 の EEPROM バーンレジスタにプログラムコード 0xE4 を書き込むことで開始されます。

**注**

EEPROM にアクセスする前に、LUT が無効になっていることを確認してください。

EEPROM のバーンシーケンスでは、ページ 1 および 2 よりも前に、ページ 4、5、15 を設定しておく必要があります。すべてのページのレジスタを設定した後、プログラムコードを発行して EEPROM バーンコマンドを開始します。EEPROM バーンシーケンスが完了するまでに約 130ms かかります。EERDY ビットは、EEPROM バーンステータスを示します。

**注**

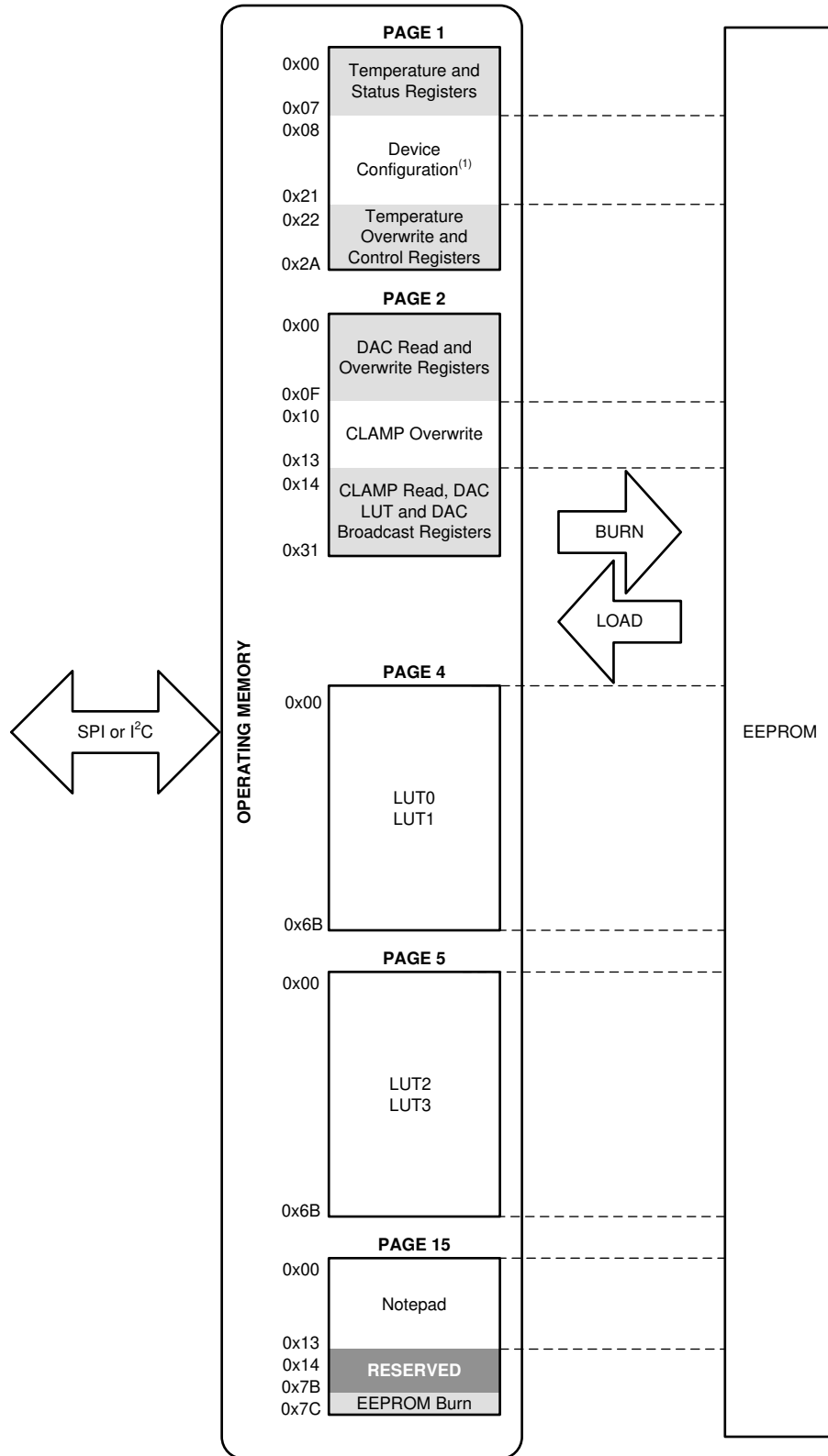
EEPROM のバーンシーケンスの間は、予測不能な結果があるため、リセットイベントを避けます。

起動時、デバイスは自動的に EEPROM データを動作メモリにロードします。EEPROM のロードシーケンスが完了するまでに約 5ms かかります。

EEPROM ロード後にデバイス内のすべてのレジスタを工場出荷時設定に戻すには、ソフトウェアリセットレジスタにレジスタクリアコード (0xAD) を書き込みます。レジスタクリアシーケンスは、約 15μs で完了します。表 6-9 に、両方の EEPROM アクセス動作を示します。

**表 6-9. EEPROM アクセス**

EEPROM アクセス	シリアルインターフェイスの動作	PAGE	レジスタ	データ	備考
負荷	該当なし	該当なし	該当なし	該当なし	EEPROM から動作メモリへのデータの転送は、リセットイベント後に自動的に行われます。
バーン	書き込み	15	EEPROM バーンレジスタ	0xE4	動作メモリから EEPROM へのデータ転送。



(1) ページ 1 のレジスタ 0x08 ~ 0x21 のすべてのビットが EEPROM に保存されるわけではありません。詳細については「[セクション 7](#)」を参照してください。

図 6-14. メモリから EEPROM へのマッピング

### 6.3.5.2.1 EEPROM 整合性チェック

EEPROM のロード シーケンスを完了する前に、デバイスによって CRC エラーチェックが実行されます。使用される CRC 多項式は、 $x^{12} + x^{11} + x^3 + x^2 + x + 1$  です。CRC チェック結果は、EECRC ビットを介して通知されます。CRC エラーが検出された場合、動作メモリの値が正しくなくなります。正常に動作させるには、デバイスをリセットするか、EEPROM を書き込み直します。

さらなる堅牢性のために、LUT ページ (ページ 4 およびページ 5) のデータには、ハミング符号に基づく単一エラー訂正および二重エラー検出 (SECEDED) 回路が追加されています。SECEDED 回路は、4 つのハミング コードビットとパリティ ビットを使用します。インターリーブ ハミング データと LUT データは EEPROM に保存され、これらのビットを表 6-10 に示します。

**表 6-10. ハミング コードと LUT データ ビット**

データとビット位置	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
動作メモリ内のデータおよびハミング符号ビット	P	H3	H2	H1	H0	X	X	X	D7	D6	D5	D4	D3	D2	D1	D0
データおよびハミング コード インターリーブ ビット	X	X	X	D7	D6	D5	D4	H3	D3	D2	D1	H2	D0	H1	H0	P

SECEDED 回路は、LUT レジスタへのアクセスごとにデータの完全性をチェックします。HAMM レジスタ内のパリティビット (P) および 4 つのハミング符号ビット (H[3:0]) は、関連する LUT データ レジスタにエラーが存在しない場合、すべてゼロになります。P = 1 の場合、単一のエラーが検出および訂正されます。H[3:0] ビットの値は、インターリーブ ビットに対するビット エラーの位置を表します。たとえば、P = 1 かつ H[3:0] = 0x5 の場合、D1 にエラーが検出され訂正されます。

P = 0 かつ H[3:0] ≠ 0 の場合、二重エラーが検出されたこととなります。この場合、訂正は行われません。

表 6-11 に、デバイス EEPROM 整合性チェックをまとめます。

**表 6-11. EEPROM アクセスのステータス**

ステータス ビット名	説明
EECRC	0h = CRC エラーは未検出です。 1 = EEPROM のロード中に CRC エラーが検出されました。オペレーティング メモリ データが侵害されています。
EERDY	0 = EEPROM 書き込みが進行中です。 1 = EEPROM 書き込みが完了しました。
DED	0 = ダブルビット エラーは検出されませんでした。 1 = 動作メモリ内の LUT レジスタにアクセスすると、2 ビット エラーが検出されます。エラーは修正されません。
SED	0 = シングルビット エラーの検出はありません。 1 = 動作メモリの LUT レジスタにアクセスすると、シングルビット エラーが検出されます。エラーは修正されます。

### 6.3.6 デバイス シーケンス制御

窒化ガリウム (GaN) トランジスタをベースとしたデプレッション モードの PA デバイスは、適切な動作と損傷回避のために、特別なゲートおよびドレイン バイアスのシーケンスが必要です。このデバイスには自動シーケンス制御回路が搭載されており、PA\_ON ピンと連携して、PA トランジスタの適切な電源投入および電源遮断のシーケンスを提供します。

#### 6.3.6.1 デプレッション モード電界効果トランジスタ (FET) のバイアス要件

デプレッション モード FET では、ゲート端子とソース端子間に負電圧を印加すると、チャンネル内にキャリア空乏領域が形成され、電流の流れが制限されます。負のゲート バイアス電圧がない場合、チャンネルは完全に開き、ドレインからソースへ最大電流が流れます。これにより、電氣的過負荷によって、デバイスが急速に破壊される可能性があります。ゲート バイアス電圧がより負になると、デバイスはピンチ オフ状態に達し、ドレインからソースへの電流の流れがすべて制限され、FET は実質的にオフになります。

#### 注意

トランジスタの過電流による損傷を防ぐには、ドレイン電圧を印加する前に、ピンチ オフ電圧未満の負電圧でゲートにバイアスをかけてください。FET の電源をオフにする場合、またはアラームイベントが検出され安全なシャットダウンが必要な場合は、この順序を逆にする必要があります。

#### 6.3.6.2 シーケンス制御

デバイス内蔵のシーケンサは、PA\_ON ピンと組み合わせて使用することで、FET の適切な電源投入および電源遮断のシーケンスを実現します。さらに、このデバイスにはさまざまなアラーム監視オプションが搭載されており、アラーム イベントが発生した際に安全なシャットダウンや復旧を実行できます。図 6-15 は、デバイスのシーケンスを詳細に示した図です。

##### 6.3.6.2.1 スタートアップシーケンス

スタートアップ条件は、パワーオンリセット、 $\overline{\text{RESET}}$  ピンのロジック Low、ソフトウェアリセットコマンド、I<sup>2</sup>C ゼネラル コールリセットのいずれかによって生成されます。起動時、すべての DAC が VSS クランプ モード (セクション 6.3.1.3 を参照) の場合、PA\_ON ピンが Low にセットされ、すべてのスイッチがオフ状態になり、すべての DAC の入力データは 0x0000 に設定されます。

起動後、デバイスは自動的に EEPROM のロード シーケンスを開始し、CLAMP DAC のレジスタ上書きレジスタ値 (CLAMPxOW[12:0]) を含むユーザー メモリのレジスタを構成します。EEPROM のロード シーケンスが完了するまで、デバイスとの通信はディセーブルされます。

EEPROM のロード シーケンスが完了すると、DAC は VSS クランプ モードを解除します。出力スイッチは引き続きオフ状態に強制されるため、DAC0、OUT1、OUT2、DAC3 の各出力ピンは、CLAMP 上書きレジスタで設定された CLAMP 電圧 (CLAMP1: DAC0、OUT1、CLAMP2: OUT2、DAC3) で構成されています。

EEPROM が自律動作に設定されている場合 (セクション 6.4.1 を参照)、デバイスは V<sub>SS</sub> 電源がワイドレンジ動作に設定されているかどうか (VSSRANGE ビット)を確認します。その場合、デバイスは V<sub>SS</sub> 電源が有効な動作範囲に達するまで待機します。有効な電源電圧範囲が満たされると、デバイスは 2 回の温度センサ変換を開始します。2 回目の温度測定値は LUT に入力され、DAC[0:3] の入力データレジスタには、LUT および ALU で生成されたデータがロードされます。

プログラム可能なタイマ (TMRcnt[1:0]) が実装されており、DAC 出力アンプが容量性負荷を十分に充電できるように時間を確保します。この期間中、DAC 出力アンプは強制的にスタートアップ電流モードに移行し、ソースおよびシンク能力が 12mA に制限されます。スタートアップ電流モードは、容量性負荷の充電中にデバイスが引き込む電源電流を制御します。タイマが満了すると、DAC 出力アンプはスタートアップ電流モードを終了し、DACILMT ビットによって選択された電流モードを想定します。次に、PA\_ON ピンを High にセットし、スイッチの制御がユーザーの手に解放されます。



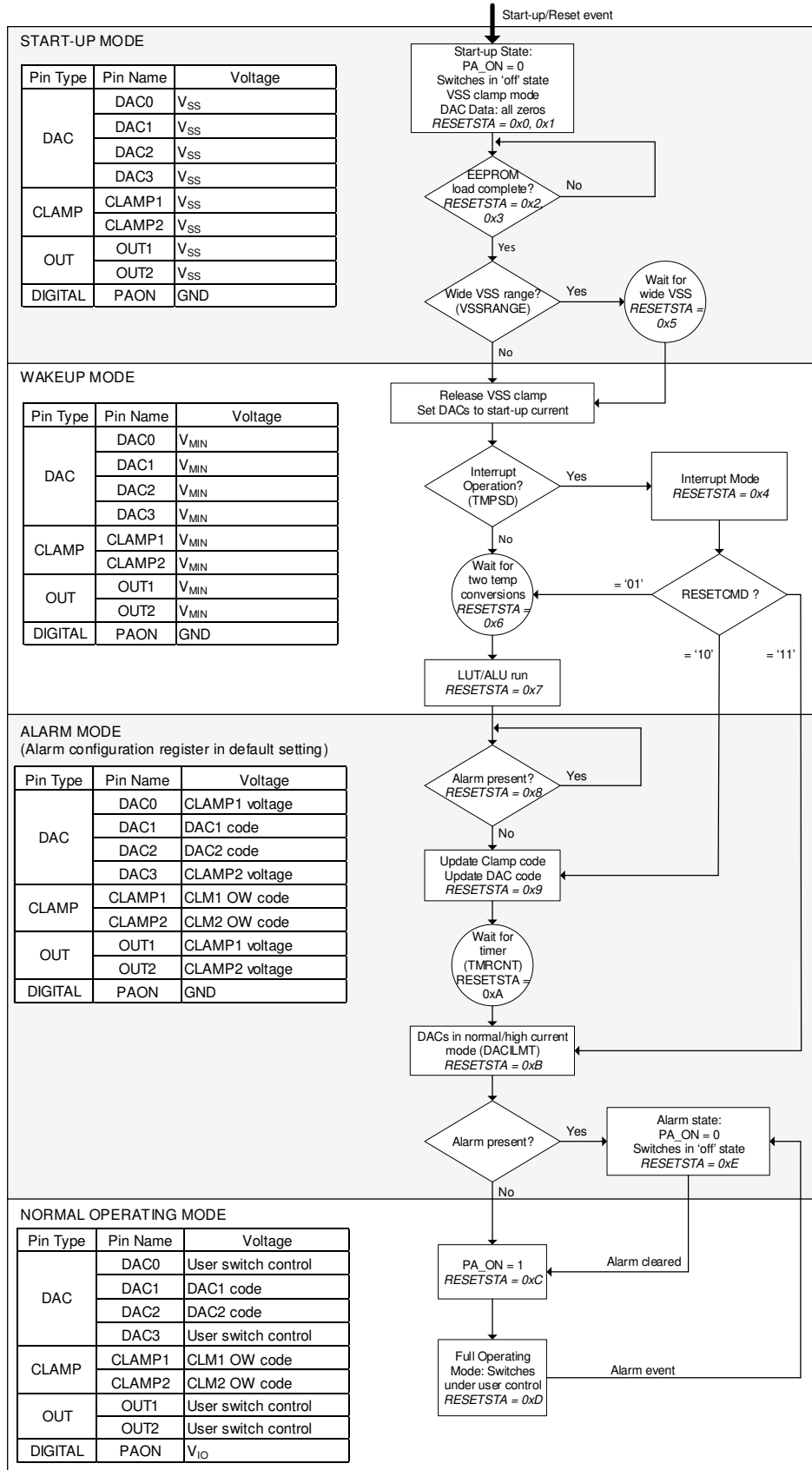


図 6-15. シーケンスフロー図

### 6.3.6.2.2 電源オフ シーケンス

このデバイスは、電源電圧の状態を継続的に監視しています。 $V_{DD}$ 、 $V_{CC}$ 、または  $V_{SS}$  がそれぞれの有効スレッショルドを下回ると、電源遮断リセット イベントが発生します。[セクション 6.3.1.3](#) も参照してください。

電源の低下とともに、さらに 3 つのリセット イベントがあります:

- $\overline{\text{RESET}}$  ピンで論理 Low
- ソフトウェアリセット コマンド
- I<sup>2</sup>C ゼネラル コールリセット

すべてのリセット イベントは、電源遮断シーケンスを生成します。パワー ダウン時には、DAC 出力は VSS クランプ モードに入り、PA\_ON ピンが Low に設定され、すべてのスイッチは強制的にオフ位置になります。

デバイスの電源電圧が適切な動作レベルに達している場合、電源遮断後に自動的に起動シーケンスが開始されます。

### 6.3.6.2.3 アラーム イベント

アラーム イベントは、温度センサ アラーム ([セクション 6.3.3.4](#) を参照)、 $\overline{\text{ALARMIN}}$  ピンのロジック Low、またはソフトウェア アラーム コマンドによって生成されます。このデバイスはデフォルトで設定されており、アラーム イベントが発生すると PA\_ON ピンを Low レベルにし、すべてのスイッチをオフの状態に強制的に切り替えます。アラーム状態が解除されると、デバイスは通常の動作に戻ります。アラーム状態の間、DAC 入力データレジスタは変更されません。アラーム イベントに対するデバイスの応答を制御するには、アラーム設定レジスタのビットをプログラムします。

## 6.4 デバイスの機能モード

DAC および CLAMP チャンネルの簡略化された信号パスを図 6-16 に示します。温度センサはシステムへの入力として機能します。信号処理は LUT と ALU によって行われ、その出力が DAC に送られます。CLAMP 入力コードの上位 8 ビット (CLAMP[12:5]) は自動的に制御され、対応する DAC に入力されるコードの上位 8 ビットを決して超えないようになっています (CLAMP1: DAC[0:1] および CLAMP2: DAC[2:3])。DAC および CLAMP の詳細は省略されています。これは、DAC および CLAMP は数値ドメインから電圧ドメインへの変換のみを行い、信号の流れには影響しないためです。

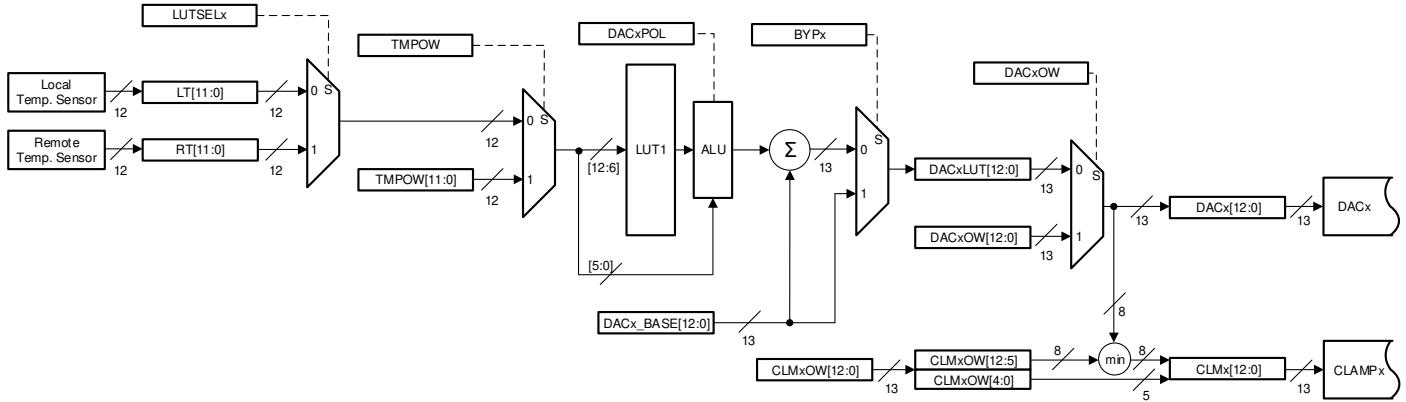


図 6-16. データパス

### 6.4.1 自律動作モード

EEPROM で異なる構成が書き込まれない限り、起動時に自律動作がアクティブになります。デフォルトでは、温度センサはアクティブ (TMPSD = 0) であり、LUT および両方の温度センサが有効 (LUTDIS = 0、REN = 1、LEN = 1) になっています。また、デフォルトでは、温度上書き (TMP0W) と DAC 上書き (DACxOW) ビットがクリアされます。

自律モードでは、デバイスはスタートアップ時に温度測定を開始します。各温度センサの更新により、ALU はユーザー定義の係数、極性、および LUT ページに格納された BASE 値を使用して出力を再計算します。ALU 出力は DAC LUT レジスタに渡され、最終的に DAC 入力を駆動します。

データパスが上書きされるか、LUT が無効化される (LUTDIS = 1)、または温度センサが電源オフされる (TMPSD = 1) まで、デバイスは自律動作を続けます。LUT が無効化されるか温度センサが電源オフされると、DAC 出力は最後に計算された値のまま維持されます。デバイスは再設定が正しく行われると、自動的に自律動作に戻ります。

### 6.4.2 マニュアル操作モード

信号パスには、それぞれの制御ビットが設定されるときにデータフローを変更する多数のマルチプレクサがあります。各種の手動動作モードを設定するマルチプレクサの状態については、以降のサブセクションで詳細に説明します。

#### 6.4.2.1 DAC 入力の書き込み

DAC 入力ワードは、シリアル インターフェースを介して直接書き込むことができます。このモードでは、デバイスはマルチチャンネル 13 ビット DAC として動作します。この機能は、DAC の前にあるマルチプレクサと、ユーザーが書き込み可能な DAC 上書きデータレジスタ (DACxOW[12:0]) によって実現されます。マルチプレクサ制御信号は、DAC 上書きビット (DACxOW) です。デバイスでは必要ありませんが、オプションで LUT と ALU を無効にするために LUTDIS ビットを設定します。

#### 6.4.2.2 温度センサの上書き

温度センサの出力は、外部から供給されたデータによって上書き可能です。必要に応じて、この機能を使って LUT に保存された関数の有効性を検証します。外部から供給されるデータは温度スイープ入力として機能し、試験装置の温度を変えることなく、温度による出力応答を容易に観察することができます。

この機能は、温度センサに続くマルチプレクサと、ユーザーが書き込み可能な温度上書きデータ レジスタ (TMPOW[11:0]) によって実現されています。マルチプレクサの制御信号は TMPOW ビットです。温度センサの上書きをキャンセルするには、TMPOW ビットをクリアします。

#### 6.4.2.3 ALU バイパス

ALU バイパス モードを使うと、出力をあらかじめ決められた一定の出力レベルに設定できます。このモードをイネーブルにするには、バイパス ビット (BYPx) を設定します。この動作モードでは、ALU がバイパスされ、LUT の BASE 値が DAC の入力に直接送られます。その結果、デバイスの動作温度範囲にわたって一定の出力が得られます。

#### 6.4.3 割り込みモード

割り込みモードにより、デバイスのデバッグがイネーブルになります。割り込みモードを有効にするには、温度センサの電源をオフにし (TMPSD=1)、割り込みモード ビットを設定します (AMCINT=1)。割り込みモードでは、デバイスの自動リセットシーケンス ステップを個別に制御できます。セクション 7.3.1.1.15 も参照してください。

リセット制御モジュールが割り込みモードのままである間、デバイスはアラーム イベントを生成しません。割り込みモードを終了するには、TMPSD ビットと AMCINT ビットをクリアします。これらのビットが設定された後、RESETCMD[1:0] ビットにゼロ以外の値をプログラムして、リセット制御モジュールを再起動します。

## 6.5 プログラミング

### 注

SPI 構成では、正常に動作させるために SDA ピンを Low に保持してください。

このデバイスは、I<sup>2</sup>C 互換 2 線式バスまたは SPI 互換バスをサポートするシリアル インターフェースを通じてシステム コントローラと通信します。このデバイスには、SPI 互換または I<sup>2</sup>C 互換コントローラを検出し、それに応じて自動的にインターフェースを設定する堅牢なメカニズムが搭載されています。インターフェース検出メカニズムは起動時に動作するため、通常動作中にプロトコルが変更されることはありません。

デバイスには、機能別にレジスタを整理するページング システムが採用されています。SPI と I<sup>2</sup>C の両構成では、アドレス 0x7E がデバイス内の異なるページを選択するために使用されます。起動時のデフォルトページはページ 1 です。デバイスレジスタのいずれかに読み書きするには、まずアドレス 0x7E にページ番号の 8 ビット表現 (PAGE[7:0]) を書き込んで、そのレジスタのページを選択します。図 6-17 にページ アクセス フォーマットを示します。ページ レジスタは、新しいページ アドレスがデバイスにプログラムされるまで、ページ値を保持します。

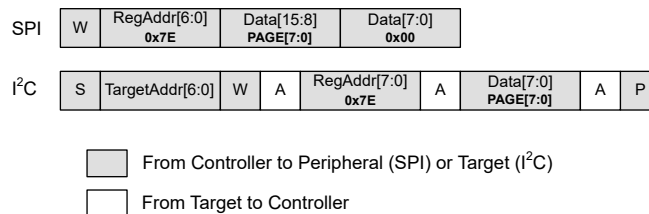


図 6-17. ページ アクセス フォーマット

### 6.5.1 I<sup>2</sup>C シリアル インターフェイス

I<sup>2</sup>C モードでは、デバイスは 2 線式バス上でターゲット デバイスとしてのみ動作します。いずれのバスにも、オープンドレインの I/O ラインである SDA および SCL を使用して接続されます。SDA と SCL ピンは、スパイク抑制フィルタとシュミットトリガを内蔵し、入カスパイクとバス ノイズの影響を最小限に抑えます。このデバイスは、高速 (1kHz~400kHz) モードに対応する伝送プロトコルをサポートしています。すべてのデータ バイトは、MSB が最初に送信されます。

#### 6.5.1.1 I<sup>2</sup>C バスの概要

デバイスは、I<sup>2</sup>C に対応しています。I<sup>2</sup>C では、転送を開始するデバイスをコントローラと呼び、コントローラによって制御されるデバイスをターゲットと呼びます。バスを制御するには、シリアル クロック (SCL) を生成し、バス アクセスを制御し、START 条件と STOP 条件を生成するコントローラ デバイスを使用します。

特定のデバイスをアドレス指定するには、START 条件が開始されます。START 条件は、SCL が High の間にデータライン (SDA) を High から Low のロジックレベルにプルダウンすることで示されます。バス上のすべてのターゲットは、ターゲット アドレス バイトでシフトし、最下位ビットは読み出し動作か書き込み動作かを示します。アドレス指定されたターゲットは、9 番目のクロック パルスのときアクリッジ ビットを生成し、SDA を Low にすることで、コントローラに応答します。

その後でデータ転送が開始され、8 つのクロック パルスに合わせて送信されてから、アクリッジ ビットが続きます。データ転送中、SCL が High の間に SDA が変化すると制御信号と解釈されるため、SCL が High の間は SDA が安定状態であることを確認します。

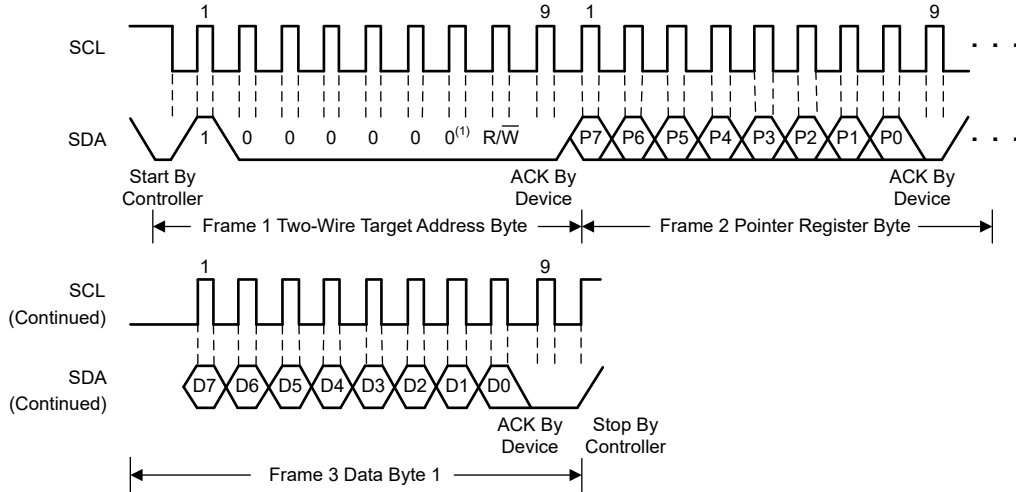
すべてのデータが転送された後、コントローラは STOP 条件を生成します。STOP 条件は、SCL が High の間に SDA を Low から High にプルダウンすることで示されます。

### 6.5.1.2 I<sup>2</sup>C バスの定義

デバイスは I<sup>2</sup>C 互換であり、表 6-12 にバスの定義が記載されています。書き込みおよび読み出しのタイミング図のフォーマットについては、図 6-19 と図 6-18 を参照してください。

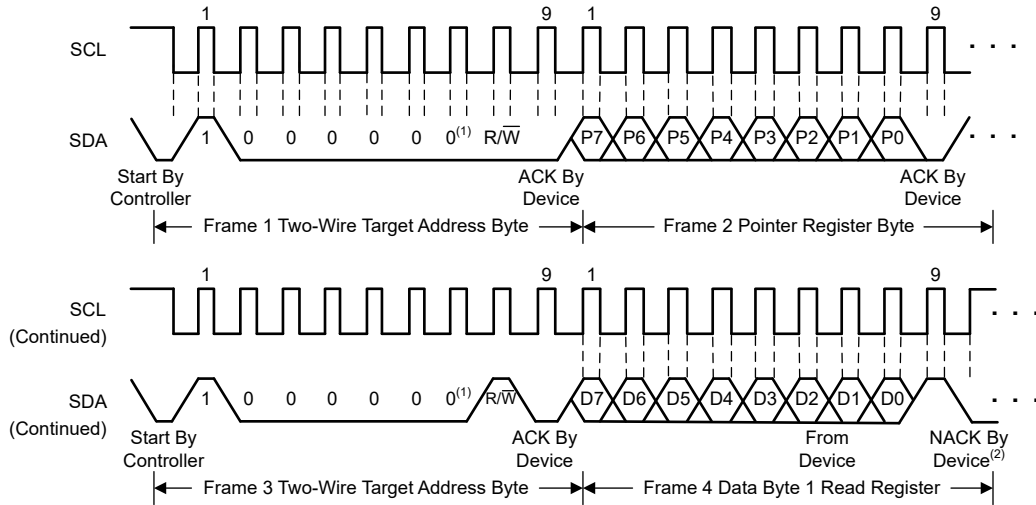
表 6-12. I<sup>2</sup>C 記号セット

条件	記号	ソース	説明
START	S	コントローラ	すべてのバストランザクションを開始します。SDA ラインの状態が High から Low に変化することで (SCL ラインが High のとき)、start 条件が定義されます。START 条件によって、各データ転送が開始されます。
ストップ	P	コントローラ	すべてのトランザクションを終了し、バスをリセットします。SCL ラインが High の間に、SDA ラインの状態が Low から High に変化すると、STOP 条件が定義されます。各データ転送は、START 条件または STOP 条件の繰り返しで終了します。
アイドル	I	コントローラ	バスアイドル。SDA ラインと SCL ラインが共に High です。
ACK (アクノリッジ)	A	コントローラ ターゲット	ハンドシェイクビット (low)。受信側の各デバイスは、アドレス指定された場合、アクノリッジビットを生成する義務を負います。アクノリッジを行うデバイスは、アクノリッジクロックパルスが HIGH の間、SDA ラインが安定して LOW を維持するように、SDA ラインをプルダウンする必要があります。セットアップおよびホールド時間を考慮してください。
NACK (アクノリッジなし)	$\bar{A}$	コントローラ ターゲット	ハンドシェイクビット (high)。コントローラの受信では、コントローラがターゲットから送信された最後のバイトに対して非アクノリッジを生成することで、データ転送の終了を通知できます。
読み取り	R	コントローラ	ターゲット アドレス シーケンスの直後に続くアクティブ上位ビット。コントローラがターゲットからコントローラへのデータ転送を開始していることを示します。START 条件と STOP 条件の間に転送されるデータのバイト数は制限されておらず、コントローラ デバイスで決定されます。レシーバがデータ転送をアクノリッジします。
書き込み	$\bar{W}$	コントローラ	ターゲット アドレス シーケンスの直後に続くアクティブ下位ビット。コントローラがコントローラからターゲットへのデータ転送を開始していることを示します。START 条件と STOP 条件の間に転送されるデータのバイト数は制限されておらず、コントローラ デバイスで決定されます。レシーバがデータ転送をアクノリッジします。
リピート スタート	Sr	コントローラ	コントローラによって生成され、START 条件と同じ機能を持ちます (STOP 条件が厳密には必要ないことを強調)。
ブロック アクセス	B	コントローラ	レジスタ アドレスのビット 7 を置き換えるアクティブ上位ビット。このビットは、コントローラがブロック アクセスデータ転送を開始していることを示します。



(1) ターゲットアドレス 1000000 を示しています。

図 6-18. ワード形式書き込みでの I<sup>2</sup>C タイミング図



(1) ターゲットアドレス 1000000 を示しています。

(2) シングル バイト読み取り動作を終了するには、コントローラが SDA を High に設定していることを確認してください。

図 6-19. シングル バイト形式読み取りでの I<sup>2</sup>C タイミング図

### 6.5.1.3 I<sup>2</sup>C ターゲット アドレスの選択

The I<sup>2</sup>C バスのターゲットアドレスは、A0、A1、A2 ピンから V<sub>IO</sub> または GND レールへのシャントにより選択されます。A0、A1、A2 ピンの状態は、I<sup>2</sup>C バスの START 条件が発生するたびにテストされます。デバイスは、各ピンに対して、V<sub>IO</sub> へのシャント (ロジック 1) と GND へのシャント (ロジック 0) の 2 つの可能なオプションのいずれかを判別し、合計 8 つの可能なターゲットアドレスを決定します。表 6-13 は、I<sup>2</sup>C はターゲット アドレス空間を示します。

表 6-13. I<sup>2</sup>C ターゲット アドレス空間

デバイスピン			I <sup>2</sup> C ターゲット アドレス
A2	A1	A0	[A6:A0]
0	0	0	100 0000
0	0	1	100 0001
0	1	0	100 0010
0	1	1	100 0011
1	0	0	100 0100
1	0	1	100 0101
1	1	0	100 0110
1	1	1	100 0111

図 6-20 に、START 条件に続く最初のバイト内でのターゲット アドレスアライメントを示します。

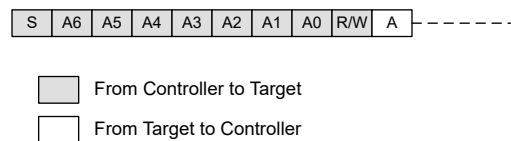


図 6-20. ターゲット アドレス アライメント

### 6.5.1.4 I<sup>2</sup>C 読み取り / 書き込み動作

デバイスに書き込む際、アドレス レジスタに対する値は、R/W ビットが Low になったターゲット アドレス バイトの直後に送信される最初のバイトです。図 6-21 は、デバイスへのすべての書き込み操作において、アドレス レジスタの値が必要であることを示しています。

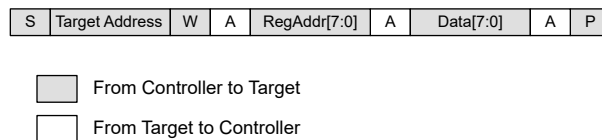


図 6-21. I<sup>2</sup>C のシングル バイト書き込みアクセス プロトコル

デバイスから読み出す際は、直前の書き込み操作でアドレス レジスタに格納された値が使用され、どのレジスタを読み出すかが決まります。読み取り操作で参照されるレジスタを変更するには、新しい値をアドレス レジスタに書き込む必要があります。このトランザクションは、R/W ビットを Low にしたターゲット アドレス バイトを送信し、その後アドレス レジスタのバイトを続けることで実行されます。追加のデータは必要ありませんその後、コントローラは START 条件を生成し、R/W ビットを High に設定したターゲット アドレス バイトを送信して、読み取りコマンドを開始できます。

同じレジスタから繰り返し読み出す場合、毎回アドレス レジスタのバイトを送信する必要はありません。なぜなら、デバイスは次の書き込み操作で値が変更されるまで、アドレス レジスタの値を保持し続けるからです。レジスタのバイトは、MSB から先に送信され、次に LSB が送信されます。



読み取り操作を終了するには、最後に読み取るバイトの後に *not-acknowledge* を発行してください。図 6-22 は、シングルバイトの読み取り操作において、コントローラがターゲットから最初のバイトを読み取った際のアクノリッジ期間中、SDA ラインを High に保つ必要があることを示しています。

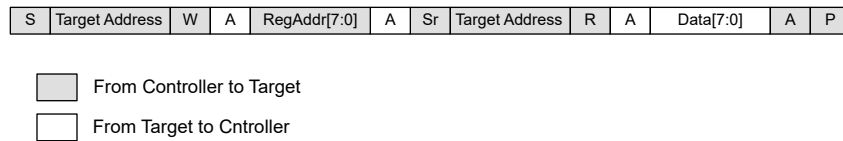


図 6-22. I<sup>2</sup>C のシングル バイト読み取り転送

ブロック アクセス機能は、大規模なデータ セットの転送オーバーヘッドを最小限に抑えるために提供されます。ブロック アクセスを有効にすると複数バイトの転送が可能になり、これはレジスタ アドレスのビット 7 を High に設定することで構成されます。図 6-23 および図 6-24 はトランザクションが STOP コンディションで終了されるまで、デバイスは連続して次のメモリ位置を読み書きすることを示しています。コントローラがページ内のアドレス 0x7E に到達すると、デバイスはトランザクションが終了するまでこのアドレスからの読み書きを続けます。

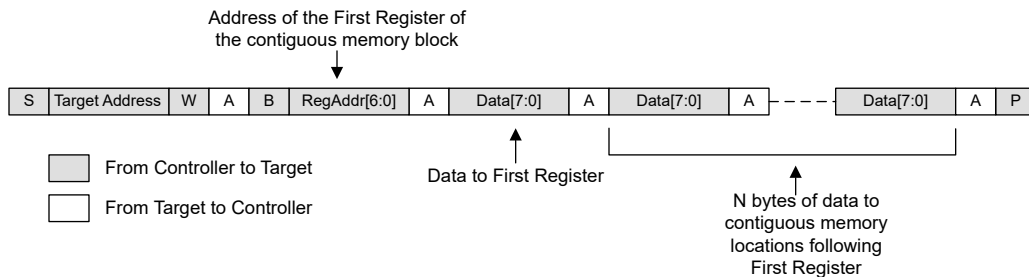


図 6-23. I<sup>2</sup>C ブロック書き込みアクセス

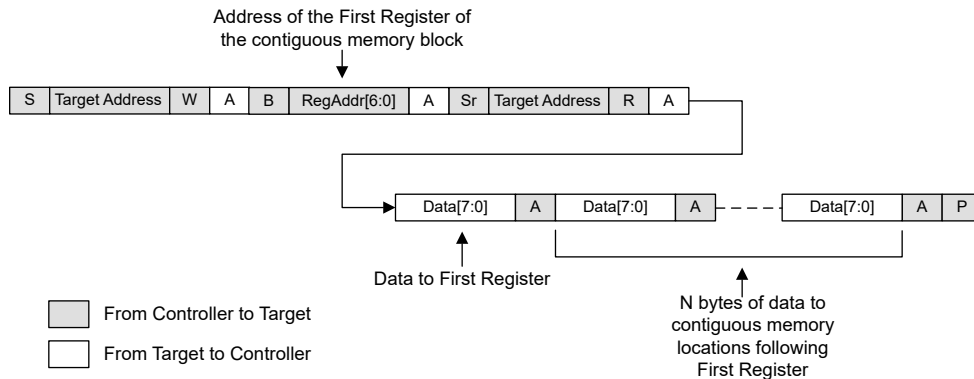


図 6-24. I<sup>2</sup>C ブロック読み取りアクセス

### 6.5.1.5 I<sup>2</sup>C タイムアウト機能

このデバイスは、SCL または SDA ラが START 条件と STOP 条件の間で 25ms (標準値) Low に保持された場合、シリアル インターフェイスをリセットします。このデバイスがバスを Low に保持している場合、デバイスはバスを解放し、START 条件を待ちます。タイムアウト機能がアクティブになることを避けるため、SCL の動作周波数として、少なくとも 1kHz の通信速度を維持する必要があります。

### 6.5.1.6 I<sup>2</sup>C ゼネラル コール リセット

デバイスは、2 線式のゼネラル コール アドレス 00h (0000 0000b) によるリセットをサポートしています。このデバイスは、ゼネラル コール アドレスをアクノリッジし、2 バイト目に応答します。2 バイト目が 06h (0000 0110b) の場合、デバイスは

ソフトウェアリセットを実行します。このソフトウェアリセットにより、リセット イベントが開始されます。デバイスは、2 番目のバイトにある他の値に応答して、何も動作を行いません。

## 6.5.2 シリアル・ペリフェラル・インターフェイス (SPI)

SPI モードでは、多くのマイクロ コントローラや DSP コントローラで使用されている SPI タイプのインターフェースと互換性のある、柔軟な 4 線式シリアル インターフェースを介してデバイスを制御します。インターフェースは、デバイス レジスタへのアクセスを提供し、ノイズの多い環境で SPI データ通信の完全性を検証するためのオプションのエラー チェックモードを組み込んでいます。

### 6.5.2.1 SPI バスの概要

シリアル インターフェイスのアクセス サイクルは、 $\overline{CS}$  ピンを Low にすることで開始されます。シリアル クロック SCLK は、連続クロックとしても、ゲート クロックとしても動作可能です。SDI データは、SCLK の立ち下がりエッジに同期します。通常のシリアル インターフェイス アクセス サイクルは、エラー チェックが無効の場合は 24 ビット、エラー チェックが有効の場合は 32 ビットです。そのため、 $\overline{CS}$  ピンは、少なくとも 24 または 32 個の SCLK の立ち下がりエッジの間、Low に維持されます。 $\overline{CS}$  ピンが High にデアサートされると、アクセス サイクルは終了します。アクセス サイクルに最小クロック エッジよりも短い場合、通信は無視されます。アクセス サイクルで最小クロック数を超える場合、デバイスは最後の 24 ビットまたは 32 ビットのみを使用します。 $\overline{CS}$  ピンが High のとき、SCLK および SDI 信号はブロックされ、SDO ピンはハイインピーダンス (Hi-Z) 状態になります。

エラー チェックが無効のアクセス サイクル (24 ビットの場合) では、SDI に入力される最初のバイトが、リクエストが読み取りコマンドか書き込みコマンドかを識別する命令サイクルおよびアクセスする 7 ビットのアドレスとなります。サイクルの次のビットは、データ サイクルを形成します。表 6-14 に、SPI アクセス サイクルを示します。

**表 6-14. SPI アクセス サイクル**

ビット	フィールド	説明
23	R/W	アドレス指定されたレジスタに対する読み取りまたは書き込みコマンドとして通信を識別します。 R/W = 0 は書き込み動作を設定します。 R/W = 1 は読み取り動作を設定します。
22:16	A[6:0]	レジスタ アドレス。読み取りまたは書き込み操作中にアクセスするレジスタを指定します。
15:0	DI[15:0]	データ サイクル ビット。 書き込みコマンドの場合、データ サイクルのビットがアドレス A[6:0] のレジスタに書き込まれる値となります。 読み取りコマンドの場合、データ サイクルのビットは無効値となります。

読み取り操作を行うには、まず SDOEN ビットを設定して SDO ピンを有効化する必要があります。読み取り操作は、読み取りコマンドのアクセス サイクルを発行することで開始されます。読み取りコマンドの後、要求したデータを取得するために 2 回目のアクセス サイクルを発行します。表 6-15 も参照してください。ステータス レジスタの下位 8 ビット (STATUS[7:0]) およびデータは、SCLK の立ち上がりエッジで SDO ピンから出力されます。

**表 6-15. SDO 出力アクセスサイクル**

ビット	フィールド	説明
23:16	STATUS[7:0]	ステータス レジスタの下位 8 ビット。
15:0	DO[15:0]	前のアクセス サイクルで要求されたデータの読み戻し。

### 6.5.2.2 SPI フレーム エラー チェック

デバイスがノイズの多い環境で使用される場合、エラーチェックによって、デバイスとホスト プロセッサ間の SPI データ通信の完全性が確認されます。この機能は CRCEN ビットの設定でイネーブルになります。

エラー チェック方式は、CRC-8-ATM (HEC) 多項式  $x^8 + x^2 + x + 1$  (つまり 100000111) に基づいています。エラー チェックがイネーブルの場合、シリアル インターフェイスのアクセス サイクル幅は 32 ビットです。通常の 24 ビットの SPI データには、ホスト プロセッサによって 8 ビットの CRC 多項式が付加され、デバイスに送信されます。表 6-16 は、SPI エラー チェック付きシリアル インターフェイス アクセス サイクルを示しています。すべてのシリアル インターフェイスの読み戻し動作において、CRC 多項式は 32 ビット サイクルの一部として SDO ピンから出力されます。

**表 6-16. SPI エラー チェック付きシリアル インターフェイス アクセス サイクル**

ビット	フィールド	説明
31	R/W	アドレス指定されたレジスタに対する読み取りまたは書き込みコマンドとして通信を識別します。 R/W = 0 は書き込み動作を設定します。 R/W = 1 は読み取り動作を設定します。
30:24	A[6:0]	レジスタ アドレス。読み取りまたは書き込み操作中にアクセスするレジスタを指定します。
23:8	DI[15:0]	データ サイクル ビット。 書き込みコマンドの場合、データ サイクルのビットはアドレス A[6:0] のレジスタに書き込まれる値となります。 読み取りコマンドの場合、データ サイクルのビットは無効値となります。
7:0	CRC	8 ビット CRC 多項式。

デバイスは、 $\overline{CS}$  の立ち上がりエッジで 32 ビットのアクセス サイクルをデコードし、CRC の余りを計算します。エラーがない場合、CRC の余りはゼロとなり、データはデバイスに受け入れられます。CRC チェックに失敗した書き込み操作の場合、そのデータはデバイスによって無視されます。

書き込みコマンドの後、2 回目のアクセス サイクルを発行することで、SDO ピン上でデバイスのステータス (CRC エラー チェック結果である SPICRC ビットを含む) を確認します。表 6-17 に、SPI 書き込み動作エラー チェック サイクルを示します。セットされた後、ステータス レジスタの SPICRC ビットに 1 を書き込むことで、このビットをクリアします。

**表 6-17. SPI 書き込み動作エラー チェック サイクル**

ビット	フィールド	説明
31:24	STATUS[7:0]	ステータス レジスタの下位 8 ビット。
23:8	DO[15:0]	前回のアクセス サイクルのエコー データ。
7:0	CRC	ビット 31:8 の計算された CRC 値。

要求したデータを SDO ピンで取得するには、読み取り操作の後に 2 回目のアクセス サイクルを行います。書き込み動作の場合と同様に、デバイスのステータスは SDO ピンに出力されます (表 6-18 も参照)。

**表 6-18. SPI 読み取り動作エラー チェック サイクル**

ビット	フィールド	説明
31:24	STATUS[7:0]	ステータス レジスタの下位 8 ビット。
23:8	DO[15:0]	前のアクセス サイクルで要求されたデータの読み戻し。
7:0	CRC	ビット 31:8 の計算された CRC 値。

## 7 レジスタ マップ

### 7.1 I<sup>2</sup>C レジスタ マップ

表 7-1. I<sup>2</sup>C ページ 1 : デバイス設定レジスタ マップ

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)								レジスタの説明
			7	6	5	4	3	2	1	0	
00	R	該当なし	LT[11:4]								ローカル温度 (上位バイト)
01	R	該当なし	LT[3:0]				0	0	0	0	ローカル温度 (下位バイト)
02	R	該当なし	RT[11:4]								リモート温度 (上位バイト)
03	R	該当なし	RT[3:0]				0	0	0	0	リモート温度 (下位バイト)
04	R	該当なし	BUSY	LHIGH	LLOW	RHIGH	RLOW	オープン	X	X	温度ステータス
05	R	該当なし	TMPSTAT	PAON	EECRC	X	EERDY	DED	SEC	GAN	AMC ステータス
07	W	00	SOFTTRST[7:0]								ソフトウェア・リセット
08	R/W	01	X	TMPSD	ALERT/THERM	VSSRANGE	DACILMT	TMPRANGE	TMRCNT[1:0]		構成 1
09	R/W	08	X	X	HAMMOFF	X	CR[3:0]				構成 2
0A	R/W	03	X	X	LUTSTAT	LUTDIS	LUTSEL2	LUTSEL1	REN	LEN	LUT の構成
0B	R/W	00	BYP3	BYP2	BYP1	BYP0	DAC3OW	DAC2OW	DAC1OW	DAC0OW	DAC 上書きをイネーブル
0C	R/W	00	X	X	DRVEN3	DRVEN2	X	X	DRVEN1	DRVEN0	ドライブ イネーブル
0D	R/W	00	X	X	DRVSEL3	DRVSEL2	X	X	DRVSEL1	DRVSEL0	ドライブ イネーブルを選択し
0E	R/W	4F	ALMINEN	PAONDIS	X	X	DAC3OFF	OUT2OFF	OUT1OFF	DAC0OFF	アラーム設定
0F	R/W	00	RESETCMD[1:0]		X	AMCINT	DRVENRLS	PAONRLS	DACHCRLS	DACRLS	割り込みモード
10	R/W	7F	LTHL[11:4]								ローカル温度上限 (上位バイト)
11	R/W	80	LTLL[11:4]								ローカル温度下限 (上位バイト)
12	R/W	7F	RTHL[11:4]								リモート温度上限 (上位バイト)
13	R/W	F0	RTHL[3:0]				X	X	X	X	リモート温度上限 (下位バイト)
14	R/W	80	RTLL[11:4]								リモート温度下限 (上位バイト)
15	R/W	00	RTLL[3:0]				X	X	X	X	リモート温度下限 (下位バイト)
16	R/W	00	RTOS[11:4]								リモート温度オフセット (上位バイト)
17	R/W	00	RTOS[3:0]				X	X	X	X	リモート温度オフセット (下位バイト)
1A	R/W	0A	HYS[11:4]								THERM ヒステリシス
1B	R/W	01	X	X	X	X	CONAL[2:0]			1	連続 ALERT
1C	R/W	00	NC[7:0]								η 係数補正
1D	R/W	00	X	X	X	X	X	X	DF[1:0]		デジタル フィルタの制御
1E	R	00	VERSION[7:0]								バージョン ID
1F	R	A3	ID[7:0]								デバイス ID
22	R/W	00	TMPOW[11:4]								温度上書き (上位バイト)
23	R/W	00	TMPOW[3:0]				X	X	X	TMPOW	温度上書き (下位バイト)
24	R	該当なし	X	X	X	X	RESETSTA[3:0]				ステータスをリセット
28	W	00	TMPONE[7:0]								ワンショット温度

表 7-1. I<sup>2</sup>C ページ 1 : デバイス設定レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)								レジスタの説明	
			7	6	5	4	3	2	1	0		
2A	R/W	00	0	0	0	0	0	0	0	0	SWALM	ソフトウェア アラーム

表 7-2. I<sup>2</sup>C ページ 2 : DAC 構成レジスタ マップ

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
00	R	00	0	0	0	DAC0[12:8]			DAC0 (上位バイト)	
01	R	00	DAC0[7:0]			DAC0 (下位バイト)				
02	R	00	0	0	0	DAC1[12:8]			DAC1 (上位バイト)	
03	R	00	DAC1[7:0]			DAC1 (下位バイト)				
04	R	00	0	0	0	DAC2[12:8]			DAC2 (上位バイト)	
05	R	00	DAC2[7:0]			DAC2 (下位バイト)				
06	R	00	0	0	0	DAC3[12:8]			DAC3 (上位バイト)	
07	R	00	DAC3[7:0]			DAC3 (下位バイト)				
08	R/W	00	X	X	X	DAC0OW[12:8]			DAC0 上書き (上位バイト)	
09	R/W	00	DAC0OW[7:0]			DAC0 上書き (下位バイト)				
0A	R/W	00	X	X	X	DAC1OW[12:8]			DAC1 上書き (上位バイト)	
0B	R/W	00	DAC1OW[7:0]			DAC1 上書き (下位バイト)				
0C	R/W	00	X	X	X	DAC2OW[12:8]			DAC2 上書き (上位バイト)	
0D	R/W	00	DAC2OW[7:0]			DAC2 上書き (下位バイト)				
0E	R/W	00	X	X	X	DAC3OW[12:8]			DAC3 上書き (上位バイト)	
0F	R/W	00	DAC3OW[7:0]			DAC3 上書き (下位バイト)				
10	R/W	00	X	X	X	CLM1OW[12:8]			CLAMP1 上書き (上位バイト)	
11	R/W	00	CLM1OW[7:0]			CLAMP1 上書き (下位バイト)				
12	R/W	00	X	X	X	CLM2OW[12:8]			CLAMP2 上書き (上位バイト)	
13	R/W	00	CLM2OW[7:0]			CLAMP2 上書き (下位バイト)				
18	R	00	0	0	0	CLM1[12:8]			CLAMP1 (上位バイト)	
19	R	00	CLM1[7:0]			CLAMP1 (下位バイト)				
1A	R	00	0	0	0	CLM2[12:8]			CLAMP2 (上位バイト)	
1B	R	00	CLM2[7:0]			CLAMP2 (下位バイト)				
20	R	00	0	0	0	DAC0LUT[12:8]			DAC0 LUT (上位バイト)	
21	R	00	DAC0LUT[7:0]			DAC0 LUT (下位バイト)				
22	R	00	0	0	0	DAC1LUT[12:8]			DAC1 LUT (上位バイト)	
23	R	00	DAC1LUT[7:0]			DAC1 LUT (下位バイト)				
24	R	00	0	0	0	DAC2LUT[12:8]			DAC2 LUT (上位バイト)	
25	R	00	DAC2LUT[7:0]			DAC2 LUT (下位バイト)				
26	R	00	0	0	0	DAC3LUT[12:8]			DAC3 LUT (上位バイト)	
27	R	00	DAC3LUT[7:0]			DAC3 LUT (下位バイト)				
30	R/W	00	X	X	X	BRDCST[12:8]			ブロードキャスト (上位バイト)	
31	R/W	00	BRDCST[7:0]			ブロードキャスト (下位バイト)				

表 7-3. I<sup>2</sup>C ページ 4: LUT0 および LUT1 構成レジスタ マップ

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明(灰色のビットはEEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
00	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn48:-48°C
01	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 48:-48°C	
02	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn44:-44°C
03	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 44:-44°C	
04	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn40:-40°C
05	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 40:-40°C	
06	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn36:-36°C
07	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 36:-36°C	
08	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn32:-32°C
09	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 32:-32°C	
0A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn28:-28°C
0B	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 28:-28°C	
0C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn24:-24°C
0D	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 24:-24°C	
0E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn20:-20°C
0F	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 20:-20°C	
10	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn16:-16°C
11	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 16:-16°C	
12	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn12:-12°C
13	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 12:-12°C	
14	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn8:-8°C
15	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 8:-8°C	
16	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn4:-4°C
17	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>n</sub> 4:-4°C	
18	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp0:0°C
19	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 0:0°C	
1A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp4:4°C
1B	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 4:4°C	
1C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp8:8°C
1D	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 8:8°C	
1E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp12:12°C
1F	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 12:12°C	
20	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp16:16°C
21	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 16:16°C	
22	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp20:20°C
23	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTA <sub>p</sub> 20:20°C	



表 7-3. I<sup>2</sup>C ページ 4: LUT0 および LUT1 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
24	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp28: 28°C
25	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp28: 28°C
26	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp32: 32°C
27	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp32: 32°C
28	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp36: 36°C
29	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp36: 36°C
2A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp40: 40°C
2B	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp40: 40°C
2C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp44: 44°C
2D	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp44: 44°C
2E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp48: 48°C
2F	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp48: 48°C
30	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp52: 52°C
31	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp52: 52°C
32	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp56: 56°C
33	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp56: 56°C
34	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp60: 60°C
35	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp60: 60°C
36	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp64: 64°C
37	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp64: 64°C
38	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp68: 68°C
39	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp68: 68°C
3A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp72: 72°C
3B	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp72: 72°C
3C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp76: 76°C
3D	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp76: 76°C
3E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp80: 80°C
3F	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp80: 80°C
40	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp84: 84°C
41	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp84: 84°C
42	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp88: 88°C
43	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp88: 88°C
44	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp92: 92°C
45	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp92: 92°C
46	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp96: 96°C
47	R/W	FF		DAC1[3:0]			DAC0[3:0]			DELTAp96: 96°C

表 7-3. I<sup>2</sup>C ページ 4: LUT0 および LUT1 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
48	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp100: 100°C
49	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp100: 100°C	
4A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp104: 104°C
4B	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp104: 104°C	
4C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp108: 108°C
4D	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp108: 108°C	
4E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp112: 112°C
4F	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp112: 112°C	
50	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp116: 116°C
51	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp116: 116°C	
52	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp120: 120°C
53	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp120: 120°C	
54	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp124: 124°C
55	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp124: 124°C	
56	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp128: 128°C
57	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp128: 128°C	
58	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp132: 132°C
59	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp132: 132°C	
5A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp136: 136°C
5B	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp136: 136°C	
5C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp140: 140°C
5D	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp140: 140°C	
5E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp144: 144°C
5F	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp144: 144°C	
60	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp148: 148°C
61	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp148: 148°C	
62	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp152: 152°C
63	R/W	FF	DAC1[3:0]			DAC0[3:0]			DELTAp152: 152°C	
64	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE0 High
65	R/W	00	X	X	DAC0POL	DAC0BASE[12:8]			DAC0 BASE (上位バイト)	
66	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE0 Low
67	R/W	00	DAC0BASE[7:0]						DAC0 BASE (下位バイト)	
68	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE1 High
69	R/W	00	X	X	DAC1POL	DAC1BASE[12:8]			DAC1 BASE (上位バイト)	
6A	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE1 Low

表 7-3. I<sup>2</sup>C ページ 4: LUT0 および LUT1 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)								レジスタの説明
			7	6	5	4	3	2	1	0	
6B	R/W	00	DAC1BASE[7:0]								DAC1 BASE (下位バイト)

表 7-4. I<sup>2</sup>C ページ 5: LUT2 および LUT3 構成レジスタ マップ

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明(灰色のビットはEEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
00	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn48:-48°C
01	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 48:-48°C	
02	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn44:-44°C
03	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 44:-44°C	
04	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn40:-40°C
05	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 40:-40°C	
06	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn36:-36°C
07	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 36:-36°C	
08	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn32:-32°C
09	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 32:-32°C	
0A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn28:-28°C
0B	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 28:-28°C	
0C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn24:-24°C
0D	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 24:-24°C	
0E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn20:-20°C
0F	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 20:-20°C	
10	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn16:-16°C
11	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 16:-16°C	
12	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn12:-12°C
13	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 12:-12°C	
14	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn8:-8°C
15	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 8:-8°C	
16	R/W	00	P	HAMM[3:0]			X	X	X	HAMMn4:-4°C
17	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>n</sub> 4:-4°C	
18	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp0:0°C
19	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 0:0°C	
1A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp4:4°C
1B	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 4:4°C	
1C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp8:8°C
1D	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 8:8°C	
1E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp12:12°C
1F	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 12:12°C	
20	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp16:16°C
21	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 16:16°C	
22	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp20:20°C
23	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTA <sub>p</sub> 20:20°C	

表 7-4. I<sup>2</sup>C ページ 5: LUT2 および LUT3 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
24	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp28: 28°C
25	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp28: 28°C
26	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp32: 32°C
27	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp32: 32°C
28	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp36: 36°C
29	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp36: 36°C
2A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp40: 40°C
2B	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp40: 40°C
2C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp44: 44°C
2D	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp44: 44°C
2E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp48: 48°C
2F	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp48: 48°C
30	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp52: 52°C
31	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp52: 52°C
32	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp56: 56°C
33	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp56: 56°C
34	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp60: 60°C
35	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp60: 60°C
36	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp64: 64°C
37	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp64: 64°C
38	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp68: 68°C
39	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp68: 68°C
3A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp72: 72°C
3B	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp72: 72°C
3C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp76: 76°C
3D	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp76: 76°C
3E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp80: 80°C
3F	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp80: 80°C
40	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp84: 84°C
41	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp84: 84°C
42	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp88: 88°C
43	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp88: 88°C
44	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp92: 92°C
45	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp92: 92°C
46	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp96: 96°C
47	R/W	FF		DAC3[3:0]			DAC2[3:0]			DELTAp96: 96°C

表 7-4. I<sup>2</sup>C ページ 5: LUT2 および LUT3 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明(灰色のビットはEEPROM に保存されません)							レジスタの説明
			7	6	5	4	3	2	1	
48	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp100: 100°C
49	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp100: 100°C	
4A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp104: 104°C
4B	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp104: 104°C	
4C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp108: 108°C
4D	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp108: 108°C	
4E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp112: 112°C
4F	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp112: 112°C	
50	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp116: 116°C
51	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp116: 116°C	
52	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp120: 120°C
53	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp120: 120°C	
54	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp124: 124°C
55	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp124: 124°C	
56	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp128: 128°C
57	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp128: 128°C	
58	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp132: 132°C
59	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp132: 132°C	
5A	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp136: 136°C
5B	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp136: 136°C	
5C	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp140: 140°C
5D	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp140: 140°C	
5E	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp144: 144°C
5F	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp144: 144°C	
60	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp148: 148°C
61	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp148: 148°C	
62	R/W	00	P	HAMM[3:0]			X	X	X	HAMMp152: 152°C
63	R/W	FF	DAC3[3:0]			DAC2[3:0]			DELTAp152: 152°C	
64	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE2 High
65	R/W	00	X	X	DAC2POL	DAC2BASE[12:8]			DAC2 BASE (上位バイト)	
66	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE2 Low
67	R/W	00	DAC2BASE[7:0]						DAC2 BASE (下位バイト)	
68	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE3 High
69	R/W	00	X	X	DAC3POL	DAC3BASE[12:8]			DAC3 BASE (上位バイト)	
6A	R/W	00	P	HAMM[3:0]			X	X	X	HAMM BASE3 Low

表 7-4. I<sup>2</sup>C ページ 5: LUT2 および LUT3 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)								レジスタの説明
			7	6	5	4	3	2	1	0	
6B	R/W	00	DAC3BASE[7:0]								DAC3 BASE (下位バイト)

表 7-5. I<sup>2</sup>C ページ 15: ノートパッドレジスタマップ

ADDR (HEX)	タイプ	工場 (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)							レジスタの説明		
			7	6	5	4	3	2	1		0	
00	R/W	00									PAD0[7:0]	ノートパッド 0
01	R/W	00									PAD1[7:0]	ノートパッド 1
02	R/W	00									PAD2[7:0]	ノートパッド 2
03	R/W	00									PAD3[7:0]	ノートパッド 3
04	R/W	00									PAD4[7:0]	ノートパッド 4
05	R/W	00									PAD5[7:0]	ノートパッド 5
06	R/W	00									PAD6[7:0]	ノートパッド 6
07	R/W	00									PAD7[7:0]	ノートパッド 7
08	R/W	00									PAD8[7:0]	ノートパッド 8
09	R/W	00									PAD9[7:0]	ノートパッド 9
0A	R/W	00									PAD10[7:0]	ノートパッド 10
0B	R/W	00									PAD11[7:0]	ノートパッド 11
0C	R/W	00									PAD12[7:0]	ノートパッド 12
0D	R/W	00									PAD13[7:0]	ノートパッド 13
0E	R/W	00									PAD14[7:0]	ノートパッド 14
0F	R/W	00									PAD15[7:0]	ノートパッド 15
10	R/W	00									PAD16[7:0]	ノートパッド 16
11	R/W	00									PAD17[7:0]	ノートパッド 17
12	R/W	00									PAD18[7:0]	ノートパッド 18
13	R/W	00									PAD19[7:0]	ノートパッド 19
7C	W	00									EEBURN[7:0]	EEPROM バーン



## 7.2 SPI レジスタ マップ

表 7-6. SPI ページ 1: デバイス設定レジスタ マップ

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明(灰色のビットはEEPROM に保存されません)																レジスタの説明			
			15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
00	R	該当なし	LT[11:0]												0	0	0	0	ローカル温度			
02	R	該当なし	RT[11:0]												0	0	0	0	リモート温度			
04	R	該当なし	BUSY	LHIGH	LLOW	RHIGH	RLOW	オープン	X	X	TMP STAT	PAON	EECRC	SPICRC	EERDY	DED	SEC	GAN	ステータス			
06	W	0000	X	X	X	X	X	X	X	X	SOFTTRST[7:0]											ソフトウェア・リセット
08	R/W	0108	X	TMPSD	ALERT/THERM	VSS RANGE	DAC ILMT	TMP RANGE	TMRcnt[1:0]		CRcen	SDOEN	HAMM OFF	X	CR[3:0]				構成			
0A	R/W	0300	X	X	LUT STAT	LUT DIS	LUT SEL2	LUT SEL1	REN	LEN	BYP3	BYP2	BYP1	BYP0	DAC3OW	DAC2OW	DAC1OW	DAC0OW	LUT / DAC 構成			
0C	R/W	0000	X	X	DRV EN3	DRV EN2	X	X	DRV EN1	DRV EN0	X	X	DRV SEL3	DRV SEL2	X	X	DRV SEL1	DRV SEL0	ドライブ イネーブル設定			
0E	R/W	4F00	ALMIN EN	PAON DIS	X	X	DAC3 OFF	OUT2 OFF	OUT1 OFF	DAC0 OFF	RESETCMD[1:0]		X	AMC INT	DRVEN RLS	PAON RLS	DACHC RLS	DAC RLS	アラーム設定			
10	R/W	7F80	LTHL[11:4]						LTLL[11:4]										ローカル温度制限			
12	R/W	7FF0	RTHL[11:4]						RTHL[3:0]						X	X	X	X	リモート温度上限			
14	R/W	8000	RTLL[11:4]						RTLL[3:0]						X	X	X	X	リモート温度下限			
16	R/W	0000	RTOS[11:0]												X	X	X	X	リモート温度オフセット			
1A	R/W	0A01	HYS[11:4]						X	X	X	X	CONAL[2:0]				1	温度構成 1				
1C	R/W	0000	NC[7:0]						X	X	X	X	X	X	DF[1:0]			温度構成 2				
1E	R	00A3	VERSION[7:0]						ID[7:0]										デバイス ID			
22	R/W	0000	TMPOW[11:0]												0	0	0	0	TMPOW	温度の上書き		
24	R	該当なし	X	X	X	X	RESETSTA[3:0]				0	0	0	0	0	0	0	0	ステータスをリセット			
28	W	0000	TMPONE[15:0]															ワンショット温度				
2A	R/W	0000	X	X	X	X	X	X	X	SW ALM	X	X	X	X	X	X	X	X	ソフトウェア アラーム			

表 7-7. SPI ページ 2: DAC 構成レジスタ マップ

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明(灰色のビットはEEPROMに保存されません)														レジスタの説明		
			15	14	13	12	11	10	9	8	7	6	5	4	3	2		1	0
00	R	0000	0	0	0													DAC0[12:0]	DAC0
02	R	0000	0	0	0													DAC1[12:0]	DAC1
04	R	0000	0	0	0													DAC2[12:0]	DAC2
06	R	0000	0	0	0													DAC3[12:0]	DAC3
08	R/W	0000	X	X	X													DAC0OW[12:0]	DAC0の上書き
0A	R/W	0000	X	X	X													DAC1OW[12:0]	DAC1の上書き
0C	R/W	0000	X	X	X													DAC2OW[12:0]	DAC2の上書き
0E	R/W	0000	X	X	X													DAC3OW[12:0]	DAC3の上書き
10	R/W	0000	X	X	X													CLM1OW[12:0]	CLAMP1の上書き
12	R/W	0000	X	X	X													CLM2OW[12:0]	CLAMP2の上書き
18	R	0000	0	0	0													CLM1[12:0]	CLAMP1
1A	R	0000	0	0	0													CLM2[12:0]	CLAMP2
20	R	0000	0	0	0													DAC0LUT[12:0]	DAC0 LUT
22	R	0000	0	0	0													DAC1LUT[12:0]	DAC1 LUT
24	R	0000	0	0	0													DAC2LUT[12:0]	DAC2 LUT
26	R	0000	0	0	0													DAC3LUT[12:0]	DAC3 LUT
30	R/W	0000	X	X	X													BRDCST[12:0]	ブロードキャスト

**表 7-8. SPI ページ 4: LUT0 および LUT1 構成レジスタ マップ**

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明(灰色のビットはEEPROMに保存されません)															レジスタの説明
			15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
00	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 48: -48°C
02	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 44: -44°C
04	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 40: -40°C
06	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 36: -36°C
08	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 32: -32°C
0A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 28: -28°C
0C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 24: -24°C
0E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 20: -20°C
10	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 16: -16°C
12	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 12: -12°C
14	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 8: -8°C
16	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>n</sub> 4: -4°C
18	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 0: 0°C
1A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 4: 4°C
1C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 8: 8°C
1E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 12: 12°C
20	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 16: 16°C
22	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 20: 20°C
24	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 28: 28°C
26	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 32: 32°C
28	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 36: 36°C
2A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 40: 40°C
2C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 44: 44°C
2E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 48: 48°C
30	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 52: 52°C
32	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 56: 56°C
34	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 60: 60°C
36	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 64: 64°C
38	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 68: 68°C
3A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 72: 72°C
3C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 76: 76°C
3E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 80: 80°C
40	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 84: 84°C
42	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 88: 88°C
44	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 92: 92°C
46	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC1[3:0]				DAC0[3:0]	DELTA <sub>p</sub> 96: 96°C

表 7-8. SPI ページ 4: LUT0 および LUT1 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)														レジスタの説明		
			15	14	13	12	11	10	9	8	7	6	5	4	3	2		1	0
48	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp100: 100°C
4A	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp104: 104°C
4C	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp108: 108°C
4E	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp112: 112°C
50	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp116: 116°C
52	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp120: 120°C
54	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp124: 124°C
56	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp128: 128°C
58	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp132: 132°C
5A	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp136: 136°C
5C	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp140: 140°C
5E	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp144: 144°C
60	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp148: 148°C
62	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC0[3:0]	DELTAp152: 152°C
64	R/W	0000	P			HAMM[3:0]		X	X	X	X	X	DAC0 POL	DAC0BASE[12:8]				DAC0 BASE (上位)	
66	R/W	0000	P			HAMM[3:0]		X	X	X	DAC0BASE[7:0]				DAC0 BASE (下位)				
68	R/W	0000	P			HAMM[3:0]		X	X	X	X	X	DAC1 POL	DAC1BASE[12:8]				DAC1 BASE (上位)	
6A	R/W	0000	P			HAMM[3:0]		X	X	X	DAC1BASE[7:0]				DAC1 BASE (下位)				

**表 7-9. SPI ページ 5: LUT2 および LUT3 構成レジスタ マップ**

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明(灰色のビットはEEPROM に保存されません)														レジスタの説明	
			15	14	13	12	11	10	9	8	7	6	5	4	3	2		1
00	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 48: -48°C
02	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 44: -44°C
04	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 40: -40°C
06	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 36: -36°C
08	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 32: -32°C
0A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 28: -28°C
0C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 24: -24°C
0E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 20: -20°C
10	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 16: -16°C
12	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 12: -12°C
14	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 8: -8°C
16	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>n</sub> 4: -4°C
18	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 0: 0°C
1A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 4: 4°C
1C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 8: 8°C
1E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 12: 12°C
20	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 16: 16°C
22	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 20: 20°C
24	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 28: 28°C
26	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 32: 32°C
28	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 36: 36°C
2A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 40: 40°C
2C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 44: 44°C
2E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 48: 48°C
30	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 52: 52°C
32	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 56: 56°C
34	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 60: 60°C
36	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 64: 64°C
38	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 68: 68°C
3A	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 72: 72°C
3C	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 76: 76°C
3E	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 80: 80°C
40	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 84: 84°C
42	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 88: 88°C
44	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 92: 92°C
46	R/W	00FF	P			HAMM[3:0]		X	X	X			DAC3[3:0]				DAC2[3:0]	DELTA <sub>p</sub> 96: 96°C

表 7-9. SPI ページ 5: LUT2 および LUT3 構成レジスタ マップ (続き)

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明 (灰色のビットは EEPROM に保存されません)														レジスタの説明										
			15	14	13	12	11	10	9	8	7	6	5	4	3	2		1	0								
48	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp100: 100°C
4A	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp104: 104°C
4C	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp108: 108°C
4E	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp112: 112°C
50	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp116: 116°C
52	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp120: 120°C
54	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp124: 124°C
56	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp128: 128°C
58	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp132: 132°C
5A	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp136: 136°C
5C	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp140: 140°C
5E	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp144: 144°C
60	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp148: 148°C
62	R/W	00FF	P			HAMM[3:0]		X	X	X								DAC3[3:0]							DAC2[3:0]		DELTAp152: 152°C
64	R/W	0000	P			HAMM[3:0]		X	X	X	X	X						DAC2 POL							DAC2BASE[12:8]		DAC2 BASE (上位)
66	R/W	0000	P			HAMM[3:0]		X	X	X															DAC2BASE[7:0]		DAC2 BASE (下位)
68	R/W	0000	P			HAMM[3:0]		X	X	X	X	X						DAC3 POL							DAC3BASE[12:8]		DAC3 BASE (上位)
6A	R/W	0000	P			HAMM[3:0]		X	X	X															DAC3BASE[7:0]		DAC3 BASE (下位)

**表 7-10. SPI ページ 15: ノートパッドレジスタマップ**

ADDR (HEX)	タイプ	FACT (HEX)	ビット説明(灰色のビットはEEPROMに保存されません)														レジスタの説明		
			15	14	13	12	11	10	9	8	7	6	5	4	3	2		1	0
00	R/W	0000	PAD0[7:0]							PAD1[7:0]							ノートパッド 0-1		
02	R/W	0000	PAD2[7:0]							PAD3[7:0]							ノートパッド 2-3		
04	R/W	0000	PAD4[7:0]							PAD5[7:0]							ノートパッド 4-5		
06	R/W	0000	PAD6[7:0]							PAD7[7:0]							ノートパッド 6-7		
08	R/W	0000	PAD8[7:0]							PAD9[7:0]							ノートパッド 8-9		
0A	R/W	0000	PAD10[7:0]							PAD11[7:0]							ノートパッド 10-11		
0C	R/W	0000	PAD12[7:0]							PAD13[7:0]							ノートパッド 12-13		
0E	R/W	0000	PAD14[7:0]							PAD15[7:0]							ノートパッド 14-15		
10	R/W	0000	PAD16[7:0]							PAD17[7:0]							ノートパッド 16-17		
12	R/W	0000	PAD18[7:0]							PAD19[7:0]							ノートパッド 18-19		
7C	W	0000	EEBURN[7:0]							X	X	X	X	X	X	X	X	X	EEPROM パーン

## 7.3 レジスタ

### 7.3.1 I<sup>2</sup>C レジスタ

#### 7.3.1.1 I<sup>2</sup>C ページ 1 : デバイス設定レジスタ情報

##### 7.3.1.1.1 ローカル温度上位バイト レジスタ (オフセット= 00h)[リセット= N/A]

図 7-1. ローカル温度上位バイト レジスタ

7	6	5	4	3	2	1	0
LT[11:4]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-11. ローカル温度上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	LT[11:4]	R	0h	ローカル温度上位バイト。このレジスタの LSB の分解能は 1°C です。 このレジスタは読み取り専用であり、温度測定が完了するたびに更新されます。温度の完全な値が必要な場合、上位バイト レジスタを先に読み取ると、下位バイト レジスタの値は読み取りが完了するまでロックされます。下位バイトが最初に読み出された場合、レジスタが読み出されるまで、上位バイトのレジスタ値はロックされます。このメカニズムにより、読み取り操作で取得する両バイトは同一の温度変換に基づいており、別のレジスタが読み取られるまで有効です。正常に動作させるには、最初に温度結果の上位バイトを読み取ります。次の読み取りコマンドで下位バイト レジスタを読み出します。下位バイトが必要な場合は、レジスタを未読み出しのままにします。

##### 7.3.1.1.2 ローカル温度下位バイト レジスタ (オフセット= 01h) [リセット= N/A]

図 7-2. ローカル温度下位バイト レジスタ

7	6	5	4	3	2	1	0
LT[3:0]				予約済み			
R-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-12. ローカル温度下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	LT[3:0]	R	0h	ローカル温度下位バイト。このレジスタの 4 ビットの分解能は 0.0625C です。 このレジスタは読み取り専用で、温度測定が完了するたびに更新されます。温度の完全な値が必要な場合、上位バイト レジスタを先に読み取ると、下位バイト レジスタの値は読み取りが完了するまでロックされます。下位バイトが最初に読み出された場合、レジスタが読み出されるまで、上位バイトのレジスタ値はロックされます。このメカニズムにより、読み取り操作で取得する両バイトは同一の温度変換に基づいており、別のレジスタが読み取られるまで有効です。正常に動作させるには、最初に温度結果の上位バイトを読み取ります。次の読み取りコマンドで下位バイト レジスタを読み出します。下位バイトが必要な場合は、レジスタを未読み出しのままにします。



7.3.1.1.3 リモート温度上位バイトレジスタ (オフセット= 02h) [リセット= N/A]

図 7-3. リモート温度上位バイト レジスタ

7	6	5	4	3	2	1	0
RT[11:4]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-13. リモート温度上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	RT[11:4]	R	0h	リモート温度上位バイト。このレジスタの LSB の分解能は 1°C です。このレジスタは読み取り専用であり、温度測定が完了するたびに更新されます。温度の完全な値が必要な場合、上位バイト レジスタを先に読み取ると、下位バイト レジスタの値は読み取りが完了するまでロックされます。下位バイトが最初に読み出された場合、レジスタが読み出されるまで、上位バイトのレジスタ値はロックされます。このメカニズムにより、読み取り操作で取得する両バイトは同一の温度変換に基づいており、別のレジスタが読み取られるまで有効です。正常に動作させるには、最初に温度結果の上位バイトを読み取ります。次の読み出しコマンドで下位バイトレジスタを読み出します。下位バイトが不要な場合は、そのレジスタは読み取らないようにします。

7.3.1.1.4 リモート温度下位バイト レジスタ (オフセット = 03h) [リセット= N/A]

図 7-4. リモート温度下位バイト レジスタ

7	6	5	4	3	2	1	0
RT[3:0]				予約済み			
R-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-14. リモート温度下位バイト レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	RT[3:0]	R	0h	リモート温度下位バイト。このレジスタの LSB の分解能は 0.0625°C です。このレジスタは読み取り専用で、温度測定が完了するたびに更新されます。温度の完全な値が必要な場合、上位バイト レジスタを先に読み取ると、下位バイト レジスタの値は読み取りが完了するまでロックされます。下位バイトが最初に読み出された場合、レジスタが読み出されるまで、上位バイトのレジスタ値はロックされます。このメカニズムにより、読み取り操作で取得する両バイトは同一の温度変換に基づいており、別のレジスタが読み取られるまで有効です。正常に動作させるには、最初に温度結果の上位バイトを読み取ります。次の読み取りコマンドで下位バイト レジスタを読み出します。下位バイトが必要な場合は、レジスタを未読み出しのままにします。これら 4 ビットの分解能は 0.0625°C です。

## 7.3.1.1.5 接続ステータス レジスタ (オフセット = 04h) [リセット = N/A]

図 7-5. 温度ステータス レジスタ

7	6	5	4	3	2	1	0
BUSY	LHIGH	LLOW	RHIGH	RLOW	オープン	予約済み	予約済み
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-15. ドライブステータス レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	BUSY	R	0h	温度 ADC ステータス インジケータ 1 = ADC は変換を行っています。 0 = ADC は変換を行っていません。
6	LHIGH	R	0h	ローカル温度上限ステータス インジケータ 1 = ローカル温度の値がローカル温度上限レジスタの値を超えています。このビットは、温度ステータスレジスタを読み取った際にクリアされます。ただし、過温度の原因となった状態が解消されている場合に限ります。 0 = ローカル温度値がローカル温度上限レジスタの値を超えていません。
5	LLOW	R	0h	ローカル温度下限ステータス インジケータ 1 = ローカル温度の値がローカル温度下限レジスタの値を下回っています。このビットは、温度ステータスレジスタを読み取った際にクリアされます。ただし、低温の原因となった状態が解消されている場合に限ります。 0 = ローカル温度の値が、ローカル温度下限レジスタの値を下回っていません。
4	RHIGH	R	0h	リモート温度上限ステータス インジケータ 1 = リモート温度値がリモート温度上限レジスタの値を超えています。このビットは、温度ステータスレジスタを読み取った際にクリアされます。ただし、過温度の原因となった状態が解消されている場合に限ります。 0 = リモート温度値がリモート温度上限レジスタ値を超えていません。
3	RLOW	R	0h	リモート温度下限ステータス インジケータ 1 = リモート温度値がリモート温度下限レジスタの値を下回っています。このビットは、温度ステータスレジスタを読み取った際にクリアされます。ただし、低温の原因となった状態が解消されている場合に限ります。 0 = リモート温度の値がリモート温度下限レジスタ値を下回っていません。
2	オープン	R	0h	リモート接合部の開路検出 1 = リモート接合部は開回路です。このビットは、温度ステータスレジスタを読み出すとクリアされ、開路の原因となっている条件が存在しなくなります。 0 = リモート接合部は開回路ではありません。

7.3.1.1.6 AMC ステータス レジスタ (オフセット = 05h) [リセット = N/A]

図 7-6. AMC ステータス レジスタ

7	6	5	4	3	2	1	0
TMPSTAT	PAON	EECRC	予約済み	EERDY	DED	SEC	GAN
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-16. AMC ステータス レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	TMPSTAT	R	0h	温度アラーム ステータス インジケータ 1 = 温度アラーム イベントが発生しました。このビットは、温度アラームビットがクリアされると自動的にクリアされます。
6	PAON	R	0h	PA_ON ステータス インジケータ 1 = PA_ON ピンは high です。 0 = PA_ON ピンは Low です。
5	EECRC	R	0h	EEPROM ロード CRC エラー インジケータ 1 = ユーザー レジスタ空間への EEPROM ロード中に CRC エラーが発生したことを示します。このビットをクリアするには、1 を書き込みます。
3	EERDY	R	0h	EEPROM 準備完了インジケータ 0 = EEPROM BURN が進行中です。 1 = EEPROM BURN が完了しました。
2	DED	R	0h	ダブルエラー検出ステータス インジケータ 1 = 動作メモリ内の LUT レジスタにアクセスすると、2 ビット エラーが検出されます。エラーは修正されません。このビットをクリアするには、1 を書き込みます。
1	SEC	R	0h	シングルエラー訂正ステータスインジケータ 1 = 動作メモリ内の LUT レジスタにアクセスすると、シングル ビット エラーが検出されます。エラーは訂正されています。このビットをクリアするには、1 を書き込みます。
0	GAN	R	0h	GAN 準備完了インジケータ 1 = デバイスは負の出力範囲動作中です。 0 = このデバイスは、正の出力範囲で動作します。

7.3.1.1.7 ソフトウェア リセット レジスタ (オフセット = 07h) [リセット = 00h]

図 7-7. ソフトウェア リセット レジスタ

7	6	5	4	3	2	1	0
SOFTRST[7:0]							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-17. ソフトウェア リセット レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	SOFTRST[7:0]	W	0h	ソフトウェア リセット コマンド 0x05 = このレジスタに 0x05 を書き込むと、リセット イベントが開始されます。 0xAD = このレジスタに 0xAD を書き込むと、レジスタ クリア イベントが開始され、すべての動作メモリ レジスタが工場出荷時のデフォルト値に戻ります。15µs を待機してから、次のシリアル インターフェイス コマンドを実行します。

## 7.3.1.1.8 構成 1 レジスタ (オフセット = 08h) [リセット = 01h]

図 7-8. 構成 1 レジスタ

7	6	5	4	3	2	1	0
予約済み	TMPSD	ALERT/THERM	VSSRANGE	DACILMT	TMPRANGE	TMRCNT[1:0]	
R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-18. 構成 1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
6	TMPSD	R/W	0h	温度センサのシャットダウン制御 1 = 温度センサをシャットダウン モードにする 0 = 温度センサを連続変換モードにする
5	ALERT/THERM	R/W	0h	ALERT または THERM 温度アラーム モード選択 1 = THERM モード 0 = ALERT モード
4	VSSRANGE	R/W	0h	V <sub>SS</sub> 自動スレッシュホールド検出制御。有効な V <sub>SS</sub> 供給範囲を設定します。正の出力範囲で動作する場合、0 に設定します。 1 = ワイド V <sub>SS</sub> 構成: $-11V \leq V_{SS} < -7V$ 0 = 狭い V <sub>SS</sub> 構成: $-7V \leq V_{SS} \leq -4.5V$
3	DACILMT	R/W	0h	DAC 出力電流モードの選択 1 = 大電流モード 0 = 通常電流モード
2	TMPRANGE	R/W	0h	この追加ビットにより、温度測定範囲が拡大します。すべての温度データレジスタ(上限、下限、オフセット、上書き)には、選択された範囲フォーマットを使用します。 1 = $-64^{\circ}\text{C} \sim +191^{\circ}\text{C}$ 0 = $-40^{\circ}\text{C} \sim +127^{\circ}\text{C}$
1:0	TMRCNT[1:0]	R/W	1h	スタートアップ タイマーの選択。起動時に DAC 出力が設定されてから PA_ON リリースまでの待ち時間を設定します 00 = 1ms 01 = 15ms 10 = 30ms 11 = 60ms

7.3.1.1.9 構成 2 レジスタ (オフセット = 09h) [リセット = 08h]

**図 7-9. 構成 2 レジスタ**

7	6	5	4	3	2	1	0
予約済み	予約済み	HAMMOFF	予約済み				CR[3:0]
R-0h	R-0h	R/W-0h	R-0h				R/W-8h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

**表 7-19. 構成 2 レジスタ フィールドの説明**

ビット	フィールド	タイプ	リセット	説明
5	HAMMOFF	R/W	0h	LUT データ アクセス用のハミングベースの SECDED モジュール 0 = SECDED モジュールを有効にし ます 1 = SECDED モジュールを無効にします
3:0	CR[3:0]	R/W	8h	変換レートの選択 (表 7-20 を参照)。

**表 7-20. 変換レート**

値	秒あたりの変換数	時間 (秒)
00h	0.0625	16
01h	0.125	8
02h	0.25	4
03h	0.5	2
04h	1	1
05h	2	0.5
06h	4	0.25
07h	8	0.125
08h	16 (デフォルト)	0.0625 (デフォルト)
09h	32	0.03125

## 7.3.1.1.10 LUT 構成レジスタ (オフセット = 0Ah) [リセット = 03h]

図 7-10. LUT 構成レジスタ

7	6	5	4	3	2	1	0
予約済み	予約済み	LUTSTAT	LUTDIS	LUTSEL2	LUTSEL1	REN	LEN
R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-21. LUT 構成レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	LUTSTAT	R	0h	LUT ステータス インジケータ 0 = LUT/ALU エンジンは無効です。 1 = LUT/ALU エンジン是有効です。
4	LUTDIS	R/W	0h	LUT/ALU コントロール 0 = LUT/ALU エンジン を有効にします。 1 = LUT/ALU エンジン を無効にします。温度センサはアクティブのままです。EEPROM アクセス中または 4、5、15 ページへのレジスタアクセス中は LUT/ALU エンジン を無効にします。
3	LUTSEL2	R/W	0h	LUT2 と LUT3 の温度入力 0 = ローカル温度センサ。 1 = リモート温度センサ。
2	LUTSEL1	R/W	0h	LUT0 と LUT1 の温度入力 0 = ローカル温度センサ。 1 = リモート温度センサ。
1	REN	R/W	1h	リモート温度センサ制御 0 = リモート温度センサ変換を無効にします。 1 = リモート温度センサの変換を有効にします。
0	LEN	R/W	1h	ローカル温度センサ制御 0 = ローカル温度センサ変換を無効にします。 1 = ローカル温度センサ変換を可能にします。

## 7.3.1.1.11 DAC 上書きイネーブル レジスタ (オフセット = 0Bh) [リセット = 00h]

図 7-11. DAC 上書きイネーブル レジスタ

7	6	5	4	3	2	1	0
BYP3	BYP2	BYP1	BYP0	DAC3OW	DAC2OW	DAC1OW	DAC0OW
R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-22. DAC 上書きイネーブル レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	BYP3	R/W	0h	DACx ALU バイパス制御 0 = DACx に送信される ALU 出力。 1 = ALU 出力をバイパスします。BASEx 値を DACx に送信します。
6	BYP2	R/W	0h	
5	BYP1	R/W	0h	
4	BYP0	R/W	0h	
3	DAC3OW	R/W	0h	DACx 上書き制御 0 = DACx 入力は LUT によって生成されます。 1 = DACx 入力は、シリアル インターフェイスからアクセス可能な DACxOW[12:0] データ レジスタによって供給されます。
2	DAC2OW	R/W	0h	
1	DAC1OW	R/W	0h	
0	DAC0OW	R/W	0h	

7.3.1.1.12 駆動イネーブルレジスタ (オフセット: 0Ch) [リセット = 00h]

図 7-12. 駆動イネーブルレジスタ

7	6	5	4	3	2	1	0
予約済み	予約済み	DRV3	DRV2	予約済み	予約済み	DRV1	DRV0
R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-23. ドライブイネーブルレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DRV3	R/W	0h	DAC3 スイッチ制御 (ソフトウェア動作に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
4	DRV2	R/W	0h	OUT2 スイッチ制御 (ソフトウェア動作に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
1	DRV1	R/W	0h	OUT1 スイッチ制御 (ソフトウェア動作に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
0	DRV0	R/W	0h	DAC0 スイッチ制御 (ソフトウェア動作に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。

7.3.1.1.13 駆動イネーブル選択レジスタ (オフセット : 0Dh) [リセット = 00h]

図 7-13. ドライブイネーブル選択レジスタ

7	6	5	4	3	2	1	0
予約済み	予約済み	DRVSEL3	DRVSEL2	予約済み	予約済み	DRVSEL1	DRVSEL0
R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-24. ドライブイネーブル選択レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DRVSEL3	R/W	0h	DAC3 スイッチ制御選択 0 = DRVEN2 ビン。 1 = DRV3 ビット。
4	DRVSEL2	R/W	0h	OUT2 スイッチ制御選択 0 = DRVEN2 ビン。 1 = DRV2 ビット。
1	DRVSEL1	R/W	0h	OUT1 ソフトウェア スイッチ制御 0 = DRVEN1 ビン。 1 = DRV1 ビット。
0	DRVSEL0	R/W	0h	DAC0 ソフトウェア スイッチ制御 0 = DRVEN1 ビン。 1 = DRV0 ビット。

## 7.3.1.1.14 アラーム構成レジスタ (オフセット : 0Eh) [リセット = 4Fh]

図 7-14. アラーム構成レジスタ

7	6	5	4	3	2	1	0
ALMINEN	PAONDIS	予約済み	予約済み	DAC3OFF	OUT2OFF	OUT1OFF	DAC0OFF
R/W-0h	R/W-1h	R-0h	R-0h	R/W-1h	R/W-1h	R/W-1h	R/W-1h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-25. アラーム構成レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	ALMINEN	R/W	0h	RESET ピンの ALARMIN 機能 1 = ALARMIN。 0 = RESET。
6	PAONDIS	R/W	1h	PA_ON アラーム制御 0 = PA_ON はアラーム イベントの影響を受けません。 1 = アラーム イベント時に PA_ON が Low に設定されます。
3	DAC3OFF	R/W	1h	DAC3 アラーム制御 0 = DAC3 はアラーム イベントの影響を受けません。 1 = DAC3 は、アラーム イベント中オフになります。
2	OUT2OFF	R/W	1h	OUT2 アラーム制御 0 = OUT2 はアラーム イベントの影響を受けません。 1 = OUT2 は、アラーム イベント中オフになります。
1	OUT1OFF	R/W	1h	OUT1 アラーム制御 0 = OUT1 はアラーム イベントの影響を受けません。 1 = DAC3 は、アラーム イベント中オフになります。
0	DAC2OFF	R/W	1h	DAC0 アラーム制御 0 = DAC0 はアラーム イベントの影響を受けません。 1 = DAC0 は、アラーム イベント中オフになります。



7.3.1.1.15 割り込みモードレジスタ(オフセット = 0Fh) [リセット = 00h]

図 7-15. 割り込みモードレジスタ

7	6	5	4	3	2	1	0
RESETCMD[1:0]	予約済み	AMCINT	DRVENRLS	PAONRLS	DACHCRLS	DACRLS	
R/W-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-26. 割り込みモードレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	RESETCMD[1:0]	R/W	0h	リセットコマンド 00 = 動作なし。 01 = 温度変換終了を待ちます。 10 = リリース DAC。 11 = スタートアップ電流モードから DAC をリリース。
4	AMCINT	R/W	0h	AMC 割り込みモード 0 = 通常動作。 1 = 自動リセット制御信号が無視される割り込みモードにデバイスを設定します。
3	DRVENRLS	R/W	0h	デバイスが割り込みモードに設定されているときの DRVEN 制御 0 = すべての内部 DRVEN スイッチ制御信号を強制的に 0 にします。 1 = DRVEN 信号の制御をイネーブルにします。
2	PAONRLS	R/W	1h	デバイスが割り込みモードに設定されているとき PA_ON 制御 0 = PA_ON ピンは Low に強制的に遷移します。 1 = PA_ON ピンは強制的に High になります。
1	DACHCRLS	R/W	1h	デバイスが割り込みモードに設定されているときの DAC 出力電流制御 0 = DAC は強制的にスタートアップ電流モードに移行します。 1 = DAC はスタートアップ電流モードから解放されます。
0	DACRLS	R/W	1h	デバイスが割り込みモードに設定されているときの DAC 出力制御 0 = DAC 入力コードは強制的にすべて 0 になります。 1 = DAC の入力コードにアクセスできます。

### 7.3.1.1.16 ローカル温度上限レジスタ (オフセット = 10h) [リセット = 7Fh]

図 7-16. ローカル温度上限レジスタ

7	6	5	4	3	2	1	0
LTHL[11:4]							
R/W-7Fh							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-27. ローカル温上限度レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	LTHL[11:4]	R/W	7Fh	これらのビットは、ローカル温度測定値と比較される高温限度の値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

### 7.3.1.1.17 ローカル温度下限レジスタ (オフセット = 11h) [リセット = 80h]

図 7-17. ローカル温度下限レジスタ

7	6	5	4	3	2	1	0
LTLL[11:4]							
R/W-80h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-28. ローカル温度下限バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	LTLL[11:4]	R/W	80h	これらのビットは、ローカル温度測定値と比較される低温リミットの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

### 7.3.1.1.18 リモート温度上限上位バイト レジスタ (オフセット = 12h) [リセット = 7Fh]

図 7-18. リモート温度上限上位バイト レジスタ

7	6	5	4	3	2	1	0
RTHL[11:4]							
R/W-7Fh							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-29. リモート温度上限上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	RTHL[11:4]	R/W	7Fh	これらのビットは、リモート温度測定を比較する温度上限の上位バイトの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

7.3.1.1.19 リモート温度上限下位バイト レジスタ (オフセット= 13h) [リセット= F0h]

図 7-19. リモート温度上限下位バイト レジスタ

7	6	5	4	3	2	1	0
RTHL[3:0]				予約済み			
R/W-Fh				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-30. 温度センサ上限下位バイトのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	RTHL[3:0]	R/W	Fh	これらのビットは、リモート温度測定値と比較される高温限界の下位バイトの値を決定します。このレジスタの 4 ビットの分解能は 0.0625°C です。フォーマットは TMPRANGE ビットによって指定されます。

7.3.1.1.20 リモート温度下限 (上位バイト) レジスタ (オフセット = 14h) [リセット= 80h]

図 7-20. リモート温度下限 (上位バイト)

7	6	5	4	3	2	1	0
RTLL[11:4]							
R/W-80h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-31. リモート温度センサ下限 (上位バイト) フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	RTLL[11:4]	R/W	80h	これらのビットは、リモート温度測定値と比較される低温リミットの上位バイトの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

7.3.1.1.21 リモート温度下限下位バイト レジスタ (オフセット= 15h) [リセット= 00h]

図 7-21. リモート温度下限下位バイト レジスタ

7	6	5	4	3	2	1	0
RTLL[3:0]				予約済み			
R/W-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-32. リモート温度センサ下限下位バイト フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	RTLL[3:0]	R/W	0h	これらのビットは、リモート温度測定値と比較される低温リミットの下位バイトの値を決定します。このレジスタの 4 ビットの分解能は 0.0625°C です。フォーマットは TMPRANGE ビットによって指定されます。

### 7.3.1.1.22 リモート温度オフセット上位バイトレジスタ (オフセット= 16h) [リセット= 00h]

図 7-22. リモート温度オフセット上位バイトレジスタ

7	6	5	4	3	2	1	0
RTOS[11:4]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-33. リモート温度オフセット上位バイトレジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	RTOS[11:4]	R/W	0h	リモート温度オフセット上位バイト。このレジスタの値は ADC 変換値に加算され、その結果がリモート温度レジスタに格納されます。このレジスタは、較正が必要なアプリケーションで、ADC 変換結果に温度オフセット値を加算または減算するために使用されます。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

### 7.3.1.1.23 リモート温度オフセット下位バイトレジスタ (オフセット= 17h) [リセット= 00h]

図 7-23. リモート温度オフセット下位バイトレジスタ

7	6	5	4	3	2	1	0
RTOS[3:0]				予約済み			
R/W-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-34. リモート温度オフセット下位バイトレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	RTOS[3:0]	R/W	0h	リモート温度オフセット (下位バイト)。このレジスタの値は ADC 変換値に加算され、その結果がリモート温度レジスタに格納されます。このレジスタは、較正が必要なアプリケーションで、ADC 変換結果に温度オフセット値を加算または減算するために使用されます。これら 4 ビットの分解能は 0.0625°C です。TMPRANGE ビットと呼ばれる形式です。

### 7.3.1.1.24 THERM ヒステリシス レジスタ (オフセット = 1Ah) [リセット = 0Ah]

図 7-24. THERM ヒステリシス レジスタ

7	6	5	4	3	2	1	0
HYS[11:4]							
R/W-Ah							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-35. THERM ヒステリシス レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	HYS[11:4]	R/W	Ah	THERM ヒステリシスの値。これらのビットは、THERM 機能に適用されるヒステリシスの量を決定します。このレジスタの LSB の分解能は 1°C です。

7.3.1.1.25 連続 ALERT レジスタ (オフセット = 1Bh) [リセット = 01h]

図 7-25. 連続 ALERT レジスタ

7	6	5	4	3	2	1	0
予約済み				CONAL[2:0]		予約済み	
R-0h				R/W-0h		R-1h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-36. 連続 ALERT 構成レジスタのフィールド説明

ビット	フィールド	タイプ	リセット	説明
3:1	CONAL[2:0]	R/W	0h	ALERT 温度警報を作動させるために必要な連続して規定範囲外となる測定回数。

表 7-37. 連続アラート設定

値	連続して規定範囲外となる必須測定回数
0h	1
1h	2
3h	3
7h	4

7.3.1.1.26  $\eta$  係数補正レジスタ (オフセット = 1Ch) [リセット = 00h]

図 7-26.  $\eta$  係数補正レジスタ

7	6	5	4	3	2	1	0
NC[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-38.  $\eta$  係数補正レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	NC[7:0]	R/W	0h	$\eta$ 係数値。

表 7-39.  $\eta$  係数範囲

N <sub>ADJUST</sub>			$\eta$
2 進数	16 進数	10 進数	
0111 1111	7F	127	0.950205
0000 1010	0A	10	1.003195
0000 1000	08	8	1.004153
0000 0110	06	6	1.005112
0000 0100	04	4	1.006073
0000 0010	02	2	1.007035
0000 0001	01	1	1.007517
0000 0000	00	0	1.008
1111 1111	FF	-1	1.008483
1111 1110	FE	-2	1.008966
1111 1100	FC	-4	1.009935
1111 1010	FA	-6	1.010905
1111 1000	F8	-8	1.011877
1111 0110	F6	-10	1.012851

表 7-39.  $\eta$  係数範囲 (続き)

N <sub>ADJUST</sub>			$\eta$
2 進数	16 進数	10 進数	
1000 0000	80	-128	1.073829

### 7.3.1.1.27 デジタル フィルタ制御レジスタ (アドレス = 1Dh) [リセット = 00h]

図 7-27. デジタル フィルタ制御レジスタ

7	6	5	4	3	2	1	0
予約済み						DF[1:0]	
R-0h						R/W-0h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-40. デジタル フィルタ制御レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
1:0	DF[1:0]	R/W	0h	リモート温度結果のフィルタリング量を設定します。

表 7-41. デジタル フィルタの構成

値	平均化されたリモート温度測定の数
0h	平均化オフ
1h	4
2h	8
4h	未使用

### 7.3.1.1.28 バージョン ID レジスタ (オフセット = 1Eh) [リセット = 00h]

図 7-28. バージョン ID レジスタ

7	6	5	4	3	2	1	0
バージョン[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-42. バージョン ID レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	バージョン[7:0]	R	0h	デバイスのバージョン ID。変更される可能性があります。

### 7.3.1.1.29 デバイス ID レジスタ (オフセット = 1Fh) [リセット = A3h]

図 7-29. Device ID レジスタ

7	6	5	4	3	2	1	0
ID[7:0]							
R-A3h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-43. デバイス ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	ID[7:0]	R	A3h	デバイス識別情報。

## 7.3.1.1.30 温度上書き上位バイトレジスタ (オフセット = 22h) [リセット = 00h]

図 7-30. 温度上書き上位バイトレジスタ

7	6	5	4	3	2	1	0
TEMPOW[11:4]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-44. 温度上書き上位バイトレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	TEMPOW[11:4]	R/W	0h	温度センサ上書き値上位バイト。形式は、TMPRANGE ビットで表記されます。

## 7.3.1.1.31 温度上書き下位バイトレジスタ (オフセット = 23h) [リセット = 00h]

図 7-31. 温度上書き下位バイトレジスタ

7	6	5	4	3	2	1	0
TEMPOW[3:0]				予約済み		TEMPOW	
R/W-0h				R-0h		R/W-0h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-45. 温度上書きバイト低バイトレジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	TEMPOW[3:0]	R/W	0h	温度センサ上書き値下位バイト。形式は、TMPRANGE ビットで表記されます。
0	TEMPOW	R/W	0h	温度センサ上書き制御 0 = 温度センサ出力を使用して LUT をインデックス化するために使用されます。 1 = シリアル インターフェイスからアクセス可能な TEMPOW[11:0] データレジスタは、LUT のインデックスとして使用されます。



7.3.1.1.32 リセットステータスレジスタ (オフセット = 24h) [リセット = N/A]

図 7-32. リセットステータスレジスタ

7	6	5	4	3	2	1	0
予約済み				RESETSTA[3:0]			
R-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-46. リセットステータスレジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
3:0	RESETSTA[3:0]	R	0h	制御ステータスをリセットします。データ検証のためにレジスタを 2 回読み取ります。2 つの連続した読み取り値が一致しない場合は、データが同等になるまで、追加の読み取りコマンドを発行します。

表 7-47. 制御ステータスをリセット

値	状態
0h	アイドル
1h	デバイスの開始を待ちます
2h	EEPROM ロード開始
3h	EEPROM ロードが進行中
4h	割り込みモード
5h	出力バッファの有効な電源電圧範囲を確認します
6h	温度変換が進行中
7h	LUT/ALU を待機
8h	アラーム イベントを待機
9h	すべてのゼロコードから DAC を解放
Ah	DAC と PA_ON アサートの間のタイマー待機
Bh	スタートアップ電流モードから DAC を解放
Ch	PA_ON を設定し
Dh	DRVEN スイッチ制御を解放し
Eh	アラーム イベント
Fh	予約済み

## 7.3.1.1.33 ワンショット温度レジスタ (オフセット = 28h) [リセット = 00h]

図 7-33. ワンショット温度レジスタ

7	6	5	4	3	2	1	0
TEMPONE[7:0]							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-48. ワンショット温度レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	TEMPONE[7:0]	W	0h	温度センサがシャットダウン モードのときは、このレジスタに任意の値を書き込み、ワンショット温度変換をトリガします。

## 7.3.1.1.34 ソフトウェア アラーム レジスタ (オフセット = 2Ah) [リセット = 00h]

図 7-34. ソフトウェア アラーム レジスタ

7	6	5	4	3	2	1	0
予約済み							SWALM
R-0h							R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-49. ソフトウェア アラーム レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
0	SWALM	R/W	0h	ソフトウェア アラーム 1 = SWALM ビットを設定すると、アラーム イベントが開始されます。 このビットが 0 にクリアされるまで、アラーム状態は持続します。

### 7.3.1.2 I<sup>2</sup>C ページ 2 : DAC 構成レジスタ情報

#### 7.3.1.2.1 DAC0 入力データ レジスタ (オフセット = 00h - 01h) [リセット = 00h]

アドレス	名称
0x00	DAC0 (上位バイト)
0x01	DAC0 (下位バイト)

図 7-35. DAC0 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC0[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-50. DAC0 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC0[12:8]	R	0h	DAC0[12:8] 入力データ。

図 7-36. DAC0 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC0[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-51. DAC0 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC0[7:0]	R	0h	DAC0[7:0] 入力データ。

### 7.3.1.2.2 DAC1 入力データ レジスタ (オフセット = 02h - 03h) [リセット = 00h]

アドレス	名称
0x02	DAC1 (上位バイト)
0x03	DAC1 (下位バイト)

図 7-37. DAC1 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC1[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-52. DAC1 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC1[12:8]	R	0h	DAC1[12:8] 入力データ。

図 7-38. DAC1 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC1[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-53. DAC1 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC1[7:0]	R	0h	DAC1[7:0] 入力データ。

7.3.1.2.3 DAC2 入力データ レジスタ (オフセット = 04h - 05h) [リセット = 00h]

アドレス	名称
0x04	DAC2 (上位バイト)
0x05	DAC2 (下位バイト)

図 7-39. DAC2 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC2[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-54. DAC2 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC2[12:8]	R	0h	DAC2[12:8] 入力データ。

図 7-40. DAC2 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC2[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-55. DAC2 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC2[7:0]	R	0h	DAC2[7:0] 入力データ。

### 7.3.1.2.4 DAC3 入力データ レジスタ (オフセット = 06h - 07h) [リセット = 00h]

アドレス	名称
0x06	DAC3 (上位バイト)
0x07	DAC3 (下位バイト)

図 7-41. DAC3 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC3[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-56. DAC3 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC3[12:8]	R	0h	DAC3[12:8] 入力データ。

図 7-42. DAC3 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC3[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-57. DAC3 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC3[7:0]	R	0h	DAC3[7:0] 入力データ。

7.3.1.2.5 DAC0 上書きレジスタ (オフセット = 08h - 09h) [リセット = 00h]

アドレス	名称
0x08	DAC0 上書き (上位バイト)
0x09	DAC0 上書き (下位バイト)

図 7-43. DAC0 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
DAC0OW[12:8]							
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-58. DAC0 上書き上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC0OW[12:8]	R/W	0h	DAC0[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-44. DAC0 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC0OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-59. DAC0 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC0OW[7:0]	R/W	0h	DAC0[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

### 7.3.1.2.6 DAC1 上書きレジスタ (オフセット = 0Ah - 0Bh) [リセット = 00h]

アドレス	名称
0x0A	DAC1 上書き (上位バイト)
0x0B	DAC1 上書き (下位バイト)

図 7-45. DAC1 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC10W[12:8]				
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-60. DAC1 上書き上位バイト レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC10W[12:8]	R/W	0h	DAC1[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-46. DAC1 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC10W[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-61. DAC1 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC10W[7:0]	R/W	0h	DAC1[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。



7.3.1.2.7 DAC2 上書きレジスタ (オフセット = 0Ch - 0Dh) [リセット = 00h]

アドレス	名称
0x0C	DAC2 上書き (上位バイト)
0x0D	DAC2 上書き (下位バイト)

図 7-47. DAC2 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
DAC2OW[12:8]							
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-62. DAC2 上書き上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC2OW[12:8]	R/W	0h	DAC2[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-48. DAC2 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC2OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-63. DAC2 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC2OW[7:0]	R/W	0h	DAC2[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

### 7.3.1.2.8 DAC3 上書きレジスタ (オフセット = 0Eh - 0Fh) [リセット = 00h]

アドレス	名称
0x0E	DAC3 上書き (上位バイト)
0x0F	DAC3 上書き (下位バイト)

図 7-49. DAC3 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC3OW[12:8]				
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-64. DAC3 上書き上位バイト レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC3OW[12:8]	R/W	0h	DAC3[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-50. DAC3 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC3OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-65. DAC3 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC3OW[7:0]	R/W	0h	DAC3[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

7.3.1.2.9 CLAMP1 上書きレジスタ (オフセット : 10h - 11h) [リセット = 00h]

アドレス	名称
0x10	CLAMP1 上書き (上位バイト)
0x11	CLAMP1 上書き (下位バイト)

図 7-51. CLAMP1 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	CLM1OW[12:8]				
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-66. CLAMP1 上書き上位バイト レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	CLM1OW[12:8]	R/W	0h	CLAMP1[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-52. CLAMP1 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
CLM1OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-67. CLAMP1 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	CLM1OW[7:0]	R/W	0h	CLAMP1[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

### 7.3.1.2.10 CLAMP2 上書きレジスタ (オフセット : 12h - 13h) [リセット = 00h]

アドレス	名称
0x12	CLAMP2 上書き (上位バイト)
0x13	CLAMP2 上書き (下位バイト)

図 7-53. CLAMP2 上書き上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	CLM2OW[12:8]				
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-68. CLAMP2 上書き上位バイト レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	CLM2OW[12:8]	R/W	0h	CLAMP2[12:8] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

図 7-54. CLAMP2 上書き下位バイト レジスタ

7	6	5	4	3	2	1	0
CLM2OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-69. CLAMP2 上書き下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	CLM2OW[7:0]	R/W	0h	CLAMP2[7:0] がデータを上書きします。データは、下位バイトが書き込まれた後に更新されます。上位バイト データを最初に書き込みます。

7.3.1.2.11 CLAMP1 入力データレジスタ (オフセット : 18h - 19h) [リセット = 00h]

アドレス	名称
0x18	CLAMP1 (上位バイト)
0x19	CLAMP1 (下位バイト)

図 7-55. CLAMP1 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	CLM1[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-70. CLAMP1 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	CLM1[12:8]	R	0h	CLAMP1[12:8] 入力データ。

図 7-56. CLAMP1 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
CLM1[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-71. CLAMP1 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	CLM1[7:0]	R	0h	CLAMP1[7:0] 入力データ。

### 7.3.1.2.12 CLAMP2 入力データレジスタ (オフセット : 1Ah - 1Bh) [リセット = 00h]

アドレス	名称
0x1A	CLAMP2 (上位バイト)
0x1B	CLAMP2 (下位バイト)

図 7-57. CLAMP2 入力データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	CLM2[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-72. CLAMP2 入力データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	CLM2[12:8]	R	0h	CLAMP2[12:8] 入力データ。

図 7-58. CLAMP2 入力データ下位バイト レジスタ

7	6	5	4	3	2	1	0
CLM2[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-73. CLAMP2 入力データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	CLM2[7:0]	R	0h	CLAMP2[7:0] 入力データ。

7.3.1.2.13 DAC0 LUT データレジスタ (オフセット = 20h~21h) [リセット = 00h]

アドレス	名称
0x20	DAC0 LUT (上位バイト)
0x21	DAC0 LUT (下位バイト)

図 7-59. DAC0 LUT データ 上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC0LUT[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-74. DAC0 LUT データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC0LUT[12:8]	R	0h	DAC0[12:8] LUT データ。

図 7-60. DAC0 LUT データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC0LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-75. DAC0 LUT データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC0LUT[7:0]	R	0h	DAC0[7:0] LUT データ。

### 7.3.1.2.14 DAC1 LUT データレジスタ (オフセット = 22h-23h) [リセット = 00h]

アドレス	名称
0x22	DAC1 LUT (上位バイト)
0x23	DAC1 LUT (下位バイト)

図 7-61. DAC1 LUT データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC1LUT[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-76. DAC1 LUT データ上位バイトレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC1LUT[12:8]	R	0h	DAC1[12:8] LUT データ。

図 7-62. DAC1 LUT データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC1LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-77. DAC1 LUT データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC1LUT[7:0]	R	0h	DAC1[7:0] LUT データ。



7.3.1.2.15 DAC2 LUT データレジスタ (オフセット = 24h-25h) [リセット = 00h]

アドレス	名称
0x24	DAC2 LUT (上位バイト)
0x25	DAC2 LUT (下位バイト)

図 7-63. DAC2 LUT データ上位バイトレジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC2LUT[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-78. DAC2 LUT データ上位バイトレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC2LUT[12:8]	R	0h	DAC2[12:8] LUT データ。

図 7-64. DAC2 LUT データ下位バイトレジスタ

7	6	5	4	3	2	1	0
DAC2LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-79. DAC2 LUT データ下位バイトレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC2LUT[7:0]	R	0h	DAC2[7:0] LUT データ。

### 7.3.1.2.16 DAC3 LUT データレジスタ (オフセット = 26h - 27h) [リセット = 00h]

アドレス	名称
0x26	DAC3 LUT (上位バイト)
0x27	DAC3 LUT (下位バイト)

図 7-65. DAC3 LUT データ上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	DAC3LUT[12:8]				
R-0	R-0	R-0	R-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-80. DAC3 LUT データ上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	DAC3LUT[12:8]	R	0h	DAC3[12:8] LUT データ。

図 7-66. DAC3 LUT データ下位バイト レジスタ

7	6	5	4	3	2	1	0
DAC3LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-81. DAC3 LUT データ下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC3LUT[7:0]	R	0h	DAC3[7:0] LUT データ。

7.3.1.2.17 ブロードキャストレジスタ (オフセット = 30h - 31h) [リセット = 00h]

アドレス	名称
0x30	ブロードキャスト (上位バイト)
0x31	ブロードキャスト (下位バイト)

図 7-67. ブロードキャスト上位バイト レジスタ

7	6	5	4	3	2	1	0
0	0	0	BRDCST[12:8]				
R-0	R-0	R-0	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-82. ブロードキャスト上位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
4:0	BRDCST[12:8]	R/W	0h	BRDCST[12:8] データは、すべての DAC チャンネル (DAC[0:3]と CLAMP[1:2]) に同時に送信されます。

図 7-68. ブロードキャスト下位バイト レジスタ

7	6	5	4	3	2	1	0
BRDCST[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-83. ブロードキャスト下位バイト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	BRDCST[7:0]	R/W	0h	BRDCST[7:0] データは、すべての DAC チャンネル (DAC[0:3]と CLAMP[1:2]) に同時に送信されます。

### 7.3.1.3 I<sup>2</sup>C ページ 4 : LUT0 および LUT1 構成レジスタ情報

ページ 4 には、 $-48^{\circ}\text{C}$  から  $+152^{\circ}\text{C}$  まで  $4^{\circ}\text{C}$  刻みで LUT0 および LUT1 の値が格納されています。 $24^{\circ}\text{C}$  に対応する増分はありません。これは  $24^{\circ}\text{C}$  がベースラインであり、対応する LUT 値が 13 ビットの BASE 値だからです。

各奇数アドレス行には、1 対の DELTA レジスタが格納されます。LUT では、DELTA 値は単調関数を表す必要があります。関数は増加または減少のいずれかであり、各 DAC BASE レジスタの POL ビットによって決まります。デルタ値は符号なしです。各偶数アドレスには、対応する奇数アドレスの SECDED パリティおよびハミングビットが格納されます。

DAC0 および DAC1 の BASE 値と、それに対応する SECDED コードはアドレス 0x64 から 0x6B に格納されています。

LUT エントリを更新する際の手順は、まず LUT を無効化し、エントリを更新してから、再度 LUT を有効化することです。

7.3.1.3.1 デルタ ハム レジスタ (オフセット= 00h-63h) [リセット= 00h (偶数アドレス)、Fh (奇数アドレス)]

アドレス	名称
0x00	HAMMn48 (-48°C)
0x01	DELTA <sub>n</sub> 48 (-48°C)
0x02	HAMMn44 (-44°C)
0x03	DELTA <sub>n</sub> 44 (-44°C)
↓	↓
0x22	HAMMp20 (20°C)
0x23	DELTA <sub>p</sub> 20 (20°C)
0x24	HAMMp28 (28°C)
0x25	DELTA <sub>p</sub> 28 (28°C)
↓	↓
0x60	HAMMp148 (148°C)
0x61	DELTA <sub>p</sub> 148 (148°C)
0x62	HAMMp152 (152°C)
0x63	DELTA <sub>p</sub> 152 (152°C)

図 7-69. HAMM レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]			X	X	X	X
R/W-0h	R/W-0h			R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-84. HAMM レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミングビット

図 7-70. DELTA レジスタ

7	6	5	4	3	2	1	0
DAC1[3:0]			DAC0[3:0]				
R/W-Fh			R/W-Fh				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-85. DELTA レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	DAC1[3:0]	R/W	Fh	4ビット LUT1 エントリ
3:0	DAC0[3:0]	R/W	Fh	4ビット LUT0 エントリ

### 7.3.1.3.2 DAC0 BASE HAMM レジスタ (オフセット = 64h - 67h) [リセット値 = 00h]

アドレス	名称
0x64	HAMM BASE0 High
0x65	DAC0 BASE (上位バイト)
0x66	HAMM BASE0 Low
0x67	DAC0 BASE (下位バイト)

図 7-71. HAMM BASE0 (High/Low) レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]				X	X	X
R/W-0h	R/W-0h				R-0h		

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-86. HAMM BASE0 (High/Low) レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミング ビット

図 7-72. DAC0 BASE レジスタ (上位ビット)

7	6	5	4	3	2	1	0
X	X	DAC0POL	DAC0BASE[12:8]				
R-0h	R-0h	R/W-0h	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-87. DAC0 BASE レジスタ (上位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DAC0POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC0BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-73. DAC0 BASE レジスタ (下位バイト)

7	6	5	4	3	2	1	0
DAC0BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-88. DAC0 BASE レジスタ (下位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC0BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

7.3.1.3.3 DAC1 BASE HAMM レジスタ (オフセット = 68h - 6Bh) [リセット値 = 00h]

アドレス	名称
0x68	HAMM BASE1 High
0x69	DAC1 BASE (上位バイト)
0x6A	HAMM BASE1 Low
0x6B	DAC1 BASE (下位バイト)

図 7-74. HAMM BASE1 (High/Low) レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]				X	X	X
R/W-0h	R/W-0h				R-0h		

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-89. HAMM BASE1 (High/Low) レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミング ビット

図 7-75. DAC1 BASE レジスタ (上位ビット)

7	6	5	4	3	2	1	0
X	X	DAC1POL	DAC1BASE[12:8]				
R-0h	R-0h	R/W-0h	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-90. DAC1 BASE レジスタ (上位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DAC1POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC1BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-76. DAC1 BASE レジスタ (下位バイト)

7	6	5	4	3	2	1	0
DAC1BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-91. DAC1 BASE レジスタ (下位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC1BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

#### 7.3.1.4 I<sup>2</sup>C ページ 5 : LUT2 および LUT3 構成レジスタ情報

ページ 5 には、 $-48^{\circ}\text{C}$  から  $+152^{\circ}\text{C}$  まで  $4^{\circ}\text{C}$  刻みで LUT2 および LUT3 の値が格納されています。 $24^{\circ}\text{C}$  に対応する増分はありません。これは  $24^{\circ}\text{C}$  がベースラインであり、対応する LUT 値が 13 ビットの BASE 値だからです。

各奇数アドレス行には、1 対の DELTA レジスタが格納されます。LUT では、DELTA 値は単調関数を表す必要があります。関数は増加または減少のいずれかであり、各 DAC BASE レジスタの POL ビットによって決まります。デルタ値は符号なしです。各偶数アドレスには、対応する奇数アドレスの SECDED パリティおよびハミングビットが格納されます。

DAC2 および DAC3 の BASE 値と、それに対応する SECDED コードはアドレス  $0x64$  から  $0x6B$  に格納されています。

LUT エントリを更新する際の手順は、まず LUT を無効化し、エントリを更新してから、再度 LUT を有効化することです。



7.3.1.4.1 デルタ ハム レジスタ (オフセット = 00h-63h) [リセット= 00h (偶数アドレス、FFh (奇数アドレス))]

アドレス	名称
0x00	HAMMn48 (-48°C)
0x01	DELTA <sub>n</sub> 48 (-48°C)
0x02	HAMMn44 (-44°C)
0x03	DELTA <sub>n</sub> 44 (-44°C)
↓	↓
0x22	HAMMp20 (20°C)
0x23	DELTA <sub>p</sub> 20 (20°C)
0x24	HAMMp28 (28°C)
0x25	DELTA <sub>p</sub> 28 (28°C)
↓	↓
0x60	HAMMp148 (148°C)
0x61	DELTA <sub>p</sub> 148 (148°C)
0x62	HAMMp152 (152°C)
0x63	DELTA <sub>p</sub> 152 (152°C)

図 7-77. HAMM レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]			X	X	X	X
R/W-0h	R/W-0h			R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-92. HAMM レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミングビット

図 7-78. DELTA レジスタ

7	6	5	4	3	2	1	0
DAC3[3:0]			DAC2[3:0]				
R/W-Fh			R/W-Fh				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-93. DELTA レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	DAC3[3:0]	R/W	Fh	4ビット LUT3 エントリ
3:0	DAC2[3:0]	R/W	Fh	4ビット LUT2 エントリ

### 7.3.1.4.2 DAC2 BASE HAMM レジスタ (オフセット = 64h - 67h) [リセット値 = 00h]

アドレス	名称
0x64	HAMM BASE2 High
0x65	DAC2 BASE (上位バイト)
0x66	HAMM BASE2 Low
0x67	DAC2 BASE (下位バイト)

図 7-79. HAMM BASE2 (High/Low) レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]				X	X	X
R/W-0h	R/W-0h				R-0h		

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-94. HAMM BASE2 (High/Low) レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミング ビット

図 7-80. DAC2 BASE レジスタ (上位ビット)

7	6	5	4	3	2	1	0
X	X	DAC2POL	DAC2BASE[12:8]				
R-0h	R-0h	R/W-0h	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-95. DAC2 BASE レジスタ (上位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DAC2POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC2BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-81. DAC2 BASE レジスタ (下位バイト)

7	6	5	4	3	2	1	0
DAC2BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-96. DAC2 BASE レジスタ (下位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC2BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

7.3.1.4.3 DAC3 BASE HAMM レジスタ (オフセット = 68h - 6Bh) [リセット値 = 00h]

アドレス	名称
0x68	HAMM BASE3 High
0x69	DAC3 BASE (上位バイト)
0x6A	HAMM BASE3 Low
0x6B	DAC3 BASE (下位バイト)

図 7-82. HAMM BASE3 (High/Low) レジスタ

7	6	5	4	3	2	1	0
P	HAMM[3:0]				X	X	X
R/W-0h	R/W-0h				R-0h		

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-97. HAMM BASE3 (High/Low) レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	P	R/W	0h	パリティビット
6:3	HAMM[3:0]	R/W	0h	ハミング ビット

図 7-83. DAC3 BASE レジスタ (上位ビット)

7	6	5	4	3	2	1	0
X	X	DAC3POL	DAC3BASE[12:8]				
R-0h	R-0h	R/W-0h	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-98. DAC3 BASE レジスタ (上位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
5	DAC3POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC3BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-84. DAC3 BASE レジスタ (下位バイト)

7	6	5	4	3	2	1	0
DAC3BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-99. DAC3 BASE レジスタ (下位バイト) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	DAC3BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

### 7.3.1.5 I<sup>2</sup>C ページ 15: ノートパッドレジスタ情報

ページ 15 には、任意のデータ ストレージ用の 20 バイトのメモリが含まれています。これらのデータは、デバイスの動作に影響を与えません。これらのレジスタのデータにアクセスするには、LUT および ALU の機能を無効にします。LUT または ALU が有効になっている場合、ノートパッド レジスタへの書き込みコマンドはブロックされ、読み取りデータは無効になります。SECCDED エンジン、メモリのこのセクションには適用されません。

#### 7.3.1.5.1 ノートパッド レジスタ (オフセット = 00h~13h) [リセット = 00h]

アドレス	名称
0x00	ノートパッド 0
↓	↓
0x13	ノートパッド 19

図 7-85. ノートパッド レジスタ

7	6	5	4	3	2	1	0
パッド x[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-100. ノートパッド レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	パッド x[7:0]	R/W	0h	任意のデータストレージ用の 20 バイトのメモリ。このデータは、デバイスの動作に影響を与えません。

#### 7.3.1.5.2 EEPROM バーン レジスタ (オフセット = 7Ch) [リセット = 00h]

図 7-86. EEPROM バーン レジスタ

7	6	5	4	3	2	1	0
EEBURN[7:0]							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-101. EEPROM バーン レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	EEBURN[7:0]	W	0h	EEPROM バーン コマンドレジスタ このレジスタに 0xE4 を書き込むと、EEPROM 書き込みシーケンスが開始されます。

### 7.3.2 SPI レジスタ

#### 7.3.2.1 SPI ページ 1: デバイス設定レジスタ情報

##### 7.3.2.1.1 ローカル温度レジスタ (オフセット= 00h) [リセット= N/A]

図 7-87. ローカル温度レジスタ

15	14	13	12	11	10	9	8
LT[11:4]							
R-0h							
7	6	5	4	3	2	1	0
LT[3:0]				予約済み			
R-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-102. ローカル温度 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	LT[11:4]	R	0h	ローカル温度上位バイト。このレジスタの LSB の分解能は 1°C です。このレジスタは読み取り専用であり、温度測定が完了するたびに更新されます。
7:4	LT[3:0]	R	0h	ローカル温度下位バイト。このレジスタの 4 ビットの分解能は 0.0625C です。このレジスタは読み取り専用で、温度測定が完了するたびに更新されます。

##### 7.3.2.1.2 リモート温度レジスタ (オフセット= 02h) [リセット= N/A]

図 7-88. リモート温度レジスタ

15	14	13	12	11	10	9	8
RT[11:4]							
R-0h							
7	6	5	4	3	2	1	0
RT[3:0]				予約済み			
R-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-103. リモート温度 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	RT[11:4]	R	0h	リモート温度上位バイト。このレジスタの LSB の分解能は 1°C です。このレジスタは読み取り専用であり、温度測定が完了するたびに更新されます。
7:4	RT[3:0]	R	0h	リモート温度下位バイト。このレジスタの 4 ビットの分解能は 0.0625C です。このレジスタは読み取り専用で、温度測定が完了するたびに更新されます。

## 7.3.2.1.3 ステータス レジスタ (オフセット = 04h) [リセット = N/A]

図 7-89. ステータス レジスタ

15	14	13	12	11	10	9	8
BUSY	LHIGH	LLOW	RHIGH	RLOW	オープン	予約済み	予約済み
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
TMPSTAT	PAON	EECRC	SPICRC	EERDY	DED	SEC	GAN
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-104. ステータス レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	BUSY	R	0h	温度 ADC ステータス インジケータ 1 = ADC は変換を行っています 0 = ADC は変換を行っていません
14	LHIGH	R	0h	ローカル温度上限ステータス インジケータ 1 = ローカル温度の値がローカル温度上限レジスタの値を超えています。このビットは、ステータス レジスタを読み取った際にクリアされます。ただし、過温度の原因となった状態が解消されている場合にのみ限ります。 0 = ローカル温度値がローカル温度上限レジスタの値を超えていません。
13	LLOW	R	0h	ローカル温度下限ステータス インジケータ 1 = ローカル温度の値がローカル温度下限レジスタの値を下回っています。このビットは、ステータス レジスタを読み取った際にクリアされます。ただし、低温の原因となった状態が解消されている場合にのみ限ります。 0 = ローカル温度の値が、ローカル温度下限レジスタの値を下回っていません。
12	RHIGH	R	0h	リモート温度上限ステータス インジケータ 1 = リモート温度値がリモート温度上限レジスタの値を超えています。このビットは、ステータス レジスタを読み取った際にクリアされます。ただし、過温度の原因となった状態が解消されている場合にのみ限ります。 0 = リモート温度値がリモート温度上限レジスタ値を超えていません。
11	RLOW	R	0h	リモート温度下限ステータス インジケータ 1 = リモート温度値がリモート温度下限レジスタの値を下回っています。このビットは、ステータス レジスタを読み取った際にクリアされます。ただし、低温の原因となった状態が解消されている場合にのみ限ります。 0 = リモート温度の値がリモート温度下限レジスタ値を下回っていません。
10	オープン	R	0h	リモート接合部の開路検出 1 = リモート接合部は開回路です。このビットは、ステータス レジスタを読み取った際にクリアされます。ただし、開回路の原因となった状態が解消されている場合にのみ限ります。 0 = リモート接合部は開回路ではありません。
7	TMPSTAT	R	0h	温度アラーム ステータス インジケータ 1 = 温度がスレッシュホールドを超えました。温度アラーム ビットがクリアされた後、このビットは自動的にクリアされます。
6	PAON	R	0h	PA_ON ステータス インジケータ 1 = PA_ON ピンは high です。 0 = PA_ON ピンは Low です。

表 7-104. ステータス レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
5	EECRC	R	0h	EEPROM ロード CRC エラー インジケータ 1 = ユーザー レジスタ空間への EEPROM ロード中に CRC エラーが発生したことを示します。このビットをクリアするには、1 を書き込みます。
4	SPICRC	R	0h	SPI コマンド CRC エラー インジケータ 1 = SPI コマンド中の CRC エラーを示します。このビットをクリアするには、1 を書き込みます。
3	EERDY	R	0h	EEPROM 準備完了インジケータ 0 = EEPROM BURN が進行中です。 1 = EEPROM BURN が完了しました。
2	DED	R	0h	ダブルエラー検出ステータス インジケータ 1 = 動作メモリ内の LUT レジスタにアクセスすると、2 ビット エラーが検出されます。エラーは修正されません。このビットをクリアするには、1 を書き込みます。
1	SEC	R	0h	シングルエラー訂正ステータスインジケータ 1 = 動作メモリ内の LUT レジスタにアクセスすると、シングル ビット エラーが検出されます。エラーは修正されます。このビットをクリアするには、1 を書き込みます。
0	GAN	R	0h	GAN 準備完了インジケータ 1 = デバイスは負の出力範囲動作中です。 0 = このデバイスは、正の出力範囲で動作します。

7.3.2.1.4 ソフトウェア リセット レジスタ (オフセット = 06h) [リセット = 0000h]

図 7-90. ソフトウェア リセット レジスタ

15	14	13	12	11	10	9	8
予約済み							
W-0h							
7	6	5	4	3	2	1	0
SOFTRST[7:0]							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-105. ソフトウェア リセット レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:0	SOFTRST[7:0]	W	0h	ソフトウェア リセット コマンド 0x05 = SOFTRST[7:0] に 0x05 を書き込むと、リセット イベントが開始されます。 0xAD = SOFTRST[7:0] に 0xAD を書き込むと、すべての動作メモリレジスタを工場出荷時のデフォルト値に戻すレジスタクリア イベントが開始されます。15µs を待機してから、次のシリアル インターフェイス コマンドを実行します。

7.3.2.1.5 構成レジスタ (オフセット = 08h) [リセット = 0108h]

図 7-91. 構成 1 レジスタ

15	14	13	12	11	10	9	8
予約済み	TMPSD	ALERT/THERM	VSSRANGE	DACILMT	TMPRANGE	TMRCNT[1:0]	
R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	
7	6	5	4	3	2	1	0
CRGEN	SDOEN	HAMMOFF	予約済み	CR[3:0]			

図 7-91. 構成 1 レジスタ (続き)

R/W-0h	R/W-0h	R/W-0h	R-0h	R/W-8h
--------	--------	--------	------	--------

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-106. 構成レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
14	TMPSD	R/W	0h	温度センサのシャットダウン制御 1 = 温度センサをシャットダウン モードにします。 0 = 温度センサを連続変換モードに設定します。
13	ALERT/THERM	R/W	0h	ALERT または THERM 温度アラーム モード選択 1 = THERM モード。 0 = ALERT モード。
12	VSSRANGE	R/W	0h	V <sub>SS</sub> 自動スレッショルド検出制御。有効な V <sub>SS</sub> 供給範囲を設定します。正の出力範囲で動作する場合は 0 に設定する必要があります 1 = 広い V <sub>SS</sub> 構成: $-11V \leq V_{SS} < -7V$ 。 0 = 狭い V <sub>SS</sub> 構成: $-7V, V_{SS} = -4.5V$ 。
11	DACILMT	R/W	0h	DAC 出力電流モードの選択 1 = 高電流モード。 0 = 通常電流モード。
10	TMPRANGE	R/W	0h	この追加ビットにより、温度測定範囲が拡大します。選択されたレンジ形式は、すべての温度データレジスタ(上限、下限、オフセットおよび上書き)に適用する必要があります。 1 = $-64^{\circ}\text{C} \sim 191^{\circ}\text{C}$ 。 0 = $-40^{\circ}\text{C} \sim 127^{\circ}\text{C}$ 。
9:8	TMRCNT[1:0]	R/W	1h	スタートアップ タイマーの選択。起動時に DAC 出力が設定されてから PA_ON リリースまでの待ち時間を設定します 00 = 1ms。 01 = 15ms。 10 = 30ms。 11 = 60ms。
7	CRCEN	R/W	0h	SPI CRC エラー チェック 1 = CRC SPI フレーム エラー チェックをイネーブルします 0 = CRC SPI フレーム エラー チェックをディセーブルします
6	SDOEN	R/W	0h	SDO ピン イネーブル 1 = SDO ピンは動作可能 0 = SDO ピンはハインピーダンス モードです
5	HAMMOFF	R/W	0h	LUT データ アクセス用のハミングベースの SECEDED モジュール 0 = SECEDED モジュールをイネーブルにします。 1 = SECEDED モジュールをディスエーブルにします。
3:0	CR[3:0]	R/W	8h	変換レートの選択。

表 7-107. 変換レート

値	秒あたりの変換数	時間 (秒)
00h	0.0625	16
01h	0.125	8
02h	0.25	4
03h	0.5	2
04h	1	1
05h	2	0.5
06h	4	0.25
07h	8	0.125
08h	16 (デフォルト)	0.0625 (デフォルト)



表 7-107. 変換レート (続き)

値	秒あたりの変換数	時間 (秒)
09h	32	0.03125

## 7.3.2.1.6 LUT/DAC 構成レジスタ (オフセット = 0Ah) [リセット = 0300h]

図 7-92. LUT/DAC 設定レジスタ

15	14	13	12	11	10	9	8
予約済み	予約済み	LUTSTAT	LUTDIS	LUTSEL2	LUTSEL1	REN	LEN
R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h
7	6	5	4	3	2	1	0
BYP3	BYP2	BYP1	BYP0	DAC3OW	DAC2OW	DAC1OW	DAC0OW
R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-108. LUT/DAC 構成レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
13	LUTSTAT	R	0h	LUT ステータス インジケータ 0 = LUT/ALU エンジンは無効です。 1 = LUT/ALU エンジンがイネーブルです。
12	LUTDIS	R/W	0h	LUT/ALU コントロール 0 = LUT/ALU エンジンをイネーブルにします。 1 = LUT/ALU エンジンを無効にします。温度センサはアクティブのままです。EEPROM アクセスやページ 4、5、15 のレジスタ アクセス時には、LUT/ALU エンジンを無効にする必要があります。
11	LUTSEL2	R/W	0h	LUT2 と LUT3 の温度入力 0 = ローカル温度センサ。 1 = リモート温度センサ。
10	LUTSEL1	R/W	0h	LUT0 と LUT1 の温度入力 0 = ローカル温度センサ。 1 = リモート温度センサ。
9	REN	R/W	1h	リモート温度センサ制御 0 = リモート温度センサ変換を無効にします。 1 = リモート温度センサの変換を有効にします。
8	LEN	R/W	1h	ローカル温度センサ制御 0 = ローカル温度センサ変換を無効にします。 1 = ローカル温度センサ変換を可能にします。
7	BYP3	R/W	0h	DACx ALU バイパス制御 0 = DACx に送信される ALU 出力。 1 = ALU 出力をバイパスします。BASEx 値を DACx に送信します。
6	BYP2	R/W	0h	
5	BYP1	R/W	0h	
4	BYP0	R/W	0h	
3	DAC3OW	R/W	0h	DACx 上書き制御 0 = DACx 入力は LUT によって生成されます。 1 = DACx 入力は、シリアル インターフェイスからアクセス可能な DACxOW[12:0] データ レジスタによって供給されます。
2	DAC2OW	R/W	0h	
1	DAC1OW	R/W	0h	
0	DAC0OW	R/W	0h	

7.3.2.1.7 ドライブイネーブル構成レジスタ (オフセット : 0Ch) [リセット = 0000h]

図 7-93. ドライブイネーブル構成レジスタ

15		14		13		12		11		10		9		8	
予約済み	予約済み	DRV3	DRV2	予約済み	予約済み	DRV1	DRV0	予約済み	予約済み	DRV1	DRV0	予約済み	予約済み	DRV1	DRV0
R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h
7		6		5		4		3		2		1		0	
予約済み	予約済み	DRVSEL3	DRVSEL2	予約済み	予約済み	DRVSEL1	DRVSEL0	予約済み	予約済み	DRVSEL1	DRVSEL0	予約済み	予約済み	DRVSEL1	DRVSEL0
R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R/W-0h	R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-109. ドライブイネーブル構成レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
13	DRV3	R/W	0h	DAC3 スイッチ制御 (ソフトウェア動作用に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
12	DRV2	R/W	0h	OUT2 スイッチ制御 (ソフトウェア動作用に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
9	DRV1	R/W	0h	OUT1 スイッチ制御 (ソフトウェア動作用に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
8	DRV0	R/W	0h	DAC0 スイッチ制御 (ソフトウェア動作用に構成されている場合) 0 = OFF 電圧。 1 = ON 電圧。
5	DRVSEL3	R/W	0h	DAC3 スイッチ制御選択 0 = DRVEN2 ピン。 1 = DRV3 ビット。
4	DRVSEL2	R/W	0h	OUT2 スイッチ制御選択 0 = DRVEN2 ピン。 1 = DRV2 ビット。
1	DRVSEL1	R/W	0h	OUT1 ソフトウェア スイッチ制御 0 = DRVEN1 ピン。 1 = DRV1 ビット。
0	DRVSEL0	R/W	0h	DAC0 ソフトウェア スイッチ制御 0 = DRVEN1 ピン。 1 = DRV0 ビット。

## 7.3.2.1.8 アラーム構成レジスタ (オフセット : 0Eh) [リセット = 4F00h]

図 7-94. アラーム構成レジスタ

15	14	13	12	11	10	9	8
ALMINEN	PAONDIS	予約済み	予約済み	DAC3OFF	OUT2OFF	OUT1OFF	DAC0OFF
R/W-0h	R/W-1h	R-0h	R-0h	R/W-1h	R/W-1h	R/W-1h	R/W-1h
7	6	5	4	3	2	1	0
RESETCMD[1:0]	予約済み	AMCINT	DRVENRLS	PAONRLS	DACHCRLS	DACRLS	
R/W-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-110. アラーム構成レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	ALMINEN	R/W	0h	RESET ピンの ALARMIN 機能 1 = $\overline{\text{ALARMIN}}$ 。 0 = $\overline{\text{RESET}}$ 。
15	PAONDIS	R/W	1h	PA_ON アラーム制御 0 = PA_ON はアラーム イベントの影響を受けません。 1 = アラーム イベント時に PA_ON が Low に設定されます。
11	DAC3OFF	R/W	1h	DAC3 アラーム制御 0 = DAC3 はアラーム イベントの影響を受けません。 1 = DAC3 は、アラーム イベント中オフになります。
10	OUT2OFF	R/W	1h	OUT2 アラーム制御 0 = OUT2 はアラーム イベントの影響を受けません。 1 = OUT2 は、アラーム イベント中オフになります。
9	OUT1OFF	R/W	1h	OUT1 アラーム制御 0 = OUT1 はアラーム イベントの影響を受けません。 1 = DAC3 は、アラーム イベント中オフになります。
8	DAC2OFF	R/W	1h	DAC0 アラーム制御 0 = DAC0 はアラーム イベントの影響を受けません。 1 = DAC0 は、アラーム イベント中オフになります。
7:6	RESETCMD[1:0]	R/W	0h	リセット コマンド 00 = 動作なし。 01 = 温度変換終了を待ちます。 10 = リリース DAC。 11 = スタートアップ電流モードから DAC をリリース。
4	AMCINT	R/W	0h	AMC 割り込みモード 0 = 通常動作。 1 = 自動リセット制御信号が無視される割り込みモードにデバイスを設定します。
3	DRVENRLS	R/W	0h	デバイスが割り込みモードに設定されているときの DRVEN 制御 0 = すべての内部 DRVEN スイッチ制御信号を強制的に 0 にします。 1 = DRVEN 信号の制御をイネーブルにします。
2	PAONRLS	R/W	1h	デバイスが割り込みモードに設定されているときの PA_ON 制御 0 = PA_ON ピンは Low に強制的に遷移します。 1 = PA_ON ピンは強制的に High になります。
1	DACHCRLS	R/W	1h	デバイスが割り込みモードに設定されているときの DAC 出力電流制御 0 = DAC は強制的にスタートアップ電流モードに移行します。 1 = DAC はスタートアップ電流モードから解放されます。

**表 7-110. アラーム構成レジスタ フィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
0	DACRLS	R/W	1h	デバイスが割り込みモードに設定されているときの DAC 出力制御 0 = DAC 入力コードは強制的にすべて 0 になります。 1 = DAC の入力コードにアクセスできます。

### 7.3.2.1.9 ローカル温制限度レジスタ (オフセット = 10h) [リセット = 7F80h]

図 7-95. ローカル温制限度レジスタ

15	14	13	12	11	10	9	8
LTHL[11:4]							
R/W-7Fh							
7	6	5	4	3	2	1	0
LTLL[11:4]							
R/W-80h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-111. ローカル温度制限レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	LTHL[11:4]	R/W	7Fh	これらのビットは、ローカル温度測定値と比較される高温限度の値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。
7:0	LTLL[11:4]	R/W	80h	これらのビットは、ローカル温度測定値と比較される低温リミットの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。

### 7.3.2.1.10 リモート温度上限 レジスタ (オフセット = 12h) [リセット = 7FF0h]

図 7-96. リモート温度上限 レジスタ

15	14	13	12	11	10	9	8
RTHL[11:4]							
R/W-7Fh							
7	6	5	4	3	2	1	0
RTHL[3:0]				予約済み			
R/W-Fh				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-112. リモート温度上限 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	RTHL[11:4]	R/W	7Fh	これらのビットは、リモート温度測定値と比較する温度上限の上位バイトの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。
7:4	RTHL[3:0]	R/W	Fh	これらのビットは、リモート温度測定値と比較される高温限界の下位バイトの値を決定します。このレジスタの 4 ビットの分解能は 0.0625°C です。フォーマットは TMPRANGE ビットによって指定されます。

7.3.2.1.11 リモート温度下限 レジスタ (オフセット = 14h) [リセット = 8000h]

図 7-97. リモート温度下限 レジスタ

15	14	13	12	11	10	9	8
RTLL[11:4]							
R/W-80h							
7	6	5	4	3	2	1	0
RTLL[3:0]				予約済み			
R/W-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-113. リモート温度下限 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	RTLL[11:4]	R/W	80h	これらのビットは、リモート温度測定値と比較される低温リミットの上位バイトの値を決定します。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。
7:4	RTLL[3:0]	R/W	0h	これらのビットは、リモート温度測定値と比較される低温リミットの下部バイトの値を決定します。このレジスタの 4 ビットの分解能は 0.0625°C です。フォーマットは TMPRANGE ビットによって指定されます。

7.3.2.1.12 リモート温度オフセット レジスタ (オフセット = 16h) [リセット = 0000h]

図 7-98. リモート温度オフセット レジスタ

15	14	13	12	11	10	9	8
RTOS[11:4]							
R/W-0h							
7	6	5	4	3	2	1	0
RTOS[3:0]				予約済み			
R/W-0h				R-0h			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-114. リモート温度オフセット レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	RTOS[11:4]	R/W	0h	リモート温度オフセット上位バイト。このレジスタの値は ADC 変換値に加算され、その結果がリモート温度レジスタに格納されます。このレジスタは、較正が必要なアプリケーションで、ADC 変換結果に温度オフセット値を加算または減算するために使用されます。このレジスタの LSB の分解能は 1°C です。形式は、TMPRANGE ビットによって示されます。
7:4	RTOS[3:0]	R/W	0h	リモート温度オフセット (下部バイト)。このレジスタの値は ADC 変換値に加算され、その結果がリモート温度レジスタに格納されます。このレジスタは、較正が必要なアプリケーションで、ADC 変換結果に温度オフセット値を加算または減算するために使用されます。これら 4 ビットの分解能は 0.0625°C です。TMPRANGE ビットと呼ばれる形式です。

## 7.3.2.1.13 温度構成 1 レジスタ (オフセット = 1Ah) [リセット = 0A01h]

図 7-99. 温度構成 1 レジスタ

15	14	13	12	11	10	9	8
HYS[11:4]							
R/W-0Ah							
7	6	5	4	3	2	1	0
予約済み				CONAL[2:0]		予約済み	
R-0h				R/W-0h		R-1h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-115. 温度構成 1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	HYS[11:4]	R/W	0Ah	THERM ヒステリシスの値。これらのビットは、THERM 機能に適用されるヒステリシスの量を決定します。このレジスタの LSB の分解能は 1°C です。
3:1	CONAL[2:0]	R/W	0h	ALERT 温度警報を作動させるために必要な連続して規定範囲外となる測定回数。

表 7-116. 連続アラート設定

値	連続して規定範囲外となる必須測定回数
0h	1
1h	2
3h	3
7h	4



7.3.2.1.14 温度構成 2 レジスタ (オフセット = 1Ch) [リセット = 0000h]

図 7-100. 温度構成 2 レジスタ

15	14	13	12	11	10	9	8
NC[7:0]							
R/W-0h							
7	6	5	4	3	2	1	0
予約済み						DF[1:0]	
R-0h						R/W-0h	

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-117. 温度構成 2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	NC[7:0]	R/W	0h	$\eta$ 係数値。
1:0	DF[1:0]	R/W	0h	リモート温度結果のフィルタリング量を設定します。

表 7-118.  $\eta$  係数範囲

N <sub>ADJUST</sub>			$\eta$
2 進数	16 進数	10 進数	
0111 1111	7F	127	0.950205
0000 1010	0A	10	1.003195
0000 1000	08	8	1.004153
0000 0110	06	6	1.005112
0000 0100	04	4	1.006073
0000 0010	02	2	1.007035
0000 0001	01	1	1.007517
0000 0000	00	0	1.008
1111 1111	FF	-1	1.008483
1111 1110	FE	-2	1.008966
1111 1100	FC	-4	1.009935
1111 1010	FA	-6	1.010905
1111 1000	F8	-8	1.011877
1111 0110	F6	-10	1.012851
1000 0000	80	-128	1.073829

表 7-119. デジタル フィルタの構成

値	平均化されたリモート温度測定の数
0h	平均化オフ
1h	4
2h	8
4h	未使用

### 7.3.2.1.15 デバイス ID レジスタ (オフセット = 1Eh) [リセット = 00A3h]

図 7-101. Device ID レジスタ

15	14	13	12	11	10	9	8
VERSION[7:0]							
R-0h							
7	6	5	4	3	2	1	0
ID[7:0]							
R-A3h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-120. デバイス ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	VERSION[7:0]	R	0h	デバイスのバージョン ID。変更される可能性があります。
7:0	ID[7:0]	R	A3h	デバイス識別情報。

### 7.3.2.1.16 温度上書きレジスタ (オフセット = 22h) [リセット = 0000h]

図 7-102. 温度上書きレジスタ

15	14	13	12	11	10	9	8
TEMPOW[11:4]							
R/W-0h							
7	6	5	4	3	2	1	0
TEMPOW[3:0]				予約済み			TEMPOW
R/W-0h				R-0h			R/W-0h

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-121. 温度上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	TEMPOW[11:4]	R/W	0h	温度センサ上書き値上位バイト。形式は、TMPRANGE ビットで表記されます。
7:4	TEMPOW[3:0]	R/W	0h	温度センサ上書き値下位バイト。形式は、TMPRANGE ビットで表記されます。
0	TEMPOW	R/W	0h	温度センサ上書き制御 0 = 温度センサ出力を使用して LUT をインデックス化するために使用されます。 1 = シリアル インターフェイスからアクセス可能な TEMPOW[11:0] データレジスタは、LUT のインデックスとして使用されます。

7.3.2.1.17 リセットステータスレジスタ (オフセット = 24h) [リセット = N/A]

図 7-103. リセットステータスレジスタ

15	14	13	12	11	10	9	8
予約済み				RESETSTA[3:0]			
R-0h				R-0h			
7	6	5	4	3	2	1	0
予約済み							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-122. リセットステータスレジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
11:8	RESETSTA[3:0]	R	0h	制御ステータスをリセットします。データ検証のためにレジスタを 2 回読み取ります。2 つの連続した読み取り値が一致しない場合は、データが同等になるまで、追加の読み取りコマンドを発行します。

表 7-123. 制御ステータスをリセット

値	状態
0h	アイドル
1h	デバイスの開始を待ちます
2h	EEPROM ロード開始
3h	EEPROM ロードが進行中
4h	割り込みモード
5h	出力バッファの有効な電源電圧範囲を確認します
6h	温度変換が進行中
7h	LUT/ALU を待機
8h	アラーム イベントを待機
9h	すべてのゼロコードから DAC を解放
Ah	DAC と PA_ON アサートの間のタイマー待機
Bh	スタートアップ電流モードから DAC を解放
Ch	PA_ON を設定
Dh	DRVEN スイッチ制御を解放
Eh	アラーム イベント
Fh	予約済み

## 7.3.2.1.18 ワンショット温度レジスタ (オフセット = 28h) [リセット = 0000h]

図 7-104. ワンショット温度レジスタ

15	14	13	12	11	10	9	8
TEMPONE[15:8]							
W-0h							
7	6	5	4	3	2	1	0
TEMPONE[7:0]							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-124. ワンショット温度レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	TEMPONE[15:0]	W	0h	温度センサがシャットダウン モードのときは、このレジスタに任意の値を書き込み、ワンショット温度変換をトリガします。

## 7.3.2.1.19 ソフトウェア アラーム レジスタ (オフセット = 2Ah) [リセット = 0000h]

図 7-105. ソフトウェア アラーム レジスタ

15	14	13	12	11	10	9	8
予約済み							SWALM
R-0h							R/W-0h
7	6	5	4	3	2	1	0
予約済み							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-125. ソフトウェア アラーム レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
8	SWALM	R/W	0h	ソフトウェア アラーム 1 = SWALM ビットを設定すると、アラーム イベントが開始されます。 このビットが 0 にクリアされるまで、アラーム状態は持続します。

### 7.3.2.2 SPI ページ 2: DAC 構成レジスタ情報

#### 7.3.2.2.1 DAC0 入カデータ レジスタ (オフセット = 00h) [リセット = 0000h]

図 7-106. DAC0 入カデータ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC0[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC0[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-126. DAC0 入カデータ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC0[12:0]	R	0h	DAC0[12:0] 入カデータ。

#### 7.3.2.2.2 DAC1 入カデータ レジスタ (オフセット = 02h) [リセット = 0000h]

図 7-107. DAC1 入カデータ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC1[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC1[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-127. DAC1 入カデータ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC1[12:0]	R	0h	DAC1[12:0] 入カデータ。

#### 7.3.2.2.3 DAC2 入カデータ レジスタ (オフセット = 04h) [リセット = 0000h]

図 7-108. DAC2 入カデータ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC2[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC2[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-128. DAC2 入カデータ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC2[12:0]	R	0h	DAC2[12:0] 入カデータ。

### 7.3.2.2.4 DAC3 入力データ レジスタ (オフセット = 06h) [リセット = 0000h]

図 7-109. DAC3 入力データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC3[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC3[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-129. DAC3 入力データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC3[12:0]	R	0h	DAC3[12:0] 入力データ。

### 7.3.2.2.5 DAC0 上書きレジスタ (オフセット = 08h) [リセット = 0000h]

図 7-110. DAC0 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC0OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
DAC0OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-130. DAC0 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC0OW[12:0]	R/W	0h	DAC0[12:0] がデータを上書きします。

### 7.3.2.2.6 DAC1 上書きレジスタ (オフセット = 0Ah) [リセット = 0000h]

図 7-111. DAC1 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC1OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
DAC1OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-131. DAC1 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC1OW[12:0]	R/W	0h	DAC1[12:0] がデータを上書きします。

7.3.2.2.7 DAC2 上書きレジスタ (オフセット = 0Ch) [リセット = 0000h]

図 7-112. DAC2 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC2OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
DAC2OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-132. DAC2 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC2OW[12:0]	R/W	0h	DAC2[12:0] がデータを上書きします。

7.3.2.2.8 DAC3 上書きレジスタ (オフセット = 0Eh) [リセット = 0000h]

図 7-113. DAC3 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC3OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
DAC3OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-133. DAC3 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC3OW[12:0]	R/W	0h	DAC3[12:0] がデータを上書きします。

7.3.2.2.9 CLAMP1 上書きレジスタ (オフセット : 10h) [リセット = 0000h]

図 7-114. CLAMP1 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	CLM1OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
CLM1OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-134. CLAMP1 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	CLM1OW[12:0]	R/W	0h	CLAMP1[12:0] がデータを上書きします。

### 7.3.2.2.10 CLAMP2 上書きレジスタ (オフセット : 12h) [リセット = 0000h]

図 7-115. CLAMP2 上書きレジスタ

15	14	13	12	11	10	9	8
0	0	0	CLM2OW[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
CLM2OW[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-135. CLAMP2 上書きレジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	CLM2OW[12:0]	R/W	0h	CLAMP2[12:0] がデータを上書きします。

### 7.3.2.2.11 CLAMP1 入力データ レジスタ (オフセット : 18h) [リセット = 0000h]

図 7-116. CLAMP 1 入力データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	CLM1[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
CLM1[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-136. CLAMP1 入力データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	CLM1[12:0]	R	0h	CLAMP1[12:0] 入力データ。

### 7.3.2.2.12 CLAMP2 入力データ レジスタ (オフセット : 1Ah) [リセット = 0000h]

図 7-117. CLAMP2 入力データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	CLM2[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
CLM2[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-137. CLAMP2 入力データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	CLM2[12:0]	R	0h	CLAMP2[12:0] 入力データ。



7.3.2.2.13 DAC0 LUT データレジスタ (オフセット = 20h) [リセット = 0000h]

図 7-118. DAC0 LUT データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC0LUT[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC0LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-138. DAC0 LUT データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC0LUT[12:0]	R	0h	DAC0[12:0] LUT データ。

7.3.2.2.14 DAC1 LUT レジスタ (オフセット = 22h) [リセット = 0000h]

図 7-119. DAC1 LUT データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC1LUT[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC1LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-139. DAC1 LUT データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC1LUT[12:0]	R	0h	DAC1[12:0] LUT データ。

7.3.2.2.15 DAC2 LUT レジスタ (オフセット = 24h) [リセット = 0000h]

図 7-120. DAC2 LUT データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC2LUT[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC2LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-140. DAC2 LUT データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC2LUT[12:0]	R	0h	DAC2[12:0] LUT データ。

## 7.3.2.2.16 DAC3 LUT レジスタ (オフセット = 26h) [リセット = 0000h]

図 7-121. DAC3 LUT データ レジスタ

15	14	13	12	11	10	9	8
0	0	0	DAC3LUT[12:8]				
R-0	R-0	R-0	R-0h				
7	6	5	4	3	2	1	0
DAC3LUT[7:0]							
R-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-141. DAC3 LUT データ レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	DAC3LUT[12:0]	R	0h	DAC3[12:0] LUT データ。

## 7.3.2.2.17 ブロードキャスト レジスタ (オフセット = 30h) [リセット = 0000h]

図 7-122. ブロードキャスト レジスタ

15	14	13	12	11	10	9	8
0	0	0	BRDCST[12:8]				
R-0	R-0	R-0	R/W-0h				
7	6	5	4	3	2	1	0
BRDCST[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-142. ブロードキャスト レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
12:0	BRDCST[12:0]	R/W	0h	BRDCST[12:0] データは、すべての DAC チャンネル (DAC[0:3]と CLAMP[1:2]) に同時に送信されます。

### 7.3.2.3 SPI ページ 4 : LUT0 および LUT1 構成レジスタ情報

ページ 4 には、 $-48^{\circ}\text{C}$  から  $152^{\circ}\text{C}$  まで  $4^{\circ}\text{C}$  刻みで LUT0 および LUT1 の値が格納されています。 $24^{\circ}\text{C}$  に対応する増分はありません。これは  $24^{\circ}\text{C}$  がベースラインであり、対応する LUT 値が 13 ビットの BASE 値だからです。

各アドレス行には、DELTA レジスタのペアとそれに対応する SECDED パリティおよびハミング ビットが格納されています。LUT では、DELTA 値は単調関数を表す必要があります。関数は増加または減少のいずれかであり、各 DAC BASE レジスタの POL ビットによって決まります。デルタ値は符号なしです。

DAC0 および DAC1 の BASE 値と、それに対応する SECDED コードはアドレス 0x64 から 0x6A に格納されています。

LUT エントリを更新する際の手順は、まず LUT を無効化し、エントリを更新してから、再度 LUT を有効化することです。

#### 7.3.2.3.1 DELTA レジスタ (オフセット = 00h - 62h) [リセット = 00FFh]

アドレス	名称
0x00	DELTA <sub>n</sub> 48 ( $-48^{\circ}\text{C}$ )
0x02	DELTA <sub>n</sub> 44 ( $-44^{\circ}\text{C}$ )
↓	↓
0x22	DELTA <sub>p</sub> 20 ( $20^{\circ}\text{C}$ )
0x24	DELTA <sub>p</sub> 28 ( $28^{\circ}\text{C}$ )
↓	↓
0x60	DELTA <sub>p</sub> 148 ( $148^{\circ}\text{C}$ )
0x62	DELTA <sub>p</sub> 152 ( $152^{\circ}\text{C}$ )

図 7-123. DELTA レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]			予約済み		予約済み	予約済み
R/W-0h	R/W-0h			R-0h		R-0h	R-0h
7	6	5	4	3	2	1	0
DAC1[3:0]			DAC0[3:0]				
R/W-Fh			R/W-Fh				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-143. DELTA レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:4	DAC1[3:0]	R/W	Fh	4 ビット LUT1 エントリ
3:0	DAC0[3:0]	R/W	Fh	4 ビット LUT0 エントリ

### 7.3.2.3.2 DAC0 BASE レジスタ (オフセット = 64h - 66h) [リセット = 0000h]

アドレス	名称
0x64	DAC0 BASE (上位)
0x66	DAC0 BASE (下位)

図 7-124. DAC0 BASE (上位) レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]				予約済み	予約済み	予約済み
R/W-0h	R/W-0h				R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
予約済み	予約済み	DAC0POL	DAC0[12:8]				
R-0h	R-0h	R/W-0h	R/W-0h				

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-144. DAC0 BASE (上位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
5	DAC0POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC0BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-125. DAC0 BASE (下位) レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]				予約済み	予約済み	予約済み
R/W-0h	R/W-0h				R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
DAC0BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-145. DAC2 BASE (下位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:0	DAC0BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

7.3.2.3.3 DAC1 BASE レジスタ (オフセット = 68h - 6Ah) [リセット = 0000h]

アドレス	名称
0x68	DAC1 BASE (上位)
0x6A	DAC1 BASE (下位)

図 7-126. DAC1 BASE (上位) レジスタ

15	14	13	12	11	10	9	8	
P	HAMM[3:0]			予約済み	予約済み	予約済み		
R/W-0h	R/W-0h			R-0h	R-0h	R-0h		
7	6	5	4	3	2	1	0	
予約済み	予約済み	DAC1POL	DAC1[12:8]					
R-0h	R-0h	R/W-0h	R/W-0h					

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-146. DAC1 BASE (上位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
5	DAC1POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC1BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (24°C における LUT 出力)。

図 7-127. DAC1 BASE (下位) レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]			予約済み	予約済み	予約済み	
R/W-0h	R/W-0h			R-0h	R-0h	R-0h	
7	6	5	4	3	2	1	0
DAC1BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-147. DAC1 BASE (下位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:0	DAC1BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (24°C における LUT 出力)。

### 7.3.2.4 SPI ページ 5: LUT2 および LUT3 構成レジスタ情報

ページ 5 には、 $-48^{\circ}\text{C}$  から  $152^{\circ}\text{C}$  まで  $4^{\circ}\text{C}$  刻みで LUT2 および LUT3 の値が格納されています。 $24^{\circ}\text{C}$  に対応する増分はありません。これは  $24^{\circ}\text{C}$  がベースラインであり、対応する LUT 値が 13 ビットの BASE 値だからです。

各アドレス行には、DELTA レジスタのペアとそれに対応する SECDED パリティおよびハミング ビットが格納されています。LUT では、DELTA 値は単調関数を表す必要があります。関数は増加または減少のいずれかであり、各 DAC BASE レジスタの POL ビットによって決まります。デルタ値は符号なしです。

DAC2 および DAC3 の BASE 値と、それに対応する SECDED コードはアドレス  $0x64$  から  $0x6A$  に格納されています。

LUT エントリを更新する際の手順は、まず LUT を無効化し、エントリを更新してから、再度 LUT を有効化することです。

#### 7.3.2.4.1 DELTA レジスタ (オフセット = $00h - 62h$ ) [リセット = $00FFh$ ]

アドレス	名称
0x00	DELTA <sub>n</sub> 48 ( $-48^{\circ}\text{C}$ )
0x02	DELTA <sub>n</sub> 44 ( $-44^{\circ}\text{C}$ )
↓	↓
0x22	DELTA <sub>p</sub> 20 ( $20^{\circ}\text{C}$ )
0x24	DELTA <sub>p</sub> 28 ( $28^{\circ}\text{C}$ )
↓	↓
0x60	DELTA <sub>p</sub> 148 ( $148^{\circ}\text{C}$ )
0x62	DELTA <sub>p</sub> 152 ( $152^{\circ}\text{C}$ )

図 7-128. DELTA レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]			予約済み		予約済み	予約済み
R/W-0h	R/W-0h			R-0h		R-0h	R-0h
7	6	5	4	3	2	1	0
DAC3[3:0]				DAC2[3:0]			
R/W-Fh				R/W-Fh			

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-148. DELTA レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:4	DAC3[3:0]	R/W	Fh	4 ビット LUT3 エントリ
3:0	DAC2[3:0]	R/W	Fh	4 ビット LUT2 エントリ

7.3.2.4.2 DAC2 BASE レジスタ (オフセット = 64h - 66h) [リセット = 0000h]

アドレス	名称
0x64	DAC2 BASE (上位)
0x66	DAC2 BASE (下位)

図 7-129. DAC2 BASE (上位) レジスタ

15	14	13	12	11	10	9	8	
P	HAMM[3:0]			予約済み	予約済み	予約済み		
R/W-0h	R/W-0h			R-0h	R-0h	R-0h		
7	6	5	4	3	2	1	0	
予約済み	予約済み	DAC2POL	DAC2[12:8]					
R-0h	R-0h	R/W-0h	R/W-0h					

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-149. DAC2 BASE (上位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
5	DAC2POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数を実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC2BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-130. DAC2 BASE (下位) レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]			予約済み	予約済み	予約済み	
R/W-0h	R/W-0h			R-0h	R-0h	R-0h	
7	6	5	4	3	2	1	0
DAC2BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-150. DAC2 BASE (下位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:0	DAC2BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。

### 7.3.2.4.3 DAC3 BASE レジスタ (オフセット = 68h - 6Ah) [リセット = 0000h]

アドレス	名称
0x68	DAC3 BASE (上位)
0x6A	DAC3 BASE (下位)

図 7-131. DAC3 BASE (上位) レジスタ

15	14	13	12	11	10	9	8	
P	HAMM[3:0]			予約済み	予約済み	予約済み		
R/W-0h	R/W-0h			R-0h	R-0h	R-0h		
7	6	5	4	3	2	1	0	
予約済み	予約済み	DAC3POL	DAC3[12:8]					
R-0h	R-0h	R/W-0h	R/W-0h					

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-151. DAC3 BASE (上位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
5	DAC3POL	R/W	0h	LUT インクリメント極性制御: 1: この設定により、単調に減少する LUT 伝達関数が実現します。 0: この設定により、LUT 伝達関数が単調に増加します。
4:0	DAC3BASE[12:8]	R/W	0h	LUT BASE 値ビット [12:8] (+24°C における LUT 出力)。

図 7-132. DAC3 BASE (下位) レジスタ

15	14	13	12	11	10	9	8
P	HAMM[3:0]			予約済み	予約済み	予約済み	
R/W-0h	R/W-0h			R-0h	R-0h	R-0h	
7	6	5	4	3	2	1	0
DAC3BASE[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-152. DAC3 BASE (下位) レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	P	R/W	0h	パリティビット
14:11	HAMM[3:0]	R/W	0h	ハミング ビット
7:0	DAC3BASE[7:0]	R/W	0h	LUT BASE 値ビット [7:0] (+24°C における LUT 出力)。



### 7.3.2.5 SPI ページ 15 : ノートパッド レジスタ情報

ページ 15 には、任意のデータ ストレージ用の 20 バイトのメモリが含まれています。これらのデータは、デバイスの動作に影響を与えません。これらのレジスタのデータにアクセスするには、LUT および ALU の機能を無効にします。LUT または ALU が有効になっている場合、ノートパッド レジスタへの書き込みコマンドはブロックされ、読み取りデータは無効になります。SECCDED エンジン、メモリのこのセクションには適用されません。

#### 7.3.2.5.1 ノートパッド レジスタ (オフセット = 00h~12h) [リセット = 0000h]

アドレス	名称
0x00	ノートパッド 0-1
↓	↓
0x12	ノートパッド 18-19

図 7-133. ノートパッド x-y レジスタ

15	14	13	12	11	10	9	8
パッド x[7:0]							
R/W-0h							
7	6	5	4	3	2	1	0
パッド y[7:0]							
R/W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-153. ノートパッド レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	パッド x[7:0]	R/W	0h	任意のデータストレージ用の 20 バイトのメモリ。このデータは、デバイスの動作に影響を与えません。
7:0	パッド y[7:0]	R/W	0h	任意のデータストレージ用の 20 バイトのメモリ。このデータは、デバイスの動作に影響を与えません。

#### 7.3.2.5.2 EEPROM バーン レジスタ (オフセット = 7Ch) [リセット = 0000h]

図 7-134. EEPROM バーン レジスタ

15	14	13	12	11	10	9	8
EEBURN[7:0]							
W-0h							
7	6	5	4	3	2	1	0
予約済み							
W-0h							

凡例: R/W = 読み出し / 書き込み、R = 読み出し専用、-n = リセット後の値

表 7-154. EEPROM バーン レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:8	EEBURN[7:0]	W	0h	EEPROM バーン コマンドレジスタ EEBURN[7:0] に 0xE4 を書き込むと、EEPROM 書き込みシーケンスが開始されます。

## 8 アプリケーションと実装

### 注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 アプリケーション情報

AFE10004-EP デバイスの主な用途は、パワーアンプ (PA) のゲート バイアス制御を供給することです。内蔵スイッチにより、温度調整されたオン電圧と静的で低い電位のオフ電圧の間で、ゲート バイアスを切り替えることができます。このアプリケーションは、ユーザー定義の伝達関数係数に基づいて DAC 出力を調整する温度参照テーブルによって、より効率的に動作します。これらの係数により、特定の PA の温度性能に合わせてバイアス電圧を最適化できます。

さらに、AFE10004-EP にはアラーム状態を監視し、それに応じてゲート電圧を遮断し、割り込み信号を送信してこれらの事象時に PA を保護する機能があります。

#### 8.1.1 出力スイッチング タイミング

外付けの出力コンデンサはノイズ フィルタリングを可能にし、またデバイスの出力チャネルでの高速スイッチングを可能にします。次のように、静的チャネルの出力に大きなコンデンサを接続できます: DAC1、DAC2、CLAMP1、CLAMP2。より低容量のコンデンサは、ダイナミック チャネルの DAC0、DAC3、OUT1、OUT2 に接続できます。このコンデンサ配置により、大容量のコンデンサが小容量のコンデンサを迅速に充電できるため、DAC 出力バッファに頼る必要がなくなります。

図 8-1 に、OUT1 チャネルのスイッチ配置の概略モデルを示します。スイッチのオン抵抗は、 $R_{SW1}$  および  $R_{SW2}$  で表されます。オン抵抗は「電気的特性」のチャネルについて規定されています。セトリングタイムは本質的に RC 機能であるため、この抵抗は主にスイッチング イベント後の  $V_{OUT1}$  のセトリングタイムを制限します。

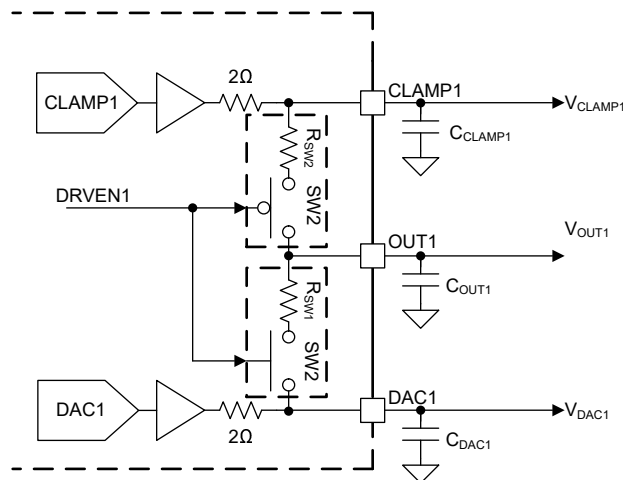


図 8-1. スイッチング過渡

たとえば、DRVEN1 が Low 状態から High 状態に変化する場合について考えてみます。VOUT1 の定常状態は、スイッチ イベントの前の  $V_{CLAMP}$  と等しくなります。DRVEN1 が High になると、SW2 は閉じ、 $C_{OUT1}$  と  $C_{DAC1}$  を互いに接続します。これらのコンデンサが並列接続された時点で、各コンデンサの両端の電圧は新しい電圧に等しくなります。次の式で  $V_{CDAC||COUT}$  と記述されるこの電圧は、各コンデンサに蓄積される電荷量を求めることで計算できます。並列接続された 2 つのコンデンサの総電荷量は、それぞれのコンデンサの電荷量の合計に等しくなります。

$$Q_{CDAC||COUT} = Q_{CDAC} + Q_{COUT} \quad (9)$$

$$V_{CDAC||COUT}(C_{DAC1} + C_{OUT1}) = V_{DAC1} \times C_{DAC1} + V_{OUT1} \times C_{OUT1} \quad (10)$$

$$V_{CDAC||COUT} = \frac{V_{DAC1} \times C_{DAC1} + V_{OUT1} \times C_{OUT1}}{C_{DAC1} + C_{OUT1}} \quad (11)$$

図 8-2 に記載されている「容量性セトリング期間」として説明される、2 つの出力が等しくなるまでに必要な時間は、以下の式を使って計算されます。CLAMP1 は DAC1 より低いいため、 $V_{OUT1}$  は充電機能として表すことができます。

$$V_{OUT1}(t) = \left( V_{CDAC||COUT} - V_{OUT1}(t_0) \right) \left( 1 - e^{-\frac{t}{R_{SW1} \times C_{OUT1}}} \right) + V_{OUT1}(t_0) \quad (12)$$

容量性セトリング期間中、 $V_{DAC1}$  は放電 RC 機能として表されます。

$$V_{DAC1}(t) = V_{DAC1}(t_0) - \left( V_{DAC1}(t_0) - V_{CDAC||COUT} \right) \left( 1 - e^{-\frac{t}{R_{SW1} \times C_{OUT1}}} \right) \quad (13)$$

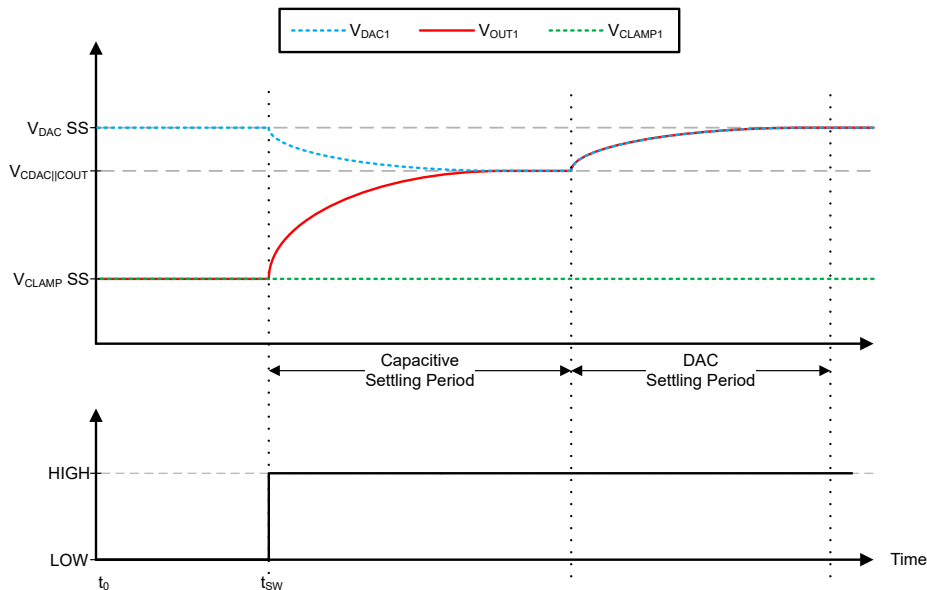


図 8-2. 時間の切り替え

コンデンサを一緒に接続すると、出力はすぐに  $V_{CDAC||COUT}$  に変化しますが、その期間が経過すると、DAC 出力バッファは  $C_{OUT1}$  を  $V_{DAC1}$  値まで充電し続けます。最終的な遷移のセトリング タイムは、DAC 出力の直列抵抗、スイッチ抵抗、および DAC にかかる容量負荷によって形成される RC 特性に依存します。さらに、DAC の出力電流が制限されます。

図 8-3 と図 8-4 に、静的チャンネルに  $10\mu\text{F}$  のコンデンサを、動的チャンネルに  $100\text{nF}$  のコンデンサを搭載したアプリケーションでのスイッチング過渡現象を示します。図 8-5 に、OUT 信号が DAC 出力に切り替わる際の小信号のセトリング タイムを示します。

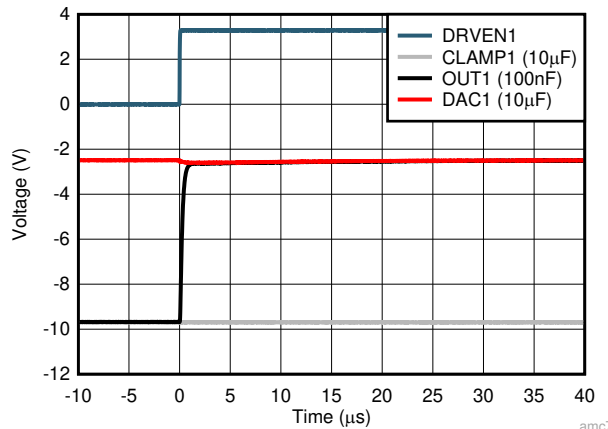


図 8-3. CLAMP から DAC へのスイッチの応答

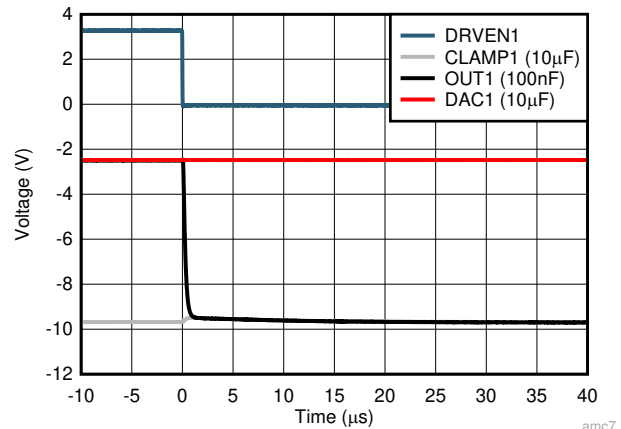


図 8-4. DAC から CLAMP へのスイッチの応答

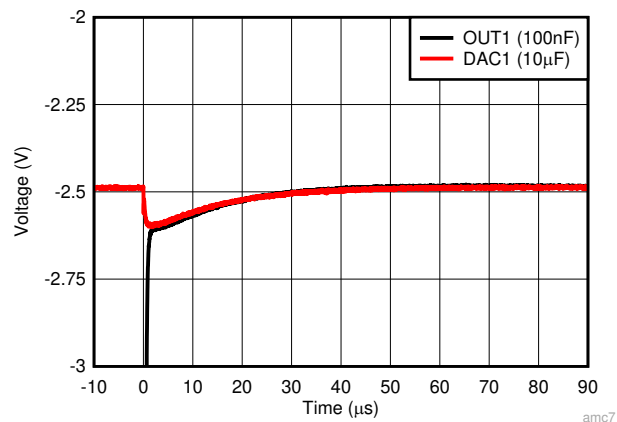


図 8-5. CLAMP から DAC への小型過渡スイッチ応答

大容量のコンデンサは、部品の小型化が求められる用途では使用が制限される可能性があります。この要件により、静的チャネルのコンデンサは動的チャネルのコンデンサよりも桁違いに大きくならないように選定されます。例えば、静的チャネルに 10nF、動的チャネルに 1nF を使用した場合、DAC のセリング性能が充電時間を支配します。図 8-6 は、この場合のスイッチ応答を示します。

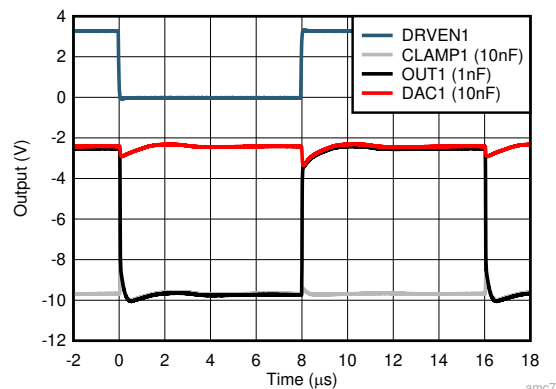


図 8-6. 低静電容量スイッチの応答

## 8.2 代表的なアプリケーション

### 8.2.1 LDMOS パワー アンプ (PA) 向け温度補償型バイアス ジェネレータ

AFE10004-EP の典型的な用途は、LDMOS PA のゲート電圧にバイアスをかけて、ドレイン電流を一定に保つことです。パワー アンプをイネーブルするには正のバイアスが必要で、ドレイン電流は広い温度範囲にわたって一定にする必要があります。AFE10004-EP のリモート温度センサまたはローカル温度センサを使用すると、PA の温度を測定し、それに応じてバイアス電圧を調整することができます。AFE10004-EP の D+ ピンと D- ピンは、パワーアンプに近く配置されているリモートダイオードに接続されます。

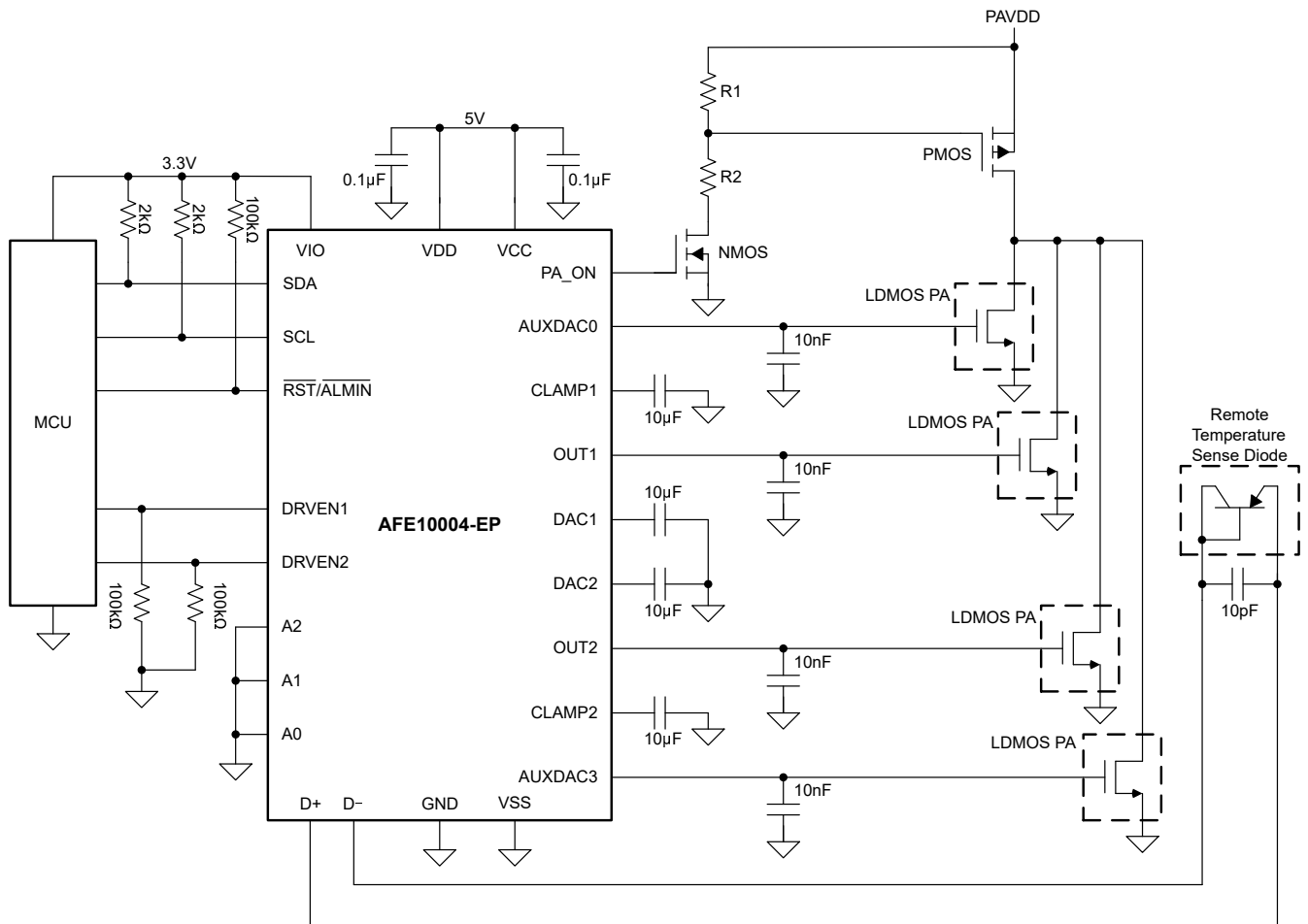


図 8-7. 代表的な LDMOS アプリケーション

### 8.2.1.1 設計要件

図 8-7 に示されている回路の設計要件を、表 8-1 に示します。

表 8-1. 設計要件

パラメータ	値
$V_{IO}$	3.3V
$V_{DD}$	5V
$V_{CC}$	4.5V ~ 5.5V
$V_{SS}$	0V
DAC の出力範囲	0V ~ $V_{CC}$
リモート温度センシング	1 個のリモート温度ダイオードドライバ
パワー アンプからの PAVDD 絶縁	外部 PMOS
パワーオン時の PA バイアス電圧	0V

### 8.2.1.2 詳細な設計手順

設計プロセスを円滑に進めるために、以下のパラメータを使用します。

- VCC および VSS 電圧の値
- DAC の出力電圧範囲
- リモート温度センシング
- PA\_ON を使用したパワー アンプからの PAVDD 絶縁

#### 8.2.1.2.1 電源電圧の選択

LDMOS アプリケーションでは、DAC 範囲が正であることを確認します。AFE10004-EP を正の範囲で動作させるには、VSS 電源ピンをグランドに接続し、VCC 電源ピンを 4.5V ~ 5.5V の範囲でバイアスします。DAC の最大出力は VCC ピンの電圧よりも低くなるよう制限されます。出力には VCC 電源からのヘッドルームが必要で、DAC が電流を供給するとき追加の電圧が必要です。

#### 8.2.1.2.2 DAC の出力電圧範囲

DAC の電圧出力は次の式で表しますが、出力の最大値は VCC 電源によって制限されます。

$$V_{OUT}(DACIN) = -10V \times \left(1 - \frac{DACIN}{8192}\right) \quad (14)$$

#### 8.2.1.2.3 温度センシング アプリケーション

AFE10004-EP には、ローカル温度および温度ダイオードドライバがあります。図 8-8 に、温度ダイオードドライバ入力の標準的な構成を示します。追加のノイズ除去を実現するために、リモート温度センサの入力端子間にバイパス コンデンサを配置します。温度特性に優れた性能を発揮するため、高品質のセラミック コンデンサ (タイプ NP0 または X7R) を使用します。セクション 6.3.3.3 も参照してください。

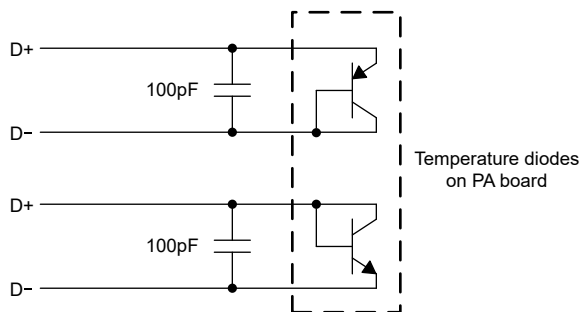


図 8-8. リモート温度センサ

### 8.2.1.2.4 パワー アンプからの PAVDD 絶縁

PAVDD 電圧は、パワーアンプのドレイン電圧からシリーズ接続された PMOS トランジスタによって分離されています。PMOS トランジスタが起動されると、PAVDD 電源電圧がパワーアンプのドレインピンへ接続されます。PMOS トランジスタは、PAVDD から PAVDD (R2/(R1+R2)) へのスイング分圧器によって駆動されます。図 8-7 に示されている NMOS トランジスタは、AFE10004-EP の PA\_ON 出力に接続されています。

### 8.2.1.3 アプリケーション曲線

図 8-9 に、AFE10004-EP を正範囲に構成した状態での起動時の OUT1、CLAMP1、PA\_ON の出力を示します。

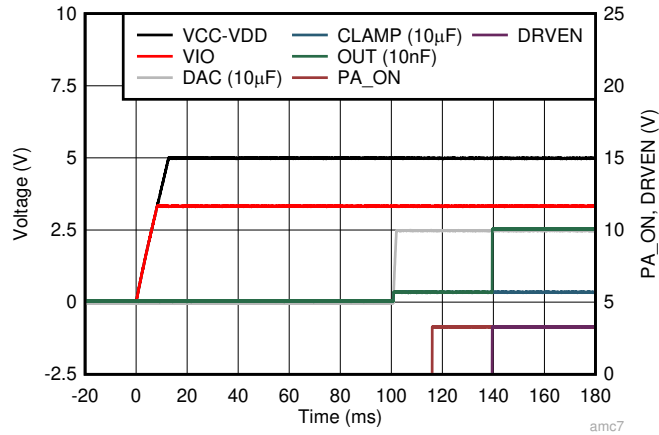


図 8-9. 正範囲のパワーオン応答

### 8.2.2 窒化ガリウム (GaN) パワー アンプ (PA) 用温度補償バイアス発生器

AFE10004-EP の典型的な用途は、RF システムにおける GaN パワー アンプのバイアス供給です。これらの用途では、バイアス電圧が負の値であり、動作温度範囲全体にわたって調整されることが求められ、PA を通るドレイン電流を一定に保ちます。AFE10004-EP のリモート温度センサまたはローカル温度センサを使用すると、PA の温度を測定し、それに応じてバイアス電圧を調整することができます。AFE10004-EP の D+ ピンと D- ピンは、パワーアンプに近く配置されているリモート ダイオードに接続されます。

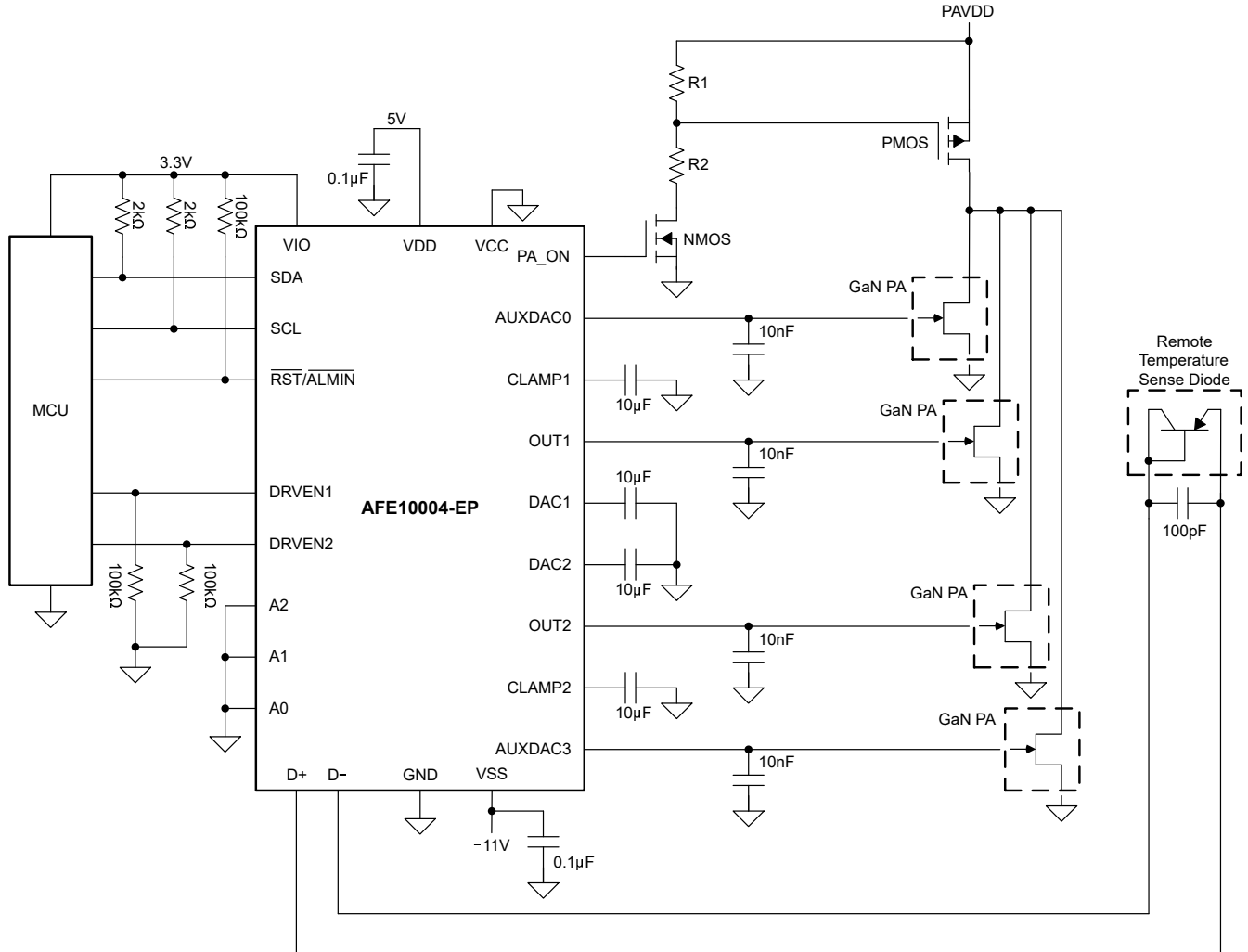


図 8-10. 代表的な GaN アプリケーション



### 8.2.2.1 設計要件

図 8-10 に示されている回路の設計要件を、表 8-2 に示します。

表 8-2. 設計要件

パラメータ	値
V <sub>IO</sub>	3.3V
V <sub>DD</sub>	5V
V <sub>CC</sub>	0V
V <sub>SS</sub>	-4.5V ~ -11V
DAC の出力範囲	-10V または V <sub>SS</sub> (どちらか大きい方) から 0V
リモート温度センシング	1 個のリモート温度ダイオードドライバ
パワー アンプからの PAVDD 絶縁	外部 PMOS
パワーオン時の PA バイアス電圧	V <sub>SS</sub>

### 8.2.2.2 詳細な設計手順

この設計プロセスでは、以下のパラメータを使用します。

- VCC および VSS 電圧の値
- DAC の出力電圧範囲
- リモート温度センシング
- PA\_ON を使用したパワー アンプからの PAVDD 絶縁

#### 8.2.2.2.1 電源電圧の選択

GaN アプリケーションでは、DAC の範囲は負です。AFE10004-EP を負の範囲で動作させるには、VSS ピンが -4.5V ~ -11V の間に VCC ピンをグランドに接続します。DAC の出力範囲は -10V から 0V までですが、注意点として、DAC の出力電圧は VSS ピンの電圧 (供給電圧のヘッドルームを含む) よりも低くならないようにします。DAC がシンク電流の場合、ヘッドルームは大きくなります。

#### 8.2.2.2.2 DAC の出力電圧範囲

DAC の電圧出力は次の式で表されますが、出力の最小値は V<sub>SS</sub> 電源により制限されます。

$$V_{OUT}(DACIN) = -10V \times \left(1 - \frac{DACIN}{8192}\right) \quad (15)$$

#### 8.2.2.3 アプリケーション曲線

図 8-11 に、AFE10004-EP を負範囲に構成した状態での起動時の OUT1、CLAMP1、PA\_ON の出力を示します。

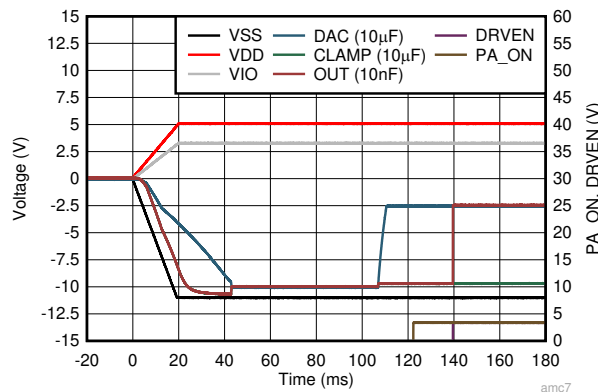


図 8-11. 負範囲のパワーオン応答

## 8.3 初期設定

デバイス EEPROM の初期プログラミングを行うには、次の手順に従います：

1. LUT 構成レジスタ (ページ 1、アドレス 0x0A) の LUTDIS フィールドに 1 を書き込みます。
2. CLAMP1 上書きおよび CLAMP2 上書きレジスタ (ページ 2、アドレス 0x10 ~ 0x13) に希望する DAC コードを書き込みます。
3. ページ 4 およびページ 5 に、希望する DAC の BASE 値、極性、および伝達係数を書き込みます。
4. ページ 1 にある他の EEPROM レジスタを適宜構成します。
5. レジスタ値が設定されたら、プログラム コード 0xE4 を EEPROM バーン レジスタ (ページ 15、アドレス 0x7C) に書き込むことで、これらの値が不揮発性 EEPROM メモリにミラーリングされます。AMC ステータス レジスタ (ページ 1、アドレス 0x05) の EERDY フィールドは、EEPROM のプログラミングが完了したことを示します。
6. デバイスの電源を切って再投入するか、ソフトウェアリセットを発行するか、またはデバイスの LUTDIS フィールドに 0 を書き込んで LUT モードに移行します。

## 8.4 電源に関する推奨事項

電源投入の順序は特に必要ありませんが、すべての電源がパワーグッド スレッショルドに達するまで、デバイスはリセット状態のままであることを注意してください。

負の電圧が最初に VSS に印加されるアプリケーションでは、VIO や VDD などの他の電源ピンにも小さな負の電圧が存在する可能性があります。電源ピンの負電圧は絶対最大定格に記載されている値を超える可能性があります。これらの電圧は固有の回路から作成されるため、電圧レベルは安全です。

## 8.5 レイアウト

### 8.5.1 レイアウトのガイドライン

- すべての電源ピンには、低 ESR のセラミック バイパス コンデンサを使用してグラウンドにバイパス接続してください。一般的に推奨されるバイパス コンデンサは、1 $\mu$ F の容量を持つセラミック コンデンサで、誘電体には X7R または NP0 が使用されます。
- DAC[0:3]、CLAMP[1:2]、および OUT[1:2] ピンには、できるだけデバイスの近くにコンデンサを配置します。この配置により、スイッチング経路における寄生インダクタンスや抵抗の影響を低減できます。寄生インダクタンスと抵抗は、出力のセトリング タイムを遅らせます。
- デバイスのサーマルパッドは、大きな銅の面積の場所に接続してください。可能であれば、グラウンド プレーンに接続するのが望ましいです。
- 出力バイアス電圧の温度補償にローカル温度センサを使用する場合は、デバイスを PA の近くに配置し、可能であれば熱伝導のために同じグラウンド プレーンを共有してください。

## 8.5.2 レイアウト例

### 8.5.2.1 正の出力範囲のレイアウト例

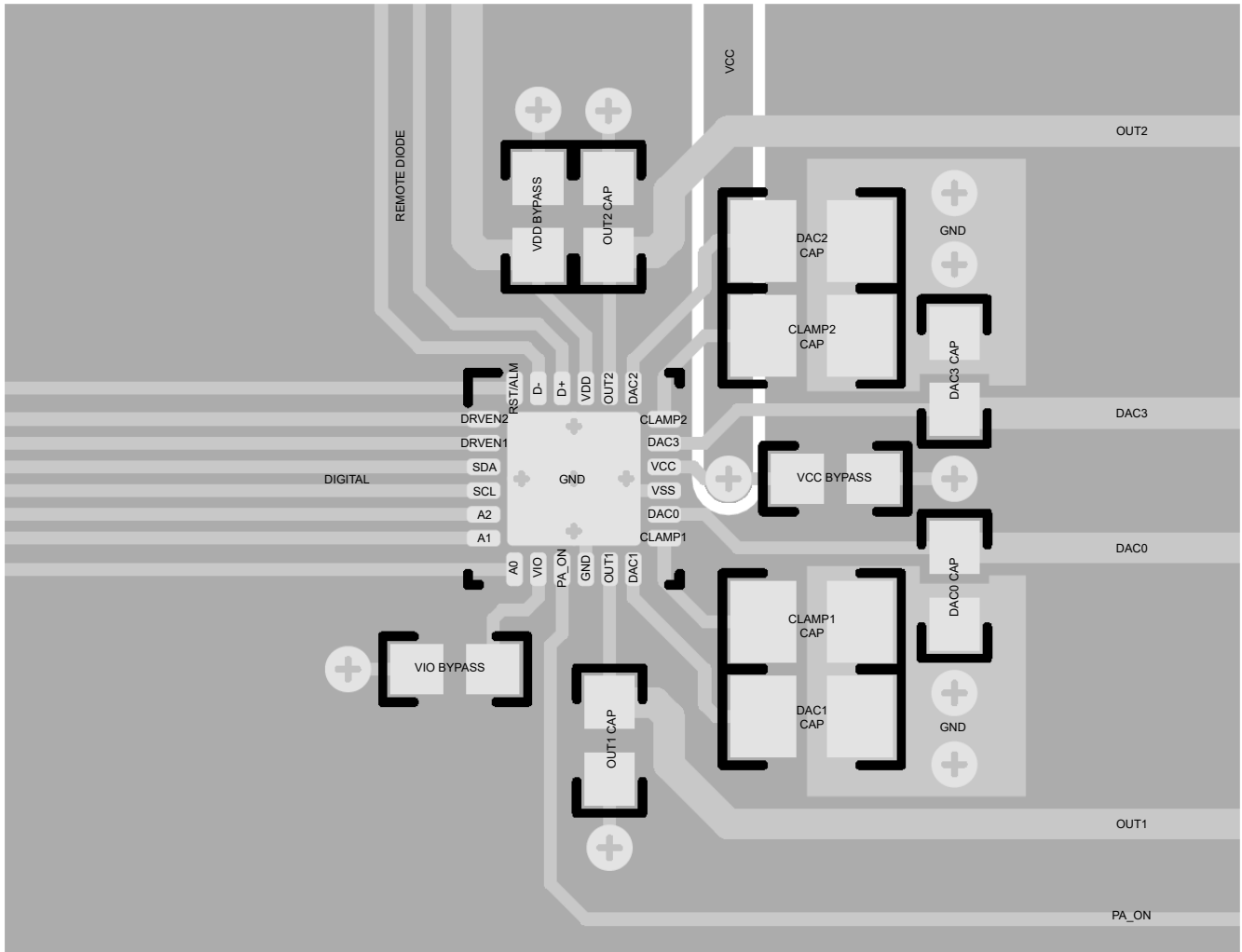


図 8-12. 正の出力のレイアウト例

8.5.2.2 負の出力範囲のレイアウト例

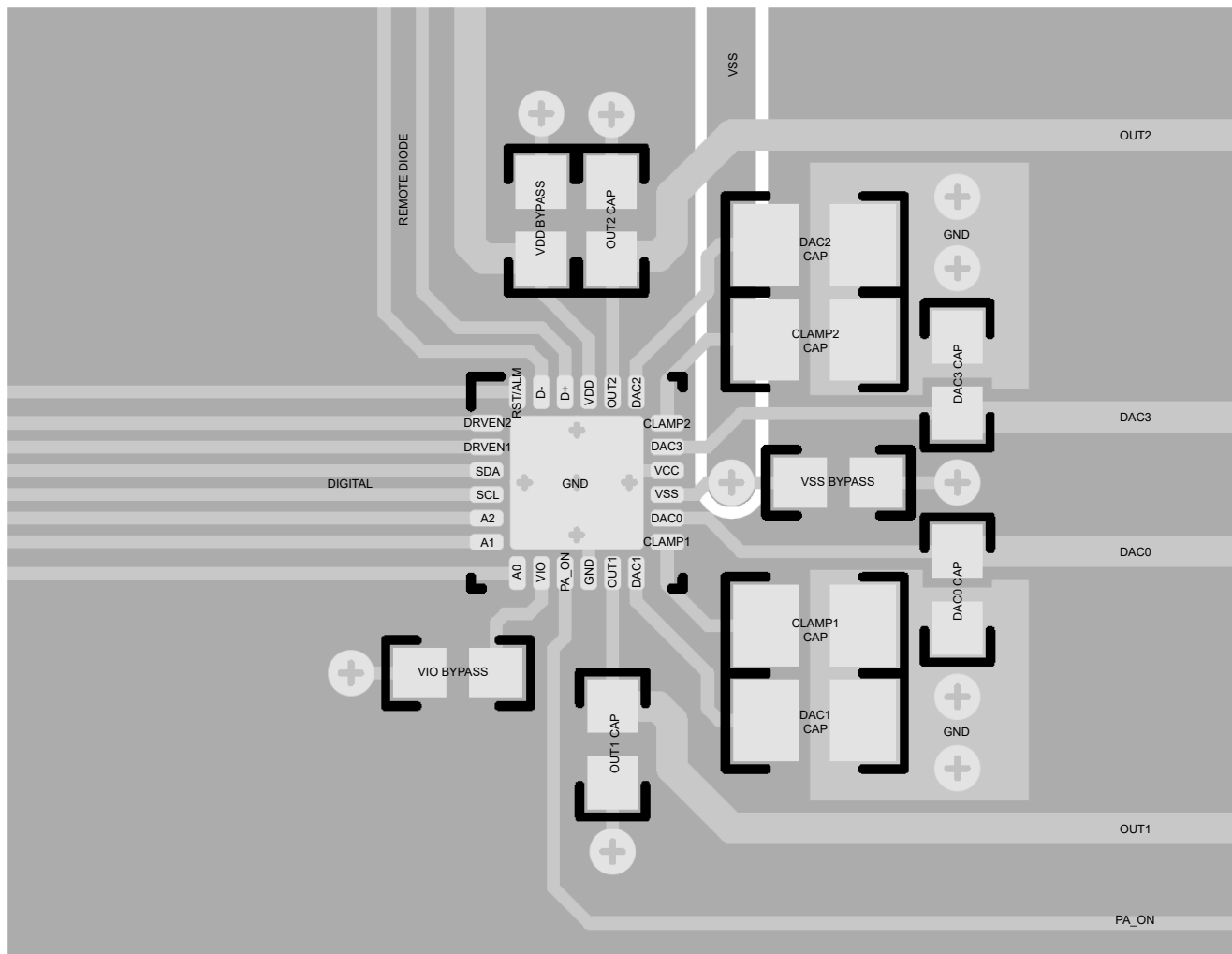


図 8-13. 負の出力レイアウトの例

## 9 デバイスおよびドキュメントのサポート

### 9.1 ドキュメントのサポート

#### 9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『[AFE10004EVM ユーザー ガイド](#)』

### 9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.3 サポート・リソース

テキサス・インスツルメンツ **E2E™ サポート・フォーラム**は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (June 2025) to Revision A (December 2025)	Page
• データシートのステータスを「事前情報」から「量産データ」に更新.....	1

日付	改訂	注
June 2025	*	初版。

## 11 メカニカル、パッケージ、および注文情報

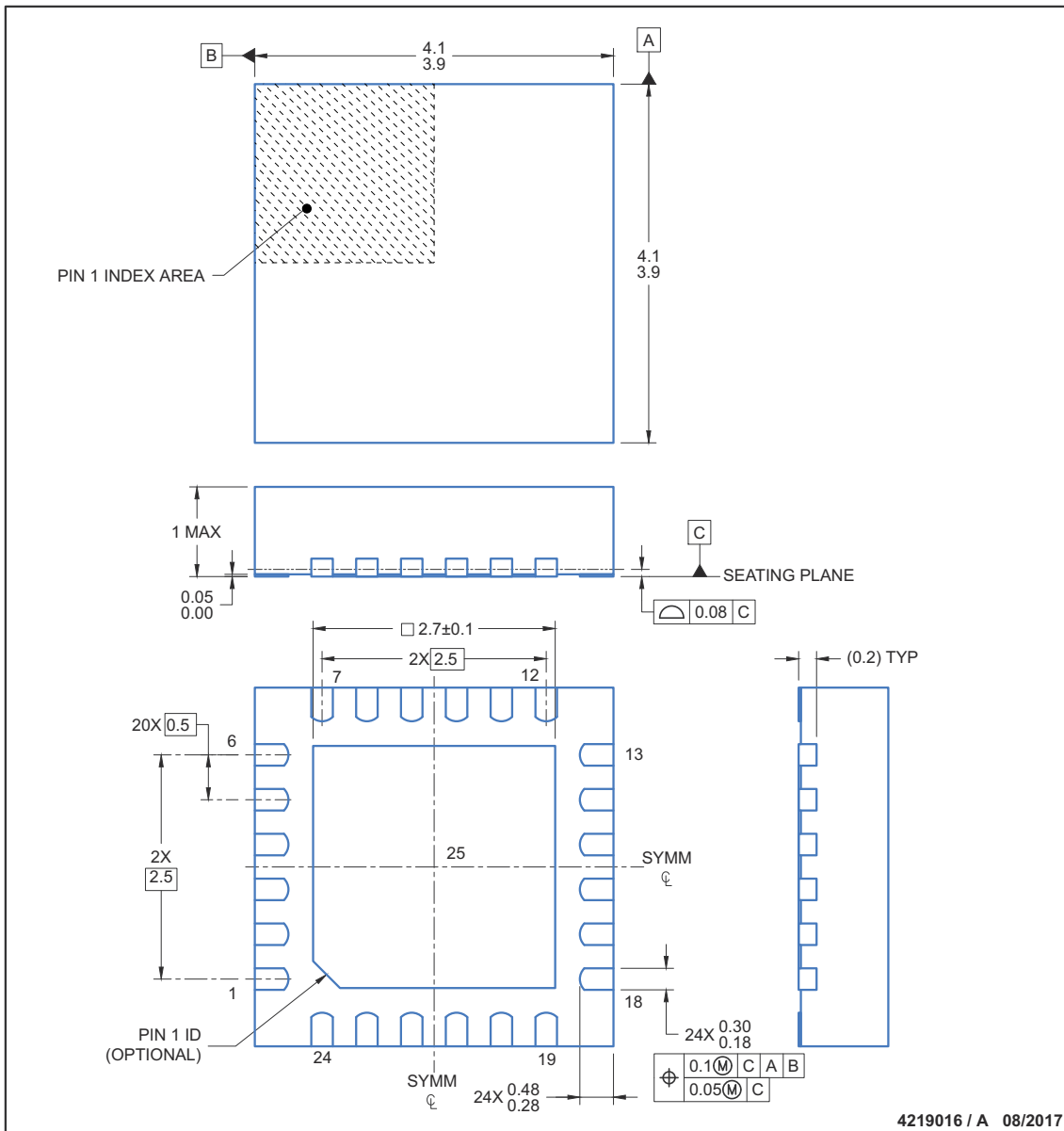
以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGE OUTLINE**

**VQFN - 1 mm max height**

**RGE0024H**

PLASTIC QUAD FLATPACK- NO LEAD



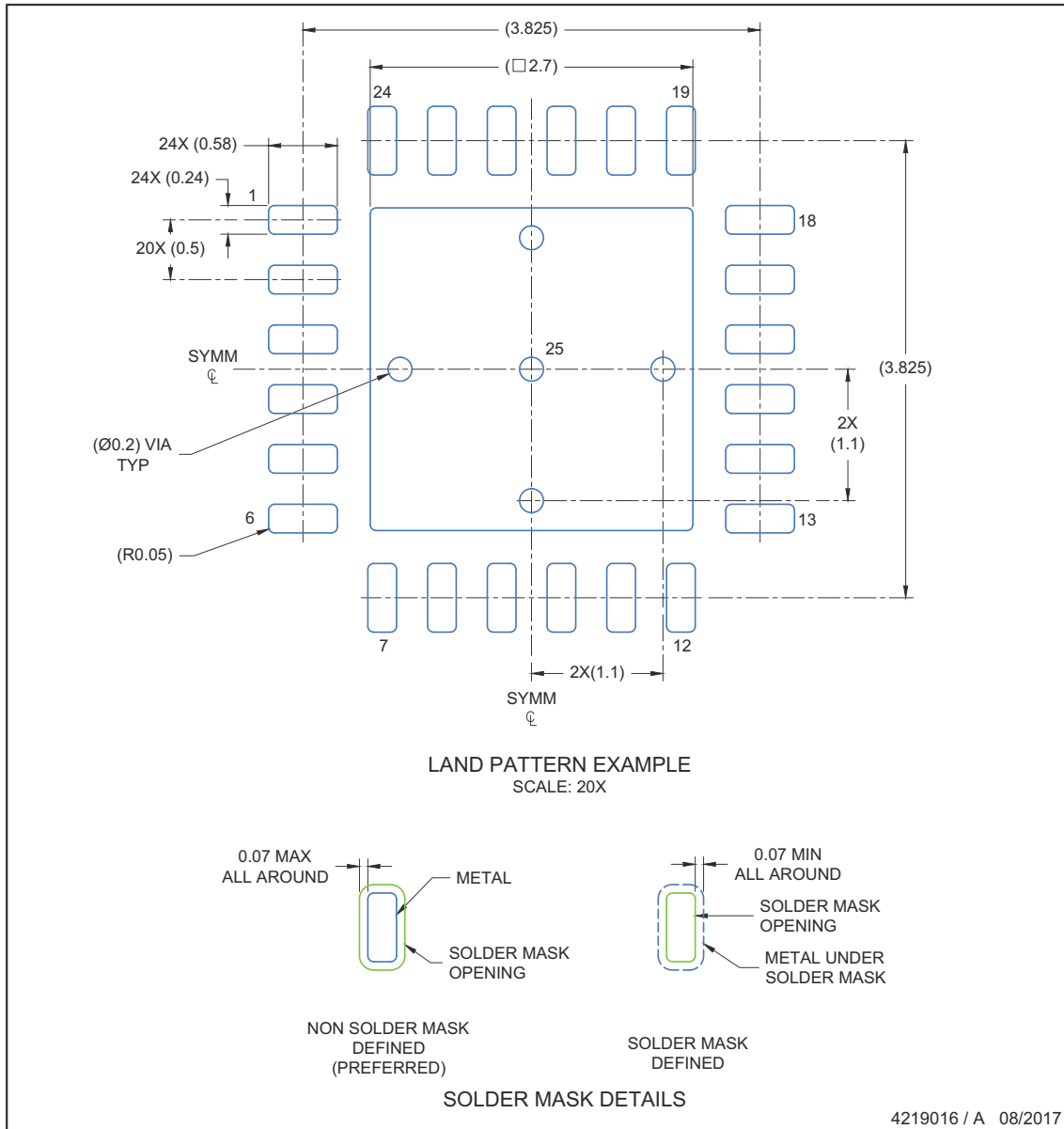
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

**EXAMPLE BOARD LAYOUT**  
**VQFN - 1 mm max height**

**RGE0024H**

PLASTIC QUAD FLATPACK- NO LEAD



NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sluea271](http://www.ti.com/lit/sluea271)).
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.

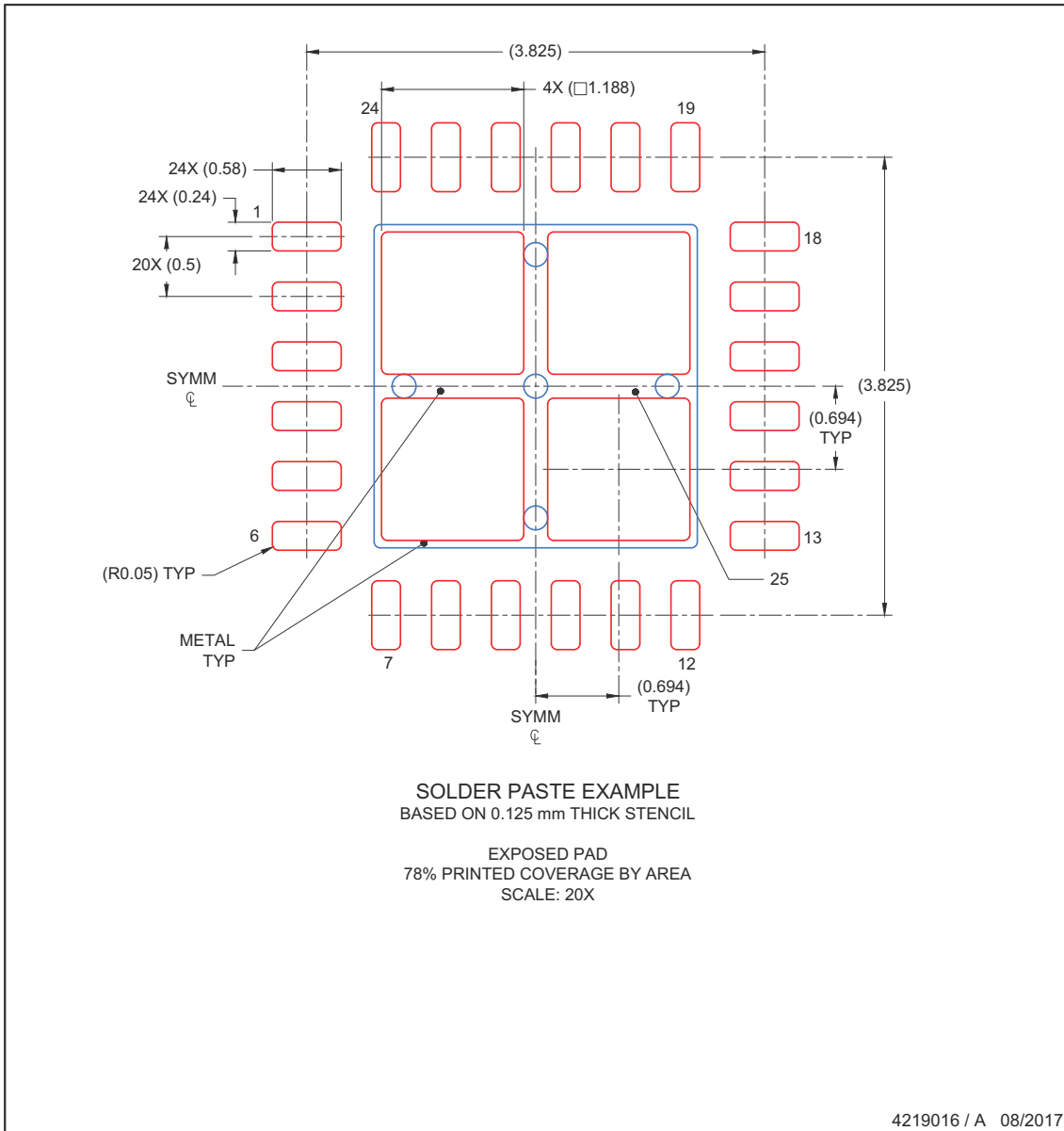
www.ti.com

## EXAMPLE STENCIL DESIGN

VQFN - 1 mm max height

**RGE0024H**

PLASTIC QUAD FLATPACK- NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations..

www.ti.com



**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">AFE10004RGETEP</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	-	NIPDAU	Level-3-260C-168 HR	-55 to 125	AFE-EP 10004
<a href="#">V62/25603-01XE</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	-	NIPDAU	Level-3-260C-168 HR	-55 to 125	AFE-EP 10004

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF AFE10004-EP :**

- Catalog : [AFE10004](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
AFE10004RGETEP	VQFN	RGE	24	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
AFE10004RGETEP	VQFN	RGE	24	250	210.0	185.0	35.0

**RGE 24**

**GENERIC PACKAGE VIEW**

**VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

4204104/H

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月