

AMC4330D、差動出力、DC/DC コンバータ内蔵、完全差動、 $\pm 1V$ 入力、強化絶縁型アンプ

1 特長

- DC/DC コンバータ内蔵の単電源動作 (3.3V または 5V)
- DC/DC の外部負荷電流: 8mA (最大値)
- 高い入力インピーダンス: 2.5G Ω (標準値)
- リニア入力電圧範囲: $\pm 1V$
- 固定ゲイン: 2V/V
- 完全差動入出力
- 小さい DC 誤差:
 - オフセット誤差: $\pm 0.8mV$ (最大値)
 - オフセットドリフト: $\pm 10\mu V/^{\circ}C$ (最大値)
 - ゲイン誤差: $\pm 0.25\%$ (最大値)
 - ゲインドリフト: $\pm 40ppm/^{\circ}C$ (最大値)
 - 非線形性: $\pm 0.025\%$ (最大値)
- 高 CMTI: 150V/ns (最小値)
- 低 EMI: CISPR-11 および CISPR-25 規格に準拠
- システム レベル診断機能
- 絶縁定格: 強化絶縁
- 安全関連認証:
 - DIN EN IEC 60747-17 (VDE 0884-17)
 - UL1577
- 産業温度範囲の全体にわたって完全に仕様を規定: $-40^{\circ}C \sim +125^{\circ}C$

2 アプリケーション

- モータードライブ
- 太陽光発電インバータ
- サーバー電源ユニット (PSU)
- EV 充電ステーション

3 説明

AMC4330D は、デバイスのローサイドからの単一電源動作が可能な完全統合型絶縁 DC/DC コンバータを備えた高精度の電氣的絶縁型アンプです。この DC/DC コンバータは、最大 8mA の外部電流を供給して、ハイサイドの追加デバイス (例: AMC0300D、AMC23C12) に電力を供給できます。高インピーダンス入力は、高インピーダンスの抵抗分圧器や出力抵抗の高い他の電圧信号源と接続するよう最適化されています。

この絶縁バリアは、異なる同相電圧レベルで動作するシステム領域を分離します。絶縁バリアは磁気干渉に対して非常に耐性があります。この絶縁バリアは、最大 5kV_{RMS} の強化絶縁を実現することが認定されています。

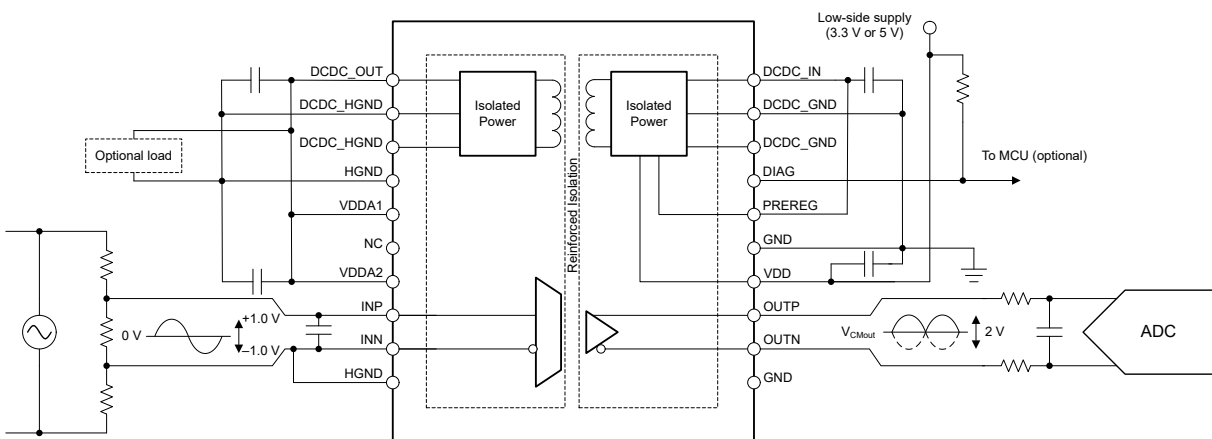
AMC4330D は、入力電圧に比例する差動信号を出力します。差動出力はグラウンド シフトの影響を受けず、長距離にわたる出力信号の配線が可能です。

AMC4330D デバイスは、20 ピンのワイド ボディ SOIC パッケージで供給され、 $-40^{\circ}C \sim 125^{\circ}C$ の温度範囲で完全に動作が規定されています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
AMC4330D	DVV (SOIC, 20)	5.6mm × 10.63mm

- (1) 詳細については、[メカニカル](#)、[パッケージ](#)、および[注文情報](#)を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション



4 デバイスおよびドキュメントのサポート

4.1 ドキュメントのサポート

4.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[絶縁の用語集](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[ISO72x デジタル アイソレータの磁界耐性](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[TLV900x 低電力、RRIO、1MHz オペアンプ、コスト重視システム向け](#)』データシート
- テキサス・インスツルメンツ、『[SN6501 絶縁電源用のトランスドライバ](#)』データシート
- テキサス インスツルメンツ、『[歪みとノイズが最低になるよう最適化された 18 ビット、1MSPS データ収集ブロック \(DAQ\)](#)』リファレンス ガイド
- テキサス インスツルメンツ、『[消費電力が最低になるよう最適化された 18 ビット、1MSPS データ収集ブロック \(DAQ\)](#)』リファレンス ガイド
- テキサス・インスツルメンツ、『[絶縁型アンプの電圧センシング Excel カリキュレータ](#)』設計ツール

4.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

4.3 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

4.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

4.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

4.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

5 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
May 2026	*	初版リリース

6 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

付録：パッケージ・オプション

パッケージ情報

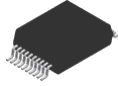
注文可能な型番	ステータス (1)	資料の タイプ (2)	パッケージ ピン数	パッケージ数量 キ ャリア	RoHS (3)	リード端子の仕上げ/ ボールの原材料 (4)	MSL 定格/ピークリフロ ー (5)	動作温度 (°C)	部品マーキング (6)
PAMC4330DDVVR	プレビュー	量産開始前	SOIC(DVV) 20		あり	NiPdAu	レベル 3-260C-168 HR	-40~125	AMC4311

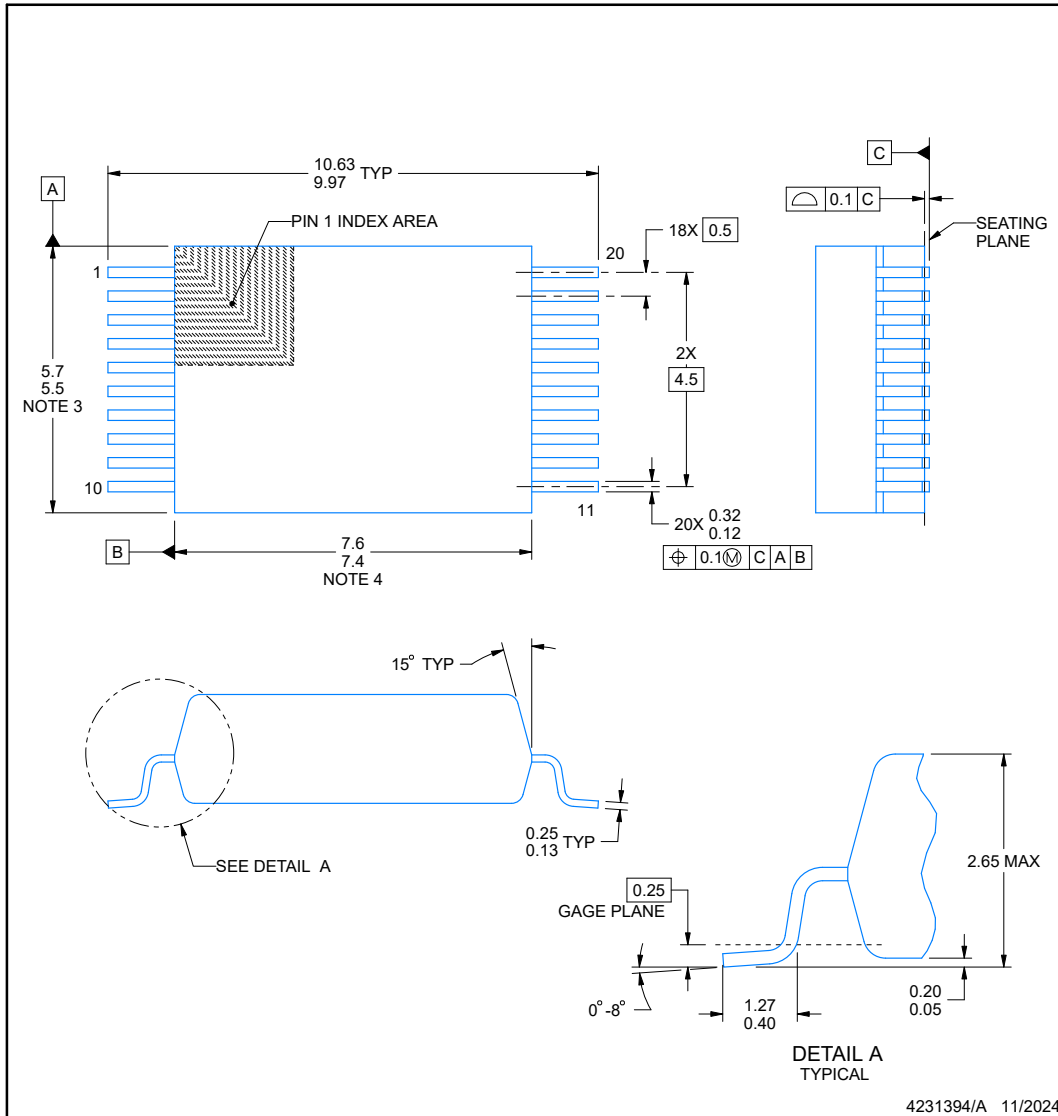
- (1) **ステータス:**ステータスの詳細については、TI の [製品ライフ サイクル](#) をご覧ください。
- (2) **資料のタイプ:**指定された量産開始前部品はプロトタイプ/検証用デバイスであり、実生産向けに承認またはリリースされたものではありません。テストおよび最終プロセス (品質保証、信頼性性能テスト、プロセス認証が含まれますが、これに限定されるものではありません) がまだ完了していない可能性があるほか、さらなる変更が加えられたり、中止される可能性もあります。注文可能になっている場合、その購入はチェックアウト時に新たな免責条項の対象となるものとします。また、これは早期内部評価のみを目的としたものです。これらの商品は、いかなる保証もなしで販売されています。
- (3) **RoHS 値:**はい、いいえ、RoHS 免除。詳細情報および値の定義については、[TI RoHS に関する声明](#) を参照してください。
- (4) **リード端子の仕上げ/ボールの原材料:**部品には複数の材料仕上げオプションがあります。複数の仕上げオプションは、縦罫線で区切られています。リード端子の仕上げ / ボールの原材料の値が最大列幅に収まらない場合は、2 行にまたがります。
- (5) **MSL 定格/ピークリフロー:**湿度感度レベルの定格、および半田付けのピーク (リフロー) 温度です。部品が複数の耐湿性定格を持つ場合、JEDEC 規格で最低レベルのみを示しています。プリント基板に部品を取り付けるために使用する実際のリフロー温度については、出荷ラベルをご確認ください。
- (6) **部品マーキング:**ロゴ、ロットトレースコード情報、または環境カテゴリに関する追加マークが部品に記載されることがあります。複数の部品マーキングが括弧の中に記載されています。括弧内で「~」で区切られた 1 つの部品マーキングのみが部品に表示されます。行がインデントされている場合は、前行の続きということです。2 行合わせたものが、そのデバイスの部品マーキング全体となります。

重要なお知らせと免責事項:このページに掲載されている情報は、発行日現在のテキサス・インスツルメンツの知識および見解を示すものです。テキサス・インスツルメンツの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。テキサス・インスツルメンツでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。テキサス・インスツルメンツおよび テキサス・インスツルメンツのサプライヤは、特定の情報を機密情報として扱っているため、CAS 番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じた TI の責任は、このドキュメント発行時点での TI 製品の価格に基づく TI からお客様への合計購入価格 (年次ベース) を超えることはありません。

6.1 メカニカル データ

DVV0020A  PACKAGE OUTLINE
SSOP - 2.65 mm max height
SMALL OUTLINE PACKAGE



NOTES:

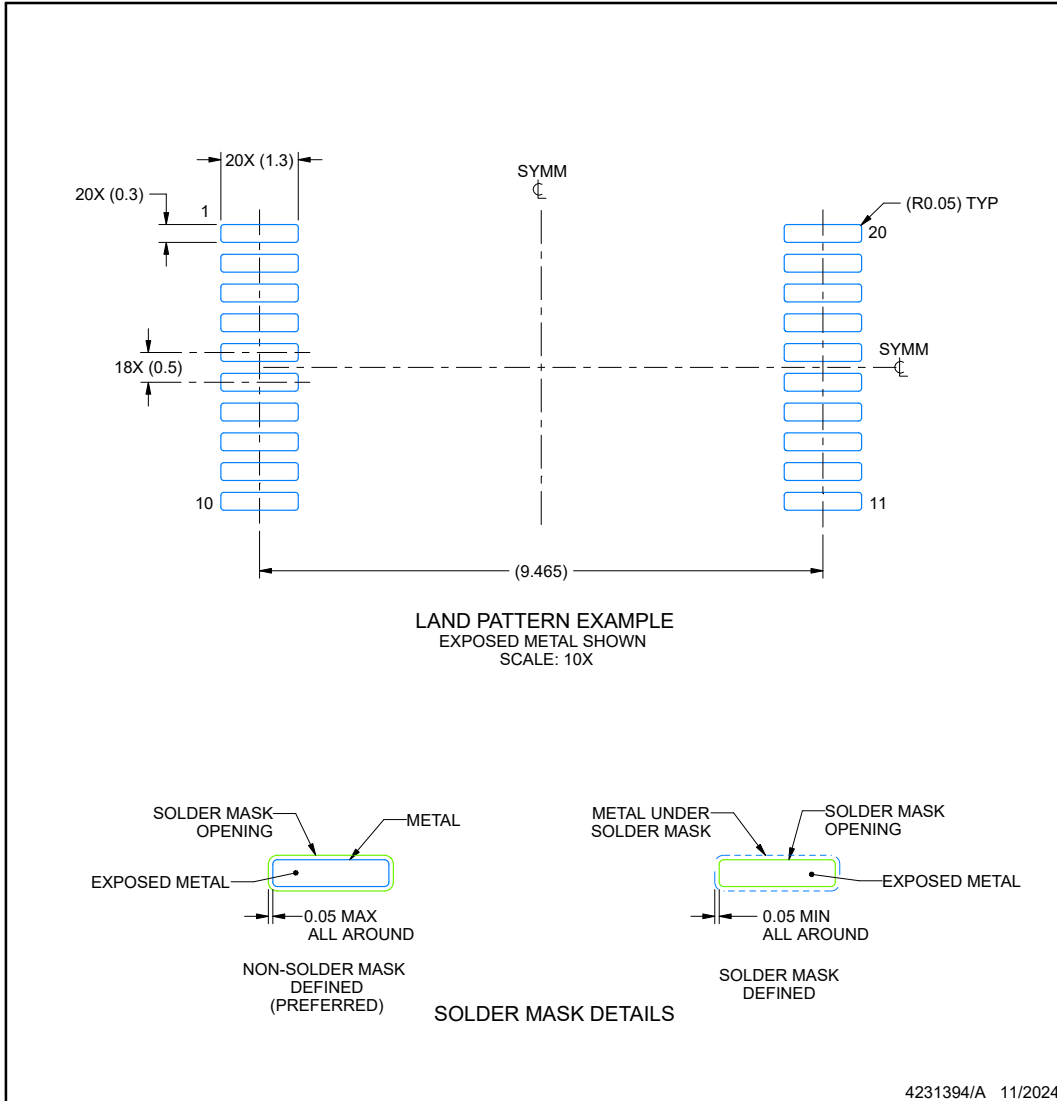
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.

EXAMPLE BOARD LAYOUT

DVV0020A

SSOP - 2.65 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

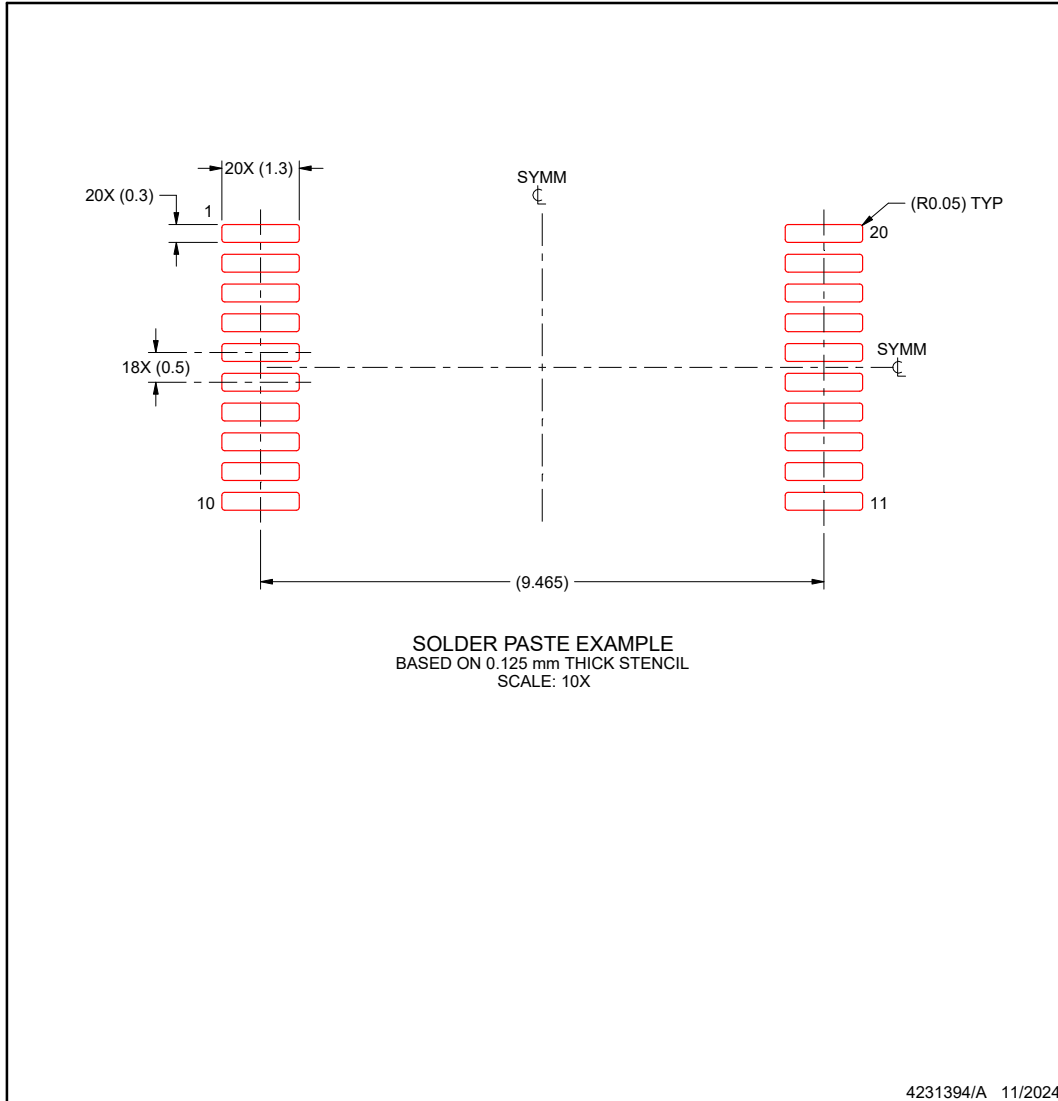
- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DVV0020A

SSOP - 2.65 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

ADVANCE INFORMATION

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月