

BQ25640 I²C 制御シングルセル 5A 降圧チャージャ、USB-C 検出機能付き

1 特長

- シングルセル バッテリ向けの高効率 5A、1.5MHz、同期スイッチング モード降圧チャージャ
 - 5V 入力から 90% を上回る効率で 10mA の出力電流を供給
 - 20mA 刻みの最大 5A の充電電流
 - 10mA 刻みの 30 ~ 1000mA の充電終端
 - 高度に設定可能な JEITA プロファイルにより、温度範囲全体にわたって安全に充電
- 完全統合型 CC コントローラ、デュアル ロール パワー (DRP)、Try.SNK、Try.SRC
- BATFET 制御によりシャットダウン、出荷モード、完全システムリセットをサポート
 - バッテリのみモードで 1.5 μ A の静止電流
 - 出荷モードで 0.15 μ A のバッテリリーク電流
 - シャットダウン モードで 0.1 μ A のバッテリリーク電流
- USB On-The-Go (OTG) と SRC (直列共振コンバータ) モードをサポート
 - 3.84V ~ 9.6V の出力による逆方向モード
 - プログラマブル制限機能: 最大 3.2A
- 幅広い入力電源をサポート
 - 3.9V ~ 18V の広い入力動作電圧範囲、26V の絶対最大入力電圧
 - USB Type-C 入力、USB BC1.2、HVDCP、非標準アダプタをサポート
 - 10mA から 3.2A までの IINDPM 範囲をサポート
 - 10mA までの低消費電力入力ソース用の API (入力からの代替電源) モード
 - バッテリ電圧を自動的に追従する VINDPM
 - 入力電流最適化 (ICO) により、アダプタの過負荷を引き起こさずに入力電力を最大化
- 7m Ω の BATFET による高効率のバッテリ動作
- Narrow VDC (NVDC) パワー パス管理
 - 消耗したバッテリまたはバッテリ未接続でもシステムを即時オン
 - アダプタが全負荷になったときのバッテリ補完
- フレキシブルな自律または I²C 制御モード
- 電圧、電流、温度を監視するための 12 ビット ADC を内蔵
- 高い精度
 - $\pm 0.5\%$ の充電電圧レギュレーション
 - $\pm 5\%$ の充電電流レギュレーション
 - $\pm 5\%$ の入力電流レギュレーション
- 安全
 - 液体検出および腐食軽減 (特許申請中)

- サーマルレギュレーションおよびサーマル シャットダウン
- 入力、システム、バッテリの過電圧保護および過電流保護
- 充電安全タイマ

2 アプリケーション

- ゲームおよびコンピュータ用アクセサリ
- スマートフォン、タブレット、IP カメラ、EPOS
- 携帯医療機器
- 民生用のウェアラブルおよびスマートウォッチ
- ポータブル スピーカ、TWS イヤホン

3 説明

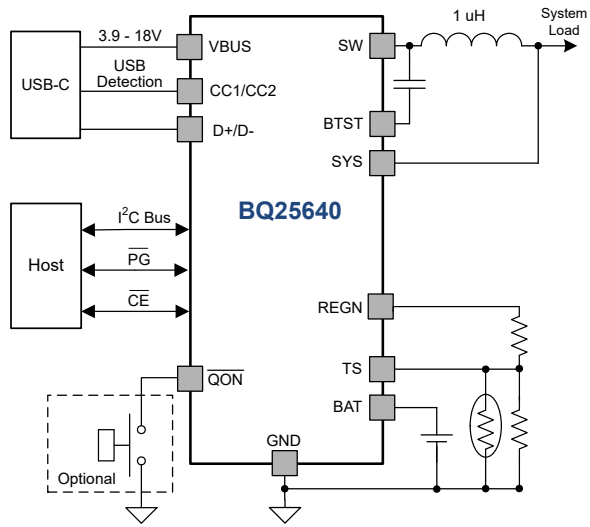
BQ25640 は、シングルセルリチウムイオン/リチウムポリマ バッテリ用の高度に統合された 5A スイッチモード バッテリ充電管理およびシステム パワー パス管理デバイスです。この設計では、内蔵電流検出、ループ補償、入力逆電流ブロック FET (Q1)、スイッチング FET (Q2 および Q3)、およびシステムとバッテリの間にあるバッテリ FET (Q4) を高度に統合しています。このデバイスは、Try.SNK および Try.SRC をサポートするデュアル ロール電源対応の USB Type-C コントローラを内蔵しています。システム電圧が設定可能な最小値を下回らないように、BQ25640 は NVDC パワー パス管理機能を使用してシステム電圧をバッテリ電圧よりわずかに高い値にレギュレートします。低インピーダンスのパワー パスは効率を最適化し、バッテリ充電時間を短縮し、放電フェーズ中のバッテリ寿命を延長します。また、非常に小さい 0.15 μ A の出荷モード電流はバッテリの保存性を高めます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
BQ25640	VDL (WQFN 22)	2.5mm x 3.5mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。





BQ25640 のアプリケーション概略図

目次

1 特長	1	7.6 レジスタ マップ.....	49
2 アプリケーション	1	8 アプリケーションと実装	87
3 説明	1	8.1 アプリケーション情報.....	87
4 デバイスの比較	4	8.2 代表的なアプリケーション.....	88
5 ピン構成および機能 (QFN)	5	9 電源に関する推奨事項	92
6 仕様	7	10 レイアウト	92
6.1 絶対最大定格.....	7	10.1 レイアウトのガイドライン.....	92
6.2 ESD 定格.....	7	10.2 レイアウト例.....	92
6.3 推奨動作条件.....	7	11 デバイスおよびドキュメントのサポート	94
6.4 熱に関する情報.....	8	11.1 デバイス サポート.....	94
6.5 電気的特性.....	8	11.2 ドキュメントのサポート.....	94
6.6 タイミング要件.....	18	11.3 ドキュメントの更新通知を受け取る方法.....	94
6.7 代表的特性.....	20	11.4 サポート・リソース.....	94
7 詳細説明	23	11.5 商標.....	94
7.1 概要.....	23	11.6 静電気放電に関する注意事項.....	94
7.2 機能ブロック図.....	24	11.7 用語集.....	94
7.3 機能説明.....	25	12 改訂履歴	94
7.4 デバイスの機能モード.....	43	13 メカニカル、パッケージ、および注文情報	95
7.5 プログラミング.....	46	13.1 付録: パッケージ オプション.....	96

4 デバイスの比較

表 4-1. デバイスの比較

機能	BQ25640	BQ25630	BQ25895
入力電圧範囲	3.9V ~ 18V	3.9V ~ 18V	3.9V ~ 14V
最大充電電流	5A	5A	5A
充電効率 (2A ICHG)	95.3%	95.3%	92.9%
USB-C 検出	SNK のみ、SRC のみ、DRP	SNK のみ、SRC のみ、DRP	なし
D+/D- BC1.2 をサポート	あり	あり	あり
OTG 電圧範囲	3.84V ~ 9.6V	3.84V ~ 9.6V	4.5V ~ 5.5V
TS プロファイル	7 ゾーンフレキシブル JEITA	7 ゾーンフレキシブル JEITA	3 ゾーン JEITA
バッテリーの静止電流	1.5 μ A	1.5 μ A	32 μ A
パッケージ	2.5x3.5mm WQFN 22	2.27x2.36mm DSBGA 30	4x4mm WQFN 24

5 ピン構成および機能 (QFN)

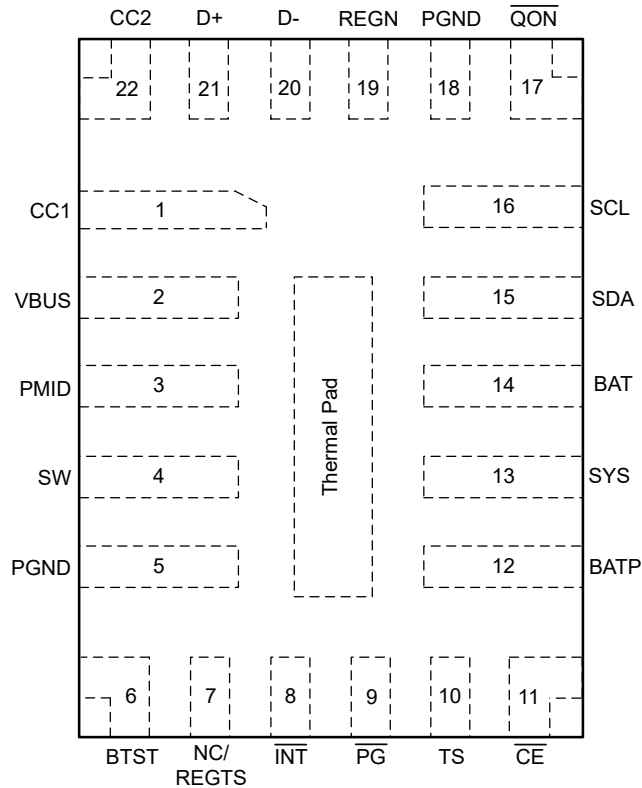


図 5-1. BQ25640 ピン配置

表 5-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
CC1	1	AIO	Type-C 構成チャネル 1 – USB-C コネクタの向き判定、接続検出、接続解除、および電流能力の判定に使用されます。
VBUS	2	P	チャージャの入力電圧 – 内蔵の n チャネル逆流防止 MOSFET (RBFET) は、VBUS をソース側として、VBUS と PMID の間に接続されています。VBUS と GND の間に 1 μ F のセラミックコンデンサを、できるだけ IC の近くに配置します。
PMID	3	P	MOSFET 接続のブロック – 合計入力容量を考慮し、VBUS には 1 μ F を配置し、残りは PMID に、可能な限り IC の近くに配置します。標準値: 10 μ F を 0.1 μ F セラミックコンデンサと並列に接続します。
SW	4	P	出力インダクタに接続するスイッチングノード – 内部的に、SW は n チャネル HSFET のソースおよび n チャネル LSFET のドレインに接続されています。SW と BTST の間に 47nF のブートストラップコンデンサを接続します。
PGND	5	P	グラウンドリターン
BTST	6	P	PWM ハイサイドドライバ電源 – 内部では、BTST はブートストラップダイオードのカソードに接続されています。47nF ブートストラップコンデンサを SW から BTST に接続します。
NC/REGTS	7	P	オプションの TS ピン用基準電圧 – このピンはフローティングのままにすることを推奨します。オプションとして、外部 TS ピンのサーミスタにバイアスをかけるためにピン 7 (ピン 19 の代わり) を使用できます。
INT	8	DO	オープンドレイン アクティブ Low 割り込み出力 – 10k Ω 抵抗を経由して、INT ピンをロジックレールに接続します。INT ピンは、充電器デバイスのステータスおよび故障を通知するため、アクティブ Low の 256 μ s パルスをホストに送信します。
PG	9	DO	オープンドレインのアクティブ Low パワーグッドインジケータ – 2.2k Ω の抵抗を介してプルアップレールに接続します。LOW は、PG_TH を上回る有効な入力ソースを示します。

表 5-1. ピンの機能 (続き)

ピン		タイプ ⁽¹⁾	説明
名称	番号		
TS	10	AI	温度認定電圧入力 – 負の温度係数サーミスタを接続します。TS ピンのバイアスリファレンスから TS、GND への抵抗デバイダによって温度ウィンドウをプログラムします。TS ピンの電圧が範囲外になると、充電は一時停止されます。103AT-2 10kΩ サーミスタを推奨します。
CE	11	DI	アクティブ Low 充電イネーブルピン – EN_CHG ビットが 1 かつ CE ピンが LOW の場合、バッテリー充電が有効になります。CE には内部プルダウンがあり、フローティングのままにすると充電が有効になります。
BATP	12	AI	正バッテリー電圧センス – バッテリ正極端子にケルピン接続します。このピンとバッテリーの正端子の間に 100Ω の直列抵抗を配置します。
SYS	13	P	充電器の出力電圧からシステム – 降圧コンバータの出力をシステムに接続するポイントです。内部 BATFET は SYS と BAT の間に接続されます。SYS ピンの近くに 20μF を接続します。
BAT	14	P	バッテリーパック接続の正端子 – 内部 BATFET は SYS と BAT の間に接続されます。BAT ピンと GND の近くに、10μF のセラミックコンデンサを接続します。
SDA	15	DIO	I ² C インターフェイス データ – 10kΩ 抵抗を経由して SDA をロジックレールに接続します。
SCL	16	DI	I ² C インターフェイス クロック – 10kΩ 抵抗を経由して SCL をロジックレールに接続します。
QON	17	DI	BATFET イネーブルまたはシステム電源リセット制御入力 – Low にプルして、出荷モードまたはスタンバイモードからウェークアップ、またはシステムリセット用に Low にホールドします。このピンには、デフォルトの igh ロジックを維持するための内部プルアップが内蔵されています。
PGND	18	P	グラウンドリターン
REGN	19	P	内部リアレギュレータの出力 – 内部では、REGN はブートストラップダイオードのアノードに接続されています。REGN (ピン 19 のみ) とパワーグラウンドの間に、定格電圧 10V 以上の 4.7μF セラミックコンデンサを接続してください。このコンデンサは IC の近くに配置する必要があります。REGN LDO 出力は内部 MOSFET のゲート駆動電圧に使用されます。ピン 19 を使用して、外部 TS ピンのサーミスタにバイアスを供給できます。
D-	20	AIO	負の USB データライン –D+/D– ベースの USB ホスト / 充電ポートの検出。この検出には、データ接触検出 (DCD)、BC1.2 における一次検出および二次検出、ならびに非標準アダプタの検出が含まれます。
D+	21	AIO	正の USB データライン –D+/D– に基づく USB ホスト / 充電ポート 検出。この検出には、データ接触検出 (DCD)、BC1.2 における一次検出および二次検出、ならびに非標準アダプタの検出が含まれます。
CC2	22	AIO	Type-C 構成チャネル 2) –USB-C コネクタの向き判定、接続検出、接続解除、および電流能力の判定に使用されます。
サーマルパッド	-	P	サーマルパッド – IC の下にある露出パッド。サーマルパッドを基板に半田付けし、電源のグラウンドプレーンに接続したサーマルパッドプレーン上にビアを配置することを推奨します。IC グラウンドに内部接続されます。

(1) AI = アナログ入力、AO = アナログ入出力、AIO = アナログ入力出力、DI = デジタル入力、DO = デジタル出力、DIO = デジタル入出力、P = 電源

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電圧範囲 (GND を基準とした場合)	VBUS (コンバータのスイッチングなし)	-2	26	V
	PMID (コンバータのスイッチングなし)	-0.3	26	V
	BAT、SYS (コンバータのスイッチングなし)	-0.3	6	V
	SW	-2 (50ns)	21	V
	BATP、 \overline{CE} 、D+、D-、 \overline{INT} 、 \overline{PG} 、 \overline{QON} 、REGN、SCL、SDA、TS	-0.3	6	V
	CC1、CC2	-0.3	26	V
差動電圧	BTST-SW	-0.3	6	V
	PMID-VBUS	-0.3	6	V
	SYS-BAT	-0.3	6	V
出力シンク電流	\overline{INT} 、 \overline{PG}		6	mA
T _J	接合部温度	-40	150	°C
T _{stg}	保存温度	-55	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±250

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{VBUS}	入力電圧	3.9		18	V
V _{BAT}	バッテリー電圧			4.8	V
I _{VBUS}	入力電流			3.2	A
I _{SW}	出力電流 (SW)			5.0	A
I _{BAT}	高速充電電流			5.0	A
	RMS 放電電流 (連続)			10	A
	ピーク放電電流 (最大 50ms)			12	A
I _{REGN}	最大 REGN 電流、V _{VBUS} ≤ 18V			20	mA
I _{REGN}	最大 REGN 電流、18V ≤ V _{VBUS} ≤ 28V			8.5	mA
T _A	周囲温度	-40		85	°C
T _J	接合部温度	-40		125	°C
L _{SW}	スイッチングレギュレータ用インダクタ	0.68		2.2	μH
C _{VBUS}	VBUS コンデンサ (定格低下なし)	1			μF

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
C _{PMID}	PMID コンデンサ (定格低下なし)	10			μF
C _{SYS}	SYS コンデンサ (定格低下なし)	20			μF
C _{BAT}	BAT コンデンサ (定格低下なし)	10			μF

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		BQ25640		単位
		VDL (WQFN)		
		22 ピン		
R _{θJA}	接合部から周囲への熱抵抗 (BQ25640EVM)	24.1		°C/W
R _{θJA}	接合部から周囲への熱抵抗	42.9		°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	43.6		°C/W
R _{θJB}	接合部から基板への熱抵抗	26.7		°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.6		°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	7.6		°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
[SPRA953](#)

6.5 電気的特性

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
静止時電流						
I _{Q_BAT}	バッテリー専用モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS なし, BATFET 有効, I2C 有効, ADC 無効, CC 無効, システムはバッテリー駆動。-40°C < T _J < 60°C		1.5	3.1	μA
I _{Q_BAT_SNK}	SNK のみ通知する CC を備えたバッテリー専用モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS なし, BATFET 有効, I2C 有効, ADC 無効, SNK のみ通知する CC, システムはバッテリー駆動。-40°C < T _J < 60°C		2.1	4.0	μA
I _{Q_BAT_SRC}	SRC のみ通知する CC を備えたバッテリー専用モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS なし, BATFET 有効, I2C 有効, ADC 無効, SRC のみ通知する CC, システムはバッテリー駆動。-40°C < T _J < 60°C		25	30	μA
I _{Q_BAT_DRP}	DRP を通知する CC を備えたバッテリー専用モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS なし, BATFET 有効, I2C 有効, ADC 無効, DRP を通知する CC, システムはバッテリー駆動。-40°C < T _J < 60°C		25	30	μA
I _{Q_BAT_ADC}	ADC 有効化を備えたバッテリー専用モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS なし, BATFET 有効, I2C 有効, ADC 有効, システムはバッテリー駆動。-40°C < T _J < 60°C		260		μA
I _{Q_BAT_SD}	充電器がシャットダウン モードのときの静止バッテリー電流 (BAT)	VBAT = 4V, VBUS なし, BATFET 無効, I2C 無効, シャットダウン モード, ADC 無効, T _J < 60°C		100	200	nA
I _{Q_BAT_SHIP}	充電器が出荷モードのときの静止バッテリー電流 (BAT)	VBAT = 4V, VBUS なし, BATFET 無効, I2C 無効, 出荷モード, ADC 無効, T _J < 60°C		150	500	nA
I _{Q_BAT_STANDBY}	充電器がスタンバイ モードのときの静止バッテリー電流 (BAT)	VBAT = 4V, CC_DIS = 1, VBUS なし, BATFET 無効, I2C 有効, スタンバイ モード, CC 無効, ADC 無効, T _J < 60°C		1.3	2.5	μA

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, 標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{Q_VBUS}	静止入力電流 (VBUS)	VBUS = 5V, VBAT = 4V, 充電無効、コンバータスイッチング、ISYS = 0A, PFM 有効、TS フロート		450		μA
I_{SD_VBUS}	ハイインピーダンスでの静止入力電流 (VBUS)	VBUS = 5V, VBAT = 4V, ハイインピーダンスモード、ADC 無効、DIS_CC = 1		5	20	μA
		VBUS = 15V, VBAT = 4V, ハイインピーダンスモード、ADC 無効、DIS_CC = 1		20	35	μA
		VBUS = 5V, VBAT = 4V, ハイインピーダンスモード、ADC 無効、DIS_CC = 0		5	25	μA
I_{Q_OTG}	昇圧 OTG / SRC モードでの静止バッテリー電流 (BAT, SYS, SW)	VBAT = 4V, VBUS = 5V, OTG モード有効、コンバータスイッチング、PFM 有効、 $I_{VBUS} = 0\text{A}$, TS フロート、TS_IGNORE = 1		250		μA
VBUS / VBAT 電源						
V_{VBUS_OP}	VBUS の動作範囲		3.9		18	V
V_{VBUS_UVLO}	I2C をオフにする VBUS 立ち下がり、バッテリーなし	VBUS 立ち下がり	3.0	3.15	3.3	V
V_{VBUS_UVLOZ}	アクティブ I2C の VBUS 立ち上がり、バッテリーなし	VBUS 立ち上がり	3.2	3.35	3.5	V
V_{VBUS_OVP}	VBUS 過電圧立ち上がりスレッショルド	VBUS 立ち上がり、VBUS_OVP = 0	6.1	6.5	6.7	V
		VBUS 立ち上がり、VBUS_OVP = 1	18.5	18.8	19.1	V
V_{VBUS_OVPZ}	VBUS 過電圧立ち下がりスレッショルド	VBUS 立ち下がり、VBUS_OVP = 0	5.8	6.0	6.2	V
		VBUS 立ち下がり、VBUS_OVP = 1	17.6	17.8	18.3	V
V_{SLEEP}	スリープモードの立ち下がりスレッショルド	(VBUS - VBAT)、VBUS 立ち下がり	9	45	85	mV
V_{SLEEPZ}	スリープモードの立ち上がりスレッショルド	(VBUS - VBAT)、VBUS 立ち上がり	115	220	340	mV
V_{BAT_UVLOZ}	アクティブ I2C の BAT 電圧、BATFET をオン、VBUS なし	VBAT 立ち上がり	2.3	2.4	2.5	V
V_{BAT_UVLO}	I2C をオフにする BAT 電圧、BATFET をオフ、VBUS なし	VBAT 立ち下がり、VBAT_UVLO = 0	2.1	2.2	2.3	V
		VBAT 立ち下がり、VBAT_UVLO = 1	1.7	1.8	1.9	V
V_{BAT_OTG}	OTG モードを有効にする BAT 電圧の立ち上がりスレッショルド	VBAT 立ち上がり、VBAT_OTG_MIN = 00	3.1	3.2	3.3	V
		VBAT 立ち上がり、VBAT_OTG_MIN = 01	2.9	3.0	3.1	V
		VBAT 立ち上がり、VBAT_OTG_MIN = 10	2.7	2.8	2.9	V
		VBAT 立ち上がり、VBAT_OTG_MIN = 11	2.5	2.6	2.7	V
V_{BAT_OTGZ}	OTG モードを無効にする BAT 電圧の立ち下がりスレッショルド	VBAT 立ち下がり、VBAT_OTG_MIN = 00	2.9	3.0	3.1	V
		VBAT 立ち下がり、VBAT_OTG_MIN = 01	2.7	2.8	2.9	V
		VBAT 立ち下がり、VBAT_OTG_MIN = 10	2.5	2.6	2.7	V
		VBAT 立ち下がり、VBAT_OTG_MIN = 11	2.3	2.4	2.5	V
パワー パス管理						
$V_{SYS_REG_ACC}$	標準的なシステム電圧レギュレーション	ISYS = 0A, VBAT > VSYSMIN, 充電無効。VBAT を上回るオフセット		50		mV
		ISYS = 0A, VBAT < VSYSMIN, 充電無効。VSYSMIN を上回るオフセット		230		mV
V_{SYSMIN_RNG}	VSYSMIN レジスタの範囲		2.56		4.0	V
$V_{SYSMIN_REG_STEP}$	VSYSMIN レジスタ ステップ サイズ			80		mV
$V_{SYSMIN_REG_ACC}$	最小 DC システム電圧出力	ISYS = 0A, VBAT < VSYSMIN (3.52V), 充電無効	3.52	3.75		V

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{SYS_SHORT}	強制 PFM に移行する V_{SYS} 短絡電圧の立ち下がりスレッシュホールド			0.9		V
V_{SYS_SHORTZ}	強制 PFM を終了する V_{SYS} 短絡電圧の立ち上がりスレッシュホールド			1.1		V
バッテリー チャージ						
V_{REG_RANGE}	標準的な充電電圧レギュレーション範囲		3.50		4.80	V
V_{REG_STEP}	標準的な充電電圧ステップ			10		mV
V_{REG_ACC}	充電電圧精度	$T_J = 25^{\circ}\text{C}$, $V_{REG} = 4.2\text{V}$	-0.3		0.3	%
		$T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$, $V_{REG} = 4.2\text{V}$	-0.5		0.5	%
I_{CHG_RANGE}	標準的な充電電流レギュレーション範囲		0.08		5.04	A
I_{CHG_STEP}	標準的な充電電流レギュレーションステップ			20		mA
I_{CHG_ACC}	標準的な充電電流精度	$V_{BAT} = 3.1\text{V}$ または 3.8V , $I_{CHG} = 1760\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-5		5	%
		$V_{BAT} = 3.1\text{V}$ または 3.8V , $I_{CHG} = 1040\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-6		6	%
		$V_{BAT} = 3.1\text{V}$ または 3.8V , $I_{CHG} = 480\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-10		10	%
I_{PRECHG_RANGE}	標準的なプリチャージ電流範囲		40		1000	mA
I_{PRECHG_STEP}	標準的なプリチャージ電流ステップ			20		mA
I_{PRECHG_ACC}	V_{BAT} が V_{SYSMIN} 設定未満のときのプリチャージ電流精度	$V_{BAT} = 2.5\text{V}$, $I_{PRECHG} = 480\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-10		10	%
		$V_{BAT} = 2.5\text{V}$, $I_{PRECHG} = 200\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-10		10	%
		$V_{BAT} = 2.5\text{V}$, $I_{PRECHG} = 100\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-30		30	%
		$V_{BAT} = 2.5\text{V}$, $I_{PRECHG} = 40\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-70		70	%
I_{TERM_RANGE}	代表的な終端電流範囲		30		1000	mA
I_{TERM_STEP}	代表的な終端電流ステップ			10		mA
I_{TERM_ACC}	終了電流の精度	$I_{TERM} = 30\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-70		70	%
		$I_{TERM} = 100\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-10		20	%
		$I_{TERM} = 200\text{mA}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-5		15	%
$I_{LIM_API_RANGE}$	入力モードからの代替電力における標準的な電流制限範囲		10		100	mA
$I_{LIM_API_STEP}$	入力モードからの代替電力における標準的な電流制限ステップ			2.5		mA
$I_{LIM_API_ACC}$	入力モードからの代替電力における標準的な電流制限精度	$V_{BUS} = 5\text{V}$, $I_{LIM} = 100\text{mA}$	-10		10	%
V_{BAT_SHORTZ}	プリチャージを開始するバッテリー短絡電圧の立ち上がりスレッシュホールド	V_{BAT} 立ち上がり		2.25		V
V_{BAT_SHORT}	プリチャージを停止するバッテリー短絡電圧の立ち下がりスレッシュホールド	V_{BAT} 立ち下がり, $V_{BAT_UVLO} = 0$		2.05		V
V_{BAT_SHORT}	プリチャージを停止するバッテリー短絡電圧の立ち下がりスレッシュホールド	V_{BAT} 立ち下がり, $V_{BAT_UVLO} = 1$		1.85		V

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{BAT_SHORT}	バッテリー短絡トリクル充電電流	$VBAT < V_{BAT_SHORTZ}$ 、 $ITRICKLE = 0$ 、 $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	6	20	34	mA
		$VBAT < V_{BAT_SHORTZ}$ 、 $ITRICKLE = 1$ 、 $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	64	80	102	mA
V_{BAT_LOWV}	高速充電を開始するバッテリー Low 立ち上がりの電圧スレッシュホールド	$BATLOWV = 00$	2.9	3.0	3.1	V
	高速充電を開始するバッテリー Low 立ち下がりの電圧スレッシュホールド	$BATLOWV = 00$	2.7	2.8	2.9	V
V_{RECHG}	V_{REG} 未満のバッテリー再充電スレッシュホールド	$VBAT$ 立ち下がり、 $V_{RECHG} = 0$		100		mV
		$VBAT$ 立ち下がり、 $V_{RECHG} = 1$		200		mV
I_{PMID_LOAD}	PMID 放電負荷電流		20			mA
I_{BAT_LOAD}	バッテリー放電負荷電流		20			mA
I_{SYS_LOAD}	システム放電負荷電流		20			mA
BATFET						
V_{SUPPZ}	補完モードを終了する $SYS < BAT$ スレッシュホールド			5		mV
R_{BATFET}	SYS から BAT への MOSFET オン抵抗			7	12	m Ω
バッテリー保護						
V_{BAT_OVP}	バッテリー過電圧の立ち上がりスレッシュホールド	V_{REG} の割合として表示	103	104	105	%
V_{BAT_OVPZ}	バッテリー過電圧立ち下がりスレッシュホールド	V_{REG} の割合として表示	101	102	103	%
I_{BATFET_OCP}	BATFET 過電圧の立ち上がりスレッシュホールド		10			A
I_{BAT_PK}	バッテリー放電ピーク電流の立ち上がりスレッシュホールド	$IBAT_PK = 00$	3			A
		$IBAT_PK = 01$	6			A
		$IBAT_PK = 10$	12			A
入力電圧 / 電流レギュレーション						
V_{INDPM_RANGE}	標準的な入力電圧レギュレーション範囲		3.8		16.8	V
V_{INDPM_STEP}	標準的な入力電圧レギュレーションステップ			40		mV
V_{INDPM_ACC}	入力電圧レギュレーション精度	$V_{INDPM} = 4.6\text{V}$	-3		3	%
		$V_{INDPM} = 8\text{V}$	-3		3	%
		$V_{INDPM} = 16\text{V}$	-2		2	%
$V_{INDPM_BAT_TRACK}$	バッテリートラッキング V_{INDPM} の精度	$VBAT = 3.9\text{V}$ 、 $V_{INDPM_BAT_TRACK}=1$ 、 $V_{INDPM} = 4\text{V}$	3.95	4.1	4.2	V
I_{INDPM_RANGE}	標準的な入力電流レギュレーション範囲		0.1		3.2	A
I_{INDPM_STEP}	標準的な入力電流レギュレーションステップ			10		mA
I_{INDPM_ACC}	入力電流のレギュレーション精度	$I_{INDPM} = 500\text{mA}$ 、 $VBUS = 5\text{V}$	450	475	500	mA
		$I_{INDPM} = 900\text{mA}$ 、 $VBUS = 5\text{V}$	750	825	900	mA
		$I_{INDPM} = 1500\text{mA}$ 、 $VBUS = 5\text{V}$	1350	1425	1500	mA
USB TYPE C						
V_{SAFE5V}	5V での USB-C の安全動作電圧。		4.75		5.5	V
V_{SAFE0V}	「0V」での USB-C の安全動作電圧。		0		0.8	V

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{CC_OVP_TH}$	V_{CC_OVP} コンパレータ スレッシュホールド、 $CC_OVP = 0$	立ち上がり	3.53		3.63	V
		立ち下がり	3.43		3.53	V
	V_{CC_OVP} コンパレータ スレッシュホールド、 $CC_OVP = 1$	立ち上がり	5.9		6.1	V
		立ち下がり	5.7		5.9	V
R_D	SNK または DRP モードでのプルダウン抵抗		4.6	5.1	5.6	k Ω
Type-C シンク (Rd プルダウン)						
$V_{SNK_DISCONNECT}$	VBUS が 5V のとき Attached.SNK から Unattached.SNK に遷移するためのスレッシュホールドの有効範囲。		0.8		3.67	V
V_{SNK_RDB}	デッド バッテリー Rd クランプ	VBAT < VBAT_UVLO の場合、接続されている SRC はデフォルトの電流供給能力 (500mA/900mA) を提示します	0.25		1.5	V
		VBAT < VBAT_UVLO の場合、接続されている SRC は中レベルの電流供給能力 (1.5A) を提示します	0.45		1.5	
		VBAT < VBAT_UVLO の場合、接続されている SRC は高レベルの電力供給能力 (3A) を提示します	0.88		2.18	
$V_{SNK_RD_RA}$	Ra を示すケーブルを検出する SNK として構成した場合の Rd の両端の電圧	VBAT > VBAT_OTG、 $CC_MODE = 00b$	-0.25		0.2	V
$V_{SNK_RD_DEF}$	SNK として構成された場合に、デフォルトの電流供給能力 (500mA/900mA) を持つ SRC を検出する Rd 両端の電圧	VBAT > VBAT_OTG、 $CC_MODE = 00b$	0.25		0.61	V
$V_{SNK_RD_MED}$	SNK として構成された場合に、中レベルの電流供給能力 (1.5A) を持つ SRC を検出する Rd 両端の電圧	VBAT > VBAT_OTG、 $CC_MODE = 00b$	0.7		1.16	V
$V_{SNK_RD_HI}$	SNK として構成された場合に、高レベルの電流供給能力 (3A) を持つ SRC を検出する Rd 両端の電圧	VBAT > VBAT_OTG、 $CC_MODE = 00b$	1.31		2.04	V
Type-C ソース (Rp プルアップ)						
$I_{SRC_RP_DEF}$	SRC として提示する場合、デフォルトの電流供給能力 (500mA/900mA) 向けプルアップ電流源	RP_VALUE = 00b、 $CC_MODE = 01b$	64	80	96	μA
$I_{SRC_RP_MED}$	SRC として提示する場合、中レベルの電流供給能力 (1.5A) 向けプルアップ電流源	RP_VALUE = 01b、 $CC_MODE = 01b$	166	180	194	μA
$I_{SRC_RP_HI}$	SRC として提示する場合、高レベルの電流供給能力 (3A) 向けプルアップ電流源	RP_VALUE = 10b、 $CC_MODE = 01b$	304	330	356	μA
液体検出						
V_{LQD}	液体を検出する立ち上がりスレッシュホールド	VLQD = 1100b		1.600		V
D+ / D- 検出						
$V_{D+D_0MV_SRC}$	D+/D- 電圧源 (0mV)	$I_{D+} < 1\text{mA}$ 、 $DP_DAC = 001$ または $DM_DAC = 001$	-150	0	150	mV
$V_{D+D_600MV_SRC}$	D+/D- 電圧源 (600mV)	$I_{D+} < 1\text{mA}$ 、 $DP_DAC = 010$ または $I_{D-} < 1\text{mA}$ 、 $DM_DAC = 010$	400	600	800	mV
$V_{D+D_650MV_SRC}$	D+/D- 電圧源 (650mV)		638	650	700	mV

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{D+D_1p2V_SRC}$	D+/D- 電圧源 (1.2V)	$I_{D+} < 1\text{mA}$, DP_DAC = 011 または $I_{D-} < 1\text{mA}$, DM_DAC = 011	1.075	1.2	1.325	V
$V_{D+D_2p0V_SRC}$	D+/D- 電圧源 (2.0V)	$I_{D+} < 1\text{mA}$, DP_DAC = 100 または $I_{D-} < 1\text{mA}$, DM_DAC = 100	1.875	2.0	2.125	V
$V_{D+D_2p7V_SRC}$	D+/D- 電圧源 (2.7V)	$I_{D+} < 1\text{mA}$, DP_DAC = 101 または $I_{D-} < 1\text{mA}$, DM_DAC = 101	2.575	2.7	2.825	V
$V_{D+D_3p3V_SRC}$	D+/D- 電圧源 (3.3V)	$I_{D+} < 1\text{mA}$, DP_DAC = 110 または $I_{D-} < 1\text{mA}$, DM_DAC = 110	3.1	3.3	3.5	V
$I_{D+_10UA_SRC}$	D+ 電流源 (10 μA)		7	10	13	μA
$I_{D+D_100uA_SNK}$	D+/D- 電流シンク (100 μA)		50	90	150	μA
V_{D+D_0P325}	二次側検出の D+/D- コンパレータ スレッショルド		250		400	mV
V_{D+_0P8}	データ接触検出の D+ コンパレータ スレッショルド		775	850	925	mV
R_{D_19K}	グラウンドへの D- 抵抗 (19k Ω)	$V_{D-} = 500\text{mV}$	14.25		24.8	k Ω
I_{D+D_LKG}	D+/D- へのリーク電流	ハイ インピーダンス モード	-1		1	μA
V_{D+D_2p8}	非標準アダプタの D+/D- コンパレータ スレッショルド		2.55		2.85	V
V_{D+D_2p0}	非標準アダプタの D+/D- コンパレータ スレッショルド		1.85		2.15	V
サーマル レギュレーションおよびサーマル シャットダウン						
T_{REG}	接合部温度レギュレーション精度	TREG = 1		120		$^{\circ}\text{C}$
		TREG = 0		60		$^{\circ}\text{C}$
T_{SHUT}	サーマル シャットダウン立ち上がりスレッショルド	温度上昇		150		$^{\circ}\text{C}$
T_{SHUT_HYS}	サーマル シャットダウンの立ち下がりヒステリシス	T_{SHUT_HYS} による温度低下		30		$^{\circ}\text{C}$
サーミスタ コンパレータ (充電モード)						
V_{TS_COLD}	TS_COOL から TS_COLD へ遷移する TH1 コンパレータ用 TS ピン立ち上がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -5°C)、TS_TH1 = 0	74.75	75.25	75.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 0°C)、TS_TH1 = 1	72.75	73.25	73.75	%
V_{TS_COLDZ}	TS_COLD から TS_COOL へ遷移する TH1 コンパレータ用 TS ピン立ち下がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -2.5°C)、TS_TH1 = 0	73.75	74.25	74.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 2.5°C)、TS_TH1 = 1	71.75	72.25	72.75	%
V_{TS_COOL}	TS_PRECOOL から TS_COOL へ遷移する TH2 コンパレータ用 TS ピン立ち上がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 5°C)、TS_TH2 = 0	70.25	70.75	71.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 7.5°C)、TS_TH2 = 1	69.25	69.75	70.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 10°C)、TS_TH2 = 2	67.75	68.25	68.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 12.5°C)、TS_TH2 = 3	66.25	66.75	67.25	%

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{TS_COOLZ}	TS_COOL から TS_PRECOOL へ遷移する TH2 コンパレータ用 TS ピン立ち下がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 7.5°C)、TS_TH2 = 0	69.25	69.75	70.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 10°C)、TS_TH2 = 1	67.75	68.25	68.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 12.5°C)、TS_TH2 = 2	66.25	66.75	67.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 15°C)、TS_TH2 = 3	64.75	65.25	65.75	%
$V_{TS_PRECOOL}$	TS_NORMAL から TS_PRECOOL へ遷移する TH3 コンパレータ用 TS ピン立ち上がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 15°C)、TS_TH3 = 0	64.75	65.25	65.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 17.5°C)、TS_TH3 = 1	63.25	63.75	64.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 20°C)、TS_TH3 = 2	61.75	62.25	62.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 22.5°C)、TS_TH3 = 3	60.25	60.75	61.25	%
$V_{TS_PRECOOLZ}$	TS_PRECOOL から TS_NORMAL へ遷移する TH3 コンパレータ用 TS ピン立ち下がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 17.5°C)、TS_TH3 = 0	63.25	63.75	64.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 20°C)、TS_TH3 = 1	61.75	62.25	62.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 22.5°C)、TS_TH3 = 2	60.25	60.75	61.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 25°C)、TS_TH3 = 3	58.5	59.00	59.5	%
$V_{TS_PREWARM}$	TS_NORMAL から TS_PREWARM へ遷移する TH4 コンパレータ用 TS ピン立ち下がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 32.5°C)、TS_TH4 = 0	53.25	53.75	54.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 35°C)、TS_TH4 = 1	51.50	52.00	52.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 37.5°C)、TS_TH4 = 2	49.5	50	50.5	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 40°C)、TS_TH4 = 3	47.75	48.25	48.75	%
$V_{TS_PREWARMZ}$	TS_PREWARM から TS_NORMAL へ遷移する TH4 コンパレータ用 TS ピン立ち上がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 30°C)、TS_TH4 = 0	55.00	55.50	56.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 32.5°C)、TS_TH4 = 1	53.25	53.75	54.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 35°C)、TS_TH4 = 2	51.50	52.00	52.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 37.5°C)、TS_TH4 = 3	49.50	50.00	50.50	%
V_{TS_WARM}	TS_PREWARM から TS_WARM へ遷移する TH5 コンパレータ用 TS ピン立ち下がり電圧スレッシュヨルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 42.5°C)、TS_TH5 = 0	46.00	46.50	47.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 45°C)、TS_TH5 = 1	44.25	44.75	45.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 47.5°C)、TS_TH5 = 2	42.50	43.00	43.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 50°C)、TS_TH5 = 3	40.75	41.25	41.75	%

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位	
V_{TS_WARMZ}	TS ピンのバイアス基準に対する割合 (103AT 使用時で 40°C)、 $TS_TH5 = 0$	47.75	48.25	48.75	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 42.5°C)、 $TS_TH5 = 1$	46.00	46.50	47.00	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 45°C)、 $TS_TH5 = 2$	44.25	44.75	45.25	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 47.5°C)、 $TS_TH5 = 3$	42.50	43.00	43.50	%	
V_{TS_HOT}	TS ピンのバイアス基準に対する割合 (103AT 使用時で 55°C)、 $TS_TH6 = 0$	37.25	37.75	38.25	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 60°C)、 $TS_TH6 = 1$	34.00	34.50	35.00	%	
V_{TS_HOTZ}	TS ピンのバイアス基準に対する割合 (103AT 使用時で 52.5°C)、 $TS_TH6 = 0$	39.00	39.50	40.00	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 57.5°C)、 $TS_TH6 = 1$	35.75	36.25	36.75	%	
サーミスタ コンパレータ (OTG モード)						
$V_{TS_OTG_COLD}$	TS ピンのバイアス基準に対する割合 (103AT 使用時で -20°C)、 $TS_TH_OTG_COLD = 0$	79.50	80.00	80.50	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で -10°C)、 $TS_TH_OTG_COLD = 1$	76.50	77.00	77.50	%	
$V_{TS_OTG_COLDZ}$	TS ピンのバイアス基準に対する割合 (103AT 使用時で -15°C)、 $TS_TH_OTG_COLD = 0$	78.00	78.50	79.00	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で -5°C)、 $TS_TH_OTG_COLD = 1$	74.75	75.25	75.75	%	
$V_{TS_OTG_HOT}$	TS ピンのバイアス基準に対する割合 (103AT 使用時で 55°C)、 $TS_OTG_HOT = 00$	37.25	37.75	38.25	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 60°C)、 $TS_OTG_HOT = 01$	34.00	34.50	35.00	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 65°C)、 $TS_OTG_HOT = 10$	30.75	31.25	31.75	%	
$V_{TS_OTG_HOTZ}$	TS ピンのバイアス基準に対する割合 (103AT 使用時で 52.5°C)、 $TS_OTG_HOT = 00$	39.00	39.50	40.00	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 57.5°C)、 $TS_OTG_HOT = 01$	35.75	36.25	36.75	%	
	TS ピンのバイアス基準に対する割合 (103AT 使用時で 62.5°C)、 $TS_OTG_HOT = 10$	32.50	33.00	33.50	%	
スイッチング コンバータ						
F_{SW}	PWM スwitching 周波数	オシレータの周波数	1.35	1.5	1.65	MHz
MOSFET オン抵抗						
R_{Q1_ON}	VBUS から PMID へのオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)	15	20		mΩ

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, 標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
R_{Q2_ON}	PMID と SW 間における降圧ハイサイドスイッチング MOSFET のオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)		20	27	m Ω
R_{Q3_ON}	SW と PGND 間の降圧ローサイドスイッチング MOSFET のオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)		16	20	m Ω
OTG モード コンバータ						
V_{OTG_RANGE}	標準的な OTG モードの電圧レギュレーション範囲		3.84		9.6	V
V_{OTG_STEP}	標準的な OTG モードの電圧レギュレーション ステップ			20		mV
V_{OTG_ACC}	OTG モードの電圧レギュレーション精度	$IV_{BUS} = 0\text{A}$, $V_{OTG} = 9\text{V}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-2		2	%
V_{OTG_ACC}	OTG モードの電圧レギュレーション精度	$IV_{BUS} = 0\text{A}$, $V_{OTG} = 5\text{V}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-3		3	%
I_{OTG_RANGE}	標準的な OTG モードの電流レギュレーション範囲		0.1		3.2	A
I_{OTG_STEP}	標準的な OTG モードの電流レギュレーション ステップ			10		mA
I_{OTG_ACC}	OTG モードの電流レギュレーション精度	$I_{OTG} = 1.8\text{A}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-3		3	%
		$I_{OTG} = 1.5\text{A}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-5		5	%
		$I_{OTG} = 1.0\text{A}$, $T_J = -10^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-10		10	%
V_{OTG_UVP}	PMID での OTG モードの低電圧立ち下がリスレッシュホールド			3.4		V
REGN LDO						
V_{REGN}	REGN LDO 出力電圧	$V_{VBUS} = 5\text{V}$, $I_{REGN} = 20\text{mA}$	4.4	4.6		V
		$V_{VBUS} = 9\text{V}$, $I_{REGN} = 20\text{mA}$	4.8	5.0	5.2	V
V_{REGNZ_OK}	REGN 不良判定の立ち下がリスレッシュホールド	コンバータがスイッチング		3.2		V
		コンバータのスイッチングなし		2.3		V
I_{REGN_LIM}	REGN LDO 電流制限	$V_{VBUS} = 5\text{V}$, $V_{REGN} = 4.3\text{V}$	20			mA
PG スレッシュホールド						
PG_TH	\overline{PG} ピンのプルダウンを解放する V_{BUS} 電圧立ち下がリスレッシュホールド	$PG_TH = 000\text{b}$		3.7		V
		$PG_TH = 001\text{b}$		7.4		V
		$PG_TH = 010\text{b}$		8.0		V
		$PG_TH = 011\text{b}$		10.4		V
		$PG_TH = 100\text{b}$		11.0		V
		$PG_TH = 101\text{b}$		13.4		V
		$PG_TH = 110\text{b}$		14.0		V
PG_THz	\overline{PG} ピンのプルダウンを有効にする V_{BUS} 電圧立ち上がリスレッシュホールド	$PG_TH = 000\text{b}$		3.9		V
		$PG_TH = 001\text{b}$		7.9		V
		$PG_TH = 010\text{b}$		8.5		V
		$PG_TH = 011\text{b}$		10.9		V
		$PG_TH = 100\text{b}$		11.5		V
		$PG_TH = 101\text{b}$		13.9		V
		$PG_TH = 110\text{b}$		14.5		V
ADC 測定の精度と性能						

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$t_{\text{ADC_CONV}}$	変換時間、各測定	ADC_SAMPLE = 00		24		ms
		ADC_SAMPLE = 01		12		ms
		ADC_SAMPLE = 10		6		ms
		ADC_SAMPLE = 11		3		ms
ADC_RES	有効分解能	ADC_SAMPLE = 00	11	12		ビット
		ADC_SAMPLE = 01	10	11		ビット
		ADC_SAMPLE = 10	9	10		ビット
		ADC_SAMPLE = 11	8	9		ビット
$V_{\text{BAT_LOWV_ADC}}$	アダプタが存在しない状態で ADC を動作させる最小バッテリー電圧、立ち上がりスレッシュホールド			2.7		V
$V_{\text{BAT_LOWV_ADCZ}}$	アダプタが存在しない状態で ADC を動作させる最小バッテリー電圧、立ち下がりスレッシュホールド			2.5		V
ADC の測定範囲と LSB						
IBUS_ADC	ADC バス電流の読み取り値 (順方向と OTG の両方)	範囲	-5		5	A
		LSB		2.5		mA
VBUS_ADC	ADC VBUS 電圧の読み取り値	範囲	0		20	V
		LSB		5		mV
VPMID_ADC	ADC PMID 電圧の読み取り値	範囲	0		20	V
		LSB		5		mV
VBAT_ADC	ADC BAT 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
VBAT_ADC	ADC BAT 電圧の読み取り精度	4V での精度、ADC_SAMPLE = 00	-0.5		0.5	%
CC1_ADC	CC1 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
CC2_ADC	CC2 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
VSYN_ADC	ADC SYS 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
IBAT_ADC	ADC BAT 電流の読み取り値	範囲	-10		5	A
		LSB		5		mA
TS_ADC	ADC TS 電圧の読み取り値	REGN の割合で表した範囲	0		99.9	%
	ADC TS 電圧の読み取り値	LSB		0.098		%
TDIE_ADC	ADC ダイ温度の読み取り値	範囲	-40		150	$^{\circ}\text{C}$
		LSB		0.5		$^{\circ}\text{C}$
I2C インターフェイス (SCL、SDA)						
V_{IH}	入力 High スレッシュホールドレベル、SDA および SCL		0.78			V
V_{IL}	入力 Low スレッシュホールドレベル、SDA および SCL				0.42	V
$V_{\text{OL_SDA}}$	出力 Low スレッシュホールドレベル	シンク電流 = 5mA、1.2V VDD			0.3	V
I_{BIAS}	High レベルリーク電流	レール 1.8V をプルアップ			1	μA
ロジック出力ピン (INT、PG)						
V_{OL}	出力 Low スレッシュホールドレベル	シンク電流 = 5mA			0.3	V
$I_{\text{OUT_BIAS}}$	High レベルリーク電流	レール 1.8V をプルアップ			1	μA

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ロジック入力ピン (CE、OTG、QON)						
V_{IH_CE}	入力 High スレッショルドレベル、/ICE		0.78			V
V_{IL_CE}	入力 Low スレッショルドレベル、/ICE				0.4	V
$I_{IN_BIAS_CE}$	ハイレベルリーク電流、/ICE	レール 1.8V をプルアップ			1	μA
V_{IH_QON}	入力 High スレッショルドレベル、/QON		1.3			V
V_{IL_QON}	入力 Low スレッショルドレベル、/QON				0.4	V
V_{QON}	内部 /QON プルアップ	$\overline{\text{QON}}$ は内部でプルアップされます。VBUS = 5V、GND に対する 10M Ω の抵抗		3.6		V
R_{QON}	内部 /QON プルアップ抵抗			250		k Ω

6.6 タイミング要件

パラメータ		テスト条件	最小値	公称値	最大値	単位
VBUS / VBAT 電源オン						
t_{VBUS_OVP}	VBUS_OVP_STAT と VBUS_OVP_FLAG を設定する VBUS OVP グリッチ除去時間			200		μs
バッテリー チャージャ						
t_{TOP_OFF}	標準のトップオフ タイマ精度		12	15	18	最小値
			24	30	36	最小値
			36	45	54	最小値
t_{SAFETY_TRKCHG}	トリクル充電時における充電セーフティタイマの精度		0.9	1	1.1	hr
t_{SAFETY_PRECHG}	プリチャージ時における充電セーフティタイマの精度	PRECHG_TMR = 0	1.8	2	2.2	hr
		PRECHG_TMR = 1	0.45	0.5	0.55	hr
T_{SAFETY}	プリチャージ時における充電セーフティタイマの精度	CHG_TMR = 0	10.8	12	13.2	hr
		CHG_TMR = 1	21.6	24	26.4	hr
BATFET 制御						
t_{BATFET_DLY}	BATFET_CTRL への書き込み後、出荷、スタンバイ、シャットダウン モードの BATFET がオフになるまでの時間	BATFET_DLY = 1		10		s
		BATFET_DLY = 0		20		ms
t_{SM_EXIT}	出荷モードを終了するために $\overline{\text{QON}}$ が Low にプルされるまでのグリッチ除去時間		480	580	680	ms
$t_{STANDBY_EXIT}$	スタンバイ モードを終了するために $\overline{\text{QON}}$ が Low にプルされるまでのグリッチ除去時間	TSTANDBY_EXIT = 0	480	580	680	ms
		TSTANDBY_EXIT = 1	7.5	9	10.5	ms
t_{QON_RST}	$\overline{\text{QON}}$ を Low に保持してシステム電源リセットを開始する時間	TQON_RST = 0	8	9.5	11	s
		TQON_RST = 1	15	18	21	s
t_{BATFET_RST}	システムの電源リセット時に BATFET が無効になる時間			350		ms
USB Type C						

パラメータ		テスト条件	最小値	公称値	最大値	単位
t _{CC_ERROR_RECOVER}	ポートが ErrorRecovery 状態を維持する時間		25			ms
I2C インターフェイス						
f _{SCL}	SCL クロック周波数				1.0	MHz
C _b	各バスラインの容量性負荷				550	pF
デジタル クロックとウォッチドッグ						
t _{LP_WDT}	ウォッチドッグリセット時間 (EN_HIZ = 1、WATCHDOG = 160s)		100	160		s
t _{WDT}	ウォッチドッグリセット時間 (EN_HIZ = 0、WATCHDOG = 160s)		136	160		s

6.7 代表的特性

$C_{VBUS} = 1\mu\text{F}$, $C_{PMID} = 10\mu\text{F}$, $C_{SYS} = 20\mu\text{F}$, $L = 1\mu\text{H}$ (Murata DFE322520F-1R0M=P2) (特に記述のない限り)

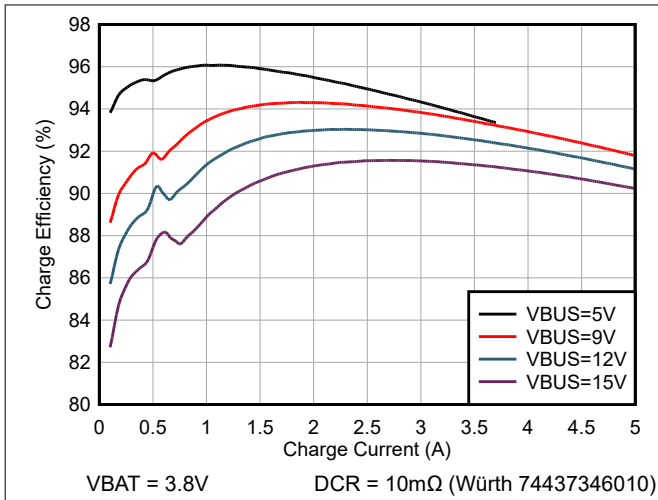


図 6-1. 充電電流と充電効率との関係

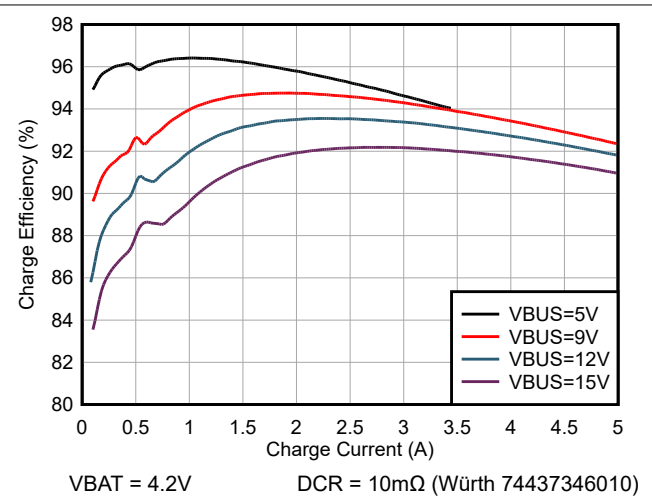


図 6-2. 充電電流と充電効率との関係

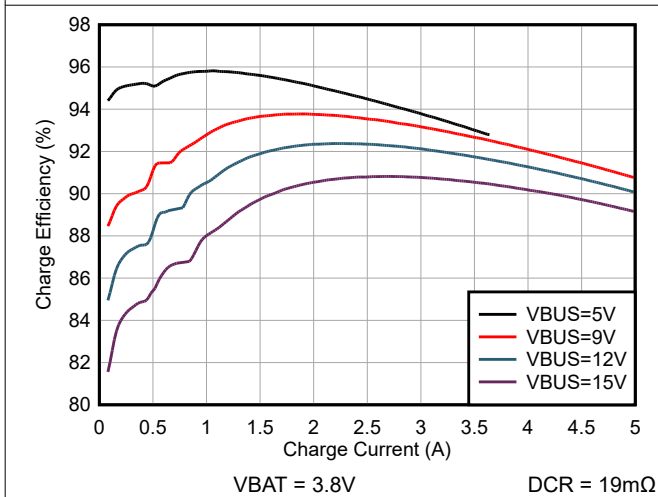


図 6-3. 充電電流と充電効率との関係

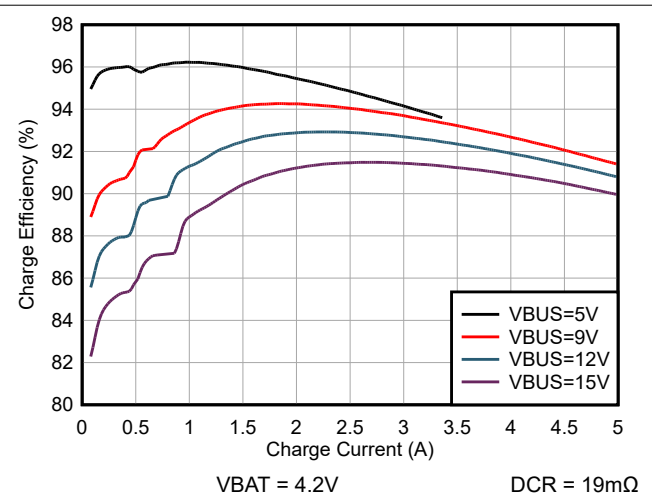


図 6-4. 充電電流と充電効率との関係

6.7 代表的特性 (続き)

$C_{VBUS} = 1\mu\text{F}$, $C_{PMID} = 10\mu\text{F}$, $C_{SYS} = 20\mu\text{F}$, $L = 1\mu\text{H}$ (Murata DFE322520F-1R0M=P2) (特に記述のない限り)

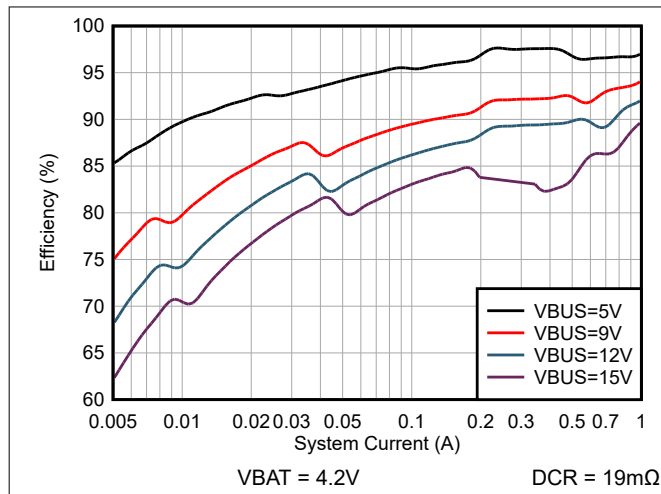


図 6-5. システム電流とシステム効率との関係

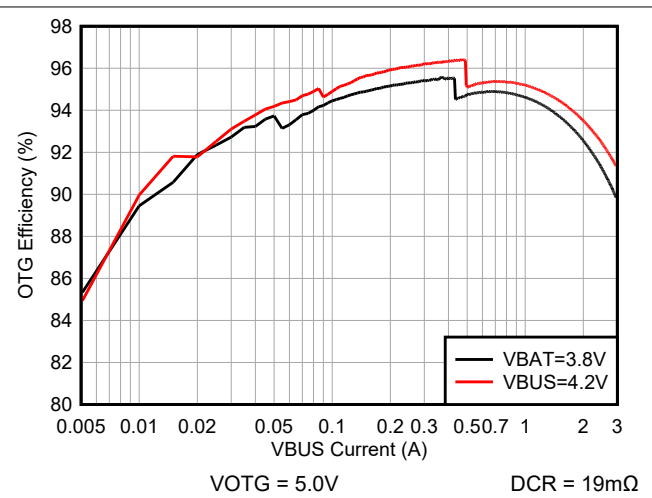


図 6-6. OTG 効率と VBUS 電流との対比

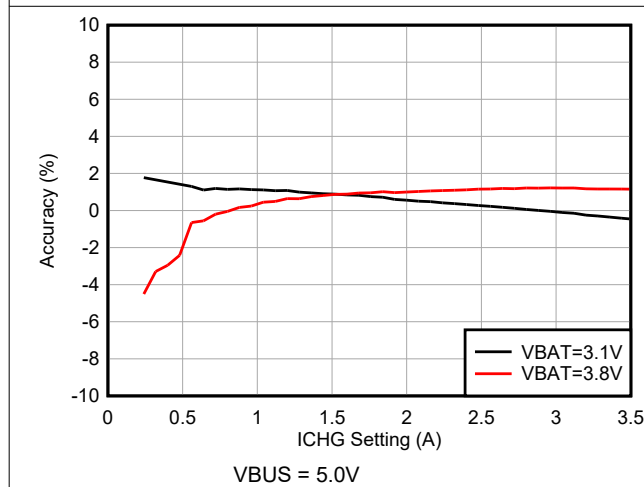


図 6-7. ICHG 精度と ICHG 設定との対比

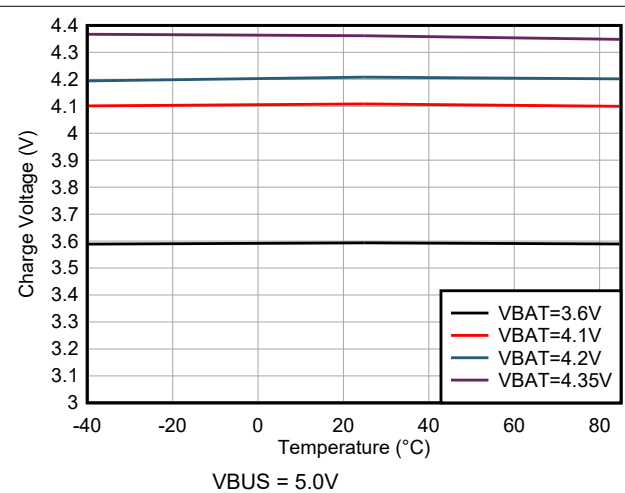


図 6-8. バッテリー レギュレーション電圧精度と温度との対比

6.7 代表的特性 (続き)

$C_{VBUS} = 1\mu\text{F}$ 、 $C_{PMID} = 10\mu\text{F}$ 、 $C_{SYS} = 20\mu\text{F}$ 、 $L = 1\mu\text{H}$ (Murata DFE322520F-1R0M=P2) (特に記述のない限り)

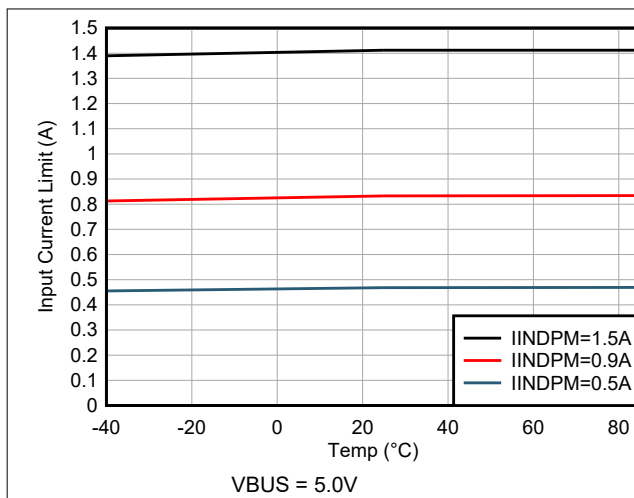


図 6-9. 入力電流レギュレーションと温度との対比

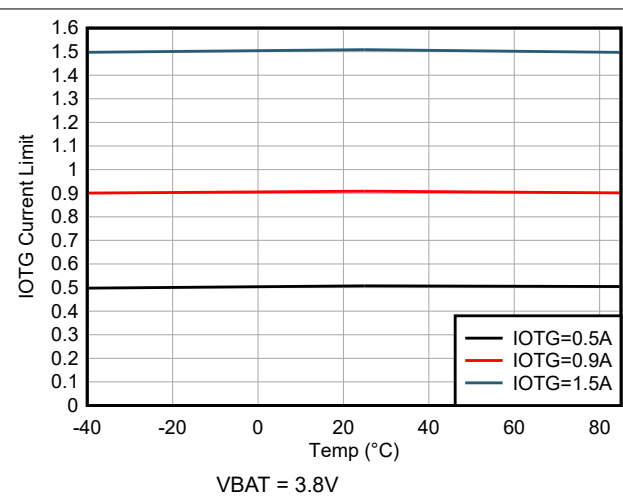


図 6-10. OTG モードの電流レギュレーションと温度との対比

7 詳細説明

7.1 概要

BQ25640 は、標準の USB ホストポート、USB 充電ポート、USB-C アダプタ、USB 準拠の可変高電圧アダプタなど、幅広い入力ソースをサポートしています。このデバイスは、最大 15W までの USB-C 検出に対応した USB Type-C コントローラ (CC1/CC2) を内蔵しており、検出結果に基づいて電流制限を設定します。このデバイスは、Try.SNK および Try.SRC を備えたデュアル ロール パワーをサポートします。このデバイスには、内蔵の D+/D- USB アダプタ検出インターフェイスを使用した BC1.2 検出機能も含まれています。BQ25640 は、入力電流および電圧のレギュレーションにより、USB2.0 および USB3.0 の電力仕様に準拠しています。さらに、入力電流オプティマイザ (ICO) は、入力ソースの過負荷なしで最大電力点の検出をサポートします。また、このデバイスは最大 3.2A までの定電流制限による USB On-the-Go (OTG) の動作電力定格仕様にも合致しています。

パワー パス管理により、システムはバッテリー電圧より少し高くなるように、かつプログラム可能な最低システム電圧より低くならないようにレギュレートされます。この機能により、システムはバッテリーが完全に消耗したとき、または取り外したときでも、動作を継続できます。入力の電流または電圧が制限値に達すると、パワー パス管理機能が自動的に充電電流を低下させます。システム負荷が引き続き増大すると、電力パスはシステムの電力要件が満たされるまで、バッテリーを放電します。この補助モードにより入力ソースの過負荷を防止します。

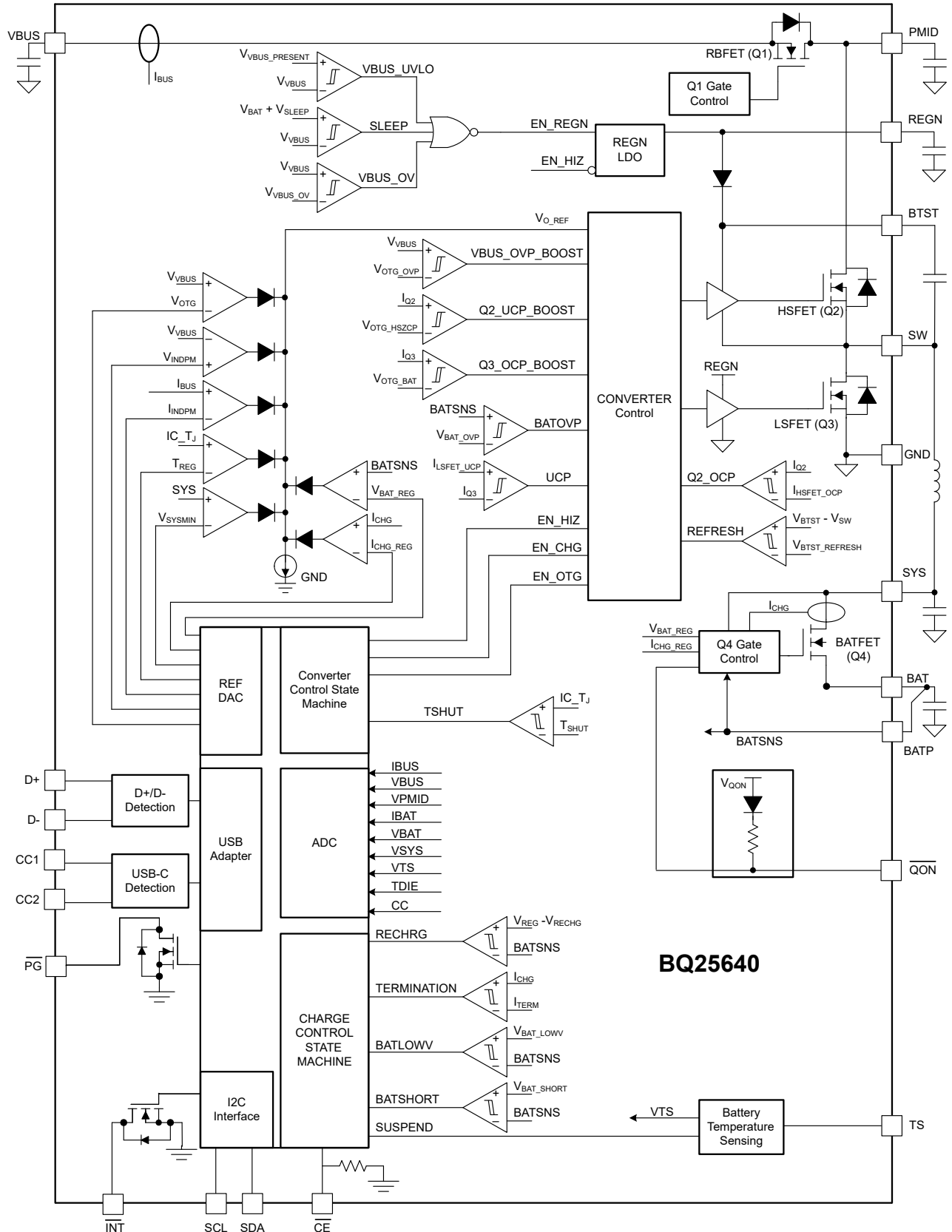
このデバイスは、ホスト制御なしで、充電サイクルの開始から完了までを実行できます。バッテリー電圧を検知することで、このデバイスは 4 種類の段階 (トリクル充電、予備充電、定電流 (CC) 充電、定電圧 (CV) 充電) でバッテリーを充電します。充電サイクルの終わりに、充電電流があらかじめ設定されたスレッシュホールドを下回り、かつバッテリー電圧が再充電スレッシュホールドを上回ると、充電器は自動的に処理を終了します。TS ピンの COOL、PRECOOL、NORMAL、WARM および PREWARM 温度ゾーンでは、終端がサポートされています。十分に充電された電圧がプログラム可能な再充電スレッシュホールドを下回ると、充電器は自動的に新しい充電サイクルを開始します。

この充電器は、バッテリーの負温度係数 (NTC) サーミスタ監視、充電安全タイマ、過電圧および過電流保護など、バッテリー充電とシステム運用のための多様な安全機能を備えています。接合部温度がプログラム可能なスレッシュホールド値を超えると、サーマル レギュレーションにより充電電流が低下します。その他の安全機能としては、充電モードと OTG 昇圧モードでのバッテリー温度センシング、サーマル シャットダウン、入力 UVLO および過電圧保護を装備しています。このデバイスには、湿気によるポート腐食を防止するための、液体検出および腐食軽減機能も内蔵されています。PG 出力は、良好な電源が存在し、プログラム可能な PG_TH 値を上回っているかどうかを示します。INT 出力は、フォルトの発生とステータスの変化を即座にホストに通知します。

このデバイスには、充電電流と入力 / バッテリー / システム (VBUS、BAT、SYS、TS) 電圧を監視するための、12 ビットのアナログ / デジタル コンバータ (ADC) も搭載されています。QON ピンは、出荷モードおよびスタンバイ モードから復帰するための BATFET イネーブルおよびリセット制御を提供します。

BQ25640 は 22 ピン、2.5mm×3.5mm の WQFN パッケージで供給されます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 パワー オン リセット(POR)

BQ25640 は、VBUS と BAT の高い電圧から内部バイアス回路に電力を供給します。どちらかの電圧が低電圧誤動作防止 (UVLO) スレッシュホールドを上回ると、すべてのレジスタが POR 値にリセットされ、I²C インターフェイスの通信がイネーブルになります。マスク不可能な $\overline{\text{INT}}$ パルスが生成され、その後、ホストはすべてのレジスタにアクセスできます。

7.3.2 バッテリからのデバイスの起動

バッテリーのみが存在し、その電圧が枯渇スレッシュホールド ($V_{\text{BAT_UVLOZ}}$) を上回っている場合、BQ25640 はパワーオンリセットを実行した後、BATFET をオンにしてバッテリーをシステムに接続します。REGN はオフのまま、静止電流を最小化します。BATFET の RDSON が低く、BAT の静止電流も低いいため、導通損失が低減され、バッテリーの駆動時間が最大化されます。

7.3.3 USB-C 検出

Type-C 仕様 2.3 では、ポートの接続に使用する複数のケーブル、プラグ、およびレセプタクルが定義されています。VCONN 電源を必要としないすべてのケーブル、レセプタクル、およびプラグがサポートされます。このデバイスは、E マーキングや代替モードなど、CC ラインを介した USB パワー デリバリー通信を必要とする USB 機能はサポートしていません。

USB-C では、電力を消費するポート (SNK)、電力を供給するポート (SRC)、または両方の機能をアダプタイズできるデュアル ロール ポート (DRP) として動作する機能が追加されました。CC_MODE レジスタは、デバイスが SNK のみ、SRC のみ、DRP 対応としてアダプタイズされるかどうかを選択します。

USB-C 検出機能は、CC1/CC2 ラインを介して実行され、USB-C ソース (デフォルト / 中 / 高)、USB シンク、従来のアダプタを検出します。DIS_CC = 0b (POR デフォルト) の場合、検出アルゴリズムは常に自動的に実行されます。CC_ORIENT = 1 の場合、CC1_STAT および CC2_STAT レジスタを読み取ることで、接続されたケーブルの向きを判別できます。

接続が行われた後、FORCE_CC_DET = 1b を設定することで、USB-C 検出ルーチンを強制的に切断して再起動することができます。

7.3.3.1 従来のアダプタの検出

従来のアダプタ (USB-A から USB-C へ) と非 USB 入力はどちらも、CC ピンに Rp を提示する前に VBUS に電力を供給します。CC ピンにアクティビティがない状態で VBUS が検出された場合、SNK および DRP デバイスはこれらを「不明なアダプタ」として検出します。

従来の BC 1.2 アダプタをサポートするため、IINDPM は [セクション 7.3.4.2](#) に基づいて設定されます。

D+/D- 検出が無効になっている場合、EN_ICO = 1b のとき IINDPM は [セクション 7.3.4.5](#) に基づいて設定されます。EN_ICO = 0b の場合、IINDPM はデフォルトで 3.2A に設定され、接続された入力ソースをホストが把握している状況では、ホストによって上書きすることができます。

7.3.3.2 USB-C デッド バッテリ モード

USB-C デッド バッテリ モード ($V_{\text{BAT}} < V_{\text{BAT_UVLO}}$) では、デバイスはデフォルトで SNK 専用モードとなり、CC_MODE の値に関係なく、CC ピンは常に Rd を提示します。デバイスがシャットダウン モードまたはシップ モードにある場合、USB-C デッド バッテリ モードが有効になります。

7.3.3.3 SNK モード

デバイスは、デフォルトで SNK 専用モードになっています。CC_MODE = 00b を設定することにより、このデバイスを SNK 専用モードに再構成できます。

SNK モードでは、5V の USB-C SRC デバイスを検出するために、デバイスは両方の CC ピンに常にプルダウン 抵抗 (Rd) を提示します。このデバイスは、接続されている SRC からの Type-C モード電流アダプタイズメントに対応する電圧レベルを検出するため、CC ピンを監視します。SNK として動作している場合、デバイスは、接続された SRC によってアダプタイズされた電流レベルを検出し、VBUS_STAT レジスタを介してシステムに通知します。接続された SRC は、初回のプラグイン後にアダプタイズする電流レベルを動的に変更できます。これが発生した場合、IINDPM および VBUS_STAT はそれに応じて自動的に更新されます。

デフォルト電流をアダプタイズする SRC が検出された場合、USB-C to USB-C ケーブル、または従来の USB-A to USB-C ケーブルである可能性があります。この場合、EN_DPDM_DET = 1b のとき、BC 1.2 検出は自動的に実行されます。従来のアダプタが検出されると、セクション 7.3.4.2 に基づいて IINDPM と VBUS_STAT が設定されます。

7.3.3.4 SRC モード

本デバイスは、CC_MODE = 01b を設定することにより、SRC 専用モードに構成できます。接続が検出された後、CC_AUTO_OTG = 1b の場合、デバイスは自動的に 5V で VBUS への昇圧を開始するよう設定されます。EN_OTG は自動的に 1b に設定され、VOTG は自動的に 5V に設定されます。

SRC モードでは、このデバイスは接続を探している間、両方の CC ピンに常に Rp を提示します。RP_VALUE レジスタを使用して、アダプタイズされる電流値を指定できます。このデバイスは、次の可能な 3 つの Type-C 電流オプションすべてのアダプタイズをサポートしています: デフォルト (500mA / 900mA)、中 (1.5A)、高 (3A)。IOTG は RP_VALUE に従って設定され、USB-C 接続が自動的に行われると、VOTG は 5V に設定されます。

接続が検出された時点で、このデバイスは昇圧コンバータ動作による逆方向モードをサポートし、バッテリーから VBUS に電力供給されます。接続が成功すると、VBUS_STAT は 111b に設定されます。

7.3.3.5 DRP モード - デュアル ロール ポート

デュアル ロール ポート(DRP)モードでは、デバイスは CC ラインを Rp と Rd の間で自動的に切り替えることにより、SRC と SNK の両方としてアダプタイズします。デバイスは、CC_MODE=10b を設定することで DRP モードに構成できます。接続が検出されると、EN_OTG は自動的に 0b (Attached.SNK) または 1b (Attached.SRC) に設定されます。接続結果は VBUS_STAT レジスタに表示されます。

このデバイスは Try.SRC と Try.SNK に対応しています。2 つの DRP が接続された場合、DRP_PREF レジスタを使用して、初期ハンドシェイクの一部として SRC としての接続を優先する(Try.SRC)、SNK としての接続を優先する(Try.SNK)、または優先なしを選択するようにデバイスをプログラムできます。

DRP モードを構成する場合:

1. SRC として接続された場合にアダプタイズする電流値を、RP_VALUE に設定します。
2. 希望する Try の動作 (デフォルトは Try ルーチンなし) を、DRP_PREF に設定します。
3. CC_MODE = 10b に設定します。

7.3.3.6 USB-C デバッグ アクセサリ検出

デバッグは、USB Type-C でサポートされている追加の状態であり、デバッグ アクセサリ デバイスおよびケーブルと組み合わせて使用することを目的としています。EN_DEBUG_ACC_DET = 1b のとき、デバッグ アクセサリの自律検出がインエーブルになります。

7.3.4 入力電源によるデバイスの起動

$V_{BAT} < V_{BAT_UVLOZ}$ で入力ソースが接続されると、BQ25640 はパワーオンリセットを実行した後、入力ソース電圧をチェックして REGN LDO とすべてのバイアス回路をオンにします。このデバイスは、降圧コンバータが起動する前に入力電流制限を検出して設定します。入力電源からのパワーアップ シーケンスは次のとおりです:

1. USB-C SNK および従来のアダプタ ハンドシェイクにより入力電流制限 (IINDPM) を設定
2. REGN LDO パワーアップ (セクション 7.3.4.1)
3. 入力電圧制限スレッシュホールドの設定 (セクション 7.3.4.3)
4. コンバータの起動 (セクション 7.3.4.4)

7.3.4.1 REGN LDO の電源オン

REGN LDO は、内部バイアス回路に加えて、HSFET および LSFET のゲートドライブにも電力を供給します。REGN は、TS 外部抵抗にバイアスレールも提供します。以下のすべての条件が満たされると、REGN が有効になります：

- V_{VBUS_UVLOZ} を上回る VBUS
- $V_{BAT} + V_{SLEEPZ}$ を上回る VBUS
- $EN_HIZ = 0$
- 220ms の遅延が完了した後

上記の条件のいずれか一つでも満たされない場合、REGN LDO およびコンバータのパワー ステージはオフのままとなり、コンバータは無効化されます。この状態では、バッテリーはシステムに電力を供給します。

7.3.4.2 入力電流制限付き D+/D- 検出

このデバイスは、入力電流制限を自動的に設定するための D+/D- ベースの入力ソース検出機能を備えています。D+/D- 検出機能には、標準の USB BC1.2、非標準アダプタ、調整可能な高電圧アダプタ検出機能が含まれています。入力ソースが接続され、USB-C のデフォルトまたは USB-C 接続が検出されないと、デバイスは標準の USB BC1.2 検出を開始します。USB BC1.2 は、標準下流ポート (SDP)、充電下流ポート (CDP)、および専用充電ポート (DCP) を識別できます。500ms のデータ接触検出 (DCD) タイマが終了すると、非標準のアダプタ検出が適用されて入力電流制限が設定されます。

DCP が検出されると、デバイスは可変高電圧アダプタのハンドシェイクを開始します。このハンドシェイクでは、D+/D- 上の電圧ソースと電流シンの組み合わせを接続して入力ソースを通知し、 EN_9V または EN_12V レジスタビットのいずれかが 1 に設定されている場合に、出力電圧を 5V から 9V または 12V に昇圧します。可変高電圧アダプタのハンドシェイクは、 EN_9V および EN_12V の両レジスタビットをクリアすることで無効にできます。

入力ソースタイプの検出が完了すると、 \overline{INT} パルスがホストにアサートされ、以下のレジスタが変更されます：

1. 電流制限を設定するように、入力電流制限 (IINDPM) レジスタを変更します
2. VBUS_STAT ビットが更新され、検出された入力ソースタイプが示されます

検出が完了した後、必要に応じてホストは IINDPM レジスタを上書きし、入力電流制限を変更できます。

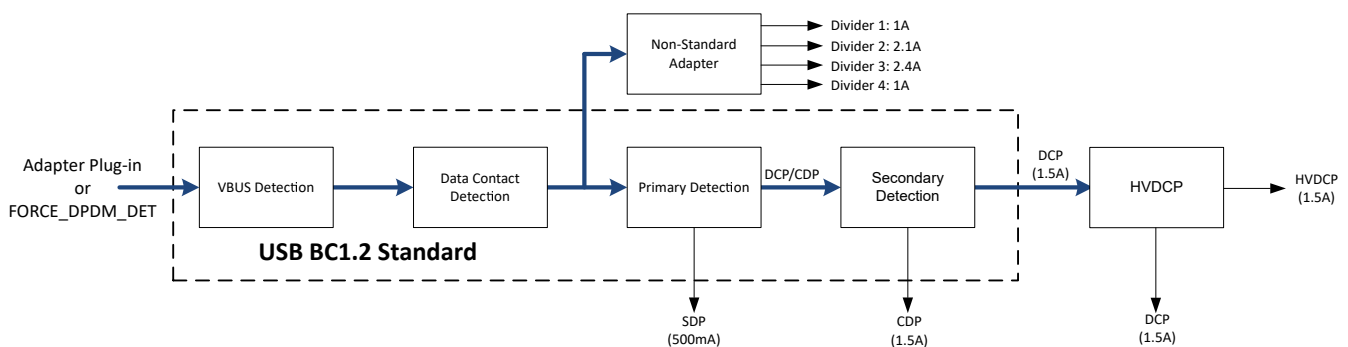


図 7-1. D+/D- 検出フロー

DCP が検出されると ($VBUS_STAT = 011$)、 EN_DCP_BIAS が 1 に設定されているとき、デバイスは D+ で VDP_SRC をオンにします。 $VBUS_STAT = 011$ のときに EN_DCP_BIAS を 0 に設定すると VDP_SRC は無効になり、 $VBUS_STAT = 011$ のときに EN_DCP_BIAS を 1 に設定すると VDP_SRC は有効になります。 EN_HIZ ビットは EN_DCP_BIAS よりも優先されます。

非標準検出は、D+/D- ピン上の独自のデバイダに基づいてベンダ固有のアダプタを区別するために使用されます。非標準検出の間、D+ ピンと D- ピンのどちらにもソースまたはシンクが印加されることはありません。コンパレータは、各ピンに印加される電圧を検出し、表 7-1 に従って入力電流制限を決定します。

表 7-1. 非標準アダプタ検出

非標準アダプタ	D+ スレッショルド	D- スレッショルド	入力電流制限 (A)
デバイダ 1	V_{D+} (V_{D+D-_2p0} 内)	V_{D-} (V_{D+D-_2p8} 内)	1
デバイダ 2	V_{D+} (V_{D+D-_2p8} 内)	V_{D-} (V_{D+D-_2p0} 内)	2.1
デバイダ 3	V_{D+} (V_{D+D-_2p8} 内)	V_{D-} (V_{D+D-_2p8} 内)	2.4

表 7-2. D+/D- 検出からの入力電流制限設定

D+/D- 検出	入力電流制限 (IINDPM)	VBUS_STAT
USB SDP (USB500)	500mA	1h
USB CDP	1.5A	2h
USB DCP	3.2A	3h
デバイダ 1	1A	5h
デバイダ 2	2.1A	5h
デバイダ 3	2.4A	5h
HVDCP	1.5A	6h
不明な 5V アダプタ	3.2A	4h

7.3.4.3 入力電圧制限スレッショルドの設定 (VINDPM スレッショルド)

BQ25640 は、広範囲の入力電圧制限 (3.8V ~ 16.8V) をサポートします。POR のデフォルト VINDPM は 4.4V に設定されています。また、充電器は動的 VINDPM トラッキングもサポートしています。このトラッキング機能はバッテリー電圧を追跡し、降圧コンバータが適切に動作するように、入力電圧とバッテリー電圧の間に十分なマージンを確保します。この機能はデフォルトで有効になっています。VINDPM_BAT_TRACK レジスタ ビットをクリアして 0b にすると無効化できます。有効にすると、実際の入力電圧制限は、VINDPM レジスタと $V_{INDPM_BAT_TRACK}$ ($V_{BAT} + 200\text{mV}$ オフセット) のうちの大きい値になります。

7.3.4.4 コンバータの起動

入力電流と電圧の制限値を設定すると、コンバータがイネーブルになり、HSFET と LSFET がスイッチングを開始します。バッテリー充電が無効化されると、BATFET はオフになります。それ以外の場合、BATFET はオンのままでバッテリーを充電します。コンバータの起動には、以下の条件が必要です:

- $VBUS > V_{BAT} + V_{SLEEPZ}$
- $V_{VBUS} < V_{VBUS_OVP}$
- $EN_HIZ = 0$
- $V_{SYS} < V_{SYS_OVP}$
- $T_J < T_{SHUT}$

BQ25640 は、システム レール の立ち上がり時に IINDPM をプログラム可能な最小値に設定し、同時に、システム短絡保護により、システムレールが V_{SYS_SHORT} を下回った場合、出力電流が約 0.5A に制限されます。

このデバイスは、高効率な 1.5MHz 固定周波数の PWM パルス幅変調ステップダウン スwitchングレギュレータを使用しています。内部補償されたフィードバック ループにより、入力電圧、バッテリー電圧、充電電流、温度のすべての条件下でスイッチング周波数を厳密に制御できるため、出力フィルタ設計が簡素化されます。

軽負荷効率を向上させるため、このデバイスは軽負荷条件時に PFM 制御 に切り替わります。システム負荷が減少すると、それに応じて実効スイッチング周波数も低下します。オーディオ出力 (OOA) 機能が有効化されている ($EN_OOA = 1b$) 場合、最小周波数を 25kHz に制限できます。PFM_FWD_DIS ビットおよび PFM_OTG_DIS ビットを使用すると、降圧および昇圧における PFM 制御 をそれぞれ無効化できます。

7.3.4.5 入力電流オプティマイザ (ICO)

このデバイスは、革新的な入力電流オプティマイザ (ICO) を実現し、入力ソースの過負荷を引き起こさずに最大電力点を識別できます。このアルゴリズムは、入力ソースの過負荷を防ぐために VINDPM に入ることなく、電源の最大入力電流制限を自動的に特定します。

この機能はデフォルトで有効 (EN_ICO=1b) になっており、EN_ICO ビットを 0b に設定することで無効化できます。このアルゴリズムは、EN_ICO ビットが設定され、かつ以下の条件が満たされた場合に自動的に実行されます。このアルゴリズムは、検出された入力ソースの種類に関係なく、FORCE_ICO ビットを設定することで強制的に実行することもできます (FORCE_ICO を有効にするには EN_ICO = 1b が必要です)。FORCE_ICO = 1b または FORCE_DPDM_DET = 1b または FORCE_CC_DET = 1b に設定すると、アルゴリズムが再実行され、以前の検出がオーバーライドされます。USB-C 仕様に準拠するため、既知の USB-C アダプタが検出されたときは ICO が自動的に動作しません。

動的なパワー マネージメントで使用される実際の入力電流制限は、入力電流オプティマイザが有効 (EN_ICO = 1) な場合は ICO_IINDPM レジスタに報告され、アルゴリズムが無効 (EN_ICO = 0) な場合は IINDPM レジスタによって設定されます。

7.3.4.6 スイッチング周波数およびディザリング機能

通常動作時、デバイスは固定周波数でスイッチングします。また、この充電器は周波数ディザリング機能をサポートしており、EMI 特性を向上させ、IEC-CISPR 22 仕様を満たすのにも役立ちます。この機能はデフォルトで無効 (EN_DITHER = 00b) になっており、EN_DITHER = 01/10/11b に設定することで有効化できます。ディザリングが有効な場合、スイッチング周波数は固定されず、EN_DITHER の設定によって決まる範囲内で変動します。01/10/11b は、それぞれスイッチング周波数の $\pm 2\%$ / $\pm 4\%$ / $\pm 6\%$ に対応します。ディザリング範囲を大きくすると EMI ノイズのピークは小さくなりますが、VBUS/VSYS コンデンサの電圧リップルがわずかに大きくなる可能性もあります。このトレードオフを考慮し、IEC-CISPR 22 規格に適合できる最小のディザリング範囲を選択します。特許取得済みのディザリング パターンにより、スイッチング周波数から最大 30MHz の高周波範囲まで EMI 性能が向上し、伝導性 EMI ノイズ範囲全体がカバーされます。

7.3.5 パワー パス管理

BQ25640 は、USB、ウォール アダプタ、車載チャージャまで、多様な入力電源に対応しています。このデバイスは、入力電源 (VBUS)、バッテリー (BAT)、または両方からシステム (SYS) に電力を供給するための自動パワーパス選択機能を備えています。

7.3.5.1 Narrow VDC アーキテクチャ

BQ25640 は、BATFET によってシステムとバッテリーを分離する Narrow VDC アーキテクチャ (NVDC) を採用しています。最小システム電圧は、VSYSMIN レジスタの設定によって決まります。バッテリーが完全に放電している場合でも、システムは最小システム電圧に制御されます。充電が有効な場合、BATFET はリニア モード (LDO モード) で動作します。POR 時のデフォルトの最小システム電圧は 3.52V です。

バッテリー電圧が最小システム電圧を上回ると、BATFET が完全にオンになり、システムとバッテリーの間の電圧差は、BATFET の $R_{DS(on)}$ に充電電流を乗じた値になります。バッテリー充電が無効で、かつ VBAT が最小システム電圧設定を上回っている場合、または充電が終了している場合、システムが最小システム電圧レギュレーション状態のとき、ステータスレジスタ VSYS_STAT ビットが High になります。

7.3.5.2 動的なパワー マネージメント

アダプタに過負荷をかけることなく入力電流を最大化するため、この充電器には動的なパワー マネージメント (DPM) が搭載されており、入力電流および入力電圧を継続的に監視します。入力電源が過負荷状態になると、入力電流が入力電流制限 (IINDPM) を超えるか、または入力電圧が入力電圧制限 (VINDPM) を下回ります。次に、入力電流が入力電流制限値を下回り、入力電圧が入力電圧制限値を上回るまで、デバイスは充電電流を低下させます。

充電電流がゼロまで低下しても入力電源が依然として過負荷状態の場合、システム電圧は低下し始めます。システム電圧がによってバッテリー電圧を下回ると、デバイスは自動的に補完モードに移行します。このモードでは BATFET がオンになり、入力電源とバッテリーの両方からシステムを支えるために、バッテリーの放電が開始されます。

DPM モード中は、ステータスレジスタの VINDPM_STAT ビットおよび / または IINDPM_STAT ビットが High に設定されます。図 7-2 に、9V/1.2A アダプタ、3.2V バッテリ、2.8A 充電電流、最小 3.4V のシステム電圧設定を使用した場合の DPM 応答を示します。

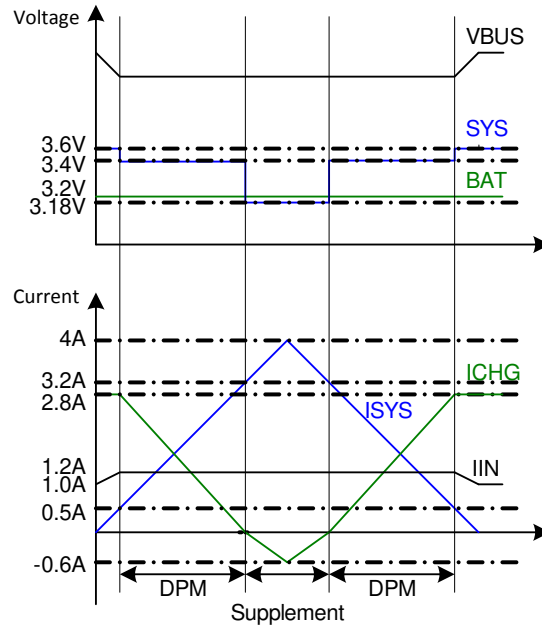


図 7-2. DPM の応答

7.3.5.3 高インピーダンス (HIZ) モード

ホストは、アダプタが接続されているとき、およびデバイスが順方向モードのときのみ EN_HIZ = 1b を書き込むことで、デバイスを高インピーダンスモードに移行できます。高インピーダンスモードでは、RBFET (Q1)、HSFET (Q2)、LSFET (Q3) はすべてオフになります。RBFET と HSFET が VBUS への電流の流入および流出を遮断し、VBUS ピンをハイインピーダンス状態にします。BATFET (Q4) はオンになり、BAT を SYS に接続します。ハイインピーダンスモード中は、REGN が無効化され、消費電力を抑えるためにデジタルクロックが低速化されます。

7.3.6 バッテリ充電管理

このデバイスは、最大 5A の充電電流で 1 個のリチウムイオン バッテリセルを充電します。7mΩ の BATFET により、充電効率が向上し、放電時の電圧降下が最小限に抑えられます。

7.3.6.1 自律的充電サイクル

バッテリ充電が有効 (EN_CHG ビット = 1b かつ \overline{CE} ピンが LOW) の場合、デバイスはホストの関与なしに、充電サイクルを自律的に完了します。表 7-3 に、デバイスのデフォルトの充電パラメータを一覧します。ホストは常に充電動作を制御し、I²C 経由で対応するレジスタに書き込むことで、充電パラメータを最適化できます。

表 7-3. 充電パラメータのデフォルト設定

	VREG	VRECHG	ITRICKLE	IPRECHG	ICHG	ITERM	TOPOFF TIMER
BQ25640	4.2V	VREG (正の温度係数) - 100mV	80mA	200mA	2,000mA	200mA	無効

次の条件が有効になると、新しい充電サイクルが開始されます:

- コンバータはセクション 7.3.4.4 の条件に従って起動します

- EN_CHG = 1b
- \overline{CE} ピンは low
- TS でサーミスタに故障がありません
- 安全タイマに故障がありません

充電電流が終端スレッシュホールド未満で、バッテリー電圧が再充電スレッシュホールドを上回り、かつデバイスが DPM またはサーマルレギュレーション状態でない場合、充電器は自動的に充電サイクルを終了します。完全に充電されたバッテリーの電圧が VRECHG を下回ると、デバイスは自動的に新しい充電サイクルを開始します。充電が終了した後、 \overline{CE} ピンまたは EN_CHG ビットを切り替えると、新しい充電サイクルが開始されます。

ステータスレジスタ (CHG_STAT) は、以下のとおり各充電フェーズを示します:

- 000b – 充電していません
- 001b – トリクル充電 ($V_{BAT} < V_{BAT_SHORTZ}$)
- 010b – プリチャージ ($V_{BAT_SHORTZ} < V_{BAT} < V_{BAT_LOWV}$)
- 011b – 高速充電 (CC モード)
- 100b – テーパー充電 (CV モード)
- 101b - 予約済み
- 110b - トップオフ タイマのアクティブ充電
- 111b - 充電終了完了

充電サイクルの完了を含め、CHG_STAT がこれらのいずれかの状態に移行すると、 \overline{INT} がアサートされてホストに通知されます。

7.3.6.2 バッテリー充電プロファイル

このデバイスは、トリクル充電、プリ充電、定電流、定電圧、およびオプションのトップオフ充電フェーズの 5 段階でバッテリーを充電します。充電サイクルの開始時に、このデバイスはバッテリー電圧を確認し、それに応じて電流と電圧を制御します。

充電中に充電デバイスが DPM 制御または温度制御状態にある場合、充電電流は設定値より低くなる場合があります。この場合、終止機能は一時的に無効化され、充電安全タイマはクロックレートの半分でカウントされます。

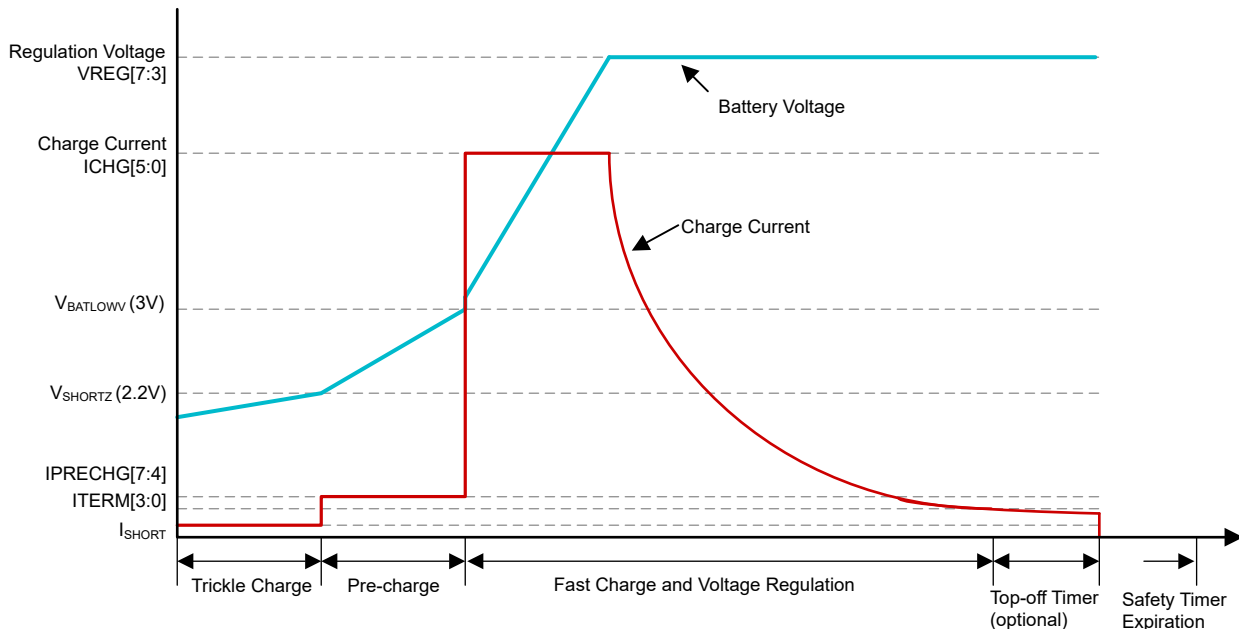


図 7-3. バッテリー充電プロファイル

7.3.6.3 充電終了

バッテリー電圧が再充電スレッシュホールドを上回り、コンバータが定電圧レギュレーションに入り、バッテリー電流が I_{TERM} を下回ると、デバイスは充電サイクルを終了します。終了には定電圧レギュレーションが要求されるため、 $IINDPM$ 、 $VINDPM$ 、サーマルレギュレーションループがアクティブな場合、デバイスは終了しません。充電サイクルが完了すると、 $BATFET$ はオフになります。コンバータは動作を継続してシステムに電力を供給し、 $BATFET$ は再度オンになり補完モードを開始することができます。

終了が発生すると、ステータスレジスタ CHG_STAT が $111b$ に設定され、 \overline{INT} パルスがホストにアサートされます。充電器デバイスが入力電流、入力電圧、サーマルレギュレーション状態にあるとき、終了は一時的に無効になります。終了は、充電終了の前に EN_TERM に $0b$ を書き込むことで永続的に無効化できます。

終了電流が低い場合、コンパレータのオフセットにより、実際の終了電流は終了ターゲットよりも最大 $10mA$ から $20mA$ 多くなることがあります。低電流時の終了精度を向上させるため、オプションのスナバ回路を SW ピンからグラウンドに追加することもできます。スナバ回路の推奨値は、 28Ω 、 $3nF$ です。

コンパレータのオフセットを補償するため、プログラム可能なトップオフタイマを終了検出後に適用できます。トップオフタイマが有効で、終了が発生すると、ステータスレジスタ CHG_STAT は $110b$ に設定されます。トップオフタイマは、セーフティタイマの制約に従います。セーフティタイマが一時停止していると、トップオフタイマも一時停止します。同様に、セーフティタイマがハーフクロックレートでカウントされる場合、トップオフタイマも同じカウントになります。状態のリストについては、[セクション 7.3.6.5](#) を参照してください。ホストは CHG_STAT を読み出して、終了ステータスを確認できます。

トップオフタイマは、次のいずれかの状態によってリセットされます。

1. 充電サイクルの停止および再開 (CE ピンのトグル、 EN_CHG ビットのトグル、充電済みバッテリー電圧が再充電スレッシュホールドを下回った場合、アダプタの取り外しおよび再接続)
2. 終端ステータスは Low から $High$
3. REG_RST レジスタビットが設定される

充電器が終端を検出すると、トップオフタイマの設定が読み出されます。再充電サイクルが開始されない限り、終了後にトップオフタイマ値をプログラムしても一切影響はありません。トップオフタイマセグメントに入る場合と、トップオフタイマの期限が切れる場合、 CHG_FLAG が $1b$ に設定されます。

7.3.6.4 サーミスタの検証

この充電器は、バッテリー温度を監視するための単一のサーミスタ入力 (TS) を備えています。 TS ピンは、 $TS_IGNORE = 1b$ を設定することで無視できます。 TS ピンのフィードバックが無視されている場合、充電器は充電モードおよび OTG モードのいずれにおいても TS が常に良好であると判断し、 TS_STAT は常に TS_NORMAL を報告します。 TS_IGNORE が $1b$ に設定されている場合、 TS ピンはフローティングのままにできます。

$TS_IGNORE = 0b$ の場合、[セクション 7.3.6.4.1](#) に説明されている構成可能なプロファイルに従って、充電器は TS ピンのフィードバック情報に基づいて充電プロファイルを調整します。バッテリー温度がある温度範囲から別の温度範囲に移行すると、 TS_STAT はそれに応じて更新され、 $FLAG$ のない TS_NORMAL を除き、新たに入った温度範囲に対して充電器は $FLAG$ ビットを設定します。 TS_MASK が $0b$ に設定されている場合、 TS_NORMAL への遷移を含む TS_STAT への変更は、 \overline{INT} パルスを生成します。

7.3.6.4.1 充電モードでの高度な温度プロファイル

リチウムイオン電池の充電安全性を高めるため、2007年4月20日にJEITAガイドラインが発表されました。このガイドラインは、特定の低温範囲と高温範囲で、大きい充電電流と高い充電電圧を回避することの重要性を強調しました。バッテリー技術が進化を続ける中、バッテリーメーカーはJEITA規格を超える温度安全仕様を発表しています。BQ25640は、温度ベースの非常にフレキシブルな充電プロファイルを採用し、これらの高度な仕様を満たすと同時に、元のJEITA規格との下位互換性を維持しています。

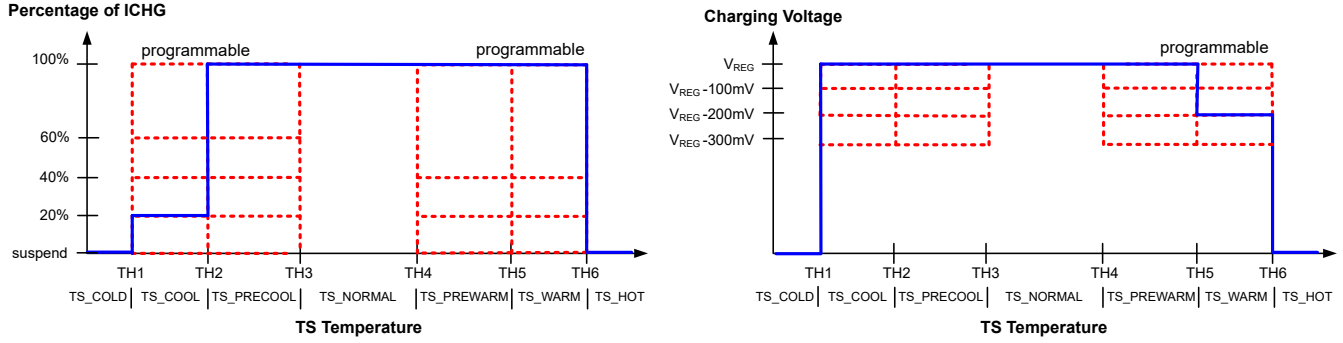


図 7-4. 高度な TS 充電値

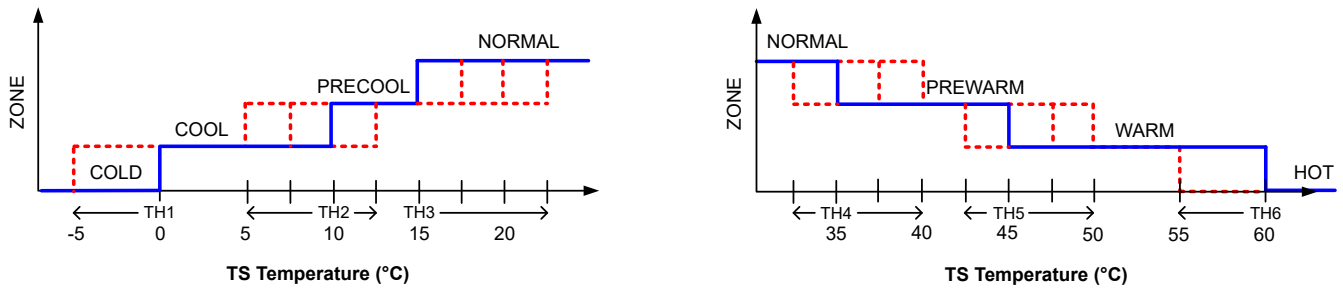


図 7-5. 高度な TS 充電領域

表 7-4. TS スレッシュホールド設定 (デフォルト値は青)

地域	制御レジスタ	制御値
低温	TS_TH1	-5°C
		0°C
やや低温	TS_TH2	5°C
		7.5°C
		10°C
		12.5°C
予冷	TS_TH3	15°C
		17.5°C
		20°C
		22.5°C
		25°C
予温	TS_TH4	27.5°C
		30°C
		32.5°C
		35°C
		37.5°C
やや高温	TS_TH5	40°C
		42.5°C
		45°C
		47.5°C
熱い	TS_TH6	50°C
		55°C
		60°C

充電電流の変化を反映するために、充電終了と充電安全タイマは温度ゾーン内で調整されます。やや低温またはやや高温のゾーンで、IPRECHG および ICHG を 20%、40%、または 60% に低減すると、充電安全タイマはハーフレートでカ

ウントされます。充電が中断されると、安全タイマが一時停止し、CHG_STAT が 000b (充電なし) に設定されます。やや低温またはやや高温の温度ゾーンで、充電電流が減少しても、充電終了は有効のまま (EN_TERM = 1b の場合)、終止電流 (ITERM) は変更されません。

7.3.6.4.2 TS ピンのサーミスタ構成

代表的な TS 抵抗ネットワークを以下に示します。

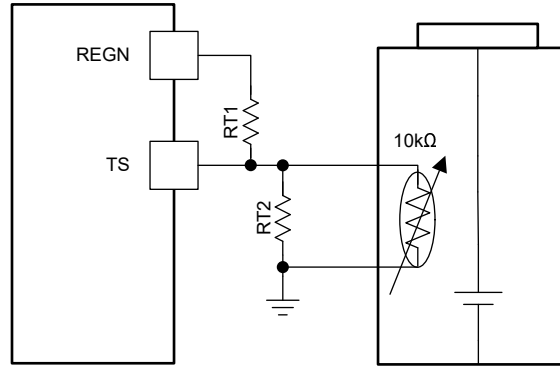


図 7-6. TS 抵抗ネットワーク

RT1 と RT2 の値は、推奨されている 103AT-2 サーミスタの 0°C および 60°C における抵抗値 ($R_{THCOLD} = 27.28k\Omega$ 、 $R_{THHOT} = 3.02k\Omega$) と、それに対応する電圧スレッショルド V_{TSCOLD} および V_{TSHOT} (REGN に対する比率で、0 ~ 1 の値) に基づいて決定されます。

$$RT2 = \frac{R_{THCOLD} \times R_{THHOT} \times \left(\frac{1}{V_{TSCOLD}} - \frac{1}{V_{TSHOT}} \right)}{R_{THHOT} \times \left(\frac{1}{V_{TSHOT}} - 1 \right) - R_{THCOLD} \times \left(\frac{1}{V_{TSCOLD}} - 1 \right)} \quad (1)$$

$$RT1 = \frac{\frac{1}{V_{TSCOLD}} - 1}{\frac{1}{RT2} + \frac{1}{R_{THCOLD}}} \quad (2)$$

バッテリー パックに 103AT-2 の NTC サーミスタを使用すると仮定した場合、RT1 と RT2 はそれぞれ 5.23kΩ および 30.1kΩ と計算されます。

7.3.6.4.3 OTG モードでの低/高温ウィンドウ

ブースト OTG モードおよびにおけるバッテリー保護のため、このデバイスはバッテリー温度が TS_TH_OTG_COLD から TS_TH_OTG_HOT のスレッショルド範囲内にあるかを監視します。RT1 が 5.23kΩ、RT2 が 30.1kΩ の 103AT-2 NTC サーミスタを使用した場合、TS_TH_OTG_COLD のデフォルトは -10°C、TS_TH_OTG_HOT のデフォルトは 60°C です。温度がこの範囲外になると、REGN をオンのまま OTG モードは一時停止されます。さらに、VBUS_STAT ビットは 000b に設定され、TS_STAT は 001b (TS_OTG_COLD) または 010b (TS_OTG_HOT) に設定され、TS_FLAG がセットされます。昇圧 OTG モードでは、コンバータはスイッチングを停止します。バッテリー温度が通常温度に戻ると、昇圧が再開され、TS_STAT は 000b (TS_NORMAL) に戻ります。

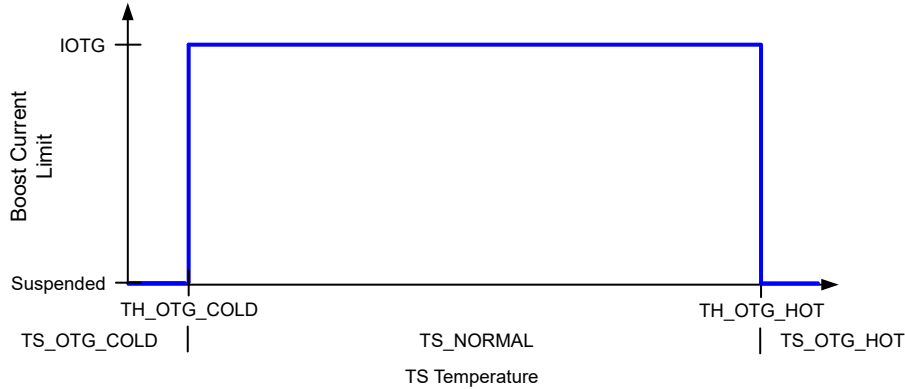


図 7-7. 昇圧モードでの TS ピン サーミスタ検出スレッシュホールド

7.3.6.4.4 JEITA 充電レートのスケールリング

TS_ISET_PRECOOL、TS_ISET_COOL、TS_ISET_PREWARM、および TS_ISET_WARM のクール / ウォーム充電電流フォールドバックは、1C の充電レートに基づいています。1C レートとは、バッテリー容量 (mA 時間) を 1 時間で割った値を指します。したがって、500mA 時間のバッテリーの場合、1C の充電レートは 500mA になります。同じバッテリーの場合、2C の充電レートは 1,000mA になります。充電フォールドバックを換算するには、ホストはバッテリーの C レートに合わせて CHG_RATE レジスタを設定する必要があります。これに応じてフォールドバックがスケールリングされます。

TS_ISET_PRECOOL、TS_ISET_COOL、TS_ISET_PREWARM、または TS_ISET_WARM が 00b (中断) または 11b (変更なし) に設定されている場合、CHG_RATE 設定は無効になります。表 7-5 に概要を示します

表 7-5. ICHG フォールドバック

TS_ISET_PRECOOL、TS_ISET_COOL、 TS_ISET_PREWARM、または TS_ISET_WARM	CHG_RATE	電流を ICHG の割合でフォールドバックします
00b	任意	0% (中断)
01b (20%)	00b (1C)	20%
	01b (2C)	10%
	10b (4C)	5%
	11b (6C)	3.3%
10b (40%)	00b (1C)	40%
	01b (2C)	20%
	10b (4C)	10%
	11b (6C)	6.6%
11b	任意	100%

7.3.6.5 充電安全タイマ

BQ25640 には、異常なバッテリー状態による充電サイクルの長時間化を防止するため、3 つの内蔵セーフティタイマが搭載されています。高速充電セーフティタイマおよびプリチャージセーフティタイマは、それぞれ I²C の CHG_TMR フィールドおよび PRECHG_TMR フィールドで設定されます。プリチャージタイマは 1 時間に固定されています。セーフティタイマが満了すると、充電は停止され(CHG_STAT = 000b)、降圧コンバータはシステム負荷に電力を供給するため動作を継続します。

EN_SAFETY_TMRS = 0b に設定することで、トリクル充電、プリチャージ、高速充電安全タイマを無効化できます。EN_SAFETY_TMRS は、チャージャがどの充電ステージにあるかに関係なく、いつでも有効化できます。各タイマは、次

の 2 つの条件が同時に満たされた時点でカウントを開始します: EN_SAFETY_TMRS = 1 で、対応する充電段がアクティブです。

高速充電、トリクル充電、またはプリチャージのいずれかのセーフティ タイマが満了すると、SAFETY_TMR_STAT ビットおよび SAFETY_TMR_FLAG ビットは 1b に設定されます。

充電電流の低下を引き起こすイベントが発生した場合、EN_TMR2X ビットが設定されていると、充電セーフティ タイマは半分のクロック レートでカウントされます。

充電を中断する故障が発生している間は、EN_TMR2X ビットの状態に関係なく、充電、プリチャージ、およびトリクルの各セーフティ タイマも中断されます。故障が解消されると、充電が再開され、タイマが停止した場所で安全タイマが再開されます。

充電安全タイマと充電終了を同時に無効化することもできます。この条件では、ホストによって充電が無効にされるまで、充電は実行され続けます。

7.3.6.6 入力からの代替電源

入力モードからの代替電力モードでは、低電流能力の代替電源を用いて、システムへの電力供給およびバッテリーの充電を行うことができます。API モードでは、最大入力電流は API_ILIM で設定された値に制限され、正確な電流制限を細かく調整できます (10~100mA を 2.5 mA ステップで設定可能)。EN_API ビットは、API モードの開始と終了を制御します。

太陽光アダプタのように電力供給能力が変動するアダプタでは、アダプタの状態に応じて API モードを切り替えることで、利点が得られます。低電流アダプタが検出されると、LOW_PWR_ADP_STAT は 1b に設定され、低電流アダプタをより有効に活用するために API モードが有効であることを示します。API モードに入ると、IINDPM_STAT によって、アダプタが API モードでの最大電流に到達可能であることが示され、API モードを終了することが有効な場合があります。API モードへの移行および解除はホストによって制御され、ステータス ビットは、通常モードよりも API モードが有効となるタイミングを示すことを目的としています。

7.3.7 USB On-The-Go (OTG)

7.3.7.1 昇圧 OTG モード

このデバイスは昇圧コンバータ動作をサポートしており、バッテリーから VBUS に電力を供給できます。出力電圧は VOTG に設定され、最大電流は IOTG に設定されます。昇圧 OTG への移行が成功すると、VBUS_STAT は 111b に設定されます。昇圧動作は、次の条件が満たされると有効になります:

1. BAT が $V_{BAT_OTG_MIN}$ を上回る
2. VBUS が $V_{BAT} + V_{SLEEP}$ を下回る
3. 昇圧モード動作が有効化 (EN_OTG = 1)
4. $V_{TS_OTG_HOT} < V_{TS} < V_{TS_OTG_COLD}$
5. $V_{REGN} > V_{REGN_OK}$
6. EN_OTG = 1 の後に 30ms の遅延
7. 昇圧モードレギュレーション電圧 (VOTG) はバッテリー電圧の 105% を上回っています。

以下のいずれかの条件により、昇圧 OTG が終了します。特に記述のない限り、EN_OTG = 0 を設定すると、終了時にバッテリー専用モードになります:

- OTG モードは無効化されます (EN_OTG = 0)。
- シャットダウン、出荷モード、スタンバイ モード、またはシステム パワー リセットに移行する際は、EN_OTG = 0 に設定してから、選択されたシャットダウン、出荷モード、スタンバイ モード、またはシステム パワー リセットに移行します。

7.3.8 監視用の内蔵 12 ビット ADC

BQ25640 は内蔵 12 ビット ADC を備えているため、ホストは各種のシステム パラメータを監視できます。ADC_RATE ビットを使用すると、連続変換またはワンショット動作を行えます。

ADC を有効化するには、EN_ADC ビットを 1b に設定する必要があります。電力節約のため、ADC はデフォルトで無効になっています (EN_ADC = 0b)。VBUS > 3.7V または VBAT > V_{BAT_LOWV_ADC} のいずれかが有効な場合、ADC は動作できます。VBUS または VBAT がそれぞれ有効なスレッシュホールドに達する前に EN_ADC が 1b に設定されている場合、EN_ADC は 1b のままになります。充電器がハイ インピーダンス モードに移行している間、ADC は一時的に停止します。

バッテリー専用モードでは、TS_ADC チャネルが有効な場合、ADC はバッテリー電圧が 3.2V (REGN をオンにする最小値) を上回っているときのみ動作します。それ以外の場合、ADC はバッテリー電圧が V_{BAT_LOWV_ADC} を上回っていると動作します。

ADC_DONE_STAT と ADC_DONE_FLAG ビットは、ワンショット モードのみで変換が完了すると設定されます。連続変換モードでは、ADC_DONE_STAT と ADC_DONE_FLAG ビットは意味を持たず、0 のままになります。ワンショット モードでは、変換完了時に EN_ADC ビットが 0 に設定され、同時に ADC_DONE_FLAG ビットも設定されます。連続モードでは、ユーザーが EN_ADC を 0 に設定して ADC を無効にするまで、EN_ADC ビットは 1 のままになります。

7.3.9 ステータス出力 (\overline{INT} 、 \overline{PG})

7.3.9.1 \overline{PG} ピンのパワー グッド インジケータ

以下の場合に、 \overline{PG} ピンが LOW になり、良好な入力ソースを示します。

- V_{VBUS} は V_{VBUS_UVLOZ} を上回っています
- V_{VBUS} がバッテリーを上回っています (スリープ状態ではありません)
- V_{VBUS} が V_{VBUS_OVP} スレッシュホールドを下回っています
- V_{VBUS} はプログラマブル PG_TH スレッシュホールドを上回っています

7.3.9.2 割り込みとステータス、フラグ ビットとマスク ビット

BQ25640 は、割り込みピン (\overline{INT}) を内蔵しているため、マイコンのポーリングを必要とせずに、ホスト マイコンにステータスの変化を通知できます。報告される各イベントには、ステータス フィールド、フラグ ビット、マスク ビットがあります。ステータス フィールドでは、ステータス読み取り時のステータスが報告されます。フラグ ビットはラッチされます。ビットが 1 に設定されると、ホストがビットを読み取り、クリアして 0 にするまで 1 のまま維持されます。マスク ビットは、対応するビットの設定時に割り込みパルスを生成するかどうかを決定します。

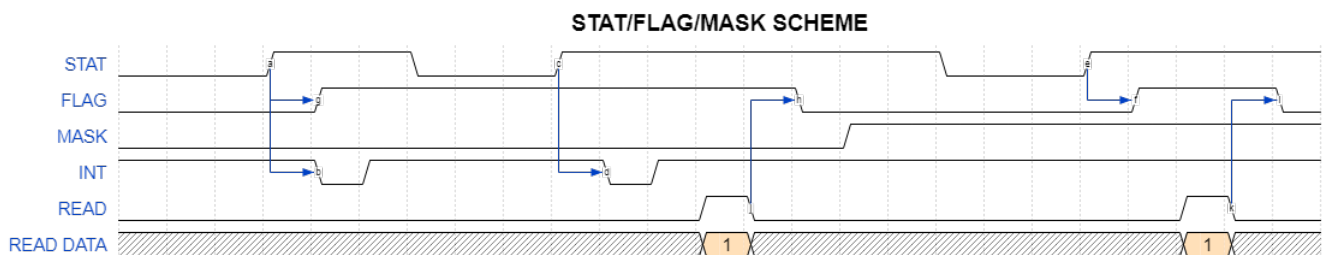


図 7-8. STAT、FLAG、MASK 間の関係

関連するマスクビットが 0 に設定されていると、これらの遷移により \overline{INT} パルスが生成されます。 \overline{INT} は、フラグ ビットではなくステータス フィールドの遷移で生成されるため、ステータス遷移の発生時に対応するフラグがすでに 1 に設定されていた場合でも \overline{INT} パルスがホストに送信されます。この動作の詳細は 図 7-8 に示します。

デフォルトの動作では、ステータス ビットの変化によりいずれかのフラグ ビットが 1 に設定されると 256 μ s の \overline{INT} パルスが生成されます。これらのパルスは、フラグのマスク ビットを 1 に設定することで、フラグごとにマスクで除外できます。マスク ビットを設定しても、フラグビットの 0 から 1 への遷移には影響しません。256 μ s の \overline{INT} パルス生成のみに影響しません。

7.3.9.3 ホストへの割り込み ($\overline{\text{INT}}$)

多くのアプリケーションでは、ホストはチャージャのステータスレジスタを継続的にポーリングしません。代わりに、 $\overline{\text{INT}}$ ピンを使用して、256 μs $\overline{\text{INT}}$ パルスでステータスの変化をホストに通知することもできます。割り込みパルスを受信すると、ホストはフラグレジスタ (Charger_Flag_X および FAULT_Flag_X) を読み出して割り込みの原因となったイベントを特定できます。また、フラグが立っている各イベントについて、対応するステータスレジスタ (Charger_Status_X および FAULT_Status_X) を読み出すことで、現在の状態を確認できます。フラグビットは、一度 1 に設定されると、ホストによって読み出されるまでラッチされたままとなり、読み出しによってクリアされます。ただし、ステータスビットは、ステータスに変更が発生するたびに更新され、常にシステムの現在の状態を表します。

$\overline{\text{INT}}$ イベントをオフにマスクして、最初の電源オン割り込みを除き、t 割り込みが発生したときに $\overline{\text{INT}}$ パルスが送信されないようにできます。割り込みイベントは、レジスタ (Charger_Mask_X および FAULT_Mask_X) のマスクビットをセットすることでマスクされます。割り込みパルスがマスクされているかどうかにかかわらず、イベントによって、対応するフラグビットが常に 1 に設定されます。

7.3.10 BATFET 制御

このデバイスは、双方向遮断可能な BATFET を内蔵しており、これをオフにすることで、バッテリーからシステムへのリーク電流を遮断できます。BATFET は BATFET_CTRL レジスタビットにより制御され、シャットダウンモードとスタンバイモードをサポートします および出荷モード。さらに、システム電源リセット機能は SYS_RESET レジスタビットによって制御されます。

表 7-6. BATFET 制御モード

モード	BATFET	I ² C	エントリ、アダプタなし	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 0	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 1	終了
正常	オン	アクティブ	該当なし			該当なし
シャットダウンモード	オフ	オフ	BATFET_CTRL = 01b を書き込むと、BATFET_DLY の後に BATFET がオフされ、シャットダウンに入ります。	アダプタが接続されている状態で BATFET_CTRL = 01b を書き込んだ場合、BATFET_CTRL_WVBUS の設定に関係なくこの書き込みは無視され、BATFET_CTRL は 00b にリセットされます。		アダプタプラグイン
シップモード	オフ	オフ	BATFET_CTRL = 10b を書き込むと、BATFET_DLY 後に BATFET がオフになり、出荷モードに移行します。	アダプタが接続されている間は、BATFET_CTRL = 10b を書き込んでも効果はありません。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスは BATFET をオフにし、出荷モードに入ります。アダプタが取り外される前に BATFET_CTRL = 00b を書き込むと、出荷モードは中止されます。	BATFET_CTRL = 10b を書き込むと、BATFET_DLY の後に BATFET がオフになります。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスは出荷モードに入ります。アダプタを取り外す前に BATFET_CTRL = 00b を書き込むと、BATFET がオンになり、出荷モードが中止されます。	$\overline{\text{QON}}$ 、アダプタプラグイン

表 7-6. BATFET 制御モード (続き)

モード	BATFET	I ² C	エントリ、アダプタなし	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 0	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 1	終了
スタンバイモード	オフ	アクティブ	BATFET_CTRL = 11b を書き込むと、BATFET_DLY の後に BATFET がオフされ、スタンバイモードに入ります。	アダプタが接続されている間は、BATFET_CTRL = 11b を書き込んでも効果はありません。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスは BATFET をオフにし、スタンバイモードに入ります。アダプタが取り外される前に BATFET_CTRL = 00b を書き込むと、スタンバイモードは中止されます。	BATFET_CTRL = 11b を書き込むと、BATFET_DLY の後に BATFET がオフになります。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスはスタンバイモードに入ります。アダプタを取り外す前に BATFET_CTRL = 00b を書き込むと、BATFET がオンになり、スタンバイモードが中止されます。	QON、I ² C、アダプタプラグイン
システムリセット	オン → オフ → オン	アクティブ	SYS_RESET = 1b を書き込むと、BATFET_DLY 後にシステムリセットが開始されます。DIS_QON_RST = 0b の場合、t _{QON_RST} の間、QON を Low に保持すると、即時リセットが開始されます (BATFET_DLY は適用されません。)	SYS_RESET = 1b を書き込むと無視され、SYS_RESET は 0b にリセットされます。t _{QON_RST} の間 QON を low に保持すると、無視されます。	SYS_RESET = 1b を書き込むと、BATFET_DLY 後にシステムリセットが開始されます。DIS_QON_RST = 0b の場合、QON を t _{QON_RST} の間 Low に保持すると、即時リセットが開始されます。システムリセット中、コンバータは HIZ になり、システムリセットが完了すると HIZ を終了します。	該当なし

7.3.10.1 シャットダウンモード

最小のバッテリーリーク電流を実現するために、ホストはレジスタビット BATFET_CTRL を 01b に設定することでデバイスをシャットダウンできます。このモードでは、バッテリーからシステムへの電力供給を防止するために BATFET がオフになり、I²C が無効化され、充電器が完全にシャットダウンされます。充電器は、アダプタを接続することによってのみ起動できます。アダプタが接続されると、デバイスはすべてのレジスタ設定が POR デフォルトの状態ですべて再起動します。

ホストが BATFET_CTRL を 01b に設定した後、BATFET は BATFET_DLY レジスタビットで設定された 20ms または 10s のいずれかの待ち時間を経てオフになります。BATFET_CTRL_WVBUS の設定に関係なく、V_{VBUS} < V_{VBUS_UVLO} のときにのみシャットダウンモードに移行できます。シャットダウンモードの開始には影響しません。V_{VBUS} > V_{VBUS_UVLOZ} の状態でホストが BATFET_CTRL = 01b を書き込んだ場合、その要求は無視され、BATFET_CTRL ビットは 00 に戻されます。

昇圧 OTG またはホストが BATFET_CTRL を 01b に書き込んだ場合、BQ25640 はまず EN_OTG = 0b を設定して昇圧 OTG を終了するか、このとき、

シャットダウンモード中、QON は何の影響も及ぼしません。シャットダウン中は、QON ピンの内部プルアップがディスエーブルにされ、ピンを流れるリークが防止されます。

7.3.10.2 シップモード

シップモードでは、BATFET がオフになり、バッテリーからシステムへの電力供給を防止します。ホストは、BATFET_CTRL = 10b を設定することで、BQ25640 をシップモードに移行できます。シップモードでは、シャットダウンモードよりも静止

電流がわずかに高くなりますが、 \overline{QON} を使用してシップモードを終了できます。デバイスは、次のいずれかの方法でシップモードから復帰します:

- t_{SM_EXIT} の間、 \overline{QON} ピンを low にプルします
- $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタ プラグイン)

充電器がシップモードに入ると、レジスタは POR 値にリセットされます。

シップモードに入るのは、アダプタが存在しない場合のみです。 $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタが存在する) のときに $BATFET_CTRL = 10b$ を設定すると、 $BATFET$ がディスエーブルになるか、 $BATFET_CTRL_WVBUS$ の設定に応じて即時の影響はありません。

7.3.10.3 スタンバイモード

スタンバイモードでは、 $BATFET$ がオフになり、バッテリーからシステムへの電力供給を停止します。ホストは、 $BATFET_CTRL = 11b$ を設定することで、**BQ25640** をスタンバイモードに移行できます。スタンバイモードでは、シャットダウンモードおよび出荷モードよりも静止電流が多少大きくなります。スタンバイモードは、 \overline{QON} または I^2C コマンドを使用して終了できます。デバイスは、次のいずれかの方法でスタンバイモードから復帰します。

- $t_{STANDBY_EXIT}$ の間、 \overline{QON} ピンを Low にプルする
- I^2C 経由で $BATFET_CTRL$ を $00b$ に書き込む
- $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタ プラグイン)

スタンバイモードには、アダプタが存在しない場合のみ移行します。 $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタあり) のときに $BATFET_CTRL = 11b$ を設定すると、 $BATFET$ が無効になります。もしくは即時の影響は発生しません ($BATFET_CTRL_WVBUS$ の設定による)。

7.3.10.4 システム電源リセット

$BATFET$ は、コンバータが動作していないとき、バッテリーとシステム間のロードスイッチとして機能します。 $BATFET$ の状態をオンからオフに変更することで、 SYS に接続されているシステムはパワーサイクルできます。また、システムリセットにより、すべてのレジスタが POR 状態にリセットされます。以下のいずれかの状態により、システム電源リセットが開始されます。

- $BATFET_CTRL_WVBUS = 1b$ で、 \overline{QON} が t_{QON_RST} の間 Low にプルされ、 $DIS_QON_RST = 0b$ である
- $BATFET_CTRL_WVBUS = 1b$ 、 $SYS_RESET = 1b$ である
- $BATFET_CTRL_WVBUS = 0b$ で、 $V_{BUS} < V_{VBUS_UVLO}$ と同時に \overline{QON} が t_{QON_RST} の間 Low にプルされ、 $DIS_QON_RST = 0b$ である
- $BATFET_CTRL_WVBUS = 0b$ 、 $V_{BUS} < V_{VBUS_UVLO}$ 、 $SYS_RESET = 1b$ である

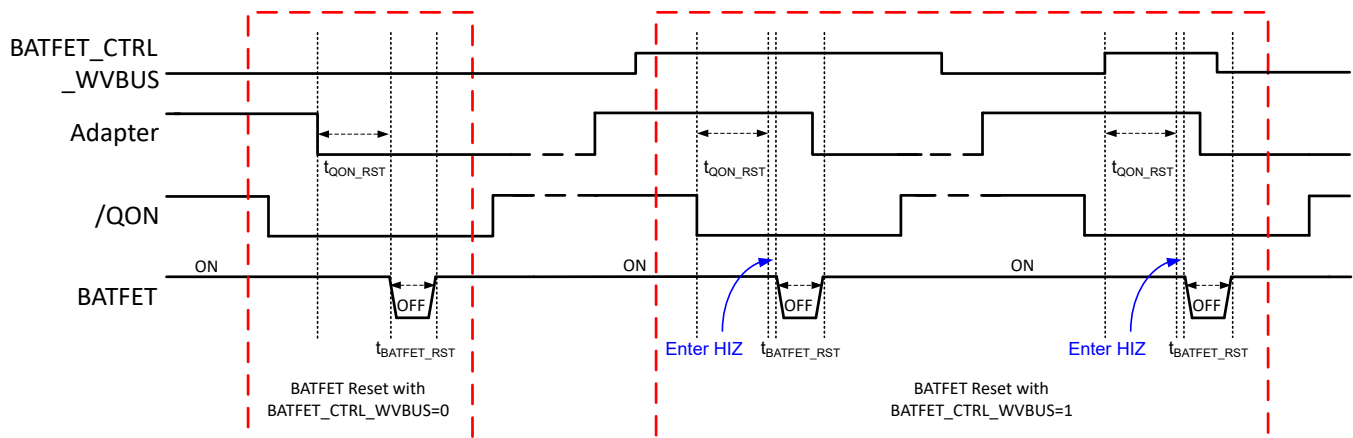


図 7-9. システム電源リセットのタイミング

BATFET_CTRL_WVBUS が 1 に設定されている場合、VBUS が存在するかどうかにかかわらず、SYS_RESET = 1b であるか、 \overline{QON} が t_{QON_RST} の間 Low にプルされると、システム電源リセットは続行されます。システム電源リセットを開始する前に、 t_{BATFET_DLY} の間遅延があります。 \overline{QON} が Low にプルされた場合、BATFET_DLY の設定に関係なく、 t_{QON_RST} の完了後に遅延はありません。DIS_QON_RST ビットを 1b に設定すると、 \overline{QON} 押下によるシステムリセットを無効化できます。

システムの電源リセットは、バッテリー専用の状態から、OTG モードから、またはアダプタが存在する場合は順方向充電モードから開始できます。充電器が昇圧 OTG モードのときにシステム電源がリセットされると、まず EN_OTG = 0b を設定することで昇圧 OTG モードが終了します。

7.3.11 保護

7.3.11.1 バッテリーのみおよびハイ インピーダンス モードでの電圧と電流監視

デバイスは、アダプタなしでバッテリー駆動している場合、またはバッテリーをハイ インピーダンス モードで動作させている場合、監視する電圧および電流の項目が制限されます。このモードでは、バッテリー過電流保護とバッテリー低電圧誤動作防止が監視されます。

7.3.11.1.1 バッテリー過電流保護

BQ25640 は、2 つのレベルのバッテリー過電流保護機能を搭載しています。 I_{BAT_PK} スレッシュホールドは IBAT_PK によって設定され、バッテリー放電のための高速 (100 μ s) 保護を提供します。 I_{BATFET_OCP} は、BATFET に対して、低速 (50ms) の固定スレッシュホールド保護を提供します。バッテリーの放電電流がいずれかのスレッシュホールドをデグリッチ時間以上超えると、BAT_FAULT_STAT および BAT_FAULT_FLAG の故障レジスタ ビットが 1 に設定され、BATFET はオフ時間 100ms、オン時間約 1% のヒカップモードに入ります。ヒカップ モードで BATFET が無効になると、BAT_FAULT_STAT は 0 に戻ります。BATFET がオンに戻ると、 I_{BAT_PK} および I_{BATFET_OCP} スレッシュホールドがそれぞれのグリッチ除去時間で再評価されます。昇圧 OTG モードで、バッテリー放電電流が、それぞれのグリッチ除去時間について I_{BAT_PK} と I_{BATFET_OCP} のどちらかを上回ると、充電器は EN_OTG ビットをクリアすることで OTG モードを終了します。

7.3.11.1.2 バッテリー低電圧ロックアウト

バッテリー単独モードでは、 V_{BAT} が V_{BAT_UVLO} を下回ると BQ25640 が BATFET を無効化し、システムをバッテリーから切り離します。 I^2C もディスエーブルになります。 V_{BAT} が V_{BAT_UVLOZ} を上回るか、または V_{VBUS} が V_{VBUS_UVLOZ} を上回って低電圧ロックアウト状態から復帰すると、 I^2C が再び有効になり、レジスタは POR 値にリセットされます。

7.3.11.2 降圧モードでの電圧および電流監視

このデバイスは、安全な順方向モード動作を実現するために、VBUS、SYS、BAT の電圧および VBUS、BAT、FET の電流を厳密に監視します。

7.3.11.2.1 入力過電圧

VBUS 電圧が V_{VBUS_OVP} を上回ると、コンバータはスイッチングを直ちに停止し 内部パワー MOSFET を保護し、 I_{PMID_LOAD} 放電電流が印加されて VBUS 電圧を低下させます。VBUS_FAULT_FLAG が 1 に設定され、VBUS_FAULT_STAT ビットが 1 に遷移します。VBUS が V_{VBUS_OVPZ} を下回ると、VBUS_FAULT_STAT は 0 に遷移し、コンバータはスイッチングを再開します。

7.3.11.2.2 システム過電圧保護 (YSOVP)

順方向コンバータ動作時に VSYS が V_{SYS_OVP} を上回ると (非充電時に VBAT より約 250mV 高い)、電圧オーバーシュートを抑えるためにコンバータは直ちにスイッチングを停止し、システム電圧を引き下げのために I_{SYS_LOAD} を印加します。、 $V_{SYS_FAULT_FLAG}$ が 1 に設定され、 $V_{SYS_FAULT_STAT}$ が 1 に遷移します。VSYS が V_{SYS_OVP} を下回ると、コンバータはスイッチングを再開し、30mA 放電電流が解消され、 $V_{SYS_FAULT_STAT}$ は 0 に遷移します。

7.3.11.2.3 フォワード コンバータのサイクル単位の電流制限

コンバータは、スイッチング MOSFET にサイクル単位のピーク過電流保護を備えています。フォワード モード中に、Q2 を流れる電流がサイクル バイ サイクルの電流制限を超えると、コンバータはスイッチング サイクルの残りの期間、ハイサイド ゲートドライブを直ちにオフします。次のスイッチング サイクルで、通常スイッチングが再開されます。

7.3.11.2.4 システム短絡

SYS 電圧が V_{SYS_SHORT} を下回ると、充電器は直ちに PFM 動作に移行し、出力電流を約 0.5A 以下に制限します。、SYS_FAULT_STAT および SYS_FAULT_FLAG ビットは 1 にセットされます。 V_{SYS} が V_{SYS_SHORTZ} を上回ると、コンバータは強制 PFM モードを終了し、SYS_FAULT_STAT ビットは 0 に設定されます。

7.3.11.2.5 バッテリ過電圧保護 (BATOVVP)

V_{BAT} が遷移して V_{BAT_OVP} を上回ると、BQ25640 は直ちに BATFET を無効化して充電を無効にし、 I_{BAT_LOAD} 電流源を適用して、BAT の余剰電圧を放電させます。BAT_FAULT_FLAG が 1 に設定され、BAT_FAULT_STAT が 1 に遷移します。 V_{BAT} が V_{BAT_OVPZ} を下回ると充電が再開され、BAT_FAULT_STAT は 0 に戻ります。

7.3.11.2.6 スリープコンパレータ

スリープコンパレータは、バッテリ充電中にアダプタ電圧が降圧コンバータの動作を維持するのに不十分な場合、コンバータを中断させるために使用されます。 V_{VBUS} が $V_{BAT} + V_{SLEEP}$ を下回ると、コンバータはスイッチングを停止し、 \overline{PG} ピンは high に遷移します。 V_{VBUS} が $V_{BAT} + V_{SLEEPZ}$ を上回ると、コンバータが再起動し、 \overline{PG} ピンは low に遷移します。

7.3.11.3 昇圧モードでの電圧および電流監視

このデバイスは、安全なリバースモード動作を実現するために、VBUS、SYS、BAT の電圧および VBUS、BAT、FET の電流を厳密に監視します。

7.3.11.3.1 昇圧モード過電圧保護

OTG 動作中 BQ25640、2 つのコンパレータを使用して VBUS および PMID で出力過電圧を検出します。VBUS または PMID の電圧が OVP スレッシュホールドを超えると、コンバータはスイッチングを停止し、電圧の放電を試みます。

VBUS で、または PMID で の間 OVP 状態が継続すると、OTG_FAULT_FLAG が 1 に設定され、OTG_FAULT_STAT は 1 に遷移し、コンバータはフォルト状態としてパワーダウンします。デバイスは EN_OTG = 0 に設定され、OTG モードを終了します。

7.3.11.3.2 昇圧モード デューティ サイクル保護

起動時の初期ブランキング期間の後、BQ25640 は昇圧 OTG モード中の PMID 電圧を監視し、最小デューティサイクルを維持するために、PMID 電圧が V_{SYS} を十分に上回る値に維持されることを確認します。 V_{PMID} が V_{BOOST_DUTY} (標準値 105% V_{SYS}) を下回ると、コンバータは停止し、ヒカップモードに移行します。

昇圧コンバータがヒカップモードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブーストモードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.11.3.3 昇圧モードの PMID 低電圧保護

昇圧 OTG モード中、BQ25640 コンバータは PMID の低電圧を監視します。PMID 電圧が V_{OTG_UVLP} を下回ると、コンバータは停止し、ヒカップモードに移行します。

昇圧コンバータがヒカップモードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブーストモードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.11.3.4 昇圧モード バッテリ低電圧

OTG モード中に V_{BAT} が V_{BAT_OTGZ} を下回ると、充電器は EN_OTG = 0 と BAT_FAULT_STAT および BAT_FAULT_FLAG が 1 に設定されることで OTG モードを終了します。 $V_{BAT} < V_{BAT_OTG}$ の間に EN_OTG = 1 を設定すると OTG には移行せず、EN_OTG ビットは 0 にクリアされます。バッテリーが V_{BAT_OTG} を超えて充電されると、EN_OTG = 1 を設定することで OTG モードに移行できます。

7.3.11.3.5 昇圧コンバータのサイクル単位の電流制限

コンバータは、スイッチング MOSFET にサイクル単位のピーク過電流保護を備えています。OTG モード中に、Q3 を流れる電流がサイクル バイサイクルの電流制限を超えると、コンバータはそのスイッチングサイクルの残りの期間、ローサイドゲートドライブを直ちにオフします。次のスイッチングサイクルで、通常スイッチングが再開されます。

7.3.11.3.6 昇圧モード SYS 短絡

昇圧 OTG モード中に VSYS が VSYS_SHORT を下回ると、BQ25640 は直ちに昇圧コンバータを停止し、ヒカアップ モードに移行します。SYS_FAULT_FLAG を 1 に設定します。

昇圧コンバータがヒカアップ モードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブースト モードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.11.4 サーマル レギュレーションおよびサーマル シャットダウン

7.3.11.4.1 降圧モードでの過熱保護

このデバイスは、内部接合部温度 (T_J) を監視して、チップの過熱を回避し、降圧モードでの IC 接合部温度を制限します。内部接合部温度が T_{REG} サーマル レギュレーション限界値 (T_{REG} レジスタ構成) を超えると、デバイスは充電電流を下げます。熱制御中は、安全タイマがクロックの半分の速度で動作し、TREG_FLAG および TREG_STAT ビットが 1 に設定されます。さらに、IC の接合部温度が T_{SHUT} を超えると、コンバータおよび BATFET をオフにするサーマル シャットダウン機能を備えています。故障ビット TSHUT_FLAG が 1 に設定され、TSHUT_STAT は 1 に遷移します。IC 温度が T_{SHUT_HYS} よりも T_{SHUT} よりも低く、TSHUT_STAT が 0 に遷移すると、BATFET とコンバータが再度イネーブルになります。

7.3.11.4.2 昇圧モードでの過熱保護

このデバイスは、内部接合部温度を監視し、昇圧モード時にサーマル シャットダウンを提供します。IC 接合部温度が T_{SHUT} を超えると、EN_OTG ビットを Low に設定して BATFET をオフにし、TSHUT_FLAG を 1 に設定することで昇圧モードがディスエーブルになります。IC 接合部温度が $T_{SHUT} - T_{SHUT_HYS}$ を下回った場合、BATFET が自動的に有効になり、システムを復元できるようになります。また、ホストは EN_OTG ビットを再度イネーブルにして回復できます。

7.3.11.4.3 バッテリーのみのモードでの過熱保護

本デバイスは、チップの過熱を回避し、バッテリーのみのモードでの IC 接合部温度を制限するために、内部接合部温度 T_J を監視します。IC の接合部温度が T_{SHUT} を超えると、BATFET をオフにするサーマル シャットダウン機能を備えています。故障ビット TSHUT_FLAG が 1 に設定され、TSHUT_STAT は 1 に遷移します。IC 温度が T_{SHUT} より T_{SHUT_HYS} 分低下すると BATFET が再び有効化され、TSHUT_STAT は 0 に戻ります。

7.3.11.5 液体検出および腐食軽減 (特許申請中)

USB-C コネクタは、湿気や日常的な液体にさらされると腐食することがあります。により、USB コネクタが恒久的に分解される場合があります。このデバイスには、USB Type-C 仕様 2.3 に準拠した液体検出ルーチンが搭載されています。

V_{LQD} は液体検出チェックのスレッシュホールドを設定します。EN_LQD_DET = 1b の場合、FORCE_LQD_DET = 1b を設定することで、単一の液体検出チェックを強制的に実行できます。自動液体検出が有効化されている場合 (AUTO_LQD_EN = 1b)、液体が検出されるまで、液体検出チェックが定期的に発生します。

液体が検出されると、それに応じて LQD_STAT レジスタが更新されます。LQD_STAT レジスタが変更されると、 \overline{INT} パルスが送信されます。液体が検出されると、VBUS に電力が供給されず、CC1/CC2 はに移行してから腐食の軽減になります。

デバイスは、AUTO_DRY_DET = 1b のときに、液体検出サイクルを定期的に開始することで、ポートが乾燥しているかどうかを自動的に検出します。電力を節約するために、ホストは dry 検出を無効化 (AUTO_DRY_DET = 0b) し、FORCE_LQD_DET を使用してより長い間隔でドライ ポートをチェックできます。

7.4 デバイスの機能モード

7.4.1 ホスト モードとデフォルト モード

このデバイスはホスト制御充電器ですが、ホスト管理なしでデフォルト モードで動作できます。デフォルト モードでは、このデバイスはホストなし、またはホストがスリープモードのときに自律充電器として使用できます。充電器がデフォルト モードのとき、WD_STAT ビットは HIGH になり、WD_FLAG は 1b に設定され、 \overline{INT} は Low にアサートされてホストにアラート

を送信します (WD_MASK でマスクされている場合を除きます)。WD_FLAG ビットは、最初の読み取り時に「1b」として、以後の読み取り時に「0b」として読み取られます。充電器がホスト モードのとき、WD_STAT ビットは LOW になります。

パワーオンリセット後、デバイスはデフォルト モードで起動し、ウォッチドッグ タイマが満了します。すべてのレジスタはデフォルト設定になっています。

デフォルト モードでは、デバイスはデフォルト設定で 1 時間のトリクル充電安全タイマ、2 時間のプリ充電安全タイマ、12 時間の急速充電安全タイマを使用して、バッテリーの充電を継続します。これらのいずれかのタイマの期限が切れると充電は停止しますが、降圧コンバータは引き続き動作し、システム負荷に電力を供給します。

いずれかの I²C レジスタへの書き込みによって、充電器はデフォルト モードからホスト モードに遷移し、ウォッチドッグ タイマが開始します。すべてのデバイス パラメータは、ホストによりプログラムできます。デバイスをホスト モードのまま維持するには、ウォッチドッグ タイマの期限が切れる前に (WD_STAT ビットがセットされる前に)、WD_RST ビットに 1b を書き込んでリセットする必要があります。または、WATCHDOG ビットを 00b に設定してウォッチドッグ タイマを無効化することもできます。

ウォッチドッグがタイムアウトすると、デバイスはデフォルト モードに戻ります。ウォッチドッグ タイマがタイムアウトすると、ICHG 値は半分に分割され、セクション 7.6.2 のレジスタ表の注記列に示されているように、他の複数のフィールドは POR のデフォルト値にリセットされます。ウォッチドッグ タイマがタイムアウトしている場合、任意の書き込みでウォッチドッグ タイマはリセットされます。ウォッチドッグ タイマがタイムアウトすると、WD_STAT および WD_FLAG が 1b に設定され、INT が low にアサートされてホストにアラートを送信します (WD_MASK でマスクされている場合を除きます)。WD_MODE ビットが 1b に設定されている場合、ウォッチドッグ タイマがタイムアウトすると、システム リセットが発生します。

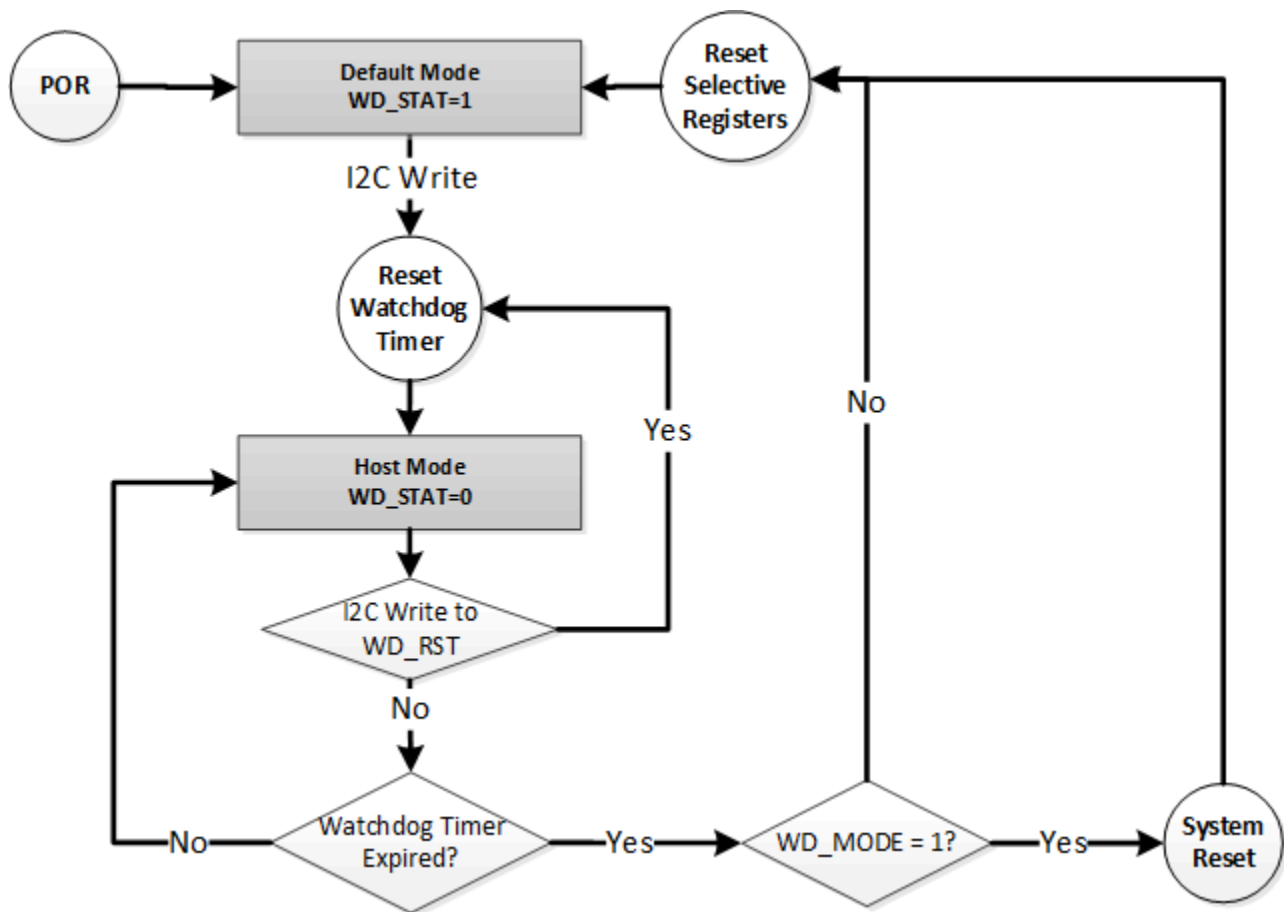


図 7-10. ウォッチドッグ タイマのフロー チャート

7.4.2 レジスタ ビットのリセット

REG_RST ビットを 1b に書き込むことで、レジスタをデフォルト値にリセットすることもできます。REG_RST ビットでリセット可能なレジスタ ビットについては、「レジスタ マップ」セクションを参照してください。レジスタをリセットすると、REG_RST ビットは自動的に 0b に戻ります。

7.5 プログラミング

7.5.1 シリアルインターフェイス

BQ25640 では、I²C 互換のインターフェイスを使用して柔軟な充電パラメータのプログラミングと、デバイスのステータスの瞬時の報告を行えます。I²C は、双方向 2 線式のシリアル インターフェイスです。必要なのは、シリアル データ ライン (SDA) とシリアル クロックライン (SCL) の 2 本のオープンドレイン バスラインのみです。

このデバイスは、7 ビット I²C アドレス 0x6B を持ち、レジスタ マップで定義されたレジスタ アドレスにより、マイコンやデジタル信号プロセッサなどのホスト デバイスから制御入力を受信します。ホスト デバイスがすべての転送を開始し、充電器が応答します。これらのアドレス範囲外のレジスタを読み取った場合、0xFF が返されます。バスが空き状態のときは、SDA ラインと SCL ラインの両方が High になります。

I²C インターフェイスは、標準モード (最大 100kbits/s)、高速モード (最大 400kbits/s)、および高速モード プラス (最大 1 Mbits/s) のいずれにも対応しています。これらのラインは、プルアップ抵抗によってリファレンス電圧にプルアップされます。デバイスの I²C 検出スレッシュホールドは、1.2V ~ 5V の通信リファレンス電圧をサポートします。

7.5.1.1 データの有効性

SDA ラインのデータは、クロックの HIGH 期間中は安定している必要があります。データラインの HIGH または LOW の状態は、SCL ラインのクロック信号が LOW のときのみ変化します。転送されるデータ ビットごとに、1 つのクロック パルスが生成されます。

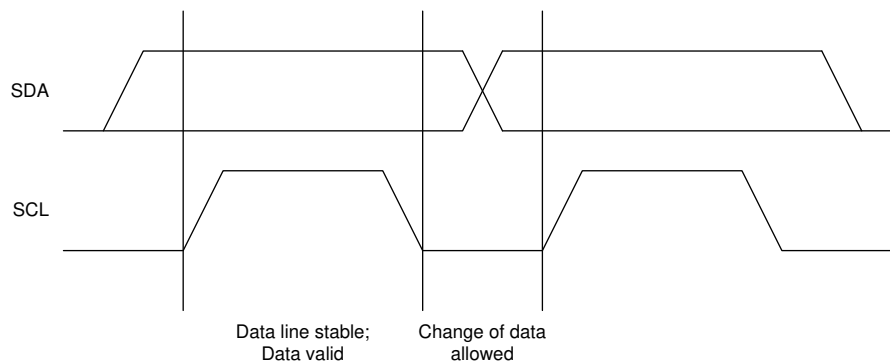


図 7-11. I²C バスでのビット転送

7.5.1.2 開始条件と停止条件

すべてのトランザクションは「スタート (S)」で始まり、「ストップ (P)」で終了します。SCL が HIGH の状態で SDA ラインが HIGH から LOW に変化することを、スタート条件と定義します。SCL が HIGH の状態で SDA ラインが LOW から HIGH に変化することを、ストップ条件と定義します。

START 条件と STOP 条件は、常にホストによって生成されます。バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。

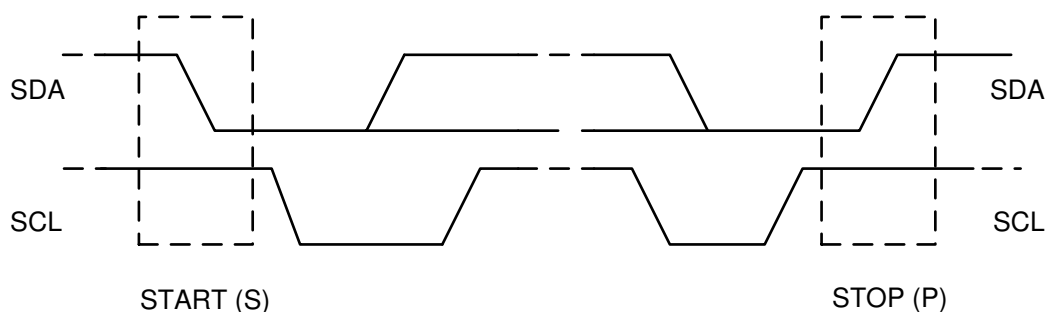


図 7-12. I²C バスのスタート条件とストップ条件

7.5.1.3 バイトフォーマット

SDA ラインの各バイトは 8 ビット長でなければなりません。転送ごとに送信されるバイト数に制限はありません。各バイトには、アクノリッジ (ACK) ビットが続きます。データは、最上位ビット (MSB) を先頭にして転送されます。ターゲットが他の処理を実行するまで次のデータ バイトを受信または送信できない場合、ターゲットは SCL ラインを Low に保持してホストを待機状態 (クロック ストレッチ) にすることができます。その後、ターゲットが別のデータのバイトを処理する準備が整い、SCL ラインを解放すると、データ転送が続行されます。

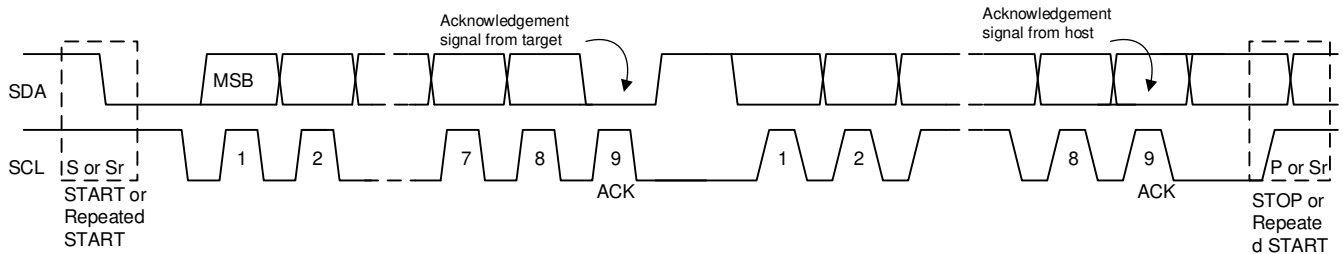


図 7-13. I²C バスでのデータ転送

7.5.1.4 アクノリッジ (ACK) とアクノリッジなし (NACK)

ACK 信号は、各送信バイトの後に送信されます。ACK ビットは、バイトを正常に受信したこと、および別のバイトを送信できることをホストからトランスミッタに通知するために使用されます。9 番目のアクノリッジクロックパルスを含むすべてのクロックパルスはホストによって生成されます。

トランスミッタはアクノリッジクロックパルスの間に SDA ラインを解放し、ホストが SDA ラインを Low にプルダウンできるようにします。この 9 番目のクロックパルスの HIGH 期間中、SDA ラインは安定して Low のままになります。

9 番目のクロックパルスの間、SDA ラインが High のままの場合、NACK が通知されます。その後ホストは転送を中止する STOP を生成するか、新しい転送を開始する START を繰り返し生成することができます。

7.5.1.5 ターゲットアドレスおよびデータ方向ビット

START 信号後にターゲットアドレスが送信されます。このアドレスは 7 ビット長で、8 番目のビットがデータ方向ビット (ビット R/W) として続きます。0 は転送 (WRITE) を示し、1 はデータの要求 (READ) を示します。デバイスの 7 ビットアドレスは、1101 011' (0x6B) と定義されます。アドレスビットの配置を以下に示します。

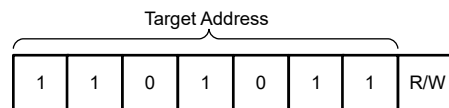


図 7-14. 7 ビットアドレス (0x6B)

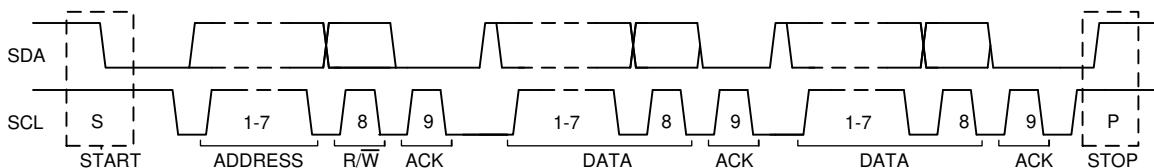


図 7-15. I²C バスでのビット転送の完了

7.5.1.6 シングル書き込みおよび読み出し

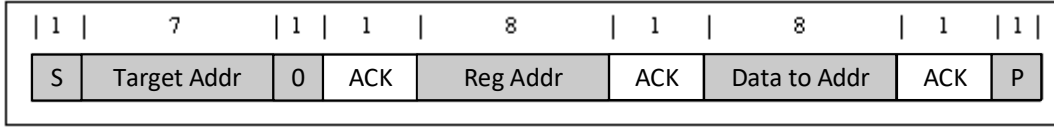


図 7-16. シングル書き込み

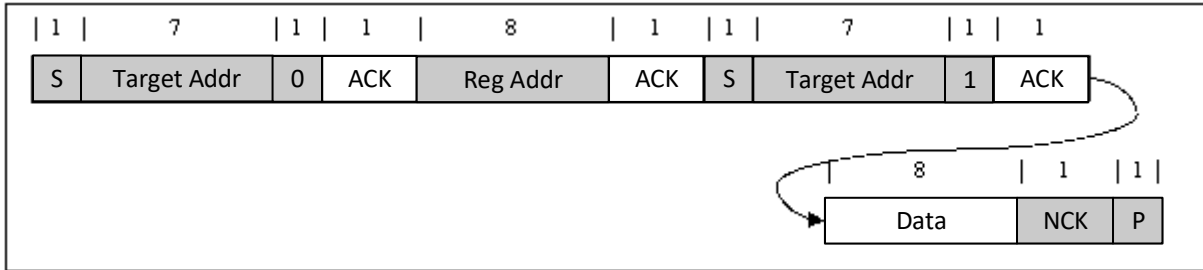


図 7-17. 単発読み取り

レジスタアドレスが定義されていない場合、充電器 IC は NACK を返し、アイドル状態に戻ります。

7.5.1.7 マルチ書き込みおよびマルチ読み取り

この充電器デバイスは、すべてのレジスタに対してマルチバイトの読み取りおよび書き込みをサポートしています。これらのマルチバイト動作では、レジスタ境界をまたぐことができます。たとえば、レジスタアドレス 0x01 から始まる 39 バイトの読み取りで、レジスタ マップ全体を単一動作で読み取ることができます。

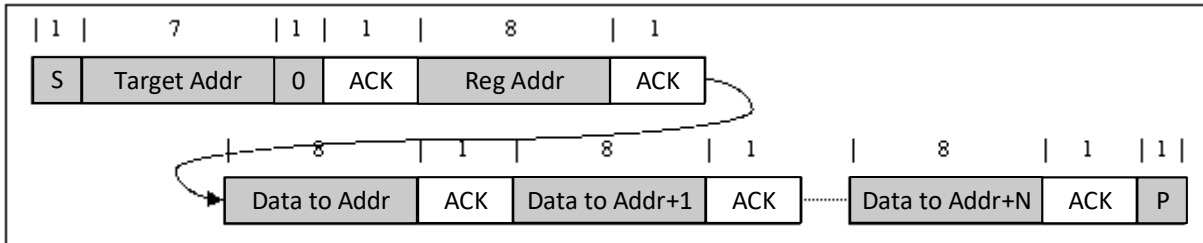


図 7-18. マルチ書き込み

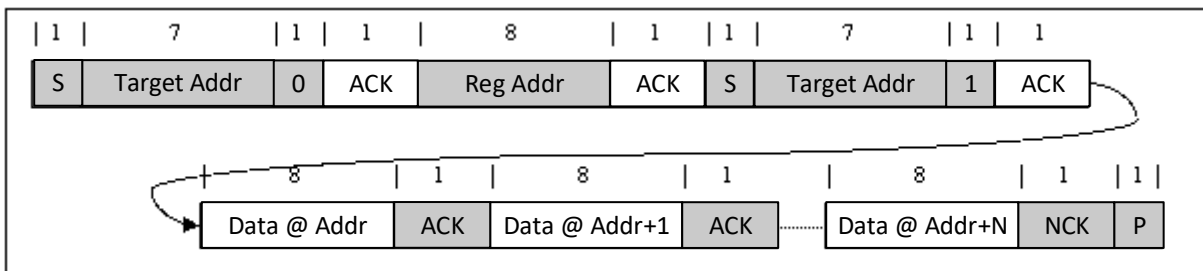


図 7-19. マルチ読み取り

7.6 レジスタ マップ

I²C デバイス アドレス: 0x6B。

7.6.1 レジスタのプログラミング

BQ25640 には、8 ビットおよび 16 ビットレジスタがあります。16 ビットのレジスタに書き込む場合、I²C トランザクションはリトル エンディアン形式に従い、最小桁バイトのアドレスから開始し、シングル 16 ビットのトランザクションで両方のレジスタバイトを書き込みます。

7.6.2 BQ25640 のレジスタ

BQ25640 レジスタのメモリマップされたレジスタを、表 7-7 に示します。表 7-7 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-7. BQ25640 のレジスタ

アドレス	略称	レジスタ名	セクション
2h	REG0x02_Charge_Current_Limit	充電電流制限	表示
4h	REG0x04_Charge_Voltage_Limit	充電電圧制限	表示
6h	REG0x06_Input_Current_Limit	入力電流制限	表示
8h	REG0x08_Input_Voltage_Limit	入力電圧制限	表示
Ah	REG0x0A_IOTG_regulation	IOTG レギュレーション	表示
Ch	REG0x0C_VOTG_regulation	VOTG レギュレーション	表示
Eh	REG0x0E_Minimal_System_Voltage	最小システム電圧	表示
10h	REG0x10_Precharge_Control	プレ充電制御	表示
12h	REG0x12_Termination_Control	終端制御	表示
14h	REG0x14_Charge_Timer_Control	充電タイマ制御	表示
15h	REG0x15_Charger_Control_0	チャージャ コントロール 0	表示
16h	REG0x16_Charger_Control_1	チャージャ コントロール 1	表示
17h	REG0x17_Charger_Control_2	チャージャ コントロール 2	表示
18h	REG0x18_Charger_Control_3	チャージャ コントロール 3	表示
19h	REG0x19_Charger_Control_4	チャージャ コントロール 4	表示
1Ah	REG0x1A_Charger_Control_5	チャージャ コントロール 5	表示
1Bh	REG0x1B_NTC_Control_0	NTC 制御 0	表示
1Ch	REG0x1C_NTC_Control_1	NTC 制御 1	表示
1Dh	REG0x1D_NTC_Control_2	NTC 制御 2	表示
1Eh	REG0x1E_NTC_Control_3	NTC 制御 3	表示
1Fh	REG0x1F_Charger_Status_0	充電器ステータス 0	表示
20h	REG0x20_Charger_Status_1	充電器ステータス 1	表示
21h	REG0x21_Charger_Status_2	充電器ステータス 2	表示
22h	REG0x22_FAULT_Status	FAULT のステータス	表示
23h	REG0x23_Charger_Flag_0	充電器フラグ 0	表示
24h	REG0x24_Charger_Flag_1	充電器フラグ 1	表示
25h	REG0x25_FAULT_Flag	フォルト フラグ	表示
26h	REG0x26_Charger_Mask_0	充電器マスク 0	表示
27h	REG0x27_Charger_Mask_1	充電器マスク 1	表示
28h	REG0x28_FAULT_Mask	FAULT マスク	表示
29h	REG0x29_ICO_Current_Limit	ICO の電流制限	表示

表 7-7. BQ25640 のレジスタ (続き)

アドレス	略称	レジスタ名	セクション
2Bh	REG0x2B_ADC_Control	ADC 制御	表示
2Ch	REG0x2C_ADC_Channel_Disable_1	ADC チャンネル無効化 1	表示
2Dh	REG0x2D_ADC_Channel_Disable_2	ADC チャンネル無効化 2	表示
2Eh	REG0x2E_CC1_ADC	CC1 ADC	表示
30h	REG0x30_CC2_ADC	CC2 ADC	表示
32h	REG0x32_IBUS_ADC	IBUS ADC	表示
34h	REG0x34_IBAT_ADC	IBAT ADC	表示
36h	REG0x36_VBUS_ADC	VBUS ADC	表示
38h	REG0x38_VPMID_ADC	VPMID ADC	表示
3Ah	REG0x3A_VBAT_ADC	VBAT ADC	表示
3Ch	REG0x3C_VSYS_ADC	VSYS ADC	表示
3Eh	REG0x3E_TS_ADC	TS ADC	表示
40h	REG0x40_TDIE_ADC	TDIE ADC	表示
44h	REG0x44_USB_C_Control_0	USB C 制御 0	表示
45h	REG0x45_USB_C_Control_1	USB C 制御 1	表示
46h	REG0x46_Liquid_Control_0	液体制御 0	表示
47h	REG0x47_Liquid_Control_1	液体制御 1	表示
48h	REG0x48_USB_C_Information_0	USB C 情報 0	表示
49h	REG0x49_USB_C_Information_1	USB C 情報 1	表示
4Ah	REG0x4A_USB_DAC_Control_0	USB DAC 制御 0	表示
4Bh	REG0x4B_USB_DAC_Control_1	USB DAC 制御 1	表示
4Ch	REG0x4C_API_Control	API 制御	表示
4Dh	REG0x4D_Part_Information	重部品情報	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-8 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-8. BQ25640 のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.6.2.1 REG0x02_Charge_Current_Limit レジスタ (アドレス = 2h) [リセット = 0640h]

図 7-20 に、REG0x02_Charge_Current_Limit を示し、表 7-9 に、その説明を示します。

概略表に戻ります。

図 7-20. REG0x02_Charge_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み					ICHG		

図 7-20. REG0x02_Charge_Current_Limit レジスタ (続き)

R-0h				R/W-64h			
7	6	5	4	3	2	1	0
ICHG				予約済み			
R/W-64h				R-0h			

表 7-9. REG0x02_Charge_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:4	ICHG	R/W	64h	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 ウォッチドッグ タイマのタイムアウトにより、ICHG は直前の値の 1/2 (切り捨て) に設定されます リセット条件: REG_RESET ウォッチドッグ	充電電流レギュレーション制限: 注: Q4_FULLLON = 1 の場合、このレジスタの最小値は 320mA です POR: 2000mA (64h) 範囲: 80mA ~ 5040mA (4h-FCh) クランプ Low クランプ High ビット ステップ: 20mA
3:0	予約済み	R	0h		予約済み

7.6.2.2 REG0x04_Charge_Voltage_Limit レジスタ (アドレス = 4h) [リセット = 0D20h]

図 7-21 に、REG0x04_Charge_Voltage_Limit を示し、表 7-10 に、その説明を示します。

概略表に戻ります。

図 7-21. REG0x04_Charge_Voltage_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				VREG			
R-0h				R/W-1A4h			
7	6	5	4	3	2	1	0
VREG				予約済み			
R/W-1A4h				R-0h			

表 7-10. REG0x04_Charge_Voltage_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:3	VREG	R/W	1A4h	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 リセット方法: REG_RESET	バッテリー電圧レギュレーション制限: POR: 4200mV (1A4h) 範囲: 3500mV – 4800mV (15Eh – 1E0h) クランプ Low クランプ High ビットステップ: 10mV
2:0	予約済み	R	0h		予約済み

7.6.2.3 REG0x06_Input_Current_Limit レジスタ (アドレス = 6h) [リセット = 0A00h]

図 7-22 に、REG0x06_Input_Current_Limit を示し、表 7-11 に、その説明を示します。

概略表に戻ります。

図 7-22. REG0x06_Input_Current_Limit レジスタ

15	14	13	12	11	10	9	8
----	----	----	----	----	----	---	---

図 7-22. REG0x06_Input_Current_Limit レジスタ (続き)

予約済み				IINDPM			
R-0h				R/W-140h			
7	6	5	4	3	2	1	0
IINDPM				予約済み			
R/W-140h				R-0h			

表 7-11. REG0x06_Input_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:3	IINDPM	R/W	140h	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET アダプタ取り外し	入力電流レギュレーション制限: 検出結果に基づく値: USB SDP/ USB C デフォルト / 不明なアダプタ = 500mA USB CDP/USB C 中 = 1.5A USB C 高 = 3A USB DCP = 3.2A 非標準アダプタ = 1A/2A/2.1A/2.4A POR: 3200mA (140h) 範囲: 100mA ~ 3200mA (Ah-140h) クランプ Low クランプ High ビットステップ: 10mA
2:0	予約済み	R	0h		予約済み

7.6.2.4 REG0x08_Input_Voltage_Limit レジスタ (アドレス = 8h) [リセット = 0DC0h]

図 7-23 に、REG0x08_Input_Voltage_Limit を示し、表 7-12 に、その説明を示します。

概略表に戻ります。

図 7-23. REG0x08_Input_Voltage_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				VINDPM			
R-0h				R/W-6Eh			
7	6	5	4	3	2	1	0
VINDPM				予約済み			
R/W-6Eh				R-0h			

表 7-12. REG0x08_Input_Voltage_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:14	予約済み	R	0h		予約済み
13:5	VINDPM	R/W	6Eh	この 16 ビットレジスタは、リトルエンディアンの規則に従います	絶対入力電圧レギュレーション制限: POR: 4400mV (6Eh) 範囲: 3800mV – 16800mV (5Fh – 1A4h) クランプ Low クランプ High ビットステップ: 40mV
4:0	予約済み	R	0h		予約済み

7.6.2.5 REG0x0A_IOTG_regulation レジスタ (アドレス = Ah) [リセット = 04B0h]

図 7-24 に、REG0x0A_IOTG_regulation を示し、表 7-13 に、その説明を示します。

概略表に戻ります。

図 7-24. REG0x0A_IOTG_regulation レジスタ

15	14	13	12	11	10	9	8
予約済み				IOTG			
R-0h				R/W-96h			
7	6	5	4	3	2	1	0
IOTG				予約済み			
R/W-96h				R-0h			

表 7-13. REG0x0A_IOTG_regulation レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:3	IOTG	R/W	96h	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET ウォッチドッグ	OTG モードの電流レギュレーション制限: POR: 1500mA (96h) 範囲: 100mA ~ 3200mA (Ah-140h) クランプ Low クランプ High ビットステップ: 10mA
2:0	予約済み	R	0h		予約済み

7.6.2.6 REG0x0C_VOTG_regulation レジスタ (アドレス = Ch) [リセット = 0FF0h]

図 7-25 に、REG0x0C_VOTG_regulation を示し、表 7-14 に、その説明を示します。

概略表に戻ります。

図 7-25. REG0x0C_VOTG_regulation レジスタ

15	14	13	12	11	10	9	8
予約済み				VOTG			
R-0h				R/W-FFh			
7	6	5	4	3	2	1	0
VOTG				予約済み			
R/W-FFh				R-0h			

表 7-14. REG0x0C_VOTG_regulation レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:13	予約済み	R	0h		予約済み
12:4	VOTG	R/W	FFh	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET	OTG モードのレギュレーション電圧: POR: 5100mV (FFh) 範囲: 3840mV – 9600mV (C0h – 1E0h) クランプ Low クランプ High ビットステップ: 20mV
3:0	予約済み	R	0h		予約済み

7.6.2.7 REG0x0E_Minimal_System_Voltage レジスタ (アドレス = Eh) [リセット = 0B00h]

図 7-26 に、REG0x0E_Minimal_System_Voltage を示し、表 7-15 に、その説明を示します。

概略表に戻ります。

図 7-26. REG0x0E_Minimal_System_Voltage レジスタ

15	14	13	12	11	10	9	8
予約済み						VSYSMIN	
R-0h						R/W-2Ch	
7	6	5	4	3	2	1	0
VSYSMIN		予約済み					
R/W-2Ch		R-0h					

表 7-15. REG0x0E_Minimal_System_Voltage レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:6	VSYSMIN	R/W	2Ch	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 リセット方法: REG_RESET	最小システム電圧: POR: 3520mV (2Ch) 範囲: 2560mV – 4000mV (20h – 32h) クランプ Low クランプ High ビットステップ: 80mV
5:0	予約済み	R	0h		予約済み

7.6.2.8 REG0x10_Precharge_Control レジスタ (アドレス = 10h) [リセット = 00A0h]

図 7-27 に、REG0x10_Precharge_Control を示し、表 7-16 に、その説明を示します。

概略表に戻ります。

図 7-27. REG0x10_Precharge_Control レジスタ

15	14	13	12	11	10	9	8
予約済み						IPRECHG	
R-0h						R/W-Ah	
7	6	5	4	3	2	1	0
IPRECHG				予約済み			
R/W-Ah				R-0h			

表 7-16. REG0x10_Precharge_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0h		予約済み
9:4	IPRECHG	R/W	Ah	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 リセット方法: REG_RESET	プリチャージ電流レギュレーション制限: 注: Q4_FULLLON = 1 の場合、このレジスタの最小値は 320mA です POR: 200mA (Ah) 範囲: 40mA-1000mA (2h-32h) クランプ Low クランプ High ビットステップ: 20mA
3:0	予約済み	R	0h		予約済み

7.6.2.9 REG0x12_Termination_Control レジスタ (アドレス = 12h) [リセット = 00A0h]

図 7-28 に、REG0x12_Termination_Control を示し、表 7-17 に、その説明を示します。

概略表に戻ります。

図 7-28. REG0x12_Termination_Control レジスタ

15	14	13	12	11	10	9	8
予約済み						ITERM	
R-0h						R/W-14h	
7	6	5	4	3	2	1	0
ITERM				予約済み			
R/W-14h				R-0h			

表 7-17. REG0x12_Termination_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0h		予約済み
9:3	ITERM	R/W	14h	リセット方法: REG_RESET	終端電流スレッシュホールド: 注: Q4_FULLON = 1 の場合、このレジスタの最小値は 240mA です POR: 200mA (14h) 範囲: 30mA-1000mA (3h-64h) クランプ Low クランプ High ビットステップ: 10mA
2:0	予約済み	R	0h		予約済み

7.6.2.10 REG0x14_Charge_Timer_Control レジスタ (アドレス = 14h) [リセット = 9Ch]

図 7-29 に、REG0x14_Charge_Timer_Control を示し、表 7-18 に、その説明を示します。

概略表に戻ります。

図 7-29. REG0x14_Charge_Timer_Control レジスタ

7	6	5	4	3	2	1	0
予約済み	SYS_RESET	予約済み	PFM_TERM_DIS	EN_TMR2X	EN_SAFETY_TMRS	PRECHG_TMR	CHG_TMR
R-1h	R/W-0h	R-0h	R/W-1h	R/W-1h	R/W-1h	R/W-0h	R/W-0h

表 7-18. REG0x14_Charge_Timer_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	予約済み	R	1h		予約済み
6	SYS_RESET	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	BATFET を開いてシステムをリセットします。 リセットが完了すると、このビットは 0 にリセットされます。また、すべてのレジスタを POR 値にリセットします。 0b = 無効化 1b = システムリセット
5	予約済み	R	0h		予約済み
4	PFM_TERM_DIS	R/W	1h		充電が終端付近のとき PFM を無効化 0b = 有効化 1b = 無効化 (デフォルト)
3	EN_TMR2X	R/W	1h	リセット方法: REG_RESET	2X 充電タイマ制御 0b に設定した場合、入力 DPM またはサーマル レギュレーション中でもトリクル充電、プリチャージ、高速充電タイマは 2 倍に減速されません。 1b に設定した場合、入力 DPM またはサーマル レギュレーション中にトリクル充電、プリチャージ、高速充電タイマは 2 倍に減速されます (デフォルト)

表 7-18. REG0x14_Charge_Timer_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
2	EN_SAFETY_TMRS	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	高速充電、プリチャージ、トリクル充電タイマを有効化 0b = 無効化 1b = 有効化 (デフォルト)
1	PRECHG_TMR	R/W	0h	リセット方法: REG_RESET	プリチャージ安全タイマ設定 0b = 2 時間 (デフォルト) 1b = 0.5 時間
0	CHG_TMR	R/W	0h	リセット方法: REG_RESET	高速充電安全タイマ設定 0b = 12 時間 (デフォルト) 1b = 24 時間

7.6.2.11 REG0x15_Charger_Control_0 レジスタ (アドレス = 15h) [リセット = 26h]

図 7-30 に、REG0x15_Charger_Control_0 を示し、表 7-19 に、その説明を示します。

概略表に戻ります。

図 7-30. REG0x15_Charger_Control_0 レジスタ

7	6	5	4	3	2	1	0
Q1_FULLLON	Q4_FULLLON	ITRICKLE	TOPOFF_TMR		EN_TERM	VINDPM_BAT_TRAC K	VRECHG
R/W-0h	R/W-0h	R/W-1h	R/W-0h		R/W-1h	R/W-1h	R/W-0h

表 7-19. REG0x15_Charger_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	Q1_FULLLON	R/W	0h		IINDPM の設定に関係なく、RBFET (Q1) を低抵抗状態 (15mΩ) に強制します。 0b = IINDPM 設定により RBFET RDSON を決定 1b = RBFET RDSON は常に 15mΩ
6	Q4_FULLLON	R/W	0h		ICHG の設定に関係なく、BATFET (Q4) を低抵抗状態 (7mΩ) に強制的に設定します。 0b = 充電電流により BATFET RDSON を決定 1b = BATFET RDSON は常に 7mΩ
5	ITRICKLE	R/W	1h	Q4_FULLLON の場合、この設定は 80mA に強制されません リセット方法: REG_RESET	トリクル充電電流設定: 0b = 20mA 1b = 80mA
4:3	TOPOFF_TMR	R/W	0h	リセット方法: REG_RESET	トップオフ タイマ制御: 00b = 無効 (デフォルト) 01b = 15 分 10b = 30 分 11b = 45 分
2	EN_TERM	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	終端処理 0b = 無効化 1b = 有効化 (デフォルト)

表 7-19. REG0x15_Charger_Control_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1	VINDPM_BAT_TRACK	R/W	1h	リセット方法: REG_RESET	BAT 電圧に追従するように VINDPM を設定します。実際の VINDPM は VINDPM レジスタ値と VBAT + VINDPM_BAT_TRACK のうち、より高いほうの値となります。 0b = 機能を無効化 (VINDPM はレジスタで設定) 1b = VBAT + 200mV (デフォルト)
0	VRECHG	R/W	0h	リセット方法: REG_RESET	バッテリー再充電スレッシュホールド オフセット (VREG 未満) 0b = 100mV (デフォルト) 1b = 200mV

7.6.2.12 REG0x16_Charger_Control_1 レジスタ (アドレス = 16h) [リセット = A1h]

図 7-31 に、REG0x16_Charger_Control_1 を示し、表 7-20 に、その説明を示します。

概略表に戻ります。

図 7-31. REG0x16_Charger_Control_1 レジスタ

7	6	5	4	3	2	1	0
EN_AUTO_IBAT_DS CHG	FORCE_IBAT_DSCH G	EN_CHG	EN_HIZ	FORCE_P MID_DSC HG	WD_RST	ウォッチドッグ	
R/W-1h	R/W-0h	R/W-1h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	

表 7-20. REG0x16_Charger_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_AUTO_IBAT_DS CHG	R/W	1h	リセット方法: REG_RESET	バッテリー OVP 故障時に自動バッテリー放電を有効にします 0b = バッテリー OVP がトリガされたときに充電器は BAT に放電電流を印加しません 1b = バッテリー OVP がトリガされたときに充電器は BAT に放電電流を印加します (デフォルト)
6	FORCE_IBAT_DSC HG	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	BAT プルダウン電流源の有効化 0b = 無効化 1b = 有効化
5	EN_CHG	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	充電有効化の設定 0b = 充電無効化 1b = 充電有効化 (デフォルト)
4	EN_HIZ	R/W	0h	リセット方法: REG_RESET ウォッチドッグ アダプタ接続 アダプタ取り外し	ハイインピーダンスモードを有効にします。 アダプタを VBUS に接続すると、このビットは 0 にリセットされます。 0b = 無効化 (デフォルト) 1b = 有効化
3	FORCE_P MID_DSC HG	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	PMID プルダウン電流源の有効化 0b = 無効化 1b = 有効化
2	WD_RST	R/W	0h	リセット方法: REG_RESET	I2C ウォッチドッグ タイマ リセット 0b = 通常 (デフォルト) 1b = リセット (タイマ リセット後、このビットは 0 に戻ります)

表 7-20. REG0x16_Charger_Control_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1:0	ウォッチドッグ	R/W	1h	リセット方法: REG_RESET	ウォッチドッグ タイマ設定 00b = 無効化 01b = 40s (デフォルト) 10b = 80s 11b = 160s

7.6.2.13 REG0x17_Charger_Control_2 レジスタ (アドレス = 17h) [リセット = 4Fh]

図 7-32 に、REG0x17_Charger_Control_2 を示し、表 7-21 に、その説明を示します。

概略表に戻ります。

図 7-32. REG0x17_Charger_Control_2 レジスタ

7	6	5	4	3	2	1	0
REG_RST	TREG	EN_DITHER		予約済み		VBUS_OVP	
R/W-0h	R/W-1h	R/W-0h		R-7h		R/W-1h	

表 7-21. REG0x17_Charger_Control_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	REG_RST	R/W	0h		レジスタをデフォルト値にリセットし、タイマをリセットします リセットが完了すると、値は 0 にリセットされます。 0b = リセットしない (デフォルト) 1b = リセットする
6	TREG	R/W	1h	リセット方法: REG_RESET	サーマルレギュレーションスレッシュホールド。 0b = 60°C 1b = 120°C (デフォルト)
5:4	EN_DITHER	R/W	0h	リセット方法: REG_RESET	周波数ディザリング構成: 00b = 無効化 (デフォルト) 01b = 1X 10b = 2X 11b = 3X
3:1	予約済み	R	7h		予約済み
0	VBUS_OVP	R/W	1h	リセット方法: REG_RESET	VBUS 過電圧保護スレッシュホールドの設定 0b = 6.5V 1b = 18.5V (デフォルト)

7.6.2.14 REG0x18_Charger_Control_3 レジスタ (アドレス = 18h) [リセット = 04h]

図 7-33 に、REG0x18_Charger_Control_3 を示し、表 7-22 に、その説明を示します。

概略表に戻ります。

図 7-33. REG0x18_Charger_Control_3 レジスタ

7	6	5	4	3	2	1	0
予約済み	EN_OTG	PFM_OTG_DIS	PFM_FWD_DIS	BATFET_CTRL_WV BUS	BATFET_DLY	BATFET_CTRL	
R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-0h	

表 7-22. REG0x18_Charger_Control_3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	予約済み	R	0h		予約済み

表 7-22. REG0x18_Charger_Control_3 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
6	EN_OTG	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	OTG モード制御 0b = OTG を無効化 (デフォルト) 1b = OTG を有効化
5	PFM_OTG_DIS	R/W	0h	リセット方法: REG_RESET	OTG 昇圧モードで PFM を無効化 0b = 有効化 (デフォルト) 1b = 無効化
4	PFM_FWD_DIS	R/W	0h	リセット方法: REG_RESET	順方向降圧モードで PFM を無効化 0b = 有効化 (デフォルト) 1b = 無効化
3	BATFET_CTRL_WV BUS	R/W	0h		アダプタの有無にかかわらず、システムの電源リセットを開始します。 0b = アダプタが VBUS から取り外された後で、システムの電源リセットを開始します。(デフォルト) 1b = VBUS にアダプタが接続されているかどうかにかかわらず、システムの電源リセットを開始します。
2	BATFET_DLY	R/W	1h	リセット方法: REG_RESET	BATFET_CTRL のビット [1:0] によって設定される、動作実行までに追加される遅延時間 0b = 20ms 遅延を追加 1b = 10s 遅延を追加 (デフォルト)
1:0	BATFET_CTRL	R/W	0h	リセット方法: REG_RESET	BATFET 制御 デバイスを強制的に各種モードに移行させるための BATFET の制御ロジック。 00b = アイドル 01b = シャットダウン モード 10b = シップ モード 11b = スタンバイ モード

7.6.2.15 REG0x19_Charger_Control_4 レジスタ (アドレス = 19h) [リセット = 81h]

図 7-34 に、REG0x19_Charger_Control_4 を示し、表 7-23 に、その説明を示します。

概略表に戻ります。

図 7-34. REG0x19_Charger_Control_4 レジスタ

7	6	5	4	3	2	1	0
IBAT_PK	VBAT_UVLO	VBAT_OTG_MIN	EN_OOA	FORCE_ICO	EN_ICO		
R/W-2h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h

表 7-23. REG0x19_Charger_Control_4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	IBAT_PK	R/W	2h	リセット方法: REG_RESET	バッテリー放電過電流保護スレッショルド 設定 00b = 3A 01b = 6A 10b = 12A (デフォルト) 11b = 予約済み
5	VBAT_UVLO	R/W	0h	リセット方法: REG_RESET	VBAT UVLO 立ち下がリスレッショルドの選択 0b = 2.2V (デフォルト) 1b = 1.8V

表 7-23. REG0x19_Charger_Control_4 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
4:3	VBAT_OTG_MIN	R/W	0h	リセット方法: REG_RESET	OTG モードを開始するための最小バッテリー電圧の選択 00b = 3.2V 立ち上がり / 3.0V 立ち下がり (デフォルト) 01b = 3.0V 立ち上がり / 2.8V 立ち下がり 10b = 2.8V 立ち上がり / 2.6V 立ち下がり 11b = 2.6V 立ち上がり / 2.4V 立ち下がり
2	EN_OOA	R/W	0h		Out-of-Audio 有効化 0b = PFM パースト周波数の制限なし (デフォルト) 1b = 可聴ノイズを避けるため、最小 PFM パースト周波数を 25kHz より高く設定する
1	FORCE_ICO	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	強制スタート入力電流最適化 (ICO) : 注: このビットは設定可能で、ICO の開始後は常に 0 に戻ります。このビットは、EN_ICO = 1 の場合のみ有効です 0b = ICO を強制しない 1b = ICO を強制的に開始する
0	EN_ICO	R/W	1h	リセット方法: REG_RESET	入力電流最適化 (ICO) アルゴリズム制御: 0b = ICO を無効化 1b = ICO を有効化 (デフォルト)

7.6.2.16 REG0x1A_Charger_Control_5 レジスタ (アドレス = 1Ah) [リセット = 00h]

図 7-35 に、REG0x1A_Charger_Control_5 を示し、表 7-24 に、その説明を示します。

概略表に戻ります。

図 7-35. REG0x1A_Charger_Control_5 レジスタ

7	6	5	4	3	2	1	0
PG_TH		TQON_RST		TSTANDBY_EXIT	FORCE_ISYS_DSC HG	BATLOW	
R/W-0h		R/W-0h		R/W-0h	R/W-0h	R/W-0h	

表 7-24. REG0x1A_Charger_Control_5 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:5	PG_TH	R/W	0h	リセット方法: REG_RESET アダプタ取り外し	プログラマブルな PG インジケータの立ち下がりスレッシュホールド: 000b = 3.7V (デフォルト) 001b = 7.4V 010b = 8V 011b = 10.4V 100b = 11V 101b = 13.4V 110b = 14V 111b = 予約済み
4	TQON_RST	R/W	0h		システムリセット (tQON_RST) 制御: 0b = 10s (デフォルト) 1b = 18s
3	TSTANDBY_EXIT	R/W	0h		スタンバイ モードの終了制御: 0b = 580ms (デフォルト) 1b = 10ms
2	FORCE_ISYS_DSC HG	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	SYS ブルダウン電流ソースを有効化 0b = 無効化 (デフォルト) 1b = 有効化

表 7-24. REG0x1A_Charger_Control_5 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1:0	BATLOWV	R/W	0h		バッテリープリチャージから高速充電のスレッシュホールド: 00b = 3.0V (デフォルト) 01b = 2.8V 10b = 2.7V 11b = 2.2V

7.6.2.17 REG0x1B_NTC_Control_0 レジスタ (アドレス = 1Bh) [リセット = 0Fh]

図 7-36 に、REG0x1B_NTC_Control_0 を示し、表 7-25 に、その説明を示します。

概略表に戻ります。

図 7-36. REG0x1B_NTC_Control_0 レジスタ

7	6	5	4	3	2	1	0
TS_IGNORE	CHG_RATE	TS_TH_OTG_HOT	TS_TH_OTG_COLD	TS_TH1	TS_TH6		
R/W-0h	R/W-0h	R/W-1h	R/W-1h	R/W-1h	R/W-1h		

表 7-25. REG0x1B_NTC_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	TS_IGNORE	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	TS フィードバックを無視します。充電器は TS が常に良好であると見なし、充電モードおよび OTG モードが許可され、TS_STAT は常に TS_NORMAL を通知します 0b = 無視しない (デフォルト) 1b = 無視する
6:5	CHG_RATE	R/W	0h	リセット方法: REG_RESET	デバイスが高速充電中に使用される充電速度。充電電流が減少される JEITA 領域にデバイスが移行したときの、結果として得られる電流 = (ICHG * フォールドバック比) / CHG_RATE: 00b = 1C (デフォルト) 01b = 2C 10b = 4C 11b = 6C
4:3	TS_TH_OTG_HOT	R/W	1h	リセット方法: REG_RESET	通常動作からサスペンド OTG モードに移行するための、OTG モード TS_HOT 立ち下がり電圧スレッシュホールド (REGN のパーセンテージ)。 00b = 55°C 01b = 60°C (デフォルト) 10b = 65°C 11b = 無効化
2	TS_TH_OTG_COLD	R/W	1h	リセット方法: REG_RESET	通常動作からサスペンド OTG モードに移行するための、OTG モード TS_COLD 立ち上がり電圧スレッシュホールド (REGN のパーセンテージ)。 0b = -10°C 1b = -20°C (デフォルト)
1	TS_TH1	R/W	1h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH1 コンパレータの立ち下がり温度スレッシュホールド。 RT1 = 5.24kW, RT2 = 30.31kW 0b = -5°C 1b = 0°C (デフォルト)

表 7-25. REG0x1B_NTC_Control_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
0	TS_TH6	R/W	1h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH6 コンパレータの温度上昇時スレッシュホールド、 RT1 = 5.24kW、RT2 = 30.31kW 0b = 55°C 1b = 60°C (デフォルト)

7.6.2.18 REG0x1C_NTC_Control_1 レジスタ (アドレス = 1Ch) [リセット = 85h]

図 7-37 に、REG0x1C_NTC_Control_1 を示し、表 7-26 に、その説明を示します。

概略表に戻ります。

図 7-37. REG0x1C_NTC_Control_1 レジスタ

7	6	5	4	3	2	1	0
TS_TH2		TS_TH3		TS_TH4		TS_TH5	
R/W-2h		R/W-0h		R/W-1h		R/W-1h	

表 7-26. REG0x1C_NTC_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_TH2	R/W	2h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH2 コンパレータ立ち下がり温度スレッシュホールド、 RT1 = 5.24kW、RT2 = 30.31kW 00b = 5°C 01b = 7.5°C 10b = 10°C (デフォルト) 11b = 12.5°C
5:4	TS_TH3	R/W	0h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH3 コンパレータ立ち下がり温度スレッシュホールド、 RT1 = 5.24kW、RT2 = 30.31kW 00b = 15°C (デフォルト) 01b = 17.5°C 10b = 20°C 11b = 22.5°C
3:2	TS_TH4	R/W	1h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH4 コンパレータの上昇温度スレッシュホールド、 RT1 = 5.24kW、RT2 = 30.31kW 00b = 32.5°C 01b = 35°C (デフォルト) 10b = 37.5°C 11b = 40°C
1:0	TS_TH5	R/W	1h	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH5 コンパレータの上昇温度スレッシュホールド、 RT1 = 5.24kW、RT2 = 30.31kW 00b = 42.5°C 01b = 45°C (デフォルト) 10b = 47.5°C 11b = 50°C

7.6.2.19 REG0x1D_NTC_Control_2 レジスタ (アドレス = 1Dh) [リセット = 7Fh]

図 7-38 に、REG0x1D_NTC_Control_2 を示し、表 7-27 に、その説明を示します。

概略表に戻ります。

図 7-38. REG0x1D_NTC_Control_2 レジスタ

7	6	5	4	3	2	1	0
TS_VSET_WARM		TS_ISET_WARM		TS_VSET_PREWARM		TS_ISET_PREWARM	
R/W-1h		R/W-3h		R/W-3h		R/W-3h	

表 7-27. REG0x1D_NTC_Control_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_VSET_WARM	R/W	1h	リセット方法: REG_RESET	TS_WARM (TH5-TH6) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 (デフォルト) 10b = VREG を VREG-100mV に設定 11b = VREG は変更なし
5:4	TS_ISET_WARM	R/W	3h	リセット方法: REG_RESET	TS_WARM (TH5-TH6) 電流設定 00b = 充電中断 01b = ICHG を TS_ISET_SEL に設定 (20% または 60%) 10b = ICHG を 40% に設定 11b = ICHG 変更なし (デフォルト)
3:2	TS_VSET_PREWARM	R/W	3h	リセット方法: REG_RESET	TS_PREWARM (TH4 - TH5) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG 変更なし (デフォルト)
1:0	TS_ISET_PREWARM	R/W	3h	リセット方法: REG_RESET	TS_PREWARM (TH4 - TH5) 電流設定 00b = 充電中断 01b = ICHG を TS_ISET_SEL に設定 (20% または 60%) 10b = ICHG を 40% に設定 11b = ICHG 変更なし (デフォルト)

7.6.2.20 REG0x1E_NTC_Control_3 レジスタ (アドレス = 1Eh) [リセット = DFh]

図 7-39 に、REG0x1E_NTC_Control_3 を示し、表 7-28 に、その説明を示します。

概略表に戻ります。

図 7-39. REG0x1E_NTC_Control_3 レジスタ

7	6	5	4	3	2	1	0
TS_VSET_COOL		TS_ISET_COOL		TS_VSET_PRECOOL		TS_ISET_PRECOOL	
R/W-3h		R/W-1h		R/W-3h		R/W-3h	

表 7-28. REG0x1E_NTC_Control_3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_VSET_COOL	R/W	3h	リセット方法: REG_RESET	TS_COOL (TH1-TH2) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG は変更なし (デフォルト)

表 7-28. REG0x1E_NTC_Control_3 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
5:4	TS_ISET_COOL	R/W	1h	リセット方法: REG_RESET	TS_COOL (TH1-TH2) 電流設定 00b = 充電中断 01b = ICHG を TS_ISET_SEL (20% または 60%) に設定 (デフォルト) 10b = ICHG を 40% に設定 11b = ICHG は変更なし
3:2	TS_VSET_PRECOOL	R/W	3h	リセット方法: REG_RESET	TS_PRECOOL (TH2 - TH3) 電圧設定: 00b = VREG を VREG - 300mV に設定 01b = VREG を VREG - 200mV に設定 10b = VREG を VREG - 100mV に設定 11b = VREG は変更なし (デフォルト)
1:0	TS_ISET_PRECOOL	R/W	3h	リセット方法: REG_RESET	TS_PRECOOL (TH2 - TH3) 電流設定: 00b = 充電の中断 01b = ICHG を TS_ISET_SEL に設定 (20% または 60%) 10b = ICHG を 40% に設定 11b = ICHG は変更なし (デフォルト)

7.6.2.21 REG0x1F_Charger_Status_0 レジスタ (アドレス = 1Fh) [リセット = 00h]

図 7-40 に、REG0x1F_Charger_Status_0 を示し、表 7-29 に、その説明を示します。

概略表に戻ります。

図 7-40. REG0x1F_Charger_Status_0 レジスタ

7	6	5	4	3	2	1	0
PG_STAT	ADC_DONE_STAT	TREG_STAT	VSYS_STAT	IINDPM_STAT	VINDPM_STAT	SAFETY_TMR_STAT	WD_STAT
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-29. REG0x1F_Charger_Status_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PG_STAT	R	0h	パワー グッド インジケータのステータス: 0b = VBUS が PG_TH を下回る 1b = VBUS が PG_TH を上回る
6	ADC_DONE_STAT	R	0h	ADC 変換ステータス (ワンショット モードのみ) 注:連続モードでは常に 0 を読み取り 0b = 変換未完了 1b = 変換完了
5	TREG_STAT	R	0h	IC サーマル レギュレーション ステータス 0b = 通常 1b = デバイスはサーマル レギュレーション中
4	VSYS_STAT	R	0h	VSYS レギュレーション ステータス (フォワード モード) 0b = VSYSMIN レギュレーション中でないなし (BAT > VSYSMIN) 1b = VSYSMIN レギュレーション中 (BAT < VSYSMIN)
3	IINDPM_STAT	R	0h	IINDPM ステータス (フォワード モード) または IOTG ステータス (OTG モード) 0b = 通常 1b = IINDPM レギュレーションまたは IOTG レギュレーション中

表 7-29. REG0x1F_Charger_Status_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
2	VINDPM_STAT	R	0h	VINDPM ステータス (フォワード モード) または VOTG ステータス (OTG モード、バックアップ モード) 0b = 通常 1b = VINDPM レギュレーションまたは VOTG レギュレーション中
1	SAFETY_TMR_STAT	R	0h	高速充電、トリクル充電、およびプリチャージ タイマのステータス 0b = 通常 1b = 安全タイマ期限切れ
0	WD_STAT	R	0h	I2C ウォッチドッグ タイマ ステータス 0b = 通常 1b = WD タイマ期限切れ

7.6.2.22 REG0x20_Charger_Status_1 レジスタ (アドレス = 20h) [リセット = 00h]

図 7-41 に、REG0x20_Charger_Status_1 を示し、表 7-30 に、その説明を示します。

概略表に戻ります。

図 7-41. REG0x20_Charger_Status_1 レジスタ

7	6	5	4	3	2	1	0
ICO_STAT		CHG_STAT			LOW_PWR_ADAP_STAT AT	予約済み	VBAT_OTG_STAT
R-0h		R-0h			R-0h	R-0h	R-0h

表 7-30. REG0x20_Charger_Status_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	ICO_STAT	R	0h	入力電流オブティマイザ (ICO) ステータス: 00b = ICO デイスエーブル 01b = ICO 最適化中 10b = 最大入力電流を検出済み 11b = ICO ルーチンは一時停止
5:3	CHG_STAT	R	0h	充電ステータス: 000b = 充電なし 001b = トリクル充電 010b = プリチャージ 011b = 高速充電 (CC) 100b = テーバー充電 (CV) 101b = 予約済み 110b = トップオフ タイマ充電中 111b = 充電終了完了
2	LOW_PWR_ADAP_STAT	R	0h	低消費電力アダプタ ステータス。アダプタの電流能力が低すぎて、バッテリーを充電できない可能性があります。このステータスが設定されている場合は、API モードに入ることを検討してください。 0b = アダプタ電源は通常動作 1b = アダプタ電源は Low
1	予約済み	R	0h	予約済み
0	VBAT_OTG_STAT	R	0h	VBAT OTG ステータス 0b = 通常 1b = VBAT が VBAT_OTG_MIN よりも低い

7.6.2.23 REG0x21_Charger_Status_2 レジスタ (アドレス = 21h) [リセット = 00h]

図 7-42 に、REG0x21_Charger_Status_2 を示し、表 7-31 に、その説明を示します。

概略表に戻ります。

図 7-42. REG0x21_Charger_Status_2 レジスタ

7	6	5	4	3	2	1	0
VBUS_STAT				予約済み			
R-0h				R-0h			

表 7-31. REG0x21_Charger_Status_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:4	VBUS_STAT	R	0h	VBUS ステータス: 0000b = VBUS から給電されていない 0001b = USB SDP (500mA) 0010b = USB CDP (1.5A) 0011b = USB DCP (1.5A) 0100b = 不明なアダプタ (3.2A または ICO の結果) 0101b = 非標準アダプタ (1A / 2A / 2.1A / 2.4A) 0110b = HVDCP (1.5A) 0111b = ブースト OTG 中 (ホスト有効) 1000b = USB-C デフォルト (500mA) 1001b = USB-C 中 (1.5A) 1010b = USB-C 高 (3.0A) 1011b = SRC モード (EN_OTG=0) 1100b = SRC モード (EN_OTG=1) 1101b = API モード内
3:0	予約済み	R	0h	予約済み

7.6.2.24 REG0x22_FAULT_Status レジスタ (アドレス = 22h) [リセット = 00h]

図 7-43 に、REG0x22_FAULT_Status を示し、表 7-32 に、その説明を示します。

概略表に戻ります。

図 7-43. REG0x22_FAULT_Status レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_STAT	BAT_FAULT_STAT	VSYS_FAULT_STAT	OTG_FAULT_STAT	TSHUT_STAT	TS_STAT		
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h		

表 7-32. REG0x22_FAULT_Status レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	VBUS_FAULT_STAT	R	0h	VBUS 過電圧ステータス 0b = 通常 1b = デバイスは過電圧保護中
6	BAT_FAULT_STAT	R	0h	バッテリー故障ステータス 0b = 通常 1b = デッド、低電圧、過電圧バッテリーを検出
5	VSYS_FAULT_STAT	R	0h	VSYS の低電圧および過電圧ステータス 0b = 正常 1b = SYS 短絡回路内の SYS または過電圧
4	OTG_FAULT_STAT	R	0h	OTG 低電圧および過電圧ステータス。 0b = 通常 1b = 故障検出

表 7-32. REG0x22_FAULT_Status レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
3	TSHUT_STAT	R	0h	IC 温度シャットダウン ステータス 0b = 通常 1b = デバイスはサーマル シャットダウン保護中
2:0	TS_STAT	R	0h	TS 温度ゾーン。 000b = TS_NORMAL 001b = TS_COLD または TS_OTG_COLD 010b = TS_HOT または TS_OTG_HOT 011b = TS_COOL 100b = TS_WARM 101b = TS_PRECOOL 110b = TS_PREWARM 111b = 予約済み

7.6.2.25 REG0x23_Charger_Flag_0 レジスタ (アドレス = 23h) [リセット = 00h]

図 7-44 に、REG0x23_Charger_Flag_0 を示し、表 7-33 に、その説明を示します。

概略表に戻ります。

図 7-44. REG0x23_Charger_Flag_0 レジスタ

7	6	5	4	3	2	1	0
PG_FLAG	ADC_DONE_FLAG	TREG_FLAG	VSYS_FLAG	IINDPM_FLAG	VINDPM_FLAG	SAFETY_TMR_FLG G	WD_FLAG
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-33. REG0x23_Charger_Flag_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PG_FLAG	R	0h	パワー グッド インジケータ フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = PG ステータスが変化
6	ADC_DONE_FLAG	R	0h	ADC 変換フラグ (ワンショット モードのみ) アクセス: R (ClearOnRead) 0b = 変換未完了 1b = 変換完了
5	TREG_FLAG	R	0h	IC サーマル レギュレーション フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TREG 信号の立ち上がりスレッショルドを検出済み
4	VSYS_FLAG	R	0h	VSYS 最小レギュレーション フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VSYS 最小レギュレーションへの移行または解除
3	IINDPM_FLAG	R	0h	IINDPM または IOTG フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = IINDPM 信号の立ち上がりエッジを検出済み
2	VINDPM_FLAG	R	0h	VINDPM または VOTG フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VINDPM レギュレーション信号の立ち上がりエッジを検出済み

表 7-33. REG0x23_Charger_Flag_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
1	SAFETY_TMR_FLAG	R	0h	高速充電、トリクル充電、プリチャージ タイマ フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = 高速充電タイマ期限切れの立ち上がりエッジを検出済み
0	WD_FLAG	R	0h	I2C ウォッチドッグ タイマ フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = WD タイマ信号の立ち上がりエッジを検出済み

7.6.2.26 REG0x24_Charger_Flag_1 レジスタ (アドレス = 24h) [リセット = 00h]

図 7-45 に、REG0x24_Charger_Flag_1 を示し、表 7-34 に、その説明を示します。

概略表に戻ります。

図 7-45. REG0x24_Charger_Flag_1 レジスタ

7	6	5	4	3	2	1	0
VBUS_FLAG	ICO_FLAG	LOW_PWR_ADAP_FL AG	CC_ORIENT_FLAG	CHG_FLAG	CC2_FLAG	CC1_FLAG	VBAT_OTG_FLAG
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-34. REG0x24_Charger_Flag_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	VBUS_FLAG	R	0h	VBUS ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS ステータスが変化
6	ICO_FLAG	R	0h	入力電流最適化 (ICO) フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = ICO_STAT[1:0] が変化 (任意の状態への遷移)
5	LOW_PWR_ADAP_FLAG	R	0h	低消費電力アダプタ フラグ: 0b = 通常 1b = 低消費電力アダプタのステータスを検出
4	CC_ORIENT_FLAG	R	0h	CC 方向フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = CC 方向を検出
3	CHG_FLAG	R	0h	充電ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = 充電ステータスが変化
2	CC2_FLAG	R	0h	CC2 ステータスフラグ アクセス: R (ClearOnRead) 0b = 通常 1b = CC2 ステータスが変化
1	CC1_FLAG	R	0h	CC1 ステータスフラグ アクセス: R (ClearOnRead) 0b = 通常 1b = CC1 ステータスが変化

表 7-34. REG0x24_Charger_Flag_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	VBAT_OTG_FLAG	R	0h	VBAT_OTG_MIN フラグを下回る VBAT アクセス: R (ClearOnRead) 0b = 通常 1b = VBAT が VBAT_OTG_MIN 未満に低下

7.6.2.27 REG0x25_FAULT_Flag レジスタ (アドレス = 25h) [リセット = 00h]

図 7-46 に、REG0x25_FAULT_Flag を示し、表 7-35 に、その説明を示します。

概略表に戻ります。

図 7-46. REG0x25_FAULT_Flag レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_FLAG	BAT_FAULT_FLAG	VSYS_FAULT_FLAG	OTG_FAULT_FLAG	TSHUT_FLAG	CC_FAULT_FLAG	LQD_FLAG	TS_FLAG
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-35. REG0x25_FAULT_Flag レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	VBUS_FAULT_FLAG	R	0h	VBUS 過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS OVP に移行
6	BAT_FAULT_FLAG	R	0h	VBAT 過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = デッド、低電圧、または過電圧バッテリーを検出
5	VSYS_FAULT_FLAG	R	0h	VSYS 過電圧および SYS 短絡フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = システムの過電圧または SYS 短絡故障によりスイッチングを停止
4	OTG_FAULT_FLAG	R	0h	OTG 低電圧および過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS 低電圧または過電圧故障によって OTG を停止
3	TSHUT_FLAG	R	0h	IC サーマル シャットダウン フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TS シャットダウン信号の立ち上がりスレッショルドを検出済み
2	CC_FAULT_FLAG	R	0h	USB-C CC1/CC2 の VBUS への短絡故障フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = CC1 または CC2 を VBUS に短絡
1	LQD_FLAG	R	0h	液体検出フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = 液体を検出

表 7-35. REG0x25_FAULT_Flag レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	TS_FLAG	R	0h	TS ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TS ステータスの変化を検出

7.6.2.28 REG0x26_Charger_Mask_0 レジスタ (アドレス = 26h) [リセット = 00h]

図 7-47 に、REG0x26_Charger_Mask_0 を示し、表 7-36 に、その説明を示します。

概略表に戻ります。

図 7-47. REG0x26_Charger_Mask_0 レジスタ

7	6	5	4	3	2	1	0
PG_MASK	ADC_DONE_MASK	TREG_MASK	VSYS_MASK	IINDPM_MASK	VINDPM_MASK	SAFETY_TMR_MAS K	WD_MASK
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 7-36. REG0x26_Charger_Mask_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	PG_MASK	R/W	0h	リセット方法: REG_RESET	パワー グッド インジケータ INT マスク 0b = PG ステータスの変化によって INT パルスが生成される 1b = PG ステータスの変化によって INT パルスは生成されない
6	ADC_DONE_MASK	R/W	0h	リセット方法: REG_RESET	ADC 変換 INT マスク (ワンショット モードのみ) 0b = ADC 変換完了から INT パルスが生成される 1b = ADC 変換完了から INT パルスが生成されない
5	TREG_MASK	R/W	0h	リセット方法: REG_RESET	IC サーマル レギュレーション INT マスク 0b = TREG に入ると INT が生成される 1b = TREG に入っても INT が生成されない
4	VSYS_MASK	R/W	0h	リセット方法: REG_RESET	VSYS MIN レギュレーション INT マスク 0b = VSYSMIN レギュレーションへの移行または終了によって INT パルスが生成される 1b = VSYSMIN レギュレーションへの移行または終了によって INT パルスが生成されない
3	IINDPM_MASK	R/W	0h	リセット方法: REG_RESET	IINDPM または IOTG INT マスク 0b = IINDPM または IOTG に移行すると INT パルスが生成される 1b = IINDPM または IOTG に移行しても INT パルスが生成されない
2	VINDPM_MASK	R/W	0h	リセット方法: REG_RESET	VINDPM または VOTG INT マスク 0b = VINDPM に移行すると INT パルスが生成される 1b = VINDPM に移行しても INT パルスが生成されない
1	SAFETY_TMR_MAS K	R/W	0h	リセット方法: REG_RESET	高速充電、トリクル充電、およびプリチャージタイマ INT マスク 0b = 高速充電、トリクル充電、またはプリチャージタイマの満了により INT が生成される 1b = 高速充電、トリクル充電、またはプリチャージタイマが満了しても INT が生成されない

表 7-36. REG0x26_Charger_Mask_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
0	WD_MASK	R/W	0h	リセット方法: REG_RESET	I2C ウォッチドッグ タイマ INT マスク 0b = I2C ウォッチドッグ タイマの満了により INT パルスが生成される 1b = I2C ウォッチドッグ タイマの満了により INT パルスが生成されない

7.6.2.29 REG0x27_Charger_Mask_1 レジスタ (アドレス = 27h) [リセット = 20h]

図 7-48 に、REG0x27_Charger_Mask_1 を示し、表 7-37 に、その説明を示します。

概略表に戻ります。

図 7-48. REG0x27_Charger_Mask_1 レジスタ

7	6	5	4	3	2	1	0
VBUS_MASK	ICO_MASK	LOW_PWR_ADAP_M ASK	CC_ORIENT_MASK	CHG_MASK	CC2_MASK	CC1_MASK	VBAT_OTG_MASK
R/W-0h	R/W-0h	R-1h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 7-37. REG0x27_Charger_Mask_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VBUS_MASK	R/W	0h	リセット方法: REG_RESET	VBUS ステータス INT マスク 0b = VBUS ステータスの変化によって INT が生成される 1b = VBUS ステータスの変化によって INT は生成されない
6	ICO_MASK	R/W	0h	リセット方法: REG_RESET	入力電流オペティマイザ (ICO) INT マスク 0b = ICO_STAT の変化によって INT が生成される 1b = ICO_STAT の変化によって INT は生成されない
5	LOW_PWR_ADAP_M ASK	R	1h	リセット方法: REG_RESET	低消費電力アダプタ マスク 0b = 低消費電力アダプタ ステータスで INT が生成される 1b = 低消費電力アダプタ ステータスで INT が生成されない
4	CC_ORIENT_MASK	R/W	0h	リセット方法: REG_RESET	CC 方向マスク 0b = CC 方向ステータスの変更により INT が発生する 1b = CC 方向ステータスを変更しても INT は発生しない
3	CHG_MASK	R/W	0h	リセット方法: REG_RESET	充電ステータス INT マスク 0b = 充電ステータスの変更により INT が生成される 1b = 充電ステータスの変更により INT は生成されない
2	CC2_MASK	R/W	0h	リセット方法: REG_RESET	CC2 ステータス マスク 0b = CC2 ステータスの変更により INT が発生する 1b = CC2 ステータスを変更しても INT は発生しない
1	CC1_MASK	R/W	0h	リセット方法: REG_RESET	CC1 ステータス マスク 0b = CC1 ステータスの変更により INT が発生する 1b = CC1 ステータスを変更しても INT は発生しない
0	VBAT_OTG_MASK	R/W	0h	リセット方法: REG_RESET	VBAT_OTG_MIN マスクを下回る VBAT 0b = VBAT が VBAT_OTG_MIN 未満になると INT が生成される 1b = VBAT が VBAT_OTG_MIN 未満になっても INT は生成されない

7.6.2.30 REG0x28_FAULT_Mask レジスタ (アドレス = 28h) [リセット = 00h]

図 7-49 に、REG0x28_FAULT_Mask を示し、表 7-38 に、その説明を示します。

概略表に戻ります。

図 7-49. REG0x28_FAULT_Mask レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_MAS K	BAT_FAULT_MASK	VSYS _FAULT_MASK	OTG_FAULT_MASK	TSHUT_MASK	CC_FAULT_MASK	LQD_MASK	TS_MASK
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 7-38. REG0x28_FAULT_Mask レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VBUS_FAULT_MAS K	R/W	0h	リセット方法: REG_RESET	VBUS 過電圧 INT マスク 0b = VBUS OVP に移行すると INT が生成される 1b = VBUS OVP に移行しても INT は生成されない
6	BAT_FAULT_MASK	R/W	0h	リセット方法: REG_RESET	IBAT/VBAT 過電流 / 過電圧 INT マスク 0b = IBAT OCP または VBAT OVP に移行すると INT が生成される 1b = IBAT OCP または VBAT OVP に移行しても INT は生成されない
5	VSYS _FAULT_MASK	R/W	0h	リセット方法: REG_RESET	VSYS 過電圧および SYS 短絡 INT マスク 0b = システム過電圧または SYS 短絡故障で INT が生成される 1b = システム過電圧または SYS 短絡故障で INT が生成されない
4	OTG_FAULT_MASK	R/W	0h	リセット方法: REG_RESET	OTG 低電圧および過電圧 INT マスク 0b = OTG VBUS 低電圧または過電圧故障で INT が生成される 1b = OTG VBUS の低電圧故障でも過電圧故障でも INT は生成されない
3	TSHUT_MASK	R/W	0h	リセット方法: REG_RESET	IC サーマル シャットダウン INT マスク 0b = TSHUT によって INT が生成される 1b = TSHUT によって INT が生成されない
2	CC_FAULT_MASK	R/W	0h	リセット方法: REG_RESET	USB-C CC1/CC2 から VBUS への短絡故障マスク 0b = CC_FAULT_STAT の変更により INT が発生する 1b = CC_FAULT_STAT の変更により INT は発生しない
1	LQD_MASK	R/W	0h	リセット方法: REG_RESET	液体検出マスク 0b = LQD_STAT の変化により INT が生成される 1b = LQD_STAT の変化により INT は生成されない
0	TS_MASK	R/W	0h	リセット方法: REG_RESET	温度充電プロファイル INT マスク 0b = TS 温度ゾーンの変化により INT が生成される 1b = TS 温度ゾーンの変化により INT は生成されない

7.6.2.31 REG0x29_ICO_Current_Limit レジスタ (アドレス = 29h) [リセット = 0000h]

図 7-50 に、REG0x29_ICO_Current_Limit を示し、表 7-39 に、その説明を示します。

概略表に戻ります。

図 7-50. REG0x29_ICO_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				ICO_IINDPM			

図 7-50. REG0x29_ICO_Current_Limit レジスタ (続き)

R-0h			R-0h				
7	6	5	4	3	2	1	0
ICO_IINDPM					予約済み		
R-0h					R-0h		

表 7-39. REG0x29_ICO_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0h		予約済み
11:3	ICO_IINDPM	R	0h	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 リセット方法: アダプタを取り外し	ICO イネーブル時の入力電流制限の最適化: POR: 0mA (0h) 範囲: 100mA ~ 3200mA (Ah-140h) クランプ Low クランプ High ビット ステップ: 10mA
2:0	予約済み	R	0h		予約済み

7.6.2.32 REG0x2B_ADC_Control レジスタ (アドレス = 2Bh) [リセット = 30h]

図 7-51 に、REG0x2B_ADC_Control を示し、表 7-40 に、その説明を示します。

概略表に戻ります。

図 7-51. REG0x2B_ADC_Control レジスタ

7		6		5		4		3		2		1		0	
EN_ADC		ADC_RATE		ADC_SAMPLE		ADC_AVG		ADC_AVG_INIT		予約済み					
R/W-0h		R/W-0h		R/W-3h		R/W-0h		R/W-0h		R-0h					

表 7-40. REG0x2B_ADC_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_ADC	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	ADC 制御 0b = 無効化 (デフォルト) 1b = 有効化
6	ADC_RATE	R/W	0h	リセット方法: REG_RESET	ADC 変換レート制御 0b = 連続変換 (デフォルト) 1b = ワンショット変換
5:4	ADC_SAMPLE	R/W	3h	リセット方法: REG_RESET	ADC サンプル速度 00b = 11 ビットの有効分解能 01b = 10 ビットの有効分解能 10b = 9 ビットの有効分解能 11b = 8 ビットの有効分解能 (デフォルト)
3	ADC_AVG	R/W	0h	リセット方法: REG_RESET	ADC 平均制御 0b = 単一値 (デフォルト) 1b = 実行中平均
2	ADC_AVG_INIT	R/W	0h	リセット方法: REG_RESET	ADC 平均初期値制御 0b = 既存のレジスタ値を使用して平均を開始 1b = 新しい ADC 変換を使用して平均を開始
1:0	予約済み	R	0h		予約済み

7.6.2.33 REG0x2C_ADC_Channel_Disable_1 レジスタ (アドレス = 2Ch) [リセット = 00h]

図 7-52 に、REG0x2C_ADC_Channel_Disable_1 を示し、表 7-41 に、その説明を示します。

概略表に戻ります。

図 7-52. REG0x2C_ADC_Channel_Disable_1 レジスタ

7	6	5	4	3	2	1	0
DIS_IBUS_ADC	DIS_IBAT_ADC	DIS_VBUS_ADC	DIS_VBAT_ADC	DIS_VSYS_ADC	DIS_TS_ADC	DIS_TDIE_ADC	DIS_VPMID_ADC
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 7-41. REG0x2C_ADC_Channel_Disable_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	DIS_IBUS_ADC	R/W	0h	リセット方法: REG_RESET	IBUS ADC チャンネル無効化 0b = 有効化 1b = 無効化
6	DIS_IBAT_ADC	R/W	0h	リセット方法: REG_RESET	IBAT ADC 制御 0b = 有効化 1b = 無効化
5	DIS_VBUS_ADC	R/W	0h	リセット方法: REG_RESET	VBUS ADC 制御 0b = 有効化 1b = 無効化
4	DIS_VBAT_ADC	R/W	0h	リセット方法: REG_RESET	VBAT ADC 制御 0b = 有効化 1b = 無効化
3	DIS_VSYS_ADC	R/W	0h	リセット方法: REG_RESET	VSYS ADC 制御 0b = 有効化 1b = 無効化
2	DIS_TS_ADC	R/W	0h	リセット方法: REG_RESET アダプタプラグイン	TS ADC 制御 0b = 有効化 1b = 無効化
1	DIS_TDIE_ADC	R/W	0h	リセット方法: REG_RESET	TDIE ADC 制御 0b = 有効化 1b = 無効化
0	DIS_VPMID_ADC	R/W	0h	リセット方法: REG_RESET	VPMID ADC 制御 0b = 有効化 1b = 無効化

7.6.2.34 REG0x2D_ADC_Channel_Disable_2 レジスタ (アドレス = 2Dh) [リセット = 20h]

図 7-53 に、REG0x2D_ADC_Channel_Disable_2 を示し、表 7-42 に、その説明を示します。

概略表に戻ります。

図 7-53. REG0x2D_ADC_Channel_Disable_2 レジスタ

7	6	5	4	3	2	1	0
DIS_CC1_ADC	DIS_CC2_ADC	予約済み		予約済み		DIS_QON_RST	予約済み
R/W-0h	R/W-0h	R-1h		R-0h		R/W-0h	R-0h

表 7-42. REG0x2D_ADC_Channel_Disable_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	DIS_CC1_ADC	R/W	0h	リセット方法: REG_RESET	CC1 ADC 制御 0b = 有効化 1b = 無効化
6	DIS_CC2_ADC	R/W	0h	リセット方法: REG_RESET	CC2 ADC 制御 0b = 有効化 1b = 無効化
5	予約済み	R	1h		予約済み
4:2	予約済み	R	0h		予約済み
1	DIS_QON_RST	R/W	0h	リセット方法: REG_RESET	QON システムリセット制御 0b = t_QON_RST の間 QON を low にプルするとシステムリセットが開始 1b = t_QON_RST の間 QON を low にプルにしてもシステムリセットは開始されない
0	予約済み	R	0h		予約済み

7.6.2.35 REG0x2E_CC1_ADC レジスタ (アドレス = 2Eh) [リセット = 0000h]

図 7-54 に、REG0x2E_CC1_ADC を示し、表 7-43 に、その説明を示します。

概略表に戻ります。

図 7-54. REG0x2E_CC1_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				CC1_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0
CC1_ADC						予約済み	
R-0h						R-0h	

表 7-43. REG0x2E_CC1_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0h	予約済み
12:1	CC1_ADC	R	0h	CC1 ADC 読み取り POR: 0mV (0h) 範囲: 0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ: 1.25mV
0	予約済み	R	0h	予約済み

7.6.2.36 REG0x30_CC2_ADC レジスタ (アドレス = 30h) [リセット = 0000h]

図 7-55 に、REG0x30_CC2_ADC を示し、表 7-44 に、その説明を示します。

概略表に戻ります。

図 7-55. REG0x30_CC2_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				CC2_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0

図 7-55. REG0x30_CC2_ADC レジスタ (続き)

CC2_ADC	予約済み
R-0h	R-0h

表 7-44. REG0x30_CC2_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0h	予約済み
12:1	CC2_ADC	R	0h	CC2 ADC 読み取り POR: 0mV (0h) 範囲: 0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ: 1.25mV
0	予約済み	R	0h	予約済み

7.6.2.37 REG0x32_IBUS_ADC レジスタ (アドレス = 32h) [リセット = 0000h]

図 7-56 に、REG0x32_IBUS_ADC を示し、表 7-45 に、その説明を示します。

概略表に戻ります。

図 7-56. REG0x32_IBUS_ADC レジスタ

15	14	13	12	11	10	9	8
IBUS_ADC							
R-0h							
7	6	5	4	3	2	1	0
IBUS_ADC							予約済み
R-0h							R-0h

表 7-45. REG0x32_IBUS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:1	IBUS_ADC	R	0h	IBUS ADC の読み取り値 2 の補数で報告されました。 電流が VBUS から PMID に流れると、IBUS ADC は正の値を報告し、電流が PMID から VBUS に流れると、IBUS ADC は負の値を報告します。 POR: 0mA (0h) フォーマット: 2 の補数 範囲: -5000mA-5000mA (7830h-7D0h) クランプ Low クランプ High ビット ステップ: 2.5mA
0	予約済み	R	0h	予約済み

7.6.2.38 REG0x34_IBAT_ADC レジスタ (アドレス = 34h) [リセット = 0000h]

図 7-57 に、REG0x34_IBAT_ADC を示し、表 7-46 に、その説明を示します。

概略表に戻ります。

図 7-57. REG0x34_IBAT_ADC レジスタ

15	14	13	12	11	10	9	8
IBAT_ADC							
R-0h							
7	6	5	4	3	2	1	0
IBAT_ADC						予約済み	

図 7-57. REG0x34_IBAT_ADC レジスタ (続き)

R-0h

R-0h

表 7-46. REG0x34_IBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:3	IBAT_ADC	R	0h	IBAT_ADC の読み取り値 2 の補数で報告されます。IBAT_ADC は、バッテリーの充電電流を正の値で報告し、放電電流を負の値で報告します。 ADC 測定中にバッテリー電流の極性が充電から放電、またはその逆に変化した場合、変換は中止され、レジスタにはコード 0x8000 (IBAT_ADC フィールドではコード 0x2000) が報告されます Q4_FULLON ビットが変更すると、ADC はすべて 0 にリセットされ、新しい変換を開始します POR:0mA (0h) フォーマット:2 の補数 範囲:-10004.5mA-5025mA (1B67h-3EDh) クランプ Low クランプ High ビット ステップ:5mA (IBAT > 0 のとき) ビット ステップ:8.5mA (IBAT < 0 のとき)
2:0	予約済み	R	0h	予約済み

7.6.2.39 REG0x36_VBUS_ADC レジスタ (アドレス = 36h) [リセット = 0000h]

図 7-58 に、REG0x36_VBUS_ADC を示し、表 7-47 に、その説明を示します。

概略表に戻ります。

図 7-58. REG0x36_VBUS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み	VBUS_ADC						
R-0h	R-0h						
7	6	5	4	3	2	1	0
VBUS_ADC						予約済み	
R-0h						R-0h	

表 7-47. REG0x36_VBUS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み
14:2	VBUS_ADC	R	0h	VBUS_ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 20000mV (0h-FA0h) クランプ High ビット ステップ:5mV
1:0	予約済み	R	0h	予約済み

7.6.2.40 REG0x38_VPMID_ADC レジスタ (アドレス = 38h) [リセット = 0000h]

図 7-59 に、REG0x38_VPMID_ADC を示し、表 7-48 に、その説明を示します。

概略表に戻ります。

図 7-59. REG0x38_VPMID_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				VPMID_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0
VPMID_ADC						予約済み	
R-0h						R-0h	

表 7-48. REG0x38_VPMID_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み
14:2	VPMID_ADC	R	0h	VPMID ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 20000mV (0h-FA0h) クランプ High ビット ステップ:5mV
1:0	予約済み	R	0h	予約済み

7.6.2.41 REG0x3A_VBAT_ADC レジスタ (アドレス = 3Ah) [リセット = 0000h]

図 7-60 に、REG0x3A_VBAT_ADC を示し、表 7-49 に、その説明を示します。

概略表に戻ります。

図 7-60. REG0x3A_VBAT_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				VBAT_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0
VBAT_ADC						予約済み	
R-0h						R-0h	

表 7-49. REG0x3A_VBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0h	予約済み
12:1	VBAT_ADC	R	0h	VBAT ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ:1.25mV
0	予約済み	R	0h	予約済み

7.6.2.42 REG0x3C_VSYS_ADC レジスタ (アドレス = 3Ch) [リセット = 0000h]

図 7-61 に、REG0x3C_VSYS_ADC を示し、表 7-50 に、その説明を示します。

概略表に戻ります。

図 7-61. REG0x3C_VSYS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				VSYS_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0

図 7-61. REG0x3C_VSYS_ADC レジスタ (続き)

VSYS_ADC		予約済み
R-0h		R-0h

表 7-50. REG0x3C_VSYS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0h	予約済み
12:1	VSYS_ADC	R	0h	VSYS ADC 読み取り POR: 0mV (0h) 範囲: 0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ: 1.25mV
0	予約済み	R	0h	予約済み

7.6.2.43 REG0x3E_TS_ADC レジスタ (アドレス = 3Eh) [リセット = 0000h]

図 7-62 に、REG0x3E_TS_ADC を示し、表 7-51 に、その説明を示します。

概略表に戻ります。

図 7-62. REG0x3E_TS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				TS_ADC			
R-0h				R-0h			
7	6	5	4	3	2	1	0
TS_ADC							
R-0h							

表 7-51. REG0x3E_TS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:12	予約済み	R	0h	予約済み
11:0	TS_ADC	R	0h	TS ADC 読み取り POR: 0%(0h) 範囲: 0% ~ 99.90234375% (0h-3FFh) クランプ High ビット ステップ: 0.09765625%

7.6.2.44 REG0x40_TDIE_ADC レジスタ (アドレス = 40h) [リセット = 0000h]

図 7-63 に、REG0x40_TDIE_ADC を示し、表 7-52 に、その説明を示します。

概略表に戻ります。

図 7-63. REG0x40_TDIE_ADC レジスタ

15	14	13	12	11	10	9	8
TDIE_ADC							
R-0h							
7	6	5	4	3	2	1	0
TDIE_ADC							
R-0h							

表 7-52. REG0x40_TDIE_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:0	TDIE_ADC	R	0h	TDIE ADC の読み取り値 2 の補数で報告されます。 POR: 0°C (0h) フォーマット: 2 の補数 範囲: -40°C ~ 150°C (FFB0h-12Ch) クランプ Low クランプ High ビット ステップ: 0.5°C

7.6.2.45 REG0x44_USB_C_Control_0 レジスタ (アドレス = 44h) [リセット = 08h]

図 7-64 に、REG0x44_USB_C_Control_0 を示し、表 7-53 に、その説明を示します。

概略表に戻ります。

図 7-64. REG0x44_USB_C_Control_0 レジスタ

7	6	5	4	3	2	1	0
CC_MODE		RP_VALUE		DRP_PREF		予約済み	
R/W-0h		R/W-0h		R/W-2h		R-0h	

表 7-53. REG0x44_USB_C_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	CC_MODE	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	USB-C ロール制御。USB-C CC ピンのアダプタサイズ モードを選択します。 00b = SNK 専用モード - unnattached.SNK (デフォルト) 01b = SRC 専用モード - unnattached.SRC 10b = DRP モード - unnattached.SNK から開始 11b = 予約済み
5:4	RP_VALUE	R/W	0h	リセット方法: REG_RESET	Rp 値。USB-C SRC としてアダプタサイズされる最大電流を設定します。 00b = Rp デフォルト電流 (500mA / 900mA) (デフォルト) 01b = Rp 中電流 (1.5A) 10b = Rp 高電流 (3A) 11b = 予約済み
3:2	DRP_PREF	R/W	2h	リセット方法: REG_RESET	DRP モードで優先されるアダプタサイズ ロールを選択します。 00b = Try.SNK 01b = Try.SRC 10b = DRP でロールが優先されない (デフォルト) 11b = 予約済み
1:0	予約済み	R	0h		予約済み

7.6.2.46 REG0x45_USB_C_Control_1 レジスタ (アドレス = 45h) [リセット = 36h]

図 7-65 に、REG0x45_USB_C_Control_1 を示し、表 7-54 に、その説明を示します。

概略表に戻ります。

図 7-65. REG0x45_USB_C_Control_1 レジスタ

7	6	5	4	3	2	1	0
DIS_CC	FORCE_CC_DET	EN_DEBUG_ACC_DET	EN_DPDM_DET	FORCE_DPDM_DET	EN_DCP_BIAS	CC_AUTO_OTG	CC_OVP
R/W-0h	R/W-0h	R/W-1h	R/W-1h	R/W-0h	R/W-1h	R/W-1h	R/W-0h

図 7-65. REG0x45_USB_C_Control_1 レジスタ (続き)

表 7-54. REG0x45_USB_C_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	DIS_CC	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	USB-C 検出を無効化 0b = 有効化 (デフォルト) 1b = 無効化
6	FORCE_CC_DET	R/W	0h	CC ハンドシェイクが完了すると自動的にクリアされます。 リセット方法: REG_RESET ウォッチドッグ	USB-C 検出を再開 0b = クリア 1b = USB-C 検出を再開
5	EN_DEBUG_ACC_DET	R/W	1h	リセット方法: REG_RESET	デバッグ アクセサリ検出を有効化 0b = 無効化 1b = 有効化 (デフォルト)
4	EN_DPDM_DET	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	D+/D- 自動検出の有効化 0b = VBUS が接続されているときに DPDM 検出を無効化 1b = VBUS が接続されているときに DPDM 検出を有効化 (デフォルト)
3	FORCE_DPDM_DET	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	D+/D- 検出を強制 0b = DPDM 検出を強制しない (デフォルト) 1b = DPDM アルゴリズムを強制する。DPDM 検出が完了すると、このビットは 0 にリセットされます
2	EN_DCP_BIAS	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	DCP が検出されたとき (VBUS_STAT = 0011b) に D+ ピンの 600mV バイアスを有効化 0b = 無効化 1b = 有効化
1	CC_AUTO_OTG	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	Attached.SRC に移行すると自動 OTG を有効にします。 0b = 無効化: ホストは EN_OTG を手動で設定する必要があります。 Attached.SRC に移行すると、VBUS_STAT は 1100b に設定されます。 1b = 有効化: Attached.SRC に移行すると、EN_OTG は自動的に 1b に設定され、VBUS_STAT は 1100b に設定されます。(デフォルト)
0	CC_OVP	R/W	0h		CC OVP スレッショルド 0b = 3.6V 1b = 6V

7.6.2.47 REG0x46_Liquid_Control_0 レジスタ (アドレス = 46h) [リセット = 20h]

図 7-66 に、REG0x46_Liquid_Control_0 を示し、表 7-55 に、その説明を示します。

概略表に戻ります。

図 7-66. REG0x46_Liquid_Control_0 レジスタ

7	6	5	4	3	2	1	0
EN_LQD_DET	AUTO_LQD_DET	AUTO_DRY_DET	LQD_WAIT	FORCE_LQD_DET	LQD_HICCCUP	LQD_PIN_SEL	
R/W-0h	R/W-0h	R/W-1h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 7-55. REG0x46_Liquid_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_LQD_DET	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	液体検出機能と腐食の低減を有効化 0b = 無効化 (デフォルト) 1b = 有効化
6	AUTO_LQD_DET	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	自動液体検出を有効化 0b = 無効化 (デフォルト) 1b = 有効化
5	AUTO_DRY_DET	R/W	1h	リセット方法: REG_RESET ウォッチドッグ	ドライ検出を有効化 0b = 無効化 1b = 有効化 (デフォルト)
4	LQD_WAIT	R/W	0h	リセット方法: REG_RESET	液体チェック サイクル間の待機間隔を決定します。 0b = 500ms (デフォルト) 1b = 10s
3	FORCE_LQD_DET	R/W	0h	液体チェックが完了すると自動的にクリアされます。	液体検出の強制チェック 0b = クリア 1b = 液体検出を強制
2:1	LQD_HICCUP	R/W	0h	リセット方法: REG_RESET	液体検出のヒックアップ カウント 00b = 1 01b = 2 10b = 4 11b = 予約済み
0	LQD_PIN_SEL	R/W	0h	リセット方法: REG_RESET	液体検出に使用するピンを決定します。 0b = CC1/CC2 (デフォルト) 1b = D+/D-

7.6.2.48 REG0x47_Liquid_Control_1 レジスタ (アドレス = 47h) [リセット = 9Ch]

図 7-67 に、REG0x47_Liquid_Control_1 を示し、表 7-56 に、その説明を示します。

概略表に戻ります。

図 7-67. REG0x47_Liquid_Control_1 レジスタ

7	6	5	4	3	2	1	0
TLQD		ILQD		VLQD			
R/W-2h		R/W-1h		R/W-Ch			

表 7-56. REG0x47_Liquid_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TLQD	R/W	2h	リセット方法: REG_RESET	液体検出テスト期間 00b = 1 - 最長 01b = 2 10b = 3 (デフォルト) 11b = 4 - 最短
5:4	ILQD	R/W	1h	リセット方法: REG_RESET	液体検出試験強度 00b = 1 最弱 01b = 2 (デフォルト) 10b = 3 11b = 4 最強

表 7-56. REG0x47_Liquid_Control_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
3:0	VLQD	R/W	Ch	リセット方法: REG_RESET	液体検出スレッショルド 0000b = 0.4V 0001b = 0.5V 0010b = 0.6V 0011b = 0.7V 0100b = 0.8V 0101b = 0.9V 0110b = 1.0V 0111b = 1.1V 1000b = 1.2V 1001b = 1.3V 1010b = 1.4V 1011b = 1.5V 1100b = 1.6V (デフォルト) 1101b = 1.7V 1110b = 1.8V 1111b = 1.9V

7.6.2.49 REG0x48_USB_C_Information_0 レジスタ (アドレス = 48h) [リセット = 00h]

図 7-68 に、REG0x48_USB_C_Information_0 を示し、表 7-57 に、その説明を示します。

概略表に戻ります。

図 7-68. REG0x48_USB_C_Information_0 レジスタ

7	6	5	4	3	2	1	0
CC_FAULT_STAT	LQD_STAT	DEBUG_ACC_STAT	CC_ORIENT_STAT	予約済み			
R-0h	R-0h	R-0h	R-0h	R-0h			

表 7-57. REG0x48_USB_C_Information_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	CC_FAULT_STAT	R	0h	USB-C CC1/CC2 の VBUS への短絡故障ステータス 0b = 通常 1b = CC1 または CC2 を VBUS に短絡
6	LQD_STAT	R	0h	液体検出ステータス 0b = 液体が検出されていない (乾燥) 1b = 液体が検出されている
5	DEBUG_ACC_STAT	R	0h	デバッグ アクセサリステータス 0b = デバッグ アクセサリが検出されていない 1b = デバッグ アクセサリが検出されている
4	CC_ORIENT_STAT	R	0h	USB-C コネクタの向き 0b = 向きなし 1b = 向きあり
3:0	予約済み	R	0h	予約済み

7.6.2.50 REG0x49_USB_C_Information_1 レジスタ (アドレス = 49h) [リセット = 00h]

図 7-69 に、REG0x49_USB_C_Information_1 を示し、表 7-58 に、その説明を示します。

概略表に戻ります。

図 7-69. REG0x49_USB_C_Information_1 レジスタ

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---

図 7-69. REG0x49_USB_C_Information_1 レジスタ (続き)

予約済み	CC2_STAT	CC1_STAT
R-0h	R-0h	R-0h

表 7-58. REG0x49_USB_C_Information_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	予約済み	R	0h		予約済み
5:3	CC2_STAT	R	0h	リセット方法: REG_RESET	CC2 ステータス 000b = CC2 は HiZ を検出 001b = CC2 は Rd (5.1kΩ) を検出 010b = CC2 は Rp デフォルトを検出 (80uA) 011b = CC2 は Rp 中を検出 (180uA) 100b = CC2 は Rp 高を検出 (330uA) 101b = CC2 は Ra/GND を検出 (1.0kΩ) 110b = CC2 はオープンを検出 111b = CC2 が腐食防止モード中
2:0	CC1_STAT	R	0h	リセット方法: REG_RESET	CC1 ステータス 000b = CC1 は HiZ を検出 001b = CC1 は Rd (5.1kΩ) を検出 010b = CC1 は Rp デフォルトを検出 (80uA) 011b = CC1 は Rp 中を検出 (180uA) 100b = CC1 は Rp 高を検出 (330uA) 101b = CC1 は Ra/GND を検出 (1.0kΩ) 110b = CC1 はオープンを検出 111b = CC1 が腐食防止モード中

7.6.2.51 REG0x4A_USB_DAC_Control_0 レジスタ (アドレス = 4Ah) [リセット = 00h]

図 7-70 に、REG0x4A_USB_DAC_Control_0 を示し、表 7-59 に、その説明を示します。

概略表に戻ります。

図 7-70. REG0x4A_USB_DAC_Control_0 レジスタ

7	6	5	4	3	2	1	0
	DP_DAC			DM_DAC		EN_9V	EN_12V
	R/W-0h			R/W-0h		R/W-0h	R/W-0h

表 7-59. REG0x4A_USB_DAC_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:5	DP_DAC	R/W	0h	リセット方法: REG_RESET アダプタ プラグイン	D+ ピン出力ドライバ 000b = HiZ モード 001b = 0V (V_0MV_SRC) 010b = 0.6V (V_600MV_SRC) 011b = 1.2V (V_1p2V_SRC) 100b = 2.0V (V_2p0V_SRC) 101b = 2.7V (V_2p7V_SRC) 110b = 3.3V (V_3p3V_SRC) 111b = 予約済み

表 7-59. REG0x4A_USB_DAC_Control_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
4:2	DM_DAC	R/W	0h	リセット方法: REG_RESET アダプタ プラグイン	D ピン出力ドライバ 000b = HiZ モード 001b = 0V (V_0MV_SRC) 010b = 0.6V (V_600MV_SRC) 011b = 1.2V (V_1p2V_SRC) 100b = 2.0V (V_2p0V_SRC) 101b = 2.7V (V_2p7V_SRC) 110b = 3.3V (V_3p3V_SRC) 111b = 予約済み
1	EN_9V	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	自動または強制 D+/D- 検出により DCP が検出された場合、HVDCP 検出を有効化 0b = 無効化 (デフォルト) 1b = 有効化
0	EN_12V	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	自動または強制 D+/D- 検出により DCP が検出された場合、HVDCP 検出を有効化 0b = 無効化 (デフォルト) 1b = 有効化

7.6.2.52 REG0x4B_USB_DAC_Control_1 レジスタ (アドレス = 4Bh) [リセット = XXh]

図 7-71 に、REG0x4B_USB_DAC_Control_1 を示し、表 7-60 に、その説明を示します。

概略表に戻ります。

図 7-71. REG0x4B_USB_DAC_Control_1 レジスタ

7	6	5	4	3	2	1	0
CC2_DAC			CC1_DAC			TS_ISET_SEL	予約済み
R/W-X			R/W-X			R/W-0h	R-0h

表 7-60. REG0x4B_USB_DAC_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:5	CC2_DAC	R/W	X	リセット方法: REG_RESET	CC2 ピン出力ドライバ 000b = HiZ モード 001b = Rd (5.1kΩ) 010b = Rp デフォルト (80uA) 011b = Rp 中 (180uA) 100b = Rp High (330uA) 101b = Ra/GND (1.0kΩ)
4:2	CC1_DAC	R/W	X	リセット方法: REG_RESET	CC1 ピン出力ドライバ 000b = HiZ モード 001b = Rd (5.1kΩ) 010b = Rp デフォルト (80uA) 011b = Rp 中 (180uA) 100b = Rp High (330uA) 101b = Ra/GND (1.0kΩ)
1	TS_ISET_SEL	R/W	0h	リセット方法: REG_RESET	TS_ISET フォールドバック値 0b = 20% (デフォルト) 1b = 0.6
0	予約済み	R	0h		予約済み

7.6.2.53 REG0x4C_API_Control レジスタ (アドレス = 4Ch) [リセット = 07h]

図 7-72 に、REG0x4C_API_Control を示し、表 7-61 に、その説明を示します。

概略表に戻ります。

図 7-72. REG0x4C_API_Control レジスタ

7	6	5	4	3	2	1	0
EN_API	WD_MODE	API_ILIM					
R/W-0h	R/W-0h	R/W-7h					

表 7-61. REG0x4C_API_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_API	R/W	0h	リセット方法: REG_RESET ウォッチドッグ	入力モードからの代替電力を有効化 0b = 無効 (デフォルト) 1b = 有効化
6	WD_MODE	R/W	0h	リセット方法: REG_RESET	ウォッチドッグ タイマが満了したときにシステムリセットを有効化。 0b = ウォッチドッグ タイマ満了時のシステムリセットなし (デフォルト) 1b = ウォッチドッグ タイマ満了時のシステムリセット
5:0	API_ILIM	R/W	7h	リセット方法: REG_RESET	API モードでの電流制限 POR: 17.5mA (7h) 範囲: 10mA - 100mA (4h-28h) クランプ Low クランプ High ビットステップ: 2.5mA

7.6.2.54 REG0x4D_Part_Information レジスタ (アドレス = 4Dh) [リセット = 00h]

図 7-73 に、REG0x4D_Part_Information を示し、表 7-62 に、その説明を示します。

概略表に戻ります。

図 7-73. REG0x4D_Part_Information レジスタ

7	6	5	4	3	2	1	0
TEST_REV		PN			DEV_REV		
R-0h		R-0h			R-0h		

表 7-62. REG0x4D_Part_Information レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	TEST_REV	R	0h	テストリビジョン
5:2	PN	R	0h	デバイス型番
1:0	DEV_REV	R	0h	デバイスリビジョン

8 アプリケーションと実装

注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

代表的なアプリケーションは、I²C 制御のパワーパス マネージメント デバイスとして構成されたデバイスと、スマートフォンやその他のポータブル デバイスで使用されるリチウム イオンおよびリチウム ポリマ バッテリー用のシングル セル バッテリー チャージャで構成されています。このデバイスは、システムとバッテリーの間に、入力逆阻止 FET (RBFET、Q1)、ハイサイド スイッチング FET (HSFET、Q2)、ローサイド スイッチング FET (LSFET、Q3)、およびバッテリー FET (BATFET、Q4) を内蔵しています。このデバイスには、ハイサイド ゲートドライブ用のブートストラップ ダイオードも内蔵されています。

8.2 代表的なアプリケーション

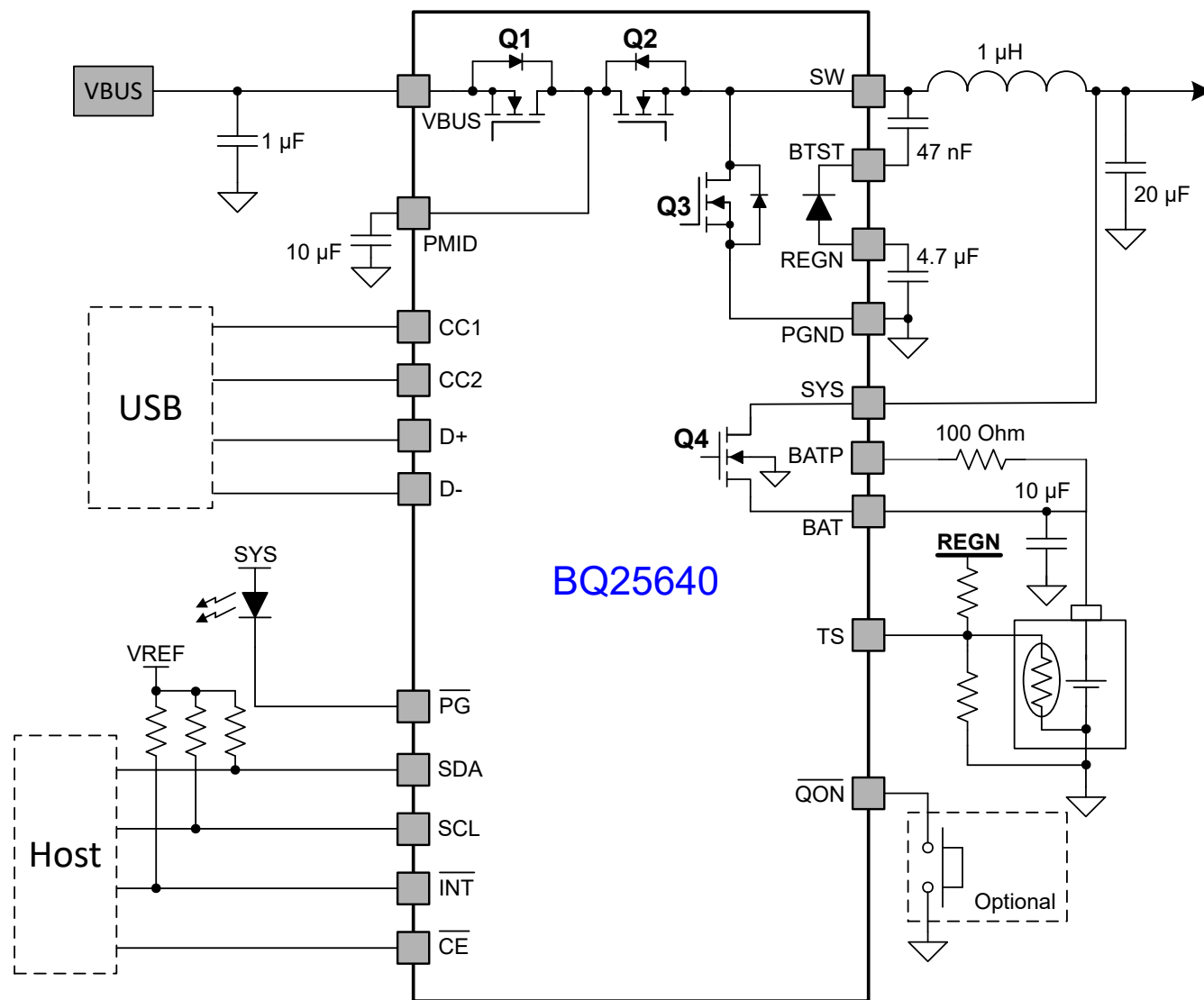


図 8-1. BQ25640 の代表的なアプリケーション

8.2.1 設計要件

表 8-1. 設計要件

パラメータ	値
VBUS 範囲	3.9 ~ 18.0V
入力電流制限 (REG0x06-0x07)	3200mA
高速充電電流 (REG0x02-0x03)	5040mA
最小システム電圧 (REG0x0E-0x0F)	2520~4000mV
バッテリーレギュレーション電圧 (REG0x04-0x05)	4200mV

8.2.2 詳細な設計手順

8.2.2.1 インダクタの選択

1.5MHz のスイッチング周波数により、小さなインダクタおよびコンデンサ値を使用しつつ、インダクタの飽和電流を充電電流 (I_{CHG}) とリップル電流の半分 (I_{RIPPLE}) の合計より高く維持できます:

$$I_{SAT} \geq I_{CHG} + (1/2) I_{RIPPLE} \quad (3)$$

インダクタのリップル電流は、入力電圧 (V_{VBUS})、デューティサイクル ($D = V_{BAT}/V_{VBUS}$)、スイッチング周波数 (f_s)、およびインダクタンス (L) に依存します。

$$I_{RIPPLE} = \frac{V_{IN} \times D \times (1-D)}{f_s \times L} \quad (4)$$

インダクタの最大リップル電流は、デューティサイクル (D) が 0.5、またはおおよそ 0.5 のときに発生します。実用的な設計では、インダクタサイズと効率のトレードオフを考慮し、インダクタのリップル電流は通常、最大充電電流の 20%~40% の範囲で設計されます。

8.2.2.2 入力コンデンサ

入力コンデンサは、入力スイッチングリップル電流を吸収できる十分なリップル電流定格を満たすように設計します。最悪条件での RMS リップル電流は、デューティサイクルが 0.5 のとき、充電電流の半分となります。コンバータが 50% のデューティサイクルで動作しない場合、最悪条件のコンデンサ RMS 電流 I_{CIN} は、デューティサイクルが 50% に最も近い点で発生し、式 5 を用いて推定できます。

$$I_{CIN} = I_{CHG} \times \sqrt{D \times (1-D)} \quad (5)$$

入力デカップリングコンデンサには、X7R や X5R などの低 ESR セラミックコンデンサが推奨され、ハイサイド MOSFET のドレインおよびローサイド MOSFET のソースにできるだけ近接して配置する必要があります。コンデンサの電圧定格は、通常の入力電圧レベルよりも高い必要があります。15V 入力電圧には、25V 以上の定格コンデンサが推奨されます。

8.2.2.3 出力コンデンサ

出力コンデンサが、出力スイッチングリップル電流を吸収できる十分なリップル電流定格を備えていることを確認します。式 6 に、出力コンデンサの RMS 電流 I_{COUT} の計算を示します。

$$I_{COUT} = \frac{I_{RIPPLE}}{2 \times \sqrt{3}} \approx 0.29 \times I_{RIPPLE} \quad (6)$$

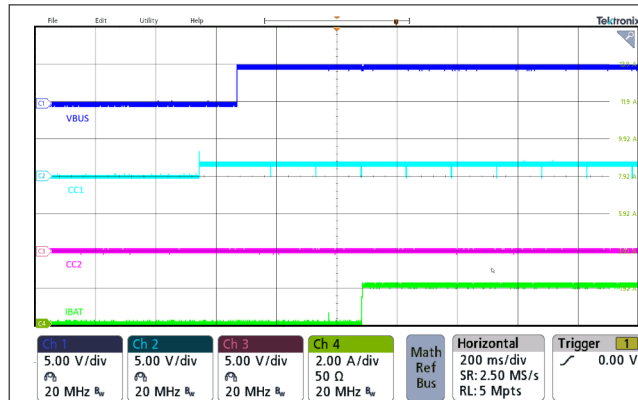
出力コンデンサの電圧リップルは、次のように計算できます:

$$\Delta V_O = \frac{V_{OUT}}{8LCf_s^2} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (7)$$

特定の入力電圧、出力電圧、およびスイッチング周波数においては、出力フィルタ LC を増加させることで電圧リップルを低減できます。

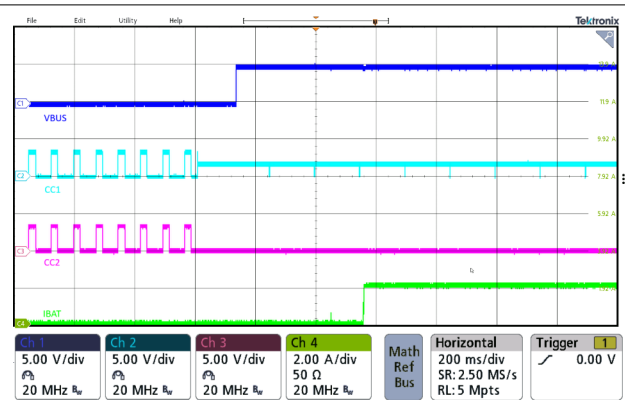
この充電器デバイスは、10 μ F 以上のセラミック出力コンデンサに最適化された内部ループ補償を備えています。推奨するセラミックコンデンサは 10V 定格、X7R または X5R です。

8.2.3 アプリケーション曲線



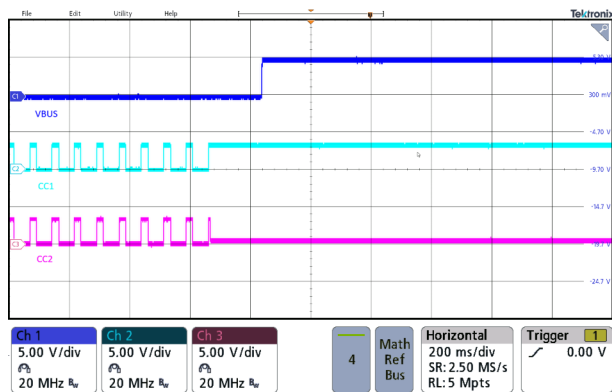
$V_{VBUS} = 5V$ $V_{BAT} = 3.8V$
SNK のみモード $I_{CHG} = 2A$

図 8-2. USB-C アダプタ プラグイン、SNK モード



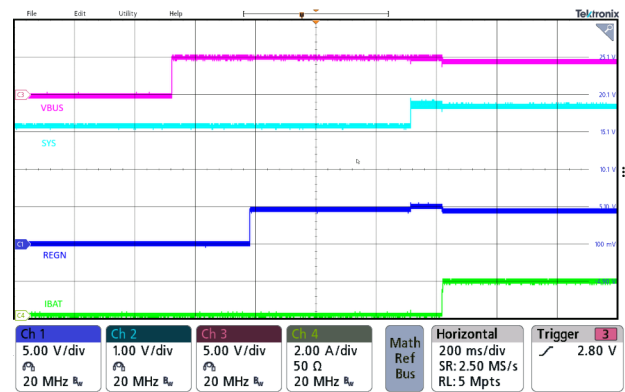
$V_{VBUS} = 5V$ $V_{BAT} = 3.8V$
DRP モード $I_{CHG} = 2A$

図 8-3. USB-C アダプタ プラグイン、DRP モード



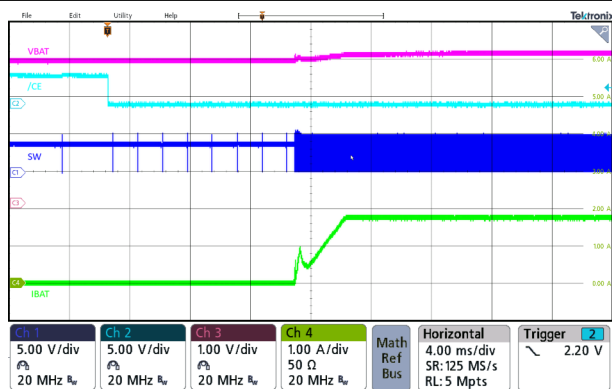
$V_{VBUS} = 5V$ $V_{BAT} = 3.8V$
DRP モード $V_{OTG} = 5.1V$

図 8-4. USB-C SNK のプラグイン、DRP モード



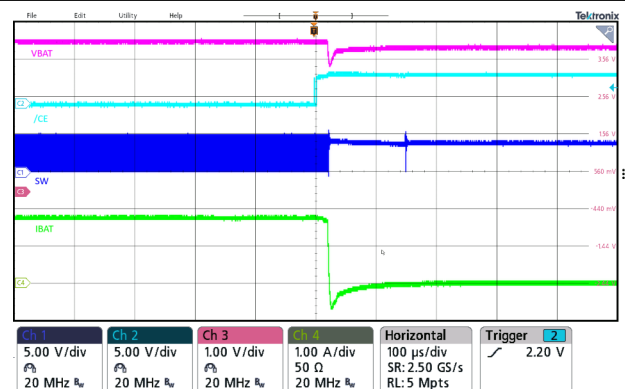
$V_{VBUS} = 5V$ $V_{BAT} = 3.2V$
 $V_{SYSMIN} = 3.52V$ $I_{CHG} = 2A$

図 8-5. パワーアップシーケンス



$V_{VBUS} = 5V$ $V_{BAT} = 3.8V$
 $I_{CHG} = 2A$

図 8-6. \overline{CE} ピンによる充電イネーブル



$V_{VBUS} = 5V$ $V_{BAT} = 3.8V$
 $I_{CHG} = 2A$

図 8-7. \overline{CE} ピンによる充電ディスエーブル

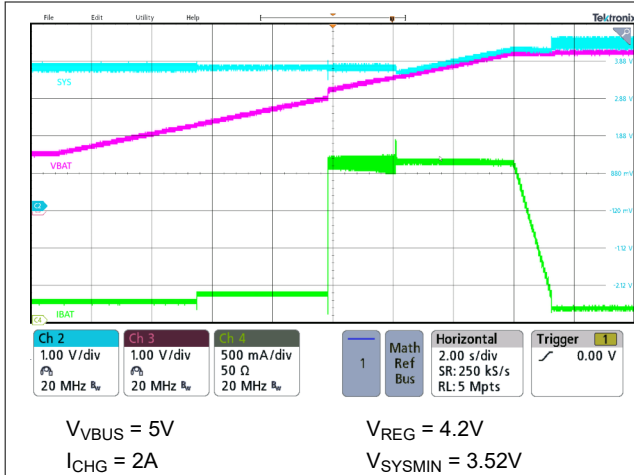


図 8-8. 充電プロファイル

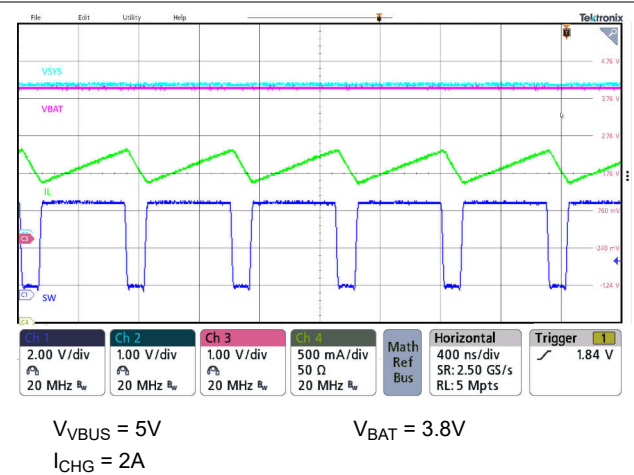


図 8-9. 充電スイッチング波形

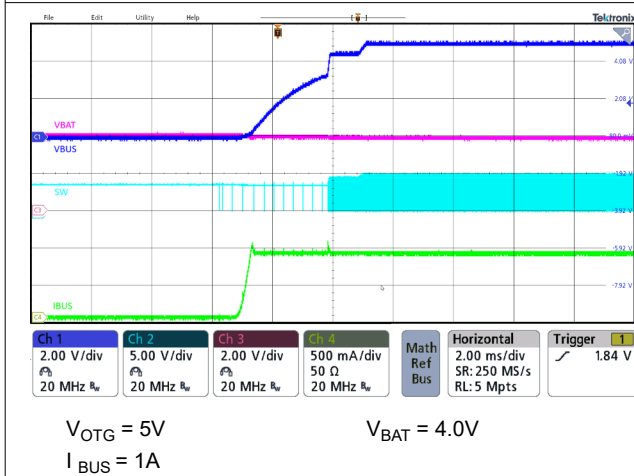


図 8-10. OTG イネーブル

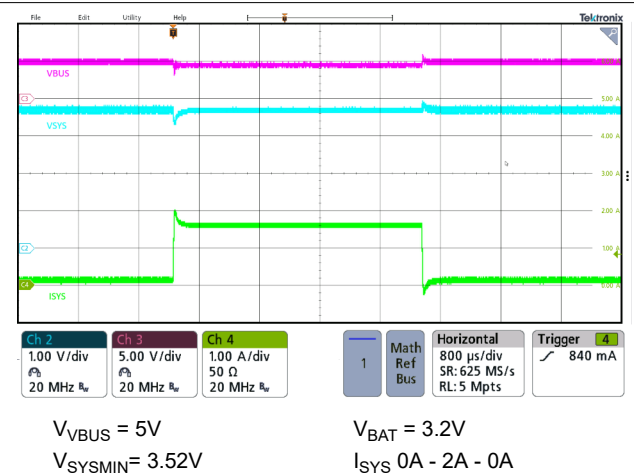


図 8-11. SYS 過渡

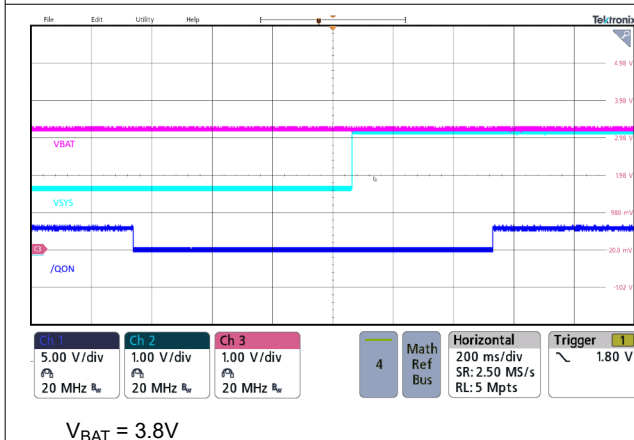


図 8-12. 出荷モードから \overline{QON} によりウェークアップ

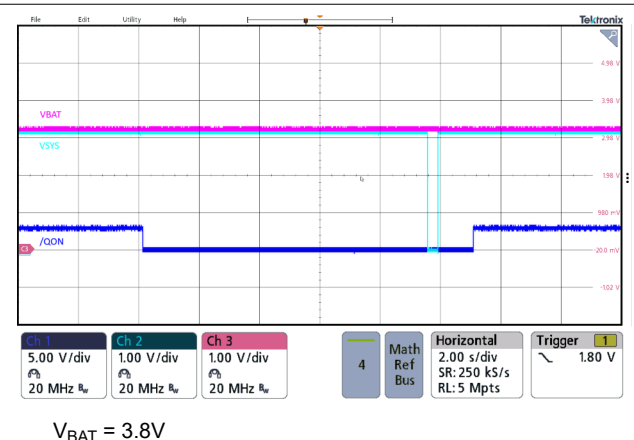


図 8-13. \overline{QON} でシステム リセット

9 電源に関する推奨事項

SYS に出力電圧を供給するために、このデバイスは、VBUS に接続された 3.9V~18V の入力電源 (電流定格 100mA 以上)と、BAT に接続された V_{BAT_UVLO} を上回る電圧の単セルのリチウム イオン バッテリーを必要とします。

10 レイアウト

10.1 レイアウトのガイドライン

スイッチング損失を最小限に抑えるため、スイッチング ノードの立ち上がり時間および立ち下がり時間はできるだけ短くする必要があります。高周波電流の経路ループを最小限に抑えるように部品を適切に配置すること (図 10-1 を参照) は、電界および磁界の放射や高周波共振の問題を防ぐため重要です。適切なレイアウトを行うには、以下の指示に従ってください。

1. 入力コンデンサは、PMID ピンと GND ピンの接続にできるだけ近くに配置し、最短の銅パターン接続または GND プレーンを使用します。
2. インダクタの入力ピンを SW ピンにできるだけ近づけて配置します。このパターンの銅の面積を最小限に抑えることで、電気および磁界の放射を低減しますが、パターンは充電電流を流すのに十分広くします。この接続では、複数のレイヤを並列に使用しないでください。この面積から他のパターンまたはプレーンへの寄生容量を最小限に抑えます。
3. 出力コンデンサをインダクタおよびデバイスの近くに配置します。グラウンド接続は、短い銅のパターン接続または GND プレーンを使用して IC のグラウンドに接続する必要があります。
4. デカップリング コンデンサは IC の隣に配置し、パターン接続はできる限り短くします。
5. 優れた熱効率を実現するため、サーマル パッドに 3 つのサーマル ビアを配置することを強く推奨します。
6. ビアの数とサイズにより、特定の電流パスに十分な銅箔ができることを確認します。

10.2 レイアウト例

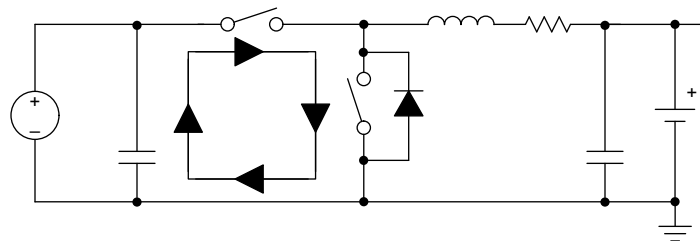


図 10-1. 高周波電流経路

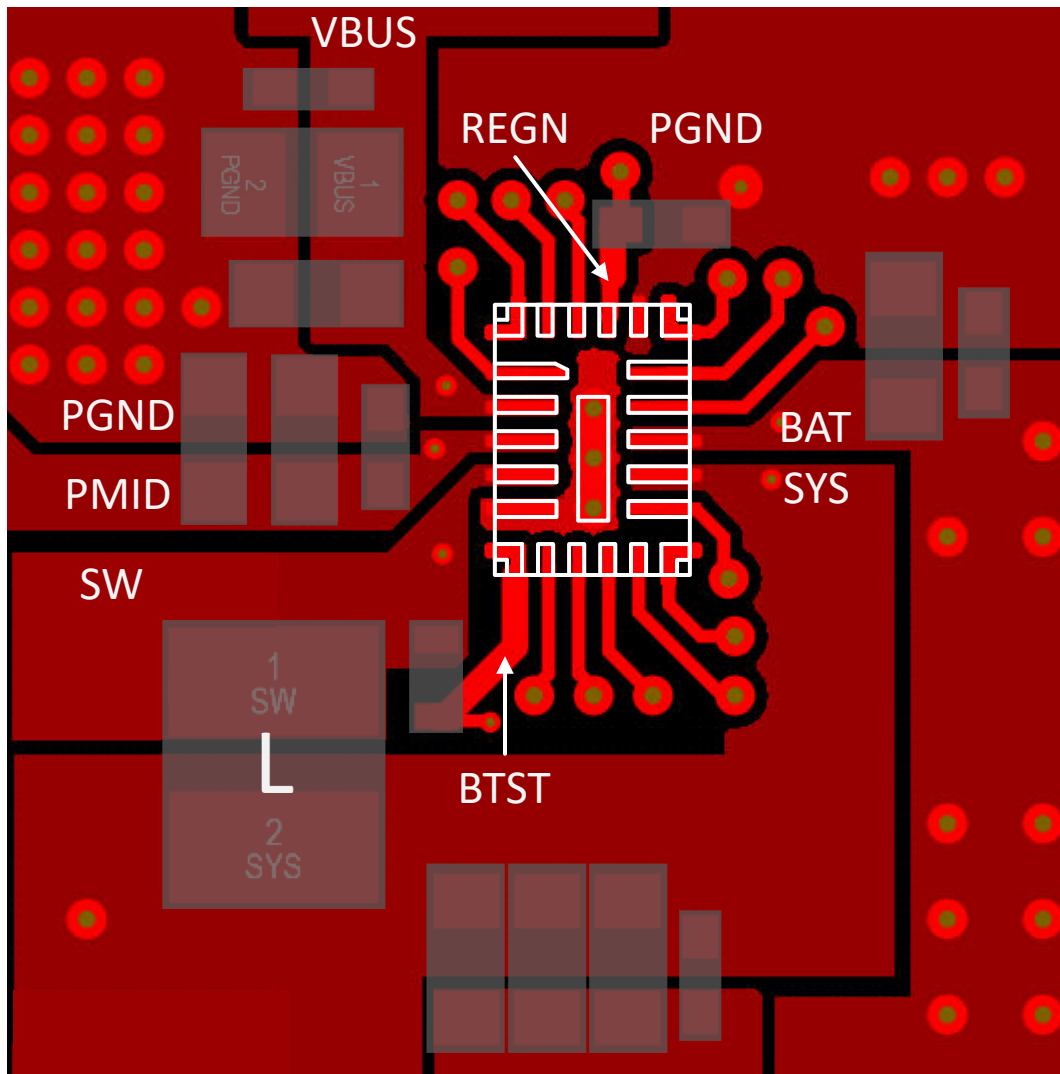


図 10-2. レイアウト

11 デバイスおよびドキュメントのサポート

11.1 デバイス サポート

11.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

11.2 ドキュメントのサポート

11.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[BQ25601 および BQ25601D \(PWR877\) 評価基板ユーザー ガイド](#)』

11.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

11.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

11.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

11.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

12 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2026	*	初版リリース

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

13.1 付録 : パッケージ オプション

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
BQ25640VDLR	Active	Production	WQFN-FCRLF (VDL) 23	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BQ25640

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

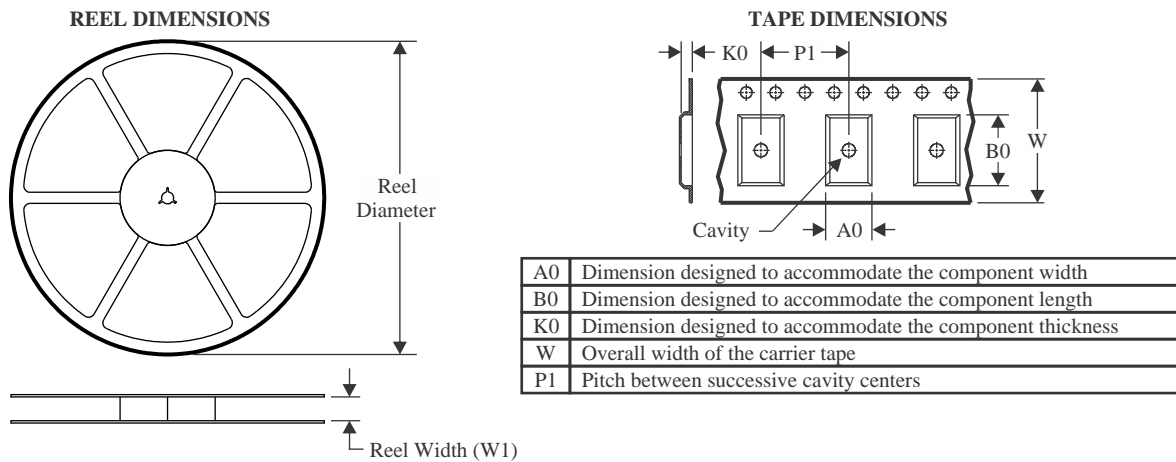
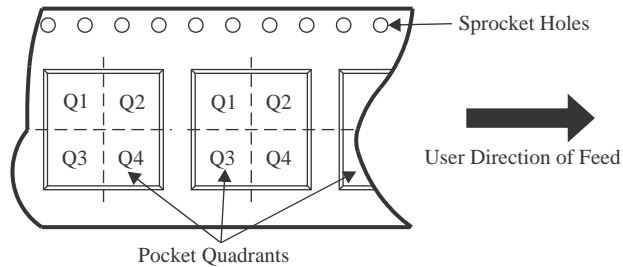
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

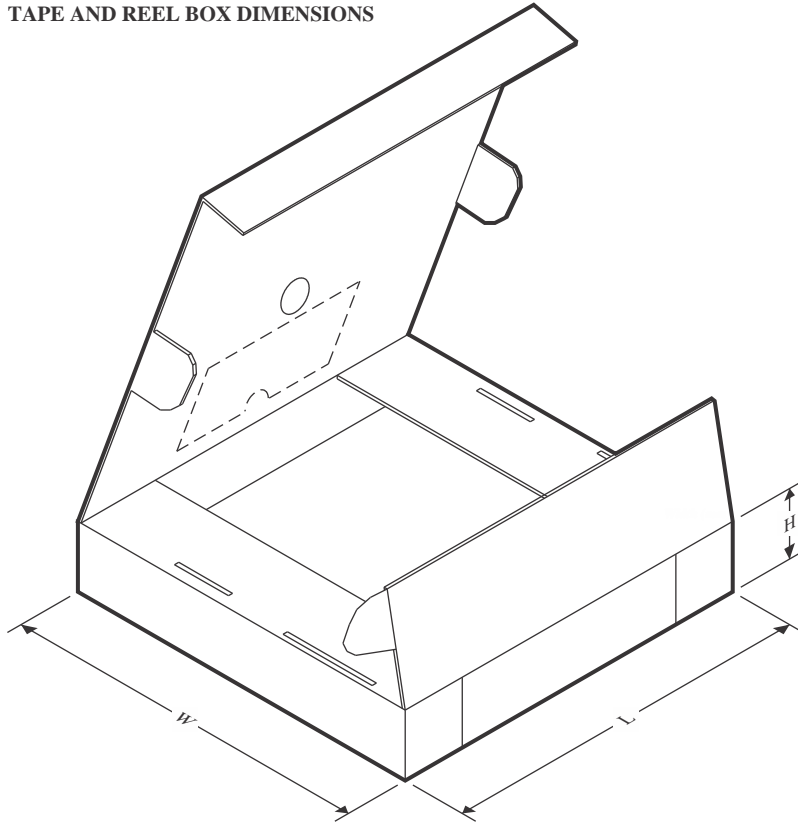
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ25640VDLR	WQFN-FCRLF	VDL	23	3000	330.0	12.4	3.4	4.27	0.7	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

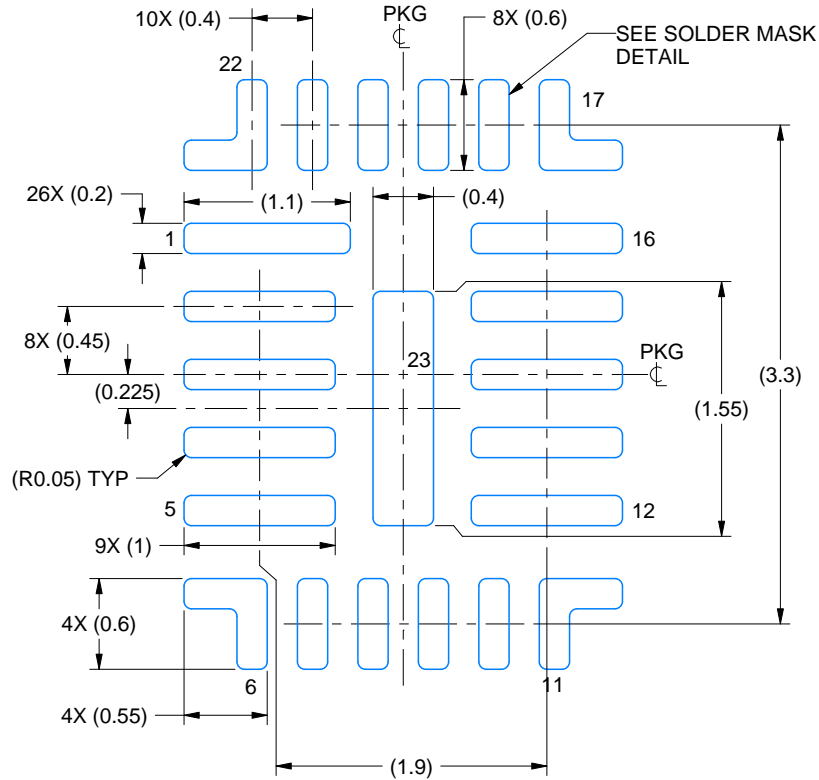
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ25640VDLR	WQFN-FCRLF	VDL	23	3000	346.0	346.0	33.0

EXAMPLE BOARD LAYOUT

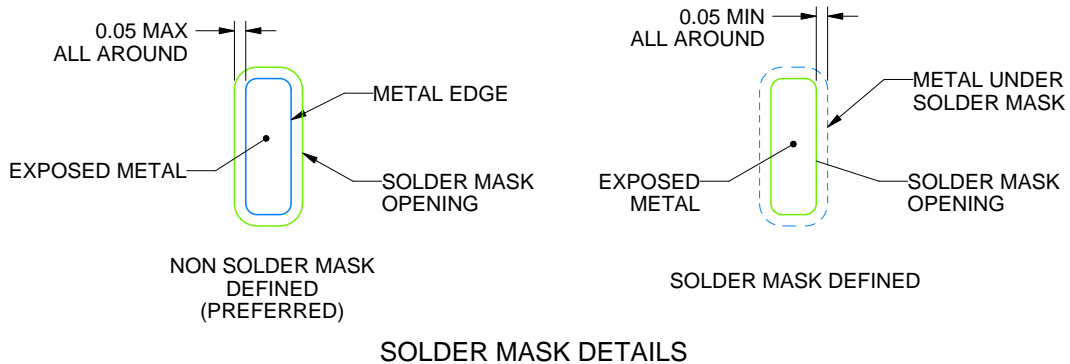
VDL0023A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4231708/A 03/2025

NOTES: (continued)

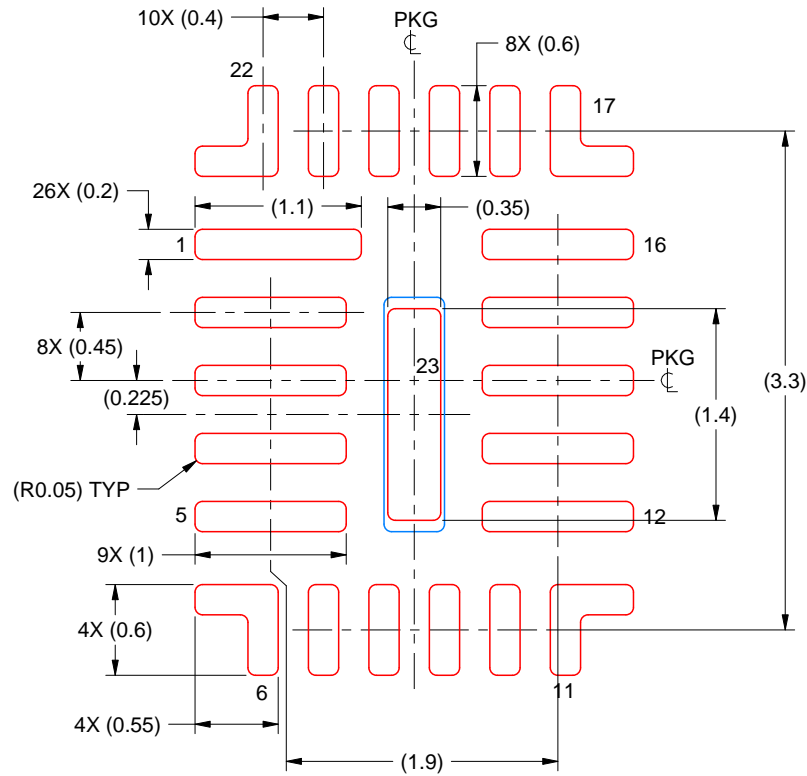
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

VDL0023A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 23
80% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4231708/A 03/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月