CD74AC14 ヘキサ・シュミット・トリガ・インバータ

1 特長

- 1.5V～5.5V で動作し、バランスのとれたノイズ耐性を電源電圧の 30% で実現
- バイポーラ F、AS、S の速度と消費電力の大幅な低減
- 標準的なインバータよりも優れたノイズ耐性
- 標準的な入力立ち上がり/立ち下がりスルーレートよりもはるかに低速で動作
- 伝搬遅延時間の平衡化
- ±24mA の出力駆動電流 — 15F デバイスにファンアウト
- SCR ラッチアップ耐性の高い CMOS プロセスと回路設計

2 説明

CD74AC14 には、6 つの独立したインバータがあります。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)	本体サイズ (3)
CD74AC14	D (SOIC、14)	8.65mm × 6mm	8.65mm × 3.9mm
	N (PDIP、14)	19.3mm × 9.4mm	19.3mm × 6.35mm

(1) 詳細については、セクション 10 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
(3) 本体サイズ (長さ×幅) は公称値であり、ピンは含まれません。

概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長..... 1
2 説明..... 1
3 ピン構成および機能..... 3
4 仕様..... 4
4.1 絶対最大定格..... 4
4.2 推奨動作条件..... 4
4.3 熱に関する情報..... 5
4.4 電気的特性 (PDIP パッケージ)..... 5
4.5 電気的特性 (SOIC パッケージ)..... 6
4.6 スイッチング特性 (PDIP パッケージ)..... 7
4.7 スイッチング特性 (SOIC パッケージ)..... 7
5 パラメータ測定情報..... 9
6 詳細説明..... 10
6.1 概要..... 10
6.2 機能ブロック図..... 10
6.3 デバイスの機能モード..... 10
7 アプリケーションと実装..... 11
7.1 電源に関する推奨事項..... 11
7.2 レイアウト..... 11
8 デバイスおよびドキュメントのサポート..... 12
8.1 ドキュメントの更新通知を受け取る方法..... 12
8.2 サポート・リソース..... 12
8.3 商標..... 12
8.4 静電気放電に関する注意事項..... 12
8.5 用語集..... 12
9 改訂履歴..... 12
10 メカニカル、パッケージ、および注文情報..... 13

Copyright © 2026 Texas Instruments Incorporated

3 ピン構成および機能

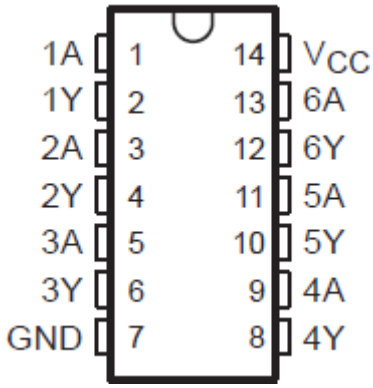


図 3-1. N または D パッケージ、14 ピン PDIP または SOIC 上面図

表 3-1. ピンの機能

ピン		タイプ	説明
名称	番号		
1A	1	入力	チャネル 1、入力 A
1Y	2	出力	チャネル 1、出力 Y
2A	3	入力	チャネル 2、入力 A
2Y	4	出力	チャネル 2、出力 Y
3A	5	入力	チャネル 3、入力 A
3Y	6	出力	チャネル 3、出力 Y
GND	7	—	グランド
4Y	8	出力	チャネル 4、出力 Y
4A	9	入力	チャネル 4、入力 A
5Y	10	出力	チャネル 5、出力 Y
5A	11	入力	チャネル 5、入力 A
6Y	12	出力	チャネル 6、出力 Y
6A	13	入力	チャネル 6、入力 A
V_{CC}	14	—	正の電源

4 仕様

4.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

			最小値	最大値	単位
V_{CC}	電源電圧の範囲(3)		-0.5	6	V
V_{CC}	電源電圧の範囲(4)		-0.5	7	V
V_I	入力電圧範囲(2)		-0.5	V_{CC} + 0.5V	V
V_O	出力電圧範囲(2)		-0.5	V_{CC} + 0.5V	V
I_{IK}	入力クランプ電流	V_I < -0.5V または V_I > V_{CC} + 0.5V		±20	mA
I_{OK}	出力クランプ電流	V_O < -0.5V または V_O > V_{CC} + 0.5V		±50	mA
I_O	連続出力電流	V_O = 0～V_{CC}		±50	mA
	V_{CC} または GND を通過する連続出力電流(3)			±100	mA
	V_{CC} または GND を通過する連続出力電流(4)			±200	mA
T_{stg}	保存温度		-65	150	°C
T_J	接合部温度			150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、また「推奨動作条件」に示された値を超える他のいかなる条件においても、本デバイスが動作することを暗黙に示すものではありません。「推奨動作条件」の範囲外でも、「絶対最大定格」の範囲内であれば、一時的な動作によってデバイスが損傷するとは限りませんが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。
(2) 入力と出力の電流定格を順守しても、入力と出力の電圧定格を超えることがあります。
(3) PDIP パッケージに限定
(4) SOIC パッケージに限定

4.2 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

仕様	説明	条件	最小値	最大値	単位
V_{CC}	電源電圧 (1)		1.5	5.5	V
	電源電圧 (2)		1.5	6	
V_I	入力電圧		0	V_{CC}	V
V_O	出力電圧		0	V_{CC}	V
I_{OH}	High レベル出力電流	V_{CC} = 1.8V(2)		-1	mA
		V_{CC} = 2.5V(2)		-2	mA
		V_{CC} = 3V(2)		-12	mA
		V_{CC} = 4.5～5.5V		-24	mA
I_{OL}	Low レベル出力電流	V_{CC} = 1.8V(2)		1	mA
		V_{CC} = 2.5V(2)		2	mA
		V_{CC} = 3V(2)		12	mA
		V_{CC} = 4.5～5.5V		24	mA
T_A	自由空気での動作温度		-55	125	°C

(1) PDIP パッケージのみ。
(2) SOIC パッケージのみ。

Copyright © 2026 Texas Instruments Incorporated

4.3 熱に関する情報

パッケージ	ピン	熱評価基準[1]						単位
		$R_{\theta JA}$	$R_{\theta JC(top)}$	$R_{\theta JB}$	Ψ_{JT}	Ψ_{JB}	$R_{\theta JC(bot)}$	
N (PDIP)	14	80	—	—	—	—	該当なし	°C/W
D (SOIC)	14	132.2	64.8	88.4	11.9	87.4	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

4.4 電気的特性 (PDIP パッケージ)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件		V_{CC}	TA = 25°C		−55°C ～ 125°C		−40°C ～ 85°C		単位
				最小値	最大値	最小値	最大値	最小値	最大値	
V_{T+} 正方向のスレッショルド			5V	2.6	3.4	2.6	3.4	2.6	3.4	V
V_{T-} 負方向のスレッショルド			5V	1.6	2.4	1.6	2.4	1.6	2.4	V
ΔVT ヒステリシス (V_{T+} − V_{T-})			5V	0.5		0.5		0.5		V
V_{OH}	$V_I = V_{T+}$	I_{OH} = -50μA	1.5V	1.4		1.4		1.4		V
			3V	2.9		2.9		2.9		
			4.5V	4.4		4.4		4.4		
		I_{OH} = -4mA	3V	2.58		2.4		2.48		
		I_{OH} = -24mA	4.5V	3.94		3.7		3.8		
		I_{OH} = -50mA[1]	5.5V			3.85				
		I_{OH} = -75mA[1]	5.5V					3.85		
V_{OL}	$V_I = V_{T-}$	I_{OL}= 50μA	1.5V		0.1		0.1		0.1	V
			3V		0.1		0.1		0.1	
			4.5V		0.1		0.1		0.1	
		I_{OL} = 12mA	3V		0.36		0.5		0.44	
		I_{OL} = 24mA	4.5V		0.36		0.5		0.44	
		I_{OL} = 50mA[1]	5.5V				1.65			
		I_{OL} = 75mA[1]	5.5V							
I_I	$V_I = V_{CC}$ または GND		5.5V		±0.1		±0.1		±0.1	μA
I_{CC}	$V_I = V_{CC}$ または GND	I_O = 0	5.5V		4		80		40	μA
C_i					10		10		10	pF

(1) 一度に 1 つの出力をテストし、持続時間が 1 秒を超えないようにします。測定は、示された電流を強制的に供給し、電圧を測定して消費電力を最小限に抑えます。このテストでは、85°C で最小 50Ω 伝送ライン駆動能力、125°C で 75Ω 伝送ライン駆動能力を検証します。

4.5 電気的特性 (SOIC パッケージ)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	V_{CC}	T_A = 25℃			–40℃ ～ 85℃			–55℃ ～ 125℃			単位
			最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
V_{T+}	正方向入力スレッショルド電圧	1.5V	0.76	0.9	1.05	0.73	0.87	1.01	0.71	0.92	1.15	V
		1.8V	0.87	1.02	1.19	0.84	0.99	1.16	0.82	1.03	1.25	
		2.5V	1.08	1.29	1.51	1.06	1.26	1.48	1.05	1.29	1.55	
		3V	1.23	1.46	1.71	1.21	1.44	1.69	1.21	1.46	1.73	
		4.5V	1.69	1.98	2.3	1.68	1.98	2.31	1.68	1.98	2.31	
		5V	1.84	2.16	2.5	1.83	2.16	2.51	1.83	2.16	2.52	
		5.5V	1.99	2.33	2.7	1.98	2.34	2.72	1.98	2.34	2.73	
V_{T-}	負方向入力スレッショルド電圧	1.5V	0.4	0.46	0.52	0.4	0.46	0.53	0.33	0.43	0.54	V
		1.8V	0.46	0.53	0.61	0.46	0.54	0.62	0.42	0.51	0.62	
		2.5V	0.61	0.7	0.8	0.61	0.7	0.8	0.61	0.7	0.8	
		3V	0.72	0.82	0.92	0.72	0.82	0.93	0.71	0.82	0.94	
		4.5V	1.01	1.16	1.32	1.01	1.17	1.33	1	1.17	1.34	
		5V	1.1	1.27	1.45	1.1	1.28	1.46	1.09	1.28	1.47	
		5.5V	1.19	1.38	1.57	1.2	1.39	1.59	1.18	1.39	1.6	
ΔV_T	ヒステリシス (V_{T+} - V_{T-})	1.5V	0.35	0.45	0.55	0.33	0.4	0.48	0.31	0.51	0.74	V
		1.8V	0.4	0.49	0.6	0.37	0.46	0.55	0.35	0.53	0.73	
		2.5V	0.46	0.58	0.72	0.44	0.56	0.69	0.43	0.59	0.78	
		3V	0.5	0.64	0.79	0.49	0.62	0.76	0.48	0.64	0.83	
		4.5V	0.67	0.82	0.99	0.66	0.81	0.98	0.66	0.82	1.01	
		5V	0.74	0.89	1.06	0.72	0.88	1.06	0.72	0.89	1.07	
		5.5V	0.8	0.96	1.14	0.78	0.95	1.13	0.77	0.95	1.15	
V_{OH}	I_{OH} = -50μA	1.5V	1.4			1.4			1.4	1.499		V
		1.8V	1.7	1.79		1.7			1.7	1.799		
		2.5V	2.4	2.49		2.4			2.4	2.499		
		3V	2.9	2.99		2.9			2.9	2.999		
		4.5V	4.4	4.49		4.4			4.4	4.499		
		5.5V	5.4	5.49		5.4			5.4	5.499		
	I_{OH} = -1mA	1.8V	1.53			1.5			1.44			
	I_{OH} = -2mA	2.5V	2.13			2.1			2			
	I_{OH} = -4mA	3V	2.58			2.48			2.4			
	I_{OH} = -12mA	3V	2.58			2.48			2.4			
	I_{OH} = -24mA	4.5V	3.94			3.8			3.7			
	I_{OH} = -24mA	5.5V	4.94			4.8			4.7			
	I_{OH} = -75mA(1)	5.5V				3.85			3.85			
	I_{OH} = -50mA(1)	5.5V							3.85			

Copyright © 2026 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	V_{CC}	T_A = 25℃			–40℃ ～ 85℃			–55℃ ～ 125℃			単位
			最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
V_{OL}	I_{OL} = 50µA	1.5V			0.1			0.1		0.001	0.1	V
		1.8V			0.1			0.1		0.001	0.1	
		2.5V			0.1			0.1		0.001	0.1	
		3V		0.002	0.1			0.1		0.001	0.1	
		4.5V		0.001	0.1			0.1		0.001	0.1	
		5.5V		0.001	0.1			0.1		0.001	0.1	
	I_{OL} = 1mA	1.8V			0.2			0.3			0.36	
	I_{OL} = 2mA	2.5V			0.36			0.44			0.5	
	I_{OL} = 4mA	3V			0.36			0.44			0.5	
	I_{OL} = 12mA	3V			0.36			0.44			0.5	
	I_{OL} = 24mA	4.5V			0.36			0.44			0.5	
	I_{OL} = 24mA	5.5V			0.36			0.44			0.5	
	I_{OL} =75mA(1)	5.5V						1.65			1.65	
	I_{OL} = 50mA(1)	5.5V									1.65	
I_I	V_I = 5.5V または GND	0V ～ 5.5V			±0.1			±1			±1	µA
I_{CC}	V_I = V_{CC} または GND、I_O = 0	5.5V			2			20			20	µA
C_I	V_I = V_{CC} または GND	5V		2								pF
C_{PD}	C_L = 50pF、F = 1MHz	5V		12								pF

(1) 期間は 2ms を超えないようにする必要があります

4.6 スイッチング特性 (PDIP パッケージ)

自由気流での動作温度範囲内、V_{CC} = 5V ± 0.5V, C_L = 50pF (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	−55°C ～ 125°C		−40°C ～ 85°C		単位
			最小値	最大値	最小値	最大値	
t_{PLH}	A	Y	2.6	10.5	2.7	9.5	ns
t_{PHL}			2.6	10.5	2.7	9.5	

4.7 スイッチング特性 (SOIC パッケージ)

C_L = 50pF、自由気流での動作温度範囲内、T_A = 25℃で測定された標準値 (特に記述のない限り)「パラメータ測定情報」参照

パラメータ	始点 (入力)	終点 (出力)	V_{CC}	T_A = 25℃			–40℃ ～ 85℃			–55℃ ～ 125℃			単位
				最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{PLH}	A	Y	1.5V	8.7	14.9	22.2	8.2	15.1	23	8.1	15.2	23.4	ns
			1.8V	7	10.8	15.2	6.6	11.1	16.4	6.4	11.3	17	ns
			2.5V	5.5	7.7	10.3	5.1	7.9	11.2	5	8.1	11.7	ns
			3.3V	4.9	6.8	8.9	4.6	6.9	9.6	4.5	7	9.9	ns
			5V	4	5.4	6.9	3.8	5.5	7.4	3.8	5.6	7.8	ns

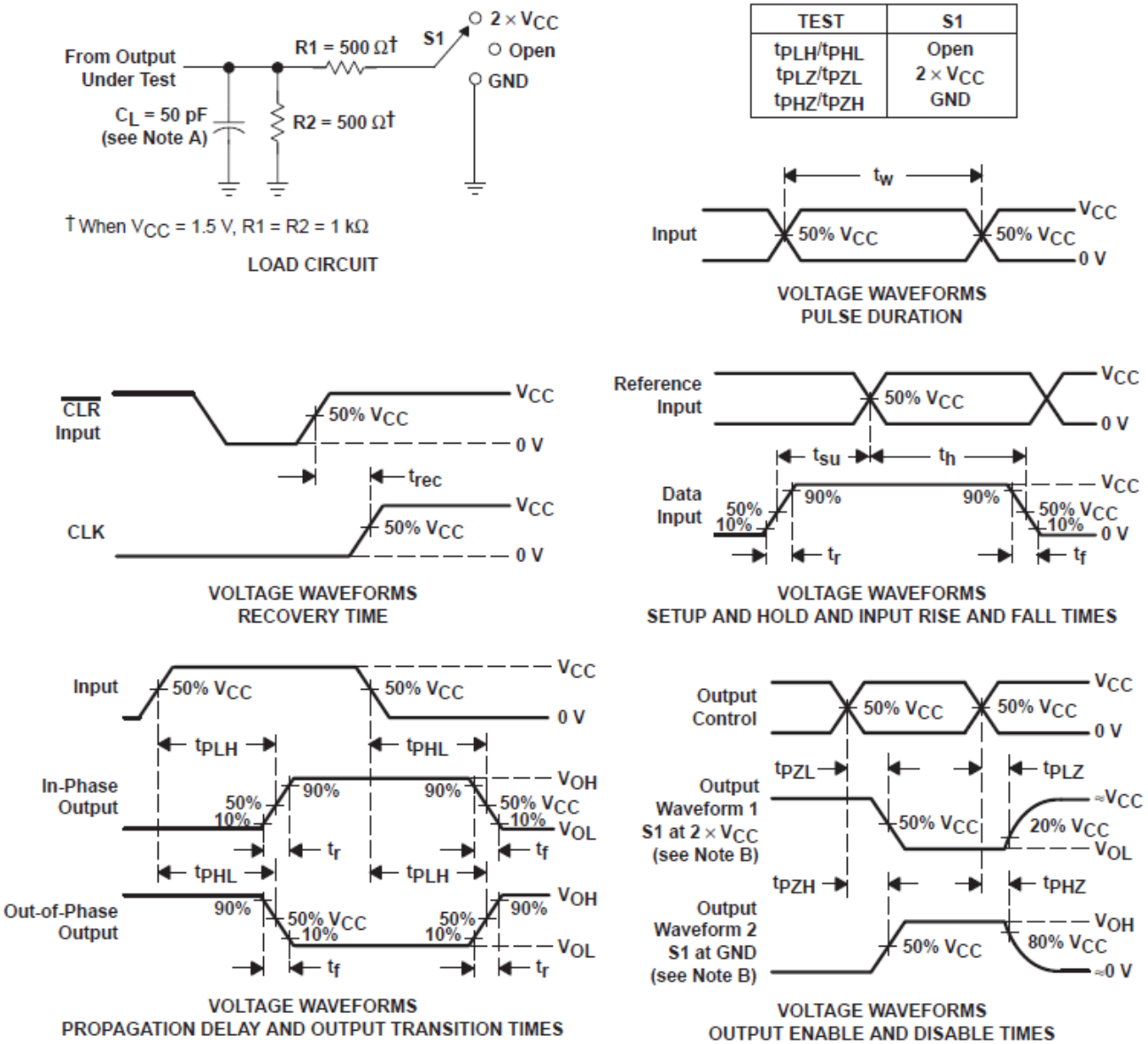
Copyright © 2026 Texas Instruments Incorporated

C_L = 50pF、自由気流での動作温度範囲内、T_A = 25℃で測定された標準値 (特に記述のない限り)「パラメータ測定情報」参照

パラメータ	始点 (入力)	終点 (出力)	V_{CC}	T_A = 25℃			–40℃ ～ 85℃			–55℃ ～ 125℃			単位
				最小値	標準値	最大値	最小値	標準値	最大値	最小値	標準値	最大値	
t_{PHL}	A	Y	1.5V	9	15	22	8.7	15	22.3	8.7	15	22.3	ns
			1.8V	7.3	11.3	16	6.9	11.4	16.5	6.8	11.5	16.9	ns
			2.5V	5.1	7.5	10.1	4.8	7.5	10.6	4.7	7.6	10.9	ns
			3.3V	4.5	6.4	8.5	4.2	6.5	9.1	4.1	6.6	9.4	ns
			5V	3.4	4.8	6.3	3.2	4.9	6.7	3.1	4.9	6.9	ns

Copyright © 2026 Texas Instruments Incorporated

5 パラメータ測定情報



NOTES:
- A. C_L includes probe and test-fixture capacitance.
- B. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
- C. All input pulses are supplied by generators having the following characteristics: PRR ≤ 1 MHz, Z_O = 50 Ω, t_r = 3 ns, t_f = 3 ns. Phase relationships between waveforms are arbitrary.
- D. For clock inputs, f_{max} is measured with the input duty cycle at 50%.
- E. The outputs are measured one at a time, with one input transition per measurement.
- F. t_{PLH} and t_{PHL} are the same as t_{pd}.
- G. t_{PZL} and t_{PZH} are the same as t_{en}.
- H. t_{PLZ} and t_{PHZ} are the same as t_{dis}.

図 5-1. パラメータ測定情報

6 詳細説明

6.1 概要

CD74AC14 デバイスは、ブール関数 Y = $\overline{A}$ を実行します。各回路は独立した 1 個のインバータとして機能しますが、シュミット動作によって、インバータは正方向の (V_T+) 信号と負方向の (V_T−) 信号に対する入力スレッショルド レベルが異なることがあります。

6.2 機能ブロック図

図 6-1. 各インバータの論理図 (正論理)

6.3 デバイスの機能モード

表 6-1. 機能表 (各インバータ)

入力	出力
A	**Y**
H	L
L	H

Copyright © 2026 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 電源に関する推奨事項

電源には、「セクション 4.2」に記載された電源電圧定格の最小値と最大値の間の任意の電圧を使用できます。

電源の障害を防止するため、各 V_{CC} ピンに適切なバイパス コンデンサを配置する必要があります。1 つ電源のデバイスには、0.1μF を推奨します。V_{CC} ピンが複数ある場合、各電源ピンに対して 0.01μF または 0.022μF を推奨します。複数のバイパス コンデンサを並列に配置して、異なる周波数のノイズを除去することが許容されます。一般的に、0.1μF と 1μF は並列に使用されます。最良の効果を得るために、バイパス コンデンサを電源ピンのできるだけ近くに取り付けます。

7.2 レイアウト

7.2.1 レイアウトのガイドライン

多ビット ロジック デバイスを使用する場合、入力をフローティングにしないでください。多くの場合、デジタル ロジック デバイスの機能または機能の一部は使用されません。例えば、トリプル入力 AND ゲートの 2 入力のみを使用する場合や、4 バッファ ゲートのうち 3 入力のみを使用する場合です。このような入力ピンを未接続のままにしないでください。外部接続の電圧が未確定の場合、動作状態が不定になるためです。

セクション 7.2.2 の仕様は、あらゆる状況で遵守する必要があります。デジタル ロジック デバイスの未使用の入力はすべて、フローティングにならないように、High または Low バイアスに接続する必要があります。特定の未使用の入力に対して適用が必要となるロジック レベルは、デバイスの機能により異なります。一般に、GND または V_{CC} のうち、より適切であるかより利便性の高い方に接続されます。本部品がトランシーバでない限り、出力をフローティングにすることが許容されます。トランシーバに出力イネーブル ピンがある場合、アサートされると本部品の出力セクションがディセーブルになります。これによって I/O の入力セクションはディセーブルされないため、ディセーブル時にもフローティングにできません。

7.2.2 レイアウト例

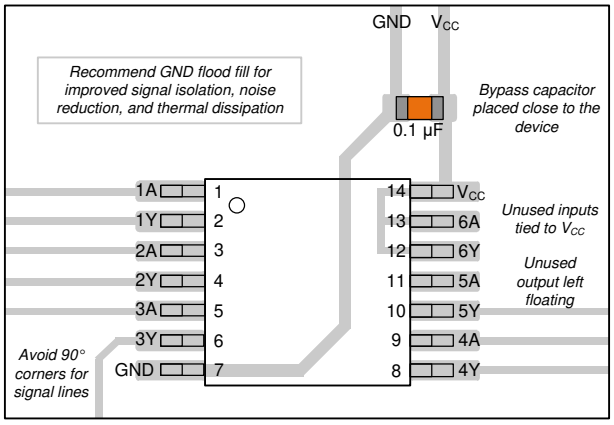


図 7-1. レイアウトの図

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (August 2024) to Revision E (June 2026) **Page**

- ドキュメントのステータスを「量産混合」から「量産データ」に変更 1
- 絶対最大定格に、入力電圧、出力電圧、および接合部温度の制限値を追加しました。 4
- SOIC パッケージのみについて、絶対最大定格における電源電圧の上限を 6V から 7V に、VCC または GND への連続電流を 100mA から 200mA に変更しました。 4
- SOIC パッケージのみの推奨動作条件において、1.8V、2.5V、および 3V 時の出力電流値を追加しました。 4
- SOIC パッケージのみの推奨動作条件において、電源電圧の上限を 5.5V から 6V に変更しました。 4
- D パッケージの $R_{\Theta JA}$ を 89.9°C/W から 132.2°C/W に変更しました。 5
- SOIC パッケージのみの電気的特性表を追加しました。 6
- SOIC パッケージのみの電気的特性表に、1.5V、1.8V、2.5V、3V、4.5V、5V、および 5.5V の電源電圧に関する仕様を追加しました。 6
- SOIC パッケージのみ、25℃ で VT- 5V (最小、最大) を (1.6V、2.4V) から (1.1V、1.45V) に、–40℃ ～ 85℃ で (1.6V、2.4V) から (1.1V、1.46V) に、–55℃ ～ 125℃ で (1.6V、2.4V) から (1.09V、1.47V) に変更しました。 6
- SOIC パッケージのみ、25℃ で 5V (最小、最大) の ΔVT を (0.5V、—) から (0.74V、1.06V) に、–40℃ ～ 85℃ で (0.5V、—) から (0.72V、1.06V) に、–55℃ ～ 125℃ で (0.5V、—) から (0.77V、1.15V) に変更しました。 6
- SOIC パッケージのみ、50mA および 75mA テストの最大持続時間を 1 秒から 2ms に変更しました。 6
- SOIC パッケージのみ、25℃ での最大静的供給電流を 4μA から 0.1μA に、–40℃ ～ 85℃ での最大静的供給電流を 40μA から 20μA に、および –55℃ ～ 125℃ での最大静的供給電流を 80μA から 20μA に変更しました。 6

Copyright © 2026 Texas Instruments Incorporated

- SOIC パッケージのみ、標準入力容量を 4.5pF から 2pF に、標準電力損失容量を 25pF から 12pF に変更しました。 6
- SOIC パッケージのみのスイッチング特性表を追加しました。 7
- 動作特性表を削除し、C_{pd} を電気的特性表に移動しました。 7
- 「レイアウト例」の画像を更新 11

Changes from Revision C (May 2023) to Revision D (August 2024) **Page**

- 「アプリケーションと実装」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加 1
- 「パッケージ情報」の表にパッケージ サイズを追加 1
- データシート全体にわたってパッケージを E および M から N および D に変更 1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
CD74AC14E	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
CD74AC14E.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
CD74AC14EE4	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
CD74AC14M96	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M96.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M961G4	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M961G4.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

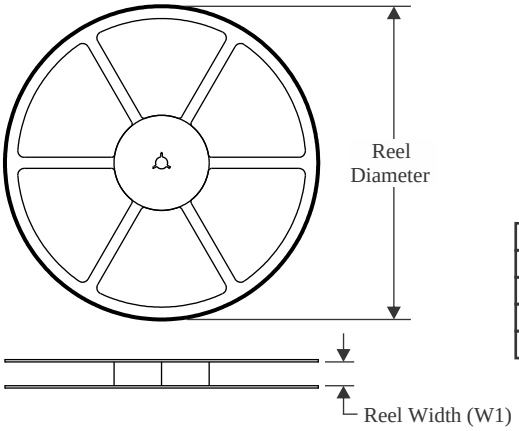
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

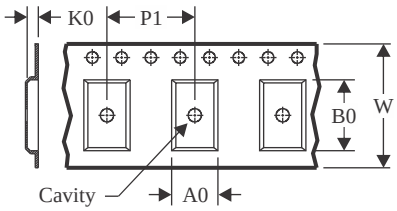
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

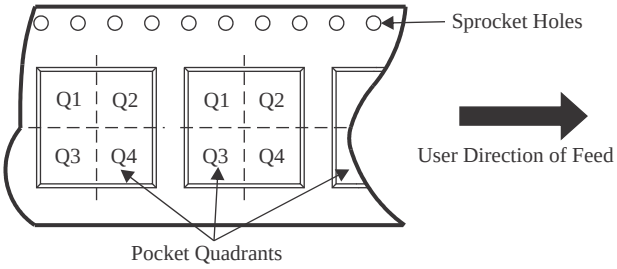


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

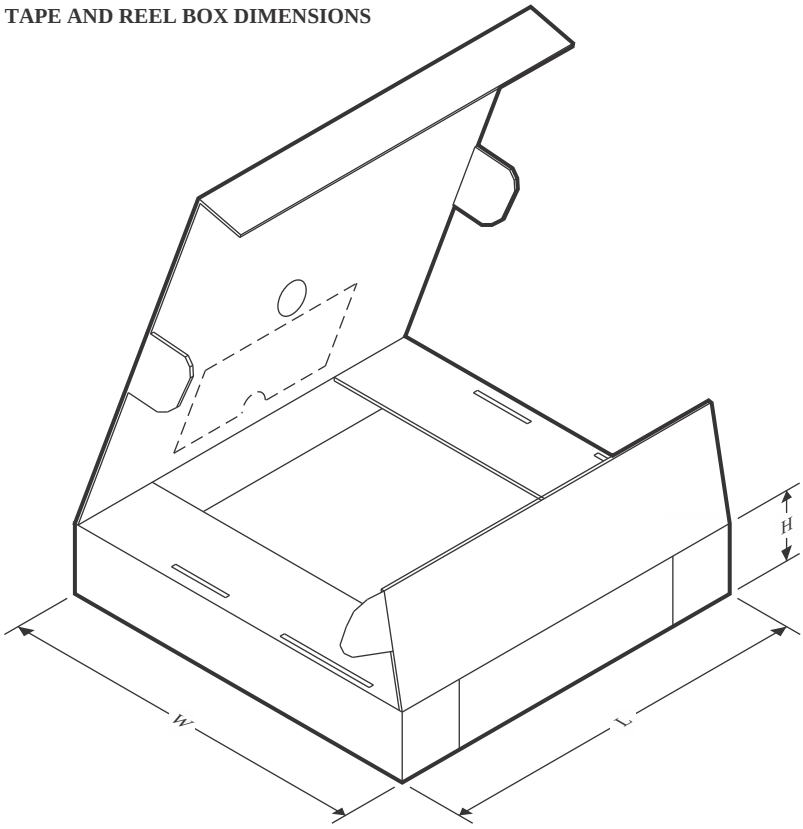
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CD74AC14M96	SOIC	D	14	2500	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1
CD74AC14M961G4	SOIC	D	14	2500	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1

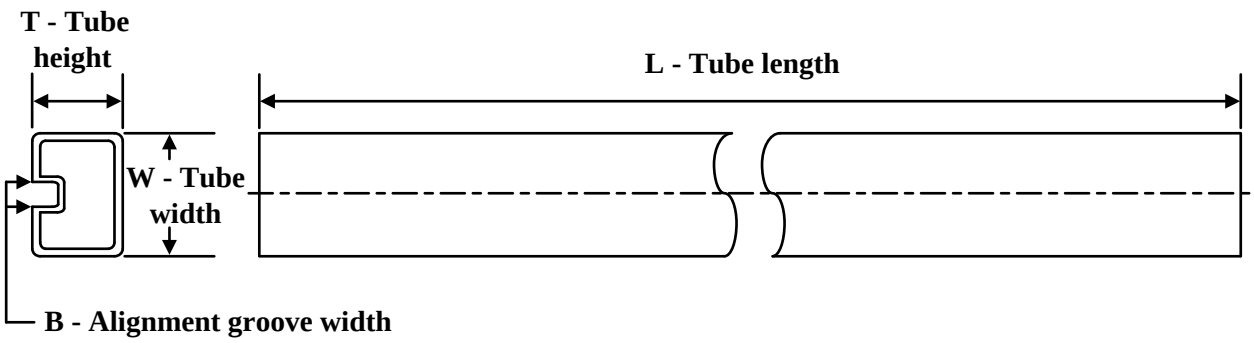
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CD74AC14M96	SOIC	D	14	2500	340.5	336.1	32.0
CD74AC14M961G4	SOIC	D	14	2500	340.5	336.1	32.0

TUBE

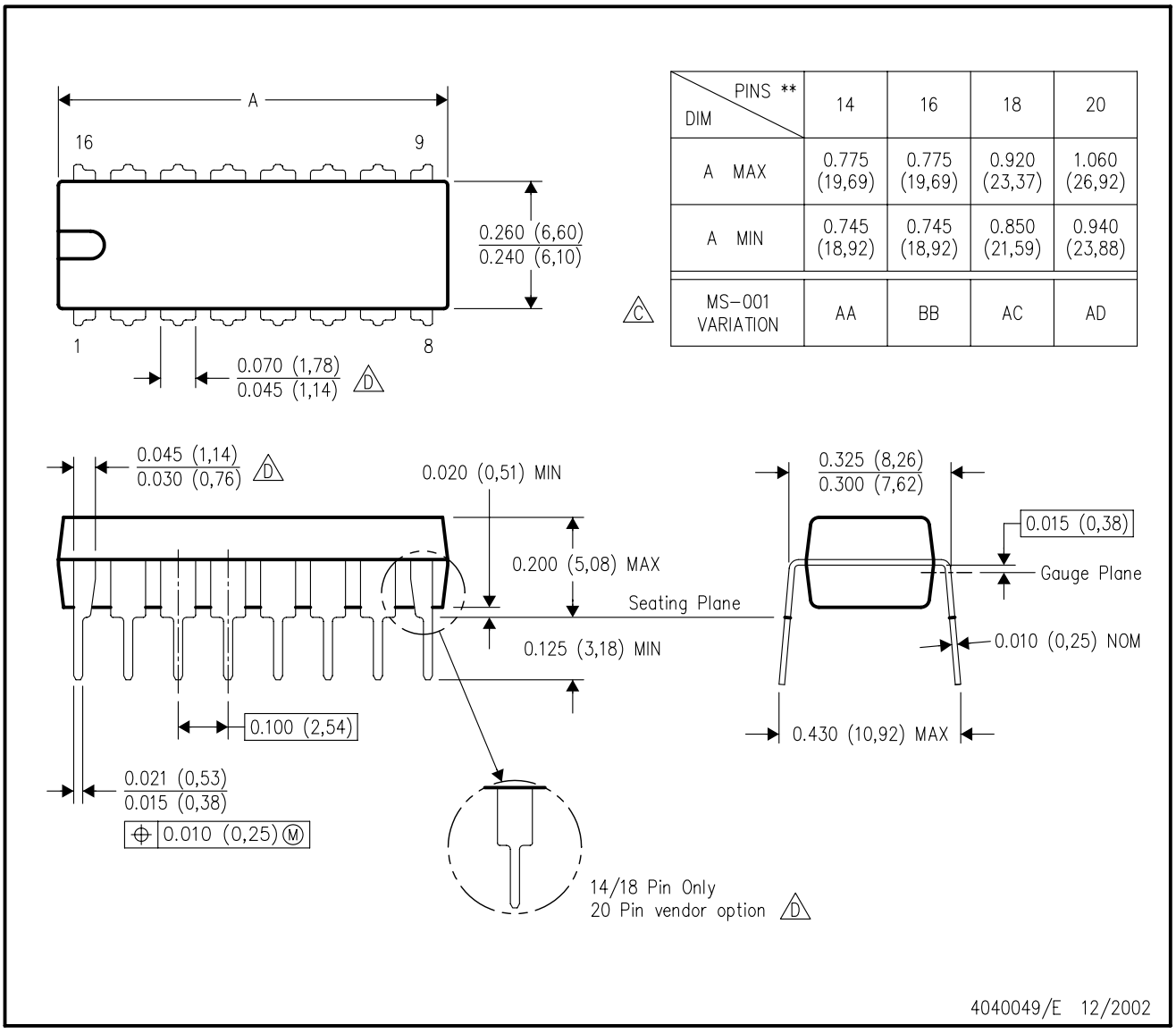


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
CD74AC14E	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E.A	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E.A	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14EE4	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14EE4	N	PDIP	14	25	506	13.97	11230	4.32

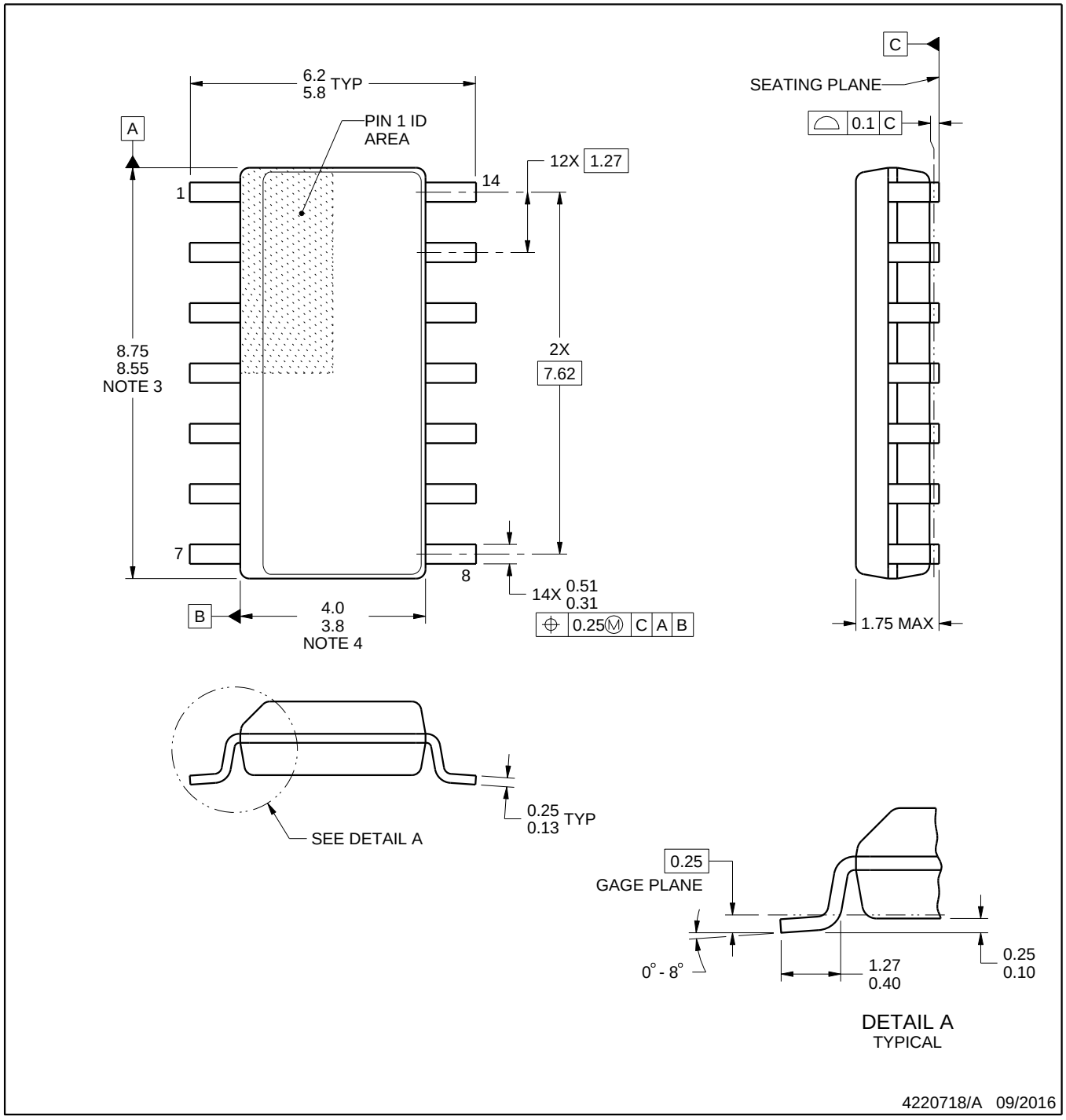
N (R–PDIP–T**) PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN



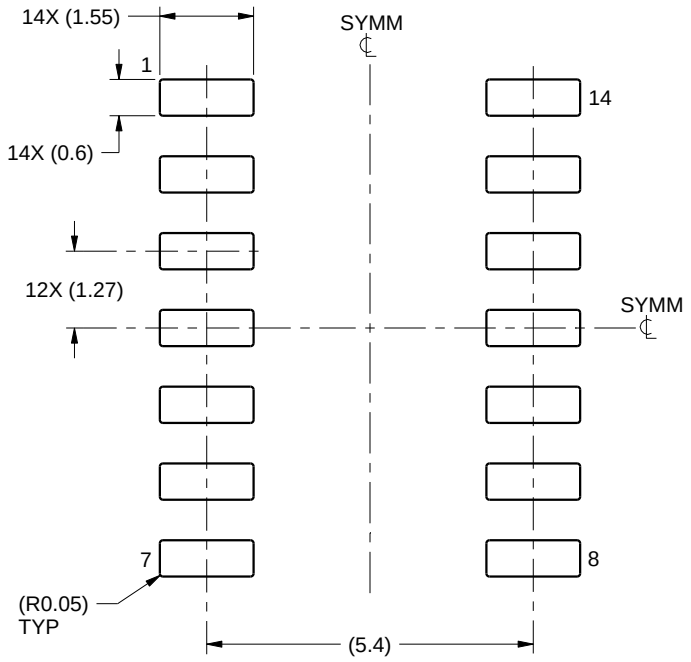
DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

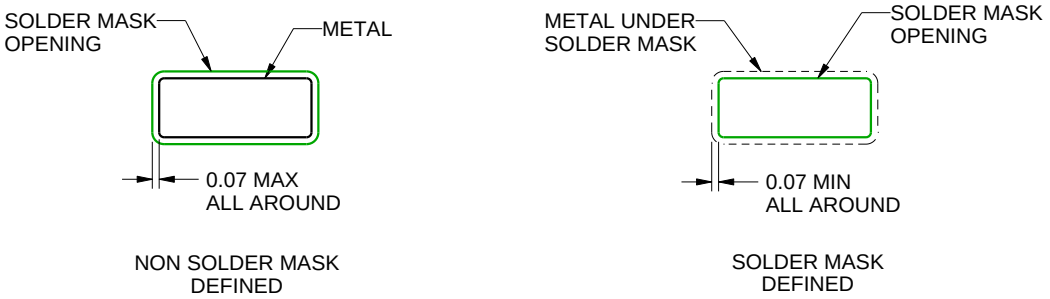


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X

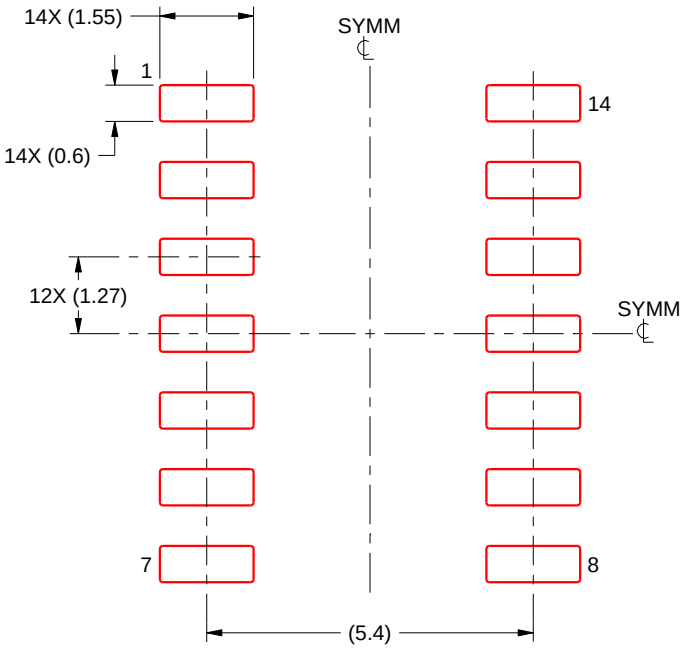


SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月