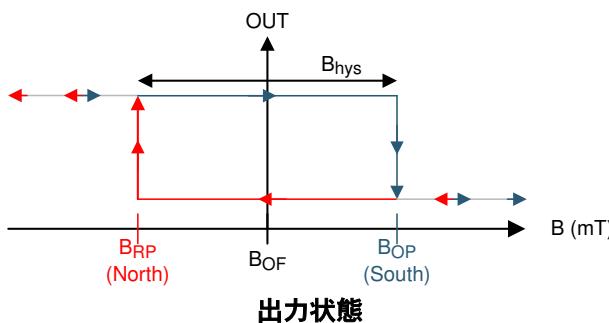


DRV5013-Q1 車載対応、デジタル・ラッチ・ホール効果センサ

1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
 - DRV5013xxQ グレード 1: $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$ (「デバイス命名規則」を参照)
 - DRV5013xxE グレード 0: $T_A = -40^\circ\text{C} \sim 150^\circ\text{C}$ (「デバイス命名規則」を参照)
- デジタル双極性ラッチ・ホール・センサ
- 優れた温度安定性
 - 温度範囲全体にわたって $B_{OP} \pm 10\%$
- 複数の感度オプション (B_{OP}/B_{RP})
 - $\pm 1.3\text{mT}$ (FA、「デバイス命名規則」を参照)
 - $\pm 2.7\text{mT}$ (AD、「デバイス命名規則」を参照)
 - $\pm 6\text{mT}$ (AG、「デバイス命名規則」を参照)
 - $\pm 12\text{mT}$ (BC、「デバイス命名規則」を参照)
- 広い電圧範囲をサポート
 - 2.7V～38V
 - 外部レギュレータ不要
- オープン・ドレイン出力 (30mA シンク)
- 高速なパワーオン時間 (35μs)
- 小さなパッケージと占有面積
 - 表面実装の 3 ピン SOT-23 (DBZ)
 - 2.92mm × 2.37mm
 - スルーホールの 3 ピン TO-92 (LPG)
 - 4.00mm × 3.15mm
- 保護機能:
 - 電源逆接続保護 (-22V まで)
 - 最大 40V の負荷ダンプをサポート
 - 出力短絡保護機能
 - 出力電流制限
 - OUT からバッテリへの短絡保護



2 アプリケーション

- 電動工具
- 流量計
- バルブとソレノイドの状態
- ブラシレス DC モータ
- 近接センシング
- 回転計

3 概要

DRV5013-Q1 デバイスは、全温度範囲にわたる優れた感度安定性と内蔵保護機能によって磁気センシング・ソリューションを提供するチョッパ安定化ホール効果センサです。

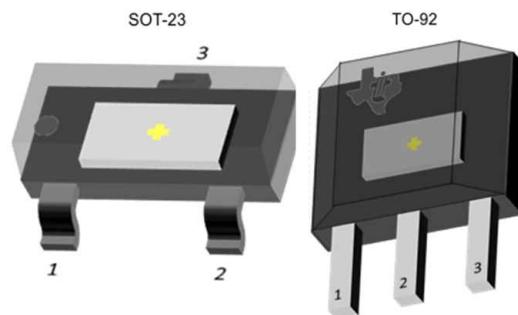
磁界はデジタル双極性ラッチ出力によって示されます。30mA の電流シンク能力を持つオープン・ドレイン出力段を備えています。本デバイスは 2.7V～38V の広い電圧範囲で動作し、-22V までの逆極性保護を備えているため、広範な車載用アプリケーションに適しています。

電源逆接続状態、負荷ダンプ、出力短絡 / 過電流に対する保護機能を内蔵しています。

パッケージ情報 (1)

部品番号	パッケージ	本体サイズ (公称)
DRV5013-Q1	SOT-23 (3)	2.92mm × 1.30mm
	TO-92 (3)	4.00mm × 3.15mm

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にあるパッケージ・オプションについての付録を参照してください。



デバイスのパッケージ



英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、必ず最新版の英語版をご参照ください。

目次

1 特長	1	7.2 機能ブロック図	10
2 アプリケーション	1	7.3 機能説明	11
3 概要	1	7.4 デバイスの機能モード	15
4 改訂履歴	2	8 アプリケーションと実装	16
5 ピン構成および機能	3	8.1 アプリケーション情報	16
6 仕様	4	8.2 代表的なアプリケーション	16
6.1 絶対最大定格	4	8.3 電源に関する推奨事項	19
6.2 ESD 定格	4	8.4 レイアウト	19
6.3 推奨動作条件	4	9 デバイスおよびドキュメントのサポート	20
6.4 熱に関する情報	4	9.1 デバイスのサポート	20
6.5 電気的特性	6	9.2 ドキュメントの更新通知を受け取る方法	20
6.6 スイッチング特性	6	9.3 サポート・リソース	21
6.7 磁気特性	7	9.4 商標	21
6.8 代表的特性	8	9.5 静電気放電に関する注意事項	21
7 詳細説明	10	9.6 用語集	21
7.1 概要	10	10 メカニカル、パッケージ、および注文情報	21

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision H (August 2018) to Revision I (February 2023)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新	1
• 表のタイトルを「製品情報」から「パッケージ情報」に変更	1
• 「電源に関する推奨事項」および「レイアウト」セクションを「アプリケーションと実装」セクションに移動	19
Changes from Revision G (October 2017) to Revision H (August 2018)	Page
• 「電源に関する推奨事項」セクションを変更	19
Changes from Revision F (September 2016) to Revision G (October 2017)	Page
• 車載固有の「特長」の箇条書き項目の位置を「特長」セクションの先頭に変更	1
• 車載固有の「特長」の箇条書き項目にデバイス HBM および CDM 分類の箇条書き副項目を追加	1
• 「デバイスの機能モード」セクションに最後の文を追加	15
Changes from Revision E (August 2016) to Revision F (September 2016)	Page
• 「電気的特性」表のパワーオン時間を変更	6
Changes from Revision D (June 2016) to Revision E (August 2016)	Page
• 「磁気特性」表の FA バージョンの暫定的な制限値を修正	7
• 「レイアウト」セクションを追加	19
Changes from Revision C (May 2016) to Revision D (June 2016)	Page
• FA バージョンの暫定的な制限値を修正	7
Changes from Revision B (February 2016) to Revision C (May 2016)	Page
• FA バージョンの暫定的な制限値を修正	7
Changes from Revision A (December 2015) to Revision B (February 2016)	Page
• FA デバイス・オプションを追加	1

- 「磁気特性」表に帯域幅の標準値を追加..... 7

Changes from Revision * (December 2014) to Revision A (June 2015)	Page
• SOT-23 パッケージの本体サイズを訂正。SIP パッケージ名を TO-92 に訂正。.....	1
• 「絶対最大定格」に B_{MAX} を追加.....	4
• 「絶対最大定格」の「動作時の接合部温度」のテストに関する表の注を削除.....	4
• 「コミュニティ・リソース」を追加.....	20
• パッケージ・テープ・アンド・リールの M とブランクの選択肢を更新.....	20

5 ピン構成および機能

詳細な構成情報については、[デバイスのマーキングとメカニカル、パッケージ、および注文情報](#)を参照してください。

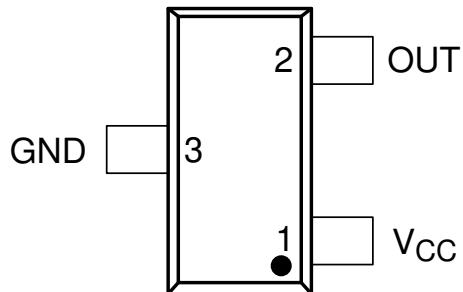


図 5-1. DBZ パッケージ 3 ピン SOT-23 上面図

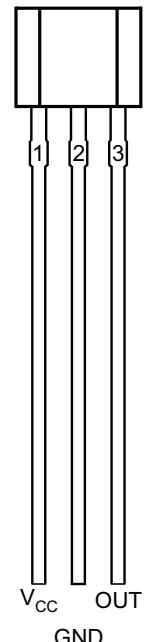


図 5-2. LPG パッケージ 3 ピン TO-92 上面図

表 5-1. ピン機能

ピン			種類	説明
名称	DBZ	LPG		
GND	3	2	グランド	グランド・ピン
OUT	2	3	出力	ホール・センサのオープン・ドレイン出力。このオープン・ドレインにはプルアップ抵抗が必要です。
V _{CC}	1	1	電源	2.7V~38V の電源。このピンは、V _{CC} 定格の 0.01μF 以上のセラミック・コンデンサを使用して GND ピンにバイパスします。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電源電圧	V_{CC}	-22 ⁽²⁾	40	V
	電圧ランプ・レート (V_{CC})、 $V_{CC} < 5V$	制限なし		
	電圧ランプ・レート (V_{CC})、 $V_{CC} > 5V$	0	2	V/ μ s
出力ピン電圧		-0.5	40	V
電源逆接続時の出力ピンの逆電流		0	100	mA
磁束密度、 B_{MAX}		制限なし		
動作時の接合部温度、 T_J	Q、 図 9-1 を参照	-40	150	°C
	E、 図 9-1 を参照	-40	175	
保存温度、 T_{stg}		-65	150	°C

- (1) 絶対最大定格の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) 設計により規定されています。-20V までのみテストされています。

6.2 ESD 定格

		値	単位
$V_{(ESD)}$	静電気放電	人体モデル (HBM)、AEC Q100-002 に準拠 ⁽¹⁾ HBM ESD 分類レベル 2	± 2500
		デバイス帶電モデル (CDM)、AEC Q100-011 に準拠 デバイス HBM ESD 分類レベル C4B	± 500

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施することを示しています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{CC}	電源電圧	2.7	38	V
V_O	出力ピン電圧 (OUT)	0	38	V
I_{SINK}	出力ピンの電流シンク (OUT) ⁽¹⁾	0	30	mA
T_A	動作時周囲温度	Q、 図 9-1 を参照	-40	125
		E、 図 9-1 を参照	-40	150

- (1) 消費電力および温度の制限に従う必要があります。

6.4 热に関する情報

熱評価基準 ⁽¹⁾		DRV5013-Q1		単位
		DBZ (SOT-23)	LPG (TO-92)	
		3 ピン	3 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	333.2	180	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	99.9	98.6	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	66.9	154.9	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	4.9	40	°C/W

熱評価基準 ⁽¹⁾		DRV5013-Q1		単位
		DBZ (SOT-23)	LPG (TO-92)	
		3 ピン	3 ピン	
ΨJB	接合部から基板への特性パラメータ	65.2	154.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体およびIC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

6.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源 (V_{CC})						
V _{CC}	V _{CC} 動作電圧		2.7		38	V
I _{CC}	動作電源電流	V _{CC} = 2.7V~38V, T _A = 25°C	2.7			mA
		V _{CC} = 2.7V~38V, T _A = T _{A, MAX} (1)	3	3.5		
t _{on}	パワーオン時間	AD, AG, BC バージョン	35	50		μs
		FA バージョン	35	70		
オープン・ドレイン出力 (OUT)						
r _{DS(on)}	FET のオン抵抗	V _{CC} = 3.3V, I _O = 10mA, T _A = 25°C	22			Ω
		V _{CC} = 3.3V, I _O = 10mA, T _A = 125 (1)	36	50		
I _{lkg(off)}	オフ状態のリーク電流	出力 Hi-Z		1		μA
保護回路						
V _{CCR}	電源逆接続電圧		-22			V
I _{OCP}	過電流保護レベル	OUT を V _{CC} に短絡	15	30	45	mA

(1) T_{A, MAX} は、Q グレード 1 デバイスが 125°C、E グレード 0 デバイスが 150°C です (図 9-1 を参照)。

6.6 スイッチング特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
オープン・ドレイン出力 (OUT)						
t _d	出力の遅延時間	「B = B _{RP} - 10mT」から「B _{OP} + 10mT」まで 1μs で変化	13	25		μs
t _r	出力の立ち上がり時間 (10% から 90% ～)	R1 = 1kΩ, C _O = 50pF, V _{CC} = 3.3V	200			ns
t _f	出力の立ち下がり時間 (90% から 10% ～)	R1 = 1kΩ, C _O = 50pF, V _{CC} = 3.3V	31			ns

6.7 磁気特性

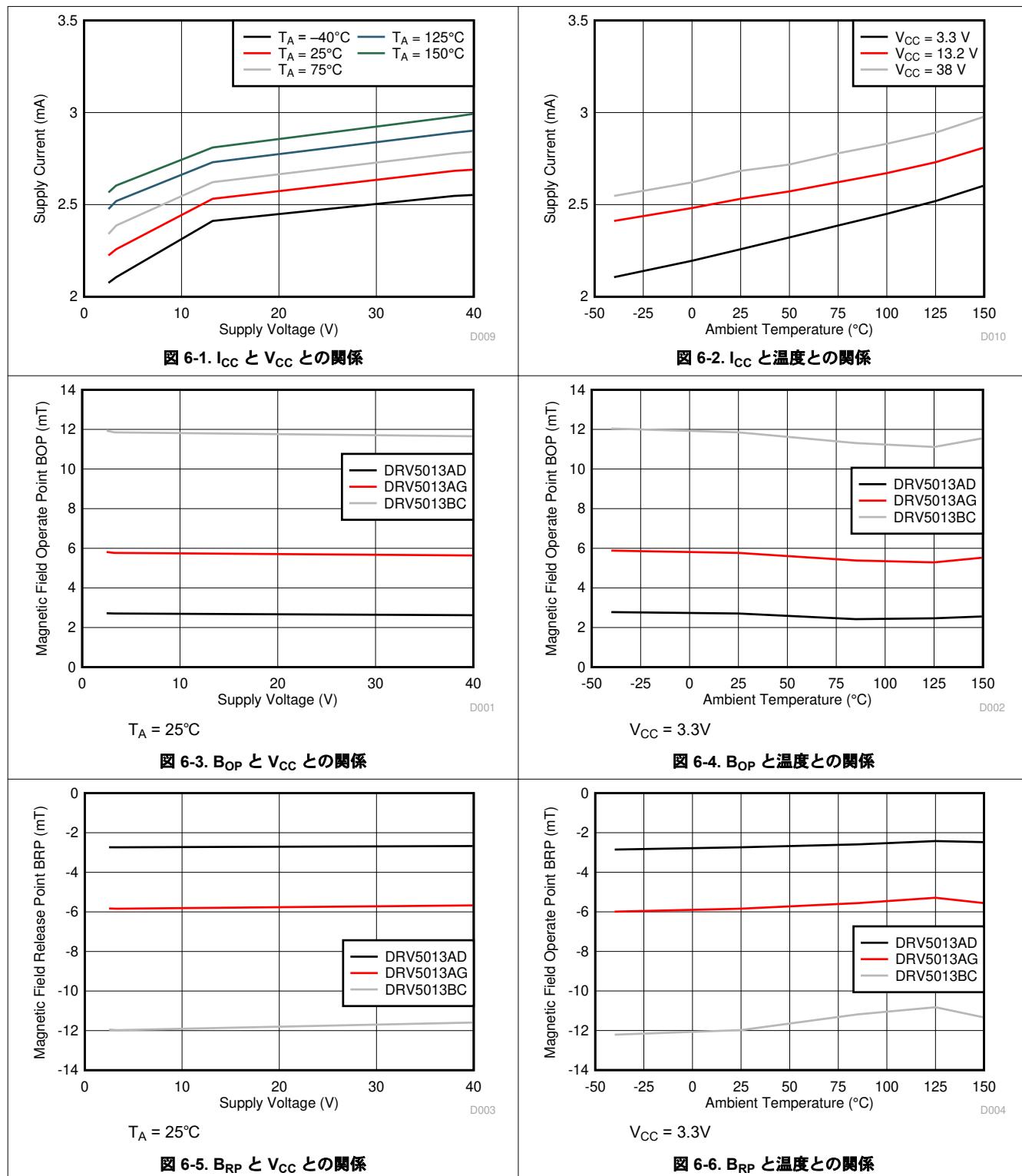
自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位 ⁽¹⁾
f_{BW}	帯域幅 ⁽²⁾		20	30		kHz
DRV5013FA:±1.3mT						
B_{OP}	動作点。 図 7-2 を参照		-0.6	1.3	3.4	mT
B_{RP}	解放点。 図 7-2 を参照		-3.4	-1.3	0.6	mT
B_{hys}	ヒステリシス、 $B_{hys} = (B_{OP} - B_{RP})$		1.2	2.6		mT
B_O	磁気オフセット、 $B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	mT
DRV5013AD:±2.7mT						
B_{OP}	動作点。 図 7-2 を参照		1	2.7	5	mT
B_{RP}	解放点。 図 7-2 を参照		-5	-2.7	-1	mT
B_{hys}	ヒステリシス、 $B_{hys} = (B_{OP} - B_{RP})$		5.4			mT
B_O	磁気オフセット、 $B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	mT
DRV5013AG:±6mT						
B_{OP}	動作点。 図 7-2 を参照		3	6	9	mT
B_{RP}	解放点。 図 7-2 を参照		-9	-6	-3	mT
B_{hys}	ヒステリシス、 $B_{hys} = (B_{OP} - B_{RP})$		12			mT
B_O	磁気オフセット、 $B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	mT
DRV5013BC:±12mT						
B_{OP}	動作点。 図 7-2 を参照		6	12	18	mT
B_{RP}	解放点。 図 7-2 を参照		-18	-12	-6	mT
B_{hys}	ヒステリシス、 $B_{hys} = (B_{OP} - B_{RP})$		24			mT
B_O	磁気オフセット、 $B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	mT

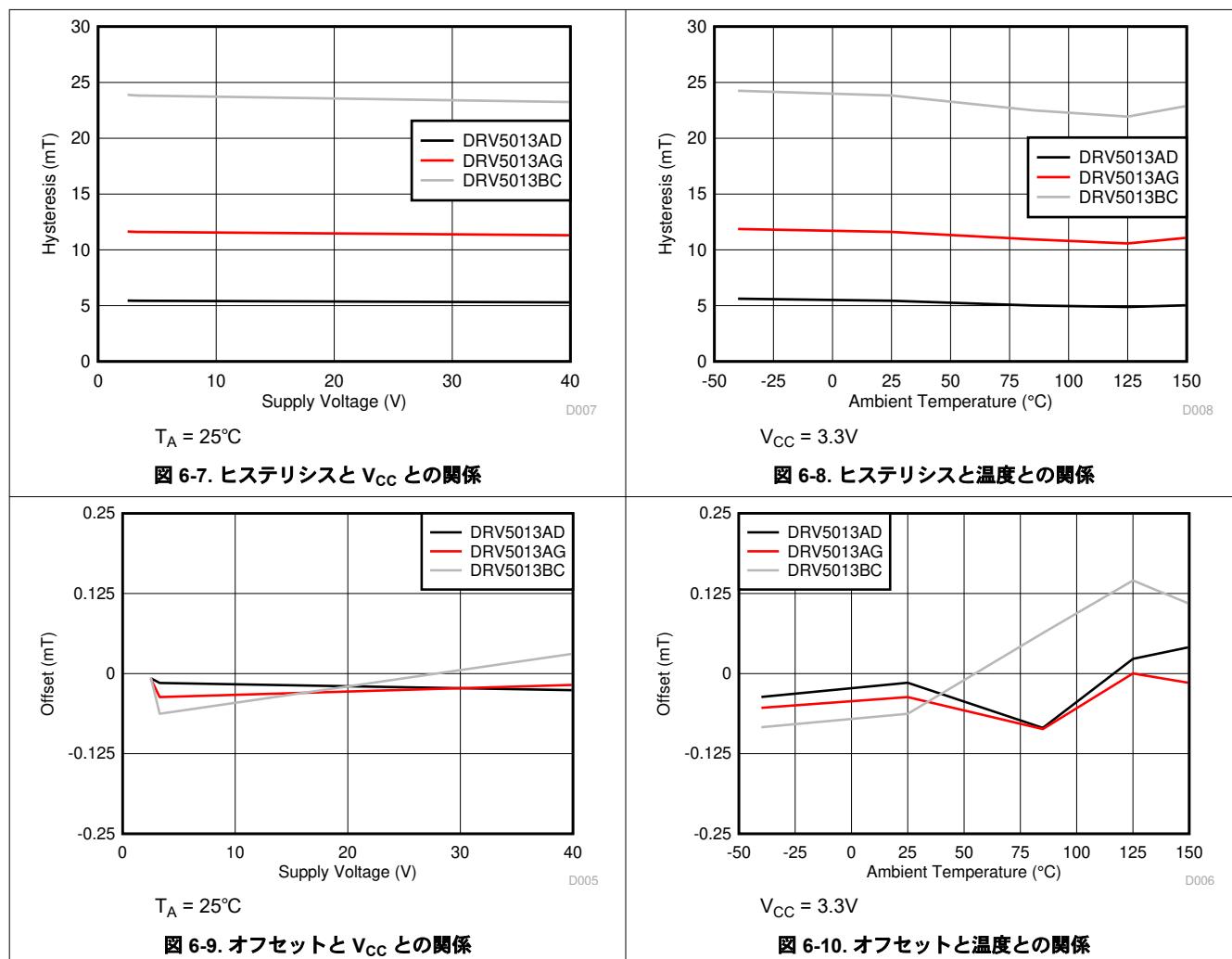
(1) 1mT = 10 ガウス。

(2) 帯域幅とは、検出と出力への変換が可能な、最も速く変化する磁界を表します。

6.8 代表的特性



6.8 代表的特性 (continued)



7 詳細説明

7.1 概要

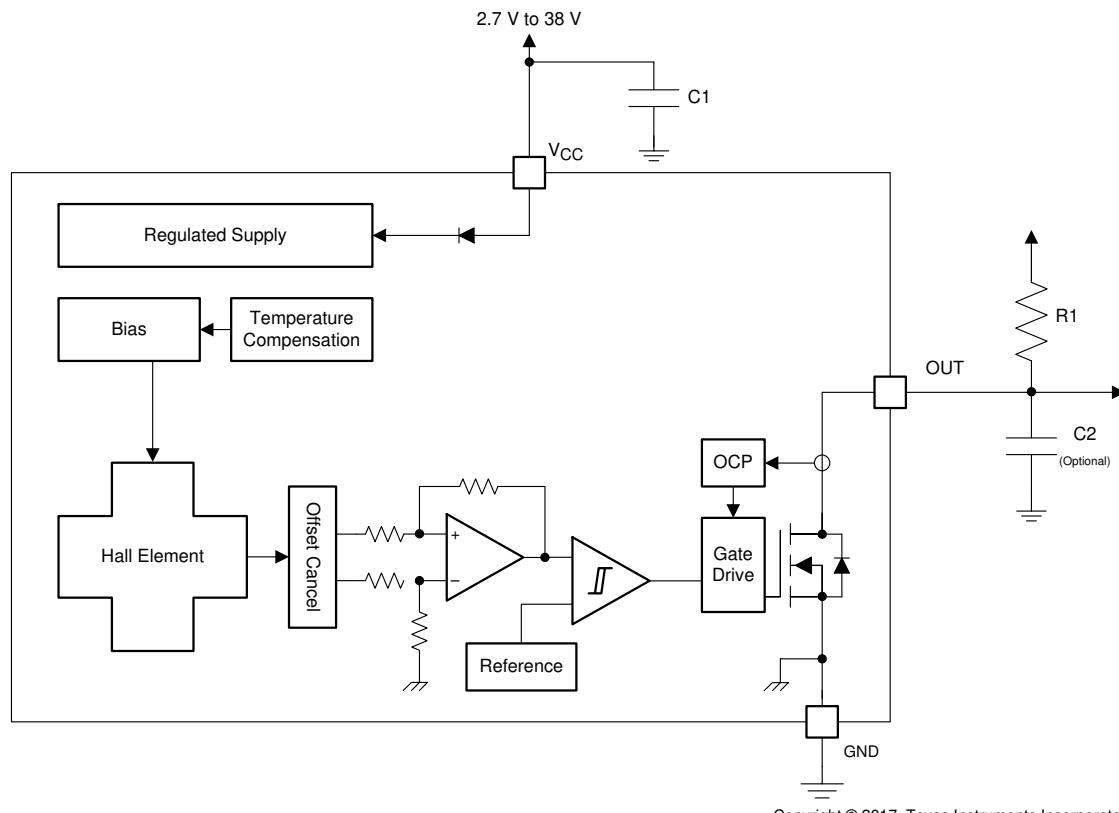
DRV5013-Q1 デバイスは、磁気センシング用途向けのデジタル・ラッチ出力付きチョッパ安定化ホール・センサです。DRV5013-Q1 デバイスは、2.7V~38V の電源電圧で動作でき、-22V の継続的なバッテリ逆接続状態に耐えられます。-22V~2.4V が V_{CC} ピンに (GND を基準として) 印加されている場合、DRV5013-Q1 デバイスは動作しません。また、本デバイスは過渡的に最大 40V の電源電圧に耐えることができます。

磁界の極性は、パッケージのマーキングされた側に **S 極** を近付ける方向が正と定義されています。パッケージのマーキングされた側に **N 極** を近付ける方向の磁界は負の磁界です。

出力の状態は、パッケージに対して垂直な磁界によって決まります。パッケージのマーキングされた側に **S 極** を近付けると出力は **Low** をプルし (動作点、 B_{OP})、**N 極** を近付けると出力は解放されます (解放点、 B_{RP})。動作点と解放点の間にヒステリシスが組み込まれているため、磁界のノイズが誤って出力を変化させることはありません。

OUT ピンには外付けプルアップ抵抗が必要です。**OUT** ピンは V_{CC} またはその他の電源電圧にプルアップできます。そのため、コントローラ回路と簡単に接続できます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 磁界方向の定義

図 7-1 に、パッケージのマーキングされた側に **S** 極を近付ける方向を正として定義した磁界を示します。

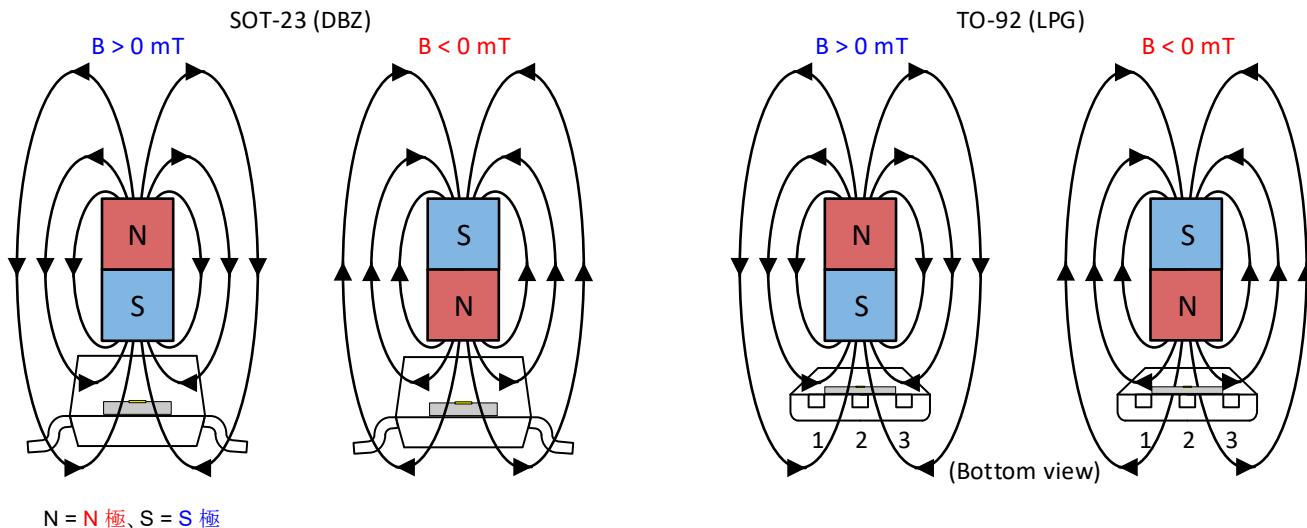


図 7-1. 磁界方向の定義

7.3.2 デバイスの出力

B_{RP} と B_{OP} の間の磁界強度で、本デバイスの電源をオンにすると、本デバイスの出力は不定になり、Hi-Z と Low のどちらになります。磁界強度が B_{OP} を上回ると、出力は Low にプルされます。磁界強度が B_{RP} を下回ると、出力は解放されます。

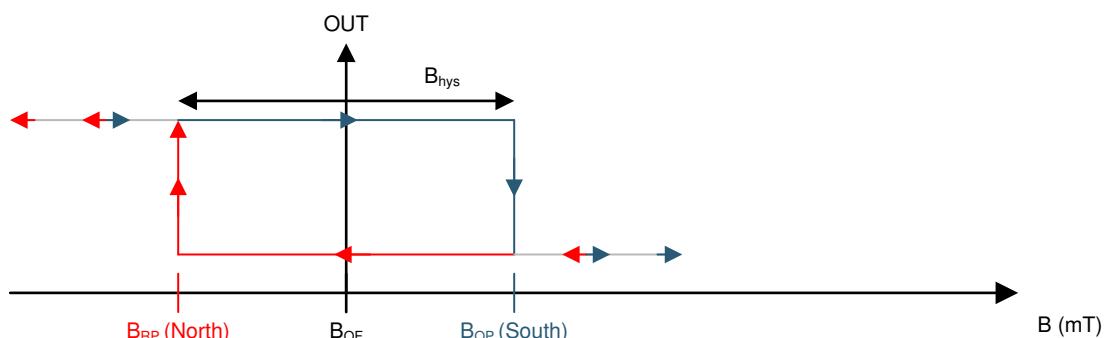


図 7-2. DRV5013-Q1 — $B_{OP} > 0$

7.3.3 パワーオン時間

DRV5013-Q1 デバイスに V_{CC} を印加した後、OUT ピンが有効になるまでに t_{on} が経過する必要があります。電源オン・シーケンス中、出力は Hi-Z です。 t_{on} が経過すると、図 7-3 と図 7-4 に示すパルスが発生します。このパルスにより、DRV5013-Q1 出力が起動後有効であるかどうかをホスト・プロセッサは判定できます。ケース 1 (図 7-3) とケース 2 (図 7-4) において出力は、一定の磁界 ($B > B_{OP}$ と $B < B_{RP}$) を仮定して定義されています。

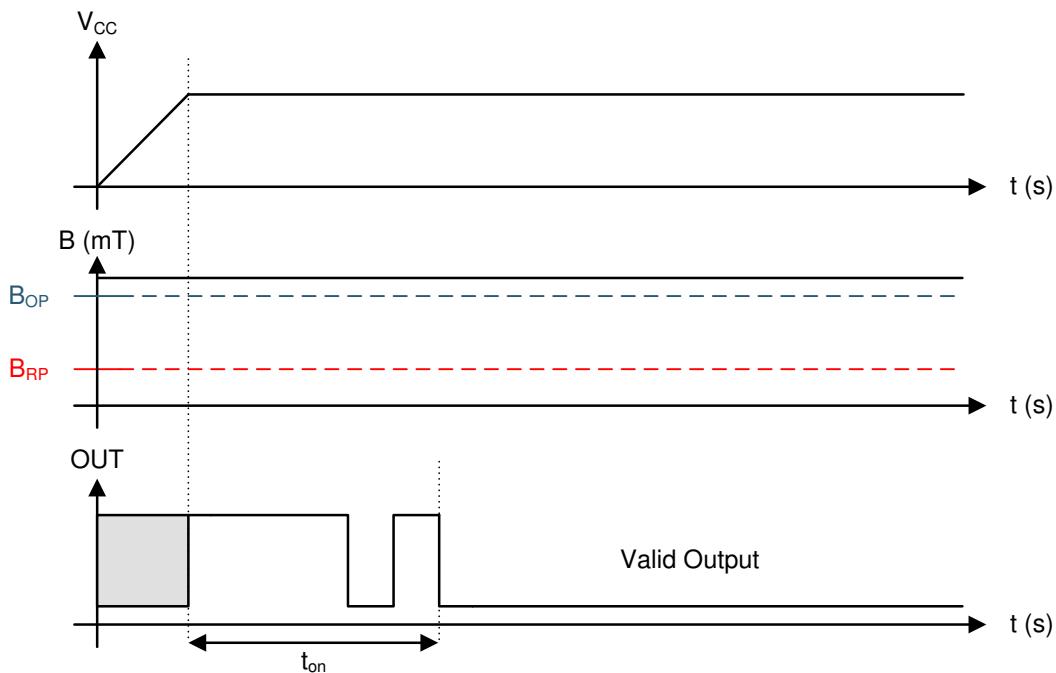


図 7-3. ケース 1 : $B > B_{OP}$ のときに電源をオン

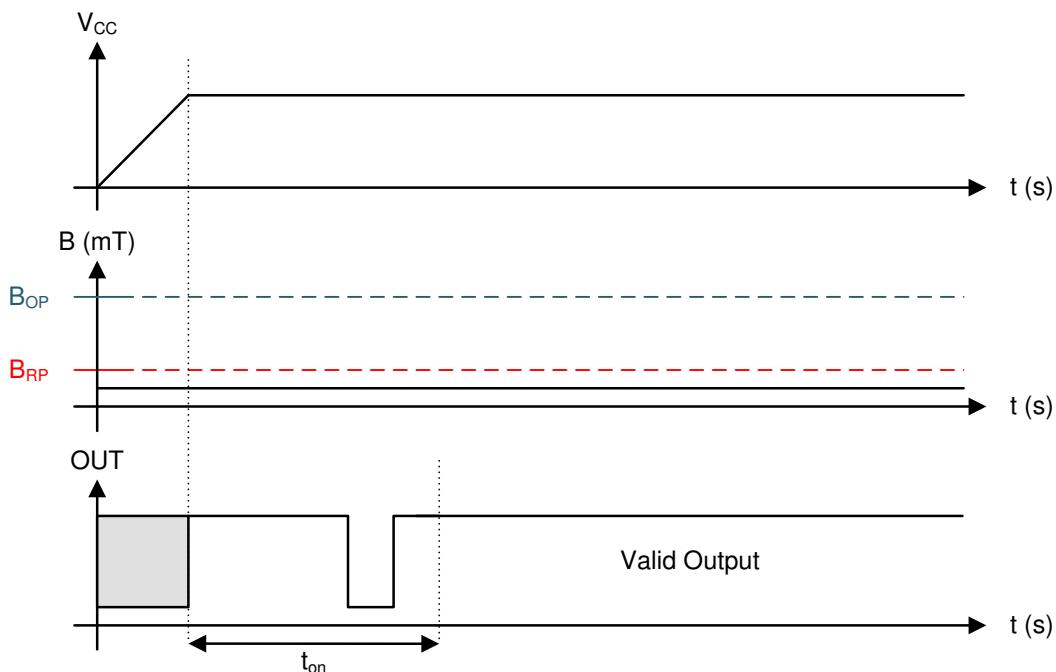


図 7-4. ケース 2 : $B < B_{RP}$ のときに電源をオン

$B_{RP} < B < B_{OP}$ の磁界強度で本デバイスの電源をオンにすると、本デバイスの出力は不定になり、Hi-Z になるか Low にプルされるかどちらかになります。電源オン・シーケンス中、 t_{on} が経過するまで、出力は Hi-Z に保持されます。 t_{on} が経過すると、 t_{on} が経過したことを示すため、OUT ピンにパルスが出力されます。 t_{on} 後、 $B_{OP} < B$ になるように磁界が変化すると、出力は解放されます。ケース 3 (図 7-5) とケース 4 (図 7-6) に、この動作の例を示します。

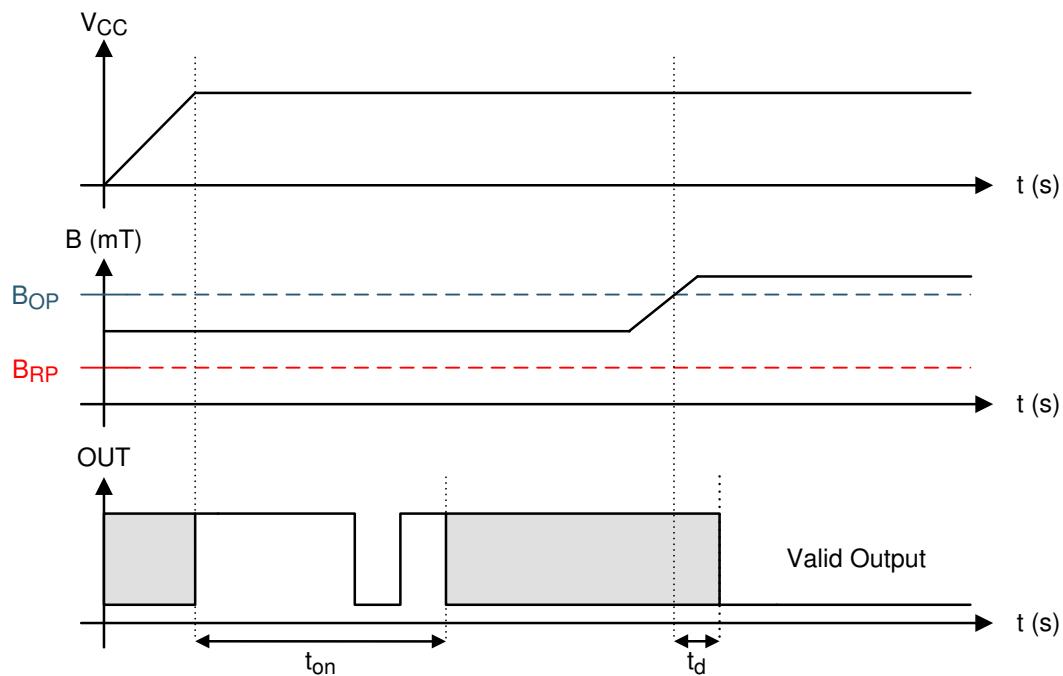


図 7-5. ケース 3 : $B_{RP} < B < B_{OP}$ のときに電源をオン、その後 $B > B_{OP}$

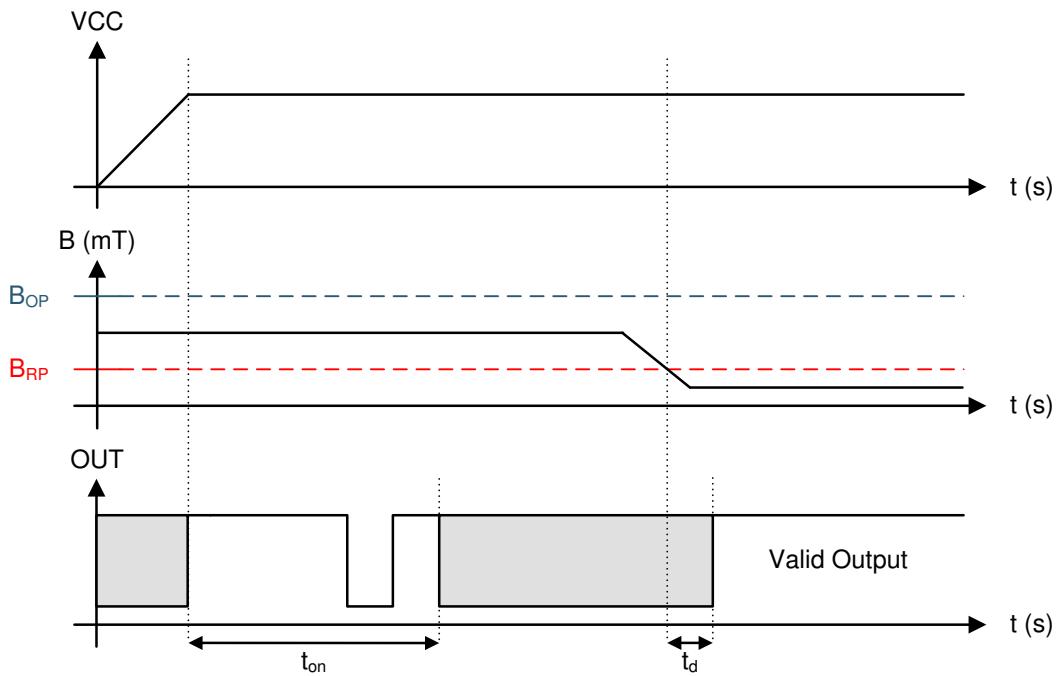


図 7-6. ケース 4 : $B_{RP} < B < B_{OP}$ のときに電源をオン、その後 $B < B_{RP}$

7.3.4 出力段

図 7-7 に、DRV5013-Q1 のオープン・ドレイン NMOS 出力構造を示します。この出力の最大シンク電流定格は 30mA です。正常に動作させるため、式 1 を使ってプルアップ抵抗 ($R1$) の値を計算します。

$$\frac{V_{ref\ max}}{30\ mA} \leq R1 \leq \frac{V_{ref\ min}}{100\ \mu A} \quad (1)$$

R1 のサイズは、OUT の立ち上がり時間と、OUT が Low にプルされている際の電流との間のトレードオフです。一般に、電流は小さいほど良いですが、遷移時間を短くし、帯域幅を広げるには、スイッチングを速くするために抵抗を小さくする必要があります。

また、出力ドライバが OUT ピンをほぼ GND までプルできるように、R1 の値を 500Ω よりも大きくします。

注

V_{ref} は V_{CC} に限定されません。このピンの許容電圧範囲は、[絶対最大定格](#) で規定されています。

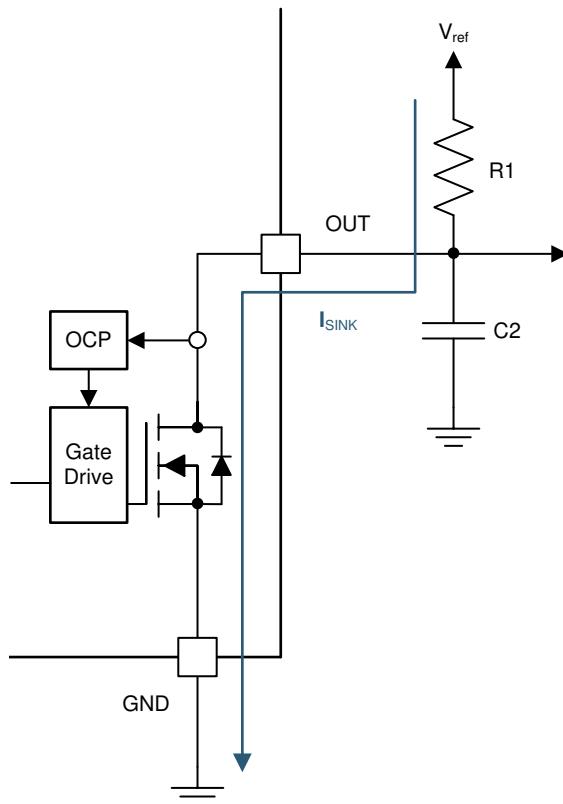


図 7-7. NMOS オープン・ドレイン出力

システムの帯域幅仕様に基づいて $C2$ の値を選択します ([式 2](#) を参照)。

$$2 \times f_{BW} \text{ (Hz)} < \frac{1}{2\pi \times R1 \times C2} \quad (2)$$

ほとんどのアプリケーションでは、この $C2$ フィルタリング・コンデンサは不要です。

7.3.5 保護回路

DRV5013-Q1 デバイスは、過電流および電源逆接続条件から完全に保護されています。表 7-1 に、保護回路のまとめを示します。

表 7-1. 保護回路のまとめ

フォルト	条件	デバイス	説明	復帰
FET 過負荷 (OCP)	$I_{SINK} \geq I_{OCP}$	動作	出力電流は I_{OCP} にクランプされます。	$I_O < I_{OCP}$
負荷ダンプ	$38V < V_{CC} < 40V$	動作	デバイスは過渡的に動作します。	$V_{CC} \leq 38V$
電源逆接続	$-22V < V_{CC} < 0V$	ディスエーブル	デバイスはこの条件に耐えます。	$V_{CC} \geq 2.7V$

7.3.5.1 過電流保護 (OCP)

アナログ電流制限回路は、FET を流れる電流を制限します。ドライバ電流は I_{OCP} にクランプされます。このクランプ中、出力 FET の $r_{DS(on)}$ は公称値よりも増加します。

7.3.5.2 負荷ダンプ保護機能

DRV5013-Q1 デバイスは、公称 38V までの DC V_{CC} 条件で動作し、さらに $V_{CC} = 40V$ にも耐えることができます。この保護には電流制限直列抵抗は不要です。

7.3.5.3 電源逆接続保護

V_{CC} ピンと GND ピンが逆に接続されても (-22V まで)、DRV5013-Q1 デバイスは保護されます。

注

電源逆接続時に、[絶対最大定格](#) に規定された定格を OUT ピンの逆電流が超えないようにする必要があります。

7.4 デバイスの機能モード

DRV5013-Q1 デバイスは、 V_{CC} が 2.7V と 38V の間にあるときのみアクティブになります。

電源逆接続条件が存在する場合、本デバイスは非アクティブになります。可能性のあるすべてのデバイス出力を分析する必要がある一部の業界規格に関しては、内部クロックが出力に結合する可能性は高くはありません。

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

DRV5013-Q1 デバイスは磁界センシング用途で使用されます。

8.2 代表的なアプリケーション

8.2.1 代表的な回路

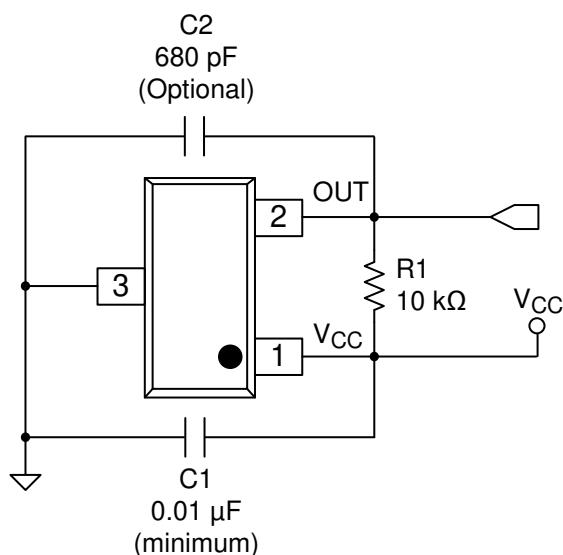


図 8-1. 代表的なアプリケーション回路

8.2.1.1 設計要件

この設計例では、表 8-1 に記載されているパラメータを入力パラメータとして使用します。

表 8-1. 設計パラメータ

設計パラメータ	略号	数値の例
電源電圧	V_{CC}	3.2~3.4V
システム帯域幅	f_{BW}	10kHz

8.2.1.2 詳細な設計手順

表 8-2. 外付け部品

部品	ピン 1	ピン 2	推奨事項
C1	V_{CC}	GND	V_{CC} 定格の 0.01μF 以上のセラミック・コンデンサ
C2	OUT	GND	オプション: セラミック・コンデンサを GND との間に接続します。
R1	OUT	REF (1)	抵抗プルアップが必要です。

- (1) REF は DRV5013-Q1 デバイスのピンではありませんが、OUT ピンには REF 電源電圧プルアップが必要です。OUT ピンを V_{CC} にプルアップすることもできます。

8.2.1.2.1 構成例

3.3V システムでは、 $3.2V \leq V_{ref} \leq 3.4V$ とします。R1 の許容範囲を計算するには、式 3 を使います。

$$\frac{V_{ref \ max}}{30 \text{ mA}} \leq R1 \leq \frac{V_{ref \ min}}{100 \text{ } \mu\text{A}} \quad (3)$$

この設計例では、R1 の許容範囲を計算するために式 4 を使います。

$$\frac{3.4 \text{ V}}{30 \text{ mA}} \leq R1 \leq \frac{3.2 \text{ V}}{100 \text{ } \mu\text{A}} \quad (4)$$

したがって、次のようにになります。

$$113\Omega \leq R1 \leq 32\text{k}\Omega \quad (5)$$

R1 (式 5) の許容範囲を確認した後、R1 として $500\Omega \sim 32\text{k}\Omega$ の値を選択します。

10kHz のシステム帯域幅を仮定して、C2 の値を計算するために式 6 を使います。

$$2 \times f_{BW} \text{ (Hz)} < \frac{1}{2\pi \times R1 \times C2} \quad (6)$$

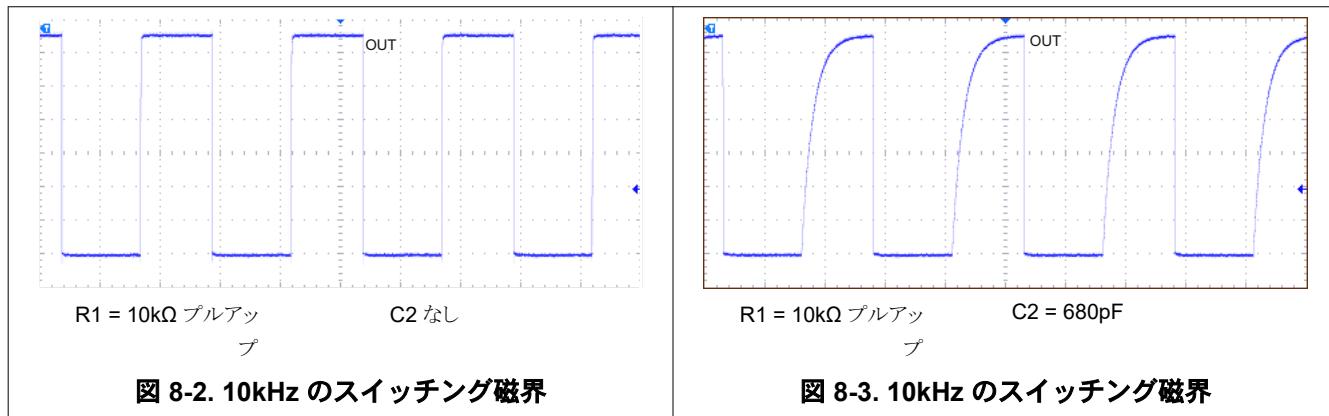
この設計例では、C2 の値を計算するために式 7 を使います。

$$2 \times 10 \text{ kHz} < \frac{1}{2\pi \times R1 \times C2} \quad (7)$$

10kΩ の R1 値と 820pF 未満の C2 値は、10kHz のシステム帯域幅の要件を満たします。

R1 = 10kΩ と C2 = 680pF を選択すると、コーナー周波数が 23.4kHz のローパス・フィルタが得られます。

8.2.1.3 アプリケーション曲線



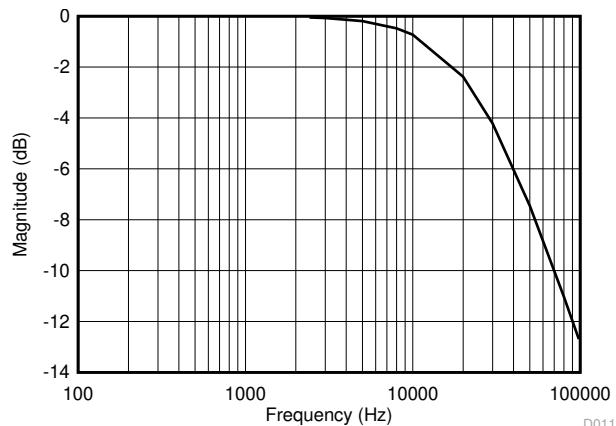


図 8-4. ローパス・フィルタリング

8.2.2 代替の 2 線式アプリケーション

配線本数を最小限に抑える必要があるシステムの場合、本デバイスの出力を抵抗を介して V_{CC} に接続し、総電源電流をコントローラの近くで検出できます。

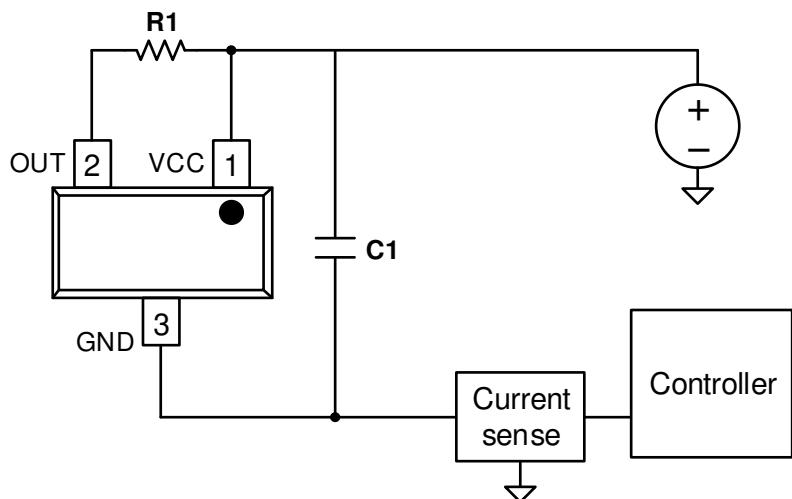


図 8-5. 2 線式アプリケーション

電流は、シャント抵抗またはその他の回路を使って測定できます。

8.2.2.1 設計要件

表 8-3 に、関連する設計パラメータを示します。

表 8-3. 設計パラメータ

設計パラメータ	略号	数値の例
電源電圧	V_{CC}	12V
OUT 抵抗	R1	1kΩ
バイパス・コンデンサ	C1	0.1μF
$B < B_{RP}$ のときの電流	$I_{RELEASE}$	約 3mA
$B > B_{OP}$ のときの電流	$I_{OPERATE}$	約 15mA

8.2.2.2 詳細な設計手順

本デバイスのオープン・ドレイン出力が高インピーダンスの場合、経路を流れる電流は本デバイスの I_{CC} (約 3mA) と等しくなります。

出力が Low をプルすると、 $V_{CC} / (R1 + r_{DS(on)})$ に等しい並列電流経路が追加されます。12V と 1k Ω を使った場合、並列電流は約 12mA であり、総電流は約 15mA となります。

ローカル・バイパス・コンデンサ C1 は 0.1 μ F 以上とし、電源線の相互接続に大きなインダクタンスが存在する場合はより大きな値にする必要があります。

8.3 電源に関する推奨事項

DRV5013-Q1 デバイスは、2.7V~38V の入力電源電圧 (VM) 範囲で動作するように設計されています。

V_{CC} 定格の 0.01 μ F 以上のセラミック・コンデンサを DRV5013-Q1 デバイスのできるだけ近くに配置する必要があります。電源によって生成される大きな高周波リップルおよびノイズ成分を減衰させるには、大きな値のバイパス・コンデンサが必要とされる場合があります。テキサス・インスツルメンツは、電源電圧の変動を 50mV_{PP} 未満に制限することを推奨します。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

最小限のインダクタンスで効率的に電力を供給するため、DRV5013-Q1 デバイスの近くにバイパス・コンデンサを配置する必要があります。最も安定した電圧を入力に供給するため、外付けプルアップ抵抗をマイクロコントローラの入力の近くに配置する必要があります。その代わりに、マイクロコントローラの GPIO 内の内蔵プルアップ抵抗を使うこともできます。

通常、DRV5013-Q1 デバイスの下に PCB 銅プレーンを使用しても磁束には影響がなく、デバイスの性能を妨げません。これは、銅が強磁性体ではないためです。しかし、付近のシステム・コンポーネントが鉄またはニッケルを含んでいる場合、予測できない方法で磁束の方向を変化させる可能性があります。

8.4.2 レイアウト例

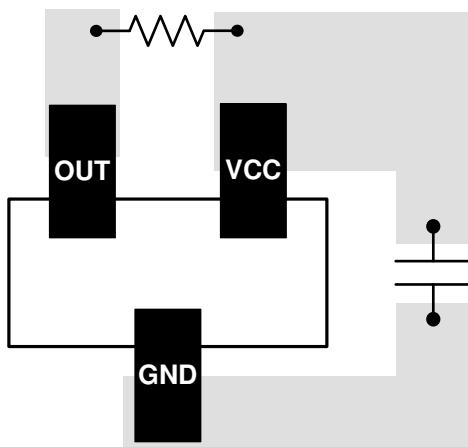


図 8-6. DRV5013-Q1 のレイアウト例

9 デバイスおよびドキュメントのサポート

9.1 デバイスのサポート

9.1.1 デバイス命名規則

図 9-1 に、DRV5013-Q1 デバイスの完全なデバイス名を読み取るための凡例を示します。

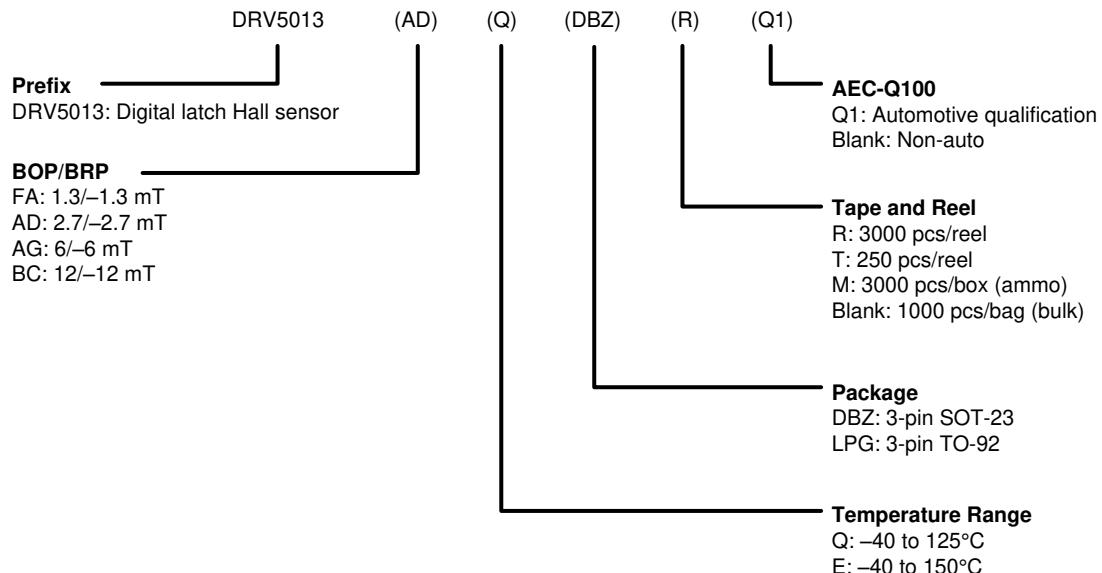


図 9-1. デバイス命名規則

9.1.2 デバイスのマーキング

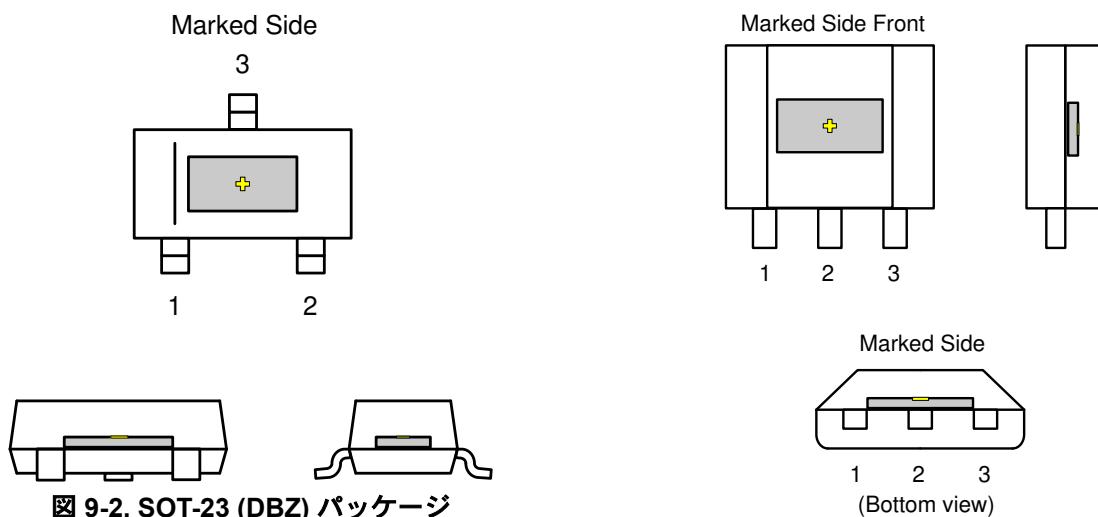


図 9-2. SOT-23 (DBZ) パッケージ

図 9-3. TO-92 (LPG) パッケージ

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。[TI の使用条件](#)を参照してください。

9.4 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスについて利用可能な最新のデータです。このデータは、予告なしに、また、ドキュメントの改訂なしに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013ADEDBZJQ1	Active	Production	SOT-23 (DBZ) 3	10000 JUMBO T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 150	(+NJAD, NJAD)
DRV5013ADEDBZJQ1.A	Active	Production	SOT-23 (DBZ) 3	10000 JUMBO T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	(+NJAD, NJAD)
DRV5013ADEDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 150	(+NJAD, NJAD)
DRV5013ADEDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	(+NJAD, NJAD)
DRV5013ADEDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 150	+NJAD
DRV5013ADELPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAD
DRV5013ADELPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAD
DRV5013ADELPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAD
DRV5013ADELPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAD
DRV5013ADQDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 125	(+NKAD, NKAD)
DRV5013ADQDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NKAD, NKAD)
DRV5013ADQDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 125	+NKAD
DRV5013ADQLPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAD
DRV5013ADQLPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAD
DRV5013ADQLPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAD
DRV5013ADQLPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAD
DRV5013AGEDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 150	(+NJAG, NJAG)
DRV5013AGEDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	(+NJAG, NJAG)
DRV5013AGEDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 150	+NJAG
DRV5013AGELPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAG
DRV5013AGELPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAG
DRV5013AGELPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAG
DRV5013AGELPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJAG
DRV5013AGQDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 125	(+NKAG, NKAG)
DRV5013AGQDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NKAG, NKAG)
DRV5013AGQDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 125	+NKAG
DRV5013AGQLPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAG
DRV5013AGQLPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAG
DRV5013AGQLPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAG

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013AGQLPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKAG
DRV5013BCEDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 150	(+NJBC, NJBC)
DRV5013BCEDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	(+NJBC, NJBC)
DRV5013BCEDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 150	+NJBC
DRV5013BCELPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJBC
DRV5013BCELPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 150	+NJBC
DRV5013BCELPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJBC
DRV5013BCELPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 150	+NJBC
DRV5013BCQDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAUAG SN	Level-1-260C-UNLIM	-40 to 125	(+NKBC, NKBC)
DRV5013BCQDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NKBC, NKBC)
DRV5013BCQDBZTQ1	Obsolete	Production	SOT-23 (DBZ) 3	-	-	Call TI	Call TI	-40 to 125	+NKBC
DRV5013BCQLPGMQ1	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKBC
DRV5013BCQLPGMQ1.A	Active	Production	TO-92 (LPG) 3	3000 AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NKBC
DRV5013BCQLPGQ1	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKBC
DRV5013BCQLPGQ1.A	Active	Production	TO-92 (LPG) 3	1000 BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NKBC
DRV5013FAEDBZRQ1	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	+NJFA
DRV5013FAEDBZRQ1.A	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	+NJFA

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

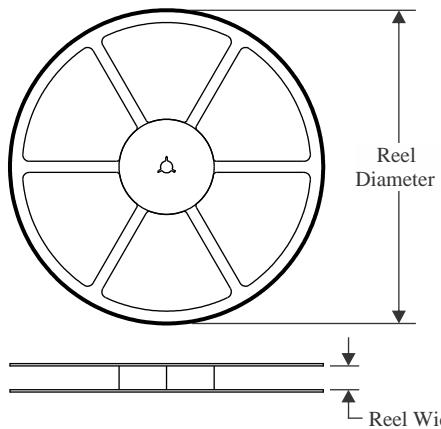
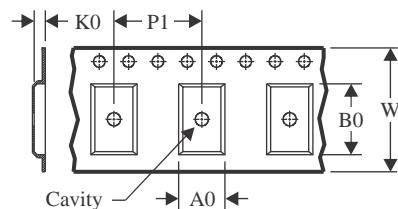
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF DRV5013-Q1 :

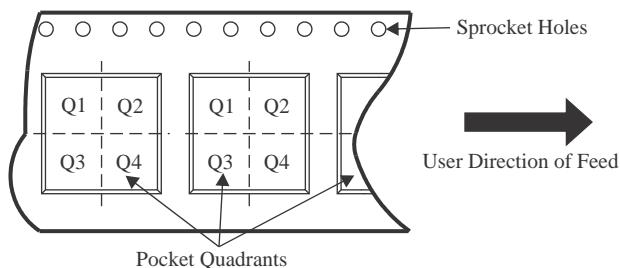
- Catalog : [DRV5013](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

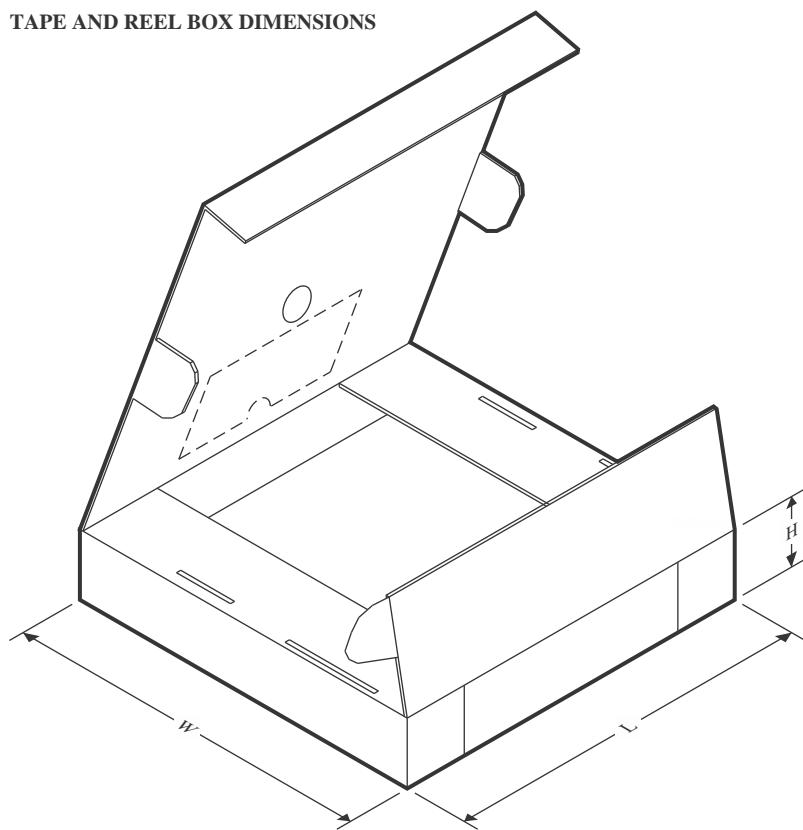
TAPE AND REEL INFORMATION
REEL DIMENSIONS

TAPE DIMENSIONS


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV5013ADEDBZJQ1	SOT-23	DBZ	3	10000	330.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013ADEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013ADQDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013ADQDBZRQ1	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013AGQDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGQDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013BCQDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCQDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013FAEDBZRQ1	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

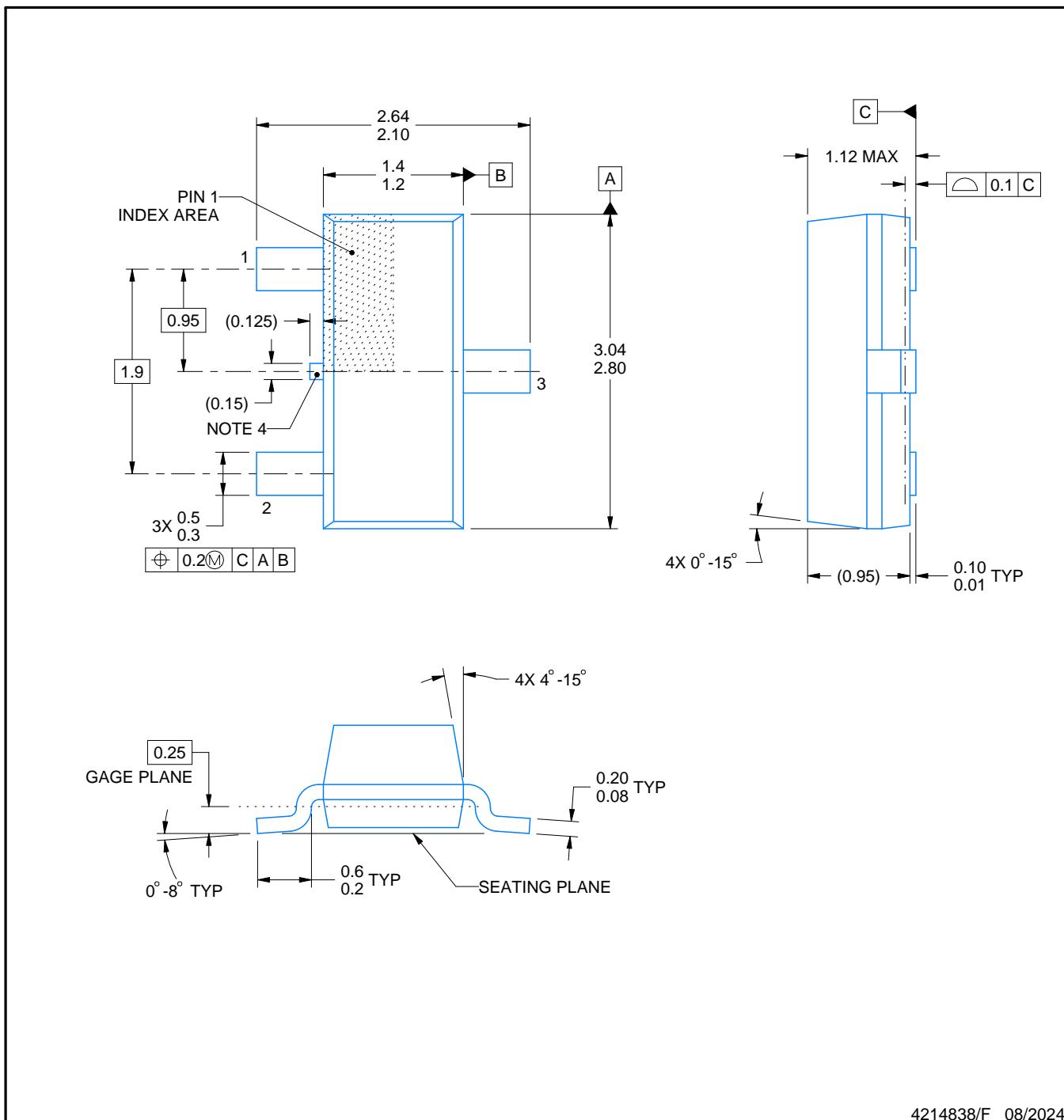
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV5013ADEDBZJQ1	SOT-23	DBZ	3	10000	346.0	346.0	29.0
DRV5013ADEDBZRQ1	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013ADQDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013ADQDBZRQ1	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013AGEDBZRQ1	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013AGEDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013AGQDBZRQ1	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013AGQDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCEDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCEDBZRQ1	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013BCQDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCQDBZRQ1	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013FAEDBZRQ1	SOT-23	DBZ	3	3000	210.0	185.0	35.0

PACKAGE OUTLINE

DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



NOTES:

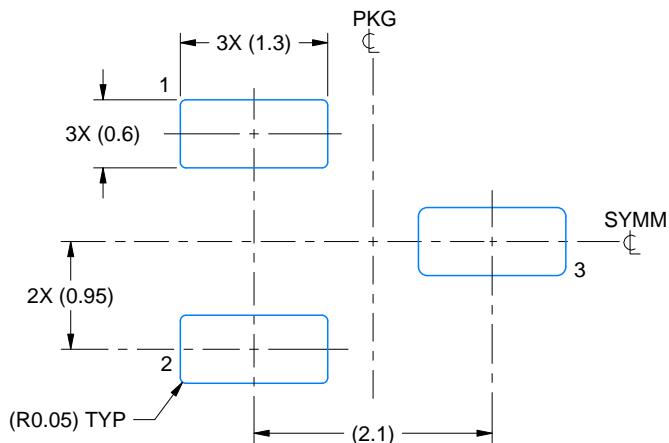
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

EXAMPLE BOARD LAYOUT

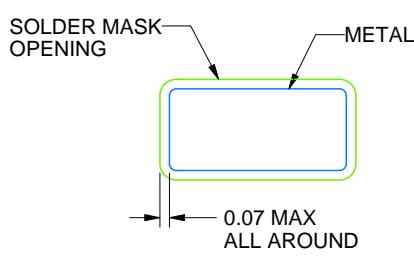
DBZ0003A

SOT-23 - 1.12 mm max height

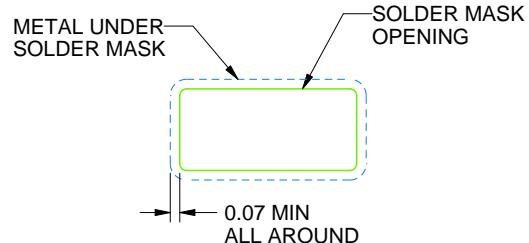
SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
SCALE:15X



NON SOLDER MASK DEFINED (PREFERRED)



SOLDER MASK DEFINED

SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

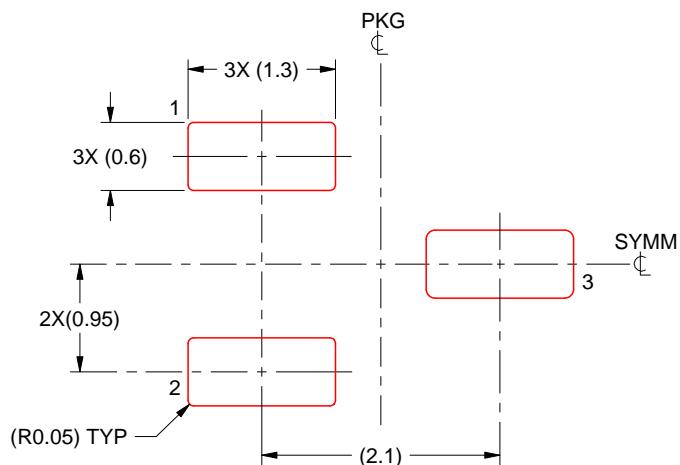
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

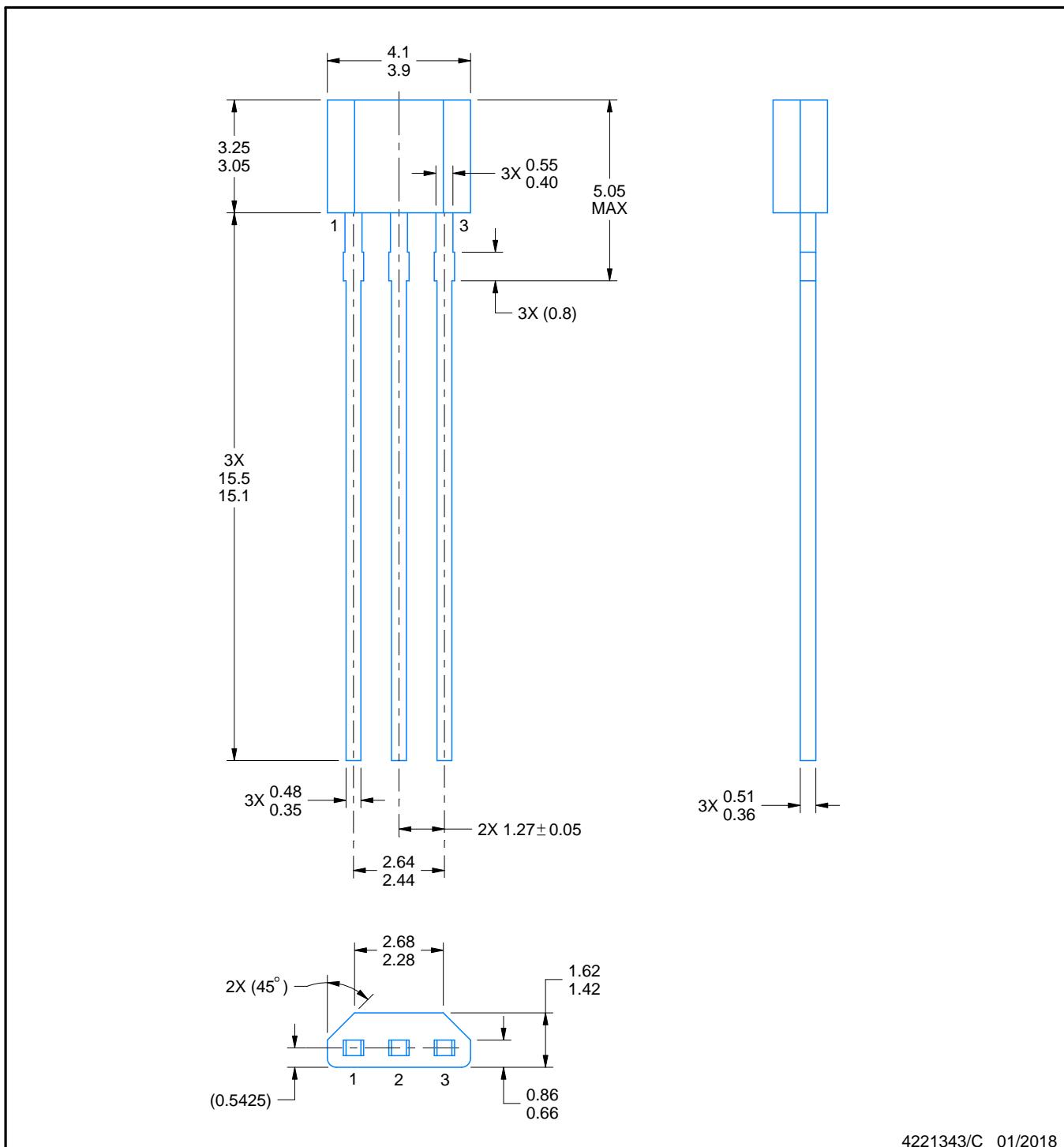


PACKAGE OUTLINE

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4221343/C 01/2018

NOTES:

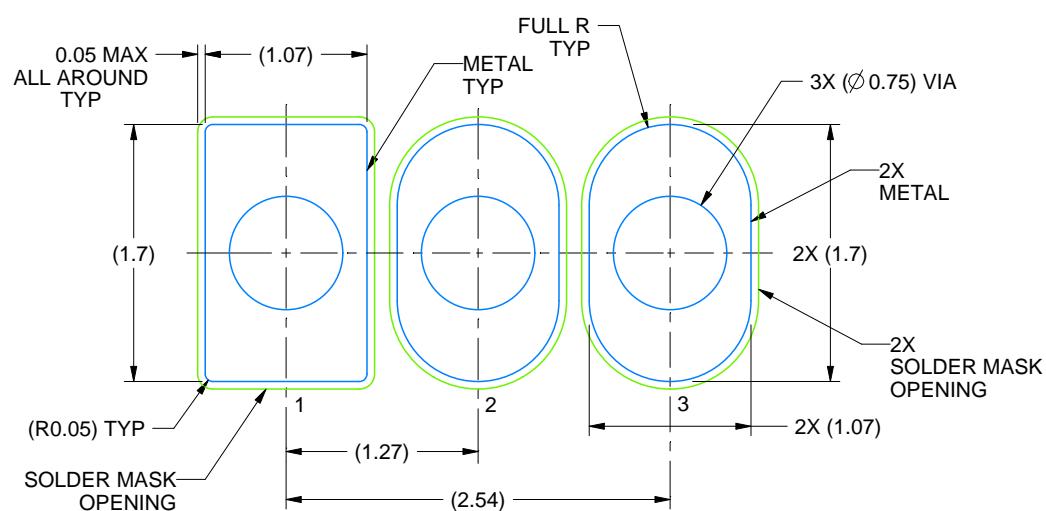
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

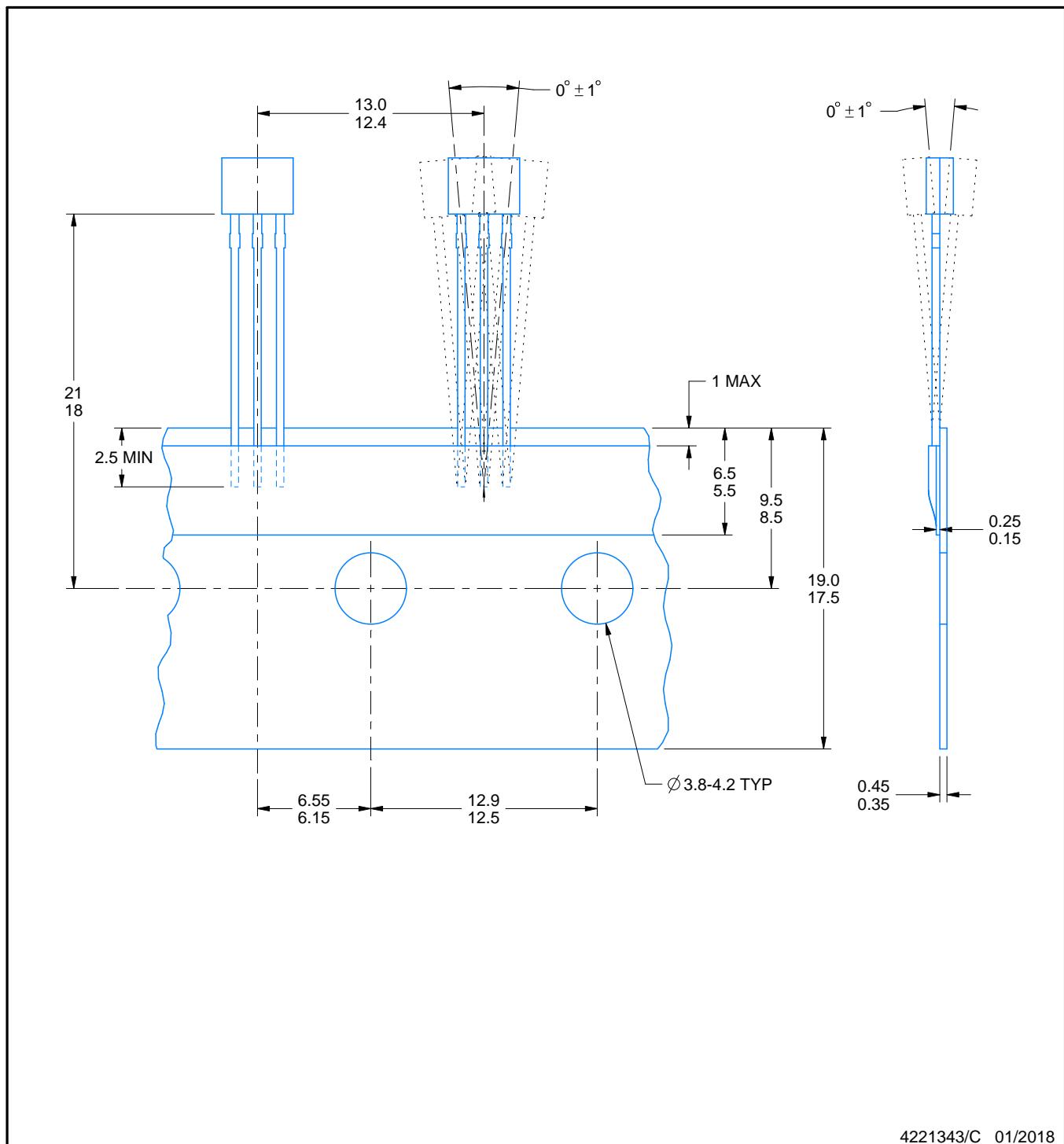
4221343/C 01/2018

TAPE SPECIFICATIONS

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4221343/C 01/2018

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月