

FAN31790 6 チャネル PWM/RPM ファンコントローラ

1 特長

- **ファン制御と監視**
 - 9ビット PWMドライブ、カスタマイズ可能な PWM デューティ サイクル変化率、および 25Hz ~ 25kHz の PWM 周波数により、最大 6 台のファンを制御可能
 - 速度と障害検出に適した最大 12 個の 11 ビット タコメータ入力
 - 自動ファン速度制御ループ、デジタル タコメータ出力によるファンの RPM 制御
- **高いシステムの信頼性**
 - 自動安全状態応答を備えたファン障害/フォルト検出
 - パワーアップ時のデフォルト値はハードウェアで選択可能デフォルトの PWM 周波数、デューティ サイクル、起動速度は、外部ピン接続により設定可能
 - ウォッチドッグ タイマを内蔵
- **I2C 通信インターフェイス**
 - 最大 400kbps の高速モード I2C コントローラ
 - オープンドレイン ピン
 - ハードウェアで選択可能な 16 個のアドレス
- **動作特性**
 - 広い電源電圧範囲: 1.62V ~ 3.6V
 - 拡張動作温度範囲: -40°C ~ 最高 125°C
- **クロック システム**
 - ±5% 精度の 32kHz 内部発振器
 - 外部 32kHz 水晶発振器 (LFXT)
 - 32.768kHz デジタル クロック出力
- **パッケージ**
 - 一般的なファンコントローラとの BOM 互換およびピン互換
 - 28 ピン LGA 4x4mm (WQFN 4x4mm と同じフットプリント)
 - RoHS に準拠

2 アプリケーション

- デスクトップ PC/マザーボード
- ラック サーバー向けマザーボード
- GPU カードおよびハードウェア アクセラレータ
- 自動車シートファン
- 空気清浄機

3 説明

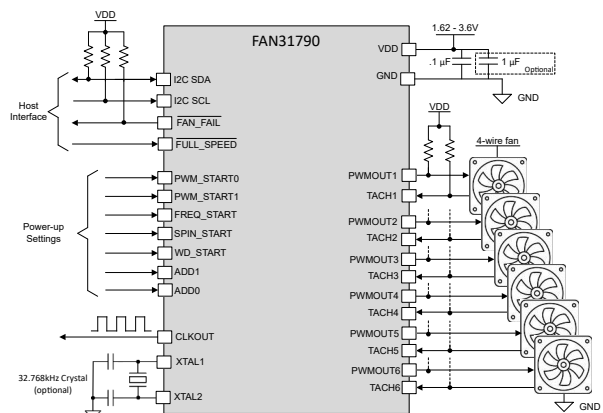
FAN31790 は、独立した PWM 出力と専用 TACH 入力を使用して 6 台のファンの速度を制御できるインテリジェントなファン コントローラです。このデバイスは 4 線式ファン用に設計されていますが、外部パワー トランジスタを介して 3 線式および 2 線式ファンの速度を変調するために使用できます。このデバイスは、6 個の専用タコメータ入力を使用して最大 12 台のファンの速度を監視できます。また、いずれかの PWM 出力チャネルを追加のタコメータとして再構成できます。タコメータを使用すると、デバイスは PWM デューティ サイクルを自動的に調整して、目的のファン速度を維持できます。ターゲット ファンの速度と更新レートは、I2C インターフェイスを介して設定できます。

このデバイスのデフォルトのパワーアップ状態は、外部接続を備えたハードウェアで構成可能です。ファンのスピニング動作、PWM 周波数、PWM デューティ サイクル、内蔵ウォッチドッグ タイマはすべて、ピン構成により構成できます。これにより、カスタム設定を I2C バス経由でロードする前に、ファンの動作をカスタマイズできます。

FAN31790 は、PWM/TACH ピンおよび I2C インターフェイス用の 1.62 ~ 3.6V の電源電圧をサポートしています。FAN31790 は、一般的なファン コントローラとピン互換、BOM 互換で、既存のソフトウェアドライバを活用できるように整合する I2C インターフェイスとレジスタ マップを提供します。

製品情報

部品番号	パッケージ	本体サイズ (公称)	ピン互換
FAN31790SZFPR	28 LGA	4.0mm × 4.0mm	一般的なファンコントローラ



目次

1 特長	1	7 レジスタ マップ	17
2 アプリケーション	1	8 レジスタの説明	22
3 説明	1	8.1 Global Configuration レジスタ.....	22
4 ピン構成および機能	3	8.2 Fan Fault レジスタ.....	27
5 仕様	5	8.3 TACH & PWM Status レジスタ.....	30
5.1 絶対最大定格.....	5	8.4 PWM Duty Cycle Control レジスタ.....	32
5.2 ESD 定格.....	5	8.5 TACH Target Count レジスタ.....	33
5.3 推奨動作条件.....	5	8.6 Window レジスタ.....	34
5.4 熱に関する情報.....	6	9 アプリケーションと実装	36
5.5 電源.....	7	9.1 代表的なアプリケーション.....	36
5.6 ファン コントローラ の特性.....	7	10 デバイスおよびドキュメントのサポート	40
5.7 外部水晶振動子のパラメータ.....	7	10.1 ドキュメントの更新通知を受け取る方法.....	40
5.8 デジタル IO.....	7	10.2 サポート・リソース.....	40
5.9 I ² C の特性.....	8	10.3 商標.....	40
6 詳細説明	10	10.4 静電気放電に関する注意事項.....	40
6.1 ファン制御.....	10	10.5 用語集.....	40
6.2 ファン監視.....	12	11 改訂履歴	40
6.3 ファン フォルトと障害.....	13	12 メカニカル、パッケージ、および注文情報	40
6.4 I ² C インターフェイス.....	14	12.1 テープおよびリール情報.....	44

4 ピン構成および機能

28 ピンの ZFP (LGA) パッケージ

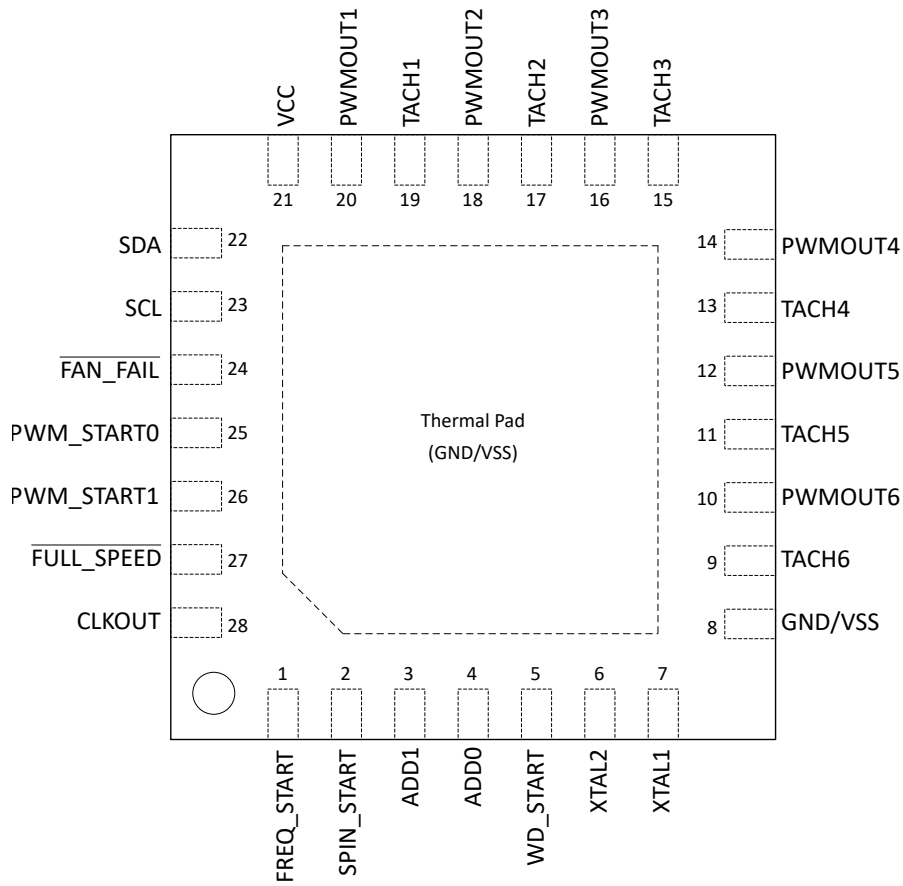


図 4-1. 28 ピンの ZFP (LGA) パッケージ

表 4-1. ピン機能

ピン		I/O	説明
番号	名称		
1	FREQ_START	I	この入力にはパワーアップ時にサンプリングされ、PWM 出力周波数のパワーアップ値を設定します。
2	SPIN_START	I	この入力にはパワーアップ時にサンプリングされ、初期スピニング動作を設定します。
3	ADD1	I	I2C アドレス選択入力。16 個の設定可能なアドレスを VCC、GND、SCL、SDA に接続できます。アドレス入力は、各 I2C 送信の開始時にサンプリングされます。
4	ADD0	I	
5	WD_START	I	パワーアップ時にサンプリングされた入力は、初期ウォッチドッグ動作を設定します。
6	XTAL2	I	ピンを使用して、オプションの 32.768kHz 水晶発振器を接続します。追加のタイミング精度が必要な場合は、水晶振動子を使用できます。このデバイスには 32.768kHz の内部発振器も内蔵されており、水晶振動子が安定するまでデフォルトで設定されます。
7	XTAL1	I	
8	GND	--	グラウンド
9	TACH6	I	タコメータ信号の入力。デジタル信号またはアナログ信号用に構成できます。ファンにデジタル タコメータ出力がある場合、これらのピンを RPM 制御に使用できます。2 ピン ファンでは、アナログ信号を使用してファン障害を検出できます。
11	TACH5	I	
13	TACH4	I	
15	TACH3	I	
17	TACH2	I	
19	TACH1	I	
10	PWMOUT6 (TACH12)	I/O	4 線式ファン PWM 入力、または 2 ピンと 3 ピンのファン用のオープンドレイン出力でパワー トランジスタを調整します。追加のタコメータ入力として機能するよう構成することも可能です。3.3V に High にプルアップできます。
12	PWMOUT5 (TACH11)	I/O	
14	PWMOUT4 (TACH10)	I/O	
16	PWMOUT3 (TACH9)	I/O	
18	PWMOUT2 (TACH8)	I/O	
20	PWMOUT1 (TACH7)	I/O	
21	VCC	I	電源。1.62 ~ 3.6V。GND との間に 0.1uF 以上のバイパス コンデンサが必要です。
22	SDA	I/O	I2C シリアル データライン。オープンドレイン。
23	SCL	I	I2C シリアル クロックライン。オープンドレイン。
24	FAN_FAIL	O	アクティブ Low オープンドレイン ファン障害出力。フォルト条件が満たされると Low になります。
25	PWM_START0	I	パワーアップ時に入力をサンプリングします。すべての PWMOUT デューティ サイクルのデフォルト値を設定します。
26	PWM_START1	I	
27	FULL_SPEED	I	この入力を Low に駆動すると、すべての PWM が 100% デューティ サイクルに強制されます。唯一の例外は、ファンが故障し、「障害時にデューティ サイクル = 0」モードが選択されている場合です。
28	CLKOUT	O	32.768kHz クロック出力。水晶振動子を使用しない場合、クロックは外部水晶振動子または内部発振器から供給されます。クロック出力は常にアクティブです。
--	サーマル パッド	--	GND に接続。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

			最小値	最大値	単位
VDD	電源電圧	VDD ピンで	-0.3	4.1	V
V _I	入力電圧	すべての入力ピンに印加されます	-0.3	V _{DD} + 0.3 (最大 4.1)	V
I _{VDD}	VDD ピンの電流	VDD ピン (ソース) に流れ込む電流、VDD >= 2.7V、-40 °C ≤ T _a ≤ 125 °C		48	mA
I _{VSS}	VSS ピンの電流	VSS ピン (シンク) から流れ出る電流、VDD >= 2.7V、-40 °C ≤ T _a ≤ 125 °C		48	mA
I _{IO}	標準 IO ピンの電流	各 IO ピンによってシンクまたはソースされる電流、VDD >= 2.7V		6	mA
T _{stg}		保存温度	-40	150	°C

(1) 「絶対最大定格」に記載の値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて言及して、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

5.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
V _(ESD)	静電放電	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±500	V

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
 (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
VDD	電源電圧	1.62		3.6	V
C _{VDD}	VDD と VSS の間に配置されたコンデンサ ⁽¹⁾	0.1	1		μF
T _A	周辺温度	-40		125	°C
T _J	最大接合部温度			130	°C

(1) C_{VDD} は、VDD/VSS 間に、デバイスのピンにできる限り近づけて接続します。C_{VDD} には、規定の最小値を満たし、かつ ±20% 以上の許容誤差を持つ低 ESR コンデンサが必要です。

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		パッケージ	値	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	LGA-28 (ZFP)	82.2	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		49.2	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		61.9	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		3.6	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		61.8	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		48.5	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーションレポートを参照してください。

5.5 電源

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	標準値	最大値	単位
IDD	電流	VDD = 3.3V		2.9	5	mA
	消費電力	VDD = 3.3V		9.6		mW
V _{POR}	POR スレッシュホールド		1.50	1.58	1.65	V

5.6 ファン コントローラ の特性

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	標準値	最大値	単位
f _{PWM}	PWM 分解能		9		9	ビット
f _{PWM}	PWM 周波数精度		-4		4	%
f _{TACH}	TACH カウント分解能		11		11	ビット
f _{TOSC}	TACH カウント発振器と CLKOUT クロック			32.768		kHz
f _{ERR:TOSC}	TACH カウント発振器と CLKOUT 精度	-40 °C ≤ Ta ≤ 85 °C、1.62V ≤ VDD ≤ 3.6V	-3		3	%
		-40 °C ≤ Ta ≤ 125 °C、1.62V ≤ VDD ≤ 3.6V	-5		5	%
		外部水晶振動子の使用	-0.1		0.1	%
t _{TACHMIN}	TACH 最小パルス		25		75	μs

5.7 外部水晶振動子のパラメータ

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	標準値	最大値	単位
F _{EXT}	外部水晶振動子の周波数		32.768		kHz
	水晶振動子の起動時間		1		s
ESR	直列抵抗			50	kΩ
C _L	負荷容量		12		pF

5.8 デジタル IO

5.8.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{IH}	High レベル入力電圧	すべての I/O	VDD ≥ 1.62V	0.7*VDD		VDD+0.3	V
V _{IL}	Low レベル入力電圧	すべての I/O	VDD ≥ 1.62V	-0.3		0.3*VDD	V
V _{HYS}	ヒステリシス	すべての I/O		0.1*VDD			V
I _{Ikg}	ハイ インピーダンスのリーク電流	すべての IO ^{(1) (2)}	VDD = 3V			50	nA
C _I	入力容量		VDD = 3.3V		5		pF
V _{OH}	High レベル出力電圧	CLK_OUT	VDD ≥ 2.7V、 I _{IO} _{max} = 6mA	VDD-0.5			V

5.8.1 電気的特性 (続き)

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V_{OH}	High レベル出力電圧	CLK_OUT	$VDD \geq 1.71V$ 、 $ I_{IO} _{max} = 2mA$	VDD-0.4			V
V_{OL}	Low レベル出力電圧	CLK_OUT	$VDD \geq 2.7V$ 、 $ I_{IO} _{max} = 6mA$ $VDD \geq 1.71V$ 、 $ I_{IO} _{max} = 2mA$			0.4	V

- (1) リーク電流は、対応するピンに VSS または VDD を印加して計測されます (特に記述のない限り)。
- (2) デジタル ポートピンのリーク電流は個別に計測されます。ポート ピンは入力として選択され、プルアップ / プルダウン抵抗は無効化されています。

5.8.2 スイッチング特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
t_r 、 t_f	出力立ち上がり / 立ち下がり時間	すべて I/O	$VDD \geq 1.71V$			12.5	ns

5.9 I2C の特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	ファスト モード		単位
			最小値	最大値	
f_{SCL}	SCL クロック周波数			400	kHz
$t_{HD,STA}$	(リピート) スタート ホールド時間		0.6		us
t_{LOW}	SCL クロック Low 期間		1.3		us
t_{HIGH}	SCL クロックの High 期間		0.6		us
$t_{SU,STA}$	反復 START のセットアップ時間		0.6		us
$t_{HD,DAT}$	データ ホールド時間		0		ns
$t_{SU,DAT}$	データ セットアップ時間		100		ns
$t_{SU,STO}$	ストップ セットアップ時間		0.6		us
t_{BUF}	STOP 条件と START 条件の間のバス解放時間		1.3		us
t_{BUF_ADDx}	新しい I2C アドレスの STOP 条件と START 条件の間のバス解放時間。	トランザクション間の ADDx ピンの変更	250		us
$t_{VD,DAT}$	データ有効時間			0.9	us
$t_{VD,ACK}$	データ有効アクリッジ時間			0.9	us

5.9.1 I2C フィルタ

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f_{SP}	入力フィルタにより抑制されるスパイクのパルス持続時間			11	35	ns

5.9.2 I²C のタイミング図

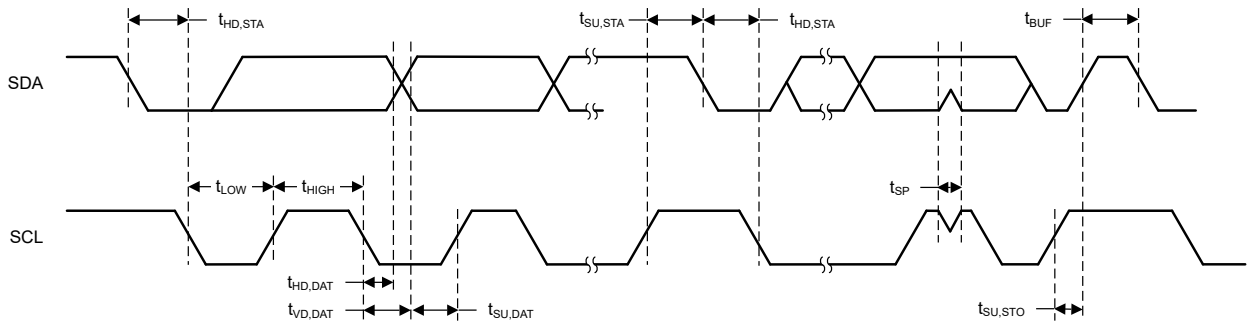


図 5-1. I2C タイミング図

6 詳細説明

FAN31790 は、PWM ファン コントローラ IC であり、システム内の最大 12 台の独立した冷却ファンの速度と状態を管理します。これは I2C 経由でホストと通信し、温度、負荷、またはその他のシステム条件に基づいてソフトウェアがファン速度を動的に調整することができます。

FAN31790 のコア機能は、独立した PWM 信号を生成して、最大 6 台のファンの速度制御を提供します。次の 2 つの制御モードをサポートしています。デューティ サイクルが直接指定される PWM モード (0 ~ 100%) と、デバイスがファン タコメータ フィードバックをアクティブに監視して PWM デューティ サイクルを自動的に調整することで目標の RPM を維持する RPM モードです。この閉ループ制御により、負荷の変動に関係なく、ファンは目的の速度で回転できます。

速度制御以外にも、FAN31790 は包括的なファン監視および診断機能を備えています。最大 12 個のタコメータ信号 (6 個の専用入力および PWM 出力から構成可能な 6 個) を読み取ることができ、ファン障害条件を検出してホスト システムに異常を通知することが可能です。追加機能として、制御されたデューティ サイクルの変化率による音響最適化、信頼性の高い起動のためのファンのスピナップ支援、複数ファンの順次起動による突入電流の低減、ホスト システムが応答しなくなった場合にファンをフル スピードまで強制する I2C ウォッチドッグ タイマが挙げられます。

6.1 ファン制御

FAN31790 ファン制御は、最初複数の POR 構成ピンのハードウェア構成によって構成されます。その状態から、ホストは I2C を介して、次の 2 つの動作モードのいずれかでファン制御を調整します。PWM モードと RPM モード。

6.1.1 PWM モード

PWM モードの主な利点はシンプルであることです。ホストが FAN31790 に直接コマンドを送信し、フィードバックを必要とせずに、目的の速度を出力します。PWMOUTx ピンのデューティ サイクルは、PWM Target Duty Cycle レジスタ (0-511、0-100% を表す) を書き込むことで設定されます。各 PWMOUTx チャンネルは、個別にコントローラ設定できます。ファンの速度はデューティ サイクル出力に比例します。

PWM デューティ サイクルは、Fan Dynamics レジスタで設定されたプログラマブル レートで徐々に変化し、急激な速度変化による音響ノイズを最小限に抑えます。したがって、現在出力される実際の PWM デューティ サイクルは、PWMOUT Duty Cycle レジスタからいつでも読み取ることができます。

6.1.2 RPM モード

RPM モードでは、FAN31790 は、ファン タコメータ パルスを継続的に監視し、ターゲット速度を維持するため PWM デューティ サイクルを自動的に調整することで、閉ループ速度制御を実施します。RPM モードは、条件に関係なく正確な速度を維持することでファンの経年劣化、負荷変動、製造許容誤差を補償するため、PWM モードと比較して優れた制御を実現できます。

ホスト システムは各ファンの TACH Target Count レジスタ (50h–5Bh) に目的のタコメータ カウントを書き込み、要求される RPM を表します。次に、デバイスは選択可能なタコメータ期間 (Fan Dynamics レジスタ 08h–0Dh で設定) の間に内部 8192Hz クロック サイクルをカウントし、結果を TACH Count レジスタ (18h–2Fh) に保存することで実際のタコメータ周波数を測定します。実際のカウントがターゲットを下回ると、デバイスは PWM デューティ サイクルを増加させ、ターゲットを超えた場合は、デューティ サイクルを減少させます。ファンが指令された速度に達するまで、継続的にループが閉じられます。

きめ細かな制御を実現するため、Window レジスタ (60h-65h) により、TACH カウントがターゲットの指定ウィンドウ内に収まっている間、制御ループがデューティ サイクルの変化率を秒あたり 1 LSB まで減速させることが可能となり、定常状態付近での安定性が向上します。

6.1.3 変更率の管理

ファンの速度が急激に変化すると、ユーザーに聞こえる可聴ノイズが発生します。FAN31790 には、プログラマブル変化率メカニズムが搭載されており、PWM デューティ サイクルの遷移をスムーズにし、音響的な影響を最小限に抑えます。

PWM 変化率ビット (Fan Dynamics レジスタ 08h–0Dh の 4:2) は、9 ビットのデューティ サイクルを 1 LSB インクリメントまたはデクリメントするごとに、ステップあたり 0ms (即時) から 125ms の範囲で時間間隔を制御します。これにより、時間の経過とともにファン速度はスムーズに上昇します。さらに、非対称変化率ビット (Fan Dynamics スレジスタの 1) を使用すると、デューティ サイクルの減少率を増加に比べて低速にすることができ、音響動作をさらに改善できます。

注

FULL_SPEED ピンがアクティブになっている場合、または内部フォルト検出がトリガされ、いずれかのファンを 100% 駆動するように構成されている場合も、この変化率が適用されます。

6.1.4 スピンアップ

ファンが停止し、PWM デューティ サイクルが低い場合、ファンが回転慣性を克服するのに十分なトルクを欠き、始動しない可能性があります。FAN31790 は自動スピンアップ機能を備えており、短時間 100% デューティ サイクルを適用してファンを加速した後、ターゲット デューティ サイクルに遷移します。

スピンアップ ビット (Fan Configuration レジスタの 6:5) により、スピンアップを行わない設定、または 2 個のタコメータパルスが検出されるまで (ファンが回転していることを示す) スピンアップを行う設定を選択できます。TACH 信号の最大待機時間は 0.5 秒、1 秒、または 2 秒に設定できます。SPIN_START ピンは POR スピンアップ構成を設定します。

6.1.5 シーケンシャル ファン スタート

複数の大電流ファンに同時に電源がオンになる場合、起動電流サージによりシステム電源にストレスがかかる場合があります。FAN31790 は、ファン起動間にプログラマブル遅延を挿入することで、この突入電流を最小限に抑えるシーケンシャル ファン起動機能を提供します。ファンは一度に 1 つずつ起動されます。シーケンシャル スタート ビット (Failed Fan Options/Sequential Start レジスタ 14h の 7:5) を使って以下の遅延間隔を選択します。0s、250ms、500ms、1s、2s、または 4s のファン スタート間隔。

POR 時にファンが強制的にフルスピードに設定された場合、ファン障害への対応時、または **FULL_SPEED** 入力が入力された場合に、シーケンシャル起動が適用されます。各 PWM が開始され、そのスピンアップと変化率の設定に従います。遅延時間の後、次の PWM が開始します。

注

遅延間隔は、未使用または無効化された PWM チャンネルにも適用されます。

6.1.6 FULL_SPEED 入力

FULL_SPEED 入力は、フェイルセーフ過熱保護のためのハードウェア駆動安全メカニズムを備えています。この入力を Low に駆動すると、すべての PWM 出力が 100% デューティ サイクルに強制されます。ただし、「障害時にデューティ サイクル = 0%」が選択されているファン障害を除きます。これにより、システムがオーバーヒートした場合に、外部モニタが直ちにファンを最大速度まで駆動できます。複数の FAN31790 を搭載したシステムでは、すべての FAN_FAIL 出力を一緒に配線し、すべての **FULL_SPEED** 入力に接続することができます。これにより、いずれかのコントローラでファンに障害が発生した場合でも、すべてのコントローラのすべてのファンがフルスピードで動作します。**FULL_SPEED** 入力は、デバイスがスタンバイ モードでもアクティブのままです。

6.1.7 I2C ウォッチドッグ タイマ

I2C ウォッチドッグ タイマは、ホスト システムとの通信を監視し、ホストが応答しなくなった場合にファンを強制的に最大速度まで引き上げます。これは、データセンターおよびミッション クリティカルな機器の安全機能です。これを有効化すると、デバイスは I2C トランザクション間の時間を追跡し、選択されたタイムアウト期間内に有効な I2C トランザクションが発生しない場合、すべてのファンを強制的に 100% デューティ サイクルにします。I2C ウォッチドッグ ビット (Global Configuration レジスタ 00h の 2:1) は、タイムアウトを 5 秒、10 秒、30 秒のいずれかに設定するか、ウォッチドッグを無効化します。WD_START ピンは、パワーアップ ウォッチドッグ構成を設定します。ウォッチドッグがタイムアウトすると、ファンは強制的に最大速度になります。有効な I2C トランザクションが再開し、FAN31790 が以前の PWM 値に戻ると、通常

動作が再開されます。ホストは、ウォッチドッグを満足な状態に維持するために、各 FAN31790 デバイスと定期的に通信する必要があります。たとえば、ステータスレジスタを読み取るなどです。

6.1.8 パワーオン リセット構成ピン

FAN31790 にはパワーアップ時にサンプリングされる 5 個のピンがあり、デバイスの初期動作および特定の構成レジスタのデフォルト値を構成します。これにより、デバイスはホストからの I2C による相互作用を待たずに、ファンの制御を直ちに開始できます。

表 6-1. POR 構成ピン

名称	ピン	機能	レジスタ	POR でのピン状態		
				GND	未接続/フローティング	VCC
FREQ_START	1	初期 PWM 出力周波数	PWM Freq レジスタ (01h)	30Hz	1.47kHz	25kHz
SPIN_START	2	初期スピンアップ動作	Fan Config レジスタ (02-07h)	ディスエーブル	0.5s または 2 TACH カウント	1s または 2 TACH カウント
WD_START	5	初期ウォッチドッグ動作	Global Config レジスタ (00h)	ディスエーブル	該当なし	30s タイムアウト イネーブル
PWM_START0	25	初期デューティ サイクル	PWM Target Duty Cycle レジスタ (40-4Bh)	下表を参照してください。		
PWM_START1	26					

注

FREQ_Start、Spin_start、PWM_Start0/1 ピンはすべて、初期ピン状態ロジックの一部として使用される約 40K の内部プルダウン抵抗を備えています。この内部プルダウンによって実際のピンの電圧が中程度の電圧になる場合でも、外部プルアップ抵抗を介してこれらの POR ピンを VCC に接続することは全く適切です。パワーアップ時にも、内部ロジックがこの状況を処理します。

表 6-2. PWM_START0/1 構成ピン

PWM_START0	PWM_START1	PWM デューティ サイクル (%)
GND	GND	0
GND	未接続	30
GND	VCC	40
未接続	GND	50
未接続	VCC	60
VCC	GND	75
VCC	VCC	100

6.2 ファン監視

6.2.1 タコメータ信号

FAN31790 は、ファンのタコメータ パルス出力を監視することで、ファンの速度を測定します。FAN31790 は、選択可能なタコメータ期間数 (1、2、4、8、16、または 32 期間) の間に発生する内部 8192Hz (fTOSC/4) クロック サイクル数をカウントし、測定値は秒あたり 1 回更新されます。速度範囲ビット (Fan Dynamics レジスタ 08h-0Dh の 7:5) は、カウントするタコメータ期間の数を選択することで、さまざまなファン速度範囲に合わせて最適化できるようにします。算出された TACH カウント (レジスタ 18h-2Fh に格納) は 11 ビットの値であり、以下の式を用いて RPM と直接関連します。RPM =

$(60 \times NP \times SR \times 8192)/TACH$ カウント。ここで、NP は 1 回転あたりのタコメータ パルスの数、SR は測定期間の数を選択する速度範囲です。t_{TACHMIN} より短いタコメータ パルスは自動的に除去され、タコメータ ラインのノイズ感受性を最小限に抑えます。

6.2.2 タコメータ入力としての PWM 出力

FAN31790 は、6 個の PWM 出力のいずれかを追加のタコメータ入力として再構成できるため、柔軟性があります。PWM/TACH ビット (Fan Configuration レジスタ 02h–07h の 0) は、そのチャンネルが PWM 出力 (0) と TACH 入力 (1) のどちらで動作するかを選択します。TACH 入力として構成された場合、PWM 出力は、元の PWM チャンネルに 6 を加えた値として番号付けされたタコメータ チャンネルになります (たとえば、PWMOUT1 は TACH7)。速度範囲、ロック回転子構成、TACH 入力イネーブルなど、元のチャンネルのすべてのタコメータ設定は、再構成された PWM/TACH ピンに適用されます。これにより、合計最大 12 個のタコメータ入力が可能になります。6 個の専用 TACH ピンと最大 6 個の PWM 出力が TACH に変換され、最大 12 台のファンを監視できます。

6.3 ファン フォルトと障害

これを有効化すると、FAN31790 は継続的にタコメータ信号を監視し、ファンの回転停止や異常動作を検出します。デバイスは、制御モード (PWM モード、RPM モード、ロック回転子モード) に応じて 3 つの異なる方法でファン障害を検出できます。フォルト条件が検出されると、フォルト キュー内でカウントされ、ファン障害が検出される前に連続した 1、2、4、6 のいずれのフォルト検出が必要かをホストは設定できます。選択された回数の連続フォルトが発生すると、**FAN_FAIL** 出力がアサートされ (マスクされている場合を除く)、Fan Fault Status スレジスタ (10h、11h) にフォルト ビットが設定されます。フォルト条件は、ホストが PWM Target Duty Cycle または TACH Target Count レジスタに新しい値を書き込むことでクリアされるまで続きます。

6.3.1 PWM モード障害検出

PWM モードでは、ホストは TACH Target Count レジスタで許容される最大タコメータ カウントを設定します。実際の TACH カウントがこの制限値を超えると (ファンが低速で動作していることを示す)、フォルトが検出されます。比較は 1 秒に 1 回行われます。その後の測定値も制限を超えており、ファン フォルト キューが 1 に設定されている場合、ファンは障害とマーク付けされます。PWM 出力を TACH 入力として使用する場合、同じ PWM モード障害モードが適用されます。PWM ターゲット デューティ サイクルが 0% に設定されているとき、障害検出はマスクされます。

6.3.2 RPM モード障害検出

RPM モードでは、デバイスは次の 3 つのフォルト条件を検出します。

1. PWM デューティ サイクルが 100% である間、TACH カウントが TACH ターゲット カウントを上回る (フル駆動時にファンが指令された速度に達していない)
2. デューティ サイクルが 100% 未満であるとき、TACH カウントが TACH ターゲット カウントの 2 倍を超える (ファンが危険なほど低速で回転している)
3. TACH カウントが最大値 7FFh に達する (センサの障害または不在を示す)

RPM モードでは、TACH ターゲット カウントがフルスケールに設定されているとき、障害検出がマスクされます。

6.3.3 ロック回転子モード障害検出

一部のファンには、専用のロック回転子出力信号が含まれています。TACH/ロック回転子ビット (Fan Configuration レジスタの 2) を設定して極性 (ロック回転子極性ビット 1) を選択すると、デバイスはこの信号を監視し、ロック回転子状態が 1 秒間続く場合にファンが失敗したことを宣言します。

6.3.4 障害通知

ファン障害ステータスは、2 つのメカニズムで報告されます。まず、Fan Fault Status レジスタに個別のフォルト ビットが設定されます。これらのビットは、フォルトが検出されるとラッチされ、影響を受けるチャンネルに新しい PWM または TACH の目標値を書き込むことで、ホストがクリアされるまで設定されたままとなります。新しい値を書き込むと、フォルトが再度チェ

ックされ、1 秒後に更新されます。次に、マスクされていないファンのフォルトが発生した場合に、`FAN_FAIL` オープンドレインピンが `Low` になります。

`Fan Fault Mask` レジスタを使用して特定のフォルトをマスクすることで、フォルトステータスをログに記録しながら、特定のファンが `FAN_FAIL` 出力をトリガするのを防止できます。さらに、ファン障害オプションビット (`Failed Fan Options/Sequential Start` レジスタ `14h` のビット `3:2`) は、障害が検出された際の PWM 出力の動作を制御します。具体的には、デューティサイクルを `0%` に固定する、現在の値を維持する、`100%` に固定する、またはマスクされていないいずれかの障害が発生した際にすべてのファンを `100%` に固定するといった設定が可能です。

6.4 I²C インターフェイス

6.4.1 I²C アドレスと ADDR_x ピン

FAN31790 の I²C アドレスは、I²C バス上のすべての I²C トランザクションの開始時の `ADD0` および `ADD1` アドレスピンの状態によって決定されます。`ADD0` ピンと `ADD1` ピンは、`GND`、`VCC`、`SDA`、`SCL` のいずれかに接続できます。これらのピンにより、最大 16 個の FAN31790 を同じ I²C バスに配置できます。16 個の I²C アドレスすべてと、対応する `ADD0` と `ADD1` ピン接続の詳細なリストについては、下表を参照してください。たとえば、パワーアップ時に `ADD0` ピンと `ADD1` ピンが接地されている場合、FAN31790 のアドレスは `20h` です。

I²C アドレスは、以下に「アドレスバイト」としても記載されています。これは、7 ビットのアドレスを左へ 1 ビットシフトさせ、R/W ビット用の領域を確保したものです。

表 6-3. FAN31790 アドレス表

ADD1 の接続	ADD0 の接続	FAN31790 I ² C アドレス	FAN31790「アドレスバイト」
GND	GND	0x20	0x40
GND	SCL	0x21	0x42
GND	SDA	0x22	0x44
GND	VCC	0x23	0x46
SCL	GND	0x24	0x48
SCL	SCL	0x25	0x4A
SCL	SDA	0x26	0x4C
SCL	VCC	0x27	0x4E
SDA	GND	0x28	0x50
SDA	SCL	0x29	0x52
SDA	SDA	0x2A	0x54
SDA	VCC	0x2B	0x56
VCC	GND	0x2C	0x58
VCC	SCL	0x2D	0x5A
VCC	SDA	0x2E	0x5C
VCC	VCC	0x2F	0x5E

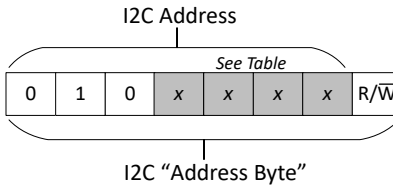


図 6-1. FAN31790 I2C ターゲット アドレス

6.4.2 I2C コマンドの構造

デバイス メモリ アドレス

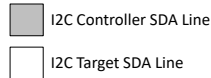
FAN31790 への I2C 書き込み動作中、コントローラはメモリ アドレスを送信して、FAN31790 がデータを格納するメモリ位置を識別する必要があります。メモリ アドレスは、書き込み動作において、FAN31790 のアドレス バイトに続いて送信される 2 番目のバイトとなります。

レジスタとメモリへの書き込みと読み取り

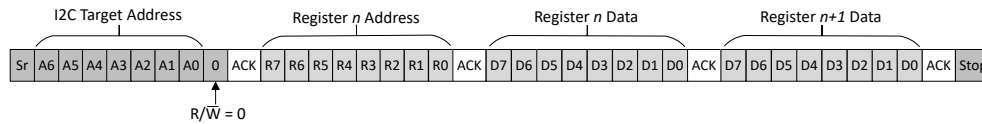
FAN31790 に 1 バイトを書き込む場合、コントローラは START 条件の生成、アドレス バイト (R/W = 0) の書き込み、メモリ アドレスの書き込み、データのバイトの書き込み、STOP 条件の生成を行う必要があります。すべてのバイトの書き込み操作中、コントローラは FAN31790 のアクノリッジを読み取る必要があります。このメソッドは、FAN31790 のレジスタ/メモリ への書き込みに使用できます。

データを書き込む場所を定義するために指定されたメモリ アドレス バイトを使用する書き込み動作とは異なり、読み取り動作はメモリ アドレス カウンタの現在の値で発生します。FAN31790 から 1 バイトを読み取るには、コントローラは START 条件の生成、アドレスバイト (R/W = 1) の書き込み、転送終了を示す NACK でのデータ バイトの読み取り、STOP 条件の生成を行います。ただし、コントローラがメモリ アドレス カウンタを追跡することは実用的ではないため、次の方法を使用して、指定されたメモリ位置からの読み取りを実行する必要があります。ここで、コントローラはアドレス カウンタを特定の値に強制的に設定することで、読み取り用にアドレス カウンタを操作できます。そのためには、コントローラは START 条件の生成、アドレス バイト (R/W = 0) の書き込み、読み取るメモリのアドレスの書き込み、反復 START 条件の生成、アドレス バイト (R/W = 1) の書き込み、状況に応じて ACK または NACK でのデータの読み取り、STOP 条件の生成を行います。追加のバイトを読み取る必要がないことを FAN31790 に通知するには、コントローラは最後のバイトに対して NACK を返す必要があることに注意してください。

最後に、コントローラが FAN31790 から複数のバイトを読み取りたい場合、トランザクションを終了する前に次のバイトを読み取ることを希望するならば、単にそのデータバイトに対して ACK を返します。FAN31790 が最後のバイトを読み取った後で、転送の終了を示すために NACK を返し、STOP 条件を生成する必要があります。



I2C Register Write



I2C Register Read

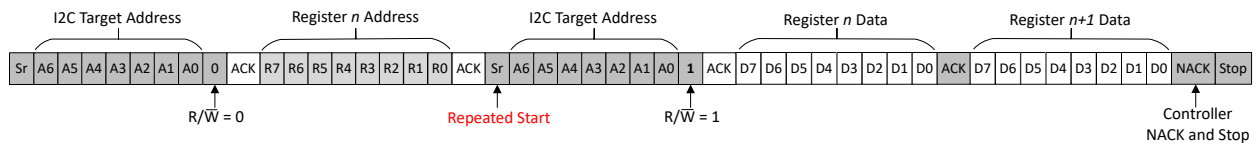


図 6-2. FAN31790 I2C レジスタ インターフェイス

7 レジスタ マップ

すべてのレジスタはそれぞれ 8 ビット (1 バイト) ですが、ページごとに 8 個のレジスタのページにグループ化されます。I2C コントローラは、単一バイトまたは連続バイトの読み取りまたは書き込みを行うことができます。連続するレジスタ バイトを書き込む場合、これらはすべて同じページにある必要があります。ページの最後のレジスタに達して別のバイトが書き込まれると、レジスタ アドレス ポインタはページの先頭にループバックし、そのバイトはページの最初のレジスタに書き込まれます。

連続読み取りは 単一ページに限定されません。連続読み取りは、レジスタ マップが終了するまで続行されます。レジスタ マップの最後のレジスタの後で、アドレスが FFh に達するまで連続的に読み取られると、0xFF が返されます。その後、レジスタ マップの最上位で 0x00 までループバックします。

一部のレジスタのデフォルトリセット状態は、パワーアップ時にハードウェア入力ピンによって設定されます。これらのレジスタのリセット値は X でマーク付けされます。すべてのユーザー バイト レジスタは汎用の揮発性メモリにすぎません。

表 7-1. レジスタ マップ

ADDR	名称	R/W	リセット	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
GLOBAL CONFIGURATION レジスタ											
メモリ ページ 0											
00h	グローバル構成	R/W	0010 0XX0b	実行/スタンバイ 0 = 実行 1 = スタンバイ	リセット: 0 = 通常 1 = リセット	バスタイム アウト 0 = イネーブル	予約済み	OSC: 0 = 内部発振器 1 = 外部水晶振動子	I2C ウォッチドッグ: 00b = ディスエーブル 01b = 5s 10b = 10s 11b = 30s		I2C ウォッチドッグ ステータス 1 = ウォッチドッグ フォルトを検出済み
01h	PWM 周波数	R/W	FREQ_START	PWM4-PWM6 Frequency (IN1 周波数): 0000b = 25Hz 0001b = 30Hz (FREQ_START = GND) 0010b = 35Hz 0011b = 100Hz 0100b = 125Hz 0101b = 149.7Hz 0110b = 1.25kHz 0111b = 1.47kHz (FREQ_START = フローティング) 1000b = 3.57kHz 1001b = 5kHz 1010b = 12.5kHz 1011b = 25kHz (FREQ_START = VCC)				PWM1-PWM3 Frequency (IN1 周波数): 0000b = 25Hz 0001b = 30Hz (FREQ_START = GND) 0010b = 35Hz 0011b = 100Hz 0100b = 125Hz 0101b = 149.7Hz 0110b = 1.25kHz 0111b = 1.47kHz (FREQ_START = フローティング) 1000b = 3.57kHz 1001b = 5kHz 1010b = 12.5kHz 1011b = 25kHz (FREQ_START = VCC)			
02h	ファン 1 構成	R/W	0XX0 0000b	モード: 0 = PWM 1 = RPM	スピンアップ 00b = スピンアップなし 01b = 2 TACH カウントまたは 0.5s 10b = 2 TACH カウントまたは 1s 11b = 2 TACH カウントまたは 2s		制御/モニタ 0 = 制御 1 = 監視のみ	TACH 入力 イネーブル 1 = イネーブル	TACH/ロック回転子 0 = TACH 1 = ロック回転子	ロック回転子極性 0 = Low 1 = High	PWM/TACH 0 = PWM 1 = TACH
03h	ファン 2 構成	R/W	0XX0 0000b	ファン 1 構成と同じ							
04h	ファン 3 構成	R/W	0XX0 0000b	ファン 1 構成と同じ							
05h	ファン 4 構成	R/W	0XX0 0000b	ファン 1 構成と同じ							
06h	ファン 5 構成	R/W	0XX0 0000b	ファン 1 構成と同じ							
07h	ファン 6 構成	R/W	0XX0 0000b	ファン 1 構成と同じ							
メモリ ページ 1											

表 7-1. レジスタ マップ (続き)

ADDR	名称	R/W	リセット	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
08h	ファン 1 ダイナミック	R/W	0100 1100b	速度範囲 (TACH 期間カウント済み) 000b = 1 001b = 2 010b = 4 (デフォルト) 011b = 8 100b = 16 101b = 32 110b = 32 111b = 32			PWM 変化率: 000b = 0ms/LSB (PWM) 000b = 0.9765ms/LSB (RPM) 001b = 1.953125ms/LSB 010b = 3.90625ms/LSB 011b = 7.8125ms/LSB (デフォルト) 100b = 15.625ms/LSB 101b = 31.25ms/LSB 110b = 62.5ms/LSB 111b = 125ms/LSB			非対称変化率 1 = イネーブル	予約済み
09h	ファン 2 ダイナミック	R/W	0100 1100b	ファン 1 ダイナミックと同じ							
0Ah	ファン 3 ダイナミック	R/W	0100 1100b	ファン 1 ダイナミックと同じ							
0Bh	ファン 4 ダイナミック	R/W	0100 1100b	ファン 1 ダイナミックと同じ							
0Ch	ファン 5 ダイナミック	R/W	0100 1100b	ファン 1 ダイナミックと同じ							
0Dh	ファン 6 ダイナミック	R/W	0100 1100b	ファン 1 ダイナミックと同じ							
0Eh	ユーザー バイト	R/W	0000 0000b								
0Fh	ユーザー バイト	R/W	0000 0000b								
FAN FAULT レジスタ				ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
メモリ ページ 2											
10h	ファン フォルト ステータス 2	R	0000 0000b	予約済み	予約済み	ファン 12 フォルト 1 = フォルト	ファン 11 フォルト 1 = フォルト	ファン 10 フォルト 1 = フォルト	ファン 9 フォルト 1 = フォルト	ファン 8 フォルト 1 = フォルト	ファン 7 フォルト 1 = フォルト
11h	ファン フォルト ステータス 1	R	0000 0000b	予約済み	予約済み	ファン 6 フォルト 1 = フォルト	ファン 5 フォルト 1 = フォルト	ファン 4 フォルト 1 = フォルト	ファン 3 フォルト 1 = フォルト	ファン 2 フォルト 1 = フォルト	ファン 1 フォルト 1 = フォルト
12h	ファン フォルト マスク 2	R/W	0011 1111b	予約済み	予約済み	ファン 12 マスク 1 = マスク	ファン 11 マスク 1 = マスク	ファン 10 マスク 1 = マスク	ファン 9 マスク 1 = マスク	ファン 8 マスク 1 = マスク	ファン 7 マスク 1 = マスク
13h	ファン フォルト マスク 1	R/W	0011 1111b	予約済み	予約済み	ファン 6 マスク 1 = マスク	ファン 5 マスク 1 = マスク	ファン 4 マスク 1 = マスク	ファン 3 マスク 1 = マスク	ファン 2 マスク 1 = マスク	ファン 1 マスク 1 = マスク
14h	ファン障害 オプション/ シーケンシャル スタート	R/W	0100 0101b	シーケンシャル スタート遅延 000b = 0s 001b = 250ms 010b = 500ms 011b = 1s 100b = 2s 101b、110b、111b = 4s			予約済み	ファン障害オプション 00b = デューティ サイクル = 0% (障害時) 01b = フォルト時も PWM または RPM モードでの動作を継続。10b = デューティ サイクル = 100% (障害時) 11b = マスクされていないファン障害時にすべてのファンが 100%。			ファン フォルト キュー 00b = 1 フォルト 01b = 2 フォルト 10b = 4 フォルト 11b = 6 フォルト
15h	ユーザー バイト	R/W	0000 0000b								
16h	ユーザー バイト	R/W	0000 0000b								
17h	ユーザー バイト	R/W	0000 0000b								

表 7-2. レジスタ マップ (続き)

ADDR	名称	R/W	リセット	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
TACH & PWM STATUS レジスタ											
メモリ ページ 3											
18h	TACH 1 カウント	MSB	R	1111 1111b	データ						
19h		LSB	R	1110 0000b	データ				R-0h		
1Ah	TACH 2 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
1Bh		LSB	R	1110 0000b							
1Ch	TACH 3 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
1Dh		LSB	R	1110 0000b							
1Eh	TACH 4 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
1Fh		LSB	R	1110 0000b							
メモリ ページ 4											
20h	TACH 5 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
21h		LSB	R	1110 0000b							
22h	TACH 6 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
23h		LSB	R	1110 0000b							
24h	TACH 7 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
25h		LSB	R	1110 0000b							
26h	TACH 8 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
27h		LSB	R	1110 0000b							
メモリ ページ 5											
28h	TACH 9 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
29h		LSB	R	1110 0000b							
2Ah	TACH 10 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
2Bh		LSB	R	1110 0000b							
2Ch	TACH 11 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
2Dh		LSB	R	1110 0000b							
2Eh	TACH 12 カウント	MSB	R	1111 1111b	TACH 1 カウントと同じ						
2Fh		LSB	R	1110 0000b							
メモリ ページ 6											
30h	PWMOUT 1 デューティサイクルステータス	MSB	R	0000 0000b	データ						
31h		LSB	R	0000 0000b	データ				R-0h		
32h	PWMOUT 2 デューティサイクルステータス	MSB	R	0000 0000b	PWMOUT 1 デューティサイクルと同じ						
33h		LSB	R	0000 0000b							
34h	PWMOUT 3 デューティサイクルステータス	MSB	R	0000 0000b	PWMOUT 1 デューティサイクルと同じ						
35h		LSB	R	0000 0000b							
36h	PWMOUT 4 デューティサイクルステータス	MSB	R	0000 0000b	PWMOUT 1 デューティサイクルと同じ						
37h		LSB	R	0000 0000b							
メモリ ページ 7											
38h	PWMOUT 5 デューティサイクルステータス	MSB	R	0000 0000b	PWMOUT 1 デューティサイクルと同じ						
39h		LSB	R	0000 0000b							

表 7-2. レジスタ マップ (続き) (続き)

ADDR	名称	R/W	リセット	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
3Ah	PWMOUT 6 デューティ サイクル ステータス	MSB	R	0000 0000b	PWMOUT 1 デューティ サイクルと同じ						
3Bh		LSB	R	0000 0000b							
3Ch	予約済み		R	0000 0000b	R-0h						
3Dh	予約済み		R	0000 0000b	R-0h						
3Eh	予約済み		R	0000 0000b	R-0h						
3Fh	予約済み		R	0000 0000b	R-0h						
PWM DUTY CYCLE CONTROL レジスタ				ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
メモリ ページ 8											
40h	PWMOUT1 ターゲット デューティ サイクル	MSB	R/W	PWM_START	データ						
41h		LSB	R/W	PWM_START	データ	予約済み					
42h	PWMOUT2 ターゲット デューティ サイクル	MSB	R/W	PWM_START	PWMOUT 1 ターゲット デューティ サイクルと同じ						
43h		LSB	R/W	PWM_START							
44h	PWMOUT3 ターゲット デューティ サイクル	MSB	R/W	PWM_START	PWMOUT 1 ターゲット デューティ サイクルと同じ						
45h		LSB	R/W	PWM_START							
46h	PWMOUT4 ターゲット デューティ サイクル	MSB	R/W	PWM_START	PWMOUT 1 ターゲット デューティ サイクルと同じ						
47h		LSB	R/W	PWM_START							
メモリ ページ 9											
48h	PWMOUT5 ターゲット デューティ サイクル	MSB	R/W	PWM_START	PWMOUT 1 ターゲット デューティ サイクルと同じ						
49h		LSB	R/W	PWM_START							
4Ah	PWMOUT6 ターゲット デューティ サイクル	MSB	R/W	PWM_START	PWMOUT 1 ターゲット デューティ サイクルと同じ						
4Bh		LSB	R/W	PWM_START							
4Ch	ユーザー バイト		R/W	0000 0000b							
4Dh	ユーザー バイト		R/W	0000 0000b							
4Eh	ユーザー バイト		R/W	0000 0000b							
4Fh	ユーザー バイト		R/W	0000 0000b							
TACH TARGET COUNT レジスタ				ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
メモリ ページ 10											
50h	TACH 1 ターゲット カウント	MSB	R/W	0011 1100b	データ						
51h		LSB	R/W	0000 0000b	データ	予約済み					
52h	TACH 2 ターゲット カウント	MSB	R/W	0011 1100b	TACH 1 ターゲット カウントと同じ						
53h		LSB	R/W	0000 0000b							
54h	TACH 3 ターゲット カウント	MSB	R/W	0011 1100b	TACH 1 ターゲット カウントと同じ						
55h		LSB	R/W	0000 0000b							
56h	TACH 4 ターゲット カウント	MSB	R/W	0011 1100b	TACH 1 ターゲット カウントと同じ						
57h		LSB	R/W	0000 0000b							
メモリ ページ 11											
58h	TACH 5 ターゲット カウント	MSB	R/W	0011 1100b	TACH 1 ターゲット カウントと同じ						
59h		LSB	R/W	0000 0000b							
5Ah	TACH 6 ターゲット カウント	MSB	R/W	0011 1100b	TACH 1 ターゲット カウントと同じ						
5Bh		LSB	R/W	0000 0000b							
5Ch	ユーザー バイト		R/W	0000 0000b							

表 7-2. レジスタ マップ (続き) (続き)

ADDR	名称	R/W	リセット	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
5Dh	ユーザー バイト	R/W	0000 0000b								
5Eh	ユーザー バイト	R/W	0000 0000b								
5Fh	ユーザー バイト	R/W	0000 0000b								
WINDOW レジスタ				ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
メモリ ページ 12											
60h	ウィンドウ 1	R/W	0000 0000b	データ							
61h	ウィンドウ 2	R/W	0000 0000b	ウィンドウ 1 と同じ							
62h	Window 3	R/W	0000 0000b	ウィンドウ 1 と同じ							
63h	ウィンドウ 4	R/W	0000 0000b	ウィンドウ 1 と同じ							
64h	ウィンドウ 5	R/W	0000 0000b	ウィンドウ 1 と同じ							
65h	ウィンドウ 6	R/W	0000 0000b	ウィンドウ 1 と同じ							
66h	ユーザー バイト	R/W	0000 0000b								
67h	ユーザー バイト	R/W	0000 0000b								
DEVICE REVISION レジスタ				ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
メモリ ページ 13											
68h	デバイス メジャー リビジョン	R	0000 0001b	初期メジャー リビジョン = 0x01							
69h	デバイス マイナー リビジョン	R	0000 0000b	初期マイナー リビジョン = 0x00							
6Ah	デバイス ID	R	0000 0000b	デバイス識別子。0x00 = FAN31790							

8 レジスタの説明

レジスタ マップ に、FAN31790 のメモリ マップトレジスタを示します。

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 8-1 に、このセクションでアクセス タイプに使用しているコードを示します。

表 8-1. アクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

8.1 Global Configuration レジスタ

8.1.1 Global Configuration レジスタ (アドレス = 00h) [リセット = 0010 0xx0b]

図 8-1 に、Global Configuration レジスタを示します。表 8-2 に、その説明を示します。

レジスタ マップ に戻ります。

レジスタ動作を制御するレジスタ

図 8-1. Global Configuration レジスタ

7	6	5	4	3	2	1	0
実行/スタンバイ	リセット	バス タイムアウト	予約済み	OSC	I2C ウォッチドッグ		I2C ウォッチドッグ スタータス
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h		R/W-0h

表 8-2. Global Configuration レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	実行/スタンバイ	R/W	0b	デバイスをスタンバイ モードにします。スタンバイ モードに入ると、すべての PWM デューティ サイクルが 0 に設定され、ファン障害検出が停止します。ただし、 <code>FULL_SPEED</code> 入力を Low に駆動すると、実行ビットの状態に関係なく、有効化されているすべての PWMOUT 出力が High (100% デューティ サイクル) に強制されます。0h = 実行 0h = スタンバイ
6	リセット	R/W	0b	ファン コントローラをリセットします。このビットは自動的にリセットされ、読み取りの際に常に 0 を返します。0h = 通常動作 1h = すべてのレジスタを POR 値にリセット
5	バス タイムアウト	R/W	0b	I2C バス タイムアウト。SDA が 35ms 以上 Low になると、I2C インターフェイスはリセットされます。0h = イネーブル 1h = ディスエーブル
4	予約済み	R/W	0b	
3	OSC	R/W	0b	内蔵発振器と 32.768kHz 外部水晶振動子/セラミック共振器のどちらかを使用して発振器 ソースを選択します。TACH カウントおよび CLKOUT ピンのソースに使用されます。より高い精度が必要な場合は、水晶振動子またはセラミック共振器を使用します。内部発振器から外部水晶振動子に切り替える場合、水晶振動子が起動するまで、デバイスは内部発振器から動作します。水晶振動子が損傷した場合、または発振器が起動しない場合は、デバイスは内部発振器から動作を継続します。0h = 内部発振器 (パワーオン時のデフォルト) 1h = 32.768kHz 外部水晶振動子

表 8-2. Global Configuration レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
2-1	I2C ウォッチドッグ	R/W	WD_START ピン	ウォッチドッグ構成。有効にすると、有効な I2C トランザクションによって WDT が再起動されます。ウォッチドッグ期間にホストとファン コントローラの間で有効なトランザクションが存在しない場合、すべてのファン PWM 出力は 100% になります。WDT タイムアウト後に有効な I2C トランザクションが発生すると、ファン コントローラは以前の構成に戻ります。WDT の介入を避けるため、ホストがファン コントローラと定期的に通信していることを確認してください。パワーアップ時のウォッチドッグ動作は WD_START ピンによって制御されます。00h = ディスエーブル (WD_START = GND の場合のデフォルト) 01h = 5s タイムアウト期間 10h = 10s タイムアウト期間 11h = 30s タイムアウト期間 (WD_START = VCC の場合のデフォルト)
0	I2C ウォッチドッグ ステータス	R/W	0b	ウォッチドッグ タイマの現在のステータス。このビットに 0 を書き込むとクリアします。0h = ウォッチドッグ非アクティブ/ウォッチドッグ期間内に I2C トランザクションが発生しました。1h = ウォッチドッグトリガ。I2C トランザクション間の時間を超えました。

8.1.2 PWM Frequency レジスタ (アドレス = 01h) [リセット = 08h]

図 8-2 に、PWM Frequency レジスタを示します。表 8-3 に、その説明を示します。

レジスタ マップ に戻ります。

ブリッジを制御するレジスタ

図 8-2. PWM Frequency レジスタ

7	6	5	4	3	2	1	0
PWM4-PWM6 周波数				PWM1-PWM3 周波数			
R/W - xxxx b				R/W - xxxx b			

表 8-3. PWM Frequency レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-4	PWM4-PWM6 周波数	R/W	FREQ_START	PWM4-PWM6 Frequency (IN1 周波数): 0000b = 25Hz 0001b = 30Hz (FREQ_START = GND) 0010b = 35Hz 0011b = 100Hz 0100b = 125Hz 0101b = 149.7Hz 0110b = 1.25kHz 0111b = 1.47kHz (FREQ_START = フローティング) 1000b = 3.57kHz 1001b = 5kHz 1010b = 12.5kHz 1011b = 25kHz (FREQ_START = VCC)

表 8-3. PWM Frequency レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
3-0	PWM1-PWM3 周波数	R/W	FREQ_START	PWM1-PWM3 Frequency (IN1 周波数): 0000b = 25Hz 0001b = 30Hz (FREQ_START = GND) 0010b = 35Hz 0011b = 100Hz 0100b = 125Hz 0101b = 149.7Hz 0110b = 1.25kHz 0111b = 1.47kHz (FREQ_START = フローティング) 1000b = 3.57kHz 1001b = 5kHz 1010b = 12.5kHz 1011b = 25kHz (FREQ_START = VCC)

8.1.3 Fan X Configuration レジスタ (アドレス = 02h-07h) [リセット = 0xx0 0000b]

図 8-3 に、Fan X Configuration レジスタを示します。表 8-4 に、その説明を示します。

レジスタ マップ に戻ります。

レジスタを複製して、1 ~ 6 個のファンをそれぞれ設定します

図 8-3. Fan X Configuration レジスタ

7	6	5	4	3	2	1	0
モード	スピンアップ		制御/監視	TACH 入力インテグレーション	TACH/ロック回転子極性	ロック回転子極性	PWM/TACH
R/W-0b	R/W-xxb		R/W-0b	R/W-0b	R/W-0b	R/W-0b	R/W-0b

表 8-4. 構成レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	モード	R/W	0b	PWM モードと RPM モードのどちらかを選択します。PWM デューティ サイクルは、関連する PWMOUT Target Duty Cycle レジスタの値によって設定されます。RPM モードでは、PWM デューティ サイクルが調整され、関連する TACH Target Count レジスタに TACH カウント値が生成されます。PWM モードから RPM モードに変更するときに、現在の RPM 値が TACH Target Count レジスタで選択された値と異なる場合、PWM デューティ サイクルは現在の値から開始され、選択されたデューティ サイクル変化率で目的の値に向かってインクリメント/デクリメントします。0 = PWM モード 1 = RPM モード
6-5	スピンアップ	R/W	SPIN_START ピン	スピンアップとは、ファンが最初に起動したときに、PWM のデューティ サイクルが、選択可能な期間または時間、または 2 TACH パルスが検出されるまで 100% になります。これは、ファンが初期起動位相を通過できるようにするためのものです。スピンアップ後、デューティ サイクルは PWMOUT Target Duty Cycle レジスタの値になります。スピンアップのリセット状態は、SPIN_START ピンの状態により、パワーアップ時に設定されます。00b = スピンアップなし (SPIN_START = GND) 01b = 2 TACH カウントまたは 0.5s (SPIN_START = 未接続) 10b = 2 TACH カウントまたは 1s (SPIN_START = VCC) 11b = 2 TACH カウントまたは 2s
4	制御/監視	R/W	0b	0 = 制御ファン速度 1 = 監視のみ。その他の設定に関係なく、関連するデューティ サイクル = 0%。ビット 3 により有効化されている場合、関連する TACH またはロック回転子を監視します。

表 8-4. 構成レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
3	TACH 入力イネーブル	R/W	0b	関連する TACH 入力機能とファンフォルト検出を有効化します (RPM モードで自動的に有効化)。無効化されており、TACH 入力を使用されていない場合、ビット 1 および 2 は無視されます。0 = ディスエーブル 1 = イネーブル
2	TACH/ロック回転子極性	R/W	0b	TACH 入力機能を TACH カウントまたはロック回転子として選択します。ロック回転子モードでは、関連する TACH 入力のアサートされると、ファンが停止したことを示します。0 = TACH 1 = ロック回転子
1	ロック回転子極性	R/W	0b	関連する TACH 入力が入力ロック回転子モードで Low または High の場合、ファンが停止していることを示します。0 = Low 1 = High
0	PWM/TACH モード	R/W	0b	PWM モードと TACH モードのいずれかを選択します。PWM モードでは、関連する PWMOUT によって、ファン速度制御用の PWM 波形が生成されます。TACH モードでは、関連する PWMOUT は TACH 入力になり、そのチャンネル番号は PWMOUT チャンネルの数に 6 を加えた値になります。0 = PWM 1 = TACH

8.1.4 Fan X Dynamics レジスタ (アドレス = 08h - 0Dh) [リセット = 0100 1100b]

図 8-4 に、Fan X Dynamics レジスタを示します。表 8-5 に、その説明を示します。

レジスタ マップ に戻ります。

PWM 変化率や TACH 測定期間など、ファン速度制御を構成するレジスタ。下表に、表 8-6 および 表 8-7 ビットの機能の詳細を示します。

図 8-4. Fan X Dynamics レジスタ

7	6	5	4	3	2	1	0
速度範囲			PWM 変化率			非対称変化率	予約済み
R-010b			R/W-011b			R/W-0b	R/W-0b

表 8-5. Fan X Dynamics Register レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-5	速度範囲	R/W	010b	<p>デバイスは、1 つ以上のファン タコメータ期間中に内部 8192Hz (fTOSC/4) クロック サイクル数をカウントすることで、ファン速度を決定します (11 ビット カウンタを使用)。下表に示されているように、3 ビットによってファンの公称 RPM 範囲が設定されます。たとえば、設定値を 010b とすると、デバイスは 4 タコメータ期間の完了中に発生する 8192Hz (fTOSC/4) クロック サイクル数をカウントします。ファンの公称速度が 2000RPM で、1 回転あたり 2 個のタコメータパルスがある場合、1 タコメータ期間は公称 15ms で、4 タコメータ期間は 60ms です。したがって、8192Hz (fTOSC/4) クロックの場合、TACH カウントは 491 と等しくなります。ファン速度が公称値の 1/3 の場合、カウントは 1474 です。ファンの公称速度が 1000 RPM の場合、フルスピード TACH カウントは 983 です。公称速度の 1/3 では、4 タコメータ期間で 2948 クロック サイクルとなります。これは最大 11 ビット カウントである 2047 よりも大きいため、このファンには 4 タコメータ期間が多すぎます。代わりに、001 (2 クロック サイクル) の設定を推奨します。</p> <p>下表に、公称ファン速度およびビット 7:5 設定の複数の組み合わせに対するフルスピード タコメータ カウントを示します。網掛けされた組み合わせが最良の結果をもたらします。網掛けされていない組み合わせは一般的に避けるべきです。ビット 7:5 を設定する際の目的は、ファンが対象とする最低速度にあるとき、最大カウント値である 2047 を超過することなく、可能な限り高いタコメータ カウント値が得られるようにすることです。たとえば、目的の最小速度がフルスピードの 1/3 の場合、最大タコメータ カウントは表に記載されている値の 3 倍になります。</p>

表 8-5. Fan X Dynamics Register レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
4-2	PWM 変化率	R/W	011b	<p>PWM デューティ サイクルの変化率を設定します。関連する PWMOUT 出力の PWM デューティ サイクルは、0 からフルスケールまで 512 インクリメントで変化します。変化率ビットは、デューティ サイクル出力をインクリメント/デクリメントする間の時間間隔を決定します。設定に関係なく、変更率が常に 0 になる場合がいくつかあります。</p> <p>RPM モードでは、TACH ターゲット カウント 2047 (7FFh) を選択すると、デューティ サイクルは直ちに 0% になります。フルスケール ターゲット カウントの意図は、ファンを停止させることにあるとみなされます。そのため、直接 0% へと移行することで、高い TACH カウントの状態では制御ループ フィードバックが失われる可能性を回避することができます。低速で 0% まで低下させる必要がある場合は、ファンの実用的な最も遅い値で TACH ターゲット カウントを選択します。このカウントに達すると、2047 (7FF) のカウントを選択することで、直ちに 0% まで駆動が行われます。</p> <p>PWM モードでは、0% のターゲット デューティ サイクルを選択すると、デューティ サイクルは 0% になります。ここでも、ファンをシャットダウンする意図があると仮定されます。低速で 0% まで低下させる必要がある場合は、対象のファンに対して最も遅い実用値のターゲット デューティ サイクルを選択する必要があります。そのデューティ サイクルに達すると、0% のターゲット値を選択することで、直ちに 0% まで駆動が行われます。</p> <p>PWM モードで現在のデューティ サイクルが 0% の場合、新しいターゲット デューティ サイクルを選択すると、直ちにその値にデューティ サイクルが切り替わります。スピニアップが有効になっていると、ファンが最初に回転します。RPM モードで現在のデューティ サイクルが 0% である場合、2047 (7FFh) 未満の新しい TACH ターゲット カウントを選択すると、直ちに PWMOUT Target Duty Cycle レジスタの値になります。この値から、目的の TACH ターゲット カウントを達成するために、必要に応じてデューティ サイクルがインクリメントします。スピニアップが有効になっていると、ファンが最初に回転します。</p>
1	非対称変化率	R/W	0h	0 = 同じ変化率 (デューティ サイクルが増加しているか減少しているを問わず)。1 = 変化率 (デューティ サイクルが減少する際の変化率は、増加する際の半分となる)。
0	予約済み	R/W	0h	予約済み

表 8-6. 速度範囲

BITS 7:5	カウントされた TACH 期間の数	RPM					
		500	1000	2000	4000	8000	16000
000b	1	491 (60ms)	245 (30ms)	122 (15ms)	61 (7.5ms)	30 (3.75ms)	15 (1.87ms)
001b	2	983 (120ms)	491 (60ms)	245 (30ms)	122 (15ms)	61 (7.5ms)	30 (3.75ms)
010b (デフォルト)	4	1966 (240ms)	983 (120ms)	491 (60ms)	245 (30ms)	122 (15ms)	61 (7.5ms)
011b	8	2047 (480ms)	1966 (240ms)	983 (120ms)	491 (60ms)	245 (30ms)	122 (15ms)
100b	16	2047 (960ms)	2047 (480ms)	1966 (240ms)	983 (120ms)	491 (60ms)	245 (30ms)
101b、110b、111b	32	2047 (1920ms)	2047 (960ms)	2047 (480ms)	1966 (240ms)	983 (120ms)	491 (60ms)

表 8-7. PWM 変化率の設定

BITS 4:2	デューティ サイクルが RPM をインクリメントする間の時間 (ms)		33% から 100% (s) までの時間	
	PWM	RPM	PWM	RPM
000b	0	0.9765	0	0.33

表 8-7. PWM 変化率の設定 (続き)

BITS 4:2	デューティ サイクルが RPM をインクリメントする間の時間 (ms)		33% から 100% (s) までの時間	
	PWM	RPM	PWM	RPM
001b	1.95		0.67	
010b	3.91		1.34	
011b (デフォルト)	7.81		2.7	
100b	15.63		5.3	
101b	31.25		10.7	
110b	62.50		21.4	
111b	125.00		42.8	

8.1.5 User Byte レジスタ (アドレス = 0Eh–0Fh, 15h–17h, 4Ch–4Fh, 5Ch–5Fh, 66h–67h) [リセット = 0000 0000b]

図 8-5 に、User Byte レジスタを示します。表 8-8 に、その説明を示します。

レジスタ マップ に戻ります。

ユーザーは、このレジスタを独自の目的で使用できます。

図 8-5. User Byte レジスタ

7	6	5	4	3	2	1	0
汎用ビット							
R/W-0000 0000b							

表 8-8. User Byte レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	汎用ビット	R/W	00000000b	揮発性。これらのビットは、デバイスの動作に影響を与えません。

8.2 Fan Fault レジスタ

8.2.1 Fan Fault Status 2 レジスタ (アドレス = 10h) [リセット = 0000 0000b]

図 8-6 に、Fan Fault Status 2 レジスタを示します。表 8-9 に、その説明を示します。

レジスタ マップ に戻ります。

このレジスタは、TACH 入力として使用されている PWMOUT にのみ適用されます。関連付けられているファンで、「ファン障害」セクションに定義されているフォルトが発生しています。

図 8-6. Fan Fault Status 2 レジスタ

7	6	5	4	3	2	1	0
予約済み		ファン [12-7] フォルト					
R/W-00b		R/W-000000b					

表 8-9. Fan Fault Status 2 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	予約済み	R/W	00b	予約済み

表 8-9. Fan Fault Status 2 レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
5-0	ファン [12-7] フォルト	R/W	000000b	関連付けられているファンで、「ファン障害」セクションに定義されているフォルトが発生しています。ファンフォルトが検出されると、関連付けられるフォルトビットは 1 に設定されます。フォルトビットは、関連付けられているファンの制御レジスタへの PWM ターゲット デューティ サイクルまたは TACH ターゲット カウントの書き込みによってクリアされるまでラッチされるため、短期的なフォルトを識別できません。

8.2.2 Fan Fault Status 1 レジスタ (アドレス = 11h) [リセット = 0000 0000b]

図 8-7 に、Fan Fault Status 1 レジスタを示します。表 8-10 に、その説明を示します。

レジスタ マップ に戻ります。

このレジスタは、TACH 入力として使用されている PWMOUT にのみ適用されます。関連付けられているファンで、「ファン障害」セクションに定義されているフォルトが発生しています。

図 8-7. Fan Fault Status 1 レジスタ

7	6	5	4	3	2	1	0
予約済み			ファン [6-1] フォルト				
R/W-00b			R/W-000000b				

表 8-10. Fan Fault Status 1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	予約済み	R/W	00b	予約済み
5-0	ファン [6-1] フォルト	R/W	000000b	関連付けられているファンで、「ファン障害」セクションに定義されているフォルトが発生しています。ファンフォルトが検出されると、関連付けられるフォルトビットは 1 に設定されます。フォルトビットは、ファンの制御レジスタへの PWM ターゲット デューティ サイクルまたは TACH ターゲット カウントの書き込みによってクリアされるまでラッチされるため、短期的なフォルトを識別できません。

Fan Fault Mask 2 レジスタ (アドレス = 12h) [リセット = 0011 1111b]

図 8-8 に、Fan Fault Mask 2 レジスタを示します。表 8-11 に、その説明を示します。

レジスタ マップ に戻ります。

このレジスタは、TACH 入力として使用されている PWMOUT にのみ適用されます。

図 8-8. Fan Fault Mask 2 レジスタ

7	6	5	4	3	2	1	0
予約済み			ファン [12-7] マスク				
R/W-00b			R/W-111111b				

表 8-11. Fan Fault Mask 2 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	予約済み	R/W	00b	予約済み

表 8-11. Fan Fault Mask 2 レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
5-0	ファン [12-7] マスク	R/W	111111b	これらのビットは、選択されたファンにおけるフォルトが $\overline{\text{FAN_FAIL}}$ 出力をアサートしないように、そのフォルトをマスクします。引き続きフォルトがフォルト ステータス ビットによって示されます。 0: マスクなし。 1: マスク。(デフォルト) ファンがフォルト状態になると、PWM 動作は Failed Fan Options レジスタによって制御されます。

Fan Fault Mask 1 レジスタ (アドレス = 13h) [リセット = 0011 1111b]

図 8-9 に、Fan Fault Mask 1 レジスタを示します。表 8-12 に、その説明を示します。

レジスタ マップ に戻ります。

図 8-9. Fan Fault Mask 1 レジスタ

7	6	5	4	3	2	1	0
予約済み			ファン [6-1] マスク				
R/W-00b			R/W-111111b				

表 8-12. Fan Fault Mask 1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	予約済み	R/W	00b	予約済み
5-0	ファン [6-1] フォルト		111111b	これらのビットは、選択されたファンにおけるフォルトが $\overline{\text{FAN_FAIL}}$ 出力をアサートしないように、そのフォルトをマスクします。引き続きフォルトがフォルト ステータス ビットによって示されます。 0: マスクなし。 1: マスク。(デフォルト) ファンがフォルト状態になると、PWM 動作は Failed Fan Options レジスタによって制御されます。

Failed Fan Options/Sequential Start レジスタ (アドレス = 14h) [リセット = 0100 0101b]

図 8-10 に、Failed Fan Options/Sequential Start レジスタを示します。表 8-13 に、その説明をに示します。

レジスタ マップ に戻ります。

図 8-10. Failed Fan Options/Sequential Start レジスタ

7	6	5	4	3	2	1	0
シーケンシャル スタート遅延		予約済み	ファン障害オプション		ファンフォルトキュー		
R/W-010b		R/W-0b	R/W-01b		R/W-01b		

表 8-13. Failed Fan Options/Sequential Start レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-5	シーケンシャル スタート遅延	R/W	010h	関連付けられるスタート遅延の後にチャンネルがアクティブになるまで、フォルトは監視されないことに注意してください。これらのビットは、シーケンシャル ファン スタートの際の時間遅延を選択します。 000h: 0s 001h: 250ms 010h: 500ms 011h: 1s 100h: 2s 101b: 4s 110b: 4s 111b: 4s
4	予約済み		0h	
3-2	ファン障害オプション	R/W	01h	これらのビットは、ファン障害後のデューティサイクル動作を選択します。 00h: 0% (ファン障害時) 01h: 現在の PWM モードまたは RPM モード動作を継続します。 10h: 100% (ファン障害時)。 11h: マスクされていないファン障害が発生すると、すべてのファンが 100% になります
1-0	ファンフォルトキュー	R/W	01h	これらのビットは、ファン障害を判断するために必要となる連続フォルト検出回数を選択します。選択された数のフォルト検出が発生すると、FAN_FAIL 出力がアサートされます (ファンでフォルト検出がマスクされていない場合)。注: ファンフォルトキュービットは、ロック回転子ファン障害検出には影響しません。 00h: 1 01h: 2 10h: 4 11h: 6

8.3 TACH & PWM Status レジスタ

8.3.1 TACH X Count レジスタ (アドレス = 18h-2Fh) [リセット MSB = FFh & LSB = E0h]

TACH x カウントは 11 ビット ウント値で、一度に 2 個のレジスタにストレッチされます。これらは [図 8-11](#) および [図 8-12](#) に示されており、ビットについては [表 8-14](#) に説明が記載されています。

[レジスタ マップ](#) に戻ります。

TACH 1 Count レジスタ (18h-19h)	TACH 5 Count レジスタ (20h-21h)	TACH 9 Count レジスタ (28h-29h)
TACH 2 Count レジスタ (1Ah-1Bh)	TACH 6 Count レジスタ (22h-23h)	TACH 10 Count レジスタ (2Ah-2Bh)
TACH 3 Count レジスタ (1Ch-1Dh)	TACH 7 Count レジスタ (24h-25h)	TACH 11 Count レジスタ (2Ch-2Dh)
TACH 4 Count レジスタ (1Eh-1Fh)	TACH 8 Count レジスタ (26h-27h)	TACH 12 Count レジスタ (2Eh-2Fh)

TACH Count レジスタは 11 ビットの左揃え形式で、2 バイトに格納されています。カウント期間中にカウントされた関連する 8192Hz クロック パルスの数を示します。

図 8-11. TACH X Count MSB レジスタ

7	6	5	4	3	2	1	0
TACH カウントビット 10-3							
R-1111 1111b							

図 8-12. TACH X Count LSB レジスタ

7	6	5	4	3	2	1	0
TACH カウント ビット 2-0				予約済み			
R-111b				R-0 0000b			

表 8-14. TACH X Count フィールドの説明

ビット	フィールド	タイプ	リセット	説明
MSB レジスタ:				カウント期間中にカウントされた関連する 8192Hz (fTOSC/4) クロック パルスの数を示します。TACH Count レジスタは 11 ビットの左揃え形式で、2 バイトに格納されています。下位 5 ビットは常に 0 を返します。スプリアスタ コメータ 遷移によるノイズを最小限に抑えるため、tTACHMIN より小さいパルスは無視されます。
7-0	TACH カウント ビット 10-3	R	11111111b	
LSB レジスタ:				TACH 7 Count レジスタから TACH 12 Count レジスタは、TACH 入力として使用されている PWMOUT にのみ適用されます。
7-5	TACH カウント ビット 2-0	R	111b	
4-0	予約済み	R	0b	

8.3.2 PWMOUT X Duty Cycle Status レジスタ (アドレス = 30h–3Bh) [リセット MSB = 00h & LSB = 00h]

PWMOUT X Duty Cycle Status レジスタは 図 8-13 および 図 8-14 に示されており、ビットについては 表 8-15 に説明が記載されています。

レジスタ マップ に戻ります。

PWMOUT 1 Duty Cycle Status レジスタ (30h–31h)	PWMOUT 4 Duty Cycle Status レジスタ (36h–37h)
PWMOUT 2 Duty Cycle Status レジスタ (32h–33h)	PWMOUT 5 Duty Cycle Status レジスタ (38h–39h)
PWMOUT 3 Duty Cycle Status レジスタ (34h–35h)	PWMOUT 6 Duty Cycle Status レジスタ (3Ah–3Bh)

これは、関連付けられている PWM 出力の実際の現在の PWM デューティ サイクルを示すステータスのみのレジスタです。これは、0 ~ 511 の範囲の 9 ビットの左揃え値で、2 バイトに格納されています。

図 8-13. PWMOUT X Duty Cycle Status MSB レジスタ

7	6	5	4	3	2	1	0
PWMOUT デューティ サイクル ビット 8-1							
R-0000 0000b							

図 8-14. PWMOUT X Duty Cycle Status LSB レジスタ

7	6	5	4	3	2	1	0
PWMOUT デューティ サイクル ビット 0	0	0	0	0	0	0	0
R-0b	R- 000 0000b						

表 8-15. PWMOUT X Duty Cycle Status レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
MSB レジスタ:				
7-0	PWMOUT デューティ サイクル ビット 8-1	R	00000000b	これは、0 ~ 511 の範囲の 9 ビットの左揃え値で、2 バイトに格納されています。このレジスタは、関連付けられている PWM 出力の実際の PWM デューティ サイクルを示します。値が 511 (10 進) の場合、デューティ サイクルは 100% になります。6:1 ビットは常に 0 を返します。関連する PWMOUT が TACH 入力として使用されている場合、このレジスタは適用されません。レジスタ値は、ファンのデューティ サイクルに変換されます。
LSB レジスタ:				
7	PWMOUT デューティ サイクル ビット 0	R	0b	
6-0	予約済み	R	0000 000b	常に 0 を返します。

8.4 PWM Duty Cycle Control レジスタ

8.4.1 PWMOUT x Target Duty Cycle レジスタ (アドレス = 40h-4Bh) [リセット MSB = XXXX XXXXb & LSB = X000 0000b]

図 8-15 に、PWMOUT X Target Duty Cycle レジスタを示します。表 8-16 に、その説明を示します。

レジスタ マップ に戻ります。

PWMOUT 1 Target Duty Cycle レジスタ (40h–41h)	PWMOUT 4 Target Duty Cycle レジスタ (46h–47h)
PWMOUT 2 Target Duty Cycle レジスタ (42h–43h)	PWMOUT 5 Target Duty Cycle レジスタ (48h–49h)
PWMOUT 3 Target Duty Cycle レジスタ (44h–45h)	PWMOUT 6 Target Duty Cycle レジスタ (4Ah–4Bh)

これは、0 ~ 511 の範囲の 9 ビットの左揃え値で、2 バイトに格納されています。

図 8-15. PWMOUT x Target Duty Cycle レジスタ

7	6	5	4	3	2	1	0
PWMOUT ターゲット デューティ サイクル ビット 8-1							
R/W-xxxx xxxxb							

図 8-16. PWMOUT x Target Duty Cycle レジスタ

7	6	5	4	3	2	1	0
PWMOUT ターゲット デューティ サイクル ビット 0	予約済み						
R/W-xb	R/W- 000 0000b						

表 8-16. PWMOUT x Target Duty Cycle フィールドの説明

ビット	フィールド	タイプ	リセット	説明
MSB レジスタ:				
7-0	PWMOUT ターゲット デューティ サイクル ビット 8-1	R/W	PWM_START1 および PWM_START0	これは、0 ~ 511 の範囲の 9 ビットの左揃え値で、2 バイトに格納されています。PWM モードでは、これら 2 個のレジスタに目的の PWM デューティ サイクルを書き込みます。次に、デバイスは、PWM デューティ サイクル変化率ビットで決定される速度で、デューティ サイクルをこの値までインクリメントします。RPM モードでは、このレジスタに含まれる値は、スピニング直後、または TACH ターゲット カウントを 2047 (7FF) から 2047 (7FF) 未満の任意の値に変更した直後の PWMOUT デューティ サイクルです。たとえば、ファンが現在停止しており、かつスピニング機能が無効化されている状態で、フルスケール ファン速度の 60% に相当する新たな TACH ターゲット カウントが選択される場合を想定します。このとき、新たな TACH ターゲット カウントが選択された直後にデューティ サイクルが即座に 60% へ移行し、そのデューティ サイクル値を起点として RPM 制御ループが開始されるように、プログラムを設定することが可能です。レジスタ値は、ファンのデューティ サイクルに変換されます。
LSB レジスタ:				
7	PWMOUT ターゲット デューティ サイクル ビット 0	R/W	PWM_START1 および PWM_START0	
6-0	予約済み	R/W	0000000b	常に 0 を返します。

POR でのターゲット デューティ サイクルは、PWM_START0 と PWM_START1 入力の状態によって以下のように決まります。

表 8-17. PWMOUT ターゲット デューティ サイクル PWM_STARTx ピン設定

POR 条件		PWM デューティ サイクル (%)
PWM_START0	PWM_START1	
GND	GND	0
GND	未接続	30
GND	VCC	40
未接続	GND	50
未接続	VCC	60
VCC	GND	75
VCC	VCC	100

8.5 TACH Target Count レジスタ

8.5.1 TACH x Target Count レジスタ (アドレス = 50h–5Bh) [リセット MSB = 3Ch & LSB= 00h]

TACH X Target Count レジスタは 図 8-17 および 図 8-18 に示されており、ビットについては 表 8-18 に説明が記載されています。

[レジスタ マップ](#) に戻ります。

TACH 1 Target Count レジスタ (50h–51h)	TACH 4 Target Count レジスタ (56h–57h)
TACH 2 Target Count レジスタ (52h–53h)	TACH 5 Target Count レジスタ (58h–59h)
TACH 3 Target Count レジスタ (54h–55h)	TACH 6 Target Count レジスタ (5Ah–5Bh)

これは 11 ビットの左揃え値で、2 バイトに格納されています。カウント期間中にカウントされた目的の 8192Hz クロック パルスの数を示します。

図 8-17. TACH x Target Count MSB レジスタ

7	6	5	4	3	2	1	0
TACH ターゲット カウント ビット 10-3							

図 8-17. TACH x Target Count MSB レジスタ (続き)

7	6	5	4	3	2	1	0
R/W-0011 1100b							

図 8-18. TACH x Target Count LSB レジスタ

7	6	5	4	3	2	1	0
TACH ターゲット カウント ビット 2-0				予約済み			
R/W-000b				R/W-00 0000b			

表 8-18. TACH x Target Count フィールドの説明

ビット	フィールド	タイプ	リセット	説明
MSB レジスタ:				
7-0	TACH ターゲット カウント ビット 10-3	R/W	00111100b	これは 11 ビットの左揃え値で、2 バイトに格納されています。カウント期間中にカウントされた目的の 8192Hz クロック パルスの数を示します。RPM モードでは、目的のタコメータ カウントをこのレジスタに書き込みます。次に、デバイスは関連する PWM デューティ サイクルを調整して、このタコメータ カウントを実現します。PWM モードでは、このレジスタはファン制御アルゴリズムの一部としては使用されません。PWM モードと RPM モードの両方で、このレジスタはファン フォルトを判定するために使用されます。詳細については、Fan Faults レジスタの説明を参照してください。PWM モードから RPM モードに変更するとき、RPM モードに変更する前に、このレジスタを現在の TACH カウントでロードすると、最適な結果が得られます。特定の RPM に対する TACH ターゲット カウントは、以下の式で求められます。TACH カウント = (60/NP x RPM) x SR x 8192。以下の場合: NP = 1 回転あたりの TACH パルス数 SR = 1、2、4、8、16、32 (関連する Fan Dynamics レジスタの速度範囲ビット情報を参照)
LSB レジスタ:				
7-5	TACH ターゲット カウント ビット 2-0	R/W	000b	
4-0	予約済み	R/W	00000b	常に 0 を返します。

8.6 Window レジスタ

8.6.1 Window X レジスタ (アドレス = 60h-65h) [リセット = 00h]

図 8-19 に、Window X レジスタを示します。表 8-19 に、その説明を示します。

レジスタ マップ に戻ります。

Window 1 レジスタ アドレス = 60h	Window 4 レジスタ アドレス = 63h
Window 2 レジスタ アドレス = 61h	Window 5 レジスタ アドレス = 64h
Window 3 レジスタ アドレス = 62h	Window 6 レジスタ アドレス = 65h

RPM モードでのみ使用されます。PWM の変化率が現在のステップ サイズから 1 LSB に低下したとき、これらのレジスタはターゲット TACH カウント値の前後のウィンドウのサイズを設定します。

図 8-19. Window X レジスタ

7	6	5	4	3	2	1	0
TACH カウントのウィンドウ サイズ							
R/W-0000 0000b							

S

表 8-19. Window X フィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	TACH カウントのウィンドウ サイズ	R/W	00000000b	<p>ファンの速度が RPM モードでターゲット速度に近いとき、つまり TACH カウントが対応する TACH ターゲット カウントに近いとき、多くの場合、PWM デューティ サイクルの変化率を遅くすることで、制御ループ ダイナミクスを改善できます。これは次のように動作します。まず、カウント「ウィンドウ」の値を設定し、適切な Window レジスタに保存します。RPM モードでは、現在の TACH カウントとターゲット TACH カウントの差を計算します。この差の絶対値が Window レジスタの値より小さい場合、PWM デューティ サイクルの更新レートは秒あたり 1 LSB に低速化されます。現在の TACH カウントがウィンドウ外になると、デューティ サイクルの変化率は選択された値に戻ります。注: PWM モードで動作している場合、ウィンドウ値は通常 0 に設定されます。</p>

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 代表的なアプリケーション

9.1.1 回路図

TI は、 C_{VDD} をデバイス ピンにできるだけ近づけて VDD/VSS 間に接続することを推奨します。許容誤差 $\pm 20\%$ 以上の低 ESR コンデンサを使用する必要があります。0.1 μ F コンデンサが 1 つあれば十分ですが、より容量の大きなコンデンサや複数のコンデンサを使用することも可能です。

FAN_FAIL はオープンドレイン出力ピンであり、3.3V プルアップ抵抗が必要で、他のオープンドレイン フォルト通知ピンに接続できます。

32.768kHz の低周波フィルタは必要ありませんが、PWM および TACH カウントの精度をより厳密にするために使用できます。使用する場合は、外部 12pF 負荷コンデンサが必要です。標準的な水晶振動子レイアウト規格を使用します。CLKOUT は常に 32.768kHz 出力クロックであり、実装して有効にしていれば、低周波数水晶振動子の内部発振器から出力されます。CLKOUT を使用しない場合は、フローティングのままにします。

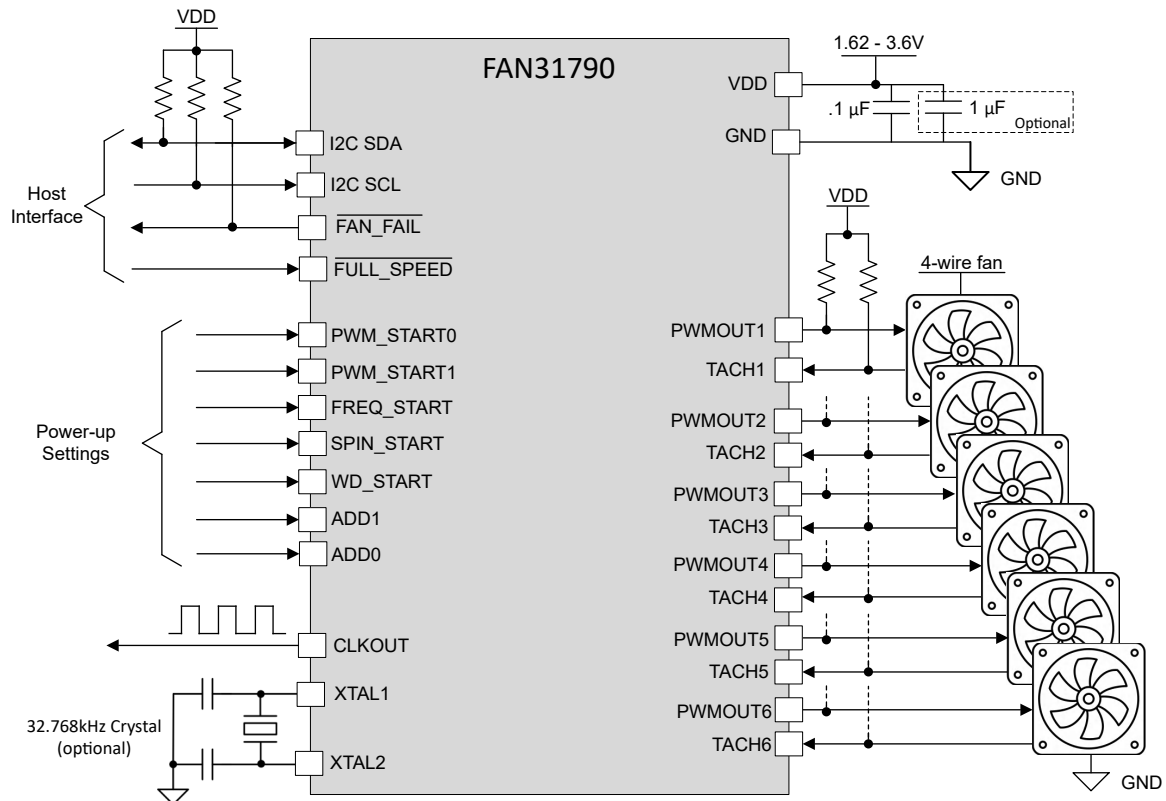
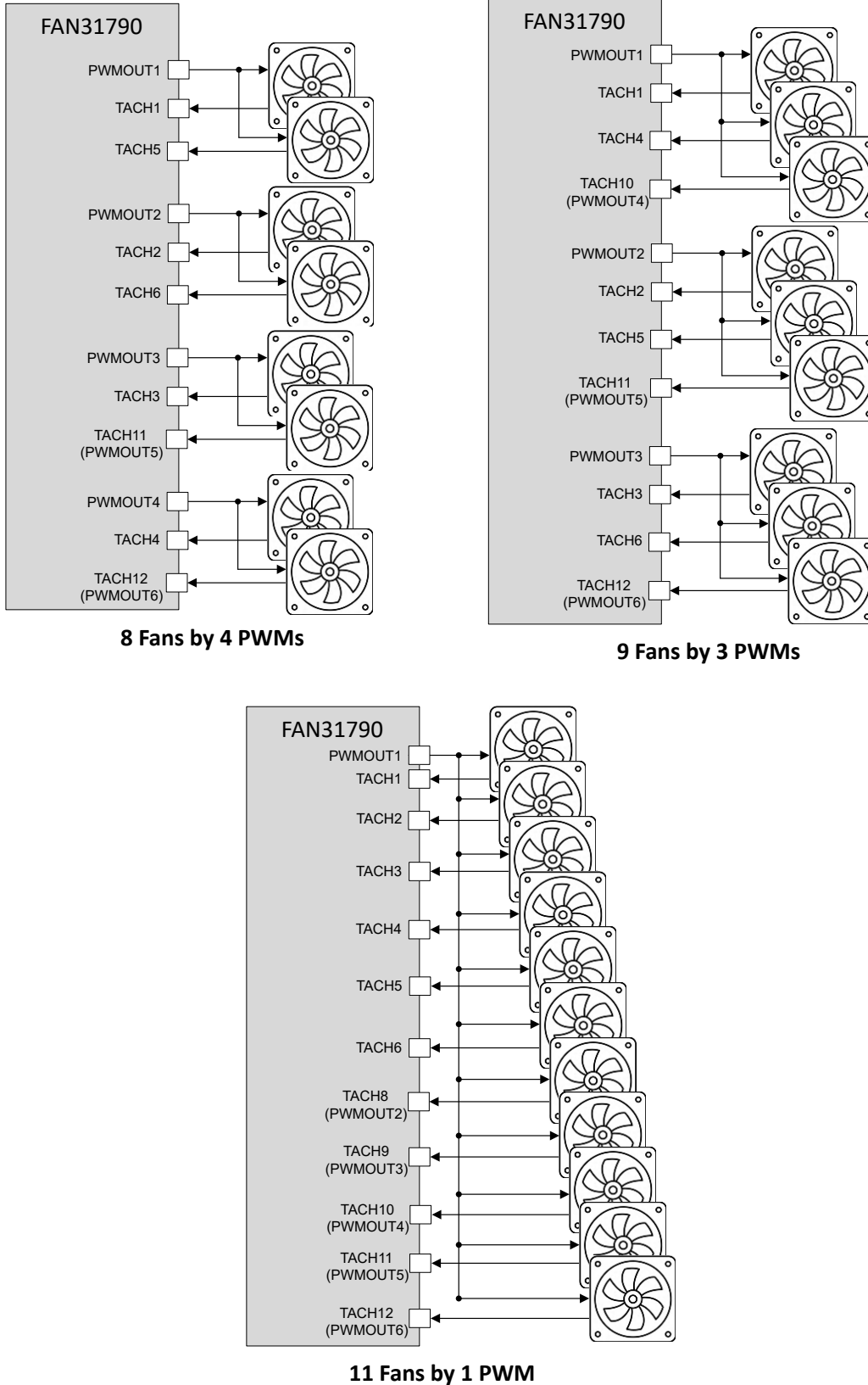


図 9-1. アプリケーション回路図

9.1.2 構成例

上記の例では、6 台のファンを個別に制御および監視していますが、FAN31790 は構成において非常に柔軟性があります。より多くのファンを監視できますが、PWMOUTx ピンを追加の TACH 入力に切り替えることで、全体的な制御量を減

らすことができます。極端な場合は、PWM 出力が残っていない状態で 12 台のファンを監視しています。ここでは、一般的な構成例をいくつか紹介します。



10 デバイスおよびドキュメントのサポート

10.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

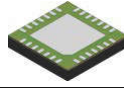
11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
April 2026	*	初版リリース

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

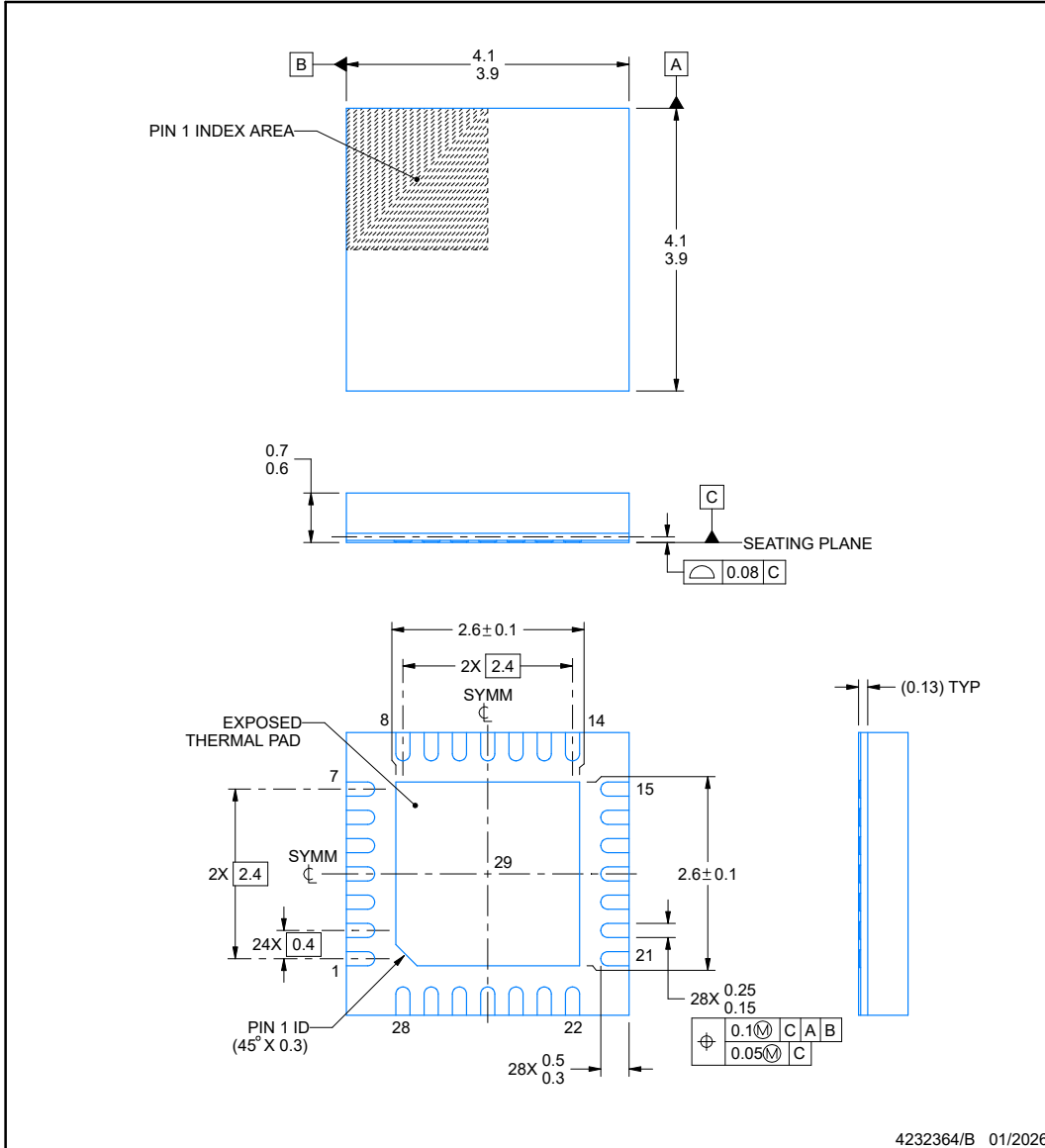


ZFP0028B

PACKAGE OUTLINE

LGA - 0.7 mm max height

LAND GRID ARRAY



NOTES:

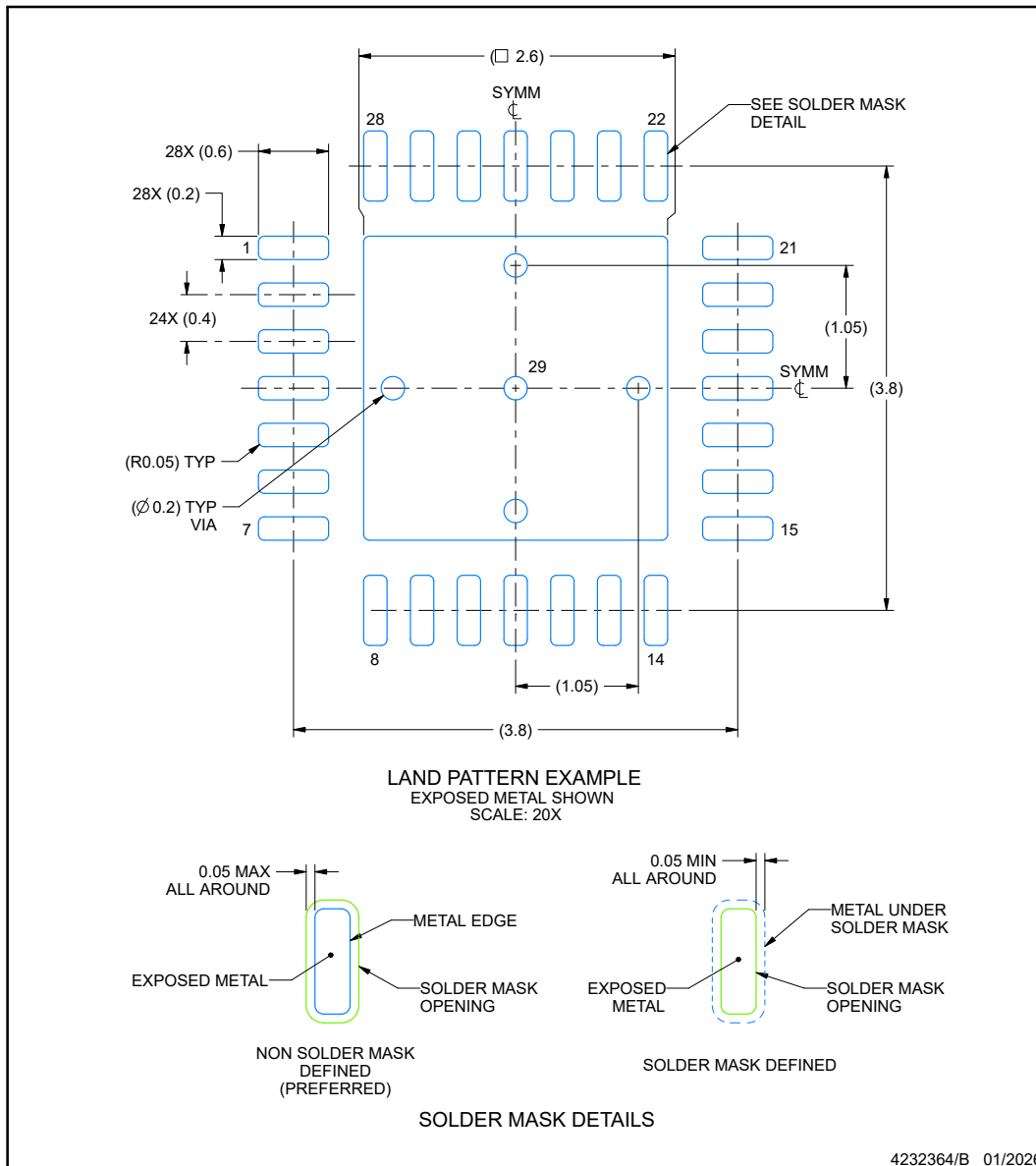
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

ZFP0028B

LGA - 0.7 mm max height

LAND GRID ARRAY



NOTES: (continued)

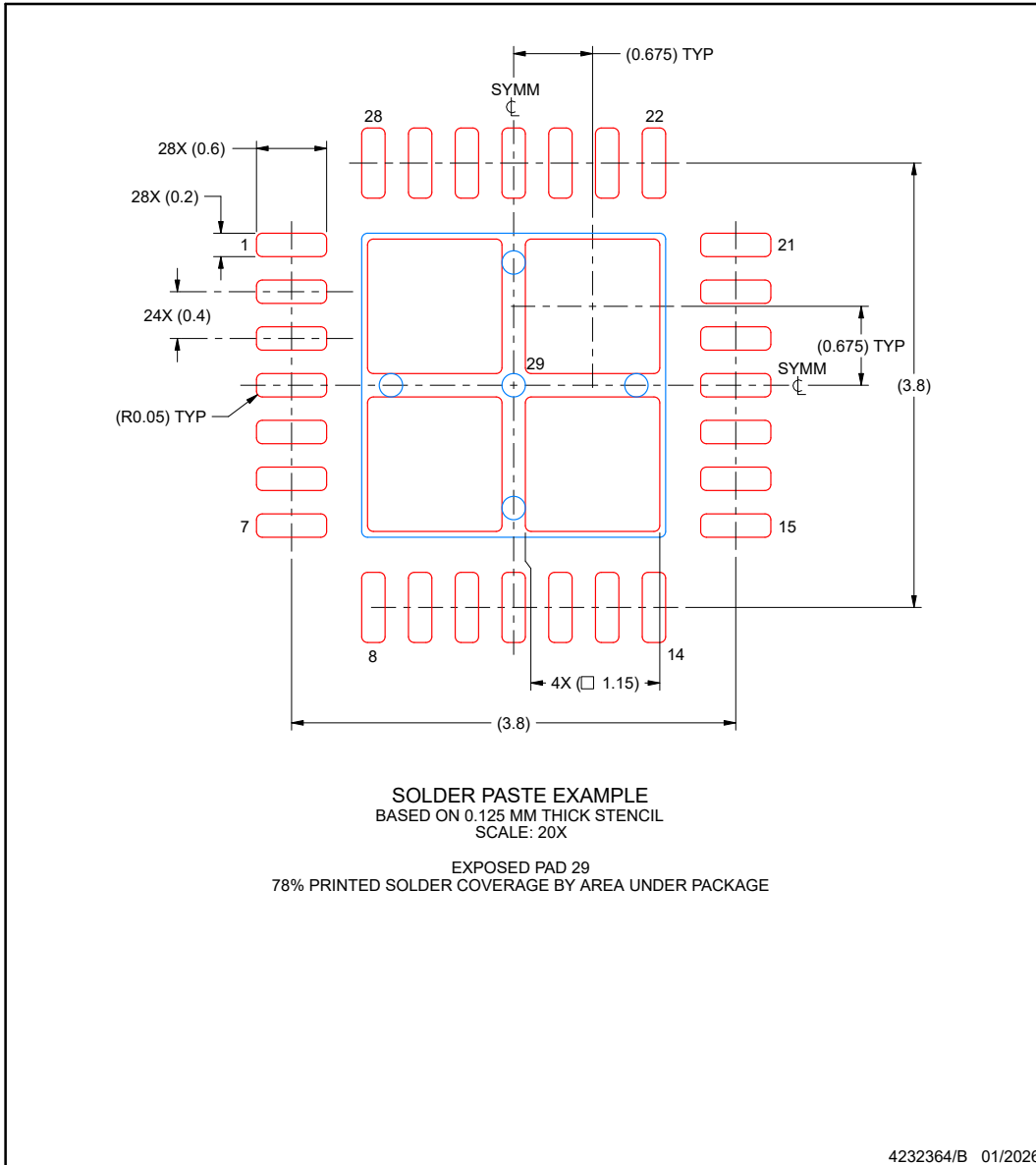
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

ZFP0028B

LGA - 0.7 mm max height

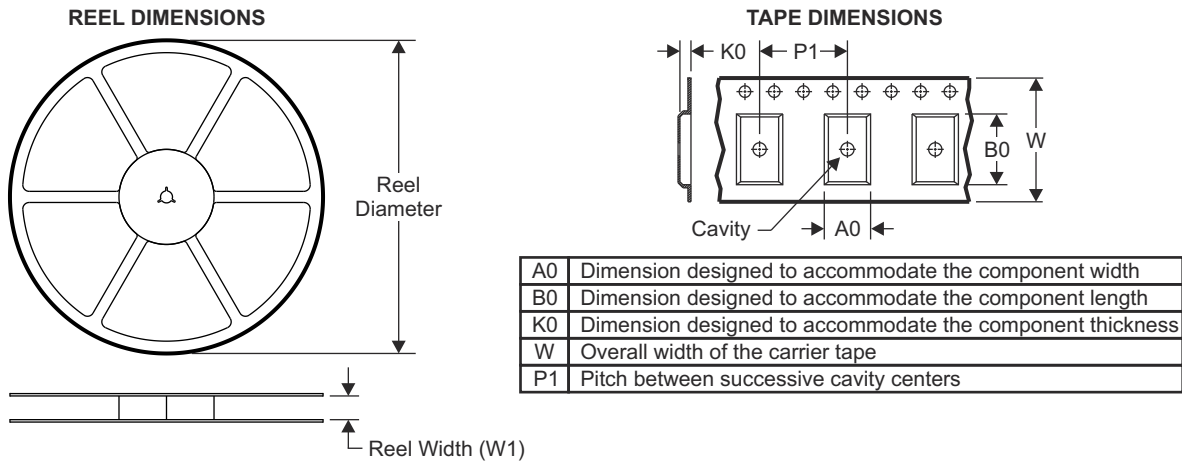
LAND GRID ARRAY



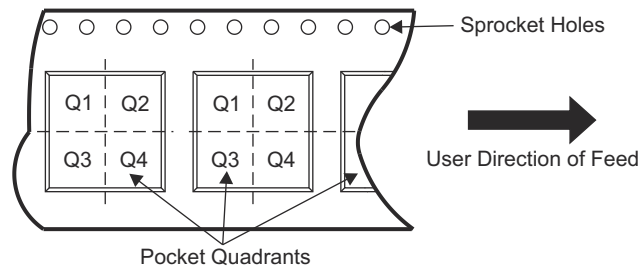
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

12.1 テープおよびリール情報

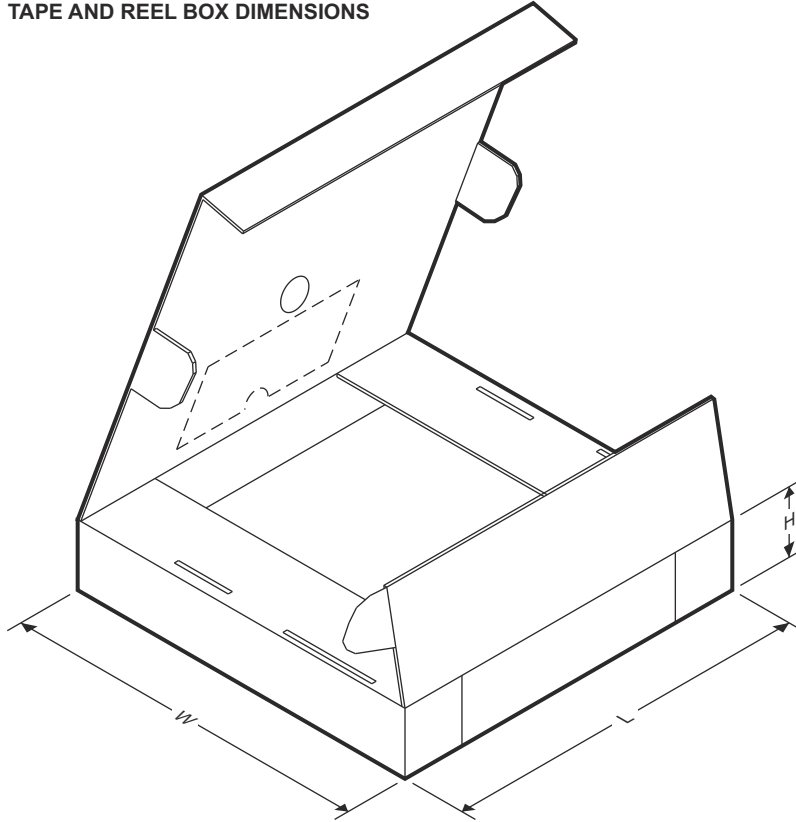


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン1の 象限
FAN31790SZFPR	LGA	ZFP	28	2500	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージタイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
FAN31790SZFPR	LGA	ZFP	28	2500	336.6	336.6	31.8

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
FAN31790SZFPR	Active	Production	LGA (ZFP) 28	3000 LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	FAN31790

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

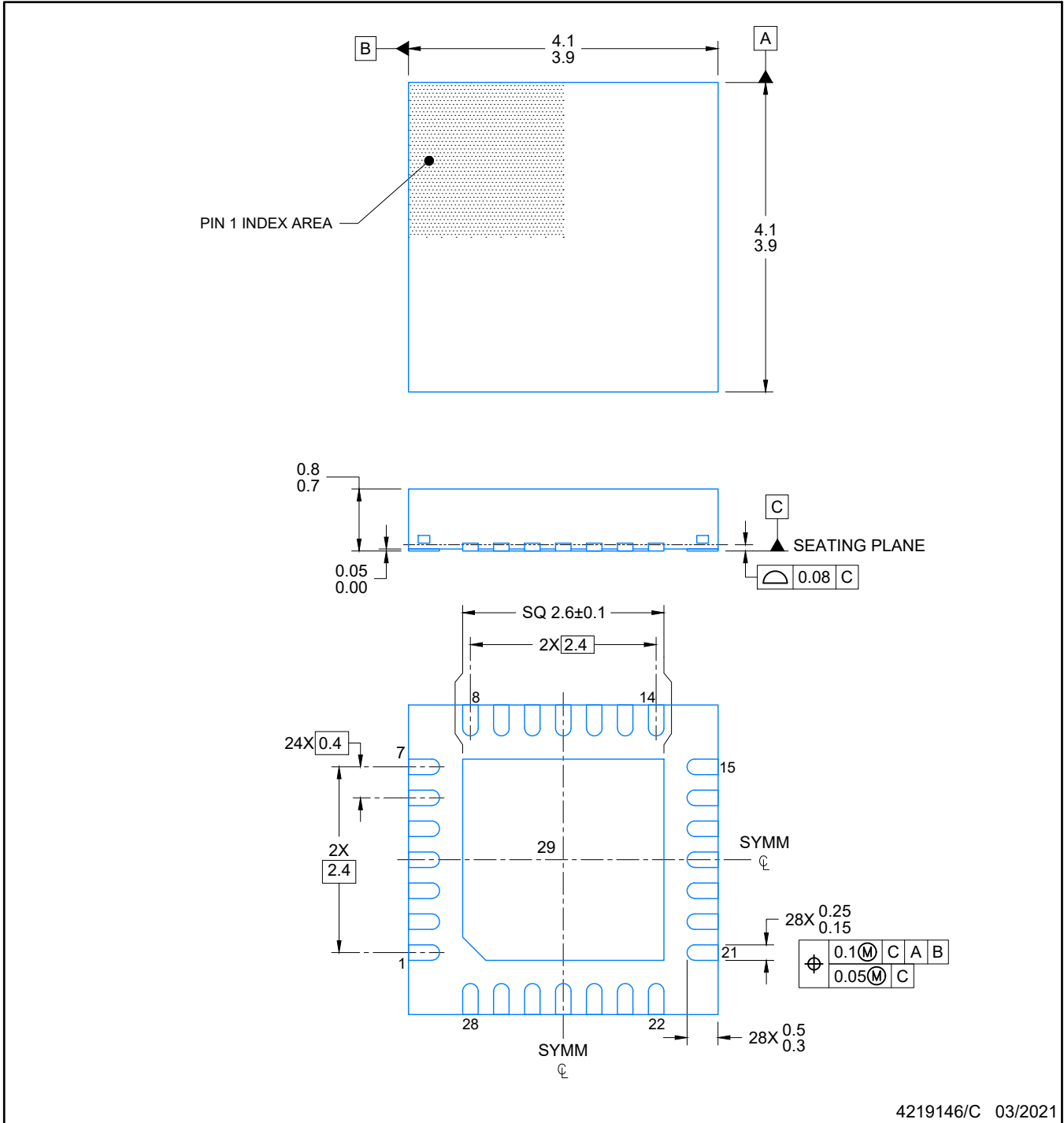

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
FAN31790SZFPR	LGA	ZFP	28	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
FAN31790SZFPR	LGA	ZFP	28	3000	336.6	336.6	31.8



4219146/C 03/2021

NOTES:

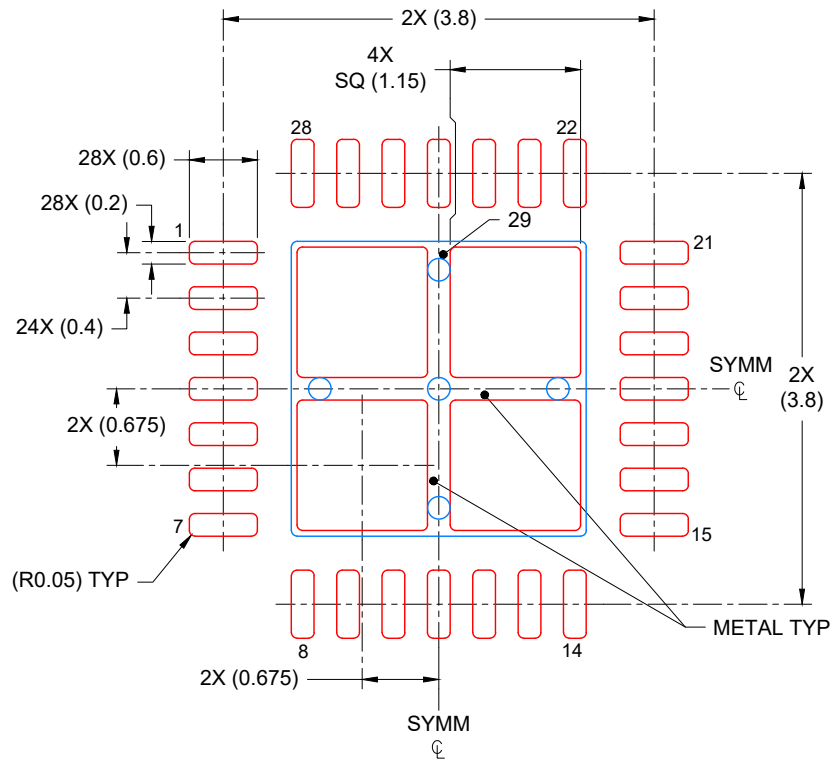
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE STENCIL DESIGN

RUY0028A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK-NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
78% PRINTED COVERAGE BY AREA
SCALE: 15X

4219146/C 03/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月