

INA745x 40V, 16 ビット、高精度 I²C 出力デジタル電力モニタ、EZShuntTM テクノロジー搭載

1 特長

- 低損失の内蔵シャント抵抗
 - 内部抵抗: $800\mu\Omega$, $T_A = 25^\circ\text{C}$
 - 連続電流: $\pm 35\text{A}$, $T_A = 25^\circ\text{C}$
 - ピーク測定機能: $\pm 39.32\text{A}$
- 電流監視精度: A/B グレード (最大)
 - オフセット電流: $\pm 6.25\text{mA}$ / $\pm 62.5\text{mA}$
 - オフセットドリフト: $\pm 30\mu\text{A}/^\circ\text{C}$ (A および B グレード)
 - システム ゲイン誤差: $\pm 0.75\% / \pm 1.25\%$
 - 同相除去: $\pm 0.125 / \pm 1.25\text{mA}/\text{V}$
- 電力監視精度: A/B グレード、(最大)
 - 25°C 、フルスケールで $\pm 0.9\% / \pm 1.6\%$
 - エネルギーと電荷量の精度: A/B グレード、(最大)
 - 25°C 、フルスケールで $\pm 1.4\% / \pm 2.1\%$
- 温度センサ: $\pm 1.5^\circ\text{C}$ (25°C 時の最大値)
- 発振器精度: $\pm 0.5\%$ (25°C 時の最大値)
- プログラム可能な変換時間と平均化
- 2.94MHz 高速 I²C インターフェイス、16 ピンで選択可能なアドレス付き
- 2.7V~5.5V 電源で動作
 - 動作時電流: $640\mu\text{A}$ (標準値)
 - シャットダウン電流: $5\mu\text{A}$ (最大値)

2 アプリケーション

- パワー デリバリー
- グリッド インフラ
- 産業用バッテリ パック
- 試験用機器
- 通信機器
- エンタープライズ サーバー

3 説明

INA745x は、電流検出素子を内蔵したデジタル電力モニタであり、電流センシング アプリケーション向けに特別に設計された 16 ビット デルタ シグマ ADC も搭載しています。このデバイスは、-0.1V~+40V の同相電圧をサポートし、最大 $\pm 39.32\text{A}$ のフルスケール電流を測定できます。

INA745x は、 $\pm 0.5\%$ の高精度内蔵発振器を使用しながら、電流、バス電圧、ダイ温度、電力、エネルギー、電荷の蓄積量を報告すると同時に、必要な計算をバックグラウンドで実行します。内蔵の温度センサは、接合部温度範囲全体にわたって $\pm 2.5^\circ\text{C}$ の精度を維持します。

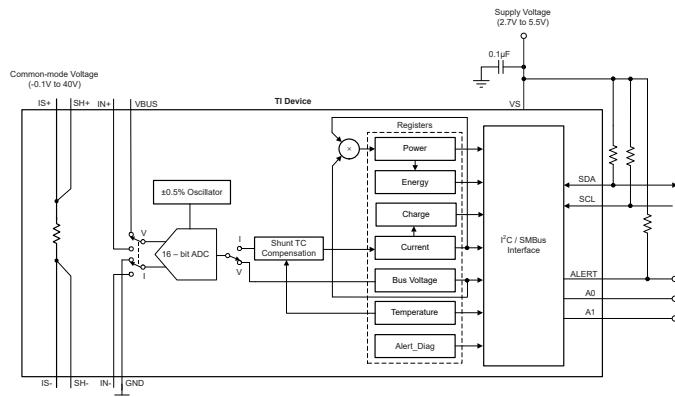
INA745x は低オフセットおよび低ゲイン ドリフト設計のため、このデバイスは製造時に複数の温度較正を行わない正確なシステムで使用できます。

このデバイスでは、50 μs から 4.12ms までの ADC 変換時間を選択でき、1x から 1024x までのサンプル平均化を行うことで、測定データのノイズをさらに減らすことができます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
INA745A, INA745B	REL (QFN, 14)	5.00mm × 3.00mm

- 供給されているすべてのパッケージについては、[セクション 11](#) を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



概略ブロック図



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長	1	6.5 プログラミング	21
2 アプリケーション	1	7 レジスタ マップ	25
3 説明	1	7.1 INA745x レジスタ	25
4 ピン構成および機能	3	8 アプリケーションと実装	34
5 仕様	4	8.1 アプリケーション情報	34
5.1 絶対最大定格	4	8.2 代表的なアプリケーション	36
5.2 ESD 定格	4	8.3 電源に関する推奨事項	39
5.3 推奨動作条件	4	8.4 レイアウト	39
5.4 熱に関する情報	4	9 デバイスおよびドキュメントのサポート	41
5.5 電気的特性	6	9.1 ドキュメントのサポート	41
5.6 タイミング要件 (I ² C)	8	9.2 ドキュメントの更新通知を受け取る方法	41
5.7 タイミング図	8	9.3 サポート・リソース	41
5.8 代表的特性	9	9.4 商標	41
6 詳細説明	13	9.5 静電気放電に関する注意事項	41
6.1 概要	13	9.6 用語集	41
6.2 機能ブロック図	13	10 改訂履歴	41
6.3 機能説明	13	11 メカニカル、パッケージ、および注文情報	42
6.4 デバイスの機能モード	21		

4 ピン構成および機能

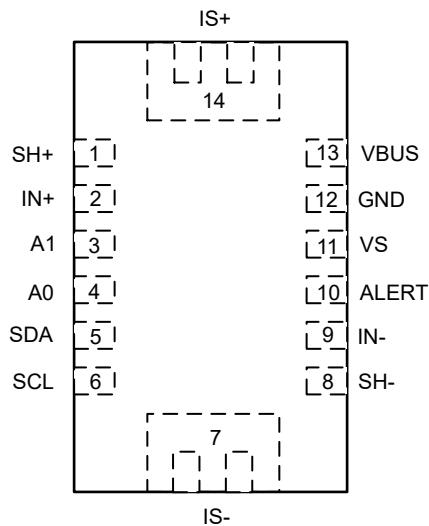


図 4-1. REL パッケージ 14-ピン QFN 上面図

表 4-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	SH+	アナログ出力	シャントの正のセンス接続
2	IN+	アナログ入力	デジタル電力モニタへの正入力。
3	A1	デジタル入力	I ² C アドレスピン。GND、SCL、SDA、または VS に接続します。
4	A0	デジタル入力	I ² C アドレスピン。GND、SCL、SDA、または VS に接続します。
5	SDA	デジタル入出力	オープンドレイン双方向の I ² C データ。
6	SCL	デジタル入力	I ² C クロック入力。
7	IS-	アナログ入力	負の大電流シャント接続。
8	SH-	アナログ出力	シャントの負のセンス接続。
9	IN-	アナログ入力	デジタル電力モニタへの負入力。
10	ALERT	デジタル出力	オープンドレインのアラート出力で、デフォルト状態はアクティブ Low。
11	VS	電源	電源、2.7V~5.5V。
12	GND	グランド	グランド。
13	VBUS	アナログ入力	バス電圧入力。
14	IS+	アナログ入力	正の大電流シャント接続。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V_S	電源電圧		6	V
V_{IN+}, V_{IN-} ⁽²⁾	同相電圧	-0.3	42	V
V_{ALERT}	ALERT	-0.3	$V_S + 0.3$	V
V_{IO}	SDA、SCL	-0.3	6	V
I_{IN}	任意のピンへの入力電流 (IS+ と IS- を除く)		5	mA
I_{OUT}	デジタル出力電流		10	mA
T_J	接合部温度		150	°C
T_{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外での動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) V_{IN+} と V_{IN-} はそれぞれ $IN+$ ピンと $IN-$ ピンの電圧です。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	± 2500	V
		デバイス帶電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン ⁽²⁾	± 1000	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{CM}	同相入力電圧	-0.1	40	40	V
V_S	動作電源電圧	2.7	5.5	5.5	V
T_A	規定周囲温度	-40	125	125	°C

5.4 熱に関する情報

熱評価基準 ^{(1) (2)}		INA745	単位
		REL (QFN)	
		14 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	103.3	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	56.6	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	66.2	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	6.1	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	65.9	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

- (2) 熱評価基準は内部ダイを基準としたもので、パッケージのリードフレーム シャントから生じる熱に対しては安全です。熱の詳細については、「安全動作領域」セクションを参照してください。

5.5 電気的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{V}$ 、 $I_{SENSE} = 0\text{A}$ 、 $V_{CM} = V_{IN-} = V_{BUS} = 12\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力						
CMRR	同相除去	$-0.1\text{V} < V_{CM} < 40\text{V}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	A デバイス	± 25	± 60	$\mu\text{A/V}$
			B デバイス	± 0.5	± 1.25	mA/V
I_{os}	入力オフセット電流	$T_{CT} > 280\mu\text{s}$	A デバイス	± 0.9	± 6.25	mA
			B デバイス	± 7.5	± 62.5	mA
dV_{os}/dT	入力オフセット電流ドリフト	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		± 5	± 30	$\mu\text{V}/^\circ\text{C}$
PSRR	入力オフセット電流と電源との関係	$V_S = 2.7\text{V} \sim 5.5\text{V}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		± 0.1	± 4	mA/V
V_{os_bus}	V_{BUS} オフセット電圧	$V_{BUS} = 20\text{mV}$		± 2	± 5	mV
dV_{os}/dT	V_{BUS} オフセット電圧ドリフト	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	A デバイス	± 8	± 40	$\mu\text{V}/^\circ\text{C}$
			B デバイス	± 20	± 100	$\mu\text{V}/^\circ\text{C}$
PSRR	V_{BUS} オフセット電圧と電源	$V_S = 2.7\text{V} \sim 5.5\text{V}$		± 1.1	± 4	mV/V
DC 精度						
G_{SERR}	システム電流センス ゲイン誤差	$I_{SENSE} = -25\text{A} \sim +25\text{A}$ 、 $V_{CM} = 12\text{V}$	A デバイス	± 0.1	± 0.75	%
G_{SERR}	システム電流センス ゲイン誤差	$I_{SENSE} = -25\text{A} \sim +25\text{A}$ 、 $V_{CM} = 12\text{V}$	B デバイス	± 0.1	± 1.25	%
G_{S_DRFT}	システム電流センス ゲイン誤差ドリフト	$-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$			± 75	$\text{ppm}/^\circ\text{C}$
G_{BERR}	V_{BUS} 電圧のゲイン誤差	$V_{BUS} = 0\text{V} \sim 40\text{V}$	A デバイス	± 0.01	± 0.075	%
		$V_{BUS} = 0\text{V} \sim 40\text{V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$		± 0.01	± 0.35	%
		$V_{BUS} = 0\text{V} \sim 40\text{V}$	B デバイス	± 0.01	± 0.3	%
		$V_{BUS} = 0\text{V} \sim 40\text{V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$		± 0.01	± 0.8	%
G_{B_DRFT}	V_{BUS} 電圧のゲイン誤差ドリフト	$-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$	A デバイス		± 25	$\text{ppm}/^\circ\text{C}$
			B デバイス		± 50	$\text{ppm}/^\circ\text{C}$
Z_{BUS}	V_{BUS} ピンの入力インピーダンス	アクティブな変換でデバイスがイネーブル		1		$\text{M}\Omega$
P_{TME}	電力の合計測定誤差 (TME)	$T_A = 25^\circ\text{C}$ 、フルスケール時	A デバイス		± 0.9	%
			B デバイス		± 1.6	%
E_{TME}	エネルギーと充電の TME	$T_A = 25^\circ\text{C}$ 、フルスケール時	A デバイス		± 1.4	%
			B デバイス		± 2.1	%
ADC の分解能				16		ビット
1LSB ステップ サイズ		電流		1.2		mA
		バス電圧		3.125		mV
		温度		125		m°C
		電源		240		μW
		エネルギー		3.84		mJ
		充電		75		μC

$T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{V}$ 、 $I_{SENSE} = 0\text{A}$ 、 $V_{CM} = V_{IN-} = V_{BUS} = 12\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
T_{CT}	ADC 変換時間 ⁽¹⁾	変換時間フィールド = 0h	50			μs
		変換時間フィールド = 1h	84			
		変換時間フィールド = 2h	150			
		変換時間フィールド = 3h	280			
		変換時間フィールド = 4h	540			
		変換時間フィールド = 5h	1052			
		変換時間フィールド = 6h	2074			
		変換時間フィールド = 7h	4120			
INL	積分非直線性	バス電圧の測定値		± 2		m%
DNL	微分非直線性	バス電圧の測定値		0.2		LSB
クロック ソース						
F_{osc}	内部発振器の周波数		1			MHz
OSC_{TOL}	内部発振器の周波数公差	$T_A = 25^\circ\text{C}$		± 0.5		%
		$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		± 1		%
温度センサ						
	測定範囲		-40		+150	°C
	温度精度	$T_A = 25^\circ\text{C}$		± 0.15	± 1.5	°C
		$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		± 0.2	± 2.5	°C
内蔵シャント						
	内部ケルビン抵抗	SH+ から SH- まで、 $T_A = 25^\circ\text{C}$	800			$\mu\Omega$
	複数のピン抵抗	$IS+ \sim IS-, T_A = 25^\circ\text{C}$	800	1000	1300	$\mu\Omega$
	最大連続電流	$-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$			± 25	A
	短時間の過負荷変化 ⁽²⁾	$I_{SENSE} = 50\text{A}$ (5 秒間)		± 0.003		%
	温度サイクルに起因する変化	$-65^\circ\text{C} \leq T_A \leq 150^\circ\text{C}$ 、500 サイクル		± 0.05		%
	半田熱に対する抵抗の変化	260°C 半田付け、10 秒		± 0.1		%
	高温の露出変化	1000 時間、 $T_A = 150^\circ\text{C}$		± 0.015		%
電源						
V_S	電源電圧		2.7	5.5		V
V_{POR}	POR 電圧レベル	電源立ち上がり		1.26		V
I_Q	静止時電流	$I_{SENSE} = 0\text{V}$	640	750		μA
		$I_{SENSE} = 0\text{V}, T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			1	mA
I_{QSD}	静止時電流、シャットダウン	シャットダウン モード	2.8	5		μA
T_{POR}	デバイスの起動時間	パワーアップ (NPOR)	300			μs
		シャットダウン モードから	60			
デジタル入出力						
V_{IH}	ロジック入力レベル、High	SDA、SCL	1.2	5.5		V
V_{IL}	ロジック入力レベル、Low		GND	0.4		V
V_{OL}	ロジック出力レベル、Low	$I_{OL} = 3\text{mA}$	GND	0.4		V
I_{IO_LEAK}	デジタル リーク入力電流	$0 \leq V_{IN} \leq V_S$	-1	1		μA

(1) 発振器の精度とドリフトの影響を受けます

(2) デバイス EVM でのテスト実施済み。セクション 6.3.2 を参照してください。

5.6 タイミング要件 (I²C)

		最小値	公称値	最大値	単位
I²C バス (ファスト モード)					
$F_{(SCL)}$	I ² C クロック周波数	1	400	400	kHz
$t_{(BUF)}$	STOP 条件と START 条件間のバス開放時間	600			ns
$t_{(HDSTA)}$	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間	100			ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間	100			ns
$t_{(HDDAT)}$	データホールド時間	10	900	900	ns
$t_{(SUDAT)}$	データセットアップ時間	100			ns
$t_{(LOW)}$	SCL クロックの Low 期間	1300			ns
$t_{(HIGH)}$	SCL クロックの High 期間	600			ns
t_F	データ立ち下がり時間		300	300	ns
t_F	クロック立ち下がり時間		300	300	ns
t_R	クロック立ち上がり時間		300	300	ns
I²C バス (ハイスピード モード)					
$F_{(SCL)}$	I ² C クロック周波数	10	2940	2940	kHz
$t_{(BUF)}$	STOP 条件と START 条件間のバス開放時間	160			ns
$t_{(HDSTA)}$	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間	100			ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間	100			ns
$t_{(HDDAT)}$	データホールド時間	10	125	125	ns
$t_{(SUDAT)}$	データセットアップ時間	20			ns
$t_{(LOW)}$	SCL クロックの Low 期間	200			ns
$t_{(HIGH)}$	SCL クロックの High 期間	60			ns
t_F	データ立ち下がり時間		80	80	ns
t_F	クロック立ち下がり時間		40	40	ns
t_R	クロック立ち上がり時間		40	40	ns

5.7 タイミング図

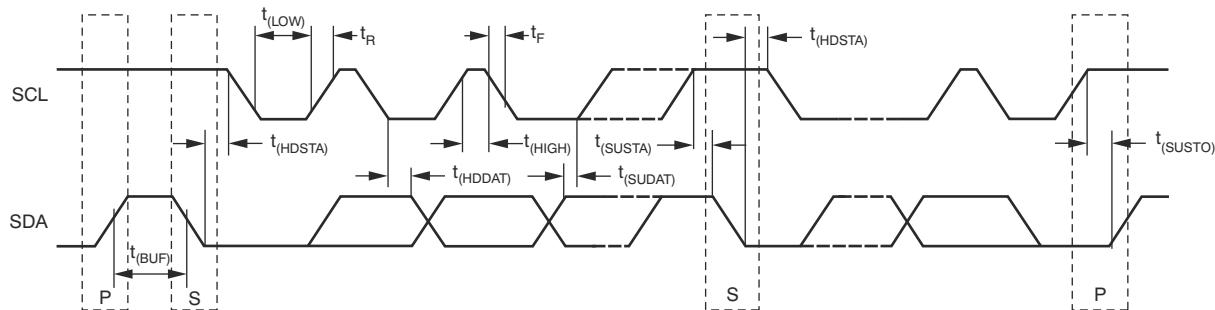


図 5-1. I²C のタイミング図

5.8 代表的特性

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $V_{SENSE} = 0$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

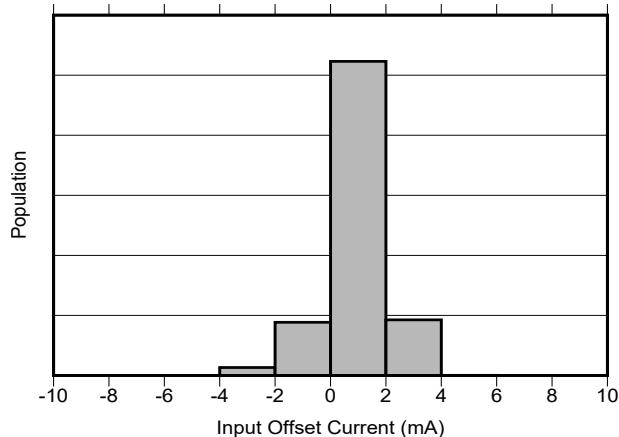


図 5-2. シャント入力オフセット電流の製造分布

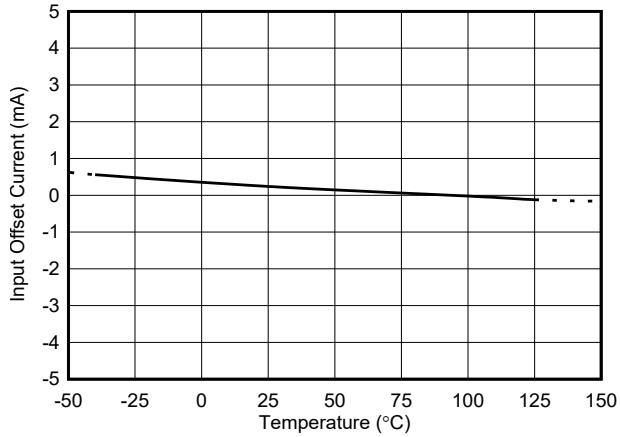


図 5-3. 入力オフセット電流と温度との関係

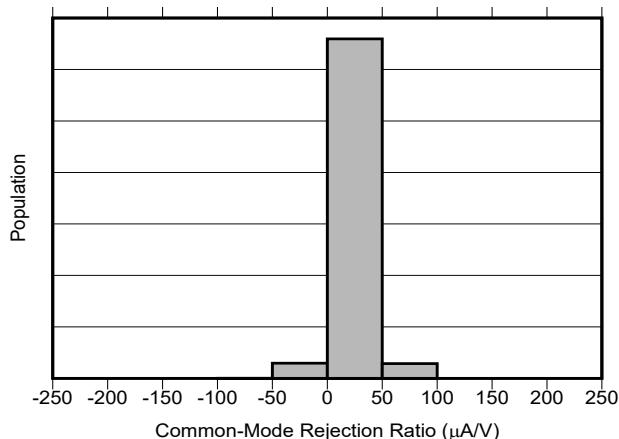


図 5-4. 同相信号除去比の製造分布

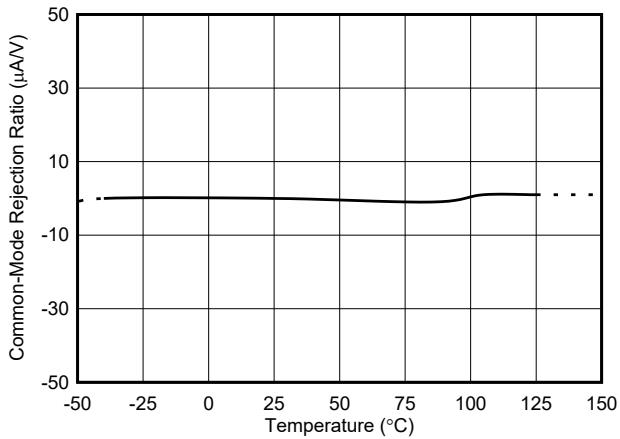


図 5-5. 電流同相除去比と温度との関係

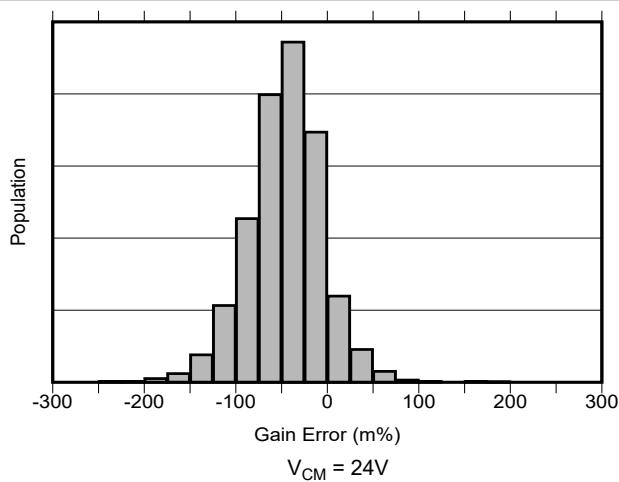


図 5-6. 電流ゲイン誤差の製品分布

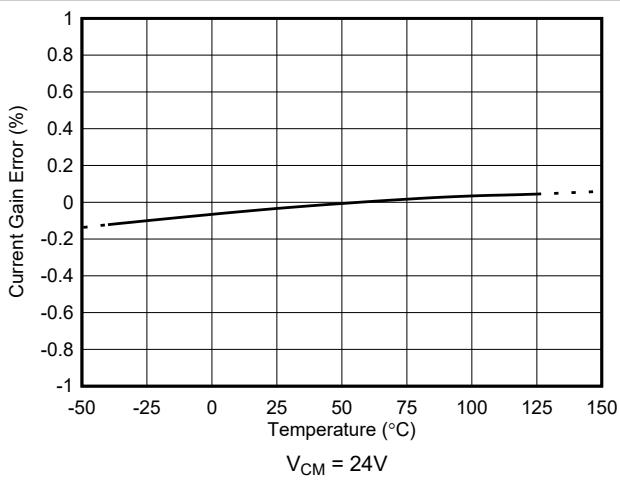


図 5-7. 電流ゲイン誤差と温度との関係

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $V_{SENSE} = 0$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

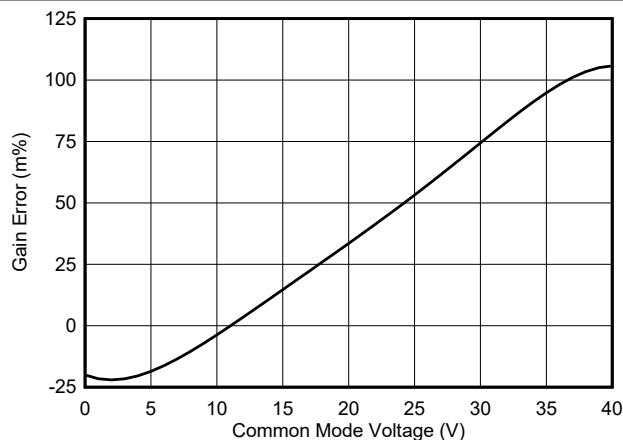


図 5-8. 電流ゲイン誤差と同相電圧の関係

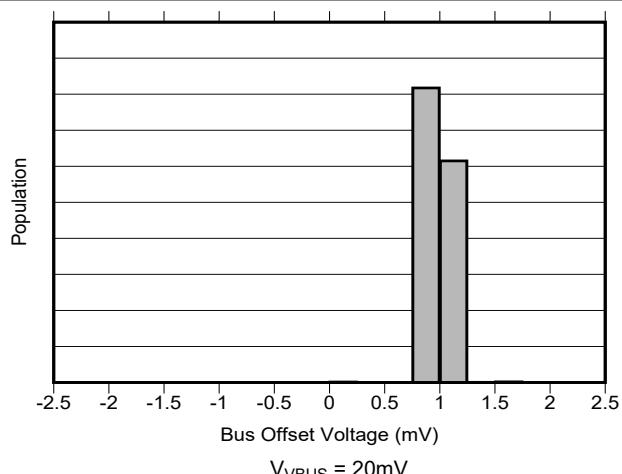


図 5-9. バス入力オフセット電圧の製造分布

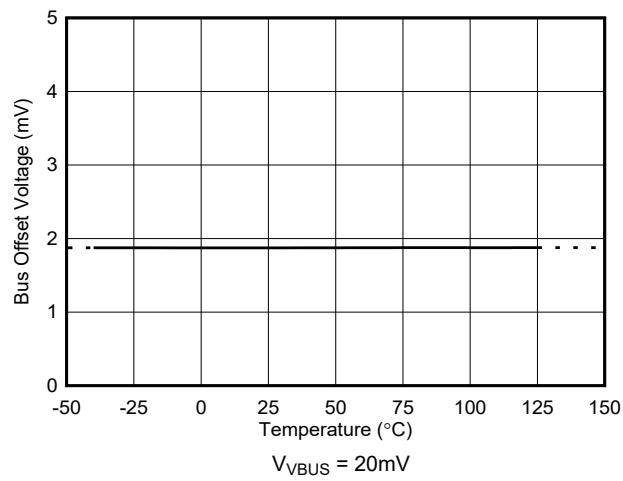


図 5-10. バス入力オフセット電圧と温度の関係

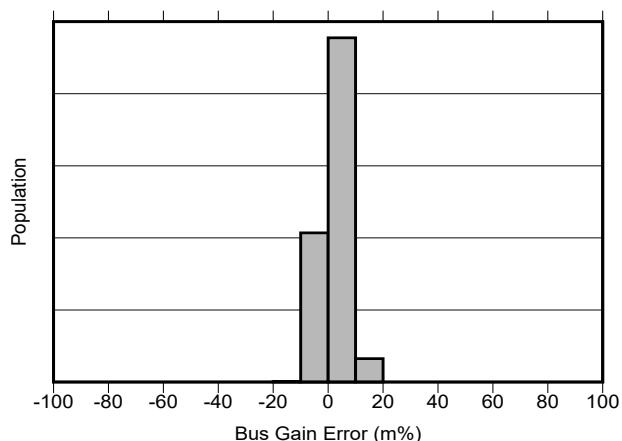


図 5-11. バス入力ゲイン誤差の製造分布

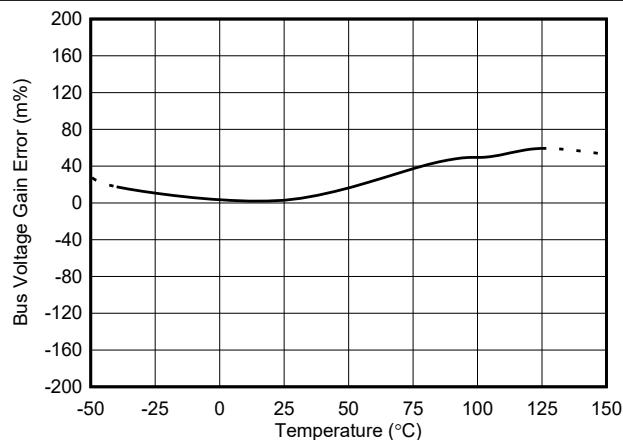


図 5-12. バス入力ゲイン誤差と温度の関係

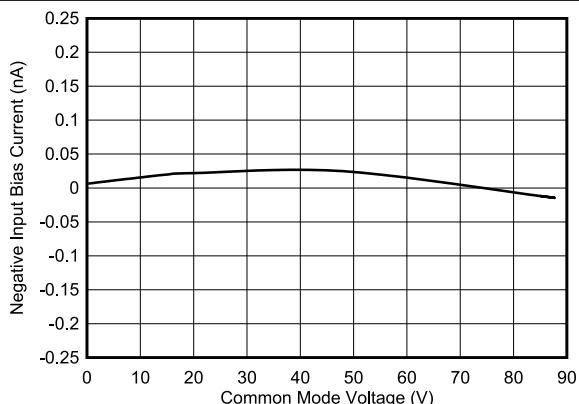


図 5-13. 入力バイアス電流 (IB+ または IB-) と同相電圧の関係

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $V_{SENSE} = 0$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

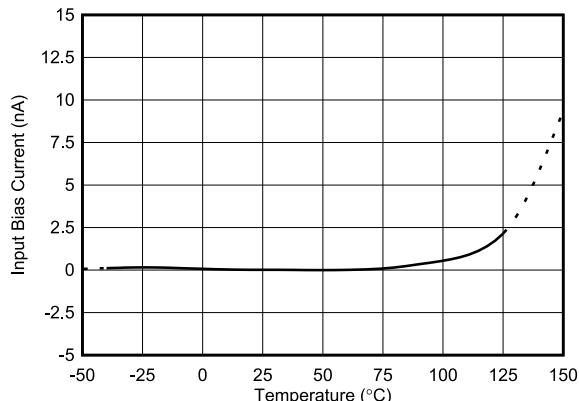


図 5-14. 入力バイアス電流と温度との関係

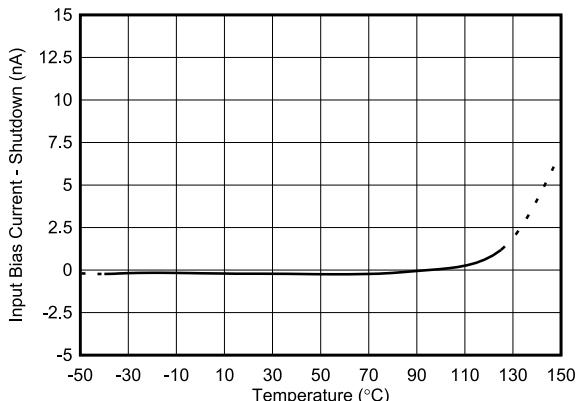


図 5-15. 入力バイアス電流と温度との関係、シャットダウン

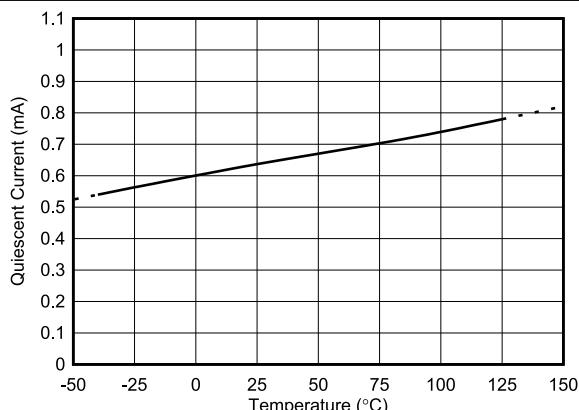


図 5-16. アクティブ I_q と温度の関係

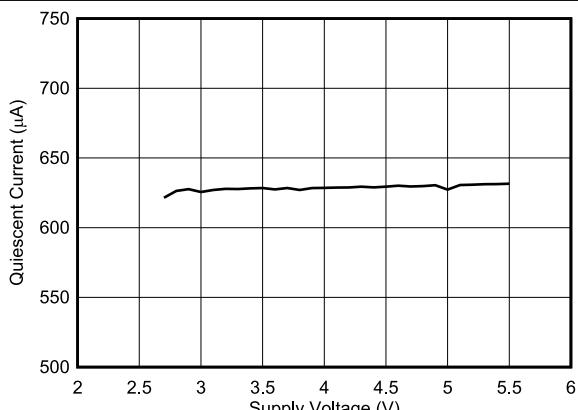


図 5-17. アクティブ I_q と電源電圧の関係

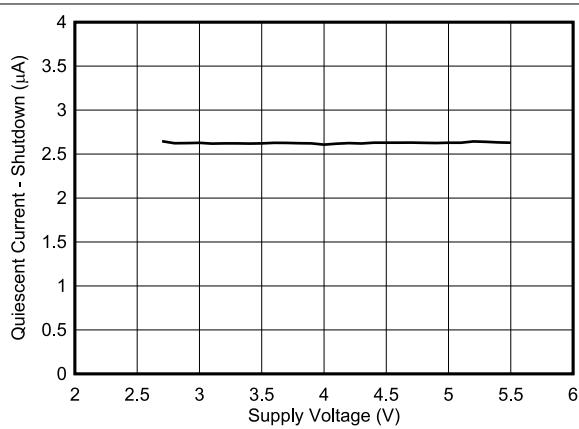


図 5-18. シャットダウン I_q と電源電圧の関係

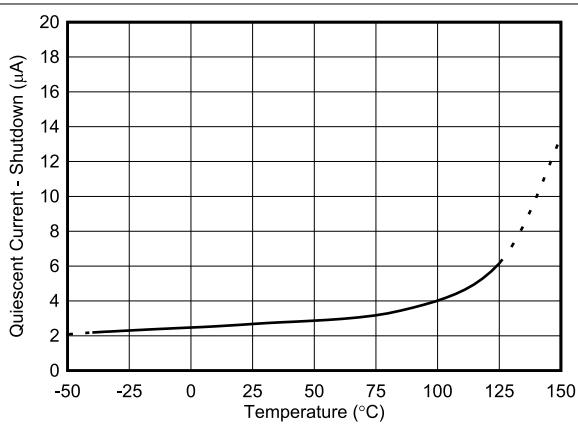


図 5-19. シャットダウン I_q と温度の関係

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $V_{SENSE} = 0$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

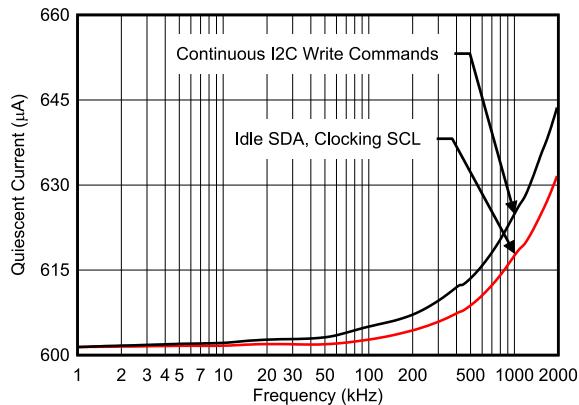


図 5-20. アクティブ I_Q とクロック周波数の関係

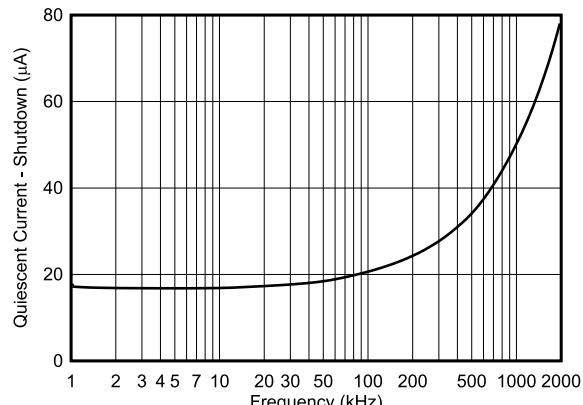


図 5-21. シャットダウン I_Q とクロック周波数の関係

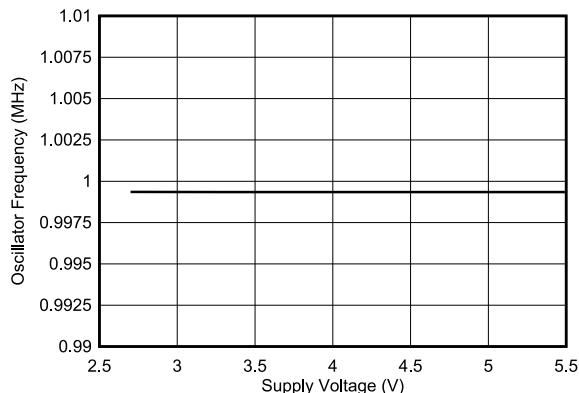


図 5-22. 内部クロック周波数と電源の関係

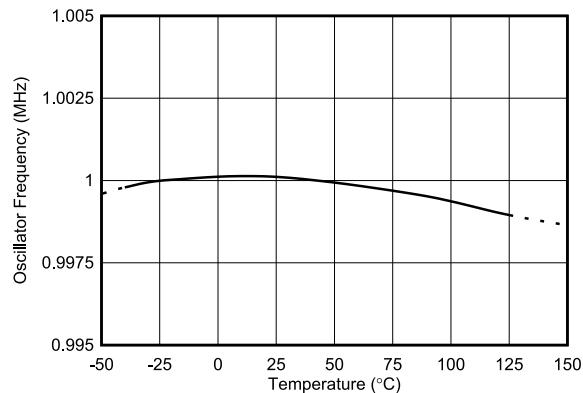


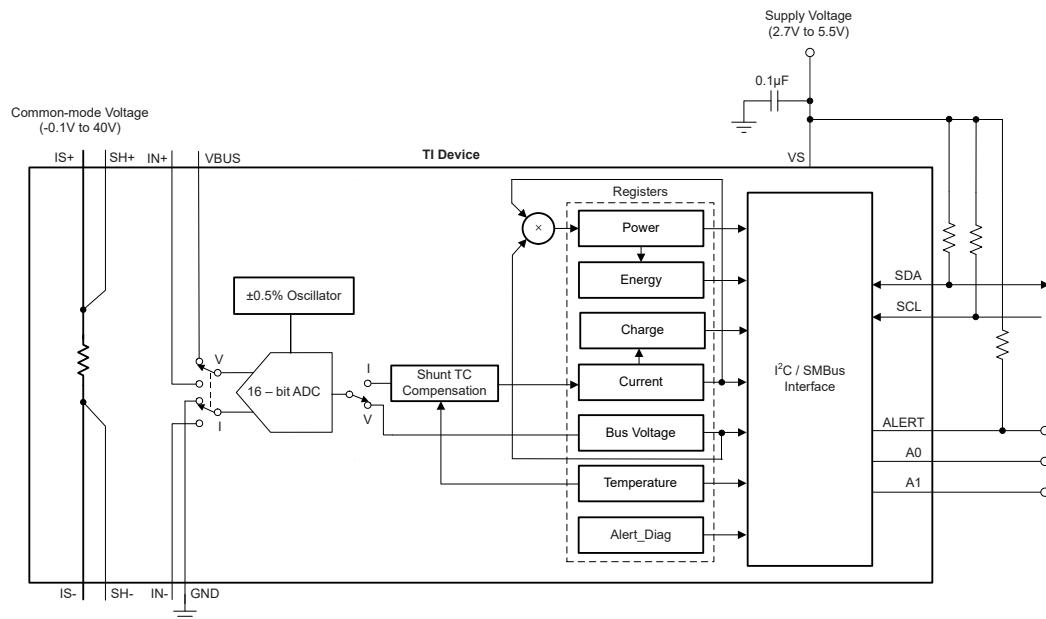
図 5-23. 内部クロック周波数と温度の関係

6 詳細説明

6.1 概要

INA745x デバイスは、電流検出素子を搭載したデジタル電流センスアンプです。このデバイスは、電流、バス電圧、内部温度を測定して、システムを精密に制御する際の正確な判断を行うために必要な電力、エネルギー、充電を計算します。プログラマブル レジスタにより、測定の精度をフレキシブルに構成することができ、連続動作やトリガ動作も可能になります。レジスタ情報の詳細については、[レジスタマップ](#)を参照してください。

6.2 機能ブロック図



6.3 機能説明

6.3.1 シャント抵抗を内蔵

INA745x は、40°C から 125°C までの仕様周囲温度範囲全体にわたって正確な測定を行う高精度、低ドリフトのデジタル電力モニタです。内蔵の電流センシング抵抗は内部的に補償されているため、温度範囲全体での測定安定性を実現しながら、プリント基板 (PCB) レイアウトとサイズの制約を簡素化できます。

オンチップの電流センシング抵抗へのアクセスは、IS+ ピンと IS- ピンにより行われます。この抵抗には、SH+ および SH- ピンに出力される内部検出接続があります。IN+ ピンと IN- ピンにより、デジタル電力モニタにアクセスできます。シャントセンス接続をデジタル電力モニタ入力に接続すると、検出電圧が較正され、温度が補償されて、高いレベルの精度が実現されます。この抵抗の構造上、本デバイスをスタンダードアロンの部品として使用して、正確な電流測定を行うことはできません。INA745x は、電流センシング抵抗とデジタル電力モニタの両方が正確に整合していることを検証するために、システム較正されます。

IS+ から IS までの公称ピン間抵抗は約 1mΩ であり、SH+ および SH- ピンから観測される内部抵抗は公称 800µΩ です。システムとパッケージの消費電力要件は、IS+ ピンと IS- ピンとの間の合計パッケージ抵抗に基づいています。

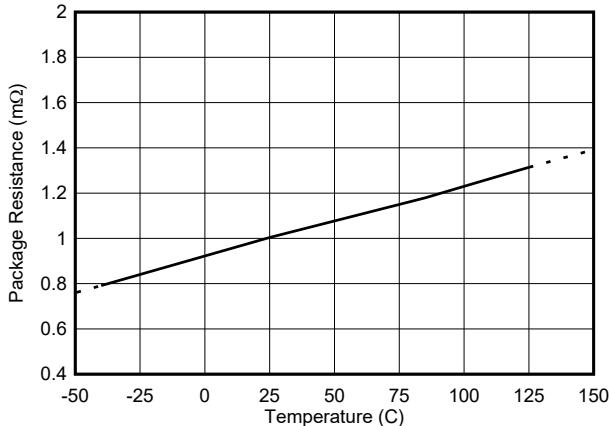


図 6-1. IS+ から IS- へのパッケージ抵抗と温度との関係

INA745x は温度とともにピン間の抵抗値が増加する補正を内部補償することで、周囲温度範囲全体にわたる低ドリフトを実現しています。

INA745x は、15A ~ 20A 程度の電流を測定する場合に最も正確です。電流が大きくなると、電流測定の誤差も大きくなります。図 6-2 に、すべてのデバイス オプションにおいて、INA745x のゲイン誤差がシャント電流によってどのように変化するかを示します。

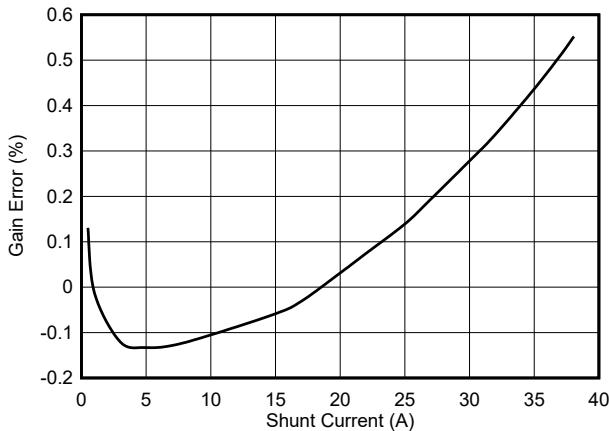


図 6-2. ゲイン誤差とシャント電流との関係

この曲線の形状は、PCB の設計に基づいて変化します。放熱特性が優れている設計を行うと、通常はこの曲線は平坦になります。

シャントの温度係数は、接合部温度をサンプリングし、この温度に基づく補正係数を内部的に適用して、報告される電流測定値に補償されます。過渡電流中、シャントは温度センサよりも速く加熱されます。この一時的な温度差は、温度が安定するまで報告された電流の値を大きくします。図 6-3 は 0A から 22.5A までの電流ステップ中のサンプリングされた出力応答を示しています。

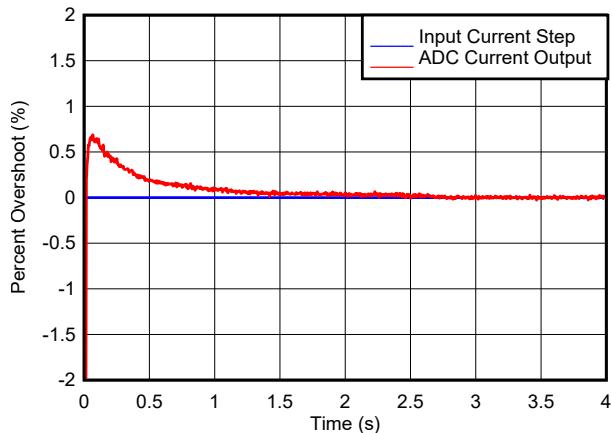


図 6-3. デバイス電流過渡オーバー シュート

過渡オーバー シュートは、アナログ出力の電流センス アンプで観察されるものと似ています。このオーバー シュートは過電流アラートのスレッショルドを設定して誤トリガを防止するときに発生することを理解することが重要です。

6.3.2 安全動作領域

デバイスの消費電力によって発生する熱により、パッケージで安全に処理できる最大電流が制限されます。デバイスの電力に消費される電流は小さいため、主な発熱源は内部シャント抵抗を流れる電流に起因します。図 6-4 に示す最大安全動作電流レベルは、シリコンの内部接合部温度が 150°C を超えないようにパッケージの発熱が制限されていることを検証するために設定されています。このデータは、INA745x 評価基板 (SENS109A) に収集されています。

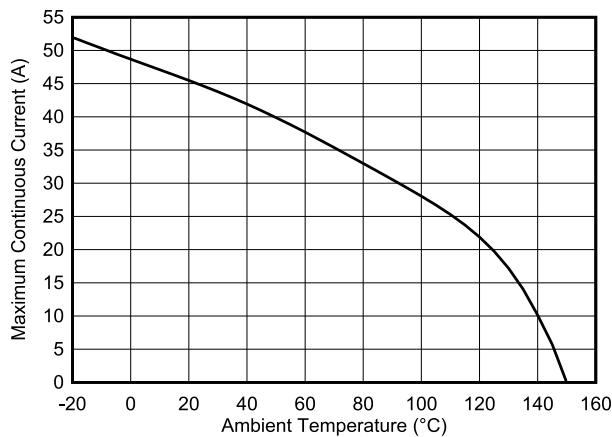


図 6-4. 最大連続シャント電流と周囲温度との関係

シャントは 35A を超える電流に耐えることができますが、電流測定機能は ADC のフルスケール範囲 39.32A によって制限されます。ADC のフルスケール範囲も温度の関数です (図 8-1 を参照)。

過電流過渡が発生するアプリケーションでは、デバイス発熱を判断するために、過電流イベントのピーク振幅と持続時間が重要です。図 6-5 に、最大接合部温度 150°C を超える前にデバイスが耐えることができるピーク パルス電流とパルス幅との関係を示します。この曲線に示されているデータは、INA745x 評価基板 (SENS109A) を使用して $T_A = -40^{\circ}\text{C}$ 、 25°C 、および 125°C で収集されたものです。

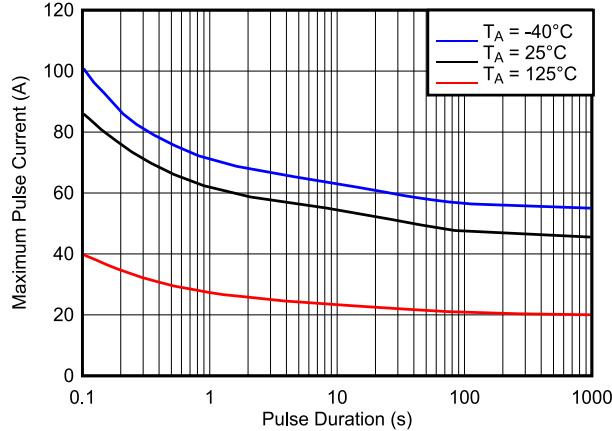


図 6-5. 最大パルス電流とパルス幅との関係 (シングルイベント)

6.3.3 多用途の測定機能

INA745x は、2.7V ~ 5.5V の電源で動作しますが、40V までの高いレールの電圧と電流を測定できます。内部シャント抵抗の両端での電圧降下を検出することで、電流を測定します。INA745x の入力段は、入力の同相電圧がデバイスの電源電圧 V_S よりも高くなるように設計されています。入力における電圧範囲は、-0.1V ~ 40V で、このデバイスは電流測定値の下限側と上限側のどちらもサポートします。同相入力範囲とデバイスの電源電圧は互いに独立しているため、電源シーケンスに関して特に考慮することはありません。したがって、バス電圧は電源電圧のオフ時 (およびオン時) に発生するため、デバイスに損傷を与えることはありません。

また、このデバイスは、VBUS ピンでバスの電源電圧を測定し、内蔵の温度センサで温度を測定します。電流は内部シャント抵抗の両端の電圧降下から計算され、IN+ ピンと IN- ピンで検出されます。また、バス電圧はデバイス グランドを基準に測定されます。監視対象となるバス電圧の範囲は 0V ~ 40V で、監視対象の温度範囲は -40°C ~ +150°C です。

シャント電圧、バス電圧、および内部温度の測定値は、内部で 1 つの ADC に多重化されています (図 6-6 を参照)。

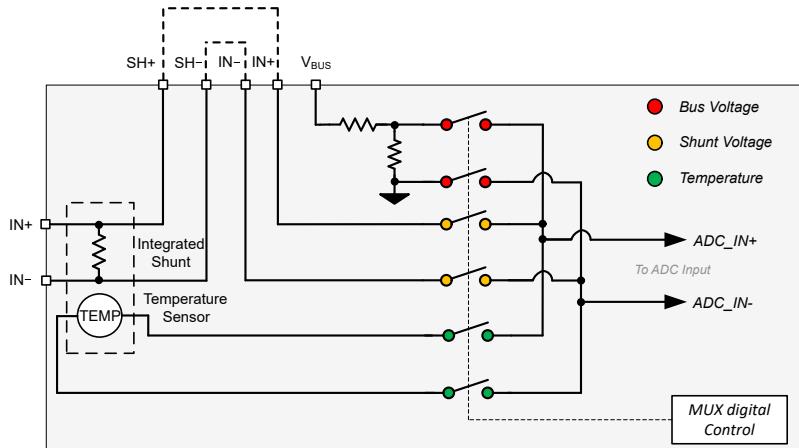


図 6-6. 高電圧入力マルチプレクサ

6.3.4 内部測定および計算エンジン

電流と電荷は内部抵抗素子で測定された電圧降下から算され、電力とエネルギーはバス電圧の測定後に計算されます。電力とエネルギーは、前回の電流の計算結果と最新のバス電圧の測定値に基づいて計算されます。

平均の数が 1 に設定されていると、電流、バス電圧、温度の値はすぐに出ます (図 6-7 を参照)。ただし、平均化を使用している場合、ADC の各測定値は対応の平均化レジスタに保存されている中間結果です。すべての ADC のサンプルの後で、新たに計算された電流、電圧、温度の値は、設定した平均数に達するまで、対応の平均化レジスタに追加されま

す。すべてのサンプルの測定後、平均電流と電圧が決定され、電力が計算されると、その結果は対応の出力レジスタにコードされ、そこから読み取りが可能となります。

エネルギーと充電の値は、それぞれの変換サイクルごとに累積されます。そのため、INA745x の平均化機能はこれらには適用されません。

電力、充電、エネルギーの計算はバックグラウンドで実行されるため、変換時間全体には追加されません。

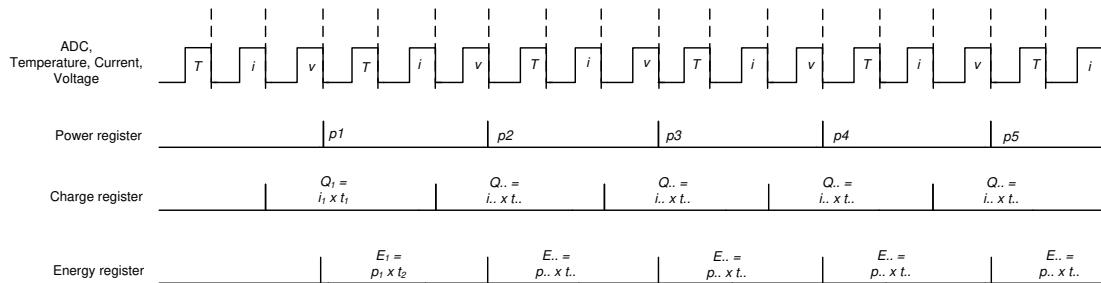


図 6-7. 電力、エネルギー、充電の計算方法

6.3.5 高精度デルタ シグマ ADC

内蔵 ADC は、測定で双方向電流をサポートするように設計された高性能、低オフセット、低ドリフトのデルタシグマ ADC です。測定された入力は、高電圧入力マルチプレクサを経由して選択され、ADC 入力に入ります (図 6-6 を参照)。ADC アーキテクチャにより、温度範囲全体の低ドリフト測定と、同相電圧、温度、電源変動に対する安定したオフセット測定を実現しています。電流センシング アプリケーションでは、システムの実用的なダイナミックレンジを最大化する 0V 近くのオフセット電圧を供給する低オフセット ADC が推奨されます。

INA745x は、ダイ温度、電流、バス電圧を測定します。各電流測定の前に、内部温度測定が行われます。その後で温度補償が電流測定に適用され、低ドリフト性能が実現されます。ADC_CONFIG レジスタの MODE ビット設定により、電流またはバス電圧のみを変換するモードを選択できるようになり、ユーザーは特定のアプリケーション要件を満たすように監視機能を設定することができます。ADC 変換が完了すると、対応するレジスタ内の変換された値が個別に更新され、平均化が選択されていない場合は、変換終了時にデジタル インターフェイスを介して値を読み取ることができます。

シャント電圧、バス電圧、温度入力の変換時間は、ADC_CONFIG レジスタでプログラムされた値に応じて、50 μ s～4.12ms の範囲で個別に設定されます。温度とシャント電圧の両方の測定が行われた後で、電流の値が計算されます。電流測定値を得るための合計時間は、これら 2 つのパラメータの変換時間の合計です。有効な測定入力はシーケンシャルに変換されるため、すべての入力の総変換時間は、各入力の変換時間と有効な入力数によって異なります。平均化が使用されている場合、平均化アキュムレータに中間値が保存され、変換シーケンスは平均化の回数に到達するまで繰り返されます。すべての平均化が完了すると、最終的な値は対応のレジスタで更新され、読み出しが可能になります。これらの値は、次に変換が完了して結果が書き換えられるまで、データ出力レジスタに保持されます。この場合、データ出力レジスタの読み取りは、動作中の変換には影響しません。

ADC には、連続モードとトリガ モードの 2 種類の変換モードがあり、ADC_CONFIG レジスタの MODE ビットで設定されます。連続変換モードでは、前述のように、ADC は入力測定値の変換と出力レジスタの更新を無限ループで連続して行います。トリガ変換モードでは、ADC は上述のように入力測定値を変換した後、シャットダウン モードに移行し、MODE ビットに書き込むことで次の単発トリガが生成されるまでシャットダウン モードに入ります。MODE ビットを書き込むと、動作中のトリガ変換や連続変換は割り込みが入り、再始動します。最後に変換されたデータは次の変換が完了するまで使用可能に維持されるため、デバイスの値はいつでも読み取れます。変換準備完了フラグは、すべての変換、平均化が完了した後にセットされます。

変換準備フラグ (CNVRF) は、以下の条件でクリアされます。

- ADC_CONFIG レジスタへの書き込み (シャットダウン モードの選択を除く)
- DIAG_ALRT レジスタを読み出す

INA745x デバイスはいざれかの変換モードのどちらかで使用されますが、専用デジタル エンジンが電流、電力、電荷量、エネルギーの値をバックグラウンドで計算しています (内部測定および計算エンジンを参照)。トリガ モードでは、本デバイスは経過時間を記録しないため蓄積レジスタ (ENERGY, CHARGE) は無効です。エネルギーと充電の測定時間の蓄積について、重要な測定が必要とされるアプリケーションの場合、デバイスは蓄積結果を連続更新し、システムの充電とエネルギー消費を正しく表現できるよう、デバイスが連続変換モードを使用するように設定する必要があります。すべての計算はバックグラウンドで実行され、変換時間に影響しません。

システムの他のコンポーネントとの同期が必要なアプリケーションの場合、INA745x の変換時間は CONFIG レジスタの CONVDLY ビットをプログラミングすることにより、0 (遅延なし)～510ms の範囲で遅延する可能性があります。変換遅延のプログラミングにおける分解能は 2ms です。変換遅延は、デフォルトで 0ms に設定されます。電圧や電流を監視する目的で使用される外部のデバイスが複数ある場合、変換遅延によって測定の同期が行われます。電圧と電流を測定する際に時間を合わせる必要があるアプリケーションの場合、外部の電圧と電流の測定がほぼ同時に行われるように、遅延している電流測定には 2 つのデバイスを使用することができます。ADC の内部時間のベースが正確でも、内部時間と外部時間のベースの不一致により、時間の経過とともに同期は失われていくことに注意してください。

6.3.5.1 低レイテンシのデジタル フィルタ

このデバイスは、ADC 出力データに対してデシメーションとフィルタリングの両方を行うローパス デジタル フィルタが内蔵しており、ノイズの軽減に役立ちます。デジタル フィルタは、さまざまな出力データ レートを自動的に調整して、常に 1 回の変換サイクル内に収まるようにします。ユーザーは、出力変換時間 T_{CT} を 50 μ s～4.12ms の間で柔軟に選択できます。この構成では、単一変換モードのとき、最初の振幅ノッチは選択された変換時間によって決定され、 $f_{NOTCH} = 1/T_{CT}$ として定義されます。これは、フィルタのカットオフ周波数のスケーリングがデータ出力レートと比例することを意味しています。図 6-8 に、1.052ms の変換時間が選択されたときのフィルタ応答を示します。

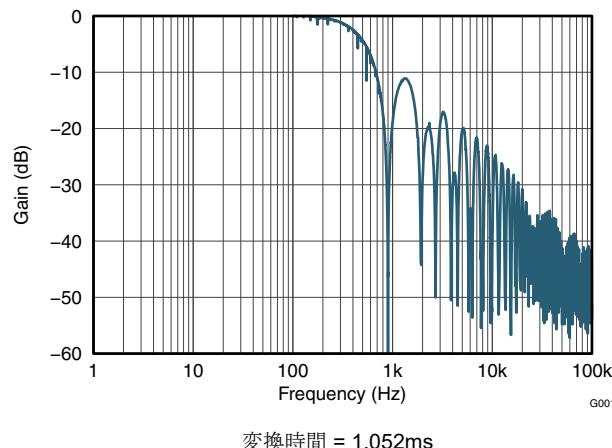


図 6-8. ADC の周波数応答

6.3.5.2 フレキシブルな変換時間と平均化

バス電圧の ADC 変換時間は、50 μ s～4.12ms の間で個別に設定することができます。電流の合計変換時間には、温度の追加の変換時間が含まれ、100 μ s から 8.24ms に変更できます。変換時間をフレキシブルに設定できることにより、さまざまなノイズの多い環境でも堅牢な動作が可能となります。また、このデバイスは、1 回の変換から 1024 回の変換までのすべての平均化時間をプログラム可能です。選択した平均の量は、アクティブなすべての測定入力に均一に適用されます。表 7-4 に示すように、ADC_CONFIG レジスタには、サポートされている変換時間と平均化モードのさらに詳細な内容が提供されています。INA745x の ADC の有効分解能は、変換時間を長くし、平均値を増やすことで向上できます。図 6-9 と図 6-10 に、入力信号が一定の場合の変換時間と平均化の影響について示します。

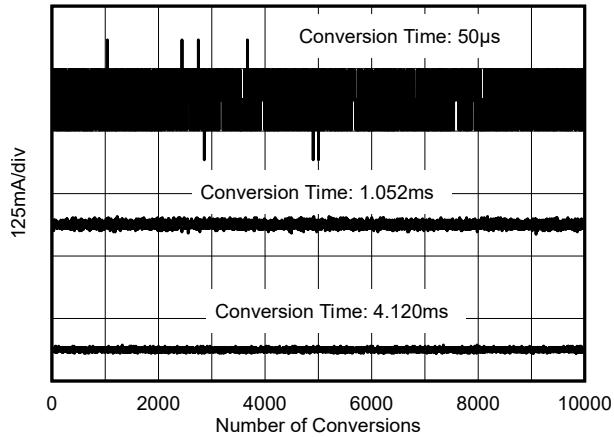


図 6-9. ノイズと変換時間の関係 (平均化 = 1)

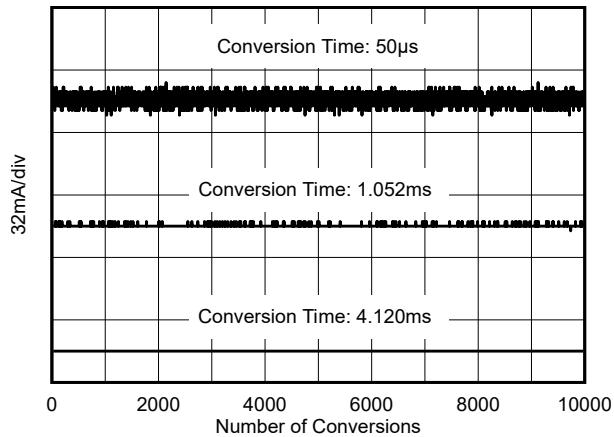


図 6-10. ノイズと変換時間の関係 (平均化 = 128)

変換時間と平均化を行う変換数の設定は、測定の有効分解能に影響します。平均化によるノイズの低減や有効ビット数(ENOB)の増加の詳細については、[ADC の出力データレートとノイズ特性](#)を参照してください。

6.3.6 内蔵高精度発振器

デバイス内部のタイムベースは、室温において公差 0.5% 未満にトリムされた内部発振器から供給されます。高精度発振器は、ADC 変換のタイミング ソースであり、エネルギー や充電の計算で時間の計測に使用されます。デジタル フィルタ応答は変換時間によって異なるため、高精度クロックによって、温度範囲全体にわたるフィルタ応答とノッチ周波数の一貫性が保証されます。電源投入時、内部発振器と ADC は約 300μs で 1% 未満の誤差安定性に到達します。クロックが安定した後、ADC のデータ出力は、[仕様](#)に示す電気的仕様どおりの正確な値となります。

6.3.7 マルチアラート監視と�オルト検出

INA745x は、多目的のオープンドレイン ALERT 出力ピンを備えており、複数の診断の報告や、ADC 変換が完了したことの表示に使用できます。[表 6-1](#) に示す診断は定期的に監視され、監視された出力値が関連の範囲外スレッショルドを超えたたびに、ALERT ピンを経由して通知されます。

表 6-1. ALERT 診断の説明

INA745x 診断	DIAG_ALRT レジスタのステータス ビット (RO)	範囲外スレッショルド レジスタ (R/W)	レジスタのデフォルト値
電流下限値	CURRENTUL	CUL	0x8000 h (2 の補数)

表 6-1. ALERT 診断の説明 (続き)

INA745x 診断	DIAG_ALRT レジスタのステータス ビット (RO)	範囲外スレッショルド レジスタ (R/W)	レジスタのデフォルト値
電流上限値	CURRENTOL	COL	0x7FFF h (2 の補数)
バス電圧制限超過	BUSOL	BOVL	0x7FFF h (2 の補数、正の値のみ)
バス電圧低電圧	BUSUL	BUVL	0x0000 h (2 の補数、正の値のみ)
温度制限超過	TMPOL	TEMP_LIMIT	0xFFFF h (2 の補数、正の値のみ)
電力制限超過	POL	PWR_LIMIT	0x7FFF h (2 の補数)

DIAG_ALRT レジスタからの読み取り値は、ALERT ピンでトリガされた診断の種類を判断するために使用されます。このレジスタは、表 7-11 に示すように、その他の関連診断を監視したり、ALERT ピンの一部の機能の構成にも使用することができます。

- アラート ラッチ イネーブル - ALERT ピンがトリガされた場合、この機能により、すべての診断状態がクリアされてもピンの値は保持されます。DIAG_ALRT レジスタの読み取りによって、ALERT ピンの状態はリセットされます。この機能は、ALATCH ビットを設定することによりイネーブルになります。
- 変換準備イネーブル - ADC 変換が完了して、デジタル インターフェイスから出力値を読み取る準備ができるとアサートされるように、ALERT ピンをイネーブルにします。この機能は、CNVR ビットを設定することによりイネーブルになります。CNVR ビットの設定に関係なく、CNVRF ビットからは変換完了イベントも読み取ることが可能です。
- 平均出力でのアラート比較 - ADC で生成された平均データ値と範囲外スレッショルド値を比較することができます。この機能により、範囲外スレッショルドと比較するときに、出力データからさらにノイズを除去して、ノイズに起因する誤アラートを防止できます。ただし、平均化に必要な時間があるため、診断は遅延します。この機能は、SLOWALERT ビットを設定するとイネーブルになります。
- アラート極性 - デバイスは ALERT ピンのアクティブ状態を反転させることができます。ALERT ピンはオープンドレイン出力のため、抵抗によってプルアップする必要があります。ALERT ピンはデフォルトでアクティブ Low であり、APOL 制御ピンを使用してアクティブ High 機能に構成できます。

ALERT ピンで通知されないが DIAG_ALRT レジスタの読み取りによって利用可能な他の診断機能:

- 算術オーバーフロー - MATHOF ビットにより示され、算術演算によって内部レジスタのオーバーフローが発生した場合に通知されます。
- メモリステータス - MEMSTAT ビットにより示され、デバイスの不揮発性トリム メモリの状態を監視します。デバイスが正常に動作している場合、このビットは常に 1 です。
- エネルギー オーバーフロー - ENERGYOF ビットにより示され、データの蓄積によって ENERGY レジスタがオーバーフロー状態に達すると通知されます。
- 充電オーバーフロー - CHARGEEOF ビットにより示され、データの蓄積によって CHARGE レジスタがオーバーフロー状態に達すると通知されます。

ADC 変換完了イベントが通知されるように ALERT ピンを構成すると、ALERT ピンは多目的通知出力になります。図 6-11 は、INA745x デバイスが過電流イベント、バス低電圧イベント、過熱イベント、電力制限超過イベントの影響を受けているときに、デバイスが ADC 変換完了イベントを通知している例です。

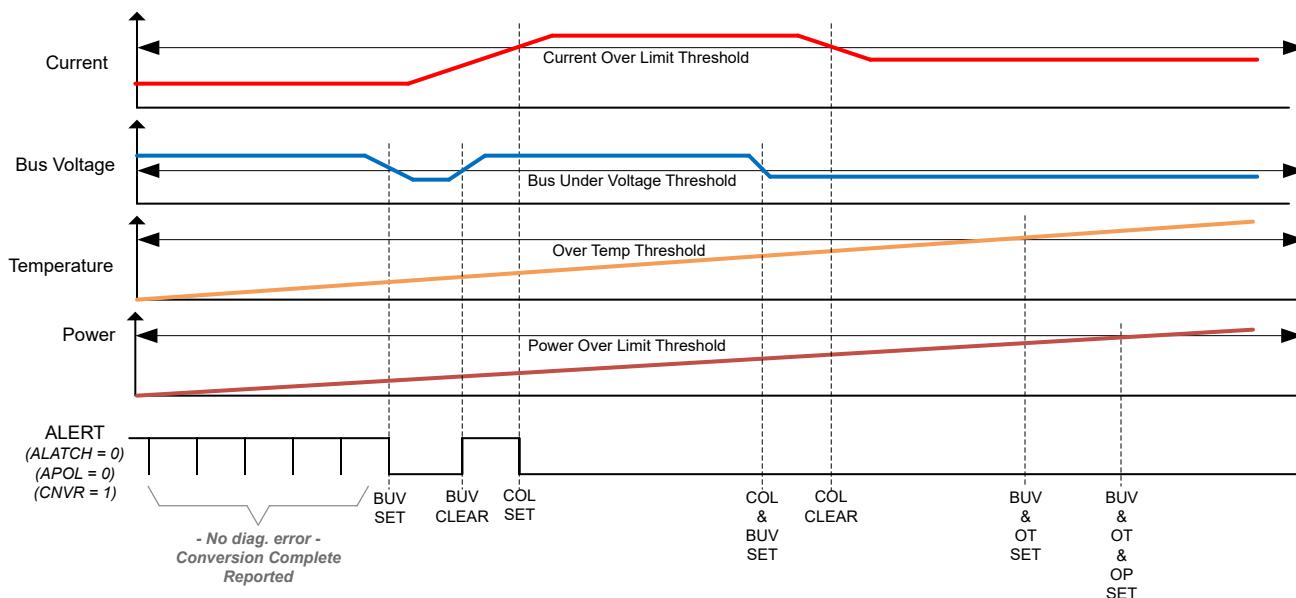


図 6-11. マルチアラートの構成

6.4 デバイスの機能モード

6.4.1 シャットダウンモード

2 つの変換モード (連続およびトリガ) に加えて、このデバイスにはシャットダウン モードがあり (ADC_CONFIG レジスタの MODE ビットで選択)、静止時電流を $5\mu\text{A}$ 未満に低減し、デバイス入力への電流をオフにして、デバイスが使用されていないときの電源ドレンへの影響を軽減します。デバイスのレジスタの書き込みと読み取りは、デバイスがシャットダウン モードのときに可能になります。デバイスは、他のトリガ変換のコマンドか連続変換のコマンドを受信するまで、シャットダウン モードを継続します。

シャットダウン モード中は、デバイスは変換を実行するためのトリガを行うことができます。変換がトリガされると、ADC は変換を開始します。変換が完了すると、デバイスはシャットダウン状態に戻ります。

シャットダウン電流は非アクティブな通信バスで規定されています。アクティブ クロックとデータのアクティビティによって、バス周波数の関数として消費電流は増加します。

6.4.2 パワーオン リセット

パワーオン リセット (POR) は、 V_S が 1.26V (標準値) を下回るとアサートされ、すべてのレジスタはそれぞれのデフォルト値にリセットされます。手動でのデバイスリセットは、CONFIG レジスタの RST ビットをセットすることで開始できます。パワーアップ レジスタのデフォルト値は、各レジスタの説明のリセット列に記載されています。各レジスタの説明へのリンクは、[レジスタ マップ](#)を参照してください。

6.5 プログラミング

6.5.1 I²C シリアルインターフェイス

INA745x は、SMBus と I²C の両方のインターフェイスで、ターゲットとしてのみ動作します。バスへの接続は、オープンドレインの SDA と SCL ラインを介して行われます。SDA と SCL ピンは、スパイク抑制フィルタとシュミットトリガを内蔵し、入力スパイクとバスノイズの影響を最小限に抑えます。このデバイスは、デジタル I/O ラインにスパイク抑制フィルタを内蔵していますが、適切なレイアウト手法により、通信ラインへのカップリングの量を最小限に抑えることができます。このノイズは、2 つの通信ライン間の容量性カップリングの信号エッジから発生するか、またはシステムに存在する他のスイッチングノイズ ソースから発生します。通常、プリント基板 (PCB) の層の間でグランドと並列にパターンを配線すると、通信ライン間のカップリングの影響が低減されます。通信ラインにシールドを付けることにより、意図しないノイズ カップリングがデジタル I/O ラインに発生して、スタートコマンドやストップコマンドが誤って解釈される可能性を低減します。

INA745x は、転送プロトコルとして高速モード (1kHz~400kHz)、およびハイスピード モード (1kHz~2.94MHz) をサポートしています。データ バイトはすべて、最上位バイトが最初に転送され、SMBus 3.0 転送プロトコルに従います。

INA745x との通信を行うには、最初にコントローラがターゲット アドレス バイトでターゲットをアドレス指定する必要があります。ターゲット アドレス バイトは、7 つのアドレス ビットと、動作が読み出しか書き込みかを示す 1 つの方向 ビットで構成されます。

このデバイスには、A0 と A1 の 2 つのアドレス ピンがあります。表 6-2 に、16 個の設定可能な各アドレスのピン ロジック レベルを示します。デバイスは、すべてのバス通信における A0 ピンと A1 ピンの状態をサンプリングします。インターフェイス上で動作が行われる前に、ピンの状態を確立します。SDA ピンを A0 または A1 に接続してデバイス アドレスを設定する場合、I²C アドレスの MSB には、適切なデバイス アドレッシングを提供するために、さらに 100ns のホールド時間が必要です。

表 6-2. アドレス ピンとターゲット アドレス

A1	A0	ターゲット デバイスのアドレス
GND	GND	1000000
GND	VS	1000001
GND	SDA	1000010 ⁽¹⁾
GND	SCL	1000011
VS	GND	1000100
VS	VS	1000101
VS	SDA	1000110 ⁽¹⁾
VS	SCL	1000111
SDA	GND	1001000 ⁽¹⁾
SDA	VS	1001001 ⁽¹⁾
SDA	SDA	1001010 ⁽¹⁾
SDA	SCL	1001011 ⁽¹⁾
SCL	GND	1001100
SCL	VS	1001101
SCL	SDA	1001110 ⁽¹⁾
SCL	SCL	1001111

(1) SDA を使用するアドレスでは、アドレスの MSB に 100ns の初期ホールド時間が必要です。

6.5.1.1 I²C シリアル インターフェイスを使用した書き込みと読み取り

INA745x の特定のレジスタにアクセスするには、適切な値をレジスタ ポインタに書き込みます。レジスタ、および対応のアドレスの一覧については、[レジスタ マップ](#) を参照してください。レジスタのポインタの値 (図 6-14 を参照) は、R/W ビットが Low になっているターゲット アドレス バイトの後に送信される最初のバイトです。本デバイスに対するすべての書き込み動作では、レジスタ ポインタ値を指定する必要があります。

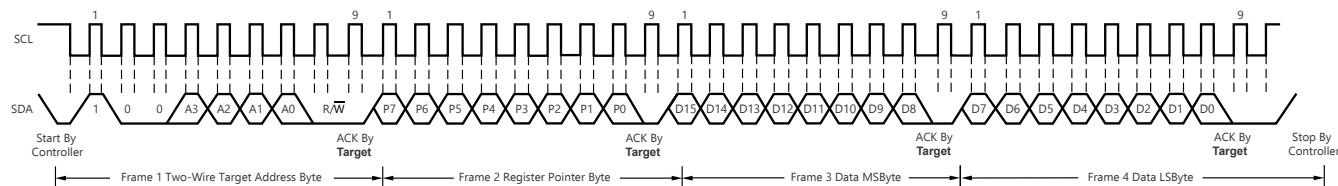
レジスタへの書き込みは、コントローラによって送信される最初のバイトから開始されます。このバイトはターゲット アドレスで、R/W ビットは Low です。有効なアドレスを受信すると、デバイスはアクノリッジします。コントローラから送信される次のバイトは、アクセスされるレジスタのアドレスです。このレジスタのアドレス値により、レジスタのポインタは目的の内部デバイス レジスタに更新されます。次の 2 バイトは、レジスタのポインタによってレジスタ アドレスに書き込まれます。デバイスは、データ バイトを受信するたびにアクノリッジします。コントローラは、開始条件または停止条件を生成することによりデータ転送を終了できます。

本デバイスから読み出す場合、書き込み動作によってレジスタ ポインタに保存された最後の値が、読み出し動作中に読み出されるレジスタを決定します。読み出し動作のためにレジスタ ポインタを変更するには、新しい値をレジスタ ポインタに書き込む必要があります。この書き込みを行うには、ターゲット アドレス バイトを R/W ビット Low で発行し、続いてレジスタのポインタ バイトを送信します。追加のデータは必要ありません。次に、コントローラはスタート条件を生成し、ターゲッ

トに R/W ビット High でアドレス バイトを送信して、読み取りコマンドを開始します。次のバイトはターゲットから送信され、レジスタのポインタで指定されるレジスタの最上位バイトです。このバイトに続いて、コントローラからアクノリッジがあります。次に、ターゲットは最下位バイトを送信します。2 番目のデータ バイトを受信したとき、コントローラはアクノリッジする場合としない場合があります。コントローラは、任意のデータ バイトを受信した後にノン アクノリッジを生成するか、スタート条件またはストップ条件を生成することにより、データ転送を終了できます。デバイスは、次の書き込み動作によって値が変更されるまでレジスタ ポインタ値を保持するので、同じレジスタからの読み取りを繰り返す場合、レジスタ ポインタ バイトを連続的に送信する必要はありません。

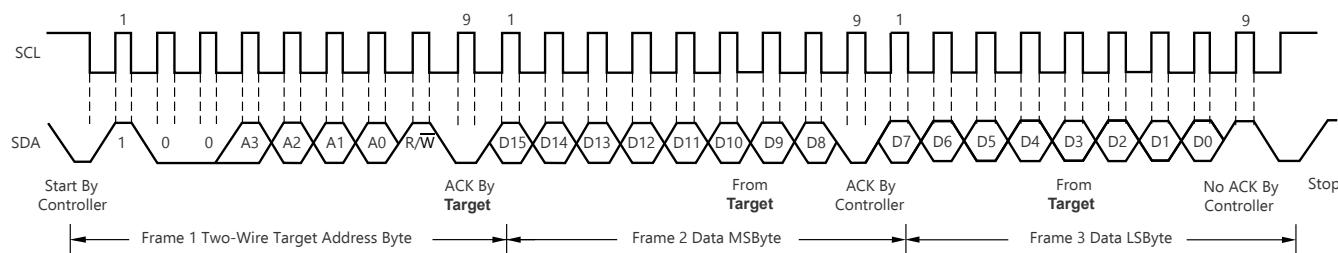
図 6-12 に、書き込み動作のタイミング図を示します。図 6-13 に、読み取り動作のタイミング図を示します。これらの図は、16 ビット レジスタに対する読み出しおよび書き込みを示しています。

レジスタ バイト (MSB) は、上位 バイトが最初に送信され、その後、下位 バイトが送信されます。



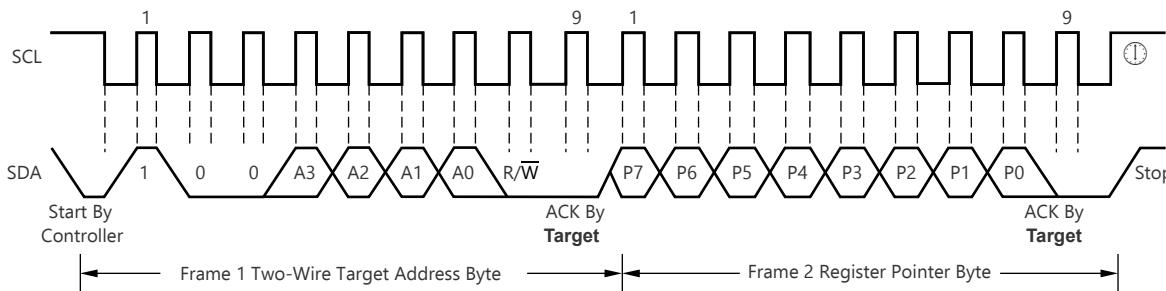
- A. ターゲット アドレス バイトの値は、A0 ピンと A1 ピンの設定によって決まります。表 6-2 を参照してください。
- B. このデバイスは、パケット エラー チェック (PEC) はサポートしておらず、クロック ストレッチは動作しません。

図 6-12. ワード書き込み形式のタイミング図



- A. ターゲット アドレス バイトの値は、A0 ピンと A1 ピンの設定によって決まります。表 6-2 を参照してください。
- B. 読み出しデータは、最後のレジスタ ポインタの位置から得られます。新たなレジスタを読み出す場合、レジスタ ポインタを更新する必要があります。図 6-14 を参照してください。
- C. コントローラからの ACK も送信できます。
- D. このデバイスは、パケット エラー チェック (PEC) はサポートしておらず、クロック ストレッチは動作しません。

図 6-13. ワード読み取り形式のタイミング図



- A. ターゲット アドレス バイトの値は、A0 ピンと A1 ピンの設定によって決まります。表 6-2 を参照してください。

図 6-14. 代表的なレジスタ ポインタのタイミング図

6.5.1.2 高速 I²C モード

バスがアイドルのときは、SDA ラインと SCL ラインの両方がプルアップ抵抗によって High にプルされます。コントローラはスタート条件を生成してから、ハイスピード (HS) コントローラ コードの 00001XXX を含む、有効なシリアル バイトを続けます。この送信は、ファスト (400kHz) またはスタンダード (100kHz) (F/S) モードのときに、400kHz 以下の周波数で行われます。INA745x は HS コントローラ コードをアクノリッジしませんが、INA745x は、このコードを認識し、2.94MHz での動作をサポートするよう内部フィルタを切り替えます。

次に、コントローラは再スタート条件を生成します (再スタート条件のタイミングはスタート条件と同じです)。この再スタート条件の後、プロトコルは F/S モードと同じですが、許容転送速度は最高 2.94MHz になります。バスを HS モードで維持するには、終了条件を使用する代わりに、再スタート条件を使用します。終了条件を使用すると HS モードは終了し、デバイスのすべての内部フィルタは F/S モードをサポートするよう切り換わります。

6.5.1.3 SMBus のアラート応答

INA745x は、SMBus のアラート応答アドレスに応答するよう設計されています。SMBus のアラート応答により、単純なターゲットのフォルトをすばやく識別できます。アラートが発生すると、コントローラは Read/Write ビットを High にセットして、アラート応答をターゲットのアドレス (0001 100) にブロードキャストします。このアラート応答の後で、アラートを生成したターゲットは、アラート応答をアクノリッジし、バス上のアドレスに送信します。

I²C のゼネラル コールと同様に、アラート応答により、いくつかの異なるターゲットを同時にアクティブにできます。複数のターゲットが応答を試みた場合、バス アービトレーション ルールが適用されます。負けたデバイスはアクノリッジを生成せず、デバイスがアービトレーションに勝つまでアラートラインを Low に保持し続けます。

7 レジスタ マップ

7.1 INA745x レジスタ

表 7-1 に、INA745x レジスタの一覧を示します。表 7-1 にないレジスタ位置はすべて予約済みとみなすべきであり、レジスタ内容は変更しないでください。

表 7-1. INA745x レジスタ

アドレス	略称	レジスタ名	レジスタ サイズ (ビット)	セクション
0h	CONFIG	構成	16	表示
1h	ADC_CONFIG	ADC の構成	16	表示
5h	VBUS	バス電圧の測定値	16	表示
6h	DIETEMP	温度測定	16	表示
7h	CURRENT	電流の結果	16	表示
8h	電源	電力の結果	24	表示
9h	ENERGY	エネルギーの結果	40	表示
Ah	CHARGE	充電の結果	40	表示
Bh	DIAG_ALRT	診断フラグとアラート	16	表示
Ch	COL	電流制限超過スレッショルド	16	表示
Dh	CUL	電流制限スレッショルド	16	表示
Eh	BOVL	バス過電圧スレッショルド	16	表示
Fh	BUVL	バス低電圧スレッショルド	16	表示
10h	TEMP_LIMIT	温度制限超過スレッショルド	16	表示
11h	PWR_LIMIT	電力制限超過スレッショルド	16	表示
3Eh	MANUFACTURER_ID	メーカー ID	16	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-2 このセクションでアクセス タイプに使用しているコードを示します。

表 7-2. INA745x のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.1.1 構成 (CONFIG) レジスタ (アドレス = 0h) [リセット = 30h]

表 7-3 に、CONFIG レジスタを示します。

概略表に戻ります。

表 7-3. CONFIG レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	RST	R/W	0h	リセットビット。このビットを「1」に設定すると、パワーオンリセットと同じシステムリセットが発生する。 すべてのレジスタをデフォルト値にリセットします。 0H = 通常動作 1h = システムリセットにより、レジスタはデフォルト値に設定される このビットはセルフクリアされます。
14	RSTACC	R/W	0h	累積レジスタ ENERGY および CHARGE の内容を 0 にリセットする 0H = 通常動作 1h = ENERGY および CHARGE レジスタをデフォルト値にクリアする
13-6	CONVDLY	R/W	0h	初期の ADC 変換の遅延を 2ms ごとに設定します。 0h = 0s 1h = 2ms FFh = 510ms
5	予約済み	R	1h	予約済み。常に 1 を読み出す。
4	予約済み	R	1h	予約済み。常に 1 を読み出す。
3-0	予約済み	R	0h	予約済み。常に 0 を読み出す。

7.1.2 ADC 構成 (ADC_CONFIG) レジスタ (アドレス = 1h) [リセット = FB68h]

表 7-4 に、ADC_CONFIG レジスタを示します。

概略表に戻ります。

表 7-4. ADC_CONFIG レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-12	モード	R/W	Fh	ユーザーは、MODE ビットによって、バス電圧、シャント電圧、温度測定に 対して連続モードまたはトリガモードを設定することができる。 0h=シャットダウン 1h = トリガバス電圧、シングルショット 2h = 予約済み 3h = 予約済み 4h = トリガ温度、シングルショット 5h = トリガ温度およびバス電圧、シングルショット 6h = トリガ温度および電流、シングルショット 7h = トリガ温度、電流およびバス電圧、シングルショット 8h=シャットダウン 9h = 連続バス電圧のみ Ah = 予約済み Bh = 予約済み Ch = 連続温度のみ Dh = 連続バス電圧および温度 Eh = 連続温度および電流 Fh = 連続温度、電流およびバス電圧

表 7-4. ADC_CONFIG レジスタ フィールドの説明 (続き)

ピット	フィールド	タイプ	リセット	説明
11-9	VBUSCT	R/W	5h	バス電圧の測定値の変換時間を設定します。 0h = 50μs 1h = 84μs 2h = 150μs 3h = 280μs 4h = 540μs 5h = 1052μs 6h = 2074μs 7h = 4120μs
8-6	VSENCT	R/W	5h	シャント抵抗電圧の変換時間を設定します。温度変換時間と連動します。 電流測定の合計変換時間は、VSENCT と TCT の選択の合計です。 0h = 50μs 1h = 84μs 2h = 150μs 3h = 280μs 4h = 540μs 5h = 1052μs 6h = 2074μs 7h = 4120μs
5-3	TCT	R/W	5h	温度の測定値の変換時間を設定します。電流測定用に、シャント電圧変換時間と組み合わせて動作します。電流測定の合計変換時間は、VSENCT と TCT の選択の合計です。 0h = 50μs 1h = 84μs 2h = 150μs 3h = 280μs 4h = 540μs 5h = 1052μs 6h = 2074μs 7h = 4120μs
2-0	AVG	R/W	0h	ADC サンプリング平均化カウントを選択する。平均化設定は、すべてのアクティブ入力に適用されます。 0h を超えている場合、平均化が完了した後に出力レジスタが更新される。 0h = 1 1h = 4 2h = 16 3h = 64 4h = 128 5h = 256 6h = 512 7h = 1024

7.1.3 バス電圧測定値 (V_{BUS}) レジスタ (アドレス = 5h) [リセット = 0h]

表 7-5 に、V_{BUS} レジスタを示します。

概略表に戻ります。

表 7-5. V_{BUS} レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
15-0	V _{BUS}	R	0h	バス電圧出力。2 の補数で、常に正の値となる。 変換係数: 3.125mV/LSB

7.1.4 温度測定値 (DIETEMP) レジスタ (アドレス = 6h) [リセット = 0h]

表 7-6 に、DIETEMP レジスタを示します。

概略表に戻ります。

表 7-6. DIETEMP レジスタのフィールドの説明

ピット	フィールド	タイプ	リセット	説明
15-4	DIETEMP	R	0h	内部ダイ温度の測定値。2 の補数値。 変換係数: 125m°C/LSB
3-0	予約済み	R	0h	予約済み。常に 0 を読み出す。

7.1.5 電流の結果 (CURRENT) レジスタ (アドレス = 7h) [リセット = 0h]

表 7-7 に、CURRENT レジスタを示します。

概略表に戻ります。

表 7-7. CURRENT レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
15-0	CURRENT	R	0h	電流出力の計算値 (アンペア)。2 の補数値。 変換係数: 1.2mA/LSB.

7.1.6 電力の結果 (POWER) レジスタ (アドレス = 8h) [リセット = 0h]

表 7-8 に、POWER レジスタを示します。

概略表に戻ります。

表 7-8. POWER レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
23-0	電源	R	0h	電力出力の計算値。 出力値 (ワット)。 符号なし表記。正の値。 変換係数: 240μW/LSB.

7.1.7 エネルギーの結果 (ENERGY) レジスタ (アドレス = 9h) [リセット = 0h]

表 7-9 に、ENERGY レジスタを示します。

概略表に戻ります。

表 7-9. ENERGY レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
39-0	ENERGY	R	0h	エネルギー出力の計算値。 出力値の単位はジュール。符号なし表記。正の値。 変換係数:3.84mJ/LSB.

7.1.8 充電の結果 (CHARGE) レジスタ (アドレス = Ah) [リセット = 0h]

表 7-10 に、CHARGE レジスタを示します。

概略表に戻ります。

表 7-10. CHARGE レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
39-0	CHARGE	R	0h	充電出力の計算値。出力値の単位はクーロン。2 の補数値。 変換係数:75μC//LSB.

7.1.9 診断フラグおよびアラート (DIAG_ALRT) レジスタ (アドレス = Bh) [リセット = 0001h]

表 7-11 に、DIAG_ALRT を示します。

概略表に戻ります。

表 7-11. DIAG_ALRT レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
15	ALATCH	R/W	0h	アラートラッチ イネーブル ビットが透過モードに設定されている場合、フォルトがクリアされると、アラートピンとフラグ ビットはアイドル状態にリセットされる。 アラートラッチ イネーブル ビットがラッチ モードに設定されている場合、DIAG_ALRT レジスタが読み出されるまで、アラートピンとフラグ ビットはフォルト後もアクティブのままを維持する。 0h=透過 1h = ラッチ済み
14	CNVR	R/W	0h	このビットを High に設定すると、変換準備フラグ (ピット 1) がアサートされたときにアラートピンがアサートされるように構成され、変換サイクルが完了したことを示す。 0h = ALERT ピンの変換準備完了フラグをディセーブルにする 1h = ALERT ピンの変換準備完了フラグをイネーブルにする
13	SLOWALERT	R/W	0h	イネーブルのとき、ALERT 機能は完了済みの平均値でアサートされる。これにより、平均値を超えるまで ALERT を柔軟に遅延させることができます。 0h = 平均化されていない (ADC) 値での ALERT 比較 1h = 平均化された値での ALERT 比較
12	APOL	R/W	0h	アラート極性ビットは、ALERT ピンの極性を設定します。 0h = 通常 (アクティブ Low、オーブンドレイン) 1h = 反転 (アクティブ High、オーブンドレイン)
11	ENERGYOF	R	0h	このビットは、ENERGY レジスタの状態を示す。 40 ビットの ENERGY レジスタがオーバーフローした場合、このビットは 1 にセットされます。 0h=通常 1h = オーバーフロー 構成レジスタの RSTACC フィールドをセットすることでクリアします。

表 7-11. DIAG_ALRT レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
10	CHARGE0F	R	0h	<p>このビットは、CHARGE レジスタの状態を示します。</p> <p>40 ビットの CHARGE レジスタがオーバーフローした場合、このビットは 1 にセットされる。</p> <p>0h=通常 1h = オーバーフロー</p> <p>構成レジスタの RSTACC フィールドをセットすることでクリアします。</p>
9	MATH0F	R	0h	<p>算術演算がオーバーフロー エラーに終わると、このビットは 1 に設定されます。</p> <p>このビットは、電流および電力データが無効である可能性があることを示しています。</p> <p>0h=通常 1h = オーバーフロー</p> <p>他の変換をトリガするか、または RSTACC ビットでアキュムレータをクリアすることにより、手動でクリアする必要がある。</p>
8	予約済み	R	0h	予約済み。常に 0 を読み出します。
7	TMPOL	R	0h	<p>温度測定値が温度制限超過レジスタのスレッショルドを超えると、このビットは 1 にセットされる。</p> <p>0h=通常 1h = 過熱イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>
6	CURRENT0L	R	0h	<p>電流測定値が電流制限超過レジスタのスレッショルドを超えると、このビットは 1 にセットされる。</p> <p>0h=通常 1h = 過電流イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>
5	CURRENTUL	R	0h	<p>電流の測定値が、電流制限未満レジスタのスレッショルド制限を下回ると、このビットは 1 にセットされる。</p> <p>0h=通常 1h = 低電流イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>
4	BUS0L	R	0h	<p>バス電圧の測定値が、バス制限超過レジスタのスレッショルド制限を超えると、このビットは 1 にセットされる。</p> <p>0h=通常 1h = バス制限超過イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>
3	BUSUL	R	0h	<p>バス電圧の測定値が、バス制限未満レジスタのスレッショルド制限を下回ると、このビットは 1 にセットされる。</p> <p>0h=通常 1h = バス制限未満イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>
2	POL	R	0h	<p>電力の測定値が電力制限レジスタのスレッショルド制限を超えると、このビットは 1 に設定される。</p> <p>0h=通常 1h = 電力制限超過イベント</p> <p>ALATCH = 1 の場合、このビットはこのレジスタを読み取ることまたは書き込むことによりクリアされます。</p>

表 7-11. DIAG_ALRT レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
1	CNVRF	R	0h	変換が完了すると、このビットは 1 にセットされる。 0h=通常 1h = 変換が完了 ALATCH = 1 の場合、このビットはこのレジスタを読み出すか書き込んで、新しいトリガ変換を開始することでクリアされる。
0	MEMSTAT	R	1h	デバイストリム メモリ空間でチェックサム エラーが検出されると、このビットは 0 に設定されます。 0h= メモリ チェックサム エラー 1h=通常動作

7.1.10 過電流制限スレッショルド (SOVL) レジスタ (アドレス = Ch) [リセット = 7FFFh]

このレジスタに負の値が入力されると、電流の測定値 0A 時にこのアラームが作動します。低電流スレッショルドおよび過電流スレッショルドに負の値を使用する場合は、2 つの値の大きい方 (つまり負の値の小さい方) に過電流スレッショルドを設定する必要があります。表 7-12 に、COL レジスタを示します。

[概略表](#)に戻ります。

表 7-12. COL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	COL	R/W	7FFFh	過電流条件 (過電流保護) を検出するために、値を比較するためのスレッショルドを設定する。2 の補数値。変換係数: 1.2mA/LSB

7.1.11 低電流制限スレッショルド (SUVL) レジスタ (アドレス = Dh) [リセット = 8000h]

表 7-13 に、CUL レジスタを示します。

[概略表](#)に戻ります。

表 7-13. CUL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	CUL	R/W	8000h	低電流条件を検出するために、値を比較するためのスレッショルドを設定する。2 の補数値。変換係数: 1.2mA/LSB

7.1.12 バス過電圧スレッショルド (BOVL) レジスタ (アドレス = Eh) [リセット = 7FFFh]

表 7-14 に、BOVL レジスタを示します。

[概略表](#)に戻ります。

表 7-14. BOVL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み。常に 0 を読み出す。
14-0	BOVL	R/W	7FFFh	バス過電圧 (過電圧保護) を検出するために、値を比較するためのスレッショルドを設定する。符号なし表記、正の値のみ。変換係数: 3.125mV/LSB。

7.1.13 バス低電圧スレッショルド (BUVL) レジスタ (アドレス = Fh) [リセット = 0h]

表 7-15 に、BUVL レジスタを示します。

概略表に戻ります。

表 7-15. BUVL レジスタ フィールドの説明

ピット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み。常に 0 を読み出す。
14-0	BUVL	R/W	0h	バス低電圧 (低電圧保護) を検出するために、値を比較するためのスレッショルドを設定する。符号なし表記、正の値のみ。変換係数: 3.125mV/LSB。

7.1.14 溫度制限超過スレッショルド (TEMP_LIMIT) レジスタ (アドレス = 10h) [リセット = 7FFFh]

表 7-16 に、TEMP_LIMIT レジスタを示します。

概略表に戻ります。

表 7-16. TEMP_LIMIT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-4	TOL	R/W	7FFFh	温度超過の測定値を検出するために、値を比較するためのスレッショルドを設定する。2の補数値。 このフィールドに入力された値は DIETEMP レジスタの値と直接比較され、温度超過状態かどうかを判断する。変換係数: 125m°C/LSB
3-0	予約済み	R	0	予約済み、常に 0 を読み出す。

7.1.15 電力制限超過スレッショルド (PWR_LIMIT) レジスタ (アドレス = 11h) [リセット = FFFFh]

表 7-17 に、PWR_LIMIT レジスタを示します。

概略表に戻ります。

表 7-17. PWR_LIMIT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	POL	R/W	FFFFh	電力制限超過の測定値を検出するために、値を比較するためのスレッショルドを設定する。符号なし表記、正の値のみ。 このフィールドに入力された値は POWER レジスタの値と直接比較され、電力超過状態かどうかを判断する。変換係数: 256 × Power LSB または 61.44mW/LSB

7.1.16 メーカー ID (MANUFACTURER_ID) レジスタ (アドレス = 3Eh) [リセット = 5449h]

表 7-18 に、MANUFACTURER_ID レジスタを示します。

概略表に戻ります。

表 7-18. MANUFACTURER_ID レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	MANFID	R	5449h	TI を ASCII コードで読み戻す。

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

8.1.1 デバイスの測定範囲と分解能

INA745x は、 $\pm 39.32A$ の電流測定用のフルスケール ADC 範囲を備えています。ただし、測定可能な最大値は動作時接合部温度によって制限されます (図 8-1 を参照)。

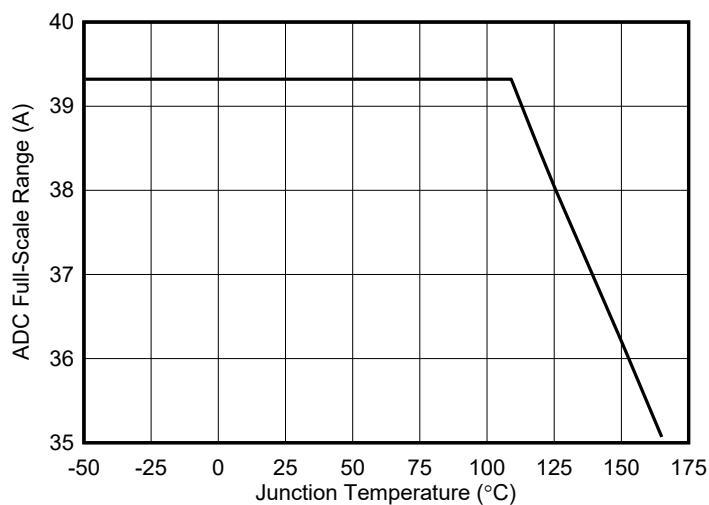


図 8-1. 最大 ADC 電流読み取り値と接合部温度との関係 (代表的特性)

表 8-1 はシャント、バス、温度測定のフルスケール値と、関連するステップ サイズを示します。

表 8-1. レジスタのフルスケール値と分解能

パラメータ	レジスタ アドレス	サイズ	フルスケール値	分解能
電流	7h	16 ビット、符号あり	$\pm 39.32A$	1.2mA/LSB
バス電圧	5h	16 ビット、符号あり、常に正	0V~40V	3.125mV/LSB
ダイ温度	6h	12 ビット、符号あり	-40°C ~ 150°C	125m°C/LSB
電源	8h	24 ビット、符号なし	4026.53W	240μW/LSB
エネルギー	9h	40 ビット、符号なし	4222.125MJ	3.840mJ/LSB
充電	Ah	40 ビット、符号なし	82.463MC	75μC/LSB

内部ダイ温度センサーレジスタの測定範囲は $-256^{\circ}\text{C} \sim 256^{\circ}\text{C}$ ですが、ジャンクション温度範囲の $-40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ によって制限されます。同様に、バス電圧測定範囲は最大 $102.4V$ ですが、シリコンによって $40V$ に制限されます。

電流、バス電圧、温度、電力、エネルギー、電荷量の測定値は、対応するアドレス レジスタを介して読み出すことができます。値は、戻り値と対応する LSB サイズの乗算で求めます。

符号付き値は、2 の補数形式で表記されます。

オーバーフロー時は、**ENERGY** レジスタと レジスタはロールオーバーし、0 から開始します。**CONFIG** レジスタの **RSTACC** ビットを設定することにより、レジスタの値はいつでもリセットすることができます。

CHARGE レジスタのオーバー フロー イベントは、**CHARGE0F** ビットによって示されます。オーバー フロー状態が発生した場合、**CONFIG** レジスタの **RSTACC** ビットをセットして、**CHARGE** レジスタを手動でリセットする必要があります。

これらの式を使用する設計例については、[詳細な設計手順](#)を参照してください。

8.1.2 ADC の出力データ レートとノイズ特性

INA745x のノイズ性能と有効分解能は、ADC 変換時間によって異なります。本デバイスは、デジタル ノイズのさらなる低減に有効なデジタル平均化もサポートしています。本デバイスでは ADC 変換時間とデータ平均化回数を柔軟に選択できるため、優れた信号対雑音比を実現でき、最小限のオフセットで最大限のダイナミックレンジを達成できます。低信号レベルでのノイズ プロファイルは、主に $1/f$ ノイズまたは白色ノイズから成るシステム ノイズによって支配されます。INA745x の ADC の有効分解能は、変換時間を長くし、平均値を増やすことで向上できます。

デバイスでサポートされている出力データ レート変換設定を、[表 8-2](#) に示します。最も高速な変換設定は $50\mu\text{s}$ です。代表的なノイズ フリー分解能は、デバイス測定データに基づく有効ビット数 (ENOB) として表現されます。ENOB は、ノイズのピークツー ピーク値に基づいて計算されます。そうすることで、ノイズ分布全体が確実に考慮されるようになります。

表 8-2. INA745x ノイズ性能

ADC 変換時間 [μs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズのない ENOB 電流測定
50	1	0.05	9.9
84		0.084	10.3
150		0.15	10.9
280		0.28	11.8
540		0.54	12.0
1052		1.052	12.5
2074		2.074	13.1
4120		4.12	13.7
50	4	0.2	11.1
84		0.336	11.4
150		0.6	12.1
280		1.12	12.8
540		2.16	13.4
1052		4.208	13.7
2074		8.296	14.7
4120		16.48	14.7
50	16	0.8	12.2
84		1.344	13.1
150		2.4	13.4
280		4.48	13.7
540		8.64	14.1
1052		16.832	14.7
2074		33.184	15.7
4120		65.92	15.7

表 8-2. INA745x ノイズ性能 (続き)

ADC 変換時間 [μs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズのない ENOB 電流測定
50	64	3.2	13.1
84		5.376	13.7
150		9.6	14.1
280		17.92	14.7
540		34.56	15.7
1052		67.328	15.7
2074		132.736	15.7
4120		263.68	15.7
50	128	6.4	13.4
84		10.752	14.1
150		19.2	14.7
280		35.84	15.7
540		69.12	15.7
1052		134.656	15.7
2074		265.472	15.7
4120		527.36	15.7
50	256	12.8	14.1
84		21.504	14.7
150		38.4	15.7
280		71.68	15.7
540		138.24	15.7
1052		269.312	15.7
2074		530.944	15.7
4120		1054.72	15.7
50	512	25.6	14.1
84		43	15.7
150		76.8	15.7
280		143.36	15.7
540		276.48	15.7
1052		538.624	15.7
2074		1061.888	15.7
4120		2109.44	16.0
50	1024	51.2	15.7
84		86.016	15.7
150		153.6	15.7
280		286.72	15.7
540		552.96	15.7
1052		1077.248	15.7
2074		2123.776	16.0
4120		4218.88	16.0

8.2 代表的なアプリケーション

INA745x のオフセット電圧と入力バイアス電流が低いため、電流を幅広い範囲で正確に監視することができます。図 8-2 に、ハイサイド構成を監視する回路例を示します。

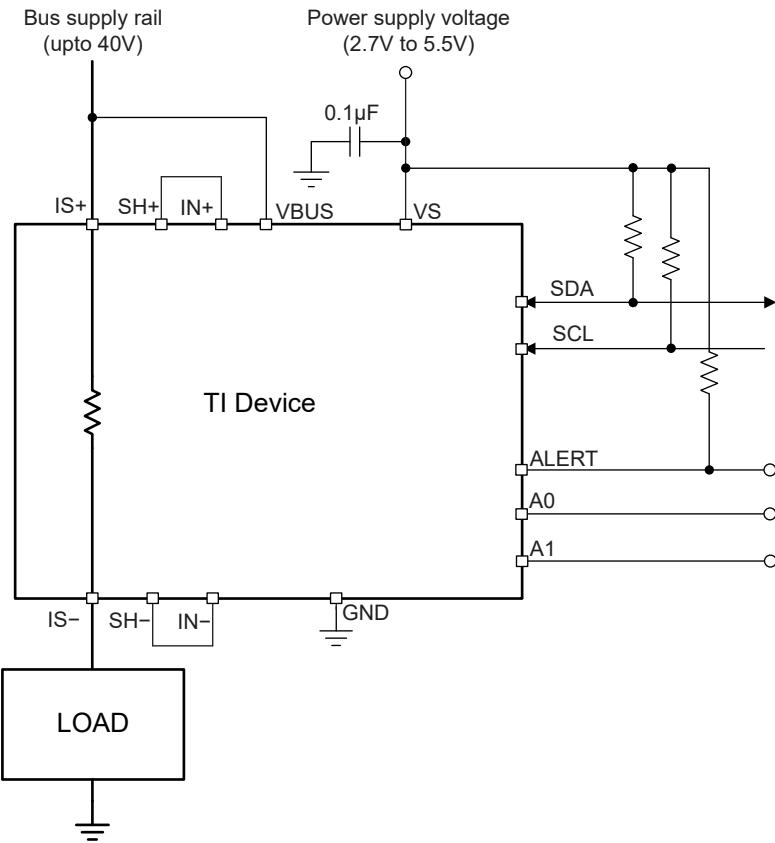


図 8-2. INA745x 下限側センシング アプリケーション図

8.2.1 設計要件

図 8-2 に示す回路の設計要件を [表 8-3](#) に示します。

表 8-3. 設計パラメータ

設計パラメータ	数値の例
電源電圧 (V_S)	5V
バス電源レール (V_{CM})	12V
バス電源レールの過電圧フォルト スレッショルド	16V
平均電流	18A
過電流フォルト スレッショルド (I_{MAX})	21A
温度	85°C
充電累積時間	15 分

8.2.2 詳細な設計手順

8.2.2.1 デバイスの構成

INA745x をプログラムする最初のステップは、デバイスと ADC 構成レジスタを適切に設定することです。最初の電源投入時に、CONFIG レジスタと ADC_CONFIG レジスタは、それぞれ [表 7-3](#) と [表 7-4](#) に示すようリセット値に設定されます。このデフォルトのパワーオン状態では、本デバイスは温度、電流、バス電圧を連続的に変換するように ADC に設定されます。デフォルトの電源投入条件が設計要件を満たしていない場合、各 V_S 電源サイクルイベント後に、これらのレジスタを正しく設定する必要があります。

8.2.2.2 目標のフォルト スレッショルドの設定

フォルト スレッショルドを設定するには、目標のトリップ スレッショルドを対応するフォルト レジスタにプログラムします。表 6-1 は、サポートしているフォルト レジスタをリストします。

過電流スレッショルドを設定するには、過電流制限スレッショルド レジスタ (SOVL) をプログラムします。過電流制限値を電流 LSB サイズで除算して、レジスタのプログラムに必要な値を計算します。

この例では、目標の過電流制限スレッショルドは 21A です。電流 LSB サイズは 1.2mA/LSB なので、電流過制限 (COL) レジスタにプログラムする必要がある値は $21A/(75\mu A/LSB \times 16)1.2mA/LSB = 17500d$ または 445Ch になります。

バス電圧の過電圧 フォルト スレッショルドを設定するには、バス過電圧制限レジスタ (BOVL) をプログラムします。この例では、目標の過電圧閾値は 16V です。ターゲット スレッショルド電圧を正しい LSB 値で除算して、レジスタをプログラムするために必要な値を計算します。この例では、BOVL レジスタの目標値は、 $16V/3.125mV = 5120d$ (1400h) になります。

電力の上限値を設定する場合、制限レジスタに必要な値の計算に使用される LSB サイズは、電力 LSB の 256 倍になります。これは、電力レジスタの長さが 24 ビットで、電力フォルト制限レジスタが 16 ビットであるためです。

Alert Limit レジスタに格納される値は、 V_S 電力サイクル イベント後はデフォルト値に設定され、電力が印加されるたびに再プログラムする必要があります。

8.2.2.3 戻り値の計算

戻り値に LSB 値を乗算すると、パラメータ値が計算されます。次の表 8-4 に、表 8-3 に示す設計要件を前提とした場合の、このアプリケーション例における戻り値を示します。

表 8-4. 戻り値の計算

パラメータ	戻り値	LSB の値	計算結果
電流 (A)	15000d, 3A98h	1.2mA/LSB	18A
バス電圧 (V)	3840d, F00h	3.125mV/LSB	12V
電力 (W)	900000d, DBBA0h	240μW/LSB	216W
エネルギー (J)	50625000d, 30479E8h	3.84mJ/LSB	194400J
充電 (C)	216000000d, CDFE600 h	75μC/LSB	16200C
温度 (°C)	680d, 2A8h	125m°C/LSB	85°C

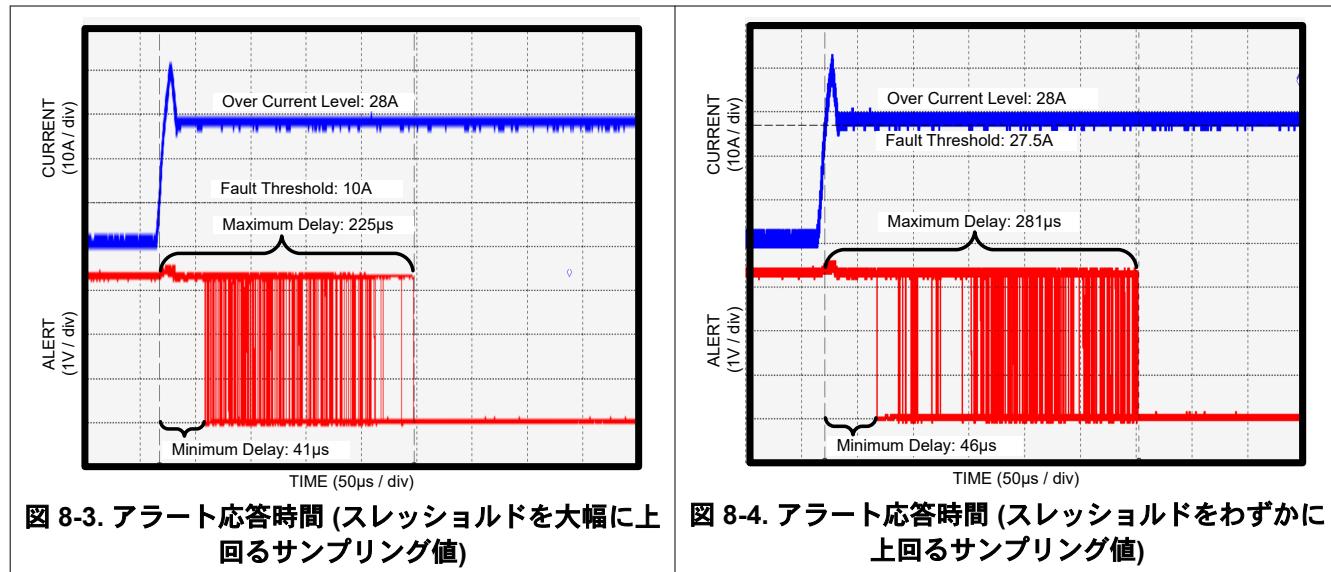
電流、バス電圧 (正の値のみ)、充電、および温度の戻り値は、2 の補数形式で表現されています。2 の補数形式では、戻り値の最上位ビットの 1 が負の値 (2 進) を表します。これらの値は、最初にすべてのビットを反転し、1 を足して、符号なしバイナリ値にすることによって 10 進数に変換することができます。次に、この値に負の符号を付けて、10 進数に変換する必要があります。

8.2.3 アプリケーション曲線

図 8-3 および図 8-4 に、過電流 フォルトに対する ALERT ピンの応答を示します。ここでは、温度、シャント電圧、バス電圧の測定の変換時間は $50\mu s$ で、平均化を 1 に設定しています。この構成により、3 つの測定すべての合計変換時間は $150\mu s$ になります。こうしたスコープ ショットでは、ALERT チャンネルでの持続性はイネーブルになっており、多数のフォルト イベントが連続した場合のさまざまなアラート応答を示しています。アラート応答時間は、フォルトが発生する前の電流の値と、フォルト条件がプログラムされたフォルトしきい値をどれだけ超えたかに応じて変化することができます。図 8-3 は、障害状態がプログラムされたしきい値を大幅に超えた場合の過電流障害の応答時間を示しています。一方、図 8-4 は、障害がプログラムされたしきい値をわずかに超えた場合の過電流応答時間を示しています。アラート応答の変動は、外部のフォルト イベントが内部の ADC 変換開始と同期していないために起こります。また、ADC は結果を取得するために定期的にサンプリングを行っているため、0 から始まるフォルト イベントの応答時間は、設定されたフォルト スレッショルドに近い値から始まるフォルト イベントよりも遅くなります。過電流イベントに対してアラートのタイミングが重要なアプリケーションでは、ワースト ケースのアラート応答は $2 \times t_{conv_current} + t_{conv_temp} + t_{conv_voltage} + 25\mu s$ に等しくなります。バック グラウンドでの数学計算を可能にするため、 $25\mu s$ が追加されています。この式は、1% 発振器の許容誤差を考慮しておらず、

過電流信号が変換スレッショルドおよびノイズよりも大きい場合にのみ有効です。測定ノイズは、変換時間の関数です。詳細については、[セクション 6.3.5.2](#) および [セクション 8.1.2](#) を参照してください。

図 8-4 に、アラートスレッショルドがデバイス測定および信号のノイズ帯域内にあるため、ワースト ケースのアラート応答がわずかに長くなっている例を示します。



8.3 電源に関する推奨事項

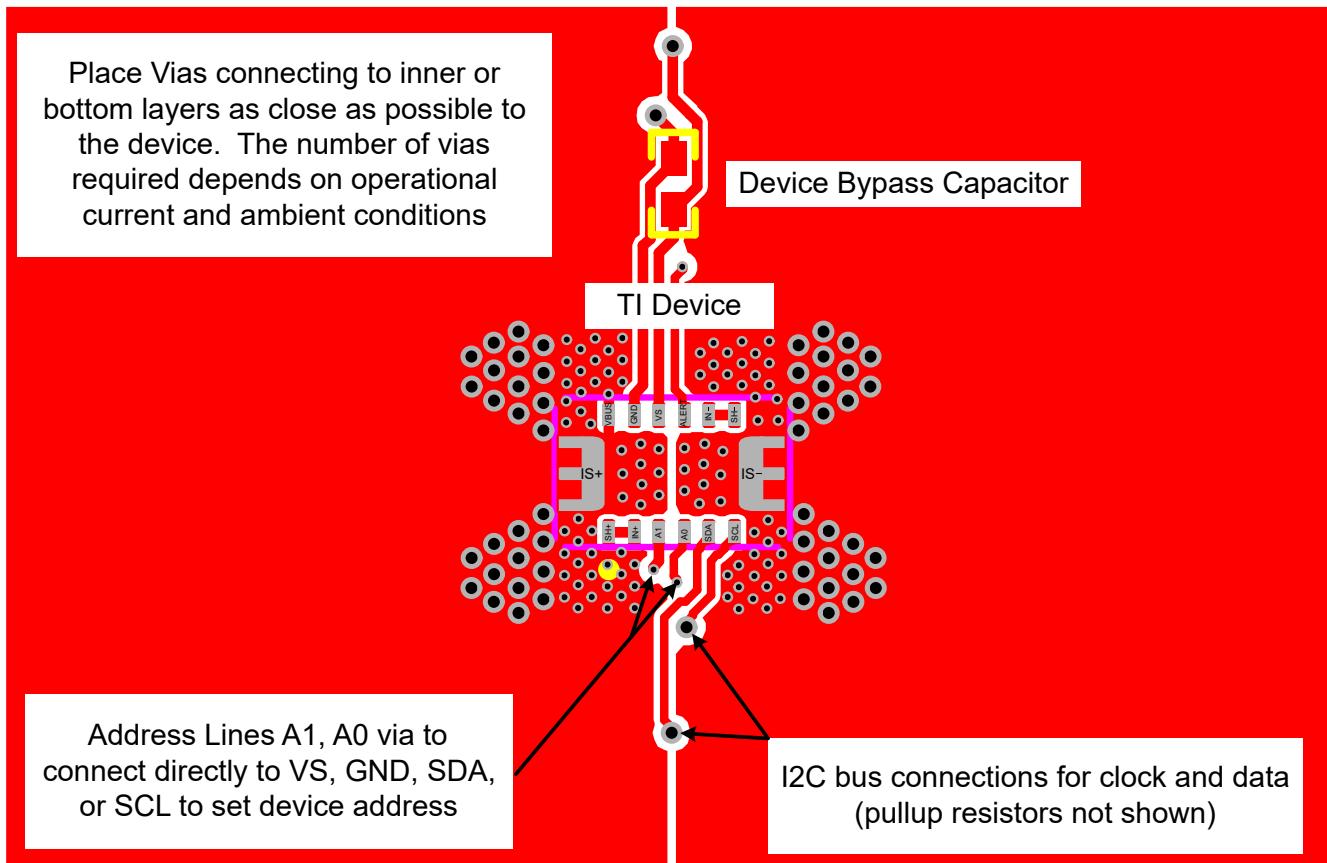
このデバイスの入力回路は、その電源電圧 V_S を超える同相電圧の信号を正確に測定できます。たとえば、 V_S 電源端子に印加される電圧は 5V ですが、監視対象の負荷電源電圧（コモンモード電圧）は 40V 程度まで高くなることがあります。デバイスに電源が供給されているかどうかに関係なく、デバイスは入力端子で 0V ~ 40V の全範囲に耐えることができることに注意してください。デバイスへの電源が投入されてアクティブなときに、GND ピンが切断されるアプリケーションは避けてください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

必要な電源バイパス コンデンサは、デバイスの電源端子とグランド端子にできるだけ近づけて配置します。この電源バイパスコンデンサの標準値は $0.1\mu\text{F}$ です。ノイズが多い、またはインピーダンスが高い電源を使ったアプリケーションでは、デカッピング コンデンサの追加による電源ノイズの除去が必要な場合があります。

8.4.2 レイアウト例



1. ピン パッドに近いすべてのビアはテンティングする必要があります。
2. すべてのビアは、8mil/18mil または 15mil/25mil (5mil の環状リング) のどちらかです。
3. IS+ と IS- パワーの間の距離は 8mil です。
4. レイアウトの推奨事項とレイヤの詳細については、『EVM ユーザーガイド』を参照してください。

図 8-5. INA745x レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

EZShunt™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (December 2023) to Revision B (August 2025)	Page
• データシートのステータスを「混流生産」から「量産データ」に変更.....	1
• 「低レイテンシのデジタル フィルタ」セクションの表現を変更し、FNOTCH の式を訂正.....	18
• 正しいデフォルト値を示すため、CONFIG レジスタ フィールドの説明表を更新.....	25
• 詳細情報を提供するため、DIAG_ALRT レジスタ フィールドの説明表を更新.....	25
• 「ドキュメントのサポート」および「関連資料」セクションを追加。.....	41

Changes from Revision * (July 2023) to Revision A (December 2023)	Page
• データシートのステータスを「事前情報」から「量産混合」に変更.....	1
• B グレードのデバイスのステータスを「事前情報」から「量産データ」に変更.....	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

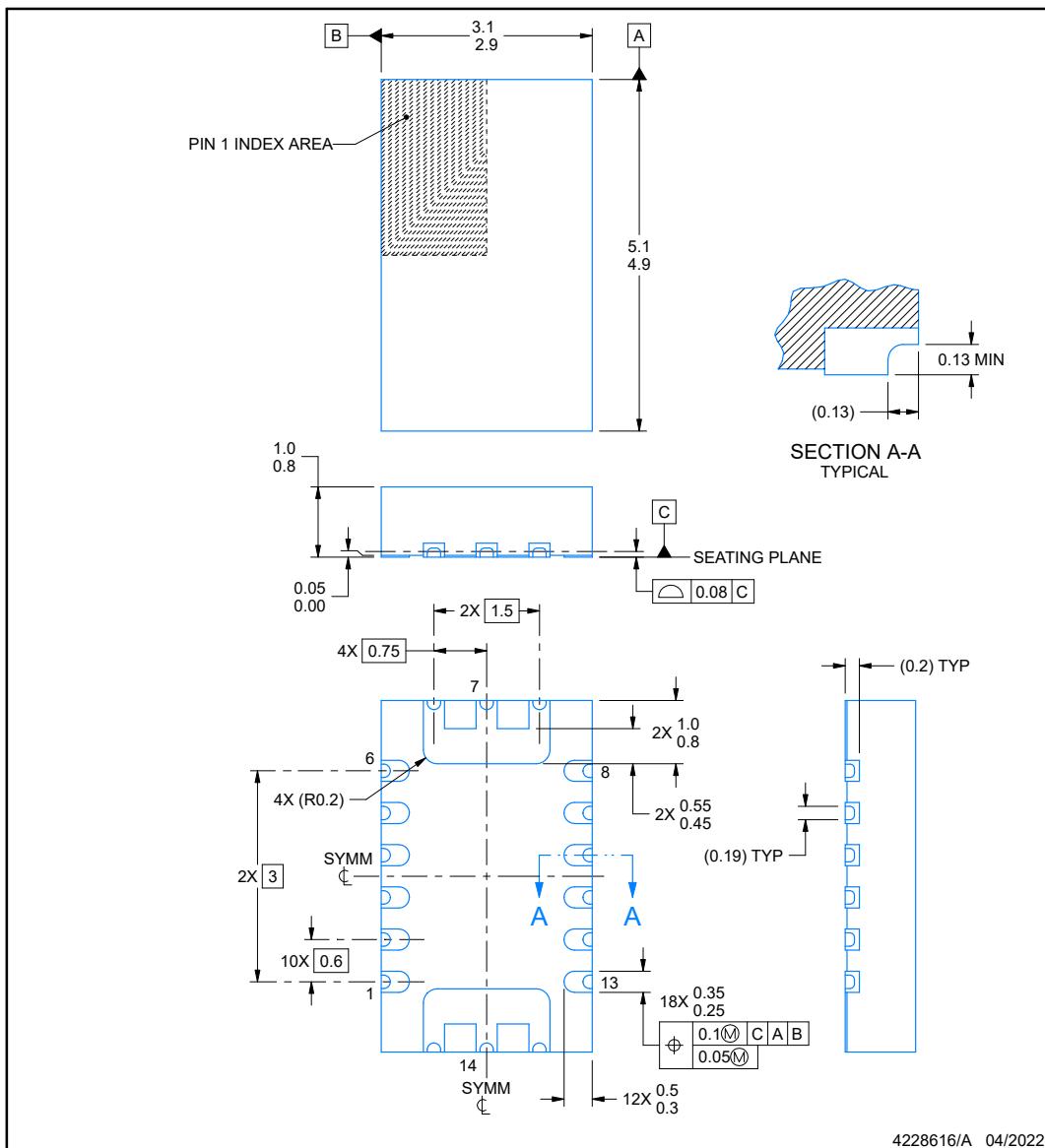
REL0014A



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

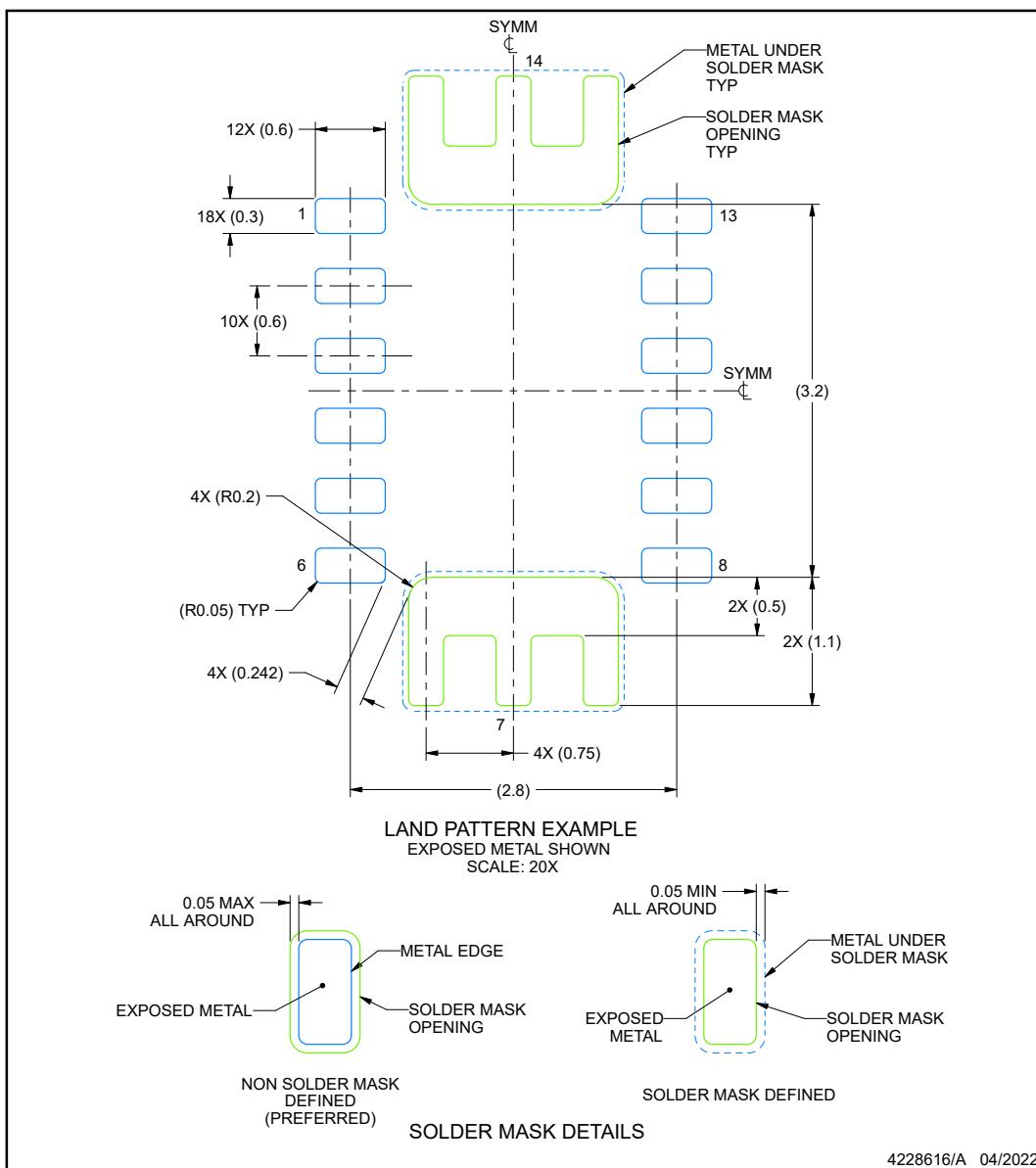


EXAMPLE BOARD LAYOUT

REL0014A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

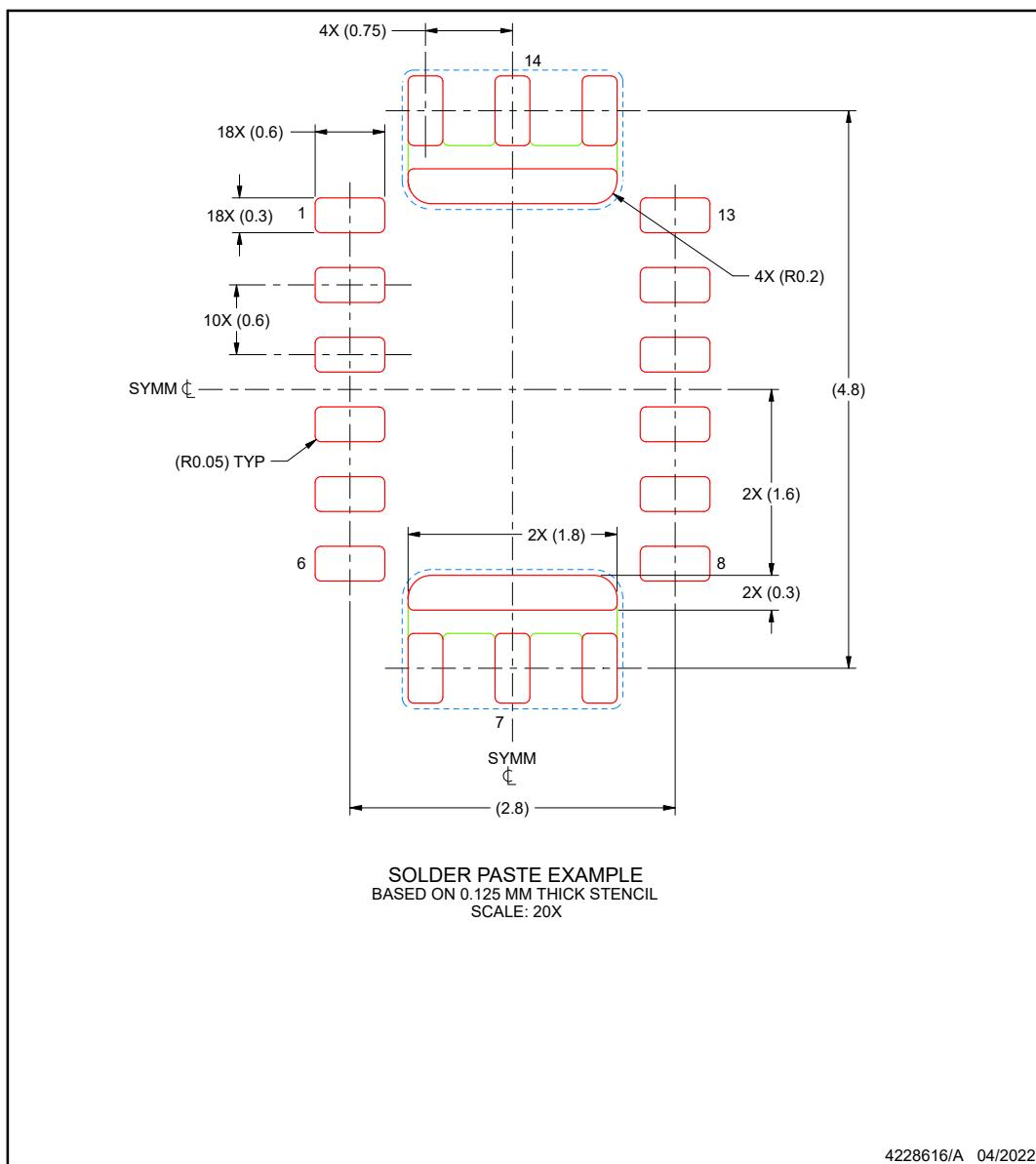
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

REL0014A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA745AIRELR	Active	Production	VQFN (REL) 14	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	I745A
INA745BIRELR	Active	Production	VQFN (REL) 14	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	I745B
INA745BIRELR.A	Active	Production	VQFN (REL) 14	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	I745B

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

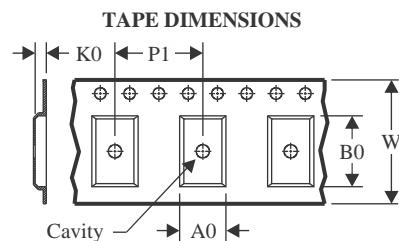
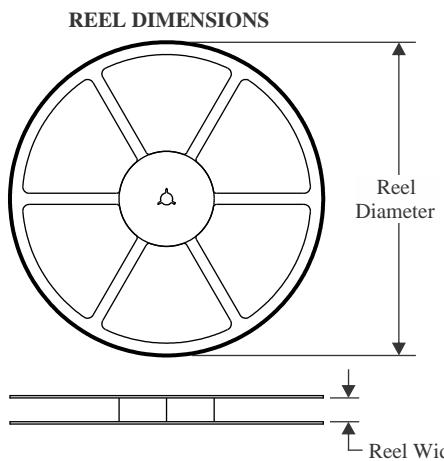
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA745A, INA745B :

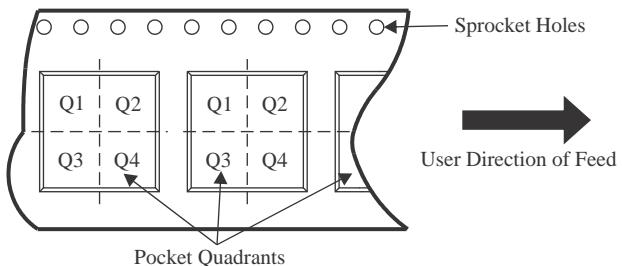
- Automotive : [INA745A-Q1](#), [INA745B-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

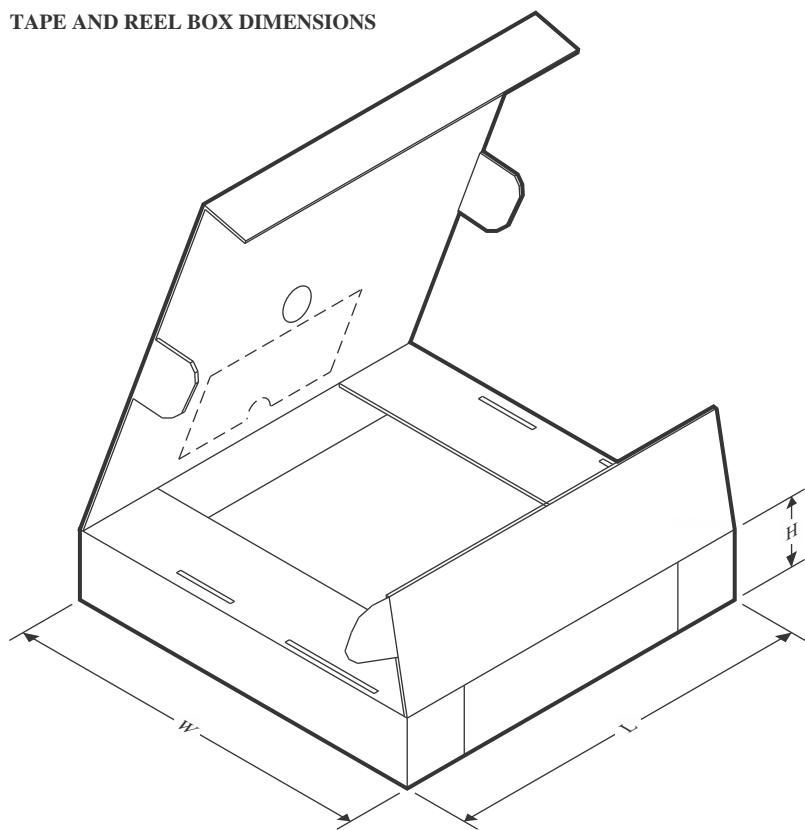
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA745AIRELR	VQFN	REL	14	5000	330.0	12.4	3.2	5.25	1.2	8.0	12.0	Q1
INA745BIRELR	VQFN	REL	14	5000	330.0	12.4	3.2	5.25	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA745AIRELR	VQFN	REL	14	5000	367.0	367.0	35.0
INA745BIRELR	VQFN	REL	14	5000	367.0	367.0	35.0

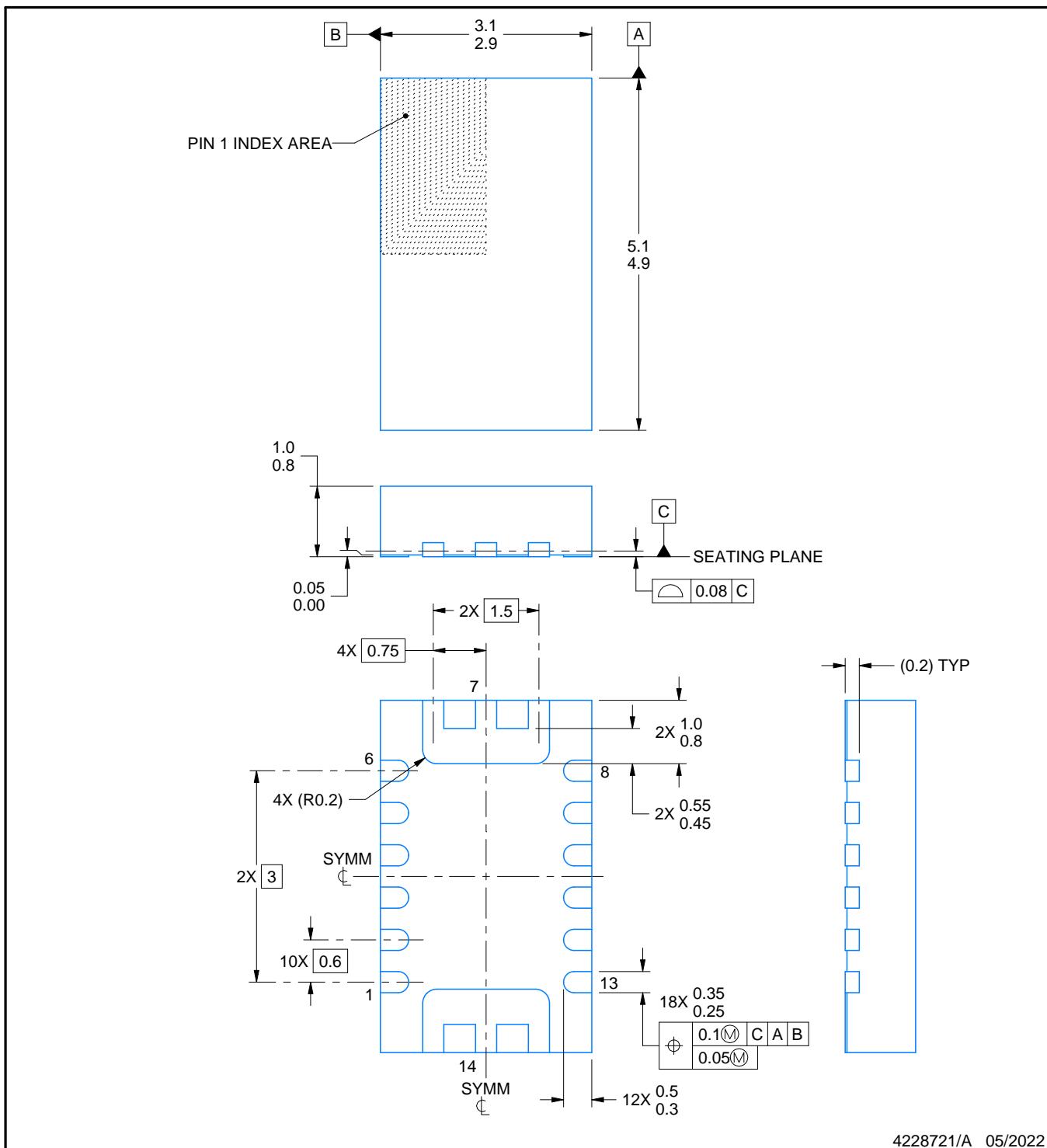
REL0014B



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4228721/A 05/2022

NOTES:

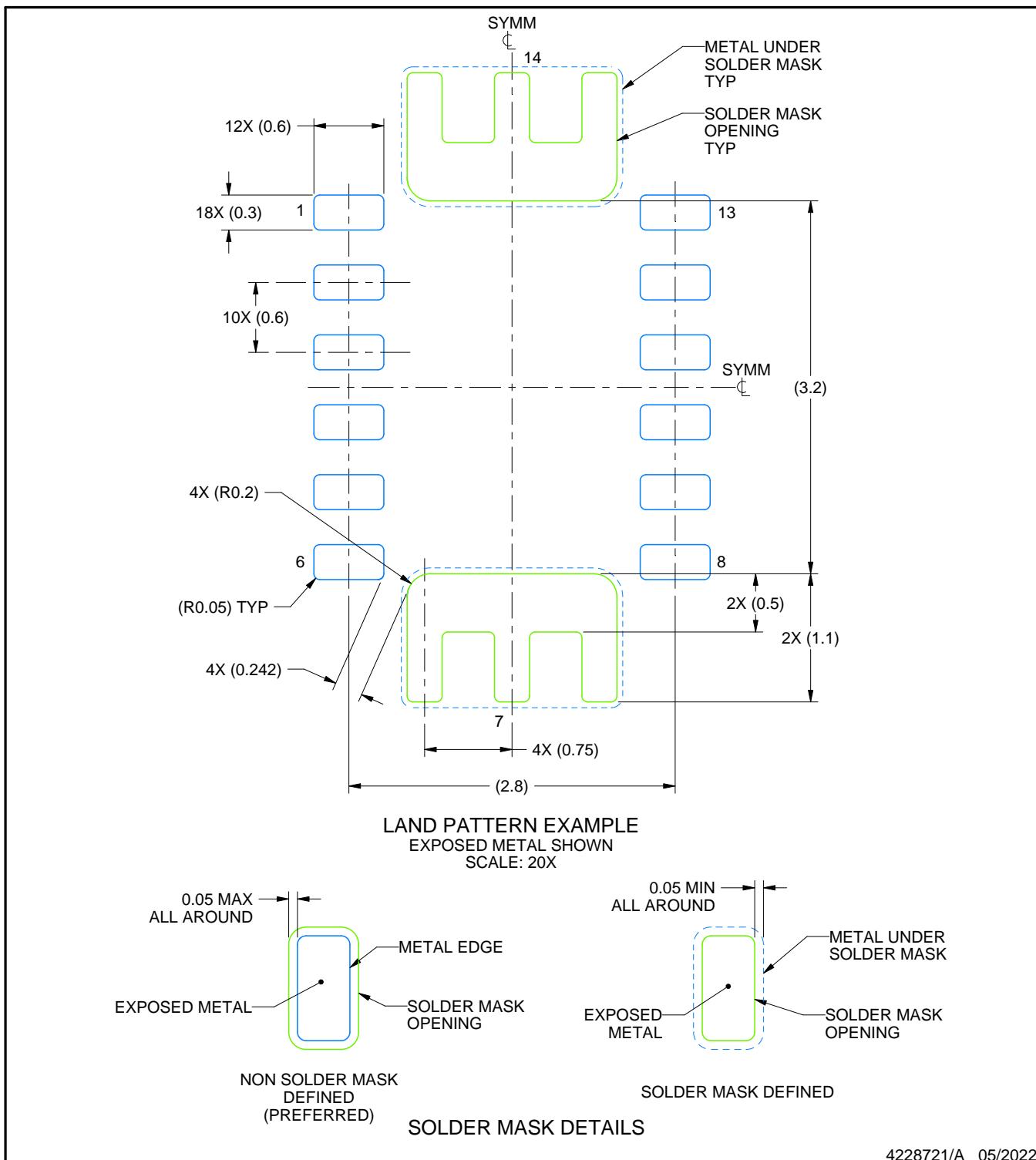
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

REL0014B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

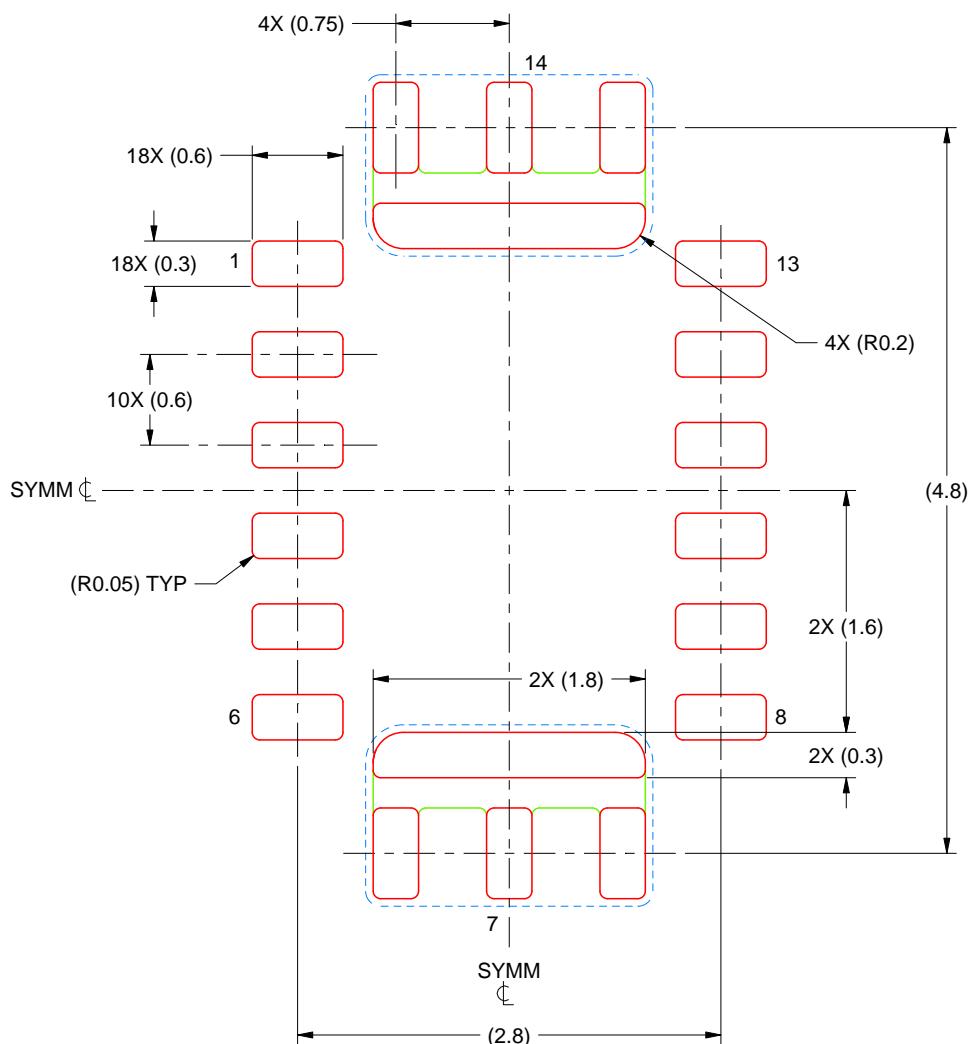
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

REL0014B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

4228721/A 05/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月