

LMH0387 3Gbps HD/SD SDI、構成可能な I/O アダプティブ ケーブル イコライザ / ケーブル ドライバ

1 特長

- ST 424、ST 292、ST 344、および ST 259 準拠¹
- 270Mbps で DVB-ASI をサポート
- データレート: 受信時に 125Mbps ~ 2.97Gbps (ケーブル駆動時は DC から 2.97Gbps)
- 最大 120 メートルの Belden 1694A を 2.97Gbps で、最大 200 メートルの Belden 1694A を 1.485Gbps で、または最大 400 メートルの Belden 1694A を 270Mbps で イコライズ
- リターンロス ネットワークを内蔵 (外付け部品不要)
- パワーセーブモード
- ケーブルドライバのスルーレートを選択可能
- 同相電圧とスイングをプログラム可能で、内部終端された 100Ω LVDS レシーバ出力
- レシーバのプログラム可能な起動振幅最適化
- ケーブル長インジケータ
- 3.3V 単一電源動作
- 48 ピン ラミネート TLGA パッケージ
- 産業用温度範囲: -40°C ~ 85°C

2 アプリケーション

- ST 424 (SMPTE 424M)、ST 292 (SMPTE 292M)、および ST 259 (SMPTE 259M) シリアル デジタル インターフェイス
- デジタル ビデオ サーバーおよびモジュラー機器
- ビデオ エンコーダおよびデコーダ
- ディストリビューション アンプ

3 説明

LMH0387 3Gbps HD/SD SDI 構成可能な I/O アダプティブ ケーブル イコライザ / ケーブルドライバは、BNC との

シングル チップ インターフェイスとして機能します。このデバイスは、入力モードでは同軸ケーブルでデータを受信するイコライザとして、出力モードでは同軸ケーブルでデータを送信するケーブルドライバとして構成できます。このデバイスの入力機能と出力機能の両方で同じ I/O ピンを使用するため、このデバイスに接続された BNC を入力または出力として柔軟に使用できます。

このデバイスは、125Mbps ~ 2.97Gbps (ケーブル駆動時は DC ~ 2.97Gbps) の広いデータレートで動作し、ST 424、ST 292、ST 344、ST 259 をサポートしています。リターンロス ネットワークはデバイス内に内蔵されているため、SMPTE リターンロス仕様を満たすための外付け部品は不要です。LMH0387 は、システム設計の柔軟性を高め、製品開発期間を短縮します。

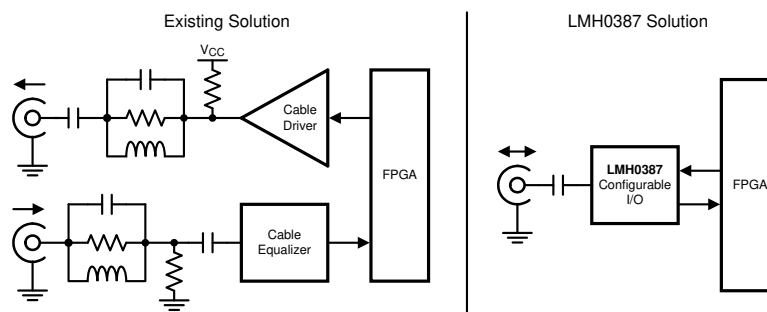
入力モードでは、LMH0387 は省電力スリープモード、プログラム可能な出力同相電圧とスイング、ケーブル長の表示、起動振幅の最適化、入力信号検出、SPI の機能を備えています。出力モードでは、LMH0387 は ST 424/292 および ST 259 規格に準拠するための 2 つの選択可能なスルーレートと、出力ドライバのパワーダウン制御機能を備えています。

このデバイスは、7mm × 7mm の 48 ピン ラミネート薄型ラミネートグリッドアレイ (TLGA) パッケージで供給されます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージサイズ ⁽²⁾
LMH0387	NPD (TLGA, 48)	7.00mm × 7.00mm

- (1) 供給されているすべてのパッケージについては、[セクション 11](#) を参照してください。
- (2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション

¹ SMPTE の命名規則により、すべての SMPTE エンジニアリングドキュメントには 2 文字の接頭辞と 1 つの番号が付けられています。ルート番号と発行年が同じドキュメントおよび参考文献は、機能的には同一のもので、たとえば、ST 424-2006 と SMPTE 424M-2006 は同じドキュメントを参照しています。



目次

1 特長	1	6.3 機能説明.....	11
2 アプリケーション	1	6.4 デバイスの機能モード.....	13
3 説明	1	6.5 プログラミング.....	13
4 ピン構成および機能	3	7 レジスタ マップ	18
5 仕様	5	7.1 SPI レジスタ.....	18
5.1 絶対最大定格.....	5	8 アプリケーションと実装	20
5.2 ESD 定格.....	5	8.1 使用上の注意.....	20
5.3 推奨動作条件.....	5	8.2 代表的なアプリケーション.....	20
5.4 熱に関する情報.....	5	8.3 電源に関する推奨事項.....	22
5.5 制御ピンの電気的特性.....	6	8.4 レイアウト.....	22
5.6 入力モード (イコライザ) の DC 電気的特性.....	6	9 デバイスおよびドキュメントのサポート	25
5.7 出力モード (ケーブルドライバ) の DC 電気的特性.....	6	9.1 ドキュメントのサポート.....	25
5.8 入力モード (イコライザ) の AC 電気的特性.....	7	9.2 ドキュメントの更新通知を受け取る方法.....	25
5.9 出力モード (ケーブルドライバ) の AC 電気的特性.....	8	9.3 サポート・リソース.....	25
5.10 入力モード (イコライザ) SPI インターフェイス AC 電気的特性.....	8	9.4 商標.....	25
5.11 代表的特性.....	10	9.5 静電気放電に関する注意事項.....	25
6 詳細説明	11	9.6 用語集.....	25
6.1 概要.....	11	10 改訂履歴	25
6.2 機能ブロック図.....	11	11 メカニカル、パッケージ、および注文情報	26

4 ピン構成および機能

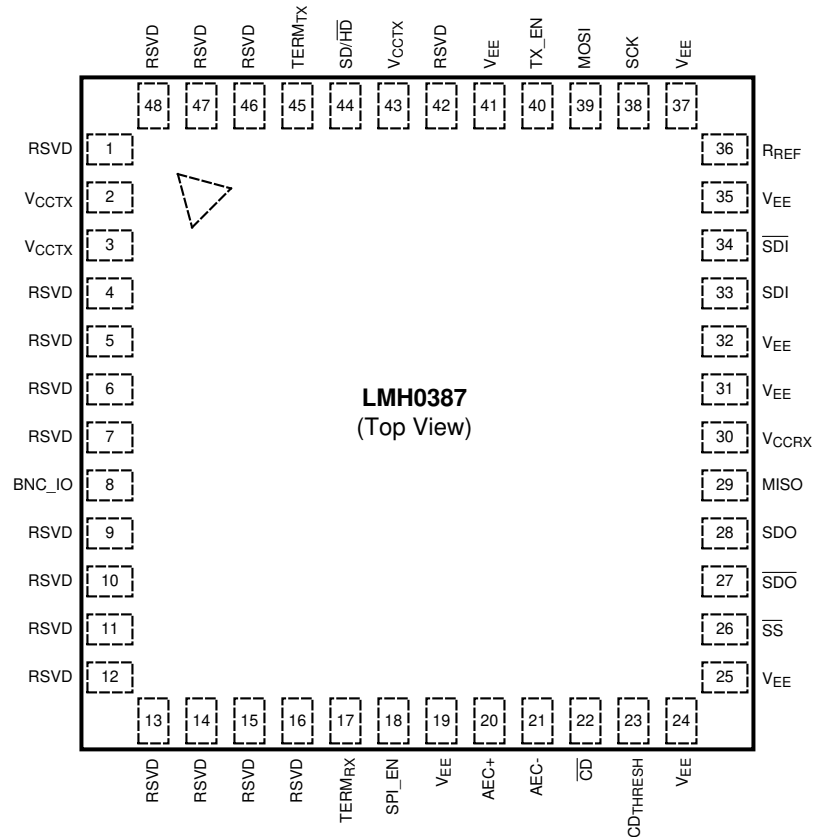


図 4-1. NPD パッケージ 48 ピン TLGA 上面図

表 4-1. ピンの機能

ピン		I/O、タイプ	説明
名称	番号		
AEC+、AEC-	20、21	I/O、アナログ	イコライザ用の AEC ループ フィルタ外付けコンデンサ (AEC+ と AEC- の間に 1 μ F を接続)。
BNC_IO	8	I/O、アナログ	BNC に接続するためのシリアル デジタル インターフェイス入出力。このピンは、AC カップリング コンデンサ (公称 4.7 μ F) を介して BNC に接続します。
\overline{CD}	22	O、LVCMOS	BNC_IO ピンのキャリア検出。 H = BNC_IO ピンで入力信号が未検出。 L = BNC_IO ピンで L 入力信号が検出。
CD_THRESH	23	I、アナログ	キャリア検出スレッシュホルド入力。 \overline{CD} のスレッシュホルドを設定します。CD_THRESH は、通常の \overline{CD} 動作において、グラウンドに未接続の状態でも、接続した状態でも使用可能です。
MISO (SPI)	29	O、LVCMOS	SPI マスタ入力 / スレーブ出力。LMH0387 制御データ送信。
MOSI (SPI)	39	I、LVCMOS	SPI マスタ出力 / スレーブ入力。LMH0387 制御データ受信。
R_REF	36	I、アナログ	BNC_IO 出力ドライバレベル制御。BNC_IO ピンの出力電圧スイングを設定するため、抵抗 (公称 715 Ω) を V _{CC} に接続します。
RSVD	1、4 ~ 7、9 ~ 16、42、46 ~ 48	該当なし	接続しないでください。
SCK (SPI)	38	I、LVCMOS	SPI シリアル クロック入力。

表 4-1. ピンの機能 (続き)

ピン		I/O、タイプ	説明
名称	番号		
SD/HD	44	I、LVCMOS	BNC_IO 出力スルーレート制御。SD/HD には内部にプルダウンがあります。 H = BNC_IO 出力の立ち上がり / 立ち下がり時間は SMPTE 259M (SD) に準拠しています。 L = BNC_IO 出力の立ち上がり / 立ち下がり時間は SMPTE 424M/292M (3G/HD) に準拠しています。
SDI、SDI	33、34	I、アナログ	トランスミッタ用シリアル データ差動入力 (ケーブルドライバ)。
SDO、SDO	27、28	O、LVDS	レシーバ (イコライザ) からのシリアル データ差動出力。
SPI_EN	18	I、LVCMOS	SPI レジスタ アクセス イネーブル (イコライザ)。このピンは、常に High にする必要があります。 入力モードで動作している間は High にする必要があり、出力モードで動作している間はオプションで High にすることもできます。このピンには内部にプルダウン抵抗があります。
SS (SPI)	26	I、LVCMOS	SPI スリープの選択。このピンには内部プルアップがあります。
TERM _{RX}	17	I、アナログ	未使用のレシーバ (イコライザ) 入力の終端。このネットワークは、1 μ F のコンデンサと、その後 に続くグラウンドへの 220 Ω の抵抗で構成する必要があります。
TERM _{TX}	45	O、アナログ	未使用のトランスミッタ (ケーブルドライバ) 出力の終端。このネットワークは、4.7 μ F のコンデン サと、その後続くグラウンドへの 75 Ω の抵抗で構成する必要があります。
TX_EN	40	I、LVCMOS	トランスミッタ出力ドライバ イネーブル。TX_EN には内部プルアップがあります。 H = BNC_IO 出力ドライバはイネーブルです。 L = BNC_IO 出力ドライバの電源はオフです。 LMH0387 をレシーバとして構成するには、TX_EN を Low に接続して、BNC_IO 出力ドライバ をディスエーブルにする必要があります。LMH0387 をトランスミッタとして構成するには、TX_EN を High に接続して出力ドライバをイネーブルにする必要があり、SPI によるスリープ モード設定 を使用してレシーバの電源をオフにできます。
V _{CCRX}	30	電源	レシーバ用正電源 (3.3V)。
V _{CCTX}	2、3、43	電源	トランスミッタ用正電源 (3.3V)。
V _{EE}	19、24、25、 31、32、35、 37、41	電源	負電源 (グラウンド)。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

	最小値	最大値	単位
電源電圧		4	V
入力電圧 (すべてのピン)	-0.3	$V_{CC} + 0.3$	V
接合部温度		125	°C
保管温度	-65	150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件、または「推奨動作条件」に記載された範囲を超えるその他のいかなる条件においても、本デバイスの機能動作を保証するものではありません。「絶対最大定格」の範囲内であっても、「推奨動作条件」の範囲外で使用するとデバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
$V_{(ESD)}$ 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±6000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)	±2500	
	マシン モデル	±300	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

	最小値	公称値	最大値	単位
電源電圧 ($V_{CC} - V_{EE}$)	3.14	3.3	3.46	V
BNC_IO 入力 / 出力のカップリング容量		4.7		μF
AEC コンデンサ (AEC+ と AEC- の間に接続)		1		μF
自由気流での動作温度 (T_A)	-40		85	°C

5.4 熱に関する情報

熱評価基準(1)		LMH0387	単位
		NPD (TLGA)	
		48 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	64.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	20.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	32.3	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.9	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	32	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

5.5 制御ピンの電気的特性

特に記述のない限り、電源電圧および動作温度範囲内^{(1) (2)}

パラメータ	テスト条件	最小値	標準値	最大値	単位
V _{IH} 入力電圧 High レベル		2		V _{CC}	V
V _{IL} 入力電圧 Low レベル		V _{EE}		0.8	V
V _{OH} 出力電圧 High レベル	I _{OH} = -2mA	2.4			V
V _{OL} 出力電圧 Low レベル	I _{OL} = 2mA			0.4	V

- (1) デバイスのピンに流れ込む電流は正と定義されます。デバイスのピンから流れ出る電流は負と定義されます。すべての電圧は、V_{EE} = 0V を基準として記載されています。
- (2) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。

5.6 入力モード (イコライザ) の DC 電気的特性

特に記述のない限り、電源電圧および動作温度範囲内^{(1) (2)}

パラメータ	テスト条件	最小値	標準値	最大値	単位
V _{IN} 入力電圧スイング	ケーブル長 0m ⁽³⁾	720	800	950	mV _{P-P}
V _{SSP-P} 差動出力電圧、P-P	100Ω 負荷、デフォルトのレジスタ設定、 <input checked="" type="checkbox"/> 5-1 ⁽⁴⁾	500	700	900	mV _{P-P}
V _{OD} 差動出力電圧		250	350	450	mV
ΔV _{OD} 相補型出力状態に合わせて V _{OD} の大きさを変更				50	mV
V _{OS} オフセット電圧		1.125	1.25	1.375	V
ΔV _{OS} 相補型出力状態に合わせて V _{OS} の大きさを変更				50	mV
I _{OS} 出力短絡電流				30	mA
CD _{THRESH} CD _{THRESH} DC 電圧 (フローティング)			1.3		V
CD _{THRNG} CD _{THRESH} の範囲			0.8		V
I _{CC} 電源電流	ケーブルのイコライズ > 120m (Belden 1694A)、TX_EN = 0		91	113	mA
	ケーブルのイコライズ ≤ 120m (Belden 1694A)、TX_EN = 0 ⁽⁵⁾		71		mA
	パワーセーブモード (スリープモードのイコライズ、TX_EN = 0)		11		mA

- (1) デバイスのピンに流れ込む電流は正と定義されます。デバイスのピンから流れ出る電流は負と定義されます。すべての電圧は、V_{EE} = 0V を基準として記載されています。
- (2) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。
- (3) SPI を使用して、さまざまな起動振幅に合わせて LMH0387 イコライザを最適化します。
- (4) 差動出力電圧とオフセット電圧は、SPI を介して調整できます。
- (5) イコライザは、ケーブル長が 120m (Belden 1694A) 以下のとき、イコライゼーション段を自動的にシフトし、消費電力を低減します。この省電力は、SPI を使用して拡張 3G リーチモード = 1 に設定することでも実現されます。(注:このように拡張 3G リーチモードを強制的に使用すると、3G データレートのケーブル到達範囲が広がりますが、HD および SD データレートで実現可能なケーブル長も制限されます)。

5.7 出力モード (ケーブルドライバ) の DC 電気的特性

特に記述のない限り、電源電圧および動作温度範囲内^{(1) (2)}

パラメータ	テスト条件	最小値	標準値	最大値	単位
V _{CMOUT} BNC_IO 出力同相電圧			V _{CC} - V _{OUT}		V
V _{OUT} BNC_IO 出力電圧スイング	R _{REF} = 715Ω ± 1%	720	800	880	mV _{P-P}
V _{CMIN} SDI、 $\overline{\text{SDI}}$ 入力同相電圧		0.9 + V _{ID} /2		V _{CC} - V _{ID} /2	V

5.7 出力モード (ケーブルドライバ) の DC 電気的特性 (続き)

特に記述のない限り、電源電圧および動作温度範囲内⁽¹⁾ ⁽²⁾

パラメータ	テスト条件	最小値	標準値	最大値	単位	
V _{ID}	SDI、 $\overline{\text{SDI}}$ 入力電圧スイング	差動		100	2200	mV _{p-p}
I _{CC}	電源電流	SD/ $\overline{\text{HD}}$ = 0、イコライザはスリープモード		57	71	mA
		SD/ $\overline{\text{HD}}$ = 1、イコライザはスリープモード		50		mA
		パワーセーブモード (TX_EN = 0、イコライザはスリープモード)		11		mA
		ループバックモード (Tx と Rx の両方が有効)、SD/ $\overline{\text{HD}}$ = 0		117		mA

- (1) デバイスのピンに流れ込む電流は正と定義されます。デバイスのピンから流れ出る電流は負と定義されます。すべての電圧は、V_{EE} = 0V を基準として記載されています。
- (2) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。

5.8 入力モード (イコライザ) の AC 電気的特性

特に記述のない限り、電源電圧および動作温度範囲内⁽¹⁾

パラメータ	テスト条件	最小値	標準値	最大値	単位
DR _{MIN}	最小入力データレート		125		Mbps
DR _{MAX}	最大入力データレート			2970	Mbps
t _{jit}	さまざまなケーブル長に対応するイコライザジッタ (SDO、 $\overline{\text{SDO}}$)	2.97Gbps、Belden 1694A、0 ~ 100メートル ⁽²⁾ ⁽³⁾		0.3	UI
		2.97Gbps、Belden 1694A、100 ~ 120メートル ⁽³⁾		0.35	UI
		1.485Gbps、Belden 1694A、0 ~ 170メートル ⁽²⁾ ⁽³⁾		0.25	UI
		1.485Gbps、Belden 1694A、170 ~ 200メートル ⁽³⁾		0.3	UI
		270Mbps、Belden 1694A、0 ~ 350メートル ⁽²⁾ ⁽³⁾		0.2	UI
		270Mbps、Belden 1694A、350 ~ 400メートル ⁽³⁾		0.2	UI
t _r 、t _f	出力の立ち上がり時間、立ち下がり時間	20% ~ 80%、100Ω 負荷、 図 5-1 ⁽⁴⁾	80	130	ps
Δt _r 、Δt _f	立ち上がり / 立ち下がり時間の不整合 ⁽⁴⁾		2	15	ps
t _{OS}	出力オーバーシュート ⁽⁴⁾		1%	5%	
RL _{IN}	BNC_IO のリターンロス	5MHz ~ 1.5GHz ⁽⁴⁾ ⁽⁵⁾	15		dB
		1.5GHz ~ 3GHz ⁽⁴⁾ ⁽⁵⁾	10		dB

- (1) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。
- (2) デバイスの推奨動作条件の全範囲にわたる設計および特性データに基づいています。ジッタは、ST RP 184、ST RP 192、および該当するシリアルデータ伝送規格 (ST 424、ST 292、または ST 259) に従って測定されます。
- (3) LMH0387 イコライザの起動振幅の微調整は、SPIレジスタ 02h に 30h (「00110000 バイナリ」) を書き込むことで、SPI を介して公称値に設定されます。
- (4) 仕様は、特性評価で確認済みです。
- (5) リターンロスは、基板の設計に依存します。LMH0387 は、SD387EVK 評価ボードでこの仕様を上回っています。

5.9 出力モード (ケーブルドライバ) の AC 電気的特性

特に記述のない限り、電源電圧および動作温度範囲内⁽¹⁾

パラメータ	テスト条件	最小値	標準値	最大値	単位
DR _{MAX}	最大入力データレート			2970	Mbps
t _{jit}	付加ジッタ	2.97Gbps ⁽²⁾	20		pSp-p
		1.485Gbps ⁽²⁾	18		pSp-p
		270Mbps ⁽²⁾	15		pSp-p
t _r , t _f	出力の立ち上がり時間、立ち下がり時間	SD/H \bar{D} = 0, 20% ~ 80%	65	130	ps
		SD/H \bar{D} = 1, 20% ~ 80%	400	800	ps
Δt_r , Δt_f	立ち上がり / 立ち下がり時間の不整合	SD/H \bar{D} = 0		30	ps
		SD/H \bar{D} = 1		50	ps
	デューティサイクルの歪み	SD/H \bar{D} = 0 ⁽³⁾		30	ps
		SD/H \bar{D} = 1 ⁽³⁾		100	ps
t _{OS}	出力オーバーシュート	SD/H \bar{D} = 0 ⁽³⁾		10%	
		SD/H \bar{D} = 1 ⁽³⁾		8%	
RL _{OUT}	BNC_IO 出力のリターンロス	5MHz ~ 1.5GHz ^{(3) (4)}	15		dB
		1.5GHz ~ 3GHz ^{(3) (4)}	10		dB

(1) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。

(2) ケーブルドライバの付加ジッタは、入力が AC 結合された状態で測定されています。

(3) 仕様は特性評価により検証されています。

(4) リターンロスは、基板の設計に依存します。LMH0387 は、SD387EVK 評価ボードでこの仕様を上回っています。

5.10 入力モード (イコライザ) SPI インターフェイス AC 電気的特性

特に記述のない限り、電源電圧および動作温度範囲内⁽¹⁾

パラメータ	テスト条件	最小値	標準値	最大値	単位
f _{SCK}	SCK 周波数			20	MHz
t _{PH}	SCK の High パルス幅	40%			SCK 周期
t _{PL}	SCK の Low パルス幅	40%			SCK 周期
t _{SU}	MOSI のセットアップ時間	4			ns
t _H	MOSI のホールド時間	4			ns
t _{SSSU}	\overline{SS} のセットアップ時間	4			ns
t _{SSH}	\overline{SS} のホールド時間	4			ns
t _{SSOF}	\overline{SS} のオフ時間	10			ns
t _{ODZ}	MISO の駆動からトライステートまでの時間			15	ns
t _{OZD}	MISO のトライステートから駆動までの時間			15	ns
t _{OD}	MISO 出力遅延時間			15	ns

(1) 代表値は、V_{CC} = +3.3V、T_A = 25°C の場合の値です。

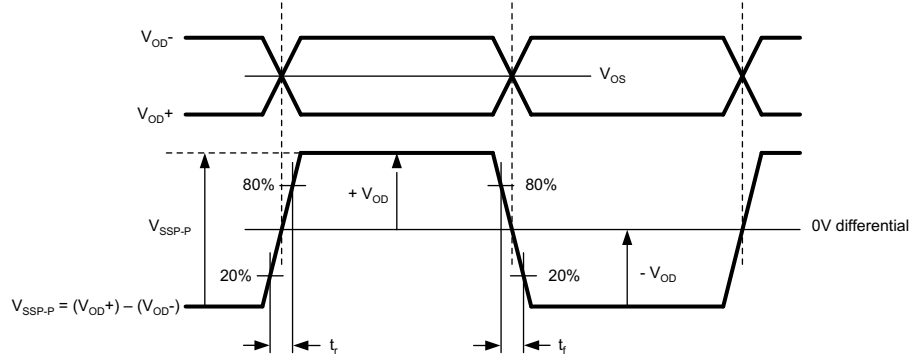


図 5-1. LVDS 出力電圧、オフセット、タイミングパラメータ

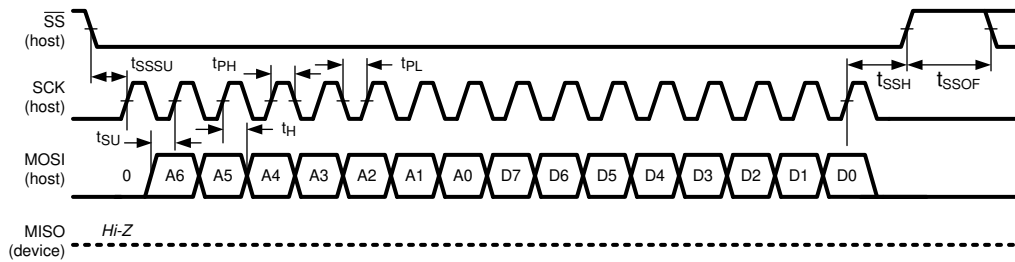


図 5-2. SPI 書き込み動作

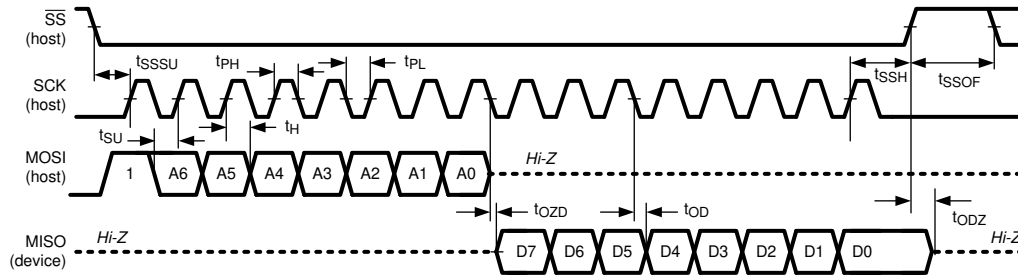
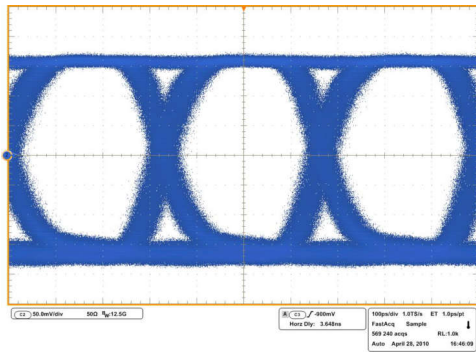


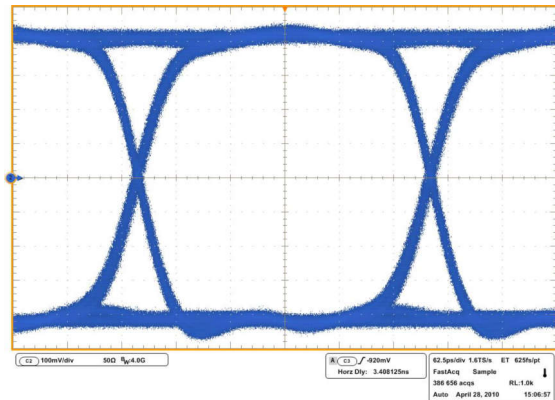
図 5-3. SPI 読み取り動作

5.11 代表的特性



2.97Gbps、PRBS10H での B1694A の 120m: 100ps/div、V:
50mV/div (SDO 出力を表示)

図 5-4. イコライゼーション後の差動シリアル データ
出力



H: 62.5ps/div、V: 100mV/div (BNC_IO 出力を表示)

図 5-5. 2.97Gbps、PRBS10 でのケーブル ドライバ出
力

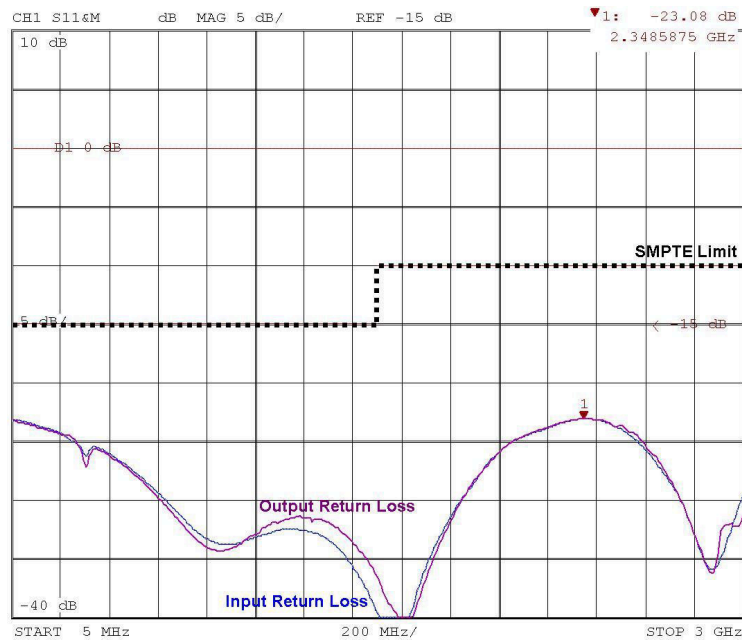


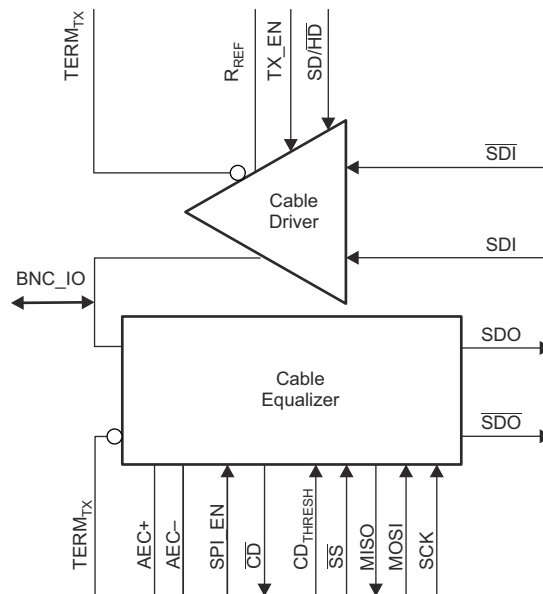
図 5-6. BNC_IO のリターン ロス

6 詳細説明

6.1 概要

LMH0387 3Gbps HD/SD SDI 構成可能な I/O アダプティブ ケーブル イコライザ / ケーブルドライバは、BNC とのシングルチップ インターフェイスとして機能します。デバイスの入力機能と出力機能の両方に同じ I/O ピンを使用するため、ユーザーはデバイスに接続された BNC を入力または出力として使用できます。LMH0387 は 125Mbps ~ 2.97Gbps の広いデータ レートで動作し、ST 424、ST 292、ST 344、ST 259、DVB/ASI 規格をサポートしています。LMH0387 は、リターン ロス ネットワーク用の受動部品が内蔵されているため、基板設計の簡素化と開発期間の短縮を可能にします。

6.2 機能ブロック図



6.3 機能説明

LMH0387 は、入力モードでは同軸ケーブルでデータを受信するイコライザとして、出力モードでは同軸ケーブルでデータを送信するケーブルドライバとして構成できます。LMH0387 は、入力モード (イコライザ) または出力モード (ケーブルドライバ) で動作するためにレジスタをプログラミングする必要があります。

6.3.1 入力モード (イコライザ) の説明

LMH0387 を入力モードで動作させる際には、SPI レジスタ アクセスが必要です。イコライザを適切に動作させるには、SPI を介してイコライザの起動振幅の微調整を公称値に設定してください。これを行うには、SPI レジスタ 02h に 30h (「00110000 バイナリ」) を書き込みます。SPI レジスタを使用すると、入力モードで LMH0387 の他の多くの便利な機能にアクセスできます。詳細については、「[セクション 6.5.3](#)」を参照してください。

6.3.1.1 入力インターフェイス

LMH0387 は、BNC_IO ピンのシングルエンド入力を受け付けます。[図 8-1](#) に示すように、入力を AC 結合する必要があります。TERM_RX 入力は、1 μ F のコンデンサとそれに続く 220 Ω の抵抗を介してグラウンドに適切に終端する必要があります。

SPI を介してさまざまな起動振幅に合わせて LMH0387 の BNC_IO 入力を最適化します ([「セクション 6.5.3.4」](#)を参照)。

LMH0387 は、ST RP 178 および RP 198 にそれぞれ記載されているように、標準および高解像度シリアル デジタル ビデオのイコライザ病理信号を正しく処理します。

6.3.1.2 出力インターフェイス

LMH0387 イコライザの出力である SDO および $\overline{\text{SDO}}$ は、100Ω の LVDS 出力が内部で終端されています。これらの出力は、最も一般的な差動レシーバに DC 結合できます。

デフォルトの出力同相電圧 (V_{OS}) は 1.25V です。SPI を介して出力同相電圧を 1.05V ~ 1.85V まで 200mV 刻みで調整します (「セクション 6.5.3.3」を参照)。この整可能な出力同相電圧により、多くの種類のレシーバと接続できる柔軟性があります。

デフォルトの差動出力スイング (V_{SSP-P}) は 700mV_{P-P} です。SPI を介して差動出力スイングを 400mV_{P-P} から 800mV_{P-P} まで 100mV 刻みで調整します (「セクション 6.5.3.3」を参照)。

LMH0387 イコライザの出力と受信デバイスの入力、両デバイスの同相モード範囲に互換性がある限り、DC 結合します。可能な限り、LMH0387 の出力と受信デバイスの入力との接続には 100Ω の差動伝送ラインを使用してください。

LMH0387 は、低電圧のクロスポイント スイッチ (すなわち 1.8V) や、入力範囲が限定された他のデバイスとのインターフェイスにおいて、柔軟性を提供します。ほとんどの場合、LMH0387 イコライザ出力をこれらのデバイスに DC 結合できます。

LMH0387 は、必要に応じて受信デバイスに AC 結合させることもできます。たとえば、LMH0387 イコライザ出力は 3.3V CML と厳密には互換性がないため、50Ω 抵抗を介して 3.3V に接続しないでください。受信デバイスの入力同相範囲が LMH0387 の出力同相範囲と互換性がない場合、AC 結合が必要です。AC 結合コンデンサに続いて、受信デバイスの入力に信号にバイアスをかける必要がある場合があります。

6.3.1.3 キャリア検出 ($\overline{\text{CD}}$)

キャリア検出 $\overline{\text{CD}}$ は、LMH0387 BNC_IO ピンに有効な信号が存在するかどうかを示します。CD_{THRESH} を使用する場合、キャリア検出スレッシュホールドはそれに応じて変更されます。 $\overline{\text{CD}}$ は、LMH0387 BNC_IO ピンに信号が存在しない場合に高電圧を供給します。有効な入力信号が検出されると、 $\overline{\text{CD}}$ は Low になります。

6.3.1.4 キャリア検出のスレッシュホールド (CD_{THRESH})

CD_{THRESH} ピンは、キャリア検出のスレッシュホールドを設定します。キャリア検出のスレッシュホールドは、キャリア損失がトリガされる前に、ケーブルの長さに反比例する電圧を印加して均等化することによって設定されます。 $\overline{\text{CD}}$ スレッシュホールドを変更するには、印加される電圧を CD_{THRESH} フローティング電圧 (通常 1.3V) よりも高くする必要があります。印加された CD_{THRESH} 電圧が上昇すると、キャリア検出がデアサートされる前に均等化するケーブルの量が減少します。通常の $\overline{\text{CD}}$ 動作の場合は、CD_{THRESH} を未接続にするか、グラウンドに接続します。

図 6-1 に、キャリア検出を強制的に非アクティブにするために必要な最小 CD_{THRESH} 入力電圧と Belden 1694A ケーブル長との関係を示します。ここに示す結果は、2.97Gbps では 0m ~ 120m、1.485Gbps では 0m ~ 200m、270Mbps では 0m ~ 400m の Belden 1694A ケーブル長に対して有効です。

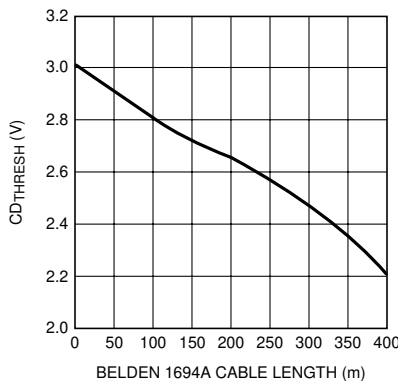


図 6-1. CD_{THRESH} と Belden 1694A ケーブル長との関係

6.3.1.5 自動スリープ

LMH0387 イコライザは、デフォルトで自動スリープ動作に設定されています。BNC_IO ピンで入力信号が検出されないとき、LMH0387 のイコライザ部分はパワーダウンします。入力信号が検出されると、イコライザは再度オンになります。SPI レジスタは、自動スリープ機能を変更して、強制的にスリープまたは完全にオフにすることができます。

自動スリープ モードでは、入力信号が除去されたときにイコライザがパワーダウンするまでの時間は 200 μ s 未満であり、システムのタイミング要件に影響を与えないようにする必要があります。イコライザは入力信号が検出されると自動的にウェークアップし、信号検出からイコライザの全機能が動作するまでの遅延はごくわずかです。システム全体は、イコライザの補正ループのセトリング タイム定数によってのみ制限されます。

6.3.2 出カモード(ケーブルドライバ)の説明

6.3.2.1 入カインターフェイス

LMH0387 ケーブルドライバは、DC または AC 結合の差動入力信号を受け入れます。

6.3.2.2 出カインターフェイス

LMH0387 ケーブルドライバは、75 Ω 内部終端の電流モード出力を使用します。出力レベルは、R_{REF} 抵抗を 715 Ω にした場合の 800mV_{P-P} です。R_{REF} 抵抗は R_{REF} ピンと V_{CC} の間に接続します。R_{REF} 抵抗は R_{REF} ピンのできるだけ近くに配置します。

図 8-1 に示すように、出力は AC 結合する必要があります。TERM_{TX} 出力は、図 8-1 に示すように、4.7 μ F のコンデンサと 75 Ω の抵抗を介してグラウンドに適切に終端する必要があります。

6.3.2.3 出カスルーレート制御

LMH0387 ケーブルドライバの出力の立ち上がりおよび立ち下がり時間は、SD/ \overline HD ピンを介して ST 259 または ST 424/292 のどちらかに準拠するように選択できます。立ち上がり / 立ち下がり時間が遅い場合、または ST 259 に準拠するためには、SD/ \overline HD を High に設定します。立ち上がり時間と立ち下がり時間を短縮するため、または ST 424 と ST 292 に準拠するためには、SD/ \overline HD を Low に設定します。SD/ \overline HD には内部にプルダウンがあります。

6.3.2.4 出カイネーブル

LMH0387 ケーブルドライバは、TX_EN ピンを使用してイネーブルまたはディスエーブルにできます。Low に設定すると、ケーブルドライバの電源がオフになります。ケーブルドライバをデフォルトでイネーブルにするために、TX_EN には内部プルアップがあります。LMH0387 を入力モードで(イコライザとして)使用する場合、TX_EN ピンを Low に設定し、ケーブルドライバをディスエーブルにする必要があります。

6.4 デバイスの機能モード

LMH0387 を入力モードで動作させる際には、SPI レジスタ アクセスが必要です。イコライザを適切に動作させるには、SPI を介してイコライザの起動振幅の微調整を公称値に設定してください。これを行うには、SPI レジスタ 02h に 30h (「00110000 バイナリ」) を書き込みます。SPI レジスタを使用すると、入力モードで LMH0387 の他の多くの便利な機能にアクセスできます。

LMH0387 を出力モードに構成するため、ケーブルドライバを有効にします。省電力のためにイコライザを無効化するか、送信するデータのループバックパスを提供するためにイコライザを有効にします。通常出力モード(消費電力削減のためイコライザが無効)では、以下の手順に従います。

1. SPI 経由でイコライザを強制的にスリープにして、無効化します。これを行うには、SPI レジスタ 00h のビット [4:3] に「10」(強制スリープ)を書き込みます。
2. TX_EN ピンを High にして、ケーブルドライバを有効にします。

6.5 プログラミング

LMH0387 3Gbps HD/SD SDI 構成可能 I/O アダプティブ ケーブル イコライザ / ケーブルドライバは、デジタルビデオ機器の入力または出力ポートで使用されます。これは、入力または出力のいずれかの BNC コネクタを共有できるように設

計されています。LMH0387 を、出力モードでケーブルドライバとして、または入力モードでイコライザとして設定してください。

6.5.1 出力モード(ケーブルドライバ)

LMH0387 を出力モードに構成するには、ケーブルドライバを有効にする必要があります。イコライザは、消費電力を削減するために無効化することも、有効にして、送信データのループバックパスを提供することもできます。通常の出力モード(消費電力削減のためイコライザが無効)では、以下の手順に従います。

1. SPI 経由でイコライザを強制的にスリープにして、無効化します。これを行うには、SPI レジスタ 00h のビット [4:3] に「10」(強制スリープ)を書き込みます。
2. TX_EN ピンを High にして、ケーブルドライバを有効にします。

ループバックパスを使用して LMH0387 を出力モードに設定するには、SPI レジスタ 00h のビット [4:3] に「01」(自動スリープ – デフォルト) または「00」(スリープなし) を書き込むことで、出力モードでイコライザを有効にできます。この場合、TX_EN ピンを切り替えることで、LMH0387 の入力または出力モードを構成できます。これは、イコライザがいずれかのモードで有効に維持されるためです(入力モードでは TX_EN が Low に設定され、出力モードでは High に設定)。

6.5.2 入力モード(イコライザ)

LMH0387 を入力モードに構成するには、次の手順に従ってイコライザを有効にし、ケーブルドライバを無効化します。

1. TX_EN ピンを Low にして、ケーブルドライバを無効化します。
2. SPI でスリープモードを自動スリープまたは無効(スリープなし)に設定して、イコライザを有効にします。これを行うには、SPI レジスタ 00h のビット [4:3] に「01」(自動スリープ – デフォルト) または「00」(スリープなし) を書き込みます。
3. SPI を介してイコライザの起動振幅の微調整を公称設定に設定します。これを行うには、SPI レジスタ 02h に 30h (「00110000」バイナリ) を書き込みます。

6.5.3 入力モード(イコライザ) SPI レジスタ アクセス

入力モード(イコライザ)を正しく動作させるには、SPI レジスタアクセスが必要です。SPI レジスタにより、ケーブル長インジケータ、プログラム可能な出力同相電圧とスイング、起動振幅の最適化とともに、すべてのイコライザ機能にアクセスできます。このデバイスでは、サポートされている 8 ビットレジスタが 4 つあります(「SPI レジスタ」を参照)。

注

LMH0387 を入力モード(イコライザ)で使用する際は、常に SPI_EN ピンを High にします。必要に応じて、LMH0387 を出力モード(ケーブルドライバ)で使用する際にも、SPI_EN ピンを High にします。

6.5.3.1 SPI 書き込み

図 5-2 に、SPI 書き込みを示します。MOSI ペイロードは、「0」(書き込みコマンド)、7 つのアドレスビット、8 つのデータビットで構成されています。 \overline{SS} 信号が Low に駆動され、16 ビットが LMH0387 の MOSI 入力に送信されます。データは、SCK の立ち上がりエッジでラッチされます。この動作中、MISO 出力は通常、トライステートになります。SPI 書き込みの後、 \overline{SS} は High に戻る必要があります。

6.5.3.2 SPI 読み取り

図 5-3 に、SPI 読み取りを示します。MOSI ペイロードは、「1」(読み取りコマンド)と 7 つのアドレスビットで構成されています。 \overline{SS} 信号が Low に駆動され、8 ビットが LMH0387 の MOSI 入力に送信されます。アドレス指定された位置には、8 番目のクロックの立ち上がりエッジの直後にアクセスされ、8 番目のクロックの立ち下がりエッジから開始して 8 つのデータビットが MISO でシフトアウトされます。MOSI は、8 番目のクロックの立ち上がりエッジの直後にトライステートにする必要があります。SPI 読み取りの後、 \overline{SS} は High に戻る必要があります。

6.5.3.3 出力ドライバの調整(レジスタ 01h)

イコライザ出力ドライバのスイング(振幅)とオフセット電圧(同相電圧)は、SPI レジスタ 01h を介して調整できます。

6.5.3.3.1 出カスイング

出カスイングは、SPI レジスタ 01h のビット [7:5] を介して調整可能です。これらのレジスタ ビットのデフォルト値は、ピークツーピーク差出力電圧が 700mV_{p-p} の場合、「011」です。出カスイングを 400mV_{p-p} から 800mV_{p-p} まで 100mV 刻みで調整します。

6.5.3.3.2 オフセット電圧

オフセット電圧は、SPI レジスタ 01h のビット [4:2] を介して調整可能です。これらのレジスタ ビットのデフォルト値は、出力オフセットが 1.25V の場合、「001」です。出力同相電圧は、1.05V ~ 1.85V の範囲で 200mV 刻みで調整可能です。最大オフセット電圧を得るには、出力同相電圧を「101」に設定します。この最大オフセット電圧設定では、出力は正電源を基準としており、オフセット電圧は約 2.1V です。

6.5.3.4 起動振幅の最適化 (レジスタ 02h)

LMH0387 は、イコライザより前の入力信号の減衰を補償できます。この補償は、イコライザ入力にパッシブ スプリッタを使用するアプリケーションや、厳密ではない入力終端ネットワークに役立つもので、SPI レジスタ 02h で制御されます。

注

デフォルトの SMPTE 800mV_{p-p} 起動振幅で、外部減衰なしで適切なイコライザ動作を実現するには、SPI 経由でイコライザ起動振幅の微調整を「公称」設定に設定します。これを行うには、SPI レジスタ 02h に 30h (「00110000」バイナリ) を書き込みます。

6.5.3.4.1 大まかな制御

SPI レジスタ 02h のビット 7 は、起動振幅設定の大まかな制御に使用されます。デフォルト設定の「0」では、イコライザは通常通り動作し、起動振幅は 800mV_{p-p} と想定されます。ビット 7 を「1」に設定すると、6dB の減衰 (400mV_{p-p}) の入力信号に合わせてイコライザが最適化されます。

6.5.3.4.2 細かな制御

大まかな制御が設定されると、イコライザ入力補償は、SPI レジスタ 02h のビット [6:3] によってさらに微調整できます。これらのビットを使用して、大まかな制御設定に合わせて入力ゲイン ステージ (-2% ~ 60%) を調整します。標準的なイコライザ動作では、SPI レジスタ 02h のビット [6:3] をデフォルト設定の「0000」から公称設定の「0110」に変更します。

6.5.3.5 ケーブル長インジケータ (CLI) (レジスタ 03h)

ケーブル長インジケータ (CLI) は、イコライザの入力に接続されているケーブルの長さを示します。CLI は SPI レジスタ 03h のビット [7:3] を介してアクセスできます。5 ビット CLI は、10 進数で 0 ~ 25 (2 進数で「00000」 ~ 「11001」) の範囲の値を取り、ケーブルの長さが長くなるにつれて増加します。図 6-2 に、CLI の代表的な値と Belden 1694A ケーブル長との関係を示します。CLI は、2.97Gbps では 0m ~ 120m、1.485Gbps では 0m ~ 200m、270Mbps では 0m ~ 400m の Belden 1694A ケーブル長に対して有効です。

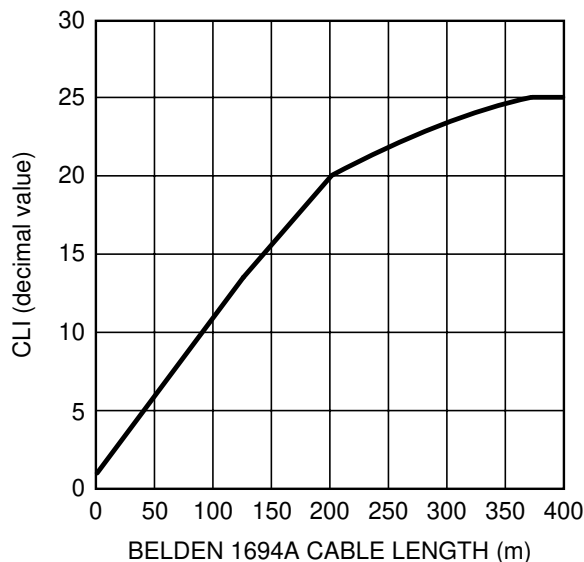


図 6-2. CLI と Belden 1694A ケーブル長との関係

6.5.4 入力モード (イコライザ) SPI レジスタ アクセス

6.5.4.1 汎用制御 (レジスタ 00h)

SPI レジスタ 00h、汎用制御により、キャリア検出ステータスやミュート、スリープ モード、拡張 3G リーチ モード制御など、イコライザの多くの基本機能にアクセスできます。

6.5.4.1.1 キャリア検出

このビットは、BNC_IO ピンのキャリア検出のステータスを示します。

6.5.4.1.2 ミュート

ミュート制御を使用して、SDO と $\overline{\text{SDO}}$ を手動でミュートまたは有効にします。このビットを「1」に設定すると、イコライザの出力を強制的にロジック 0 にして、ミュートします。ミュート ビットを 0 に設定すると、イコライザの出力が強制的にアクティブになります。

6.5.4.1.3 スリープモード

スリープ モードは、イコライザが不要なときに、電力消費を抑えるためにイコライザを自動的または選択的に電源オフにするために使用されます。自動スリープ モードでは、入力信号が検出されない場合にイコライザの電源がオフになり、デフォルトで有効になるか、SPI レジスタ 00h のビット [4:3] に「01」を書き込むことで有効になります。自動スリープ モードが有効な場合、BNC_IO ピンで入力信号が検出されないと、イコライザはディープ パワー セーブ モードに移行します。入力信号が検出されると、デバイスは再度オンになります。SPI レジスタ 00h のビット [4:3] に「00」を書き込むと、スリープ機能が完全にオフになります (イコライザはスリープになりません)。さらに、SPI レジスタ 00h のビット [4:3] に「10」を書き込むと、入力信号の有無に関わらずイコライザの電源が強制的にオフになります。スリープ モードはミュート モードよりも優先されます。

6.5.4.1.4 拡張 3G リーチ モード

LMH0387 イコライザは、ジッタ バジレットに余裕のあるシステムにおいて 3G ケーブルの到達範囲を延長するモードを提供します。これにより、ケーブルの到達範囲が 2.97Gbps で増加しますが、出力ジッタがわずかに大きくなります。拡張 3G リーチ モードでは、Belden 1694A ケーブルの到達範囲が 10m 延長され、ケーブル長が長くなるにつれて出力ジッタが 0.05UI から 0.1UI に増加します。

注

拡張 3G リーチ モードでは、HD および SD データ レートでイコライゼーション可能な最大ケーブル長は、通常モードで達成できる長さよりも短く制限されます。

7 レジスタ マップ

7.1 SPI レジスタ

表 7-1. SPI レジスタの説明

アドレス	R/W	名称	ビット	フィールド	デフォルト	説明
00h	R/W	汎用制御	7	キャリア検出		読み取り専用。 0: BNC_IO ピンでキャリアが未検出。 1: BNC_IO ピンでキャリア検出。
			6	ミュート	0	0: 通常動作。 1: イコライザの出力はミュート状態です。
			5	予約済み	0	0 として予約済み。このビットには常に 0 を書き込みます。
			4:3	スリープ モード	01	イコライザのスリープ モード制御。スリープはミュートよりも優先されます。 00: スリープなし。スリープ モードをディスエーブルにします (イコライザを強制的にインエーブルに維持します)。 01: 自動スリープ。入力信号が検出されない場合、スリープ モードが有効になります。 10: 強制スリープ。入力信号が存在するかどうかにかかわらず、イコライザを強制的にスリープ モード (パワーダウン) にします。 11: 予約済み。
			2	拡張 3G リーチ モード	0	2.97Gbps アプリケーション向けに、イコライゼーション可能なケーブル長を延長する拡張 3G リーチ モード。 0: 通常動作。 1: 拡張 3G リーチ モード。
			1:0	予約済み	00	00 として予約済み。このビットには常に 00 を書き込みます。
01h	R/W	出力ドライバ	7:5	出力スイング	011	イコライザ出力ドライバ スイング (V_{SSP-P})。 000: $V_{SSP-P} = 400mV_{P-P}$ 001: $V_{SSP-P} = 500mV_{P-P}$ 010: $V_{SSP-P} = 600mV_{P-P}$ 011: $V_{SSP-P} = 700mV_{P-P}$ 100: $V_{SSP-P} = 800mV_{P-P}$ 101、110、111: 予約済み。
			4:2	オフセット電圧	001	イコライザの出力ドライバのオフセット電圧 (同相電圧)。 000: $V_{OS} = 1.05V$ 。 001: $V_{OS} = 1.25V$ 。 010: $V_{OS} = 1.45V$ 。 011: $V_{OS} = 1.65V$ 。 100: $V_{OS} = 1.85V$ 。 101: 正電源を基準とする V_{OS} 。 110、111: 予約済み。
			1:0	予約済み	00	00 として予約済み。このビットには常に 00 を書き込みます。

表 7-1. SPI レジスタの説明 (続き)

アドレス	R/W	名称	ビット	フィールド	デフォルト	説明
02h	R/W	起動振幅	7	大まかな制御	0	イコライザの入力のための粗い起動振幅の最適化。 0: 外部減衰なしの通常の最適化 (800mV _{p-p} 起動振幅)。 1: -6dB の外部減衰に対して最適化 (400mV _{p-p} 起動振幅)。
			6:3	細かな制御	0000	イコライザの入力の起動振幅最適化の微調整。 0000: 公称値より +20%。 0001: 公称値より +16%。 0010: 公称値より +12%。 0011: 公称値より +9%。 0100: 公称値より +6%。 0101: 公称値より +3%。 0110: 公称値。 (ほとんどのアプリケーションでは、デフォルト設定をこの公称設定に変更する必要があります)。 0111: 公称値より -2%。 1001: 公称値より +24%。 1010: 公称値より +29%。 1011: 公称値より +34%。 1100: 公称値より +40%。 1101: 公称値より +46%。 1110: 公称値より +53%。 1111: 公称値より +60%。 1000: 予約済み。
			2:0	予約済み	000	000 として予約済み。このビットには常に 000 を書き込みます。
03h	R	CLI	7:3	CLI		ケーブル長インジケータ。イコライザの入力に接続されたケーブルの長さを示します。ケーブル長が長くなるにつれて、CLI も増加します。
			2:0	予約済み	000	予約済み。

8.2.1 設計要件

表 8-1 に、LMH0387 の主要な設計パラメータの一覧を示します。

表 8-1. 設計パラメータ

設計パラメータ	適合
入力 AC カップリング コンデンサ	必須。一般的な AC カップリング コンデンサは、 $4.7\mu\text{F} \pm 10\%$ X7R セラミック コンデンサ (0402 または 0201 サイズ) です。
デバイスの下のパターンまたはビア	デバイスの下にパターンやビアはなし。
デバイスから BNC までの距離	寄生容量を最小限に抑えるため、この距離をできるだけ短く保ちます。
BNC_IO、TERM _{TX} 、TERM _{RX} パターン インピーダンス	シングルエンド パターン インピーダンスを $75\Omega \pm 5\%$ で設計します。
$\overline{\text{SDI}}$ 、SDI および $\overline{\text{SDO}}$ 、SDO 差動パターン インピーダンス	差動パターン インピーダンスを $100\Omega \pm 5\%$ で設計します。
DC 電源カップリング コンデンサ	電源ノイズを最小限に抑えるため、 $10\mu\text{F}$ コンデンサ間に $0.1\mu\text{F}$ シャントをデバイスにできる限り近づけて使用します。

8.2.2 詳細な設計手順

設計プロセスを開始するには、以下を決定する必要があります。

- PCB レギュレータを選択する際の最大消費電力: データシートに記載されている最大消費電流を使用して、最大消費電力を計算します。
- 回路図をデータシートに記載されている標準的なピン配置と綿密に比較します。
- レイアウト ガイドラインを考慮して (「レイアウト ガイドライン」を参照)、寄生容量を最小限に抑えるために、PCB レイアウトと部品の配置を計画します。
- BNC ランディング パターンが最適であるかどうかについては、BNC ベンダにお問い合わせください。

8.2.3 アプリケーション曲線

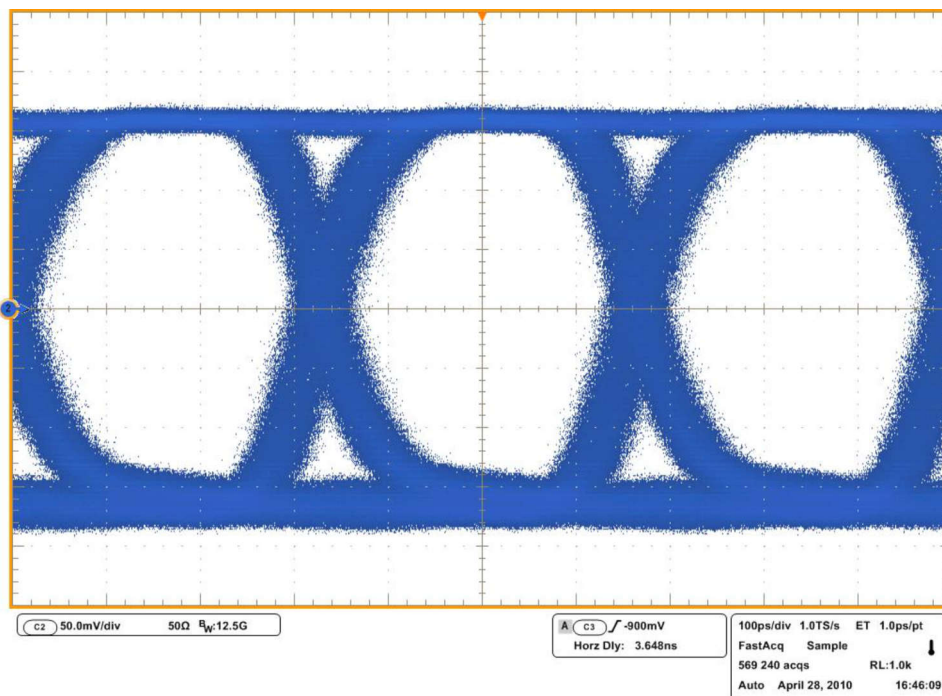


図 8-2. 1.485Gbps、PRBS10 の 200m の B1694A をイコライゼーションした後の差動シリアル データ出力

8.3 電源に関する推奨事項

電源を設計するときは、次の一般的なガイドラインに従ってください:

- DC 電圧と最大消費電流の観点から推奨動作条件が満たされるように電源を設計します。
- LMH0387 の最大消費電流は、データシートに記載されています。この値を使用して、電源が供給する必要がある最大電流を計算します。
- LMH0387 は、推奨動作条件を満たしていれば、特別な電源フィルタリングを必要としません。デバイスの V_{CCRX} および V_{CCTX} ピンのできるだけ近くに $0.1\mu\text{F}$ コンデンサを使用します。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

ラミネート TLGA パッケージのレイアウトと半田付けの詳細については、『[AN-1125 ラミネート CSP/FBGA](#)』アプリケーション ノートを参照してください。

注

CSP パッケージの場合、フットプリントを除き、デバイス直下の領域の最上層に金属 (パターンやビア) が存在しないことが一般的な要件です。これは、パッケージに平坦な面を提供することを目的としています。

ST 424、292、259 規格には、レシーバとトランスミッタの入出力リターン ロスの厳格な要件があり、基本的に 75Ω ネットワークとどれだけ近い値になるかを規定しています。BNC と LMH0387 の間のネットワークにおけるあらゆる非理想的な要素は、リターン ロスを悪化させます。BNC フットプリントと BNC と LMH0387 の間のパターンの両方で、インピーダンスの非連続性を最小限に抑えるように注意し、特性インピーダンスが 75Ω であることを確認してください。最適なリターン ロス性能を実現するには、LMH0387 を BNC に近づけて配置し、BNC と LMH0387 の BNC_IO ピン間のパターン長を最小限に抑えます。以下の PCB に関する推奨事項を考慮してください。

- LMH0387 を BNC のすぐ近くに配置してください。

- 表面実装部品を使用し、入手可能な最小の部品を使用してください。加えて、サイズが最小の部品パッドを使用してください。
- BNC と LMH0387 の間のインピーダンスの不整合を最小限に抑えるパターン幅を選択してください。
- 75Ω のシングルエンド パターンと 100Ω の疎結合差動パターンの両方をサポートする基板スタックアップを選択してください。
- 相補信号で対称性を維持してください。
- 100Ω のパターンを均一に配線してください (パターン幅とパターン間隔をパターンに沿って均一に保ってください)。
- 信号路での鋭角な曲げは避けてください。45° または半径方向の曲げを使用してください。
- 各電源ピンの近くにバイパス コンデンサを配置してください。デバイスの電源ピンとグランド ピンをそれぞれの電源プレーンまたはグランド プレーンに接続するには、最短のパスを使用してください。
- 寄生容量を最小限に抑えるために、入力および出力部品の下にあるグランド プレーンを取り外してください。

8.4.2 レイアウト例

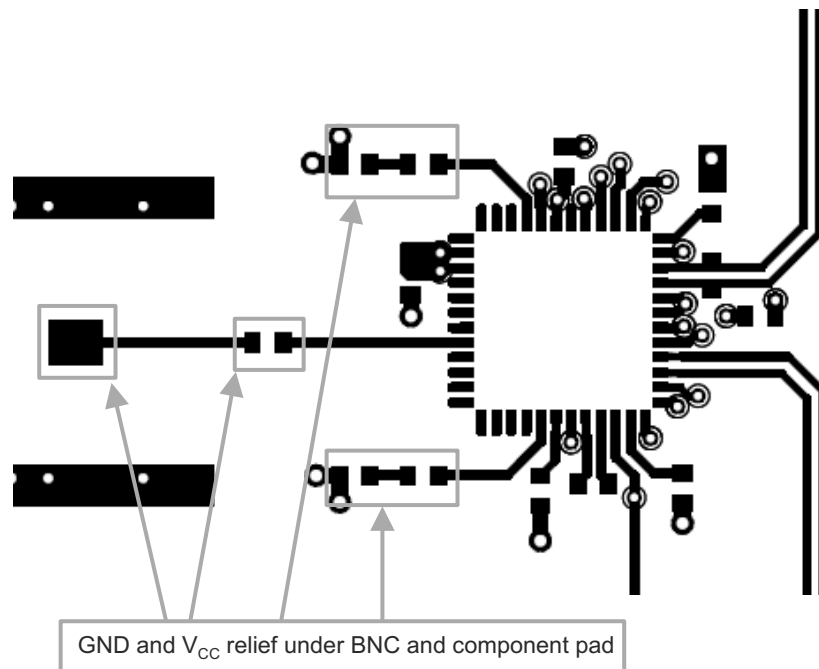


図 8-3. 制御されたインピーダンス部品パッドでのグランドおよび VCC リリーフ

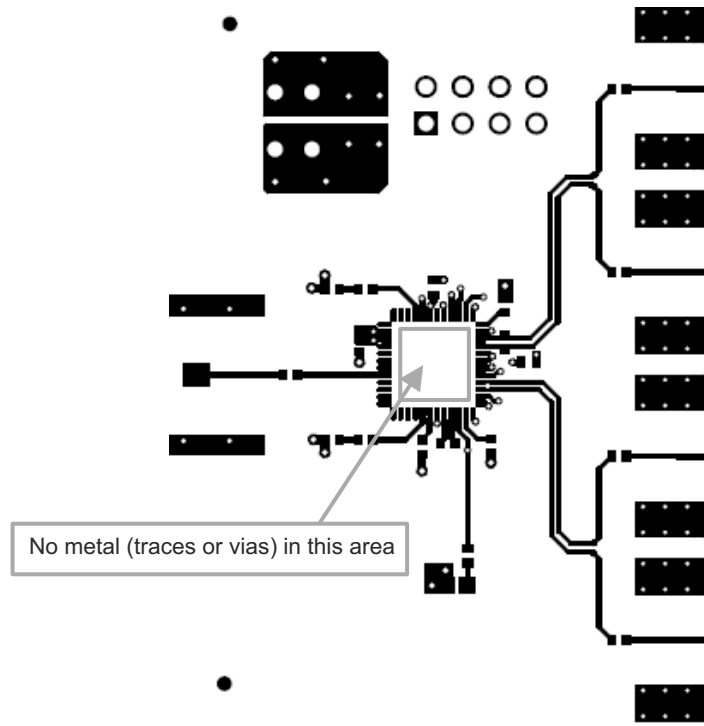


図 8-4. 上面エッチングの配線制限

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インストルメンツ、『AN-1125 ラミネート CSP/FBGA』アプリケーション ノート
- テキサス インストルメンツ、『半導体および IC パッケージの熱評価基準』アプリケーション ノート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インストルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インストルメンツの仕様を構成するものではなく、必ずしもテキサス・インストルメンツの見解を反映したものではありません。テキサス・インストルメンツの使用条件を参照してください。

9.4 商標

テキサス・インストルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インストルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インストルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision H (August 2015) to Revision I (June 2026)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• ピン 27 および 28 の説明を更新.....	3

Changes from Revision G (April 2010) to Revision H (August 2015)	Page
• 「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加。.....	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側のナビゲーションをご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMH0387SL/NOPB	Active	Production	TLGA (NPD) 48	1000 LARGE T&R	Exempt	NIAU	Level-3-260C-168 HR	-40 to 85	LMH0387SL
LMH0387SL/NOPB.A	Active	Production	TLGA (NPD) 48	1000 LARGE T&R	Exempt	NIAU	Level-3-260C-168 HR	-40 to 85	LMH0387SL
LMH0387SLE/NOPB	Active	Production	TLGA (NPD) 48	250 SMALL T&R	Yes	NIAU	Level-3-260C-168 HR	-40 to 85	LMH0387SL
LMH0387SLE/NOPB.A	Active	Production	TLGA (NPD) 48	250 SMALL T&R	Yes	NIAU	Level-3-260C-168 HR	-40 to 85	LMH0387SL

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

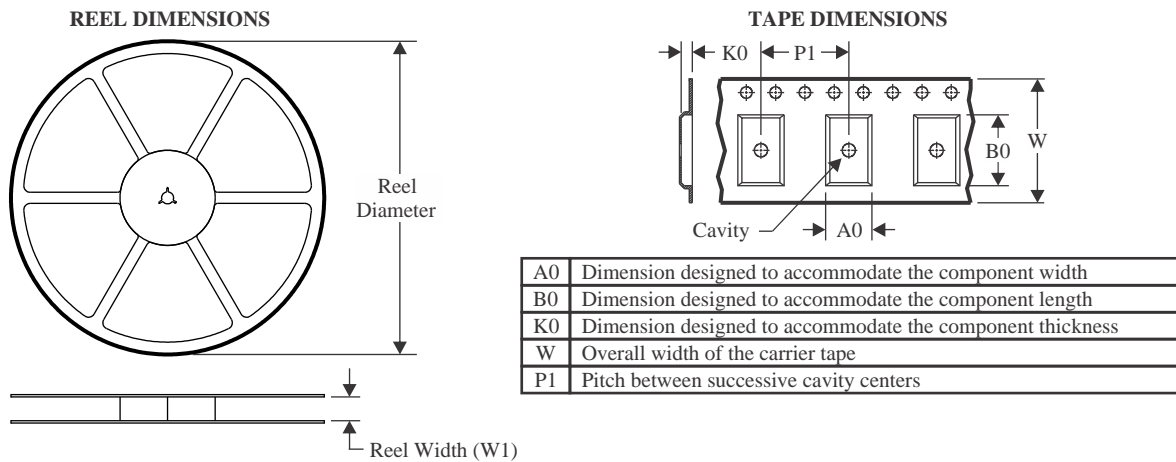
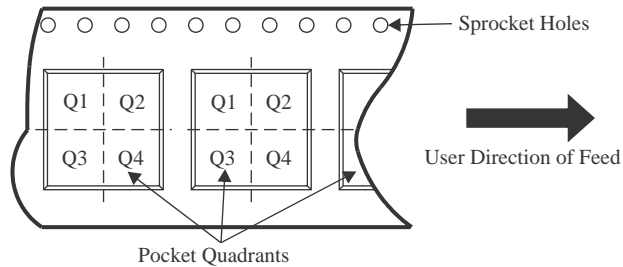
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

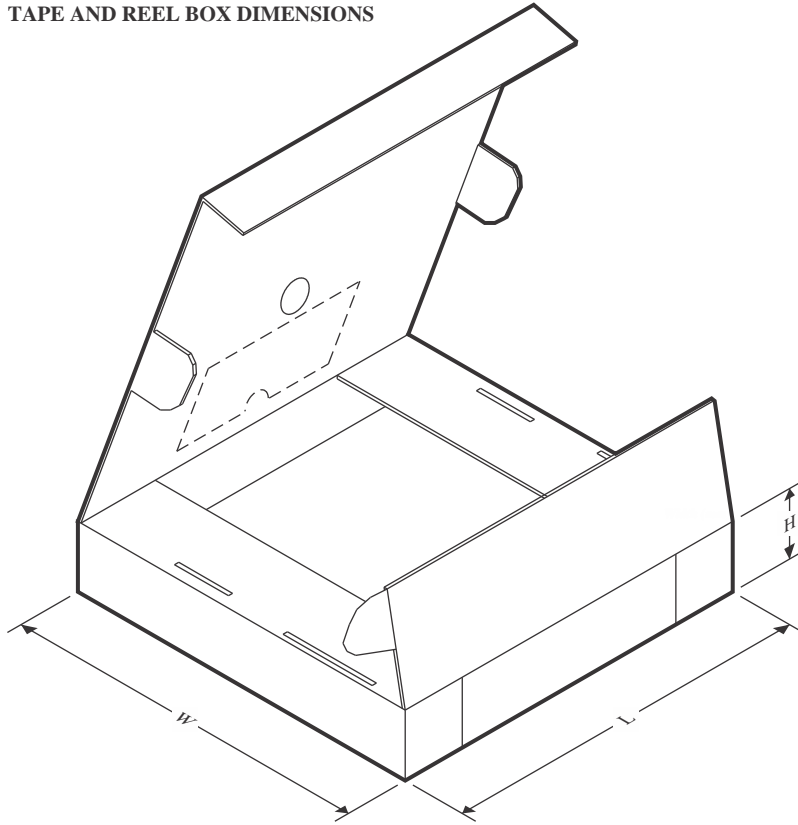
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

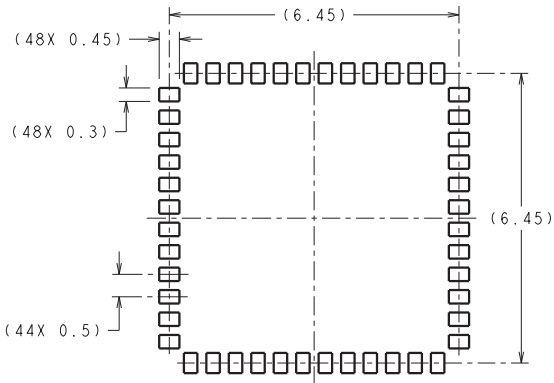
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMH0387SL/NOPB	TLGA	NPD	48	1000	330.0	16.4	7.3	7.3	1.3	12.0	16.0	Q1
LMH0387SLE/NOPB	TLGA	NPD	48	250	178.0	16.4	7.3	7.3	1.3	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

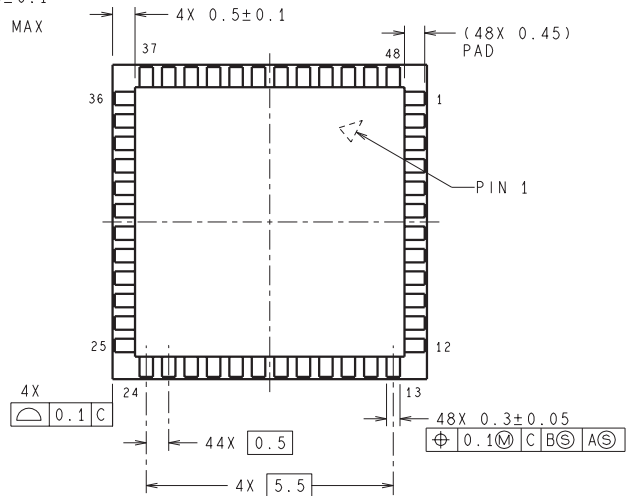
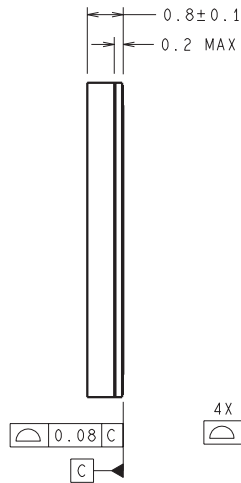
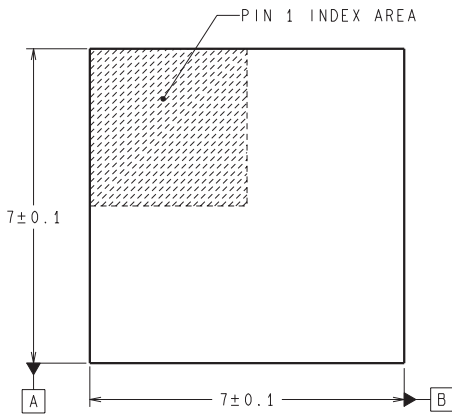
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMH0387SL/NOPB	TLGA	NPD	48	1000	356.0	356.0	36.0
LMH0387SLE/NOPB	TLGA	NPD	48	250	208.0	191.0	35.0

NPD0048A



RECOMMENDED LAND PATTERN
1:1 RATIO WITH PACKAGE SOLDER PADS

DIMENSIONS ARE IN MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY



SLD48A (Rev B)

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月