



LMP91200

2012年1月

低消費電力ケミカル・センシング・アプリケーション向けコンフィギュラブル AFE

概要

LMP91200 は、低消費電力解析センシング・アプリケーションで使用するためのコンフィギュラブル・センサ・アナログ・プロセント・エンド (AFE) です。2 電極センサ向けに設計されています。このデバイスは、センサでデルタ電圧に基づく変化を検出するのに必要な機能をすべて備えています。低消費電力アプリケーション向けに最適化された LMP91200 は、1.8V ~ 5.5V の電圧範囲で動作します。入力バイアス電流がきわめて低く、pH センサでの使用に最適です。また、電源電圧が得られなくても、きわめて低い入力バイアス電流のおかげで、LMP91200 に接続された pH プローブの性能低下を抑えられます。コモンモード出力ピン (VOCM) を利用して適用できるコモンモード・オフセットは、pH センサの出力範囲に合わせてさまざまな値にプログラム可能です。ハイ・インピーダンス・コモンモードが必要なアプリケーションでも、このオプションを利用できます。寄生インピーダンスが高い配線には、2 つのガード・ピンによって対応可能です。LMP91200 には、外付けの Pt1000 や Pt100 のような温度センサのサポートが組み込まれています。こうした機能の制御は、SPI インタフェースを介して行えます。さらに、ユーザー制御のセンサ診断テストも利用できます。このテストでは、センサの接続と機能が適切であるかどうか検証します。構成にもありますが、pH 測定時におけるデバイスの総消費電流は 50 μ A です。LMP91200 は 16 ピン TSSOP パッケージで供給され、-40 °C ~ +125 °C の範囲で動作します。

主な仕様

特記のない限り、以下の条件における代表値。

$T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 。

- pH バッファ入力バイアス電流 ($0 < V_{\text{INP}} < 3.3\text{V}$)
 - 最大 (@25 °C) $\pm 125\text{fA}$
 - 最大 (@85 °C) $\pm 445\text{fA}$
- pH バッファ入力バイアス電流 ($-500\text{mV} < V_{\text{INP}} - V_{\text{CM}} < 500\text{mV}$)、 $V_S = (\text{VDD} - \text{GND}) = 0\text{V}$
 - 最大 (@25 °C) $\pm 600\text{fA}$
 - 最大 (@85 °C) $\pm 6.5\text{pA}$
- pH バッファ入力オフセット電圧 $\pm 200\text{ }\mu\text{V}$
- pH バッファ入力オフセット電圧ドリフト $\pm 2.5\text{ }\mu\text{V}/^\circ\text{C}$
- 消費電流 (pH モード) $50\text{ }\mu\text{A}$
- 電源電圧 $1.8\text{V} \sim 5.5\text{V}$
- 動作温度範囲 $-40^\circ\text{C} \sim 125^\circ\text{C}$
- パッケージ 16 ピン TSSOP

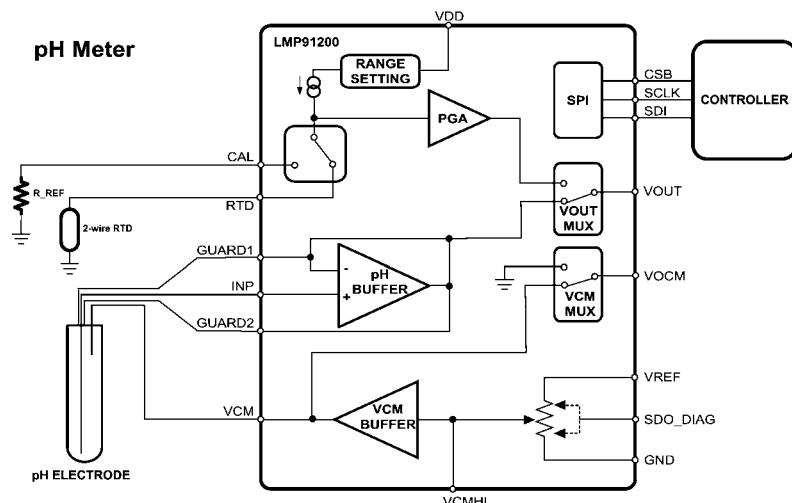
特長

- 温度測定におけるプログラマブル出力電流
- プログラマブル出力コモンモード電圧
- アクティブ・ガード
- オンボード・センサ・テスト
- WEBENCH Sensor AFE Designer 対応
- WEBENCH Sensor Designer ツール対応

アプリケーション

- pH センサ・プラットフォーム

代表的なアプリケーション



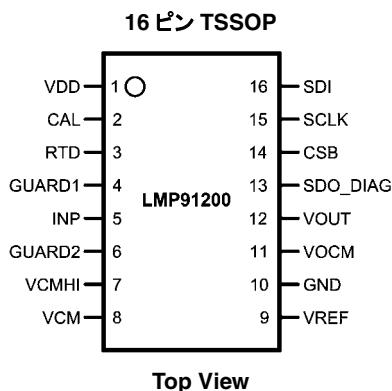
WEBENCH® はテキサス・インスツルメンツの登録商標です。
LMP™ はテキサス・インスツルメンツの商標です。

LMP91200 低消費電力ケミカル・センシング・アプリケーション向けコンフィギュラブル AFE

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
16-Pin TSSOP	LMP91200MA	LMP91200MA	95 Units/Rail	MTC16
	LMP91200MAX		2.5k Units Tape and Reel	

ピン配置図



ピン説明

ピン番号	ピン名	説明
1	VDD	正の電源
2	CAL	温度測定の較正を目的として外付け高精度抵抗をここに接続
3	RTD	Pt100/Pt1000 の入力 / 内部電流源の出力
4	GUARD1	アクティブ・ガード・ピン
5	INP	pH バッファの非反転アナログ入力
6	GUARD2	アクティブ・ガード・ピン
7	VCMHI	ハイ・インピーダンス・プログラマブル・コモンモード出力
8	VCM	バッファされたプログラマブル・コモンモード出力
9	VREF	基準電圧入力
10	GND	アナログ・グラウンド
11	VOCM	出力コモンモード電圧
12	VOUT	アナログ出力
13	SDO_DIAG	シリアル・データ出力 / 診断イネーブル
14	CSB	チップ・セレクト、アクティブ Low
15	SCLK	シリアル・クロック
16	SDI	シリアル・データ入力

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)

人体モデル	2,000V
マシン・モデル	150V
帶電モデル	1,000V
電源電圧 ($V_S = VDD - GND$)	$-0.3V \sim 6.0V$
任意の 2 ピン間の電圧	$-0.3V \sim VDD + 0.3V$
各ピンの出力電流	5mA
保存温度範囲	$-65^{\circ}C \sim 150^{\circ}C$

接合部温度 (Note 3)

 $+150^{\circ}C$

ハンダ付け仕様については、

www.tij.co.jp の製品フォルダと[www.national.com/ms/MS-SOLDERING.pdf](http://www.national.com/ms/MS/MS-SOLDERING.pdf) を参照してください。**動作定格 (Note 1)**

電源電圧 ($V_S = VDD - GND$)	$1.8V \sim 5.5V$
温度範囲	$-40^{\circ}C \sim 125^{\circ}C$
パッケージ熱抵抗 (θ_{JA}) (Note 3)	
16 ピン TSSOP	$31^{\circ}C / W$

電気的特性 (Note 4)

特記のない限り、すべてのリミット値は $T_A = 25^{\circ}C$ 、 $V_S = (VDD - GND) = 3.3V$ 、 $VREF = 3.3V$ で保証されています。太字表記のリミット値は全動作温度範囲に対して適用されます。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
Power supply						
Is	Supply Current (Note 7, Note 16)	pH measurement mode		50	54 59	μA
		Temperature measurement mode, $I_{CS}=100\mu A$		300	325 330	
		Temperature measurement mode, $I_{CS}=200\mu A$		400	432 437	
		Temperature measurement mode, $I_{CS}=1000\mu A$		350	364 372	
		Temperature measurement mode, $I_{CS}=2000\mu A$		470	477 477	
pH Buffer						
Aol_{pH}	Open loop Gain	$INP=1.65V$ $300mV=VOUT=VDD-300mV;$	90	120		dB
Vos_{pH}	Input Voltage Offset (Note 7)	INP=1/8VREF	-200 -350		200 350	μV
		INP=7/8VREF	-200 -350		200 350	
$TcVos_{pH}$	Input offset voltage drift (Note 8, Note 14)	INP=1/8VREF	-2.5		2.5	$\mu V/^{\circ}C$
		INP=7/8VREF	-2.5		2.5	
Vos_{pH_drift}	Long term $V_{os_{pH}}$ drift (Note 9)	500 hours OPL		150		μV
Ib_{pH}	Input bias current at INP (Note 14)	0V<INP<3.3V	-125		125	fA
		0V<INP<3.3V, $85^{\circ}C$	-445		445	fA
		0V<INP<3.3V, $125^{\circ}C$	-1.5		1.5	pA
		-500mV<(INP-VCM)<500mV, $V_S=0V$	-600		600	fA
		-500mV<(INP-VCM)<500mV, $85^{\circ}C, V_S=0V$	-6.5		6.5	pA
		-500mV<(INP-VCM)<500mV, $125^{\circ}C, V_S=0V$	-100		100	pA
$GBWP_{pH}$	Gain Bandwidth Product (Note 14)	$C_L=10pF, R_L=1Mohm$		220		KHz
$CMRR_{pH}$	DC_Common mode rejection ratio	$1/8VREF < INP < 7/8VREF$	80			dB

電気的特性 (Note 4) (つづき)

特記のない限り、すべてのリミット値は $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ で保証されています。太字表記のリミット値は全動作温度範囲に対して適用されます。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
PSRR_{pH}	DC_Power supply rejection ratio	1.8V<VDD<5V INP=1/8VREF	80			dB
		1.8V<VDD<5V INP=7/8VREF	80			
En_RMS_{pH}	Input referred noise (low frequency) (Note 14)	Integrated 0.1Hz to 10Hz		2.6		μV_{PP}
en_{pH}	Input referred noise (high frequency) (Note 14)	f=1kHz		90		$\text{nV}/\sqrt{\text{Hz}}$
Isc_{pH}	Output short circuit current (Note 19)	Sourcing, Vout to GND INP=1.65V	10	13		mA
		Sinking, Vout to VDD INP=1.65V	8	12		mA
VCM Buffer						
VCMHI_acc	VCMHI accuracy		-1.6		1.6	mV
Tc_VCMHI	VCMHI temperature coefficient (Note 10, Note 14)	-40°C<T _A <125°C	-18	-5	8	$\mu\text{V}/^\circ\text{C}$
VCMHI_acc_VREF	VCMHI_acc vs. VREF (Note 11, Note 14)	1.8V<VREF<5.0V	-500	-100	300	$\mu\text{V}/\text{V}$
Rout_{VCMHI}	VCMHI Output Impedance (Note 14)	VCMHI=1/2 VREF		250		$\text{K}\Omega$
Aol_{VCM}	Open loop Gain (Note 7)	VCMHI=1/2 VREF, 300mV<VCM<VDD-300mV;	90	120		dB
Vos_{VCM}	(VCM-VCMHI) (Note 7)	VCMHI=1/8 VREF	-200		200	μV
		VCMHI=7/8 VREF	-350		350	
TcVos_{VCM}	Input offset voltage drift of (VCM-VCMHI) (Note 8, Note 14)	VCMHI=1/8 VREF	-2.5		2.5	$\mu\text{V}/^\circ\text{C}$
		VCMHI=7/8 VREF	-2.5		2.5	
Zout_{VCM}	Output Impedance (Note 14)	f=1KHz		4		Ω
PSRR_{VCM}	DC_Power supply rejection ratio	1.8V<VDD<5V, VCMHI=1/8VREF	80			dB
		1.8V<VDD<5V, VCMHI=7/8VREF	80			
En_RMS_{VCM}	Input referred noise (low frequency) (Note 14)	Integrated 0.1Hz to 10Hz		2.6		μV_{PP}
en_{VCM}	Input referred noise (high frequency) (Note 14)	f=1KHz		90		$\text{nV}/\sqrt{\text{Hz}}$
Isc_{VCM}	Output short circuit current (Note 19)	Sourcing, Vout to GND VCMHI=1/2VREF	10	16		mA
		Sinking, Vout to VDD VCMHI=1/2VREF	8	12		
Current Source						
I_{CS}	Current Source I _{CAL} , I _{RTD}	Programmable current		100 200 1000 2000		μA

電気的特性 (Note 4) (つづき)

特記のない限り、すべてのリミット値は $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ で保証されています。太字表記のリミット値は全動作温度範囲に対して適用されます。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
In_RMS_{CS}	Input referred noise (low frequency) (Note 14)	Integrated 0.1Hz to 10Hz		33		nA _{PP}
in_{CS}	Input referred noise (high frequency) (Note 14)	f=1KHz		120		pA/ $\sqrt{\text{Hz}}$
Tc_{CS}	Current Source drift (Note 12) (Note 14)		-200	± 35	200	ppm/ $^\circ\text{C}$
I_acc_{CS}	Current Source accuracy		-2.5	1	2.5	%
PGA						
Vos_{PGA}	Input Voltage Offset (Note 7)	+IN_PGA (Internal node) = 500mV	-275 -480		275 480	μV
TcVos_{PGA}	Input offset voltage drift (Note 8, Note 14)	+IN_PGA (Internal node) = 500mV	-2.5		2.5	$\mu\text{V}/^\circ\text{C}$
Aol_{PGA}	Open loop Gain	+IN_PGA (Internal node) = 500mV	90	120		dB
Av_{PGA}	Gain	Programmable gain		5 10		V/V
Av_acc_{PGA}	Gain accuracy		-1.3		1.3	%
En_RMS_{PGA}	Input referred noise (low frequency) (Note 14)	Integrated 0.1Hz to 10Hz		2.6		μV_{PP}
en_{PGA}	Input referred noise (high frequency) (Note 14)	f=1KHz		90		nV/ $\sqrt{\text{Hz}}$
PSRR_{PGA}	DC_Power supply rejection ratio	1.8V < VDD < 5V, +IN_PGA (Internal node) = 500mV	80			dB
Isc_{PGA}	Output short circuit current (Note 19)	Sourcing, Vout to GND +IN_PGA (Internal node) = 500mV	10	16		mA
		Sinking, Vout to VDD +IN_PGA (Internal node) = 500mV	8	12		
Reference Input						
Rin_{VREF}	Input impedance (Note 14)			500		$\text{k}\Omega$

電気的特性 (シリアル・インターフェース) (Note 4)

特記のない限り、すべてのリミット値は $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ で保証されています。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
VIL	Logic Low Threshold				0.3XVDD	V
VIH	Logic High Threshold (SDO pin)		0.7XVDD			V
VOL	Output Logic LOW Threshold (SDO pin)	ISDO=100 μA			0.2	V
		ISDO=2mA			0.4	
VOH	Output Logic High Threshold	ISDO=100 μA	VDD-0.2			V
		ISDO=2mA	VDD-04			
t1	High Period, SCLK	(Note 15)	100			ns
t2	Low Period, SCLK	(Note 15)	100			ns
t3	Set Up Time, CSB to SCLK	(Note 15)	50			ns
t4	Set Up Time, SDI to SCLK	(Note 15)	30			ns
t5	Hold Time, S CLK to SDI	(Note 15)	10			ns
t6	Hold Time, SCLK to SDO_DIAG	(Note 15)	40			ns

電気的特性 (シリアル・インターフェース) (Note 4) (つづき)

特記のない限り、すべてのリミット値は $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ で保証されています。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
t_7	Hold Time, SCLK Transition to CSB Rising Edge	(Note 15)	50			ns
t_8	CSB Inactive	(Note 15)	50			ns
t_9	Hold Time, SCLK Transition to CSB Falling Edge	(Note 15)	10			ns
t_R/t_F	SDO_DIAG Signal Rise and Fall Times	Diagnostic disabled (Note 14, Note 15)		30		ns

電気的特性 (診断) (Note 4)

特記のない限り、すべてのリミット値は $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ で保証されています。

Symbol	Parameter	Condition	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
DIAG_t _{SET}	SDO_DIAG setup time (Note 14)			200		ns
DIAG_t _R / DIAG_t _F	Diagnostic Rise and Fall Times (Signal at SDO_DIAG pin, in Diagnostic Mode) (Note 14)			30		ns
DIAG_t _{ON}	Minimum t_{ON} of the diagnostic pulse at SDO_DIAG pin in Diagnostic Mode (Note 14)			100		ns
VCM_DIAG _{POS}	Positive Diagnostic pulse amplitude (Note 14)	Base pulse = VCM; High level pulse = VCM+5%VREF		165		mV
VCM_DIAG _{NEG}	Negative Diagnostic pulse amplitude (Note 14)	Base pulse = VCM; High level pulse = VCM-5%VREF		165		mV
VCM_DIAG _{acc}	Diagnostics Pulse accuracy (Note 14)			0.1		%
VCM_DIAG _{t_R}	Diagnostics Pulse rise time (Note 14)	10% to 90% C=15pF		10		us
VCM_DIAG _{t_F}	Diagnostics Pulse fall time (Note 14)	90% to 10% C=15pF		10		us

Note 1: 「絶対最大定格」とは、デバイスが破壊される可能性があるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。保証された仕様、および試験条件については「電気的特性」を参照してください。

Note 2: 人体モデル適用規格 : MIL-STD-883、Method 3015.7。マシン・モデル適用規格 : JESD22-A115-A (JEDEC の ESD MM 規格)。
電場 (界) 誘導帶電モデル適用規格 : JESD22-C101-C (JEDEC の ESD FICDM 規格)。

Note 3: 最大消費電力は、 $T_{J(MAX)}$ および θ_{JA} の関数です。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(MAX)} - T_A) / \theta_{JA}$ で表されます。すべての数値は、プリント基板に直接ハンダ付けするパッケージに適用されます。

Note 4: 「電気的特性」の値は、記載温度における工場出荷試験条件にのみ適用されます。工場試験条件で生ずる自己発熱は、 $T_J = T_A$ となる程度にきわめてわずかです。「電気的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は記載されていません。

Note 5: 代表値 (typ) は、特性解析時に確定された最も標準的なパラメータ値を示します。実測値は、経時に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。

Note 6: リミット値は 25°C において製品の全数検査を行っています。動作温度範囲でのリミット値は標準統計品質管理 (SQC) 手法を用いた相関によって保証されています。

Note 7: 太字のリミット値は 125°C において製品の検査を行っています。リミット値は標準統計品質管理 (SQC) 手法を用いた相関によって保証されています。

Note 8: 最低温度から最高温度までの V_{OS} の変化量を、温度変化量の合計値で割ると、オフセット電圧の平均ドリフト量が求められます。

Note 9: OPL 手順における最短時間から最長時間までの V_{OS} の変化量を、OPL 手順の長さで割ると、オフセット電圧の長期ドリフト量が求められます。OPL 手順 : 150°C で 500 時間が約 15 年間に相当します。

- Note 10:** 最低温度から最高温度までの VCMHI の変化量を、温度変化量の合計値で割ると、VCMHI 電圧の平均ドリフト量が求まります。
- Note 11:** 最低 VREF から最高 VREF までの VCMHI_acc の変化量を、VREF 変化量の合計値で割ると、VCMHI_acc と VREF の比較値が求まります。
- Note 12:** 最低温度から最高温度までの I_{CS} の変化量を、温度変化量の合計値で割ると、電流源のドリフト量が求まります。
- Note 13:** 正の電流値は、デバイスへ流れ込む電流に対応します。
- Note 14:** このパラメータは設計や特性評価、またはそのいずれか一方によって保証されています。製造時の試験は行っていません。
- Note 15:** これらの試験に使用する負荷をタイミング図テスト回路に示しています。
- Note 16:** デバイスから流れ出る電流はすべて除きます。
- Note 17:** 短絡試験は瞬時開ループ試験の 1 つです。
- Note 18:** ピンに印加する電圧は、他のいずれのピンを基準にした場合でも 6V を超えてはなりません。
- Note 19:** 短絡試験は瞬間的な試験です。

テスト回路図

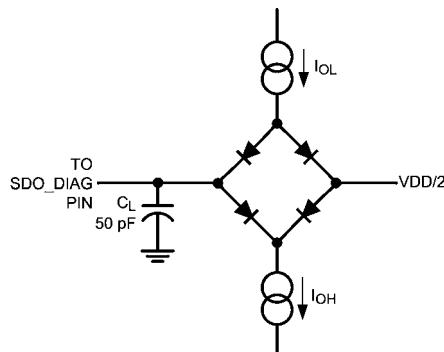


FIGURE 1.

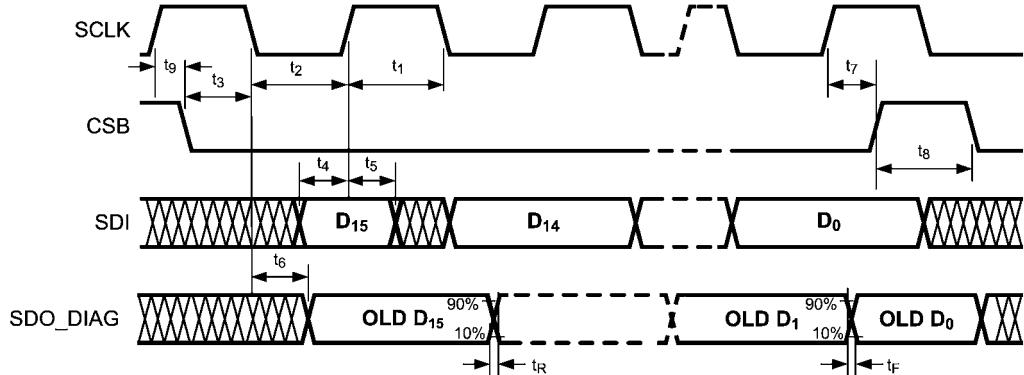


FIGURE 2. SERIAL INTERFACE TIMING DIAGRAM

テスト回路図 (つづき)

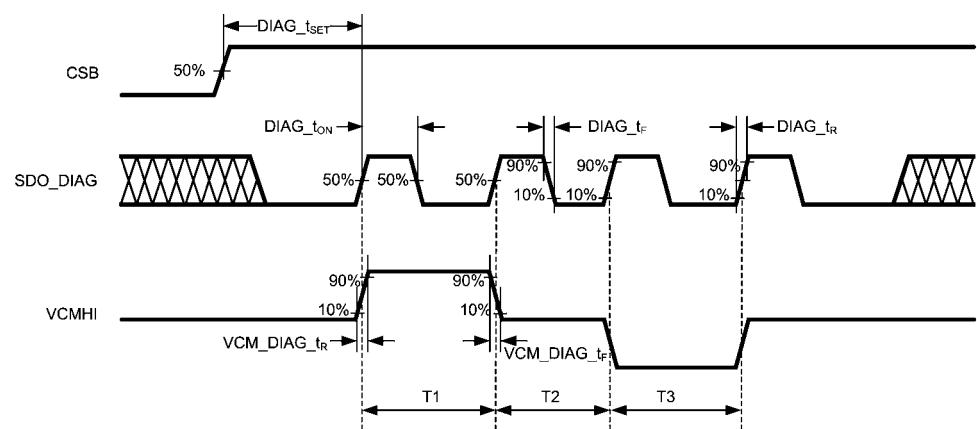
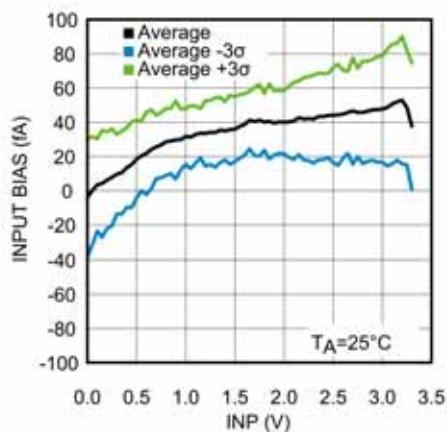


FIGURE 3. DIAGNOSTIC TIMING DIAGRAM

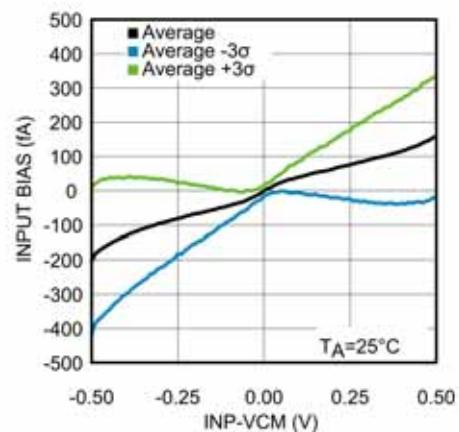
代表的な性能特性

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

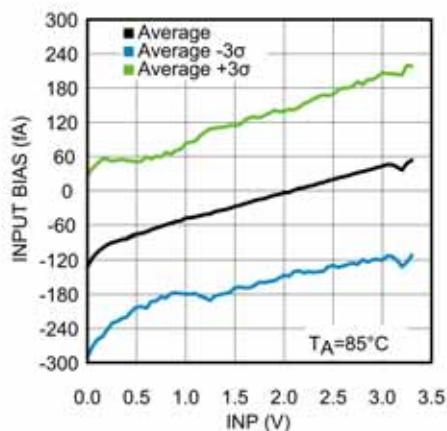
pH Buffer Input Bias Current vs. V_{INP} - Device ON



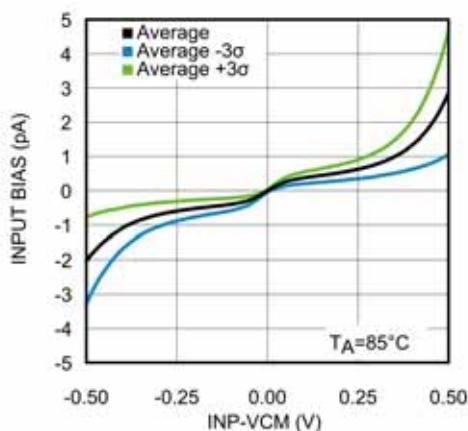
pH Buffer Input Bias Current vs. V_{INP} - Device OFF



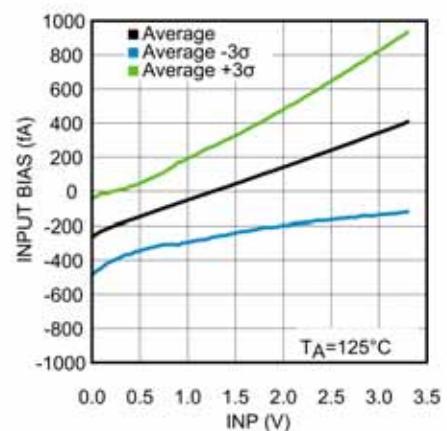
pH Buffer Input Bias Current vs. V_{INP} - Device ON



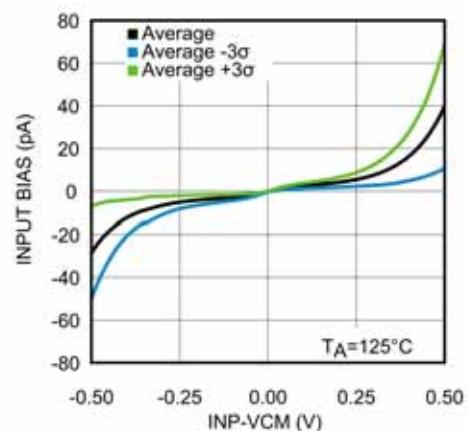
pH Buffer Input Bias Current vs. V_{INP} - Device OFF



pH Buffer Input Bias Current vs. V_{INP} - Device ON



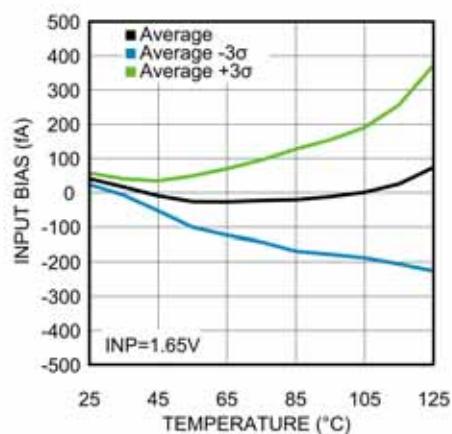
pH Buffer Input Bias Current vs. V_{INP} - Device OFF



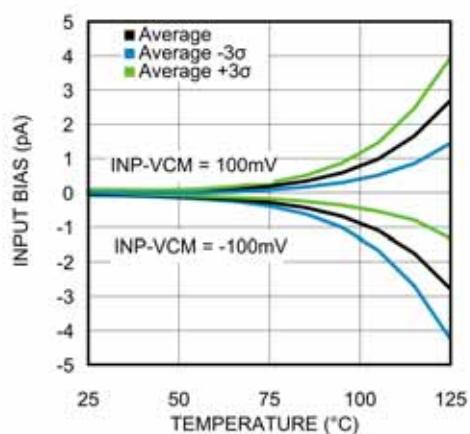
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

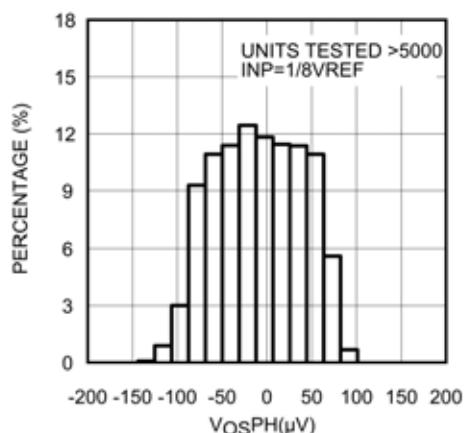
pH Buffer Input Bias Current vs. Temp - Device ON



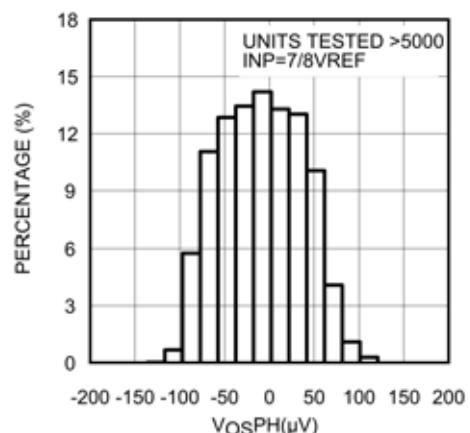
pH Buffer Input Bias Current vs. Temp - Device OFF



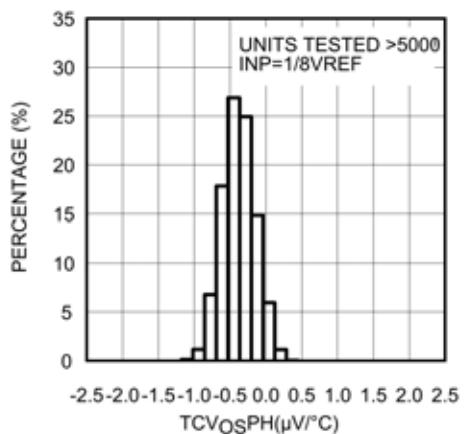
pH Buffer Input Voltage Offset



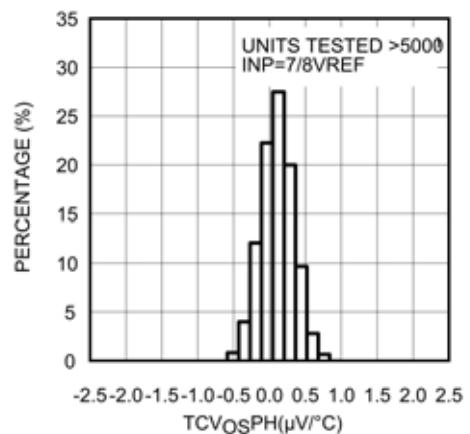
pH Buffer Input Voltage Offset



pH Buffer TcVos



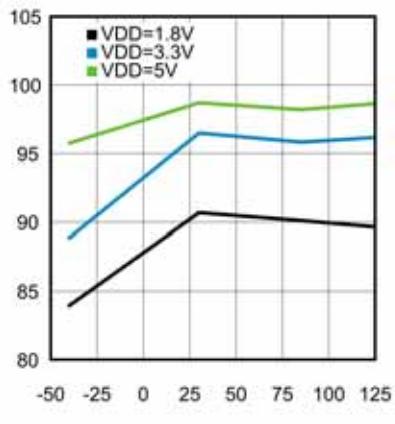
pH Buffer TcVos



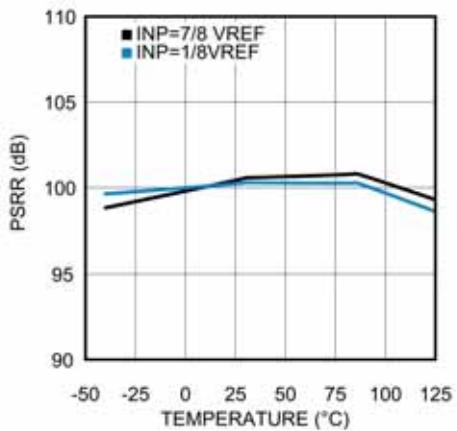
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

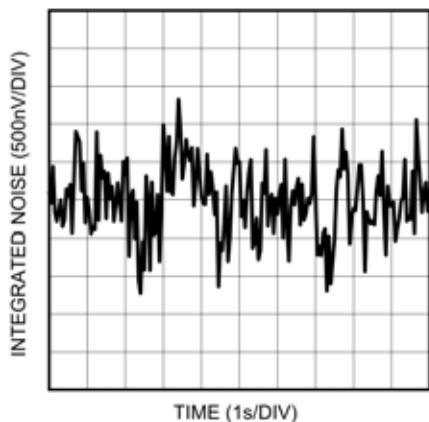
pH Buffer DC CMRR vs. Temperature



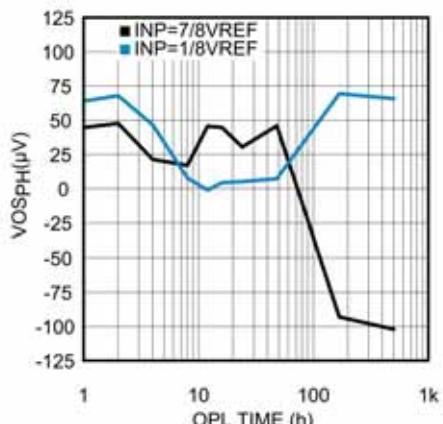
pH Buffer DC PSRR vs. Temperature



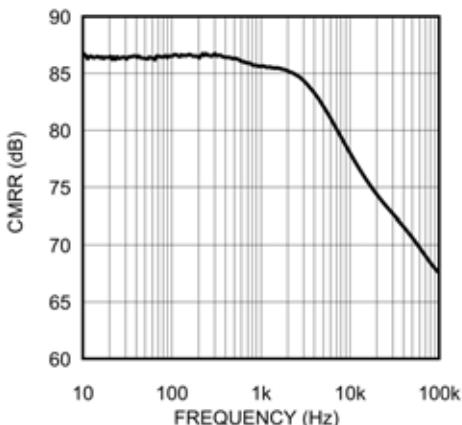
pH Buffer Time domain Voltage Noise



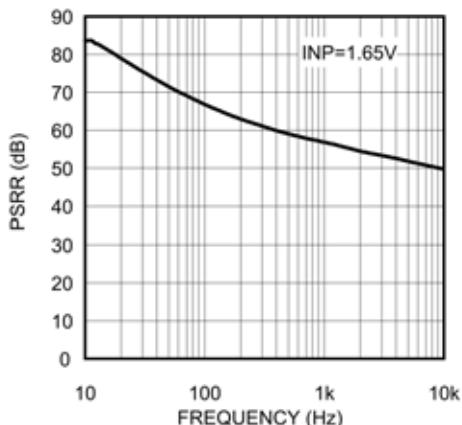
pH Buffer Input Offset Voltage Drift



pH Buffer CMRR vs. Frequency



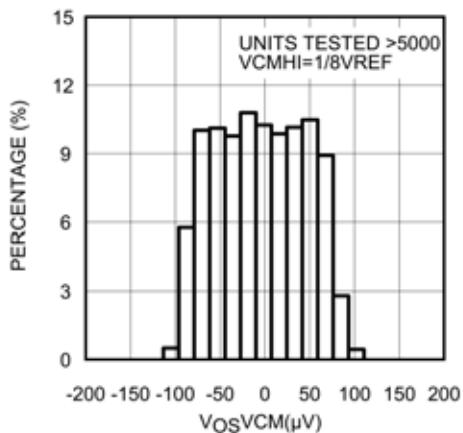
pH Buffer PSRR vs. Frequency



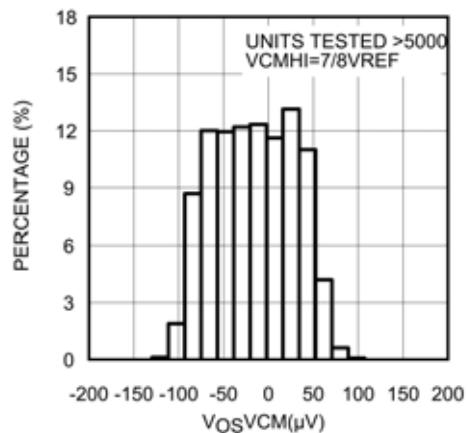
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

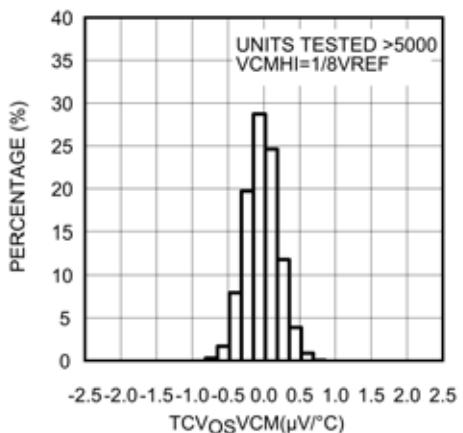
VCM Buffer Input Voltage Offset



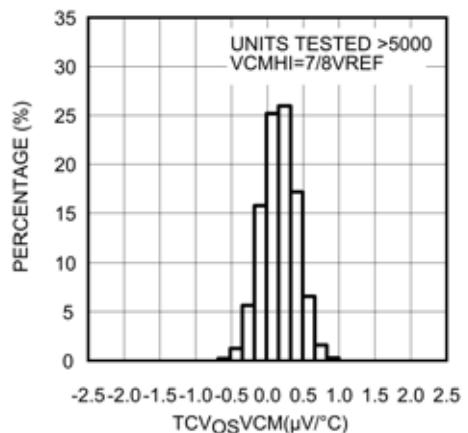
VCM Buffer Input Voltage Offset



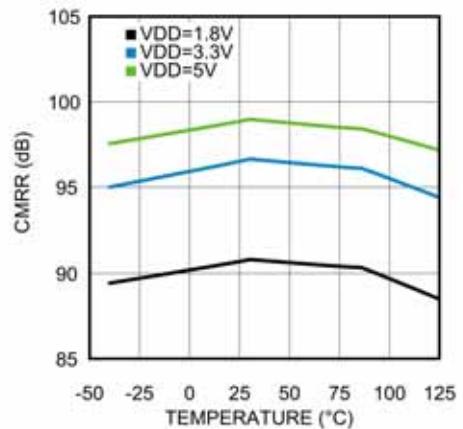
VCM Buffer TcVos



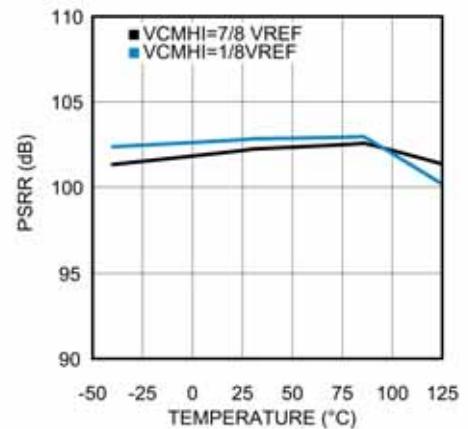
VCM Buffer TcVos



VCM Buffer DC CMRR vs. Temperature



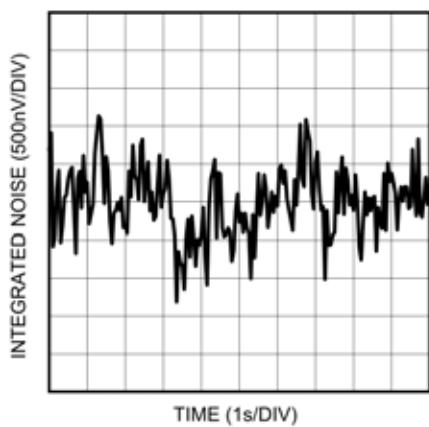
VCM Buffer DC PSRR vs. Temperature



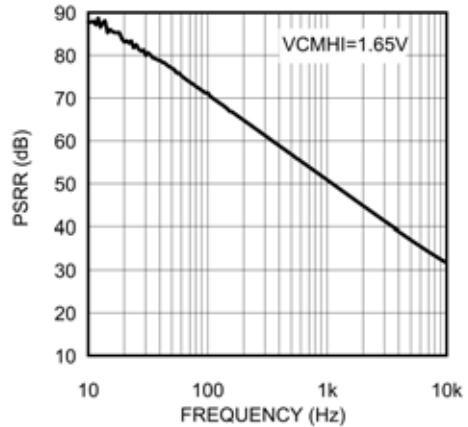
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

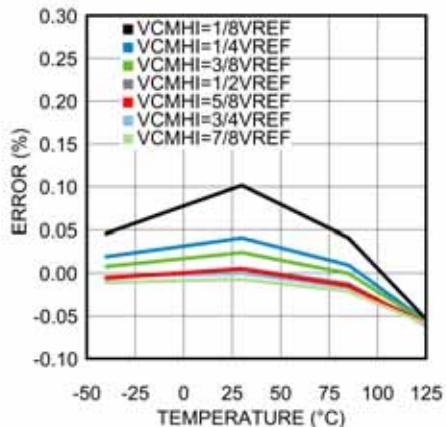
VCM Buffer Time domain Voltage Noise



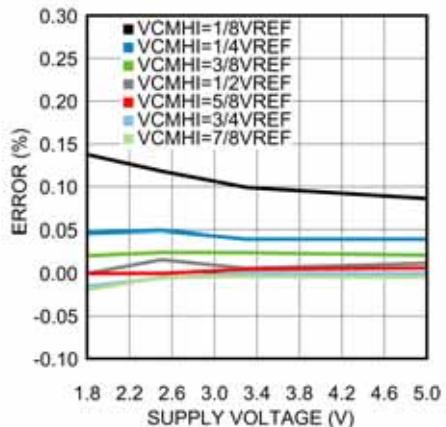
VCM Buffer PSRR vs. Frequency



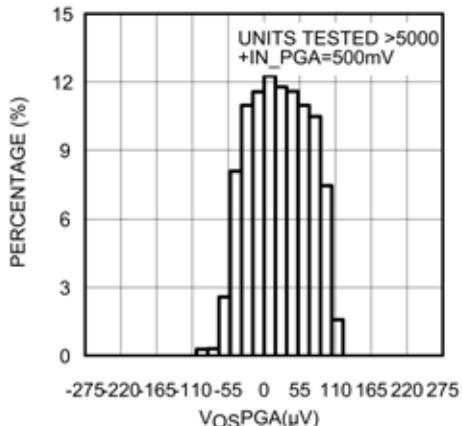
VCMHI error vs. Temp



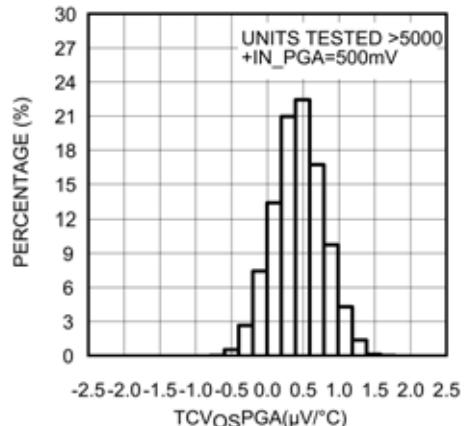
VCMHI error vs. Supply Voltage



PGA Input Voltage Offset



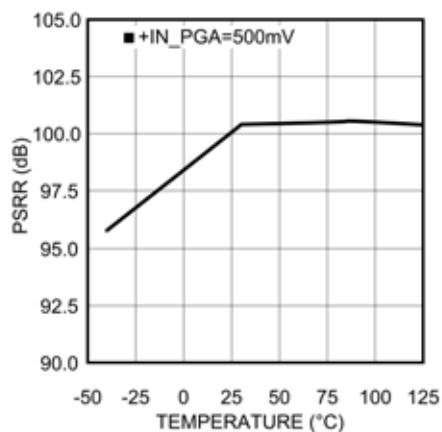
PGA Tcvos



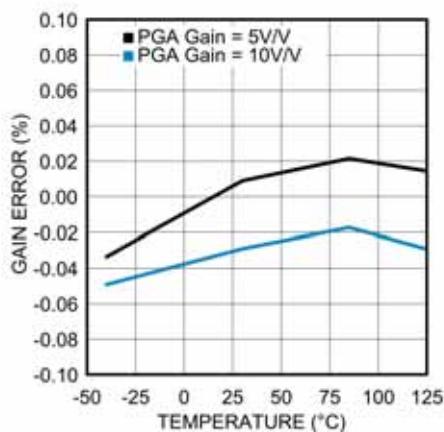
代表的な性能特性(つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

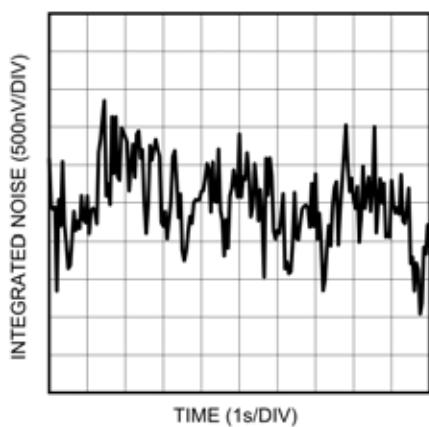
PGA DC PSRR vs. Temperature



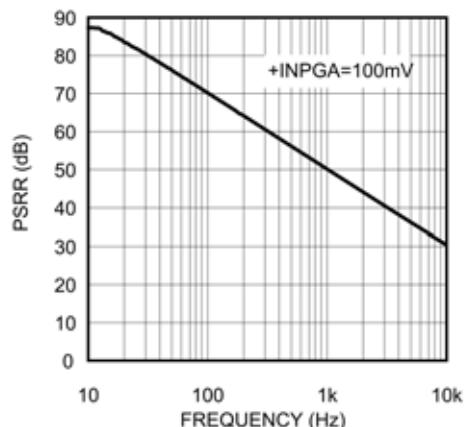
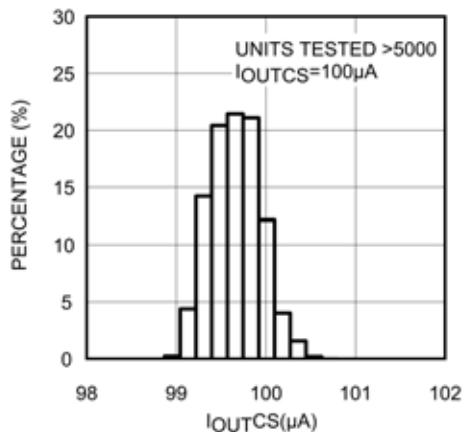
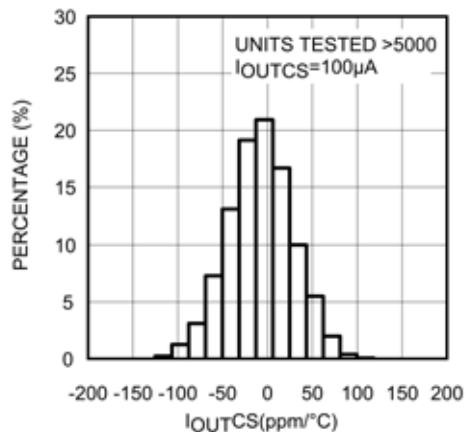
PGA Gain error vs. Temp



PGA Time domain Voltage Noise



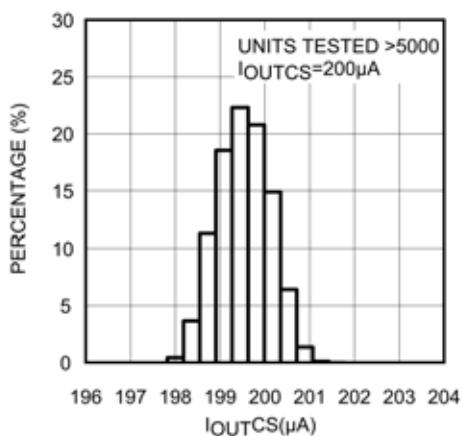
PGA PSRR vs. Frequency

Current Source ($I_{CS}=100\mu\text{A}$)Temperature coefficient Current Source ($I_{CS}=100\mu\text{A}$)

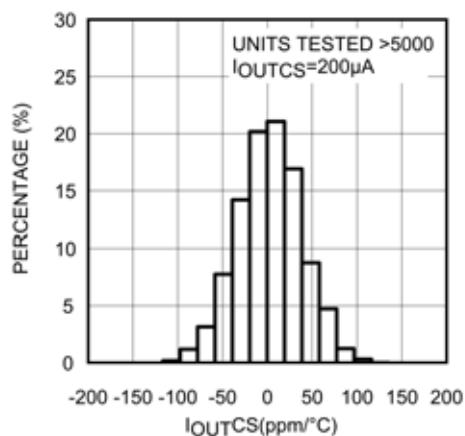
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

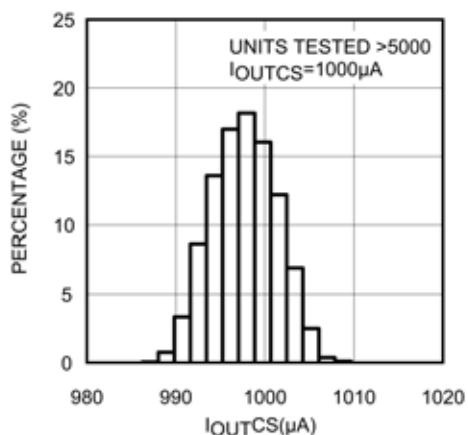
Current Source ($I_{CS}=200\mu\text{A}$)



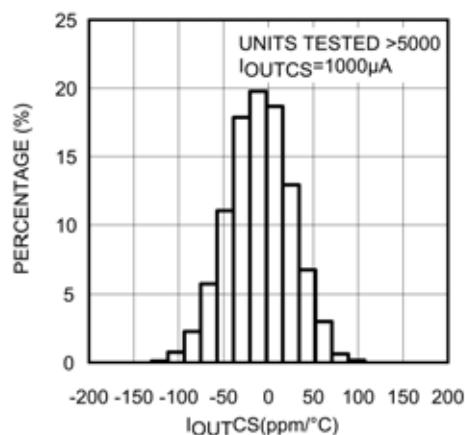
Temperature coefficient Current Source ($I_{CS}=200\mu\text{A}$)



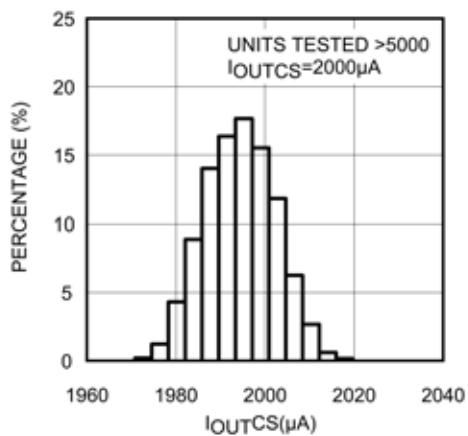
Current Source ($I_{CS}=1000\mu\text{A}$)



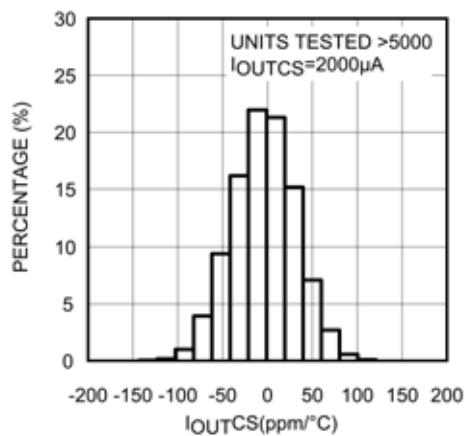
Temperature coefficient Current Source ($I_{CS}=1000\mu\text{A}$)



Current Source ($I_{CS}=2000\mu\text{A}$)



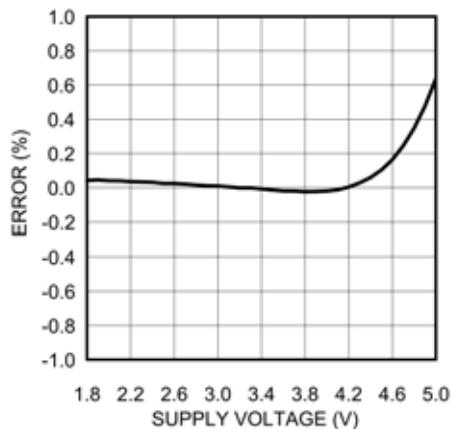
Temperature coefficient Current Source ($I_{CS}=2000\mu\text{A}$)



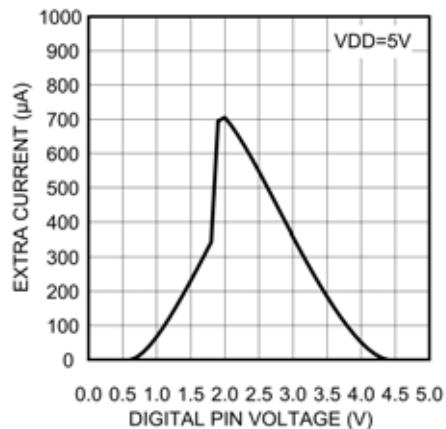
代表的な性能特性 (つづき)

特記のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = (\text{VDD} - \text{GND}) = 3.3\text{V}$ 、 $\text{VREF} = 3.3\text{V}$ 。

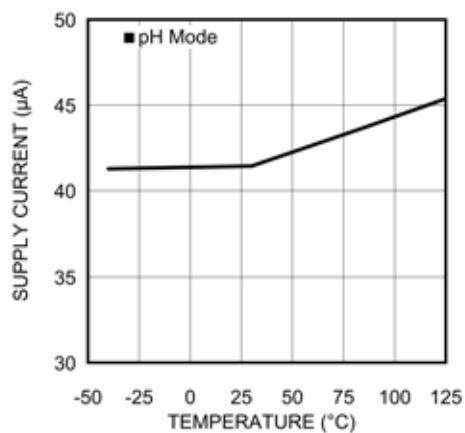
Current Source accuracy ($I_{\text{acc,CS}}$) vs. Supply Voltage



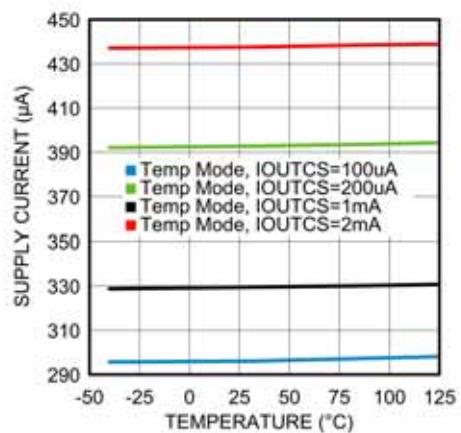
Supply current vs. digital input voltage



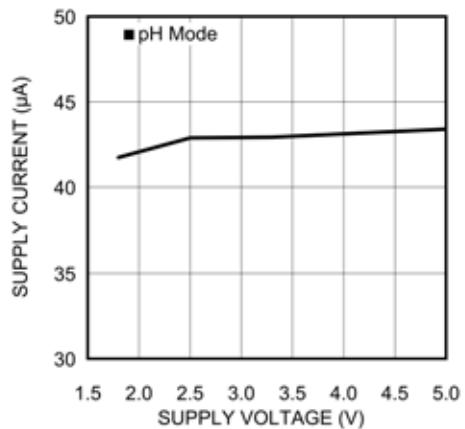
Supply current (pH Mode) vs. Temperature



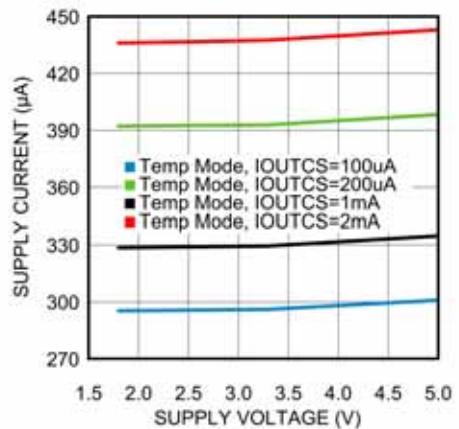
Supply current (Temp Mode) vs. Temperature



Supply current (pH Mode) vs. Supply Voltage



Supply current (Temp Mode) vs. Supply Voltage



機能説明

一般情報

LMP91200 は、低消費電力解析センシング・アプリケーションで使用するためのコンフィギュラブル・センサ・アナログ・フロント・エンド (AFE) です。2 電極センサ向けに設計されています。このデバイスは、センサでデルタ電圧に基づく変化を検出するのに必要な機能をすべて備えています。低消費電力アプリケーション向けに最適化された LMP91200 は、1.8V ~ 5.5V の電圧範囲で動作します。入力バイアス電流がきわめて低く、pH センサでの使用に最適です。また、電源電圧が得られなくとも、きわめて低い入力バイアス電流のおかげで、LMP91200 に接続された pH プローブの性能低下を抑えられます。コモンモード出力ピン (VOCM) を利用して適用できるコモンモード・オフセットは、pH センサの出力範囲に合わせてさまざまな値にプログラム可能です。ハイ・インピーダンス・コモンモードが必要なアプリケーションでも、このオプションを利用できます。寄生インピーダンスが高い配線には、2 つのガード・ピンによって対応可能です。LMP91200 には、外付けの Pt1000 や Pt100 のような温度センサのサポートが組み込まれています。こうした機能の制御は、SPI インタフェースを介して行えます。さらに、ユーザー制御のセンサ診断テストも利用できます。このテストでは、センサの接続と機能が適切であるかどうか検証します。

pH バッファ

pH バッファはユニティ・ゲイン・バッファであり、入力バイアス電流は室温で数十 fA 程度です。バイアス電流がきわめて低いため、pH の測定では無視できるほどの誤差しか生じません。入力電流の漏れを最小限に抑え、ガード・リングの設計を容易にすることを目的に、pH バッファには2つのガード・ピン (GUARD1 と GUARD2) が用意されています。

コモンモード・セレクタと VCM バッファ

コモンモード・セレクタを利用すると、VREF ピンに印加される基準電圧に応じて、コモンモード電圧に 7 種類の値 (1/8 VREF ステップ間隔で 1/8 VREF ~ 7/8VREF) を設定できます。設定されたコモンモード電圧のバッファあり版とバッファなし版は、それぞれ VCM ピンと VCMHI ピンで利用が可能です。差動測定に備えて、バッファあり版のコピーが VOCM ピンに用意されています。

電流源と PGA

内部電流源はプログラム可能な電流ジェネレータであり、Pt100/Pt1000 熱抵抗への信号源として 4 種類の値の電流 (100 μ A、200 μ A、1mA、2mA) を供給できます。選択した電流は、RTD ピン (熱抵抗接続用のピン) または CAL ピン (基準抵抗接続用のピン) から供給されます。LMP91200 が温度測定モードに設定されている場合、熱抵抗または基準抵抗の両端の電圧は PGA によって増幅され (5V/V、10V/V)、VOUT ピンから供給されます。

出力マルチプレクサ

LMP91200 の出力は、差動 ADC とシングルエンド ADC の両方に対応するように構成できます。pH を測定する場合、出力信号は VCM と GND のいずれを基準にしてもかまいません。温度を測定する場合は、GND を基準とします。出力の構成は、SPI インタフェースを介して制御します。

シリアル制御インターフェースの動作

LMP91200 のすべての機能 (動作モード、PGA ゲイン、基準電圧、診断) は、プログラミング・レジスタに格納されたデータを使って実行されます。制御レジスタに書き込むデータは、最初にシリアル・インターフェースを通じて LMP91200 に読み込まれます。シリアル・インターフェースには 16 ビットのシフト・レジスタを使用しています。データはシリアル・データ入力 SDI を通じて読み込まれます。シフト・レジスタを経由するデータは、シリアル・データ出力 SDO_DIAG を通じて出力されます。シリアル・クロック SCK はシリアル読み込みプロセスを制御します。LMP91200 を正しくプログラミングするには、16 個のデータ・ビットがすべて必要です。CSB の立ち下がりエッジによってシフト・レジスタはデータを受信できるようになります。CSB の立ち下がりエッジと立ち上がりエッジの間、SCK 信号は High でなければなりません。各データ・ビットは SCLK の立ち上がりエッジでシフト・レジスタに取り込まれます。データは CSB の立ち上がりエッジでシフト・レジスタから保持レジスタに転送されます。

構成レジスタ

Bit	Name	Description
D15	MEAS_MO DE	0 pH measurement (default) 1 Temp measurement
D14	I_MUX	0 RTD (default) 1 CAL
[D13:D12]	I_VALUE	00 100 μ A (default) 01 200 μ A 10 1 mA 11 2 mA
D11	PGA	0 5 V/V (default) 1 10 V/V
[D10 :D8]	VCM	011 7/8Vref 010 3/4Vref 001 5/8Vref 000 1/2Vref (default) 100 1/2Vref 101 3/8Vref 110 1/4Vref 111 1/8 Vref
D7	VOCM	0 VOCM (default) 1 GND
D6	DIAG_EN	0 DIAG pin disabled (default) 1 DIAG pin enabled
[D5 :D0]	RESERVED	RESERVED

アプリケーション情報

pH 测定の原理

pH 電極測定は、pH が定義されている基準(バッファ)の測定値とサンプルの測定値を比較することで行われます。pH 検出電極がサンプルに接触すると、検出膜の表面に電位が形成されますが、この膜電位は pH に応じて変化します。さらに、検出膜の電位の変化を定量的に比較できるように、基準電極が一定不変の第 2 の電位を形成します。最近の pH 電極では、検出電極と同じ電極体に基準電極が組み込まれており、これは複合電極と呼ばれています。高入力インピーダンス・メータが読み出しデバイスとして機能し、基準電極と検出電極の電位差をミリボルト単位で計算します。このミリボルトの値は、ネルンストの式に従って pH 単位に変換されます。

電極の動作はネルンストの式で表せます。

$$E = E_0 + (2.3RT/nF) \log aH +$$

E は検出電極で測定された電位です。

E_0 は基準電極の電位に相当します。

($2.3RT/nF$) はネルンスト係数です。

$\log aH +$ は pH です ($aH +$ = 水素イオンの活動)。

$2.3RT/nF$ は、気体法則の定数 (R)、ファラデーの定数 (F)、絶対温度 (T)、プロセスに含まれるイオンの化学量数 (n) で構成されています。pH の場合、 $n = 1$ のでネルンスト係数は $2.3RT/F$ になります。R と F は定数であるため、係数やそれによって得られる電極の動作は温度に依存します。ネルンスト係数は電極のスロープに相当しますが、これは検出されるイオンへの電極の応答を表したもので、温度が 25°C の場合、理論上のネルンスト・スロープの単位は 59.16mV/pH になります。

ATC (自動温度補償) 対応 pH メータにおける LMP91200

pH 測定で生じる誤差の最も一般的な原因是温度です。温度が変動すると、以下の理由で pH が影響を受けます。

温度の変動に伴い、電極のスロープが変化します。

温度に応じてバッファとサンプルの pH 値が変化します。

温度変化後に pH 電極と基準電極の内部要素が熱平衡状態に達する際、測定ドリフトが発生する場合があります。温度が大きく変動するサンプルに pH 電極と温度プローブを適用するには、pH 電極と温度プローブの温度応答が同じとは限らず、サンプルの温度が均一とは限らないので、pH 電極と温度プローブが異なる環境に対して応答し、測定値がドリフトする可能性があります。

バッファとサンプルは化学平衡状態が温度に依存しているので、温度の変動に伴い pH 値が変化します。pH 電極は、さまざまな温度で既知の pH 値を持つバッファに対して較正する必要があります。pH と温度の関係がサンプルごとに異なるので、pH メータはサンプル pH 値を基準温度に対して補正ができません。そのため、較正と測定を同一温度で実行し、サンプル pH 値をサンプル温度とともに記録する必要があります。

LMP91200 は、ATC 対応 pH メータを開発するためのすべての機能を単一のパッケージで提供しています。SPI インタフェースを利用すると、pH 測定モードから温度測定モードに切り替えて、検出電極の温度と電位をいずれも収集できます。

pH 測定

pH 電極の出力電圧は $415\text{mV} \sim -415\text{mV}$ 、pH は 25°C で $0 \sim 14$ の範囲で変化します。pH 電極の出力インピーダンスはきわめて高く、その値は $10\text{M}\Omega \sim 1,000\text{M}\Omega$ に達します。LMP91200

の低入力バイアス電流は、この電流と電極の抵抗によって生じる電圧誤差を最小限に抑えます。例えば、使用する pH 電極の出力インピーダンスが $10\text{M}\Omega$ 、 $I_{\text{bias}} = 3\text{nA}$ のオペアンプを使用した場合、このアンプの入力バイアス電流と pH 電極のソース抵抗による誤差は 30mV になります。LMP91200 を用いれば、この誤差は 1.25\mu V まで劇的に改善されます。

LMP91200 による pH 測定は簡単であり、pH 電極を VCM ピンと INP ピンの間に接続します。VCM ピンの電圧はシステムの内部ゼロに相当するので、電極の電位 (INP ピンの電圧) は VCM 電圧が基準となります。LMP91200 が差動出力構成の場合、VOUT と VOCM の間に接続された外付け ADC の入力ダイナミック・レンジに合わせてコモンモード電圧を設定できます。Table 1 に、VCM が VREF の $1/2$ と差動出力に設定された LMP91200 の代表的なレジスタ構成を示します。

TABLE 1.

Bit	Name	Description
D15	MEAS_MODE	0 pH measurement
D14	I_MUX	Leave these bits as they have been configured for the temperature measurement.
[D13:D12]	I_VALUE	
D11	PGA	
[D10:D8]	VCM	000 1/2 VREF
D7	VOCM	0 VOCM
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5:D0]	RESERVED	RESERVED

Configuration register: pH measurement

温度測定

LMP91200 は、Pt100 や Pt1000 のような RTD を用いた温度測定に対応しています。LMP91200 に接続された RTD に応じて適切な量の励起電流 (Pt1000 で $100\mu\text{A}$ 、Pt100 で 1mA) をプログラム可能であり、いずれの RTD も 0°C での公称電圧ドロップは 100mV です。この電圧は、内部アンプの利用により 5V/V または 10V/V 単位で増幅できます。高精度温度測定を行う場合は、外付け高精度抵抗を接続し、較正処理を実装することが可能です。LMP91200 から供給される励起電流を RTD または外付け高精度抵抗に多重出力すると、2ステップまたは3ステップの温度測定を実装できます。マルチステップの温度測定では、温度シグナルパスの不確定性を排除できます。

1 ステップ測定

1 ステップ測定では、励起電流によって生じる RTD (Pt100、Pt1000) の両端電圧を増幅および測定します。温度は次式から求めます。

$$\text{Temp}({}^{\circ}\text{C}) = (\text{Pt}_{\text{RES}}_{\text{calculated}} - \text{Pt}_{\text{RES}}_{\text{nominal}})/\alpha \quad (1)$$

α は、RTD の熱係数です (選択した Ptres によって異なります)。

$\text{Pt}_{\text{RES}}_{\text{nominal}}$ は、 0°C における Ptres の値です。

$$\text{Pt}_{\text{RES}}_{\text{calculated}} = (\text{VOUT}_{\text{Pt}_{\text{RES}}}/\text{I}_{\text{Pt}})/\text{PGA_GAIN} \quad (2)$$

$\text{VOUT}_{\text{Pt}_{\text{RES}}}$ は、LMP91200 を Table 2 に従って構成した場合の、VOUT ピンにおける RTD 両端の増幅電圧 (グラウンド基準) です。

アプリケーション情報 (つづき)

I_Pt は、RTD に応じて選択した励起電流の値です。

PGA_GAIN は、PGA で選択されたゲインです。

式2を式1に代入することにより、温度は次式から求められます。

$$\begin{aligned} \text{Temp}(\text{°C}) &= \text{Temp}(\text{°C}) = ((\text{VOUT}_\text{PtRES}/\text{I}_\text{Pt})/ \\ &\quad \text{PGA_GAIN} - \text{PtRES_nominal})/\alpha \end{aligned} \quad (3)$$

TABLE 2.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	0 RTD
[D13:D12]	I_VALUE	00 100µA (Pt1000) 10 1 mA (Pt100)
D11	PGA	1 10 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

Configuration register: 1-step measurement

1ステップ温度測定の精度は約±3 °Cです。

2ステップ測定

この方式では、アクイジションを2回実行し、CALピンとGNDピンの間に高精度抵抗(R_{REF})を接続する必要があります(RTDは常にRTDピンとGNDピンの間に接続されます)。最初のアクイジションでは、電流源の値における不確定性を排除するため、次回の温度測定と同じ条件(ソース電流やPGAゲイン)で高精度抵抗の両端電圧を測定します。2回目のアクイジションでは、RTDの両端電圧を測定します(1ステップ測定と同様)。これらの場合、システムの非理想因子(ソース電流の誤差)を考慮に入れているので、温度を計算する式はわずかに複雑になります。

$$\text{Temp}(\text{°C}) = (\text{PtRES_calculated} - \text{PtRES_nominal})/\alpha \quad (4)$$

alpha は、RTDの熱係数です(選択した Ptres によって異なります)。

Ptres_nominal は、0 °Cにおける Ptres の値です。

$$\text{PtRES_calculated} = (\text{VOUT}_\text{PtRES}/\text{PGA_GAIN})/\text{I}_\text{true} \quad (5)$$

VOUT_PtRES は、LMP91200をTable 4に従って構成した場合の、VOUTピンにおける RTD 両端の増幅電圧(グラウンド基準)です。

I_true は、外付け高精度抵抗 R_{REF} または RTD を流れる実際の電流です。

PGA_GAIN は、PGAにおいて選択されたゲインです。

$$\text{I}_\text{true} = (\text{VOUT}_\text{RREF})/(\text{PGA_GAIN} \cdot \text{R}_{REF}) \quad (6)$$

VOUT_RREF は、LMP91200をTable 3に従って構成した場合の、VOUTピンにおける R_{REF} 両端の増幅電圧(グラウンド基準)です。

式5と式6を式4に代入すれば、温度は次式から求められます。

$$\text{Temp}(\text{°C}) = ((\text{VOUT}_\text{PtRES}/\text{VOUT}_\text{RREF}) \cdot \text{R}_{REF} - \text{PtRES_nominal})/\alpha \quad (7)$$

TABLE 3.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	0 RTD
[D13:D12]	I_VALUE	00 100µA (Pt1000) 10 1 mA (Pt100)
D11	PGA	1 10 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

TABLE 4.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	0 RTD
[D13:D12]	I_VALUE	00 100µA (Pt1000) 10 1 mA (Pt100)
D11	PGA	1 10 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

Configuration register: 2-step measurement

2ステップ温度測定の精度は約±0.3 °Cであり(R_{REF} の許容誤差は0.01%)、これはpHメータ・アプリケーションの大半で十分な精度です。

3ステップ測定

この方式では、アクイジションを3回実行し、CALピンとGNDピンの間に高精度抵抗(R_{REF})を接続する必要があります(RTDは常にRTDピンとGNDピンの間に接続されます)。最初の2回のアクイジションでは、電流源の値とバスのオフセットにおける不確定性を排除するため、2種類の条件(2種類の励起電流と2つのPGAゲイン)で高精度抵抗の両端電圧を測定します。3回目のアクイジションでは、RTDの両端電圧を測定します(1ステップ測定と同様)。これらの場合、システムの非理想因子(オフセット、ソース電流の誤差)を考慮に入れているので、温度を計算する式は複雑になります。

$$\text{Temp}(\text{°C}) = (\text{PtRES_calculated} - \text{PtRES_nominal})/\alpha \quad (8)$$

alpha は、RTDの熱係数です(選択した Ptres によって異なります)。

Ptres_nominal は、0 °Cにおける Ptres の値です。

$$\text{PtRES_calculated} = ((\text{VOUT}_\text{PtRES}/\text{PGA_GAIN}) - \text{Vos})/\text{I}_\text{true} \quad (9)$$

アプリケーション情報 (つづき)

VOUT_PtRES は、LMP91200 を Table 7 に従って構成した場合の、VOUT ピンにおける RTD 両端の増幅電圧 (グラウンド基準) です。

I_true は、外付け高精度抵抗 R_{REF} または RTD を流れる実際の電流です。

PGA_GAIN は、PGA において選択されたゲインです。

Vos は、パスのオフセットです。

$$V_{os} = (V_{OUT_R_{REF0}} - V_{OUT_R_{REF1}}) / 5 \quad (10)$$

VOUT_RREF0 は、LMP91200 を Table 5 に従って構成した場合の、VOUT ピンにおける R_{REF} 両端の増幅電圧 (グラウンド基準) です。

VOUT_RREF1 は、LMP91200 を Table 6 に従って構成した場合の、VOUT ピンにおける R_{REF} 両端の増幅電圧 (グラウンド基準) です。

$$I_{true} = (2 * V_{OUT_R_{REF1}} - V_{OUT_R_{REF0}}) / (10 * R_{REF}) \quad (11)$$

式 9、式 10、式 11 を式 8 に代入することにより、温度は次式から求められます。

$$Temp(^\circ C) = (((V_{OUT_PtRES}/PGA_GAIN) - (V_{OUT_R_{REF0}} - V_{OUT_R_{REF1}}) / 5) / (2 * V_{OUT_R_{REF1}} - V_{OUT_R_{REF0}}) / (10 * R_{REF}) - Pt_{RES_nominal}) / \alpha \quad (12)$$

TABLE 5.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	1 RCAL
[D13:D12]	I_VALUE	01 200 μ A (Pt1000) 11 2 mA (Pt100)
D11	PGA	0 5 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

TABLE 6.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	1 RCAL
[D13:D12]	I_VALUE	00 100 μ A (Pt1000) 10 1 mA (Pt100)
D11	PGA	1 10 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

TABLE 7.

Bit	Name	Description
D15	MEAS_MODE	1 Temp measurement
D14	I_MUX	0 RTD
[D13:D12]	I_VALUE	00 100 μ A (Pt1000) 10 1 mA (Pt100)
D11	PGA	1 10 V/V
[D10 :D8]	VCM	Leave these bits as they have been configured for the pH measurement.
D7	VOCM	1 GND
D6	DIAG_EN	0 DIAGNOSTIC disabled
[D5 :D0]	RESERVED	RESERVED

Configuration register: 3-step measurement

16 ビット以上の ADC でアナログ信号を取得した場合、3ステップ温度測定は ± 0.1 °C と高い精度を発揮します (R_{REF} の許容誤差は 0.01%)。ADC のビット数が少なくなると、シグナルパスの電圧オフセットも減少するので、この方式の結果は 2ステップ測定と同じになります。一般的に 3ステップ温度測定では、ADC の LSB が PGA の入力オフセットよりも少ない場合に適切な結果を得られます。

診断機能

診断機能を利用すると、センサの存在を検出し、センサの接続を確認することができます。また、診断信号源に対する pH プローブの応答を詳しく解析することで、pH プローブの経年変化を予測できます。診断機能を実行する際は、コモンモード電圧をわずかに (VREF の ± 5%) 変えられます。センサが存在する場合は、これに対して応答があります。この応答から、接続状態、センサの存在、センサの経年変化に関する情報を得られます。実際のところ、pH プローブの経年変化の一般的な兆候は応答の遅さです。つまり、使用期間が長くなるほど、pH プローブは診断信号源に対しだらかなステップで応答します。

この手順は、SPI によってイネーブル / ディスエーブルにします (「構成レジスタ」を参照)。ビット D6 がロジック Low レベルになると、VCM は SDO_DIAG ピンの状態とは関係なく設定電圧に維持されます。ビット D6 がロジック High レベルになると、SDO_DIAG の最初の立ち上がりエッジで正のパルスが生成されます。SDO_DIAG の 2 番目の立ち上がりエッジでは、正のパルスが終了します。SDO_DIAG の 3 番目の立ち上がりエッジでは、負のパルスが生成されます。SDO_DIAG の 4 番目の立ち上がりエッジでは、負のパルスが終了し、ルーチンが停止します。ビット D6 が再度 1 に設定されるまで、再開はできません。

レイアウトの考慮事項

pH 測定では、pH 電極のインピーダンスが高いことが理由で、回路レイアウトや実装に注意を払う必要があります。LMP91200 の入力を PC ボード上の大きな電圧勾配から隔離する、寄生漏れ電流防止用のガード・リングを使用することを強く推奨します。ガード・リングとは入力配線を取り囲むように配線した低インピーダンスの導体で、入力配線と同じ電位まで昇圧します。Figure 4 に示すように、入力ピンはガード・リングで完全に保護すべきです。ガード・リングは入力接続を完全に取り囲むようにレイアウトします。さらに、PCB の両面にレイアウトして、互いに接続します。LMP91200 では、ほかの外付けオペアンプを使用せずにガード・リングを容易に実装できます。ガード・リングは、INP ピンと同じ電位でガード・ピン (GUARD1 と GUARD2) に接続する必要があります。ハンダ用マスクが、PCB 両面のガード・リングを含め入力と保護領域にかぶらないようにします。

アプリケーション情報 (つづき)

ソケットの使用は、大きな漏れの原因となるため推奨できません。実装、組み立て後は、市販の溶剤を用いた入念な洗浄が必要です。

Figure 4 に示した代表的なガード・リング回路では、通常は「トライアックス」と呼ばれる三軸ケーブル / コネクタを介して LMP91200 を pH プローブに接続しています。トライアックスの信号用導体と、保護導体は同じ電位に保ち、これらの間に漏れ電流が流れないようにします。トライアックスは、同軸ケーブル / コネクタよりも絶縁層が 1 層多く、さらに導電性のシースをもう 1 層備えているので干渉を取り除く能力が高められています。

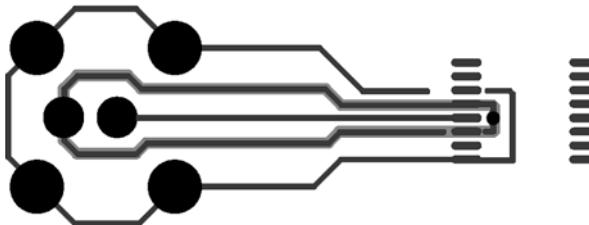
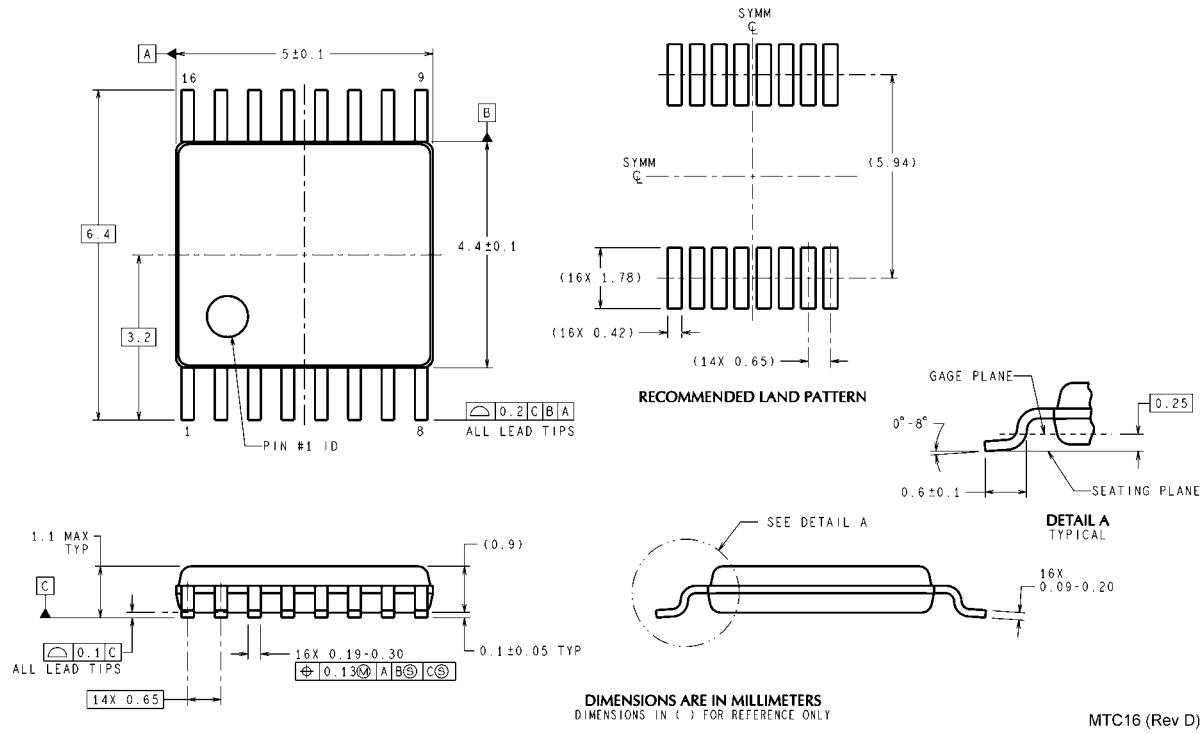


FIGURE 4. Circuit Board Guard Layout

外形寸法図 特記のない限り inches (millimeters)



16-Pin TSSOP
NS Package Number MTC16

すべて商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated(TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したもので

資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。

製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。

TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMP91200MT/NOPB	Obsolete	Production	TSSOP (PW) 16	-	-	Call TI	Call TI	-40 to 125	LMP912 00MT
LMP91200MTX/NOPB	Active	Production	TSSOP (PW) 16	2500 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	LMP912 00MT
LMP91200MTX/NOPB.A	Active	Production	TSSOP (PW) 16	2500 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	LMP912 00MT

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月