

LMZ22005 最大入力電圧 20V の 5A SIMPLE SWITCHER® 電源モジュール

1 特長

- シールド付きインダクタを内蔵
- シンプルな PCB レイアウト
- 周波数同期入力 (650kHz ~ 950kHz)
- 外部のソフトスタート、トラッキング、高精度イネーブルによる柔軟なスタートアップシーケンシング
- 突入電流と、入力 UVLO や出力短絡などのフォルトに対する保護
- 接合部温度範囲: -40°C ~ 125°C
- 単一の露出パッドにより取り付けと製造が容易
- FPGA や ASIC への電源供給に適した高速な過渡応答
- LMZ23605、LMZ23603、LMZ22003 とピン互換
- 電気的特性
 - 最大合計出力電力: 30W
 - 最大 5A の出力電流
 - 入力電圧範囲: 6V ~ 20V
 - 出力電圧範囲: 0.8V ~ 6V
 - 最大効率: 92%
- 性能上の利点
 - 高い効率によりシステムの発熱が減少
 - EN55022 Class B⁽¹⁾ に従ってテスト済み
 - 部品点数が少なく、必要な外付け部品は 5 個のみ
 - 低出力電圧リップル
 - PCB をヒートシンクとして使用、エアフローは不要¹
- WEBENCH® Power Designer により、LMZ22005 を使用するカスタム設計を作成

2 アプリケーション

- 12V 入力レールからのポイント オブ ロード変換
- 時間に制約のあるプロジェクト
- スペースに制限があり、熱の要件が厳しいアプリケーション
- 負電圧出力アプリケーション (SNVA425 を参照)

3 説明

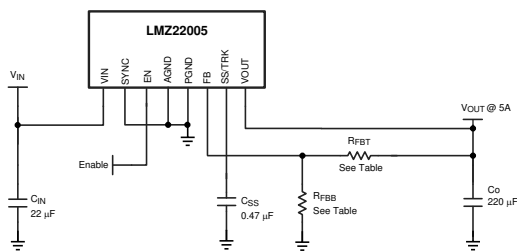
LMZ22005 SIMPLE SWITCHER® 電源コンバーター モジュールは、最大 5A の負荷を駆動できる使いやすい降圧 DC/DC 設計です。LMZ22005 の優れたパッケージは、熱特性を強化するとともに、人手でも機械でもハンダ付けできます。

LMZ22005 は 6V ~ 20V の範囲の入力電圧レールに対応し、最小 0.8V まで調整可能かつ高精度の出力電圧を供給できます。LMZ22005 は、2 つの外付け抵抗と 3 つの外付けコンデンサだけで、電源設計を完了できます。LMZ22005 は信頼性が高く堅牢な設計で、サーマル シャットダウン、入力低電圧誤動作防止、出力過電圧保護、短絡保護、出力電流制限の保護機能が搭載されており、プリバイアス出力へのスタートアップが可能です。SYNC 入力により、650 ~ 950kHz のスイッチング周波数範囲での同期が可能です。

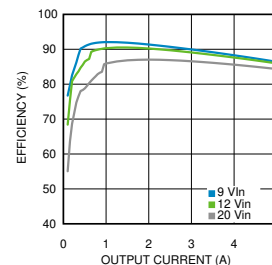
パッケージ情報

部品番号 ⁽³⁾	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
LMZ22005	NDW (TO-PMOD, 7)	10.16mm × 13.77mm

- 詳細については、セクション 10 を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。
- ピークリフロー温度は 245°C です。詳細については、SNA4214 を参照してください。



アプリケーション概略回路図



25°Cの周囲温度における 5V 出力の効率

¹ EN 55022:2006, +A1:2007, FCC Part 15 Subpart B: 2007. AN-2125 LMZ23605/03, LMZ22005/03 デモ ボードのユーザー ガイドとレイアウトについてテスト対象のデバイスの情報参照してください。Vin = 12V, Vo = 3.3V, Io = 5A



目次

1 特長	1	7 アプリケーションと実装	17
2 アプリケーション	1	7.1 アプリケーション情報.....	17
3 説明	1	7.2 代表的なアプリケーション.....	17
4 ピン構成および機能	3	7.3 電源に関する推奨事項.....	23
5 仕様	4	7.4 レイアウト.....	23
5.1 絶対最大定格.....	4	8 デバイスおよびドキュメントのサポート	28
5.2 ESD 定格.....	4	8.1 デバイス サポート.....	28
5.3 推奨動作条件.....	4	8.2 ドキュメントのサポート.....	28
5.4 熱に関する情報.....	4	8.3 ドキュメントの更新通知を受け取る方法.....	28
5.5 電気的特性.....	5	8.4 サポート・リソース.....	28
5.6 代表的特性.....	6	8.5 商標.....	29
6 詳細説明	14	8.6 静電気放電に関する注意事項.....	29
6.1 概要.....	14	8.7 用語集.....	29
6.2 機能ブロック図.....	14	9 改訂履歴	29
6.3 機能説明.....	14	10 メカニカル、パッケージ、および注文情報	29
6.4 デバイスの機能モード.....	16		

4 ピン構成および機能

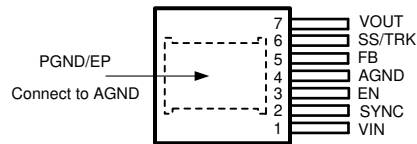


図 4-1. NDW パッケージ TO-PMOD 7 ピン (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
AGND	4	グラウンド	アナログ グラウンド — 記載されているすべての電圧の基準点。EP/PGND に外部から接続する必要があります。
EN	3	アナログ	イネーブル — 高精度イネーブルコンパレータへの入力。立ち上がりスレッシュホールドの標準値は 1.279V です。モジュールがイネーブルになると、20 μ A のソース電流が内部でアクティブになり、プログラマブルヒステリシスに対応ようになります。
FB	5	アナログ	フィードバック — レギュレーション、過電圧、短絡の各コンパレータに内部接続されています。この入力ピンのレギュレーション基準点は 0.796V です。出力と AGND の間に帰還抵抗を接続して、出力電圧を設定します。
PGND	—	グラウンド	モジュールに含まれる電源回路の露出パッド / 電源グラウンドの電気的パス。— AGND / ピン 4 には内部接続されていません。動作中にパッケージから放熱するために使用します。パッケージ外でピン 4 に電氣的に接続する必要があります。
SS/TRK	6	アナログ	ソフトスタート / トラック — 1.6ms の内部ソフトスタートを延長するには、外付けのソフトスタートコンデンサを接続します。トラッキング用には、優先度の高い電源レールに接続された外付けの分圧抵抗に接続します。「設計手順」を参照してください。
SYNC	2	アナログ	SYNC 入力 — 周波数が 650kHz~950kHz の CMOS ロジックレベルの方形波を印加して、PWM 動作周波数を外部の周波数ソースに同期します。同期を使用しない場合は、グラウンドに接続してください。モジュールのフリーランニング PWM 周波数は 812kHz (標準値) です。
VIN	1	電源	電源入力 — 公称動作範囲は 6V~20V です。パッケージアセンブリ内に少量の内部容量が含まれています。このピンと露出パッド (PGND) の間に追加の外部入力容量が必要です。
VOUT	7	電源	出力電圧 — 内部インダクタからの出力。このピンと露出パッドの間に出力コンデンサを接続します。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2) (3)}

	最小値	最大値	単位
VIN から PGND へ	-0.3	24	V
EN、SYNC から AGND	-0.3	5.5	V
SS/TRK、FB から AGND	-0.3	2.5	V
AGND～PGND	-0.3	0.3	V
接合部温度		150	°C
ピークリフロー ケース温度 (20 秒)		245	°C
保管温度、T _{stg}	-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはあくまでもストレス定格であり、「推奨動作条件」に示されている条件を超える当該の条件またはその他のいかなる条件下での、デバイスの正常な動作を保証するものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を及ぼす場合があります。
- (2) 防衛用、航空宇宙用仕様のデバイスをお求めの場合は、供給状況および仕様について テキサス インストルメンツの販売特約店または営業所にお問い合わせください。
- (3) ハンダ付け仕様については、『ハンダ付けの絶対最大定格』アプリケーション ノートも参照してください。

5.2 ESD 定格

	値	単位
V _(ESD) 静電放電	±2000	V

人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠⁽¹⁾

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

	最小値	最大値	単位
VIN	6	20	V
EN、SYNC	0	5	V
動作時接合部温度	-40	125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		LMZ22005		単位
		NDW (TO-PMOD)		
		7 ピン		
R _{θJA}	接合部から周囲への熱抵抗 ⁽²⁾	4 層評価プリント基板、 60 個のビア、エアフローなし	19.3	°C/W
		2 層 JEDEC プリント基板、 エアフローなし	21.5	
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	エアフローなし	1.9	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。
- (2) θ_{JA} は、3.5 インチ × 3.5 インチ 4 層基板、外部層に 3 オンス銅箔、内部層に 2 オンスの銅箔、60 個のサーマルビア、エアフローなし、1W の消費電力で計測されました。アプリケーション ノートのレイアウト図を参照してください。

5.5 電気的特性

最小値および最大値は、試験、設計、および統計的相関に基づいて規定されています。標準値は $T_J = 25^\circ\text{C}$ における最も一般的なパラメータ基準値を表しており、参考目的にのみ提供されています。特に記述のない限り、次の条件が適用されます。 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 。

パラメータ		テスト条件	最小値 ⁽¹⁾	標準値 ⁽²⁾	最大値 ⁽¹⁾	単位
システムパラメータ						
イネーブル制御						
V_{EN}	EN スレッシュホールドのトリップポイント	V_{EN} 立ち上がり、 $T_J = 25^\circ\text{C}$	1.279			V
		V_{EN} 立ち上がり、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	1.1		1.458	
V_{EN-HYS}	EN 入力ヒステリシス電流	$V_{EN} > 1.279\text{V}$	21			μA
ソフトスタート						
I_{SS}	SS ソース電流	$V_{SS} = 0\text{V}$ 、 $T_J = 25^\circ\text{C}$	50			μA
		$V_{SS} = 0\text{V}$ 、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	40		60	
t_{SS}	内部ソフトスタート間隔		1.6			ms
電流制限						
I_{CL}	Current limit threshold	DC 平均、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	5.4			A
内部スイッチング発振器						
f_{osc}	フリーランニング発振器の周波数	SYNC 入力はグラウンドに接続。	711	812	914	kHz
f_{sync}	同期範囲		650		950	kHz
$V_{IL-sync}$	同期ロジック 0 の振幅	AGND を基準、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$				0.4
$V_{IH-sync}$	同期ロジック 1 の振幅	AGND を基準、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	1.5			V
$Sync_{dc}$	同期デューティ サイクル範囲		15%	50%	85%	
D_{max}	最大デューティ係数		83%			
レギュレーションと過電圧コンパレータ						
V_{FB}	レギュレーション内帰還電圧	$V_{SS} > +0.8\text{V}$ 、 $I_O = 3\text{A}$ 、 $T_J = 25^\circ\text{C}$	0.796			V
		$V_{SS} > +0.8\text{V}$ 、 $I_O = 3\text{A}$ 、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	0.776		0.816	
V_{FB-OV}	帰還過電圧保護スレッシュホールド		0.86			V
I_{FB}	帰還入力バイアス電流		5			nA
I_Q	非スイッチング入力電流	$V_{FB} = 0.86\text{V}$	2.6			mA
I_{SD}	Shutdown quiescent current	$V_{EN} = 0\text{V}$	70			μA
熱特性						
T_{SD}	サーマル シャットダウン	立ち上がり	165			$^\circ\text{C}$
$T_{SD-HYST}$	サーマル シャットダウン ヒステリシス	立ち下がり	15			$^\circ\text{C}$
性能パラメータ⁽³⁾						
ΔV_O	出力電圧リップル	$C_{OUT} = 220\mu\text{F}$ 、 $7\text{m}\Omega$ ESR + $100\mu\text{F}$ X7R + $2 \times 0.047\mu\text{F}$ BW、 20MHz	9			mV _{PP}
$\Delta V_O/\Delta V_{IN}$	ラインレギュレーション	$V_{IN} = 12\text{V} \sim 20\text{V}$ 、 $I_O = 0.001\text{A}$	$\pm 0.02\%$			
$\Delta V_O/\Delta I_{OUT}$	負荷レギュレーション	$V_{IN} = 12\text{V}$ 、 $I_O = 0.001\text{A} \sim 3\text{A}$	1			mV/A
η	ピーク効率	$V_{IN} = 12\text{V}$ 、 $V_O = 3.3\text{V}$ 、 $I_O = 1\text{A}$	86%			
η	全負荷効率	$V_{IN} = 12\text{V}$ 、 $V_O = 3.3\text{V}$ 、 $I_O = 3\text{A}$	81.5%			

(1) 最小および最大制限値は 25°C で全数テストされます。全動作温度範囲における制限値は、統計的品質管理 (SQC) 法を使用した相関により規定されています。これらの制限値を使って、平均出荷品質限界 (AOQL) を計算しています。

(2) 標準値は 25°C でのものであり、パラメータの最頻値 (最も頻度が高い値) を表します。

(3) 表 7-1 の BOM を参照してください。

5.6 代表的特性

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

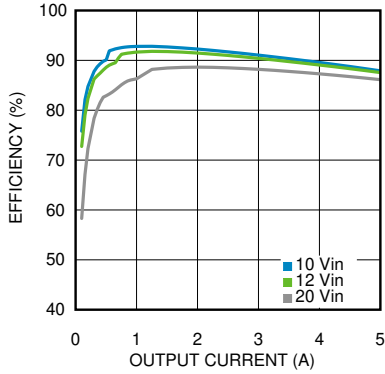


図 5-1. 25°Cの周囲温度における 6V 出力の効率

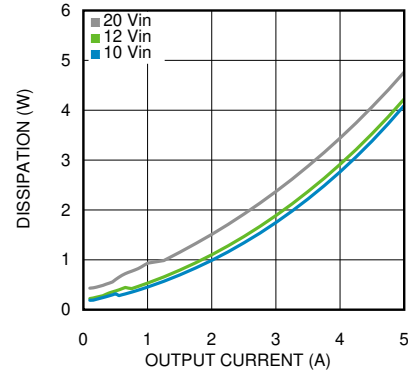


図 5-2. 25°Cの周囲温度における 6V 出力の消費電力

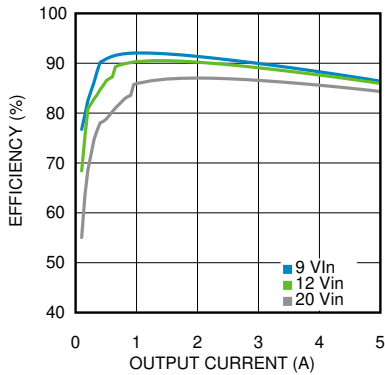


図 5-3. 25°Cの周囲温度における 5V 出力の効率

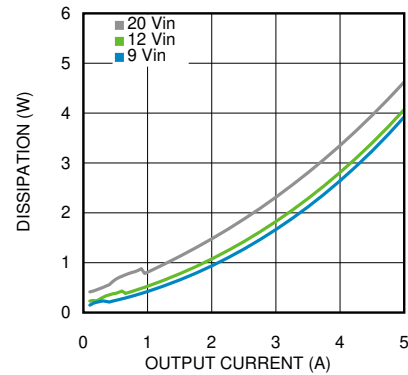


図 5-4. 25°Cの周囲温度における 5V 出力の消費電力

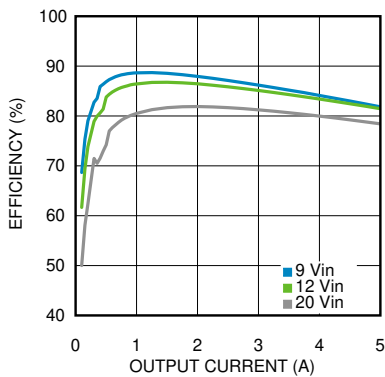


図 5-5. 25°Cの周囲温度における 3.3V 出力の効率

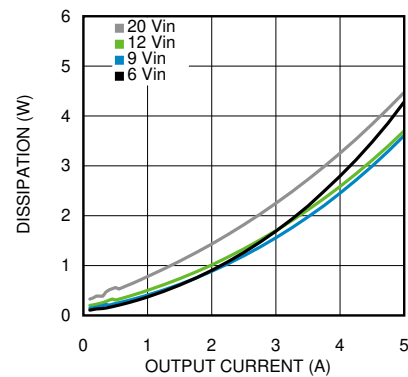


図 5-6. 25°Cの周囲温度における 3.3V 出力の消費電力

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

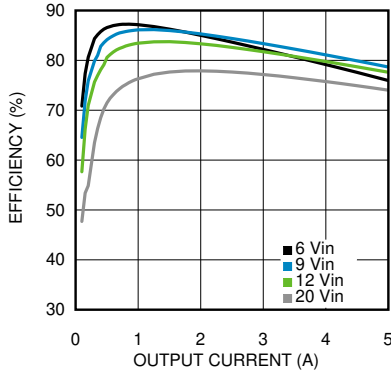


図 5-7. 25°Cの周囲温度における 2.5V 出力の効率

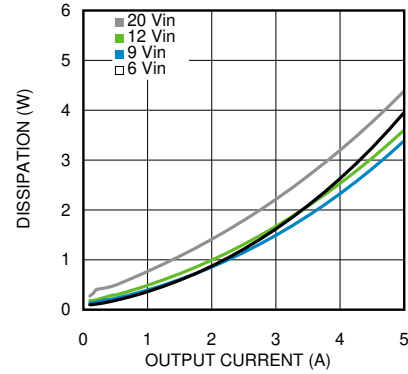


図 5-8. 25°Cの周囲温度における 2.5V 出力の消費電力

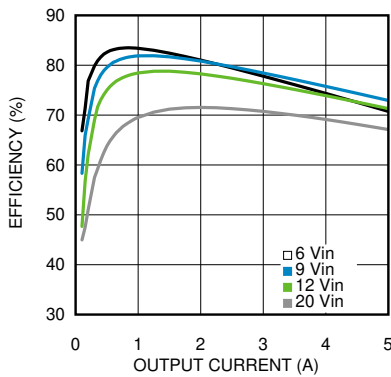


図 5-9. 25°Cの周囲温度における 1.8V 出力の効率

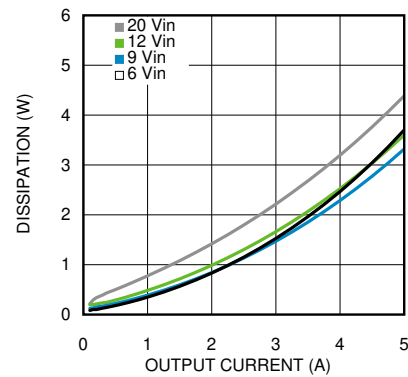


図 5-10. 25°Cの周囲温度における 1.8V 出力の消費電力

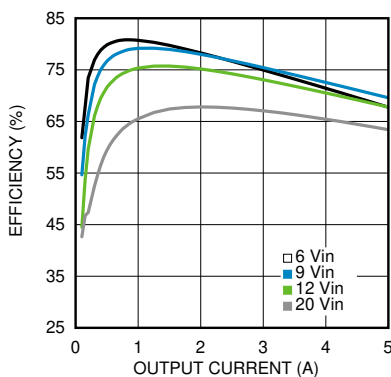


図 5-11. 25°Cの周囲温度における 1.5V 出力の効率

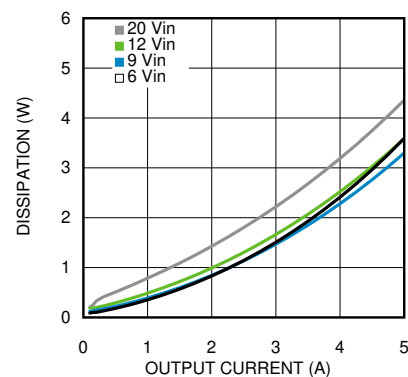


図 5-12. 25°Cの周囲温度における 1.5V 出力の消費電力

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

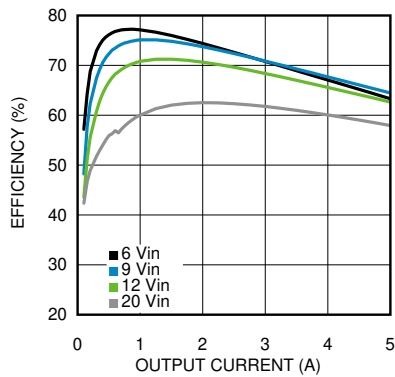


図 5-13. 25°Cの周囲温度における 1.2V 出力の効率

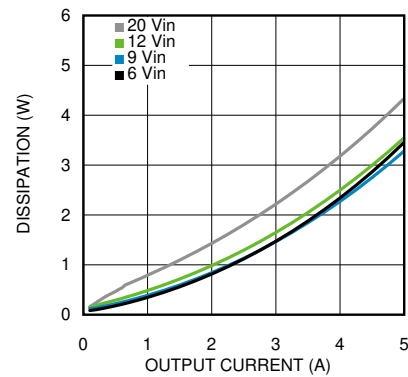


図 5-14. 25°Cの周囲温度における 1.2V 出力の消費電力

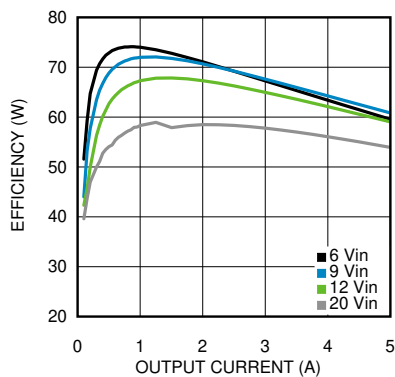


図 5-15. 25°Cの周囲温度における 1V 出力の効率

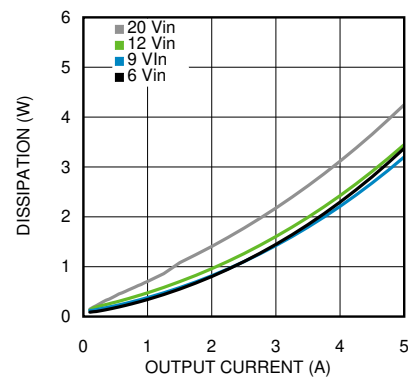


図 5-16. 25°Cの周囲温度における 1V 出力の消費電力

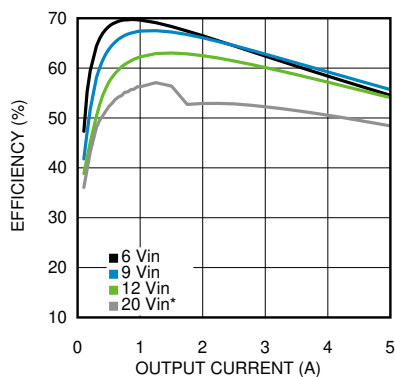


図 5-17. 25°Cの周囲温度における 0.8V 出力の効率

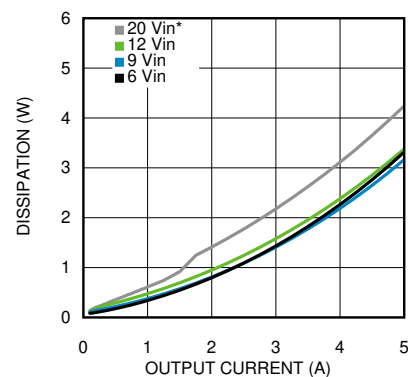


図 5-18. 25°Cの周囲温度における 0.8V 出力の消費電力

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

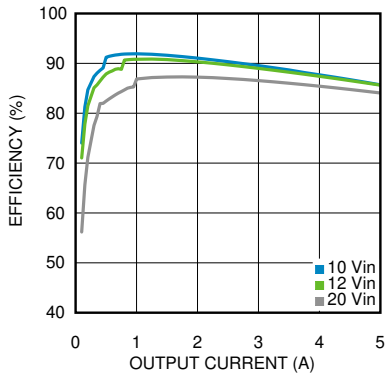


図 5-19. 85°Cの周囲温度における 6V 出力の効率

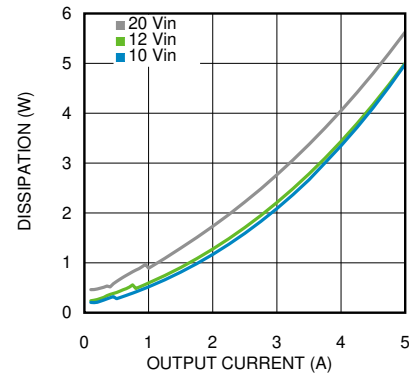


図 5-20. 85°Cの周囲温度における 6V 出力の消費電力

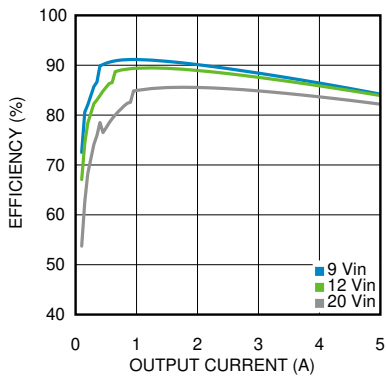


図 5-21. 85°Cの周囲温度における 5V 出力の効率

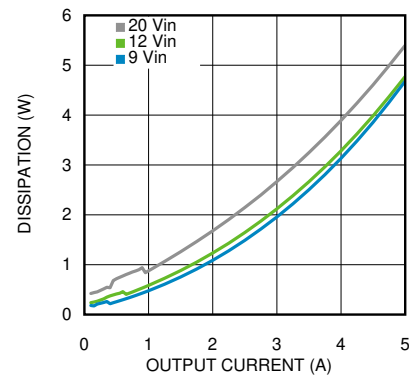


図 5-22. 85°Cの周囲温度における 5V 出力の消費電力

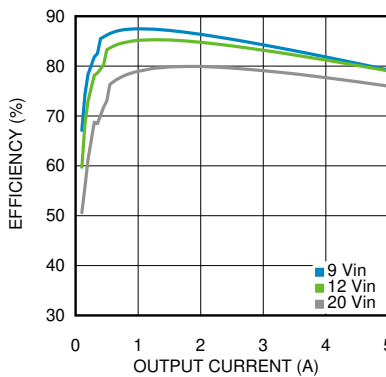


図 5-23. 85°Cの周囲温度における 3.3V 出力の効率

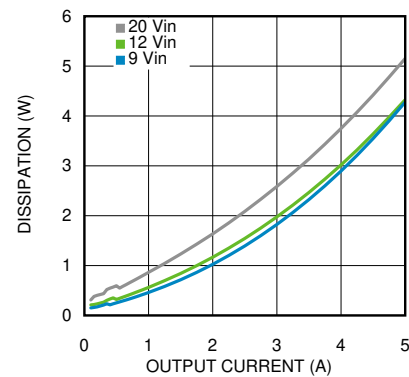


図 5-24. 85°Cの周囲温度における 3.3V 出力の消費電力

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

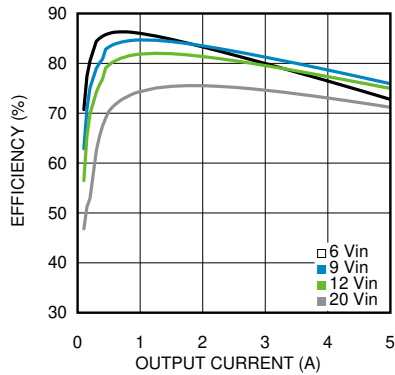


図 5-25. 85°Cの周囲温度における 2.5V 出力の効率

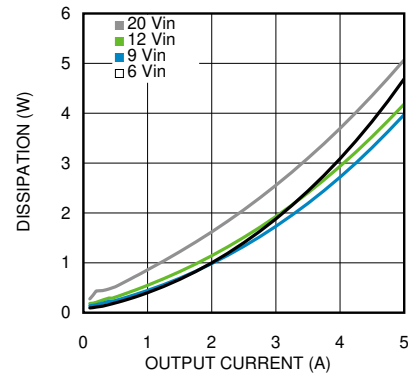


図 5-26. 85°Cの周囲温度における 2.5V 出力の消費電力

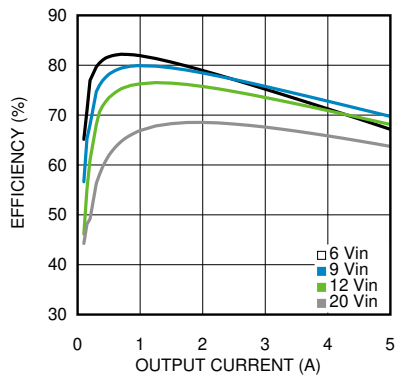


図 5-27. 85°Cの周囲温度における 1.8V 出力の効率

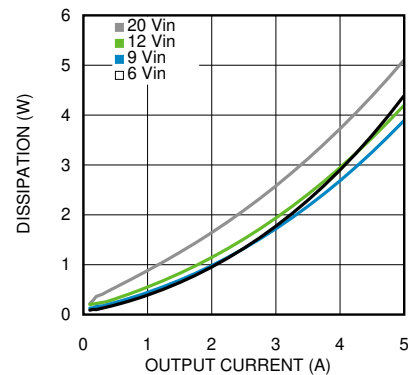


図 5-28. 85°Cの周囲温度における 1.8V 出力の消費電力

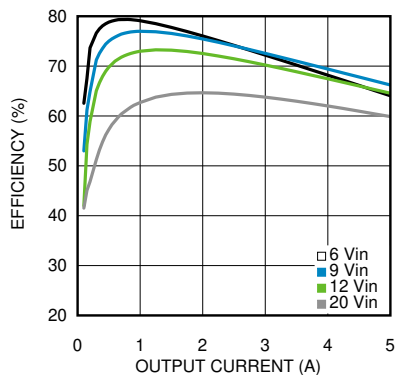


図 5-29. 85°Cの周囲温度における 1.5V 出力の効率

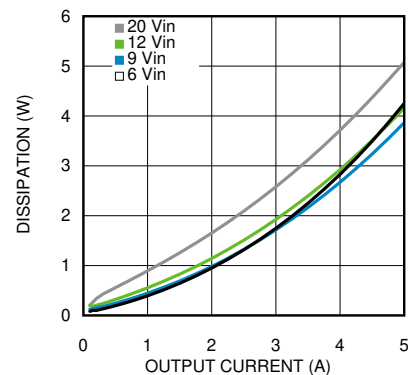


図 5-30. 85°Cの周囲温度における 1.5V 出力の消費電力

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。

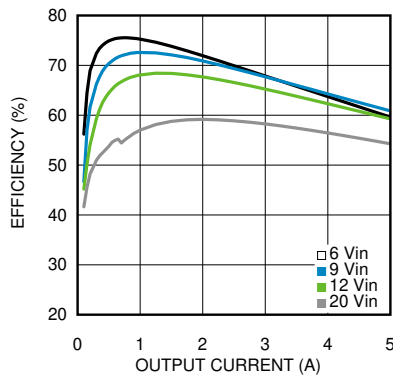


図 5-31. 85°Cの周囲温度における 1.2V 出力の効率

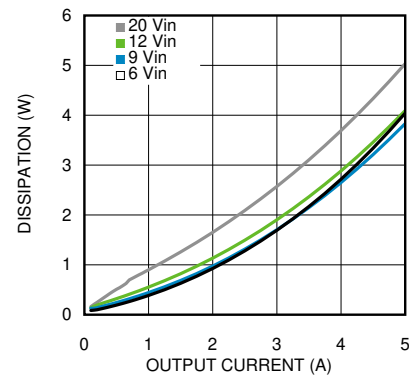


図 5-32. 85°Cの周囲温度における 1.2V 出力の消費電力

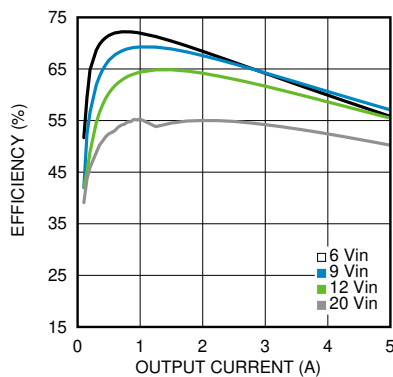


図 5-33. 85°Cの周囲温度における 1V 出力の効率

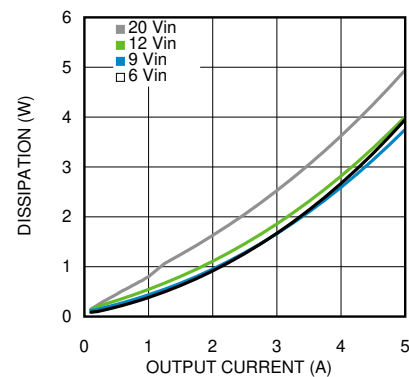


図 5-34. 85°Cの周囲温度における 1V 出力の消費電力

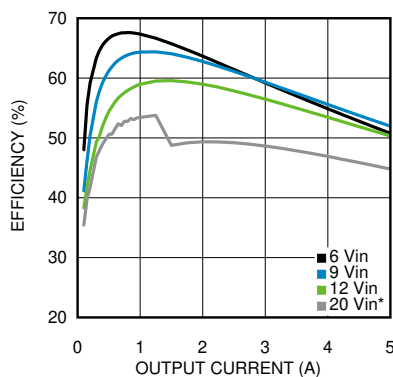


図 5-35. 85°Cの周囲温度における 0.8V 出力の効率

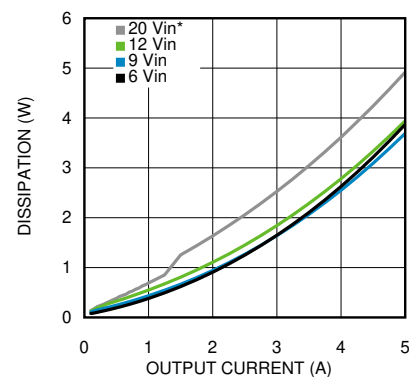
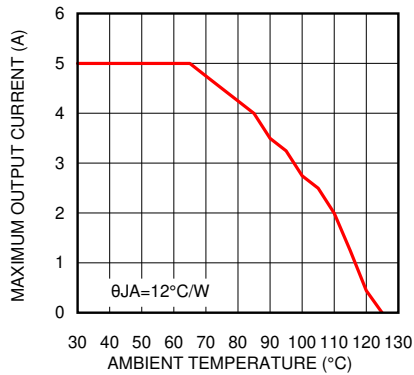


図 5-36. 85°Cの周囲温度における 0.8V 出力の消費電力

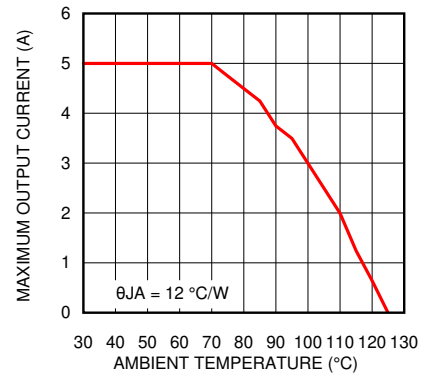
5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「設計手順」セクションを参照してください。



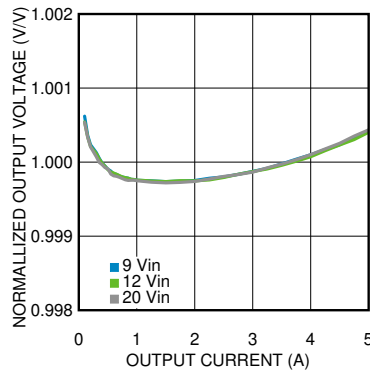
$V_{IN} = 12V$ 、 $V_{OUT} = 5V$

図 5-37. 温度ディレーティング



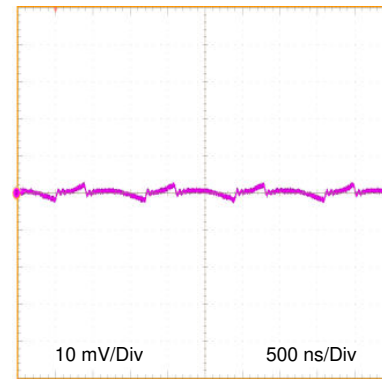
$V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$

図 5-38. 温度ディレーティング



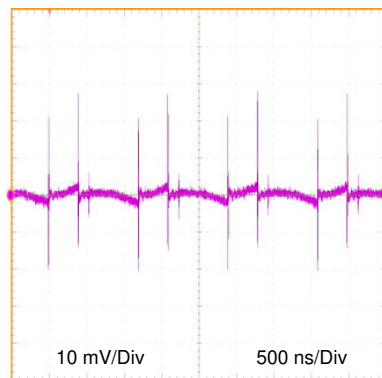
$V_{OUT} = 3.3V$

図 5-39. 正規化 — ライン / 負荷レギュレーション



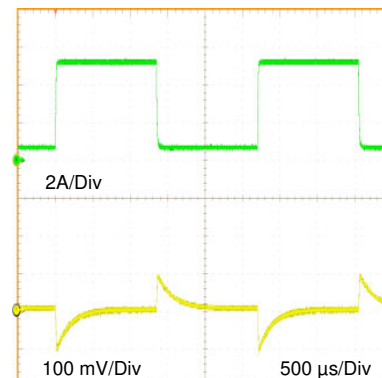
$12V_{IN}$ 、 $3.3V_O$ (5A)、BW = 20MHz

図 5-40. 出力リップル



$12V_{IN}$ 、 $3.3V_O$ (5A)、BW = 250MHz

図 5-41. 出力リップル



$12V_{IN}$ 、 $3.3V_O$ 、0.5A から 5A にステップ

図 5-42. 評価ボードからの過渡応答

5.6 代表的特性 (続き)

特記のない限り、次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{IN} = 2 \times 10\mu F + 1\mu F$ X7R セラミック、 $C_O = 220\mu F$ 特殊ポリマー + $10\mu F$ セラミック、 $T_A = 25^\circ C$ 時の波形。* が付いた効率と損失のプロットは、軽負荷時にサイクルをスキップするため、出力リップルがわずかに増加します。「[設計手順](#)」セクションを参照してください。

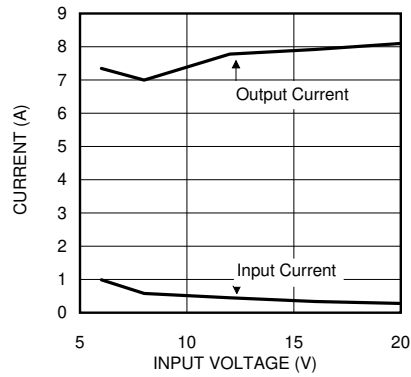


図 5-43. 短絡電流と入力電圧との関係

6.3.3 電流制限

LMZ22005 は、ローサイド (LS) とハイサイド (HS) 両方の電流制限回路で保護されています。LS 電流制限検出は、オフ時間中に LS 同期 MOSFET を流れる電流を監視することにより実行されます。「機能ブロック図」を見るとわかるように、上側の MOSFET がオフになると、インダクタ電流が負荷、PGND ピン、および内部の同期 MOSFET を流れます。この電流が 5.4A (標準値) を超えると、電流制限コンパレータが次のスイッチング周期の開始をディセーブルします。電流が制限値を下回るまでの間、スイッチング サイクルは禁止されます。

注

DC 電流制限は、「代表的特性」セクションのグラフに示すように、デューティ サイクルに依存します。

HS 電流制限は、上側 MOSFET の電流を監視します。HS 電流制限が検出されると (標準値 7A)、HS MOSFET は次のサイクルまで直ちにシャットオフされます。HS 電流制限を超えると、 V_O が低下します。LS 電流制限を超えた場合の一般的な動作では、 f_{sw} が動作周波数の 1/2 に低下します。

6.3.4 過熱保護

LMZ22005 の接合部温度が最大定格を超えないようにしてください。過熱保護機能は、165°C (標準値) でアクティブになる内部サーマル シャットダウン回路によって実装され、デバイスは低消費電力のスタンバイ状態に移行します。この状態では、メイン MOSFET がオフのままになるため V_O が低下し、さらに C_{SS} コンデンサがグラウンドまで放電されます。過熱保護機能は、偶発的なデバイス過熱による致命的な障害を防止するのに役立ちます。接合部温度が 150°C (標準ヒステリシス = 15°C) を下回ると、SS ピンが解放され、 V_O がスムーズに上昇して通常動作に戻ります。

最大出力電流を必要とするアプリケーション、特に入力電圧が高いアプリケーションでは、高温で追加のデイレレーティングが必要になる場合があります。

6.3.5 プリバイアス スタートアップ

LMZ22005 は、出力がプリバイアスされた状態で適切にスタートアップします。このようなスタートアップは、スタートアップシーケンス中に異なる電源レール間に電流経路が存在する可能性がある複数レール ロジック アプリケーションで一般的です。図 6-1 に、このモードでの適切な動作を示します。パターン 1 ではイネーブルが High になります。パターン 2 では、1.5V プリバイアスが 3.3V まで立ち上がります。立ち上がり時間は C_{SS} (パターン 3) で決定されます。

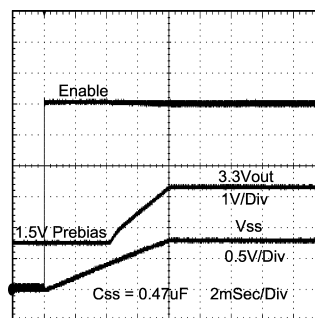


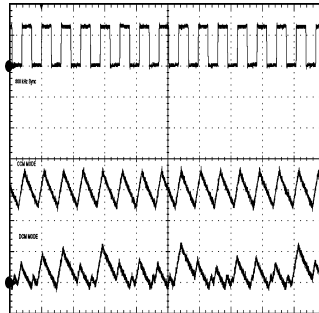
図 6-1. プリバイアス スタートアップ

6.4 デバイスの機能モード

6.4.1 不連続導通モードと連続導通モード

軽負荷時には、レギュレータは不連続導通モード (DCM) で動作します。負荷電流が臨界導通点を上回ると、連続導通モード (CCM) で動作します。CCM では、スイッチング サイクル全体にわたって電流がインダクタを流れ、オフ時間中にゼロになることはありません。DCM での動作時は、インダクタ電流は I_{OUT} に等しい平均値に維持されます。使用されるエミュレーション電流モード制御方式では、インダクタ電流は通常の動作を示します。この動作モードでは通常、出力電圧リップルが増加します。

図 6-2 は、CCM (上) と DCM 動作モードの波形を比較しています。



$V_{IN} = 12V$ 、 $V_O = 3.3V$ 、 $I_O = 3A / 0.3A$ 2 $\mu s/div$

図 6-2. CCM および DCM 動作モード

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

LMZ22005 は降圧型 DC/DC 電源モジュールです。デバイスは、標準では、最大出力電流 5A で、高い DC 電圧から低い DC 電圧への変換に使用されます。以下に示す設計手順に従うことで、LMZ22005 に使用する各部品を選択できます。または、WEBENCH ソフトウェアを使用して完全な設計を生成することもできます。

WEBENCH ソフトウェアは、設計手順を反復しながら、包括的な部品データベースにアクセスすることで設計を生成します。詳細については、www.tij.co.jp をご覧ください。

7.2 代表的なアプリケーション

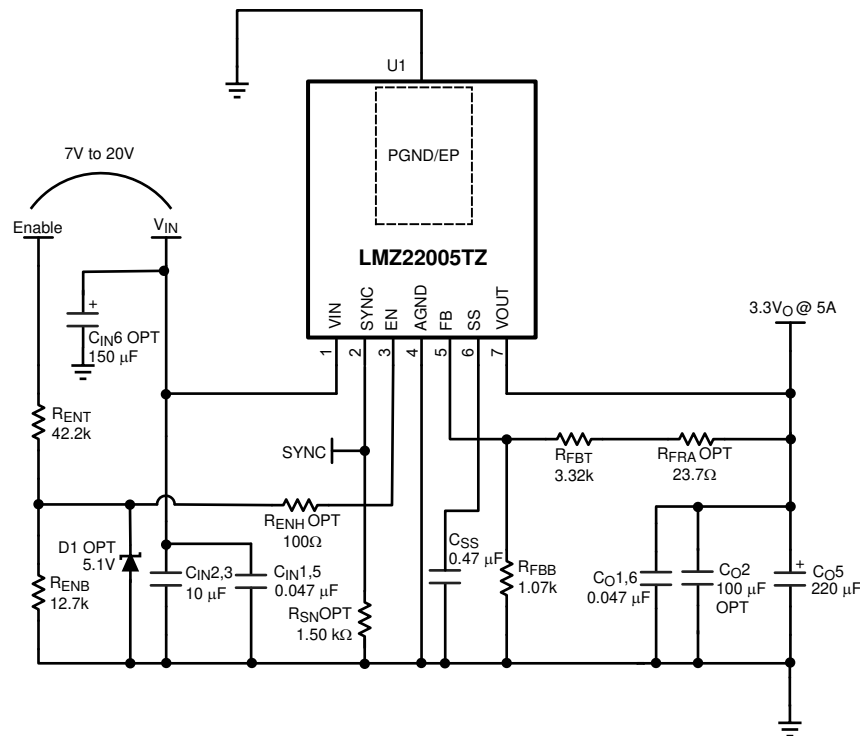


図 7-1. 代表的なアプリケーション回路図

7.2.1 設計要件

この例には、次のアプリケーション パラメータが存在します。

- V_{IN} 範囲: 最大 20V
- $V_{OUT} = 0.8V \sim 6V$
- $I_{OUT} = 5A$

7.2.2 詳細な設計手順

7.2.2.1 WEBENCH® ツールによるカスタム設計

[ここをクリック](#) すると、WEBENCH® Power Designer により、LMZ22005 デバイスを使用するカスタム設計を作成できます。

- 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
- オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
- 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

7.2.2.2 設計手順

LMZ22005 は WEBENCH で完全サポートされており、部品選択、電気的、熱的シミュレーションを実行できます。また、設計の出発点として使用できる評価ボードとデモ ボードもあります。以下の手順を使用すると、LMZ22005 アプリケーションをすばやく設計できます。

- イネーブル分圧抵抗を使用した最小動作 V_{IN} を選択します。
- 分圧抵抗を選択して V_O をプログラムします。
- C_O を選択します。
- C_{IN} を選択します。
- モジュールの消費電力を決定します。
- 必要な放熱性能に適合するよう PCB をレイアウトします。

7.2.2.3 イネーブル分圧抵抗 R_{ENT} 、 R_{ENB} 、 R_{ENH} の選択

モジュール内には、 V_{IN} とイネーブルの間に $2M\Omega$ のプルアップ抵抗が接続されています。高精度の低電圧誤動作防止 (UVLO) を必要としないアプリケーションでは、イネーブル入力をオープンのままにしても、内部抵抗によって常にモジュールがイネーブルになります。この場合、内部 UVLO は標準で $4.3V$ (V_{IN} の立ち上がり) で発生します。

個別のスーパーバイザ回路を持つアプリケーションでは、イネーブルをロジックソースに直接接続できます。シーケンシング電源の場合、パワーアップ サイクルで LMZ22005 の出力レールよりも先にアクティブになるレールに分圧抵抗を接続します。

イネーブルは $1.279V$ の高精度スレッショルドを提供するため、ロジックを直接駆動したり、 V_{IN} などのより高いイネーブル電圧から分圧抵抗に接続したりすることが可能です。また、スイッチ オフセット電流は $21\mu A$ (標準値) で、ヒステリシスをプログラム可能です。[図 7-2](#) を参照してください。

イネーブル分圧抵抗の機能は、設計者が入力電圧を選択し、それを下回った場合に回路をディセーブルできるようにすることです。これにより、プログラム可能な UVLO 機能が実装されます。2 つの抵抗は、次の比率になるように選択する必要があります。

$$R_{ENT} / R_{ENB} = (V_{IN\ UVLO} / 1.279\ V) - 1 \quad (1)$$

LMZ22005 の代表的なアプリケーションでは、 R_{ENB} に 12.7k Ω 、 R_{ENT} に 42.2k Ω が選択されており、立ち上がり UVLO は 5.46V になります。

注

中間点 5.1V ツェナー クランプが実装されているため、UVLO を設定して広い動作範囲をカバーできます。対象アプリケーションで最大イネーブル入力電圧を超えることが禁止されている場合、ツェナー クランプは不要です。

R_{ENH} を含めることで、イネーブル電圧のヒステリシスを追加できます。 R_{ENH} の値がゼロになるように R_{ENT} と R_{ENB} の値を選択して、設計から省略することも可能です。

立ち上がりスレッショルドは、次の式で計算できます。

$$V_{EN(rising)} = 1.279 (1 + R_{ENT} \parallel 2 \text{ meg} / R_{ENB}) \quad (2)$$

立ち下がりスレッショルドレベルは、次の式で計算できます。

$$V_{EN(falling)} = V_{EN(rising)} - 21 \mu A (R_{ENT} \parallel 2 \text{ meg} \parallel R_{ENTB} + R_{ENH}) \quad (3)$$

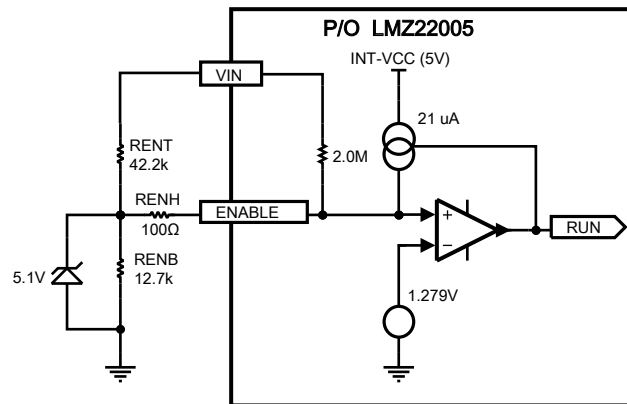


図 7-2. イネーブル入力の詳細

7.2.2.4 出力電圧の選択

出力電圧は、 V_O とグラウンドとの間に接続された 2 つの抵抗で構成される分圧器によって決定されます。分圧器の midpoint は FB 入力に接続されます。

外付けの分圧抵抗 R_{FBT} および R_{FBB} によって決定されるレギュレーションされた出力電圧は、次の式で計算されます。

$$V_O = 0.8 \text{ V} \times (1 + R_{FBT} / R_{FBB}) \quad (4)$$

上記の式の項を入れ替えると、目的の出力電圧に対する帰還抵抗の比は次のようになります。

$$R_{FBT} / R_{FBB} = (V_O / 0.796 \text{ V}) - 1 \quad (5)$$

これらの抵抗は通常、1.0k Ω ~ 10.0k Ω の範囲から値を選択する必要があります。

$V_O = 0.8\text{V}$ の場合、FB ピンを出力に直接接続でき、 R_{FBB} は省略できます。

表 7-1 に、 R_{FBT} および R_{FBB} の値を示します。

表 7-1. 代表的なアプリケーションの部品表

参照記号	説明	ケース サイズ	製造元	メーカー P/N
U1	SIMPLE SWITCHER パワー コンバータ	PFM-7	テキサス・インスツルメンツ	LMZ22005TZ
C _{in1,5}	0.047µF、50V、X7R	1206	Yageo America	CC1206KRX7R9BB473
C _{in2,3}	10µF、50V、X7R	1210	Taiyo Yuden	UMK325BJ106MM-T
C _{in6} (OPT)	CAP、AL、150µF、50V	Radial G	Panasonic	EEE-FK1H151P
C _{O1,6}	0.047µF、50V、X7R	1206	Yageo America	CC1206KRX7R9BB473
C _{O2} (OPT)	100µF、6.3V、X7R	1210	TDK	C3225X5R0J107M
C _{O5}	220µF、6.3V、SP-Cap	(7343)	Panasonic	EEF-UE0J221LR
R _{FBT}	3.32kΩ	0805	Panasonic	ERJ-6ENF3321V
R _{FBB}	1.07kΩ	0805	Panasonic	ERJ-6ENF1071V
R _{SN} (OPT)	1.50kΩ	0805	Vishay Dale	CRCW08051K50FKEA
R _{ENT}	42.2kΩ	0805	Panasonic	ERJ-6ENF4222V
R _{ENB}	12.7kΩ	0805	Panasonic	ERJ-6ENF1272V
R _{FRA} (OPT)	23.7Ω	0805	Vishay Dale	CRCW080523R7FKEA
R _{ENH}	100Ω	0805	Vishay Dale	CRCW0805100RFKEA
C _{FF}	180pF、±10%、C0G、50V	0805	TDK	08055A181JAT2A
C _{SS}	047µF、±10%、X7R、16V	0805	AVX	0805YC474KAT2A
D1(OPT)	5.1V、0.5W	SOD-123	Diodes Inc.	MMSZ5231BS-7-F

7.2.2.5 ソフトスタート コンデンサの選択

プログラム可能なソフト スタートにより、レギュレータはイネーブルになってから定常状態の動作ポイントまでゆっくりと上昇できます。これにより、入力電源からの突入電流が減少し、出力電圧の立ち上がり時間が遅くなります。

ターンオン時に、すべての UVLO 条件が満たされると、内部の 2ms 回路によって SS/TRK 入力がゆっくりと上昇し、内部ソフト スタートが適用されます。1.6ms がターンオン時間として十分な場合は、C_{SS} コンデンサを未実行のままにすることができます。ソフト スタート時間を長くするには、この入力に外付けコンデンサを追加します。

ソフト スタート時間は、次の式で求められます。

$$t_{SS} = V_{REF} \times C_{SS} / I_{SS} = 0.796 \text{ V} \times C_{SS} / 50 \mu\text{A} \quad (6)$$

この式は、次のように記述し直すことができます。

$$C_{SS} = t_{SS} \times 50 \mu\text{A} / 0.796 \text{ V} \quad (7)$$

0.22µF コンデンサを使用すると、ソフト スタート時間の標準値は 3.5ms、0.47µF の標準値は 7.5ms になります。初期値として 0.47µF を推奨します。

ソフト スタート入力が 0.796V を超えた後、電力段の出力がレギュレーション状態になり、50µA の電流は無効になります。以下の条件になると、SS 入力を内部電流シンクでグラウンドに放電することで、ソフト スタート コンデンサがリセットされます。

- イネーブル入力が Low にプルダウンされる
- サーマル シャットダウン条件
- 内部 V_{CC} UVLO (V_{IN} に対して約 4.3V の入力)

7.2.2.6 トラッキング電源分圧抵抗オプション

トラッキング機能を使用すると、モジュールを 1 次側電圧レール (多くの場合は 3.3V のシステム レール) へのスレーブ電源として接続できます。この場合、スレーブ モジュールの出力電圧はマスタの出力電圧より低くなります。適切に構成する

ことで、ランプアップ時のレール間の電圧差が小さくなるように (標準値 0.15V 未満)、スレーブ レールとマスタ レールを同時に起動できます。トラッキング分圧抵抗の値は、50 μ A の内部電流源の影響が最小限になるよう選択する必要があります。ほとんどの場合、トラッキング分圧抵抗の比は、出力電圧設定分圧抵抗の比と同じになります。トラッキング モードでの適切な動作は、スレーブ レールのソフト スタート時間がマスタ レールよりも短くなるかどうかに影響します。C_{SS} 容量が R_{TKB} に置き換えられるため、この条件は簡単に満たすことができます。トラッキング機能は、マスタ電源のパワーアップ期間中のみサポートされます。SS/TRK が 0.8V を超えると、入力はいネーブルでなくなり、50 μ A の内部電流源がオフになります。

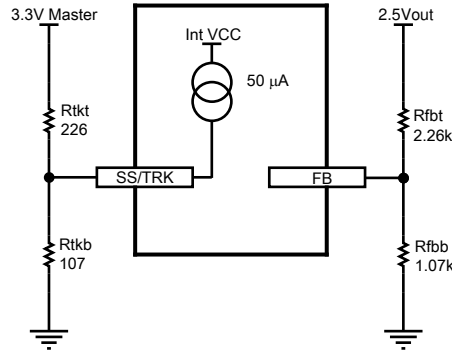


図 7-3. トラッキング オプションの入力の詳細

7.2.2.7 C_O の選択

必要な C_O 出力容量は、どれもモジュール内には含まれていません。誤差アンプの内部補償の値に基づき、最低でも 200 μ F が必要です。リップルを最小限に抑えるため、低 ESR のタンタル、有機半導体、または特殊ポリマー タイプのコンデンサを推奨します。出力コンデンサ C_O として、モジュールの近くに複数のコンデンサを並列に配置できます。また、出力コンデンサ アセンブリは、式 14 で計算される $0.5 \times I_{LRP-P}$ のワーストケース最小リップル電流定格を満たす必要があります。ESR が十分に低ければ、さらに容量を追加することで出力リップルが低減されます。ループ応答の検証も、閉ループの動作を確認する上で重要です。

動的な負荷ステップを持つアプリケーションの場合、負荷過渡要件に対する C_O の最初の値として適切な近似値を次の式で求めることができます。ここで、V_{O-Tran} は 3.3V 出力設計では 100mV です。

$$C_O \geq I_{O-Tran} / (V_{O-Tran} - ESR \times I_{O-Tran}) \times (F_{sw} / V_O) \quad (8)$$

これを解くと次のようになります。

$$C_O \geq 4.5 \text{ A} / (0.1 \text{ V} - 0.007 \times 4.5 \text{ A}) \times (800000 \text{ Hz} / 3.3 \text{ V}) \geq 271 \mu\text{F} \quad (9)$$

注

最小出力容量 200 μ F の安定性要件が優先されます。

推奨される出力コンデンサの組み合わせの 1 つは、220 μ F の 7m Ω ESR 特殊ポリマー コンデンサと 100 μ F の 6.3V X5R セラミックの並列接続です。この組み合わせを使用すると、アプリケーションによっては要件を上回る優れた性能を実現できる場合があります。また、高周波 EMI 抑制の目的で、小型セラミック コンデンサを使用することもできます。

7.2.2.8 C_{IN} の選択

LMZ22005 モジュールには、少量の入力容量しか含まれていません。アプリケーションの入力リップル電流を処理するため、モジュールの外部に追加の入力容量が必要です。入力コンデンサとしては、複数のコンデンサを並列接続して使用できます。この入力容量は、モジュールに非常に近接させて配置する必要があります。入力コンデンサは通常、容量の値よりも、入力リップル電流の要件を満たすように選択されます。入力リップル電流の定格は、次の式で決定されます。

$$I(C_{IN(RMS)}) \cong 1/2 \times I_O \times \text{SQRT}(D/1-D) \quad (10)$$

ここで、

- $D \cong V_O / V_{IN}$

評価基準として、ワーストケースのリプル電流は、モジュールに全負荷電流が供給されているとき、および $V_{IN} = 2 \times V_O$ のときに発生します。

推奨される最小入力容量は、アプリケーションに印加される最大入力電圧より **25%** 以上高い電圧定格を持つ **22 μ F X7R (または X5R)** セラミックです。選択したコンデンサの電圧および温度デレーティングに注意することをお勧めします。セラミックコンデンサのリプル電流定格は、コンデンサのデータシートに記載されていない可能性があるため、このパラメータについてコンデンサのメーカーに問い合わせるが必要な場合があります。

システム設計で、特定の最小値のピークツーピーク入力リップル電圧 (ΔV_{IN}) を維持する必要がある場合は、次の式を使用できます。

$$C_{IN} \geq I_O \times D \times (1-D) / f_{SW-CCM} \times \Delta V_{IN} \quad (11)$$

12V 入力から 3.3V 出力のアプリケーションで、 ΔV_{IN} が V_{IN} の **1%** である場合、これは **120mV**、 $f_{SW} = 812\text{kHz}$ となります。

$$C_{IN} \geq 5 \text{ A} \times 3.3 \text{ V} / 12 \text{ V} \times (1 - 3.3 \text{ V} / 12 \text{ V}) / (812000 \times 0.120 \text{ V}) \geq 10.2 \mu\text{F} \quad (12)$$

入力容量と入力電源ラインの寄生インダクタンスによる共振の影響を減衰させるため、より高い **ESR** のバルク容量を追加する必要がある場合があります。LMZ22005 の代表的なアプリケーション回路図では、この機能に **150 μ F** の **50V** アルミニウムコンデンサを推奨しています。このコンデンサを必要としない状況も多数あります。

7.2.2.9 不連続導通モードと連続導通モードの選択

DCM/CCM 境界を求める近似式は次のとおりです。

$$I_{DCB} \cong V_O \times (V_{IN} - V_O) / (2 \times 3.3 \mu\text{H} \times f_{SW(CCM)} \times V_{IN}) \quad (13)$$

モジュール内のインダクタは **3.3 μ H** です。この値は、低入力電圧と高入力電圧のアプリケーション間で適切なバランスを取るために選択されました。インダクタの影響を受ける主なパラメータは、インダクタのリプル電流の振幅 (I_{LR}) です。 V_{LR} は、次の式で計算できます。

$$I_{LR P-P} = V_O \times (V_{IN} - V_O) / (3.3 \mu\text{H} \times f_{SW} \times V_{IN}) \quad (14)$$

ここで、

- V_{IN} は最大入力電圧です。
- f_{SW} の標準値は **812kHz** です。

$I_O = I_L$ と想定して出力電流 I_O を求めると、 I_{LR} の高いピークと低いピークを決定できます。

7.2.3 アプリケーション曲線

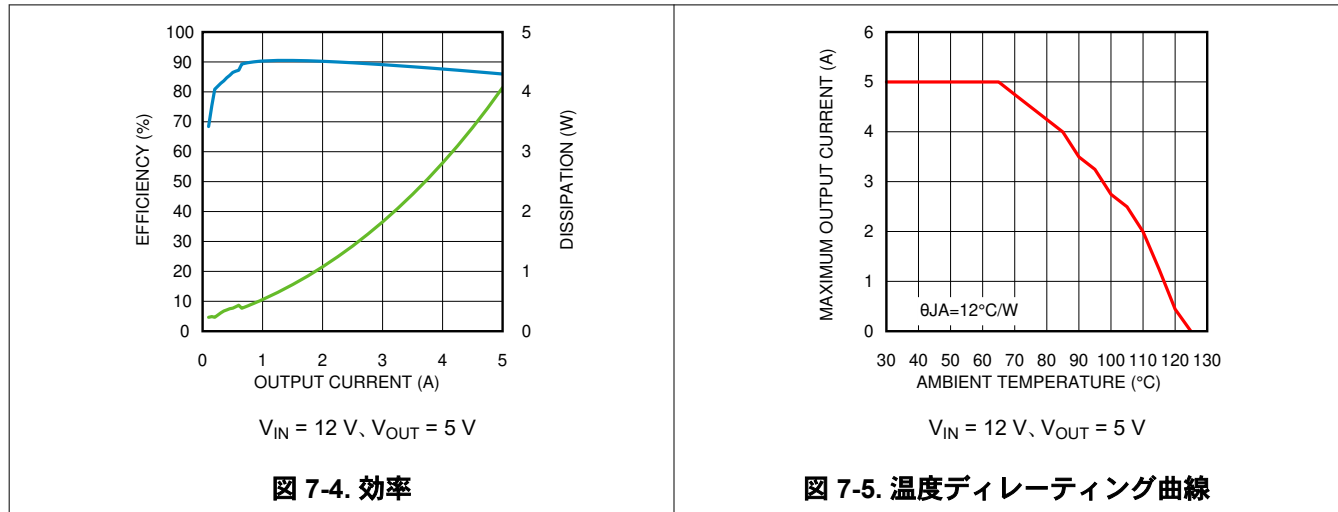


図 7-4. 効率

図 7-5. 温度ディレーティング曲線

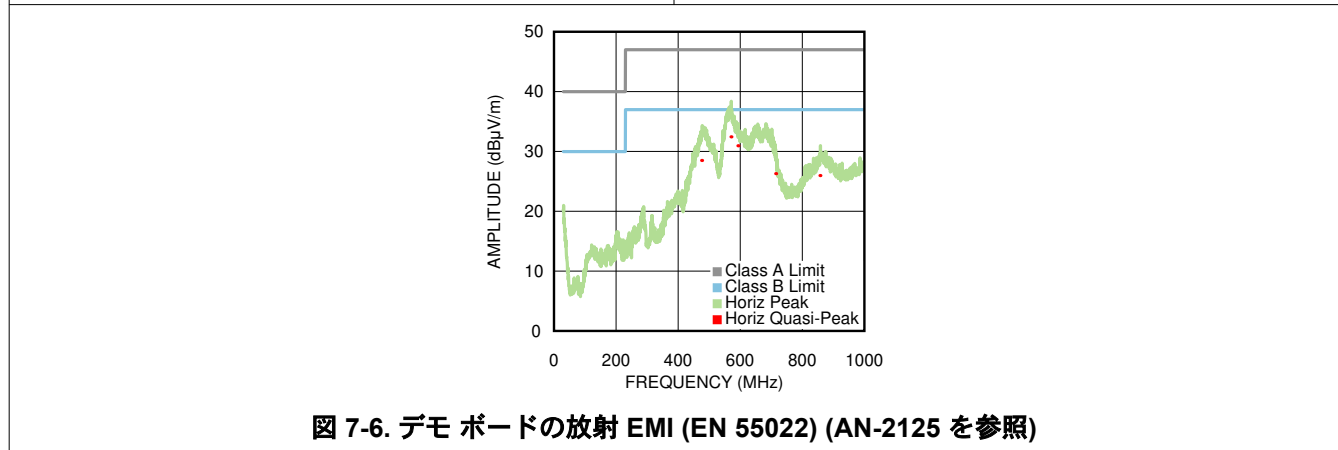


図 7-6. デモ ボードの放射 EMI (EN 55022) (AN-2125 を参照)

7.3 電源に関する推奨事項

LMZ22005 デバイスは、6V～20V の入力電源電圧範囲で動作するよう設計されています。この入力電源は、適切にレギュレーションされるとともに、最大入力電流を許容し、安定した電圧を保持できる必要があります。入力電源レールの抵抗は、入力過渡電流によって LMZ22005 の電源電圧が大きく低下し、UVLO の誤作動やシステムリセットが生じることをないように、十分小さくする必要があります。入力電源が LMZ22005 から数インチ以上離れている場合、セラミックバイパスコンデンサに加えてバルク容量の追加が必要になることがあります。バルク容量の大きさは重要ではありませんが、標準では 47µF または 100µF の電解コンデンサを選択します。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

PCB レイアウトは、DC/DC コンバータ設計の重要な部分です。基板レイアウトが不適切な場合、パターンの EMI、グラウンドバウンス、抵抗性電圧降下の原因となり、DC/DC コンバータと周囲の回路の性能が損なわれる可能性があります。このような状態になると、DC/DC コンバータに誤った信号が送信され、レギュレーションが低下したり、不安定になったりする可能性があります。いくつかのシンプルな設計ルールに従うことで、良好なレイアウトを実装できます。図 7-9 に適切なレイアウトの例を示します。

1. スイッチングされる電流ループの面積を最小化します。

EMI 低減の観点から、[図 7-7](#) に示すように、PCB レイアウト中に高 di/dt パスを最小限に抑えることが不可欠です。オーバーラップしない大電流ループには高 di/dt 成分が含まれたため、入力コンデンサ (C_{IN1}) を LMZ22005 から離れた場所に配置した場合に、出力ピンに観測可能な高周波ノイズが発生します。そのため、 C_{IN1} は、LMZ22005 の VIN と PGND の露出パッドにできるだけ近づけて配置します。これにより、高 di/dt の面積が最小化され、放射 EMI が低減されます。入力コンデンサと出力コンデンサのグランド接続はいずれも、PGND 露出パッド (EP) に接続される局所的な最上面プレーンで構成される必要があります。

2. シングルポイントのグランドを使用する。

帰還、ソフトスタート、およびイネーブル用部品のグランド接続は、デバイスの AGND ピンに配線する必要があります。これにより、スイッチングされた電流や負荷電流がアナロググランドパターンに流れるのを防ぎます。グランドが適切に処理されないと、負荷レギュレーションが劣化したり、出力電圧リップルの動作が不安定になったりする場合があります。また、ピン 4 (AGND) と EP/PGND との間に 1 点のグランド接続を提供します。

3. FB ピンへのパターン長を最短にします。

両方の帰還抵抗 (R_{FBT} および R_{FBB}) とフィードフォワードコンデンサ (C_{FF}) は、FB ピンの近くに配置する必要があります。FB ノードは高インピーダンスであるため、銅箔の面積はできるだけ小さくします。ノイズを拾いにくくするため、 R_{FBT} 、 R_{FBB} 、 C_{FF} のパターンは、LMZ22005 の本体から離して配線する必要があります。

4. 入力バスと出力バスの接続をできる限り幅広くします。

これにより、コンバータの入力または出力で生じる電圧降下が低減され、効率が最大になります。負荷での電圧精度を最適化するには、負荷に対する帰還電圧センスパターンを個別にします。それにより、電圧降下が抑えられ、最高の出力精度が得られます。

5. デバイスには十分なヒートシンクを接続します。

ヒートシンクビアの配列を使用して、パッドの露出部分を PCB 下面のグランドプレーンに接続します。PCB に複数の銅層がある場合は、これらのサーマルビアも内部層を熱拡散グランドプレーンに接続するために使用できます。最良の結果を得るには、直径が 8mil 以上のサーマルビアを 39mil (1.0mm) の間隔で配置した、 6×10 のビアアレイを使用します。接合部温度が 125°C 未満に保持されるように、ヒートシンクには十分な銅領域を使用してください。

7.4.2 レイアウト例

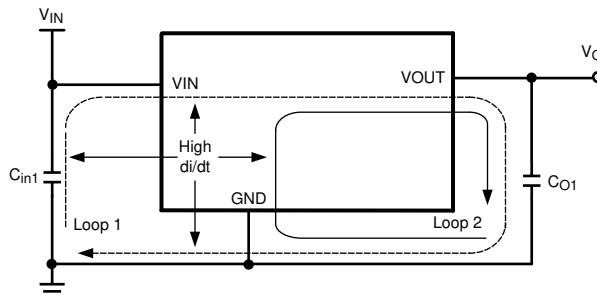


図 7-7. 最小化する重要な電流ループ

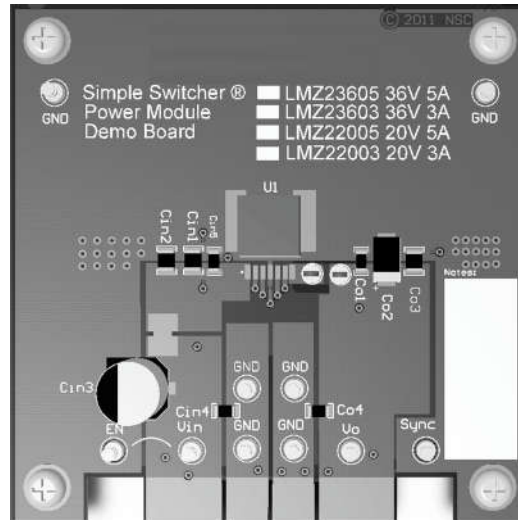


図 7-10. デモ ボードの底面図

7.4.3 消費電力および熱に関する考慮事項

モジュールの消費電力を計算するには、アプリケーションの最大入力電圧と平均出力電流を使用します。特性曲線には多くの一般的な動作条件が記載されているため、それほど一般的でないアプリケーションでも補間によって導出できます。すべての設計において、接合部温度を 125°C の定格最大値より低く維持する必要があります。

$V_{\text{IN}} = 12\text{V}$ 、 $V_{\text{O}} = 3.3\text{V}$ 、 $I_{\text{O}} = 5\text{A}$ 、 $T_{\text{AMB(MAX)}} = 85^{\circ}\text{C}$ の設計では、モジュールのケースから周囲への熱抵抗を次の値未満にする必要があります。

$$R_{\theta\text{CA}} < (T_{\text{J-MAX}} - T_{\text{A-MAX}}) / P_{\text{IC-LOSS}} - R_{\theta\text{JC}} \quad (15)$$

接合部からケースへの標準的な熱抵抗は 1.9°C/W と想定しています。「代表的特性」セクションの 85°C の消費電力曲線を使用して、設計するアプリケーションの $P_{\text{IC-LOSS}}$ を推定します。このアプリケーションでは 4.3W です。

$$R_{\theta\text{CA}} = (125 - 85) / 4.3 \text{ W} - 1.9 = 7.4 \quad (16)$$

$R_{\theta\text{CA}} = 7.4$ に達するには、PCB が効果的に放熱する必要があります。エアフローも外部ヒートシンクもないため、最上層と最下層の金属層で 2 オンスの銅箔により覆う必要のある基板面積は次のように推定できます。

$$\text{Board_Area_cm}^2 = 500^{\circ}\text{C} \times \text{cm}^2/\text{W} / R_{\theta\text{CA}} \quad (17)$$

この結果、PCB 設計では最上層と最下層に約 67 平方 cm の 2 オンス銅箔が必要です。PCB の銅製ヒートシンクは、露出したパッドに接続する必要があります。39mil (1.0mm) 間隔で配置された約 60 個の 8mil サーマル ビアで、最上層の銅箔と最下層の銅箔を接続します。SIMPLE SWITCHER 電源コンバータ モジュール用の熱性能の高い PCB レイアウトの例については、AN-2085 (SNVA457)、AN-2125 (SNVA437)、AN-2020 (SNVA419)、AN-2026 (SNVA424) も参照してください。

7.4.4 電源モジュールの SMT ガイドライン

以下に、標準的なモジュール表面実装アセンブリに関する推奨事項を示します。

- ランド パターン — PCB のランド パターンに従います (半田マスク定義パッドまたは非半田マスク定義のパッド)。
- ステンシル アパーチャ
 - 露出したダイ取り付けパッド (DAP) では、PCB ランド パターンを約 80% カバーするようにステンシルを調整します。
 - 他のすべての I/O パッドでは、アパーチャと推奨ランド パターンの比率を 1:1 にします。
- 半田ペースト — SAC 305、タイプ 3 以上などの標準的な SAC 合金を使用します。

- ステンシルの厚さ — 0.125~0.15mm
- リフロー — 半田ペースト サプライヤの推奨事項を参照し、基板のサイズおよび密度に応じて最適化します。
- リフローの詳細については、『LMZ1xxx および LMZ2xxx 電源モジュール ファミリ』アプリケーション ノートを参照してください。
- 許可されるリフローの最大数は 1 です。

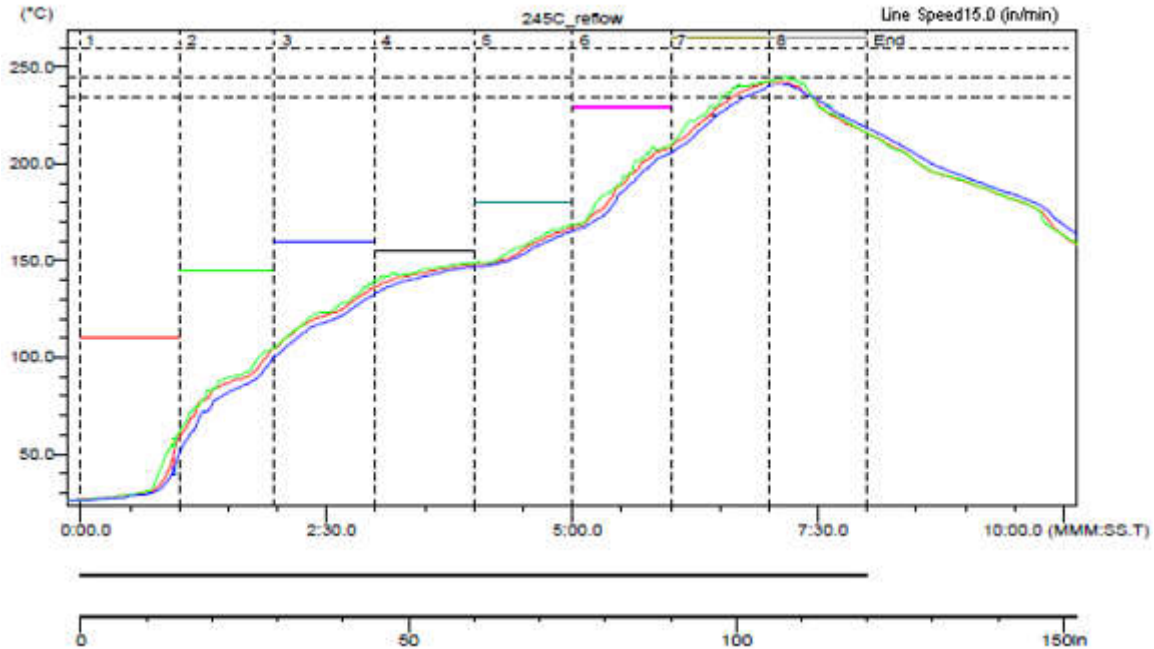


図 7-11. リフロー プロファイルの例

表 7-2. リフロー プロファイル表の例

プローブ	最大温度 (°C)	最大温度に到達	235°Cを超えた時間	235°Cに到達	245°Cを超えた時間	245°Cに到達	260°Cを超えた時間	260°Cに到達
1	242.5	6.58	0.49	6.39	0.00	-	0.00	-
2	242.5	7.10	0.55	6.31	0.00	7.10	0.00	-
3	241.0	7.09	0.42	6.44	0.00	-	0.00	-

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 開発サポート

8.1.1.1 WEBENCH® ツールによるカスタム設計

[ここをクリック](#) すると、WEBENCH® Power Designer により、LMZ22005 デバイスを使用するカスタム設計を作成できます。

1. 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
3. 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電氣的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[LMZ14203 SIMPLE SWITCHER 電源モジュール用の反転アプリケーション](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[ハンダ付けの絶対最大定格](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[LMZ1420x / LMZ1200x 評価基板](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[LMZ23605/03, LMZ22005/03 評価基板](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[LM10000 - PowerWise AVS システム コントローラ用評価基板](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[過去ではなく、現在の識見による熱設計](#)』アプリケーション レポート
- テキサス インスツルメンツ、『[SIMPLE SWITCHER 電源モジュールの熱特性に対する PCB 設計の影響](#)』アプリケーション レポート
- テキサス インスツルメンツ、『[LMZ1xxx および LMZ2xxx 電源モジュールファミリの設計概要](#)』アプリケーション ノート

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
WEBENCH® and SIMPLE SWITCHER® are registered trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision K (May 2024) to Revision L (June 2025)	Page
• 「特長」リストに WEBENCH リンクを追加.....	1
• ピークリフロー ケース温度時間を 30 秒から 20 秒に変更.....	4
• 必要な「WEBENCH」セクションを追加.....	18
• 必要な「WEBENCH」セクションを追加.....	28

Changes from Revision J (August 2015) to Revision K (May 2024)	Page
• 新しいテキサス・インスツルメンツのレイアウトおよびフローに合わせてフォーマットを更新。ドキュメント全体にわたって表、図、相互参照の採番方法を更新。.....	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は指定したデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMZ22005TZ/NOPB	Active	Production	TO-PMOD (NDW) 7	45 TUBE	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005
LMZ22005TZ/NOPB.A	Active	Production	TO-PMOD (NDW) 7	45 TUBE	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005
LMZ22005TZE/NOPB	Active	Production	TO-PMOD (NDW) 7	250 SMALL T&R	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005
LMZ22005TZE/NOPB.A	Active	Production	TO-PMOD (NDW) 7	250 SMALL T&R	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005
LMZ22005TZX/NOPB	Active	Production	TO-PMOD (NDW) 7	500 LARGE T&R	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005
LMZ22005TZX/NOPB.A	Active	Production	TO-PMOD (NDW) 7	500 LARGE T&R	Yes	SN	Level-3-245C-168 HR	-40 to 85	LMZ22005

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMZ22005TZE/NOPB	TO-PMOD	NDW	7	250	330.0	24.4	10.6	14.22	5.0	16.0	24.0	Q2
LMZ22005TZX/NOPB	TO-PMOD	NDW	7	500	330.0	24.4	10.6	14.22	5.0	16.0	24.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

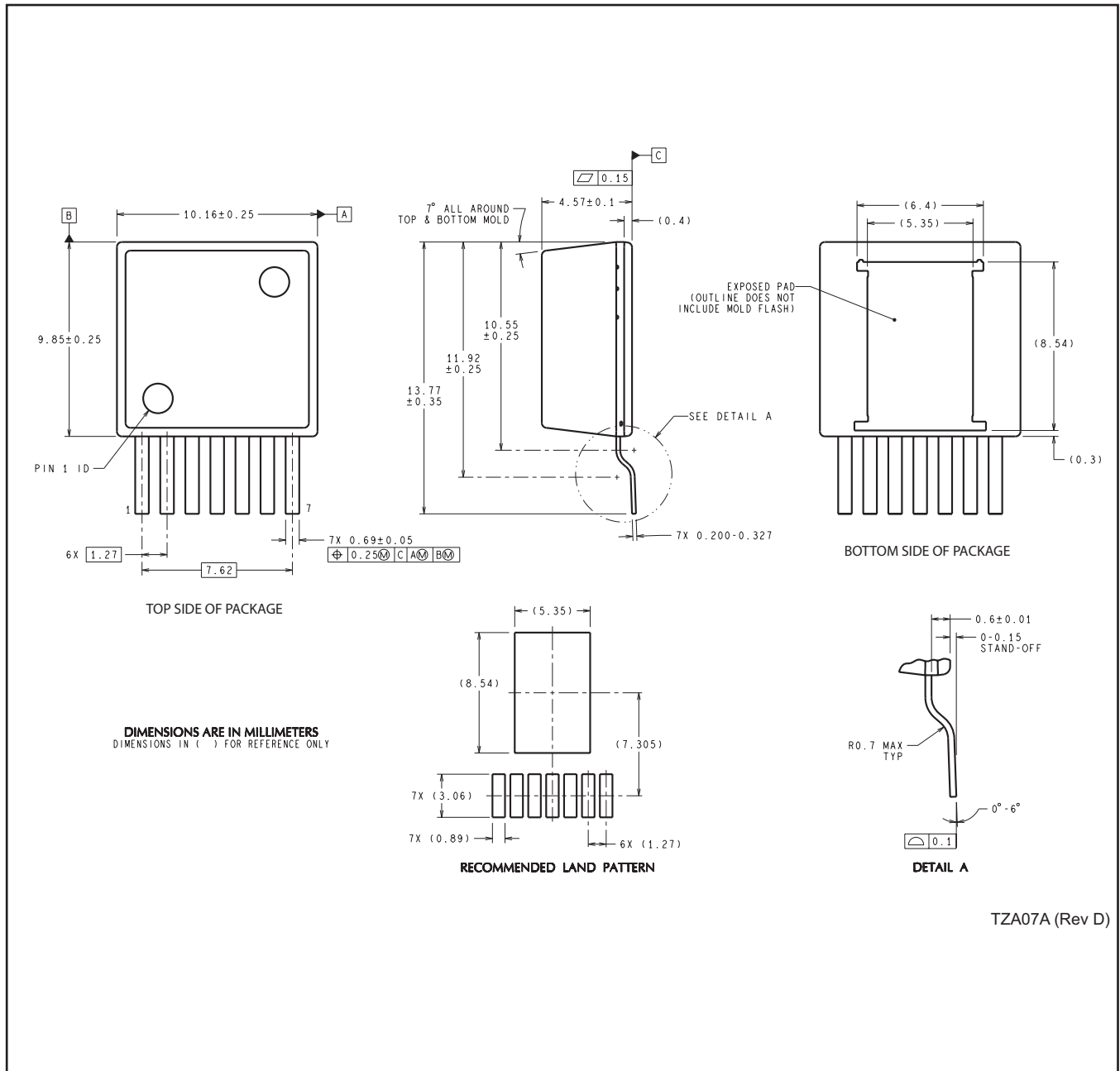
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMZ22005TZE/NOPB	TO-PMOD	NDW	7	250	356.0	356.0	45.0
LMZ22005TZX/NOPB	TO-PMOD	NDW	7	500	356.0	356.0	45.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
LMZ22005TZ/NOPB	NDW	TO-PMOD	7	45	502	17	6700	8.4
LMZ22005TZ/NOPB.A	NDW	TO-PMOD	7	45	502	17	6700	8.4

NDW0007A



TZA07A (Rev D)

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月