

# LP3961,LP3964

*LP3961/LP3964 800mA Fast Ultra Low Dropout Linear Regulators*



Literature Number: JAJ679

## LP3961/LP3964

### 800mA 高速超低ドロップアウト・リニア・レギュレータ

#### 概要

LP3961/LP3964 シリーズ高速超低ドロップアウト・リニア・レギュレータは、+ 2.5V ~ + 7.0V の入力電圧で動作します。さまざまな種類の出力電圧製品を取り揃えています。この超低ドロップアウト・リニア・レギュレータは急激な負荷のステップ変動にも高速にตอบสนองするので、低電圧動作のマイクロプロセッサを用いたアプリケーションにも最適です。LP3961/LP3964 は CMOS で設計されているため、出力負荷電流に依存しない極めて低い消費電流で動作します。また、CMOS プロセスにより、LP3961/LP3964 は極めて低いドロップ・アウトでの動作が可能となっています。

ドロップアウト電圧：超低ドロップアウト電圧。代表値は 80mA 負荷電流時 24mV、800mA 負荷電流時 240mV。

グラウンド・ピン電流 (代表値)：800mA 負荷電流時 4mA。

シャットダウン・モード：シャットダウン・ピンを LOW にした時、待機消費電流の代表値は 15 $\mu$ A。

**Error フラグ**：Error フラグは出力電圧が公称値より 10%低下すると LOW になる (LP3961)。

**SENSE**：負荷までの距離が離れているときのレギュレーションを改善します (LP3964)。

高精度出力電圧：1.2V ~ 5.0V の範囲でさまざまな固定電圧オプションと ADJ 版を用意 (LP3964)。いずれも、室温で  $\pm 1.5\%$ 、すべての条件 (ライン、ロード、および温度の変化) で  $\pm 3.0\%$  の精度を保証。

#### 特長

超低ドロップアウト電圧

低グラウンド・ピン電流

0.02%のロード・レギュレーション

シャットダウン・モードでは消費電流 15 $\mu$ A

0.8A DC の出力電流を保証

SOT-223、TO-263、および TO-220 パッケージを採用

出力電圧精度  $\pm 1.5\%$

Error フラグによる出力のステータス表示 (LP3961)

センス・オプションによるロード・レギュレーションの向上 (LP3964)

低必要出力コンデンサ容量

過熱 / 過電流保護

接合部温度範囲 - 40 ~ + 125

#### アプリケーション

マイクロプロセッサ電源

GTL、GTL +、BTL、SSTL パス・ターミネータ

DSP 用電源

SCSI ターミネータ

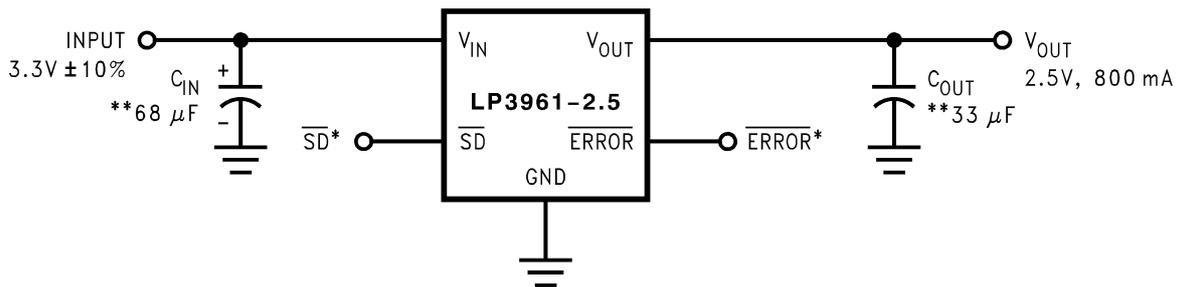
ポスト・レギュレータ

高効率リニア・レギュレータ

バッテリー充電器

その他のバッテリー駆動アプリケーション

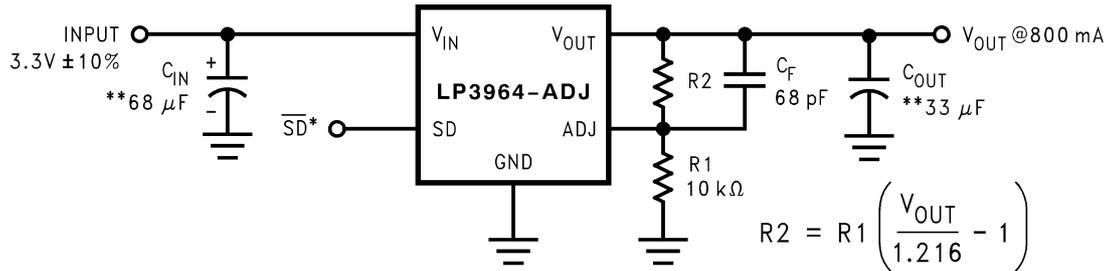
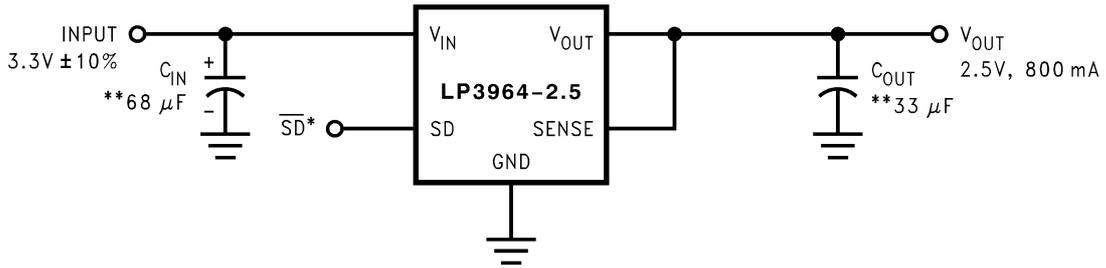
#### 代表的なアプリケーション



\* SD および ERROR ピンは、10k のプルアップ抵抗を介して HIGH に引き上げなければなりません。ERROR ピンは、この機能を使用しない場合にはグラウンドに接続してください。詳細については、アプリケーション情報のセクションを参照してください。

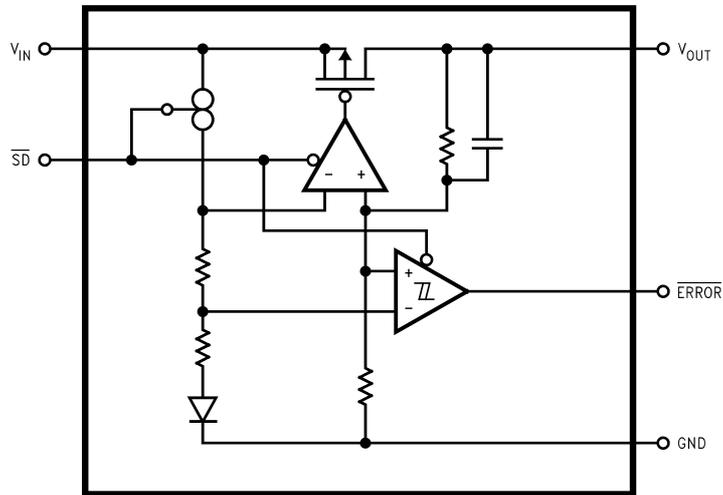
\*\* アプリケーション・ヒントを参照。

代表的なアプリケーション (つぎ)

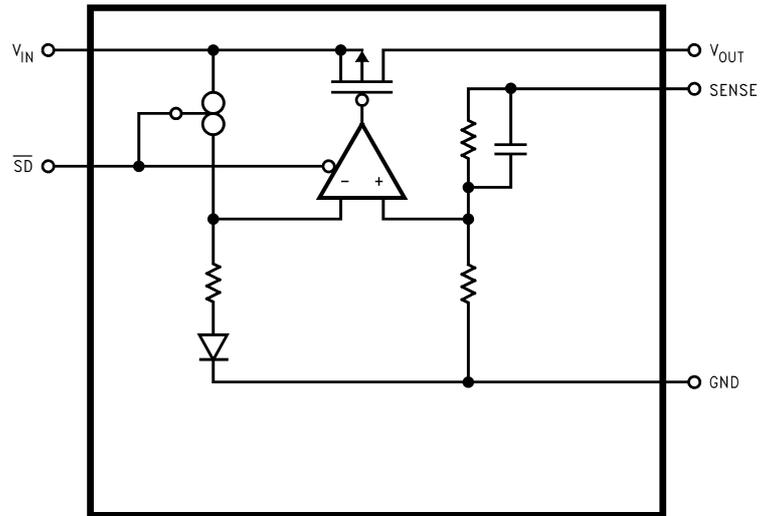


\*  $\overline{SD}$  および  $\overline{ERROR}$  ピンは、10k $\Omega$  のプルアップ抵抗を介して HIGH に引き上げなければなりません。  $\overline{ERROR}$  ピンは、この機能を使用しない場合にはグラウンドに接続してください。詳細については、アプリケーション情報のセクションを参照してください。  
 \*\* アプリケーション・ヒントを参照。

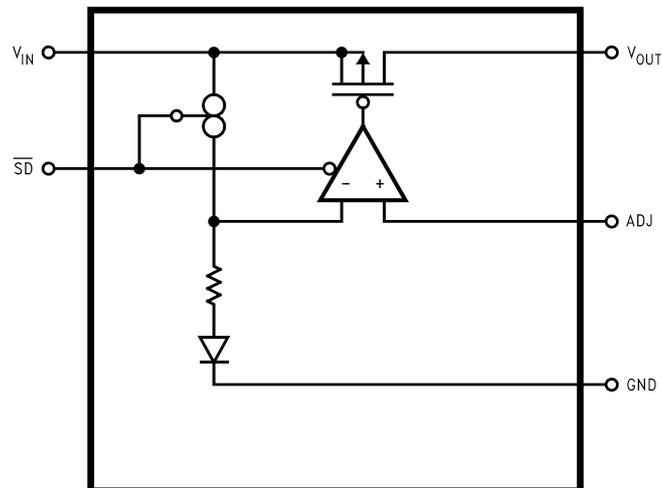
ブロック図 LP3961



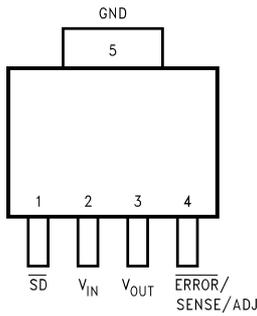
ブロック図 LP3964



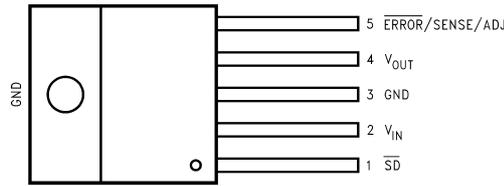
ブロック図 LP3964-ADJ



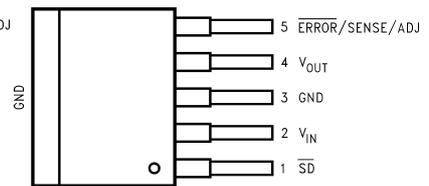
ピン配置図



Top View  
SOT 223-5 Package



Top View  
TO220-5 Package  
Bent, Staggered Leads



Top View  
TO263-5 Package

ピン説明 (SOT223-5 パッケージ)

ピン #	LP3961		LP3964	
	名前	機能	名前	機能
1	$\overline{SD}$	シャットダウン	$\overline{SD}$	シャットダウン
2	$V_{IN}$	入力電源	$V_{IN}$	入力電源
3	$V_{OUT}$	出力電圧	$V_{OUT}$	出力電圧
4	$\overline{ERROR}$	$\overline{ERROR}$ フラグ	SENSE/ADJ	リモート・センス・ピン または出力調整ピン
5	GND	グラウンド	GND	グラウンド

ピン説明 (TO220-5 および TO263-5 パッケージ)

ピン #	LP3961		LP3964	
	名前	機能	名前	機能
1	$\overline{SD}$	シャットダウン	$\overline{SD}$	シャットダウン
2	$V_{IN}$	入力電源	$V_{IN}$	入力電源
3	GND	グラウンド	GND	グラウンド
4	$V_{OUT}$	出力電圧	$V_{OUT}$	出力電圧
5	$\overline{ERROR}$	$\overline{ERROR}$ フラグ	SENSE/ADJ	リモート・センス・ピン または出力調整ピン

製品情報

Order Number - LP3961EMP - 2.5 for 1k units on tape and reel

Diagram showing pin assignments for LP3961EMP - 2.5: Low Power, Root, Extended Temp. Range, Package Type Designator,  $V_{OUT} = 2.5V$ .

Order Number - LP3961EMPX - 2.5 for 2k units on tape and reel

Diagram showing pin assignments for LP3961EMPX - 2.5: Low Power, Root, Extended Temp. Range, Package Type Designator,  $V_{OUT} = 2.5V$ .

パッケージ・タイプ "MP" は SOT223 パッケージを表し、"T" は TO220 パッケージを表し、"S" は TO263 パッケージを表します。

## 製品情報 (つづき)

TABLE 1. Package Marking and Ordering Information

Output Voltage	Order Number	Description (Current, Option)	Package Type	Package Marking	Supplied As:
5.0	LP3961EMP-5.0	800mA, Error Flag	SOT223-5	LBSB	1000 units on Tape and Reel
5.0	LP3961EMPX-5.0	800mA, Error Flag	SOT223-5	LBSB	2000 units on Tape and Reel
3.3	LP3961EMP-3.3	800mA, Error Flag	SOT223-5	LAZB	1000 units on Tape and Reel
3.3	LP3961EMPX-3.3	800mA, Error Flag	SOT223-5	LAZB	2000 units on Tape and Reel
2.5	LP3961EMP-2.5	800mA, Error Flag	SOT223-5	LBBB	1000 units on Tape and Reel
2.5	LP3961EMPX-2.5	800mA, Error Flag	SOT223-5	LBBB	2000 units on Tape and Reel
1.8	LP3961EMP-1.8	800mA, Error Flag	SOT223-5	LBAB	1000 units on Tape and Reel
1.8	LP3961EMPX-1.8	800mA, Error Flag	SOT223-5	LBAB	2000 units on Tape and Reel
5.0	LP3964EMP-5.0	800mA, SENSE	SOT223-5	LBUB	1000 units on Tape and Reel
5.0	LP3964EMPX-5.0	800mA, SENSE	SOT223-5	LBUB	2000 units on Tape and Reel
3.3	LP3964EMP-3.3	800mA, SENSE	SOT223-5	LBJB	1000 units on Tape and Reel
3.3	LP3964EMPX-3.3	800mA, SENSE	SOT223-5	LBJB	2000 units on Tape and Reel
2.5	LP3964EMP-2.5	800mA, SENSE	SOT223-5	LBHB	1000 units on Tape and Reel
2.5	LP3964EMPX-2.5	800mA, SENSE	SOT223-5	LBHB	2000 units on Tape and Reel
1.8	LP3964EMP-1.8	800mA, SENSE	SOT223-5	LBFB	1000 units on Tape and Reel
1.8	LP3964EMPX-1.8	800mA, SENSE	SOT223-5	LBFB	2000 units on Tape and Reel
ADJ	LP3964EMP-ADJ	800mA, ADJ	SOT223-5	LBPB	1000 units on Tape and Reel
ADJ	LP3964EMPX-ADJ	800mA, ADJ	SOT223-5	LBPB	2000 units on Tape and Reel
5.0	LP3961ES-5.0	800mA, Error Flag	TO263-5	LP3961ES-5.0	Rail
5.0	LP3961ESX-5.0	800mA, Error Flag	TO263-5	LP3961ESX-5.0	Tape and Reel
3.3	LP3961ES-3.3	800mA, Error Flag	TO263-5	LP3961ES-3.3	Rail
3.3	LP3961ESX-3.3	800mA, Error Flag	TO263-5	LP3961ES-3.3	Tape and Reel
2.5	LP3961ES-2.5	800mA, Error Flag	TO263-5	LP3961ES-2.5	Rail
2.5	LP3961ESX-2.5	800mA, Error Flag	TO263-5	LP3961ES-2.5	Tape and Reel
1.8	LP3961ES-1.8	800mA, Error Flag	TO263-5	LP3961ES-1.8	Rail
1.8	LP3961ESX-1.8	800mA, Error Flag	TO263-5	LP3961ES-1.8	Tape and Reel
5.0	LP3964ES-5.0	800mA, SENSE	TO263-5	LP3964ES-5.0	Rail
5.0	LP3964ESX-5.0	800mA, SENSE	TO263-5	LP3964ES-5.0	Tape and Reel
3.3	LP3964ES-3.3	800mA, SENSE	TO263-5	LP3964ES-3.3	Rail
3.3	LP3964ESX-3.3	800mA, SENSE	TO263-5	LP3964ES-3.3	Tape and Reel
2.5	LP3964ES-2.5	800mA, SENSE	TO263-5	LP3964ES-2.5	Rail

## 製品情報 (つづき)

TABLE 1. Package Marking and Ordering Information (Continued)

Output Voltage	Order Number	Description (Current, Option)	Package Type	Package Marking	Supplied As:
2.5	LP3964ESX-2.5	800mA, SENSE	TO263-5	LP3964ES-2.5	Tape and Reel
1.8	LP3964ES-1.8	800mA, SENSE	TO263-5	LP3964ES-1.8	Rail
1.8	LP3964ESX-1.8	800mA, SENSE	TO263-5	LP3964ES-1.8	Tape and Reel
ADJ	LP3964ES-ADJ	800mA, ADJ	TO263-5	LP3964ES-ADJ	Rail
ADJ	LP3964ESX-ADJ	800mA, ADJ	TO263-5	LP3964ES-ADJ	Tape and Reel
5.0	LP3961ET-5.0	800mA, Error Flag	TO220-5	LP3961ET-5.0	Rail
3.3	LP3961ET-3.3	800mA, Error Flag	TO220-5	LP3961ET-3.3	Rail
2.5	LP3961ET-2.5	800mA, Error Flag	TO220-5	LP3961ET-2.5	Rail
1.8	LP3961ET-1.8	800mA, Error Flag	TO220-5	LP3961ET-1.8	Rail
5.0	LP3964ET-5.0	800mA, SENSE	TO220-5	LP3964ET-5.0	Rail
3.3	LP3964ET-3.3	800mA, SENSE	TO220-5	LP3964ET-3.3	Rail
2.5	LP3964ET-2.5	800mA, SENSE	TO220-5	LP3964ET-2.5	Rail
1.8	LP3964ET-1.8	800mA, SENSE	TO220-5	LP3964ET-1.8	Rail
ADJ	LP3964ET-ADJ	800mA, ADJ	TO220-5	LP3964ET-ADJ	Rail

### 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

保存温度範囲	- 65 ~ + 150
リード温度 (ハンダ付け、5 秒)	260
ESD 定格 (Note 3)	2 kV
許容損失 (Note 2)	内部的に制限
入力電源電圧	- 0.3V ~ + 7.5V
シャットダウン入力電圧	- 0.3V ~ (V <sub>IN</sub> + 0.3V)
出力電圧 (Note 6)、(Note 7)	- 0.3V ~ + 7.5V

I <sub>OUT</sub>	ショート保護
ERROR ピンの最大電圧	V <sub>IN</sub> + 0.3V
SENSE ピンの最大電圧	V <sub>OUT</sub> + 0.3V

### 動作定格

入力電源電圧 (Note 12)	2.5V ~ 7.0V
シャットダウン 入力電圧	- 0.3V ~ (V <sub>IN</sub> + 0.3V)
最大動作電流 (DC)	0.8A
動作接合部温度範囲	- 40 ~ + 125

### 電気的特性 (LP3961/LP3964)

標準書体のリミット値 (Max および Min) は T<sub>J</sub> = 25 に対して適用され、太字のリミット値は全動作温度範囲に対して適用されます。特記のない限り、各規格は、V<sub>IN</sub> = V<sub>O(NOM)</sub> + 1V、I<sub>L</sub> = 10mA、C<sub>OUT</sub> = 33μF、V<sub>SD</sub> = V<sub>IN</sub> - 0.3V を条件としています。

Symbol	Parameter	Conditions	Typ (Note 4)	LP3961/4 (Note 5)		Units
				Min	Max	
V <sub>O</sub>	Output Voltage Tolerance (Note 8)	10 mA ≤ I <sub>L</sub> ≤ 800mA V <sub>OUT</sub> + 1 ≤ V <sub>IN</sub> ≤ 7.0V	0	-1.5 <b>-3.0</b>	+1.5 <b>+3.0</b>	%
V <sub>ADJ</sub>	Adjust Pin Voltage (ADJ version)	10 mA ≤ I <sub>L</sub> ≤ 800mA V <sub>OUT</sub> + 1.5V ≤ V <sub>IN</sub> ≤ 7.0V	1.216	1.198 <b>1.180</b>	1.234 <b>1.253</b>	V
ΔV <sub>OL</sub>	Output Voltage Line Regulation (Note 8)	V <sub>OUT</sub> + 1V < V <sub>IN</sub> < 7.0V	0.02 <b>0.06</b>			%
ΔV <sub>O</sub> / ΔI <sub>OUT</sub>	Output Voltage Load Regulation (Note 8)	10 mA < I <sub>L</sub> < 800 mA	0.02 <b>0.08</b>			%
V <sub>IN</sub> - V <sub>OUT</sub>	Dropout Voltage (Note 10)	I <sub>L</sub> = 80 mA	24		30 <b>35</b>	mV
		I <sub>L</sub> = 800 mA	240		300 <b>350</b>	
I <sub>GND</sub>	Ground Pin Current In Normal Operation Mode	I <sub>L</sub> = 80 mA	3		9 <b>10</b>	mA
		I <sub>L</sub> = 800 mA	4		14 <b>15</b>	
I <sub>GND</sub>	Ground Pin Current In Shutdown Mode (Note 11)	V <sub>SD</sub> ≤ 0.2V	15		25 <b>75</b>	μA
I <sub>O(PK)</sub>	Peak Output Current	(Note 2)	1.5	1.2 <b>1.1</b>		A
<b>SHORT CIRCUIT PROTECTION</b>						
I <sub>SC</sub>	Short Circuit Current		2.8			A
<b>OVER TEMPERATURE PROTECTION</b>						
Tsh(t)	Shutdown Threshold		165			°C
Tsh(h)	Thermal Shutdown Hysteresis		10			°C
<b>SHUTDOWN INPUT</b>						
V <sub>SDT</sub>	Shutdown Threshold	Output = High	V <sub>IN</sub>	V <sub>IN</sub> - 0.3		V
		Output = Low	0		<b>0.2</b>	

**電気的特性 (LP3961/LP3964) (つづき)**

標準書体のリミット値 (Max および Min) は  $T_J = 25$  に対して適用され、太字のリミット値は全動作温度範囲に対して適用されます。特記のない限り、各規格は、 $V_{IN} = V_{O(NOM)} + 1V$ 、 $I_L = 10mA$ 、 $C_{OUT} = 33\mu F$ 、 $V_{SD} = V_{IN} - 0.3V$  を条件としています。

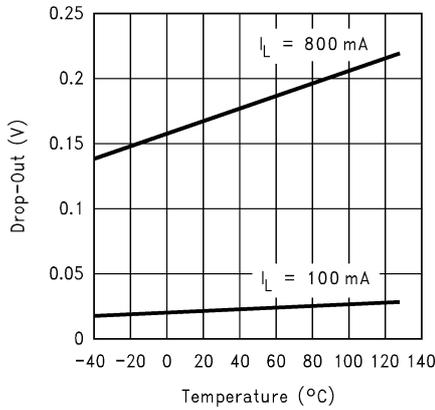
Symbol	Parameter	Conditions	Typ (Note 4)	LP3961/4 (Note 5)		Units
				Min	Max	
$T_{dOFF}$	Turn-off delay	$I_L = 800 mA$	20			$\mu s$
$T_{dON}$	Turn-on delay	$I_L = 800 mA$	25			$\mu s$
$I_{SD}$	$\overline{SD}$ Input Current	$V_{SD} = V_{IN}$	1			nA
<b>ERROR FLAG COMPARATOR</b>						
$V_T$	Threshold	(Note 9)	10	<b>5</b>	<b>16</b>	%
$V_{TH}$	Threshold Hysteresis	(Note 9)	5	<b>2</b>	<b>8</b>	%
$V_{EF(Sat)}$	Error Flag Saturation	$I_{sink} = 100\mu A$	0.02		<b>0.1</b>	V
$T_d$	Flag Reset Delay		1			$\mu s$
$I_{lk}$	Error Flag Pin Leakage Current		1			nA
$I_{max}$	Error Flag Pin Sink Current	$V_{Error} = 0.5V$ (over temp.)	1			mA
<b>AC PARAMETERS</b>						
PSRR	Ripple Rejection	$V_{IN} = V_{OUT} + 1.5V$ $C_{OUT} = 100\mu F$ $V_{OUT} = 3.3V$	60			dB
		$V_{IN} = V_{OUT} + 0.3V$ $C_{OUT} = 100\mu F$ $V_{OUT} = 3.3V$	40			
$\rho_{n(f)}$	Output Noise Density	$f = 120Hz$	0.8			$\mu V$
$e_n$	Output Noise Voltage (rms)	$BW = 10Hz - 100kHz$	150			$\mu V$ (rms)
		$BW = 300Hz - 300kHz$	100			

- Note 1:** 「絶対最大定格」は、これを超えた場合、デバイスの破壊が発生する可能性があるリミット値を示します。「動作定格」は、デバイスの意図する動作条件を示し、特定の性能のリミット値を保証するものではありません。保証規格およびその試験条件については、「電気的特性」を参照してください。保証規格は、表示の試験条件に対してのみ適用されます。デバイスを表示試験条件下で動作させないときは、一部の性能規格は低下することがあります。
- Note 2:** 高温では、パッケージの熱抵抗に基づいてデバイスをデレーティングする必要があります。TO-220 パッケージでは、接合部から周囲への熱抵抗  $J_A = 50$  でデレーティングしてください (0.5 平方インチ、1 オンスの銅エリア、ヒートシンクなし)。TO-263 表面実装パッケージでは、 $J_A = 60$  でデレーティングしてください (0.5 平方インチ、1 オンスの銅エリア)。SOT-223 パッケージでは、 $J_A = 90$  でデレーティングしてください (0.5 平方インチ、1 オンスの銅エリア)。
- Note 3:** 人体モデルは、100pF と 1.5k の直列回路です。つまり、100pF のコンデンサが 1.5k を通じて各ピンに放電されます。
- Note 4:** Typ (代表) 数値は 25 における値であり、最も標準的な値を表します。
- Note 5:** リミット値 (Max および Min) は 25 で 100% 試験が行われています。全動作温度範囲にわたるリミット値は、統計品質管理 (SQC) を使用して、相関により保証されています。これらのリミット値を使用して、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) が計算されます。
- Note 6:** レギュレータの負荷のリターン側が負電源に接続される±両電源システムで使用する場合は、LP396X の出力はグラウンドにダイオード・クランプしなければなりません。
- Note 7:** 出力段の PMOS には、 $V_{IN}$  ピンと  $V_{OUT}$  ピンとの間にダイオードがありますが、これには通常逆バイアスがかかっています。このダイオードは、出力端の電圧を強制的に入力端の電圧より高くすると順バイアスがかかります。このダイオードは、通常 200mA の DC 電流および 1A のピーク電流に対する耐久性があります。
- Note 8:** 出力電圧のライン・レギュレーションは、入力ライン電圧の変化による出力電圧の公称値からの変化として定義されています。出力電圧のロード・レギュレーションは、負荷電流が変化したときの出力電圧の公称値からの変化として定義されています。ラインおよびロード・レギュレーションの仕様には、代表値のみが示されています。ラインおよびロード・レギュレーションのリミット値は、許容出力電圧の仕様に含まれています。
- Note 9:** Error フラグのスレシールドとヒステリシスは、安定化出力電圧の割合 (パーセント) として規定されています。
- Note 10:** ドロップアウト電圧は、出力電圧が公称値より 2% 下降する最小の入出力電圧差として定義されています。ドロップアウト電圧規格は 2.5V 以上の出力電圧にのみ適用されます。2.5V 以下の出力電圧に対しては、最小入力電圧が 2.5V なので、ドロップアウト電圧は単に入出力電圧差にすぎません。
- Note 11:** シャットダウン状態では、デバイスの温度上昇は無視できるので、この仕様は  $-40 T_J + 85$  に対してテストされています。
- Note 12:**  $V_{IN}$  の最小動作電圧値は、 $[V_{OUT(NOM)} + V_{DOROPUT}]$  が 2.5V のいずれかが大きい方です。

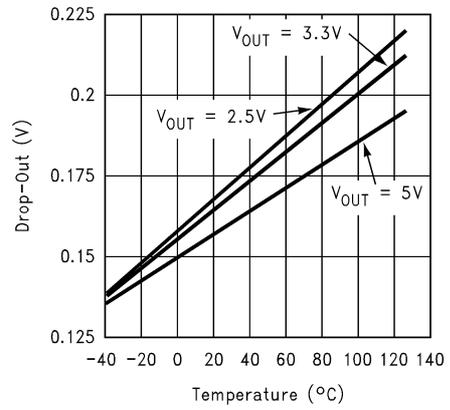
代表的な性能特性

特記のない限り、以下の曲線は、 $V_{IN} = V_{O(NOM)} + 1V$ 、 $V_{OUT} = 2.5V$ 、 $C_{OUT} = 33\mu F$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 68\mu F$ 、 $V_{SD} = V_{IN}$ 、および  $T_A = 25$  を条件としています。

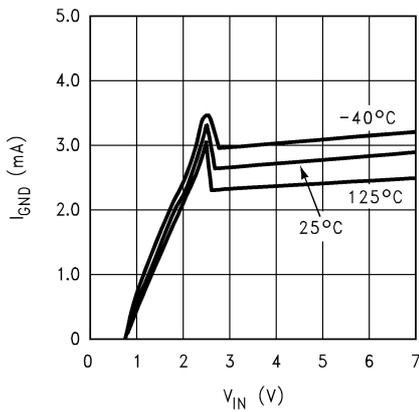
Drop-Out Voltage Vs Temperature for Different Load Currents



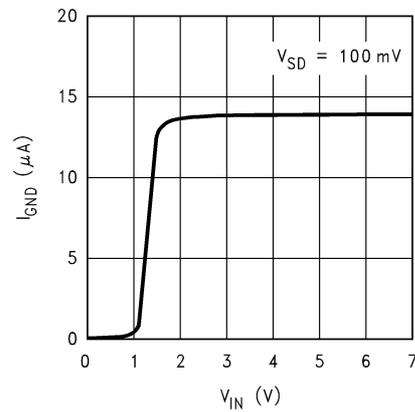
Drop-Out Voltage Vs Temperature for Different Output Voltages ( $I_{OUT} = 800mA$ )



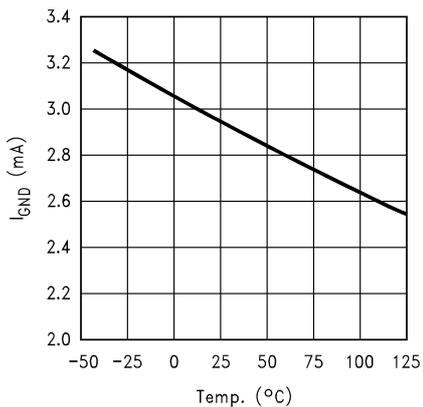
Ground Pin Current Vs Input Voltage ( $V_{SD} = V_{IN}$ )



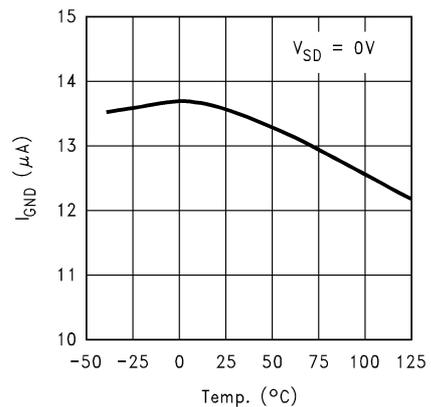
Ground Pin Current Vs Input Voltage ( $V_{SD} = 100mV$ )



Ground Current Vs Temperature ( $V_{SD} = V_{IN}$ )



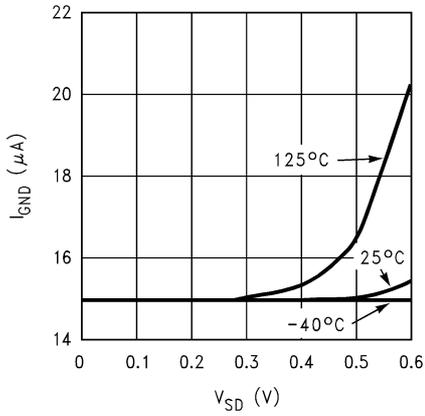
Ground Current Vs Temperature ( $V_{SD} = 0V$ )



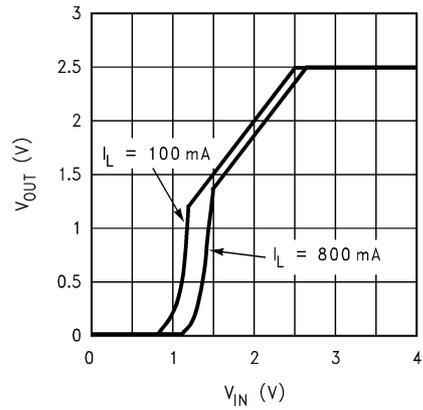
代表的な性能特性 (つづき)

特記のない限り、以下の曲線は、 $V_{IN} = V_{O(NOM)} + 1V$ 、 $V_{OUT} = 2.5V$ 、 $C_{OUT} = 33\mu F$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 68\mu F$ 、 $V_{SD} = V_{IN}$ 、および  $T_A = 25$  を条件としています。

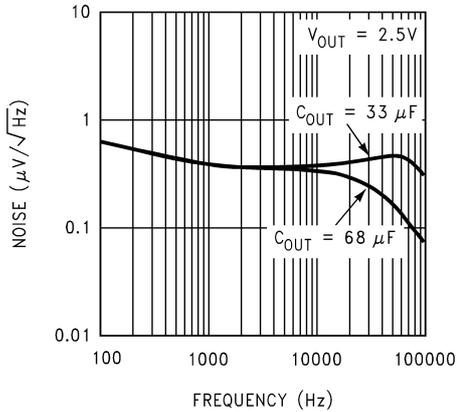
Ground Pin Current Vs Shutdown Pin Voltage



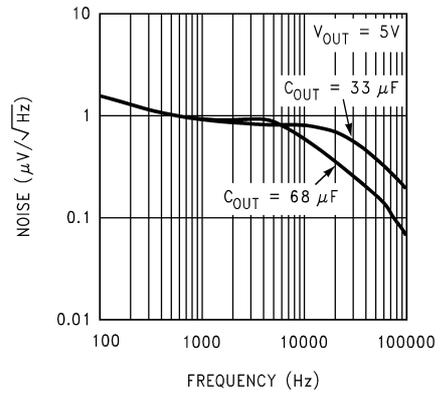
Input Voltage Vs Output Voltage



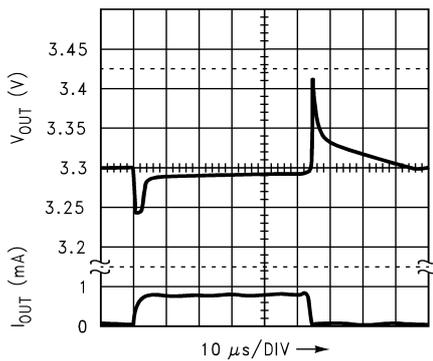
Output Noise Density,  $V_{OUT} = 2.5V$



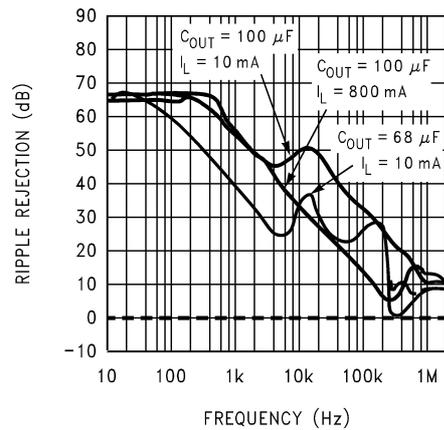
Output Noise Density,  $V_{OUT} = 5V$



Load Transient Response



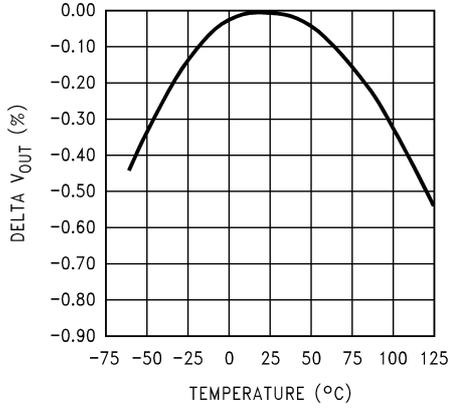
Ripple Rejection vs Frequency



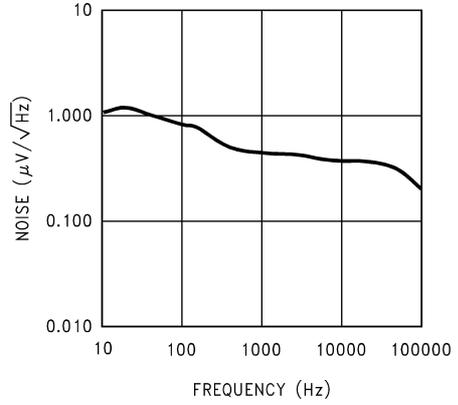
代表的な性能特性 (つづき)

特記のない限り、以下の曲線は、 $V_{IN} = V_{O(NOM)} + 1V$ 、 $V_{OUT} = 2.5V$ 、 $C_{OUT} = 33\mu F$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 68\mu F$ 、 $V_{SD} = V_{IN}$ 、および  $T_A = 25$  を条件としています。

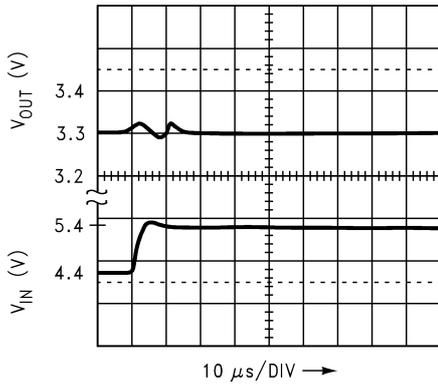
**$V_{OUT}$  vs Temperature**



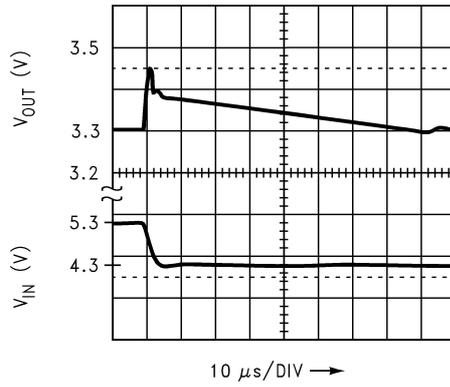
**Noise Density  $V_{IN} = 3.5V$ ,  $V_{OUT} = 2.5V$ ,  $I_L = 10 mA$**



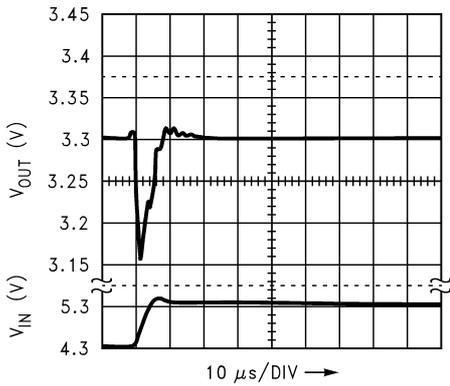
**Line Transient Response**



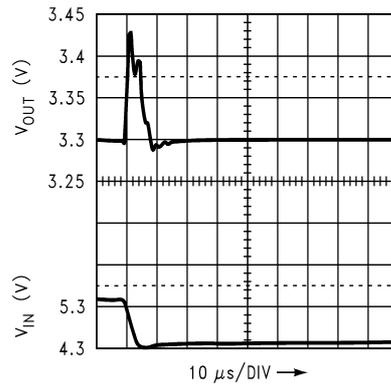
**Line Transient Response**



**Line Transient Response ( $I_{OUT} = 800mA$ )**



**Line Transient Response ( $I_{OUT} = 800mA$ )**



## アプリケーション情報

### 外付けコンデンサ

LP3961/3964 も一般的な低ドロップアウト・レギュレータと同様に、安定した動作を得るためには外付けコンデンサが必要です。デバイスの性能を引き出すために適切な外部コンデンサを選択してください。

入力コンデンサ：LP3961/3964 の内部バイアス回路は  $V_{IN}$  に直接接続されています。そのため、入力コンデンサを設けて入力源の出力インピーダンスを等価的に下げ、レギュレータの安定性を確保する必要があります。入力コンデンサは LP3961/3964 から 1cm 以内に配置し、他の回路の電流が流れないように独立した配線パターンを用いて LP3961/3964 の入力ピンとグラウンド・ピンに直接接続します（「プリント基板のレイアウト設計」の項を参照）。

実際のアプリケーションで必要となる入力コンデンサの最小容量は、使用するコンデンサの種類と ESR（等価直列抵抗）によって異なります。ESR が小さいコンデンサならば容量は小さくても済みますが、ESR が大きいコンデンサ（例えばアルミ電解コンデンサ）の場合はより大きな容量が必要です。

最大の負荷条件で動作を安定させるために必要な入力コンデンサの最小容量は、セラミック・コンデンサまたは ESR が 100mΩ 以下の低 ESR タンタル・コンデンサを使用した場合、68μF となります。

入力コンデンサの最小容量と ESR 値は、下記の近似式から求めてください。

$$C_{IN} \text{ ESR (m}\Omega\text{)} / C_{IN} (\mu\text{F}) = 1.5$$

この式からわかるように、容量が十分大きければ ESR 値が大きいコンデンサの使用も可能です。異なる種類のコンデンサ（アルミ電解、セラミック、タンタル）を混在させても問題ありませんが、動作の安定性を確保するために、全体の等価容量と等価 ESR は上式を満たしている必要があります。

**重要：**アプリケーションでの安定性確保のため、入力コンデンサの容量と ESR は全動作温度範囲に対して上式を満たしていなければなりません（「各コンデンサの特性」の項を参照）。

出力コンデンサ：ループの安定性確保のために出力コンデンサが必要です。出力コンデンサは LP3961/3964 から 1cm 以内に配置し、他の回路の電流が流れないように独立した配線パターンを用いて LP3961/3964 の出力ピンとグラウンド・ピンに直接接続します（「プリント基板のレイアウト設計」の項を参照）。

最大の負荷条件で動作を安定させるために必要な出力コンデンサの最小容量は 33μF ですが、容量の上限は特にありません。出力コンデンサの ESR は、ループの安定に必要な位相進みを与えるゼロを構成するため、特に重要です。ESR は次式の範囲になければなりません。

$$0.2 \leq C_{OUT} \text{ ESR} \leq 5$$

下限値が 0.2 と小さいため、セラミック・コンデンサは出力コンデンサには適しません（入力コンデンサとしては使用可能です）。ただし、ESR が上式の範囲で安定しているセラミック・コンデンサであれば、出力コンデンサとして使用することができます。タンタル・コンデンサで 100μF が必要な場合、セラミック・コンデンサではおよそ 3μF まで小さくしても、安定性を確保することができます。

**重要：**アプリケーションでの安定性確保のため、出力コンデンサの容量は前述の最小容量を、また ESR は上式を、それぞれ全動作温度範囲に対して満たしていなければなりません（「各コンデンサの特性」の項を参照）。

### コンデンサの選定

コンデンサの選定にあたっては、アプリケーションの全動作温度範囲にわたって最低必要な容量が確保されるよう、容量の許容差と温度による特性変化を考慮しなければなりません。一般的に、

良質のタンタル・コンデンサは温度に対する容量変化はわずかですが、セラミック・コンデンサは使用されている誘電体に依存するため一概には言えません。一方、アルミ電解コンデンサは温度に対して容量が大きく変化します。

温度に対する ESR の変化も、容量変化と同様に考慮しなければならぬ重要な点です。ただし、セラミック・コンデンサは ESR が極めて小さいため問題とはなりません。タンタル・コンデンサとアルミ電解コンデンサでは重要です。どちらのコンデンサも温度が低くなると ESR が増大しますが、特にアルミ電解コンデンサは、アプリケーションによっては使用できなくなるほど大きくなる場合があります（「各コンデンサの特性」の項を参照）。

### 各コンデンサの特性

**セラミック・コンデンサ：**セラミック・コンデンサは、10μF から 100μF の範囲においてタンタル・コンデンサより先寸法が大きくまた高価ですが、ESR が極めて小さい（通常 10mΩ 以下）という特長により、高周波ノイズに対するバイパス・コンデンサに適した優れた AC 特性を備えています。しかし、使用している誘電体の種類によっては、電圧と温度に対して十分な特性を備えていないものもあります。

Z5U 特性（温度範囲 +10 ~ +85 で容量変化率 -56% ~ +22%）、および Y5V 特性（温度範囲 -30 ~ +85 で容量変化率 -82% ~ +22%）の誘電体を用いたセラミック・コンデンサは、印加する電圧によって容量が大きく低下します。一般的な Z5U および Y5V タイプのセラミック・コンデンサは、定格電圧の 1/2 の電圧を印加したときに、容量は定格容量の 40% に低下します。また、Z5U と Y5V は温度の影響も大きく、温度範囲の上限または下限において 50% 以下の容量となります。

したがって、セラミック・コンデンサを用いる場合は、動作温度範囲および電圧範囲に対する容量変化率が ±20% と小さい、X7R 特性（温度範囲 -55 ~ +125 で容量変化率 ±15%）または X5R 特性（温度範囲 -55 ~ +85 で容量変化率 ±15%）の誘電体を用いた品種の使用を強く推奨します。当然ですが、電圧定格および容量定格が同じ場合、X7R 品 / X5R 品は Z5U / Y5V 品より先寸法が大きくまた価格も高くなります。

**タンタル・コンデンサ：**タンタル固体コンデンサは、ループ補償に必要な理想 ESR 値に極めて近い ESR 値を持っているため、出力コンデンサとして最適です。また、「入力コンデンサ」で述べた ESR の条件に適合するのであれば、入力コンデンサとしても使用可能です。

タンタル・コンデンサは優れた温度特性を持っています。良質のタンタル・コンデンサは、-40 から +125 の全温度範囲における容量変化率が 10 ~ 15% 以下です。また、ESR は全温度範囲に対してわずか 2 倍程度しか変動しません。

温度が低下すると ESR が増大するため、室温における ESR 値が前式の上限付近にある余裕のない設計では、温度低下により発振が起きる可能性があります。

**アルミ電解コンデンサ：**アルミ電解コンデンサは、低価格でかつ大容量という特長を持っています。短所としては、外形寸法が大きく表面実装部品が一般的ではありません。また、ESR と ESL（等価直列インダクタンス）が大きいいため、特に高周波領域における AC 特性が劣っています。

同じ容量で比べた場合、アルミ電解コンデンサの ESR はタンタル・コンデンサやセラミック・コンデンサの ESR より先大きく、また温度に対する変化も大きいという問題があります。一般的なアルミ電解コンデンサは、温度が -40 に下がると、ESR 値は +25 の時と比べて 50 倍に増大します。

また、アルミ電解コンデンサは 120Hz におけるインピーダンスのみを規定している点にも注意が必要で、これは高い周波数領域で

## アプリケーション情報 (つづき)

の特性が劣っていることを示しています。LP3961/3964 回路にアルミ電解コンデンサを適用できる条件は、20kHz から 100kHz の高い周波数領域でもインピーダンスが規定されている場合に限られます。なお、コンデンサ・メーカーは室温における ESR 値を規定しているため、実際には動作温度に応じてデレーティングが必要です。

アルミ電解コンデンサを用いるすべてのアプリケーションでは、ESR が増大する動作温度範囲の下限側で十分な動作検証を行ってください。

### プリント基板のレイアウト設計

プリント基板の設計が適切でない場合、グラウンド・ループと電圧ドロップが原因となり不安定動作を引き起こしますので、必ず適切なレイアウト設計を行わなければなりません。入力コンデンサと出力コンデンサは、他の回路の電流が流れないように独立した配線パターンを用いて LP3961/3964 の入力ピンまたは出力ピンとグラウンド・ピンに直接接続します (ケルビン接続)。

最も適切なレイアウト設計は、 $C_{IN}$  と  $C_{OUT}$  の各コンデンサを LP3961/3964 の近くに配置し、 $V_{IN}$ 、 $V_{OUT}$  および GND の各ピンまで最短で配線することです。レギュレータのグラウンド・ピンとコンデンサのグラウンド側のリードは、「一点アース」方式により回路グラウンドに接続するようにしてください。

内層にグラウンド層を持つプリント基板において、LP3961/3964 のグラウンド・ピンおよび入出力コンデンサのグラウンド側リードを、スルーホールを用いてそれぞれの箇所グラウンド層に接続した場合、グラウンド層を流れる電流によってそれらの接続ノードの電位が一定とならないために、安定性の問題が生じる点に注意する必要があります。レギュレータと入出力コンデンサを一点アース方式で接続すれば、そのような問題は起きません。

$V_{IN}$  に対しては大電流が流れ込み、また  $V_{OUT}$  からは大電流が流れ出しますが、入力コンデンサと出力コンデンサのグラウンド側リードをケルビン接続すれば、配線パターンによる直列抵抗分の影響を考慮する必要はありません。

### 電磁感受性

一般的に、デバイス内部の回路寸法が微細な集積回路は、RFI (無線周波数障害) または EMI (電磁障害) によって性能が低下することがあります。アプリケーション回路で大きなエネルギーの高周波 (1MHz 以上) 信号が生成される場合、そのような高周波信号がレギュレータ・デバイスに影響を及ぼさないよう対策する必要があります。

例えば、スイッチング・レギュレータ出力を LP3961/3964 の入力として使用するなど、RFI/EMI ノイズが LP3961/3964 の入力側に存在する場合、高品質のセラミック・コンデンサをバイパス・コンデンサとして LP3961/3964 の入力ピン近くに設けてください。

また、LP3961/3964 の出力に接続されている負荷が、例えばクロックなど高速にスイッチングするような場合、LP3961/3964 の出力コンデンサが過渡的な負荷電流を供給できるように設計しなければなりません。これはレギュレータのループ帯域が 100kHz 以下と低い場合、そのような高周波の過渡的な負荷変動に対してレギュレータの制御ループが応答できないからです。すなわち、100kHz を超える周波数領域における LP3961/3964 回路の実効的な出力インピーダンスは、出力コンデンサによって決まります。

負荷が高速にスイッチングするアプリケーションでは、LP3961/3964 の出力と負荷とを無線周波数帯域で遮断しなければなりません。適当なインダクタンスを LP3961/3964 の出力コンデンサと負荷の間に挿入し、あわせて高周波に対応した高品質のバイパス・コンデンサを負荷とグラウンド間に接続することを推奨します。

RFI/EMI ノイズは配線パターンを介して信号に重畳しやすいため、ノイズが多い環境ではプリント基板のレイアウトも重要となります。可能な場合、ノイズを発生する回路とノイズの影響を受けやすい回路とを分離し、またそれぞれ個別のグラウンド系を設けてください。MHz 帯の周波数では、グラウンド層はインダクタンス分として見え、RFI/EMI はグラウンド・バウンスを引き起こすことがあります。

多層基板を用いるアプリケーションでは、ノイズ分を含む電源層およびグラウンド層が、隣接するアナログ電源およびアナログ・グラウンドに対してノイズを放射しないよう、基板設計に注意する必要があります。

### 出力電圧設定

出力電圧設定の可能なデバイスの出力電圧レンジは、1.216V ~ 5.1V です。所定の出力電圧を得るには、下記の数式を使用してください。R1 は、つねに 10k 抵抗です。

$$R2 = R1 \left( \frac{V_{OUT}}{1.216} - 1 \right)$$

出力を安定させるには、 $C_F$  は、68pF ~ 100pF である必要があります。

### 2.0V 以下に設定された出力電圧のオン特性

スタートアップの間に  $V_{in}$  が増大するにつれて、 $V_{in}$  が最小の動作電圧 (代表値でおよそ 2.2V) に達するまで、レギュレータ出力は入力に追従します。2.0V 以下に設定された出力電圧の場合、スタートアップの間はレギュレータ出力は設定された出力電圧を一時的に超えることがあります。出力電圧が 2.0V を超えて設定されている場合にはこのような現象はありません。

### 出力ノイズ

ノイズは 2 つの方法で規定されます。

スポット・ノイズまたは出力ノイズ密度は、特定の周波数で、レギュレータ出力で測定された (1Hz の帯域幅で測定) すべてのノイズ・ソースの RMS 合計です。このタイプのノイズは、通常、周波数の関数としてグラフにプロットされます。

合計出力ノイズまたは広帯域ノイズは、指定された帯域幅にわたるスポット・ノイズの RMS 合計です。

測定単位には注意が必要です。スポット・ノイズの測定単位は  $\mu V/\sqrt{Hz}$  または  $nV/\sqrt{Hz}$  であり、合計出力ノイズのそれは  $\mu V(rms)$  です。

低ドロップアウト・レギュレータの第一のノイズ源は、内部基準電圧です。CMOS レギュレータでは、ノイズには低周波成分と高周波成分がありますが、これらはシリコン面積と待機時消費電流に強く依存します。ノイズは、トランジスタ・サイズを大きくするか、または内部電圧基準から流れる吸収電流を増大させるかの 2 つの方法で低減できます。面積を広げると、小型パッケージに収納できる機会が減少します。内部電圧基準の吸収電流を増大させると、合計電源電流 (グラウンド・ピン電流) が増大します。グラウンド・ピン電流とダイ・サイズとの最適化をはかることにより、LP3961/LP3964 は低待機時消費電流での低ノイズ性能を達成しています。

LP3961/LP3964 の総合的なノイズ仕様は、「電気的特性」の "AC PARAMETERS" の欄に記載されています。周波数に対する出力ノイズ密度の相関は、「代表的な性能特性」の "Output Noise Density" グラフに示されています。

## アプリケーション情報 (つづき)

## 短絡保護機能

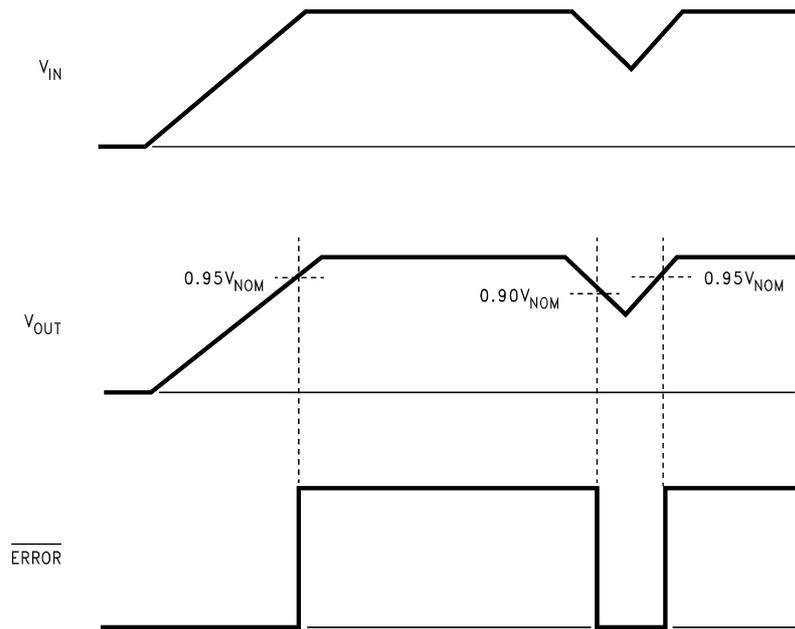
LP3961 と LP3964 は短絡保護機能を備えており、過電流状態が起ると短絡制御ループが速やかに出力パストランジスタの PMOS を遮断します。PMOS を介した電源出力経路がシャットダウンされると、平均消費電力がサーマル・シャットダウン回路を動作させて長い周期での繰り返しオン / オフを自動制御するようになるまでの間、短絡制御ループが短い周期で出力を繰り返しオン / オフします。電力損失の計算については、熱に関する項を参照してください。

## Error フラグの動作

LP3961/LP3964 は、低入力電圧、電流制限、または熱制限のために、出力が規定値から低下すると、Error フラグ・ピンに LOW

の信号を発生します。このフラグはヒステリシスを組み込まれています。FIGURE 1 のタイミング図で、 $\overline{\text{ERROR}}$  と出力電圧との関係を示します。この例では、エラー・フラグの機能を明示するために入力電圧を大きく変化させてあります。

内部の  $\overline{\text{Error}}$  フラグ・コンパレータには、オープン・ドレインの出力段があります。したがって、 $\overline{\text{ERROR}}$  ピンはプルアップ抵抗を介して HIGH につっておきます。 $\overline{\text{ERROR}}$  ピンは 1mA の電流を流すことができます。したがって、プルアップ抵抗の値は  $100\text{k}\Omega \sim 1\text{M}\Omega$  の範囲にします。この機能を使用しない場合は、 $\overline{\text{ERROR}}$  ピンはグラウンドに接続しなければなりません。シャットダウン (SD) ピンを LOW にすると、シャットダウン・モードに移行しますが、消費電流を低減するために、 $\overline{\text{ERROR}}$  ピンは強制的に無効になるので、この点についても注意してください。

FIGURE 1.  $\overline{\text{Error}}$  Flag Operation

## SENSE ピン

LP3964 の SENSE ピンを使用すると、レギュレータ出力と負荷が近接していないアプリケーションにおいても、離れた負荷に対して良好なレギュレーションが可能です。FIGURE 2 に SENSE ピンの効果を示します。LP3961 は、出力ピン位置における電圧値によりレギュレータ出力を制御しています。そのため、離れたところにある負荷点での電圧は、レギュレータの出力電圧から配線抵抗によって生じる電圧降下分を引いた値となります。

例えば、出力が 3.3V で配線抵抗が  $100\text{m}\Omega$  の場合、負荷電流  $I_{LOAD}$  が 800mA ならば離れた負荷点での電圧は 3.22V となります。一方の LP3964 は、SENSE ピンの電圧値によってレギュレータ出力を制御します。FIGURE 2 に示すように、負荷の電圧を SENSE ピンに戻すことで、離れた負荷点でも正しいレギュレータ出力電圧を得ることができます。SENSE オプション・ピンが不要のときは、SENSE ピンを  $V_{OUT}$  ピンに接続しておく必要があります。

アプリケーション情報 (つづき)

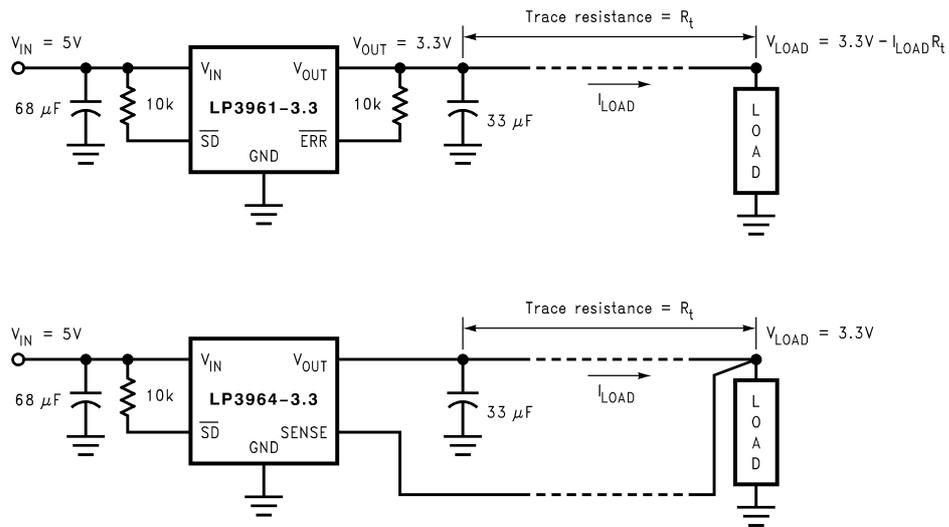


FIGURE 2. Improving remote load regulation using LP3964

シャットダウン動作

シャットダウン (SD) ピンに CMOS レベル信号を与えることで、レギュレータをターンオフします。正常動作のためには、SD ピンは、10k プルアップ抵抗を介して終端しておかなければなりません。このピンを、(CMOS フルスイング・コンパレータのように) アクティブハイもしくはアクティブローで駆動できる場合には、プルアップ抵抗は必要ありません。使用しない場合は、このピンは  $V_{in}$  に接続しておく必要があります。

ドロップアウト電圧

レギュレータのドロップアウト電圧は、出力電圧の 2%以内での最小入出力電圧差として定義されています。LP3961/LP3964 はオン抵抗 240m (typ) の内部 MOSFET を使用しています。CMOS LDO の場合は、ドロップアウト電圧は負荷電流と内部 MOSFET の  $R_{ds(on)}$  との積です。

逆電流経路

LP3961/LP3964 の内部 MOSFET には、寄生ダイオードが存在しています。通常動作時には、入力電圧は出力電圧より高く、寄生ダイオードは逆バイアス状態です。しかし、アプリケーションで出力が入力より先高くなる場合は、寄生ダイオードが順バイアスになるので、出力から入力に電流が流れます。寄生ダイオードを流れる電流が 200mA 連続および 1A ピークに制限されなければ差し支えありません。

最大可能出力電流

LP3961 と LP3964 は、全動作温度範囲にわたって 800mA の連続電流を供給できます。アプリケーションの最大消費電力と最大周囲温度に応じて、ヒートシンクが必要になる場合があります。考えられるすべての条件のもとで、接合部温度は動作条件のもとで規定範囲内になければなりません。デバイスの合計許容損失の概算は、次式で与えられます。

$$P_D = (V_{IN} - V_{OUT})I_{OUT} + (V_{IN})I_{GND}$$

ここで、 $I_{GND}$  はデバイスのグラウンド・ピン電流です (「電気的特性」にて規定)。

最大許容温度上昇 ( $T_{Rmax}$ ) は、アプリケーション環境における最大周囲温度 ( $T_{Amax}$ ) と、最大許容接合部温度 ( $T_{Jmax}$ ) に依存します。

$$T_{Rmax} = T_{Jmax} - T_{Amax}$$

接合部から周囲に対する熱抵抗の最大許容値  $J_A$  は、次式を用いて求められます。

$$J_A = T_{Rmax} / P_D$$

LP3961/LP3964 は、TO-220、TO-263、および SOT-223 パッケージで供給されます。熱抵抗値は銅箔またはヒートシンクの面積、および風速に依存します。上式で計算された  $J_A$  の最大許容値が、TO-220 パッケージでは 60 /W、TO-263 パッケージでは 60 /W、SOT-223 パッケージでは 140 /W より先それぞれ大きければ、これらの要件を満たす十分な放熱能力があるのでヒートシンクは必要ありません。 $J_A$  の許容値が前記の値より小さい場合はヒートシンクが必要です。

TO-220 パッケージの放熱

TO-220 パッケージでは、ヒートシンクを装着するか、プリント基板上に銅箔エリアを設けることで熱抵抗を低減できます。銅箔を用いる場合、 $J_A$  の値は次に述べる TO-263 の値と同じになります。

ヒートシンクを用いる場合は、ヒートシンクから周囲への熱抵抗は次式を満たす必要があります。

$$H_A \quad J_A \quad - \quad C_H \quad - \quad J_C$$

ここで、 $C_H$  は接合部からヒートシンク表面までの熱抵抗、 $J_C$  は接合部からケース表面までの熱抵抗です。 $J_C$  は、TO-220 パッケージの場合約 3 /W です。 $C_H$  の値は、ヒートシンクの装着方法や熱伝導性材料などに依存し、1.5 /W ~ 2.5 /W の値となります。正確な値が不明な場合は、2 /W と仮定してください。

アプリケーション情報 (つづき)

TO-263 および SOT-223 パッケージの放熱

TO-263 および SOT-223 パッケージでは、プリント基板の銅箔エリアをヒートシンクとして使用します。パッケージのタブ部分を放熱のために銅箔にハンダ付けします。Figure 3 に、35  $\mu\text{m}$  厚の銅箔を用いた一般的なプリント基板において、放熱のために銅箔エリアにはレジストを塗布していない場合の、銅箔の面積に対する TO-263 パッケージの  $J_A$  特性を示します。

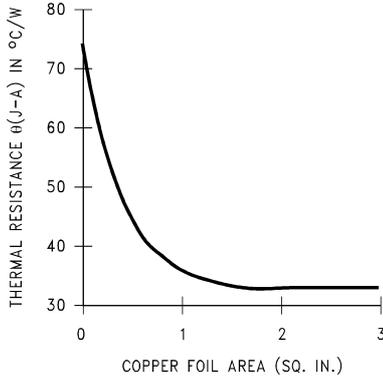


FIGURE 3.  $J_A$  vs Copper(1 Ounce) Area for TO-263 package

この図からわかるように、銅箔エリアの面積は 1 平方インチ (約 6.45 平方 cm) あれば十分で、それ以上にしても改善はわずかです。また、TO-263 パッケージをプリント基板に実装したときの  $J_A$  の最小値は、同図からわかるように 32  $^{\circ}\text{C}/\text{W}$  です。

FIGURE 4 に、 $J_A$  を 35  $^{\circ}\text{C}/\text{W}$ 、最大接合部温度を 125  $^{\circ}\text{C}$  とそれぞれ仮定したときの、周囲温度に対する TO-263 パッケージの最大許容損失を示します。

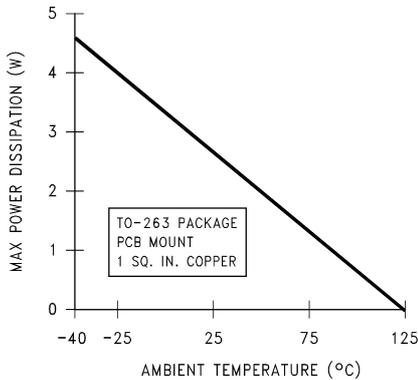


FIGURE 4. Maximum power dissipation vs ambient temperature for TO-263 package

FIGURE 5 に、35  $\mu\text{m}$  厚の銅箔を用いた一般的なプリント基板において、放熱のために銅箔エリアにはレジストを塗布していない場合の、銅箔の面積に対する SOT-223 パッケージの  $J_A$  特性を示します。

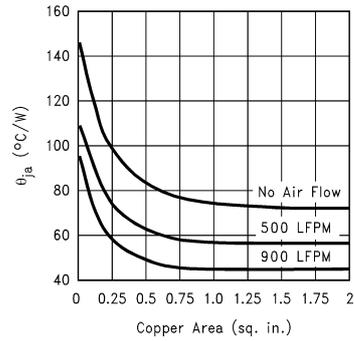


FIGURE 5.  $J_A$  vs Copper(1 Ounce) Area for SOT-223 package

以下の図に、SOT-223 パッケージの異なるレイアウトを示します。

Area = 0.0078 sq. in.

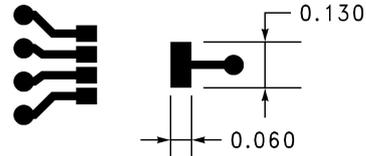


FIGURE 6. SCENARIO A,  $J_A = 148$   $^{\circ}\text{C}/\text{W}$

Area = 0.066 sq. in.

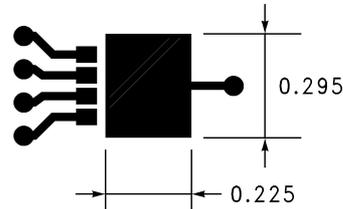


FIGURE 7. SCENARIO B,  $J_A = 125$   $^{\circ}\text{C}/\text{W}$

アプリケーション情報 (つづき)

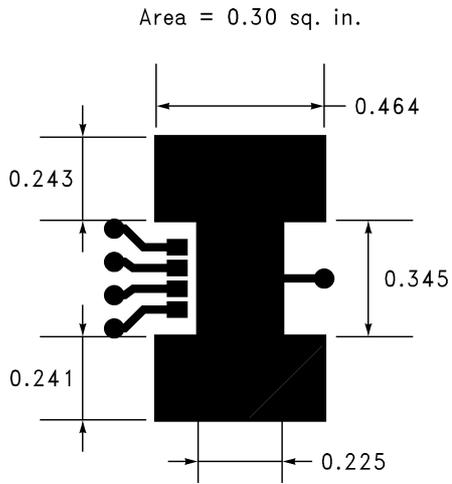


FIGURE 8. SCENARIO C,  $J_A = 92$  /W

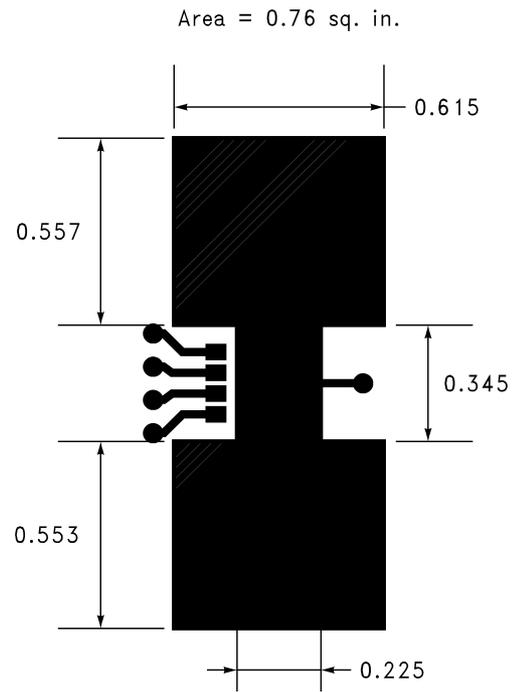


FIGURE 10. SCENARIO E,  $J_A = 77$  /W

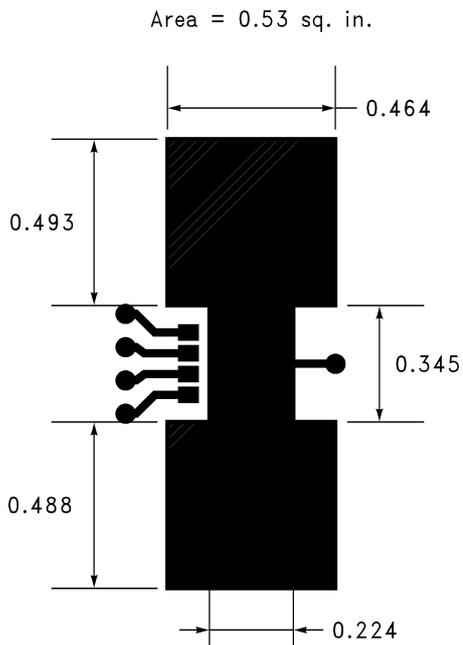


FIGURE 9. SCENARIO D,  $J_A = 83$  /W

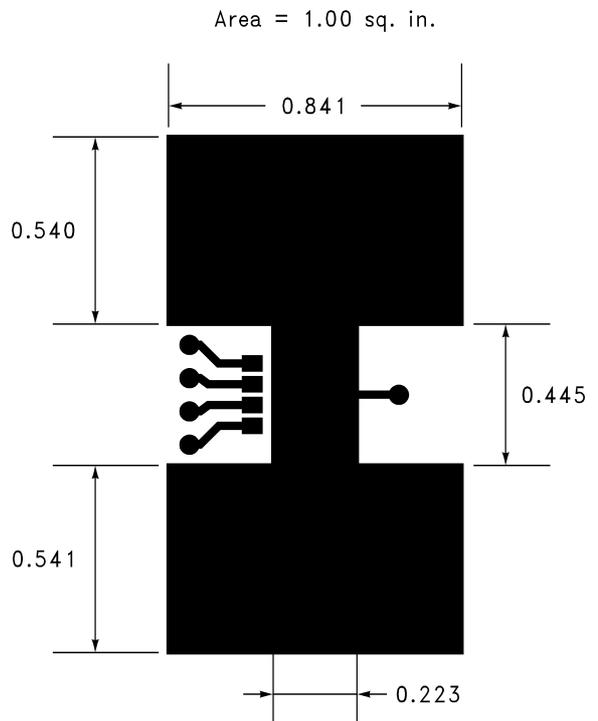
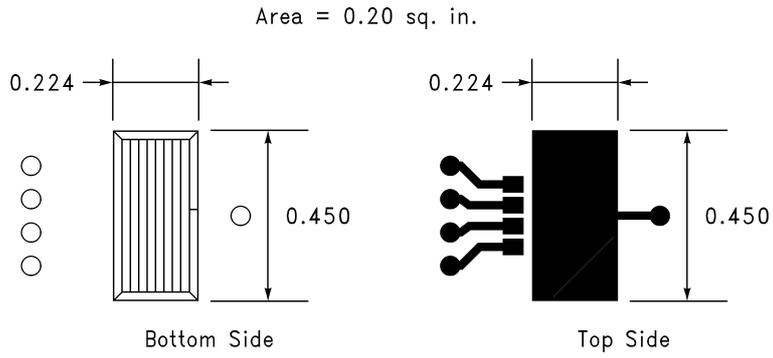
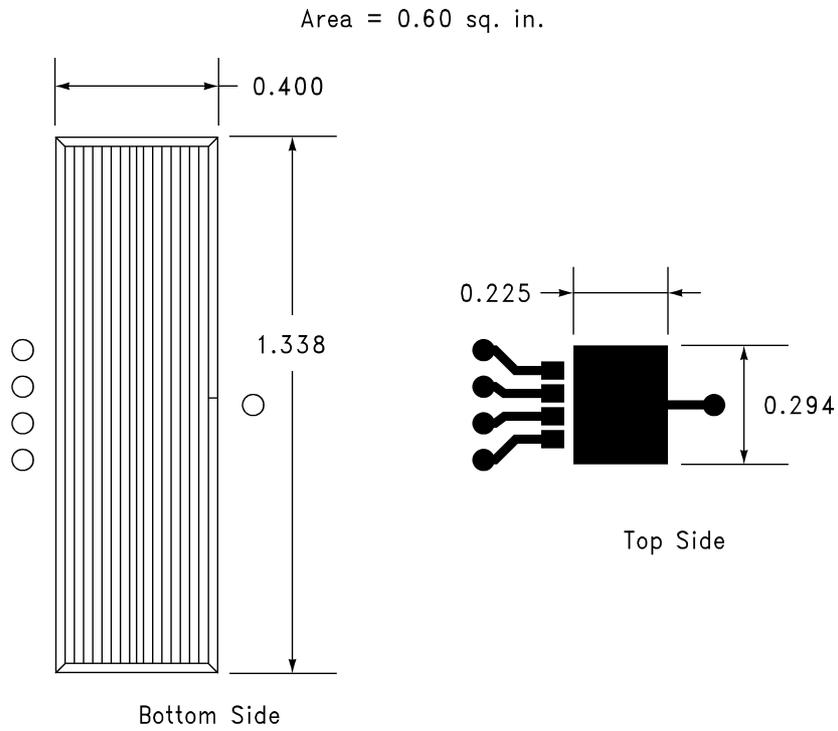


FIGURE 11. SCENARIO F,  $J_A = 75$  /W

アプリケーション情報 (つづき)



**FIGURE 12. SCENARIO G,  $J_A = 113$  /W**



**FIGURE 13. SCENARIO H,  $J_A = 79$  /W**

アプリケーション情報 (つづき)

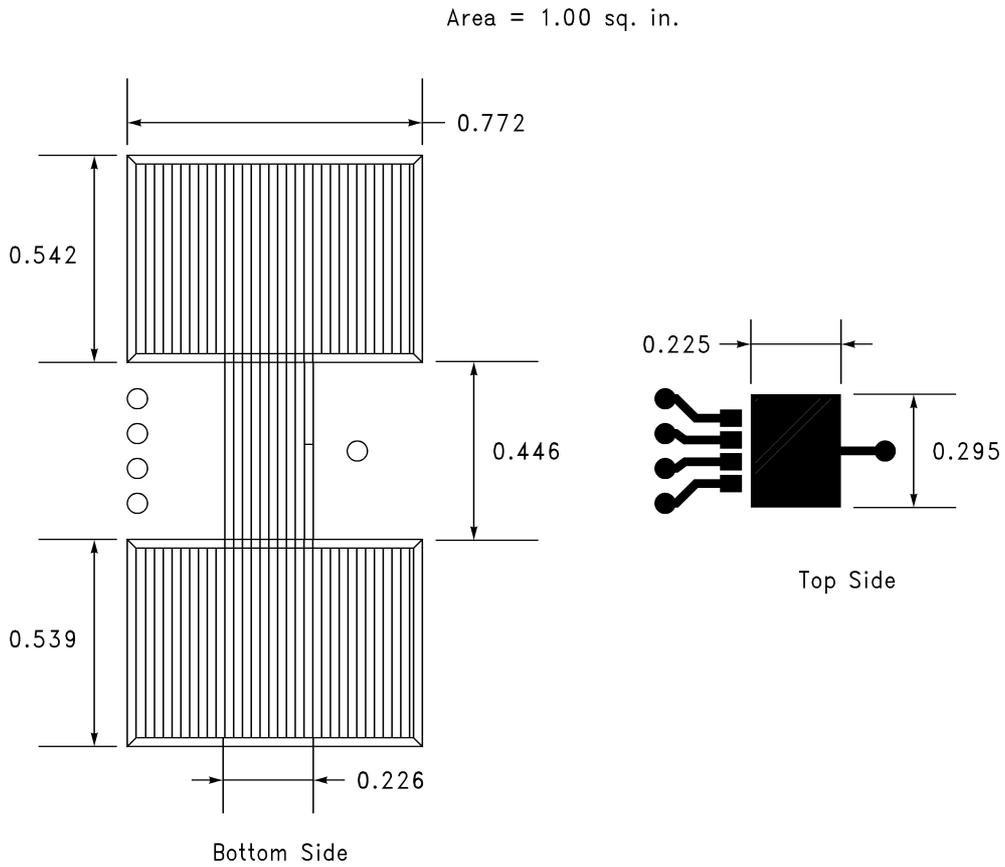
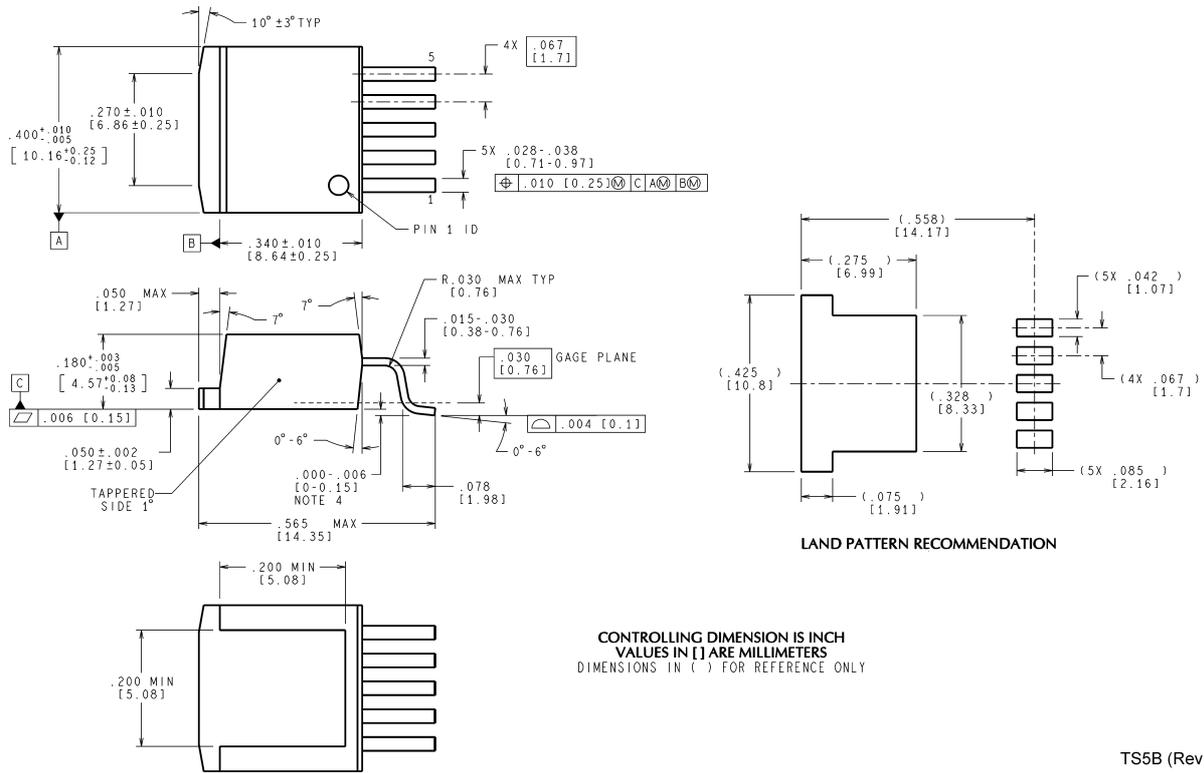


FIGURE 14. SCENARIO I,  $J_A = 78.5 \text{ /W}$



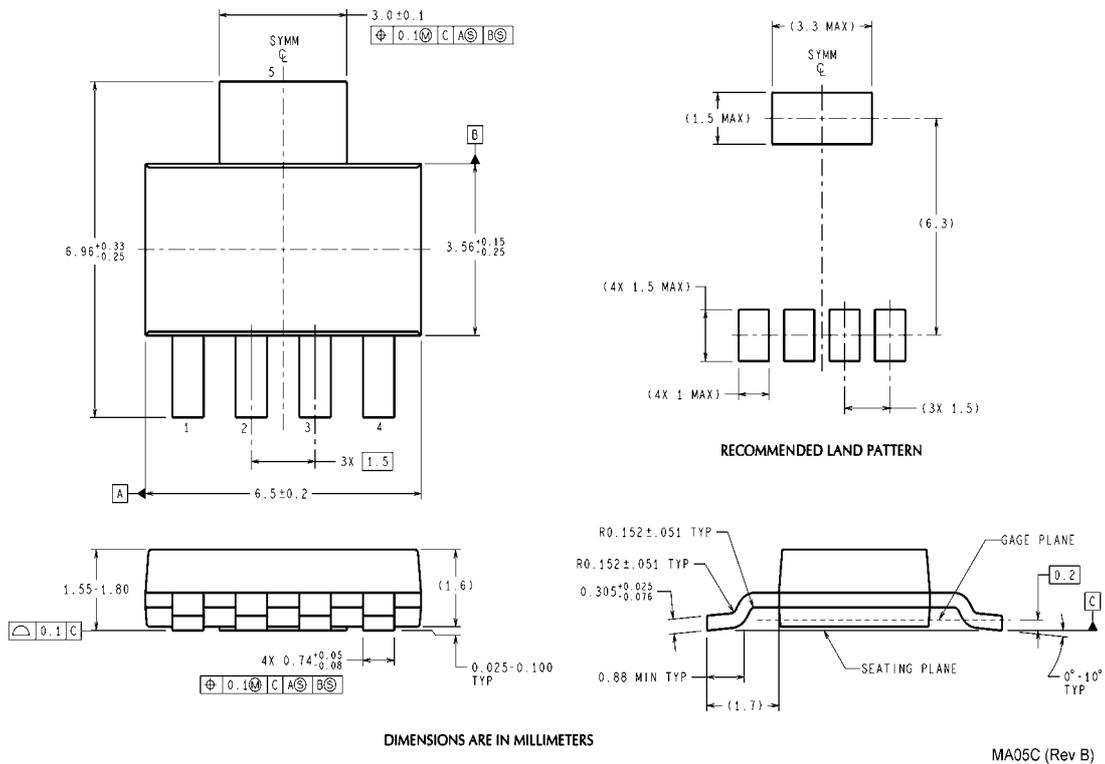
外形寸法図 特記のない限り inches (millimeters) (つづき)



TS5B (Rev D)

**TO263 5-Lead, Molded, Surface Mount Package (TO263-5)**  
**NS Package Number TS5B**  
**For Order Numbers, refer to the " Ordering Information " section of this document.**

外形寸法図 単位は millimeters ( つづき)



**SOT223, 5-Lead, Molded, Surface Mount Package (SOT223-5)**  
**NS Package Number MP05A**  
 For Order Numbers, refer to the "Ordering Information" section of this document.

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

**生命維持装置への使用について**

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation  
 製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

**ナショナル セミコンダクター ジャパン株式会社**

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上