

MAX211 5V マルチチャネル RS-232 ラインドライバ/レシーバ、±15kV ESD 保護

1 特長

- 人体モデル (HBM) で ±15kV を超える RS-232 バスピン ESD 保護
- TIA/EIA-232-F および ITU v.28 規格の要件に適合またはそれを上回る性能
- 5V V_{CC} 電源で動作
- 4 つのドライバと 5 つのレシーバ
- 最大 120kbit/s で動作
- シャットダウン モード時、小さい電源電流: 5μA (代表値)
- 外付けコンデンサ: 4 × 0.1μF
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能

2 アプリケーション

- バッテリ駆動システム
- PDA
- ノート PC
- ノート PC
- パームトップ PC
- ハンドヘルド機器

3 概要

MAX211 は、4 つのラインドライバ、5 つのラインレシーバ、1 つのデュアルチャージポンプ回路で構成されており、ピン間 (シリアルポート接続ピン、GND を含む) に ±15kV の ESD 保護機能を備えています。このデバイスは、TIA/EIA-232-F の要件を満たし、非同期通信コントローラとシリアルポートコネクタの間の電気的インターフェイスとして機能します。チャージポンプと 4 つの小さな外付けコンデンサにより、5V の単一電源で動作できます。本デバイスは最大 120kbit/s のデータ信号速度、最大 30V/μs のドライバ出力スルーレートで動作します。

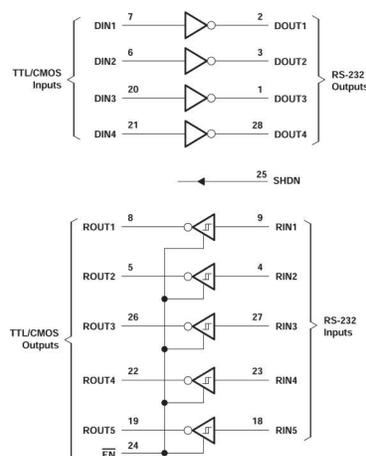
MAX211 は、シャットダウン (SHDN) およびイネーブル制御 (\overline{EN}) の両方を備えています。シャットダウンモードでは、チャージポンプがオフになり、V+ が V_{CC} にプルダウンされ、V- が GND にプルダウンされ、トランスミッタ出力はディセーブルになります。これにより、電源電流が 1μA (標準値) に減少します。 \overline{EN} は、レシーバの出力を高インピーダンス状態にして、2 つの RS-232 ポートのワイヤード OR 接続を可能にするために使用されます。RS-232 ドライバやチャージポンプには何の影響もありません。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
MAX211	DB (SSO, 28)	10.2mm × 7.8mm
	DW (SOIC, 28)	17.9mm × 10.3mm

(1) 詳細については、[セクション 11](#) を参照してください。

(2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



論理図 (正論理)



Table of Contents

1 特長	1	6 Parameter Measurement Information	7
2 アプリケーション	1	7 Device Functional Modes	9
3 概要	1	8 Application and Implementation	10
4 Pin Configuration and Functions	3	8.1 Application Information.....	10
5 Specifications	4	9 Device and Documentation Support	13
5.1 Absolute Maximum Ratings.....	4	9.1 ドキュメントの更新通知を受け取る方法.....	13
5.2 ESD Protection.....	4	9.2 サポート・リソース.....	13
5.3 Recommended Operating Conditions.....	4	9.3 Trademarks.....	13
5.4 Thermal Information.....	5	9.4 静電気放電に関する注意事項.....	13
5.5 Electrical Characteristics.....	5	9.5 用語集.....	13
5.6 Electrical Characteristics, Driver.....	5	10 Revision History	13
5.7 Switching Characteristics, Driver.....	5	11 Mechanical, Packaging, and Orderable Information	13
5.8 Electrical Characteristics, Receiver.....	6		
5.9 Switching Characteristics, Receiver.....	6		

4 Pin Configuration and Functions

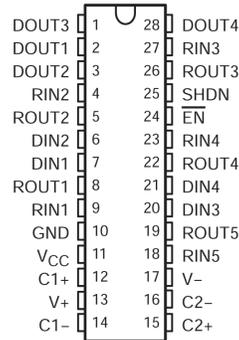


図 4-1. DB or DW Package (Top View)

表 4-1. Pin Functions

PIN		TYPE ⁽¹⁾	DESCRIPTION
NAME	DB or DW		
DOUT3	1	O	RS232 line data output (to remote RS232 system)
DOUT1	2	O	RS232 line data output (to remote RS232 system)
DOUT2	3	O	RS232 line data output (to remote RS232 system)
RIN2	4	I	RS232 line data input (from remote RS232 system)
ROUT2	5	O	Logic data output (to UART)
DIN2	6	I	Logic data input (from UART)
DIN1	7	I	Logic data input (from UART)
ROUT1	8	O	Logic data output (to UART)
RIN1	9	I	RS232 line data input (from remote RS232 system)
GND	10	-	Ground
V _{CC}	11	--	Supply Voltage, Connect to external 3V to 5.5V power supply
C1+	12	--	Positive lead of C1 capacitor
V+	13	O	Positive charge pump output for storage capacitor only
C1-	14	--	Negative lead of C1 capacitor
C2+	15	--	Positive lead of C2 capacitor
C2-	16	--	Negative lead of C2 capacitor
V-	17	O	Negative charge pump output for storage capacitor only
RIN5	18	I	RS232 line data input (from remote RS232 system)
ROUT5	19	O	Logic data output (to UART)
DIN3	20	I	Logic data input (from UART)
DIN4	21	I	Logic data input (from UART)
ROUT4	22	O	Logic data output (to UART)
RIN4	23	I	RS232 line data input (from remote RS232 system)
EN	24	--	Active low enable
SHDN	25	--	Active high shutdown
ROUT3	26	O	Logic data output (to UART)
RIN3	27	I	RS232 line data input (from remote RS232 system)
DOUT4	28	O	RS232 line data output (to remote RS232 system)
Thermal Pad	-	--	Exposed thermal pad. Can be connected to GND or left floating.

(1) Signal Types: I = Input, O = Output, I/O = Input or Output.

5 Specifications

5.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

			MIN	MAX	UNIT
V_{CC} ⁽²⁾	Supply voltage range		-0.3	6	V
$V+$ ⁽²⁾	Positive charge pump voltage range		$V_{CC} - 0.3$	14	V
$V-$ ⁽²⁾	Negative charge pump voltage range		0.3	-14	V
V_I	Input voltage range	Drivers	-0.3	$V+ + 0.3$	V
		Receivers (DW package)		± 30	V
		Receivers (DB package)		± 25	V
V_O	Output voltage range	Drivers	$V- - 0.3V$	$V+ + 0.3$	V
		Receivers	-0.3	$V_{CC} + 0.3$	V
	Short-circuit duration	DOUT	Continuous		
T_J	Operating virtual junction temperature			150	°C
T_{stg}	Storage temperature range		-65	150	°C

- (1) Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) All voltages are with respect to network GND.

5.2 ESD Protection

PIN	TEST CONDITIONS	TYP	UNIT
D_{OUT}, R_{IN}	Human-Body Model	± 15	kV

5.3 Recommended Operating Conditions

(see⁽¹⁾ and [Figure 6-4](#))

			MIN	NOM	MAX	UNIT
Supply voltage			1.5	5	5.5	V
V_{IH}	Driver high-level input voltage	DIN	2			V
	Control high-level input voltage	\overline{EN} , SHDN	2.4			
V_{IL}	Driver and control low-level input voltage	DIN, \overline{EN} , SHDN			0.8	V
V_I	Driver and control input voltage	DIN, \overline{EN} , SHDN	0		5.5	V
		DW Package	-30		30	
	Receiver input voltage	DB Package	-25		25	V
T_A	Operating free-air temperature	MAX211C	0		70	°C
		MAX211I	-40		85	

- (1) Test conditions are C1–C4 = 0.1 μ F at $V_{CC} = 5V \pm 0.5V$.

5.4 Thermal Information

THERMAL METRIC ⁽¹⁾		DB	DW	UNIT
		28-PINS		
$R_{\theta JA}$	Junction-to-ambient thermal resistance	66.1	46	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	33.2	33.5	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	37.0	37.1	°C/W
Ψ_{JT}	Junction-to-top characterization parameter	4.6	7.5	°C/W
Ψ_{JB}	Junction-to-board characterization parameter	36.5	37.1	°C/W
$R_{\theta JC(bot)}$	Junction-to-case (bottom) thermal resistance	n/a	n/a	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC package thermal metrics](#) application report.

5.5 Electrical Characteristics

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽²⁾)

PARAMETER		TEST CONDITIONS		MIN	TYP ⁽¹⁾	MAX	UNIT
I_{CC}	Supply current	No load,	See 6-1		14	20	mA
	Shutdown supply current (DB package)	$T_A = 25^\circ\text{C}$	See 6-1		5	10	μA
	Shutdown supply current (DW package)	$T_A = 25^\circ\text{C}$	See 6-1		1	20	μA

(1) All typical values are at $V_{CC} = 5\text{V}$, and $T_A = 25^\circ\text{C}$.

(2) Test conditions are C1–C4 = 0.1 μF at $V_{CC} = 5\text{V} \pm 0.5\text{V}$.

5.6 Electrical Characteristics, Driver

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽³⁾ and [6-4](#))

PARAMETER		TEST CONDITIONS		MIN	TYP ⁽¹⁾	MAX	UNIT
V_{OH}	High-level output voltage	DOUT at $R_L = 3\text{k}\Omega$ to GND		5	9		V
V_{OL}	Low-level output voltage	DOUT at $R_L = 3\text{k}\Omega$ to GND		-5	-9		V
I_{IH}	Driver high-level input current	$DIN = V_{CC}$			15	200	μA
	Control high-level input current	$\overline{EN}, \overline{SHDN} = V_{CC}$			3	10	
I_{IL}	Driver low-level input current	$DIN = 0\text{V}$			-15	-200	μA
	Control low-level input current	$\overline{EN}, \overline{SHDN} = 0\text{V}$			-3	-10	
I_{OS} ⁽²⁾	Short-circuit output current	$V_{CC} = 5.5\text{V}$,	$V_O = 0\text{V}$		± 10	± 60	mA
r_o	Output resistance	$V_{CC}, V+, \text{ and } V- = 0\text{V}$,	$V_O = \pm 2\text{V}$	300			Ω

(1) All typical values are at $V_{CC} = 5\text{V}$, and $T_A = 25^\circ\text{C}$.

(2) Short-circuit durations should be controlled to prevent exceeding the device absolute power dissipation ratings, and not more than one output should be shorted at a time.

(3) Test conditions are C1–C4 = 0.1 μF at $V_{CC} = 5\text{V} \pm 0.5\text{V}$.

5.7 Switching Characteristics, Driver

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽³⁾)

PARAMETER		TEST CONDITIONS		MIN	TYP ⁽¹⁾	MAX	UNIT
	Maximum data rate	$C_L = 50\text{pF}$ to 1000pF, One DOUT switching,	$R_L = 3\text{k}\Omega$ to 7k Ω , See 6-2	120			kbit/s
$t_{PLH(D)}$	Propagation delay time, low- to high-level output	$C_L = 2500\text{pF}$, All drivers loaded,	$R_L = 3\text{k}\Omega$, See 6-2		2		μs
$t_{PHL(D)}$	Propagation delay time, high- to low-level output	$C_L = 2500\text{pF}$, All drivers loaded,	$R_L = 3\text{k}\Omega$, See 6-2		2		μs
$t_{sk(p)}$	Pulse skew ⁽²⁾	$C_L = 150\text{pF}$ to 2500pF,	$R_L = 3\text{k}\Omega$ to 7k Ω , See 6-3		300		ns

5.7 Switching Characteristics, Driver (続き)

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽³⁾)

PARAMETER		TEST CONDITIONS	MIN	TYP ⁽¹⁾	MAX	UNIT
SR(tr)	Slew rate, transition region (see 6-2)	$C_L = 50\text{pF}$ to 1000pF , $V_{CC} = 5\text{V}$, $R_L = 3\text{k}\Omega$ to $7\text{k}\Omega$,	3	6	30	V/ μs

- (1) All typical values are at $V_{CC} = 5\text{V}$, and $T_A = 25^\circ\text{C}$.
- (2) Pulse skew is defined as $|t_{PLH} - t_{PHL}|$ of each channel of the same device.
- (3) Test conditions are C1–C4 = $0.1\mu\text{F}$ at $V_{CC} = 5\text{V} \pm 0.5\text{V}$.

5.8 Electrical Characteristics, Receiver

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽²⁾ and [8-1](#))

PARAMETER		TEST CONDITIONS	MIN	TYP ⁽¹⁾	MAX	UNIT
V_{OH}	High-level output voltage	$I_{OH} = -1\text{mA}$	3.5	$V_{CC}-0.$	4 V	V
V_{OL}	Low-level output voltage	$I_{OL} = 1.6\text{mA}$			0.4	V
V_{IT+}	Positive-going input threshold voltage	$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$		1.7	2.4	V
V_{IT-}	Negative-going input threshold voltage	$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$	0.8	1.2		V
V_{hys}	Input hysteresis ($V_{IT+} - V_{IT-}$)		0.2	0.5	1	V
r_i	Input resistance	$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$	3	5	7	k Ω
	Output leakage current	$EN = V_{CC}$, $0 \leq RO_{UT} \leq V_{CC}$		± 0.05	± 10	μA

- (1) All typical values are at $V_{CC} = 5\text{V}$, and $T_A = 25^\circ\text{C}$.
- (2) Test conditions are C1–C4 = $0.1\mu\text{F}$ at $V_{CC} = 5\text{V} \pm 0.5\text{V}$.

5.9 Switching Characteristics, Receiver

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see ⁽³⁾)

PARAMETER		TEST CONDITIONS	MIN	TYP ⁽¹⁾	MAX	UNIT
$t_{PLH(R)}$	Propagation delay time, low- to high-level output	$C_L = 150\text{pF}$, See 6-4		0.5	10	μs
$t_{PHL(R)}$	Propagation delay time, high- to low-level output	$C_L = 150\text{pF}$, See 6-4		0.5	10	μs
t_{en}	Output enable time	$C_L = 150\text{pF}$, See 6-5 , $R_L = 1\text{k}\Omega$,		600		ns
t_{dis}	Output disable time	$C_L = 150\text{pF}$, See 6-5 , $R_L = 1\text{k}\Omega$,		200		ns
$t_{sk(p)}$	Pulse skew ⁽²⁾	See 6-3		300		ns

- (1) All typical values are at $V_{CC} = 5\text{V}$, and $T_A = 25^\circ\text{C}$.
- (2) Pulse skew is defined as $|t_{PLH} - t_{PHL}|$ of each channel of the same device.
- (3) Test conditions are C1–C4 = $0.1\mu\text{F}$, at $V_{CC} = 5\text{V} \pm 0.5\text{V}$.

6 Parameter Measurement Information

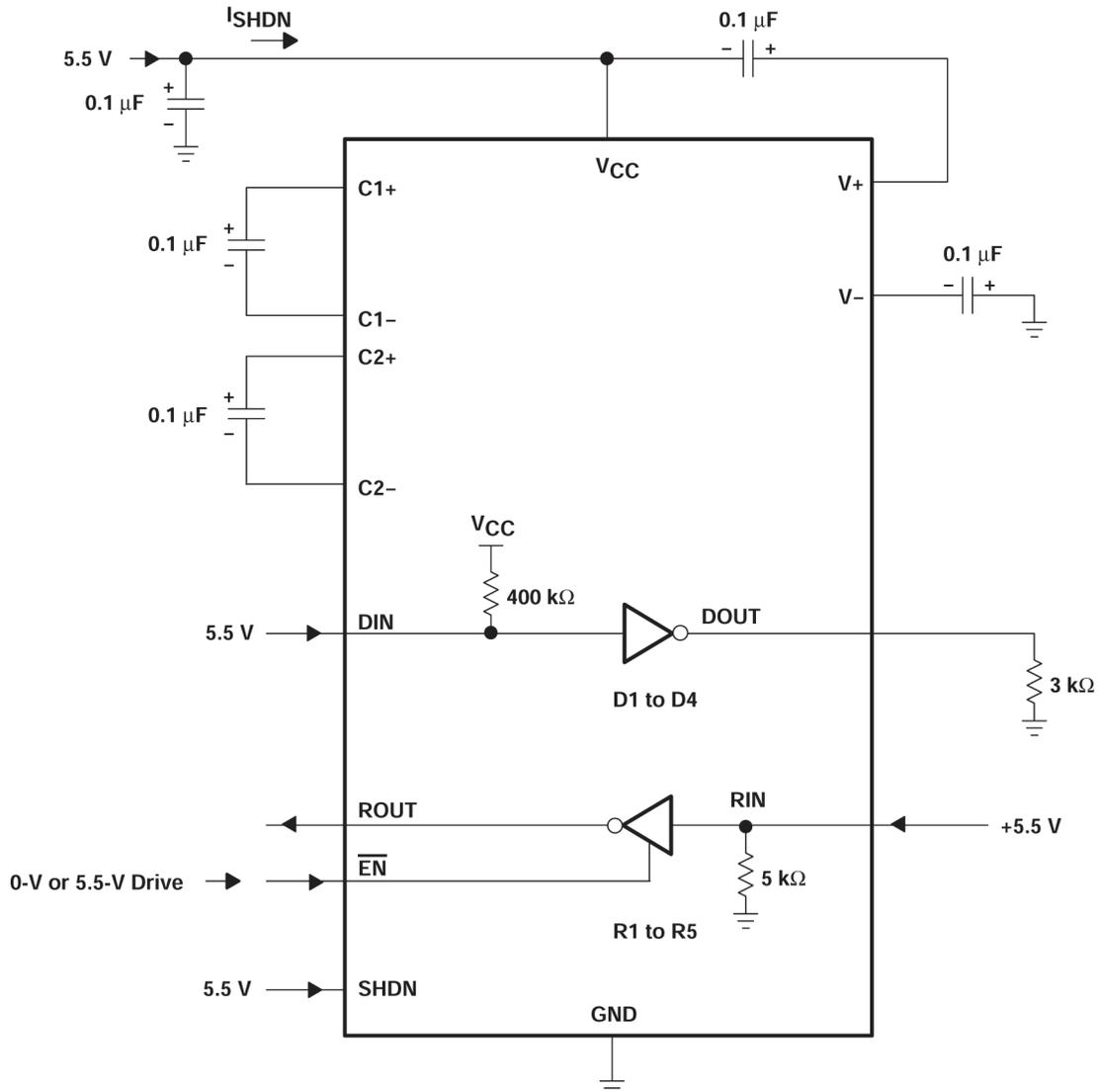
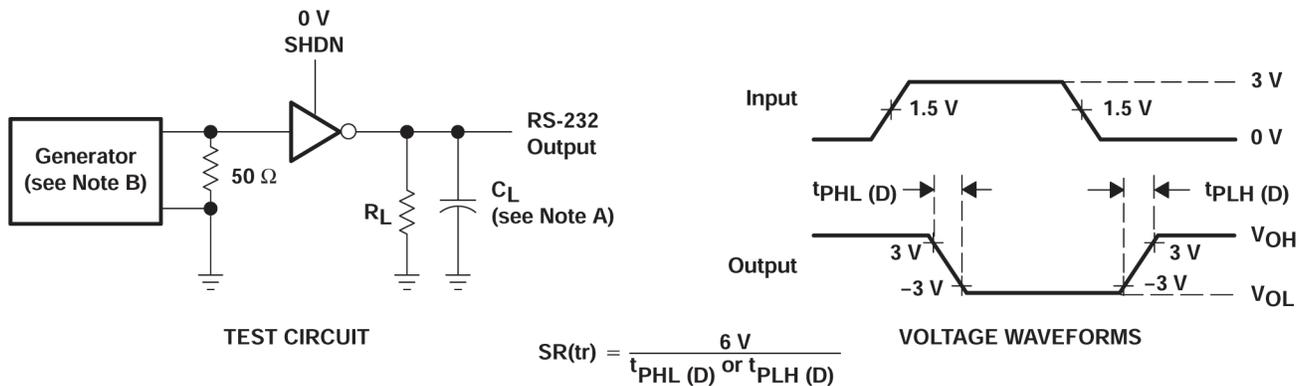


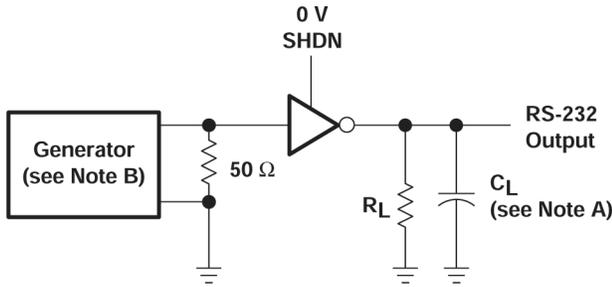
图 6-1. Shutdown Current Test Circuit



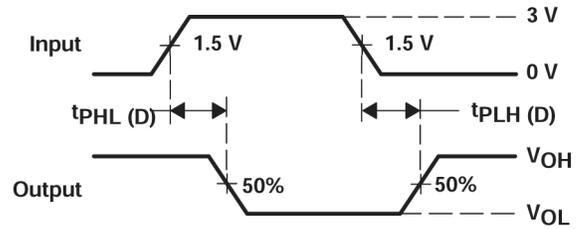
A. C_L includes probe and jig capacitance.

B. The pulse generator has the following characteristics: PRR = 120kbit/s, $Z_O = 50\Omega$, 50% duty cycle, $t_r \leq 10\text{ns}$, $t_f \leq 10\text{ns}$.

图 6-2. Driver Slew Rate and Propagation Delay Times



TEST CIRCUIT

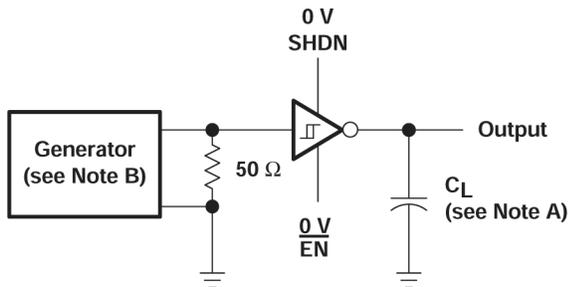


VOLTAGE WAVEFORMS

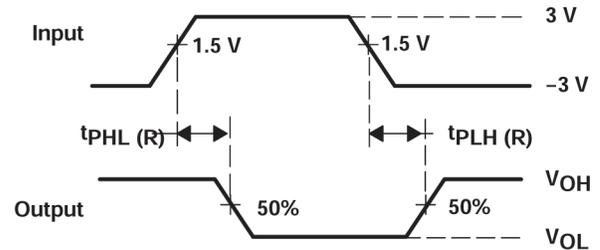
A. C_L includes probe and jig capacitance.

B. The pulse generator has the following characteristics: PRR = 120kbit/s, $Z_O = 50\Omega$, 50% duty cycle, $t_r \leq 10\text{ns}$, $t_f \leq 10\text{ns}$.

图 6-3. Driver Pulse Skew



TEST CIRCUIT

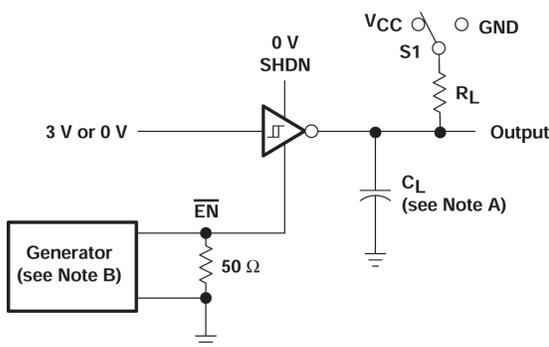


VOLTAGE WAVEFORMS

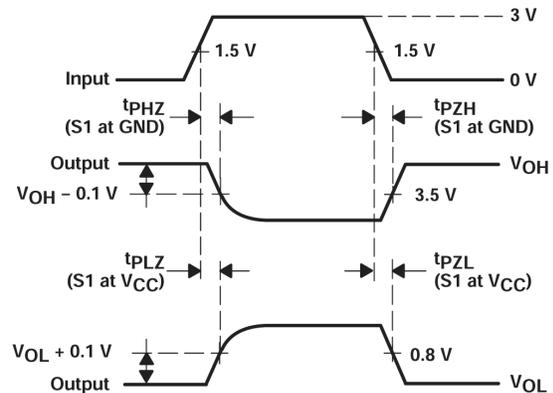
A. C_L includes probe and jig capacitance.

B. The pulse generator has the following characteristics: $Z_O = 50\Omega$, 50% duty cycle, $t_r \leq 10\text{ns}$, $t_f \leq 10\text{ns}$.

图 6-4. Receiver Propagation Delay Times



TEST CIRCUIT



VOLTAGE WAVEFORMS

A. C_L includes probe and jig capacitance.

B. The pulse generator has the following characteristics: $Z_O = 50\Omega$, 50% duty cycle, $t_r \leq 10\text{ns}$, $t_f \leq 10\text{ns}$.

C. t_{PLZ} and t_{PHZ} are the same as t_{dis} .

D. t_{PZL} and t_{PZH} are the same as t_{en} .

图 6-5. Receiver Enable and Disable Times

7 Device Functional Modes

表 7-1. Function Table

INPUTS ⁽¹⁾		DRIVER	RECEIVER	DEVICE STATUS
SHDN	EN			
L	L	All active	All active	Normal operation
L	H	All active	Z	Normal operation
H	X	Z	Z	Shutdown

(1) X = don't care, Z = high impedance

表 7-2. Function Table Each Driver

INPUTS ⁽¹⁾		OUTPUT DOUT	DRIVER STATUS
DIN	SHDN		
L	L	H	Normal operation
H	L	L	
X	H	Z	Powered off

(1) X = don't care, Z = high impedance

表 7-3. Function Table Each Receiver

INPUTS ⁽¹⁾		OUTPUT ROUT	RECEIVER STATUS
RIN	EN		
L	L	H	Normal operation
H	L	L	
X	H	Z	Powered off

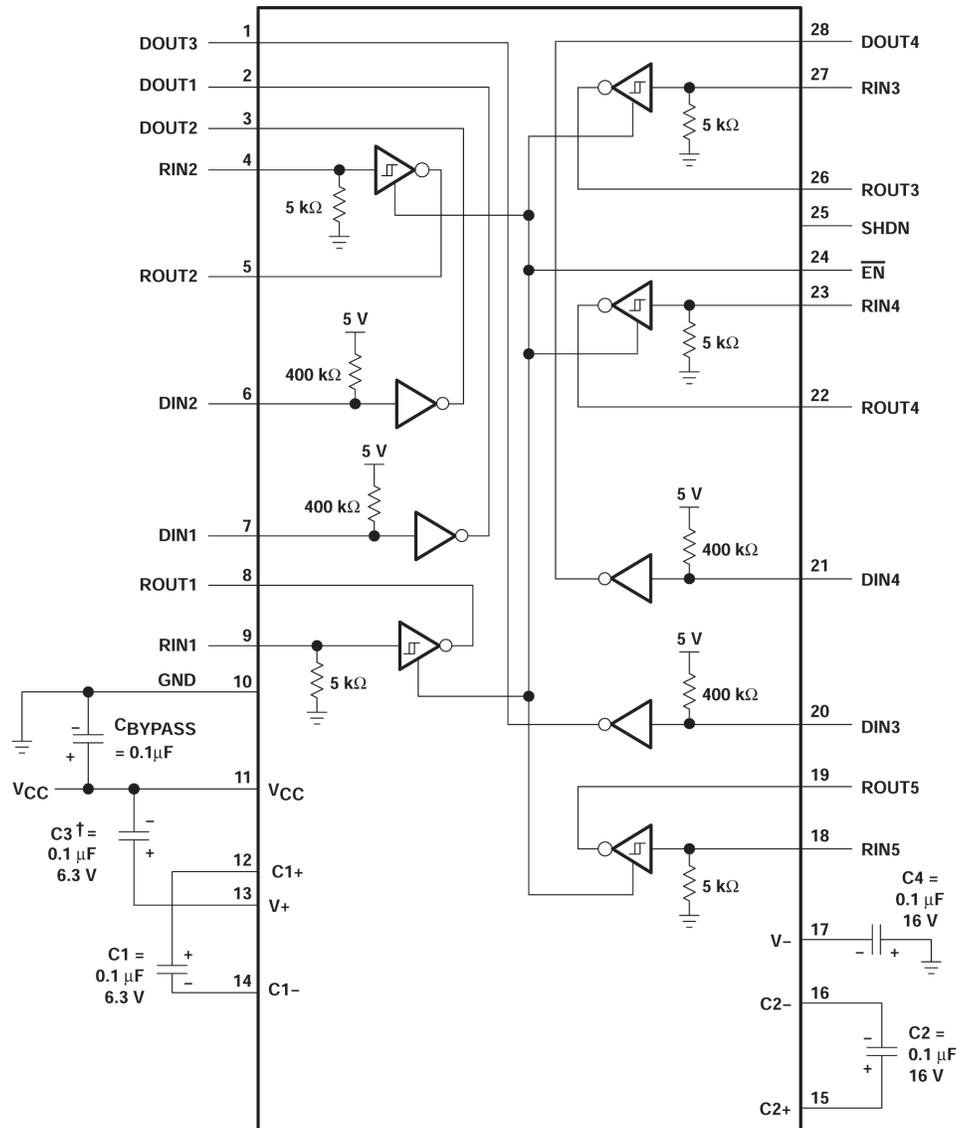
(1) X = don't care, Z = high impedance

8 Application and Implementation

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 Application Information



注

C3 can be connected to V_{CC} or GND.

- Resistor values shown are nominal.
- Nonpolarized ceramic capacitors are acceptable. If polarized tantalum or electrolytic capacitors are used, connect the capacitors as shown.

図 8-1. Typical Operating Circuit and Capacitor Values

8.1.1 Capacitor Selection

The capacitor type used for C1–C4 is not critical for proper operation. The MAX211 requires 0.1 μ F capacitors, although capacitors up to 10 μ F can be used without harm. Ceramic dielectrics are suggested for the 0.1 μ F capacitors. When using the minimum recommended capacitor values, make sure the capacitance value does not degrade excessively as the operating temperature varies. If in doubt, use capacitors with a larger (2 \times) nominal value. The capacitors' effective series resistance (ESR), which usually rises at low temperatures, influences the amount of ripple on V+ and V–.

Use larger capacitors (up to 10 μ F) to reduce the output impedance at V+ and V–.

Bypass V_{CC} to ground with at least 0.1 μ F. In applications sensitive to power-supply noise generated by the charge pumps, decouple V_{CC} to ground with a capacitor the same size as (or larger than) the charge-pump capacitors (C1–C4).

8.1.2 Electrostatic Discharge (ESD) Protection

Texas Instruments MAX211 devices have standard ESD protection structures incorporated on the pins to protect against electrostatic discharges encountered during assembly and handling. In addition, the RS232 bus pins (driver outputs and receiver inputs) of these devices have an extra level of ESD protection. Advanced ESD structures were designed to successfully protect these bus pins against ESD discharge of ± 15 kV when powered down.

8.1.3 ESD Test Conditions

ESD testing is stringently performed by TI, based on various conditions and procedures. Please contact TI for a reliability report that documents test setup, methodology, and results.

8.1.4 Human-Body Model

The Human-Body Model (HBM) of ESD testing is shown in [Fig 8-2](#). [Fig 8-3](#) shows the current waveform that is generated during a discharge into a low impedance. The model consists of a 100pF capacitor charged to the ESD voltage of concern and subsequently discharged into the DUT through a 1.5k Ω resistor.

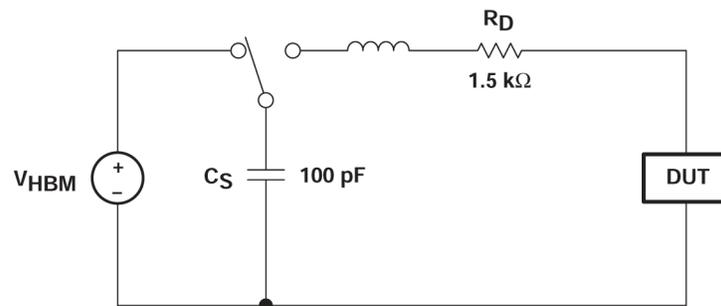


図 8-2. HBM ESD Test Circuit

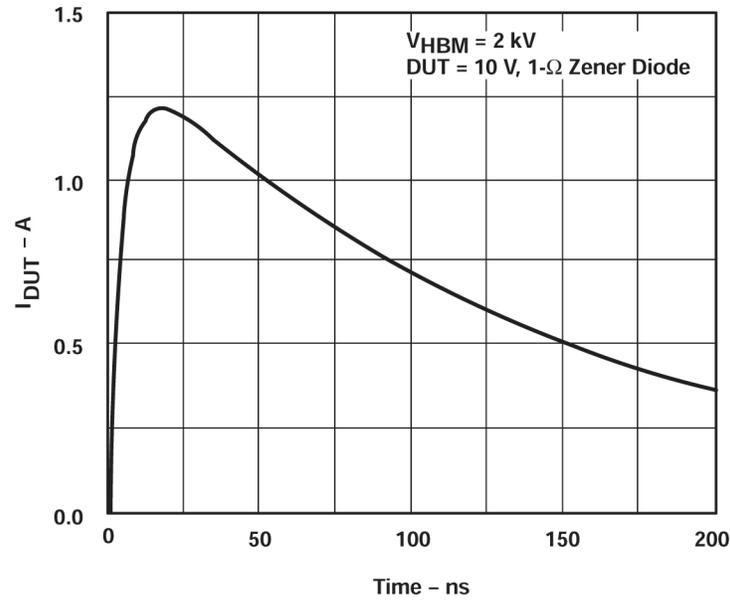


図 8-3. Typical HBM Current Waveform

8.1.5 Machine Model

The Machine Model (MM) ESD test applies to all pins, using a 200pF capacitor with no discharge resistance. The purpose of the MM test is to simulate possible ESD conditions that can occur during the handling and assembly processes of manufacturing. In this case, ESD protection is required for all pins, not just RS-232 pins. However, after PC board assembly, the MM test no longer is as pertinent to the RS-232 pins.

9 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.3 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (January 2004) to Revision F (July 2024)	Page
ドキュメント全体にわたって表、図、相互参照の採番方法を変更.....	1
Changed the Input voltage range for Receivers from $\pm 30V$ to $\pm 25V$ for the DB package in the <i>Absolute Maximum Ratings</i> and the <i>Recommended Operating Conditions</i>	4
Changed the Shutdown supply current for DB package TYP value from $1\mu A$ to $5\mu A$ <i>Electrical Characteristics</i>	5

11 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MAX211CDB	Obsolete	Production	SSOP (DB) 28	-	-	Call TI	Call TI	0 to 70	MAX211C
MAX211CDBR	Obsolete	Production	SSOP (DB) 28	-	-	Call TI	Call TI	0 to 70	MAX211C
MAX211CDW	Obsolete	Production	SOIC (DW) 28	-	-	Call TI	Call TI	0 to 70	MAX211C
MAX211CDWR	Active	Production	SOIC (DW) 28	1000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	MAX211C
MAX211CDWR.A	Active	Production	SOIC (DW) 28	1000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	MAX211C
MAX211IDB	Obsolete	Production	SSOP (DB) 28	-	-	Call TI	Call TI	-40 to 85	MAX211I
MAX211IDBR	Active	Production	SSOP (DB) 28	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	MAX211I
MAX211IDBR.A	Active	Production	SSOP (DB) 28	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	MAX211I
MAX211IDBRG4	Active	Production	SSOP (DB) 28	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	MAX211I
MAX211IDW	Obsolete	Production	SOIC (DW) 28	-	-	Call TI	Call TI	-40 to 85	MAX211I
MAX211IDWR	Active	Production	SOIC (DW) 28	1000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	MAX211I
MAX211IDWR.A	Active	Production	SOIC (DW) 28	1000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	MAX211I

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

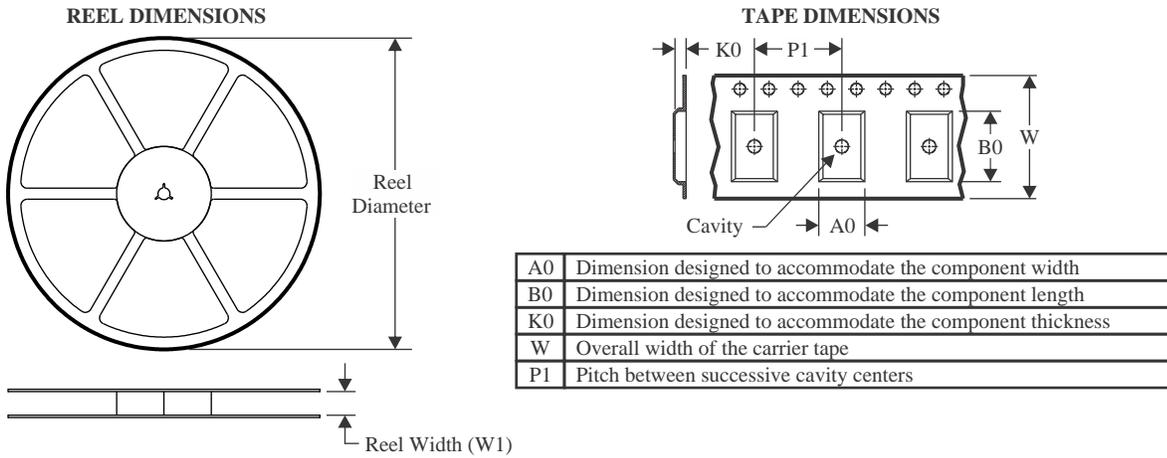
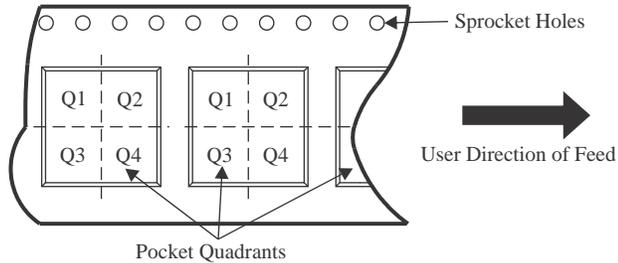
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MAX211CDWR	SOIC	DW	28	1000	330.0	32.4	11.35	18.67	3.1	16.0	32.0	Q1
MAX211IDBR	SSOP	DB	28	2000	330.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1
MAX211DWR	SOIC	DW	28	1000	330.0	32.4	11.35	18.67	3.1	16.0	32.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MAX211CDWR	SOIC	DW	28	1000	350.0	350.0	66.0
MAX211IDBR	SSOP	DB	28	2000	353.0	353.0	32.0
MAX211IDWR	SOIC	DW	28	1000	350.0	350.0	66.0

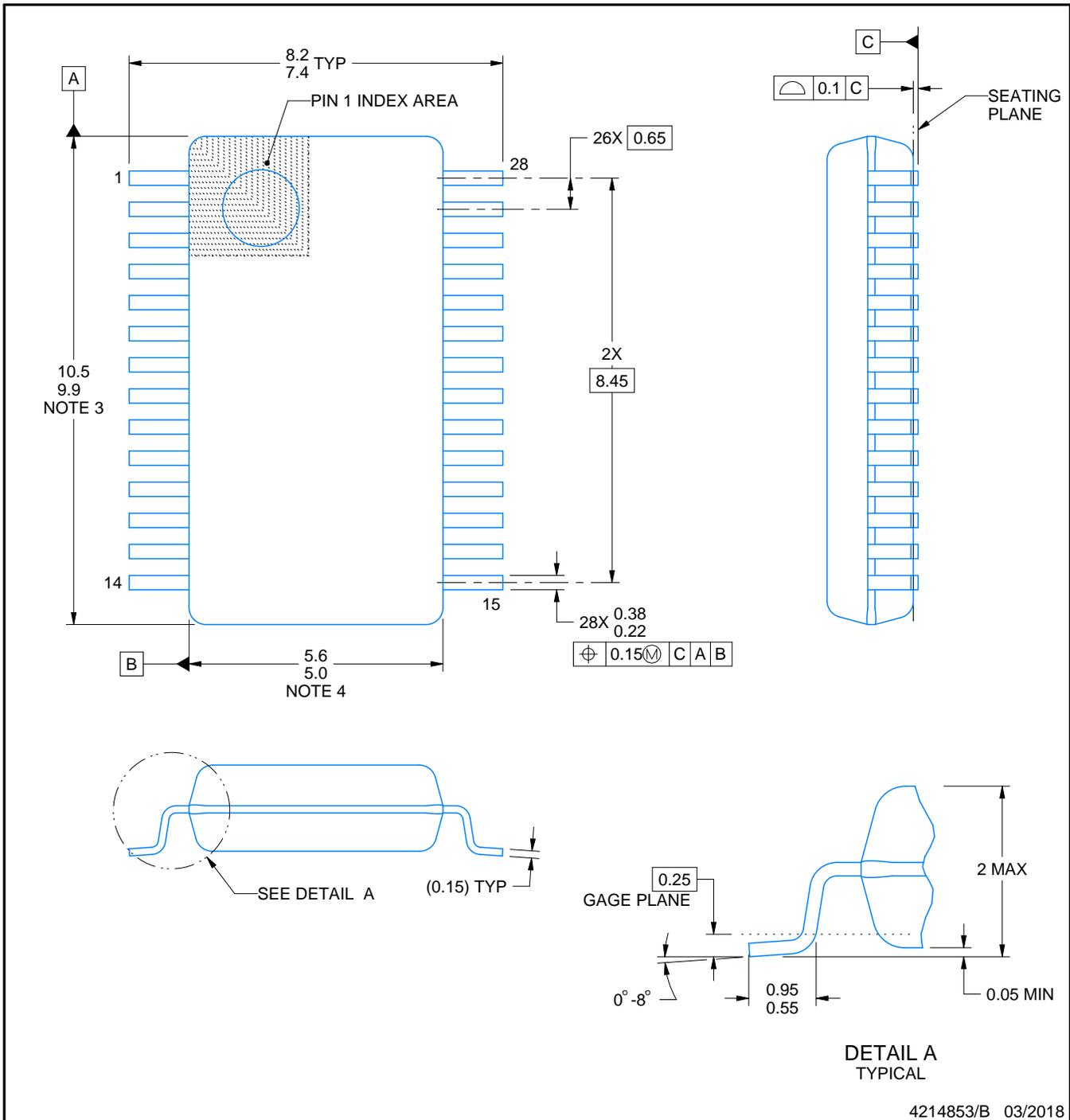
DB0028A



PACKAGE OUTLINE

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



4214853/B 03/2018

NOTES:

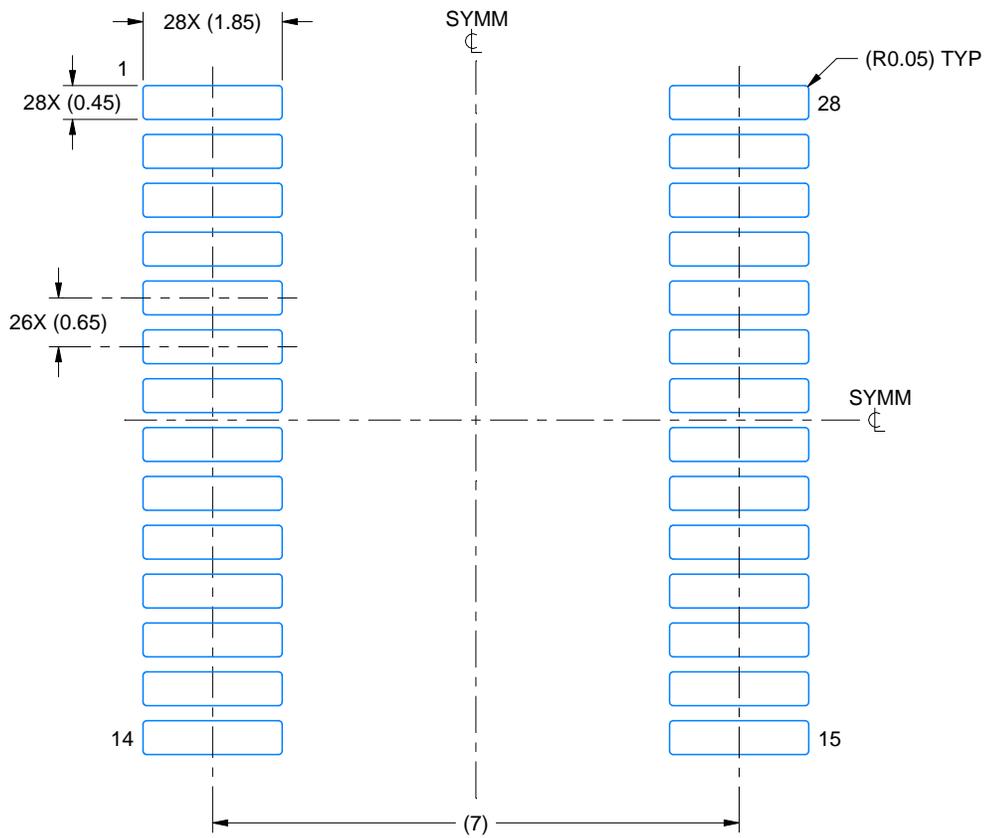
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-150.

EXAMPLE BOARD LAYOUT

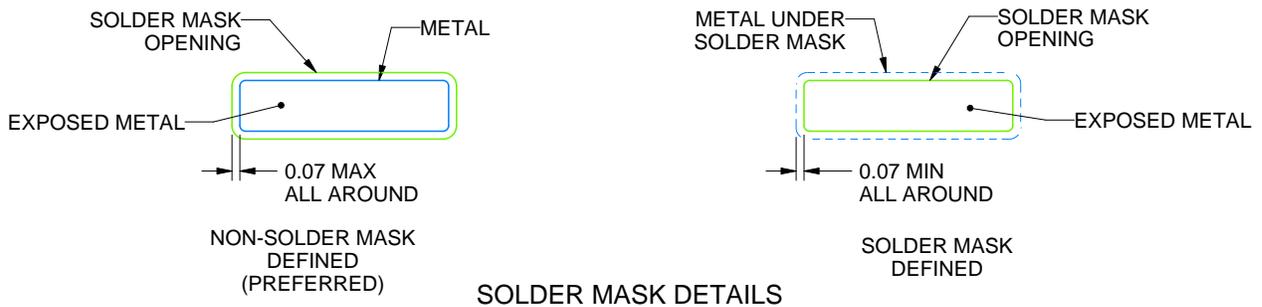
DB0028A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4214853/B 03/2018

NOTES: (continued)

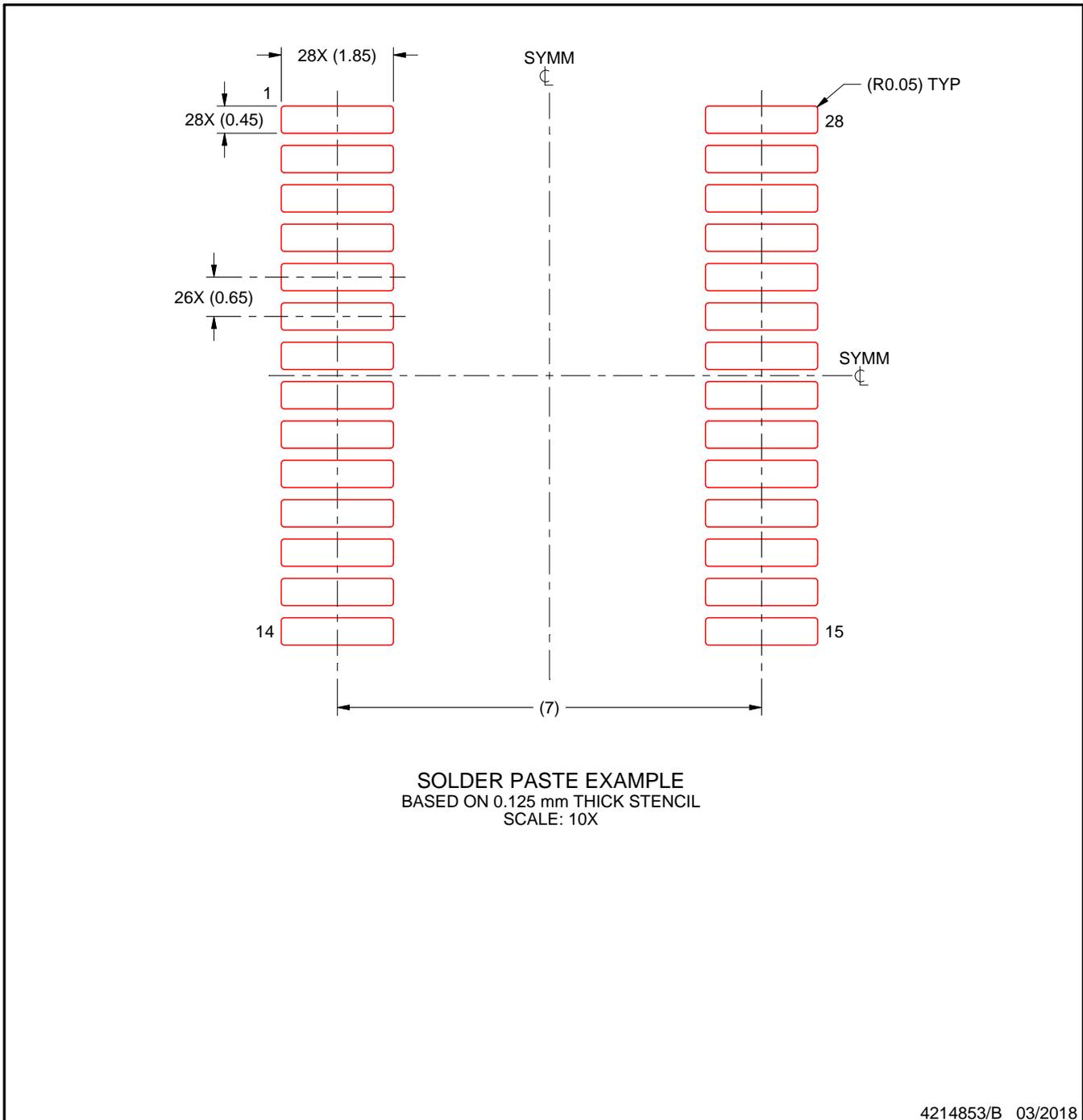
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DB0028A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE

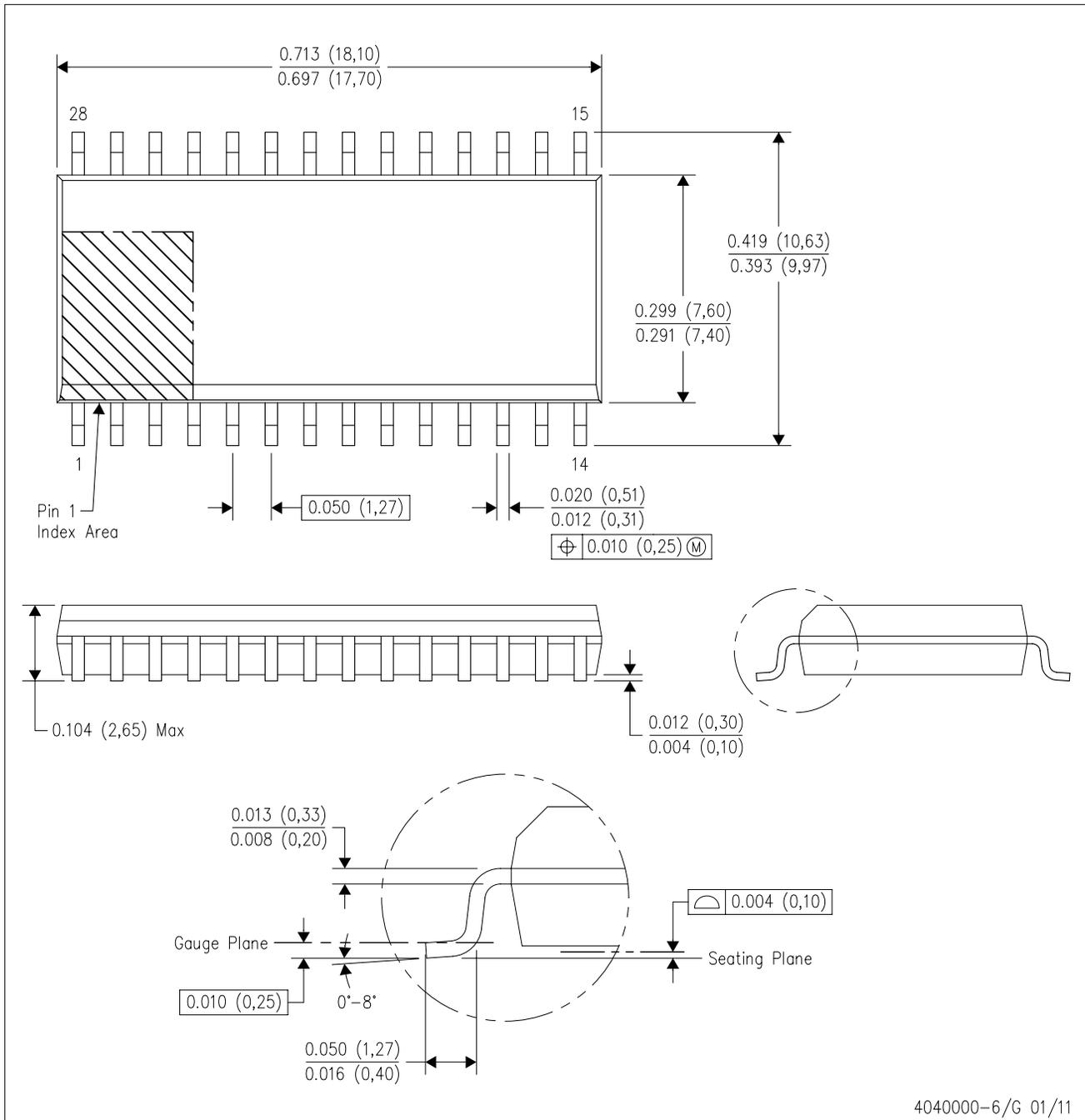


NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DW (R-PDSO-G28)

PLASTIC SMALL OUTLINE



4040000-6/G 01/11

- NOTES:
- All linear dimensions are in inches (millimeters). Dimensioning and tolerancing per ASME Y14.5M-1994.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - Falls within JEDEC MS-013 variation AE.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月