

MSPM0L2116/7 および MSPM0L1126/7 ミックスド シグナル マイコン

1 特長

- コア
 - Arm® 32 ビット Cortex®-M0+ CPU、メモリ保護ユニット付き、最高 32MHz の周波数
- 動作特性
 - 拡張動作温度範囲: -40°C ~ 最高 125°C
 - 広い電源電圧範囲: 1.62V ~ 3.6V
- メモリ
 - 最大 128KB のフラッシュメモリ、誤り訂正符号 (ECC) 付き
 - 12KB の SRAM (ECC またはパリティ付き)
- ユーザー インターフェイス
 - 最大 4×48 および 8×44 の LCD ディスプレイをサポートする超低消費電力セグメント LCD コントローラ
- 高性能アナログ パリフェラル
 - 最大 26 の外部チャネルを持つ 12 ビット 1.6Mps A/D コンバータ (ADC)
 - 1.4V または 2.5V の構成可能な内部共有電圧リファレンス (VREF)
 - 8 ビット リファレンス電圧 DAC を内蔵したコンパレータ (COMP)
 - 温度センサ内蔵
- 最適化された低消費電力モード
 - RUN: 98µA/MHz (CoreMark)
 - SLEEP: 1.3mA (32MHz 時)
 - STOP: 403µA (4MHz 時)
 - スタンバイ 1.6µA、SRAM、およびレジスタを完全に保持
 - SHUTDOWN: I/O ウェークアップ機能付き 81nA
- インテリジェント デジタル パリフェラル
 - 3 チャネル DMA コントローラ
 - 15 チャネルのイベント ファブリック信号システム
 - 最大 8 つのタイマで最大 16 の PWM 出力をサポート、7 つは STANDBY モードまで動作可能
 - デッドバンドと最大 64MHz のタイマ周波数を備えた 1 つの 16 ビットの高度なタイマ
 - 1 つの 16 ビット汎用タイマ、4 つのキャプチャ / コンパレータを搭載
 - 2 つの 16 ビット汎用タイマ、2 つのキャプチャ / コンパレータを搭載します
 - 4 つの 16 ビット ベーシック タイマ
 - ウィンドウ付きウォッチドッグ タイマ (WWDT)
 - 独立型ウォッチドッグ タイマ (IWDT)
- 通信インターフェイス
 - 最大 3 つの UART モジュール、1 つは LIN、IrDA、DALI、スマートカード、マンチェスターをサポートします
 - SMBus/PMBus と STOP モードからのウェークアップをサポートする最大 2 つの I²C モジュール、最大 FM+ (1Mbps) をサポートします
 - 最大 16Mbps をサポートする最大 2 つの SPI モジュール
- クロック システム
 - -2.1% から 1.6% の精度の 32MHz 内部発振器 (SYSOSC)
 - ±3% 精度の 32kHz 内部発振器 (LFOSC)
 - 外部 4MHz~32MHz 水晶発振器 (HFXT)
 - 外部 32kHz 水晶発振器 (LFXT)
 - 外部低周波数 (LF) と高周波 (HF) デジタル クロック入力
 - デジタル クロック出力
- データの整合性と暗号化
 - 巡回冗長検査 (CRC-16)
 - GCM/GMAC、CCM/CBC-MAC、CBC、CTR をサポートする AES アクセラレータ
 - 1 つの 256 ビット AES キーまたは 2 つの 128 ビット AES キーを対象とするセキュア キー ストレージ
- 柔軟な I/O 機能
 - 最大 60 個の合計 GPIO
 - 2 つの 5V 許容オープンドレイン IO
- 開発サポート
 - 2 ピン シリアル ワイヤ デバッグ (SWD)
- パッケージオプション
 - 64 ピン LQFP (PM)
 - 48 ピン LQFP (PT)、VQFN (RGZ)
 - 32 ピン VQFN (RHB)
 - 28 ピン VSSOP (DGS28)、WQFN-28 (RUY)
 - 24 ピン VQFN (RGE)
- ファミリー メンバ
 - MSPM0L2117: 128KB のフラッシュ、12KB の RAM、LCD
 - MSPM0L2116: 64KB のフラッシュ、12KB の RAM、LCD
 - MSPM0L1127: 128KB のフラッシュ、12KB の RAM
 - MSPM0L1126: 64KB のフラッシュ、12KB の RAM
- 開発キットとソフトウェア (ツールとソフトウェアも参照)
 - LP-MSPM0L2117 LaunchPad™ 開発キット
 - MSP ソフトウェア開発キット (SDK)



2 アプリケーション

- バッテリ充電 / 管理
- 電源と電力供給
- パーソナル エレクトロニクス
- ビル セキュリティと防火

- ネットワーク接続の周辺機器とプリンタ
- グリッド インフラ
- スマートメーター
- 通信モジュール
- 医療 / ヘルスケア
- 照明器具

3 説明

MSPM0L2116/7 および MSPM0L1126/7 マイコン(MCU)は、高集積で、超低消費電力の 32 ビット マイコン ファミリである MSPM0 MCU シリーズに属します。このマイクロコントローラは Arm® Cortex® -M0+ 32 ビット コア プラットフォームを基礎としており、最大 32MHz 周波数で動作します。コスト最適化されたこれらの MCU は高性能アナログ ペリフェラルを統合しており、-40°C~125°Cの拡張温度範囲をサポートしており、1.62V~3.6V の電源電圧で動作します。

MSPM0L2116/7 および MSPM0L1126/7 デバイスは、最大 128KB の組込みフラッシュ プログラム メモリ (ECC (誤り訂正符号) 内蔵)、最大 12KB の SRAM (ECC およびパリティ保護付き) を搭載しています。これらの MCU は -2.1% ~ +1.6% の精度の高速オンチップ発振器を内蔵しているため、外部水晶振動子は不要です。

超低消費電力のセグメント LCD コントローラ (MSPM0L2116/7 デバイス上) は、さまざまなマルチプレクサおよびバイアス構成で最大 52 ピンの LCD ガラスの駆動をサポートし、低コストのディスプレイを実現できます。

柔軟性の高いサイバーセキュリティ イネーブラを使用して、セキュア ブート、IP 保護 (実行専用メモリ)、キー ストレージなどをサポートできます。さまざまな 128/256 ビット AES 対称暗号モード用に、ハードウェア アクセラレーションが提供されています。

追加機能には、3 チャネル DMA、CRC-16 アクセラレータ、各種の高性能アナログ ペリフェラル (電圧リファレンスとして VDD を含む 1 つの 12 ビット 1.6Msps ADC、1 つの 8 ビット リファレンス DAC 付きコンパレータ、1 つのオンチップ温度センサなど) が含まれます。これらのデバイスは、デッドバンド付き最大 64MHz のタイマ周波数を持つ 1 つの 16 ビット 高度タイマ、3 つの 16 ビット汎用タイマ、4 つの基本タイマ、1 つのウィンドウ付きウォッチドッグ タイマ、各種通信ペリフェラル (最大で 3 つの UART、2 つの SPI、2 つの I2C をサポート) などのインテリジェントなデジタル ペリフェラルも備えています。これらの通信ペリフェラルは LIN、IrDA、DALI、マンチェスター、スマート カード、SMBus、PMBus プロトコルをサポートしています。

テキサス インストルメンツの MSPM0 低消費電力 MCU ファミリは、各種のアナログおよびデジタル回路を内蔵したデバイスで構成されているため、お客様はプロジェクトのニーズを満たす MCU を見つけることができます。MSPM0 MCU ファミリは、ARM Cortex-M0+ プラットフォームと包括的な超低消費電力のシステム アーキテクチャを組み合わせたもので、システム設計者は性能向上と消費電力低減を同時に実現できます。

MSPM0L2116/7 および MSPM0L1126/7 MCU は、広範囲にわたるハードウェアおよびソフトウェアのエコシステムによってサポートされており、リファレンス デザインやコード サンプルによって設計を迅速に開始できます。開発キットには、購入可能な LaunchPad が含まれています。また、テキサス・インストルメンツは無償の MSP ソフトウェア開発キット (SDK) も提供しており、Code Composer Studio™ IDE デスクトップのコンポーネントとして利用できます。また、TI Resource Explorer ではクラウド バージョンを利用できます。MSPM0 MCU には、広範囲にわたるオンライン資料、MSP Academy によるトレーニング、TI E2E™ サポート フォーラムによるオンライン サポートも用意されています。

モジュールの詳細については、『MSPM0 L シリーズ 32MHz マイクロコントローラ テクニカル リファレンス マニュアル』を参照してください。

注意

電氣的な過剰ストレスや、データやコード メモリの不安定化を防止するために、デバイス レベルの ESD 仕様に従って、システム レベルの ESD 保護を適用する必要があります。詳細については、『MSP430™ のシステム レベルの ESD 考慮事項』を参照してください。このアプリケーション ノートに記載されている原則は、MSPM0 MCU に適用されます。

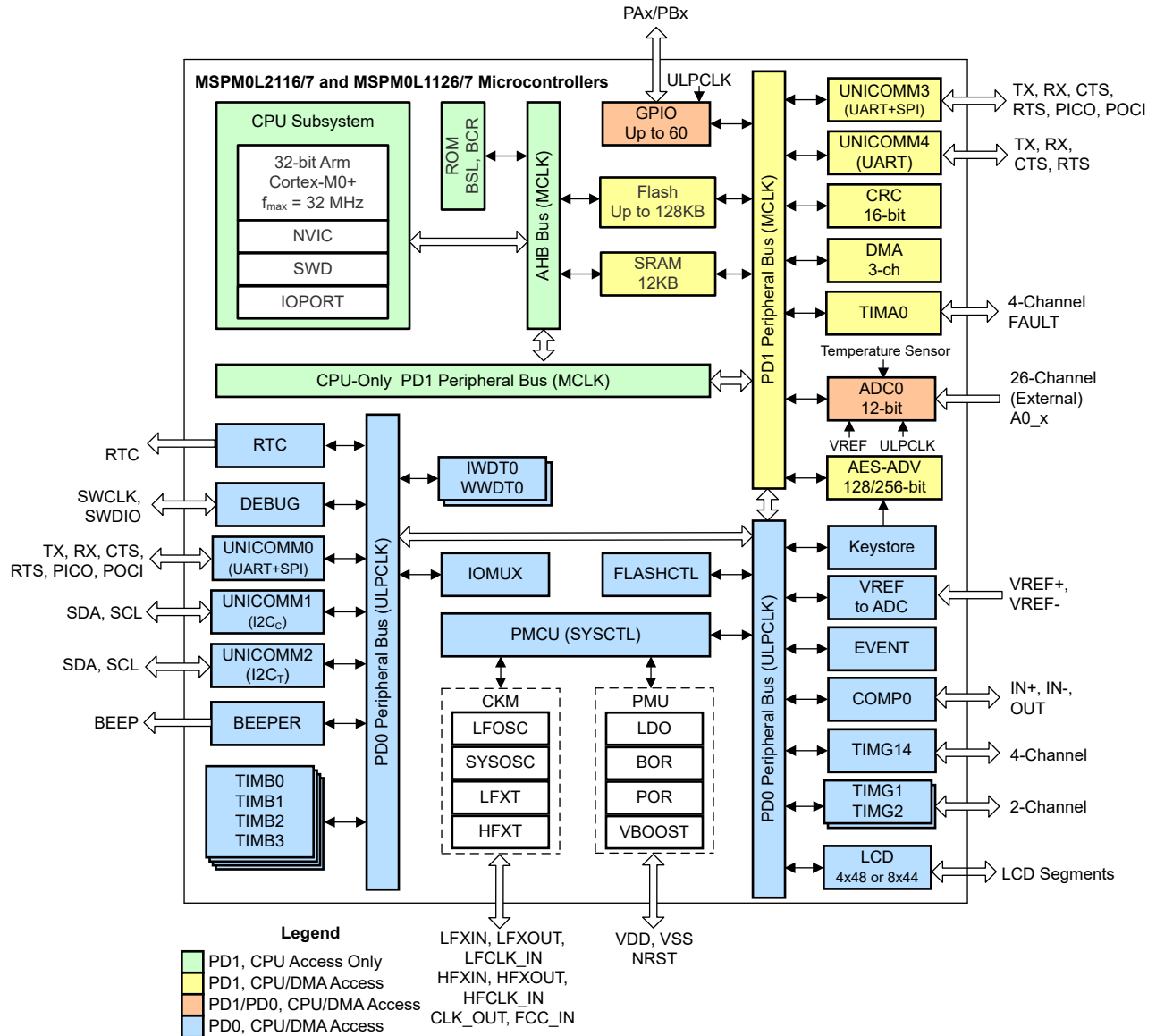
表 3-1. パッケージ情報

部品番号	パッケージ	パッケージ サイズ
MSPM0L2117SPMR	PM (LQFP, 64)	12mm × 12mm
MSPM0L2116SPMR		
MSPM0L1127SPMR		
MSPM0L1126SPMR		
MSPM0L2117SPTR	PT (LQFP, 48)	9mm × 9mm
MSPM0L2116SPTR		
MSPM0L1127SPTR		
MSPM0L1126SPTR		
MSPM0L2117SRGZR	RGZ (VQFN, 48)	7mm × 7mm
MSPM0L2116SRGZR		
MSPM0L1127SRGZR		
MSPM0L1126SRGZR		
MSPM0L2117SRHBR	RHB (VQFN, 32)	5mm × 5mm
MSPM0L2116SRHBR		
MSPM0L1127SRHBR		
MSPM0L1126SRHBR		
MSPM0L2117S28DGSR	DGS (VSSOP, 28)	7.1mm × 4.9mm
MSPM0L2116S28DGSR		
MSPM0L1127SDGS28R		
MSPM0L1126SDGS28R		
MSPM0L2117SRUYR	RUY (WQFN, 28)	4mm × 4mm
MSPM0L2116SRUYR		
MSPM0L1127SRUYR		
MSPM0L1126SRUYR		
MSPM0L2117SRGER	RGE (VQFN, 24)	4mm × 4mm
MSPM0L2116SRGER		
MSPM0L1127SRGER		
MSPM0L1126SRGER		

4 機能ブロック図

MSPM0L2116/7 および MSPM0L1126/7 のブロック図に、機能ブロック図を示します。

図 4-1. MSPM0L2116/7 および MSPM0L1126/7 ブロック図



目次

1 特長	1	9.8 フラッシュ メモリ	66
2 アプリケーション	2	9.9 SRAM	67
3 説明	2	9.10 GPIO	67
4 機能ブロック図	4	9.11 IOMUX	67
5 デバイスの比較	6	9.12 ADC	67
6 ピン構成および機能	7	9.13 温度センサ	68
6.1 ピン配置図	7	9.14 LFSS	68
6.2 ピン属性	12	9.15 IWDI	69
6.3 信号の説明	24	9.16 RTC_B	69
7 未使用ピンの接続	36	9.17 VREF	70
8 仕様	37	9.18 COMP	71
8.1 絶対最大定格	37	9.19 セキュリティ	72
8.2 ESD 定格	37	9.20 AESADV	72
8.3 推奨動作条件	37	9.21 CRC	73
8.4 熱に関する情報	38	9.22 キーストア	73
8.5 電源電流特性	40	9.23 UNICOMM (UART/I ² C/SPI)	73
8.6 電源シーケンス	41	9.24 WWDT	75
8.7 フラッシュ メモリ の特性	42	9.25 タイマ (TIMx)	76
8.8 タイミング特性	43	9.26 LCD	77
8.9 クロック仕様	44	9.27 デバイスのアナログ接続	78
8.10 デジタル IO	46	9.28 入力 / 出力の回路図	79
8.11 アナログ マルチプレクサ VBOOST	48	9.29 DEBUGSS	80
8.12 ADC	48	9.30 シリアル ワイヤ デバッグ インターフェイス	80
8.13 温度センサ	50	9.31 ブートストラップ ローダ (BSL)	80
8.14 VREF	51	9.32 デバイス ファクトリ定数	81
8.15 コンパレータ (COMP)	51	9.33 識別	82
8.16 LCD	52	10 アプリケーション、実装、およびレイアウト	83
8.17 I2C	54	10.1 代表的なアプリケーション	83
8.18 SPI	55	11 デバイスおよびドキュメントのサポート	84
8.19 UART	57	11.1 入門と次のステップ	84
8.20 TIMx	58	11.2 デバイスの命名規則	84
8.21 エミュレーションおよびデバッグ	58	11.3 ツールとソフトウェア	85
9 詳細説明	59	11.4 ドキュメントのサポート	85
9.1 CPU	59	11.5 サポート・リソース	86
9.2 動作モード	59	11.6 商標	86
9.3 パワー マネージメント ユニット (PMU)	61	11.7 静電気放電に関する注意事項	86
9.4 クロック モジュール (CKM)	62	11.8 用語集	86
9.5 DMA のトリガの割り当て	62	12 改訂履歴	86
9.6 イベント	63	13 メカニカル、パッケージ、および注文情報	87
9.7 メモリ	64	13.1 メカニカル データ	87

5 デバイスの比較

表 5-1. デバイス比較表

デバイス名 ^{(1) (2)}	フラッシュ/ SRAM (KB)	ADC チャンネル	LCD セグメント	TIMA/ TIMG/ TIMB	GPIO	COMP	パッケージ ⁽³⁾
MSPM0L2117SPMR	128 / 12	25	4 x 48	1 / 3 / 4	60	1	64 LQFP (12mm x 12mm)
MSPM0L2116SPMR	64 / 12		8 x 44				
MSPM0L1127SPMR	128 / 12		-				
MSPM0L1126SPMR	64 / 12		-				
MSPM0L2117SPTR	128 / 12	21	4 x 34	1 / 3 / 4	44	1	48 LQFP (9mm x 9mm)
MSPM0L2116SPTR	64 / 12		8 x 30				
MSPM0L1127SPTR	128 / 12		-				
MSPM0L1126SPTR	64 / 12		-				
MSPM0L2117SRGZR	128 / 12	21	4 x 34	1 / 3 / 4	44	1	48 VQFN (7mm x 7mm)
MSPM0L2116SRGZR	64 / 12		8 x 30				
MSPM0L1127SRGZR	128 / 12		-				
MSPM0L1126SRGZR	64 / 12		-				
MSPM0L2117SRHBR	128 / 12	14	4 x 19	1 / 3 / 4	28	1	32 VQFN(5mm x 5mm)
MSPM0L2116SRHBR	64 / 12		8 x 15				
MSPM0L1127SRHBR	128 / 12		-				
MSPM0L1126SRHBR	64 / 12		-				
MSPM0L2117S28DGSR	128 / 12	12	4 x 16	1 / 3 / 4	24	1	28 VSSOP (7.1mm x 4.9mm)
MSPM0L2116S28DGSR	64 / 12		8 x 14				
MSPM0L1127S28DGSR	128 / 12		-				
MSPM0L1126S28DGSR	64 / 12		-				
MSPM0L2117SRUYR	128 / 12	13	4 x 15	1 / 3 / 4	24	1	28 WQFN(4mm x 4mm)
MSPM0L2116SRUYR	64 / 12		8 x 11				
MSPM0L1127SRUYR	128 / 12		-				
MSPM0L1126SRUYR	64 / 12		-				
MSPM0L2117SRGER	128 / 12	9	4 x 10	1 / 3 / 4	20	1	24 VQFN (4mm x 4mm)
MSPM0L2116SRGER	64 / 12		8 x 6				
MSPM0L1127SRGER	128 / 12		-				
MSPM0L1126SRGER	64 / 12		-				

- (1) 提供中の全デバイスに関する最新の部品、パッケージ、および注文情報については、「付録:パッケージ オプション」または [TI Web サイト](#) を参照してください。
- (2) デバイス認定:
- S = -40°C ~ 125°C
- (3) ここに記載されているサイズは概略です。公差を含めたパッケージの寸法については、「メカニカル データ」を参照してください。

GUID-E56F5F01-75F2-4528-95AC-7F9BDDD1A50F/GUID-89C4BA84-CF85-4E51-A101-5BC5CF5A13CF

6 ピン構成および機能

[システム構成ツール](#) は、ピンの多重化およびピン設定を容易にするための初期化コードを有効にしたり、構成したり、生成するグラフィカル インターフェイスを提供します。データシートに示されているピン配置図は、デバイスのピン配置を簡素化するために、主要なペリフェラル機能、内蔵デバイス機能の一部、使用可能なクロック信号を示しています。

ピンの機能の詳細については、「ピンの属性」および「信号の説明」セクションを参照してください。

6.1 ピン配置図

注

各パッケージ オプションの完全なピン構成および機能については、[セクション 6.2](#) および [セクション 6.3](#) を参照してください。

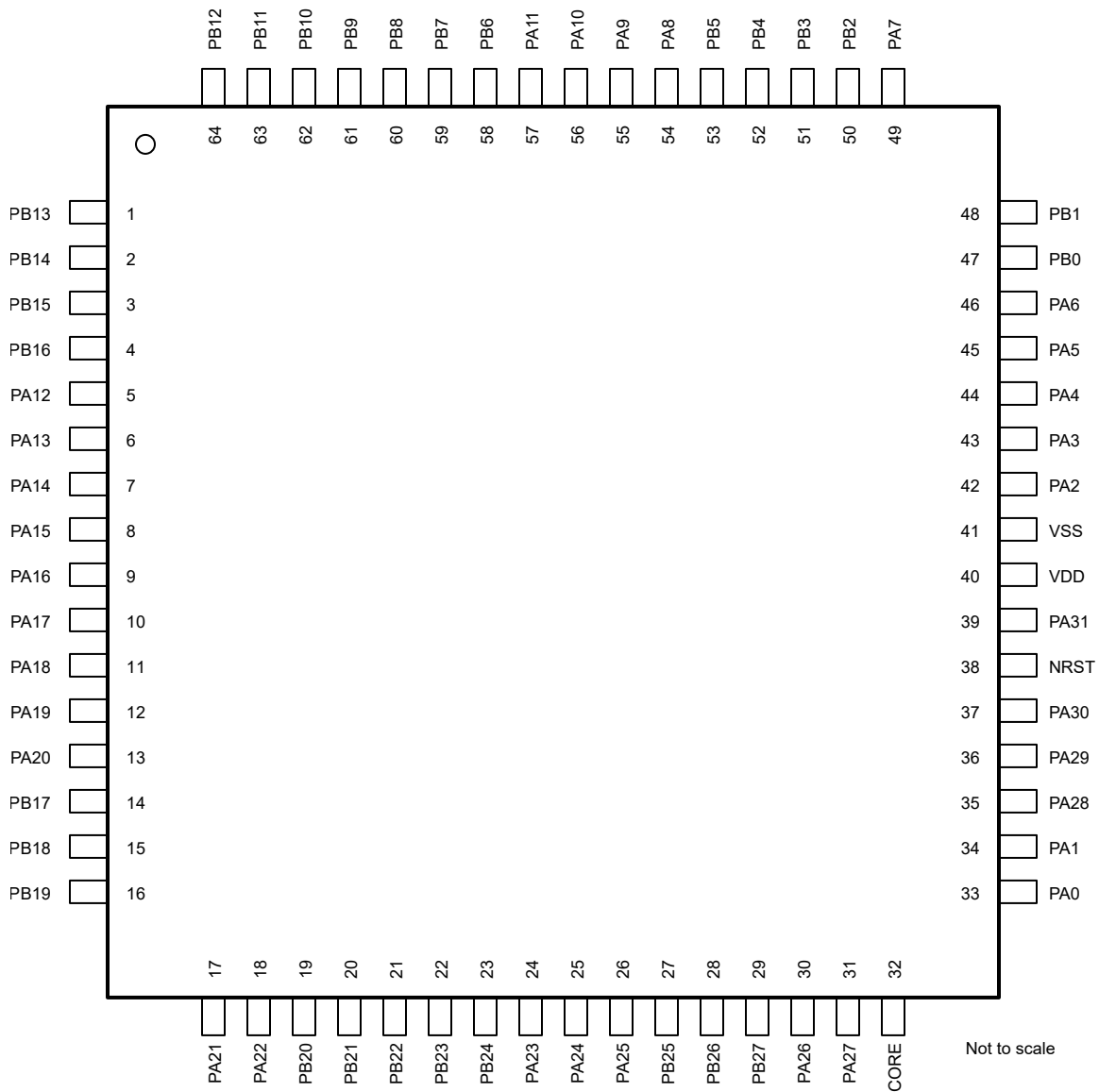


図 6-1. 64 ピンの PM (LQFP) パッケージ

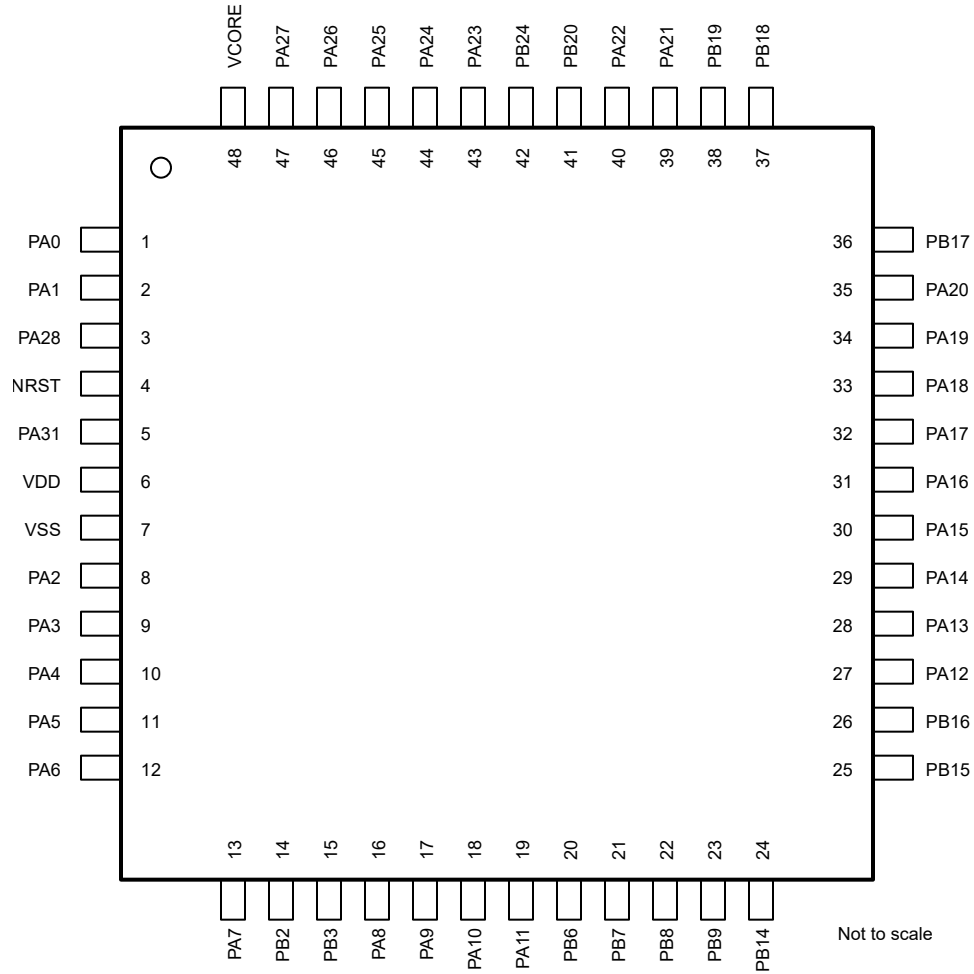


図 6-3. 48 ピンの PT (LQFP) パッケージ

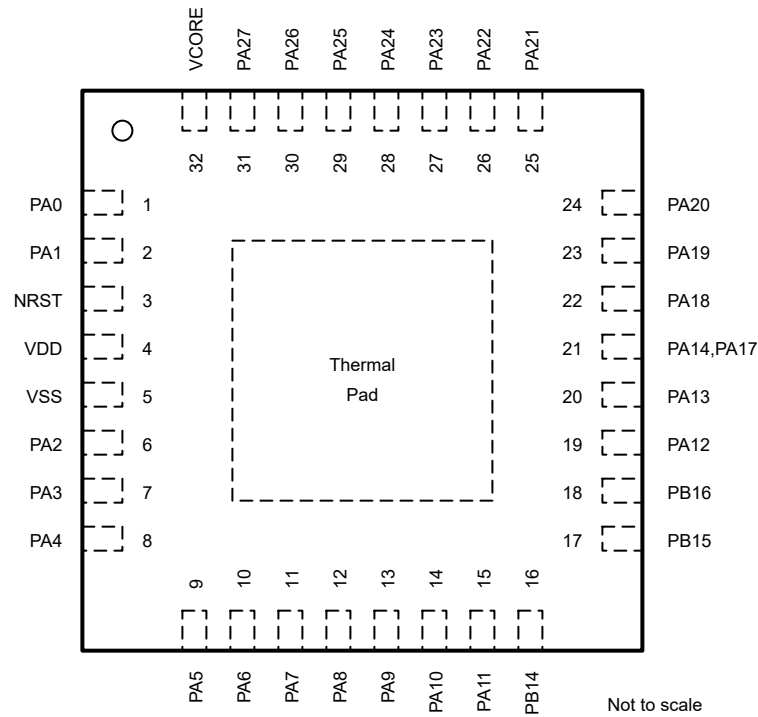


図 6-4. 32 ピンの RHB (VQFN) パッケージ

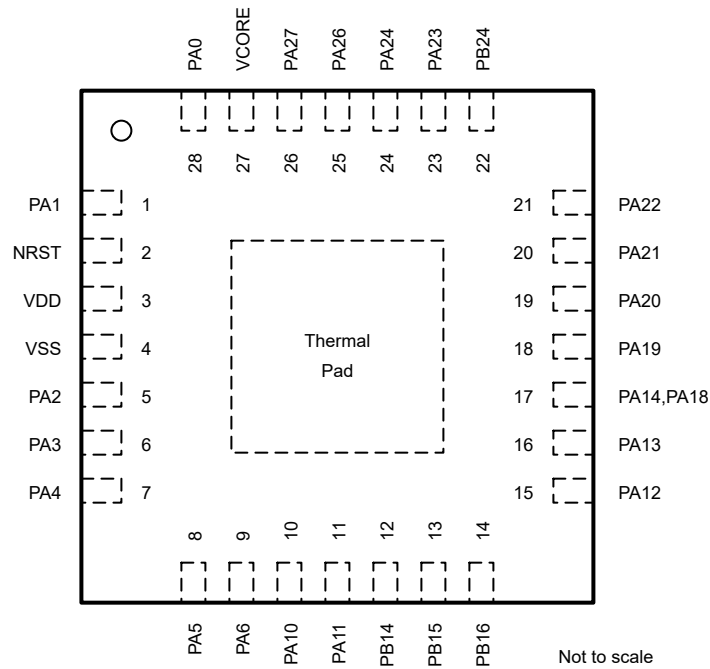


図 6-5. 28 ピンの RUY (WQFN) パッケージ

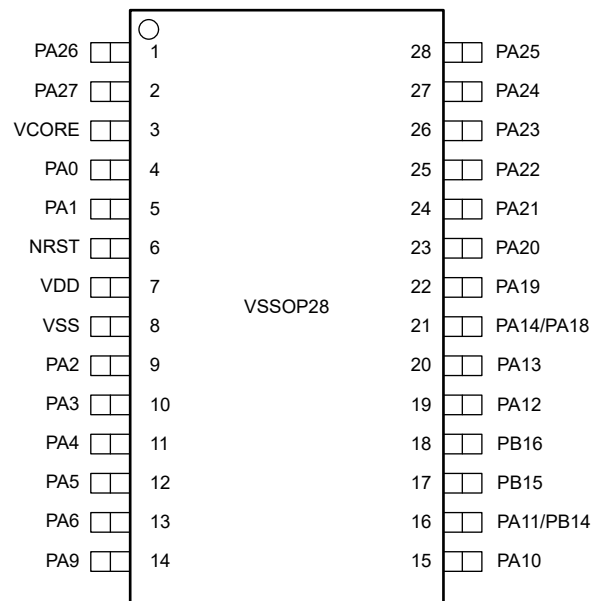


図 6-6. 28 ピン DGS28 (VSSOP) パッケージ

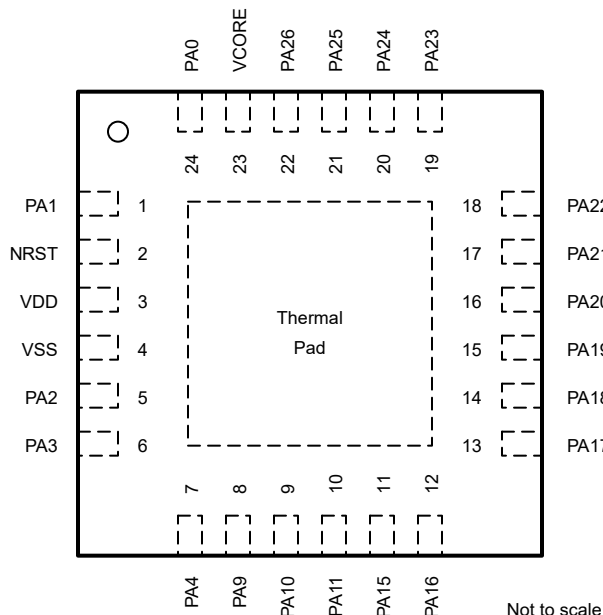


図 6-7. 24 ピンの RGE (VQFN) パッケージ

6.2 ピン属性

次の表に、各デバイス パッケージの各ピンで利用可能な機能を示します。

注

デバイス上の各デジタル I/O は、専用のピン制御管理レジスタ (PINCMx) に割り当てられており、ユーザーが PINCM.PF 制御ビットを使って必要なピン機能を設定できます。

デバイス上の各デジタル I/O は、専用のピン制御管理レジスタ (PINCMx) に割り当てられており、ユーザーが PINCM.PF 制御ビットを使って必要なピン機能を設定できます。IOMUX は、IOMUX による 1 つのデジタル機能をピンに同時に接続することのみをサポートしています。IOMUX 以外の管理機能 (アナログ接続など) をピンで使うことを想定している場合、IOMUX の PINCM.PF と PINCM.PC を 0 に設定することをお勧めします。ただし、IOMUX 非管理信号 (アナログ入力、WAKE 入力など) は、IOMUX 管理対象のデジタル機能がピン上で有効化されると同時に、機能間に競合がない限り、ピン上で有効化できます。この場合、各ピンでイネーブルされる機能間に競合がないことを設計者が確認する必要があります。

表 6-1. IO タイプ別のデジタル IO 機能

バッファのタイプ	反転制御	駆動能力制御	ヒステリシス制御	プルアップ抵抗	プルダウン抵抗	ウェークアップロジック
LDIO (低駆動)	Y			Y	Y	
ウェーク付き LDIO (低駆動)	Y			Y	Y	Y
SDIO (標準駆動)	Y			Y	Y	
ウェーク付き SDIO (標準駆動)	Y			Y	Y	Y
HDIO (高駆動)	Y			Y	Y	Y
ODIO (5V 対応のオープンドレイン)	Y		Y		Y	Y

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/ OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
38	6	4	4	2	2	3	NRST	NRST	(非 IOMUX 1) 0	リセット	リセット
33	4	1	1	24	28	1	PA0 PINCM1 0x40428000	PA0	1	IO	ウェーク付 き ODIO (5V 対応)
								UC4_PICO_TX	2	IO	
								UC6_SDA	3	IOD	
								TIMA0_C0	4	IO	
								TIMA_FAL1	5	I	
								FCC_IN	6	I	
								ビーブ音	8	O	
								TIMG14_C0	9	IO	
								UC7_SDA	11	IOD	
BSLSDA	(非 IOMUX 1) 0	IOD									
34	5	2	2	1	1	2	PA1 PINCM2 0x40428004	PA1	1	IO	ウェーク付 き ODIO (5V 対応)
								UC4_SCLK_RX	2	IOD	
								UC6_SCL	3	IOD	
								TIMA0_C1	4	IO	
								TIMA_FAL2	5	I	
								TIMG14_C3	6	IO	
								TIMG14_C2	7	IO	
								TIMG14_C1	9	IO	
								UC7_SCL	11	IOD	
BSLSCL	(非 IOMUX 1) 0	IOD									
42	9	8	8	5	5	6	PA2 PINCM7 0x40428018	PA2	1	IO	LDIO
								TIMG14_C3	2	IO	
								UC4_CS0_CTS	3	IO	
								TIMG2_C1	4	IO	
								UC8_CS0	5	IO	
								TIMA0_C3N	6	O	
								TIMA0_C2N	7	O	
								TIMA_FAL0	8	I	
								TIMA_FAL1	9	I	
TIMA0_C0	11	IO									
43	10	9	9	6	6	7	PA3 PINCM8 0x4042801c	PA3	1	IO	SDIO (標 準)
								TIMG14_C2	2	IO	
								UC7_SDA	4	IOD	
								TIMA0_C1	5	IO	
								COMP0_OUT	6	O	
								TIMG2_C0	7	IO	
								TIMA0_C2	8	IO	
								UC8_PICO_TX	10	IO	
LFXIN	(非 IOMUX 1) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
44	11	10	10	7	7	8	PA4 PINCM9 0x40428020	PA4	1	IO	SDIO (標 準)
								TIMG14_C3	2	IO	
								UC4_POCI_RTS	3	IO	
								UC7_SCL	4	IOD	
								TIMA0_C1N	5	O	
								LFCLKIN	6	I	
								TIMG2_C1	7	IO	
								TIMA0_C3	8	IO	
								UC8_SCLK_RX	10	IOD	
								UC4_CS0_CTS	11	IO	
								LFXOUT	(非 IOMUX 1) 0	A	
45	12	11	11	8	8	9	PA5 PINCM10 0x40428024	PA5	1	IO	LDIO
								TIMG14_C2	2	IO	
								UC4_PICO_TX	3	IO	
								UC7_SDA	4	IOD	
								TIMG14_C0	5	IO	
								FCC_IN	6	I	
								TIMG1_C0	7	IO	
								TIMA_FAL1	8	I	
								UC4_CS0_CTS	9	IO	
								UC8_PICO_TX	11	IO	
								HFXIN	(非 IOMUX 1) 0	A	
LCD_LCD50	(非 IOMUX 2) 0	A									
46	13	12	12	9	9	10	PA6 PINCM11 0x40428028	PA6	1	IO	LDIO
								TIMG14_C3	2	IO	
								UC4_SCLK_RX	3	IOD	
								UC7_SCL	4	IOD	
								TIMG14_C1	5	IO	
								HFCLKIN	6	I	
								TIMG1_C1	7	IO	
								TIMA_FAL0	8	I	
								UC4_POCI_RTS	9	IO	
								TIMA0_C2N	10	O	
								UC8_SCLK_RX	11	IOD	
HFXOUT	(非 IOMUX 1) 0	A									
LCD_LCD51	(非 IOMUX 2) 0	A									
49	13	13	13			11	PA7 PINCM14 0x40428034	PA7	1	IO	LDIO
								COMP0_OUT	2	O	
								CLK_OUT	3	O	
								TIMG14_C2	4	IO	
								TIMA0_C2	5	IO	
								TIMG14_C3	6	IO	
								TIMG2_C1	7	IO	
								TIMA0_C1	8	IO	
								FCC_IN	10	I	
								UC4_POCI_RTS	11	IO	
								LCD_LCD46	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
54		16	16			12	PA8 PINCM19 0x40428048	PA8	1	IO	LDIO
								UC8_PICO_TX	2	IO	
								UC4_CS0_CTS	3	IO	
								UC6_SDA	4	IOD	
								TIMA0_C0	5	IO	
								TIMA_FAL2	6	I	
								TIMA_FAL0	7	I	
								TIMG2_C1	9	IO	
								HFCLKIN	10	I	
								UC4_POCLRTS	11	IO	
								LCD_LCD0	(非 IOMUX 1) 0	A	
55	14	17	17	8		13	PA9 PINCM20 0x4042804c	PA9	1	IO	LDIO
								UC8_SCLK_RX	2	IOD	
								UC4_PICO_TX	3	IO	
								UC6_SCL	4	IOD	
								TIMA0_C0N	5	O	
								CLK_OUT	6	O	
								TIMA0_C1	7	IO	
								RTC_OUT	8	O	
								TIMG2_C0	9	IO	
								UC4_CS0_CTS	11	IO	
								LCD_LCD1	(非 IOMUX 1) 0	A	
56	15	18	18	9	10	14	PA10 PINCM21 0x40428050	PA10	1	IO	ウェーク付 き HDIO (高駆動)
								UC4_PICO_TX	2	IO	
								UC4_POCLRTS	3	IO	
								UC6_SDA	4	IOD	
								TIMA0_C2	5	IO	
								CLK_OUT	6	O	
								TIMG14_C0	7	IO	
								UC7_SDA	8	IOD	
								TIMA_FAL1	10	I	
								BSLTX	(非 IOMUX 1) 0	O	
								LCD_LCD2	(非 IOMUX 2) 0	A	
57	16	19	19	10	11	15	PA11 PINCM22 0x40428054	PA11	1	IO	ウェーク付 き HDIO (高駆動)
								UC4_SCLK_RX	2	IOD	
								UC6_SCL	4	IOD	
								TIMA0_C2N	5	O	
								COMP0_OUT	6	O	
								TIMG14_C1	7	IO	
								UC7_SCL	8	IOD	
								TIMA_FAL0	10	I	
								BSLRX	(非 IOMUX 1) 0	I	
								COMP0_DAC_OUT	(非 IOMUX 2) 0	A	
								LCD_LCD3	(非 IOMUX 3) 0	A	

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
5	19	27	27		15	19	PA12 PINCM34 0x40428084	PA12	1	IO	LDIO
								UC4_POCI_RTS	2	IO	
								UC4_SCLK_RX	3	IOD	
								COMP0_OUT	4	O	
								TIMA0_C3	5	IO	
								FCC_IN	6	I	
								TIMG14_C0	7	IO	
								UC7_SCL	8	IOD	
								TIMA0_C2	9	IO	
								ADC0_18	(非 IOMUX 1) 0	A	
								LCD_R33	(非 IOMUX 2) 0	A	
LCD_LCD11	(非 IOMUX 3) 0	A									
6	20	28	28		16	20	PA13 PINCM35 0x40428088	PA13	1	IO	LDIO
								TIMA0_C2N	2	O	
								UC4_POCI_RTS	3	IO	
								UC7_SDA	4	IOD	
								TIMA0_C3N	5	O	
								RTC_OUT	6	O	
								TIMG14_C1	7	IO	
								UC8_CS0	8	IO	
								UC8_POCI	9	IO	
								UC11_TX	10	IO	
								COMP0_OUT	11	O	
								ADC0_17	(非 IOMUX 1) 0	A	
								LCD_LCDCAP0	(非 IOMUX 2) 0	A	
COMP0_IN2-	(非 IOMUX 3) 0	A									
LCD_LCD12	(非 IOMUX 4) 0	A									
7	21	29	29		17	21	PA14 PINCM36 0x4042808c	PA14	1	IO	LDIO
								UC4_CS0_CTS	2	IO	
								UC4_PICO_TX	3	IO	
								CLK_OUT	6	O	
								UC11_RX	10	IO	
								ADC0_16	(非 IOMUX 1) 0	A	
								LCD_LCDCAP1	(非 IOMUX 2) 0	A	
								COMP0_IN2+	(非 IOMUX 3) 0	A	
LCD_LCD13	(非 IOMUX 4) 0	A									
8		30	30	11			PA15 PINCM37 0x40428090	PA15	1	IO	LDIO
								UC4_POCI_RTS	2	IO	
								UC7_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C2	7	IO	
								LCD_LCDEN	9	IO	
								ADC0_15	(非 IOMUX 1) 0	A	
								COMP0_IN3+	(非 IOMUX 2) 0	A	
LCD_LCD14	(非 IOMUX 3) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
9		31	31	12			PA16 PINCM38 0x40428094	PA16	1	IO	LDIO
								COMP0_OUT	2	O	
								UC8_POCI	3	IO	
								UC7_SDA	4	IOD	
								TIMA0_C2N	5	O	
								FCC_IN	7	I	
								LCD_LCDSON	9	IO	
								ADC0_14	(非 IOMUX 1) 0	A	
LCD_LCD15	(非 IOMUX 2) 0	A									
10		32	32	13			PA17 PINCM39 0x40428098	PA17	1	IO	LDIO (ウェ ーク付き)
								UC8_PICO_TX	2	IO	
								UC8_SCLK_RX	3	IOD	
								UC7_SCL	4	IOD	
								TIMA0_C3	5	IO	
								TIMG2_C0	6	IO	
								TIMG14_C2	7	IO	
								LCD_LCDLFCLK	10	IO	
ADC0_13	(非 IOMUX 1) 0	A									
COMP0_IN1-	(非 IOMUX 2) 0	A									
LCD_LCD16	(非 IOMUX 3) 0	A									
11	21	33	33	14	17		PA18 PINCM40 0x4042809c	PA18	1	IO	LDIO (ウェ ーク付き)
								UC8_SCLK_RX	2	IOD	
								UC8_PICO_TX	3	IO	
								UC7_SDA	4	IOD	
								TIMA0_C3N	5	O	
								TIMG2_C1	6	IO	
								TIMG14_C3	7	IO	
								UC4_CS0_CTS	9	IO	
								LCD_LCDEN	10	IO	
								BSL_invoke	(非 IOMUX 1) 0	I	
								ADC0_12	(非 IOMUX 2) 0	A	
COMP0_IN1+	(非 IOMUX 3) 0	A									
LCD_LCD17	(非 IOMUX 4) 0	A									
12	22	34	34	15	18		PA19 PINCM41 0x404280a0	PA19	1	IO	LDIO
								SWDIO	2	IO	
								UC8_POCI	3	IO	
								UC7_SDA	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
LCD_LCD49	(非 IOMUX 1) 0	A									
13	23	35	35	16	19		PA20 PINCM42 0x404280a4	PA20	1	IO	SDIO (標 準)
								SWCLK	2	I	
								UC8_SCLK_RX	3	IOD	
								UC7_SCL	4	IOD	
								TIMA0_C2N	5	O	
TIMG14_C1	6	IO									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
17	24	39	39	17	20	25	PA21 PINCM46 0x404280b4	PA21	1	IO	LDIO
								UC11_TX	2	IO	
								TIMA0_C0	5	IO	
								TIMG1_C0	6	IO	
								TIMG14_C2	10	IO	
								ADC0_8	(非 IOMUX 1) 0	A	
								ADC0_VREF-	(非 IOMUX 2) 0	A	
								LCD_LCD21	(非 IOMUX 3) 0	A	
18	25	40	40	18	21	26	PA22 PINCM47 0x404280b8	PA22	1	IO	LDIO
								UC11_RX	2	IO	
								TIMA0_C0N	5	O	
								TIMG1_C1	6	IO	
								TIMA0_C1	7	IO	
								CLK_OUT	8	O	
								UC6_SCL	9	IOD	
								TIMG14_C3	10	IO	
								ADC0_7	(非 IOMUX 1) 0	A	
LCD_LCD22	(非 IOMUX 2) 0	A									
24	26	43	43	19	23	27	PA23 PINCM53 0x404280d0	PA23	1	IO	LDIO
								UC11_TX	2	IO	
								TIMA0_C3	5	IO	
								TIMG14_C2	6	IO	
								TIMG2_C0	7	IO	
								TIMG14_C0	9	IO	
								ADC0_VREF+	(非 IOMUX 1) 0	A	
								LCD_LCD25	(非 IOMUX 2) 0	A	
25	27	44	44	20	24	28	PA24 PINCM54 0x404280d4	PA24	1	IO	LDIO
								UC11_RX	2	IO	
								TIMA0_C3N	5	O	
								TIMG14_C3	6	IO	
								TIMG2_C1	7	IO	
								TIMG14_C1	9	IO	
								ADC0_3	(非 IOMUX 1) 0	A	
LCD_LCD26	(非 IOMUX 2) 0	A									
26	28	45	45	21		29	PA25 PINCM55 0x404280d8	PA25	1	IO	LDIO
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								COMP0_OUT	7	O	
								TIMG1_C0	10	IO	
								ADC0_2	(非 IOMUX 1) 0	A	
LCD_LCD27	(非 IOMUX 2) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
30	1	46	46	22	25	30	PA26 PINCM59 0x404280e8	PA26	1	IO	LDIO
								UC8_CS0	3	IO	
								TIMG14_C2	4	IO	
								TIMA_FAL0	5	I	
								TIMA0_C3N	6	O	
								TIMG2_C0	7	IO	
								TIMG1_C1	10	IO	
								ADC0_1	(非 IOMUX 1) 0	A	
								COMP0_IN0+	(非 IOMUX 2) 0	A	
LCD_LCD28	(非 IOMUX 3) 0	A									
31	2	47	47	26	31	PA27 PINCM60 0x404280ec	PA27	PA27	1	IO	LDIO
								TIMG14_C3	4	IO	
								TIMA_FAL2	5	I	
								CLK_OUT	6	O	
								TIMG2_C1	7	IO	
								RTC_OUT	8	O	
								COMP0_OUT	9	O	
								ADC0_0	(非 IOMUX 1) 0	A	
								COMP0_IN0-	(非 IOMUX 2) 0	A	
LCD_LCD29	(非 IOMUX 3) 0	A									
35	3	3	3			PA28 PINCM3 0x40428008	PA28	PA28	1	IO	ウェーク付 き HDIO (高駆動)
								UC4_PICO_TX	2	IO	
								UC6_SDA	3	IOD	
								TIMA0_C3	4	IO	
								TIMA_FAL0	5	I	
								TIMG2_C0	6	IO	
								TIMA0_C1	7	IO	
LCD_LCD30	(非 IOMUX 1) 0	A									
36						PA29 PINCM4 0x4042800c	PA29	PA29	1	IO	LDIO
								UC7_SCL	2	IOD	
								TIMG14_C2	4	IO	
								TIMG1_C0	5	IO	
								UC4_CS0_CTS	7	IO	
LCD_LCD31	(非 IOMUX 1) 0	A									
37						PA30 PINCM5 0x40428010	PA30	PA30	1	IO	LDIO
								UC7_SDA	2	IOD	
								TIMG14_C3	4	IO	
								TIMG1_C1	5	IO	
								UC4_POCI_RTS	7	IO	
LCD_LCD32	(非 IOMUX 1) 0	A									
39		5	5			PA31 PINCM6 0x40428014	PA31	PA31	1	IO	LDIO
								UC4_SCLK_RX	2	IOD	
								UC6_SCL	3	IOD	
								TIMA0_C3N	4	O	
								CLK_OUT	6	O	
								TIMG2_C1	7	IO	
LCD_LCD45	(非 IOMUX 1) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
47							PB0 PINCM12 0x4042802c	PB0	1	IO	SDIO (標準)
								UC4_PICO_TX	2	IO	
								UC6_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
48						PB1 PINCM13 0x40428030	PB1	PB1	1	IO	SDIO (標準)
								UC4_SCLK_RX	2	IOD	
								UC6_SDA	4	IOD	
								TIMA0_C2N	5	O	
								TIMG14_C1	6	IO	
50		14	14			PB2 PINCM15 0x40428038	PB2	PB2	1	IO	LDIO
								UC7_SCL	4	IOD	
								TIMA0_C3	5	IO	
								TIMG1_C0	7	IO	
								UC11_TX	8	IO	
								HFCLKIN	10	I	
								UC4_PICO_TX	11	IO	
LCD_LCD47	(非 IOMUX 1) 0	A									
51		15	15			PB3 PINCM16 0x4042803c	PB3	PB3	1	IO	LDIO
								UC7_SDA	4	IOD	
								TIMA0_C3N	5	O	
								TIMG1_C1	7	IO	
								UC11_RX	8	IO	
								TIMA0_C0	10	IO	
								UC4_SCLK_RX	11	IOD	
LCD_LCD48	(非 IOMUX 1) 0	A									
52						PB4 PINCM17 0x40428040	PB4	PB4	1	IO	LDIO
								UC8_PICO_TX	2	IO	
								TIMA0_C1	4	IO	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
								TIMG1_C0	7	IO	
LCD_LCD33	(非 IOMUX 1) 0	A									
53						PB5 PINCM18 0x40428044	PB5	PB5	1	IO	LDIO
								UC8_SCLK_RX	2	IOD	
								TIMA0_C1N	4	O	
								TIMA0_C2N	5	O	
								TIMG14_C1	6	IO	
								TIMG1_C1	7	IO	
LCD_LCD34	(非 IOMUX 1) 0	A									
58		20	20			PB6 PINCM23 0x40428058	PB6	PB6	1	IO	LDIO
								UC8_PICO_TX	2	IO	
								UC8_CS0	3	IO	
								TIMG14_C2	5	IO	
								TIMG1_C0	7	IO	
								TIMA_FAL2	8	I	
LCD_LCD4	(非 IOMUX 1) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
59		21	21				PB7 PINCM24 0x4042805c	PB7	1	IO	LDIO
								UC8_SCLK_RX	2	IOD	
								UC8_POCI	3	IO	
								TIMG14_C3	5	IO	
								TIMG1_C1	7	IO	
								LCD_LCDFCLK	8	IO	
LCD_LCD5	(非 IOMUX 1) 0	A									
60		22	22				PB8 PINCM25 0x40428060	PB8	1	IO	LDIO
								UC8_PICO_TX	3	IO	
								TIMA0_C0	5	IO	
								COMPO_OUT	6	O	
								TIMG1_C0	7	IO	
								LCD_LCDSON	8	IO	
LCD_LCD6	(非 IOMUX 1) 0	A									
61		23	23				PB9 PINCM26 0x40428064	PB9	1	IO	LDIO
								UC8_SCLK_RX	3	IOD	
								TIMA0_C0N	5	O	
								TIMA0_C1	6	IO	
								TIMG1_C1	7	IO	
								LCD_LCDEN	8	IO	
LCD_LCD7	(非 IOMUX 1) 0	A									
62							PB10 PINCM27 0x40428068	PB10	1	IO	LDIO
								TIMG14_C0	2	IO	
								TIMG14_C2	3	IO	
								COMPO_OUT	4	O	
								TIMG1_C0	5	IO	
								LCD_LCD35	(非 IOMUX 1) 0	A	
63							PB11 PINCM28 0x4042806c	PB11	1	IO	LDIO
								TIMG14_C1	2	IO	
								TIMG14_C3	3	IO	
								CLK_OUT	4	O	
								TIMG1_C1	5	IO	
								LCD_LCD36	(非 IOMUX 1) 0	A	
64							PB12 PINCM29 0x40428070	PB12	1	IO	LDIO
								TIMA0_C2	3	IO	
								TIMA_FAL1	4	I	
								TIMA0_C1	5	IO	
								LCD_LCD37	(非 IOMUX 1) 0	A	
1							PB13 PINCM30 0x40428074	PB13	1	IO	LDIO
								TIMA0_C3	3	IO	
								TIMA0_C1N	5	O	
								UC8_CS0	7	IO	
								LCD_LCD38	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
2	16	24	24		12	16	PB14 PINCM31 0x40428078	PB14	1	IO	LDIO
								UC8_SCLK_RX	2	IOD	
								UC8_POCI	3	IO	
								FCC_IN	4	I	
								TIMA0_C0	5	IO	
								TIMG14_C2	6	IO	
								TIMG14_C0	7	IO	
								COMP0_OUT	10	O	
								ADC0_21	(非 IOMUX 1) 0	A	
								LCD_R13	(非 IOMUX 2) 0	A	
								LCD_LCD8	(非 IOMUX 3) 0	A	
3	17	25	25		13	17	PB15 PINCM32 0x4042807c	PB15	1	IO	LDIO
								UC11_TX	2	IO	
								UC8_PICO_TX	3	IO	
								UC4_POCI_RTS	4	IO	
								TIMG14_C2	5	IO	
								TIMG2_C0	6	IO	
								TIMA0_C3N	7	O	
								RTC_OUT	8	O	
								TIMG14_C1	9	IO	
								UC8_CS0	10	IO	
								ADC0_20	(非 IOMUX 1) 0	A	
								LCD_R24	(非 IOMUX 2) 0	A	
								LCD_LCD9	(非 IOMUX 3) 0	A	
4	18	26	26		14	18	PB16 PINCM33 0x40428080	PB16	1	IO	LDIO
								UC11_RX	2	IO	
								UC8_SCLK_RX	3	IOD	
								UC4_CS0_CTS	4	IO	
								TIMG14_C3	5	IO	
								TIMG2_C1	6	IO	
								UC4_PICO_TX	7	IO	
								CLK_OUT	8	O	
								ADC0_19	(非 IOMUX 1) 0	A	
								LCD_R23	(非 IOMUX 2) 0	A	
LCD_LCD10	(非 IOMUX 3) 0	A									
14		36	36				PB17 PINCM43 0x404280a8	PB17	1	IO	LDIO
								UC11_TX	2	IO	
								UC4_PICO_TX	3	IO	
								UC6_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
								TIMG1_C0	9	IO	
								LCD_LCDSON	10	IO	
								ADC0_11	(非 IOMUX 1) 0	A	
LCD_LCD18	(非 IOMUX 2) 0	A									

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
15		37	37				PB18 PINCM44 0x404280ac	PB18	1	IO	LDIO
								UC11_RX	2	IO	
								UC4_SCLK_RX	3	IOD	
								UC6_SDA	4	IOD	
								TIMA0_C2N	5	O	
								TIMG14_C1	6	IO	
								TIMG1_C1	9	IO	
								LCD_LCDFCLK	10	IO	
								ADC0_10	(非 IOMUX 1) 0	A	
								LCD_LCD19	(非 IOMUX 2) 0	A	
16		38	38				PB19 PINCM45 0x404280b0	PB19	1	IO	LDIO
								COMP0_OUT	2	O	
								UC4_POCI_RTS	3	IO	
								UC4_CS0_CTS	5	IO	
								TIMG2_C1	6	IO	
								TIMG14_C2	7	IO	
								ADC0_9	(非 IOMUX 1) 0	A	
								LCD_LCD20	(非 IOMUX 2) 0	A	
19		41	41				PB20 PINCM48 0x404280bc	PB20	1	IO	LDIO
								UC8_CS0	3	IO	
								TIMA0_C2	5	IO	
								TIMA_FAL1	6	I	
								TIMA0_C1	7	IO	
								UC6_SDA	9	IOD	
								ADC0_6	(非 IOMUX 1) 0	A	
								LCD_LCD23	(非 IOMUX 2) 0	A	
20							PB21 PINCM49 0x404280c0	PB21	1	IO	LDIO
								UC8_POCI	3	IO	
								UC6_SCL	4	IOD	
								TIMG14_C2	5	IO	
								UC8_PICO_TX	6	IO	
								ADC0_25	(非 IOMUX 1) 0	A	
LCD_LCD39	(非 IOMUX 2) 0	A									
21							PB22 PINCM50 0x404280c4	PB22	1	IO	LDIO
								UC8_PICO_TX	3	IO	
								UC6_SDA	4	IOD	
								TIMG14_C3	5	IO	
								UC8_SCLK_RX	6	IOD	
								ADC0_24	(非 IOMUX 1) 0	A	
LCD_LCD40	(非 IOMUX 2) 0	A									
22							PB23 PINCM51 0x404280c8	PB23	1	IO	LDIO
								UC8_SCLK_RX	3	IOD	
								TIMA_FAL0	4	I	
								COMP0_OUT	5	O	
								LCD_LCD41	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PM、DGS28、PT、RGZ、RGE、RUY、RHB パッケージ) (続き)

PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY PIN	RHB ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
23		42	42		22		PB24 PINCM52 0x404280cc	PB24	1	IO	LDIO
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								ADC0_5	(非 IOMUX 1) 0	A	
								LCD_LCD24	(非 IOMUX 2) 0	A	
27							PB25 PINCM56 0x404280dc	PB25	1	IO	LDIO
								UC4_CS0_CTS	2	IO	
								TIMA_FAL0	4	I	
								TIMA_FAL1	5	I	
								TIMA_FAL2	6	I	
								COMP0_OUT	7	O	
								FCC_IN	8	I	
								ADC0_4	(非 IOMUX 1) 0	A	
LCD_LCD42	(非 IOMUX 2) 0	A									
28							PB26 PINCM57 0x404280e0	PB26	1	IO	LDIO
								UC4_POCI_RTS	2	IO	
								TIMA0_C0	4	IO	
								TIMA0_C3	5	IO	
								TIMG1_C0	6	IO	
								COMP0_OUT	7	O	
								FCC_IN	8	I	
								ADC0_23	(非 IOMUX 1) 0	A	
LCD_LCD43	(非 IOMUX 2) 0	A									
29							PB27 PINCM58 0x404280e4	PB27	1	IO	LDIO
								COMP0_OUT	2	O	
								TIMA0_C0N	4	O	
								TIMA0_C3N	5	O	
								TIMG1_C1	6	IO	
								ADC0_22	(非 IOMUX 1) 0	A	
LCD_LCD44	(非 IOMUX 2) 0	A									
32	3	48	48	23	27	32	VCORE	VCORE	(非 IOMUX 1) 0	PWR	PWR
40	7	6	6	3	3	4	VDD	VDD	(非 IOMUX 1) 0	PWR	PWR
41	8	7	7	4	4	5	VSS	VSS	(非 IOMUX 1) 0	PWR	PWR

6.3 信号の説明

表 6-3. A/D コンバータ (ADC) 信号の説明

信号 名	ピン の種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
ADC0_VREF+	A	ADC0 電圧リファレンス (VREF) 電源	24	26	43	43	19	23	27
ADC0_VREF-	A	ADC0 電圧リファレンス (VREF) グランド電源	17	24	39	39	17	20	25
ADC0_0	A	ADC0 アナログ入力チャンネル 0	31	2	47	47		26	31
ADC0_1	A	ADC0 アナログ入力チャンネル 1	30	1	46	46	22	25	30
ADC0_2	A	ADC0 アナログ入力チャンネル 2	26	28	45	45	21		29
ADC0_3	A	ADC0 アナログ入力チャンネル 3	25	27	44	44	20	24	28

表 6-3. A/D コンバータ (ADC) 信号の説明 (続き)

信号名	ピンの種類	説明	PMピン	DGS28ピン	PTピン	RGZピン	RGEピン	RUYピン	RHBピン
ADC0_4	A	ADC0 アナログ入力チャンネル 4	27						
ADC0_5	A	ADC0 アナログ入力チャンネル 5	23		42	42		22	
ADC0_6	A	ADC0 アナログ入力チャンネル 6	19		41	41			
ADC0_7	A	ADC0 アナログ入力チャンネル 7	18	25	40	40	18	21	26
ADC0_8	A	ADC0 アナログ入力チャンネル 8	17	24	39	39	17	20	25
ADC0_9	A	ADC0 アナログ入力チャンネル 9	16		38	38			
ADC0_10	A	ADC0 アナログ入力チャンネル 10	15		37	37			
ADC0_11	A	ADC0 アナログ入力チャンネル 11	14		36	36			
ADC0_12	A	ADC0 アナログ入力チャンネル 12	11	21	33	33	14	17	22
ADC0_13	A	ADC0 アナログ入力チャンネル 13	10		32	32	13		21
ADC0_14	A	ADC0 アナログ入力チャンネル 14	9		31	31	12		
ADC0_15	A	ADC0 アナログ入力チャンネル 15	8		30	30	11		
ADC0_16	A	ADC0 アナログ入力チャンネル 16	7	21	29	29		17	21
ADC0_17	A	ADC0 アナログ入力チャンネル 17	6	20	28	28		16	20
ADC0_18	A	ADC0 アナログ入力チャンネル 18	5	19	27	27		15	19
ADC0_19	A	ADC0 アナログ入力チャンネル 19	4	18	26	26		14	18
ADC0_20	A	ADC0 アナログ入力チャンネル 20	3	17	25	25		13	17
ADC0_21	A	ADC0 アナログ入力チャンネル 21	2	16	24	24		12	16
ADC0_22	A	ADC0 アナログ入力チャンネル 22	29						
ADC0_23	A	ADC0 アナログ入力チャンネル 23	28						
ADC0_24	A	ADC0 アナログ入力チャンネル 24	21						
ADC0_25	A	ADC0 アナログ入力チャンネル 25	20						

表 6-4. フラッシュ ブートストラップ ローダ (BSL) 信号の説明

信号名	ピンの種類	説明	PMピン	DGS28ピン	PTピン	RGZピン	RGEピン	RUYピン	RHBピン
BSLRX	I	BSL UART 受信信号 (RXD)	57	16	19	19	10	11	15
BSLSCL	IOD	BSL I2C クロック信号 (SCL)	34	5	2	2	1	1	2
BSLSDA	IOD	BSL I2C データ信号 (SDA)	33	4	1	1	24	28	56
BSLTX	O	BSL UART の送信信号 (TXD)	56	15	18	18	9	10	14
BSL_invoke	I	BSL 起動信号 (BSL がイネーブルの場合、BSL エントリの間は BOOTRST 中は High、BSL エントリを防止するために BOOTRST 中は Low になっている必要があります)	11	21	33	33	14	17	22

表 6-5. コンパレータ (COMP) 信号の説明

信号名	ピンの種類	説明	PMピン	DGS28ピン	PTピン	RGZピン	RGEピン	RUYピン	RHBピン
COMP0_DAC_OUT	A	COMP0 DAC 出力	57	16	19	19	10	11	15

表 6-5. コンパレータ (COMP) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
COMP0_OUT	O	COMP0 出力	16、2、22、26、27、28、29、31、43、49、5、57、6、60、62、9	10、16、19、2、20、28	13、19、22、24、27、28、31、38、45、47、9	13、19、22、24、27、28、31、38、45、47、9	10、12、21、6	11、12、15、16、26、6	11、15、16、19、20、29、31、7
COMP0_IN0+	A	COMP0 非反転入力 0	30	1	46	46	22	25	30
COMP0_IN0-	A	COMP0 反転入力 0	31	2	47	47		26	31
COMP0_IN1+	A	COMP0 非反転入力 1	11	21	33	33	14	17	22
COMP0_IN1-	A	COMP0 反転入力 1	10		32	32	13		21
COMP0_IN2+	A	COMP0 非反転入力 2	7	21	29	29		17	21
COMP0_IN2-	A	COMP0 反転入力 2	6	20	28	28		16	20
COMP0_IN3+	A	COMP0 非反転入力 3	8		30	30	11		

表 6-6. 汎用入出力モジュール信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
PA0	IO	GPIO ポート A 入出力 0	33	4	1	1	24	28	1
PA1	IO	GPIO ポート A 入出力 1	34	5	2	2	1	1	2
PA2	IO	GPIO ポート A 入出力 2	42	9	8	8	5	5	6
PA3	IO	GPIO ポート A 入出力 3	43	10	9	9	6	6	7
PA4	IO	GPIO ポート A 入出力 4	44	11	10	10	7	7	8
PA5	IO	GPIO ポート A 入出力 5	45	12	11	11		8	9
PA6	IO	GPIO ポート A 入出力 6	46	13	12	12		9	10
PA7	IO	GPIO ポート A 入出力 7	49		13	13			11
PA8	IO	GPIO ポート A 入出力 8	54		16	16			12
PA9	IO	GPIO ポート A 入出力 9	55	14	17	17	8		13
PA10	IO	GPIO ポート A 入出力 10	56	15	18	18	9	10	14
PA11	IO	GPIO ポート A 入出力 11	57	16	19	19	10	11	15
PA12	IO	GPIO ポート A 入出力 12	5	19	27	27		15	19
PA13	IO	GPIO ポート A 入出力 13	6	20	28	28		16	20
PA14	IO	GPIO ポート A 入出力 14	7	21	29	29		17	21
PA15	IO	GPIO ポート A 入出力 15	8		30	30	11		
PA16	IO	GPIO ポート A 入出力 16	9		31	31	12		
PA17	IO	GPIO ポート A 入出力 17	10		32	32	13		21
PA18	IO	GPIO ポート A 入出力 18	11	21	33	33	14	17	22
PA19	IO	GPIO ポート A 入出力 19	12	22	34	34	15	18	23
PA20	IO	GPIO ポート A 入出力 20	13	23	35	35	16	19	24
PA21	IO	GPIO ポート A 入出力 21	17	24	39	39	17	20	25

表 6-6. 汎用入出力モジュール信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
PA22	IO	GPIO ポート A 入出力 22	18	25	40	40	18	21	26
PA23	IO	GPIO ポート A 入出力 23	24	26	43	43	19	23	27
PA24	IO	GPIO ポート A 入出力 24	25	27	44	44	20	24	28
PA25	IO	GPIO ポート A 入出力 25	26	28	45	45	21		29
PA26	IO	GPIO ポート A 入出力 26	30	1	46	46	22	25	30
PA27	IO	GPIO ポート A 入出力 27	31	2	47	47		26	31
PA28	IO	GPIO ポート A 入出力 28	35		3	3			
PA29	IO	GPIO ポート A 入出力 29	36						
PA30	IO	GPIO ポート A 入出力 30	37						
PA31	IO	GPIO ポート A 入出力 31	39		5	5			
PB0	IO	GPIO ポート B 入出力 0	47						
PB1	IO	GPIO ポート B 入出力 1	48						
PB2	IO	GPIO ポート B 入出力 2	50		14	14			
PB3	IO	GPIO ポート B 入出力 3	51		15	15			
PB4	IO	GPIO ポート B 入出力 4	52						
PB5	IO	GPIO ポート B 入出力 5	53						
PB6	IO	GPIO ポート B 入出力 6	58		20	20			
PB7	IO	GPIO ポート B 入出力 7	59		21	21			
PB8	IO	GPIO ポート B 入出力 8	60		22	22			
PB9	IO	GPIO ポート B 入出力 9	61		23	23			
PB10	IO	GPIO ポート B 入出力 10	62						
PB11	IO	GPIO ポート B 入出力 11	63						
PB12	IO	GPIO ポート B 入出力 12	64						
PB13	IO	GPIO ポート B 入出力 13	1						
PB14	IO	GPIO ポート B 入出力 14	2	16	24	24		12	16
PB15	IO	GPIO ポート B 入出力 15	3	17	25	25		13	17
PB16	IO	GPIO ポート B 入出力 16	4	18	26	26		14	18
PB17	IO	GPIO ポート B 入出力 17	14		36	36			
PB18	IO	GPIO ポート B 入出力 18	15		37	37			
PB19	IO	GPIO ポート B 入出力 19	16		38	38			
PB20	IO	GPIO ポート B 入出力 20	19		41	41			
PB21	IO	GPIO ポート B 入出力 21	20						
PB22	IO	GPIO ポート B 入出力 22	21						
PB23	IO	GPIO ポート B 入出力 23	22						
PB24	IO	GPIO ポート B 入出力 24	23		42	42		22	
PB25	IO	GPIO ポート B 入出力 25	27						
PB26	IO	GPIO ポート B 入出力 26	28						
PB27	IO	GPIO ポート B 入出力 27	29						

表 6-7. 液晶ディスプレイ (LCD) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
LCD_LCD0	A	LCD セグメント 0	54		16	16			12
LCD_LCD1	A	LCD セグメント 1	55	14	17	17	8		13
LCD_LCD2	A	LCD セグメント 2	56	15	18	18	9	10	14
LCD_LCD3	A	LCD セグメント 3	57	16	19	19	10	11	15
LCD_LCD4	A	LCD セグメント 4	58		20	20			
LCD_LCD5	A	LCD セグメント 5	59		21	21			
LCD_LCD6	A	LCD セグメント 6	60		22	22			
LCD_LCD7	A	LCD セグメント 7	61		23	23			
LCD_LCD8	A	LCD セグメント 8	2	16	24	24		12	16
LCD_LCD9	A	LCD セグメント 9	3	17	25	25		13	17
LCD_LCD10	A	LCD セグメント 10	4	18	26	26		14	18
LCD_LCD11	A	LCD セグメント 11	5	19	27	27		15	19
LCD_LCD12	A	LCD セグメント 12	6	20	28	28		16	20
LCD_LCD13	A	LCD セグメント 13	7	21	29	29		17	21
LCD_LCD14	A	LCD セグメント 14	8		30	30	11		
LCD_LCD15	A	LCD セグメント 15	9		31	31	12		
LCD_LCD16	A	LCD セグメント 16	10		32	32	13		21
LCD_LCD17	A	LCD セグメント 17	11	21	33	33	14	17	22
LCD_LCD18	A	LCD セグメント 18	14		36	36			
LCD_LCD19	A	LCD セグメント 19	15		37	37			
LCD_LCD20	A	LCD セグメント 20	16		38	38			
LCD_LCD21	A	LCD セグメント 21	17	24	39	39	17	20	25
LCD_LCD22	A	LCD セグメント 22	18	25	40	40	18	21	26
LCD_LCD23	A	LCD セグメント 23	19		41	41			
LCD_LCD24	A	LCD セグメント 24	23		42	42		22	
LCD_LCD25	A	LCD セグメント 25	24	26	43	43	19	23	27
LCD_LCD26	A	LCD セグメント 26	25	27	44	44	20	24	28
LCD_LCD27	A	LCD セグメント 27	26	28	45	45	21		29
LCD_LCD28	A	LCD セグメント 28	30	1	46	46	22	25	30
LCD_LCD29	A	LCD セグメント 29	31	2	47	47		26	31
LCD_LCD30	A	LCD セグメント 30	35		3	3			
LCD_LCD31	A	LCD セグメント 31	36						
LCD_LCD32	A	LCD セグメント 32	37						
LCD_LCD33	A	LCD セグメント 33	52						
LCD_LCD34	A	LCD セグメント 34	53						
LCD_LCD35	A	LCD セグメント 35	62						
LCD_LCD36	A	LCD セグメント 36	63						
LCD_LCD37	A	LCD セグメント 37	64						
LCD_LCD38	A	LCD セグメント 38	1						
LCD_LCD39	A	LCD セグメント 39	20						
LCD_LCD40	A	LCD セグメント 40	21						
LCD_LCD41	A	LCD セグメント 41	22						

表 6-7. 液晶ディスプレイ (LCD) 信号の説明 (続き)

信号名	ピンの種類	説明	PMピン	DGS28ピン	PTピン	RGZピン	RGEピン	RUYピン	RHBピン
LCD_LCD42	A	LCD セグメント 42	27						
LCD_LCD43	A	LCD セグメント 43	28						
LCD_LCD44	A	LCD セグメント 44	29						
LCD_LCD45	A	LCD セグメント 45	39		5	5			
LCD_LCD46	A	LCD セグメント 46	49		13	13			11
LCD_LCD47	A	LCD セグメント 47	50		14	14			
LCD_LCD48	A	LCD セグメント 48	51		15	15			
LCD_LCD49	A	LCD セグメント 49	12	22	34	34	15	18	23
LCD_LCD50	A	LCD セグメント 50	45	12	11	11		8	9
LCD_LCD51	A	LCD セグメント 51	46	13	12	12		9	10
LCD_LCDCAP0	A	LCD コンデンサピン 0	6	20	28	28		16	20
LCD_LCDCAP1	A	LCD コンデンサピン 1	7	21	29	29		17	21
LCD_LCDEN	IO	LCD イネーブル信号	11、 61、8	21	23、 30、33	23、 30、33	11、14	17	22
LCD_LCDLFCLK	IO	LCD?LFCLK 信号	10、 15、59		21、 32、37	21、 32、37	13		21
LCD_LCDSON	IO	LCD SON 信号	14、 60、9		22、 31、36	22、 31、36	12		
LCD_R13	A	LCD R13 信号	2	16	24	24		12	16
LCD_R23	A	LCD R23 信号	4	18	26	26		14	18
LCD_R24	A	LCD R24 信号	3	17	25	25		13	17
LCD_R33	A	LCD R33 信号	5	19	27	27		15	19

表 6-8. Unified Communication Module (UniComm) 信号の説明

信号名	ピンの種類	説明	PMピン	DGS28ピン	PTピン	RGZピン	RGEピン	RUYピン	RHBピン
UC4_PICO_TX	IO	ユニファイド コミュニケーション モジュール UC4: SPI PICO または UART TX 信号	14、 33、 35、4、 45、 47、 50、 55、 56、7	12、 14、 15、 18、 21、4	1、11、 14、 17、 18、 26、 29、3、 36	1、11、 14、 17、 18、 26、 29、3、 36	24、8、 9	10、 14、 17、 28、8	1、13、 14、 18、 21、9
UC4_POCI_RTS	IO	ユニファイド コミュニケーション モジュール UC4: SPI POCI または UART RTS 信号	16、 28、3、 37、 44、 46、 49、5、 54、 56、6、 8	11、 13、 15、 17、 19、20	10、 12、 13、 16、 18、 25、 27、 28、 30、38	10、 12、 13、 16、 18、 25、 27、 28、 30、38	11、7、 9	10、 13、 15、 16、7、 9	10、 11、 12、 14、 17、 19、 20、8
UC4_SCLK_RX	IOD	ユニファイド コミュニケーション モジュール UC4: SPI SCLK または UART RX 信号	15、 34、 39、 46、 48、5、 51、57	13、 16、 19、5	12、 15、 19、2、 27、 37、5	12、 15、 19、2、 27、 37、5	1、10	1、11、 15、9	10、 15、 19、2

表 6-8. Unified Communication Module (UniComm) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
UC6_SCL	IOD	ユニファイド コミュニケーション モジュール UC6:I2C SCL 信号	14、 18、 20、 34、 39、 47、 55、 57	14、 16、 25、 5	17、 19、 2、 36、 40、 5	17、 19、 2、 36、 40、 5	1、 10、 18、 8	1、 11、 21	13、 15、 2、 26
UC6_SDA	IOD	ユニファイド コミュニケーション モジュール UC6:I2C SDA 信号	15、 19、 21、 33、 35、 48、 54、 56	15、 4	1、 16、 18、 3、 37、 41	1、 16、 18、 3、 37、 41	24、 9	10、 28	1、 12、 14
UC7_SCL	IOD	ユニファイド コミュニケーション モジュール UC7:I2C SCL 信号	10、 13、 34、 36、 44、 46、 5、 50、 57、 8	11、 13、 16、 19、 23、 5	10、 12、 14、 19、 2、 27、 30、 32、 35	10、 12、 14、 19、 2、 27、 30、 32、 35	1、 10、 11、 13、 16、 7	1、 11、 15、 19、 7、 9	10、 15、 19、 2、 21、 24、 8
UC7_SDA	IOD	ユニファイド コミュニケーション モジュール UC7:I2C SDA 信号	11、 12、 33、 37、 43、 45、 51、 56、 6、 9	10、 12、 15、 20、 21、 22、 4	1、 11、 15、 18、 28、 31、 33、 34、 9	1、 11、 15、 18、 28、 31、 33、 34、 9	12、 14、 15、 24、 6、 9	10、 16、 17、 18、 28、 6、 8	1、 14、 20、 22、 23、 7、 9
UC8_PICO_TX	IO	ユニファイド コミュニケーション モジュール UC8:SPI PICO または UART TX 信号	10、 11、 20、 21、 3、 43、 45、 52、 54、 58、 60	10、 12、 17、 21	11、 16、 20、 22、 25、 32、 33、 9	11、 16、 20、 22、 25、 32、 33、 9	13、 14、 6	13、 17、 6、 8	12、 17、 21、 22、 7、 9
UC8_POCI	IO	ユニファイド コミュニケーション モジュール UC8:SPI POCI 信号	12、 2、 20、 59、 6、 9	16、 20、 22	21、 24、 28、 31、 34	21、 24、 28、 31、 34	12、 15	12、 16、 18	16、 20、 23
UC8_SCLK_RX	IOD	ユニファイド コミュニケーション モジュール UC8:SPI SCLK または UART RX 信号	10、 11、 13、 2、 21、 22、 4、 44、 46、 53、 55、 59、 61	11、 13、 14、 16、 18、 21、 23	10、 12、 17、 21、 23、 24、 26、 32、 33、 35	10、 12、 17、 21、 23、 24、 26、 32、 33、 35	13、 14、 16、 7、 8	12、 14、 17、 19、 7、 9	10、 13、 16、 18、 21、 22、 24、 8

表 6-8. Unified Communication Module (UniComm) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
UC11_RX	IO	ユニファイド コミュニケーション モジュール UC11:UART RX 信号	15、 18、 25、4、 51、7	18、 21、 25、27	15、 26、 29、 37、 40、44	15、 26、 29、 37、 40、44	18、20	14、 17、 21、24	18、 21、 26、28
UC11_TX	IO	ユニファイド コミュニケーション モジュール UC11:UART TX 信号	14、 17、 24、3、 50、6	17、 20、 24、26	14、 25、 28、 36、 39、43	14、 25、 28、 36、 39、43	17、19	13、 16、 20、23	17、 20、 25、27
UC4_CS0_CTS	IO	ユニファイド コミュニケーション モジュール UC4:SPI CS0 または UART CTS 信号	11、 16、 27、 36、4、 42、 44、 45、 54、 55、7	11、 12、 14、 18、 21、9	10、 11、 16、 17、 26、 29、 33、38、 8	10、 11、 16、 17、 26、 29、 33、38、 8	14、5、 7、8	14、 17、5、 7、8	12、 13、 18、 21、 22、6、 8、9
UC8_CS0	IO	ユニファイド コミュニケーション モジュール UC8:SPI CS0 信号	1、19、 3、30、 42、 58、6	1、17、 20、9	20、 25、 28、 41、 46、8	20、 25、 28、 41、 46、8	22、5	13、 16、 25、5	17、 20、 30、6

表 6-9. タイマ (TIMx) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
TIMA0_C0	IO	TIMA0 キャプチャ / 比較 0 信号	17、2、 28、 33、 42、 51、 54、60	16、 24、4、 9	1、15、 16、 22、 24、 39、8	1、15、 16、 22、 24、 39、8	17、 24、5	12、 20、 28、5	1、12、 16、 25、6
TIMA0_C1	IO	TIMA0 キャプチャ / 比較 1 信号	18、 19、 34、 35、 43、 49、 52、 55、 61、64	10、 14、 25、5	13、 17、2、 23、3、 40、 41、9	13、 17、2、 23、3、 40、 41、9	1、18、 6、8	1、21、 6	11、 13、2、 26、7
TIMA0_C2	IO	TIMA0 キャプチャ / 比較 2 信号	12、 14、 19、 43、 47、 49、5、 52、 56、 64、8	10、 15、 19、22	13、 18、 27、 30、 34、 36、 41、9	13、 18、 27、 30、 34、 36、 41、9	11、 15、6、 9	10、 15、 18、6	11、 14、 19、 23、7

表 6-9. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
TIMA0_C3	IO	TIMA0 キャプチャ / 比較 3 信号	1、10、23、24、26、28、35、44、5、50	11、19、26、28	10、14、27、3、32、42、43、45	10、14、27、3、32、42、43、45	13、19、21、7	15、22、23、7	19、21、27、29、8
TIMA0_CON	O	TIMA0 キャプチャ / 比較 0 相補出力	18、29、55、61	14、25	17、23、40	17、23、40	18、8	21	13、26
TIMA0_C1N	O	TIMA0 キャプチャ / 比較 1 相補出力	1、23、26、44、53	11、28	10、42、45	10、42、45	21、7	22、7	29、8
TIMA0_C2N	O	TIMA0 キャプチャ / 比較 2 相補出力	13、15、42、46、48、53、57、6、9	13、16、20、23、9	12、19、28、31、35、37、8	12、19、28、31、35、37、8	10、12、16、5	11、16、19、5、9	10、15、20、24、6
TIMA0_C3N	O	TIMA0 キャプチャ / 比較 3 相補出力	11、25、29、3、30、39、42、51、6	1、17、20、21、27、9	15、25、28、33、44、46、5、8	15、25、28、33、44、46、5、8	14、20、22、5	13、16、17、24、25、5	17、20、22、28、30、6
TIMA_FAL0	I	TIMA フォルト入力 0	22、27、30、35、42、46、54、57	1、13、16、9	12、16、19、3、46、8	12、16、19、3、46、8	10、22、5	11、25、5、9	10、12、15、30、6
TIMA_FAL1	I	TIMA フォルト入力 1	19、27、33、42、45、56、64	12、15、4、9	1、11、18、41、8	1、11、18、41、8	24、5、9	10、28、5、8	1、14、6、9
TIMA_FAL2	I	TIMA フォルト入力 2	27、31、34、54、58	2、5	16、2、20、47	16、2、20、47	1	1、26	12、2、31
TIMG14_C0	IO	TIMG14 キャプチャ / 比較 0 信号	12、14、2、24、33、45、47、5、52、56、62	12、15、16、19、22、26、4	1、11、18、24、27、34、36、43	1、11、18、24、27、34、36、43	15、19、24、9	10、12、15、18、23、28、8	1、14、16、19、23、27、9

表 6-9. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
TIMG14_C1	IO	TIMG14 キャプチャ / 比較 1 信号	13、 15、 25、3、 34、 46、 48、 53、 57、6、 63	13、 16、 17、 20、 23、 27、5	12、 19、2、 25、 28、 35、 37、44	12、 19、2、 25、 28、 35、 37、44	1、10、 16、20	1、11、 13、 16、 19、 24、9	10、 15、 17、2、 20、 24、28
TIMG14_C2	IO	TIMG14 キャプチャ / 比較 2 信号	10、 16、 17、2、 20、 24、3、 30、 34、 36、 43、 45、 49、 58、 62、8	1、10、 12、 16、 17、 24、 24、 26、5	11、 13、2、 20、 24、 25、 30、 32、 38、 39、 43、 46、9	11、 13、2、 20、 24、 25、 30、 32、 38、 39、 43、 46、9	1、11、 13、 17、 19、 22、6	1、12、 13、 20、 23、 25、6、 8	11、 16、 17、2、 21、 25、 27、 30、7、 9
TIMG14_C3	IO	TIMG14 キャプチャ / 比較 3 信号	11、 18、 21、 25、 31、 34、 37、4、 42、 44、 46、 49、 59、63	11、 13、 18、2、 21、 25、 27、5、9	10、 12、 13、2、 21、 26、 33、 40、 44、 47、8	10、 12、 13、2、 21、 26、 33、 40、 44、 47、8	1、14、 18、 20、5、 7	1、14、 17、 21、 24、 26、5、 7、9	10、 11、 18、2、 22、 26、 28、 31、6、 8
TIMG1_C0	IO	TIMG1 キャプチャ / 比較 0 信号	14、 17、 26、 28、 36、 45、 50、 52、 58、 60、62	12、 24、28	11、 14、 20、 22、 36、 39、45	11、 14、 20、 22、 36、 39、45	17、21	20、8	25、 29、9
TIMG1_C1	IO	TIMG1 キャプチャ / 比較 1 信号	15、 18、 29、 30、 37、 46、 51、 53、 59、 61、63	1、13、 25	12、 15、 21、 23、 37、 40、46	12、 15、 21、 23、 37、 40、46	18、22	21、 25、9	10、 26、30

表 6-9. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
TIMG2_C0	IO	TIMG2 キャプチャ / 比較 0 信号	10、 24、3、 30、 35、 43、55	1、10、 14、 17、26	17、 25、3、 32、 43、 46、9	17、 25、3、 32、 43、 46、9	13、 19、 22、6、 8	13、 23、 25、6	13、 17、 21、 27、 30、7
TIMG2_C1	IO	TIMG2 キャプチャ / 比較 1 信号	11、 16、 25、 31、 39、4、 42、 44、 49、54	11、 18、2、 21、 27、9	10、 13、 16、 26、 33、 38、 44、 47、5、 8	10、 13、 16、 26、 33、 38、 44、 47、5、 8	14、 20、5、 7	14、 17、 24、 26、5、 7	11、 12、 18、 22、 28、 31、6、 8

表 6-10. クロック モジュール (CKM) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
CLK_OUT	O	PMCU の CLK_OUT デジタル クロック 出力	18、 31、 39、4、 49、 55、 56、63、 7	14、 15、 18、2、 21、25	13、 17、 18、 26、 29、 40、 47、5	13、 17、 18、 26、 29、 40、 47、5	18、8、 9	10、 14、 17、 21、26	11、 13、 14、 18、 21、 26、31
FCC_IN	I	周波数クロック カウンタ (FCC) 入力信号	2、27、 28、 33、 45、 49、5、 9	12、 16、 19、4	1、11、 13、 24、 27、31	1、11、 13、 24、 27、31	12、24	12、 15、 28、8	1、11、 16、 19、9
HFCLKIN	I	高周波数デジタル クロック入力信号	46、 50、54	13	12、 14、16	12、 14、16		9	10、12
HFXIN	A	高周波数水晶発振器 (HFXT) 信号	45	12	11	11		8	9
HFXOUT	A	高周波数水晶発振器 (HFXT) 信号	46	13	12	12		9	10
LFCLKIN	I	低周波数デジタル クロック入力信号	44	11	10	10	7	7	8
LFXIN	A	低周波数水晶発振器 (LFXT) 信号	43	10	9	9	6	6	7
LFXOUT	A	低周波数水晶発振器 (LFXT) 信号	44	11	10	10	7	7	8

表 6-11. システム コントローラ (SYSCTL) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
ビーブ音	O	ビーブ音出力	33	4	1	1	24	28	1
NRST	リセット	アクティブ LOW のリセット信号 (ロジックを high にする必要があります。そうしないと、デバイスを起動できません)	38	6	4	4	2	2	3
VCORE	PWR	VCORE コンデンサの接続	32	3	48	48	23	27	32
VDD	PWR	VDD 電源	40	7	6	6	3	3	4
VSS	PWR	VSS (グラウンド)	41	8	7	7	4	4	5

表 6-12. シリアル ワイヤ デバッグ (SWD) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
SWCLK	I	シリアル ワイヤ デバッグ インターフェイス クロック入力信号	13	23	35	35	16	19	24
SWDIO	IO	シリアル ワイヤ デバッグ インターフェイス データ入力 / 出力信号	12	22	34	34	15	18	23

表 6-13. リアルタイム クロック (RTC) 信号の説明

信号名	ピンの種類	説明	PM ピン	DGS28 ピン	PT ピン	RGZ ピン	RGE ピン	RUY ピン	RHB ピン
RTC_OUT	O	リアルタイム クロックの出力信号	3、31、 55、6	14、 17、2、 20	17、 25、 28、47	17、 25、 28、47	8	13、 16、26	13、 17、 20、31

7 未使用ピンの接続

表 7-1 に、未使用ピンの正しい終端を示します。

表 7-1. 未使用ピンの接続

ピン (1)	電位	備考
PAx および PBx	オープン	対応するピン機能を GPIO (PINCMx.PF = 0x1) に設定し、未使用ピンを内部プルアップ / プルダウン抵抗で Low または入力を出力するように構成します。
NRST	VCC	NRST はアクティブ Low のリセット信号です。VCC に High にプルアップする必要があります。そうしなければ、デバイスは起動しません。詳細については、 セクション 10.1 を参照してください。

- (1) 汎用 I/O と共有されている機能を持つすべての未使用ピンについては、「PAx および PBx」未使用ピンの接続ガイドラインに従う必要があります。

8 仕様

8.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

			最小値	最大値	単位
VDD	電源電圧	VDD ピンで、VSS を基準として	-0.3	4.1	V
V _I	入力電圧	すべての 5V 許容オープンドレイン ピンに印加	-0.3	V _{DD} + 3.6 (最大 5.5)	V
V _I	入力電圧	任意の通常耐圧ピンに印加	-0.3	V _{DD} + 0.3 (最大 4.1)	V
I _{VDD}	VDD ピンに流れ込む電流 (ソース)	-40°C ≤ T _J ≤ 130°C		80	mA
		-40°C ≤ T _J ≤ 85°C		100	
I _{VSS}	VSS ピンから流れ出す電流 (シンク)	-40°C ≤ T _J ≤ 130°C		80	mA
		-40°C ≤ T _J ≤ 85°C		100	
I _{IO}	LDIO ピンの電流	LDIO ピンによってシンクまたはソースされる電流		3	mA
	SDIO ピンの電流	SDIO ピンによってシンクまたはソースされる電流		6	
	HDIO ピンの電流	HDIO ピンによってシンクまたはソースされる電流		20	
	ODIO ピンの電流	ODIO ピンによってシンクされる電流		20	
I _D	サポートされているダイオード電流	LCD 機能をサポートするピンのダイオード電流	-2	2	mA
		LCD 機能をサポートしていないピンのダイオード電流 (オープンドレイン IO を除く)	-2	0.05	
T _J	接合部温度		-40	130	°C
T _{stg}	保存温度 ⁽²⁾		-40	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) ボード製造時の半田付けでは、現在の JEDEC J-STD-020 仕様に従い、ピークリフロー温度が梱包箱またはリール上のデバイスラベルに記載されている分類を超えなければ、より高い温度になってもかまいません。

8.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±500	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

8.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
VDD	電源電圧 ⁽⁴⁾		1.62 ⁽⁵⁾		3.6	V
V _{CORE}	V _{CORE} ピンの電圧 ⁽²⁾			1.35		V
C _{VDD}	VDD と VSS の間に配置されたコンデンサ ⁽¹⁾			10		μF
C _{V_{CORE}}	V _{CORE} と VSS の間に配置されたコンデンサ ⁽¹⁾⁽²⁾			470		nF
T _A	周囲温度		-40		125	°C
T _J	最大接合部温度				130	°C

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
f_{MCLK}	MCLK, CPUCLK, ULPCLK 周波数、1 フラッシュ待機状態 ⁽³⁾			32	MHz
f_{MCLK}	MCLK, CPUCLK, ULPCLK 周波数、0 フラッシュ待機状態 ⁽³⁾			24	MHz

- (1) C_{VDD} と $C_{V CORE}$ は、それぞれ VDD/VSS 間と V CORE/VSS 間に、本デバイスのピンにできる限り近づけて接続します。 C_{VDD} には、容量値の誤差が $\pm 20\%$ までの精度の低 ESR コンデンサを使う必要があります。
- (2) V CORE ピンは、CVCORE にのみ接続する必要があります。電圧を供給したり、V CORE ピンに外部負荷を加えたりしないでください。
- (3) 待機状態はシステムコントローラ (SYSCTL) によって自動的に管理されるため、アプリケーションソフトウェアで設定する必要はありません。
- (4) VDD の推奨動作範囲に関して MCLK 周波数への依存はありません。
- (5) $V_{BOR0-(min)}$ まで機能が設計されます。

8.4 熱に関する情報

熱評価基準 ⁽¹⁾		パッケージ	値	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	LQFP-64 (PM)	56.3	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		24.9	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗		37.7	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ		2.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ		37.4	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	$^{\circ}\text{C}/\text{W}$
$R_{\theta JA}$	接合部から周囲への熱抵抗	LQFP-48 (PT)	63.3	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		29.5	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗		41.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ		3.2	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ		40.5	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	$^{\circ}\text{C}/\text{W}$
$R_{\theta JA}$	接合部から周囲への熱抵抗	VQFN-48 (RGZ)	31.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		22.7	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗		14.9	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ		1.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ		14.9	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		6.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JA}$	接合部から周囲への熱抵抗	VQFN-32 (RHB)	36.0	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		28.0	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗		16.0	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ		0.9	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ		16.0	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		4.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JA}$	接合部から周囲への熱抵抗	VSSOP-28 (DGS28)	74.3	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		29.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JB}$	接合部から基板への熱抵抗		35.8	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	接合部から上面への特性パラメータ		1.7	$^{\circ}\text{C}/\text{W}$
Ψ_{JB}	接合部から基板への特性パラメータ		35.6	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	$^{\circ}\text{C}/\text{W}$

熱評価基準 ⁽¹⁾		パッケージ	値	単位
R _{θJA}	接合部から周囲への熱抵抗	WQFN-28 (RUY)	44.5	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗		32.1	°C/W
R _{θJB}	接合部から基板への熱抵抗		20.0	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ		0.8	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ		20.0	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗		6.5	°C/W
R _{θJA}	接合部から周囲への熱抵抗	VQFN-24 (RGE)	44.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗		37.2	°C/W
R _{θJB}	接合部から基板への熱抵抗		21.2	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ		1.2	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ		21.2	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗		6.8	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

8.5 電源電流特性

8.5.1 RUN/SLEEP モード

VDD = 3.3V。すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。すべてのペリフェラルはディセーブルです。

パラメータ		MCLK	-40°C		25°C		85°C		105°C		125°C		単位
			標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	
RUN モード													
IDD _{RUN}	MCLK=SYSOSC、CoreMark、フラッシュから実行	32MHz	3.1		3.1		3.1		3.2		3.2		mA
IDD _{RUN} 、MHz あたり	MCLK=SYSOSC、While(1)、フラッシュから実行	32MHz	52	59	52	59	53	59	53	59	54	60	μA/MHz
	MCLK=SYSOSC、CoreMark、フラッシュから実行	32MHz	97		98		98		98		99		
SLEEP モード													
IDD _{SLEEP}	MCLK=SYSOSC、CPU 停止	32MHz	1265	1426	1284	1429	1310	1481	1317	1488	1329	1472	μA
IDD _{SLEEP}	MCLK = LFCLK、CPU 停止	32kHz	262	303	266	304	299	358	307	366	322	381	μA

8.5.2 STOP/STANDBY モード

特に記述のない限り、VDD=3.3V。すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。特に記述のないすべてのペリフェラルはディセーブルです。

パラメータ		ULPCLK	-40°C		25°C		85°C		105°C		125°C		単位
			標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	
STOP モード													
IDD _{STOP0}	SYSOSC = 32MHz、USE4MHZSTOP = 0、DISABLESTOP = 0	4MHz	397	447	403	451	411	455	414	458	418	463	μA
IDD _{STOP2}	SYSOSC オフ、DISABLESTOP=1、ULPCLK=LFCLK	32kHz	45	56	47	59	50	82	53	85	62	90	
STANDBY モード													
IDD _{STBY0}	LFXT および RTC がイネーブル	32kHz	2.14	3.5	2.14	3.5	3.7	24.3	6.3	27.0	15.0	33.1	μA
	LFOSC および IWDTC がイネーブル		1.9	2.3	2.0	2.4	3.6	25.6	6.3	28.5	15.0	34.4	μA
	LFXT および RTC がイネーブル、IWDTC がイネーブル		2.5	3.5	2.5	3.5	4.0	24.9	6.7	27.6	15.1	33.1	μA
IDD _{STBY1}	STOPCLKSTBY=0、TIMG14 イネーブル	32kHz	1.9	2.3	2.0	2.4	3.6	25.6	6.3	28.5	15.0	34.4	μA
	STOPCLKSTBY=1、TIMG14 イネーブル		1.5	1.8	1.6	1.9	3.2	24.8	5.9	27.7	14.6	34.0	
	STOPCLKSTBY=1、GPIOA イネーブル		1.5	1.9	1.6	1.9	3.2	24.8	5.9	27.7	14.7	34.0	

8.5.3 SHUTDOWN モード

すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。コア レギュレータはパワーダウンされています。

パラメータ	VDD	-40°C		25°C		85°C		105°C		125°C		単位
		標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	
IDDSHDN	SHUTDOWN モードの電源電流	3.3V	46	81	669	1414	3606					nA

8.6 電源シーケンス

8.6.1 電源ランブ

図 8-1 に、パワーアップ / パワーダウン時の POR-、POR+、BOR0-、BOR0+ の関係を示します。

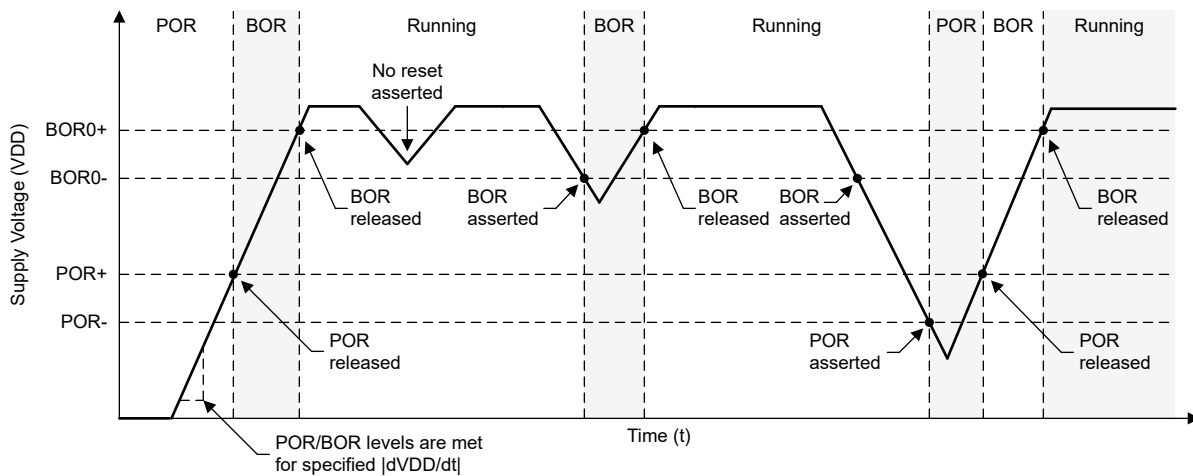


図 8-1. パワー サイクルの POR/BOR 条件 - VDO

8.6.2 POR と BOR

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位	
dVDD/dt	VDD (電源電圧) のスルーレート	立ち上がり		0.1	V/ μ s	
		立ち下がり (1)		0.01		
dVDD/dt	立ち下がり、STANDBY			0.1	V/ms	
V _{POR+}	パワーオンリセット電圧レベル	立ち上がり	0.95	1.30	1.60	V
V _{POR-}		立ち下がり	0.9	1.25	1.55	V
V _{HYS, POR}	POR ヒステリシス		30	58	74	mV
V _{BOR0+, COLD}	-40°C ≤ T _j ≤ 125°C コールドスタート、上昇 ブラウンアウトリセット電圧レベル 0 (デフォルトのレベル)	立ち上がり (1)	1.40	1.48	1.61	V
V _{BOR0+}		立ち下がり (1)	1.55	1.59	1.62	
V _{BOR0-}		立ち下がり (1)	1.54	1.58	1.61	
V _{BOR0-, STBY}	ブラウンアウトリセット電圧レベル 0 (デフォルトのレベル)	STANDBY モード	1.51	1.57	1.61	
V _{BOR1+}	ブラウンアウトリセット電圧レベル 1	立ち上がり (1)	2.13	2.17	2.21	V
V _{BOR1-}		立ち下がり (1)	2.10	2.14	2.18	
V _{BOR1-, STBY}	ブラウンアウトリセット電圧レベル 1	STANDBY モード	2.06	2.13	2.20	V

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{BOR2+}	ブラウンアウトリセット電圧レベル 2	立ち上がり (1)	2.73	2.77	2.82	V
V _{BOR2-}		立ち下がり (1)	2.7	2.74	2.79	
V _{BOR2, STBY}	ブラウンアウトリセット電圧レベル 2	STANDBY モード	2.62	2.71	2.80	V
V _{BOR3+}	ブラウンアウトリセット電圧レベル 3	立ち上がり (1)	2.88	2.96	3.04	V
V _{BOR3-}		立ち下がり (1)	2.85	2.93	3.01	
V _{BOR3, STBY}	ブラウンアウトリセット電圧レベル 3	STANDBY モード	2.82	2.92	3.02	V
V _{HYS, BOR}	ブラウンアウトリセットのヒステリシス	レベル 0		15	21	mV
		レベル 1 ~ 3		34	40	
T _{PD, BOR}	BOR 伝搬遅延	RUN/SLEEP/STOP モード			10	us
		STANDBY モード			100	us

(1) デバイスは RUN、SLEEP、STOP モードで動作しています。

8.7 フラッシュメモリの特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
V _{DDPGM/ERASE}	書き込みと消去の電源電圧		1.62		3.6	V
I _{DDERASE}	消去動作中の VDD からの電源電流	電源電流の差分			10	mA
I _{DDPGM}	書き込み動作中の VDD からの電源電流	電源電流の差分			10	mA
耐久性						
NWEC _(LOWER)	消去 / 書き込みサイクル耐久性 (フラッシュの下位 32KB) (1)		100			k サイクル
NWEC _(UPPER)	消去 / 書き込みサイクル耐久性 (フラッシュの残り) (1)		10			k サイクル
NE _(MAX)	故障に至るまでの全消去動作回数 (2)		802			k 回の消去動作
NW _(MAX)	セクタが消去されるまでのワード線あたりの書き込み動作回数 (3)				83	書き込み動作
保持						
t _{RET_85}	フラッシュメモリのデータ保持	-40°C ≤ T _j ≤ 85°C	60			年
t _{RET_105}	フラッシュメモリのデータ保持	-40°C ≤ T _j ≤ 105°C	11.4			年
書き込みと消去のタイミング						
t _{PROG (WORD, 64)}	フラッシュワードの書き込み時間 (4) (6)			50	275	μs
t _{PROG (SEC, 64)}	1kB セクタの書き込み時間 (5) (6)			6.4		ms
t _{ERASE (SEC)}	セクタの消去時間	2k 以下の消去 / 書き込みサイクル、T _j ≥ 25°C		4	20	ms
t _{ERASE (SEC)}	セクタの消去時間	10k 以下の消去 / 書き込みサイクル、T _j ≥ 25°C		20	150	ms
t _{ERASE (SEC)}	セクタの消去時間	10k 以下の消去 / 書き込みサイクル		20	200	ms

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{ERASE} (BANK)	バンクの消去時間	10k 以下の消去 / 書き込みサイクル		22	220	ms

- EEPROM エミュレーション アプリケーションを可能にするため、下位 32KB のフラッシュ アドレス空間はより優れた消去 / 書き込み耐久性をサポートしています。32KB 以下のフラッシュ メモリを内蔵したデバイスでは、フラッシュ メモリ全体が **NWEC_(LOWER)** の消去 / 書き込みサイクルをサポートしています。
- 故障に至るまでにフラッシュによってサポートされる消去動作の累積回数。セクタ消去またはバンク消去動作は、1 回の消去動作と見なします。
- ワード線を消去するまでに、許容されるワード線あたりの書き込み動作の最大回数。同じワード線への追加書き込みが必要な場合、ワード線あたりの書き込み動作の最大回数に達すると、セクタ消去が必要です。
- 書き込み時間は、書き込みコマンドがトリガされてから、フラッシュ コントローラでコマンド完了割り込みフラグがセットされるまでの時間として定義されます。
- セクタ書き込み時間は、最初のワード書き込みコマンドがトリガされてから、最後のワード書き込みコマンドが完了し、フラッシュ コントローラで割り込みフラグがセットされるまでの時間として定義されます。この時間には、セクタの書き込み中にソフトウェアが (最初のフラッシュ ワードの後に) 各フラッシュ ワードをフラッシュ コントローラに読み込むために必要な時間が含まれます。
- フラッシュ ワード サイズは 64 データビット (8 バイト) です。ECC 付きデバイスの場合、フラッシュ ワード サイズの合計は 72 ビット (64 データビット + 8 ECC ビット) です。

8.8 タイミング特性

VDD=3.3V、T_a=25°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ウェークアップ タイミング						
t _{WAKE, SLEEP}	SLEEP0 から RUN までのウェークアップ時間 ⁽¹⁾			2		サイクル
	SLEEP1 から RUN までのウェークアップ時間 ⁽¹⁾			1.6		μs
	SLEEP2 から RUN までのウェークアップ時間 ⁽¹⁾			2.2		μs
t _{WAKE, STOP}	STOP0 から RUN までのウェークアップ時間 (SYSOSC イネーブル) ⁽¹⁾			7.2		μs
	STOP2 から RUN までのウェークアップ時間 (SYSOSC ディセーブル) ⁽¹⁾			8.1		μs
t _{WAKE, STBY}	STANDBY0 から RUN までのウェークアップ時間 ⁽¹⁾			10		μs
	STANDBY1 から RUN までのウェークアップ時間 ⁽¹⁾			10		μs
	SHUTDOWN から RUN までのウェークアップ時間	高速ブートがイネーブル		283		μs
	SHUTDOWN から RUN までのウェークアップ時間	高速ブートがディセーブル		310		μs
非同期高速クロック要求タイミング						
t _{DELAY}	非同期要求のエッジから最初の 32MHz MCLK エッジまでの遅延時間	モードは SLEEP1		0.3		μs
		モードは SLEEP2		0.9		μs
		モードは STOP0		0.9		μs
		モードは STOP2		0.9		μs
		モードは STANDBY1		3.1		μs
		モードは STANDBY0		3.1		μs
スタートアップ タイミング						
t _{START, RESET}	リセット / パワーアップからのデバイスのコールド スタートアップ時間 ⁽²⁾	高速ブートがイネーブル		284		μs
		高速ブートがディセーブル		325		μs
NRST のタイミング						

VDD=3.3V、T_a=25°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{RST} 、 BOOTRST	BOOTRST を生成するための NRST ピンの最小パルス幅	ULPCLK≥4MHz		2		us
		ULPCLK=32kHz		100		us
t _{RST} 、POR	POR を生成するための NRST ピンの最小パルス幅			1		s

- ウェークアップ時間は、GPIO グリッチ フィルタは無効 (FILTEREN = 0x0)、高速ウェークアップは有効 (FASTWAKEONLY = 1) の条件で、外部信号のエッジ (GPIO ウェークアップ イベント) から、最初の CPU 命令が実行されるまでの時間として測定されます。
- 起動時間は、VDD が VBOR0+ と交差 (コールド スタートアップ) した時刻から、ユーザー プログラムの最初の命令が実行された時刻までの時間として測定されます。

8.9 クロック仕様

8.9.1 システム発振器 (SYSOSC)

自由気流での動作温度範囲内 (特に記述のない限り)。テスト条件は、記載された条件での寿命動作を示しています。

パラメータ		テスト条件	最小値	標準値	最大値	単位
f _{SYSOSC}	出荷時に調整された SYSOSC 周波数	SYSOSCCFG.FREQ=00 (ベース)		32		MHz
f _{SYSOSC}	周波数補正ループ (FCL) が有効のときの SYSOSC 周波数精度	SETUSEFCL=1、T _a = 25°C	0		1	%
f _{SYSOSC}		SETUSEFCL=1、-40°C ≤ T _a ≤ 125°C	-2.1		1.6	
f _{SYSOSC}	周波数補正ループ (FCL) がディセーブルのときの SYSOSC 精度、32MHz	SETUSEFCL=0、 SYSOSCCFG.FREQ=00、-40°C ≤ T _a ≤ 125°C	-2.5		2.5	%
t _{settle} 、 SYSOSC	目標精度に達するまでのセトリングタイム ⁽¹⁾	SETUSEFCL=1			40	us

- SYSOSC がウェークアップするとき (たとえば、低消費電力モードを終了するとき)、FCL がイネーブルなら、SYSOSC は最初に目標周波数 f_{SYSOSC} を、時間 t_{settle,SYSOSC} にわたって、追加誤差だけアンダーシュートします。この時間後に目標の精度が達成されます。

8.9.2 低周波数発振器 (LFOSC)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f _{LFOSC}	LFOSC 周波数			32768		Hz
	LFOSC 精度	-40°C ≤ T _a ≤ 125°C	-5		5	%
		-40°C ≤ T _a ≤ 85°C	-3		3	%
I _{LFOSC}	LFOSC 消費電流			300		nA
t _{start} 、 LFOSC	LFOSC スタートアップ時間			1		ms

8.9.3 低周波数水晶/ クロック

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
低周波数水晶発振器 (LFXT)						
f _{LFXT}	LFXT 周波数			32768		Hz
DC _{LFXT}	LFXT デューティ サイクル		30		70	%
OA _{LFXT}	LFXT 水晶発振余裕度			419		kΩ
C _{L, eff}	内部実効負荷容量 ⁽¹⁾			1		pF
t _{start} 、 LFXT	LFXT スタートアップ時間 ⁽²⁾			200		ms
I _{LFXT}	LFXT 消費電流	XT1DRIVE = 0、 LOWCAP = 1		300		nA

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
低周波数デジタルクロック入力 (LFCLK_IN)						
f _{LFIN}	LFCLK_IN 周波数 (3)	SETUSEEXLF = 1	29491	32768	36045	Hz
DC _{LFIN}	LFCLK_IN デューティ サイクル(3)	SETUSEEXLF = 1	40		60	%
LFCLK モニタ						
f _{FAULTLF}	LFCLK モニタ フォルト周波数 (4)	MONITOR=1	2800	4200	8400	Hz

- (1) これには、寄生結合およびパッケージ容量 (ピンごとに約 2 pF) が含まれ、 $C_{LFXIN} \times C_{LFXOUT} / (C_{LFXIN} + C_{LFXOUT})$ として計算されます。ここで、 C_{LFXIN} および C_{LFXOUT} は、それぞれ LFXIN および LFXOUT における合計容量です。
- (2) ユーザーは水晶が起動時の駆動負荷 (例: 0.1uW) をサポートできる適切な定格であることを確認する必要があります
- (3) デジタル クロック入力 (LFCLK_IN) は、ロジックレベルの方形波クロックを受け入れます。
- (4) LFCLK モニタは、LFXT または LFCLK_IN の監視に使用できます。最小フォルト周波数を下回る場合には必ずフォルトが発生し、最大フォルト周波数を超える場合には決してフォルトは発生しません。

8.9.4 高周波数クリスタル/クロック

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
高周波数水晶発振器 (HFXT)						
f _{HFXT}	HFXT 周波数	HFXTSEL=00	4		8	MHz
f _{HFXT}	HFXT 周波数	HFXTSEL=01	8.01		16	MHz
f _{HFXT}	HFXT 周波数	HFXTSEL=10	16.01		32	MHz
DC _{HFXT}	HFXT デューティ サイクル	HFXTSEL=00	40		65	%
DC _{HFXT}	HFXT デューティ サイクル	HFXTSEL=01	40		60	%
DC _{HFXT}	HFXT デューティ サイクル	HFXTSEL=10	40		60	%
OA _{HFXT}	HFXT 水晶発振余裕度	HFXTSEL=00 (4~8MHz の範囲)		2		kΩ
C _{L, eff}	内部実効負荷容(1)			1		pF
t _{start, HFXT}	HFXT スタートアップ時間(2)	HFXTSEL=10、 32MHz 水晶振動子		0.5		ms
I _{HFXT}	HFXT 消費電流(2)	f _{HFXT} = 4MHz、 R _m = 300Ω、C _L = 12pF		100		μA
I _{HFXT}	HFXT 消費電流(2)	f _{HFXT} =32MHz、 R _m =30Ω、 C _L =12pF、 C _m =6.26fF、 L _m =1.76mH		600		μA
高周波数デジタルクロック入力 (HFCLK_IN)						
f _{HFIN}	HFCLK_IN 周波数 (3)	USEEXTHFCLK = 1	4		32	MHz
DC _{HFIN}	HFCLK_IN デューティ サイクル(3)	USEEXTHFCLK = 1	40		60	%

- (1) これには、寄生結合およびパッケージ容量 (ピンごとに約 2 pF) が含まれ、 $C_{HFIXIN} \times C_{HFIXOUT} / (C_{HFIXIN} + C_{HFIXOUT})$ として計算されます。ここで、 C_{HFIXIN} および $C_{HFIXOUT}$ は、それぞれ HFIXIN および HFIXOUT における合計容量です。
- (2) HFXT スタートアップ時間 (t_{start, HFXT}) は、HFXT がイネーブルになってから、標準的な水晶振動子の安定した発振までの時間で測定されます。スタートアップ時間は、水晶の周波数および水晶振動子の仕様に依存します。『MSPM0 H シリーズ 32MHz マイクロコントローラ テクニカル リファレンス マニュアル』の HFXT セクションを参照してください。RSEL が大きいほど消費電流が増加し、RSEL が大きいほど起動時間が減少します。

(3) デジタル クロック入力 (HFCLK_IN) は、ロジック レベルの方形波クロックを受け入れます。

8.10 デジタル IO

8.10.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{IH}	High レベル入力電圧	ODIO (1)	VDD ≥ 1.62V	0.7*VDD		5.5	V
			VDD ≥ 2.7V	2		5.5	
		すべての I/O (ODIO とリセットを除く)	VDD ≥ 1.62V	0.7*VDD		VDD+0.3	
V _{IL}	Low レベル入力電圧	ODIO	VDD ≥ 1.62V	-0.3		0.3*VDD	V
			VDD ≥ 2.7V	-0.3		0.8	
		すべての I/O (ODIO とリセットを除く)	VDD ≥ 1.62V	-0.3		0.3*VDD	
V _{HYS}	ヒステリシス	ODIO		0.05*VDD			V
		すべての I/O (ODIO を除く)		0.1*VDD			
I _{Ikg}	ハイ インピーダンスのリーク電流	LDIO (PA12 を除く) (2) (3)				±100 (4)	nA
I _{Ikg}	ハイ インピーダンスのリーク電流	LDIO (PA12 のみ)				±300 (4)	nA
I _{Ikg}	ハイ インピーダンスのリーク電流	SDIO (2) (3)	V _{pad} ≤ VDD			±130 (4)	nA
R _{PU}	プルアップ抵抗	すべての I/O (ODIO を除く)			40		kΩ
R _{PD}	プルダウン抵抗				40		kΩ
V _{OH}	High レベル出力電圧	LDIO	VDD ≥ 2.7V、 I _{IO} _{max} = 3mA VDD ≥ 1.71V、 I _{IO} _{max} = 1mA VDD ≥ 1.62V、 I _{IO} _{max} = 0.75mA	VDD-0.4			V
		SDIO	VDD ≥ 2.7V、 I _{IO} _{max} = 6mA VDD ≥ 1.71V、 I _{IO} _{max} = 2mA VDD ≥ 1.62V、 I _{IO} _{max} = 1.5mA	VDD-0.4			V
		HDIO	VDD ≥ 2.7V、DRV = 1、 I _{IO} _{max} = 20mA VDD ≥ 2.7V、DRV = 0、 I _{IO} _{max} = 6mA VDD ≥ 1.71V、DRV = 1、 I _{IO} _{max} = 10mA VDD ≥ 1.71V、DRV = 0、 I _{IO} _{max} = 2mA	VDD-0.4			V

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{OL}	Low レベル出力電圧	ODIO	VDD ≥ 2.7V、I _{OL,max} = 8mA VDD ≥ 1.71V、I _{OL,max} = 4mA			0.4	V
		SDIO	VDD ≥ 2.7V、 I _{IO} _{max} = 6mA VDD ≥ 1.71V、 I _{IO} _{max} = 2mA VDD ≥ 1.62V、 I _{IO} _{max} = 1.5mA			0.4	
		HDIO	VDD ≥ 2.7V、DRV = 1、 I _{IO} _{max} = 20mA VDD ≥ 2.7V、DRV = 0、 I _{IO} _{max} = 6mA VDD ≥ 1.71V、DRV = 1、 I _{IO} _{max} = 10mA VDD ≥ 1.71V、DRV = 0、 I _{IO} _{max} = 2mA			0.4	
		LDIO	VDD ≥ 2.7V、 I _{IO} _{max} = 3mA VDD ≥ 1.71V、 I _{IO} _{max} = 1mA VDD ≥ 1.62V、 I _{IO} _{max} = 0.75mA			0.4	

- (1) I/O タイプ: ODIO = 5V 許容オープンドレイン、SDIO = 標準駆動、HSIO = 高速
- (2) リーク電流は、対応するピンに VSS または VDD を印加して計測されます (特に記述のない限り)。
- (3) デジタル ポートピンのリーク電流は個別に計測されます。ポートピンは入力として選択され、プルアップ / プルダウン抵抗は無効化されています。
- (4) この値は、IO がアナログ入力と多重化されていない場合の値です。アナログ入力と多重化されている場合、リーク電流は最大 100nA になる可能性があります。

8.10.2 スイッチング特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
f _{max}	ポート出力周波数	ODIO	VDD ≥ 1.71V、FM ⁺ 、CL = 20pF ~ 100pF			1	MHz
		LDIO ⁽¹⁾	VDD ≥ 1.71V、C _L = 20pF			8	
			VDD ≥ 2.7V、CL = 20pF			16	
		SDIO ⁽¹⁾	VDD ≥ 1.71V、C _L = 20pF			16	
			VDD ≥ 2.7V、CL = 20pF			32	
		HDIO ⁽¹⁾	VDD ≥ 2.7V、DRV = 1、CL = 20pF			20	
			VDD ≥ 2.7V、DRV = 0、CL = 20pF			20	
			VDD ≥ 1.7V、DRV = 1、CL = 20pF			16	
VDD ≥ 1.7V、DRV = 0、CL = 20pF				16			
t _r 、t _f	出力立ち上がり / 立ち下がり時間	ODIO を除くすべての出力ポート	VDD ≥ 1.71V			0.3/f _{max}	ns
t _f	出力立ち下がり時間	ODIO	VDD ≥ 1.71V、FM ⁺ 、CL = 20pF ~ 100pF	20*VDD/5.5		120	ns

- (1) I/O タイプ: ODIO = 5V 許容オープンドレイン、SDIO = 標準駆動、HSIO = 高速

8.11 アナログ マルチプレクサ VBOOST

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VBST}	VBOOST 電流加算器	MCLK/ULPCLK は LFCLK		0.8		μA
		MCLK/ULPCLK は LFCLK ではなく、SYSOSC の周波数は 32MHz		30		
$t_{START,VBST}$	VBOOST 起動時間			12		μs

8.12 ADC

8.12.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。すべての代表値は 25°C で測定されており、すべての精度パラメータは 12 ビット分解能モードを使用して測定されています (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{in(ADC)}$	アナログ入力電圧範囲 ⁽¹⁾	すべての ADC アナログ入力ピンに適用されます	0		VDD	V
V_{R+}	正の ADC リファレンス電圧	VDD から供給される V_{R+}		VDD		V
		外部リファレンス電圧ピン (VREF+) から供給される V_{R+}	1.4		VDD	V
		内部リファレンス電圧 (VREF) から供給される V_{R+}		VREF		V
V_{R-}	負の ADC リファレンス電圧			0		V
F_S	ADC サンプリング周波数	RES = 0x0 (12 ビット モード)、外部基準電圧			1.6	MspS
F_S	ADC サンプリング周波数	RES = 0x1 (10 ビット モード)、外部基準電圧			1.7	MspS
F_S	ADC サンプリング周波数	RES = 0x2 (8 ビット モード)、外部基準電圧			1.9	MspS
$I_{(ADC)}$	VDD 端子に流れ込む動作電源電流	$F_S = 1\text{MSPS}$ 、内部リファレンス電圧はオフ、 $V_{R+} = VDD$		350		μA
		$F_S = 500\text{kspS}$ 、内部リファレンス電圧はオン、 $V_{R+} = VREF = 2.5\text{V}$		300		
$C_{S/H}$	ADC サンプル ホールド容量			0.22		pF
R_{in}	ADC サンプリング スイッチ抵抗			15		k Ω
ENOB	有効ビット数	内部リファレンス、 $V_{R+} = VREF = 2.5\text{V}$ 、 $F_{in} = 10\text{KHz}$	9.4	10		ビット
		外部リファレンス電圧、 $F_{in} = 10\text{kHz}$ ⁽²⁾	10	10.6		
ENOB	有効ビット数	外部リファレンス電圧、ハードウェア平均化イネーブル (16 サンプル)、 $F_{in} = 10\text{kHz}$ ⁽²⁾		11.8		ビット
SNR	信号対雑音比	外部リファレンス電圧 ⁽²⁾		67		dB
		内部リファレンス電圧、 $V_{R+} = VREF = 2.5\text{V}$		65		
SNR	信号対雑音比	外部リファレンス電圧 ⁽²⁾ 、ハードウェア平均化イネーブル (16 サンプル)		75		dB
		外部リファレンス電圧 ⁽²⁾ 、 $VDD = VDD_{(min)} \sim VDD_{(max)}$		68		
PSRR _{DC}	電源除去比、DC	$VDD = VDD_{(min)} \sim VDD_{(max)}$ 内部リファレンス電圧、 $V_{R+} = VREF = 2.5\text{V}$		61		dB
		外部リファレンス電圧 ⁽²⁾ 、 $\Delta VDD = 0.1\text{V}$ (1kHz 時)		61		
PSRR _{AC}	電源除去比、AC	$\Delta VDD = 0.1\text{V}$ (1kHz 時) 内部リファレンス電圧、 $V_{R+} = VREF = 2.5\text{V}$		49		dB
		内部リファレンス電圧はオンであると仮定		5		
$V_{SupplyMon}$	電源モニタ分圧器 (VDD/3) の精度	ADC の入力チャネル: 電源モニタ ⁽³⁾	-1.5		+1.5	%
$I_{SupplyMon}$	電源モニタ分圧器の消費電流	ADC の入力チャネル: 電源モニタ		10		μA

- (1) 有効な変換結果を得るには、選択された ADC リファレンス電圧の範囲内 ($V_{R+} \sim V_{R-}$) にアナログ入力電圧範囲が含まれている必要があります。
(2) 外部リファレンス電圧のすべての仕様は、 $V_{R+} = VREF+ = VDD = 3.3\text{V}$ かつ $V_{R-} = VREF- = VSS = 0\text{V}$ の条件で、VREF+ ピンの外部容量 1 μF として測定されたものです。

(3) アナログ電源モニタ。チャンネル 31 のアナログ入力は切り離されており、分圧器 (VDD/3) と内部的に接続されています。

8.12.2 直線性パラメータ

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。すべての代表値は 25°C で測定されており、すべての直線性パラメータは 12 ビット分解能モードを使用して測定されています (特に記述のない限り)。(1)

パラメータ	テスト条件	最小値	標準値	最大値	単位
E _I	積分直線性誤差 (INL) 外部リファレンス電圧 (2)	-2.0		+2.0	LSB
E _D	微分直線性誤差 (DNL) ミッシング コードなしを保証 外部リファレンス電圧 (2)	-1.0		+1.0	LSB
E _D	微分直線性誤差 (DNL) ミッシング コードなしを保証 外部リファレンス電圧 (2)、ハードウェア平均化イネーブル、16 サンプル		1		
E _O	オフセット誤差 外部リファレンス電圧 (2)	-5		5	mV
E _G	ゲイン誤差 外部リファレンス電圧 (2)	-6		6	LSB

(1) し総合未調整誤差 (TUE) は、次の式を使用して、E_I、E_O、E_G から計算できます。TUE = $\sqrt{(E_I^2 + |E_O|^2 + E_G^2)}$

注: 上記の式が正確であるためには、すべての誤差を同じ単位 (通常は LSB) に変換する必要があります。

(2) 外部リファレンス電圧のすべての仕様は、VR+ = VREF+ = VDD = 3.3V かつ VR- = VREF- = VSS = 0V の条件で、VREF+ ピンの外部容量 1uF として測定されたものです。

8.12.3 スイッチング特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
f _{ADCCLK}	ADC クロック周波数	4		32	MHz
t _{ADC trigger}	ソフトウェアトリガの最小幅	3			ADCCLK のサイクル数
t _{Sample_step}	サンプリング時間 (ステップ入力)	12 ビット モード、R _S = 50Ω、C _{pext} = 10pF			μs
t _{Sample_VREF}	内部 VREF 入力によるサンプリング時間	ADC CHANNEL = 29、12 ビットモード、リファレンス電圧として VDD			
t _{Sample_SupplyMon}	サンプリング時間 (電源モニタ (VDD/3) あり)	12 ビット モード			μs

8.12.4 代表的な接続図

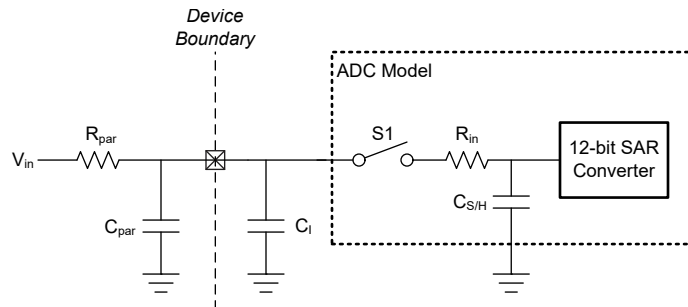


図 8-2. ADC 入力ネットワーク

1. Rin と CS/H の値については、セクション 8.12.1 を参照してください。
2. Ci の値については、「デジタル IO 電気的特性」を参照してください。
3. Cpar と Rpar は外部 ADC 入力回路の寄生容量および抵抗を表します。

次の式を使用して、ADC 変換に必要な最小サンプリング時間 (T) を求めます。

1. $\tau = (R_{par} + R_{in}) * C_{S/H} + R_{par} * (C_{par} + C_i)$
2. $K = \ln(2^n / \text{セッティング誤差}) - \ln((C_{par} + C_i) / C_{S/H})$
3. $T (\text{最小サンプリング時間}) = K * \tau$

8.13 温度センサ

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
TS _{TRIM}	出荷時調整温度 (1)	ADC および VREF の構成: RES = 0 (12 ビットモード)、VRSEL = 2h (内部 VREF)、BUFCONFIG = 1h (1.4V VREF)、ADC t _{Sample} = 10μs	27	30	33	°C
TS _c	温度係数		-2.05	-1.9	-1.75	mV/°C
t _{SET, TS}	温度センサのセトリングタイム (2)			2.5	10	us

- (1) ユーザー較正により、より高い絶対精度を実現できます。
- (2) これは、ADC で測定したときに温度センサがセトリングするために必要な最大時間です。温度センサを測定するとき、ADC の最小サンプリング時間を指定するために使用できます。

8.14 VREF

8.14.1 電氣的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VREF}	VREF の動作電源電流	BUFCONFIG = {0, 1}, 無負荷		80	100	μA
TC_{VREF}	VREF の温度係数 (1)	BUFCONFIG = {0, 1}			75	ppm/°C
TC_{drift}	VREF の長期ドリフト	時間=1000 時間、BUFCONFIG = {0, 1}, T = 25°C			300	ppm
$PSRR_{DC}$	VREF 電源除去比、DC	VDD = 1.7V ~ VDDmax, BUFCONFIG = 1	60	70		dB
		VDD = 2.7V ~ VDDmax, BUFCONFIG = 0	49	60		
ADC F_S	サポートされている最大 ADC サンプルリング周波数	ADC リファレンスとして VREF を使用			515	ksps
$T_{startup}$	VREF 起動時間	BUFCONFIG = {0, 1}, VDD = 2.8V			30	us

(1) VREF 出力の温度係数は、 TC_{VRBUF} と内部バンドギャップリファレンスの温度係数の和です。

8.14.2 電圧特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{DDmin}	VREF 動作に必要な最低電源電圧	BUFCONFIG = 1	1.62			V
		BUFCONFIG = 0	2.7			
VREF	リファレンス電圧の出力電圧	BUFCONFIG = 1	1.38	1.4	1.42	V
		BUFCONFIG = 0	2.46	2.5	2.54	

8.15 コンパレータ (COMP)

8.15.1 コンパレータの電氣的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
コンパレータ電氣的特性						
V_{cm}	コモンモード入力範囲		0		VDD	V
V_{offset}	入力オフセット電圧		-20		20	mV
V_{hys}	DC 入力ヒステリシス	HYST = 00h		0.4		mV
		HYST = 01h		10		
		HYST = 02h		20		
		HYST = 03h		30		
t_{PD_ls}	伝搬遅延時間、応答時間	出力フィルタ オフ、オーバードライブ = 100mV、高速モード		32	50	ns
		出力フィルタ オフ、オーバードライブ = 100mV、低消費電力モード		1.2	4	μs
t_{en}	コンパレータ イネーブル時間	伝播遅延仕様に達するまでのスタートアップ時間、高速モード			5	μs
		伝播遅延仕様に達するまでのスタートアップ時間、低消費電力モード			10	μs

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{comp}	コンパレータの消費電流	V _{cm} = VDD/2、100mV オーバードライブ、リファレンス電圧は DAC 出力、VDD が DAC のリファレンス電圧、高速モード		130	200	μA
		V _{cm} = VDD/2、100mV オーバードライブ、リファレンス電圧は DAC 出力、VDD が DAC のリファレンス電圧、低消費電力モード		0.85	2.7	μA
		V _{cm} = VDD/2、100mV オーバードライブ、コンパレータのみ、高速モード		120	180	μA
		V _{cm} = VDD/2、100mV オーバードライブ、コンパレータのみ、低消費電力モード		0.7	2.1	μA
8 ビット DAC 電気的特性						
V _{dac}	DAC の出力範囲		0		VDD	V
V _{dac-code}	特定のコードに対する 8 ビット DAC の出力電圧	V _{IN} = 8 ビット DAC に与えるリファレンス電圧、コード n = 0~255		V _{IN} × (n+1) / 256		V
INL	8 ビット DAC の積分非直線性		-1		1	LSB
DNL	8 ビット DAC の微分非直線性		-1		1	LSB
ゲイン誤差	8 ビット DAC のゲイン誤差	リファレンス電圧=VDD	-2		2	FSR の %
オフセット誤差	8 ビット DAC のオフセット誤差		-5		5	mV
出力インピーダンス	8 ビット DAC の出力インピーダンス			50		kΩ
t _{dac_settle}	スタティック モードでの 8 ビット DAC のセトリング タイム	DACCODE0 = 0 → 255、DAC 出力精度: 1 LSB、ピン PA11 の DAC 出力、C _{load} = 15pF		6		μs
t _{dac_settle}	スタティック モードでの 8 ビット DAC のセトリング タイム	DACCODE0 = 0 → 255、DAC 出力が 1 LSB まで正確		1.5		μs

8.16 LCD

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
LCD の電気的特性						
V _{CC, LCD, CP en, 3.6}	電源電圧範囲、チャージポンプをイネーブル、V _{LCD} ≤ 3.6V	LCDCPEN = 1、0000 < VLCDx ≤ 1111、LCDREFEN = 1 (チャージポンプがイネーブル、VLCD ≤ 3.6V)	1.62		3.6	V
デルタ VLCD	1/4 バイアス モード	LCDCPEN = 1、0000 < VLCDx ≤ 1111、LCDREFEN = 1 (チャージポンプがイネーブル、VLCD ≤ 3.6V)		60		mV
デルタ VLCD	1/3 バイアス モード	LCDCPEN = 1、0000 < VLCDx ≤ 1111、LCDREFEN = 1 (チャージポンプがイネーブル、VLCD ≤ 3.6V)		75		mV
V _{CC, LCD, ext. bias}	電源電圧範囲、外部バイアス、チャージポンプがイネーブル	LCDCPEN = 1、LCDREFEN = 0	1.62		3.6	V
V _{CC, LCD, VLCDEXT}	電源電圧範囲、外部 LCD 電圧、外部バイアス、チャージポンプがディセーブル	LCDCPEN = 0、LCDSELVDD = 0	1.62		3.6	V
V _{R33}	R33 での外部 LCD 電圧、外部バイアス、チャージポンプがディセーブル	LCDCPEN = 0、LCDSELVDD = 0	1.62		3.6	V
V _{R33}	R33 での LCD 電圧、内部バイアス、チャージポンプをイネーブル	LCDCPEN = 1、LCDSELVDD = 0、LCDREFEN = 1	2.4		3.8	V
C _{LCDCAP}		±20% の許容誤差を推奨、セラミックコンデンサ X5R (LDCAP0 と LDCAP1 の間)		0.47		μF

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
C _{R33}		±20% の許容誤差を推奨、セラミックコンデンサ X5R		0.47		μF
C _{R23}		±20% の許容誤差を推奨、セラミックコンデンサ X5R		0.47		μF
C _{R24}		±20% の許容誤差を推奨、セラミックコンデンサ X5R		0.47		μF
C _{R13}		±20% の許容誤差を推奨、セラミックコンデンサ X5R		0.47		μF
f _{Frame}	LCD フレーム周波数範囲	mux = 1 (静的)、2、3、4、8 付き、f _{LCD} = 2 × mux × f _{FRAME}	16	32	64	Hz
f _{LFCLK, in}	LFCLK 入力周波数範囲	±10% の精度		32.768		kHz
C _{Panel}	パネル容量	32Hz フレーム周波数			20	nF
V _{R33}	R33 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	1.6		3.6	V
V _{R23, 1/3bias}	1/3 バイアスを備えた R23 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	1.1		2.4	V
V _{R23, 1/4bias}	1/4 バイアスを備えた R23 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	1.2		2.7	V
V _{R24, 1/4bias}	1/4 バイアスを備えた R24 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	0.8		1.8	V
V _{R13, 1/3bias}	1/3 バイアスを備えた R13 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	0		1.2	V
V _{R14, 1/4bias}	1/4 バイアスを備えた R14 のアナログ入力電圧	LCDCPEN = 0、LCDSELVDD = 0、LCDREFEN = 0	0		0.9	V
V _{LCDREF/R13}	1/4 バイアスモードの場合、LCDREF/R13 に印加される外部 LCD リファレンス電圧	LCDCPEN = 1、LCDSELVDD = 0、LCDREFEN = 0	0.6		0.9	V
V _{LCDREF/R13}	1/3 バイアスモードの場合、LCDREF/R13 に印加される外部 LCD リファレンス電圧	LCDCPEN = 1、LCDSELVDD = 0、LCDREFEN = 0	0.8		1.2	V
T _{amb}	動作温度範囲		-40	25	125	°C
IDD LCD	スタンバイ電源 — 外部バイアス (モード 0)、Vboost = オフ。外部抵抗ラダー。5% マッチング公差、1% 未満の個別公差	Vdd ≥ 2.4V、LCDCPEN = 0、LCDSELVDD = 0、LCDSEL_VDD_R33 = 0、LCDINTBIASEN = 0、LVDVERFEN = 0、Vboost = オフ、外部電源オン		100		nA
IDD LCD	スタンバイ電源 — 外部バイアス (モード 0)、Vboost = オン、外部抵抗ラダー。抵抗ラダーを流れる電流は仕様では考慮されていません。5% マッチング公差、1% 未満の個別公差	Vdd < 2.4V、LCDCPEN = 0、LCDSELVDD = 0、LCDSEL_VDD_R33 = 0、LCDINTBIASEN = 0、LVDVERFEN = 0、Vboost = オン、外部電源オン		150		nA
IDD LCD	スタンバイ電源 — 内部バイアス (モード 1)。R33 ピンへの VDD 接続を有効にし、外部抵抗ラダーを追加します。抵抗ラダーを流れる電流は仕様では考慮されていません	LCDCPEN = 0、LCDSELVDD = 1、LCDSEL_VDD_R33 = 0、LCDINTBIASEN = 0、LCDVREFEN = 0 (内部リファレンスがディセーブル)、Vboost = オフ、外部電源オフ		54		μA
IDD LCD	スタンバイ電源 — 外部バイアス (モード 2)。LCD_HP_LP = 0/1 および LCDBIASSEL = 0/1 を確認します	LCDCPEN = 0、LCDSELVDD = 0、LCDSEL_VDD_R33 = 0、LCDINTBIASEN = 1、LCDVREFEN = 0 (内部リファレンスがディセーブル)、Vboost = オフ、外部電源オン		100		nA

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
IDD LCD	スタンバイ電源 — 内部バイアス (モード 3)。LCD_HP_LP=0/1 および LCDBIASSEL=0/1 を確認します。電圧の生成に使用する内部ラダーに接続された AVDD	LCDCPEN =0、LCDSELVDD=0、LCDSEL_VDD_R33=1、LCDINTBIASEN=1、LCDVREFEN =0 (内部リファレンスがディセーブル)、Vboost= オフ、外部電源オフ		57		μA
IDD LCD	スタンバイ電源 — 外部バイアス (モード 4)。LCDBIASSEL=0/1 のことを確認します。Vext は R33 に接続しました。CP により電圧分数の生成が使用されます	LCDCPEN =1、LCDSELVDD=0、LCDSEL_VDD_R33=0、LCDINTBIASEN=0、LCDVREFEN =0 (内部リファレンスがディセーブル)、Vboost= オフ、外部電源オン		200		nA
IDD LCD	スタンバイ電源 — 内部バイアス (モード 5)。LCDBIASSEL = 0/1 であることを確認します。AVDD が R33 に接続されています。CP により電圧分数の生成が使用されます。LOADCAP0/1 が接続されています	LCDCPEN =1、LCDCPFSELx=0x2、LCDSELVDD=1、LCDSEL_VDD_R33=1、LCDINTBIASEN=0、LCDVREFEN =0 (内部リファレンスがディセーブル)、Vboost= オフ、外部電源オフ		300		nA
IDD LCD	スタンバイ電源 — 外部バイアス (モード 6)。CP を使用して、1/3 および 1/4 の電圧分数を生成します。Vext は R13 に接続されています。LOADCAP0/1 が接続されています	LCDCPEN =1、LCDSELVDD=0、LCDSEL_VDD_R33=1、LCDINTBIASEN=0、LCDVREFEN =0 (内部リファレンスがディセーブル)、Vboost= オフ、外部電源オン		200		nA
IDD LCD	スタンバイ電源 — 内部バイアス (モード 7)。CP を使用して、1/3 および 1/4 の電圧分数を生成します。LOADCAP0/1 が接続されています。Vboost = オフ	LCDCPEN =1、LCDCPFSELx=0x2、VLCDx=3V、LCDSELVDD=0、LCDSEL_VDD_R33=1、LCDINTBIASEN=0、LCDVREFEN =1 (内部リファレンスがイネーブル)、LCDREFMODE =0/1		1.2		μA
IDD LCD	スタンバイ電源 — 内部バイアス (モード 7)。CP を使用して、1/3 および 1/4 の電圧分数を生成します。LOADCAP0/1 が接続されています。Vboost = オン	LCDCPEN =1、LCDCPFSELx=0x2、VLCDx=3V、LCDSELVDD=0、LCDSEL_VDD_R33=1、LCDINTBIASEN=0、LCDVREFEN =1 (内部リファレンスがイネーブル)、LCDREFMODE =0/1		1.5		μA

8.17 I2C

8.17.1 I2C の特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	スタンダード モード		ファストモード		ファストモードプラス		単位
			最小値	最大値	最小値	最大値	最小値	最大値	
f _{I2C}	I2C 入力クロック周波数	パワードメイン 0 の I2C	2	32	8	32	20	32	MHz
f _{SCL}	SCL クロック周波数			0.1		0.4		1	MHz
t _{HD,STA}	(リポート) スタート ホールド時間		4		0.6		0.26		us
t _{LOW}	SCL クロックの Low 期間		4.7		1.3		0.5		us
t _{HIGH}	SCL クロックの High 期間		4		0.6		0.26		us
t _{SU,STA}	リポート スタート セットアップ時間		4.7		0.6		0.26		us
t _{HD,DAT}	データ ホールド時間		0		0		0		ns
t _{SU,DAT}	データ セットアップ時間		250		100		50		ns
t _{SU,STO}	ストップ セットアップ時間		4		0.6		0.26		us

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	スタンダード モード		ファスト モード		ファスト モード プラス		単位
		最小値	最大値	最小値	最大値	最小値	最大値	
t_{BUF}	STOP 条件と START 条件の間のバスフリー時間	4.7		1.3		0.5		us
$t_{VD,DAT}$	データ有効時間		3.45		0.9		0.45	us
$t_{VD,ACK}$	データ有効アクリッジ時間		3.45		0.9		0.45	us

8.17.2 I2C フィルタ

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{SP}	AGFSELx = 0		6		ns
	AGFSELx = 1		14	35	ns
	AGFSELx = 2		22	60	ns
	AGFSELx = 3		35	90	ns

8.17.3 I²C のタイミング図

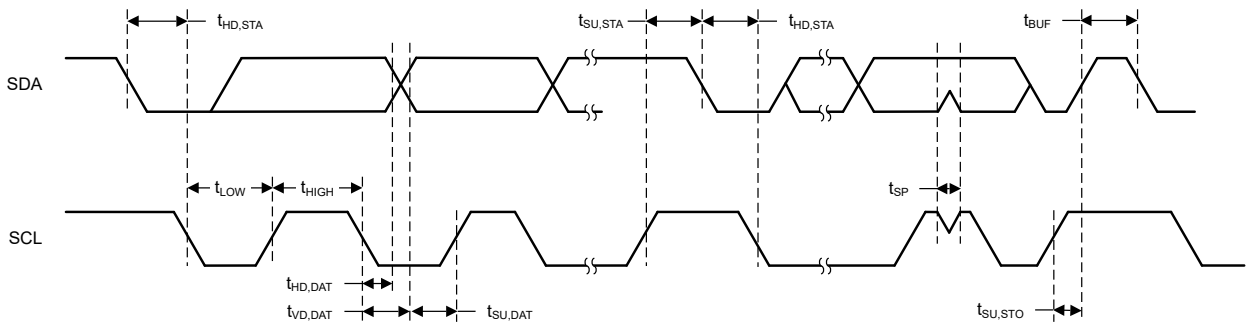


図 8-3. I2C タイミング図

8.18 SPI

8.18.1 SPI

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位	
SPI						
f_{SPI}	SPI クロック周波数	最大クロック速度 = 32MHz 1.62 < VDD < 3.6V コントローラ モード			16	MHz
f_{SPI}	SPI クロック周波数	最大クロック速度 = 32MHz 1.62 < VDD < 3.6V ペリフェラル モード			16	MHz
DC_{SCK}	SCK のデューティ サイクル	40	50	60	%	
コントローラ						
$t_{SCLK_H/L}$	SCLK High または Low 時間	$(t_{SPI}/2) - 1$		$t_{SPI}/2$	$(t_{SPI}/2) + 1$	ns
$t_{CS.LEAD}$	CS 進み時間、CS アクティブからクロックまで	SPH=0			1 SPI クロック	ns

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{CS.LEAD}	CS 進み時間、CS アクティブからクロックまで	SPH=1	1/2 SPI クロック			ns
t _{CS.LAG}	CS 遅れ時間、最後のクロックから CS 非アクティブまで	SPH=0	1/2 SPI クロック			ns
t _{CS.LAG}	CS 遅れ時間、最後のクロックから CS 非アクティブまで	SPH=1	1 SPI クロック			ns
t _{CS.ACC}	CS アクセス時間、CS アクティブから PICO データ出力まで				1/2 SPI クロック	ns
t _{CS.DIS}	CS ディセーブル時間、CS 非アクティブから PICO 高インピーダンスまで				1 SPI クロック	ns
t _{SU.CI}	POCI 入力データのセットアップ時間 (1)	2.7 < VDD < 3.6V、遅延サンプリングがイネーブル	1			ns
		1.62 < VDD < 2.7V、遅延サンプリングがイネーブル	8			
t _{SU.CI}	POCI 入力データのセットアップ時間 (1)	2.7 < VDD < 3.6V、遅延サンプリングなし	30			ns
		1.62 < VDD < 2.7V、遅延サンプリングなし	39			
t _{HD.CI}	POCI 入力データ ホールド時間		0			
t _{VALID.CO}	PICO 出力データの有効時間 (2)				16	ns
t _{HD.CO}	PICO 出力データのホールド時間 (3)		1			ns
ペリフェラル						
t _{CS.LEAD}	CS 進み時間、CS アクティブからクロックまで		13.5			ns
t _{CS.LAG}	CS 遅れ時間、最後のクロックから CS 非アクティブまで		1			ns
t _{CS.ACC}	CS アクセス時間、CS アクティブから POCI データ出力まで				41	ns
t _{CS.DIS}	CS ディセーブル時間、CS 非アクティブから POCI 高インピーダンスまで				41	ns
t _{SU.PI}	PICO 入力データ セットアップ時間		15			ns
t _{HD.PI}	PICO 入力データ ホールド時間		2.9			ns
t _{VALID.PO}	POCI 出力データの有効時間 (2)	2.7 < VDD < 3.6V			31	ns
t _{VALID.PO}	POCI 出力データの有効時間 (2)	1.62 < VDD < 2.7V			41	ns
t _{HD.PO}	POCI 出力データのホールド時間 (3)		5.5			ns

- (1) 遅延サンプリング機能がイネーブルのとき、POCI 入力データのセットアップ時間を完全に補償できます。
(2) 出力が SCLK クロック エッジを変更した後、次の有効なデータを出力に駆動する時間を規定します。
(3) 出力が SCLK クロック エッジを変更した後、出力のデータが有効である間の時間を規定します。

8.18.2 SPI タイミング図

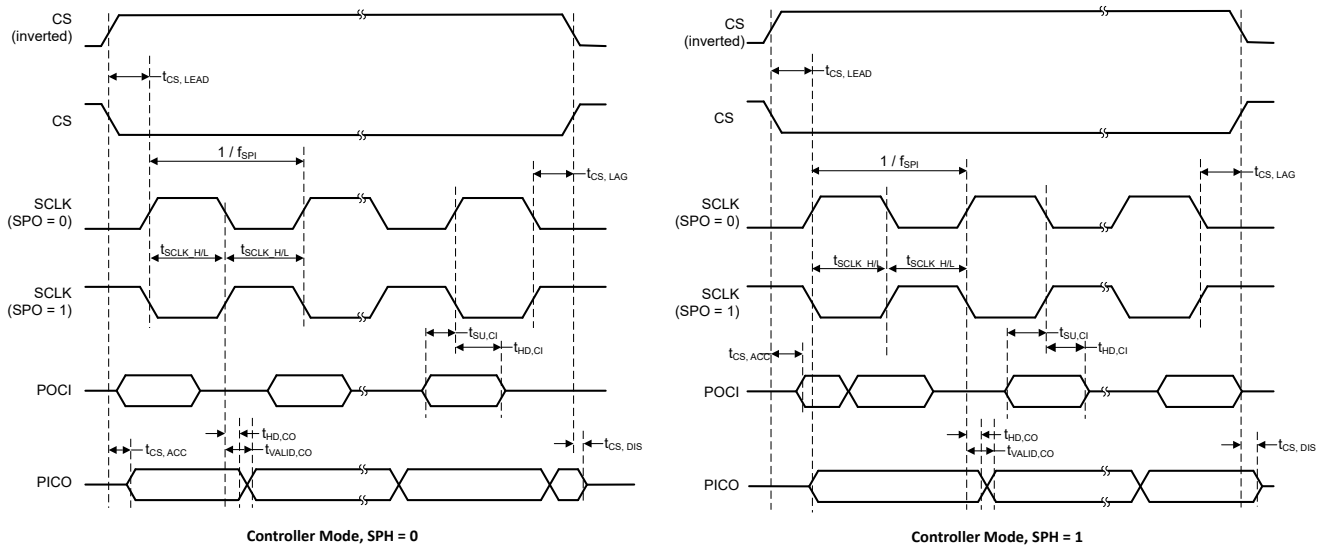


図 8-4. SPI のタイミング図 - コントローラ モード

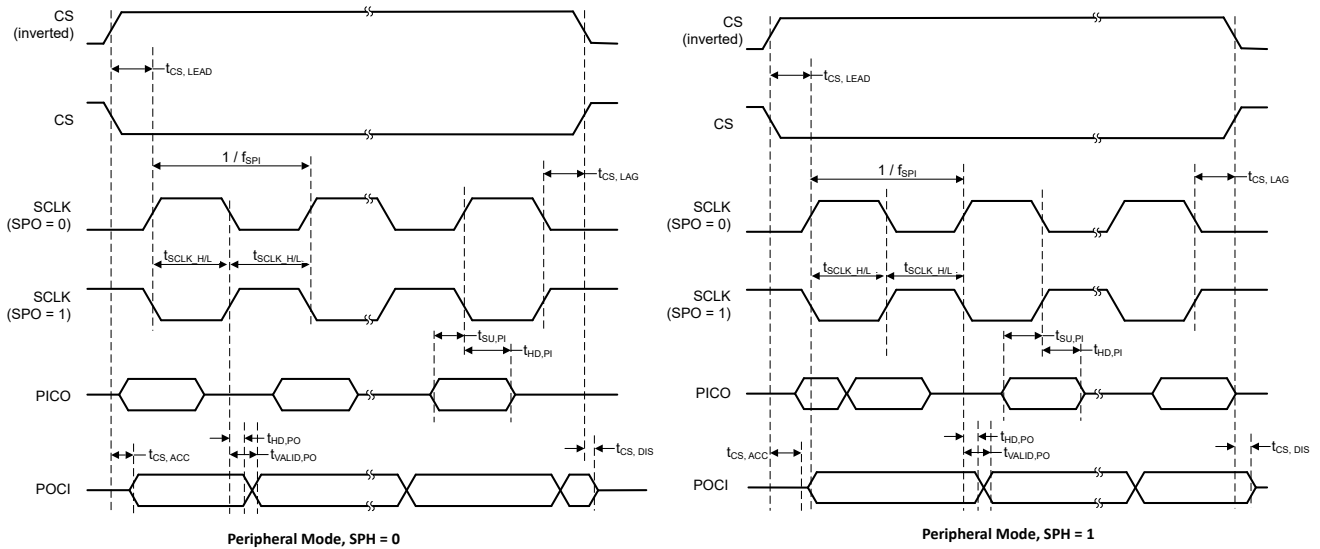


図 8-5. SPI のタイミング図 - ペリフェラル モード

8.19 UART

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{UART}	UART 入力クロック周波数			32	MHz
f_{BITCLK}	BITCLK クロック周波数 (Mbaud のポーレートに等しい)			4	MHz
t_{SP}	入力フィルタにより抑制されるスパイクのパルス持続時間	AGFSELx = 0	6		ns
		AGFSELx = 1	14	35	ns
		AGFSELx = 2	22	60	ns
		AGFSELx = 3	35	90	ns

8.20 TIMx

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{res}	タイマ分解能時間	f _{TIMxCLK} = 32MHz	31.25			ns
			1			t _{TIMxCLK}
t _{res}	タイマ分解能時間	16 ビット カウンタ付き TIMx			16	ビット
t _{COUNTER}	16 ビット カウンタのクロック周期	f _{TIMxCLK} = 32MHz	0.03125		2048	us
			1		65536	t _{TIMxCLK}

8.21 エミュレーションおよびデバッグ

8.21.1 SWD タイミング

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f _{SWD}	SWD 周波数				10	MHz

9 詳細説明

以降のセクションでは、このデータシートのデバイスを構成するすべてのコンポーネントについて説明します。これらのデバイスに内蔵されているペリフェラルは、メモリ マップ レジスタ (MMR) を介してソフトウェアで設定されます。詳細については、[MSPM0 L シリーズ 32MHz マイクロコントローラ テクニカル リファレンス マニュアル](#)の対応する章を参照してください。

9.1 CPU

CPU サブシステム (MCPUSS) は、Arm Cortex-M0+ CPU、命令プリフェッチおよびキャッシュ、システム タイマ、割り込み管理機能を実装しています。Arm Cortex-M0+ は、組込みアプリケーションに高性能と低消費電力を提供する、コスト最適化された 32 ビット CPU です。CPU サブシステムの主な特長は次のとおりです。

- Arm Cortex-M0+ CPU は最大 32kHz のクロック周波数をサポート
 - ARMv6-M Thumb 命令セット (リトル エンディアン)、32 サイクル 32×32 乗算命令付き
- シーケンシャル コード実行を改善するためのプリフェッチ ロジック、2 つの 64 ビット キャッシュラインを備えた 1 キャッシュ
- 24 ビットのダウン カウンタと自動リロード機能を備えたシステム タイマ (SysTick)
- 4 つのプログラム可能な優先レベルとテール チェーンを備えたネスト型ベクタ割り込みコントローラ (NVIC)

詳細については、『[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)』の「CPU」の章を参照してください。

9.2 動作モード

MSPM0 MCU には 5 つのメイン動作モード (電力モード) があり、アプリケーションの要件に基づいてデバイスの消費電力を最適化できます。消費電力を低減するためのモードは次のとおりです。RUN、SLEEP、STOP、STANDBY、SHUTDOWN。CPU は RUN モードではコードをアクティブに実行しています。ペリフェラル割り込みイベントにより、デバイスを SLEEP、STOP、または STANDBY モードから RUN モードにウェイクアップできます。SHUTDOWN モードでは、内部コア レギュレータが完全にディセーブルされ、消費電力が最小化されます。また、NRST、SWD、または特定の IO でのロジック レベルの一致によってのみウェイクアップが可能です。RUN、SLEEP、STOP、STANDBY の各モードには、複数の構成可能なポリシー オプション (例: RUN.x) も含まれており、性能と消費電力のバランスを確保できます。

性能と消費電力のバランスをさらに高めるために、MSPM0 デバイスには次の 2 つの電力ドメインが実装されています。

PD1 (CPU、メモリ、高性能ペリフェラル用) と **PD0** (低速、低消費電力ペリフェラル用)。

- **PD1** は、RUN モードと SLEEP モードで常に電源が供給されますが、他のすべてのモードではディセーブルになります。
- **PD0** は、RUN、SLEEP、STOP、STANDBY の各モードで常に電源が供給されます。
- SHUTDOWN モードでは、**PD1** と **PD0** の両方がディセーブルになります。

9.2.1 動作モード別の機能

各動作モードでサポートされている機能を [表 9-1](#) に示します。

機能キー:

- **EN**: その機能は、指定されたモードでイネーブルされます。
- **DIS**: その機能は、指定されたモードでディセーブル (クロックまたは電源のどちらかが遮断) されますが、その機能の設定は保持されます。
- **OPT**: その機能は、指定されたモードでは任意であり、イネーブルに設定されている場合はイネーブルのままです。
- **NS**: その機能は、指定されたモードで自動的にディセーブルになりませんが、サポートされていません。
- **OFF**: その機能は、指定されたモードで完全に電源がオフになり、設定情報は保持されません。OFF 状態からウェイクアップするときは、アプリケーション ソフトウェアですべてのモジュール レジスタを所望の設定に再構成する必要があります。

表 9-1. 動作モード別のサポートされている機能

動作モード		RUN			SLEEP			ストップ		STANDBY		シャット ダウン	
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1		
発振器	SYSOSC	EN	EN	DIS	EN	EN	DIS	OPT ⁽¹⁾	DIS	DIS	DIS	OFF	
	LFOSC または LFXT	EN										OFF	
	HFXT	EN	DIS	DIS	OPT	DIS						OFF	
クロック	CPUCLK	32M	32k	32k	DIS							OFF	
	MCLK から PD1 へ	32M	32k	32k	32M	32k	32k	DIS				OFF	
	ULPCLK から PD0 へ	32M	32k	32k	32M	32k	32k	4M	32k	DIS	DIS	OFF	
	ULPCLK から TIMG14、 TIMB0、TIMB1、 TIMB2、TIMB3 へ	32M	32k	32k	32M	32k	32k	4M	32k			OFF	
	RTCCLK	32k										OFF	
	MFCLK	OPT	DIS		OPT	DIS		OPT	DIS			OFF	
	LFCLK	32k										DIS	OFF
	LFCLK から TIMG14、 TIMB0、TIMB1、 TIMB2、TIMB3 へ	32k										OFF	
	MCLK モニタ	OPT										DIS	OFF
	LFCLK モニタ	OPT										OFF	
PMU	POR モニタ	EN											
	BOR モニタ	EN										OFF	
	コアレギュレータ	高駆動能力							低駆動能力				OFF
コア機能	CPU	EN			DIS								OFF
	DMA	OPT					NS (トリガをサポート)						OFF
	フラッシュ	EN					OPT		DIS				OFF
	SRAM	EN					OPT		DIS				OFF
PD1 パリフェラル	CRC	OPT					DIS						OFF
	TIMA0	OPT					DIS						OFF
	UC8	OPT					DIS						OFF
	UC11	OPT					DIS						OFF
	AESADV	OPT					DIS						OFF
	TRNG	OPT					OFF						OFF

表 9-1. 動作モード別のサポートされている機能 (続き)

動作モード		RUN			SLEEP			ストップ		STANDBY		シャット ダウン		
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1			
PDO ペリフェラル	TIMG14										OPT ⁽²⁾	OFF		
	TIMG1										OPT ⁽²⁾	OFF		
	TIMG2										OPT ⁽²⁾	OFF		
	UC4										OPT ⁽²⁾	OFF		
	UC6										OPT ⁽²⁾	OFF		
	UC7										OPT ⁽²⁾	OFF		
	GPIOA										OPT ⁽²⁾	OFF		
	GPIOB										OPT ⁽²⁾	OFF		
	LCD										OPT ⁽²⁾	OFF		
	WWDT0										DIS	OFF		
	キースタ										OPT	OFF		
LFSS 周辺機器	IWDT										OPT	OFF		
	RTC_B										OPT	OFF		
アナログ	ADC0										NS (トリガをサポート)	OFF		
	VREF										NS	OFF		
	COMP0										OPT	OFF		
		温度センサ										OTP	OFF	
IOMUX および IO ウェークアップ												EN	DIS (ウ ェーク 付き)	
ウェーク ソース													PD0 IRQ	IOMUX 、 NRST 、 SWD
			該当なし										任意の IRQ	

- (1) RUN1 から STOP0 に遷移した場合 (SYSOSC がイネーブルで、MCLK は LFCLK から供給)、RUN1 のときと同様に SYSOSC はイネーブルに維持され、ULPCLK は 32kHz に維持されます。RUN2 から STOP0 に遷移した場合 (SYSOSC がディセーブルで、MCLK は LFCLK から供給)、RUN2 のときと同様に SYSOSC はディセーブルに維持され、ULPCLK は 32kHz に維持されます。
- (2) STANDBY に STANDBY1 のポリシーを使用する場合、TIMG14 と TIMB0/1/2/3 のみがクロック駆動されます。その他の PDO ペリフェラルは、外部アクティビティが発生した際に非同期高速クロック要求を生成できますが、アクティブにクロック供給されません。

9.3 パワー マネージメント ユニット (PMU)

パワー マネージメント ユニット (PMU) は、本デバイスのための内部的に安定化されたコア電源を生成し、また外部電源 (VDD) の監視を行います。PMU は、PMU 自体とアナログ ペリフェラルで使用されるバンドギャップ基準電圧も内蔵しています。PMU の主な特長は次のとおりです。

- パワーオンリセット (POR) 電源モニタ
- ブラウンアウトリセット (BOR) 電源モニタ、プログラム可能な 3 つのスレッシュホールドを使った早期警告機能付き
- RUN、SLEEP、STOP、STANDBY モードをサポートするコア レギュレータにより、性能と消費電力のバランスを動的に最適化
- パリティ保護されたトリムにより、パワー マネージメントトリムが破損した際、パワーオンリセット (POR) を直ちに生成
- 4 バイトのシャットダウン メモリ

詳細については、『MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル』の「PMU」の章を参照してください。

9.4 クロック モジュール (CKM)

クロック モジュールは以下に示す発振器を備えています。

- **LFOSC**: 内部低周波数発振器 (32kHz)
- **SYSCOSC**: 内部高周波数発振器 (32MHz は出荷時に調整済み)
- **LFXT/LFCKIN**: 低周波数の外部水晶発振器またはデジタル クロック入力 (32kHz)
- **HFXT/HFCKIN**: 高周波数の外部水晶発振器またはデジタル クロック入力 (4MHz ~ 32MHz)

プロセッサ、バス、ペリフェラルで使用するために、クロック モジュールによって以下に示すクロックが分配されます。

- **MCLK**: PD1 ペリフェラルのメイン システム クロック。SYSCOSC、LFCLK または HSCLK から生成。RUN および SLEEP モードでアクティブ。
- **CPUCLK**: プロセッサのクロック (MCLK から生成)。RUN モードでアクティブ。
- **ULPCLK**: PD0 ペリフェラル用の超低消費電力クロック。RUN、SLEEP、STOP、STANDBY モードでアクティブ。
- **MFCLK**: ペリフェラル用 4MHz 固定の中周波数クロック。RUN、SLEEP、STOP モードで使用可能。
- **LFCLK**: ペリフェラルまたは MCLK 用 32kHz 固定の低周波数クロック。RUN、SLEEP、STOP、STANDBY モードでアクティブ。
- **ADCCLK**: ADC のクロック。RUN、SLEEP、STOP モードで使用可能。
- **RTCCLK**: RTC に直接接続される 32kHz の固定クロック
- **CLK_OUT**: クロックを外部に出力するために使用。RUN、SLEEP、STOP、STANDBY モードで使用可能。
- **HFCLK**: HFXT または HFCLK_IN から生成される高周波数クロック。RUN および SLEEP モードで使用可能。
- **HSCLK**: HFCLK から生成される高速クロック。RUN および SLEEP モードで使用可能

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の CKM の章を参照してください。

9.5 DMA のトリガの割り当て

ダイレクト メモリ アクセス (DMA) コントローラを使うと、CPU を介さずに、いずれかのメモリ アドレスから別のメモリ アドレスにデータを移動できます。たとえば、DMA を使って ADC 変換メモリから SRAM にデータを移動できます。DMA を使用すると、ペリフェラルとの間でデータをやりとりするとき、CPU をウェークアップする必要がなく、低消費電力モードのまま維持できるため、システムの消費電力を削減できます。

これらのデバイスの DMA は、以下の主な機能をサポートしています。

- 3 つの DMA 転送チャネル
 - 2 つのフル機能チャネル、繰り返し転送モードをサポートします
 - 1 つの基本チャネル、シングル転送モードをサポートします
- DMA チャネルの優先度を設定可能
- ADC、UART、SPI、またはタイマトリガで DMA トリガへの直接ペリフェラルがサポートされています。
- バイト (8 ビット)、ショートワード (16 ビット)、ワード (32 ビット)、またはバイトとワードの混合の転送機能
- 最大 64k のブロック サイズのすべてのデータ タイプの転送をサポートする転送カウンタ
- DMA 転送トリガの選択を設定可能
- 他のチャネルにサービスを提供するためのアクティブ チャネル割り込み
- ピンポン バッファ アーキテクチャのための早期割り込み生成
- 他のチャネルでのアクティビティ完了時のチャネルのカスケード化
- データの再構成をサポートするためのスライド モード (3 相測定アプリケーションなど)
- 収集モード

表 9-2 に、サポートされている DMA 機能と、対応する DMA チャネル番号を示します。

表 9-2. DMA_B チャネル機能

DMA 機能	DMA_B	
	フル機能チャネル	ベーシック チャネル
チャネル数	0	1, 2

表 9-2. DMA_B チャンネル機能 (続き)

DMA 機能	DMA_B	
	フル機能チャンネル	ベーシック チャンネル
リピータ モード	✓	–
テーブルとフィル モード	✓	–
収集モード	✓	–
早期 IRQ 通知	✓	–
オート イネーブル	✓	✓
ロング ロング (128 ビット) 転送	✓	✓
ストライド モード	✓	✓
カスケード チャンネルのサポート	✓	✓

表 9-3 に、DMA メモリ マップ レジスタの DMATCTL.DMATSEL 制御ビットを使って設定された DMA で利用可能なトリガの一覧を示します。

表 9-3. DMA のトリガの割り当て

DMACTL.DMATSEL	トリガ ソース
0	ソフトウェア
1	一般サブスクライバ 0 (FSUB_0)
2	一般サブスクライバ 0 (FSUB_1)
3	AESADV PUBLISHER 1
4	AESADV PUBLISHER 2
5	UC4.PUBLISHER_1
6	UC4.PUBLISHER_2
7	UC6.PUBLISHER_1
8	UC6.PUBLISHER_2
9	UC7.PUBLISHER_1
10	UC7.PUBLISHER_2
11	UC8.PUBLISHER_1
12	UC8.PUBLISHER_2
13	ADC0 DMAトリガ

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の DMA の章を参照してください。

9.6 イベント

イベント マネージャは、1 つのエンティティ (ペリフェラルなど) から別のエンティティ (第 2 のペリフェラル、DMA、CPU など) にデジタル イベントを転送します。イベント マネージャは、静的なルートとプログラマブルなルートの組み合わせを含むイベント ファブリックによって相互接続された一連の定義済みイベント パブリッシャ (ジェネレータ) およびサブスクライバ (レシーバ) によるイベント転送を実装しています。

イベント マネージャによって転送されるイベントには、以下が含まれます。

- 割り込み要求 (IRQ) として CPU に転送されるペリフェラル イベント (静的イベント)
 - 例: CPU に送られる RTC 割り込み
- DMA トリガとして DMA に転送されるペリフェラル イベント (DMA イベント)
 - 例: DMA 転送を要求するための、DMA への UART データ受信トリガ
- ハードウェアでの動作を直接トリガするため、別のペリフェラルに転送されるペリフェラル イベント (汎用イベント)

- 例: TIMx タイマ ペリフェラルが ADC サブスクライバ ポートに周期的イベントを発行し、ADC がこのイベントを使ってサンプリング開始をトリガする。

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)のイベントの章を参照してください。

表 9-4. 汎用イベント チャンネル

汎用ルートは、1:1 ルートと 1:2 スプリッタ ルートのどちらかです。これらのルートでは、イベントを発行しているペリフェラルは、利用可能な複数の汎用ルート チャンネルの 1 つを使ってそのイベントを別の 1 つのエンティティ (スプリッタ ルートの場合は複数のエンティティ) に公開するように構成されています。ここでエンティティとは、別のペリフェラル、汎用 DMA トリガイベント、または汎用 CPU イベントです。

CHANID	汎用ルートチャンネルの選択	チャンネルタイプ
0	汎用イベント チャンネルが選択されていない。	該当なし
1	汎用イベント チャンネル 1 が選択されている。	1:1
2	汎用イベント チャンネル 2 が選択されている。	1:1
3	汎用イベント チャンネル 3 が選択されている。	1:1
4	汎用イベント チャンネル 4 が選択されている。	1:1
5	汎用イベント チャンネル 5 が選択されている。	1:1
6	汎用イベント チャンネル 6 が選択されている。	1:1
7	汎用イベント チャンネル 7 が選択されている。	1:1
8	汎用イベント チャンネル 8 が選択されている。	1:1
9	汎用イベント チャンネル 9 が選択されている。	1:1
10	汎用イベント チャンネル 10 が選択されている。	1:1
11	汎用イベント チャンネル 11 が選択されている。	1:1
12	汎用イベント チャンネル 12 が選択されている。	1:2 (スプリッタ)
13	汎用イベント チャンネル 13 が選択されている。	1:2 (スプリッタ)
14	汎用イベント チャンネル 14 が選択されている。	1:2 (スプリッタ)
15	汎用イベント チャンネル 15 が選択されている。	1:2 (スプリッタ)

9.7 メモリ

9.7.1 メモリ構成

本デバイスのメモリ マップを、[表 9-5](#) に示します。メモリ領域の詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)のプラットフォーム メモリ マップのセクションを参照してください。

表 9-5. メモリ構成の概要

メモリ領域	サブ領域	MSPM0L2117, MSPM0L1127	MSPM0L2116, MSPM0L1126
コード (フラッシュ バンク 0)	フラッシュ メイン ECC 訂正あり	128KB 0x00000000 ~ 0x0001FFFF	64KB 0x00000000 ~ 0x0000FFFF
コード (フラッシュ バンク 0)	フラッシュ メイン ECC 訂正なし	128KB 0x00400000 ~ 0x0041FFFF	64KB 0x00400000 ~ 0x0040FFFF
SRAM (SRAM)	SRAM のデフォルト	12KB 0x20000000 ~ 0x20002FFF	12KB 0x20000000 ~ 0x20002FFF
SRAM (SRAM)	SRAM パリティ チェック	12KB 0x20100000 ~ 0x20102FFF	12KB 0x20100000 ~ 0x20102FFF
SRAM (SRAM)	SRAM チェックなし	12KB 0x20200000 ~ 0x20202FFF	12KB 0x20200000 ~ 0x20202FFF
SRAM (SRAM)	SRAM パリティ ECC コード	12KB 0x20300000 ~ 0x20302FFF	12KB 0x20300000 ~ 0x20302FFF
コード (フラッシュ バンク 0)	フラッシュ メイン ECC コード	128KB 0x41800000 ~ 0x4181FFFF	64KB 0x41800000 ~ 0x4180FFFF

表 9-5. メモリ構成の概要 (続き)

メモリ領域	サブ領域	MSPM0L2117, MSPM0L1127	MSPM0L2116, MSPM0L1126
ペリフェラル	NVM (NONMAIN)	0x41C00000~0x41C007FF	0x41C00000~0x41C007FF
ペリフェラル	FACTORY	0x41C40000~0x41C403FF	0x41C40000~0x41C403FF

9.7.2 ペリフェラルのまとめ

表 9-6. ペリフェラルのまとめ

ペリフェラル名	ベース アドレス	サイズ
ADC0	0x40004000	0x00002000
COMP0	0x40008000	0x00001F00
VREF	0x40030000	0x00001F00
LCD	0x40070000	0x00001F00
WWDT0	0x40080000	0x00001500
TIMG14	0x40084000	0x00001F00
TIMG1	0x40086000	0x00001F00
TIMG2	0x40088000	0x00001F00
LFSS	0x40094000	0x00001600
GPIOA	0x400A0000	0x00001F00
GPIOB	0x400A2000	0x00001F00
KEYSTORECTL	0x400AC000	0x00002000
SYSCTL	0x400AF000	0x00003100
TIMB0	0x400B8000	0x00001C00
TIMB1	0x400BA000	0x00001C00
TIMB2	0x400BC000	0x00001C00
TIMB3	0x400BE000	0x00001C00
DEBUGSS	0x400C7000	0x00001F00
EVENTLP	0x400C9000	0x00003000
FLASHCTL	0x400CD000	0x00002000
CPUSS	0x40400000	0x00001F00
WUC	0x40424000	0x00000500
IOMUX	0x40428000	0x00002000
DMA	0x4042A000	0x00001F00
CRC0	0x40440000	0x00002000
AESADV	0x40442000	0x00001200
ADC0_SVT	0x4055A000	0x00001000
TIMA0	0x40860000	0x00001F00
UC4_UART	0x40A00000	0x00001500
UC6_I2CC	0x40A22000	0x00023500
UC7_I2CT	0x40A44000	0x00045500
UC4_SPI	0x40A60000	0x00061200
UC4	0x40A80000	0x00081C00
UC6	0x40A82000	0x00082A00
UC7	0x40A84000	0x00084A00
SPG0	0x40A9F000	0x000A0C00
UC8_UART	0x40B00000	0x00001500
UC11_UART	0x40B02000	0x00003500

表 9-6. ペリフェラルのまとめ (続き)

ペリフェラル名	ベース アドレス	サイズ
UC8_SPI	0x40B60000	0x00061200
UC8	0x40B80000	0x00081C00
UC11	0x40B82000	0x00082A00

9.7.3 割り込みベクタ番号

表 9-7. 割り込みベクタ番号

ペリフェラル名	NVIC IRQ
SYSCCTL	0
DEBUGSS	1
UC6	3
ADC0	4
TIMB0	5
TIMB1	6
COMP0	7
UC7	8
UC8	9
TIMB2	13
TIMB3	14
UC4	15
TIMG14	16
TIMG2	17
TIMA0	18
TIMG1	19
GPIOA	22
GPIOB	23
UC11	24
AESADV	26
FLASHCTL	27
LCD	28
WWDT0	29
LFSS	30
DMA	31

9.8 フラッシュ メモリ

実行可能なプログラム コードとアプリケーション データを格納するため、1 バンクの不揮発性フラッシュ メモリが備わっています。

フラッシュの主な特長は次のとおりです。

- ハードウェア ECC 保護 (エンコードおよびデコード)、シングル ビット誤り訂正およびダブル ビット誤り検出機能付き
- 推奨電源電圧範囲全体にわたって、インサーキットでの書き込み / 消去動作をサポート
- 1KB の小さなセクタ サイズ (1KB の最小消去分解能)
- フラッシュ メモリの選択された 32 セクターで最大 100,000 回の書き込み / 消去サイクル、残りのフラッシュ メモリで最大 10,000 回の書き込み / 消去サイクルをサポート (32kB のデバイスでは、フラッシュ メモリ全体で 100,000 サイクルをサポート)

詳細については、『[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)』の「NVM」の章を参照してください。

9.9 SRAM

MSPM0Lxx MCU には、低消費電力の高性能 SRAM が搭載されており、デバイスでサポートされている CPU 周波数範囲全体にわたってゼロ待機状態に対応します。また、MSPM0Lxx マイコンは、ハードウェア パリティ付きで最大 128KB の ECC 保護 SRAM も備えています。SRAM は、コードに加えて、呼び出しスタック、ヒープ、グローバル データなどの揮発性情報を格納するために使用できます。SRAM の内容は、RUN、SLEEP、STOP、STANDBY 動作モードでは完全に保持され、SHUTDOWN モードでは失われます。書き込み保護メカニズムが搭載されているため、アプリケーションは 1KB の分解能で SRAM を動的に書き込み保護できます。書き込み保護は、実行可能コードを SRAM に配置する際、CPU と DMA のどちらかが意図せずコードを上書きしないように保護するのに役立ちます。SRAM にコードを配置すると、ゼロウェイト状態動作と低消費電力を実現することで、重要なループの性能を向上できます。

9.10 GPIO

汎用入出力 (GPIO) ペリフェラルを使用すると、アプリケーションは本デバイスのピンを経由してデータを読み書きできます。ポート A およびポート B GPIO ペリフェラルを使用することで、これらのデバイスは最大 60 本の GPIO ピンをサポートします。

GPIO モジュールの主な特長は次のとおりです。

- ソフトウェアでのリード モディファイライト構造を必要とせずに、複数のビットのセット、クリア、トグルが可能
- 「ウェークアップ機能付きの標準」駆動機能を持つ GPIO により、デバイスを SHUTDOWN モードからウェークアップ可能
- 任意の GPIO ポートによる、STOP および STANDBY モードからの低消費電力ウェークアップを可能にする「FastWake」機能
- ユーザー制御の入力フィルタリング

詳細については、『[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)』の「GPIO」の章を参照してください。

9.11 IOMUX

IOMUX ペリフェラルは IO パッド構成を可能にし、デバイス ピンを出入りするデジタル データの流れを制御します。IOMUX の主な特長は次のとおりです。

- IO パッド構成レジスタにより、プログラム可能な駆動強度、速度、プルアップまたはプルダウンなどを実現
- デジタル ピン多重化により、複数のペリフェラル信号を同じ IO パッドに接続可能
- PINCM レジスタを使って、ピンの機能と能力をユーザー設定可能

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の IOMUX の章を参照してください。

9.12 ADC

これらのデバイスの 12 ビット アナログ / デジタル コンバータ (ADC) モジュールは、シングルエンド入力による高速 12 ビット変換をサポートしています。

ADC の主な特長は次のとおりです。

- 12 ビットの出力分解能、最大 1.6Msps、10.6 ビットの ENOB
- 最大 26 の外部入力チャネル
- 温度センシング、電源監視、アナログ信号チェーンのための内部チャネル
- ソフトウェアで選択可能なリファレンス電圧：
 - 1.4V または 2.5V に設定可能な ADC 専用の内部リファレンス電圧 (VREF)
 - MCU 電源電圧 (VDD)
 - VREF+/- デバイス ピンでの外部リファレンス取り込みをサポート
 - 適切な動作のために、VREF+/- ピンにデカップリング コンデンサを配置する必要があります。

- RUN、SLEEP、STOP モードで動作し、STANDBY モードからのトリガをサポート

表 9-8. ADC0 のチャンネル割り当て

CHANNEL[0:7]	信号名	CHANNEL[8:15]	信号名
0	A0	16	A16
1	A1	17	A17
2	A2	18	A18
3	A3	19	A19
4	A4	20	A20
5	A5	21	A21
6	A6	22	A22
7	A7	23	A23
8	A8	24	A24
9	A9	25	A25
10	A10	26	-
11	A11	27	予約済み
12	A12	28	温度センサ
13	A13	29	VREFINT
14	A14	30	予約済み
15	A15	31	電源 / バッテリ モニタ

信号名が斜体で記載された信号は、SoC の内部の信号です。これらの信号は、内部ペリフェラルの相互接続に使用されます。

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の ADC の章を参照してください。

9.13 温度センサ

温度センサは、デバイス温度に対して直線的に変化する電圧を出力します。温度センサの出力は、温度からデジタルへの変換を可能にするため、ADC 入力チャンネルの 1 つに内部的に接続されています。

温度センサのユニットごとの 1 点キャリブレーション値は、ファクトリ定数メモリ領域に格納されています。このキャリブレーション値は、工場調整温度 (TS_{TRIM}) において 1.4V 内部 VREF を使用して 12 ビット モードで測定された温度センサ値に対応する ADC 変換結果 (ADC コード形式) を表します。このキャリブレーション値を温度センサの温度係数 (TS_0) と組み合わせて使用することで、本デバイスの温度を推定できます。出荷時調整値を使って本デバイスの温度を推定する方法については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の温度センサのセクションを参照してください。

9.14 LFSS

低周波サブシステム (LFSS) は、複数の機能周辺機器を 1 つの共通サブシステムに統合したものです。これらのペリフェラルは、低周波数クロック (LFCLK) によってクロック供給されるか、低消費電力モードではアクティブにする必要があります。低周波クロックは、標準周波数が 32kHz で、主に長期的な時間管理を目的としています。

このデバイスの LFSS には、次のコンポーネントが含まれています。

- 追加のプリスケアラ拡張機能とタイムスタンプ キャプチャ機能を備えたリアルタイム クロック (RTC_B)
- 非同期独立型ウォッチドッグ タイマ (IWDT)

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の LFSS の章を参照してください。

9.15 IWDT

LFSS の独立したウォッチ ドッグ タイマ (IWDT) は、デバイスに依存しないスーパー バイザであり、コードの実行と、デバイスの全体的なハング アップシナリオを監視します。LFSS の性質上、この IWDT には独自のシステム独立クロックソースがあります。アプリケーション ソフトウェアがプログラムされた時間内にウォッチ ドッグを正常にリセットしなかった場合、ウォッチ ドッグはデバイスに POR リセットを生成します。

IWDT の主な特長は次のとおりです。

- クローズ ウィンドウとオープン ウィンドウを備えた 25 ビット カウンタ
- プログラマブル クロック デバイダを使用して LFOSC (固定 32kHz クロック パス) でカウンタを駆動します
- 選択可能な 8 つのウォッチドッグ タイマ期間

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の IWDT の章を参照してください。

9.16 RTC_B

リアルタイム クロック の RTC B は、32kHz の入力クロック ソース (通常は低周波数の水晶振動子) で動作し、CPU への割り込み用の複数のオプションを備えたタイム ベースをアプリケーションに提供します。RTC_B は、低周波数サブシステム (LFSS) に関連する一般的な主要な機能を提供します。

RTC_B の一般的な主な特長は次のとおりです。

- 秒、分、時、曜日、日、月、年のカウンタ
- バイナリまたは BCD フォーマット
- うるう年の取り扱い
- 分、時、曜日、日に基づいてカスタマイズ可能な 1 つのアラーム割り込み
- 1 分ごと、1 時間ごと、深夜 12 時、または正午にウェークアップするインターバル アラーム割り込み
- インターバル アラーム割り込みによる 4096、2048、1024、512、256、128Hz の周期的なウェークアップ
- インターバル アラーム割り込みによる 64、32、16、8、4、2、1、0.5Hz の周期的なウェークアップ
- 水晶振動子オフセット誤差の較正 (最大 ± 240 ppm)
- 温度ドリフトの補償 (最大 ± 240 ppm)
- キャリブレーション用に RTC クロックをピンに出力

このデバイスでサポートされている RTC 機能を、[表 9-9](#) に示します。

表 9-9. RTC_B の主な特長

RTC の機能	RTC_B
パワー イネーブル レジスタ	-
秒、分、時間、曜日、日、月、年を提供するリアルタイム クロックおよびカレンダー モード	あり
2 進または 2 進化 10 進 (BCD) 形式を選択可能	あり
うるう年補正 (1901 年から 2099 年まで有効)	あり
分、時、曜日、日に基づいてカスタマイズ可能な 2 つのカレンダー アラーム 割り込み	あり
1 分ごと、1 時間ごと、深夜 12 時、または正午にウェークアップするインターバル アラーム割り込み	あり
4096、2048、1024、512、256、または 128Hz でウェイクするための定期的な割り込み	あり

表 9-9. RTC_B の主な特長 (続き)

RTC の機能	RTC_B
64、32、16、8、4、2、1、0.5Hz でウェイクするための定期的な割り込み	あり
スタンバイ モードまでの割り込み機能、STOPCLKSTBY による	あり
水晶振動子オフセット誤差と水晶振動子の温度ドリフトの校正 (合計で最大 ± 240 ppm)	あり
キャリブレーション用に RTC クロックをピンに出力 (GPIO)	あり
キャリブレーション用に RTC クロックをピンに出力 (TIO)	-
割り込み生成機能付きハートビート機能用 3 ビット プリスケーラ	-
RTC 外部クロックは、トリムされていない 32kHz、トリムされた 512Hz、256Hz、1Hz のいずれかを選択可能	-
以下を含むタイマ スタンプ イベント検出時の RTC タイム スタンプ キャプチャ <ul style="list-style-type: none"> • TIO イベント • VDD 障害イベント 	-
RTC カウンタ ロック機能	-

詳細については、『』と『[MSPM0 L シリーズ 32MHz マイクロコントローラ テクニカル リファレンス マニュアル](#)』の「RTC」の章を参照してください。

9.17 VREF

リファレンス電圧モジュール (VREF) は、オンボード ADC 専用の構成可能なリファレンス電圧バッファを内蔵しています。これらのデバイスは、より高い精度を必要とするアプリケーション向けに、外部リファレンス電圧の接続にも対応しています。

VREF の主な特長は次のとおりです。

- ユーザー選択可能な 1.4V および 2.5V の内部リファレンス。
- 内部リファレンス電圧は、最大 515ksps の ADC 動作をサポート
- VREF+ および VREF- デバイス ピンでの外部リファレンス取り込みをサポート
- 正常な動作のため、デカップリング コンデンサは必要ありません。詳細については、[図 9-1](#) を参照してください

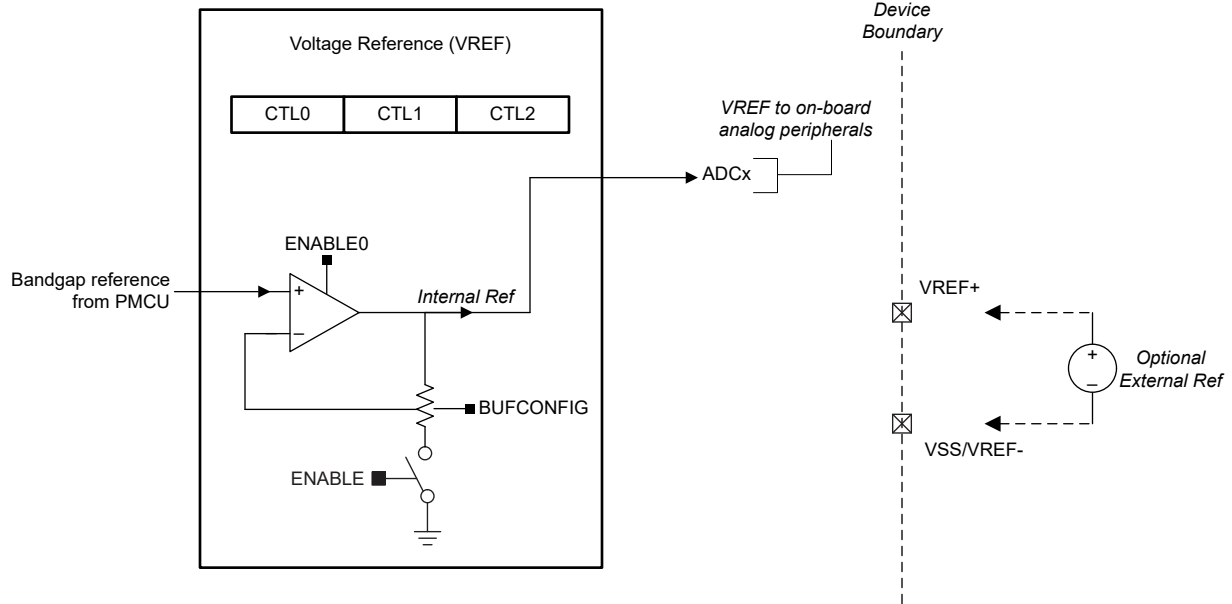


図 9-1. VREF モジュール

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の VREF の章を参照してください。

9.18 COMP

本デバイスのコンパレータ ペリフェラルは、2 つの入力端子の電圧レベルを比較し、この比較に基づいてデジタル信号を出力します。COMP は、以下の主な機能をサポートしています。

- プログラマブル ヒステリシス
- リファレンス電圧をプログラム可能：
 - 外部リファレンス電圧 (VREF IO)
 - 内蔵ル 8 ビットリファレンス DAC
- 動作モードを設定可能：
 - 高速モード
 - 低消費電力モード
- 出力グリッチ フィルタ遅延をプログラム可能
- TIMx インスタンスからの 6 つのブランキング ソースをサポート (表 9-10 を参照)
- すべての低消費電力モードからの、デバイスの出力ウェイクアップをサポート
- 先進のタイマ フォルト処理機能に接続された出力
- コンパレータレジスタの IPSEL および IMSEL ビットを使用して、デバイス ピンからコンパレータ チャンネル入力を選択可能
- 8 ビットリファレンス DAC は、デバイス ピンに出力可能

表 9-10. COMP0 入力チャンネル選択

IPSEL / IMSEL ビット	正端子入力	負端子入力
0x0	COMP0_IN0+	COMP0_IN0-
0x1	COMP0_IN1+	COMP0_IN1-
0x2	COMP0_IN2+	COMP0_IN2-
0x3	COMP0_IN3+	-
0x5	-	温度センサ

表 9-11. COMP0 ブランキング ソース表

CTL2.BLANKSRC	ブランキング ソースの選択
1	TIMA0.CC2
2	TIMA0.CC3
3	TIMA0.CC1
4	TIMG14.CC1
5	TIMG1.CC1
6	TIMG2.CC1

デバイスのアナログ接続の詳細については、[デバイスアナログ接続](#) を参照してください。

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の COMP の章を参照してください。

9.19 セキュリティ

このデバイスは、次のような複数のセキュリティ機能を備えています。

- デバッグ セキュリティ
- デバイス識別
- GCM/GMAC、CCM/CBC-MAC、CBC、CTR をサポートする AES-128/256 アクセラレータ
- コードおよびデータ保護用のフレキシブルなファイアウォール
 - フラッシュ書き込み消去保護
 - フラッシュ読み取り実行保護
 - フラッシュ IP 保護
 - SRAM 書き込み実行の相互排他
- セキュア ブート
- ファームウェアのセキュア更新
- 最大 2 つの 128 ビット AES キーを格納可能なセキュア キー ストレージ
- 顧客のセキュア コード
- カスタム多項式をサポートする巡回冗長性検査 (CRC-16)

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)のセキュリティの章を参照してください。

9.20 AESADV

AES 高度な (AESADV) アクセラレータ モジュールは、AES (Advanced Encryption Standard) に従って 128 ビットまたは 256 ビットのキーをハードウェアに配置し、128 ビットのデータ ブロックの暗号化と復号化を実行します。AES は、FIPS PUB 197 で規定されている対称キー ブロック暗号アルゴリズムです。

AESADV アクセラレータには、次のような機能があります。

- 128 ビットと 256 ビットのキーによる AES 動作
- ハードウェア内でのキー スケジューリング
- ENC /復号化のみのモード: CBC、CFB-1、CFB-8、CFB-128、OFB-128、CTR/ICM
- 認証専用モード: CBC-MAC、CMAC
- AES-CCM (AES-CTR モードと AES-CBC-MAC を使用)
- AES-GCM (AES-CTR モードと GHASH を使用、暗号化なしを選択した場合、基本的な GHASH 動作をサポート)
- AES-CCM および AES-GCM モードは、ペイロード データのホールド /レジュームによる継続をサポートしています
- 32 ビットワードのアクセスにより、キー データ、入力データ、および出力データを供給
- AESADV 準備完了割り込み
- 入出力データの DMA トリガ
- RUN および SLEEP をサポート ([セクション 9.2](#) を参照)

詳細については、『[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)』の「AESADV」の章を参照してください。

9.21 CRC

巡回冗長検査 (CRC) モジュールは入力データ シーケンスのシグネチャを提供します。CRC モジュールの主な特長は次のとおりです。

- CRC16-CCITT に基づく 16 ビット CRC をサポート
- ビットリバーサルをサポート

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の CRC の章を参照してください。

9.22 キーストア

キーストア コントローラは、Advanced Encryption Engine (AES) キーの安全な管理を提供します。キーストア コントローラの使用モデルは、顧客のセキュア コードの実行中にキーを安全に格納し、その後 AES エンジンがオブザーバーにキーデータを漏らさずに安全な方法でそれらにアクセスすることです。2 つの 128 ビットまたは 1 つの 256 ビットのキーは、キーストアのキー スロットに格納できます。キーストアと AES エンジンとの相互作用は、部分的なキー変更攻撃を阻止するなど、安全な操作を可能にするように設計されています。

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の KEYSTORE の章を参照してください。

9.23 UNICOMM (UART/I²C/SPI)

UNICOMM は、UART、SPI、I²C コントローラ、または I²C ターゲット機能として構成できる柔軟性の高いペリフェラルです。ユーザーは、構成およびデータ転送の前に、シリアル インターフェイスのいずれかを選択できます。ペリフェラルは、インスタンスごとに共通の FIFO を使用し、動作状態に基づいてデバイス機能を最大化します。シリアル ペリフェラルグループは、I²C ループバックのような特殊機能用に 1 つ以上の UNICOMM を組み合わせたもので、オプションの構成です。表 9-12 UNICOMM、使用可能なペリフェラル シリアル インターフェイス、FIFO の深さのグループ化について説明します。

表 9-12. UNICOMM (UCx) シリアル ペリフェラル

シリアル ペリフェラル グループ	UNICOMM インスタンス	ローカル UCx インデックス	グローバル UCx インデックス	UART	I ² C コントローラ	I ² C ターゲット	SPI	FIFO の深度
SPG0 (PD0)	UC4	0	4	あり	-	-	あり	4
	UC6	1	6	-	あり	-	-	4
	UC7	2	7	-	-	あり	-	4
SPG1 (PD1)	UC8	0	8	あり	-	-	あり	4
	UC11	1	11	あり	-	-	-	1

9.23.1 UART (UNICOMM)

UART ペリフェラルの主な機能を次に示します。

- スタート、ストップ、およびパリティ用の標準非同期通信ビット
- プログラマブルなシリアル インターフェイス
 - 5、6、7、または 8 データ ビット
 - 偶数パリティビット、奇数パリティビット、スティック パリティビット、およびパリティなしビットの生成 / 検出
 - 1 または 2 ストップ ビットの生成

- 改行の検出
- 入力信号のグリッチ フィルタ
- プログラマブルなボーレート生成 (16/8/3 倍オーバーサンプリング機能付き)
- ローカル相互接続ネットワーク (LIN) モードのサポート
- 送信および受信ループバック モード動作をサポート
- サポートされているプロトコルの詳細については、表 9-13 を参照してください

表 9-13. UART (UNICOMM) の特長

サポートされている機能	UC4.UART	UC8.UART、UC11.UART
停止およびスタンバイ モードでアクティブ	あり	-
ハードウェア フロー制御をサポート	あり	あり
9 ビット構成をサポート	あり	あり
LIN モードをサポート	あり	-
DALI をサポート	あり	-
IrDA をサポート	あり	-
ISO7816 スマート カードをサポート	あり	-
マンチェスター符号化をサポート	あり	-

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#) の UART (UNICOMM) の章を参照してください

9.23.2 I2C (UNICOMM)

これらのデバイスの I²C (Inter-Integrated Circuit Interface) ペリフェラルは、バス上のその他の I2C デバイスとの双方向データ転送を行い、次の主な機能をサポートしています。

- 複数の 7 ビット ターゲット アドレスによる 7 ビットおよび 10 ビット アドレッシング モード
- マルチ コントローラトランスミッタ/レシーバ モード
- 設定可能クロック ストレッチング付きターゲット レシーバ/トランスミッタ モード
- 標準モード (Sm) をサポート (最大 100kbit/s のビットレート)
- 高速モード (Fm) をサポート (最大 400kbit/s のビットレート)
- 高速プラス モード (Fm+) をサポート (最大 1Mbit/s のビットレート)
 - オープンドレイン IO (ODIO) およびハイドライブ IO (HDIO) にのみ対応
- 独立した送信および受信 FIFO による DMA データ転送のサポート
- アドレス一致で低消費電力モードからウェークアップ
- 入力信号のグリッチを抑制するためのデジタル グリッチ フィルタをサポートします
- コントローラとターゲットの機能でサポートされている機能の詳細については、表 9-14 と表 9-15 を参照してください

表 9-14. I2C コントローラ (UNICOMM) の特長

サポートされている機能	UC6.I2C、
標準モード (Sm) をサポート	あり
高速モード (Fm) をサポート	あり
高速モード プラス (Fm+) をサポート	あり
アナログ グリッチ フィルタをサポート	あり
デジタル グリッチ フィルタをサポート	-
バースト モードをサポート	あり
SMBus モードをサポート	あり

表 9-15. I2C ターゲット (UNICOMM) の特長

サポートされている機能	UC7.I2C
標準モード (Sm) をサポート	あり
高速モード (Fm) をサポート	あり
高速モード プラス (Fm+) をサポート	あり
アナログ グリッチ フィルタをサポート	あり
デジタル グリッチ フィルタをサポート	-
2 番目のターゲット アドレスとマスクをサポート	あり
SMBus モードをサポート	あり
低消費電力ウェイクアップをサポート	あり

詳細については、[MSPM0 L シリーズ テクニカル リファレンス マニュアル](#) の I2C (UNICOMM) の章を参照してください。

9.23.3 SPI (UNICOMM)

シリアル ペリフェラル インターフェイス (SPI) ペリフェラルは、以下の主な機能をサポートしています。

- コントローラ モードとペリフェラル モードの両方で、ULPCLK/2 のビット レートと最大 16Mbit/s をサポートします。
- コントローラまたはペリフェラルとして構成可能
- 送信および受信用に 1 つのパリティをサポートします
- プログラマブルなクロック プリスケーラおよびビット レート
- データフレーム サイズを 4 ビット～16 ビット (コントローラ モード)、7 ビット～16 ビット (ペリフェラル モード) にプログラム可能
- DMA データ転送をサポートする送信および受信 FIFO (エン트리ごとに 16 ビットの 4 エン트리)
- TI モードおよび Motorola モードをサポート
- 送信パスと受信パスの両方でシングル ビット パリティをサポート
- サポートされている機の詳細については、[表 9-16](#) を参照してください

表 9-16. SPI (UNICOMM) の特長

サポートされている機能	UC4.SPI、UC8.SPI
コントローラ モードとペリフェラル モード	あり
パリティ機能をサポート	あり
反復モードの転送をサポート	-
受信タイムアウトをサポート	-
コマンド/データ制御をサポート	-
4 つのチップ セレクトをサポート	-

詳細については、[MSPM0 L マイコン テクニカル リファレンス マニュアル](#) の SPI (UNICOMM) 章を参照してください。

9.24 WWDT

ウィンドウ付きウォッチドッグ タイマ (WWDT) は、本デバイスの動作 (特にコードの実行) を監視するために使えます。WWDT は、アプリケーション ソフトウェアが規定された時間の範囲内にウォッチドッグを正常にリセットしなかった場合に、リセットまたは割り込みを生成するために使用できます。WWDT の主な特長は次のとおりです。

- 25 ビット カウンタ
- プログラマブルなクロック分周回路
- ソフトウェアで選択可能な 8 つのウォッチドッグ タイマ期間
- ソフトウェアで選択可能な 8 つのウィンドウ サイズ

- SLEEP モードに入った際の WWDT の自動停止をサポート
- ウォッチドッグ機能を必要としないアプリケーションのためのインターバル タイマ モード

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の WWDT の章を参照してください。

9.25 タイマ (TIMx)

これらのデバイスには 2 種類のタイマ ペリフェラルがあり、以下の主な機能をサポートしています:TIMBx (ベーシック タイマ)、TIMGx (汎用タイマ)、および TIMAx (アドバンスド タイマ)。TIMGx は TIMAx のサブセットであるため、これらのタイマはソフトウェア互換の多くの一般的な機能を共有しています。構成の詳細については、[表 9-17](#) を参照してください:

汎用タイマ (TIMGx) 特有の機能には以下が含まれます。

- 16 ビット タイマおよび 32 ビット タイマ、アップ、ダウン、またはアップダウンのカウント モードと反復リロード モード付き
- 選択可能 / 構成可能なクロック ソース
- カウンタ クロック周波数を分周するための 8 ビット プログラマブル プリスケアラ
- 以下のための 2 つの独立した CC チャンネル
 - 出力の比較
 - 入力のキャプチャ
 - PWM 出力
 - ワンショット モード
- 同一電力ドメイン内の異なる TIMx インスタンス間の同期とクロストリガをサポート
- 割り込み / DMA トリガ生成とクロス ペリフェラル (ADC など) トリガ機能をサポート

高度制御タイマ (TIMAx) 特有の機能には以下が含まれます。

- 16 ビット タイマ、アップ、ダウン、またはアップダウンのカウント モードと反復リロード モード付き
- 選択可能 / 構成可能なクロック ソース
- カウンタ クロック周波数を分周するための 8 ビット プログラマブル プリスケアラ
- カウンタで所定のサイクル数が経過した後にのみ割り込みまたはイベントを生成する、リピータ カウンタ
- 以下のための最大 4 つの独立した CC チャンネル
 - 出力の比較
 - 入力のキャプチャ
 - PWM 出力
 - ワンショット モード
- 内部イベント用の 2 つの追加キャプチャ / 比較チャンネル (CC4/CC5)
- データ保存および CC レジスタ用のシャドウ レジスタ、TIMA0 で利用可能
- 相補出力 PWM
- デッドバンド挿入をプログラム可能な非対称 PWM
- フォルト状況が発生したときに、ユーザー定義による安全な状態の出力信号を確保するためのフォルト処理メカニズム
- 同一電力ドメイン内の異なる TIMx インスタンス間の同期とクロストリガをサポート
- 割り込みおよび DMA トリガ生成とクロス ペリフェラル (ADC など) トリガ機能をサポート
- 内部イベント用の 2 つの追加キャプチャ / 比較チャンネル

基本ソフトウェア タイマ (TIMBx) 特有の機能には以下が含まれます:

- 4 つのカウンタを含むカウンタアレイをサポート
- 各カウンタは 16 ビットのカウンタです
- バス クロックからクロック供給されます
- 2 つ以上のカウンタを連結して、より長い時間を作成できます
- 外部事象のタイミング特性を測定する機能
 - 1 つのイベント上で 2 パルスの間の持続時間
 - イベントの数を数える
 - 外部イベントまたは内部イベントに基づいてカウンタを開始/停止できる機能

表 9-17. TIMx インスタンスの構成

インスタンス	パワードメイン	カウンタ分解能	プリスケアラ	リピータカウンタ	CCP チャネル (外部/内部)	外部 PWM チャネル	位相負荷	シャドウ負荷	シャドウ CC	デッドバンド	フォールトハンドラ	QEI / ホール入力モード
TIMB3	PD0	16 ビット	-	-	-	-	-	-	-	-	-	-
TIMB2	PD0	16 ビット	-	-	-	-	-	-	-	-	-	-
TIMB1	PD0	16 ビット	-	-	-	-	-	-	-	-	-	-
TIMB0	PD0	16 ビット	-	-	-	-	-	-	-	-	-	-
TIMG2	PD0	16 ビット	8 ビット	-	2	-	-	-	-	-	-	-
TIMG1	PD0	16 ビット	8 ビット	-	2	-	-	-	-	-	-	-
TIMG14	PD0	16 ビット	8bit	-	4	-	-	-	-	-	-	-
TIMA0	PD1	16 ビット	8 ビット	8 ビット	4	あり	あり	あり	あり	あり	-	-

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の TIMx の章を参照してください。

9.26 LCD

液晶ディスプレイ (LCD) コントローラは、セグメント (SEG) および COM 電圧信号を介して LCD ディスプレイを直接駆動します。このコントローラは、2 マルチプレクサ ~ 8 マルチプレクサの LCD メガネをサポートできます。LCD コントローラの主な特長を以下で説明します：

- ディスプレイメモリ
- スタンバイモードのサポート
- 構成可能な SEG および COM ピン
- 自動的な信号生成
- 設定可能なフレーム周波数
- 静的 LCD と 2 ~ 4 マルチプレクス LCD 用に独立した点滅メモリにより、各セグメントの点滅
- 5 ~ 8 Mux LCD のディスプレイ全体が点滅
- 最大 3.6V に安定化されたチャージポンプ (標準値)
- 内蔵の分割抵抗によりバイアス電圧を生成
- ソフトウェアによるコントラスト制御
- 内蔵の分割抵抗によりバイアス電圧を生成
- LCD 動作にピンを使用しない場合に、LCD IO を GPIO またはアナログ信号として使用する能力
- 静的、1/3、1/4 バイアスモードをサポート。1/2 バイアスモードはサポートされていません。

詳細については、『[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)』の「LCD」の章を参照してください。

9.27 デバイスのアナログ接続

本デバイスの内部アナログ接続を、[図 9-2](#) に示します。

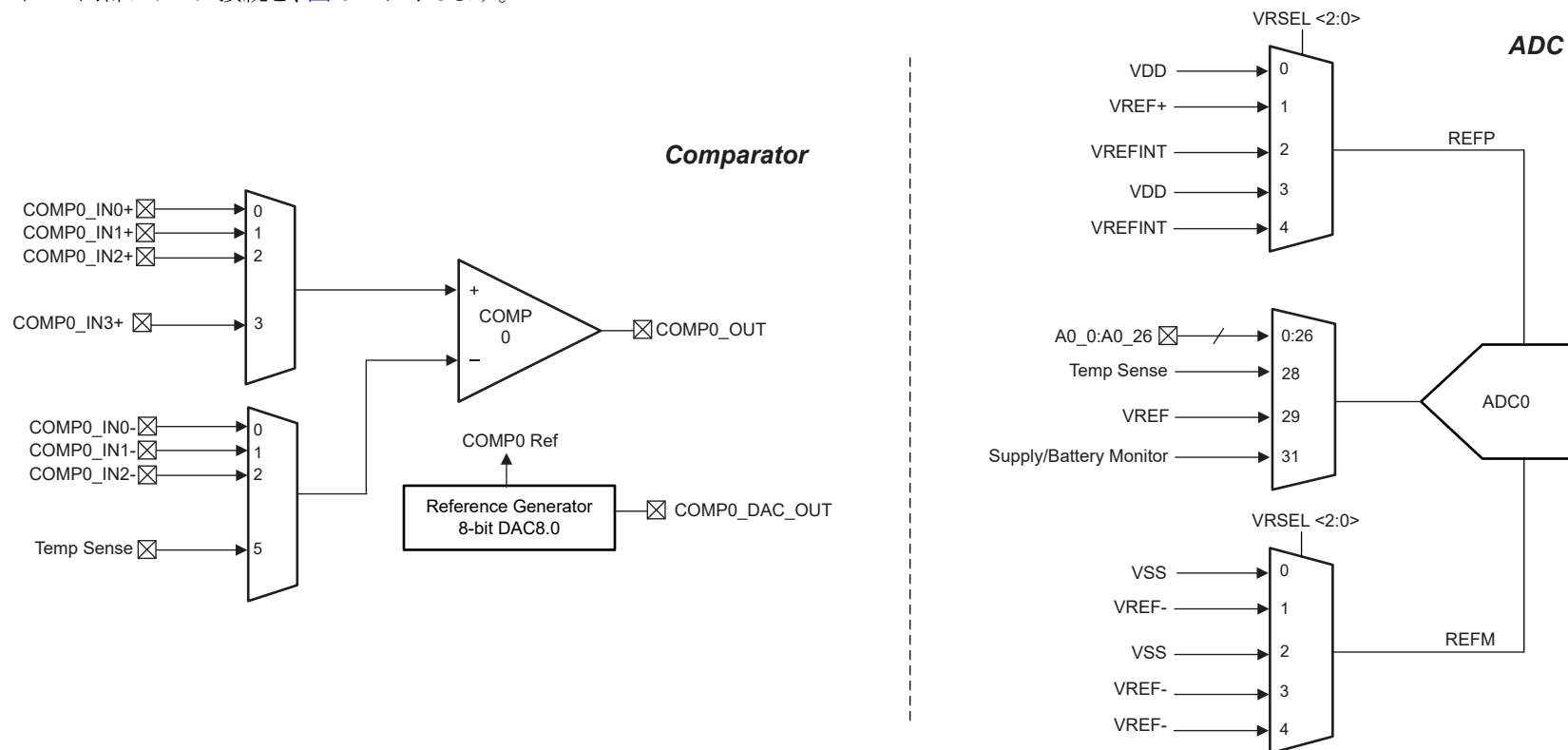


図 9-2. デバイスのアナログ接続

9.28 入力 / 出力の回路図

IOMUX は、デジタル IO で使用するペリフェラル機能の選択を管理します。また、出力ドライバ、入力パス、SHUTDOWN モードからのウェークアップ ロジックの制御機能も備えています。詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の IOMUX のセクションを参照してください。

図 9-3 に、フル機能 IO ピンのミクスト シグナル IO ピン スライスの回路図を示します。すべてのピンに対して、アナログ機能、ウェークアップ ロジック、駆動強度制御、プルアップまたはプルダウン抵抗が利用可能であるとは限りません。特定のピンでサポートされている機能の詳細については、デバイスごとのデータシートを参照してください。

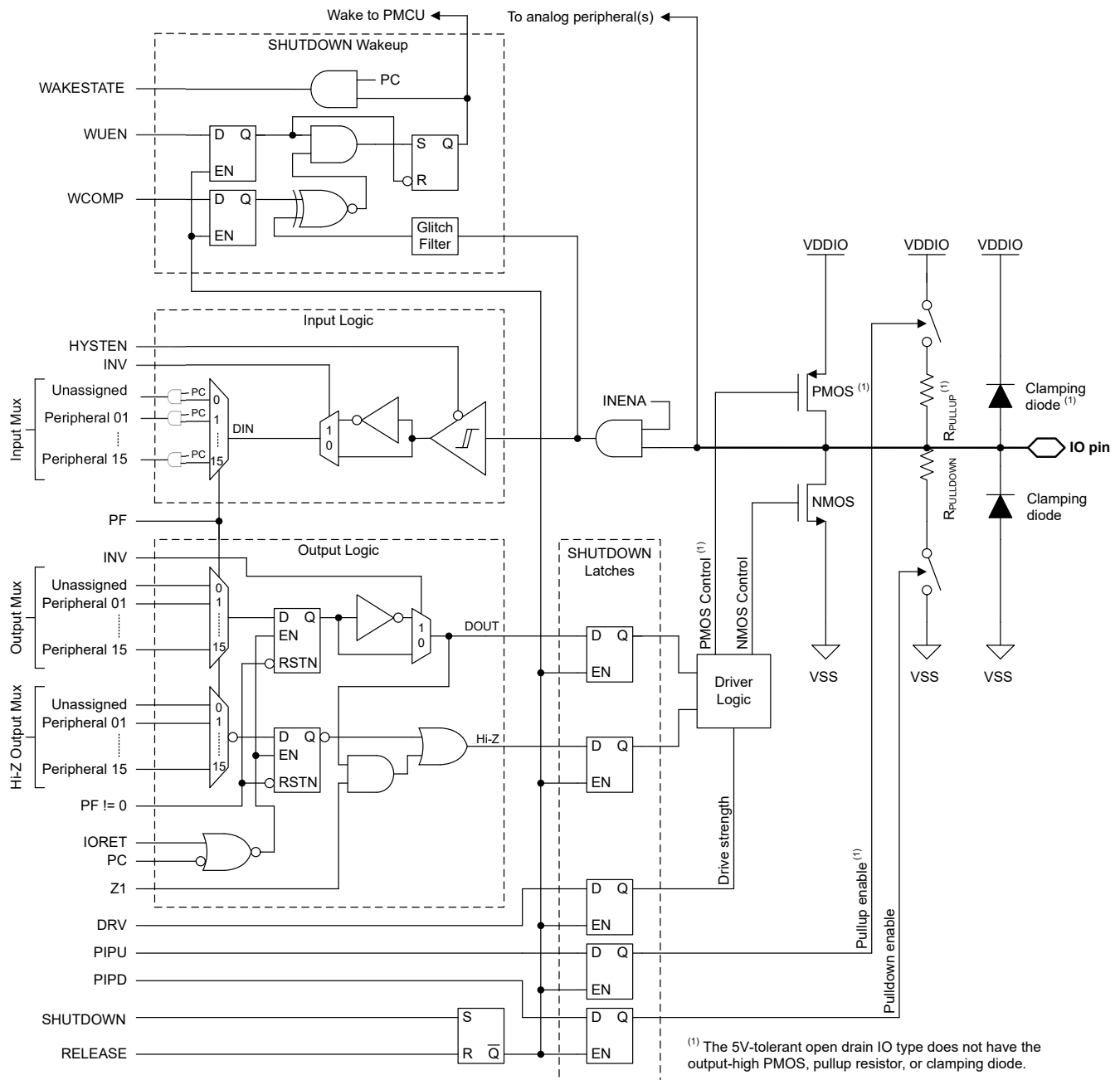


図 9-3. 入力 / 出力の回路図 (上位セット)

9.29 DEBUGSS

デバッグ サブシステム (DEBUGSS) は、ARM シリアル ワイヤ デバッグ (SWD) の 2 線式物理インターフェイスを、デバイス内の複数のデバッグ機能に接続します。MSPM0 デバイスは、プロセッサの実行およびデバイスの状態のデバッグをサポートしています。DEBUGSS は、SWD を介してソフトウェアと通信するためのメールボックス システムも提供します。

デバッグ サブシステムで提供される主な機能は次のとおりです：

- ARM シリアル ワイヤ デバッグ (SWD) は 2 本線 (SWDIO、SWCLK) のデバッグ インターフェイスであり、TI 製およびサードパーティ製のデバッグ プローブの両方と互換性があります
 - SWDIO および SWCLK 用のオンチップ プルアップ抵抗とプルダウン抵抗は、それぞれデフォルトで有効になっています
 - SWD 機能を無効化し、SWD ピンを汎用入出力ピンとして使用できるようにサポート
 - すべての低消費電力モードでのデバッグをサポート
- プロセッサのデバッグ
 - 実行、停止、およびステップ実行のデバッグをサポート
 - 2 個のハードウェア ブレークポイント (BPU)
 - 1 個のハードウェア ウォッチポイント (DWT)
 - ソフトウェア ブレークポイントをサポート
- プロセッサ デバッグ中のペリフェラル動作をソフトウェアで設定可能
 - デバッグ停止中に選択したペリフェラルをフリー ランさせる機能
 - デバッグ停止時に選択したペリフェラルを停止させる機能
 - PMCU に対してリセットおよびモード変更を要求する機能
- SWD インターフェイスとブート ROM (およびアプリケーション ソフトウェア) 間でデータや制御信号を受け渡すためのメールボックス (DSSM)
- SWD ロックアウトやパスワード認証を使用したデバッグなど、さまざまなセキュリティ機能のサポート

詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)の DEBUGSS の章を参照してください。

9.30 シリアル ワイヤ デバッグ インターフェイス

本デバイス内の各種デバッグ機能を利用できるように、Arm 互換シリアル ワイヤ デバッグ ポート (SW-DP) を利用したシリアル ワイヤ デバッグ (SWD) 2 線式インターフェイスが備わっています。

表 9-18. シリアル ワイヤ デバッグ ピンの要件と機能

デバイス信号	方向	SWD 機能
SWCLK	入力	デバッグ プローブからのシリアル ワイヤ クロック
SWDIO	入力 / 出力	双方向 (共有) シリアル ワイヤ データ

MSPM0 デバイスが備えるデバッグ機能の詳細な説明については、[MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアル](#)のデバッグの章を参照してください。

9.31 ブートストラップ ローダ (BSL)

ブートストラップ ローダ (BSL) を使用すると、デバイスの構成も、デバイス メモリのプログラミングも、UART または I2C シリアル インターフェイスを介して行うことができます。BSL によるデバイス メモリへのアクセスと構成は、256 ビットのユーザー定義パスワードで保護されており、必要に応じて、デバイス構成の中で BSL を完全に無効化できます。量産プログラミング用に BSL を使用できるように、テキサス・インスツルメンツ出荷時、BSL はデフォルトで有効化されています。

BSL を使用するには、最低 2 本のピンが必要です。それは、BSLRX および BSLTX 信号 (UART の場合) または BSLSCL および BSLSDA 信号 (I²C の場合) です。さらに、1 本または 2 本の追加ピン (BSL_invoke と NRST) を、外部ホストによるブートローダの制御された呼び出しのために使うこともできます。

有効化されている場合、BSL は次の方法で起動 (開始) されます。

- BSL_invoke ピンの状態が、定義された BSL_invoke のロジックレベルと一致している場合、ブートプロセス中に BSL が呼び出されます。本デバイスの高速ブートモードが有効化されている場合、この呼び出しチェックは省略されます。外部ホストは、呼び出し条件をアサートし、NRST ピンにリセットパルスを印加して BOOSTRST をトリガすることによって、本デバイスが BSL を実行するように指示できます。その後、本デバイスは再起動プロセス中に呼び出し条件を検証し、呼び出し条件が期待されるロジックレベルと一致している場合、BSL を開始します。
- リセットベクタとスタックポインタがプログラミングされていない場合、BSL はブートプロセス中に自動的に呼び出されます。したがって、テキサス・インスツルメンツから出荷されたブランクデバイスは、ブートプロセス中に BSL を呼び出します。BSL_invoke ピンにハードウェア呼び出し条件を与える必要はありません。そのため、シリアルインターフェイス信号のみで量産プログラミングが可能です。
- 実行時にアプリケーションソフトウェアから BSL を呼び出すためには、BSL エントリコマンドを使用して SYSRST を発行することもできます。

表 9-19. BSL ピンの要件と機能

デバイス信号	接続	BSL 機能
BSLRX	UART に必要	UART の受信信号 (RXD)、入力
BSLTX	UART に必要	UART の送信信号 (TXD)、出力
BSLSCL	I ² C に必要	I ² C の BSL クロック信号 (SCL)
BSLSDA	I ² C に必要	I ² C の BSL データ信号 (SDA)
BSL_invoke	オプション	ブート時に BSL を開始するために使用されるアクティブ High のデジタル入力
NRST	オプション	リセットのトリガとその後の呼び出し信号 (BSL_invoke) のチェックのために使用されるアクティブ Low のリセットピン

BSL の機能とコマンドセットの詳細な説明については、MSPM0 ブートストラップローダー ユーザーガイドを参照してください。

9.32 デバイスファクトリ定数

すべてのデバイスは、アプリケーションソフトウェア用に、デバイスの機能を説明する読み出し専用データと、工場から提供された調整情報とを、メモリ内に割り当てられた FACTORY 領域に格納しています。詳細については、MSPM0 L シリーズ 32MHz マイコン テクニカル リファレンス マニュアルのファクトリ定数の章を参照してください。

表 9-20. DEVICEID

DEVICEID アドレスは 0x41C4.0004、PARTNUM はビット 12~27、MANUFACTURER はビット 1~11 です。

デバイス	PARTNUM	製造元
MSPM0L2116	0xBBC7	0x17
MSPM0L2117	0xBBC7	0x17
MSPM0L1126	0xBBC7	0x17
MSPM0L1127	0xBBC7	0x17

表 9-21. USERID

USERID アドレスは 0x41C4.0008、PART はビット 0~15、VARIANT はビット 16~23 です。

デバイス	部品	バリエーション
MSPM0L2116SPMR	33DD	B0
MSPM0L2116SRSKR	33DD	B1
MSPM0L2116SPTR	33DD	B2
MSPM0L2116SRGZR	33DD	B3
MSPM0L2116SVFCR	33DD	B4
MSPM0L2116SRHBR	33DD	B5
MSPM0L2116S32DGSR	33DD	B6

表 9-21. USERID (続き)

USERID アドレスは 0x41C4.0008、PART はビット 0～15、VARIANT はビット 16～23 です。

デバイス	部品	バリエーション
MSPM0L2116S28DGSR	33DD	B7
MSPM0L2116SRUYR	33DD	B8
MSPM0L2116SRGER	33DD	B9
MSPM0L2117SPMR	E19C	11
MSPM0L2117SRSKR	E19C	12
MSPM0L2117SPTR	E19C	13
MSPM0L2117SRGZR	E19C	14
MSPM0L2117SVFCR	E19C	15
MSPM0L2117SRHBR	E19C	16
MSPM0L2117S32DGSR	E19C	17
MSPM0L2117S28DGSR	E19C	18
MSPM0L2117SRUYR	E19C	19
MSPM0L2117SRGER	E19C	20
MSPM0L1127SPMR	DD91	21
MSPM0L1127SRSKR	DD91	22
MSPM0L1127SPTR	DD91	23
MSPM0L1127SRGZR	DD91	24
MSPM0L1127SVFCR	DD91	25
MSPM0L1127SRHBR	DD91	26
MSPM0L1127S32DGSR	DD91	27
MSPM0L1127S28DGSR	DD91	28
MSPM0L1127SRUYR	DD91	29
MSPM0L1127SRGER	DD91	30
MSPM0L1126SPMR	8464	A0
MSPM0L1126SRSKR	8464	A1
MSPM0L1126SPTR	8464	A2
MSPM0L1126SRGZR	8464	A3
MSPM0L1126SVFCR	8464	A4
MSPM0L1126SRHBR	8464	A5
MSPM0L1126S32DGSR	8464	A6
MSPM0L1126S28DGSR	8464	A7
MSPM0L1126SRUYR	8464	A8
MSPM0L1126SRGER	8464	A9

9.33 識別

リビジョンおよびデバイス識別

ハードウェア リビジョンとデバイスの識別値は、メモリ内に割り当てられた **FACTORY** 領域に格納されています (「デバイスファクトリ定数」セクションを参照)。この領域は、アプリケーション ソフトウェア用に、デバイスの機能を説明する読み出し専用データと、工場から提供された調整情報とを提供します。詳細については、[MSPM0 L シリーズ 32MHz マイコン テクニカルリファレンス マニュアル](#)のファクトリ定数の章を参照してください。

デバイス リビジョンおよび識別情報は、デバイス パッケージの上面マーキングの一部としても記載されています。デバイスごとのエラッタシートに、これらのマーキングが記載されています ([セクション 11.4](#) を参照)。

10 アプリケーション、実装、およびレイアウト

10.1 代表的なアプリケーション

注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

10.1.1 回路図

テキサス インストルメンツでは、 $10\mu\text{F}$ と $0.1\mu\text{F}$ の低 ESR セラミック デカップリング コンデンサを組み合わせ、VDD および VSS ピンに接続することを推奨しています。より値の大きいコンデンサを使用することもできますが、電源レールの立ち上がり時間に影響を及ぼす可能性があります。デカップリング コンデンサは、デカップリングするピンのできるだけ近くに配置する必要があります (数 mm 以内)。

NRST リセット ピンは、外部の $47\text{k}\Omega$ プルアップ抵抗を 1000pF のプルダウン コンデンサに接続するために必要です。

VCORE ピンには $0.47\mu\text{F}$ のタンク コンデンサが必要であり、デバイスのグラウンドとの距離を最小限に抑えてデバイスの近くに配置する必要があります。他の回路は VCORE ピンに接続しないでください。

外部水晶振動子をサポートするデバイスでは、水晶発振器ピン用の外部バイパス コンデンサが必要です。コンデンサの値の計算方法については、MSPM0 L シリーズ 32MHz マイコン テクニカルリファレンス マニュアルを参照してください。

5V 対応のオープン ドレイン IO (ODIO) では、ロジック "High" 信号を出力するためにプルアップ抵抗が必要です。ODIO を使用する場合、I²C および UART 機能に必要です。

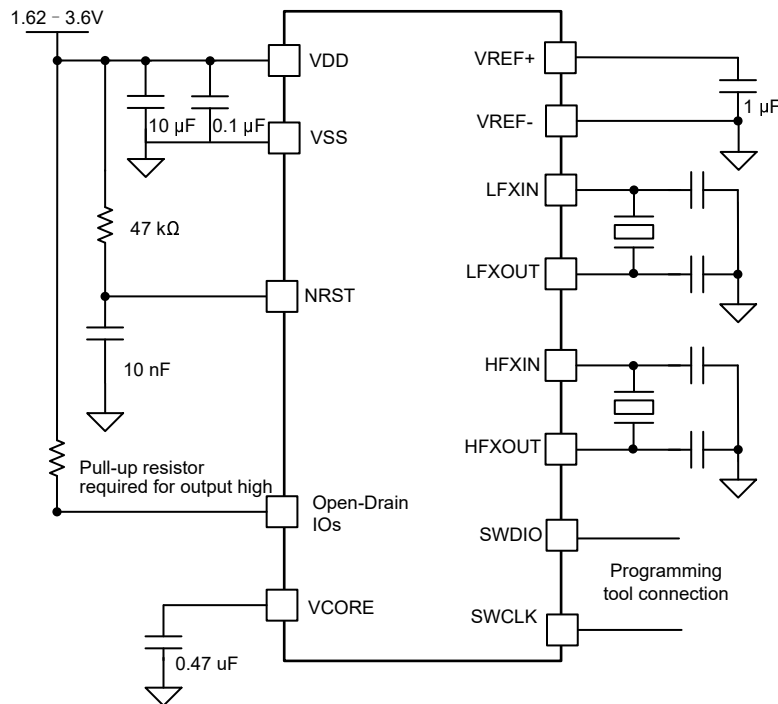


図 10-1. 代表的なアプリケーション回路図

11 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

11.1 入門と次のステップ

MSP 低消費電力マイクロコントローラ、および開発に役立つツールやライブラリの詳細については、テキサス・インスツルメンツの「[Arm Cortex-M0+ MCUs](#)」ページを参照してください。

11.2 デバイスの命名規則

製品開発サイクルの段階を示すために、TI は MSP MCU デバイスとサポート ツールのすべての型番に接頭辞を割り当てています。MSP MCU 商用ファミリの各番号には、MSP、X のいずれかの接頭辞があります。これらの接頭辞は、エンジニアリング プロトタイプ (X) から、完全に認定済みの量産版デバイス (MSP) まで、製品開発の段階を表しています。

X – 実験的デバイスであり、最終デバイスの電気的特性を必ずしも表しません。

MSP — 完全に認定済みの量産版デバイス

X デバイスは、次の免責事項付きで出荷されます：

「開発中の製品は、社内での評価用です。」MSP デバイスの特性は完全に明確化されており、デバイスの品質と信頼性が十分に示されています。テキサス・インスツルメンツの標準保証が適用されます。プロトタイプ デバイス (X) は、標準的な製品版デバイスに比べて故障率が大きいと予測されます。これらのデバイスは、予測される最終使用時の故障率が未定義であるため、テキサス・インスツルメンツはそれらのデバイスを量産システムで使用しないよう推奨しています。認定済みの量産デバイスのみを使用する必要があります。

TI デバイスの項目表記には、デバイス ファミリの接尾辞も含まれます。この接尾辞は、温度範囲、パッケージ タイプ、配布形式を示しています。デバイス名の各部の読み方を、[図 11-1](#) に示します。

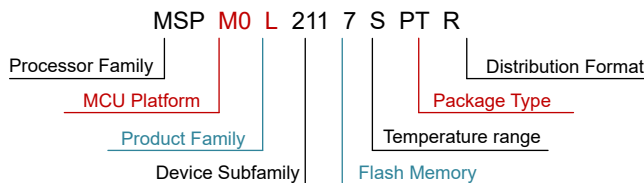


図 11-1. デバイスの命名規則

表 11-1. デバイスの命名規則

プロセッサ ファミリ	MSP = ミックスド シグナル プロセッサ X = 検証用半導体
MCU プラットフォーム	M0 = Arm ベース 32 ビット M0+
製品ファミリ	L = 周波数 32MHz
デバイス サブファミリ	1126/7 = 32MHz 周波数、ADC、CMP 2116/7 = 32MHz 周波数、ADC、CMP、LCD
フラッシュ メモリ	6 = 64KB 7/128 KB
温度範囲	S = -40°C ~ 125°C
パッケージタイプ	「デバイス比較」セクションおよび https://www.ti.com/packaging を参照してください
配布形式	R = 大型リール マーキングなし = チューブまたはトレイ

各種パッケージタイプの MSP デバイスの注文可能な部品番号については、このデータシートの末尾にあるパッケージ注文情報または ti.com を参照するか、テキサス・インスツルメンツの販売代理店にお問い合わせください。

11.3 ツールとソフトウェア

設計キットと評価モジュール

MSPM0 LaunchPad (LP) ボード: LP-MSPM0L2117 業界で最も優れたアナログ機能を内蔵し、コストを最適化した汎用 MSPM0 MCU ファミリの開発をただちに開始できます。すべてのデバイスピンと機能が見えるようになります。複数の内蔵回路、すぐに使用できるソフトウェア デモ、オンボード XDS110 デバッグプロンプト (プログラミング、デバッグ、EnergyTrace 用) が含まれています。LP エコシステムには、機能を拡張するための多数の **BoosterPack** スタックアップ プラグイン モジュールが含まれています。

組み込みソフトウェア

MSPM0 ソフトウェア開発キット (SDK) ソフトウェアドライバ、ミドルウェア ライブラリ、資料、ツール、すべての MSPM0 デバイスのための使いやすく簡単なユーザー体験を実現するサンプル コードが含まれています。

ソフトウェア開発ツール

TI クラウド ツール Web ブラウザ上で評価と開発を開始できます。インストールは不要です。クラウド ツールには、ダウンロード可能なオフライン バージョンもあります。

TI Resource Explorer TI SDK へのオンライン ポータル。CCS IDE または TI クラウド ツールからアクセスできます。

SysConfig デバイスとペリフェラルの構成、システム競合の解消、構成コードの生成、ピン多重化設定の自動化のための直感的な GUI。CCS IDE または TI クラウド ツールからアクセスできます。(オフライン バージョン)

MSP Academy さまざまなトピックを網羅するトレーニング モジュールを使用して MSPM0 MCU プラットフォームについて学習するための優れた出発点です。TIRex の一部です。

GUI Composer コードをまったく必要としない完全統合型アナログ信号チェーンの構成と監視など、特定の MSPM0 機能の評価を簡素化する GUI。

IDE およびコンパイラ ツールチェーン

Code Composer Studio™ (CCS) **TI Arm-Clang** コンパイラが含まれています。テキサス・インスツルメンツのすべての Arm Cortex MCU をサポートしており、競争力のあるコード サイズ性能、高速コンパイル時間、コード カバレッジのサポート、安全性認定のサポート、完全に無料で使用できることを特長としています。

IAR Embedded Workbench® IDE

Keil® MDK IDE

GNU Arm Embedded Toolchain

11.4 ドキュメントのサポート

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。[更新の通知を受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

以下のドキュメントでは、MSPM0 MCU について記載しています。これらのドキュメントは、インターネット上の www.ti.com から入手可能です。

テクニカル リファレンス マニュアル

『MSPM0L シリーズ 32MHz マイクロコントローラ テクニカル リファレンス マニュアル』 このマニュアルは、デバイス ファミリのモジュールおよびペリフェラルについて解説しています。それぞれの説明は、モジュールまたはペリフェラルを一般的な意味で示しています。すべてのデバイスについて、すべてのモジュールまたはペリフェラルのすべての特長や機能を示しているわけではありません。さらに、モジュールやペリフェラルは、異なるデバイスに対して、全く同じように実装されているとは限りません。ピンの機能、内部信号の接続、および動作パラメータはデバイスによって異なります。詳細については、デバイス固有のデータシートを参照してください。

エラッタ

MSPM0L112 および MSPM0L211x マイクロコントローラ エラッタ この文書では、機能仕様に対する既知の例外 (アドバイザリ) について説明します。

11.5 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

11.6 商標

LaunchPad™, Code Composer Studio™, TI E2E™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited.

すべての商標は、それぞれの所有者に帰属します。

11.7 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.8 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

12 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

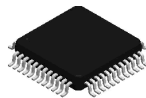
日付	改訂	注
December 2025	1.0	初版リリース

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

13.1 メカニカル データ

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

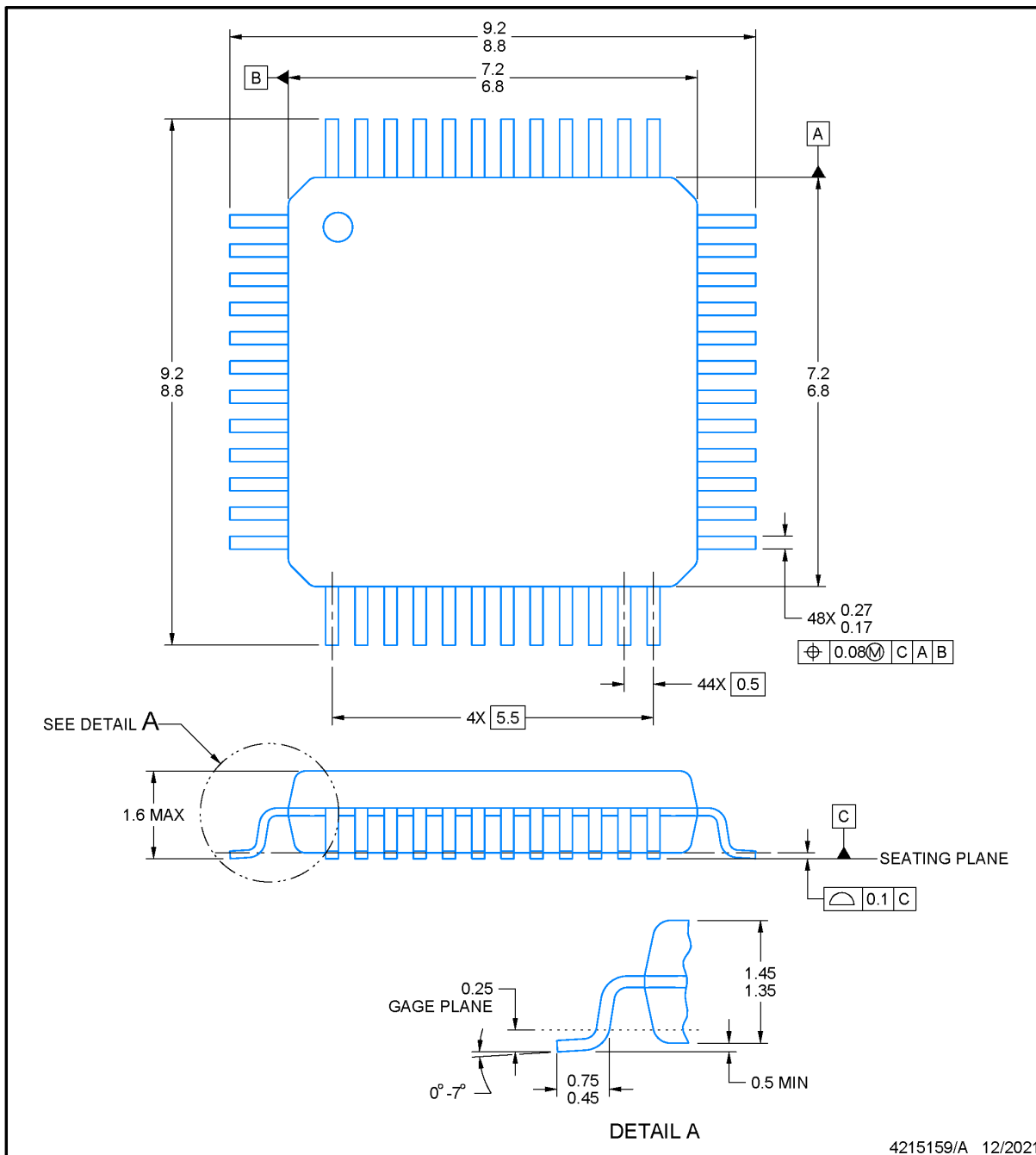


PT0048A

PACKAGE OUTLINE

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES:

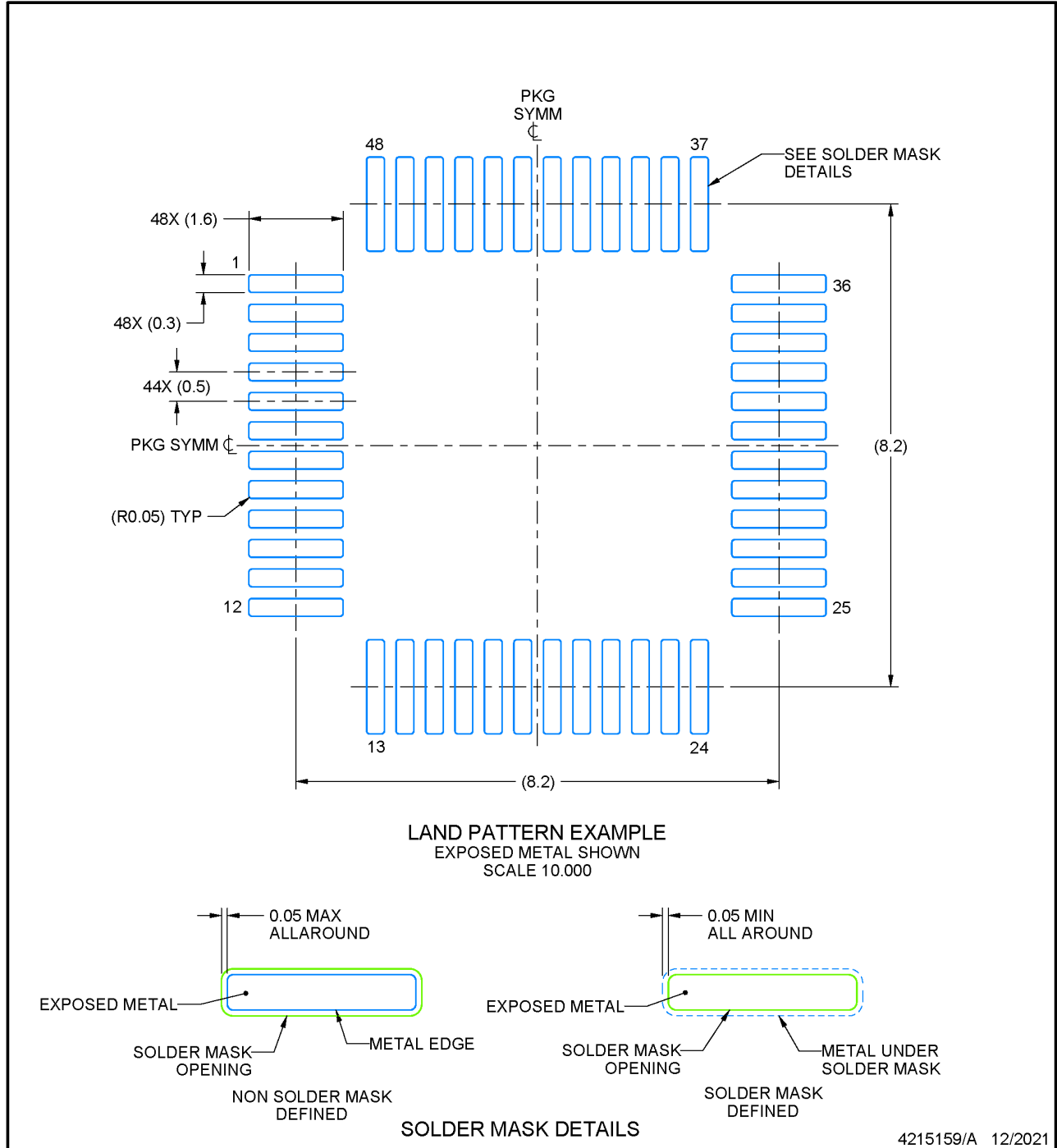
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads connected to the die pads.

EXAMPLE BOARD LAYOUT

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES: (continued)

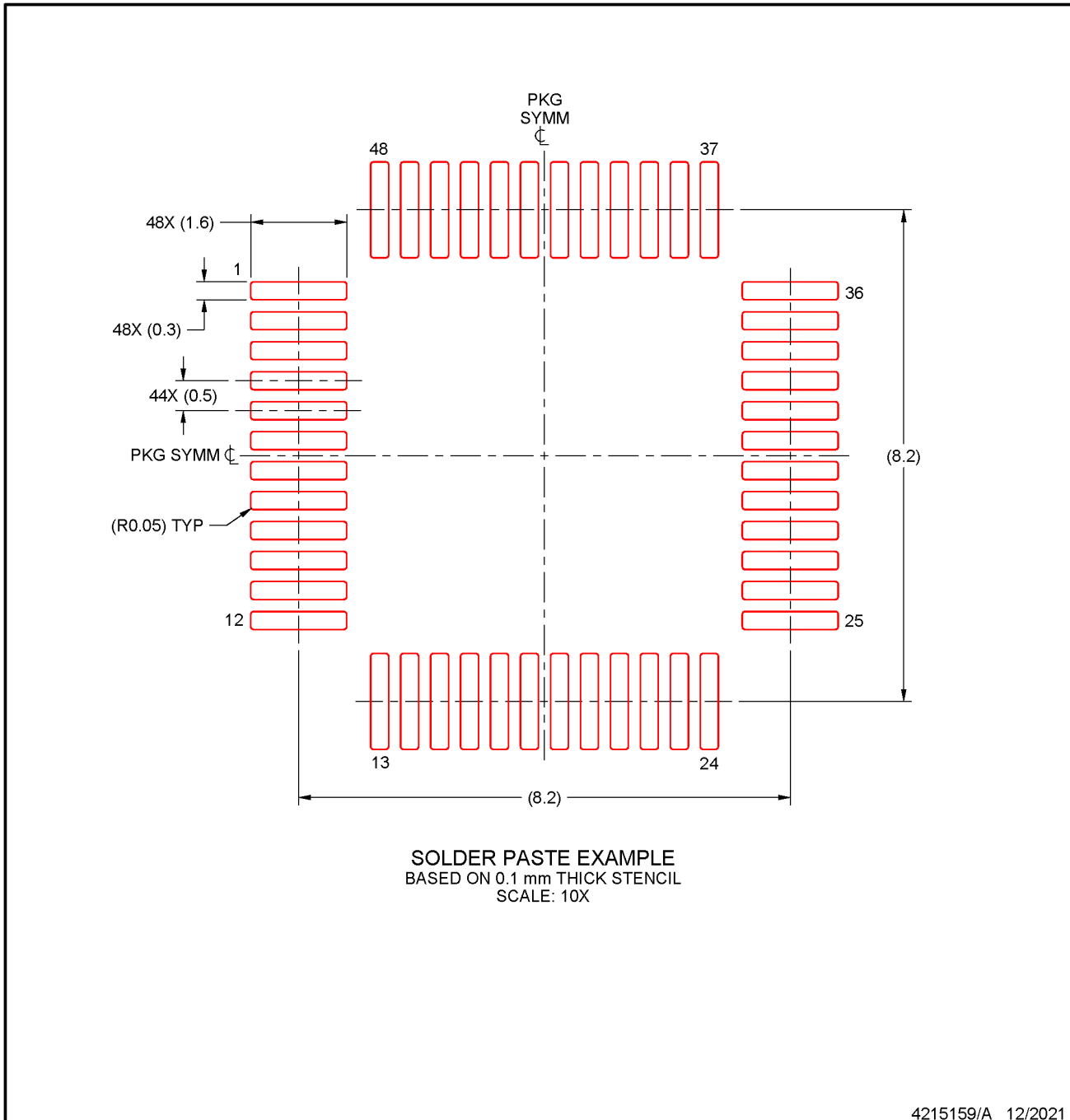
- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

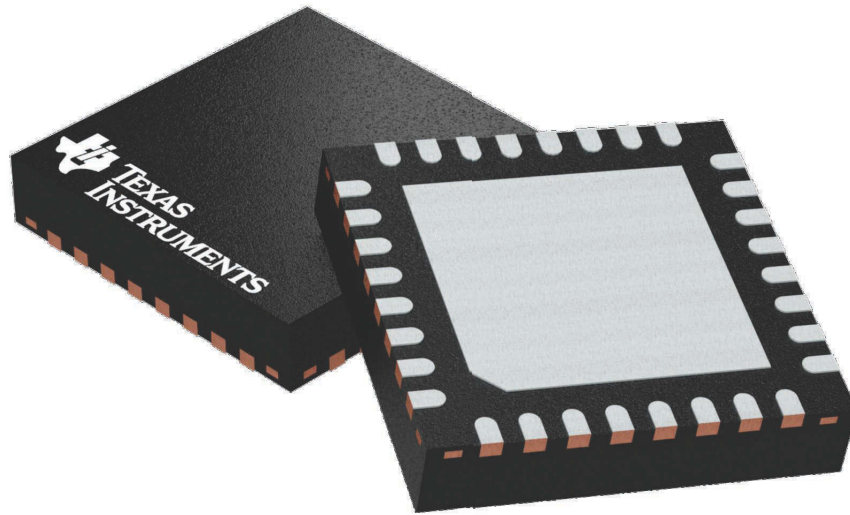
GENERIC PACKAGE VIEW

RHB 32

5 x 5, 0.5 mm pitch

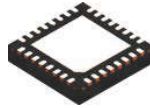
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A

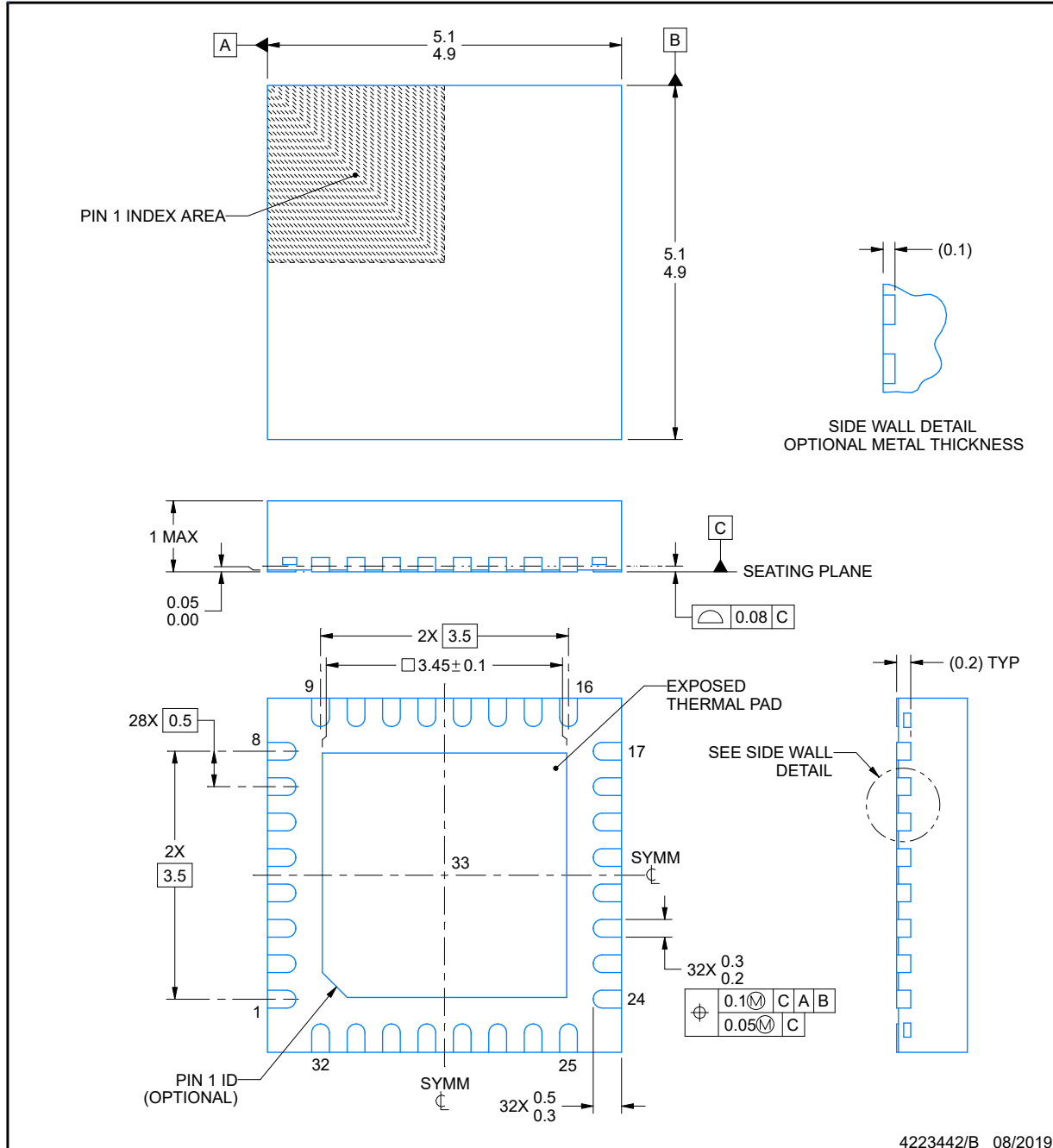


RHB0032E

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

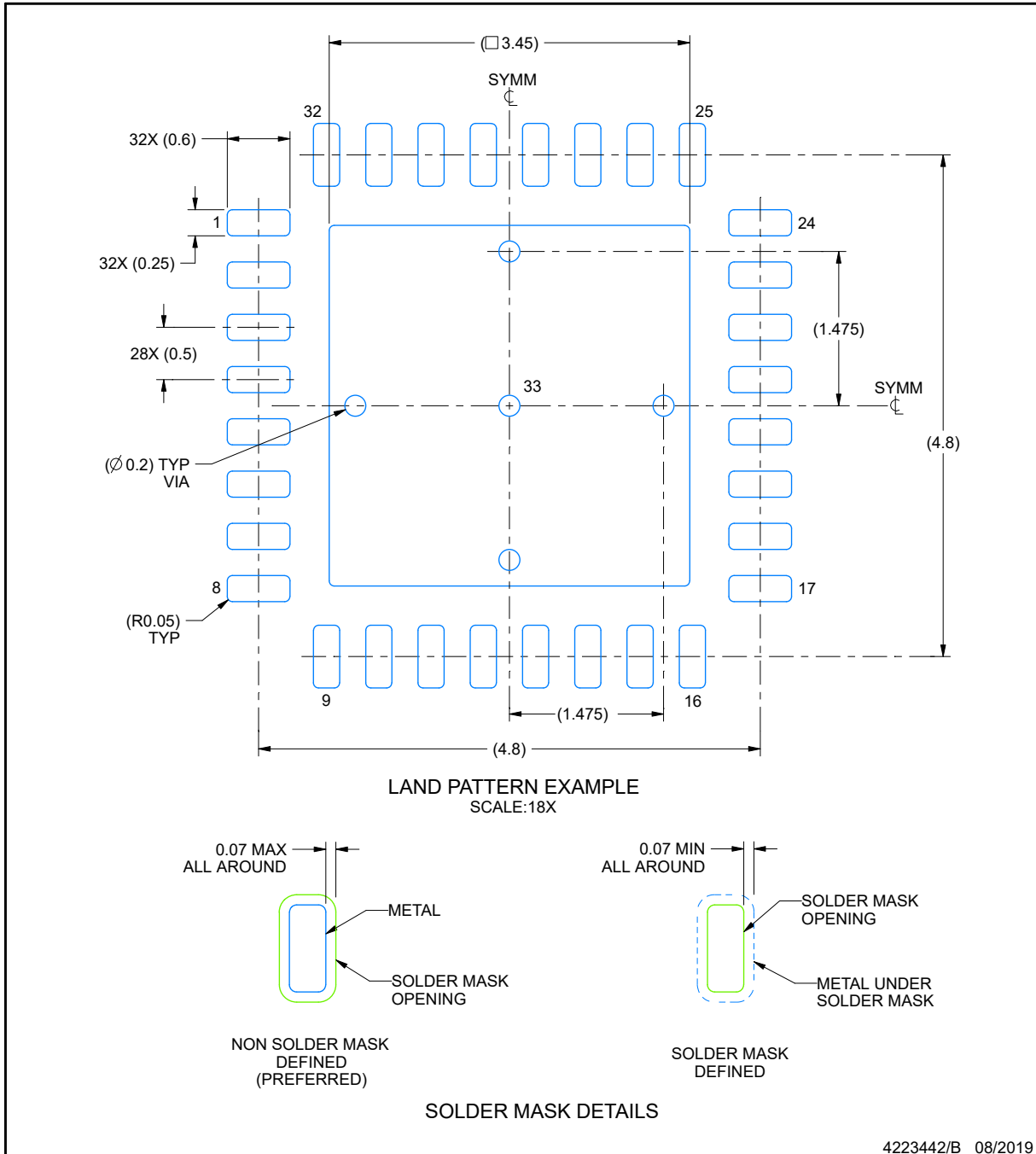
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RHB0032E

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

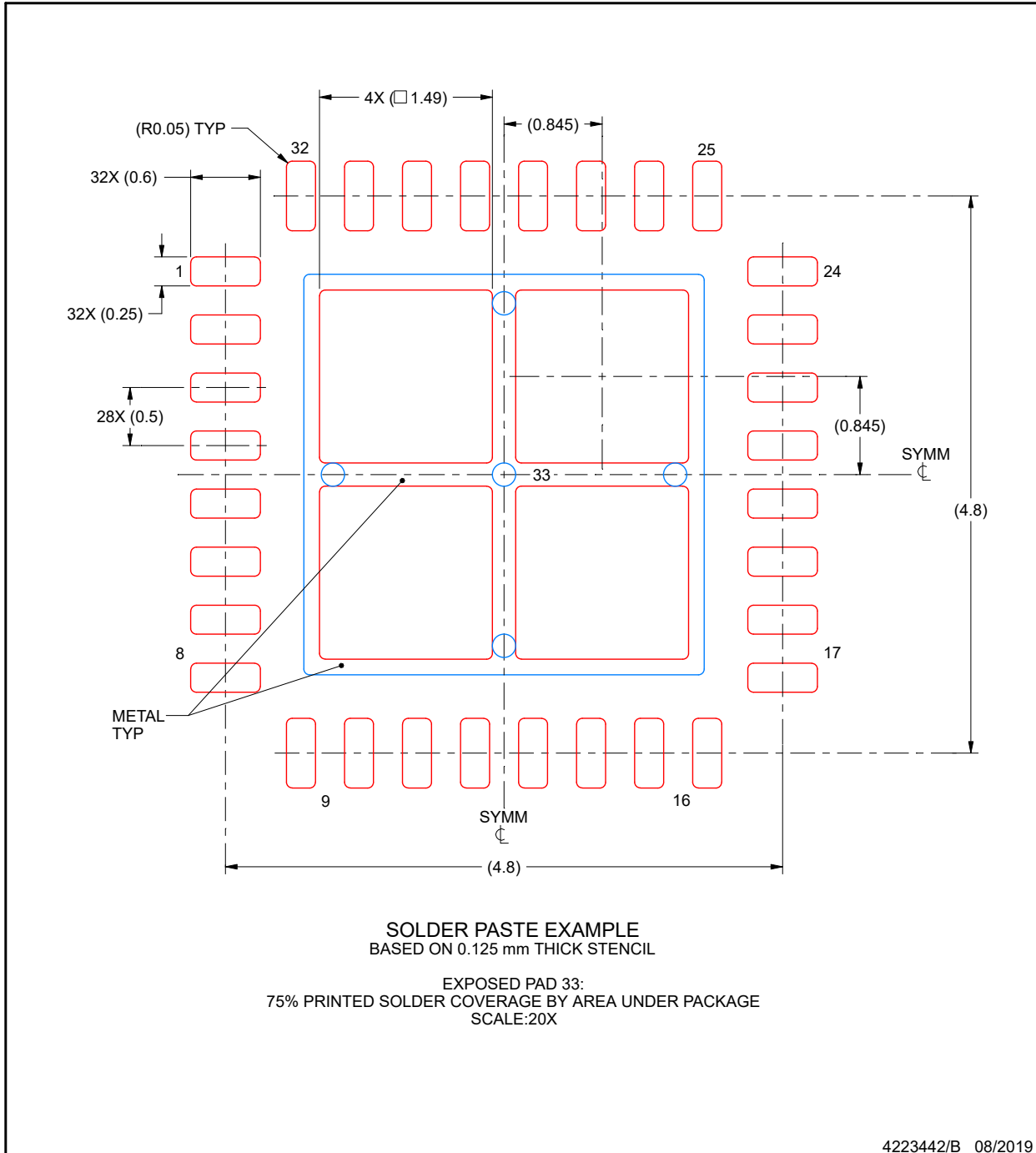
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032E

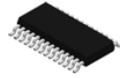
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

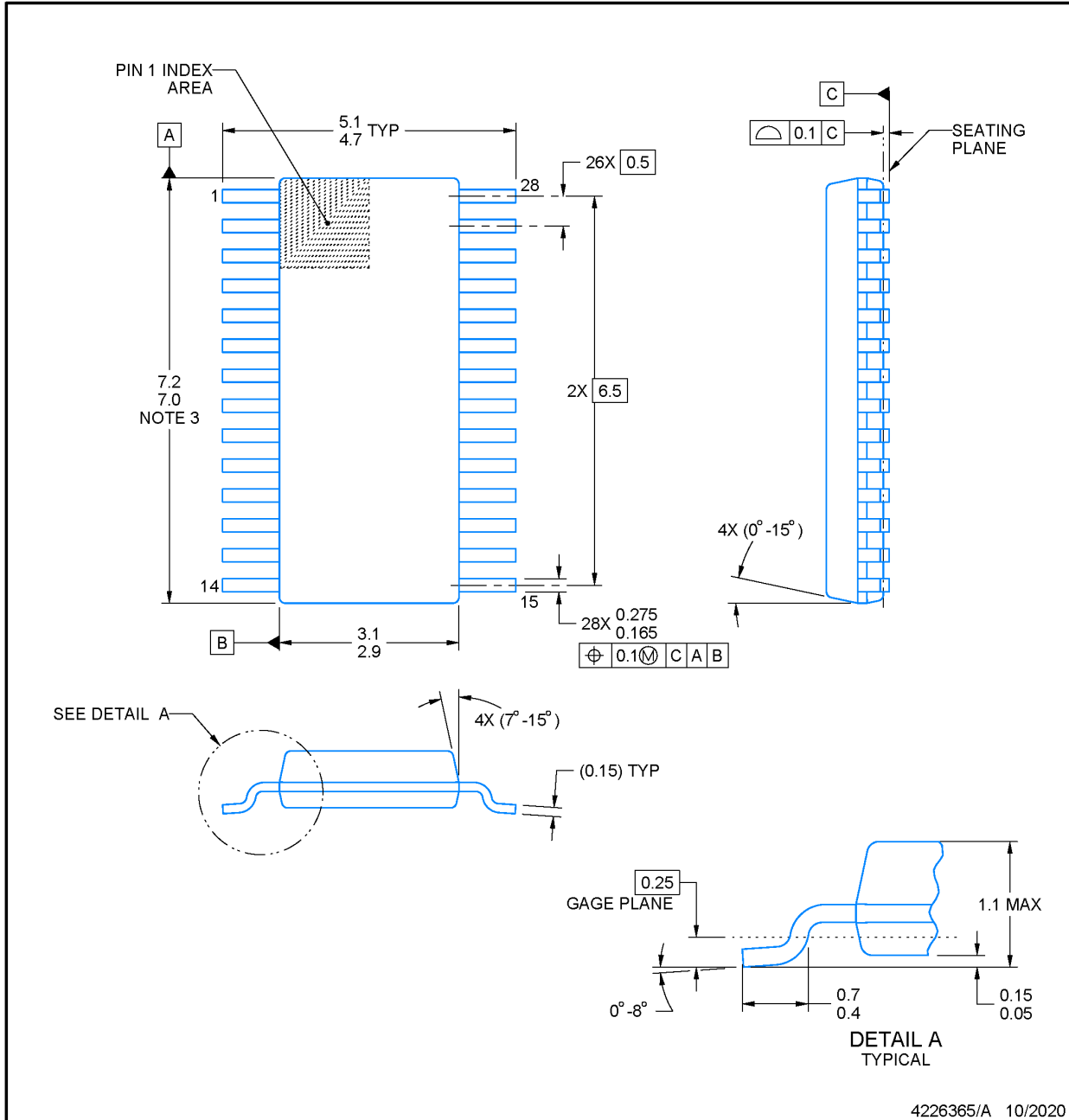


PACKAGE OUTLINE

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES:

PowerPAD is a trademark of Texas Instruments.

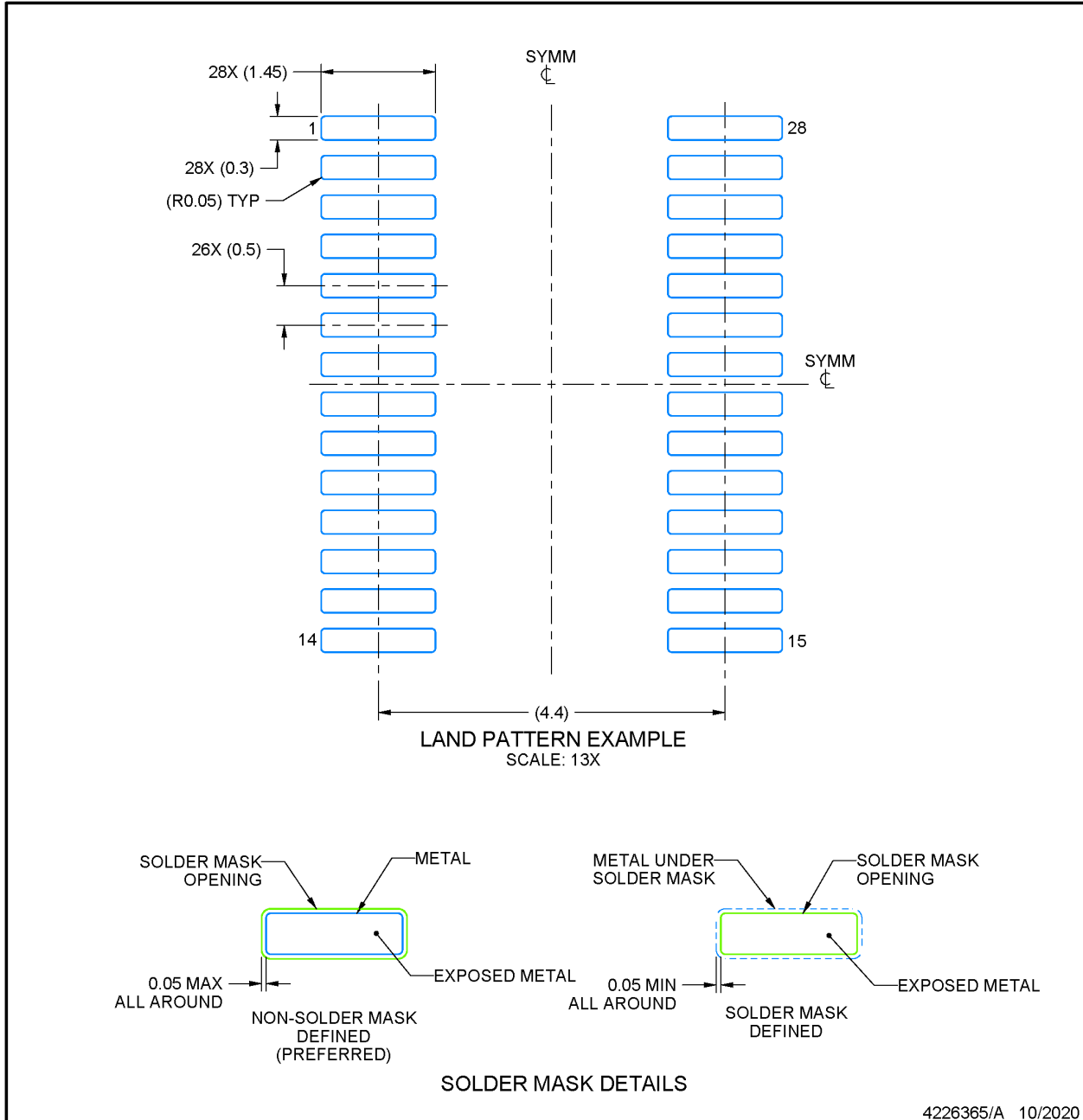
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
- No JEDEC registration as of September 2020.
- Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226365/A 10/2020

NOTES: (continued)

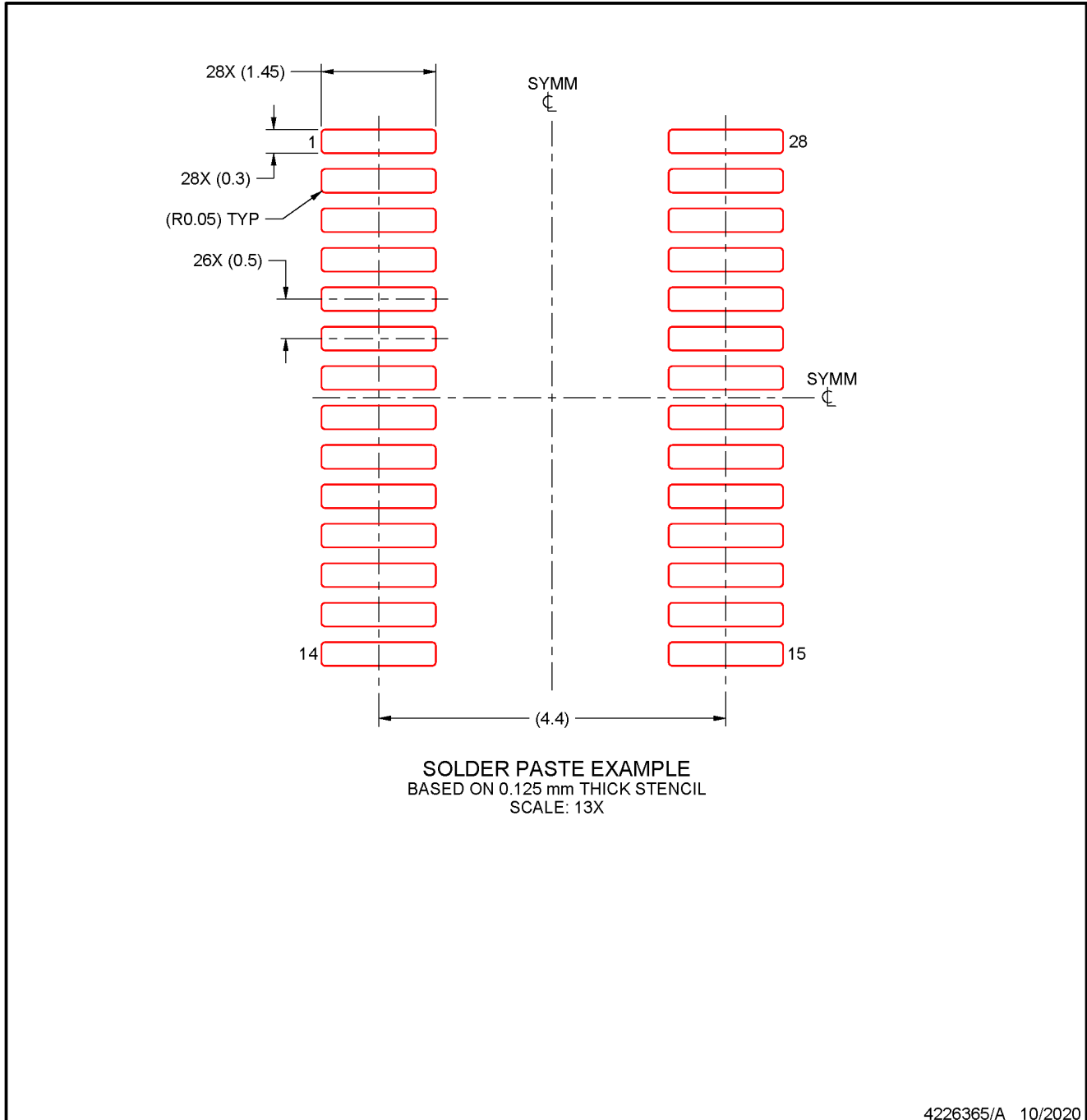
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

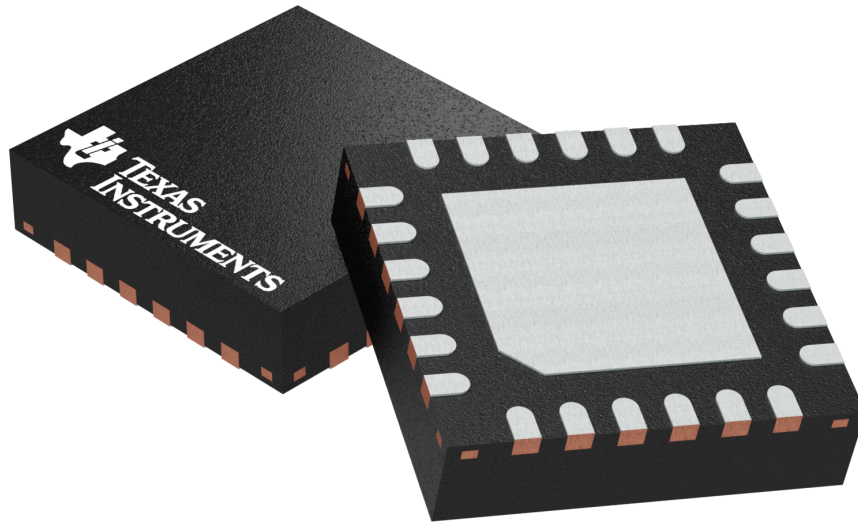
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

RGE 24

GENERIC PACKAGE VIEW

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H

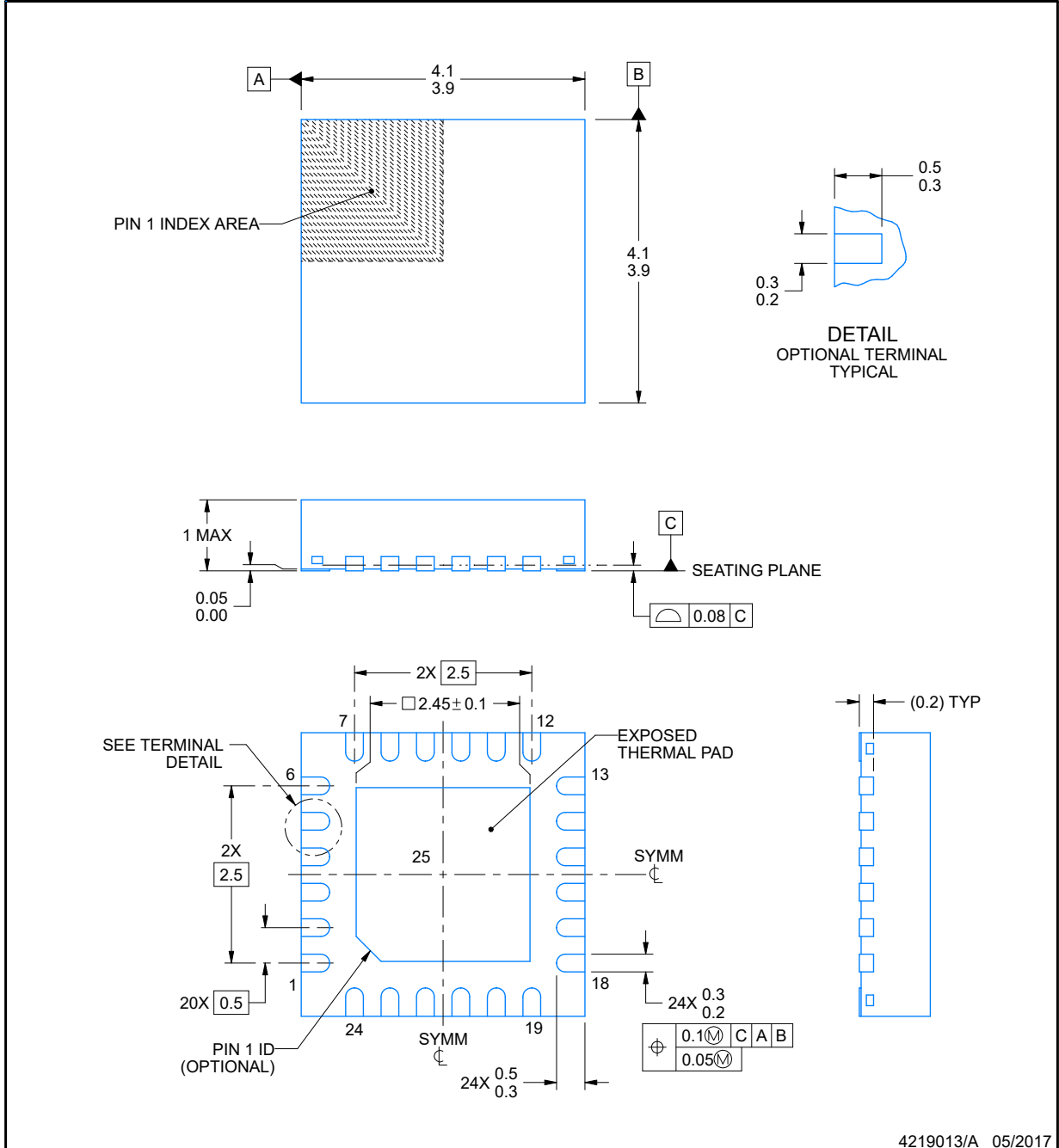


RGE0024B

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4219013/A 05/2017

NOTES:

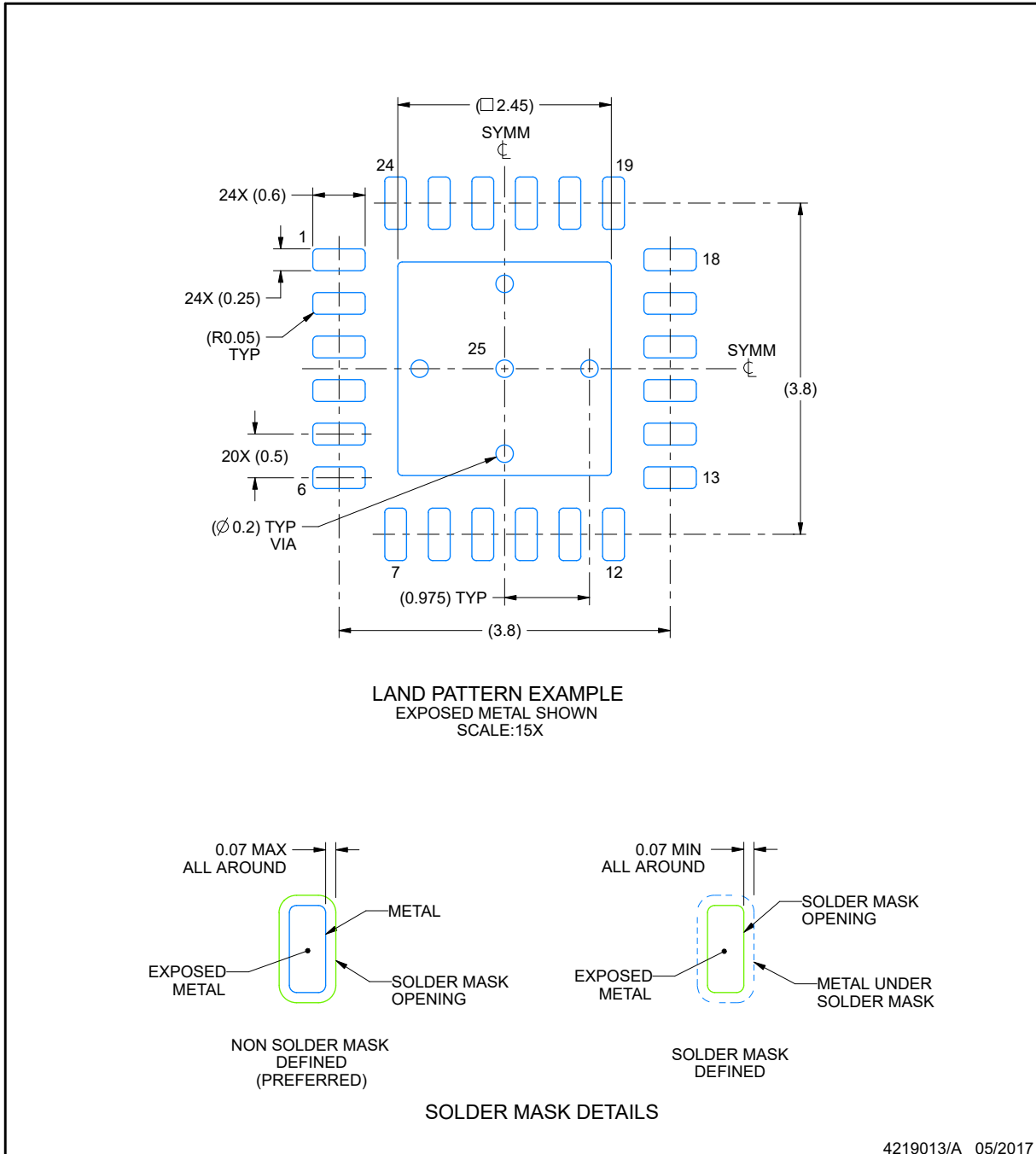
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGE0024B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

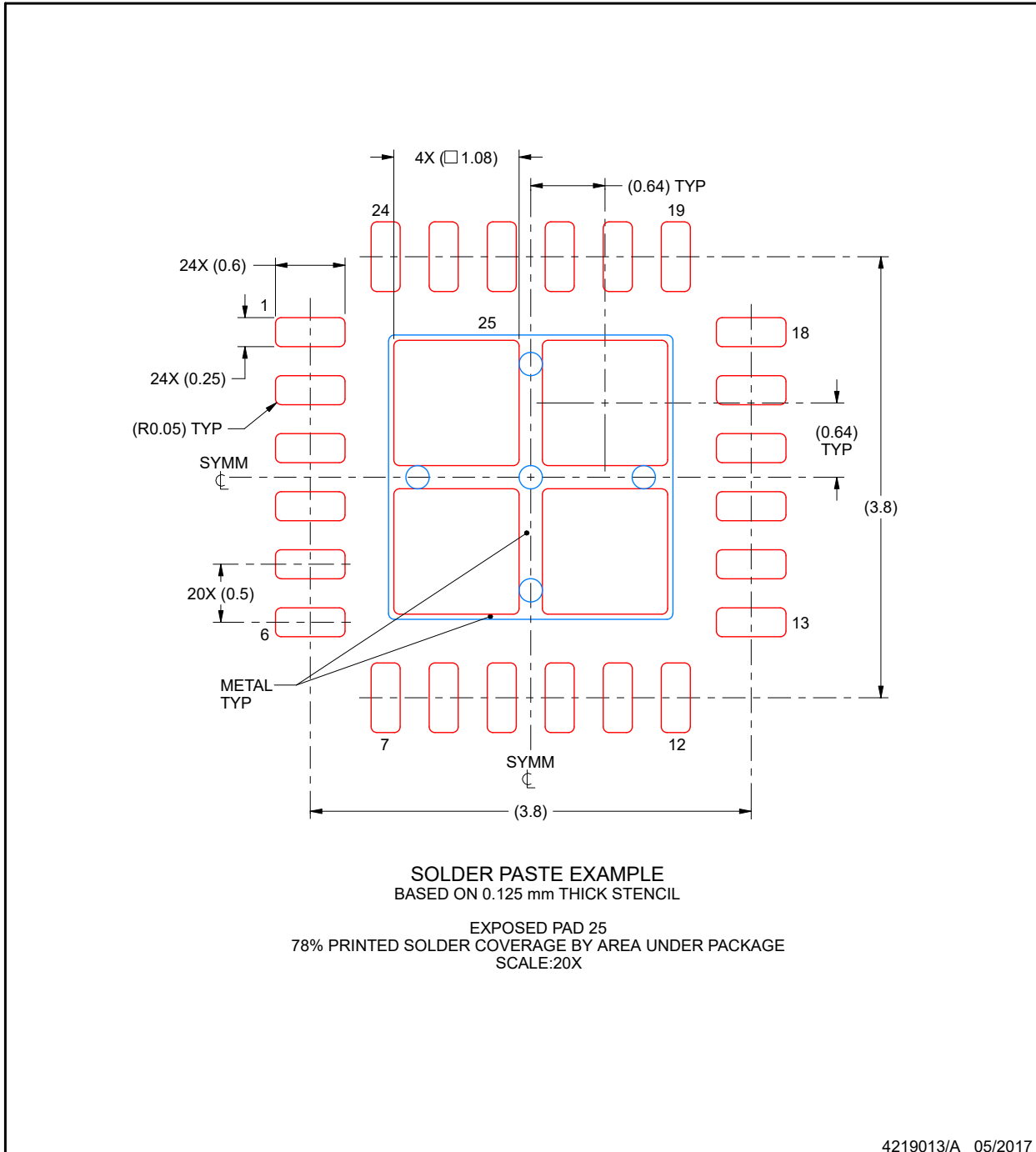
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGE0024B

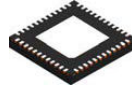
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

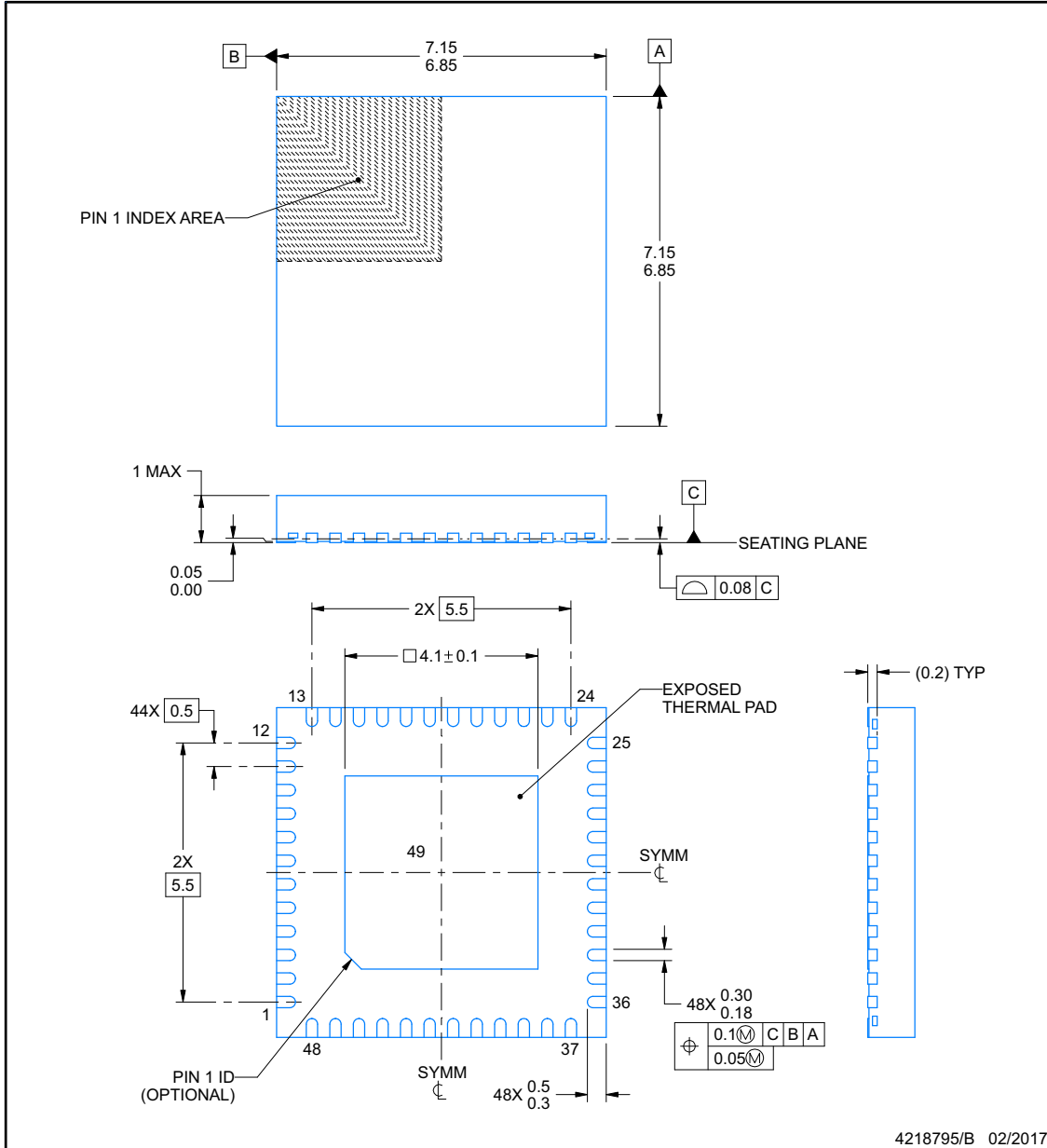


RGZ0048B

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

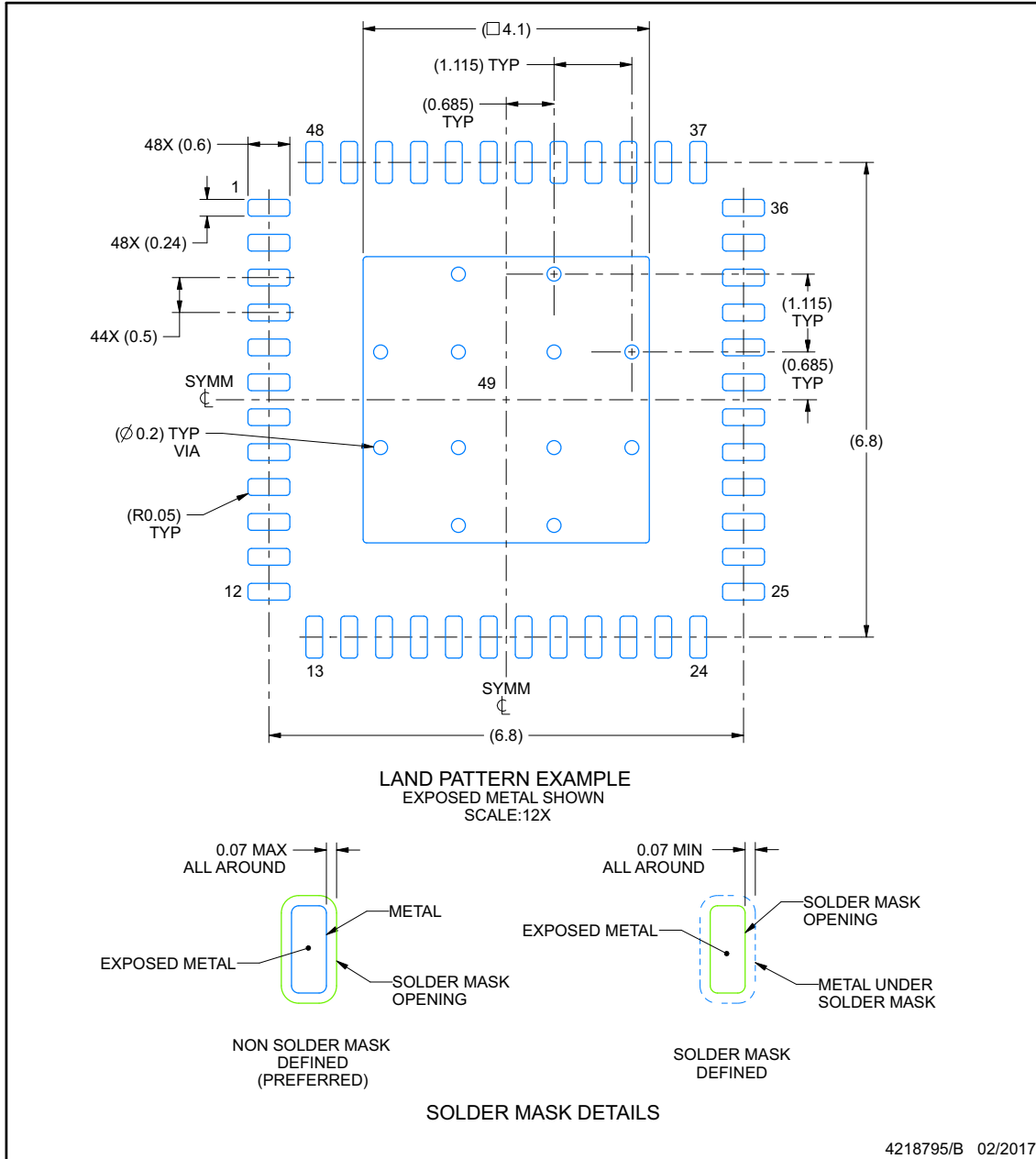
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

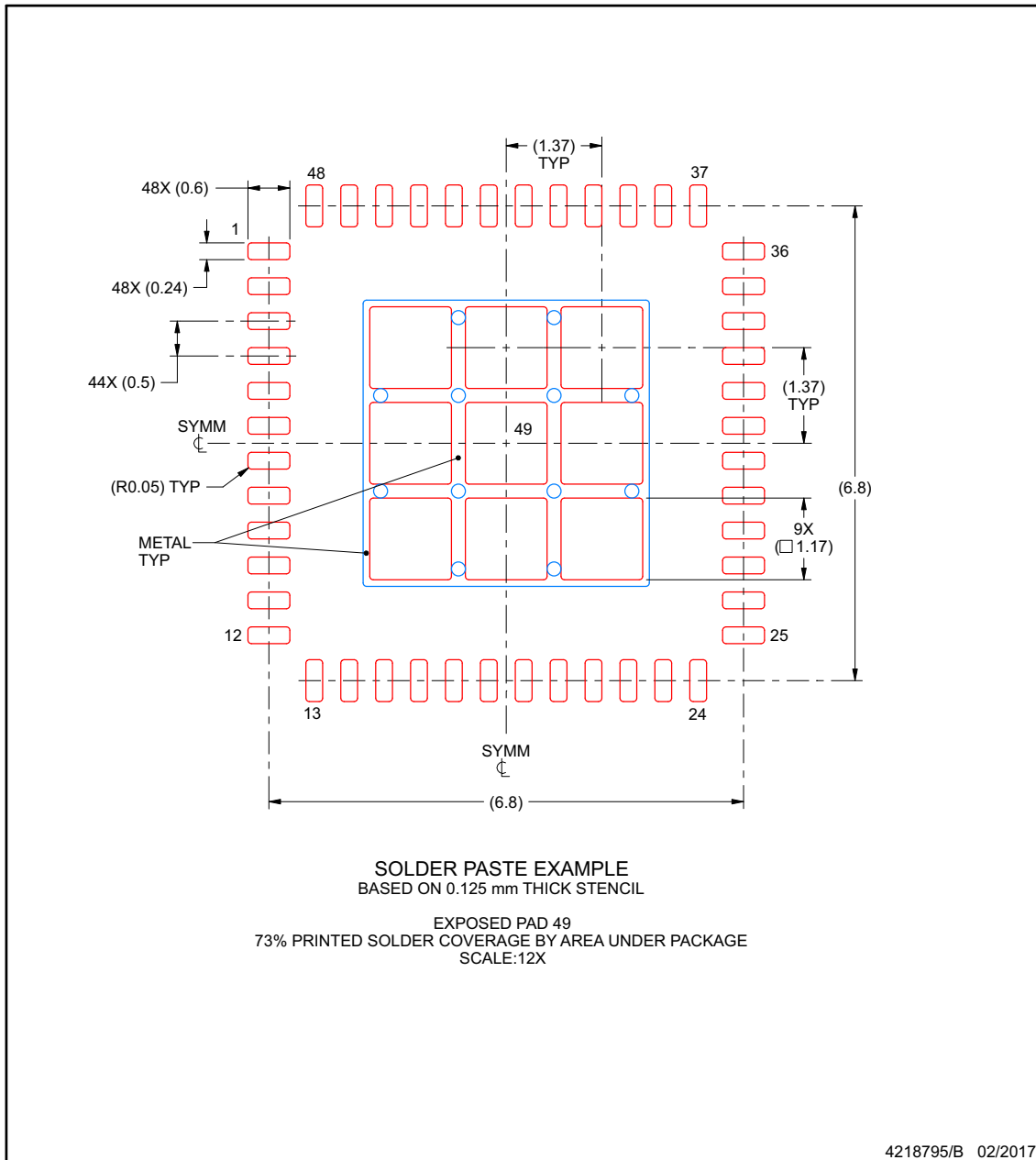
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MSPM0L1126SPMR	Active	Production	LQFP (PM) 64	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1126S
MSPM0L1126SPTR	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1126S
MSPM0L1126SRGER	Active	Production	VQFN (RGE) 24	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1126S
MSPM0L1127SPMR	Active	Production	LQFP (PM) 64	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1127S
MSPM0L1127SPTR	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1127S
MSPM0L1127SRGER	Active	Production	VQFN (RGE) 24	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1127S
MSPM0L2116SPMR	Active	Production	LQFP (PM) 64	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2116S
MSPM0L2116SPTR	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2116S
MSPM0L2116SRGER	Active	Production	VQFN (RGE) 24	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L2116S
MSPM0L2116SRGZR	Active	Production	VQFN (RGZ) 48	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2116S
MSPM0L2117SPMR	Active	Production	LQFP (PM) 64	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2117S
MSPM0L2117SPTR	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2117S
MSPM0L2117SRGZR	Active	Production	VQFN (RGZ) 48	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2117S

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

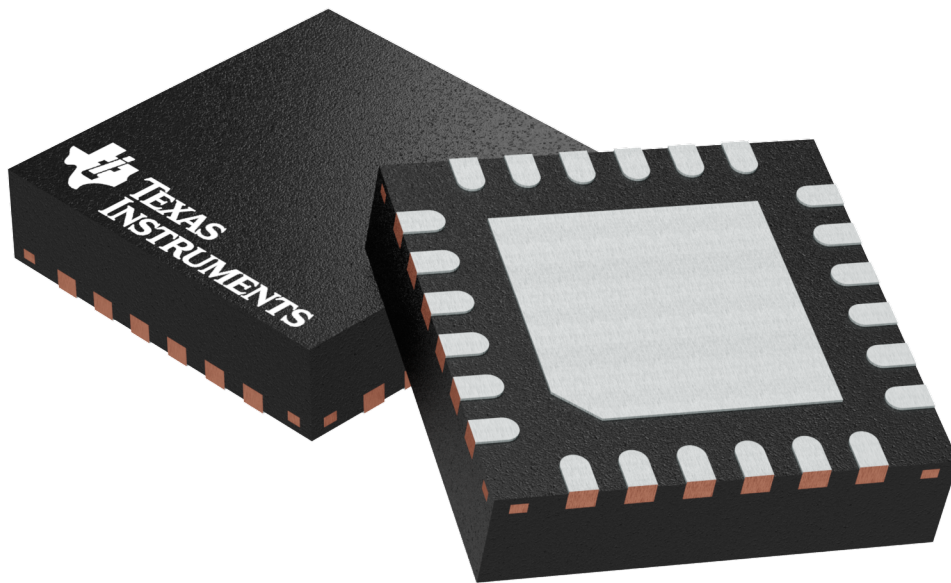
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

RGE 24

GENERIC PACKAGE VIEW

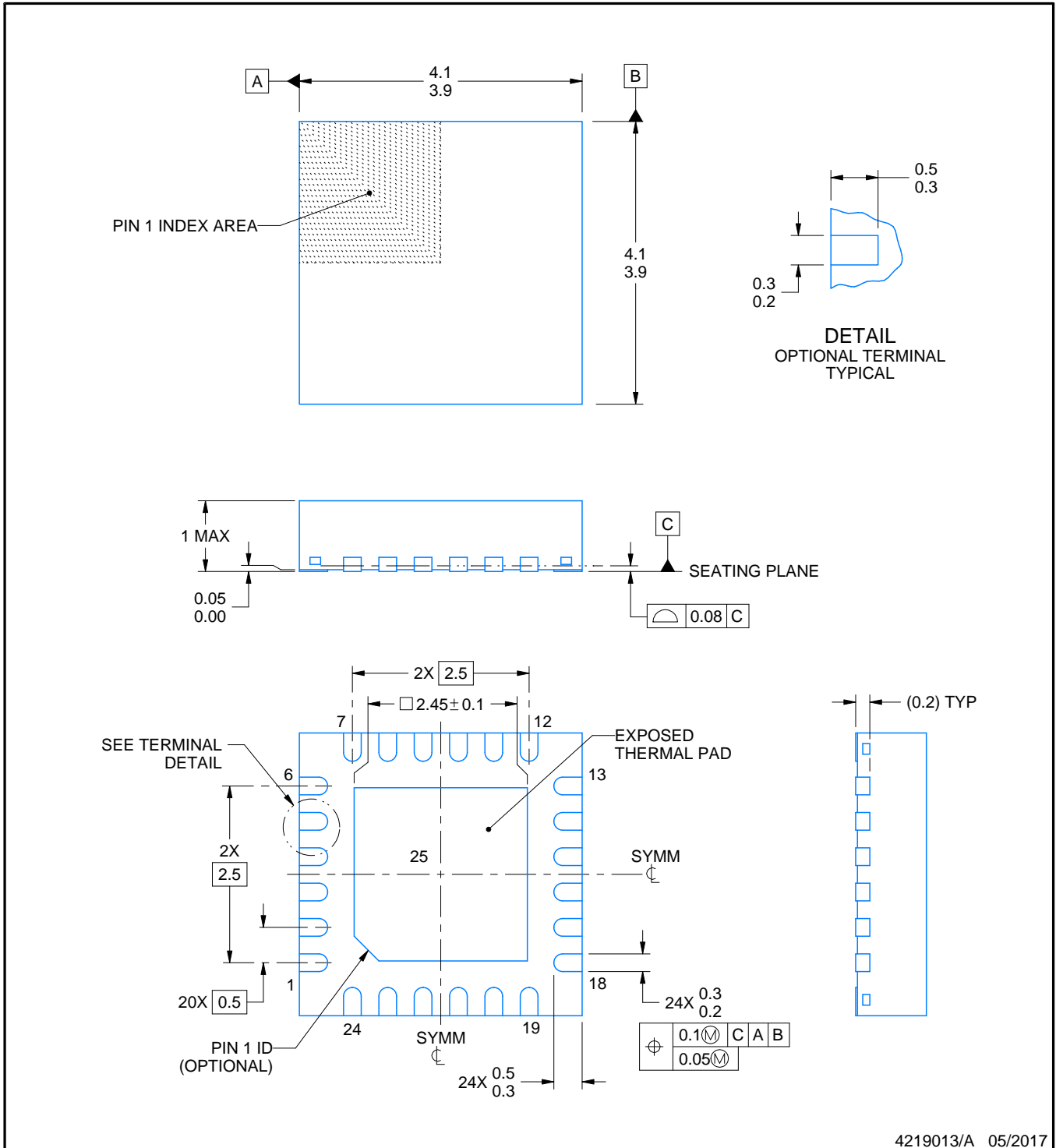
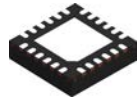
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204104/H



4219013/A 05/2017

NOTES:

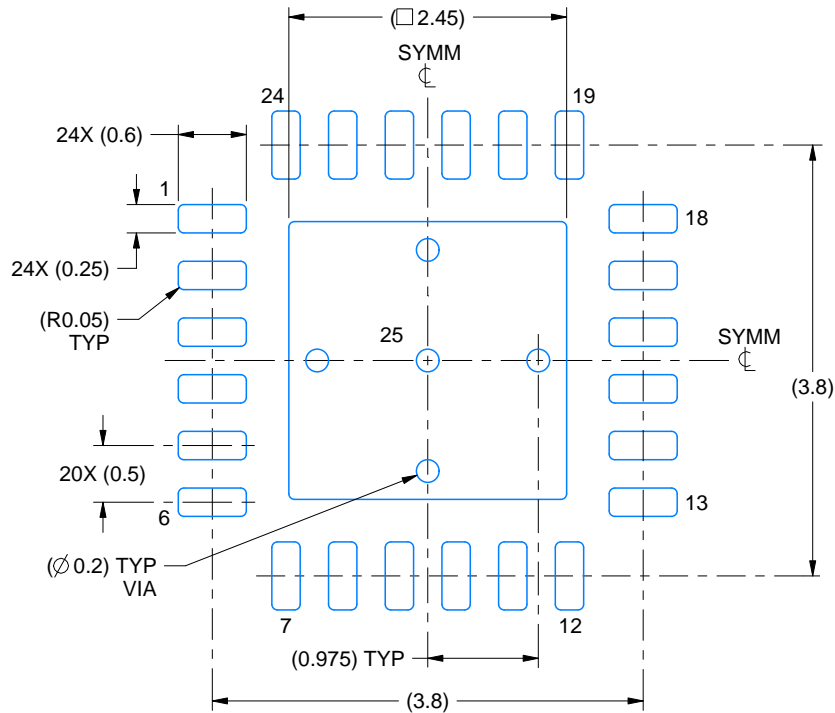
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

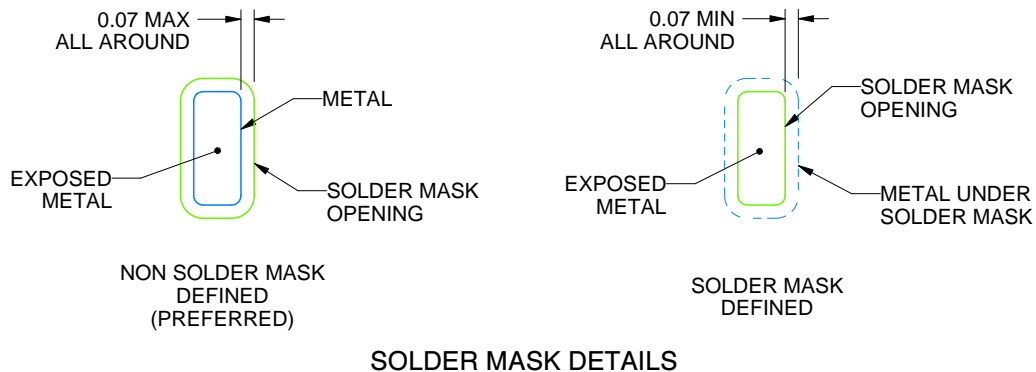
RGE0024B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4219013/A 05/2017

NOTES: (continued)

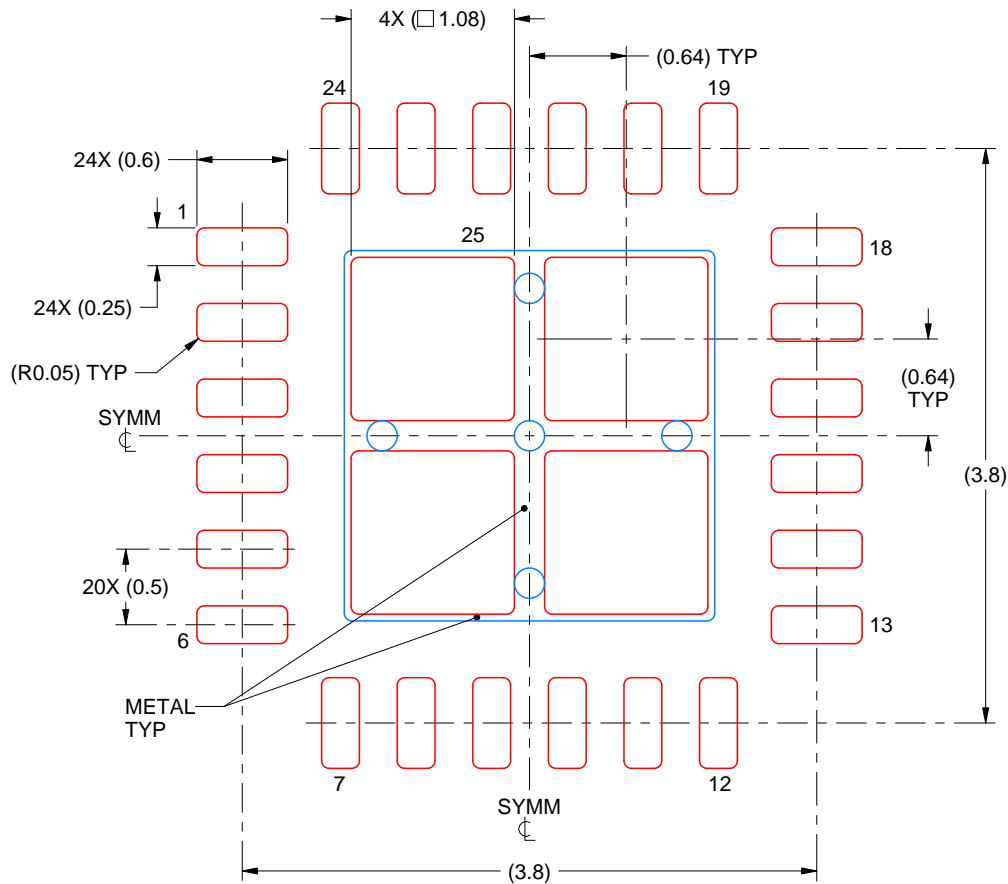
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGE0024B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL

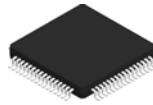
EXPOSED PAD 25
 78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
 SCALE:20X

4219013/A 05/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

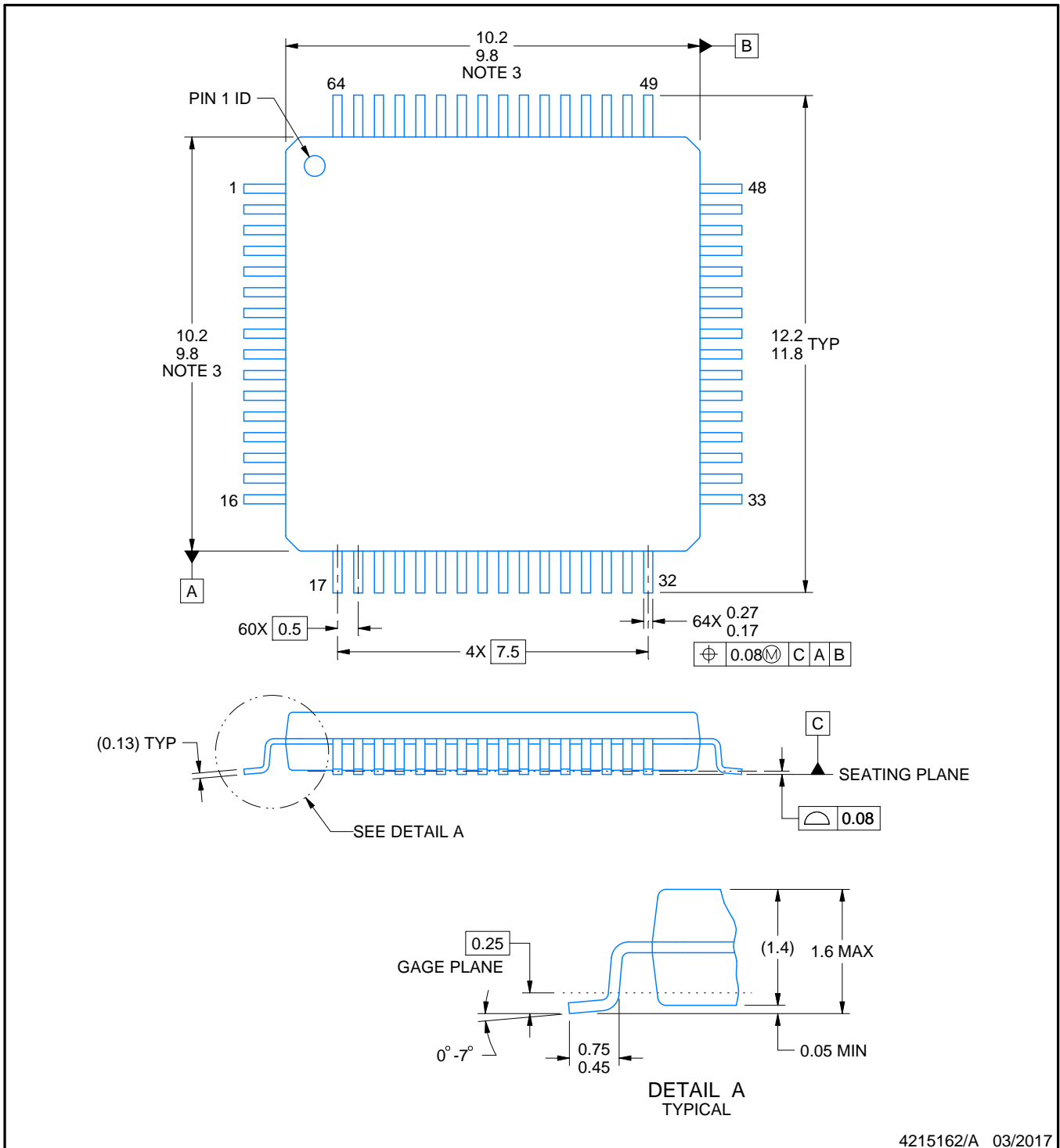
PM0064A



PACKAGE OUTLINE

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES:

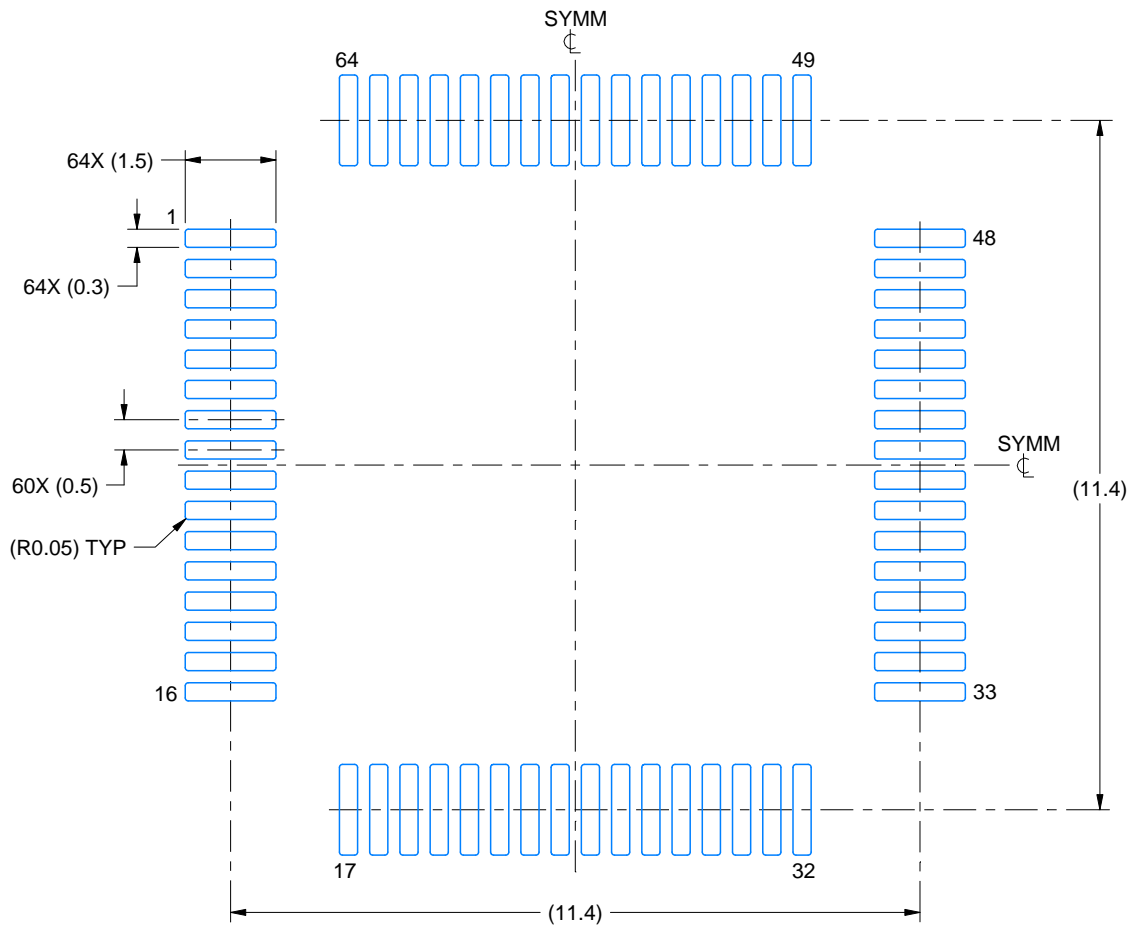
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

EXAMPLE BOARD LAYOUT

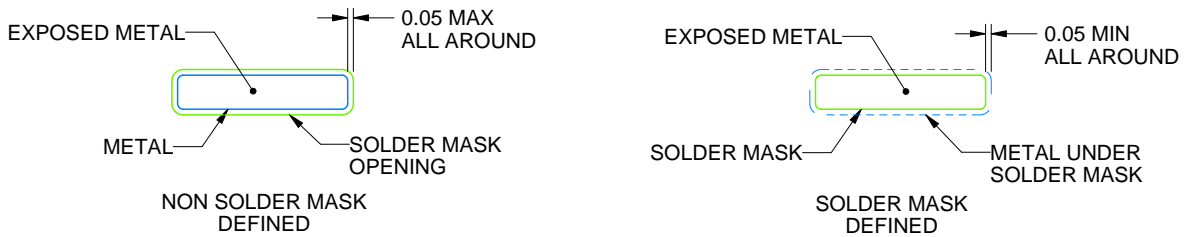
PM0064A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4215162/A 03/2017

NOTES: (continued)

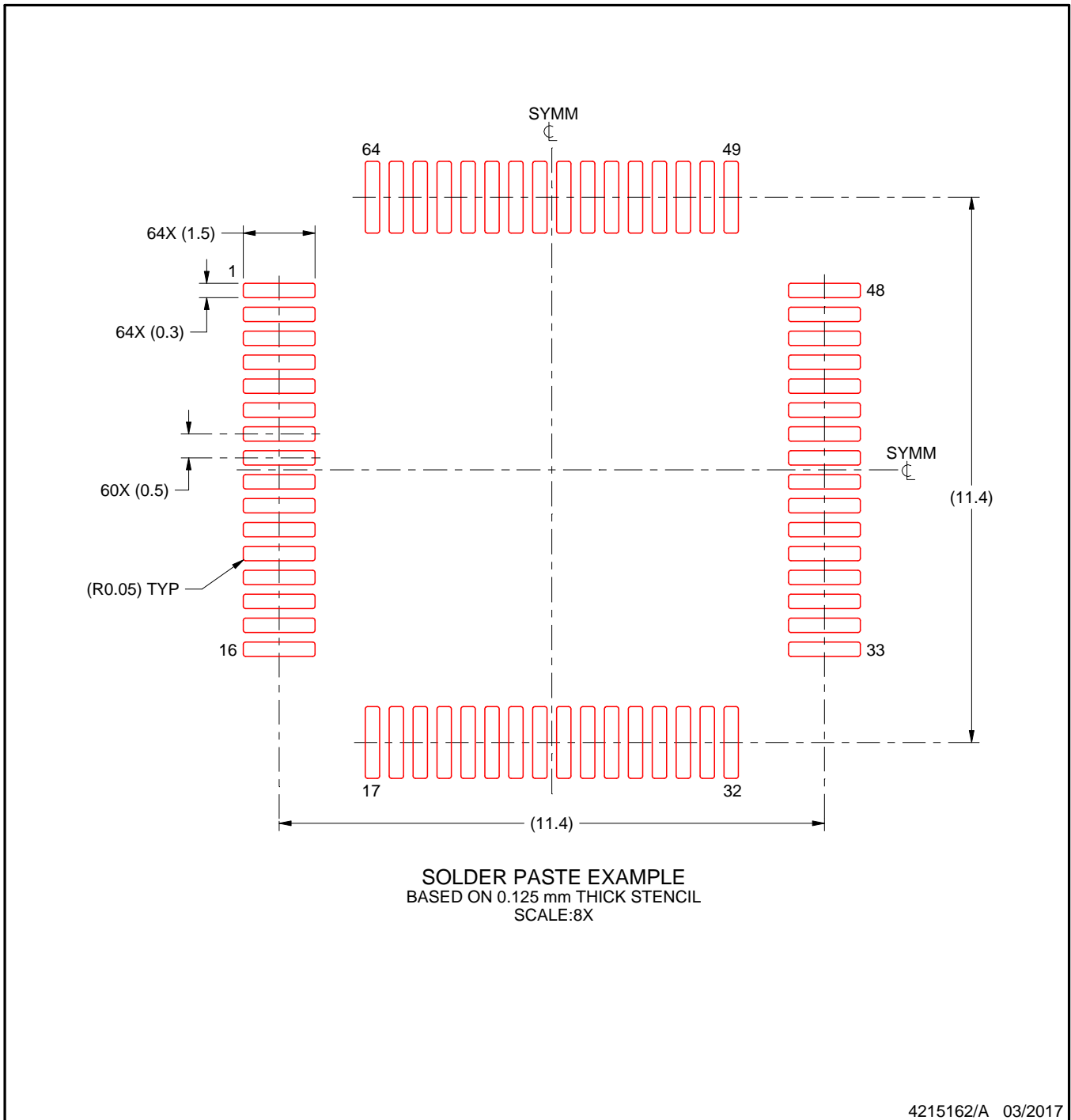
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PM0064A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

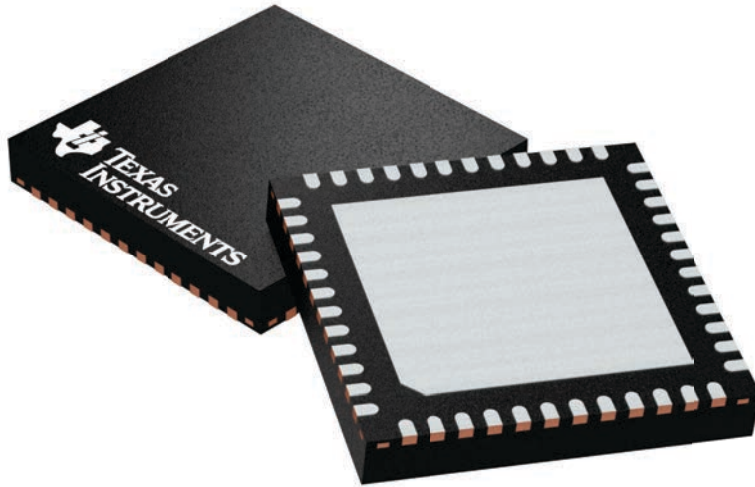
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

7 x 7, 0.5 mm pitch

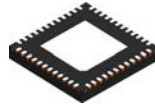
PLASTIC QUADFLAT PACK- NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224671/A

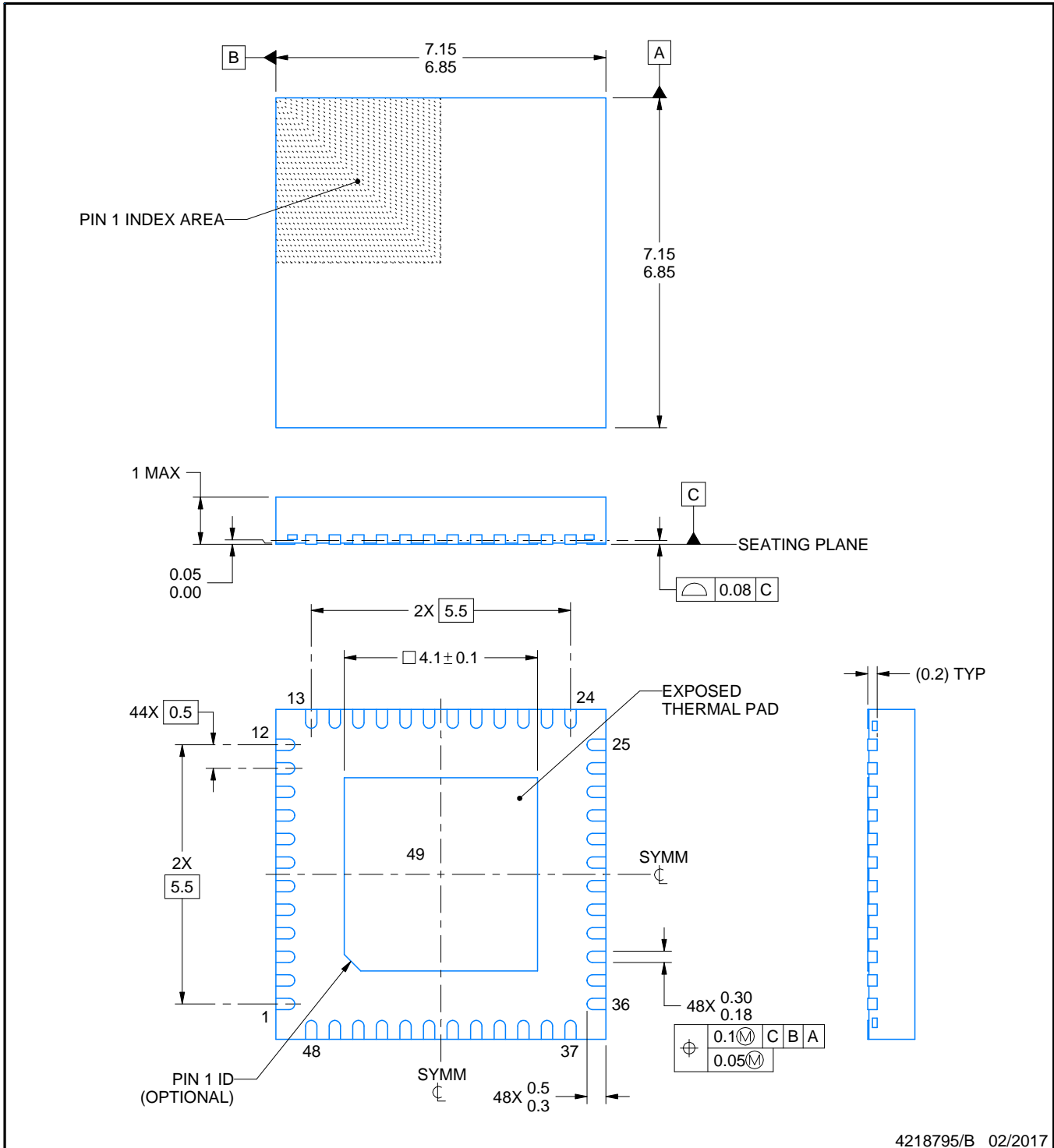
RGZ0048B



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4218795/B 02/2017

NOTES:

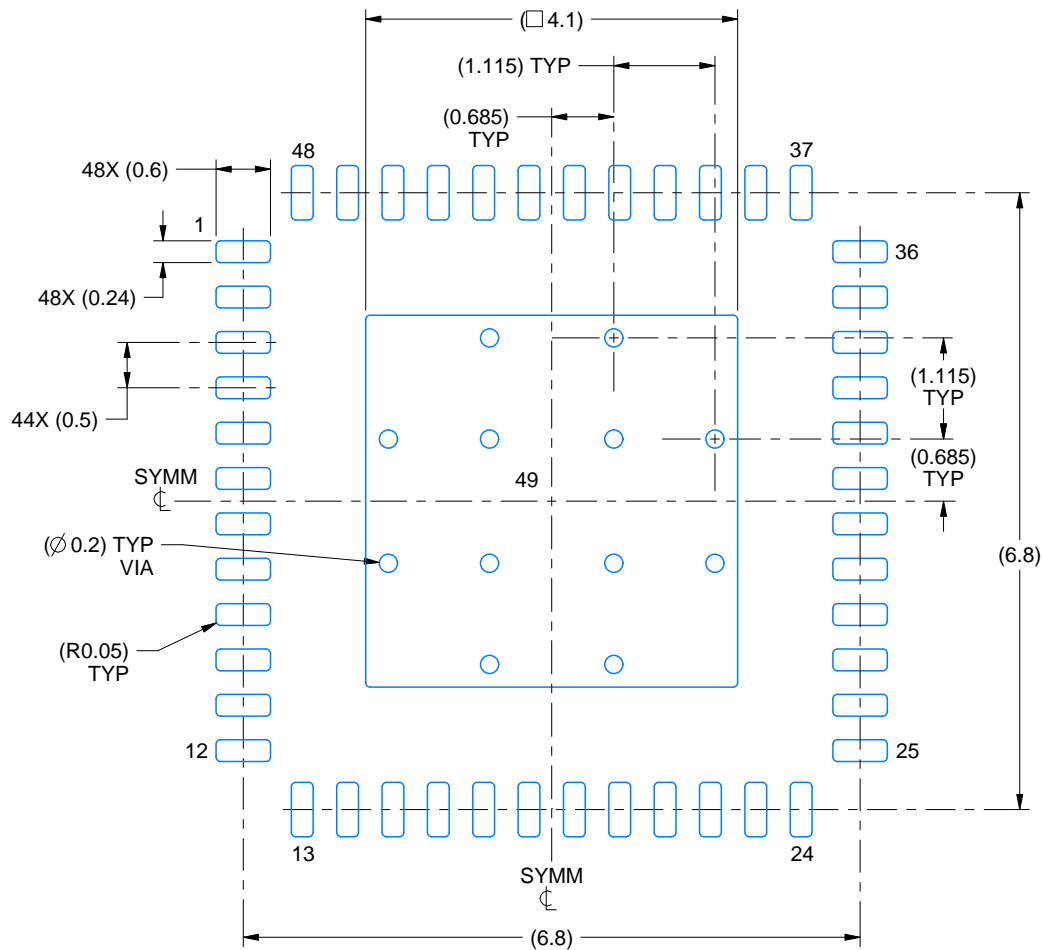
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

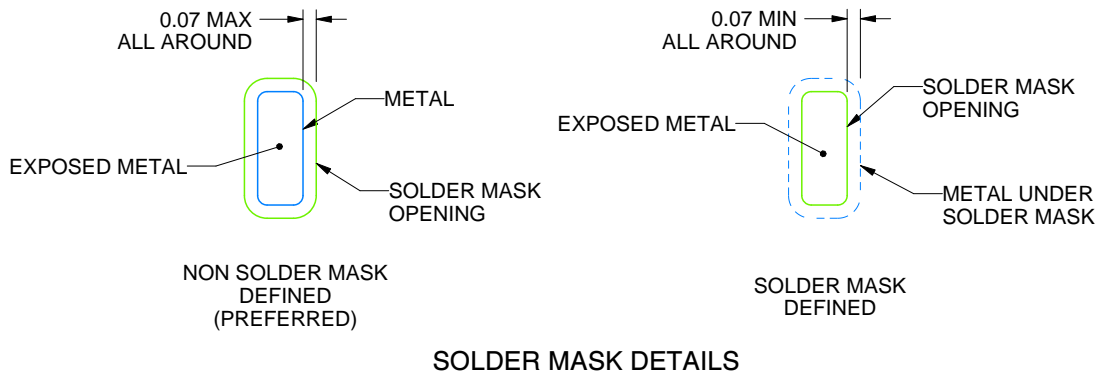
RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:12X



SOLDER MASK DETAILS

4218795/B 02/2017

NOTES: (continued)

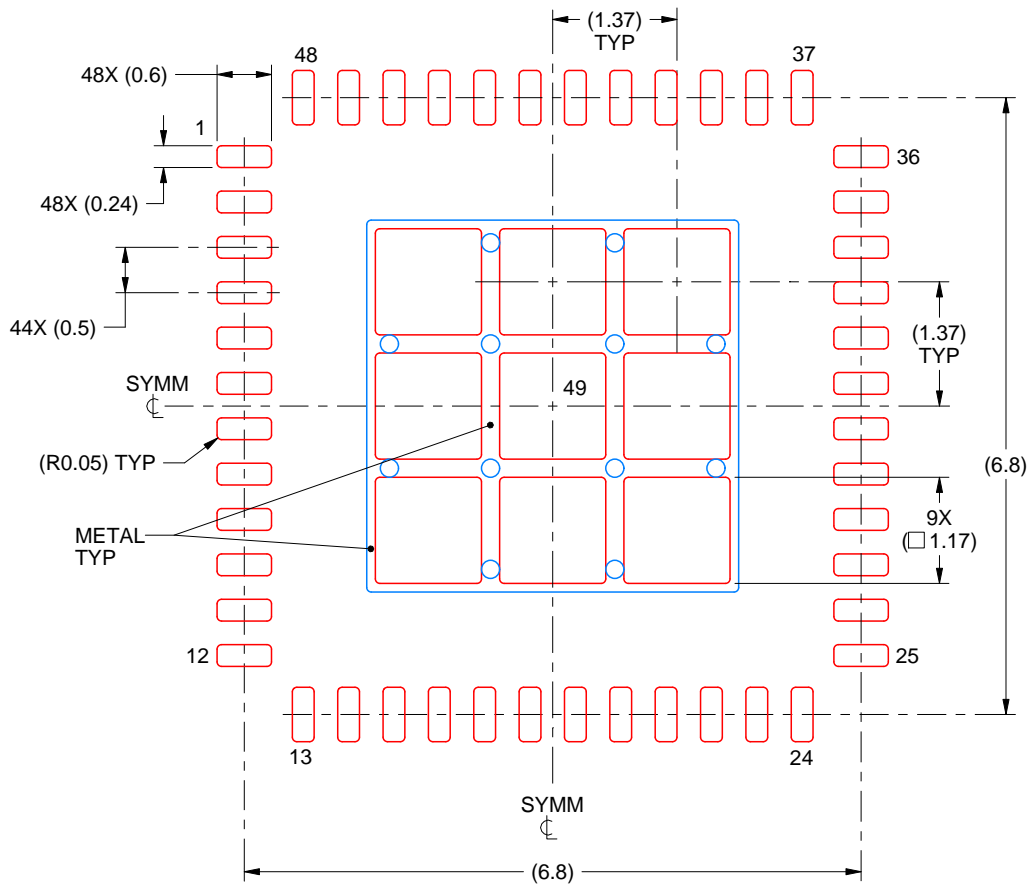
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

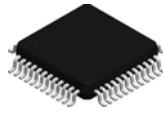
EXPOSED PAD 49
73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:12X

4218795/B 02/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

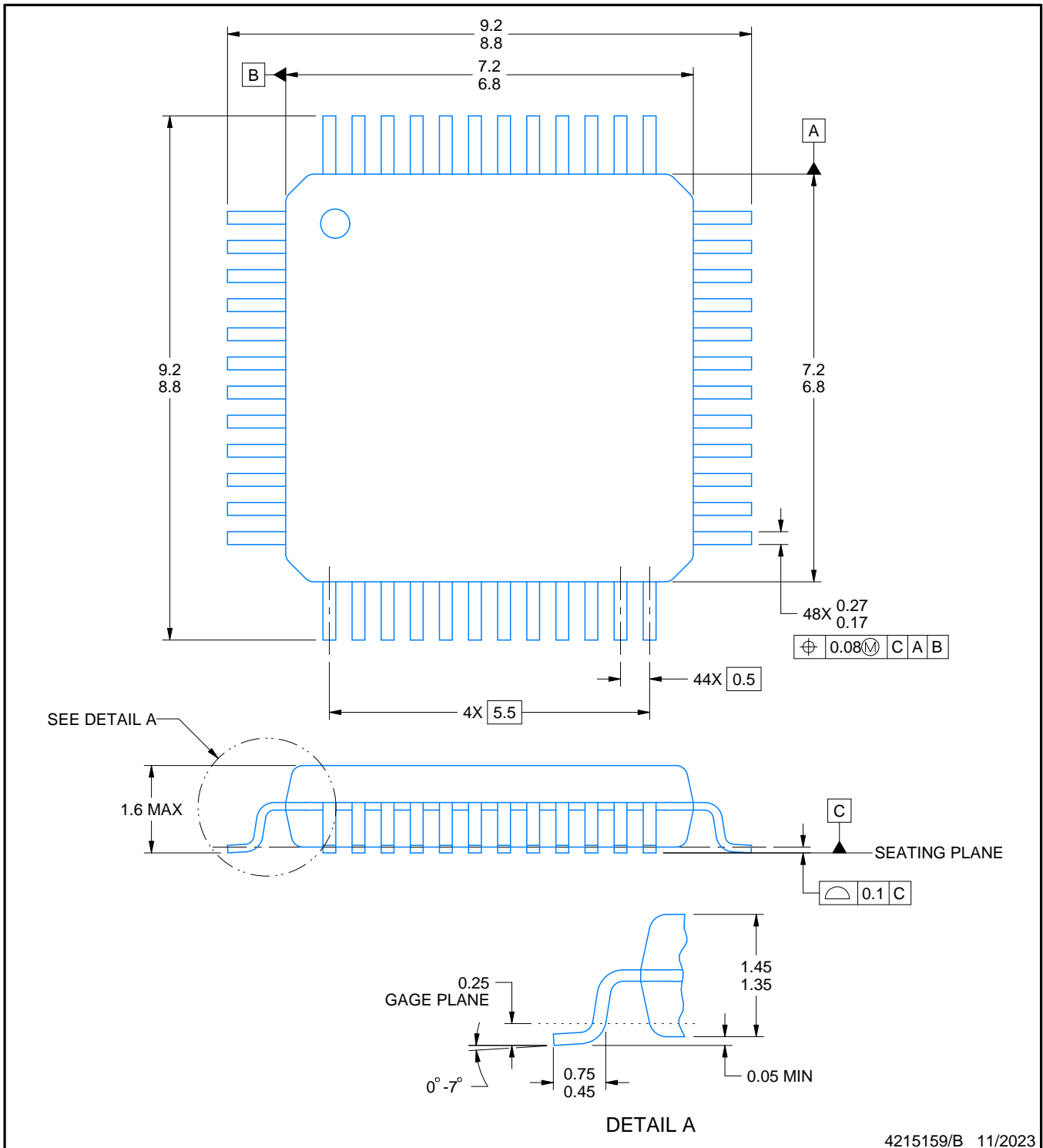
PT0048A



PACKAGE OUTLINE

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



4215159/B 11/2023

NOTES:

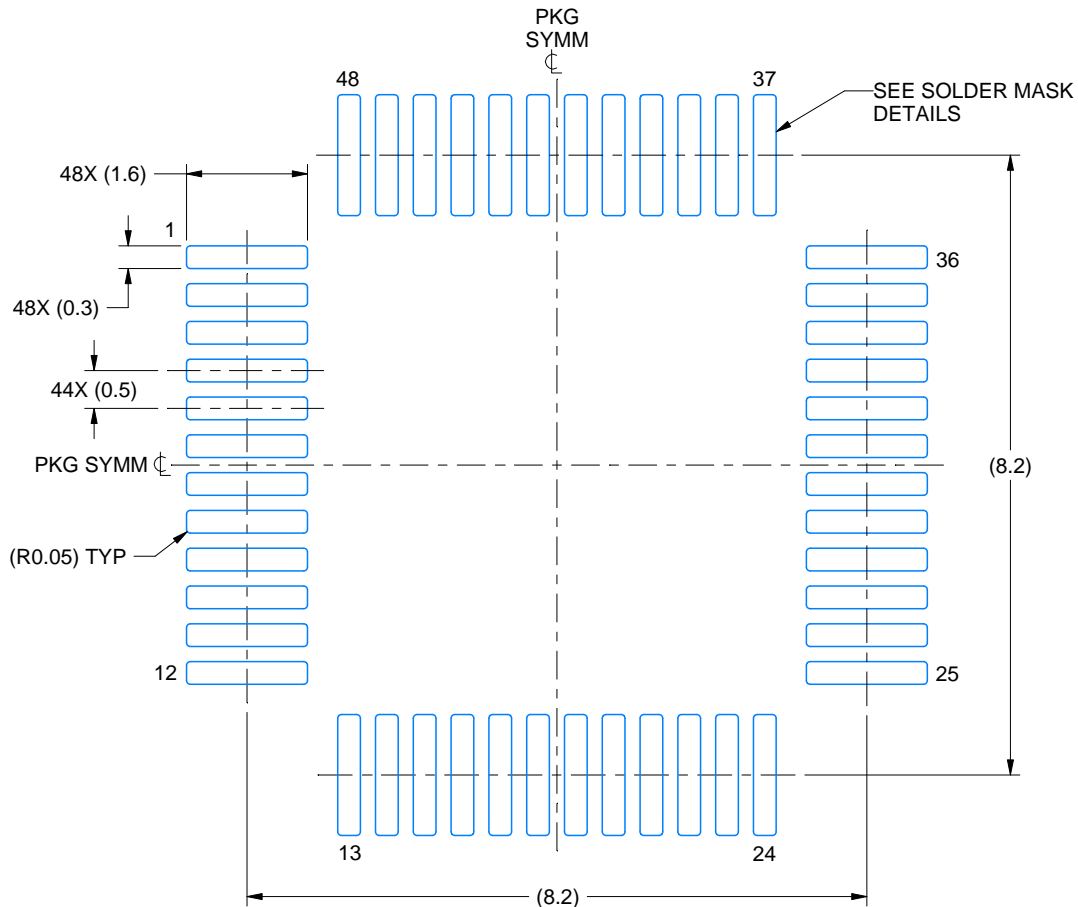
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads connected to the die pads.

EXAMPLE BOARD LAYOUT

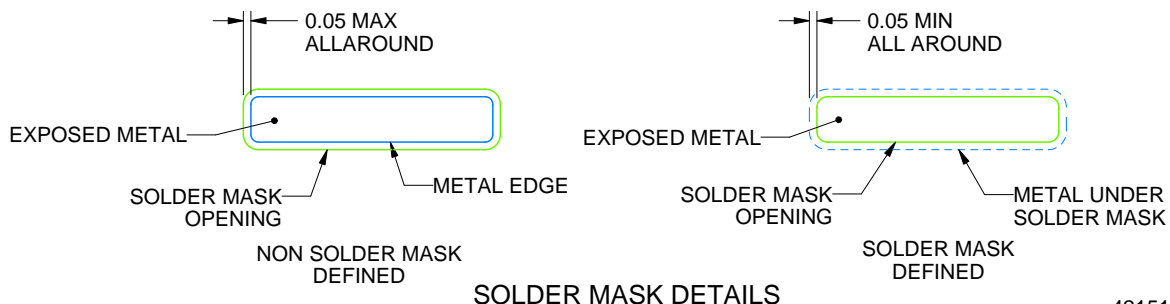
PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000



SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

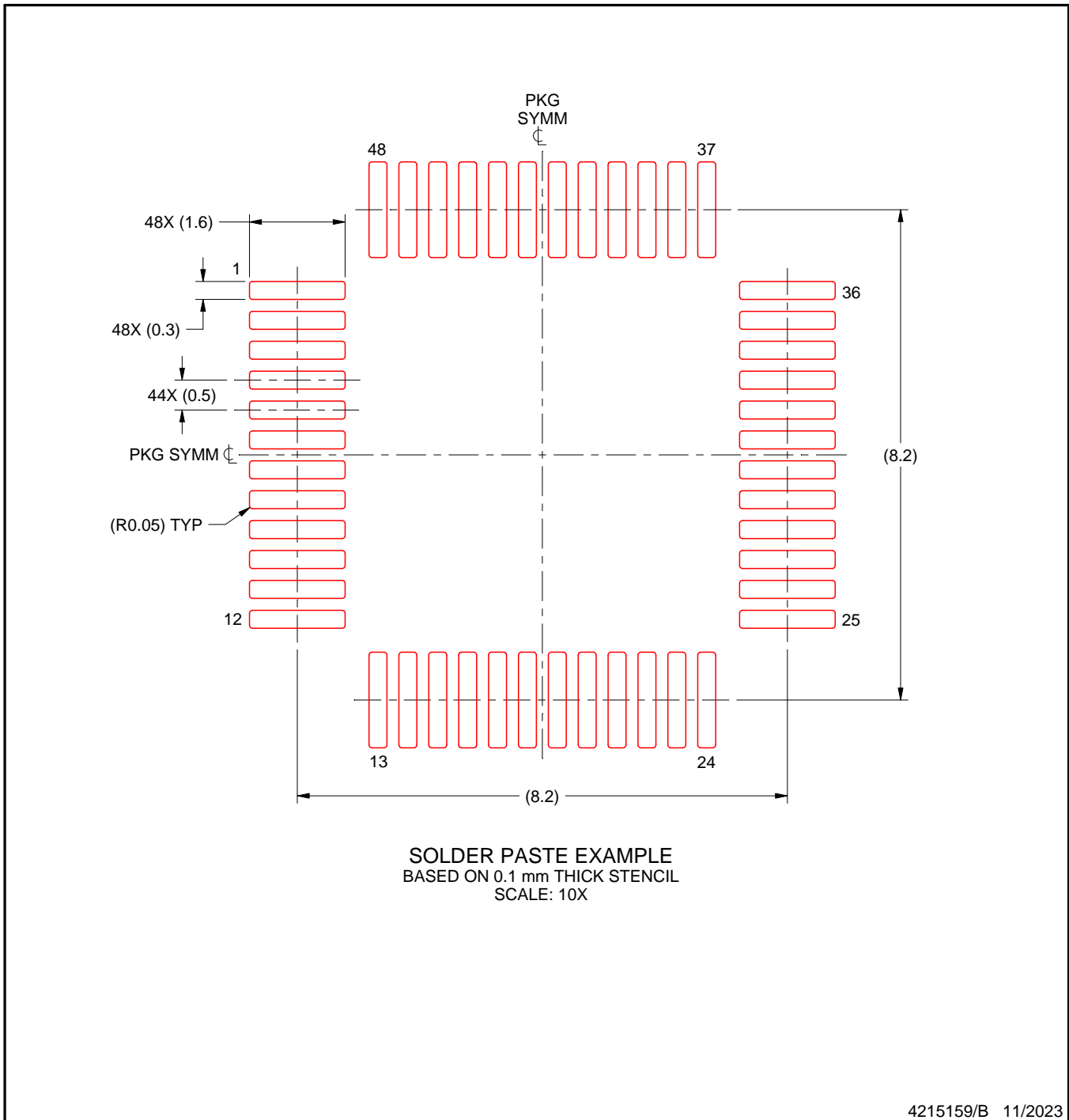
- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月