



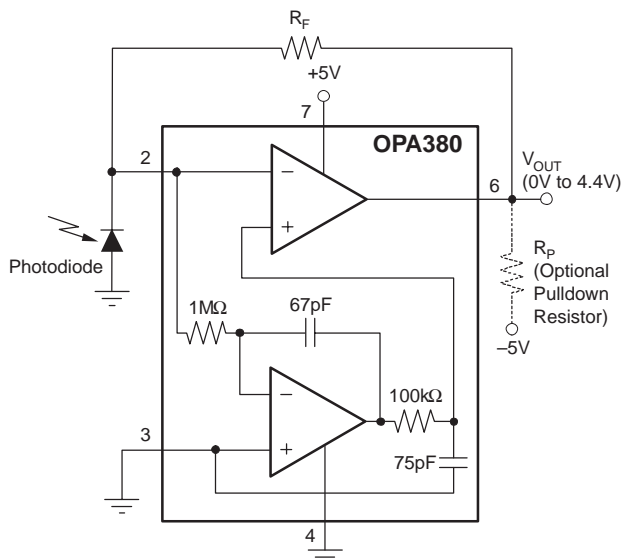
高精度、高速 トランスインピーダンス・アンプ

特 長

- トランスインピーダンス帯域幅 > 1MHz
- 優れた長時間 V_{OS} 安定性
- バイアス電流：50pA(最大)
- オフセット電圧：25 μ V(最大)
- 入力電流範囲：10nAから1mA
- 温度ドリフト：0.1 μ V/°C(最大)
- 帯域幅：90MHz
- 消費電流：6.5mA
- 電源電圧範囲：2.7Vから5.5V
- シングルおよびデュアル版
- MicroSizeパッケージ：MSOP-8

アプリケーション

- フォトダイオードのモニタリング
- 高精度のI/V変換
- 光アンプ
- CATスキャナのフロントエンド



解 説

トランスインピーダンス・アンプのOPA380ファミリーは、高精度、長時間安定性、極めて低い1/fノイズとともに高速動作(90MHzゲイン帯域幅[GBW])を提供します。まさに高速フォトダイオードのアプリケーションに最適です。OPA380は25 μ Vのオフセット電圧、0.1 μ V/°Cのオフセット電圧の温度ドリフト、および50pAの入力バイアス電流を特長とします。OPA380はオフセット、ドリフトおよびノイズ特性において、従来のJFETオペアンプをはるかに凌駕します。

トランスインピーダンス・アンプの信号帯域幅は、帰還抵抗とともにアンプのGBWとフォトダイオードの寄生容量に大きく依存します。帯域幅が90MHzのOPA380は、ほとんどの回路構成においてトランスインピーダンス帯域幅 > 1MHzを実現します。OPA380は、光ファイバーのパワーレベルでの高速制御ループに理想的です。

OPA380は、その高精度および低ノイズの2特性によって、5ディケードのダイナミックレンジを実現します。そのため、1段のI/V変換で10nAから1mAまでのオーダーの電流測定が可能です。ログアンプとは対照的に、OPA380は全ダイナミックレンジにおいて非常な広帯域幅を提供します。また、-5Vに接続した外部プルダウン抵抗を使用すると、出力電圧範囲を0Vまで拡張できます。

OPA380(シングル版)は、MSOP-8およびSO-8パッケージで提供しています。またOPA2380(デュアル版)は、小型のMSOP-8パッケージで提供する予定です。全製品とも-40°Cから+125°Cの温度範囲で規定されています。

OPA380 RELATED DEVICES

PRODUCT	FEATURES
OPA300	150MHz CMOS, 2.7V to 5.5V Supply
OPA350	500V V _{OS} , 38MHz, 2.5V to 5V Supply
OPA335	10V V _{OS} , Zero-Drift, 2.5V to 5V Supply
OPA132	16MHz GBW, Precision FET Op Amp, \pm 15V
OPA656/7	230MHz, Precision FET, \pm 5V
LOG112	LOG amp, 7.5 decades, \pm 4.5V to \pm 18V Supply
LOG114	LOG amp, 7.5 decades, \pm 2.25V to \pm 5.5V Supply
IVC102	Precision Switched Integrator

SWIFT、PowerPAD、SpActおよびBurr-Brownは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

ABSOLUTE MAXIMUM RATINGS (1)

Voltage Supply	+7V
Signal Input Terminals (2), Voltage	–0.5V to (V+) + 0.5V
Current	±10mA
Short-Circuit Current (3)	Continuous
Operating Temperature Range	–40°C to +125°C
Storage Temperature Range	–65°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C
ESD Rating (Human Body Model)	2000V

- (1) これらの定格以上のストレスは、デバイスの永久破壊を生じることがあります。絶対最大定格の条件下にデバイスを長期間置くと、その信頼性を劣化させることがあります。これらはストレスのみに関する定格であり、推奨動作条件を超える条件でのデバイスの機能動作を含むものではありません。
- (2) 入力ピンはダイオードで電源およびグランドにクランプしています。電源およびグランドを0.5V以上超える入力信号は、その電流を10mA以下に制限する必要があります。
- (3) グランドへの短絡電流であり、1パッケージあたり1アンプとします。



静電気放電対策

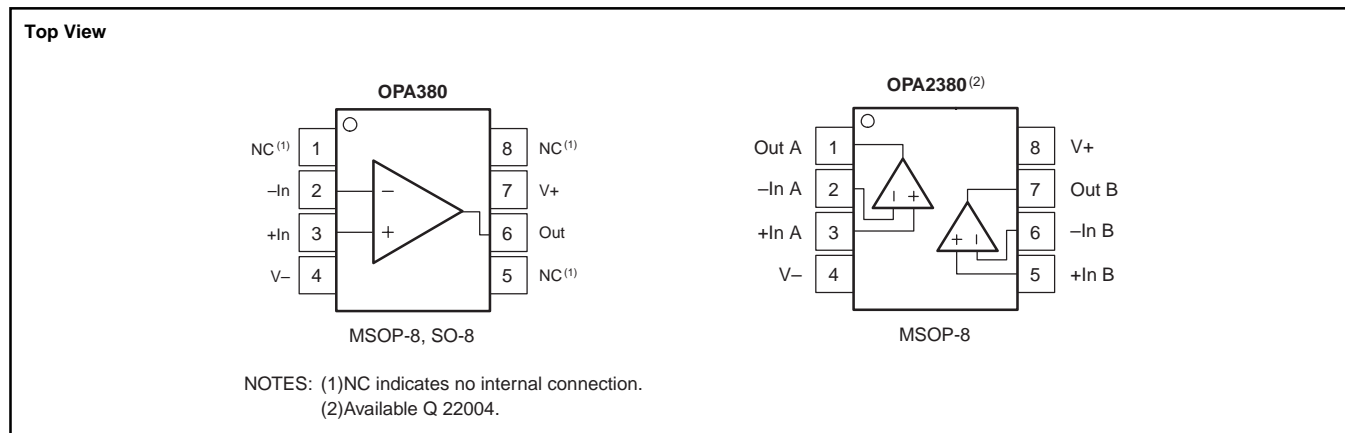
静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

PACKAGE/ORDERING INFORMATION

PRODUCT	PACKAGE-LEAD	PACKAGE DESIGNATOR ⁽¹⁾	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER	TRANSPORT MEDIA, QUANTITY
OPA380	MSOP-8	DGK	–40°C to +125°C	AUN	OPA380AIDGKT	Tape and Reel, 250
					OPA380AIDGKR	Tape and Reel, 2500
OPA380	SO-8	D	–40°C to +125°C	OPA380A	OPA380AID	Rails, 100
					OPA380AIDR	Tape and Reel, 2500
OPA2380 ⁽²⁾	MSOP-8	DGK	–40°C to +125°C	BBX	OPA2380AIDGKT	Rails, 250
					OPA2380AIDGKR	Tape and Reel, 2500

- (1) 最新の仕様およびパッケージに関する情報は、弊社ウェブサイトのwww.ti.comを参照願います。
- (2) 2004年の第2四半期に入手可能です。

PIN ASSIGNMENTS



ELECTRICAL CHARACTERISTICS: $V_S = 2.7V$ to $5.5V$

Boldface limits apply over the temperature range, $T_A = -40^{\circ}C$ to $+125^{\circ}C$.

All specifications at $T_A = +25^{\circ}C$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.

PARAMETER	CONDITION	OPA380, OPA2380			UNITS
		MIN	TYP	MAX	
OFFSET VOLTAGE					
Input Offset Voltage V_{OS}	$V_S = +5V, V_{CM} = 0V$		4	25	μV
Drift dV_{OS}/dT			0.03	0.1	$\mu V/^{\circ}C$
vs Power Supply PSRR	$V_S = +2.7V$ to $+5.5V, V_{CM} = 0V$		2.4	10	$\mu V/V$
Over Temperature	$V_S = +2.7V$ to $+5.5V, V_{CM} = 0V$			10	$\mu V/V$
Long-Term Stability ⁽¹⁾			See Note ⁽¹⁾		
Channel Separation, dc			1		$\mu V/V$
INPUT BIAS CURRENT					
Input Bias Current I_B	$V_{CM} = V_S/2$		3	± 50	pA
Over Temperature			Typical Characteristics		
Input Offset Current I_{OS}	$V_{CM} = V_S/2$		6	± 100	pA
NOISE					
Input Voltage Noise, $f = 0.1Hz$ to $10Hz$ e_n	$V_S = +5V, V_{CM} = 0V$		3		μVPP
Input Voltage Noise Density, $f = 10kHz$ e_n	$V_S = +5V, V_{CM} = 0V$		67		nV/\sqrt{Hz}
Input Voltage Noise Density, $f > 1MHz$ e_n	$V_S = +5V, V_{CM} = 0V$		5.8		nV/\sqrt{Hz}
Input Current Noise Density, $f = 10kHz$ i_n	$V_S = +5V, V_{CM} = 0V$		10		fA/\sqrt{Hz}
INPUT VOLTAGE RANGE					
Common-Mode Voltage Range V_{CM}		V^-		$(V^+) - 1.8V$	V
Common-Mode Rejection Ratio CMRR	$(V^-) < V_{CM} < (V^+) - 1.8V$	100	110		dB
INPUT IMPEDANCE					
Differential Capacitance			1.1		pF
Common-Mode Resistance and Inverting			$10^{13} \parallel 3$		$\Omega \parallel pF$
Input Capacitance					
OPEN-LOOP GAIN					
Open-Loop Voltage Gain A_{OL}	$0.1V < V_O < (V^+) - 0.7, V_{CM} = V_S/2$	110	130		dB
	$0.1V < V_O < (V^+) - 0.6, V_{CM} = V_S/2, T_A = -40^{\circ}C$ to $+85^{\circ}C$	110	130		dB
	$0V < V_O < (V^+) - 0.7V, V_{CM} = 0V, R_P = 2k\Omega$ to $-5V^{(2)}$	106	120		dB
	$0V < V_O < (V^+) - 0.6V, V_{CM} = 0V, R_P = 2k\Omega$ to $-5V^{(2)}, T_A = -40^{\circ}C$ to $+85^{\circ}C$	106	120		dB
FREQUENCY RESPONSE					
Gain-Bandwidth Product GBW	$C_L = 50pF$		90		MHz
Slew Rate SR	$G = +1$		80		V/ μs
Settling Time, 0.015% ⁽³⁾ t_S	$V_S = +5V, 4V$ Step, $G = +1$		2		μs
Overload Recovery Time ^{(4), (5)}	$V_{IN} \cdot G = > V_S$		100		ns
OUTPUT					
Voltage Output Swing from Positive Rail	$R_L = 2k\Omega$		400	600	mV
Voltage Output Swing from Negative Rail	$R_L = 2k\Omega$		60	100	mV
Voltage Output Swing from Positive Rail	$R_P = 2k\Omega$ to $-5V^{(2)}$		400	600	mV
Voltage Output Swing from Negative Rail	$R_P = 2k\Omega$ to $-5V^{(2)}$		-20	0	mV
Output Current I_{OUT}		See Typical Characteristics			
Short-Circuit Current I_{SC}			150		mA
Capacitive Load Drive C_{LOAD}		See Typical Characteristics			
Open-Loop Output (resistance)	$f = 1MHz, I_O = 0V$		60		Ω

(1) $150^{\circ}C$, 300時間の寿命試験では、測定再現性のある約 $1\mu V$ のランダムに分布する変動を示しました。

(2) 図5に示すように、 V_{OUT} と $-5V$ 間に接続したプルダウン抵抗 R_P だけを負荷とする出力でテストしました。アプリケーション節の「グランド・レベルの出力振幅の実現」も参照願います。

(3) $1MHz$ のトランスインピーダンス周波数。

(4) リニア動作の回復に要する時間。

(5) 正電源電圧から回復する時間。

ELECTRICAL CHARACTERISTICS: $V_S = 2.7V$ to $5.5V$ (continued)

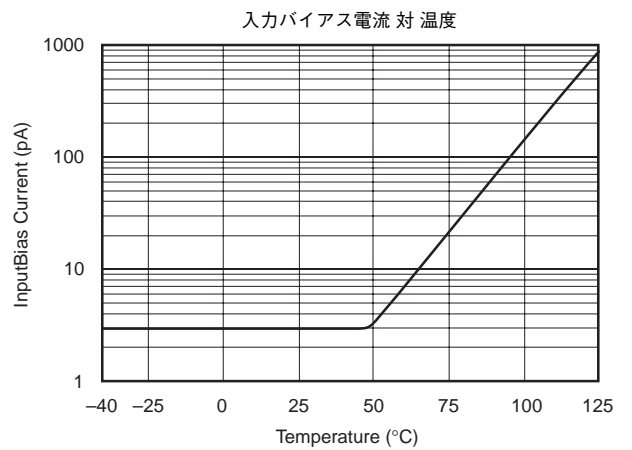
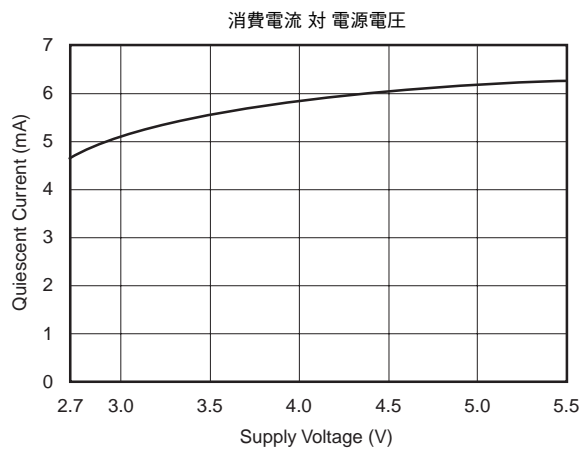
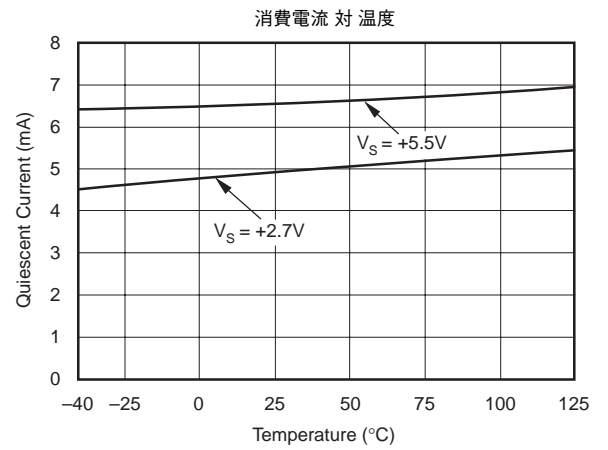
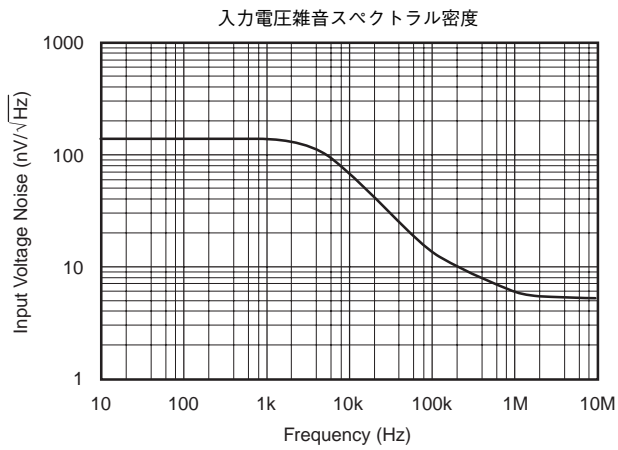
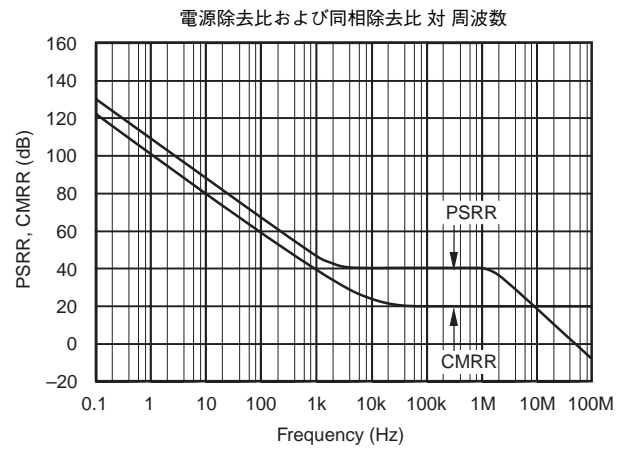
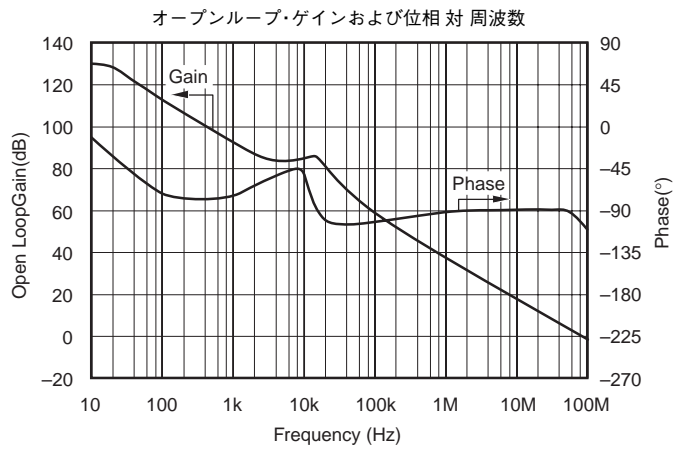
Boldface limits apply over the temperature range, $T_A = -40^{\circ}C$ to $+125^{\circ}C$.

All specifications at $T_A = +25^{\circ}C$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.

PARAMETER	CONDITION	OPA380, OPA2380			UNITS
		MIN	TYP	MAX	
POWER SUPPLY					
Specified Voltage Range	V _S	2.7		5.5	V
Quiescent Current (per amplifier)	I _Q		6.5	8.3	mA
Over Temperature				8.8	mA
TEMPERATURE RANGE					
Specified Range		−40		+125	°C
Operating Range		−40		+125	°C
Storage Range		−65		+150	°C
Thermal Resistance	θ _{JA}				
MSOP-8			150		°C/W
SO-8			150		°C/W

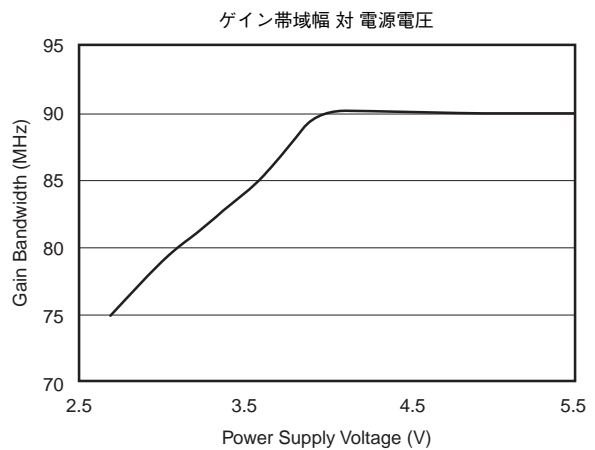
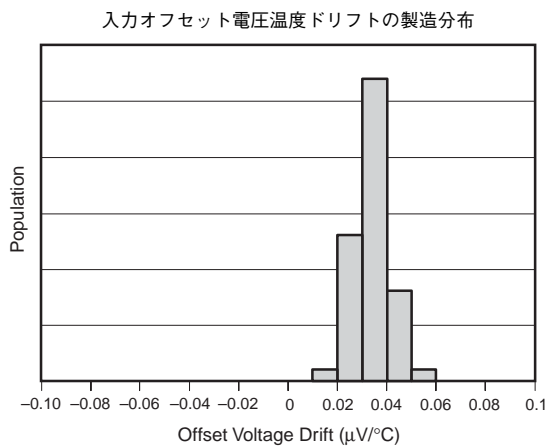
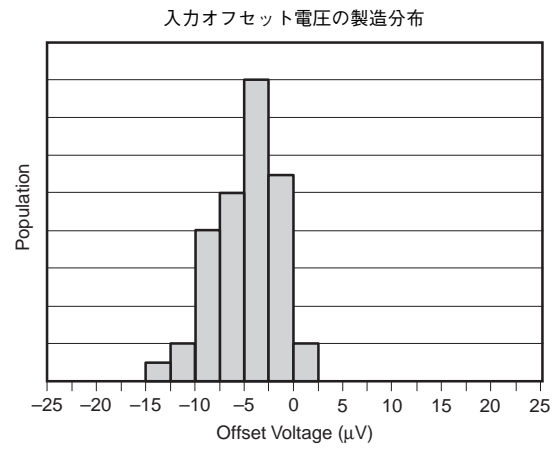
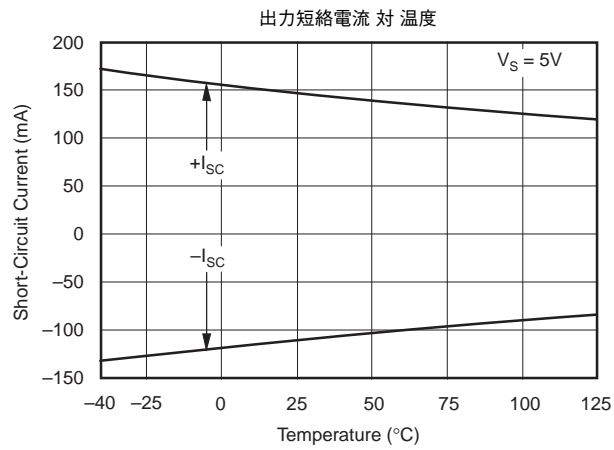
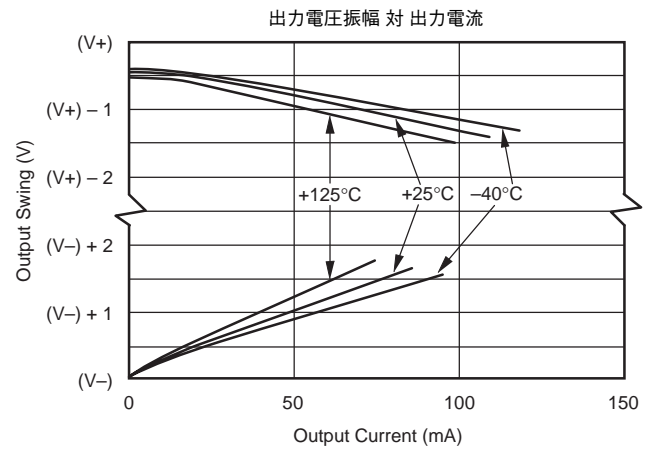
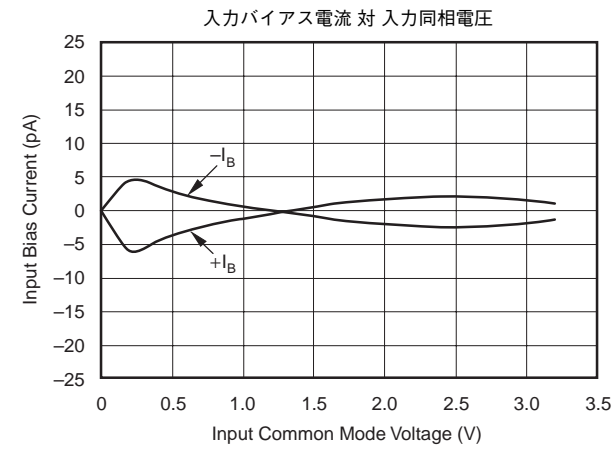
代表的特性: $V_S = +2.7V$ to $+5.5V$

All specifications at $T_A = +25^\circ C$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.



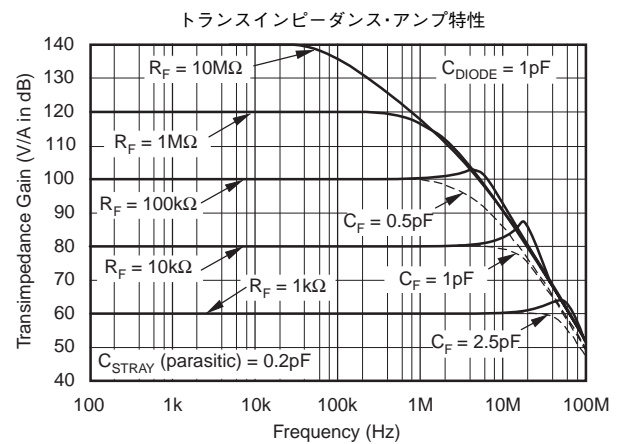
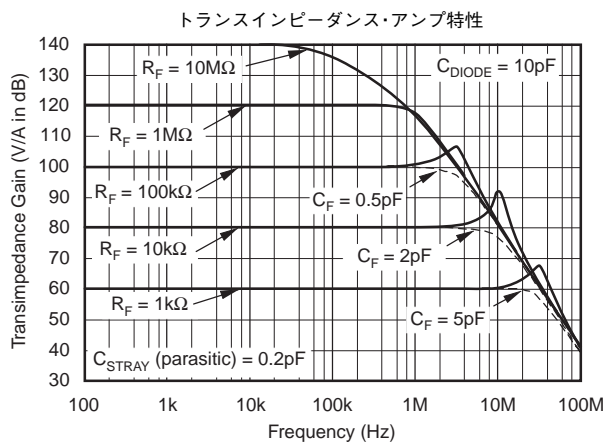
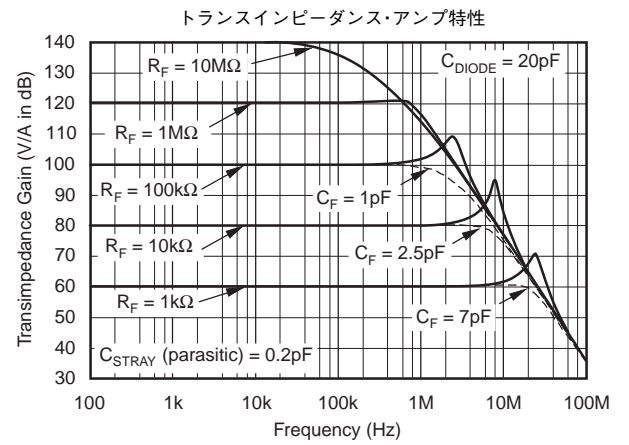
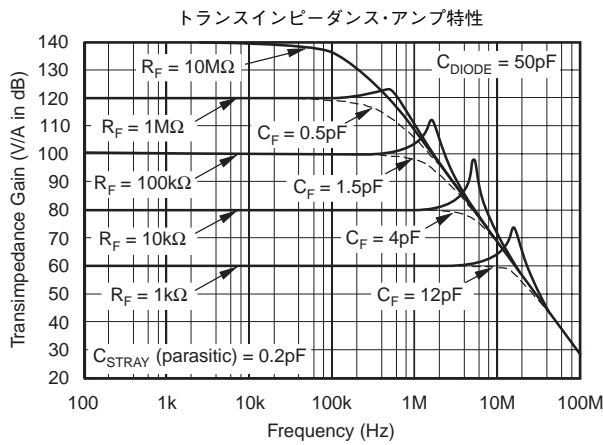
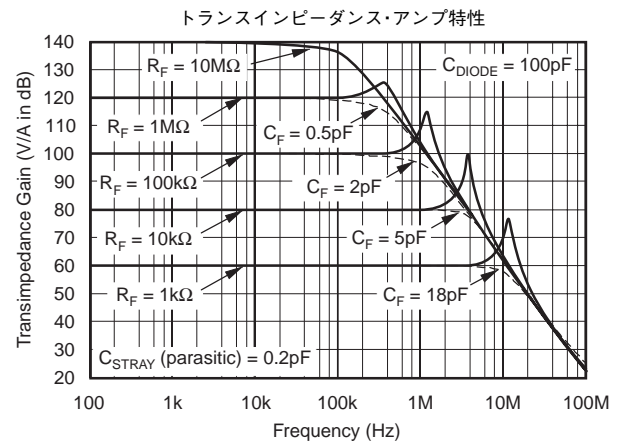
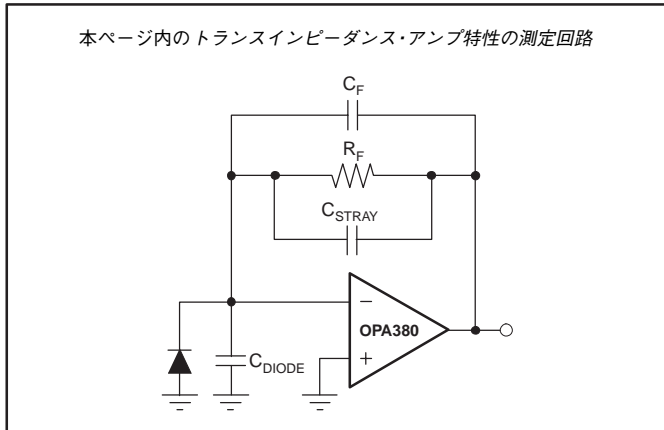
代表的特性: $V_S = +2.7V$ to $+5.5V$ (continued)

All specifications at $T_A = +25^\circ\text{C}$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.



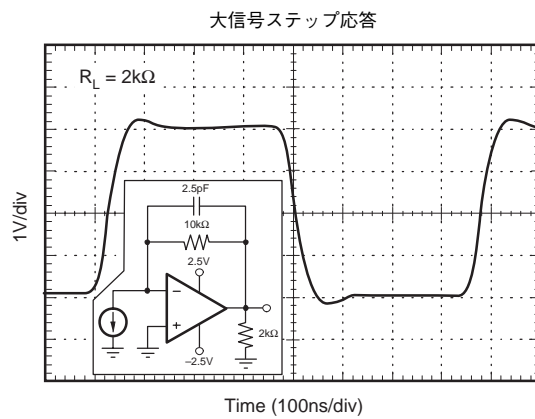
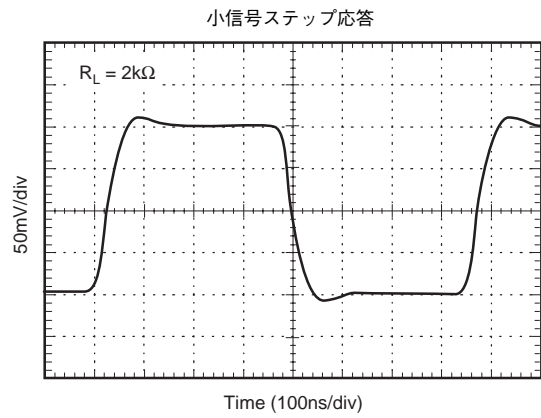
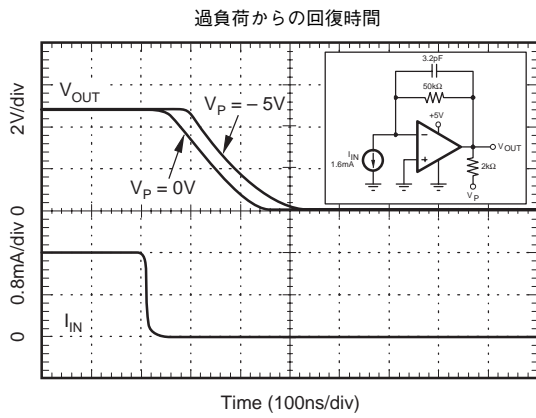
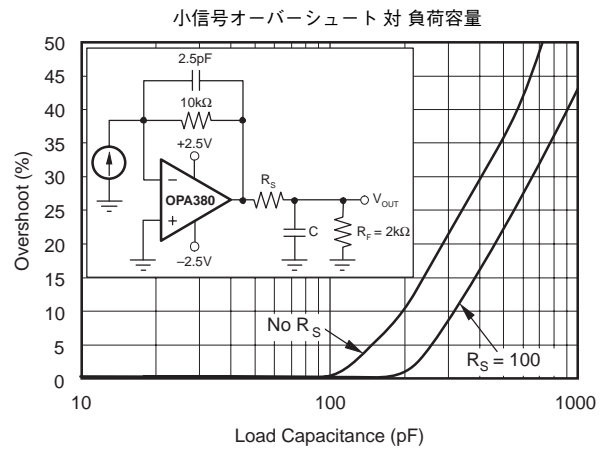
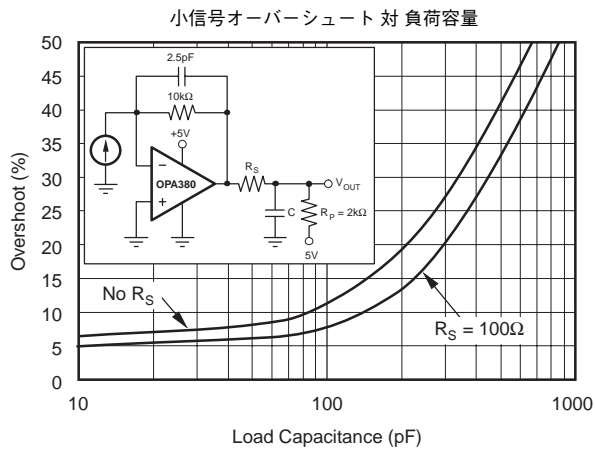
代表的特性: $V_S = +2.7V$ to $+5.5V$ (continued)

All specifications at $T_A = +25^\circ C$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.



代表的特性: $V_S = +2.7V$ to $+5.5V$ (continued)

All specifications at $T_A = +25^\circ C$, $R_L = 2k\Omega$ connected to $V_S/2$, and $V_{OUT} = V_S/2$, unless otherwise noted.



アプリケーション情報

基本動作

OPA380は1/fノイズが非常に低い高性能トランスインピーダンス・アンプです。そのユニークなアーキテクチャにより、OPA380の長時間入力オフセット電圧安定性は150°C、300時間の試験でもわずか1μV程度の変動です。

OPA380の特性は、内部のオートゼロ・アンプと高速アンプの組み合わせにより得られていますが、従来の複合的アプローチに比べ過負荷回復時間およびセトリング・タイムを改善するように設計しました。また、特に0V動作が可能な回路オプション(図3参照)に対応した設計も本デバイスの特長です。

OPA380は反転アンプの構成で使用し、非反転入力は固定バイアス点として使用します。図1に代表的なOPA380の回路構成を示します。電源ピンは1μFのセラミックあるいはタンタル・コンデンサでバイパスします。電解コンデンサはお奨めできません。

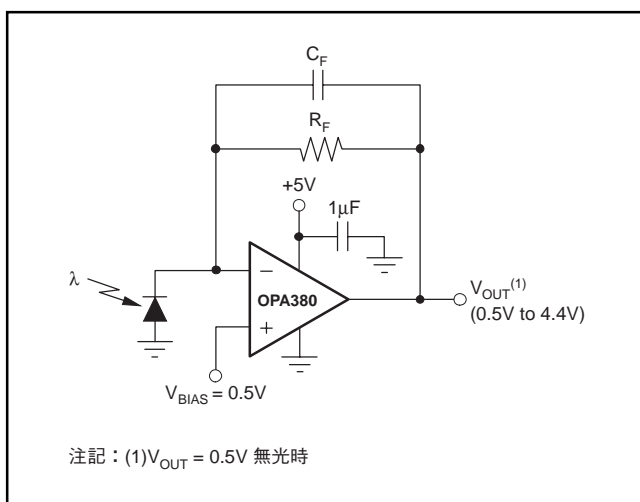


図1. OPA380の代表的回路構成

電源電圧

OPA380シリーズのオペアンプは、-40°Cから+125°Cの温度範囲において、2.7Vから5.5Vの電源電圧で規定されています。電源電圧と温度によって著しく変化するパラメータは、「代表的特性グラフ」に示してあります。

内部オフセット補正

OPA380はその信号路中に、タイム・コンティニューアス(連続時間)な90MHzのオペアンプによるオートゼロ回路を使用しています。本アンプは独自の技術によって100μsごとにゼロ補正をしています。電源投入時では、本アンプはV_{OS}を仕様内の精度に合わせるために、約400μsのオート・ゼロ・サイクルを1回必要とします。この時間が経過するまでは、アンプの機能は適正ですが、入力オフセット電圧は規定できません。

本デバイスのエイリアシングとノイズは特筆すべき小さい値です。ゼロ補正は10kHzのレートで実施されますが、その周波数における基本ノイズはほとんどありません。すべての用途に対して、本デバイスのあらゆるグリッチノイズは20MHz以上にあり、必要ならば容易にフィルタで除去できますが、ほとんどのアプリケーションはそのような高周波ノイズに敏感ではなく、フィルタをする必要がありません。

入力電圧

OPA380シリーズの入力同相電圧範囲は、V₋から(V₊) -1.8Vです。この同相範囲外の入力信号に対しては、本アンプは適正な出力値になりませんが、ラッチや反転をすることはありません。

入力過電圧保護

本デバイスの入力にはESDダイオードで保護されており、入力電圧が電源電圧を約500mV以上超えると、このESDダイオードが導通します。電源電圧を500mV以上超える瞬間的な入力電圧は、その電流が10mAに制限されれば許容できます。OPA380シリーズは、入力が電源電圧を超えても、その電流が制限されていれば位相反転しないことを特長としています。

出力範囲

OPA380は、正電源から最小600mVおよび負電源から最小100mVの振幅で2kΩ負荷時に優れたリニアリティを示します。リニアリティを保ちながらの負電源への振幅は、0ボルトまで拡張することができます。これについては、「グランド・レベルの出力振幅の実現」の節を参照願います。また、代表的特性の「出力電圧振幅 対 出力電流」も参照願います。

OPA380の出力振幅は、正電源への仕様値よりもわずかに正電源側へ接近できます。しかし、その場合リニアリティが損なわれます。また、高速過負荷回復クランプが出力電圧振幅の正電源への接近可能な範囲を制限します(図2参照)。

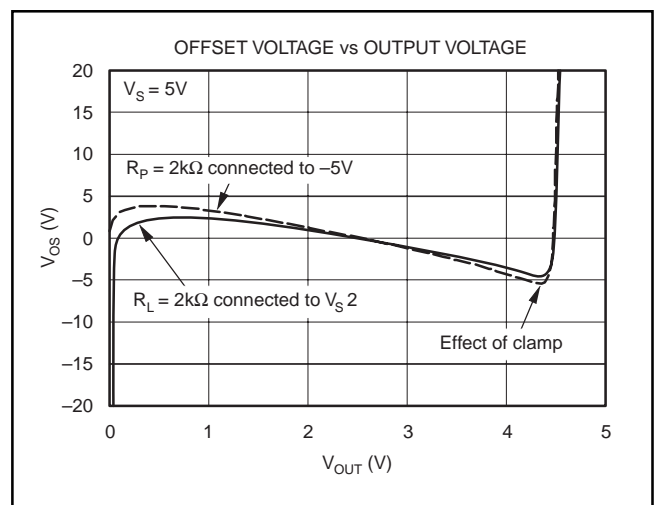


図2. 高速過負荷回復クランプによる出力電圧への影響

過負荷回復時間

OPA380は出力の飽和を防止するように設計されています。正電源へオーバードライブされた後、リニア動作に戻るのに要する時間はわずか100ns(代表値)です。負電源への過負荷回復に要する時間は、「グラウンド・レベルの出力振幅の実現」を用いないかぎり、もっと長い時間になります。

出力振幅のオペアンプ負電源までの到達

アプリケーションによっては、0Vから正のフルスケール電圧(例えば+4.096V)までの出力電圧振幅が優れた精度で必要になります。ほとんどの単電源オペアンプでは、出力が0Vすなわち出力振幅の下限に接近すると問題が発生します。良くできた単電源のオペアンプは、単電源のグラウンド近くまで振幅が得られるかもしれませんが、グラウンドには達しません。OPA380およびOPA2380の出力振幅は、単電源でもグラウンドあるいはそのわずか下まで達するようにできます。そのためには、別の抵抗および本アンプの負電源より低い別の負電源が必要になります。図3に示すように1個のプルダウン抵抗を出力と別の負電源間に接続すると、出力をその値以下まで引き下げることができます。

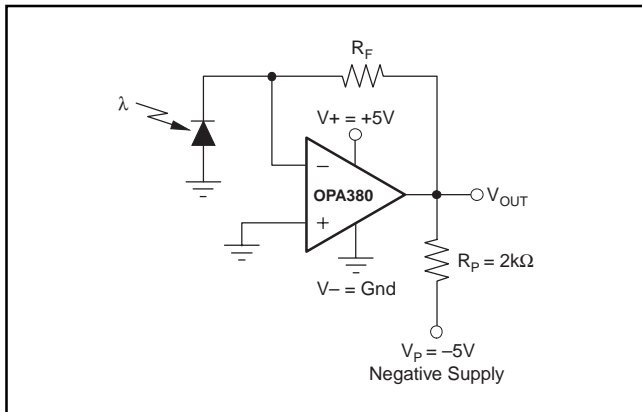


図3. オプションのプルダウン抵抗を用いて $V_{OUT}=0V$ を得たアンプ

グラウンド・レベルの出力振幅の実現

OPA380には、この手法で出力電圧を負電源まで下げられる出力段があります。しかし、この手法はある種の出力段のみに可能です。OPA380は、この手法が十分機能するように設計されています。信頼性の高い動作が0Vまで、仕様の温度範囲内で保証されています。

単電源回路におけるフォトダイオードのバイアス

+IN入力は正のDC電圧をバイアスして、出力電圧にオフセットを与えます。また、そのバイアスによりアンプ出力は、フォトダイオードに光を与えない場合におけるフォトダイオード測定の真のゼロ値を示します。さらに、負電源から戻るための遅れ時間を防止します。このバイアス電圧はフォトダイオードの両端に印加され、高速動作のための逆バイアスになります。このバイアス点に接続するRCフィルタは、ノイズを低減します(図4参照)。また、このバイアス電圧は、グラウンド・レベルを含まないADCのオフセット・バイアス点としての役割もできます。

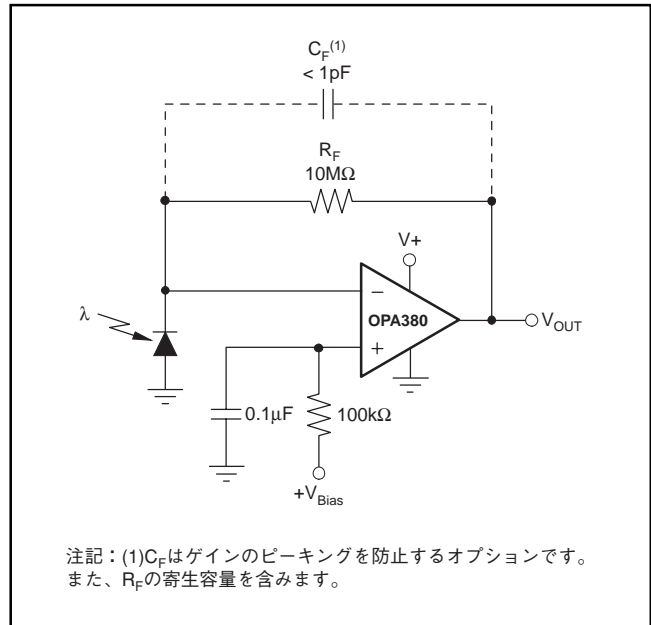


図4. フィルタした逆バイアス電圧

トランスインピーダンス・アンプ

広帯域幅、低入力バイアス電流、低入力電圧・電流ノイズにより、OPA380は理想的な広帯域フォトダイオード用トランスインピーダンス・アンプです。フォトダイオード容量が回路の実効雑音ゲインを高周波時に増加させるため、アンプの電圧ノイズが低いことは重要です。

トランスインピーダンス設計に関するキーとなる要素は図5に示しており、

- 全入力容量(C_{TOT})。これは、フォトダイオード容量(C_{DIODE})と寄生の同相および差動モード入力容量の和(OPA380の場合、 $3pF+1.1pF$)；
- 所要のトランスインピーダンスのゲイン(R_F)；
- OPA380のゲイン帯域幅積(GBW , 90MHz)

になります。

これら3変数のセットにより、帰還容量値(C_F)は周波数応答を制御するように設定できます。 C_{STRAY} は R_F の寄生容量であり、代表的な表面実装型の抵抗で0.2pFです。

最大限に平坦な2次のパワース周波数応答を得るには、帰還ポールを次のように設定します：

$$\frac{1}{2\pi R_F (C_F + C_{STRAY})} = \sqrt{\frac{GBW}{4\pi R_F C_{TOT}}} \quad (1)$$

帯域幅は次のように計算され：

$$f_{-3dB} = \sqrt{\frac{GBW}{2\pi R_F C_{TOT}}} \text{ Hz} \quad (2)$$

この2式により、最大トランスインピーダンス帯域幅が求められます。より高いトランスインピーダンス帯域幅には、高速CMOSのOPA300(180MHzのGBW)あるいはOPA656(230MHzのGBW)が使用できます。

より詳細な情報は、Application Bulletin AB-050(SBOA055)の「Compensate Transimpedance Amplifiers Intuitively」を参照願います。これはwww.ti.comからダウンロードして入手できます。

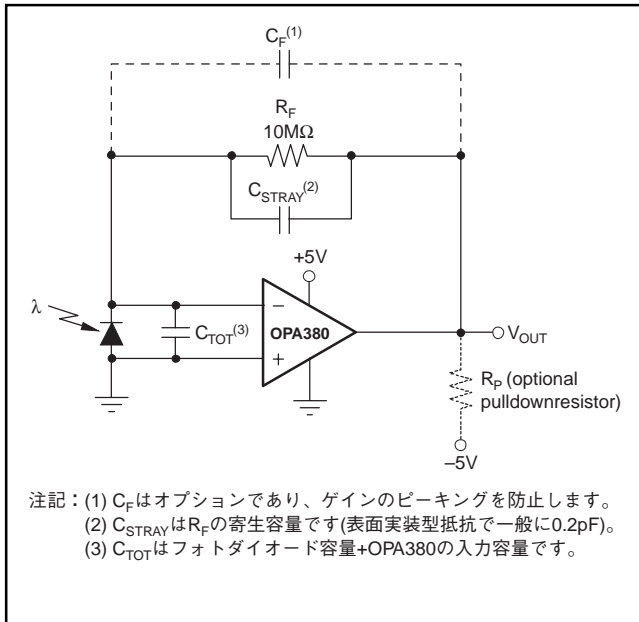


図5. トランスインピーダンス・アンプ

トランスインピーダンス帯域幅とノイズ

R_F によって設定されるゲインを制限すると、トランスインピーダンス回路の出力におけるノイズを低減できます。しかし、必要なゲインはトランスインピーダンス段で得るべきです。トランスインピーダンス・アンプ以降でゲインを得ると、一般にノイズ特性が悪化するからです。信号はリニアに増加しますが、 R_F により発生する雑音スペクトラル密度は R_F の平方根に比例します。したがって、トランスインピーダンス段で必要な全ゲインを得れば、SN比は改善されます。

全ノイズは帯域幅の増加とともに増加します。したがって、回路の帯域幅を所要の値のみに制限します。容量 C_F を帰還抵抗 R_F に並列に接続し、帯域幅を制限します。安定性に問題がなくても、全出力雑音が問題の場合はこのようにします。

図 6 a は帰還容量のないトランスインピーダンス回路を示します。この回路のトランスインピーダンス・ゲインを図 7 に示します。その -3dB ポイントは約 10MHz です。これに 16pF の帰還容量 (図 6 b) を付けると帯域幅を制限し、-3dB ポイントが約 1MHz になります (図 7 参照)。出力ノイズは、第 2 ボールを生ずるフィルタ (図 6 c の R_{FILTER} および C_{FILTER}) の付加により、さらに低減されます。この第 2 ボールは帰還ループ内に配置し、アンプの低出力インピーダンスを保ちます。(もし、このボールを帰還ループ外に配置すると、別のバッファを必要とし、ノイズと DC 誤差が増加するでしょう。)

ダイオードの等価抵抗を表す R_{DIODE} と、等価ダイオード容量 + OPA380 の入力容量を C_{TOT} として両者を用いると、ノイズのゼロの周波数 f_z は次のように計算されます。

$$f_z = \frac{(R_{DIODE} + R_F)}{2\pi R_{DIODE} R_F (C_{TOT} + C_F)} \quad (3)$$

これらの回路構成による出力ノイズへの影響を図 8 に、積分出力ノイズへの影響を図 9 に示します。次式を用いてフィルタ定数を選択すると、2 ポールのバターワース・フィルタ (平坦な通過域が

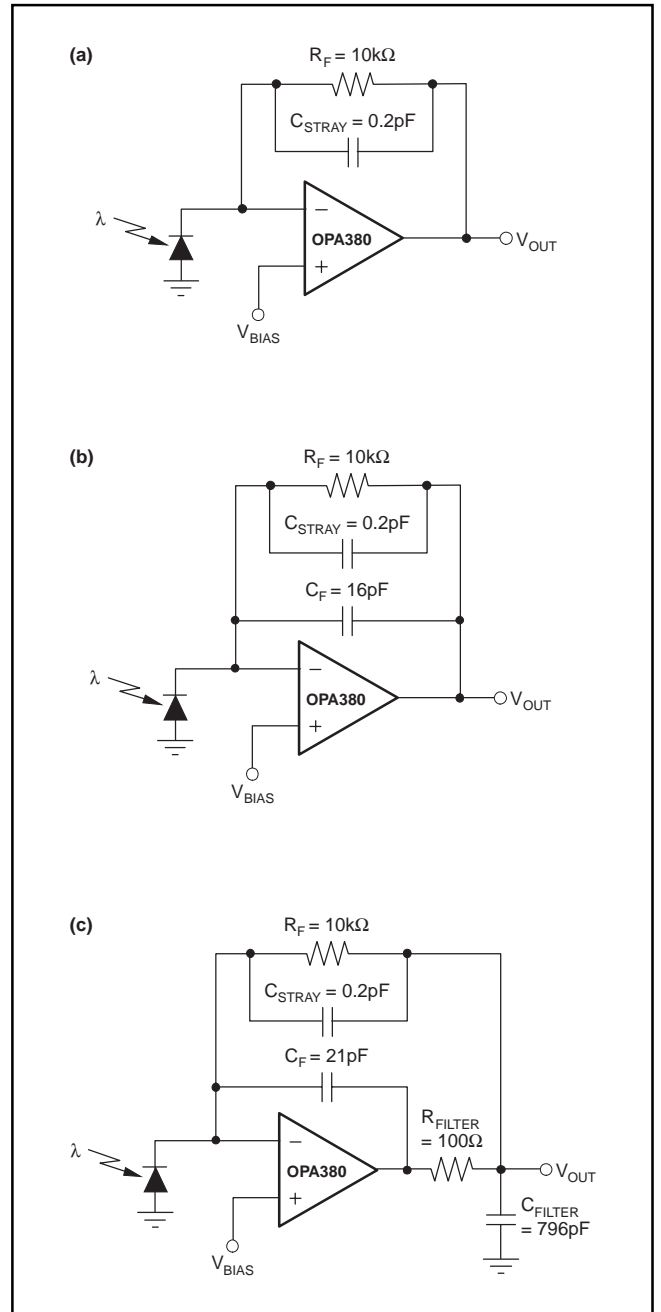


図6. 全ノイズおよび積分ノイズ・ゲインを変化したトランスインピーダンス回路

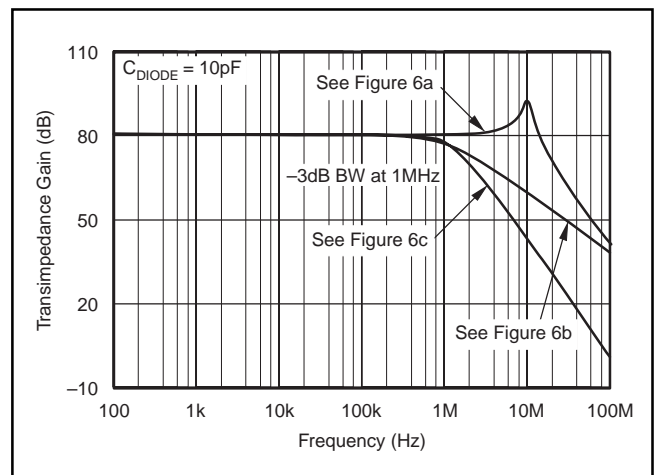


図7. トランスインピーダンス・ゲイン (図6の回路)

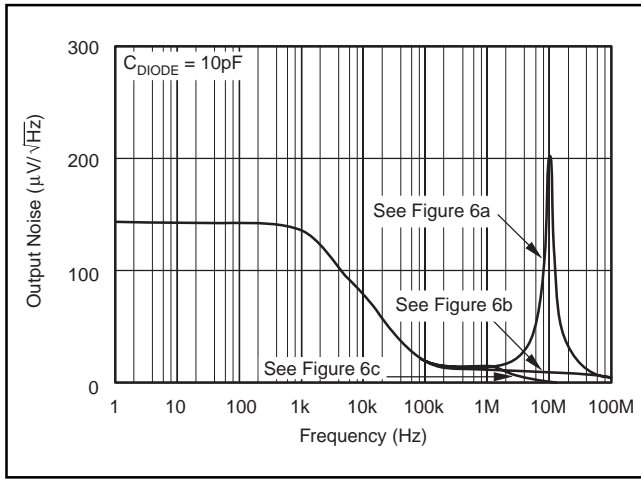


図8. 出力ノイズ(図6の回路)

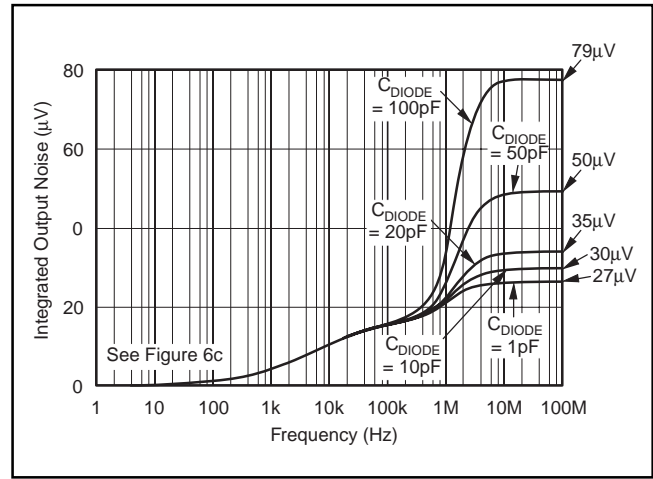


図10. いろいろな値の C_{DIODE} についての積分出力ノイズ
(図6cの回路)

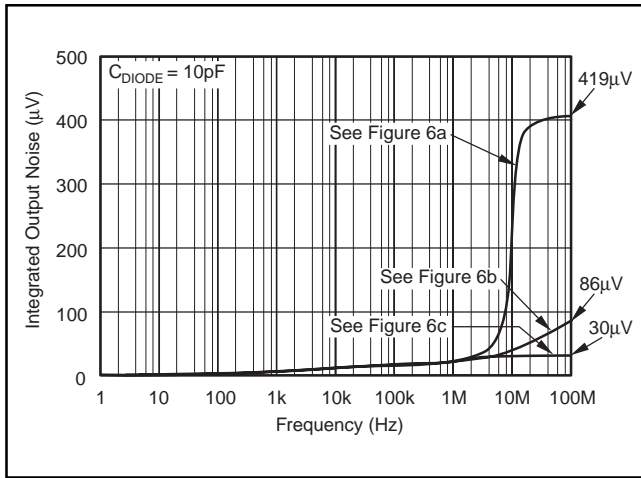


図9. 積分出力ノイズ(図6の回路)

基板レイアウト

フォトダイオード容量と加算点(反転入力)の寄生容量を最小化します。これらの容量は、オペアンプの電圧ノイズを増幅する原因になります(高周波における増幅を高めます)。低ノイズの電圧源でフォトダイオードに逆バイアスをかけると、その容量を著しく低減できます。小さなフォトダイオードほど、その容量は小さくなります。小さなフォトダイオードに光を集中する光学部品を使用します。

回路基板のリーク電流は、本来よく設計されているアンプでも、その特性を劣化させます。回路基板は注意深くきれいにします。回路基板のアンプ入力を取り囲むガード・リングを等電位でドライブすると、リーク電流の制御に役立ちます。これについては図11を参照願います。

最大になる)が得られます。

$$C_F R_F = 2C_{FILTER} R_{FILTER} \quad (4)$$

また、

$$f_{-3dB} = \frac{1}{2\pi\sqrt{R_F R_{FILTER} C_F C_{FILTER}}} \quad (5)$$

図6 bの回路は20dB/decadeで減衰します。別のフィルタを加えた図6 cの回路は40dB/decadeで減衰し、その結果ノイズ特性を改善します。

図10は、図6 cの回路におけるダイオード容量の積分出力ノイズへの影響を示します。

さらなる情報は、「FET Transimpedance Amplifiers(SBOA060)」および「Noise Analysis for High Speed Op Amps(SBOA066)」を参照願います。これらはTIウェブサイトからダウンロードして入手できます。

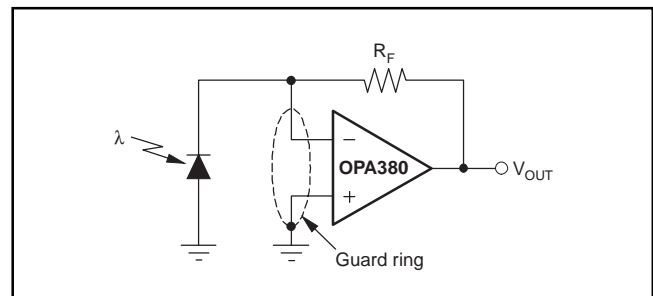


図11. 入力ガードの配線

他の微小電流測定方法

ログアンプを用いて、非常に広いダイナミックレンジの入力電流をより狭い範囲に圧縮します。8ディケードすなわち100pAから10mAまでの広い入力ダイナミックレンジは、12ビットADCへの入力に対処できます。(対象製品: LOG101, LOG102, LOG104, LOG112)

極度に微小な電流は、コンデンサーの積分電流で正確に測定できます。(対象製品：IVC102)

入手可能な製品の範囲に関する詳細な情報は、上記に指定した製品名あるいは、transimpedanceおよびlogarithmicをキーワードにして、www.ti.comで検索願います。

容量性負荷および安定性

OPA380シリーズのオペアンプは、最大500pFまでの純容量性負荷をドライブできます。ゲインを高めると、アンプの大容量性負荷へのドライブ能力が強化されます。(代表的特性の「小信号オーバーシュート 対 負荷容量」の曲線を参照願います。)

ユニティ・ゲイン (ボルテージ・フォロウ) 構成での容量性負荷ドライブを改善する1つの方法は、負荷と直列に10Ωから20Ωの抵抗を挿入することです。これはDC精度を保ちつつ、大容量性負荷によるリングングを低減します。

高速16ビットADC(アナログ-デジタル変換器)のドライブ

OPA380シリーズは、ADS8411のような高速16ビットADCのドライブに最適です。OPA380オペアンプはADCの入力容量をバッファし、信号ゲインを与える一方で電荷注入を行います。図12はシングルエンドでADS8411(16ビット、2MSPS, ADC)をインターフェイスするOPA380を示します。詳細な情報については、ADS8411のデータシートを参照願います。

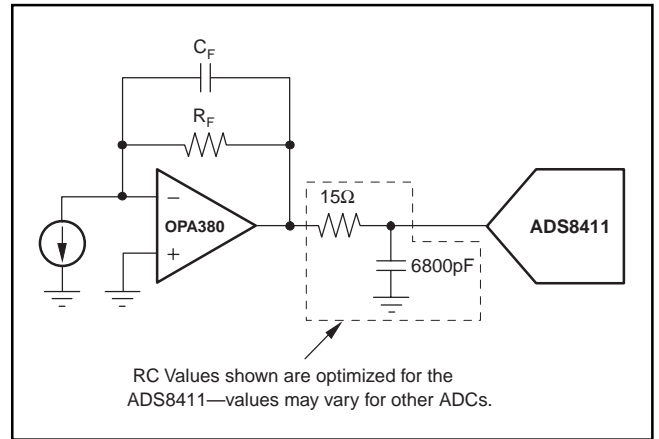


図12. 16ビットADCのドライブ

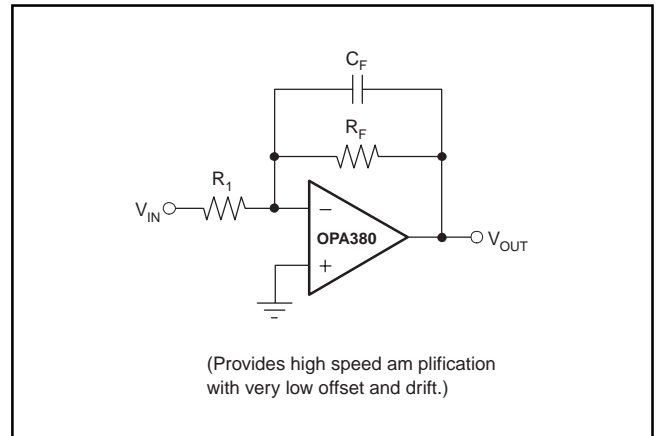
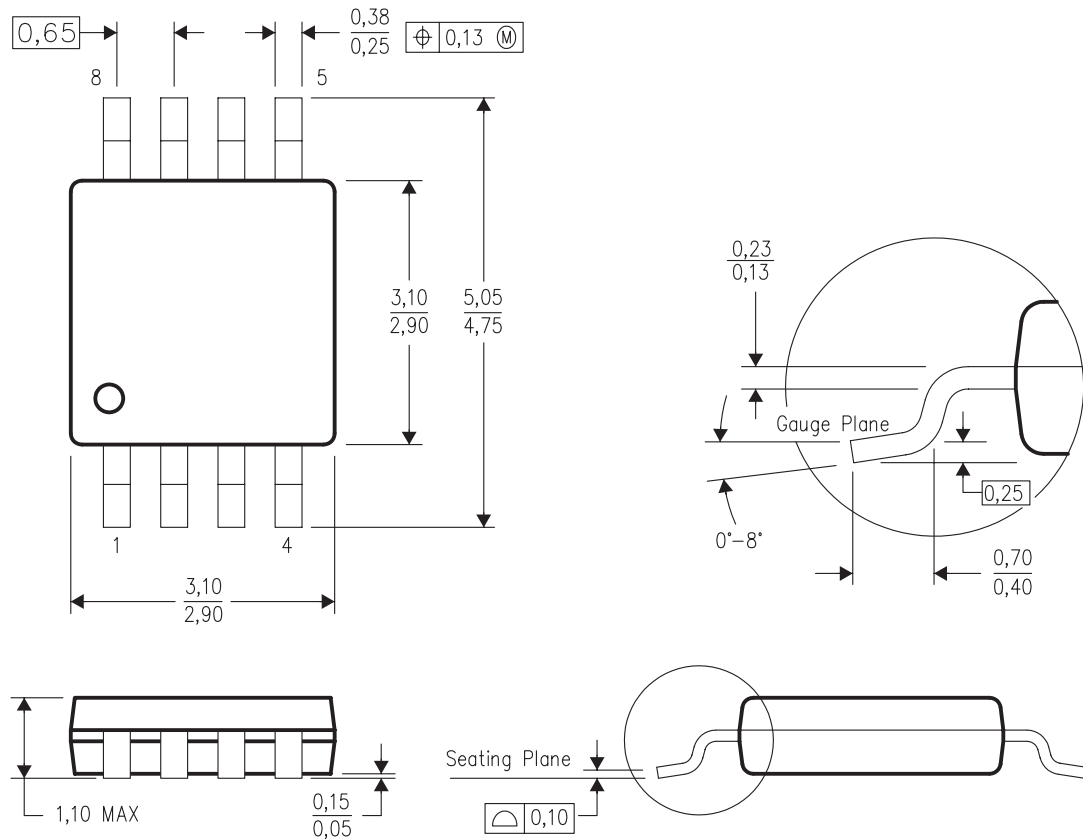
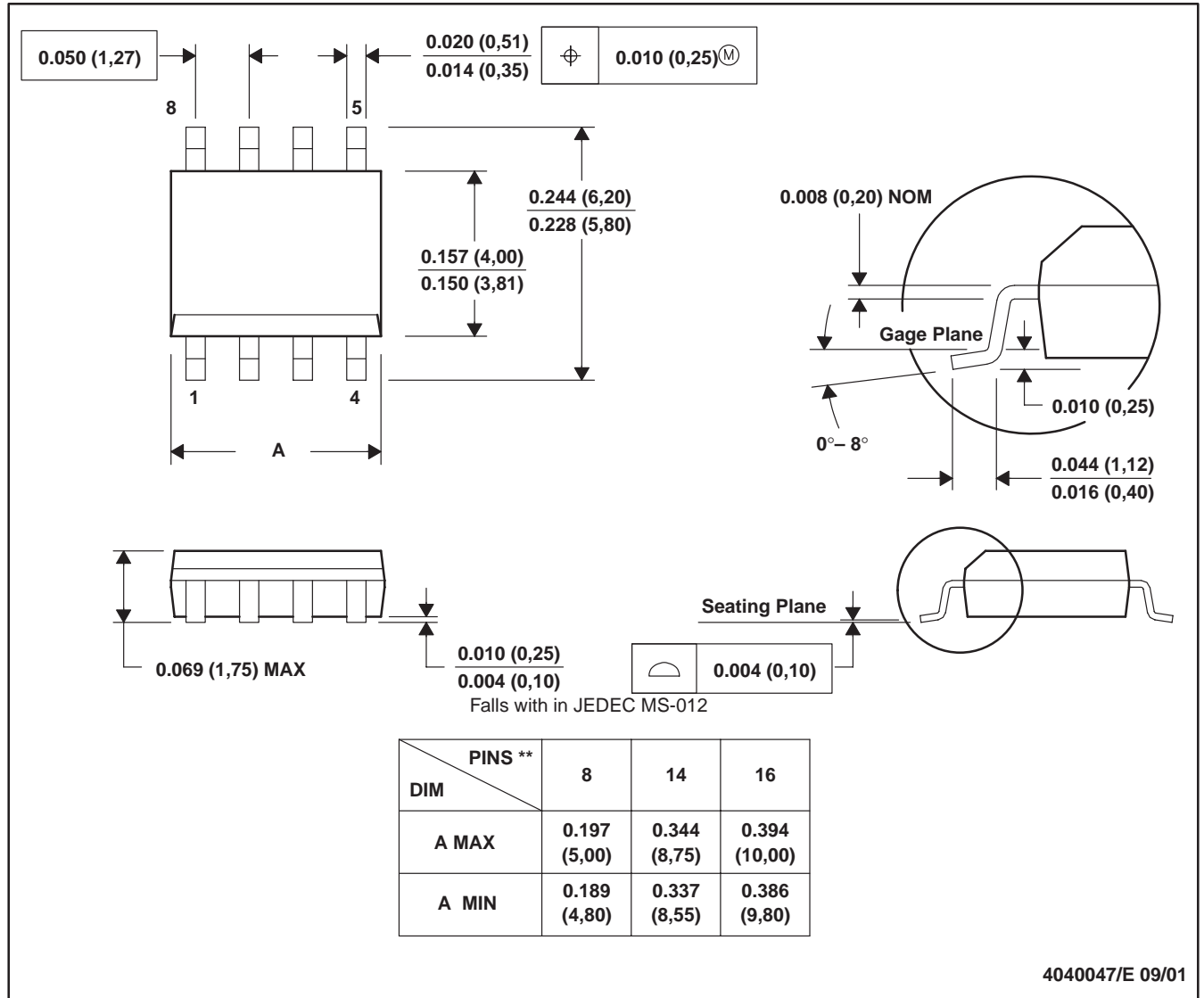


図13. OPA380の反転アンプ回路



4073329/D 12/03

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion.
 - D. Falls within JEDEC MO-187 variation AA.



- NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion, not to exceed 0.006 (0,15).
 D. Falls within JEDEC MS-012

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA2380AIDGKR	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	Call TI Nipdauag	Level-2-260C-1 YEAR	-40 to 125	BBX
OPA2380AIDGKR.B	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	BBX
OPA2380AIDGKT	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI Nipdauag	Level-2-260C-1 YEAR	-40 to 125	BBX
OPA2380AIDGKT.B	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	BBX
OPA2380AIDGKTG4	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	BBX
OPA380AID	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A
OPA380AID.B	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A
OPA380AIDG4	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A
OPA380AIDGKR	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	Call TI Sn Nipdauag	Level-2-260C-1 YEAR	-40 to 125	AUN
OPA380AIDGKR.B	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	AUN
OPA380AIDGKT	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI Sn Nipdauag	Level-2-260C-1 YEAR	-40 to 125	AUN
OPA380AIDGKT.B	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	AUN
OPA380AIDGKTG4	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 125	AUN
OPA380AIDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A
OPA380AIDR.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A
OPA380AIDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA 380A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2380AIDGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA2380AIDGKT	VSSOP	DGK	8	250	180.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA380AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA2380AIDGKR	VSSOP	DGK	8	2500	353.0	353.0	32.0
OPA2380AIDGKT	VSSOP	DGK	8	250	213.0	191.0	35.0
OPA380AIDR	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
OPA380AID	D	SOIC	8	75	506.6	8	3940	4.32
OPA380AID.B	D	SOIC	8	75	506.6	8	3940	4.32
OPA380AIDG4	D	SOIC	8	75	506.6	8	3940	4.32

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月