

## PCA9306H デュアル双方向 I<sup>2</sup>C バス / SMBus 電圧レベルシフタ

### 1 特長

- 混在モードの I<sup>2</sup>C アプリケーションで、SDA および SCL ライン用の 2 ビット双方向トランスレータ
- I<sup>2</sup>C バスおよび SMBus 互換
- 最大伝播遅延が 1.5ns 未満で、Standard-mode および Fast-mode の I<sup>2</sup>C デバイスと複数のコントローラに対応
- EN = 0V の場合の、I<sup>2</sup>C ラインの負のグリッチ耐性
- 次の電圧レベル変換が可能
  - 1.2V V<sub>REF1</sub> および 1.8V、2.5V、3.3V、または 5V V<sub>REF2</sub>
  - 1.8V V<sub>REF1</sub> および 2.5V、3.3V、または 5V V<sub>REF2</sub>
  - 2.5V V<sub>REF1</sub> および 3.3V または 5V V<sub>REF2</sub>
  - 3.3V V<sub>REF1</sub> および 5V V<sub>REF2</sub>
- 方向ピンを必要としない双方向電圧変換を実現
- Low 3.5Ω オン状態での入力ポートと出力ポート間の低抵抗により信号の歪みを低減
- オープンドレインの I<sup>2</sup>C I/O ポート (SCL1、SDA1、SCL2、SDA2)
- 5V 許容 I<sup>2</sup>C I/O ポートにより、混在モード信号動作をサポート
- EN = LOW のとき SCL1、SDA1、SCL2、SDA2 ピンが高インピーダンス
- EN = LOW のとき、絶縁のためのロックアップフリー動作
- フロースルーピン配置によりプリント基板の配線を簡素化
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能
- JESD 22 を上回る ESD 保護
  - 2000V、人体モデル (A114-A)
  - 荷電デバイスモデルで 1000V (C101)

### 2 アプリケーション

- I<sup>2</sup>C、SMBus、PMBus、MDIO、UART、低速 SDIO、GPIO、その他の 2 信号インターフェイス
- サーバー
- ルーター (テレコムスイッチング機器)
- 光モジュール
- エンタープライズ
- パーソナルコンピュータ
- 産業用オートメーション

### 3 説明

PCA9306H デバイスは、イネーブル (EN) 入力を備えた双方向 I<sup>2</sup>C および SMBus 電圧レベル変換器であり、1.2V ~ 3.3V の V<sub>REF1</sub> および 1.8V ~ 5.5V の V<sub>REF2</sub> で動作します。

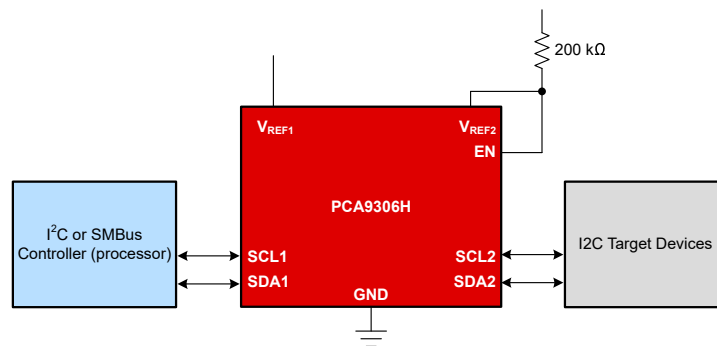
PCA9306H デバイスは、方向ピンを使用せず、1.2V と 5V の間の電圧を双方向に変換できます。スイッチのオン抵抗 (R<sub>ON</sub>) が低いため、最小の伝播遅延で接続が可能で、EN を High にすると、トランスレータスイッチがオンになり、SCL1 および SDA1 I/O がそれぞれ SCL2 および SDA2 I/O に接続され、ポート間の双方向データフローが可能になります。EN が Low のとき、トランスレータスイッチはオフになり、ポート間は高インピーダンス状態になります。

電圧変換に加えて、PCA9306H は、EN ピンを制御して Fast mode 通信中に低速なバスを分離することにより、400kHz バスを 100kHz バスから分離できます。

#### パッケージ情報

部品番号	パッケージ (1)	パッケージサイズ (2)
PCA9306H	X2SON (8)	1.4mm × 1mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション概略図



## 目次

1 特長.....	1	7.2 機能ブロック図.....	14
2 アプリケーション.....	1	7.3 機能説明.....	14
3 説明.....	1	7.4 デバイスの機能モード.....	14
4 ピン構成および機能.....	3	8 アプリケーションと実装.....	14
5 仕様.....	4	8.1 使用上の注意.....	15
5.1 絶対最大定格.....	4	8.2 代表的なアプリケーション.....	15
5.2 ESD 定格.....	4	8.3 電源に関する推奨事項.....	17
5.3 推奨動作条件.....	4	8.4 レイアウト.....	17
5.4 熱に関する情報.....	5	9 デバイスおよびドキュメントのサポート.....	19
5.5 電気的特性.....	5	9.1 ドキュメントの更新通知を受け取る方法.....	19
5.6 スイッチング特性 (降圧変換).....	6	9.2 サポート・リソース.....	19
5.7 スイッチング特性 (昇圧変換).....	6	9.3 商標.....	19
5.8 代表的特性.....	7	9.4 静電気放電に関する注意事項.....	19
6 パラメータ測定情報.....	8	9.5 用語集.....	19
7 詳細説明.....	9	10 改訂履歴.....	19
7.1 概要.....	9		

## 4 ピン構成および機能

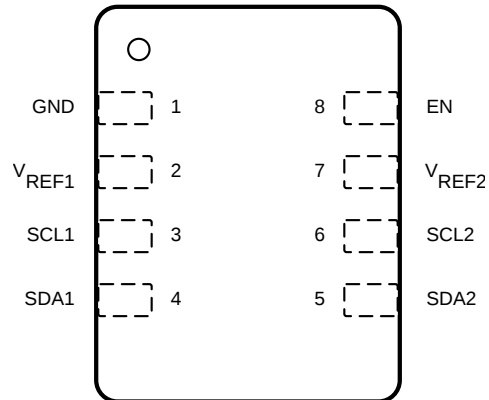


図 4-1. DQE パッケージ 8 ピン X2SON (上面図)

表 4-1. ピンの機能

ピン		I/O	説明
名称	番号 DQE		
GND	1	—	グラウンド
VREF1	2	I	SCL1 と SDA1 の低電圧側リファレンス電源電圧
SCL1	3	I/O	シリアルクロック、低電圧側
SDA1	4	I/O	シリアルデータ、低電圧側
SDA2	5	I/O	シリアルデータ、高電圧側
SCL2	6	I/O	シリアルクロック、高電圧側
VREF2	7	I	SCL2 と SDA2 の高電圧側リファレンス電源電圧
EN	8	I	スイッチ イネーブル入力

## 5 仕様

### 5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
V <sub>REF1</sub>	DC リファレンス電圧範囲	-0.5	7	V
V <sub>REF2</sub>	DC リファレンス バイアス電圧範囲	-0.5	7	V
V <sub>I</sub>	入力電圧範囲 <sup>(2)</sup>	-0.5	7	V
V <sub>I/O</sub>	入出力電圧範囲 <sup>(2)</sup>	-0.5	7	V
V <sub>I/O(glitch)</sub>	グリッチ過渡に対する入出力電圧範囲 <sup>(3)</sup>	-3.3	7	V
	連続チャネル電流		128	mA
I <sub>IK</sub>	入力クランプ電流 (V <sub>I</sub> < 0)		-50	mA
T <sub>J(Max)</sub>	接合部温度		150	°C
T <sub>stg</sub>	保存温度	-65	150	°C

- (1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 入力と出力の電流定格を順守しても、入力と入出力の負電圧の定格を超えることがあります。
- (3) 過渡時間の長さは 50 ナノ秒を超えないようにする必要があります。PCA9306H が除去する可能性のある最小パルスは -3.3V で 50ns です。

### 5.2 ESD 定格

			値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM) ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	±1000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠 <sup>(2)</sup>	±1000	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

### 5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	最大値	単位
V <sub>I/O</sub>	入出力電圧	SCL1、SDA1、SCL2、SDA2	0	5.5	V
V <sub>REF1</sub> <sup>(1)</sup>	基準電圧		0	5.5	V
V <sub>REF2</sub> <sup>(1)</sup>	基準電圧		0	5.5	V
EN スイッチ <sup>(2)</sup>	スイッチ モード イネーブル電圧 (スイッチ モード イネーブル電圧)		1.5	5.5	V
EN	イネーブル入力電圧		0	5.5	V
I <sub>PASS</sub>	パス スイッチ電流			64	mA
T <sub>A</sub>	周辺温度		-40	85	°C

- (1) 変換をサポートするため、V<sub>REF1</sub> は 0.85V から V<sub>REF2</sub> - 0.6V をサポートします。V<sub>REF2</sub> は、V<sub>REF1</sub> + 0.6V ~ 5.5V の範囲内である必要があります。詳細については「代表的なアプリケーション」を参照してください。
- (2) スwitchングをサポートするために、V<sub>REF1</sub> と V<sub>REF2</sub> を接続する必要はありません。スイッチ モードをイネーブルにするときは、EN ピンでは 1.5V 以上の電圧を使用する必要があります。このピンのイネーブル電圧は、1.5V または I/O 電源電圧のどちらか高い方にする必要があります。

## 5.4 熱に関する情報

熱評価基準 <sup>(1)</sup>	PCA9306H		単位
	DQE		
	8ピン		
R <sub>θJA</sub>	297.0		°C/W
R <sub>θJC(top)</sub>	139.4		°C/W
R <sub>θJB</sub>	192.7		°C/W
Ψ <sub>JT</sub>	14.4		°C/W
Ψ <sub>JB</sub>	192.6		°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

## 5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件			最小値	標準値 <sup>(1)</sup>	最大値	単位
V <sub>IK</sub>	入力クランプ電圧	I <sub>I</sub> = -18mA	EN = 0V		-1.2		0	V
I <sub>IH</sub>	入力リーク電流	V <sub>I</sub> = 5V, V <sub>O</sub> = 0V	EN = 0V				5	μA
V <sub>T</sub>	スレッショルド電圧	I <sub>O</sub> = 500μA	V <sub>I</sub> = 0.1V, V <sub>O</sub> = 0V, I <sub>O</sub> = 500μA での V <sub>EN</sub> を求める			0.8	1.0	V
C <sub>I(EN)</sub>	入力容量	V <sub>I</sub> = 3V または 0V				21	30	pF
C <sub>IO(off)</sub>	オフ容量	SCLn, SDA <sub>n</sub>	V <sub>O</sub> = 3V または 0V	EN = 0V		4.2	4.6	pF
C <sub>IO(on)</sub>	オン容量	SCLn, SDA <sub>n</sub>	V <sub>O</sub> = 3V または 0V	EN = 3V		20.5	22	pF
R <sub>ON</sub> <sup>(2)</sup>	オン状態抵抗	SCLn, SDA <sub>n</sub> (-40 ~ 85C)	V <sub>I</sub> = 0V <sup>(3)</sup>	I <sub>O</sub> = 64mA	EN = 4.5V	2.9	5.5	Ω
			V <sub>I</sub> = 0V <sup>(3)</sup>	I <sub>O</sub> = 64mA	EN = 3V	4	7	Ω
			V <sub>I</sub> = 0V <sup>(3)</sup>	I <sub>O</sub> = 64mA	EN = 2.3V	7.1	12	Ω
			V <sub>I</sub> = 0V <sup>(3)</sup>	I <sub>O</sub> = 15mA	EN = 1.5V	10	32	Ω
			V <sub>I</sub> = 2.4V <sup>(4)</sup>	I <sub>O</sub> = 15mA	EN = 4.5V	8.5	15	Ω
			V <sub>I</sub> = 1.7V <sup>(4)</sup>	I <sub>O</sub> = 15mA	EN = 2.3V	60	140	Ω
			V <sub>I</sub> = 2.4V <sup>(4)</sup>	I <sub>O</sub> = 15mA	EN = 3V	60	140	Ω

(1) 標準値はすべて、T<sub>A</sub> = 25°Cにおける値です。

(2) スイッチに流れる電流が指定されたときの、SCL1 端子と SCL2 端子間、または SDA1 端子と SDA2 端子間の電圧降下で測定されます。最小オン状態抵抗は、2つの端子のうち低い方の電圧によって決まります。

(3) 電流ソース構成でのみ測定されます。

(4) 電流シンク構成でのみ測定されます。

## 5.6 スイッチング特性 (降圧変換)

自由気流での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

パラメータ		テスト条件	最小値	標準値	最大値	単位
T <sub>PLH</sub>	Low から High の伝搬遅延	EN = 3.3V, V <sub>IH</sub> = 3.3V, V <sub>IL</sub> = 0, V <sub>M</sub> = 1.15V <sup>(2)</sup>	C <sub>L</sub> = 15pF		0.8	ns
			C <sub>L</sub> = 30pF		0.9	
			C <sub>L</sub> = 50pF		1.0	
T <sub>PHL</sub>	High から Low の伝搬遅延		C <sub>L</sub> = 15pF		2.1	ns
			C <sub>L</sub> = 30pF		3.2	
			C <sub>L</sub> = 50pF		5.9	
T <sub>PLH</sub>	Low から High の伝搬遅延	EN = 2.5V, V <sub>IH</sub> = 3.3V, V <sub>IL</sub> = 0, V <sub>M</sub> = 0.75V <sup>(2)</sup>	C <sub>L</sub> = 15pF		0.6	ns
			C <sub>L</sub> = 30pF		0.7	
			C <sub>L</sub> = 50pF		0.8	
T <sub>PHL</sub>	High から Low の伝搬遅延		C <sub>L</sub> = 15pF		4.3	ns
			C <sub>L</sub> = 30pF		9.1	
			C <sub>L</sub> = 50pF		15.7	

(1) シミュレーションにより保証されており、量産時にはテストされていません

(2) 降圧変換: 高電圧側が低電圧側で駆動されます。

## 5.7 スイッチング特性 (昇圧変換)

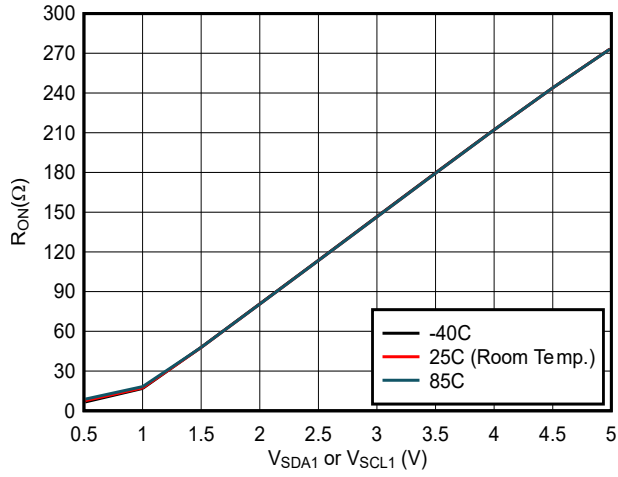
自由気流での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

パラメータ		テスト条件	最小値	標準値	最大値	単位
T <sub>PLH</sub>	Low から High の伝搬遅延	EN = 3.3V, V <sub>IH</sub> = 2.3V, V <sub>IL</sub> = 0V, V <sub>T</sub> = 3.3V, V <sub>M</sub> = 1.15V, R <sub>L</sub> = 300Ω <sup>(2)</sup>	C <sub>L</sub> = 15pF		0.7	ns
			C <sub>L</sub> = 30pF		1.1	
			C <sub>L</sub> = 50pF		2.3	
T <sub>PHL</sub>	High から Low の伝搬遅延		C <sub>L</sub> = 15pF		3.5	ns
			C <sub>L</sub> = 30pF		6.0	
			C <sub>L</sub> = 50pF		9.1	
T <sub>PLH</sub>	Low から High の伝搬遅延	EN = 2.5V, V <sub>IH</sub> = 2.3V, V <sub>IL</sub> = 0V, V <sub>T</sub> = 3.3V, V <sub>M</sub> = 0.75V, R <sub>L</sub> = 300Ω <sup>(2)</sup>	C <sub>L</sub> = 15pF		0.2	ns
			C <sub>L</sub> = 30pF		0.4	
			C <sub>L</sub> = 50pF		3.3	
T <sub>PHL</sub>	High から Low の伝搬遅延		C <sub>L</sub> = 15pF		18.9	ns
			C <sub>L</sub> = 30pF		23.5	
			C <sub>L</sub> = 50pF		30	

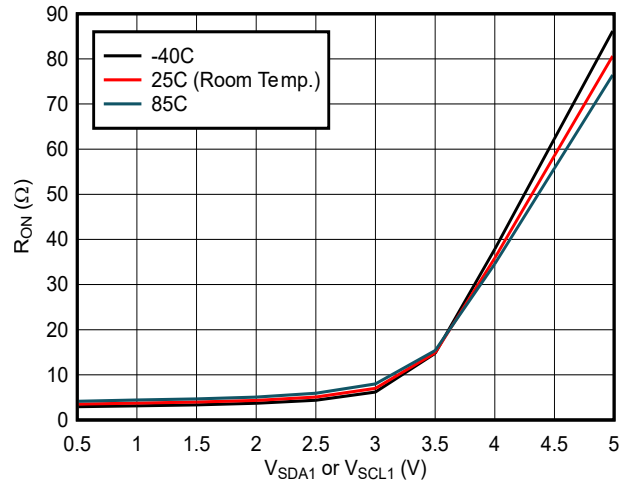
(1) シミュレーションにより保証されており、量産時にはテストされていません

(2) 昇圧変換: 低電圧側が高電圧側で駆動されます。

## 5.8 代表的特性



$V_{EN} = 1.5\text{ V}$        $I_i = 15\text{ mA}$   
 図 5-1. オン抵抗 ( $R_{ON}$ ) と入力電圧 ( $V_{SDA1}$  または  $V_{SCL1}$ ) の関係



$V_{EN} = 4.5\text{ V}$        $I_i = 15\text{ mA}$   
 図 5-2. オン抵抗 ( $R_{ON}$ ) と入力電圧 ( $V_{SDA1}$  または  $V_{SCL1}$ ) の関係

## 6 パラメータ測定情報

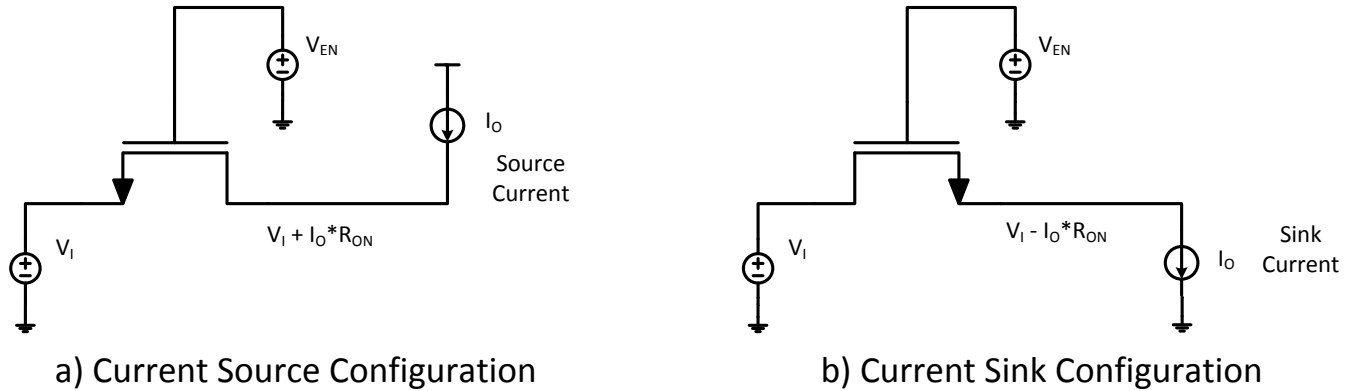
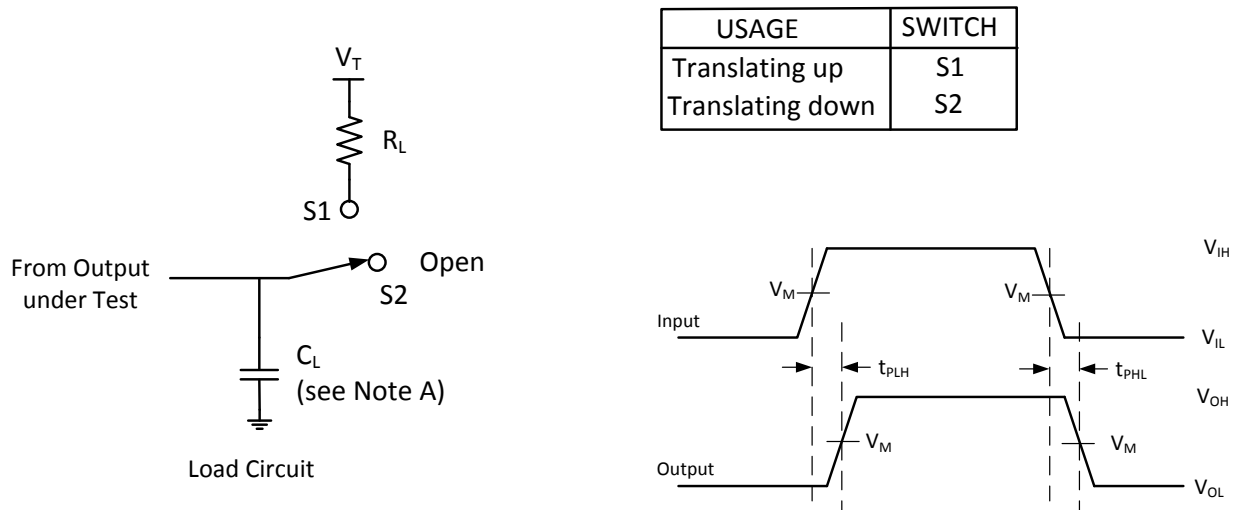


図 6-1.  $R_{ON}$  測定における電流ソースおよび電流シンクの構成



- NOTES: A.  $C_L$  includes probe and jig capacitance  
 B. All input pulses are supplied by generators having the following characteristics:  $PRR \leq 10 \text{ MHz}$ ,  $Z_0 = 50 \Omega$ ,  $t_r \leq 2 \text{ ns}$ ,  $t_f \leq 2 \text{ ns}$ .  
 C. The outputs are measured one at a time, with one transition per measurement.

図 6-2. 出力の負荷回路

## 7 詳細説明

### 7.1 概要

PCA9306H デバイスは、イネーブル (EN) 入力を備えた双方向 I<sup>2</sup>C および SMBus 電圧レベルコンバータであり、方向ピンを使用せずに動作します。V<sub>REF1</sub> の電源電圧範囲は 1.2V ~ 3.3V、V<sub>REF2</sub> の電源電圧範囲は 1.8V ~ 5.5V です。

PCA9306H デバイスは、400kHz の動作周波数と 100kHz の動作周波数の 2 つのバスを動作させるためにも使用できます。2 つのバスが異なる周波数で動作している場合、メインバスを 400kHz で動作させる必要があるときは、EN ピンを使用して 100kHz バスを切り離す必要があります。コントローラが 400kHz で動作している場合、レベルシフタによる遅延が追加されることで、システムの最大動作周波数は 400kHz より低くなる場合があります。

I<sup>2</sup>C アプリケーションでは、400pF というバス容量の限界が、デバイスの数とバスの長さを制限します。システムの合計負荷を概算するときは、PCA9306H デバイスの両側の容量性負荷を考慮し、両側の合計が 400pF 未満になるようにします。

PCA9306H デバイスの SDA チャネルと SCL チャネルはどちらも同じ電気的特性を持ち、電圧や伝搬遅延において、出力間のばらつきは最小限に抑えられています。これは、ディスクリートトランジスタ電圧変換ソリューションに対する利点であり、本デバイスのスイッチの構造が対称的であることがその理由です。このトランスレータは、低電圧デバイスに対する優れた ESD 保護を提供すると同時に、ESD 耐性が劣るデバイスを保護します。

#### 7.1.1 スレッシュホールド電圧の定義

このドキュメントでは、V<sub>th</sub> と表記されるスレッシュホールド電圧を参照しています。この電圧は、V<sub>REF1</sub> と V<sub>REF2</sub> 間の NFET について説明する際に、このドキュメント全体を通して複数回登場します。V<sub>th</sub> の値は、室温で約 0.6V です。

#### 7.1.2 正しいデバイス設定

図 7-1 に示す通常の設定では、イネーブルピンと VREF2 は短絡され、200kΩ の抵抗に接続されており、VREF1 に FET のスレッシュホールド電圧を加えた値に等しい基準電圧が確立されます。このリファレンス電圧を使用すると、一方の側から他の側へのローを効果的に通過させると同時に、両側の異なるプルアップ電圧を分離することができます。

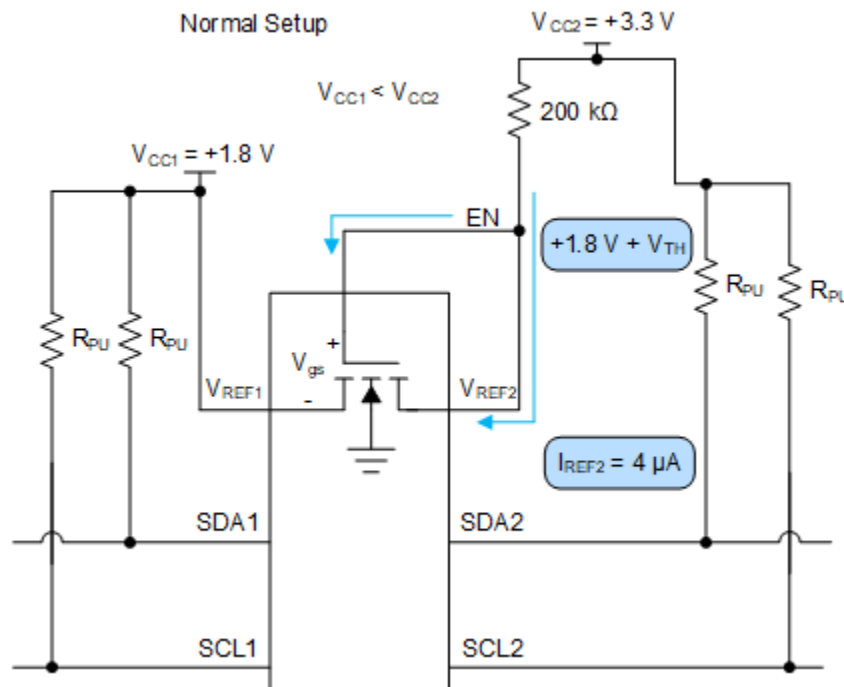


図 7-1. 正常な設定

$V_{REF2}$  と  $V_{CC2}$  の間に外部抵抗が接続されていることを確認するよう注意してください。 $V_{REF2}$  が抵抗なしで  $V_{CC2}$  レールに直接接続されている場合、[図 7-2](#) に示すように電流を制限するための  $V_{CC2}$  から  $V_{CC1}$  への外付け抵抗はありません。これは実質的に電流が通過する低インピーダンスパスのように見え、パス FET を流れる電流が、[セクション 6.1](#) で規定されている絶対最大連続チャンネル電流よりも大きい場合にパス FET が破損する可能性があります。連続チャンネル電流は大きくなり、 $V_{CC1}$  と  $V_{CC2}$  の電圧差が大きくなります。

[図 7-2](#) は不適切な設定を示しています。 $V_{CC2}$  が  $V_{CC1}$  より大きく  $V_{th}$  より小さい場合、 $V_{CC1}$  と  $V_{CC2}$  間のインピーダンスが高くなり、ドレインからソースへの電流が低くなるため、デバイスに損傷を与えることはありません。 $V_{CC2}$  が  $V_{CC1}$  より  $V_{th}$  だけ大きくなると問題が生じます。このイベント中、NFET がオンになり、電流が流れ始めます。この電流は、ゲートソース間電圧およびドレイン/ソース間電圧に依存します。

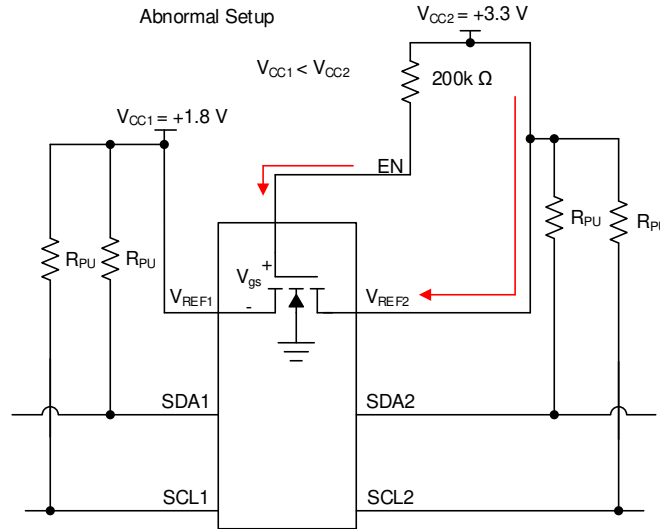


図 7-2. 異常な設定

### 7.1.3 スイッチおよび変換の構成

PCA9306H は、 $V_{REF1}$  電圧が  $V_{REF2}$  に等しい状態で使用できます。これにより、デバイスは基本的にトランスレータからスイッチとして使用できるデバイスに変わります。状況によっては、これが役立つ場合もあります。スイッチの構成は [図 7-3](#) に、変換モードは [図 7-4](#) に示されています。

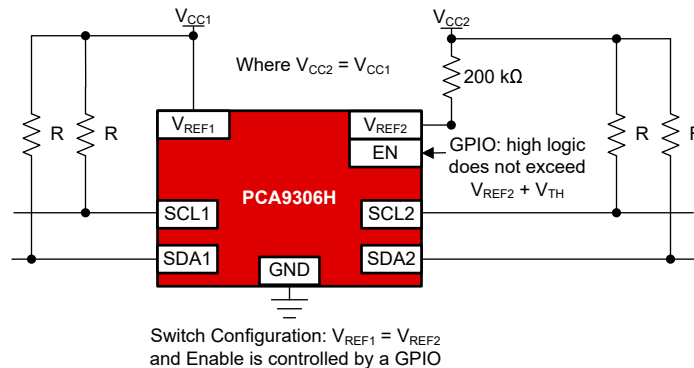


図 7-3. スイッチの構成

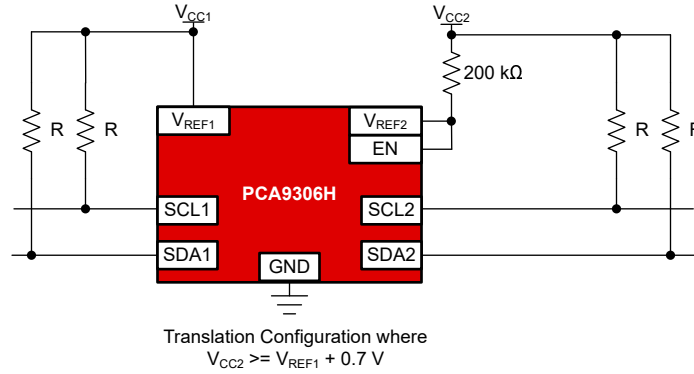


図 7-4. 変換の構成

PCA9306H がスイッチ構成  $V_{REF1} = V_{REF2}$  の場合、伝搬遅延はトランスレータ設定の場合とは異なります。伝搬遅延を確認して、バスの両側のプルアップ抵抗と容量が等しい場合、スイッチモードでは PCA9306H のサイド 1 から 2、サイド 2 から 1 への伝搬遅延が同じになります。 $V_{CC1}/V_{CC2}$  が大きいと、伝搬遅延は小さくなります。たとえば、1.8V での伝搬遅延は、スイッチング構成の 5V よりも長くなります。PCA9306H が変換モードの場合、サイド 1 からサイド 2 への Low レベル信号の伝播速度は、サイド 2 からサイド 1 への Low レベル信号の伝播速度よりも速くなります。この時間差が大きくなると、 $V_{CC2}$  と  $V_{CC1}$  の差が大きくなります。

#### 7.1.4 負のグリッチ耐性

PCA9306H は、ホットプラグ イベントに起因する負のグリッチ アーティファクトを除去するように設計されています。このデバイスは、出力への結合を、50ns、3.3V ~ -3.3V までの V 入力スイングを除去できます。負の電圧スパイクは、ライブ PCA9306H レベルトランスレータにホットプラグされている独立したモジュール上の未充電の寄生容量と寄生インダクタンスによるものです。この寄生容量は I2C ラインに突然接続されると、電圧が低下します。寄生容量とインダクタンスの組み合わせにより、GND を超えるアンダーシュートが発生する可能性があります。このアンダーシュートは PCA9306H によって除去され、出力側で I2C 通信が中断されないようになります。

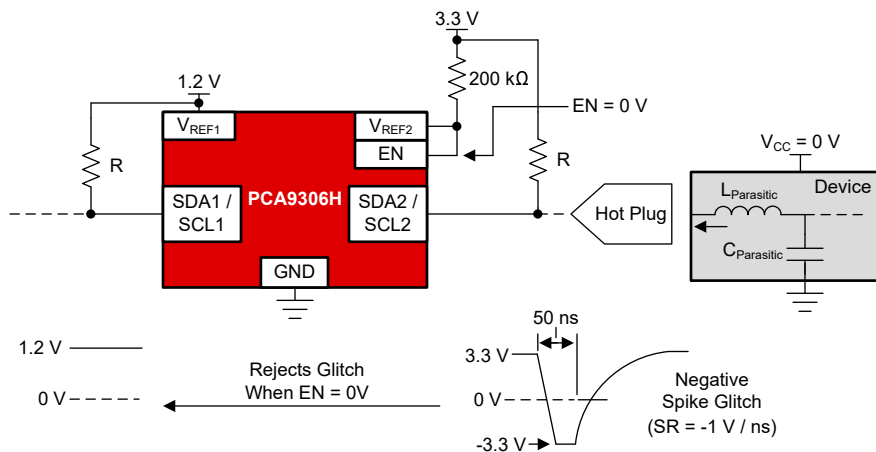


図 7-5. ホットプラグ イベント中の負のスパイク除去

#### 7.1.5 デバイスのサイド1またはサイド2のコントローラ

I2C と SMBus は双方向プロトコルであり、バス上のデバイスはデータの送受信の両方を実行できます。PCA9306H は、信号をどちらの側からも送信できるように設計されているため、コントローラはデバイスのどちらの側にも配置できます。図 7-6 では、このデータシートの 1 ページ目の図とは異なり、コントローラが 2 ページ目に示されています。

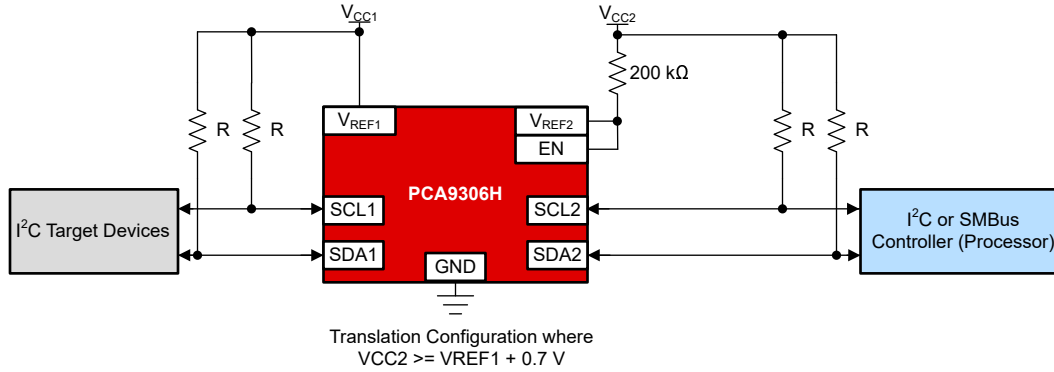


図 7-6. PCA9306H のサイド 2 にあるコントローラ

### 7.1.6 LDO と PCA9306H の懸念事項

$V_{REF1}$  ピンには低ドロップアウトレギュレータ (LDO) から供給できますが、場合によっては  $V_{REF2}$  から  $V_{REF1}$  へのバイアス電流により、LDO のレギュレーションが失われる可能性があります。LDO がバイアス電流をシンクできない場合、電流にはグラウンドへの他のパスがなく、代わりに  $V_{REF1}$  ノードの容量 (外部と寄生の両方) を充電します。その結果、 $V_{REF1}$  ノードの電圧が上昇します。電流が流れる他の経路が確立されていない場合 (ボディダイオードのバックバイアスや、 $V_{REF1}$  ノード上の他のデバイスを介したクランプダイオードなど)、パス FET の  $V_{gs}$  が  $V_{th}$  と等しいとき、最終的に  $V_{REF1}$  電圧は安定します。これは、 $V_{REF1}$  ノード電圧が  $V_{CC2} - V_{th}$  であることを意味します。LDO で動作するすべてのターゲット/コントローラは、 $V_{CC2} - V_{th}$  電圧を認識することに注意します。電圧の上昇に対応する定格がない場合、これらのターゲット/コントローラに損傷を与える可能性があります。

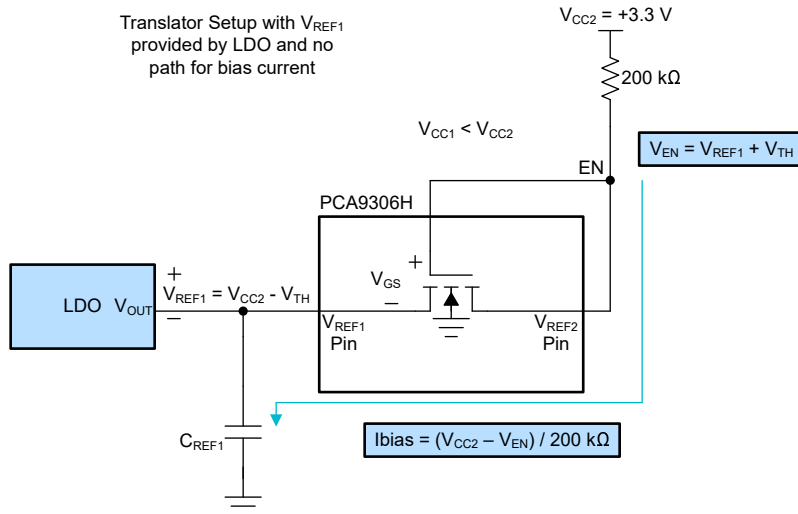


図 7-7. LDO 使用時にリーク電流パスがない事例

LDO が PCA9306H のバイアス電流によってレギュレーションを失わないようにするために、 $V_{REF1}$  とグラウンド間に弱いプルダウン抵抗を接続して、バイアス電流が流れる経路を確保することができます。推奨されるプルダウン抵抗は、式 4 で計算されます。ここで、0.75 で動作中にバイアス電流が増加した場合、約 25% の誤差マージンが生じます。

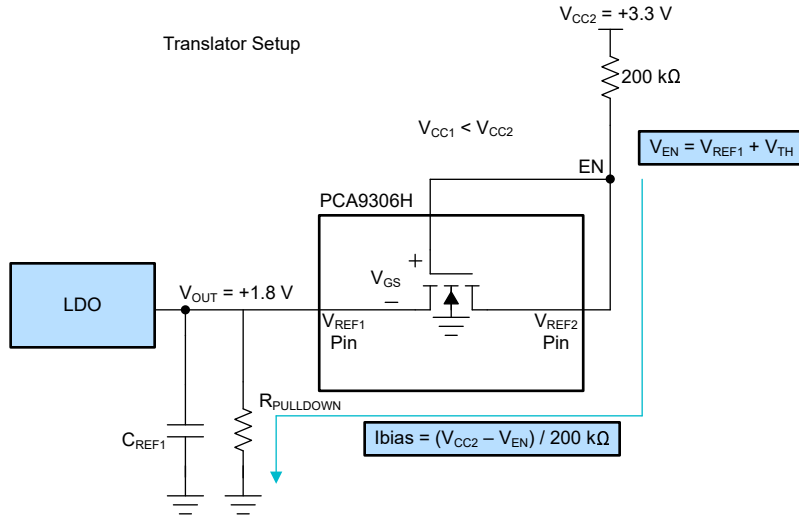


図 7-8. LDO 使用時のリーク電流経路の例

$$V_{en} = V_{REF1} + V_{th} \quad (1)$$

ここで、

- $V_{th}$  は約 0.6V です

$$I_{bias} = (V_{CC2} - V_{en})/200k \quad (2)$$

$$R_{pulldown} = V_{OUT}/I_{bias} \quad (3)$$

$$\text{Recommended } R_{pulldown} = R_{pulldown} \times 0.75 \quad (4)$$

### 7.1.7 $V_{REF2}$ の電流制限抵抗

この抵抗は、 $V_{REF2}$  と  $V_{REF1}$  ( $R_{CC}$  と表記) の間の電流を制限し、イネーブルピンに基準電圧を設定するのに役立ちます。200k 抵抗をより小さい値に変更することもできますが、抵抗の値が小さくなるにつれてバイアス電流は比例して増加します。

$$I_{bias} = (V_{CC2} - V_{en})/R_{CC} : V_{en} = V_{REF1} + V_{th} \quad (5)$$

ここで、

- $V_{th}$  は約 0.6V です

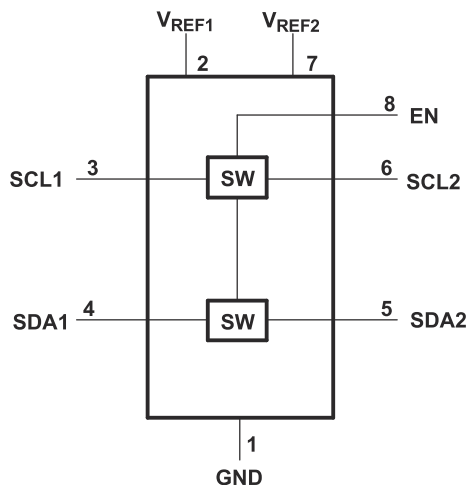
$R_{CC}$  のサイズは、 $I_{CC}$  が 式 6 のセクション 6.1 で規定されている絶対最大連続チャネル電流を超えるほど小さくしてはならないことに注意してください。

$$R_{CC}(\min) \geq (V_{CC2} - V_{en})/0.128 : V_{en} = V_{REF1} + V_{th} \quad (6)$$

ここで、

- $V_{th}$  は約 0.6V です

## 7.2 機能ブロック図



PCA9306H のブロック図

## 7.3 機能説明

### 7.3.1 イネーブル (EN) ピン

PCA9306H デバイスは双極単投スイッチで、EN ピンの電圧によってトランジスタのゲートを制御します。図 8-1 では、PCA9306H デバイスは  $V_{REF2}$  に電源が供給されると常に有効になります。図 8-2 では、プロセッサからの制御信号が論理 High 状態にあるとき、デバイスは有効になります。

### 7.3.2 電圧変換

PCA9306H デバイスの主な機能は、 $V_{REF1}$  を基準とする I<sup>2</sup>C バスから、 $V_{DPU}$  を基準とする I<sup>2</sup>C バスまで電圧を変換し、その  $V_{REF2}$  は 200k $\Omega$  プルアップ抵抗を介して接続されます。SCL1 および SDA1 から  $V_{REF1}$  にプルアップ抵抗を接続し、SCL2 および SDA2 から  $V_{DPU}$  にプルアップ抵抗を接続するだけで、標準オープンドレイン I<sup>2</sup>C バスでの変換を実現します。プルアップ抵抗のサイズの決定については、プルアップ抵抗の値設定セクションを参照してください。

## 7.4 デバイスの機能モード

入力 EN <sup>(1)</sup>	翻訳機能
H	ロジック Low が一方の側から他方の側に伝搬され、ロジック High がブロックされます (独立したプルアップ抵抗がパッシブにラインを High に駆動します)
L	切断

(1) SCL スイッチは、EN が SCL1 または SCL2 より 0.6V 以上高い場合に導通します。SDA についても同様です。

## 8 アプリケーションと実装

### 注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

## 8.1 使用上の注意

### 8.1.1 I<sup>2</sup>C の一般的なアプリケーション

標準的な I<sup>2</sup>C システムと同様に、トランスレータバスにロジックハイレベルを供給するためにプルアップ抵抗が必要です。これらのプルアップ抵抗のサイズはシステムによって異なりますが、リピータの両側にプルアップ抵抗が必要です。このデバイスは、SMBus デバイスに加えて、標準モードおよび高速モードの I<sup>2</sup>C デバイスとともに動作するように設計されています。標準モードの I<sup>2</sup>C デバイスは、一般的な I<sup>2</sup>C システムで 3mA のみが規定されており、標準モード デバイスと複数のマスタを使用可能です。特定の条件では、大きな終端電流を使用できます。SDA1 または SDA2 ポートが Low レベルの場合、クランプはオン状態となり、SDA1 ポートと SDA2 ポートの間には低抵抗の接続が確立されます。SDA2 ポートが High のときに SDA2 ポートが高い電圧を印加すると仮定すると、SDA1 ポートの電圧は V<sub>REF1</sub> で設定された電圧に制限されます。SDA1 ポートが High になると、SDA2 ポートはプルアップ抵抗によってドレインのプルアップ電源電圧 (V<sub>DPU</sub>) にプルされます。この機能により、方向制御を必要とせずに、ユーザーが選択した高電圧と低電圧の間でシームレスに変換できます。SCL1-SCL2 チャンネルは、SDA1-SDA2 チャンネルと同様に機能します。

## 8.2 代表的なアプリケーション

図 8-1 および 図 8-2 に、これらのプルアップ抵抗を代表的なアプリケーションで接続する方法と、EN ピンを接続するための 2 つのオプションを示します。

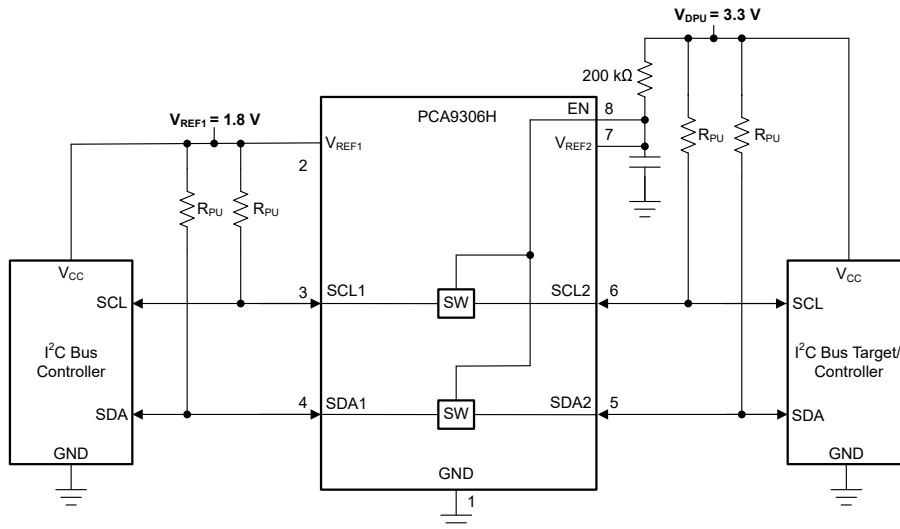


図 8-1. 代表的なアプリケーション回路 (スイッチは常時イネーブル)

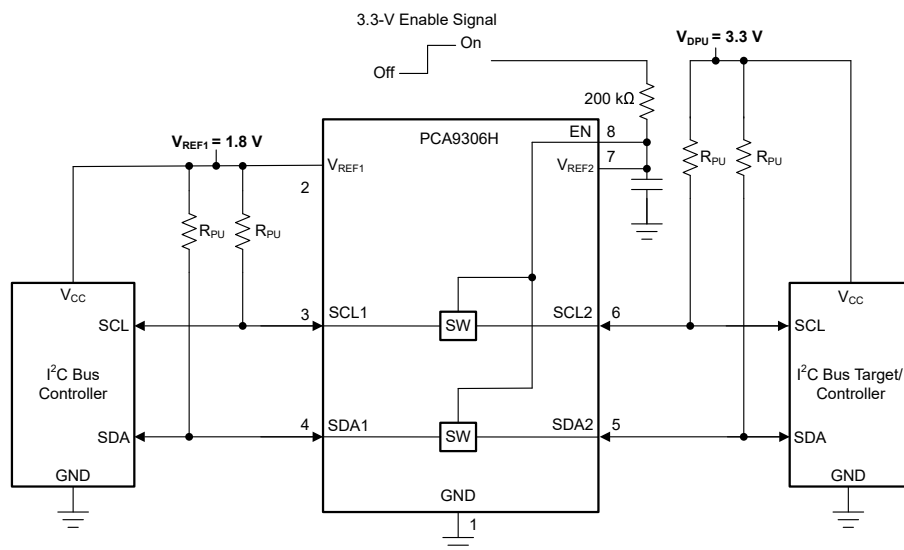


図 8-2. 代表的なアプリケーション回路 (スイッチ イネーブル制御)

## 8.2.1 設計要件

		最小値	標準値 <sup>(1)</sup>	最大値	単位
$V_{REF2}$	リファレンス電圧	$V_{REF1} + 0.6$	2.1	5	V
EN	イネーブル入力電圧	$V_{REF1} + 0.6$	2.1	5	V
$V_{REF1}$	リファレンス電圧	1.2	1.5	4.4	V
$I_{PASS}$	バス スイッチ電流		6		mA
$I_{REF}$	リファレンストランジスタ電流		5		$\mu$ A

(1) 標準値はすべて、 $T_A = 25^\circ\text{C}$ における値です。

## 8.2.2 詳細な設計手順

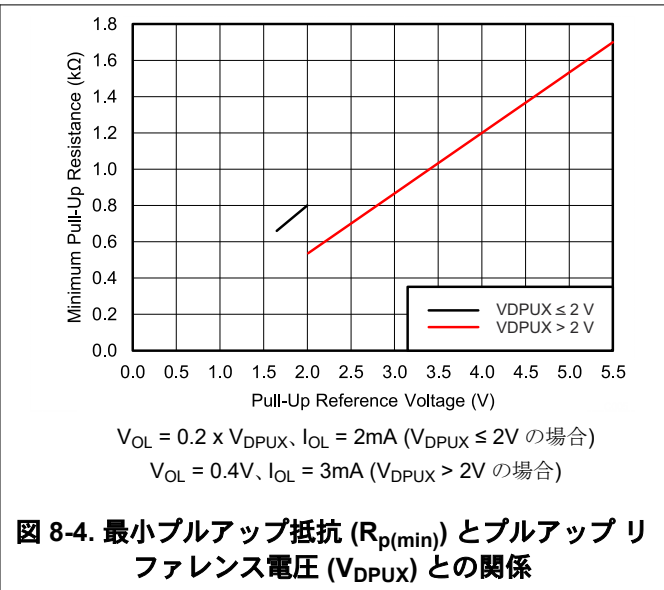
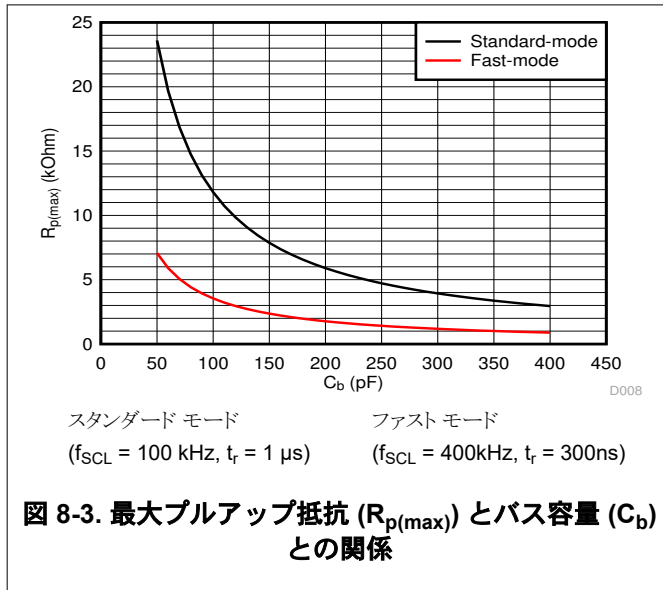
### 8.2.2.1 双方向電圧変換

双方向クランプ構成 (高電圧から低電圧、または低電圧から高電圧) の場合、EN 入力は  $V_{REF2}$  に接続し、両方のピンをプルアップ抵抗 (通常  $200\text{k}\Omega$ ) を介してハイサイド  $V_{DDPU}$  にプルアップする必要があります。これにより、 $V_{REF2}$  は EN 入力をレギュレートできます。 $V_{REF2}$  に  $100\text{pF}$  のフィルタ コンデンサを接続することを推奨します。 $I^2C$  バスコントローラの出力はプッシュプルまたはオープンドレイン (プルアップ抵抗が必要な場合がある) にすることができ、 $I^2C$  バスデバイスの出力はオープンドレイン (SCL2 および SDA2 出力を  $V_{DDPU}$  にプルアップするためにプルアップ抵抗が必要) にすることができます。ただし、いずれかの出力がプッシュプル方式の場合、データは単方向であるか、出力が 3-state に対応し、どちらの方向においても High レベルから Low レベルへの競合を防ぐために何らかの方向制御機構によって制御される必要があります。両方の出力がオープンドレインの場合は、方向制御は不要です。

### 8.2.2.2 プルアップ抵抗のサイズ設定

プルアップ抵抗に使用できる値の範囲の推定値については、アプリケーションノート『[I2C バスのプルアップ抵抗値の計算](#)』を参照してください。図 8-3 および 図 8-4 に、標準モード (100kHz) および高速モード (400kHz) 動作における  $I^2C$  仕様で許容される最大および最小プルアップ抵抗をそれぞれ示します。

### 8.2.3 アプリケーション曲線



### 8.3 電源に関する推奨事項

PCA9306H デバイスに電力を供給するために、 $V_{REF1}$  ピンを電源に直接接続できます。 $V_{REF2}$  ピンは、 $200 \text{ k}\Omega$  抵抗経由で  $V_{DPU}$  電源に接続する必要があります。 $V_{REF2}$  と  $V_{DPU}$  の間に高インピーダンスの抵抗を接続しないと、過剰な電流が流れ、デバイス動作の信頼性が低下します。電圧変換をサポートするには、PCA9306H で EN ピンと  $V_{REF2}$  ピンを短絡してから、高インピーダンス抵抗を介して  $V_{DPU}$  にプルアップする必要があることにも注意してください。

### 8.4 レイアウト

#### 8.4.1 レイアウトのガイドライン

PCA9306H デバイスのプリント回路基板 (PCB) レイアウトでは、一般的な PCB レイアウトの慣例に従う必要がありますが、適合したインピーダンスや差動ペアなどの高速データ転送は、 $I^2C$  信号速度では大きな問題にはなりません。

すべての PCB レイアウトにおける最善策は、信号トレースを直角に曲げないこと、集積回路 (IC) の近接部を離れるときに信号トレースが互いに離れていくように配置すること、トレース幅を太くして電源とグラウンドのトレースを通常時に大容量の電流が流れるようにすることです。 $100 \text{ pF}$  フィルタコンデンサは、 $V_{REF2}$  にできる限り近づけて配置します。より大きなデカップリングコンデンサを使用することもできますが、2 つのコンデンサと  $200 \text{ k}\Omega$  の抵抗器の時定数が長くなるため、PCA9306H デバイスのオン/オフ時間が長くなります。理想的な配置を図 8-5 に示します。

図 8-5 に例示されたレイアウトでは、信号配線に最上層を使用し、電源 ( $V_{CC}$ ) とグラウンド (GND) に分割プレーンとして最下層を使用することで、2 層のみの PCB を製造することができます。ただし、信号配線密度の高い基板では、4 層基板が推奨されます。一般的に 4 層 PCB では、信号を最上層と最下層に配線し、内部の 1 層をグラウンドプレーン専用にして、もう 1 つの内部層を電源プレーン専用にします。電源とグラウンドにプレーンまたは分割プレーンを使用する基板レイアウトの場合は、 $V_{CC}$  または GND に接続する必要がある表面実装部品パッドのすぐ隣にビアを配置し、ビアを内部層または基板の反対側に電気的に接続します。ビアは、信号パターンを基板の反対側に配線する必要がある場合にも使用されますが、この方法は図 8-5 には示されていません。

### 8.4.2 レイアウト例

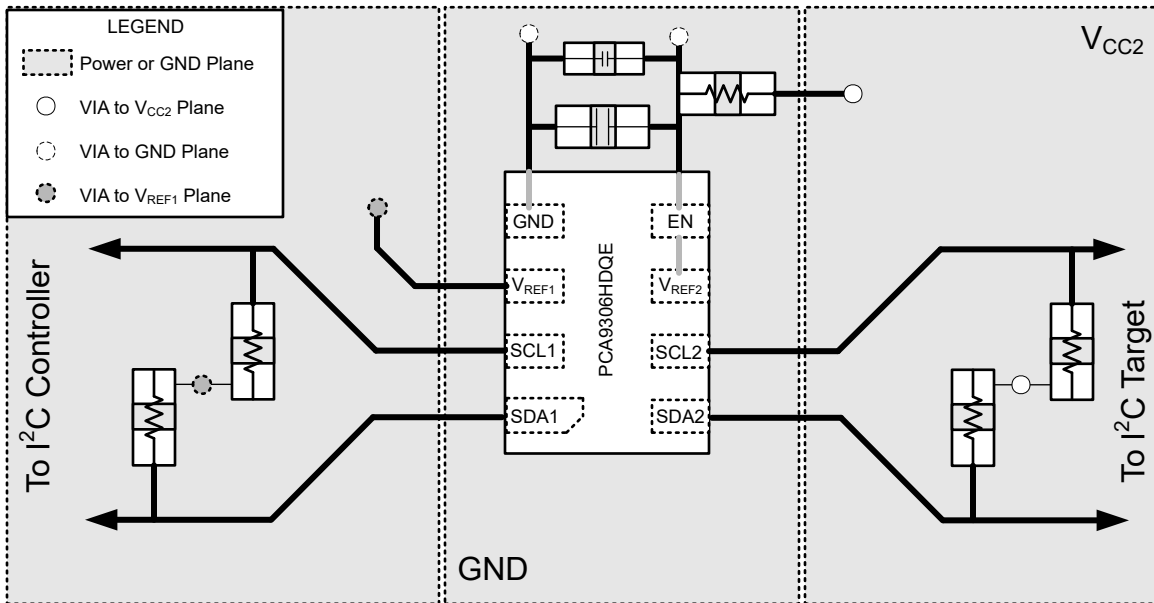


図 8-5. PCA9306H のレイアウト例

## 9 デバイスおよびドキュメントのサポート

### 9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。右上のアラートを受け取るを選択して登録すると、製品情報の更新に関する週次ダイジェストを受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 9.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.  
すべての商標は、それぞれの所有者に帰属します。

### 9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 9.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
May 2026	*	初版リリース

## メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">PCA9306HDQER</a>	Active	Production	X2SON (DQE)   8	5000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TA

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

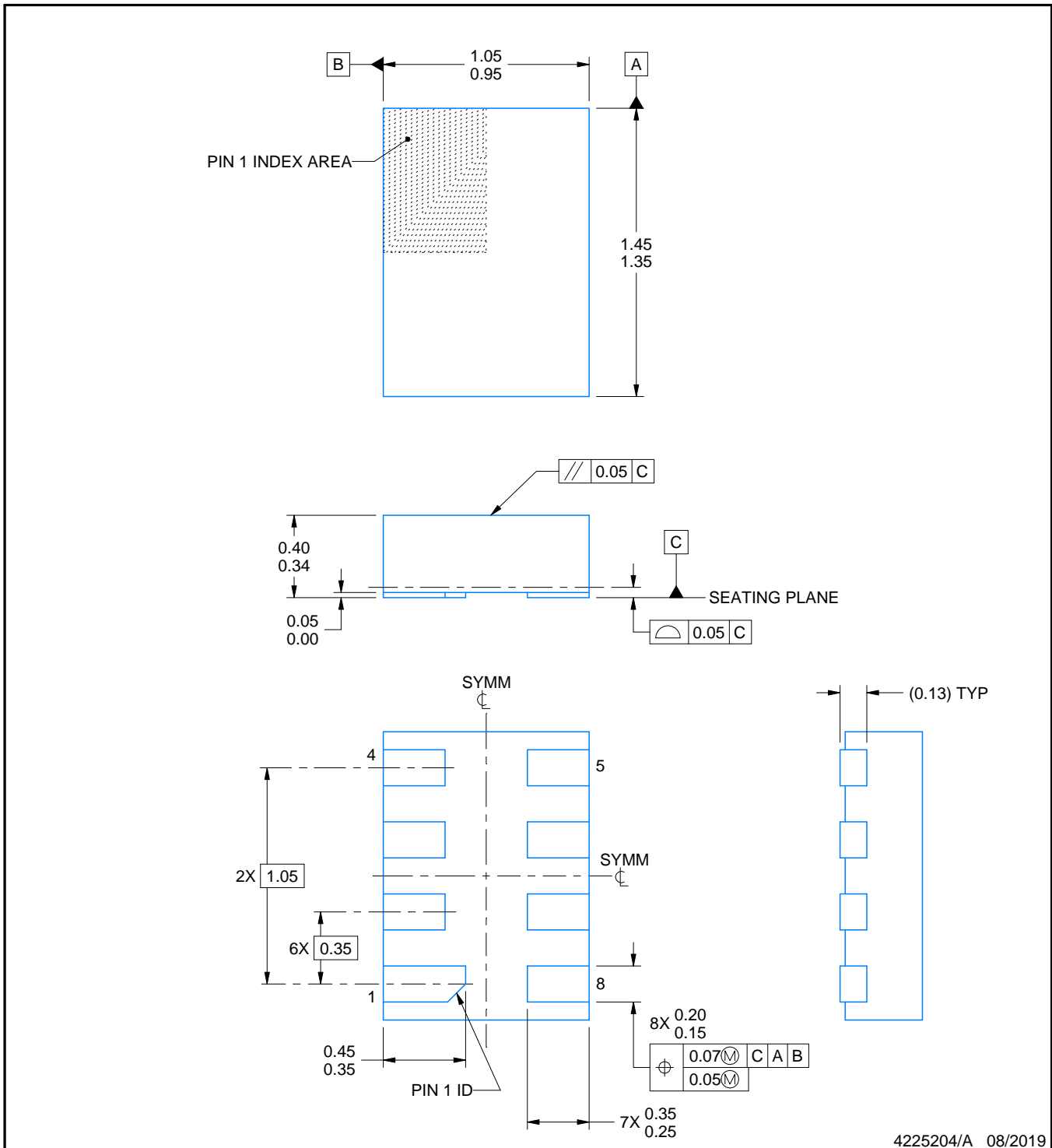
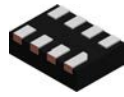

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PCA9306HDQER	X2SON	DQE	8	5000	180.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PCA9306HDQER	X2SON	DQE	8	5000	210.0	185.0	35.0



4225204/A 08/2019

NOTES:

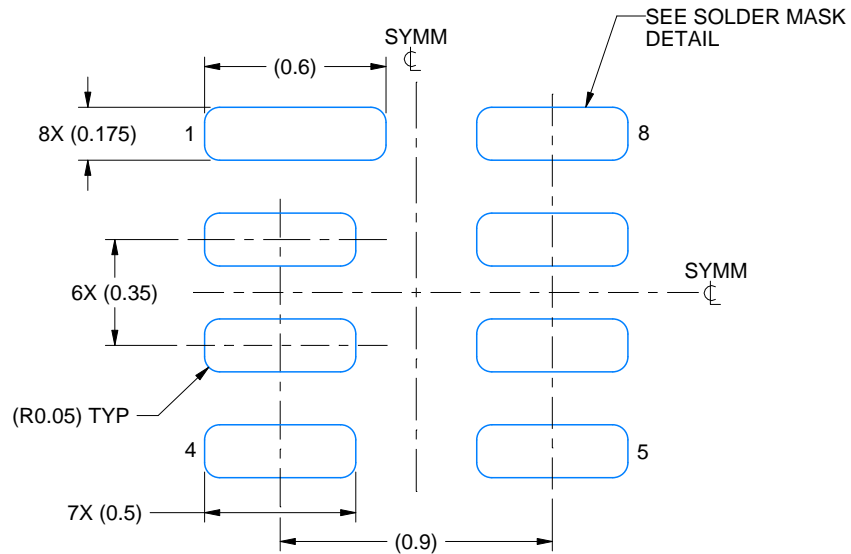
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package complies to JEDEC MO-287 variation X2EAF.

# EXAMPLE BOARD LAYOUT

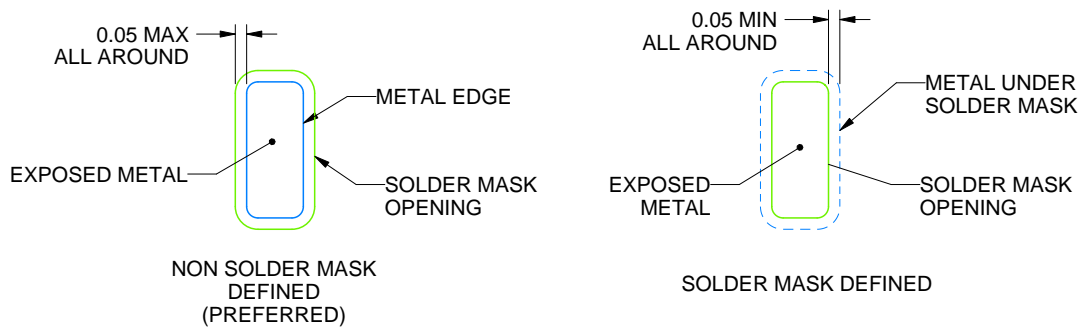
DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 40X



SOLDER MASK DETAILS

4225204/A 08/2019

NOTES: (continued)

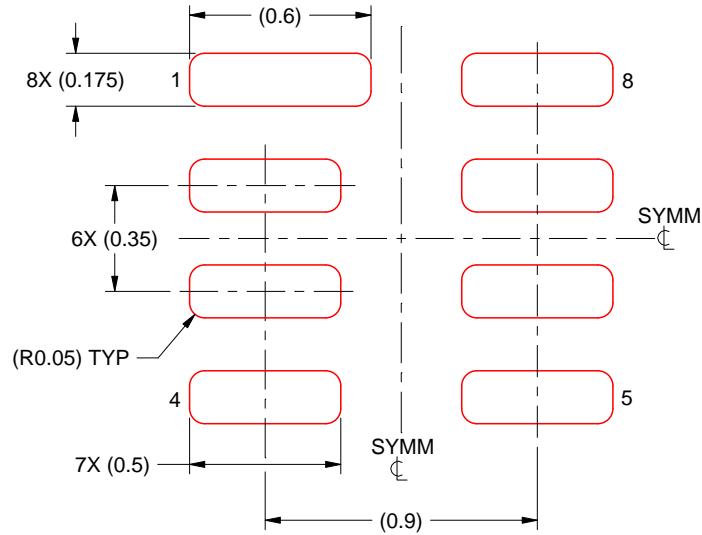
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

# EXAMPLE STENCIL DESIGN

DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE  
BASED ON 0.075 MM THICK STENCIL  
SCALE: 40X

4225204/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月