



# 高性能24ビット、216kHzサンプリング、 ステレオ・オーディオADコンバータ

## 特 長

- 高性能デルタ-シグマ型ADコンバータ 2チャネル搭載
  - 24ビット・リニアPCMまたは1ビットDSD(ダイレクト・ストリーム・デジタル)出力データ
  - 最大216kHzのPCM出力サンプリング・レートをサポート
  - $f_S$ および128 $f_S$ のDSD出力データ・レートをサポート
- ダイナミック特性：PCM出力
  - ダイナミック・レンジ ( $V_{IN} = -60$ dBFS,  $f_{IN} = 1$ kHz, A-Weighted) : 118dB
  - THD+N ( $V_{IN} = -0.5$ dB,  $f_{IN} = 1$ kHz) : -105dB
- ダイナミック特性：DSD出力、 $64f_S$ 
  - ダイナミック・レンジ (A-Weighted) : 115dB
  - THD+N ( $V_{IN} = -0.5$ dB,  $f_{IN} = 1$ kHz) : -102dB
- オーディオ・シリアル・ポート
  - 24ビット・リニアPCM出力データ
  - マスターまたはスレーブ・モード動作
  - 左詰め、右詰め、およびI<sup>2</sup>S™データ形式をサポート
- その他のPCM出力機能：
  - リニアフェーズ・デジタル・デシメーション・フィルタ
  - DC除去用デジタル・ハイパス・フィルタ
  - 各チャネルのクリッピング・フラグ出力
- 電源： $+5V$ アナログおよび $+3.3V$ デジタル
- 消費電力：
  - $f_S = 48$ kHz : 308mW (typ)
  - $f_S = 96$ kHz : 338mW (typ)
  - $f_S = 192$ kHz : 318mW (typ)
- パワーダウン・モード
- SSOP-28パッケージ
- PCM1804とピン・コンパチブルおよび機能互換

I<sup>2</sup>Sはすべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

## ア プ リ ケ シ ョ ン

- デジタル・レコーダおよびミキシング・コンソール
- デジタル・オーディオ・エフェクト・プロセッサー
- 放送スタジオ用機器
- サラウンド・サウンド・エンコーダ
- ハイエンドA/Vレシーバ

## 概 要

PCM4202は、プロ用、放送用のオーディオ・アプリケーション向けに設計された高性能ステレオ・オーディオADコンバータです。PCM4202のアーキテクチャは、各チャネルに1ビットのデルタ-シグマ変調回路を搭載し、新しい密度変調ディザイナーによりダイナミック特性の向上を図っています。

PCM4202は、最大216kHzのサンプリング周波数による24ビットのリニアPCM出力データをサポートします。また、各チャネルで、64倍または128倍オーバーサンプリングの1ビットDSD(ダイレクト・ストリーム・デジタル)データ出力の構成も可能です。PCMおよびDSD出力形式のサポートにより、PCM4202はデジタル・オーディオの録音や音処理など、さまざまなアプリケーションに最適です。

PCM4202には、標準的なオーディオ・データ形式をサポートする柔軟なオーディオ・シリアル・ポート・インターフェイスが備えられています。オーディオ・データ形式の選択、サンプリング・モードの構成、およびハイパス・フィルタ機能は、すべて専用の制御ピンを用いてプログラミングできます。

PCM4202は、 $+5V$ のアナログ電源および $+3.3V$ のデジタル電源で動作します。デジタルI/Oピンは、 $+3.3V$ ロジック・ファミリーと互換性があります。PCM4202は、コンパクトなSSOP-28パッケージで供給されます。



# 静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに

対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

## 絶対最大定格

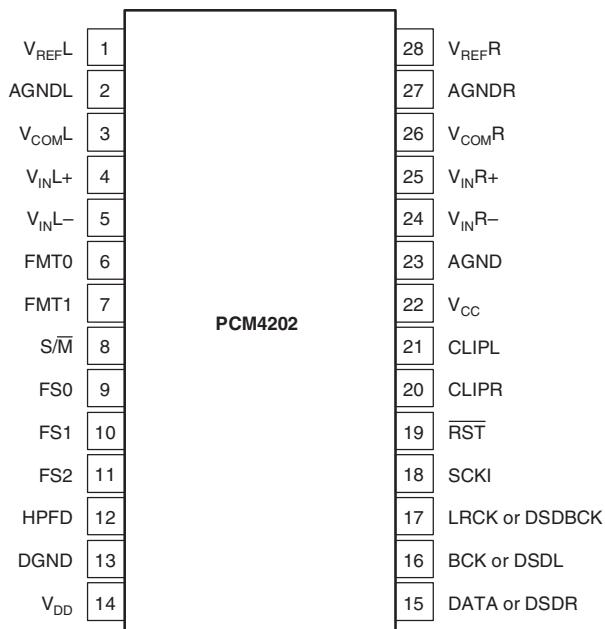
		PCM4202	単位
電源電圧	V <sub>CC</sub>	+6.0	V
	V <sub>DD</sub>	+3.6	V
グランド電圧差	(any AGND to DGND)	±0.1	V
デジタル入力電圧	FMT0, FMT1, S/M, FS0, FS1, FS2, SCKI, RST, HPFD, BCK, LRCK	-0.3 ~ (V <sub>DD</sub> + 0.3)	V
アナログ入力電圧	V <sub>INL+</sub> , V <sub>INL-</sub> , V <sub>INR+</sub> , V <sub>INR-</sub>	-0.3 ~ (V <sub>CC</sub> + 0.3)	V
入力電流(電源ピンを除く)		±10	mA
動作温度範囲		-10 ~ +70	°C
保存温度範囲, T <sub>STG</sub>		-65 ~ +150	°C

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作は含まれていません。

## パッケージ/製品情報

最新のパッケージおよびご製品情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照してください。

## ピン配置



## 端子構成

端子		I/O	説明
ピン番号	名称		
1	VREFL	Output	左チャネル・リファレンス出力
2	AGNDL	Ground	左チャネル・リファレンスGND
3	VCOML	Output	左チャネルDC同相電圧、+2.5V (typ)
4	VINL+	Input	左チャネル非反転アナログ入力
5	VINL-	Input	左チャネル反転アナログ入力
6	FMT0	Input	オーディオ・データ形式選択
7	FMT1	Input	オーディオ・データ形式選択
8	S/M	Input	オーディオ・シリアル・ポートのスレーブ/マスタ・モード選択 (0 = マスタ、1 = スレーブ)
9	FS0	Input	サンプリング・モード選択
10	FS1	Input	サンプリング・モード選択
11	FS2	Input	サンプリング・モード選択
12	HPFD	Input	ハイパス・フィルタ・ディセーブル(アクティブ “High”)
13	DGND	Ground	デジタルGND
14	VDD	Power	デジタル電源、+3.3V
15	DATA or DSDR	Output	オーディオ・シリアル・ポートの左右チャネルPCMデータ または右チャネルDSDデータ
16	BCK or DSDL	I/O	オーディオ・シリアル・ポートのビット(またはデータ)クロック または左チャネルDSDデータ出力
17	LRCK or DSDBCK	I/O	オーディオ・シリアル・ポートの左/右(またはワード)クロック またはDSDデータ・クロック出力
18	SCKI	Input	システム・クロック
19	RST	Input	リセット/パワーダウン(アクティブ・“Low”、内部プルアップ付)
20	CLIPR	Output	右チャネル・クリッピング・フラグ(アクティブ “High”)
21	CLIPL	Output	左チャネル・クリッピング・フラグ(アクティブ “High”)
22	VCC	Power	アナログ電源、+5V
23	AGND	Ground	アナログGND
24	VINR-	Input	右チャネル反転アナログ入力
25	VINR+	Input	右チャネル非反転アナログ入力
26	VCOMR	Output	右チャネルDC同相電圧、+2.5V (typ)
27	AGNDR	Ground	右チャネル・リファレンスGND
28	VREFR	Output	右チャネル・リファレンス出力

## 電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzで規定されています。  
システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは256f<sub>S</sub>、クワッド・レート・サンプリング・モードでは128f<sub>S</sub>です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
分解能		24			Bits
<b>オーディオ・データ・フォーマット</b>					
リニア・PCM・インターフェイス・フォーマット	Two's complement, MSB first data	I <sup>2</sup> S, 左もしくは右詰め			
リニア・PCM・ワード長			24		Bits
ダイレクト・ストリーム・デジタル(DSD)出力			1		Bit
<b>デジタル特性</b>					
ロジック入力レベル	$V_{IH}$		$0.7 \times V_{DD}$		$V_{DD}$
	$V_{IL}$		0		$0.3 \times V_{DD}$
ロジック出力レベル	$V_{OH}$	$I_{OH} = -2\text{mA}$	$0.8 \times V_{DD}$		$V$
	$V_{OL}$	$I_{OL} = +2\text{mA}$			$0.2 \times V_{DD}$
入力電流	$I_{IH}$	$V_{IN} = V_{DD}$			$+10$ $\mu\text{A}$
	$I_{IL}$	$V_{IN} = 0\text{V}$			$-10$ $\mu\text{A}$
入力電流 <sup>(1)</sup>	$I_{IH}$	$V_{IN} = V_{DD}$			$+25$ $\mu\text{A}$
	$I_{IL}$	$V_{IN} = 0\text{V}$			$-25$ $\mu\text{A}$
サンプリング周波数 <sup>(2)</sup>	$f_S$	Single rate	8		54 kHz
		Dual rate	54		108 kHz
		Quad rate	108		216 kHz
システム・クロック・デューティー・サイクル			45	50	55 %
システム・クロック周波数 <sup>(2)</sup>		Single rate, SCKI = 256f <sub>S</sub>	2.048		13.824 MHz
		Single rate, SCKI = 384f <sub>S</sub>	3.072		20.736 MHz
		Single rate, SCKI = 512f <sub>S</sub>	4.096		27.648 MHz
		Single rate, SCKI = 768f <sub>S</sub>	6.144		38.4 MHz
		Dual rate, SCKI = 256f <sub>S</sub>	13.824		27.648 MHz
		Dual rate, SCKI = 384f <sub>S</sub>	20.736		38.4 MHz
		Quad rate, SCKI = 128f <sub>S</sub>	13.824		27.648 MHz
		Quad rate, SCKI = 192f <sub>S</sub>	20.736		38.4 MHz
<b>アナログ出力</b>					
フルスケール入力電圧	Differential input		6.0		$V_{PP}$
入力インピーダンス			3		$k\Omega$
同相除去			85		dB
<b>DC 性能</b>					
出力オフセット・エラー	HPFD = 1		$\pm 4$		% of FSR
ゲイン・エラー			$\pm 4$		% of FSR
チャネル間ゲイン・ミスマッチ			$\pm 3$		% of FSR

(1) RST入力(ピン19)に適用されます。

(2) シングル、デュアル、およびクワッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz,  $f_S/2$ 、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

## 電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzで規定されています。  
システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは $256f_S$ 、クワッド・レート・サンプリング・モードでは $128f_S$ です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
<b>ダイナミック性能(3)</b>					
$f_S = 48\text{kHz}$ , シングル・レート	BW = 20Hz～20kHz				
全高調波歪 + ノイズ THD+N	$V_{IN} = -0.5\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		-105	-95	dB
ダイナミック・レンジ	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$ , A-Weighted	112	118		dB
ダイナミック・レンジ、補正なし	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		116		dB
チャネル・セパレーション		100	120		dB
$f_S = 96\text{kHz}$ , デュアル・レート	BW = 20Hz～40kHz				
全高調波歪 + ノイズ THD+N	$V_{IN} = -0.5\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		-105		dB
ダイナミック・レンジ	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$ , A-Weighted		118		dB
ダイナミック・レンジ、補正なし	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		112		dB
チャネル・セパレーション			120		dB
$f_S = 192\text{kHz}$ , クワッド・レート	BW = 20Hz～40kHz				
全高調波歪 + ノイズ THD+N	$V_{IN} = -0.5\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		-103		dB
ダイナミック・レンジ	$V_{IN} = 0\text{VRMS}$ , A-Weighted		117		dB
ダイナミック・レンジ、補正なし	$V_{IN} = 0\text{VRMS}$		108		dB
チャネル・セパレーション			120		dB
DSD 出力、 $64f_S$ レート	DSDBCK = 2.8224MHz				
全高調波歪 + ノイズ THD+N	$V_{IN} = -0.5\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		-102		dB
ダイナミック・レンジ	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$ , A-Weighted		115		dB
チャネル・セパレーション			120		dB
DSD 出力、 $128f_S$ レート	DSDBCK = 5.6448MHz				
全高調波歪 + ノイズ THD+N	$V_{IN} = -0.5\text{dBFS}$ , $f_{IN} = 1\text{kHz}$		-105		dB
ダイナミック・レンジ	$V_{IN} = -60\text{dBFS}$ , $f_{IN} = 1\text{kHz}$ , A-Weighted		118		dB
チャネル・セパレーション			120		dB

(1) RST入力(ピン19)に適用されます。

(2) シングル、デュアル、およびクアッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz、 $f_S/2$ 、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

## 電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzで規定されています。  
システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは256f<sub>S</sub>、クワッド・レート・サンプリング・モードでは128f<sub>S</sub>です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
<b>デジタル・デシメーション・フィルタ</b>					
通過域エッジ	Single and Dual Rate			0.453f <sub>S</sub>	Hz
通過域リップル	Single and Dual Rate			±0.005	dB
通過域エッジ	Single and Dual Rate	0.547f <sub>S</sub>			Hz
トップ・バンド 減衰量	Single and Dual Rate	-100			dB
グループ遅延	Single and Dual Rate		37/f <sub>S</sub>		sec
通過域エッジ (-0.005dB)	Quad Rate			0.375f <sub>S</sub>	Hz
-3dB カットオフ周波数	Quad Rate			0.490f <sub>S</sub>	Hz
通過域リップル	Quad Rate			±0.005	dB
通過域エッジ	Quad Rate	0.770f <sub>S</sub>			Hz
トップ・バンド 減衰量	Quad Rate	-135			dB
グループ遅延	Quad Rate		9.5/f <sub>S</sub>		sec
<b>デジタル・ハイパス・フィルタ</b>					
周波数応答 (-3dB)			f <sub>S</sub> /48000		Hz
<b>電源</b>					
電圧範囲	V <sub>CC</sub>		+4.75	+5.0	+5.25
	V <sub>DD</sub>		+3.0	+3.3	+3.6
消費電流	V <sub>CC</sub> = +5V, V <sub>DD</sub> = +3.3V				
	f <sub>S</sub> = 48kHz, Single Rate		55	65	mA
	f <sub>S</sub> = 96kHz, Dual Rate		55	65	mA
	f <sub>S</sub> = 192kHz, Quad Rate		55	65	mA
I <sub>DD</sub>	V <sub>CC</sub> = +5V, V <sub>DD</sub> = +3.3V				
	f <sub>S</sub> = 48kHz, Single Rate		10	12	mA
	f <sub>S</sub> = 96kHz, Dual Rate		19	25	mA
	f <sub>S</sub> = 192kHz, Quad Rate		13	15	mA
パワーダウン・モード電流		V <sub>CC</sub> = +5V, V <sub>DD</sub> = +3.3V, RST = 0			
I <sub>CC</sub>	Clocks applied			10	mA
I <sub>DD</sub>	Clocks applied			2	mA
全消費電力	V <sub>CC</sub> = +5V, V <sub>DD</sub> = +3.3V				
	f <sub>S</sub> = 48kHz, Single Rate		308	365	mW
	f <sub>S</sub> = 96kHz, Dual Rate		338	408	mW
	f <sub>S</sub> = 192kHz, Quad Rate		318	375	mW

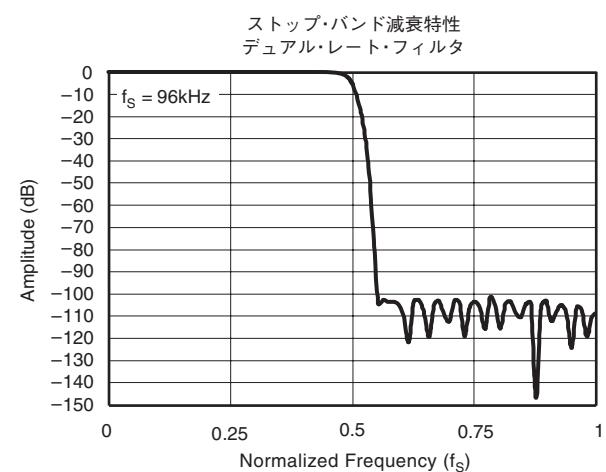
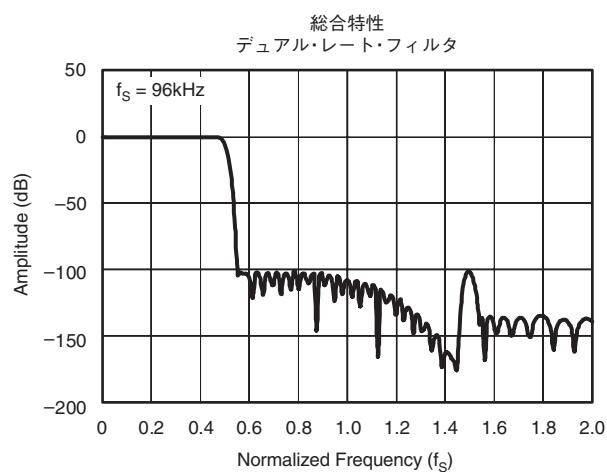
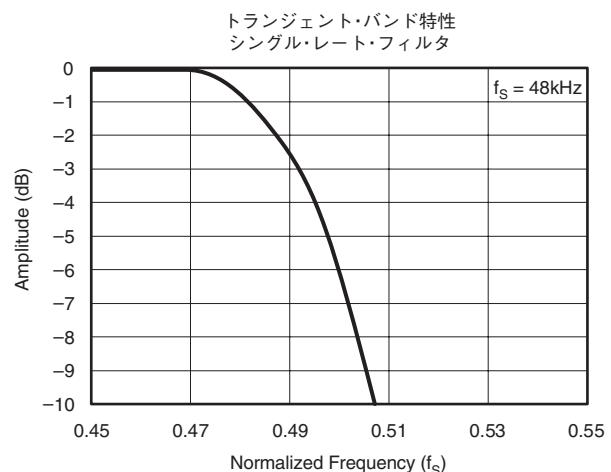
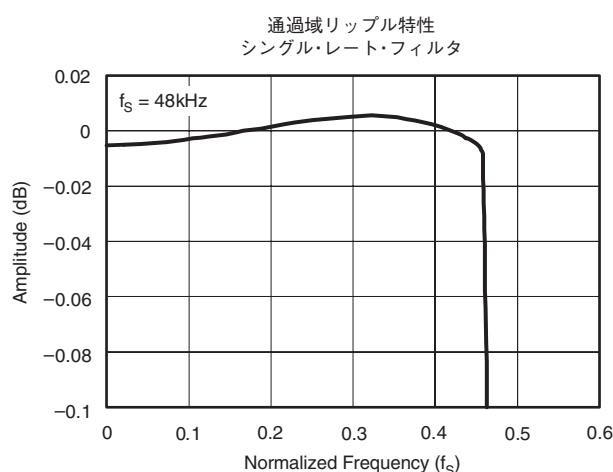
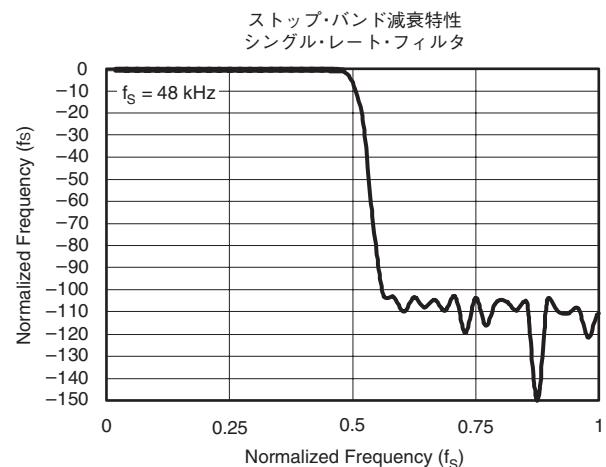
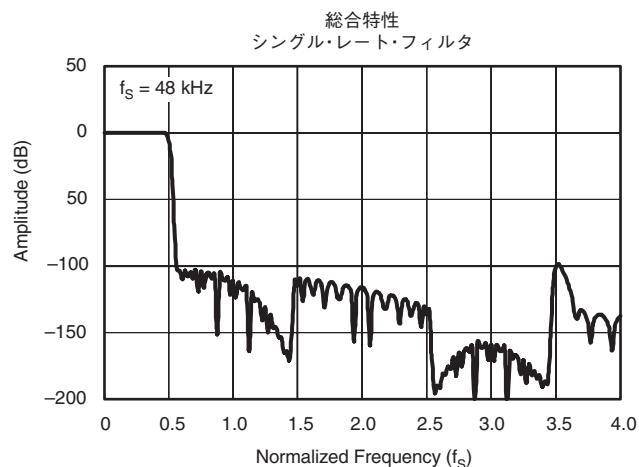
(1) RST入力(ピン19)に適用されます。

(2) シングル、デュアル、およびクワッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz, f<sub>S</sub>/2、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

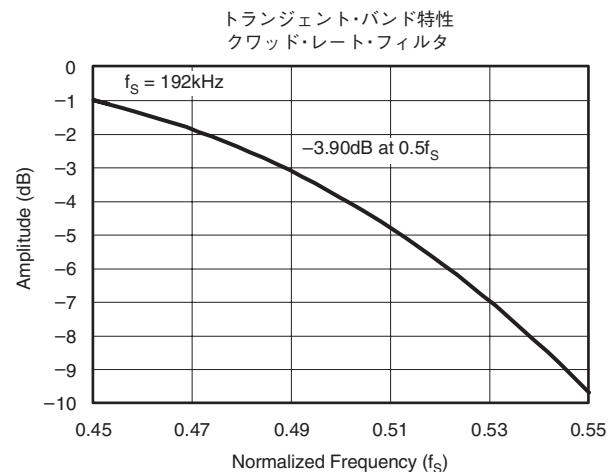
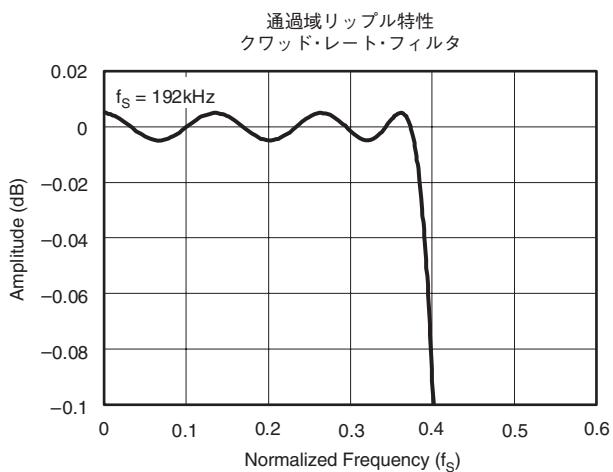
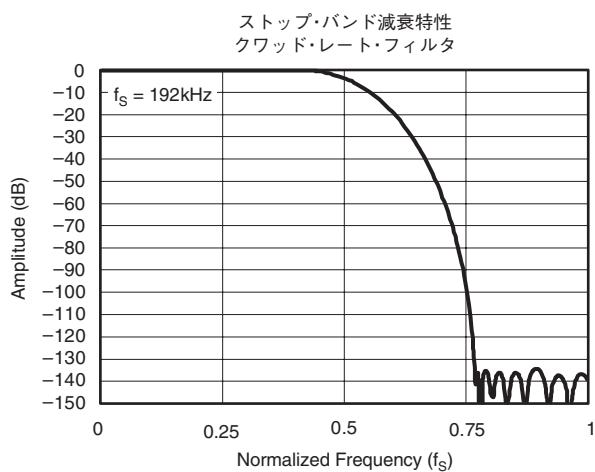
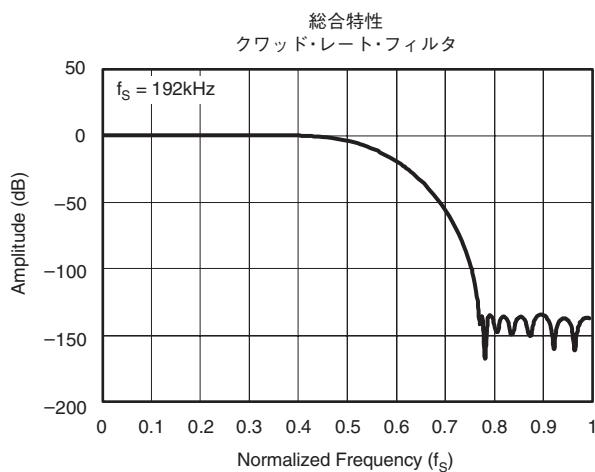
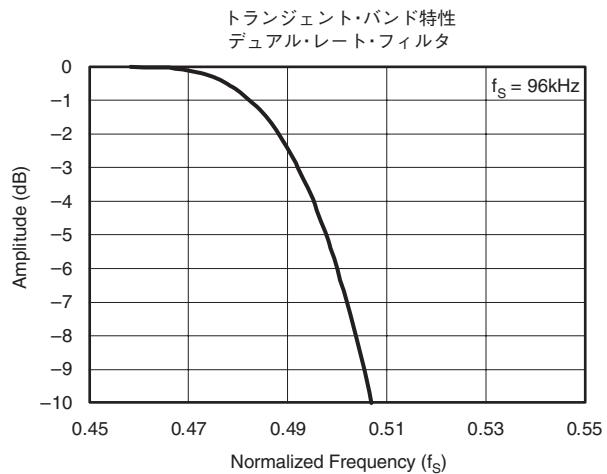
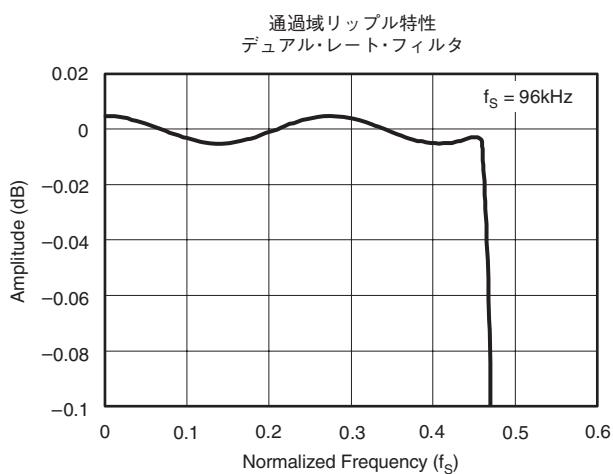
## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzです。



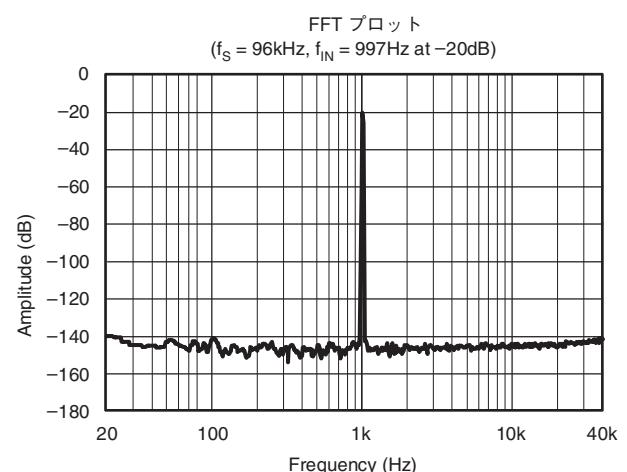
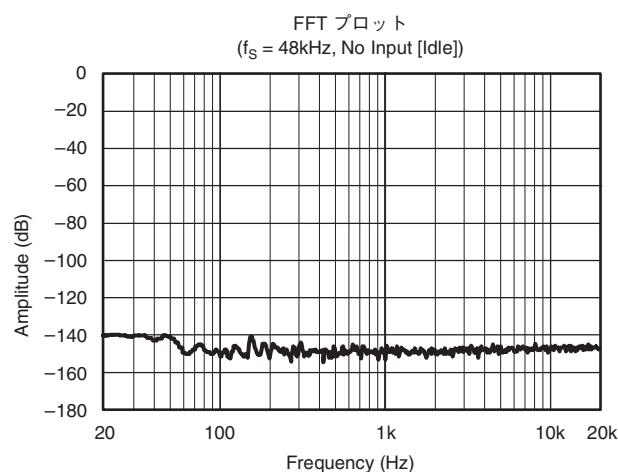
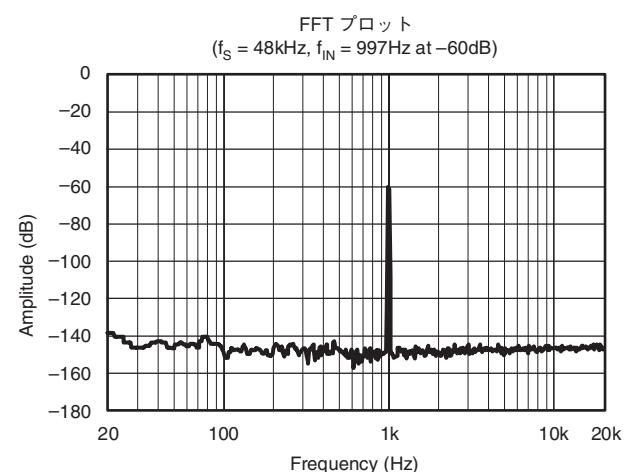
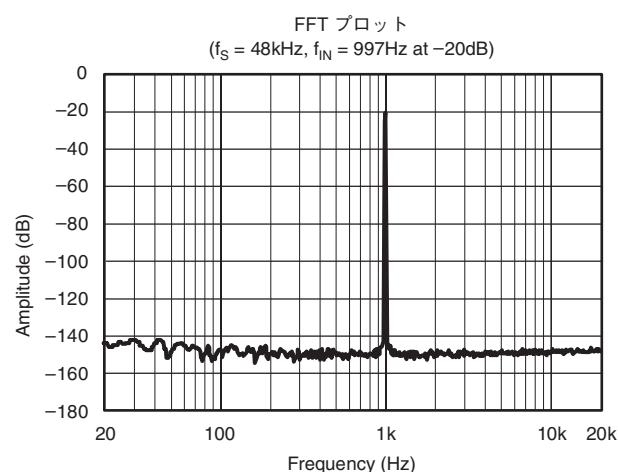
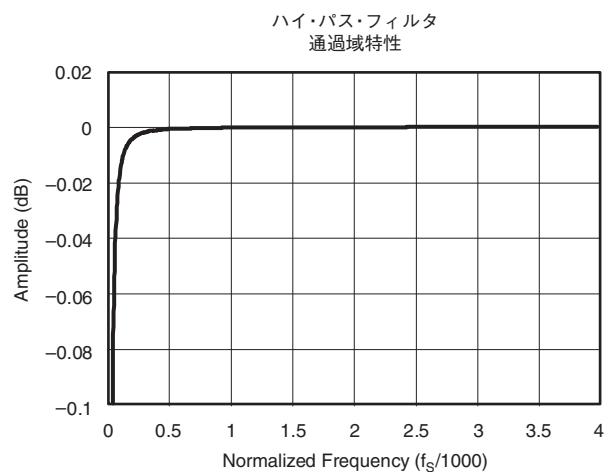
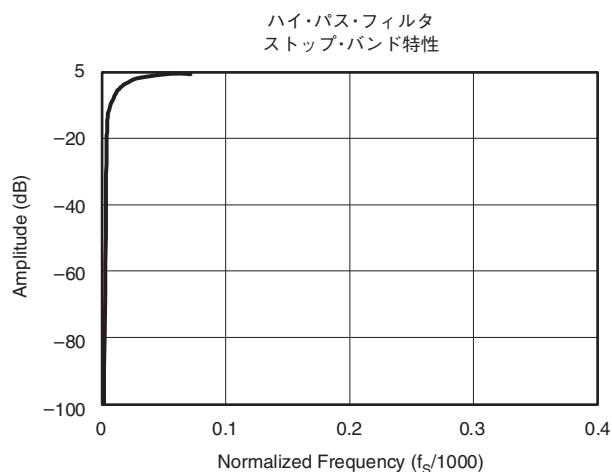
## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzです。



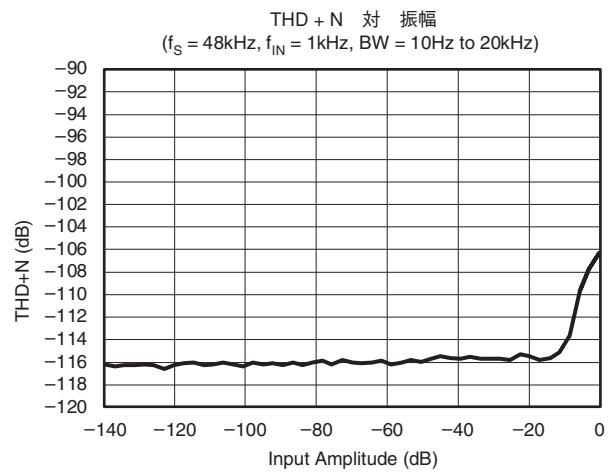
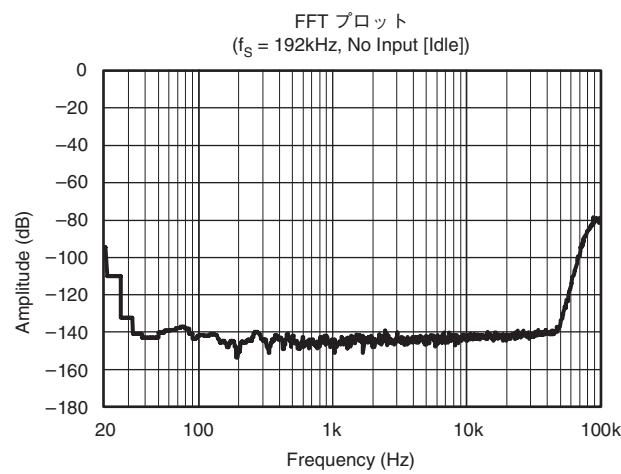
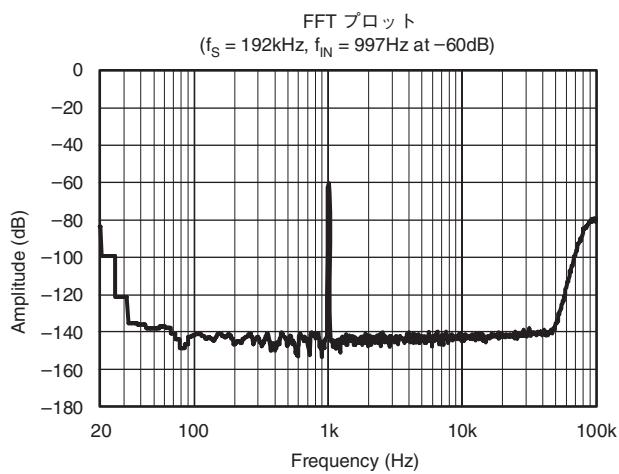
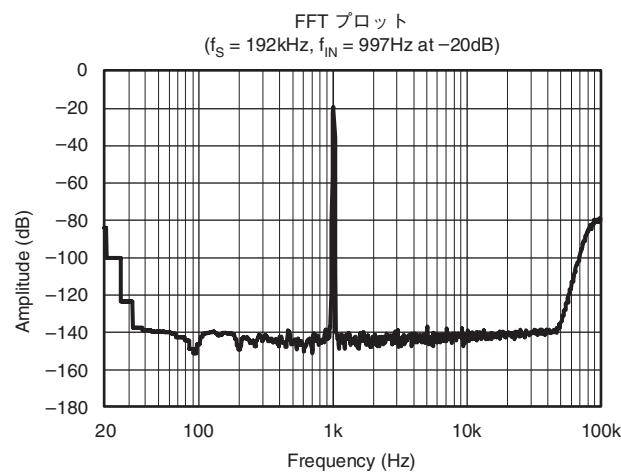
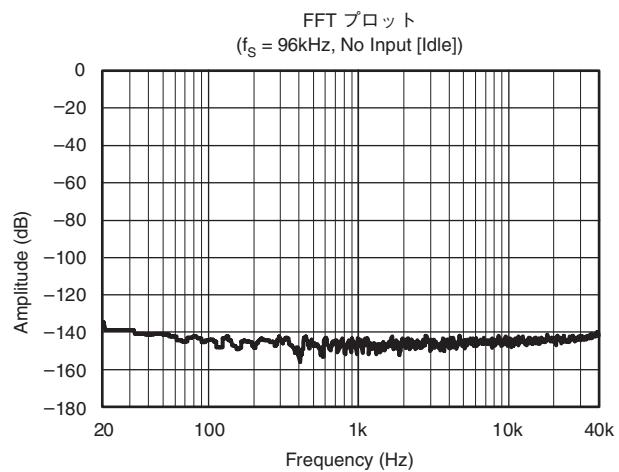
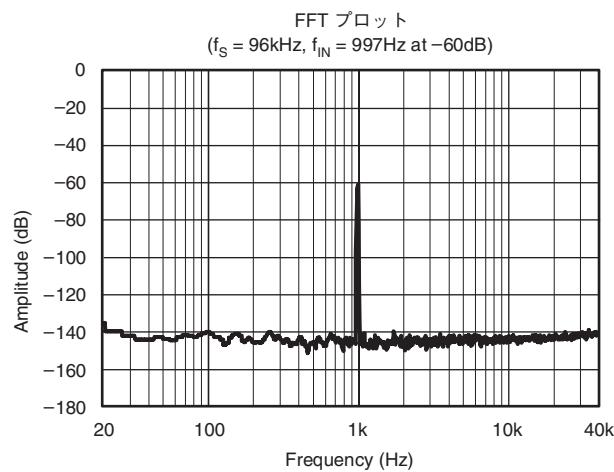
## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzです。



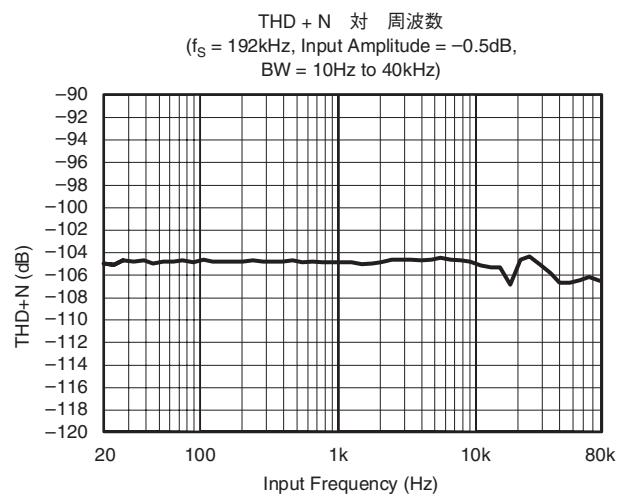
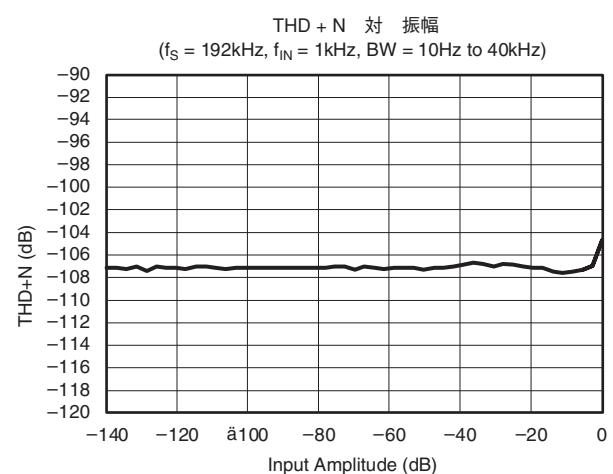
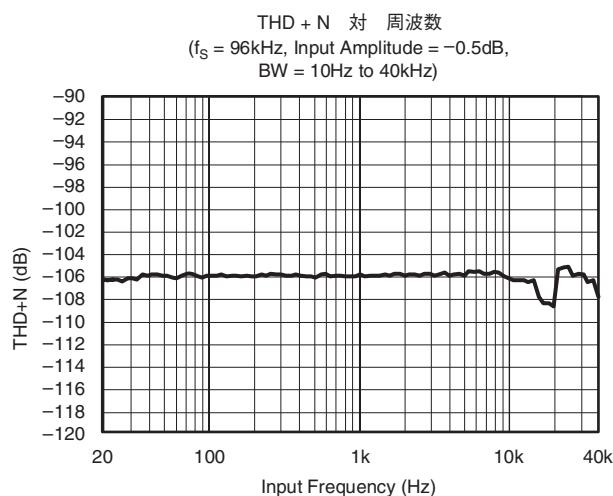
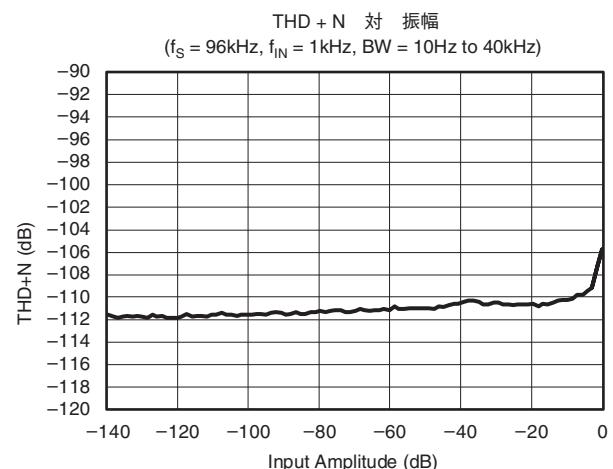
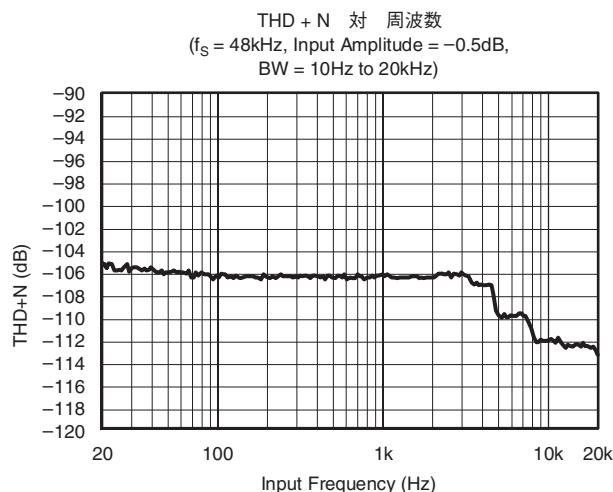
## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzです。



## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz～20kHzです。



## 製品概要

PCM4202は、プロ用、放送用のオーディオ・アプリケーション向けに設計された高性能ステレオ・オーディオADコンバータです。PCM4202は、両方のチャネルに24ビット・リニアPCMまたは1ビット・DSD(ダイレクト・ストリーム・デジタル)出力できる特長を有します。PCM出力形式では最大216kHzのサンプリング・レートをサポートし、DSD出力モードでは64倍または128倍オーバーサンプリングの1ビット・データをサポートしています。PCMとDSDの両方のデータ形式をサポートすることにより、PCM4202はオーディオの録音や音処理などさまざまなアプリケーションに理想的です。

PCM4202は、密度変調ディザー方式を採用した1ビット・デルタ-シグマ変調回路を備え、ダイナミック特性を向上させています。変調回路に対して差動電圧入力を用いることで、優れた

同相除去を実現します。変調回路には内蔵電圧リファレンスが用意され、外部入力回路用のDC同相モード・バイアス電圧出力も生成できます。24ビットPCMデータ出力に対してはリニア・フェーズ・デジタル・デシメーション・フィルタが搭載され、すべてのサンプリング・モードでストップ・バンド減衰量は最小で-100dBです。

PCM出力モードでは、各チャネルにクリッピング・フラグ出力、およびDC除去のためのデジタル・ハイパス・フィルタを備えています。PCM4202は、サンプリング・モードおよびオーディオ・データ形式の選択、ハイパス・フィルタのイネーブル/ディセーブル、およびリセット/パワーダウン動作を専用の入力ピンで構成できます。

デバイスのアナログ部は+5V電源であり、デジタル回路は+3.3V電源です。図1に、PCM4202の機能ブロック図を示します。

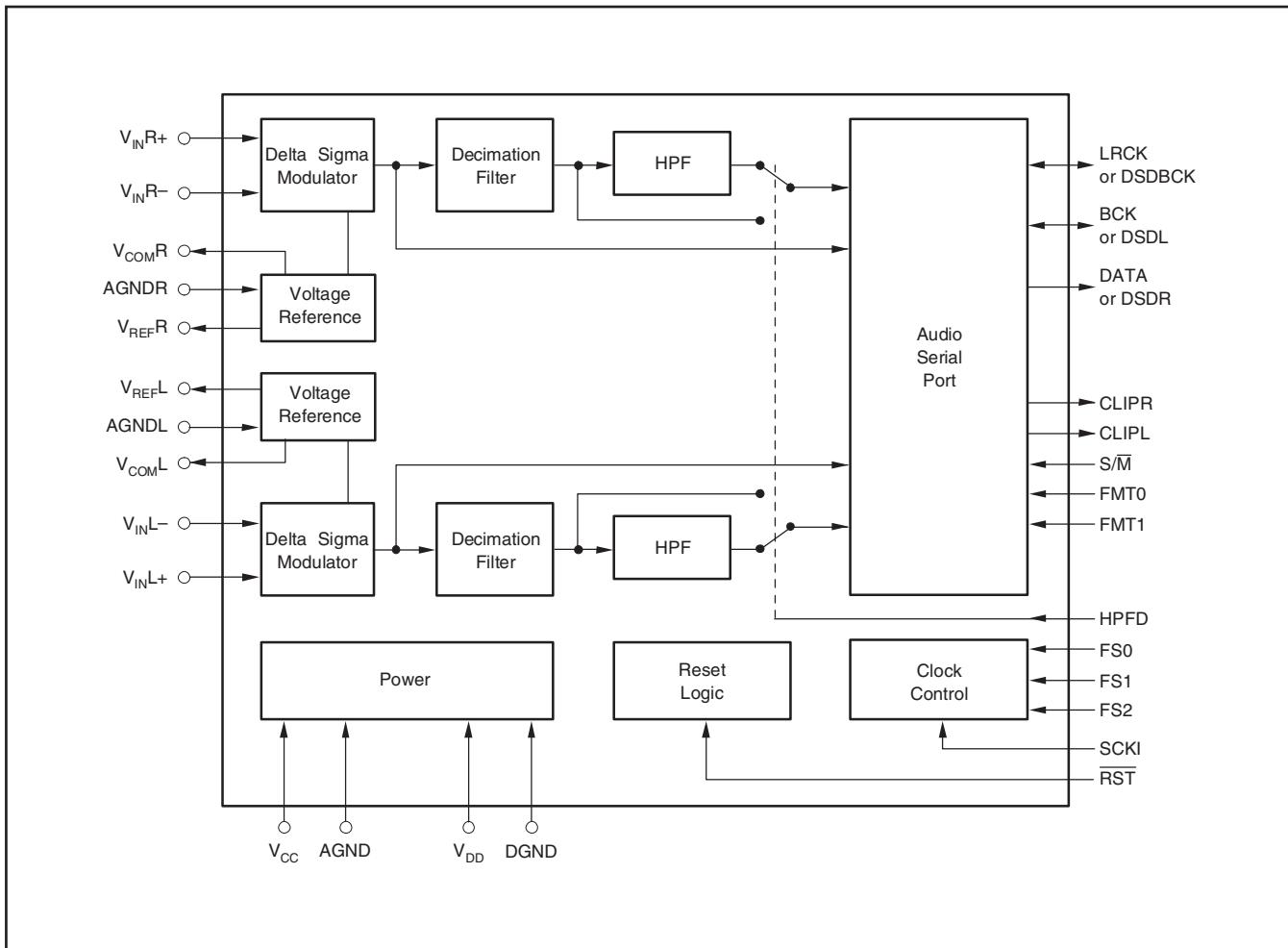


図1. PCM4202の機能ブロック図

## アナログ入力

PCM4202には2チャネルのADコンバータがあり、各チャネルにそれぞれ差動電圧入力端子のペアがあります。 $V_{INL+}$ (ピン4)および $V_{INL-}$ (ピン5)入力は左チャネル入力に対応し、 $V_{INR+}$ (ピン25)および $V_{INR-}$ (ピン24)は右チャネル入力に対応します。各入力の平均入力インピーダンスは3kΩです。

各アナログ入力ペアには、約6.0V<sub>PP</sub>の差動フルスケール入力電圧を印加でき、これは2.12VRMSまたは+8.75dBuの入力スイングに対応します。アナログ入力スイングは、アナログGNDレベル以下、または $V_{CC}$ 電源電圧より300mV以上高くすることはできません。入力バッファ回路の例については、このデータシートの「アプリケーション情報」を参照してください。

## 電圧リファレンスおよび同相モード・バイアス電圧出力

PCM4202には、左右のチャネルに1つずつ、計2つの電圧リファレンスが内蔵されています。 $V_{REFL}$ (ピン1)および $V_{REFR}$ (ピン28)出力は、それぞれ左チャネルと右チャネルの十側リファレンス出力に対応しています。デカップリング・コンデンサは、これらの各端子とリファレンスGND間に接続します。AGNDL(ピン2)は $V_{REFL}$ 出力に対応し、AGNDR(ピン27)は $V_{REFR}$ 出力に対応します。デカップリングのために、最低33μFの低ESRタンタル・チップ・コンデンサと、並列に0.1μF以上のX7Rセラミック・チップ・コンデンサを接続することを推奨します。 $V_{REFL}$ および $V_{REFR}$ 出力は、バッファ出力では無い為、外部回路のバイアスには利用できません。次に示す様に、外部回路のバイアスには $V_{COML}$ (ピン3)および $V_{COMR}$ (ピン26)出力を使用します。

推奨するリファレンス出力端子接続については、このデータシートの「アプリケーション情報」を参照してください。

PCM4202のアナログ入力は、内部で約 $V_{CC}/2$ にバイアスされています。このバイアス電圧は、同相入力電圧と呼ばれ、左チャネルは $V_{COML}$ (ピン3)、右チャネルは $V_{COMR}$ (ピン26)にそれぞれ出力されます。これらの出力は、外部入力バッファ回路のレベル・シフト用バイアス電圧を提供します。 $V_{COML}$ および $V_{COMR}$ 出力は内部でバッファリングされていますが、出力電流は数百μAに制限されています。これらの端子はインピーダンスが1MΩ以上の外部ノードに接続するか、または電圧フォロワ回路のバッファを介して複数のノードまたは低インピーダンスノードを駆動する事を推奨します。

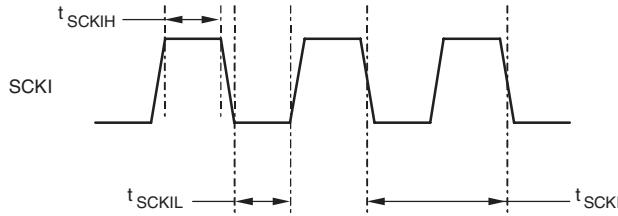
同相モード・バイアス電圧出力を利用する入力バッファ回路の例は、このデータシートの「アプリケーション情報」を参照してください。

## システム・クロック入力

PCM4202では、変調回路のオーバーサンプリング・クロックおよびデジタル・サブシステム・クロックを生成するために、外部システム・クロックが必要です。システム・クロックは、SCKI入力(ピン18)に供給されます。システム・クロック周波数は、必要なPCM出力サンプリング周波数またはDSDデータ・レート、およびサンプリング・モード選択によって異なります。表1に、一般的な出力サンプリングおよびデータ・レートに対応するシステム・クロック周波数と、対応するサンプリング・モードを示します。図2には、システム・クロックのタイミング要件を示します。

サンプリング・モード	サンプリング周波数、 $f_S$ (kHz)	システム・クロック周波数(kHz)					
		128f <sub>S</sub>	192f <sub>S</sub>	256f <sub>S</sub>	384f <sub>S</sub>	512f <sub>S</sub>	768f <sub>S</sub>
シングル・レート	32	n/a	n/a	8.192	12.288	16.384	24.576
シングル・レート	44.1	n/a	n/a	11.2896	16.9344	22.5792	33.8688
シングル・レート	48	n/a	n/a	12.288	18.432	24.576	36.864
デュアル・レート	88.2	n/a	n/a	22.5792	33.8688	n/a	n/a
デュアル・レート	96	n/a	n/a	24.576	36.864	n/a	n/a
クワッド・レート	176.4	22.5792	33.8688	n/a	n/a	n/a	n/a
クワッド・レート	192	24.576	36.864	n/a	n/a	n/a	n/a
DSD 出力	128f <sub>S</sub> Data (Single Rate)	n/a	n/a	11.2896	16.9344	22.5792	33.8688
DSD 出力	64f <sub>S</sub> Data (Dual Rate)	n/a	n/a	11.2896	16.9344	n/a	n/a

表1. 一般的な出力サンプリングおよびデータ・レートに対するシステム・クロック周波数



PARAMETER	DESCRIPTION	MIN	MAX	UNITS
$t_{SCKI}$	System Clock Period	26		ns
$t_{SCKIH}$	System Clock High Pulse Time	12		ns
$t_{SCKIL}$	System Clock Low Pulse Time	12		ns

図2. システム・クロックのタイミング要件

## サンプリング・モード

PCM4202は、3つのPCMサンプリング・モードのいずれか、または2つのDSD出力データ・レートのいずれかで動作できます。PCMサンプリング・モードは、シングル・レート、デュアル・レート、クワッド・レートの3つです。

シングル・レート・モードは、最大54kHzまでのサンプリング・レートに対して使用されます。デルタ-シグマ変調回路は、必要な出力サンプリング・レートの128倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

デュアル・レート・モードは、54kHzから108kHzまでのサンプリング・レートに対して使用されます。デルタ-シグマ変調回路は、必要な出力サンプリング・レートの64倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

クワッド・レート・モードは、108kHzから216kHzまでのサンプリング周波数に対して使用されます。デルタ-シグマ変調回路は、必要な出力サンプリング・レートの32倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

DSD出力データの場合、ユーザは $64f_S$ または $128f_S$ のオーバーサンプリング・データ・レートを選択できます。ここで、 $f_S$ は基本のサンプリング・レートで、SACD (Super Audio CD) アプリケーションの場合は44.1kHzです。 $64f_S$ のデータ・レートは、デュアル・レートPCMサンプリング・モードに相当し、基本サンプリング・レートの64倍に等しいレートでアナログ入力信号がオーバーサンプリングされます。 $128f_S$ のデータ・レートは、シングル・レートPCMサンプリング・モードに相当し、基本サンプリング・レートの128倍に等しいレートでアナログ入力信号がオーバーサンプリングされます。

表1に、一般的なシステム・クロックとサンプリング・レートの組み合わせに対して使用されるサンプリング・モードを示しています。FS0 (ピン9)、FS1 (ピン10)、およびFS2 (ピン11) 入力を使用して、PCM4202のサンプリング・モードを選択しま

す。パワーアップ・リセット初期化後の任意の時点でサンプリング・モード・ピンの状態が変化した場合、ユーザは外部強制リセットを発行してPCM4202を再初期化する必要があります。表2、表3、および表4には、PCMマスタ/スレーブ・モード動作およびDSD出力モードに対するサンプリング・モード選択を示しています。

FS2	FS1	FS0	SAMPLING MODE WITH SYSTEM CLOCK RATE
0	0	0	Single Rate with $f_{SCKI} = 768f_S$
0	0	1	Single Rate with $f_{SCKI} = 512f_S$
0	1	0	Single Rate with $f_{SCKI} = 384f_S$
0	1	1	Single Rate with $f_{SCKI} = 256f_S$
1	0	0	Dual Rate with $f_{SCKI} = 384f_S$
1	0	1	Dual Rate with $f_{SCKI} = 256f_S$
1	1	0	Quad Rate with $f_{SCKI} = 192f_S$
1	1	1	Quad Rate with $f_{SCKI} = 128f_S$

表2. PCMマスタ・モード動作に対するサンプリング・モード選択

FS2	FS1	FS0	サンプリング・モード
0	0	0	Single Rate with Clock Auto-Detection
0	0	1	Dual Rate with Clock Auto-Detection
0	1	0	Quad Rate with Clock Auto-Detection
0	1	1	Reserved
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Reserved
1	1	1	Reserved

表3. PCMスレーブ・モード動作に対するサンプリング・モード選択

<b>FS2</b>	<b>FS1</b>	<b>FS0</b>	サンプリング・モード
0	0	0	128f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 768fs
0	0	1	128f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 512fs
0	1	0	128f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 384fs
0	1	1	128f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 256fs
1	0	0	64f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 384fs
1	0	1	64f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 256fs
1	1	0	Reserved
1	1	1	Reserved

表4. DSD出力モード動作に対するサンプリング・モード選択

## オーディオ・データ形式

前述したとおり、PCM4202は24ビットのリニアPCM出力データと、1ビットのDSD出力データをサポートしています。使用可能なデータ形式は、PCM4202がスレーブ・モードとマスタ・モードのいずれに構成されているかによって異なります。S/M(ピン8)、FMT0(ピン6)、およびFMT1(ピン7)入力を使用して、スレーブ・モードまたはマスタ・モード、および対応するオーディオ・データ形式を選択します。

スレーブ・モードでは、PCMビット・クロックおよびL/Rクロック(BCKおよびLRCK)が入力ピンとして構成されます。DSDデータ形式は、スレーブ・モードではサポートされません。スレーブ・モードでは、左詰め、右詰め、Philips I<sup>2</sup>Sといった、一般的に使用されるPCMオーディオ・データ形式がサポートされています。

マスタ・モードでは、PCMビット・クロックおよびL/Rクロック(BCKおよびLRCK)が出力ピンとして構成され、システム・クロック入力(SCKI)から生成されます。または、ポート出力でDSD出力データを提供することもできます。

表5に、使用可能なデータ形式の選択を示します。図3および図4には、PCMおよびDSDのデータ形式を示します。

<b>FMT1</b>	<b>FMT0</b>	オーディオ・データ・フォーマット
0	0	24-bit Left Justified
0	1	24-bit I <sup>2</sup> S
1	0	24-bit Right Justified
1	1	1-bit DSD (Master Mode Only)

表5. オーディオ・データ形式選択

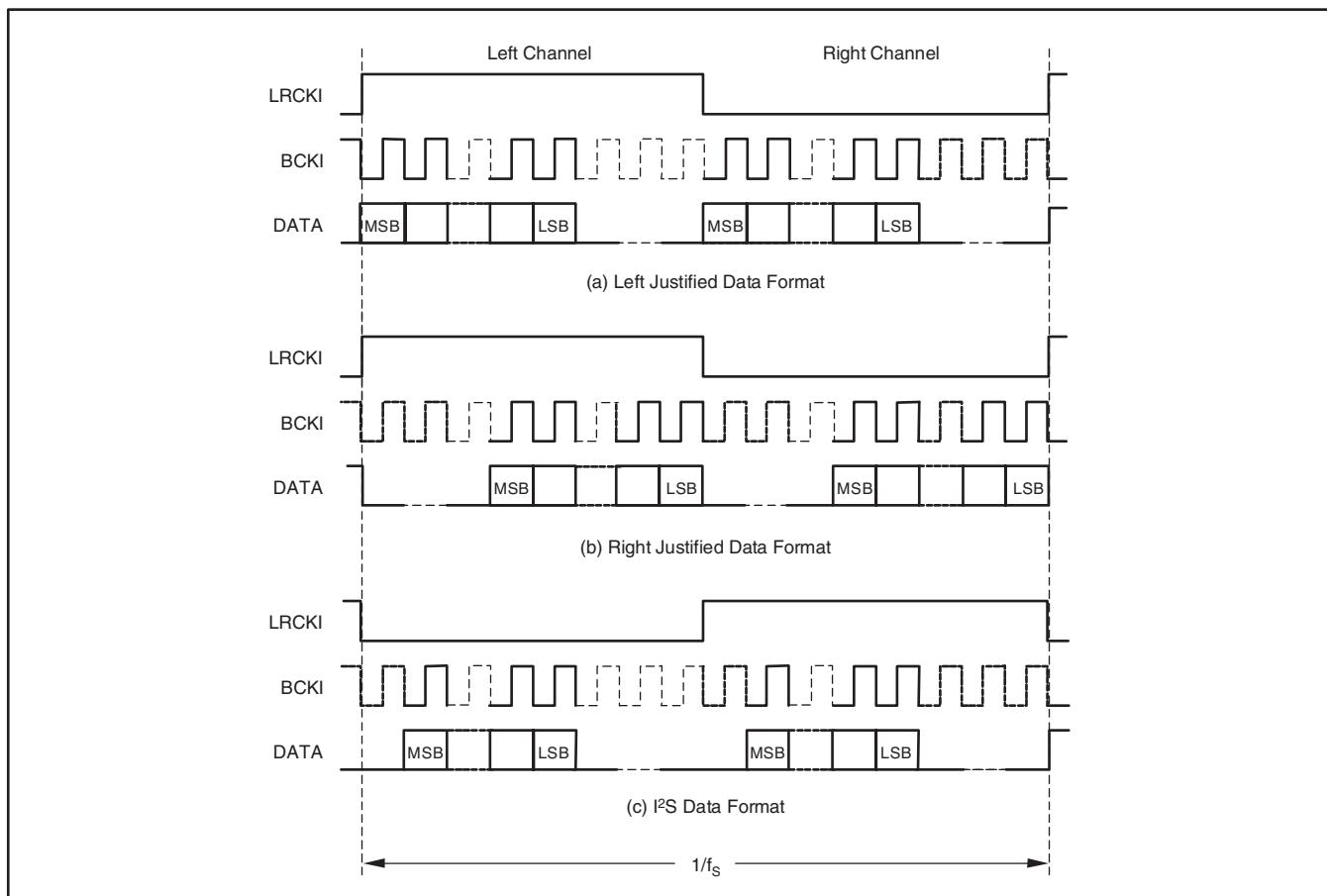


図3. PCMデータ形式：左詰め、右詰め、およびPhilips I<sup>2</sup>S

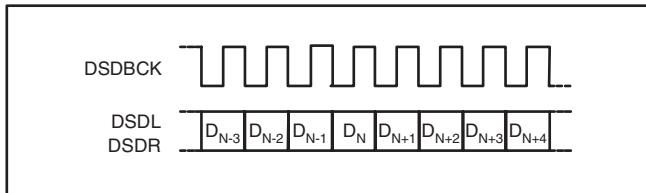


図4. DSD出力データ形式

## オーディオ・シリアル・ポートの動作

ここでは、24ビット・リニアPCMまたは1ビットDSD出力データに対して使用されるPCM4202オーディオ・シリアル・ポートの詳細について説明します。この節ではPCM出力動作について説明し、DSD出力モード動作については次の節で説明します。

PCMデータ形式の場合、シリアル・ポートは3つの信号から構成されます。BCK(ピン16)、LRCK(ピン17)、およびDATA(ピン15)です。BCK信号は、シリアル・オーディオ・データのデータ(またはビット)クロックとして機能します。LRCKは、オーディオ・シリアル・ポートのL/Rワード・クロックです。LRCKおよびBCKクロックは、同期している必要があります。DATA信号は、シリアル・オーディオ・データ出力であり、BCK信号の立ち下がりエッジでデータがクロック・アウトされます。DATAは、左右両方のチャネルのオーディオ・データを転送します。

このデータシートの「オーディオ・データ形式」の節で述べたように、オーディオ・シリアル・ポートはマスタ・モードまたはスレーブ・モードのいずれでも動作できます。マスタ・モードでは、BCKおよびLRCKクロック信号は、システム・クロック入力SCKIから作られた出力となります。BCKクロックは、シングル・レート・サンプリング・モードでは $128f_S$ 、デュアルまたはクアッド・レート・サンプリング・モードでは $64f_S$ です。LRCKクロックは、出力サンプリング・レート $f_S$ (48kHz、96kHzなど)で動作します。

スレーブ・モードでは、BCKおよびLRCK信号は入力となります。これらのクロックは、DSPシリアル・ポート、PLLクロック・シンセサイザ、水晶発振器/デバイダ回路などのマスター・タイミング・ソースより供給されます。BCKレートは一般に、シングル・レート・サンプリング・モードでは $128f_S$ に等しく、デュアルまたはクアッド・レート・サンプリング・モードでは $64f_S$ に等しくなります。他のBCKクロック・レートも使用可能ですが、潜在的なクロック位相度の問題によりPCM4202のダイナミック特性が低下するおそれがあるため、推奨しません。LRCKクロックは、出力サンプリング・レート $f_S$ で動作する必要があります。

図5に、PCM出力データ形式を使用する場合の、PCM4202とオーディオ信号プロセッサとの間の標準的なシリアル・ポート接続を示します。図6には、マスタ動作モードおよびスレーブ動作モードでのオーディオ・シリアル・ポートのタイミングを示しています。

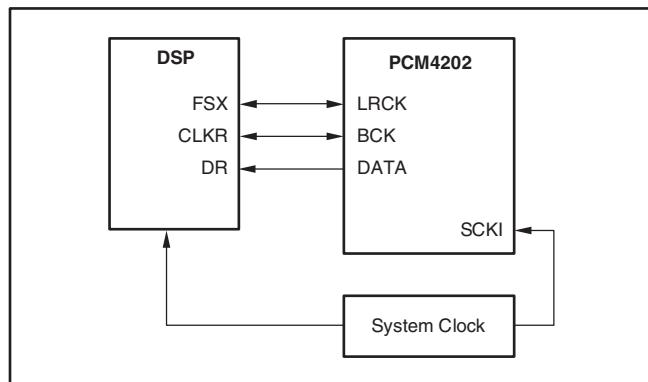


図5. 左詰め、右詰め、および I<sup>2</sup>Sデータ形式の標準的なオーディオ・シリアル・ポート接続

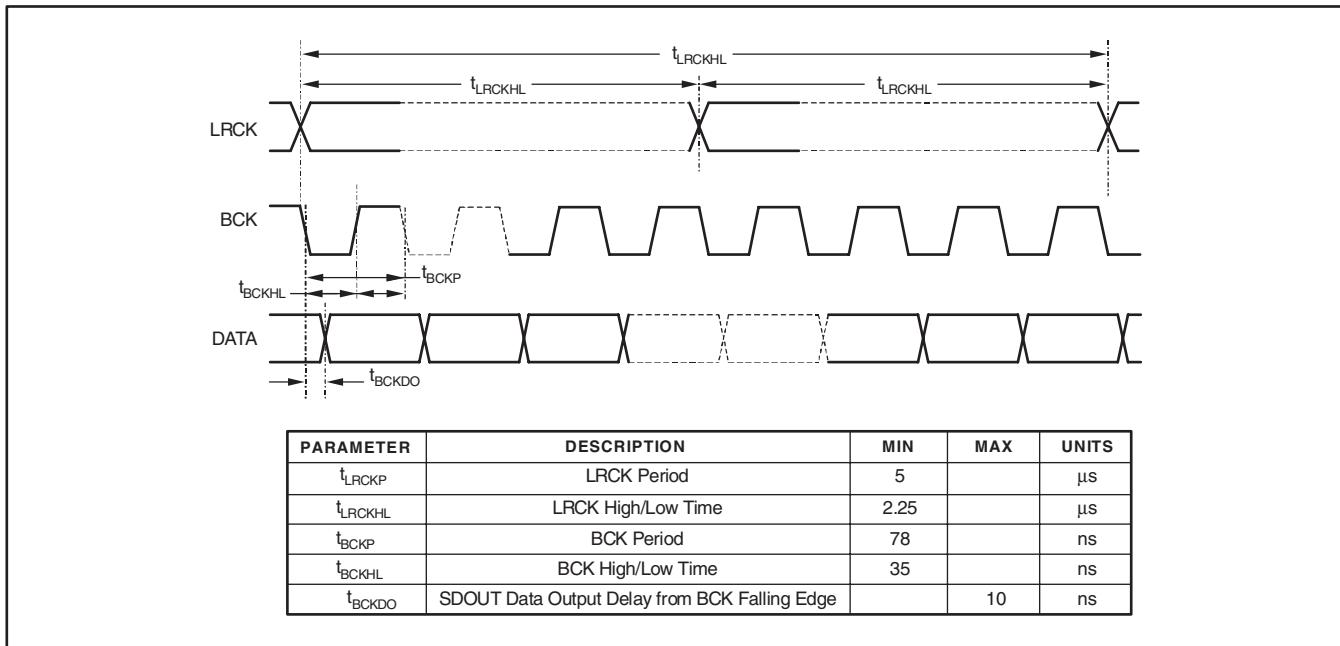


図6. マスタおよびスレーブ・モードのオーディオ・シリアル・ポート・タイミング：左詰め、右詰め、およびPhilips I<sup>2</sup>S

## DSD出力モード動作

出力ポートのDSDモード動作は、1つのDSDデータ・クロック信号DSDBCK(ピン17)と、2つの同期DSDデータ・ラインのDSDL(ピン15)およびDSDL(ピン16)で構成されます。データ・ラインは、それぞれ右チャネルと左チャネルに対応します。DSD出力レートは、このデータシートの「サンプリング・モード」の節で述べるデバイスのサンプリング・モード設定によって決まります。

DSD出力データに対しては、シリアル・ポートはマスター・モードで構成され、DSDBCKはシステム・クロック入力SCLKから生成されます。DSDBCKは、デルタ-シグマ変調回路に供給されるオーバーサンプリング・クロックに相当します。DSDデータ出力DSDLおよびDSDLは、DSDBCKに同期しています。そしてクロックおよびデータ・ラインは、データ・キャプチャ・デバイスやデータ処理デバイスに接続されます。

図7に、両方のDSD出力モードに対するDSDポート・タイミングを示します。

## ハイパス・フィルタ

デジタル化された入力信号のDC成分を除去するために、デジタル・ハイパス・フィルタが用意されています。このフィルタは、デジタル・デシメーション・フィルタの出力に配置され、PCM出力データ形式を使用する場合にのみ利用可能です。ハイパス・フィルタは、HPFD入力(ピン12)を使用して、左チャネルと右チャネルの両方に対してイネーブルまたはディスエー

ブルにできます。HPFD入力を“Low”にすると、ハイパス・フィルタがイネーブルになります。HPFD入力を“High”にすると、ハイパス・フィルタがディセーブルになります。

ハイパス・フィルタの-3dBコーナー周波数は、出力サンプリング・レートに応じて変化します。 $f_S$ を出力サンプリング・レートとして、 $f_{-3dB} = f_S/48000$ の関係になります。

## クリッピング・フラグ

PCM4202は、各チャネルに対してクリッピング・フラグ出力を備えています。CLIPL(ピン21)は左チャネル用、CLIPR(ピン20)は右チャネル用のクリッピング・フラグ出力です。クリッピング・フラグは、PCM出力データ形式を使用する場合にのみ利用可能です。

デシメーション・フィルタのデジタル出力が、対応するチャネルのフルスケール・レンジを超えた場合、直ちにクリッピング・フラグが“High”になります。クリッピング・フラグ出力は、最大で $(256 \times N)/f_S$ 秒間“High”にホールドされます。ここでNは、シングル・レート・サンプリング・モードでは128、デュアル・レート・サンプリング・モードでは256、クアッド・レート・サンプリング・モードでは512です。最初のホールド期間中にデシメーション・フィルタ出力がフルスケール・レンジを超えない場合は、ホールド期間の終了時に出力は“Low”に戻ります。

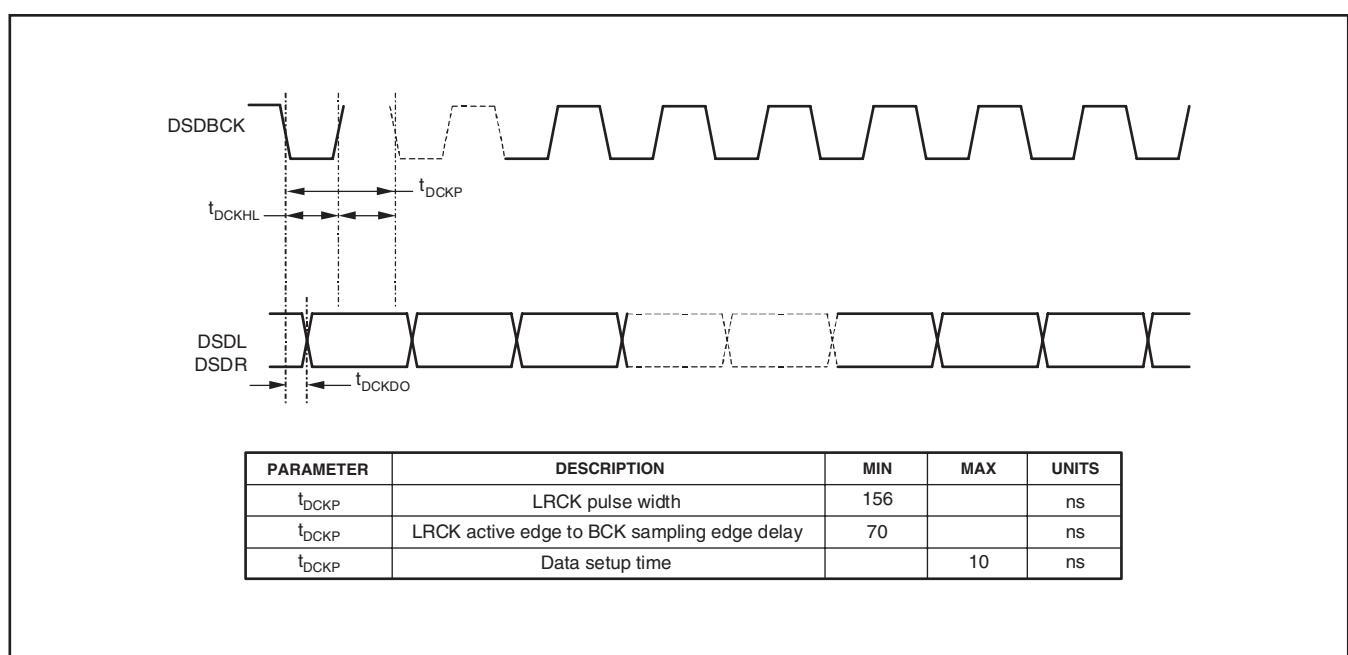


図7. DSDデータ・ポートのタイミング

## リセット動作

PCM4202には、パワーオン・リセットと外部制御リセットの2つのリセット機能があります。この節では、これら各機能の動作について説明します。

パワーアップ時には、内部リセット信号が強制的に“Low”になります。PCM4202はリセット状態になります。パワーオン・リセット回路は、 $V_{DD}$ (ピン14)および $V_{CC}$ (ピン22)電源を監視します。 $V_{DD}$ 電源が $+2.0V$ ( $\pm 400mV$ )を上回り、 $V_{CC}$ 電源が $+4.0V$ ( $\pm 400mV$ )を上回ると、内部リセット信号が“High”になります。その後、PCM4202はシステム・クロック入力(SCKI)がアクティブになるのを待ちます。システム・クロックが検出されると、初期化シーケンスが開始されます。初期化シーケンスの完了には、1024システム・クロック周期を要します。初期化シーケンスの間、ADC出力データ・ピンは“Low”に保持されます。初期化シーケンスが完了すると、PCM4202出力がインペーブルになります。図8に、パワーオン・リセット・シーケンスのタイミングを示します。

ユーザは、システム・クロック入力がアクティブなときに、 $\overline{RST}$ 入力(ピン19)を使用していつでもリセット初期化シーケンスを実行できます。 $\overline{RST}$ 入力はアクティブ“Low”であり、40ns以上の“Low”パルス幅が必要です。印加したリセット信号が“Low”から“High”に遷移することで、初期化シーケンスが開始されます。パワーオン・リセットの場合と同様に、初期化シーケンスの完了には、1024システム・クロック周期を要します。図9に、 $\overline{RST}$ 入力を使用して開始されるリセット・シーケンスを示します。

図10には、リセット動作前、リセット動作中、およびリセット動作後のPCM4202のオーディオ・データ出力の状態を示しています。

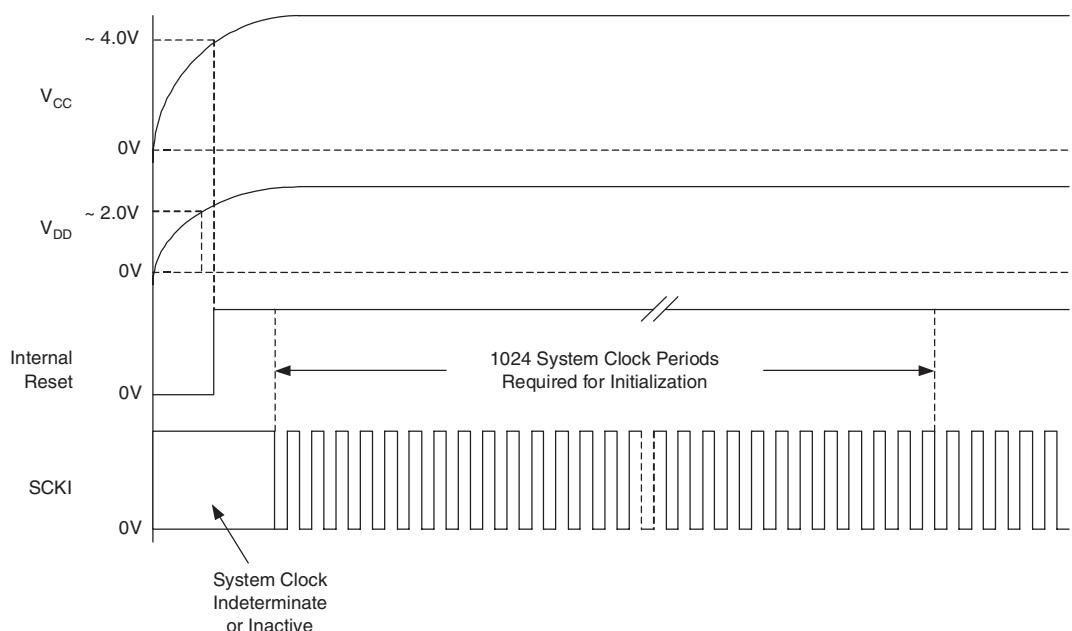


図8. パワーオン・リセット・シーケンス

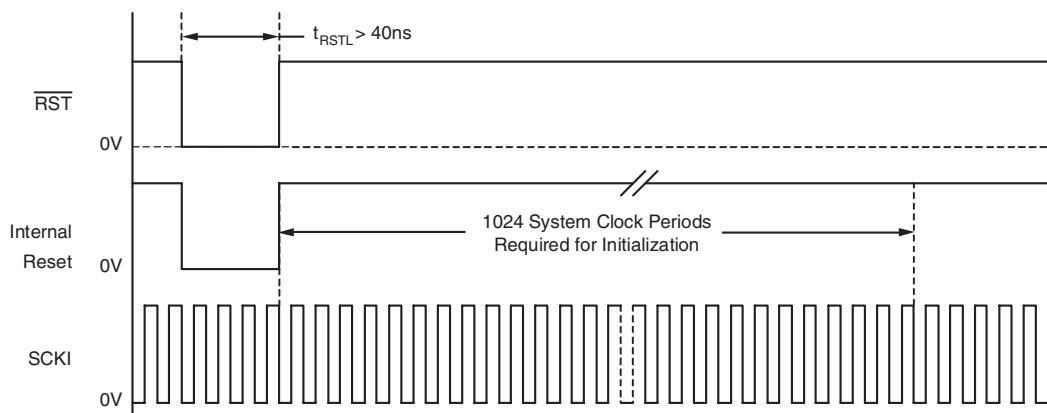


図 9. 外部リセット・シーケンス

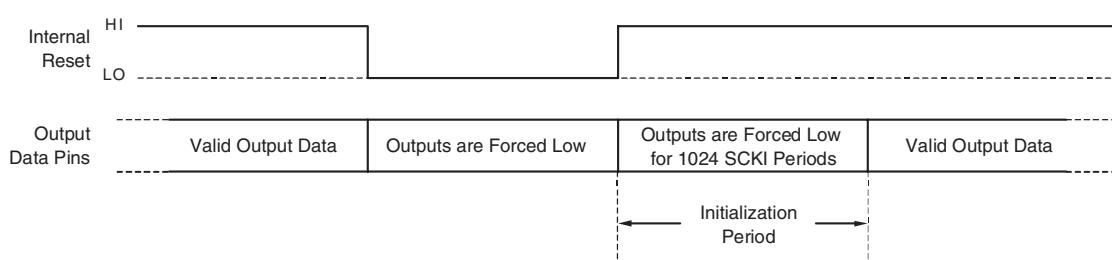


図 10. リセット動作におけるADCのデジタル出力状態

## パワーダウン動作

PCM4202は、 $\overline{\text{RST}}$ 入力(ピン19)を65,536システム・クロック・サイクル以上“Low”に保つことで、パワーダウン状態に設定できます。パワーダウン・モードでは、すべての内部クロックが停止し、出力データ・ピンは強制的に“Low”になります。またシステム・クロックの入力を停止して消費電力を削減することができます。パワーダウン・モードを解除する場合は、まずシステム・クロックおよびオーディオ・クロックを再び入力して、クロックがアクティブになってから $\overline{\text{RST}}$ 入力を“High”にするとリセット・イニシャライズ・シーケンスが開始されます。図11に、パワーダウン状態に入る前、パワーダウン状態中、およびパワーダウン状態終了後の、出力データ・ピンの状態を示します。

## アプリケーション情報

図12に、PCM4202の接続回路例を示します。電源および基準電圧のバイパス用コンデンサには、推奨値を示しています。バイパス・コンデンサは、PCM4202の電源およびリファレンス出力端子にできるだけ近づけて配置してください。サイズの小さい $0.1\mu\text{F}$ のコンデンサは基板の部品面(上面)に配置できますが、大きい $33\mu\text{F}$ コンデンサは基板の半田面(下面)に配置します。

1つのグランド・プレーンをアナログおよびデジタルのグランド接続に利用しています。このアプローチにより、アナログ・グランド・ピンとデジタル・グランド・ピンの間を低インピーダンスで接続できます。 $+5\text{V}$ アナログ電源と $+3.3\text{V}$ デジタル電源の接続は、別々の電源から供給されています。

図13に、平衡差動入力信号用に設計された入力バッファ回路の例を示します。この回路は、PCM4202EVM評価ボードで利用されています。バッファの出力に示されている $2.7\text{nF}$ と $100\text{pF}$ のコンデンサは、PCM4202のアナログ入力ピンにできるだけ近づけて配置してください。図13に示されるバッファ回路は、単にバッファ回路の(-)入力端子を接地することにより、シングルエンド入力を差動入力の変換回路として機能させることができます。

OPA1632の $\text{V}_{\text{COMIN}}$ ピンの入力インピーダンスは比較的低く、PCM4202の $\text{V}_{\text{COML}}$ または $\text{V}_{\text{COMR}}$ から出力電流を引き込みます。これらの出力をバッファリングするために電圧フォロワ回路が必要で、図14に示す回路構成で実現できます。PCM4202EVM評価ボードでは、バッファとしてOPA227を利用しています。ただし、同等の性能を持つオペアンプで代用することもできます。

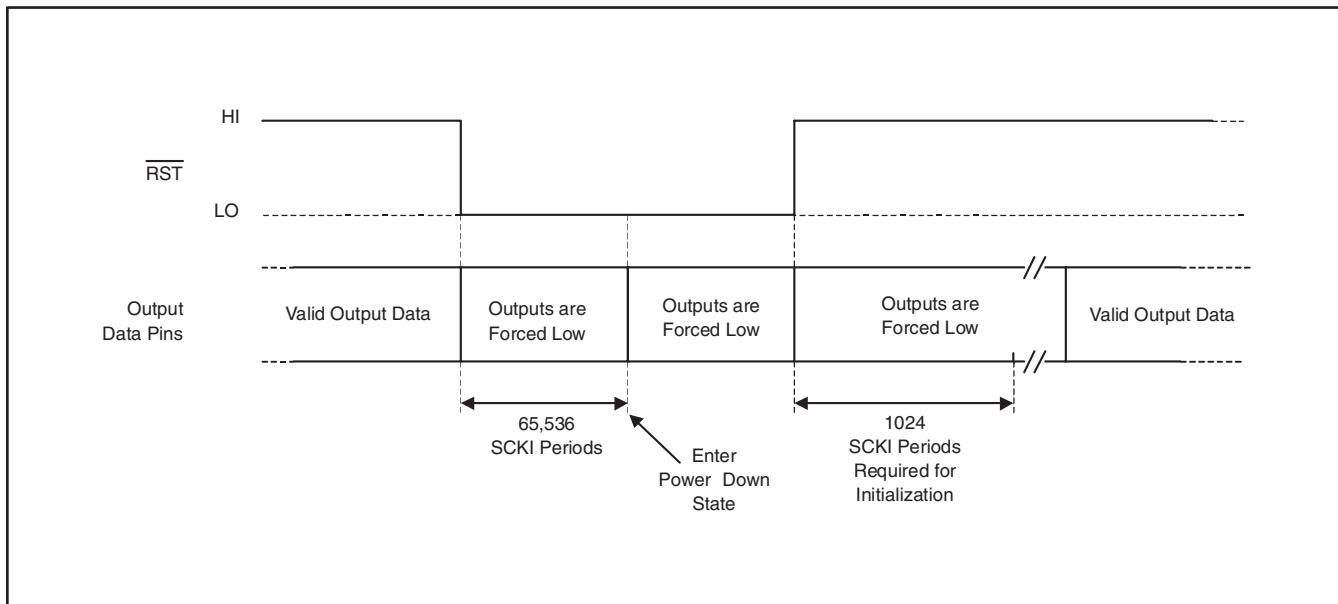


図11. パワーダウン動作におけるADCのデジタル出力状態

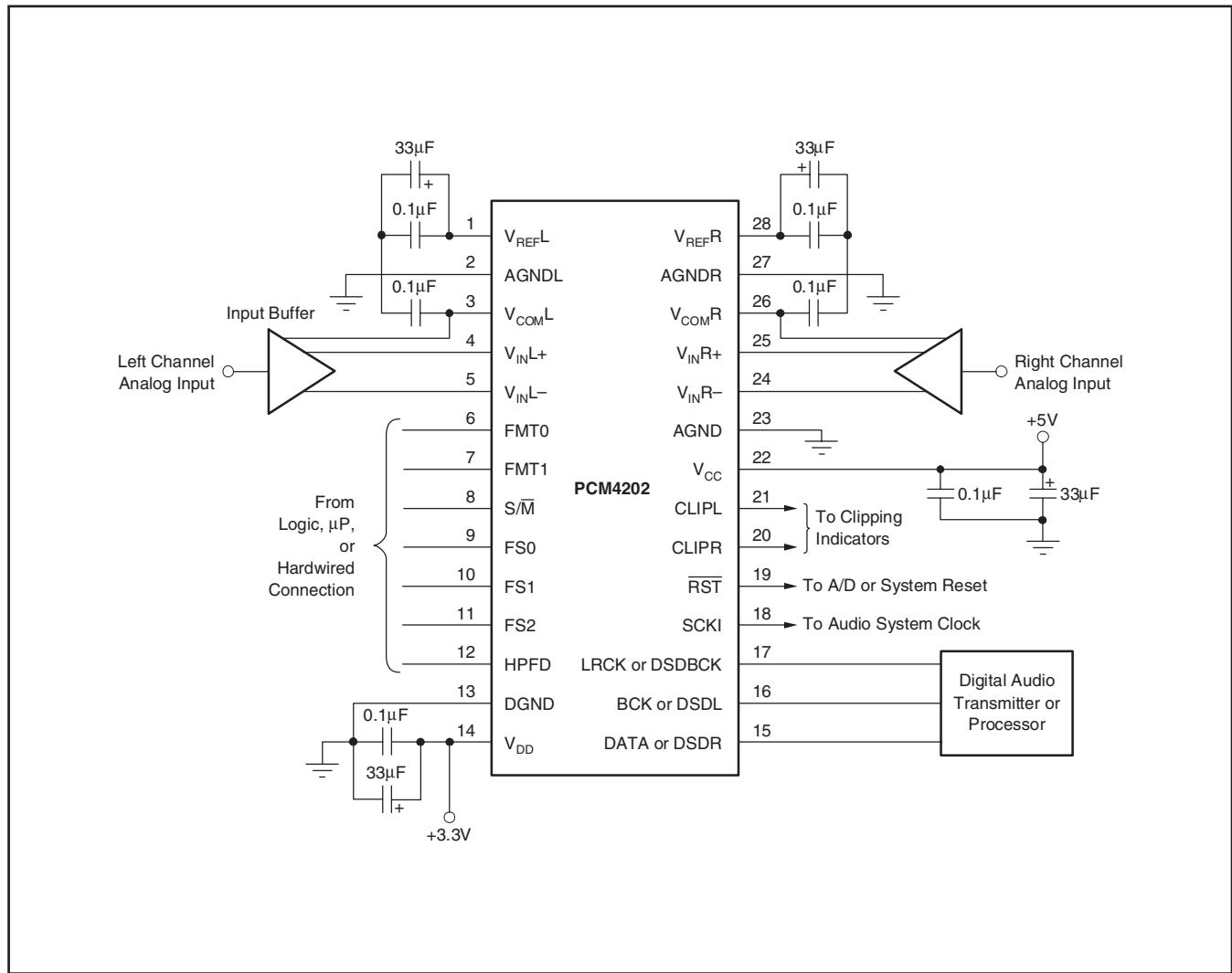


図 12. 接続回路例

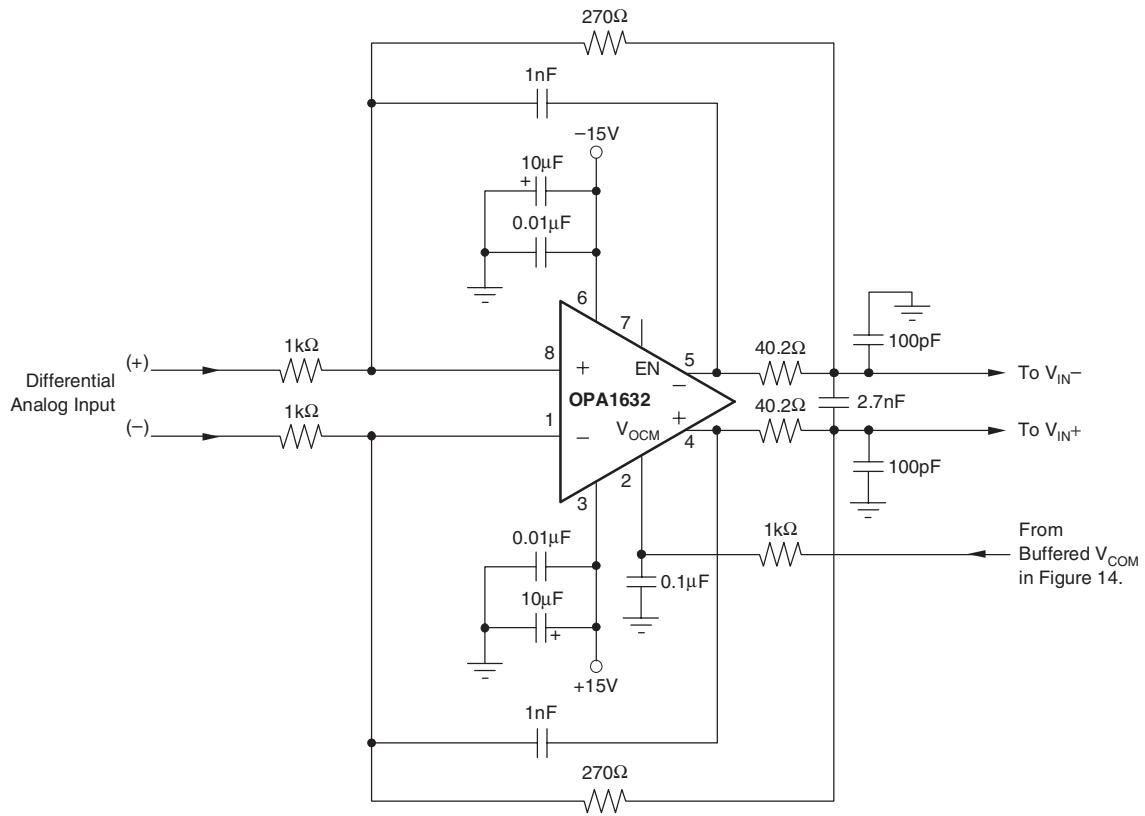


図 13. 入力バッファ回路例

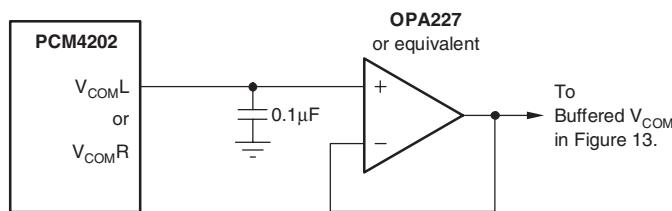


図 14. V<sub>COM</sub>LおよびV<sub>COM</sub>Rのバッファ回路例

## PCM1804との互換性

PCM4202とPCM1804はピンおよび機能についてコンパチブルですが、設計者が注意すべき違いもいくつかあります。ここでは、それらの違いについて示します。

- PCM4202のフルスケール入力は差動6.0VPPですが、PCM1804では5.0VPPです。これは、PCM4202の内部基準電圧が+3.0Vであるのに対して、PCM1804の内部基準電圧は+2.5Vであるためです。
- PCM1804には、+5Vトレラントのデジタル入力があります。PCM4202では、デジタル入力が+3.3Vロジックにインタフェースするよう設計されているため、+5Vトレラントのデジタル入力ではありません。
- PCM4202のリセット・ピン（RST）には、内部にプルアップ抵抗があります。PCM1804では、内部にプルダウン抵抗があります

- シングル・レート・サンプリングを選択してマスタ・モードで動作する場合、PCM1804のオーディオ・シリアル・ポート・ビット・クロック（BCK）は64fsですが、PCM4202のBCKレートは128fsです。
- PCM4202とPCM1804では以下のピンの名前が異なりますが、これらは同じ機能を持っています。

端子番号	PCM4202 端子名	PCM1804 端子名
9	FS0	OSR0
10	FS1	OSR1
11	FS2	OSR2
12	HPFD	BYPAS
20	CLIPR	OVFR
21	CLIPL	OVFL

## パッケージ情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins Qty	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
PCM4202DB	ACTIVE	SSOP	DB	28	48	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBG4	ACTIVE	SSOP	DB	28	48	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBR	ACTIVE	SSOP	DB	28	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBRG4	ACTIVE	SSOP	DB	28	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBT	ACTIVE	SSOP	DB	28	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBTG4	ACTIVE	SSOP	DB	28	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE : 製品デバイスが新規設計用に推奨されています。

LIFEBUY : TIによりデバイスの生産中止予定が発表され、ライフトайム購入期間が有効です。

NRND : 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW : デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE : TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

TBD : Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS) : TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt) : この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS)と考えられます。

Green (RoHS & no Sb/Br) : TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

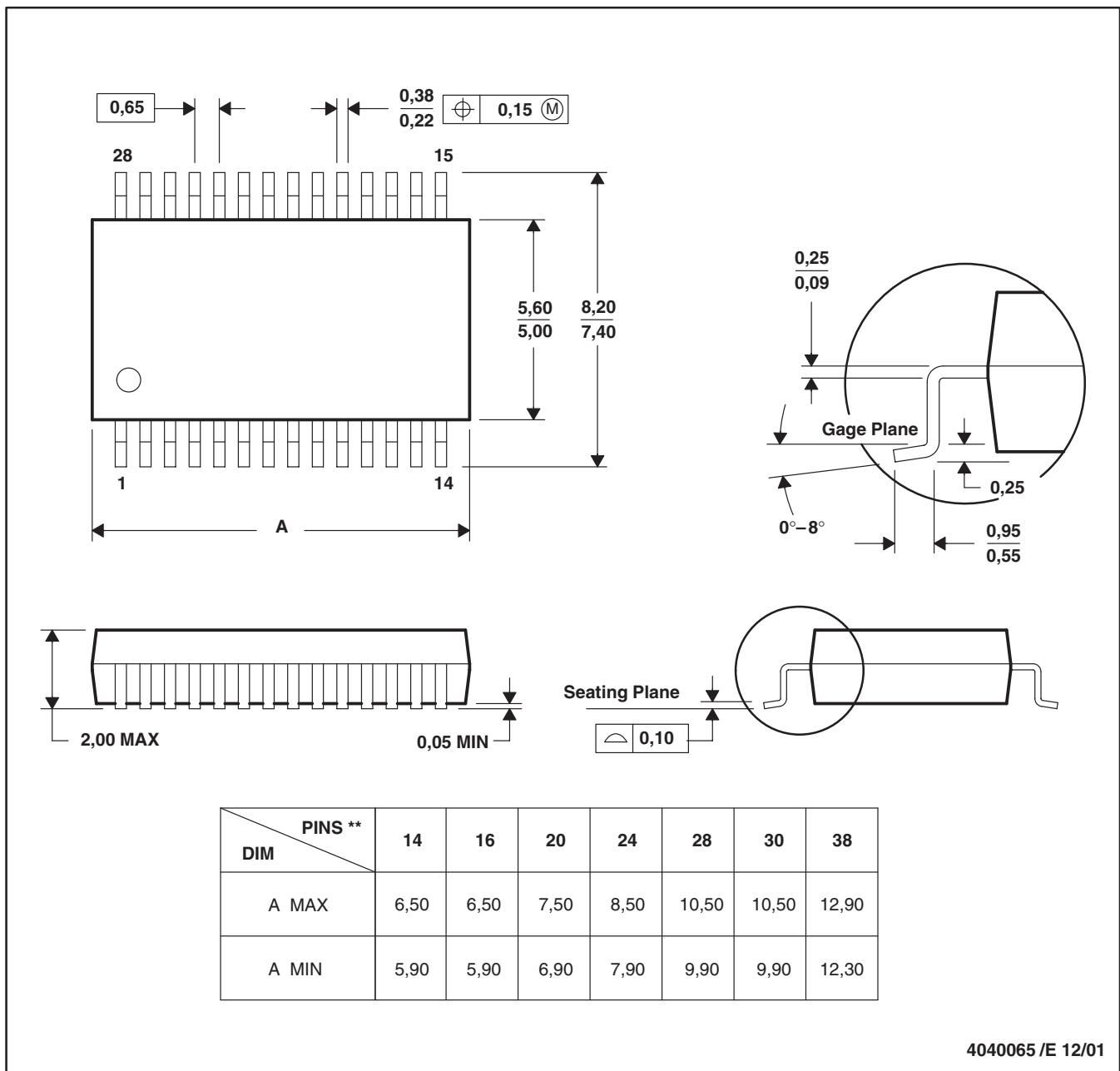
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

# メカニカル・データ

DB (R-PDSO-G\*\*)

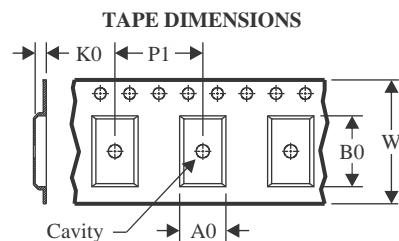
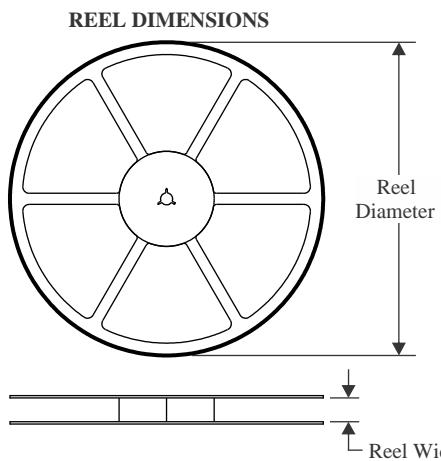
28 PINS SHOWN

PLASTIC SMALL-OUTLINE

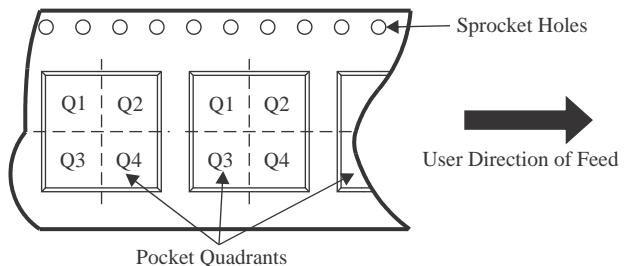


- NOTES:
- All linear dimensions are in millimeters.
  - This drawing is subject to change without notice.
  - Body dimensions do not include mold flash or protrusion not to exceed 0,15.
  - Falls within JEDEC MO-150

(SBAS290B)

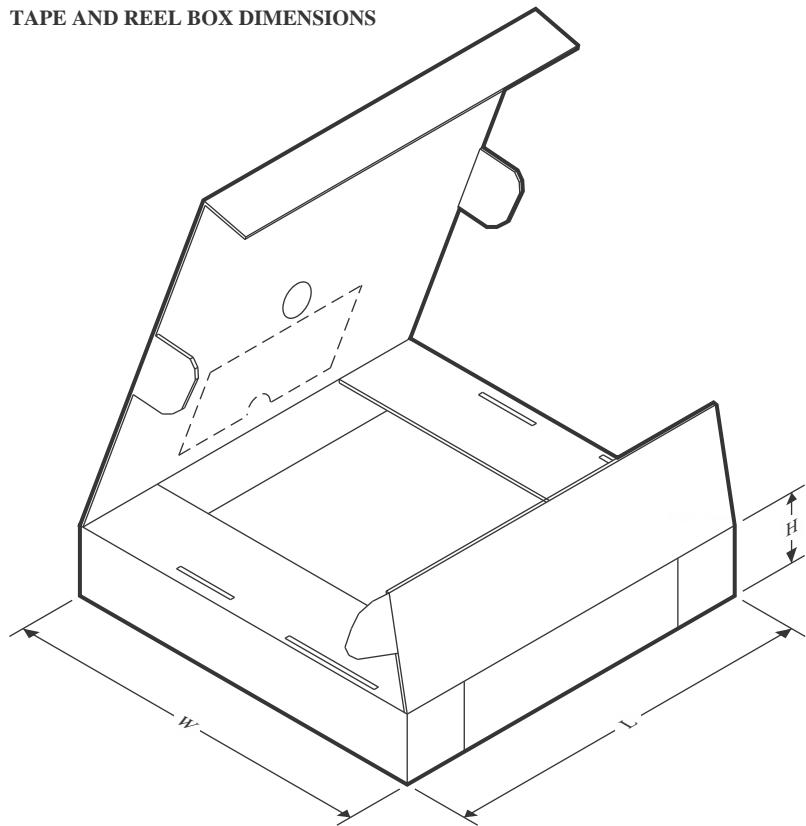
**TAPE AND REEL INFORMATION**

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

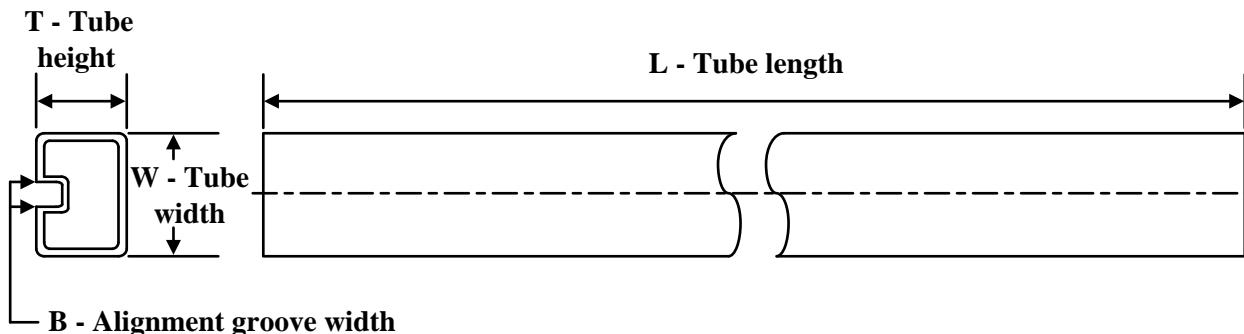
\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PCM4202DBR	SSOP	DB	28	1000	330.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1
PCM4202DBR1G4	SSOP	DB	28	1000	330.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1
PCM4202DBT	SSOP	DB	28	250	180.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PCM4202DBR	SSOP	DB	28	1000	353.0	353.0	32.0
PCM4202DBR1G4	SSOP	DB	28	1000	353.0	353.0	32.0
PCM4202DBT	SSOP	DB	28	250	213.0	191.0	35.0

**TUBE**


\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T ( $\mu$ m)	B (mm)
PCM4202DB	DB	SSOP	28	50	530	10.5	4000	4.1
PCM4202DB.B	DB	SSOP	28	50	530	10.5	4000	4.1

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1)お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](http://ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2025, Texas Instruments Incorporated