

## 高スルーレート、単電源オペアンプ

### 1 特長

- 広ゲイン帯域幅積: 4.5MHz
- 0.1%までの高速セッティングタイム、 $2\mu\text{s}$
- 幅広い単一電源動作範囲: 4V ~ 36V
- グランドを含む広い入力同相範囲 ( $V_{CC-}$ )
- 出力短絡保護

### 2 説明

TL3472 オペアンプには、優れた設計コンセプトによる高品質、低コストの製造が採用されています。このデバイスは、4.5MHz のゲイン帯域幅積と高速なセッティングタイムを実現しています。TL3472 は分割電源で動作できますが、同相モード入力電圧範囲にグランド電位 ( $V_{CC-}$ ) が含まれるため、単一電源動作に特に適しています。このデバイスは、高い入力抵抗、低い入力オフセット電圧、高いゲインを示します。この低コストアンプは、MC33072 および MC34072 オペアンプの代替品です。

#### パッケージ情報

部品番号 (1)	パッケージ (1)	パッケージサイズ
TL3472	D (SOIC、8)	4.9mm × 3.9mm
	P (PDIP、8)	9.5 mm × 6.35mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール（機械翻訳）を使用していることがあり、TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

English Data Sheet: [SLOS200](#)

## 目次

1 特長.....	1	5 デバイスおよびドキュメントのサポート.....	7
2 説明.....	1	5.1 ドキュメントの更新通知を受け取る方法.....	7
3 ピン構成および機能.....	3	5.2 サポート・リソース.....	7
4 仕様.....	4	5.3 商標.....	7
4.1 絶対最大定格.....	4	5.4 静電気放電に関する注意事項.....	7
4.2 推奨動作条件.....	4	5.5 用語集.....	7
4.3 電気的特性.....	5	6 改訂履歴.....	7
4.4 動作特性.....	6	7 メカニカル、パッケージ、および注文情報.....	8

### 3 ピン構成および機能

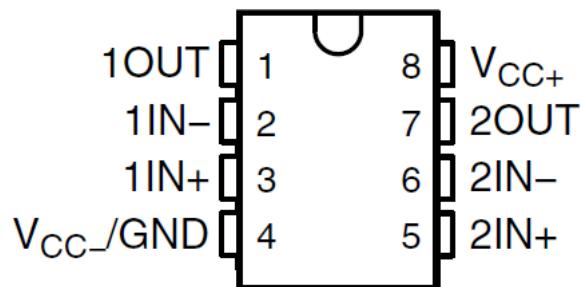


図 3-1. D または P パッケージ  
上面図

表 3-1. ピンの機能 : TL3472

ピン		タイプ	説明
名称	番号		
1OUT	1	O	出力 1
1IN-	2	I	反転入力
1IN+	3	I	非反転入力
GND	4	—	グランド
2IN+	5	I	非反転入力
2IN-	6	I	反転入力
2OUT	7	O	出力 2
VCC+	8	—	入力電圧

## 4 仕様

### 4.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

パラメータ		テスト条件	最小値	最大値	単位
電源電圧 <sup>(2)</sup>	V <sub>CC+</sub>			18	V
	V <sub>CC-</sub>			-18	
V <sub>ID</sub>	差動入力電圧 <sup>(3)</sup>		-36	36	V
V <sub>I</sub>	入力電圧	任意の入力	V <sub>CC-</sub>	V <sub>CC+</sub>	V
I <sub>I</sub>	入力電流	各入力	-1	1	mA
I <sub>O</sub>	出力電流		-80	80	mA
	V <sub>CC+</sub> への総電流			80	mA
	V <sub>CC-</sub> からの合計電流			80	mA
	25°C 以下の短絡電流の時間 <sup>(4)</sup>			制限なし	
θ <sub>JA</sub>	パッケージの熱インピーダンス <sup>(5) (6)</sup>	D パッケージ		130.7	°C/W
		P パッケージ		85	
T <sub>J</sub>	動作時の仮想接合部温度			150	°C
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間			260	°C
T <sub>stg</sub>	保存温度		-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、このデータシートのセクション 4.2 に示された値と等しい、またはそれを超える条件で本デバイスが正常に動作することを暗に示すものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を及ぼす場合があります。
- (2) 差動電圧を除くすべての電圧値は、V<sub>CC+</sub> と V<sub>CC-</sub> の中点を基準にしています。
- (3) 差動電圧は、反転入力に対して非反転入力のものです。入力が V<sub>CC-</sub> - 0.3V を下回ると、過剰な入力電流が流れる可能性があります。
- (4) 出力はいずれかの電源に短絡することができます。消費電力定格を超えないように、温度および電源電圧を制限する必要があります。
- (5) 最大消費電力は T<sub>J(max)</sub>、θ<sub>JA</sub>、T<sub>A</sub> の関数となります。最大許容消費電力と、許容される周囲温度との関係式は、P<sub>D</sub> = (T<sub>J(max)</sub> - T<sub>A</sub>) / θ<sub>JA</sub> です。
- (6) パッケージの熱インピーダンスは、JESD 51-7 に従って計算しています。

### 4.2 推奨動作条件

パラメータ		最小値	最大値	単位
V <sub>CC±</sub>	電源電圧	4	36	V
V <sub>IC</sub>	同相入力電圧	V <sub>CC</sub> = 5V	0	2.8
		V <sub>CC±</sub> = ±15V	-15	12.8
T <sub>A</sub>	外気温度での動作時	TL3472C	0	70
		TL3472I	-40	105

### 4.3 電気的特性

指定された自由空気温度で、 $V_{CC\pm} = \pm 15V$  (特に記述のない限り)

パラメータ		テスト条件		$T_A$	最小値	標準値 <sup>(1)</sup>	最大値	単位
$V_{IO}$	入力オフセット電圧	$V_{IC} = 0$ , $V_O = 0$ , $R_S = 50\Omega$	$V_{CC} = 5V$	25°C	1.5	10		mV
			$V_{CC} = \pm 15V$	25°C	1.0	10		
			フルレンジ <sup>(2)</sup>			12		
$a_{VIO}$	入力オフセット電圧の温度係数	$V_{CC} = \pm 15V$	フルレンジ <sup>(2)</sup>		10			$\mu V/^{\circ}C$
			25°C	0.01	75			nA
$I_{IO}$	入力オフセット電流	$V_{CC} = \pm 15V$	フルレンジ <sup>(2)</sup>			300		
			25°C	0.01	500			nA
$I_{IB}$	入力バイアス電流	$V_{CC} = \pm 15V$	フルレンジ <sup>(2)</sup>			700		
			25°C	-15	から	12.8		V
$V_{ICR}$	同相入力電圧範囲	$R_S = 50\Omega$	フルレンジ <sup>(2)</sup>	-15	から	12.8		
			フルレンジ <sup>(2)</sup>	フルレンジ <sup>(2)</sup>	から	12.8		
$V_{OH}$	High レベル出力電圧	$V_{CC+} = 5V$	$V_{CC-} = 0$	$R_L = 2k\Omega$	25°C	3.7	4.8	V
		$R_L = 10k\Omega$			25°C	13.6	14.8	
		$R_L = 2k\Omega$		フルレンジ <sup>(2)</sup>		13.4		
$V_{OL}$	Low レベル出力電圧	$V_{CC+} = 5V$	$V_{CC-} = 0$	$R_L = 2k\Omega$	25°C	0.005	0.3	V
		$R_L = 10k\Omega$			25°C	-14.8	-14.3	
		$R_L = 2k\Omega$		フルレンジ <sup>(2)</sup>		-13.5		
$A_{VD}$	大信号差動電圧増幅	$V_O = \pm 10V$	$R_L = 2k\Omega$	25°C	25	100		V/mV
				フルレンジ <sup>(2)</sup>	20			
$I_{OS}$	短絡出力電流	出典: $V_{ID} = 1V$ 、	$V_O = 0$	25°C	-10	-75		mA
		シンク: $V_{ID} = -1V$ 、	$V_O = 0$		20	75		
CMRR	同相除去比	$V_{IC} = V_{ICR}(\min)$ 、	$R_S = 50\Omega$	25°C	65	97		dB
$k_{SVR}$	電源除去比 ( $\Delta V_{CC\pm}/\Delta V_{IO}$ )	$V_{CC\pm} = \pm 13.5V \sim \pm 16.5V$ 、	$R_S = 100\Omega$	25°C	70	97		dB
$I_{CC}$	電源電流 (チャネルあたり)	$V_O = 0$	無負荷	25°C	0.56	4.5		mA
				フルレンジ <sup>(2)</sup>		5.5		
		$V_{CC+} = 5V$ 、 $V_O = 2.5V$ 、 $V_{CC-} = 0$ 、無負荷		25°C		4.5		

(1) 標準値はすべて、 $T_A = 25^{\circ}C$ における値です。

(2) フルレンジは、TL3472C デバイスでは  $0^{\circ}C \sim 70^{\circ}C$ 、TL3472I デバイスでは  $-40^{\circ}C \sim 105^{\circ}C$  です。

## 4.4 動作特性

差動入力抵抗

$V_{CC\pm} = \pm 15V$ ,  $T_A = 25^\circ C$

パラメータ		テスト条件		最小値	標準値	最大値	単位
SR+	正のスルーレート	$V_I = -10V \sim 10V$ , $R_L = 2k\Omega$ , $C_L = 300pF$	$A_V = 1$	8	10		$V/\mu s$
SR-	負のスルーレート		$A_V = -1$		13		$V/\mu s$
$t_s$	セトリング タイム	$A_{VD} = -1$ , 10V ステップ	0.1% まで	2			$\mu s$
			0.01% まで	2.5			
$V_n$	等価入力ノイズ電圧	$f = 1kHz$ ,	$R_S = 100\Omega$	10.8			$nV/\sqrt{Hz}$
$I_n$	等価入力ノイズ電流	$f = 1kHz$		2			$fA/\sqrt{Hz}$
GBW	ゲイン帯域幅積	$f = 100kHz$		4.5			MHz
BW	電力帯域幅	$V_{O(PP)} = 20V$ , $R_L = 2k\Omega$ , $A_{VD} = 1$ , THD = 5.0%		85			kHz
$\Phi_m$	位相マージン	$R_L = 2k\Omega$	$C_L = 0$	70			度
			$C_L = 300pF$	50			
	ゲイン マージン	$R_L = 2k\Omega$	$C_L = 0$	12			dB
			$C_L = 300pF$	4			
$r_i$	差動入力抵抗	$V_{IC} = 0$		540			$G\Omega$
$C_i$	入力容量	$V_{IC} = 0$		10			pF
	チャネル セパレーション	$f = 10kHz$		101			dB
$Z_o$	オープン ループ出力インピーダンス	$f = 1MHz$ ,	$A_V = 1$	525			$\Omega$

## 5 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

### 5.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 5.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 5.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 5.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 5.5 用語集

#### テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

## 6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision G (September 2003) to Revision H (December 2025)	Page
• 高スルーレートを削除.....	1
• 低い高調波歪みを削除.....	1
• 大容量駆動能力を削除.....	1
• 広帯域幅積を 4MHz から 4.5MHz に変更.....	1
• 速いセトリング タイムを 1.1μs から 2μs に変更.....	1
• ゲイン帯域幅積を 4MHz から 4.5MHz に更新.....	1
• 注文情報表を削除.....	1
• 回路図情報を削除.....	1
• 熱インピーダンス D パッケージを 97°C/W から 130.7°C/W に更新.....	4
• 入力オフセット電流を 6nA から 0.01nA に更新.....	5
• 入力バイアス電流を 100nA から 0.01nA に更新.....	5
• 10kΩ における低レベル出力電圧を -14.7V から -14.8V に更新.....	5
• 高出力電圧を 4V から 4.8V に更新.....	5
• 10kΩ における高出力電圧を 14V から 14.8V に更新.....	5

• 低出力電圧を 0.1V から 5mV に更新.....	5
• ソースの短絡出力電流を -34mA から -75mA に更新.....	5
• シンクの低入力電圧を 27mA から 75mA に更新.....	5
• 供給電流を 3.5mA から 0.56mA に更新.....	5
• 1.1 $\mu$ s から 2 $\mu$ s に 0.1% について、2.2 $\mu$ s から 2.5 $\mu$ s に 0.01% についてセトリング時間を更新.....	6
• 等価入力ノイズ電圧を 49nV/ $\sqrt{\text{Hz}}$ から 10.8nV/ $\sqrt{\text{Hz}}$ に更新.....	6
• 等価入力ノイズ電流を 0.22pA/ $\sqrt{\text{Hz}}$ から 2fA/ $\sqrt{\text{Hz}}$ に更新.....	6
• ゲイン帯域幅積を 4MHz から 4.5MHz に更新.....	6
• ゲイン帯域幅積の最小値を削除.....	6
• 電力帯域幅の値を 160kHz から 85kHz に更新.....	6
• 差動入力抵抗を 150M $\Omega$ から 540G $\Omega$ に更新.....	6
• 入力容量を 2.5pF から 10pF に更新.....	6
• 開ループ出力インピーダンスを 20 $\Omega$ から 525 $\Omega$ に更新.....	6

## 7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL3472CDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3472C
TL3472CDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3472C
TL3472CP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3472CP
TL3472CP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3472CP
TL3472IDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	Z3472
TL3472IDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	Z3472
TL3472IP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3472IP
TL3472IP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3472IP

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

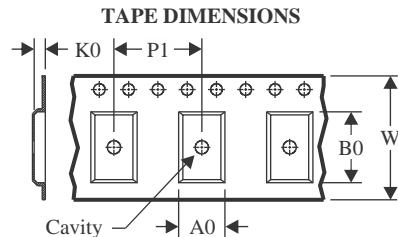
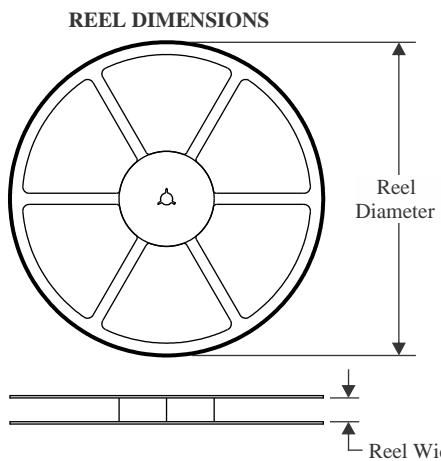
**OTHER QUALIFIED VERSIONS OF TL3472 :**

- Automotive : [TL3472-Q1](#)

NOTE: Qualified Version Definitions:

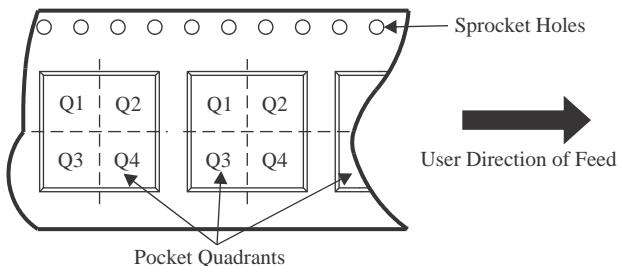
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

## TAPE AND REEL INFORMATION



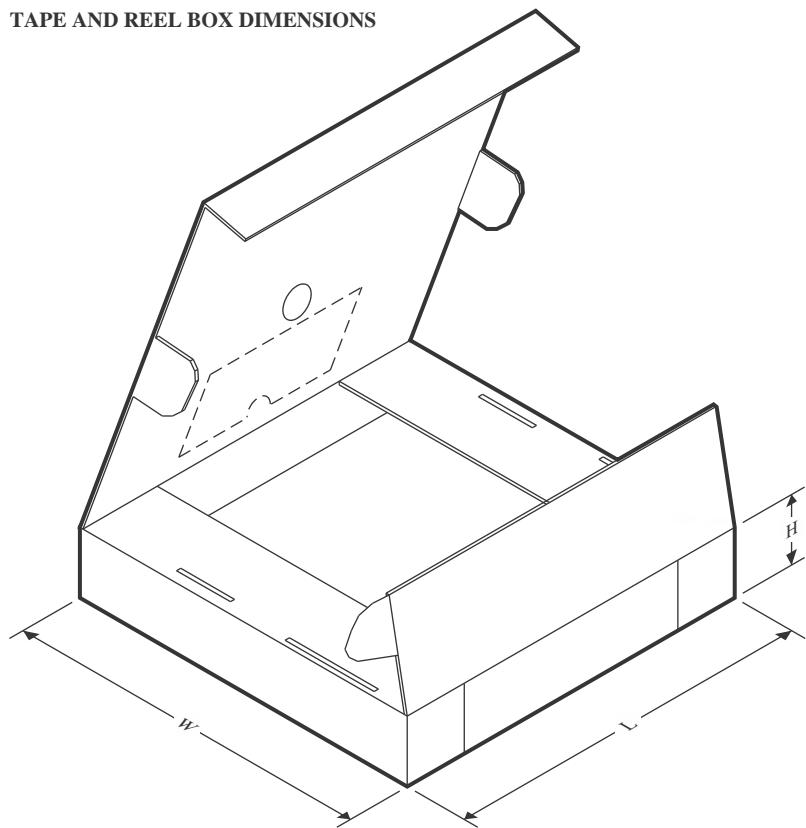
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**



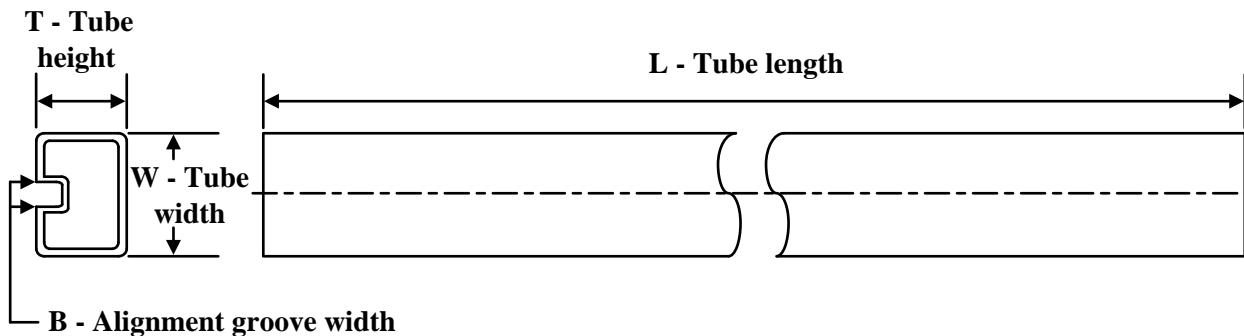
\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TL3472CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TL3472IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

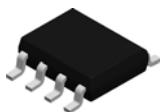
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TL3472CDR	SOIC	D	8	2500	353.0	353.0	32.0
TL3472IDR	SOIC	D	8	2500	353.0	353.0	32.0

**TUBE**


\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T ( $\mu$ m)	B (mm)
TL3472CP	P	PDIP	8	50	506	13.97	11230	4.32
TL3472CP.A	P	PDIP	8	50	506	13.97	11230	4.32
TL3472IP	P	PDIP	8	50	506	13.97	11230	4.32
TL3472IP.A	P	PDIP	8	50	506	13.97	11230	4.32

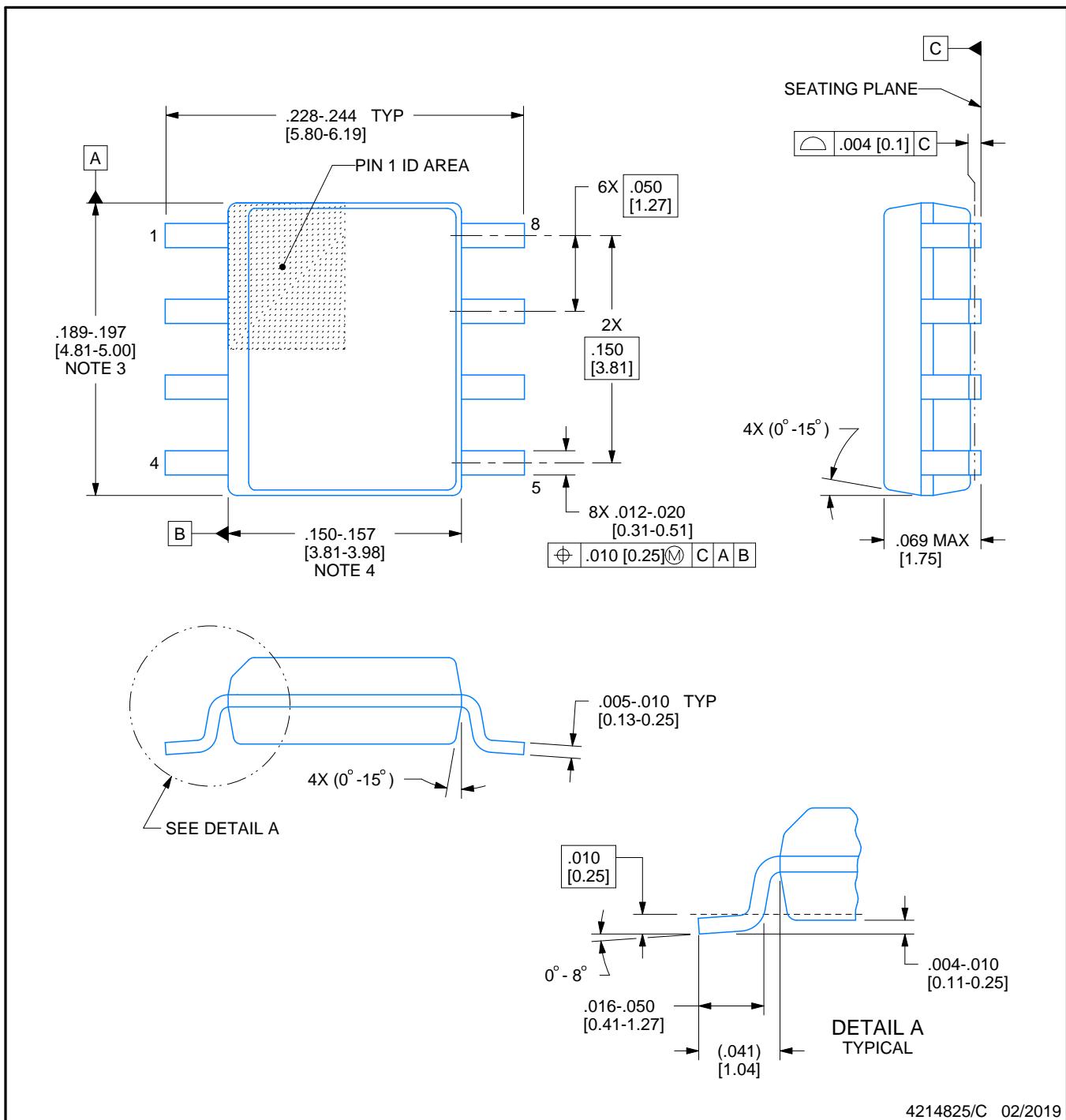
D0008A



# PACKAGE OUTLINE

## SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

### NOTES:

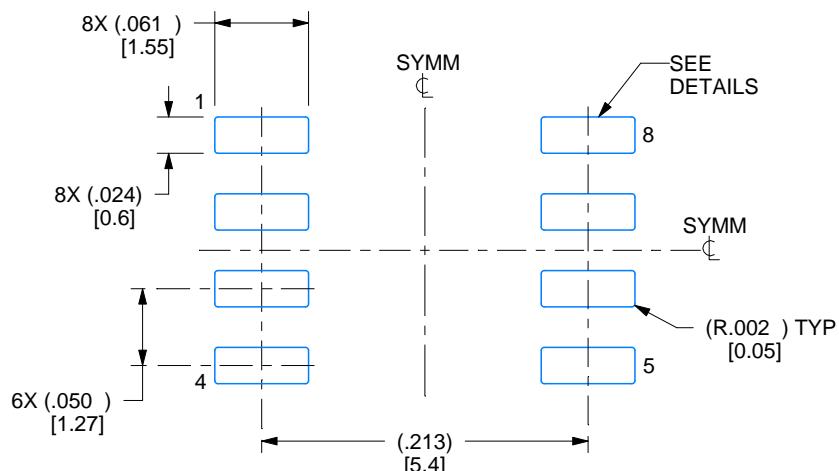
- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

# EXAMPLE BOARD LAYOUT

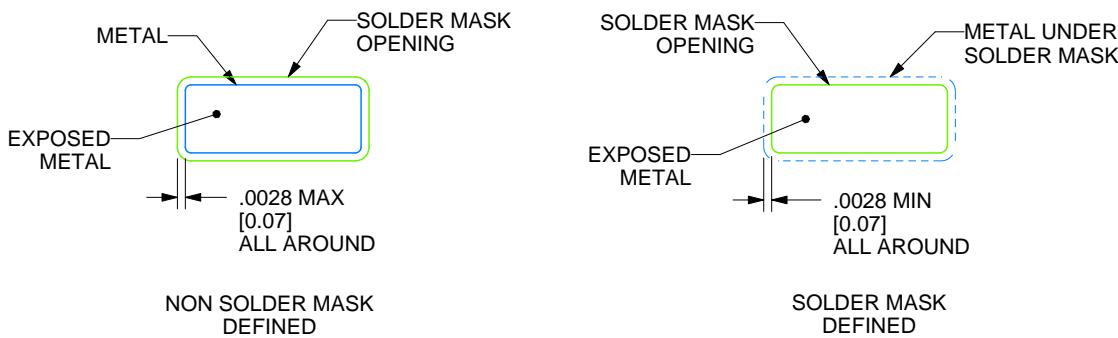
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

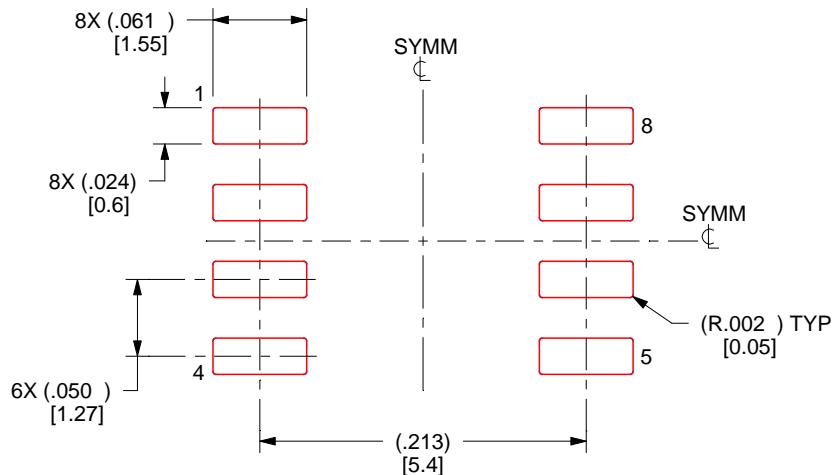
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE  
BASED ON .005 INCH [0.125 MM] THICK STENCIL  
SCALE:8X

4214825/C 02/2019

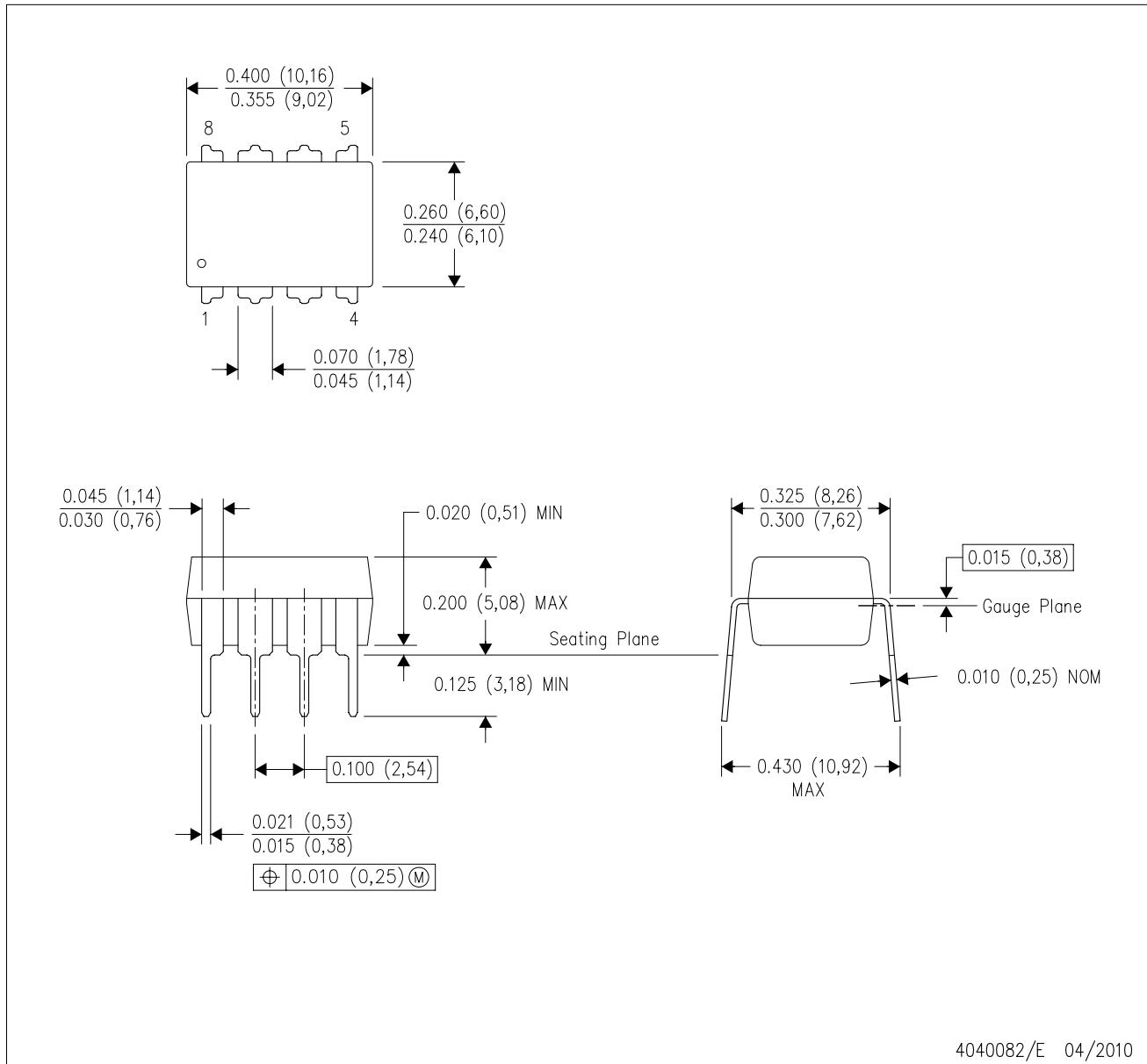
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

## MECHANICAL DATA

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



4040082/E 04/2010

- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - C. Falls within JEDEC MS-001 variation BA.

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月