

高スルーレート、単電源オペアンプ

1 特長

- 車載アプリケーション用に認定済み
- 広ゲイン帯域幅積: 4.5MHz
- 高速なセトリング タイム: 0.1% まで 2μs
- 幅広い単一電源動作範囲: 4V ~ 36V
- グランドを含む広い入力同相範囲 (V_{CC-})
- 出力短絡保護機能

2 アプリケーション

- AEC-Q100 グレード 1 アプリケーションに最適化
- インフォテインメントおよびクラスタ
- パッシブ型安全運転支援システム
- ボディ エレクトロニクスおよび照明
- HEV/EV のインバータおよびモータ制御
- オンボード チャージャ (OBC) およびワイヤレス チャージャ
- パワートレイン電流センサ
- 先進運転支援システム (ADAS)
- ハイサイド電流センス

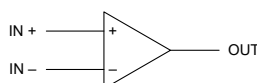
3 説明

TL3472-Q1 オペアンプには、優れた設計コンセプトによる高品質、低コストの製造が採用されています。このデバイスは、4.5MHz のゲイン帯域幅積、高速なセトリングタイムを実現しています。TL3472-Q1 は分割電源で動作できますが、同相入力電圧範囲にグランド電位 (V_{CC-}) が含まれるため、TL3472-Q1 は単一電源動作に特に適しています。本デバイスは、高い入力抵抗、低い入力オフセット電圧、高いゲインを示します。この低コストアンプは、MC33072 および MC34072 オペアンプの代替品です。

パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
TL3472-Q1	D (SOIC, 8)	4.90mm × 3.90mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



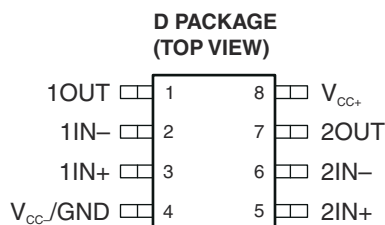
機能ブロック図



目次

1 特長.....	1	5.2 推奨動作条件.....	4
2 アプリケーション.....	1	5.3 電气的特性.....	5
3 説明.....	1	5.4 動作特性.....	6
4 ピン構成および機能.....	3	6 改訂履歴.....	7
5 仕様.....	4	7 メカニカル、パッケージ、および注文情報.....	7
5.1 絶対最大定格.....	4		

4 ピン構成および機能



TL3472-Q1

5 仕様

5.1 絶対最大定格

動作時周囲温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電源電圧、 $V_S = (V+) - (V-)$		0	36	V
信号入力ピン	同相電圧 ⁽³⁾	$(V-) - 0.5$	$(V+) + 0.5$	V
	差動電圧 ⁽³⁾		$V_S + 0.2$	V
	電流 ⁽³⁾	-10	10	mA
出力短絡 ⁽²⁾		連続		
動作時周囲温度、 T_A		-55	150	°C
接合部温度、 T_J			150	°C
保管温度、 T_{slg}		-65	150	°C

- (1) 「絶対最大定格」に示す定格を超えて本デバイスを動作させた場合、デバイスに永続的な損傷が発生します。これらはプロセスと設計の制約に基づくストレス定格に過ぎず、「推奨動作条件」に示された以外の条件で動作するにはこのデバイスは設計されていません。絶対最大定格条件を含め、「推奨動作条件」以外のいかなる条件にも長時間さらすと、デバイスの信頼性と性能に影響を及ぼす可能性があります。
- (2) グランドへの短絡、パッケージあたり 1 台のアンプ。本デバイスは、過剰な出力電流による電氣的損傷を抑えるように設計されていますが、特に電源電圧が高い場合に短絡電流が増加すると過熱が発生し、最終的には熱破壊を引き起こす可能性があります。
- (3) 入力ピンは、電源レールに対してダイオード クランプされています。入力信号のスイングが 0.5V より大きく電源レールを超える可能性がある場合は、電流を 10mA 以下に制限する必要があります。

5.2 推奨動作条件

パラメータ		テスト条件	最小値	最大値	単位
$V_{CC\pm}$	電源電圧		4	36	V
V_{IC}	同相入力電圧	$V_{CC} = 5V$	0	2.8	V
		$V_{CC\pm} = \pm 15V$	-15	12.8	
T_A	外気温度での動作時		-40	125	°C

5.3 電気的特性

指定された自由空気温度で、 $V_{CC\pm} = \pm 15V$ (特に記述のない限り)

パラメータ		テスト条件		T _A ⁽¹⁾	最小値	標準値 ⁽²⁾	最大値	単位
V _{IO}	入力オフセット電圧	V _{IC} = 0、V _O = 0、R _S = 50Ω	V _{CC} = 5V	25°C	1.5	16	mV	
			V _{CC} = ±15V	25°C	1	17		
				フルレンジ	22			
α _{VIO}	入力オフセット電圧の温度係数	V _{IC} = 0、V _O = 0、R _S = 50Ω	V _{CC} = ±15V	フルレンジ	10		μV/°C	
I _{IO}	入力オフセット電流	V _{IC} = 0、V _O = 0、R _S = 50Ω	V _{CC} = ±15V	25°C	0.01	75	nA	
				フルレンジ	300			
I _{IB}	入力バイアス電流	V _{IC} = 0、V _O =0、R _S =50Ω	V _{CC} = ±15V	25°C	0.01	500	nA	
				フルレンジ	700			
V _{ICR}	同相入力電圧範囲	R _S = 50Ω		25°C	-15～ 12.8		V	
				フルレンジ	-15～ 12.8			
V _{OH}	High レベル出力電圧	V _{CC+} = 5V、V _{CC-} = 0、R _L = 2kΩ		25°C	3.7	4.8	V	
		R _L = 10kΩ		25°C	13.6	14.8		
		R _L = 2kΩ		フルレンジ	13.4			
V _{OL}	Low レベル出力電圧	V _{CC+} = 5V、V _{CC-} = 0、R _L = 2kΩ		25°C	0.005	0.3	V	
		R _L = 10kΩ		25°C	-14.8	-14.3		
		R _L = 2kΩ		フルレンジ	-13.5			
A _{VD}	大信号差動電圧増幅	V _O = ±10V、R _L = 2kΩ		25°C	25	100	V/mV	
				フルレンジ	20			
I _{OS}	短絡出力電流	出典:VID = 1V、V _O = 0		25°C	-10	-75	mA	
		シンク:VID = -1V、V _O = 0			+20	+75		
CMRR	同相除去比	V _{IC} = V _{ICR} (最小)、R _S = 50Ω		25°C	65	97	dB	
k _{SVR}	電源除去比 (ΔV _{CC±} /ΔV _{IO})	V _{CC±} = ±13.5V ～ ±16.5V、R _S = 100Ω		25°C	70	97	dB	
I _{CC}	電源電流 (チャネルあたり)	V _O = 0、無負荷		25°C	0.56	4.5	mA	
				フルレンジ	5.5			
		V _{CC+} = 5V、V _O = 2.5V、V _{CC-} = 0、無負荷		25°C		4.5		

- (1) フルレンジは $T_A = -40^{\circ}C \sim 125^{\circ}C$ です
(2) 標準値はすべて、 $T_A = 25^{\circ}C$ における値です。

5.4 動作特性

 $V_{CC\pm} = \pm 15V$, $T_A = 25^\circ C$

パラメータ	テスト条件		最小値	標準値	最大値	単位
SR+ 正のスルーレート	$V_I = -10V \sim 10V$, $R_L = 2k\Omega$, $C_L = 300pF$	$A_V = 1$	8	10		V/ μs
SR- 負のスルーレート	$V_I = -10V \sim 10V$, $R_L = 2k\Omega$, $C_L = 300pF$	$A_V = -1$		13		V/ μs
t_s セットリング タイム	$A_{VD} = -1, 10V$ ステップ	0.1% まで		2		μs
		0.01% まで		2.5		
V_n 等価入力ノイズ電圧	$f = 1kHz$, $R_S = 100\Omega$			10.8		nV/ $\sqrt{Hz}$
I_n 等価入力ノイズ電流	$f = 1kHz$			2		fA/ $\sqrt{Hz}$
THD 全高調波歪	$V_{O(PP)} = 2V \sim 20V$, $R_L = 2k\Omega$, $A_{VD} = 10$, $f = 10kHz$			0.02		%
GBW ゲイン帯域幅積	$f = 100kHz$			4.5		MHz
BW 電力帯域幅	$V_{O(PP)} = 20V$, $R_L = 2k\Omega$, $A_{VD} = 1$, THD = 5.0%			160		kHz
ϕ_m 位相マージン	$R_L = 2k\Omega$	$C_L = 0$		70		度
		$C_L = 300pF$		50		
ゲイン マージン	$R_L = 2k\Omega$	$C_L = 0$		12		dB
		$C_L = 300pF$		4		
r_i 差動入力抵抗	$V_{IC} = 0$			540		G Ω
C_i 入力容量	$V_{IC} = 0$			10		pF
チャネル セパレーション	$f = 10kHz$			101		dB
z_o オープン ループ出力インピーダンス	$f = 1MHz$, $A_V = 1$			525		Ω

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (February 2003) to Revision A (December 2025)	Page
• ゲイン帯域幅積を 4MHz から 4.5MHz に変更.....	1
• 高スルーレートを削除.....	1
• 低い全高調波歪みを削除.....	1
• 大容量駆動能力を削除.....	1
• 「アプリケーション」セクションを追加.....	1
• 「ダーリントントランジスタの入力段を備えた」および「オール NPN 出力段は、デッドバンドクロスオーバー歪がなく、出力電圧スイングが大きいことから、容量の大きい駆動能力、優れた位相およびゲインマージン、低い開ループの高周波数出力インピーダンス、対称型のソース / シンク AC 周波数応答が得られます」という行を説明から削除.....	1
• 「注文情報」を削除.....	1
• 「スルーレート: 13V/ μ s」を削除.....	1
• 回路図情報を削除.....	1
• 絶対最大定格を更新.....	4
• 入力バイアス電流を 6nA から 0.01nA に更新.....	5
• 入力バイアス電流を 100nA から 0.01nA に更新.....	5
• 高出力電圧を 4V から 4.8V、14V から 14.8V に更新.....	5
• 低出力電圧を 0.1V から 0.005V、-14.7V から -14.8V に更新.....	5
• 0.1% のセトリング時間を 1.1 μ s から 2 μ s に更新.....	6
• 0.01% のセトリング時間を 2.2 μ s から 2.5 μ s に更新.....	6
• 等価入力ノイズ電圧を 49nV/ $\sqrt{\text{Hz}}$ から 10.8nV/ $\sqrt{\text{Hz}}$ に更新.....	6
• 等価入力ノイズ電圧を 0.22pA/ $\sqrt{\text{Hz}}$ から 2fA/ $\sqrt{\text{Hz}}$ に更新.....	6
• ゲイン帯域幅積を 4MHz から 4.5MHz に更新.....	6
• 差動入力抵抗を 150M Ω から 540G Ω に更新.....	6
• 入力容量を 2.5pF から 10pF に更新.....	6
• 開ループ出力インピーダンスを 20 Ω から 525 Ω に更新.....	6

日付	改訂	注
March 2008	*	初版リリース

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL3472QDRQ1	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T3472Q
TL3472QDRQ1.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T3472Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TL3472-Q1 :

- Catalog : [TL3472](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



*All dimensions are nominal

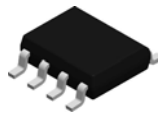
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TL3472QDRQ1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TL3472QDRQ1	SOIC	D	8	2500	353.0	353.0	32.0

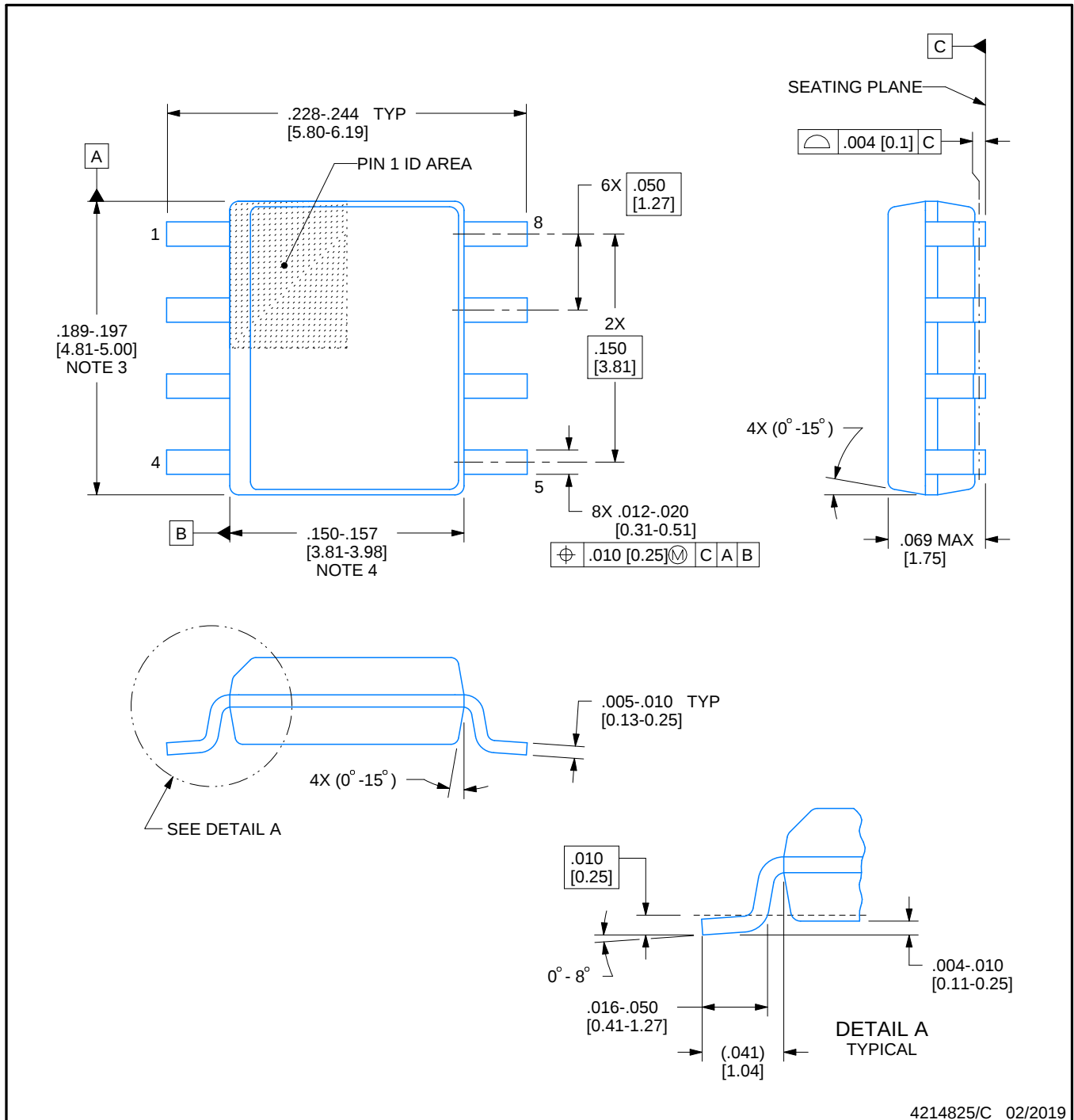


D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

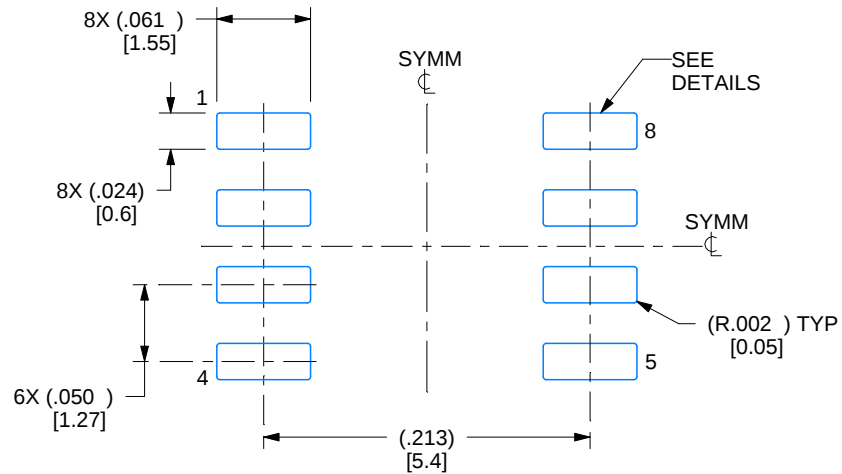
NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

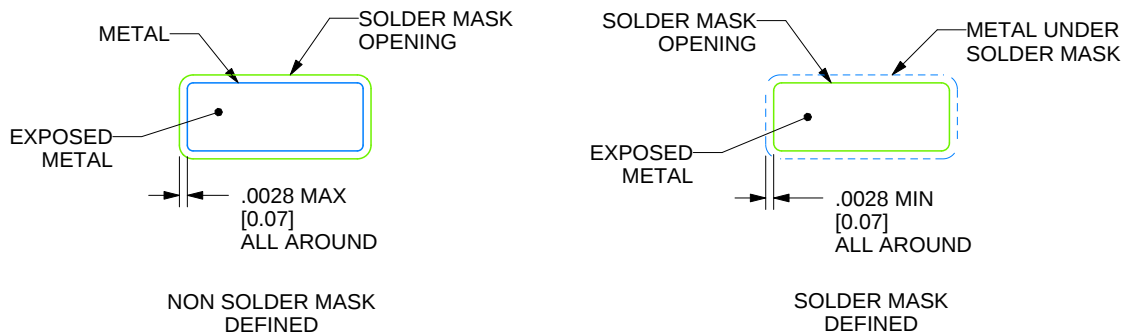
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

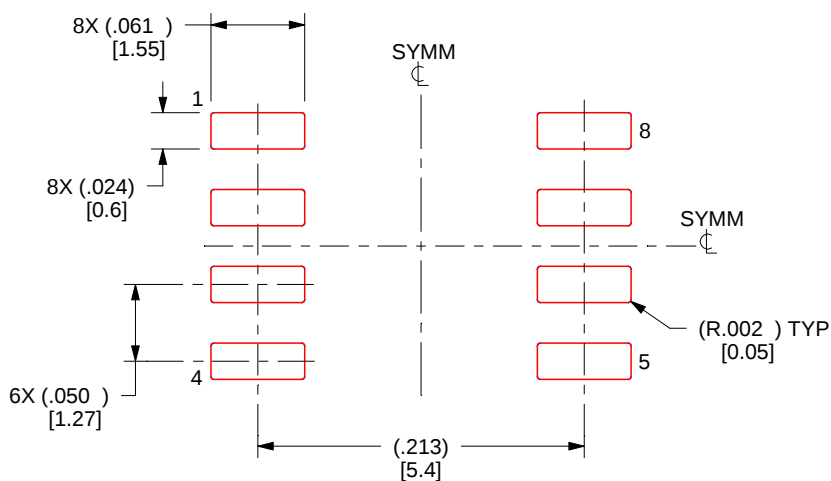
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月