



2.5W モノラル、フィルタ、Class-D オーディオ・パワーアンプ

特長

- バッテリ長寿命化と発熱の低減
    - $8\Omega$  スピーカでの効率：
      - $400\text{mW}$  : 88%
      - $100\text{mW}$  : 80%
    - 静止電流 :  $2.8\text{mA}$
    - シャットダウン電流 :  $0.5\mu\text{A}$
  - 3個のみの外付け部品
    - 最適化された PWM 出力段によって、LC 出力フィルタが不要
    - 250-kHz の発振回路内蔵により発振用のコンデンサと抵抗が不要
    - PSRR (-75dB) 改善と、広動作電圧(2.5V~5.5V)により、電圧レギュレータが不要
    - 完全差動設計により Rf ノイズ耐性が強く、バイパス・コンデンサも不要
    - CMRR の改善により 2つの入力カップリング・コンデンサが不要
  - ウエハー・チップ・スケール・パッケージ (WCSP)
    - NanoFree™ 鉛フリー(Pb-Free)(YZF)

## - NanoStar™ SnPb(YEF)

## アプリケーション

- 携帯電話や PDA に最適

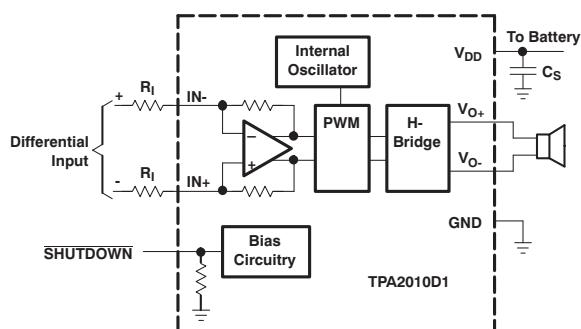
摘要

TPA2010D1 (またはTPA2010) は、外付け部品が3個のみ必要な 1.45mm×1.45mm のWCSP（ウェハー・チップ・スケール・パッケージ）に入った 2.5W 高効率フィルタフリー、Class-D オーディオ・パワー・アンプです。

88%の効率、-75dB PSRR、改良されたRFノイズ耐性、8mm<sup>2</sup>の小面積で実装可能なTPA2010D1(TPA2010)Class-Dアンプは、携帯電話に最適です。また1msの最小起動時間でボップノイズも少なくPDAアプリケーションにも最適です。

TPA2010D1 は携帯電話等のスピーカやレシーバの駆動に使用できます。またソースからの信号をミックスしても個別のゲイン設定を可能とし  $36\mu\text{V}$  (A 補正) の低ノイズフロアを持ちます。

## アプリケーション回路



**9-BALL  
WAFER CHIP SCALE  
YZF, YEF PACKAGES  
TPA2010D1 DIMENSIONS  
(TOP VIEW OF PCB)**

Note: Pin A1 is marked with a “0” for Pb-free (YZF) and a “1” for SnPb (YEF).



テキサス・インスツルメンツの半導体製品を使用の際は、使用条件および標準的な保証に関する注意事項に従ってください。またこのデータ・シートの最後に記載されている免責事項をよくお読みください。

すべての商標および登録商標はそれぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものであります。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用ください。製品の構成およびご採用にあたりましては必ず正規英語版の最新資料をご確認ください。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては一切お答えいたしません。

Copyright © 2007, Texas Instruments Incorporated  
**SLOS417B 翻譯版**



これらのデバイスは、限定的な ESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時は、MOS ゲートに対する静電破壊を防止するために、リード線どうしをショートさせておくか、デバイスを導電フォームに入れる必要があります。

## 製品情報

T <sub>A</sub>	パッケージ	部品番号	シンボル
-40°C~85°C	ウェハー・チップ・スケール・パッケージ (YEF)	TPA2010D1YEF <sup>(1)</sup>	AJZ
	ウェハー・チップ・スケール・パッケージ - 鉛フリー (Pb-Free) (YZF)	TPA2010D1YZF <sup>(1)</sup>	AKO

(1) YEF と YZF パッケージは、テープとリールでのみ提供しています。ご注文の際に、3000 個巻き のリールは部品番号の後に R、250 個巻き のリールは部品番号の後に T と付けてください (例 : TPA2010D1YEFR)。

## 絶対最大定格

		TPA2010D1
V <sub>DD</sub>	電源電圧	アクティブ・モード
		シャットダウン・モード
V <sub>I</sub> 入力電圧		-0.3V~V <sub>DD</sub> + 0.3V
連続全消費電力		許容損失の表を参照
T <sub>A</sub> 動作温度		-40°C~85°C
T <sub>J</sub> 動作接合部温度		-40°C~125°C
T <sub>stg</sub> 保存温度		-65°C~150°C
リード温度 : ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間	YZF	260°C
	YEF	235°C

## 推奨動作条件

		MIN	NOM	MAX	単位
V <sub>DD</sub>	電源電圧	2.5	5.5	5.5	V
V <sub>IH</sub>	"H"レベル入力電圧	SHUTDOWN	1.3	V <sub>DD</sub>	V
V <sub>IL</sub>	"L"レベル入力電圧	SHUTDOWN	0	0.35	V
R <sub>I</sub>	入力抵抗	ゲイン ≤ 20 V/V (26 dB)	15	15	kΩ
V <sub>IC</sub>	同相モード入力電圧範囲	V <sub>DD</sub> = 2.5 V, 5.5 V, CMRR ≤ -49 dB	0.5	V <sub>DD</sub> -0.8	V
T <sub>A</sub>	動作温度	-40	85	85	°C

## パッケージ許容損失

パッケージ	ディレーティング係数 <sup>(1)</sup>	T <sub>A</sub> ≤ 25°C 許容損失	T <sub>A</sub> = 70°C 許容損失	T <sub>A</sub> = 85°C 許容損失
YEF	7.8mW/°C	780mW	429mW	312mW
YZF	7.8mW/°C	780mW	429mW	312mW

(1) High-K ボードでのディレーティング係数

## 電気的特性

T<sub>A</sub> = 25°C (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位
V <sub>os</sub>   出力オフセット電圧 (差動出力測定)	V <sub>I</sub> = 0V、A <sub>V</sub> = 2V/V、V <sub>DD</sub> = 2.5V~5.5V		1	25	mV
PSRR 電源電圧変動除去比	V <sub>DD</sub> = 2.5V~5.5V		-75	-55	dB
CMRR 同相除去比	V <sub>DD</sub> = 2.5V~5.5V、V <sub>IC</sub> = V <sub>DD</sub> /2~0.5V、 V <sub>IC</sub> = V <sub>DD</sub> /2~V <sub>DD</sub> -0.8V		-68	-49	dB
I <sub>H</sub>   "H"レベル入力電流	V <sub>DD</sub> = 5.5V、V <sub>I</sub> = 5.8V		100		μA
I <sub>L</sub>   "L"レベル入力電流	V <sub>DD</sub> = 5.5V、V <sub>I</sub> = -0.3V		5		μA
I <sub>(Q)</sub> 静止電流	V <sub>DD</sub> = 5.5V、無負荷		3.4	4.9	
	V <sub>DD</sub> = 3.6V、無負荷		2.8		
	V <sub>DD</sub> = 2.5V、無負荷		2.2	3.2	
I <sub>(SD)</sub> シャットダウン電流	V <sub>(SHUTDOWN)</sub> = 0.35V、V <sub>DD</sub> = 2.5V~5.5V		0.5	2	μA
r <sub>D(on)</sub> ドレイン - ソース間オン抵抗	V <sub>DD</sub> = 2.5V		700		
	V <sub>DD</sub> = 3.6V		500		
	V <sub>DD</sub> = 5.5V		400		
SHUTDOWN 時の出力インピーダンス	V <sub>(SHUTDOWN)</sub> = 0.4V		>1		kΩ
f <sub>(sw)</sub> スイッチング周波数	V <sub>DD</sub> = 2.5V~5.5V	200	250	300	kHz
ゲイン	V <sub>DD</sub> = 2.5V~5.5V	$\frac{285 \text{ k}\Omega}{R_I}$	$\frac{300 \text{ k}\Omega}{R_I}$	$\frac{315 \text{ k}\Omega}{R_I}$	$\frac{\text{V}}{\text{V}}$
シャットダウン端子と GND 間抵抗			300		kΩ

## 動作特性

T<sub>A</sub> = 25°C、ゲイン = 2V/V、R<sub>L</sub> = 8Ω (特に記述のない限り)

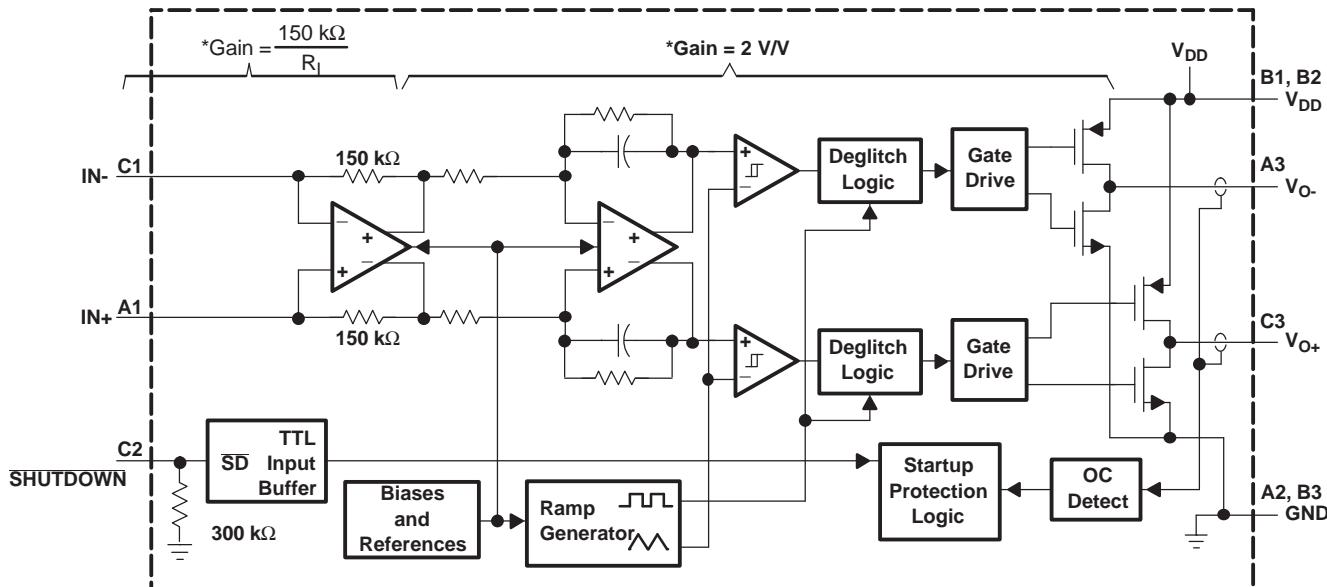
パラメータ	テスト条件	MIN	TYP	MAX	単位
P <sub>O</sub> 出力電力	THD + N = 10%, f = 1 kHz, R <sub>L</sub> = 4 Ω	V <sub>DD</sub> = 5V	2.5		
		V <sub>DD</sub> = 3.6V	1.3		
		V <sub>DD</sub> = 2.5V	0.52		
	THD + N = 1%, f = 1 kHz, R <sub>L</sub> = 4 Ω	V <sub>DD</sub> = 5V	2.08		
		V <sub>DD</sub> = 3.6V	1.06		
		V <sub>DD</sub> = 2.5V	0.42		
	THD + N = 10%, f = 1 kHz, R <sub>L</sub> = 8 Ω	V <sub>DD</sub> = 5V	1.45		
		V <sub>DD</sub> = 3.6V	0.73		
		V <sub>DD</sub> = 2.5V	0.33		
	THD + N = 1%, f = 1 kHz, R <sub>L</sub> = 8 Ω	V <sub>DD</sub> = 5V	1.19		
		V <sub>DD</sub> = 3.6V	0.59		
		V <sub>DD</sub> = 2.5V	0.26		
THD+N 全高調波歪 +ノイズ	V <sub>DD</sub> = 5 V, P <sub>O</sub> = 1 W, R <sub>L</sub> = 8 Ω, f = 1 kHz		0.18%		
	V <sub>DD</sub> = 3.6 V, P <sub>O</sub> = 0.5 W, R <sub>L</sub> = 8 Ω, f = 1 kHz		0.19%		
	V <sub>DD</sub> = 2.5 V, P <sub>O</sub> = 200 mW, R <sub>L</sub> = 8 Ω, f = 1 kHz		0.20%		
k <sub>SVR</sub> 電源リップル除去比	V <sub>DD</sub> = 3.6 V、入力 AC 接地、 C <sub>i</sub> = 2 μF	f = 217Hz、 V <sub>(RIPPLE)</sub> = 200mV <sub>pp</sub>	-67		dB
SNR 信号対雑音比	V <sub>DD</sub> = 5 V, P <sub>O</sub> = 1 W, R <sub>L</sub> = 8 Ω		97		dB
V <sub>n</sub> 出力雑音電圧	V <sub>DD</sub> = 3.6 V, f = 20 Hz to 20 kHz, 入力 AC 接地、C <sub>i</sub> = 2 μF	無補正	48		
		A 補正	36		μV <sub>RMS</sub>
CMRR 同相除去比	V <sub>DD</sub> = 3.6V、V <sub>IC</sub> = 1V <sub>pp</sub>	f = 217Hz	-63		dB
Z <sub>I</sub> 入力インピーダンス			142	150	158
					kΩ

**動作特性 (continued)** $T_A = 25^\circ\text{C}$ 、ゲイン = 2V/V、 $R_L = 8\Omega$  (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位
シャットダウンからの起動時間	$V_{DD} = 3.6\text{V}$		1		ms

**端子構成**

端子		I/O	説明
名称	YEF、YZF		
IN-	C1	I	負の差動入力
IN+	A1	I	正の差動入力
$V_{DD}$	B1	I	電源
$V_{O+}$	C3	O	正の BTL 出力
GND	A2、B3	I	高電流GND
$V_{O-}$	A3	O	負の BTL 出力
SHUTDOWN	C2	I	シャットダウン端子 (Active Low)
PVDD	B2	I	電源

**機能ブロック図**

Notes:

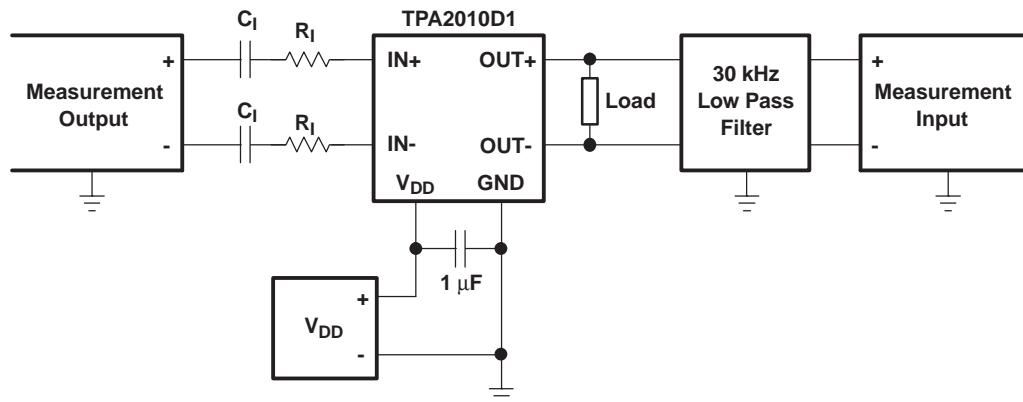
$$^* \text{Total gain} = 2 \times \frac{150 \text{ k}\Omega}{R_I}$$

## 代表的特性例

### グラフ一覧

		図
効率	対 出力電力	1、2
$P_D$ 消費電力	対 出力電力	3、4
供給電流	対 出力電力	5、6
$I_{(Q)}$ 静止電流	対 供給電圧	7
$I_{(SD)}$ シャットダウン電流	対 シャットダウン電圧	8
$P_O$ 出力電力	対 供給電圧	9
	対負荷抵抗比	10、11
THD+N 全高調波歪 +ノイズ	対 出力電力	12、13
	対 周波数	14、15、16、17
	対 同相入力電圧	18
$K_{SVR}$ 電源電圧変動除去比	対 周波数	19、20、21
GSM 電源変動除去	対 時間	22
	対 周波数	23
$K_{SVR}$ 電源電圧変動除去比	対 同相入力電圧	24
CMRR 同相除去比	対 周波数	25
	対 同相入力電圧	26

### 測定回路



#### Notes:

- (1)  $C_I$  was Shorted for any Common-Mode input voltage measurement
- (2) A 33- $\mu$ H inductor was placed in series with the load resistor to emulate a small speaker for efficiency measurements.
- (3) The 30-kHz low-pass filter is required even if the analyzer has an internal low-pass filter. An RC low pass filter ( $100 \Omega$ , 47 nF) is used on each output for the data sheet graphs.

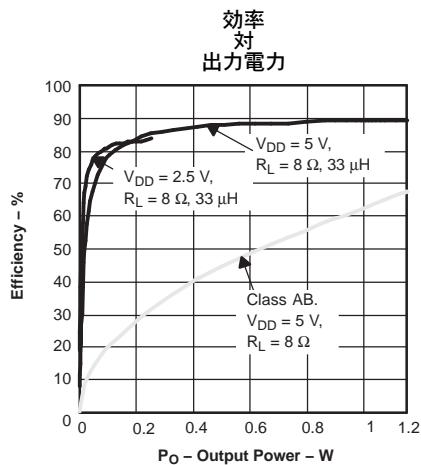


図 1.

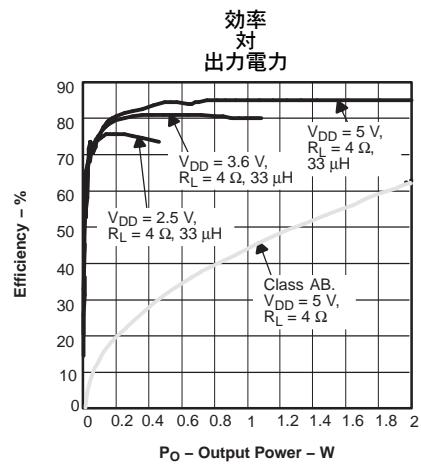


図 2.

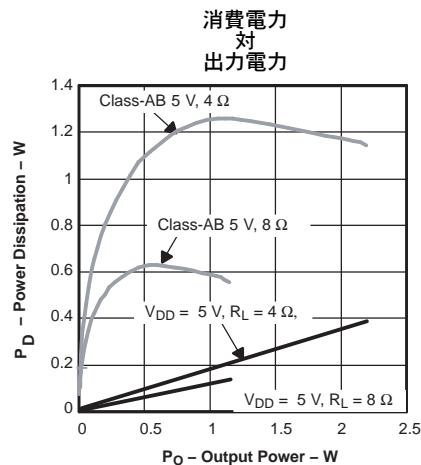


図 3.

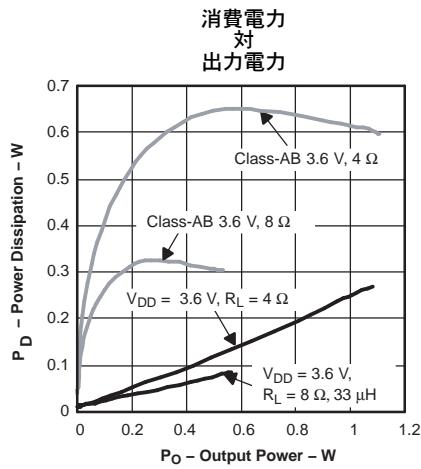


図 4.

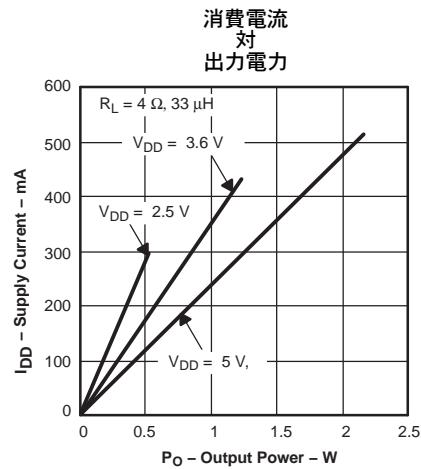


図 5.

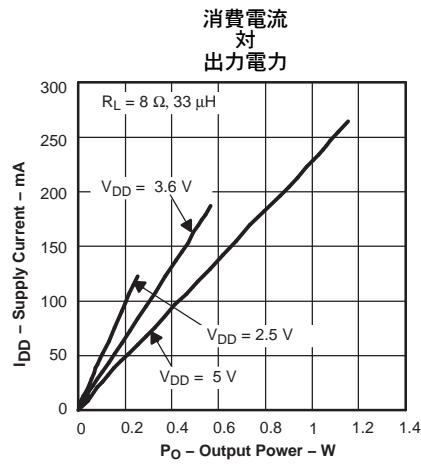


図 6.

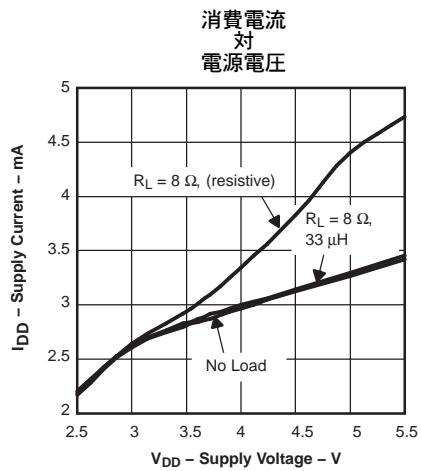


図 7.

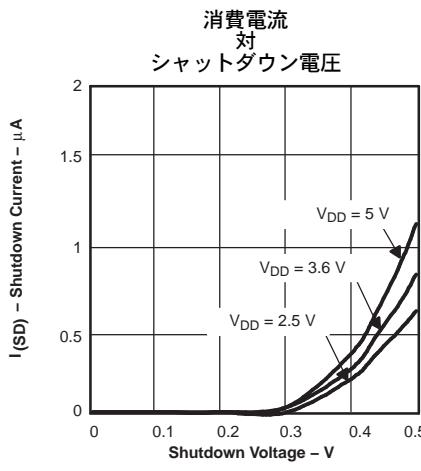


図 8.

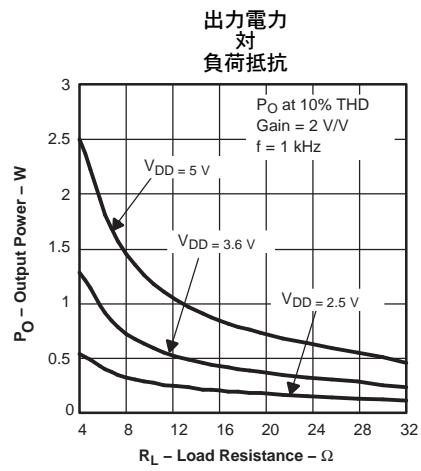


図 9.

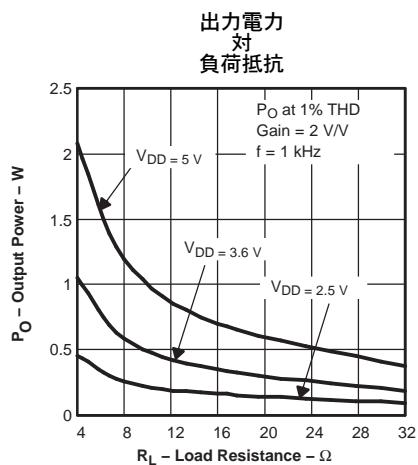


図 10.

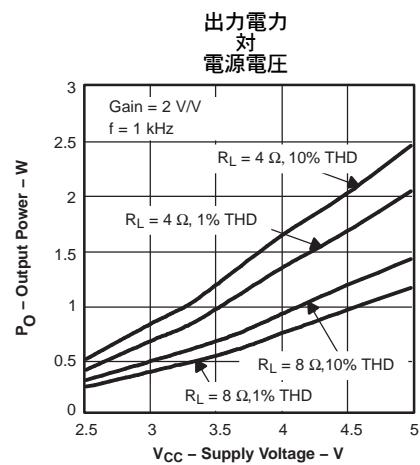


図 11.

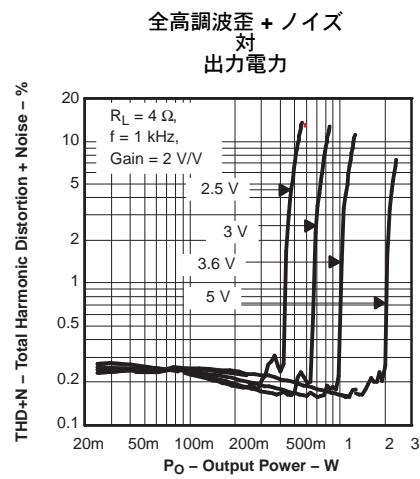


図 12.

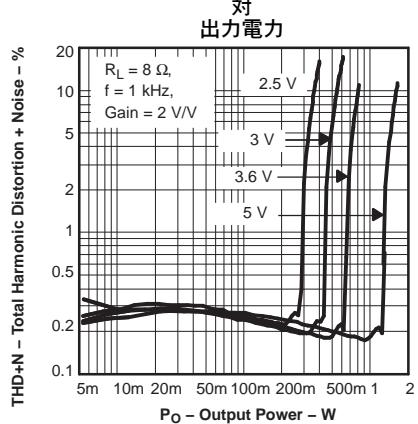


図 13.

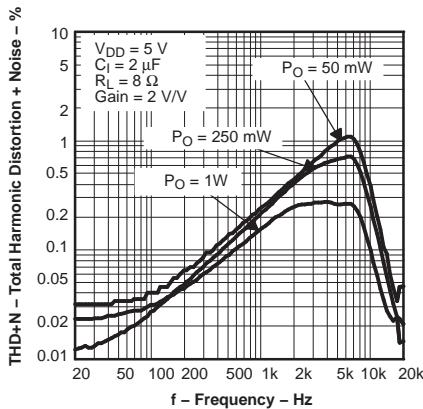


図 14.

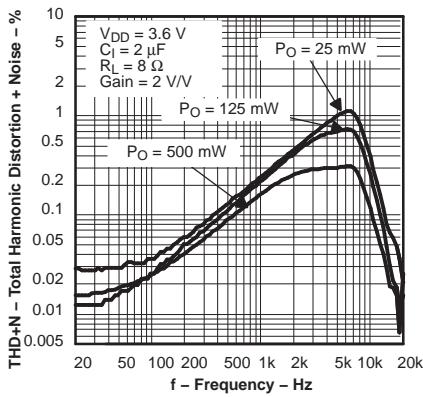


図 15.

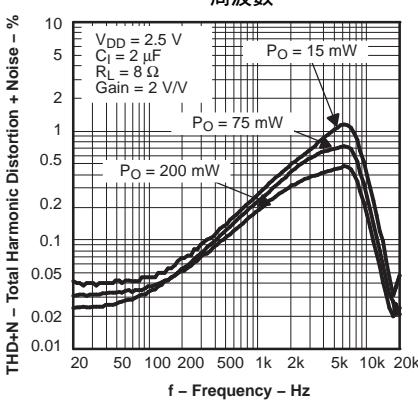


図 16.

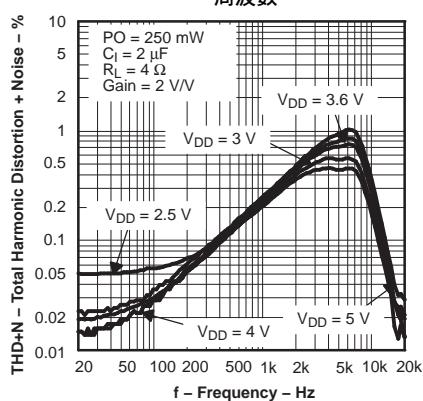


図 17.

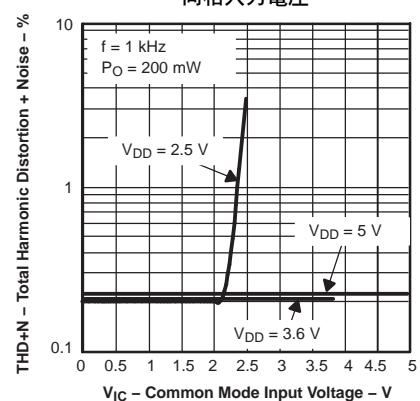


図 18.

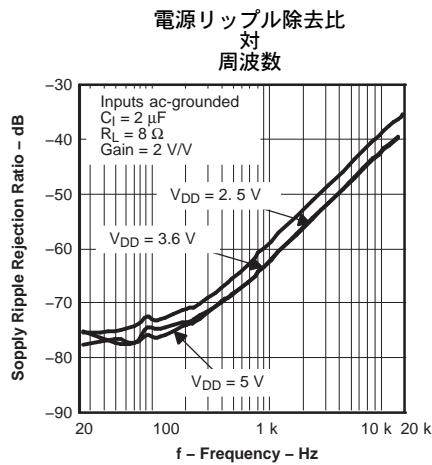


図 19.

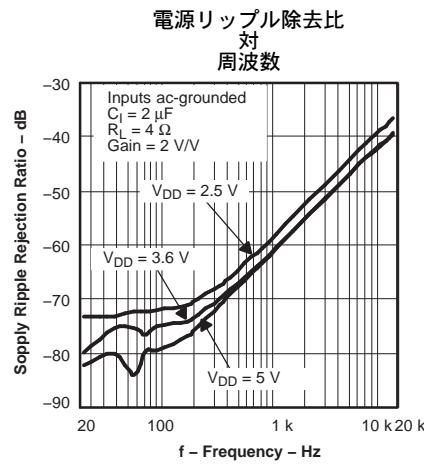


図 20.

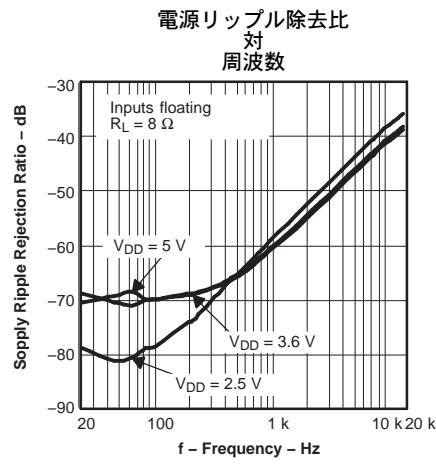
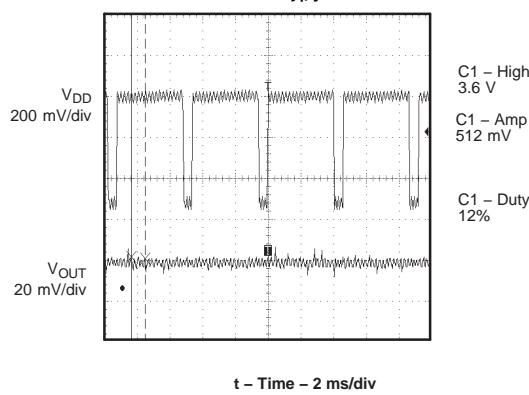
GSM 電源電圧変動除去  
対  
周波数

図 22.

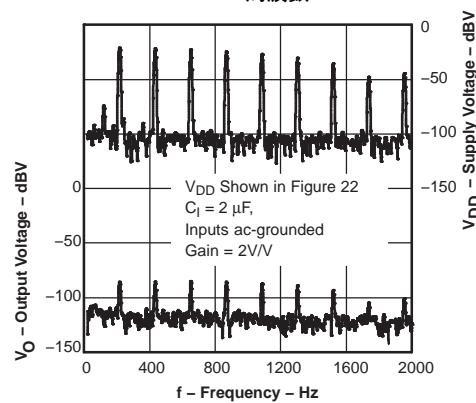


図 23.

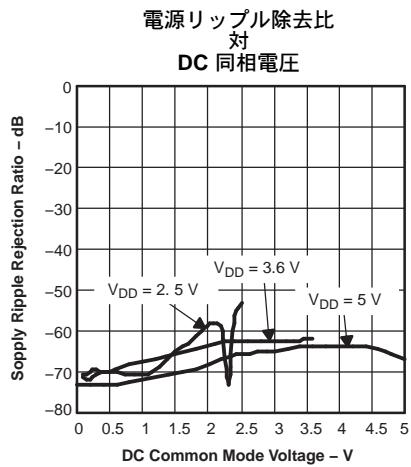


図 24.

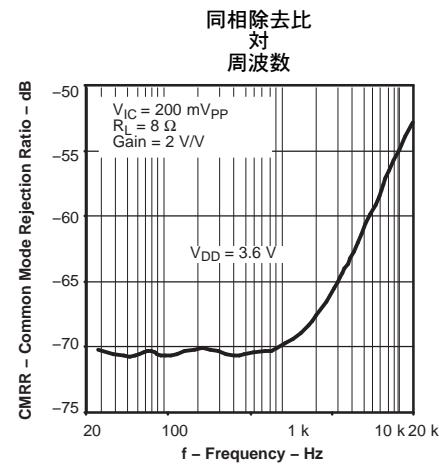


図 25.

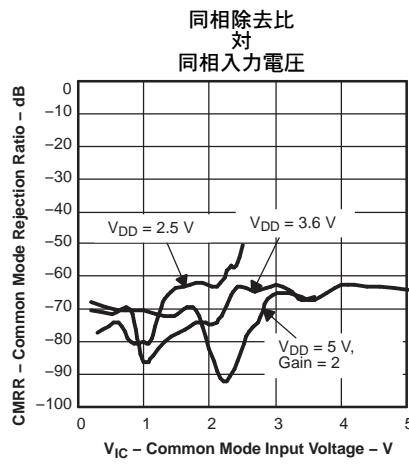


図 26.

## アプリケーション情報

### 完全差動アンプ

TPA2010D1は完全差動アンプで、差動入出力を持ちます。完全差動アンプは差動アンプと同相アンプで構成されます。差動アンプは、差動入力にゲインを乗じた差動電圧を出力します。コモンモード・フィードバックは入力の同相電圧と関係なく、出力の同相電圧を約 $V_{DD}/2$ のバイアスとします。完全差動のTPA2010D1はシングルエンド入力で使用することができますが、ワイヤレス・ハンドセットなどの雑音の多い環境での使用は、最大のノイズ除去のために差動入力として使用する必要があります。

### 完全差動アンプの利点

- 入力カッピング・コンデンサが不要
  - 完全差動アンプでは、入力を中間電源以外の電圧でバイアスできます。例えば、コーデックの同相電圧がTPA2010D1の中間電圧より低い場合、同相フィードバック回路にて調整されTPA2010D1出力は中間電圧でバイアスされます。TPA2010D1の入力は0.5V~ $V_{DD}$ -0.8Vの範囲でバイアスできます。入力をその範囲外でバイアスする場合は、入力カッピング・コンデンサが必要です。
- 中間電圧バイパス・コンデンサ、 $C_{(BYPASS)}$ が不要
  - 中間電圧の変化は正負、両方のチャネルに等しく作用し、差動出力でキャンセルされますのでバイパス・コンデンサは不要です。
- 改良されたRF耐性
  - GSMハンドセットは、217Hzの周期でRFトランスマッタをオン、オフすることで電力を節約します。送信信号は入出力回路パターンで検知されます。完全差動アンプは、代表的なオーディオ・アンプよりも正確に信号をキャンセルします。

### 部品定数の選定

図27にTPA2010D1の代表的な差動入力回路を示します。図28はTPA2010D1の入力コンデンサ付の差動入力回路を示し、図29には、TPA2010D1のシングルエンド入力回路を示します。シングルエンド入力ではノイズに影響されやすいので、できる限り差動入力を使用する必要があります。

表1. 部品定数例

REF DES	値	EIA サイズ	メーカー	部品番号
$R_I$	150 kΩ ( $\pm 0.5\%$ )	0402	Panasonic	ERJ2RHD154V
$C_S$	1 μF (+22%, -80%)	0402	Murata	GRP155F50J105Z
$C_I^{(1)}$	3.3nF ( $\pm 10\%$ )	0201	Murata	GRP033B10J332K

(1)  $C_I$ は、シングルエンド入力または、 $V_{ICM}$ が0.5V~ $V_{DD}$ -0.8Vの範囲外の場合のみ必要です。  
 $C_I = 3.3nF$  (with  $R_I = 150k\Omega$ )では、321Hzコーナー周波数のハイパスとなります。

### 入力抵抗 ( $R_I$ )

入力抵抗 ( $R_I$ ) 式(1)は、Equation 1に従って、アンプのゲインを設定します。

$$\text{Gain} = \frac{2 \times 150 \text{ k}\Omega}{R_I} \quad \left(\frac{\text{V}}{\text{V}}\right) \quad (1)$$

完全差動アンプでは抵抗値マッチングは非常に重要です。基準電圧に対する出力バランスは抵抗値のバランス率に依存します。CMRR、PSRR、および第2高調波歪みは、抵抗値のアンバランスがあると悪化します。したがって許容誤差が1%以下の抵抗を使用した性能の最適化をお勧めします。マッチングは全体の許容誤差よりも重要です。1%誤差の抵抗アレイの使用で、1%以下の誤差とする事が出来ます。

入力抵抗はTPA2010D1のすぐ近くに配置し、ハイ・インピーダンス部分への雑音を制限します。

最高性能を得るために、ゲインは2V/V以下に設定する必要があります。低ゲインでTPA2010D1の性能は発揮され、高レベルの入力信号はノイズの影響を受けにくくなります。

### デカップリング・コンデンサ ( $C_s$ )

TPA2010D1 は高性能な Class-D オーディオ・アンプであるため、効率を高く、全高調波歪 (THD) を低くするには十分な電源デカップリングが必要です。信号線の高周波変動、スパイク、デジタルノイズに対して、低ESR (等価直列抵抗) のセラミック・コンデンサ (通常  $1\mu F$ ) を  $V_{DD}$  のできるだけ近くに配置することが有効です。TPA2010D1 の近くにデカップリング・コンデンサを配置することは非常に重要で、少しのパターンの抵抗インダクタンスも効率に影響します。低周波のフィルタリングの為に、 $10\mu F$  以上のコンデンサをアンプ近くに付けると効果がありますが、このデバイスでの PSRR が良好の為、多くのアプリケーションでは必要ありません。

### 入力コンデンサ ( $C_I$ )

TPA2010D1 を、 $0.5V \sim V_{DD}-0.8V$  の範囲でバイアスされた差動信号を使用する場合、入力カッピング・コンデンサは必要ありません (図 27 参照)。入力信号が推奨同相入力範囲内にバイアスされない場合や、入力をハイパス・フィルタとして使用する必要がある場合 (図 28 参照) は、またはシングルエンドで使用する場合 (図 29 参照) 入力カッピング・コンデンサが必要です。

入力コンデンサと入力抵抗によって、Equation 2(2)で定義されるコーナー周波数  $f_c$  を持つハイパス・フィルタが形成されます。

$$f_c = \frac{1}{(2\pi R_I C_I)} \quad (2)$$

入力コンデンサの値は、回路の低音 (低周波数) の性能に直接影響を及ぼすので、これについて検討することは重要です。携帯電話のスピーカは通常低音を再生できないので、このアプリケーションでは低周波信号をカットする様に設定することもできます。

Equation 3(3)は、入力カッピング・コンデンサ容量を求める為、上の式を変形したものです。

$$C_I = \frac{1}{(2\pi R_I f_c)} \quad (3)$$

コーナー周波数がオーディオ帯域内にある場合、コンデンサの許容誤差は  $\pm 10\%$  以下が必要です。容量に不一致があると、コーナー周波数又はそれ以下でインピーダンス・ミスマッチが発生します。

フラットな低域特性には、大容量のカッピング・コンデンサ ( $1\mu F$ ) を使用します。ただし、GSM 携帯電話では GND が  $217Hz$  で変動し、コーデックからの信号にはこの様な  $217Hz$  の変動は無い為、2 信号の差が増幅されスピーカに送られて  $217Hz$  のハム音として聞こえます。

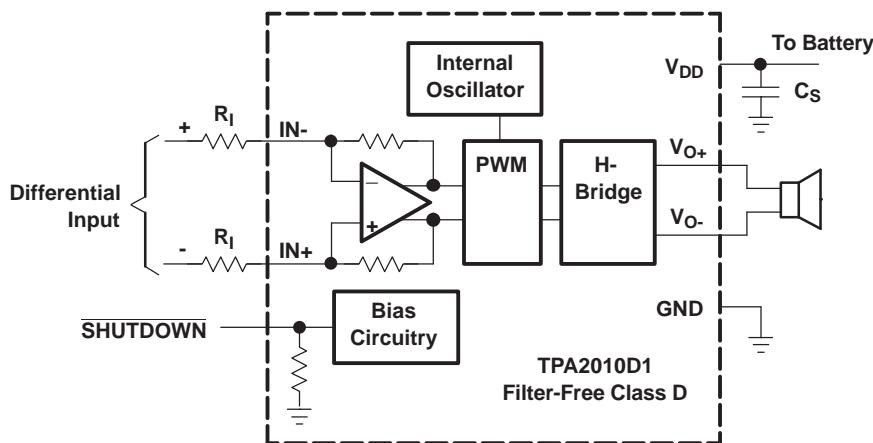


図 27. 標準的な TPA2010D1 アプリケーション回路図 - 差動入力、携帯電話用

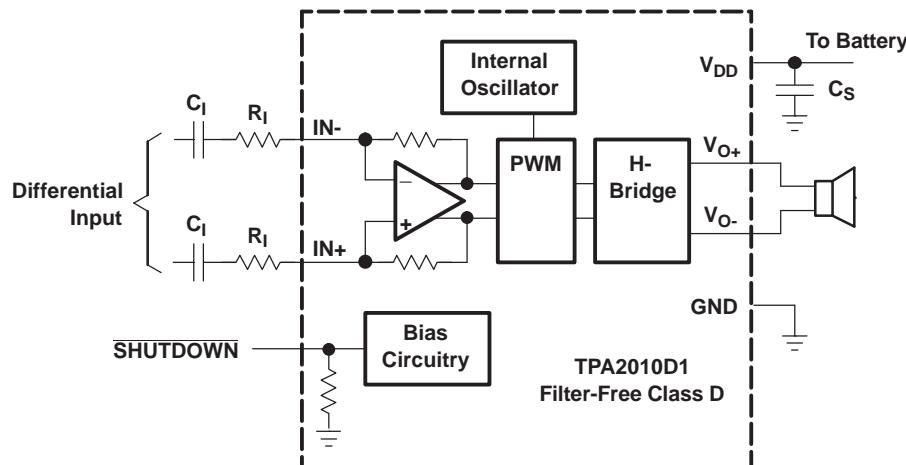


図 28. TPA2010D1 アプリケーション回路図 - 入力コンデンサつき差動入力

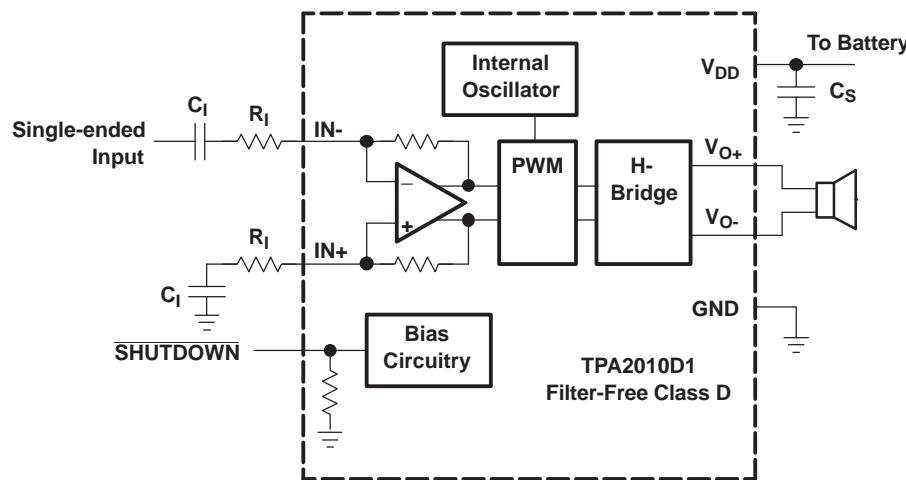


図 29. TPA2010D1 アプリケーション回路図 - シングルエンド入力

### TPA2010D1 入力信号のミキシング

ほとんどの携帯電話またはPDAは、オーディオ・パワー・アンプで信号をミキシングするか、又は別々のゲインが必要な2つの信号源があります。TPA2010D1では信号をミキシングしたり、異なる個別ゲインを持つ信号源を使用することも容易です。多くの電話では受話とリンガーに同じスピーカーを使用しますが、携帯電話では電話の受話に必要なゲインは、リンガーよりかなり小さくなります。ステレオ・ヘッドフォン付きのPDAと電話では、左右のチャネル信号をミキシングして、ステレオ信号をモノラル・スピーカに出力する必要があります。

#### 2つの差動入力信号のミキシング

差動信号をミキシングするには、抵抗2つの追加が必要です(合計5部品)。各入力ソースに対するゲインは別々に設定できます(Equation 4式(4)と式(5)、および図30を参照)。

$$\text{Gain 1} = \frac{V_O}{V_{I1}} = \frac{2 \times 150 \text{ k}\Omega}{R_{I1}} \quad \left(\frac{\text{V}}{\text{V}}\right) \quad (4)$$

$$\text{Gain 2} = \frac{V_O}{V_{I2}} = \frac{2 \times 150 \text{ k}\Omega}{R_{I2}} \quad \left(\frac{\text{V}}{\text{V}}\right) \quad (5)$$

1V/Vのゲインで左右の入力信号をミキシングする場合は、 $R_{I1} = R_{I2} = 300\text{k}\Omega$ を使用します。

リング・トーンと電話信号をミキシングする場合は、リング・トーンのゲインを Gain 2 = 2V/V に、電話のゲインを Gain 1 = 0.1V/V に設定します。抵抗の値は次のとおりです。

$$R_{I1} = 3 \text{ M}\Omega, \text{ and } R_{I2} = 150 \text{ k}\Omega.$$

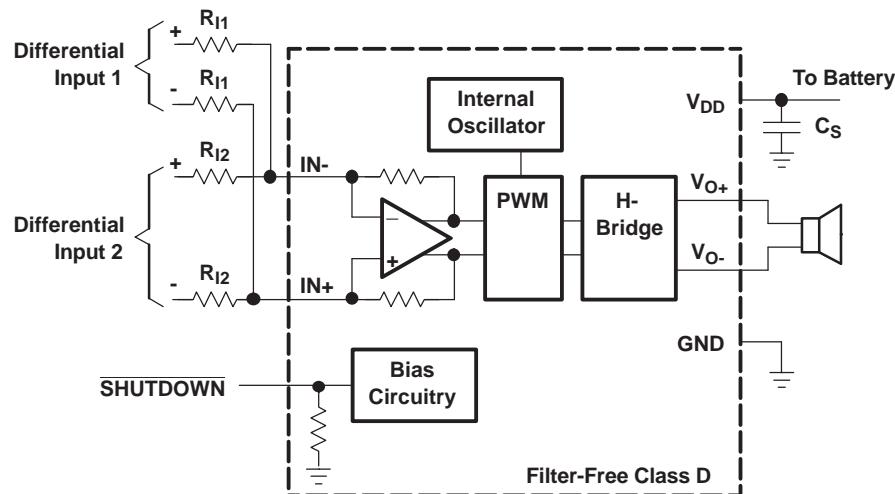


図 30. アプリケーション回路図 - TPA2010D1 での 2 つの差動入力のミキシング

#### 差動入力信号とシングルエンド入力信号のミキシング

図 31 は、差動入力信号とシングルエンド入力信号をミキシングする方法を示します。この方法ではグランド・ノイズは IN+ より入力されます。差動入力を使用する事をおすすめします。シングルエンド入力のコーナー周波数は、Equation 8(8)の様に  $C_{I2}$  によって設定されます。それぞれの入力のバランスを確保するため、シングルエンド入力は、入力を使用しない場合も含めて低インピーダンスにて駆動する必要があります。

$$\text{Gain 1} = \frac{V_O}{V_{I1}} = \frac{2 \times 150 \text{ k}\Omega}{R_{I1}} \quad (\text{V}) \quad (6)$$

$$\text{Gain 2} = \frac{V_O}{V_{I2}} = \frac{2 \times 150 \text{ k}\Omega}{R_{I2}} \quad (\text{V}) \quad (7)$$

$$C_{I2} = \frac{1}{(2\pi R_{I2} f_{c2})} \quad (8)$$

リング・トーンと電話信号をミキシングする場合は、電話信号は差動入力信号を使用する必要がありますが、リング・トーンはシングルエンド信号に限定される場合があります。電話のゲインを Gain 1 = 0.1V/V に設定し、リング・トーンのゲインを Gain 2 = 2V/V に設定するとき、抵抗値は次の様になります。

$$R_{I1} = 3 \text{ M}\Omega, \text{ and } R_{I2} = 150 \text{ k}\Omega.$$

シングルエンド入力のハイパスフィルタのコーナー周波数は、 $C_{I2}$  によって設定されます。求めるコーナー周波数が 20Hz 未満の場合は次のとおりです。

$$C_{I2} > \frac{1}{(2\pi 150\text{k}\Omega 20\text{Hz})} \quad (9)$$

$$C_{I2} > 53\text{ pF} \quad (10)$$

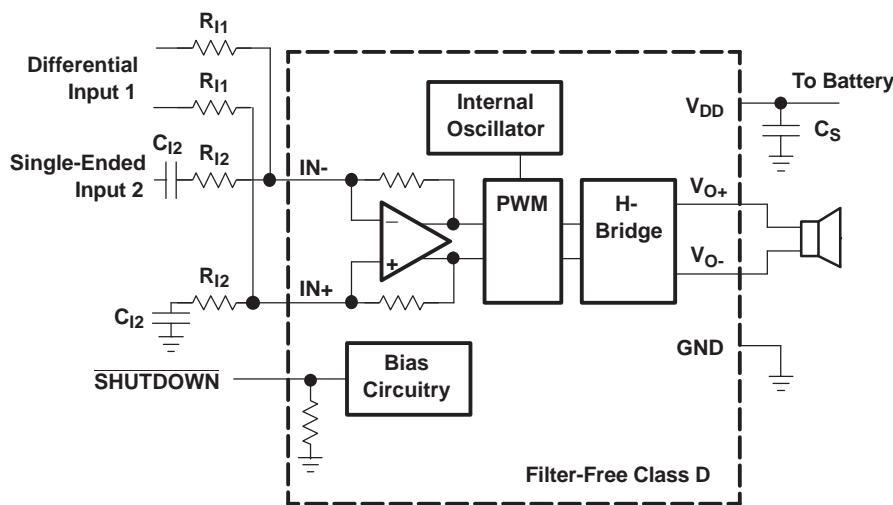


図 31. アプリケーション回路図 - TPA2010D1 での差動入力信号とシングルエンド入力信号のミキシング

## 2つのシングルエンド入力信号のミキシング

シングルエンド入力信号をミキシングするには、4つの抵抗と3つのコンデンサが必要です。各入力ソースのゲインとコーナー周波数( $f_{c1}$ と $f_{c2}$ )は、別々に設定できます。(Equation 11からEquation 14、および図32を参照) IN-端子の抵抗 $R_P$ 、およびコンデンサ $C_P$ は、IN-端子のインピーダンスと一致させるに必要です。いずれかの入力ソースが信号出力を出さない場合でも、シングルエンド入力は低インピーダンスで駆動する必要があります。

$$\text{Gain 1} = \frac{V_O}{V_{I1}} = \frac{2 \times 150\text{k}\Omega}{R_{I1}} \quad (\text{V/V}) \quad (11)$$

$$\text{Gain 2} = \frac{V_O}{V_{I2}} = \frac{2 \times 150\text{k}\Omega}{R_{I2}} \quad (\text{V/V}) \quad (12)$$

$$C_{I1} = \frac{1}{(2\pi R_{I1} f_{c1})} \quad (13)$$

$$C_{I2} = \frac{1}{(2\pi R_{I2} f_{c2})} \quad (14)$$

$$C_P = C_{I1} + C_{I2} \quad (15)$$

$$R_P = \frac{R_{I1} \times R_{I2}}{(R_{I1} + R_{I2})} \quad (16)$$

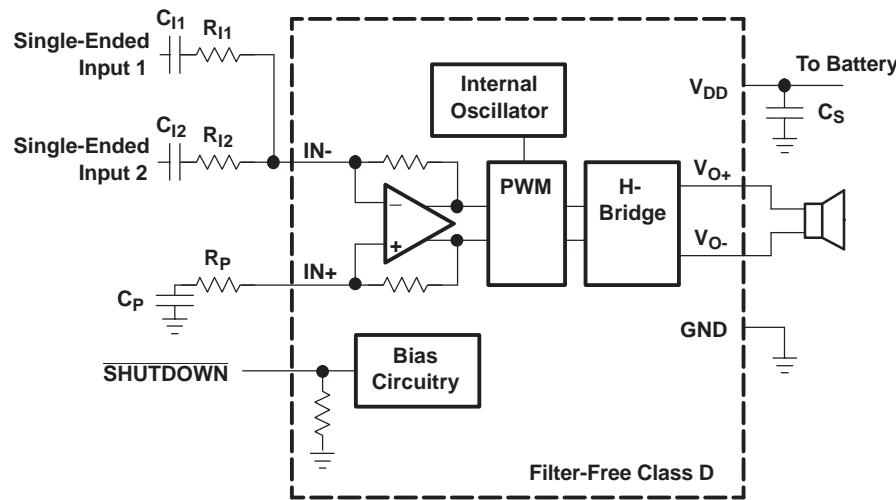


図 32. アプリケーション回路図 - TPA2010D1 での 2 つのシングルエンド入力のミキシング

### 基板レイアウト

WCSP ボールのパッド・サイズの作成には、レイアウトに nonsolder mask defined (NSMD) のランドを使用することをお勧めします。この方法では、半田マスクの開口部はランド領域より大きくなり、開口部のサイズがパッドの幅によって決まります。図 33 と表2に、WCSP レイアウトの適切な直径を示します。次のセクションに TPA2010D1 評価モジュール (EVM) のレイアウト例を示します。

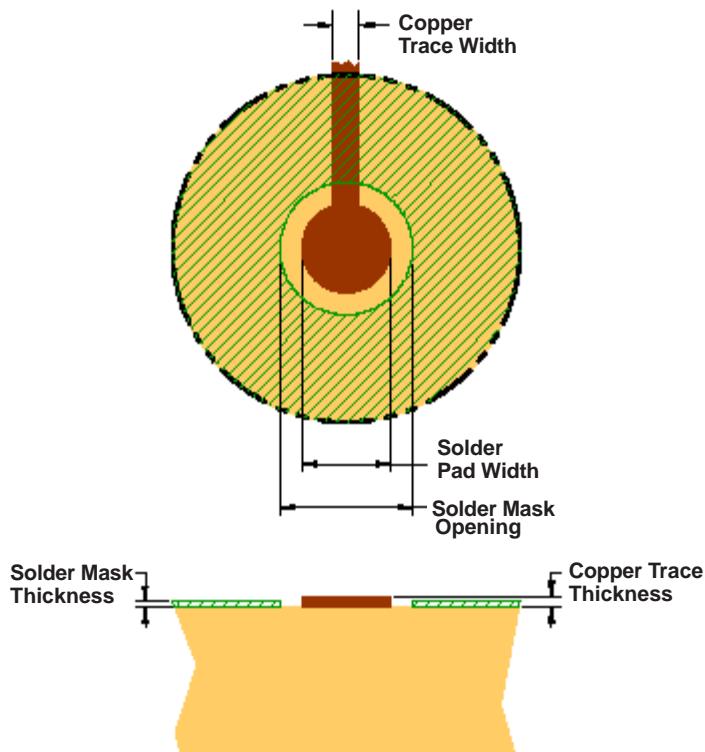


図 33. ランドパターン寸法

表 2. ランドパターン寸法

半田パッド定義	パッド	半田マスクの開口部	銅箔厚み	ステンシル開口部	ステンシル厚
Nonsolder mask defined (NSMD)	275 $\mu\text{m}$ (+0.0, -25 $\mu\text{m}$ )	375 $\mu\text{m}$ (+0.0, -25 $\mu\text{m}$ )	1 oz max (32  m) $\mu$	275 $\mu\text{m} \times 275 \mu\text{m}$ Sq. (角の丸め)	125 $\mu\text{m}$ 厚

## 注：

1. NSMD 定義のランドからのパターンは、半田マスクの開口部の露出領域の中で、幅 75 $\mu\text{m}$  ~ 100 $\mu\text{m}$  となります。広いパターン幅は、デバイスの取り付けと耐衝撃性の低下に繋がります。
2. 推奨される半田ペーストは、Type 3 または Type 4 です。
3. 最高の信頼性は、基板積層ガラス遷移温度が目的アプリケーションでの動作温度以上であるときに得られます。
4. Ni/Au 表面仕上げの基板については、熱疲労特性による剥離を防ぐために、金の厚さが 0.5 $\mu\text{m}$  未満である必要があります。
5. また半田マスクの厚さは、銅回路パターン上に、20 $\mu\text{m}$  以下とします。
6. 半田ステンシルの最高の性能は、レーザー・カット・ステンシルと、電解研磨にて得られます。ケミカル・エッティングのステンシルでは、半田ペーストの量をコントロールしにくくなります。
7. WCSP デバイスから引き出されるパターンは、半田の濡れ性の力によってコンポーネントが動かないように X 方向と Y 方向でバランスを取る必要があります。

## 部品位置

すべての外部部品は、TPA2010D1 のごくに配置します。入力抵抗は TPA2010D1 入力ピンの近くに配置し TPA2010D1 の入力抵抗と入力アンプの間の高インピーダンス・ノードに、ノイズが乗らない様にする必要があります。デカップリング・コンデンサ (CS) を TPA2010D1 の近くに配置することは、Class-D アンプの効率を高めるうえで重要です。デバイスとコンデンサ間に有するパターン抵抗やインダクタンスは、すべて効率を損失させる原因となります。

## パターン幅

推奨の半田ボール部でのトレース幅は、75 $\mu\text{m}$  ~ 100 $\mu\text{m}$  とし、毛細管現象に因る幅広いパターンへの流れ出しを防ぎます。図 34 に、TPA2010D1 評価モジュール (EVM) のレイアウトを示します。

TPA2010D1 の高電流ピン ( $V_{DD}$ 、GND  $V_{O+}$ 、 $V_{O-}$ ) については、半田ボール部に 100 $\mu\text{m}$  のパターン幅を使用し、また少なくとも 500 $\mu\text{m}$  の基板パターンを使用して、デバイスの性能と出力を確保します。

TPA2010D1 の入力ピン ( $IN_-$ 、 $IN_+$ 、SHUTDOWN) については、半田ボール部で 75 $\mu\text{m}$  ~ 100 $\mu\text{m}$  のパターン幅を使用します。 $IN_-$  ピンと  $IN_+$  ピンは、同相モードのノイズ・キャンセルを最適化するため、並べて配置する必要があります。入力抵抗  $R_{IN}$  は、できる限り TPA2010D1 の近くに配置します。

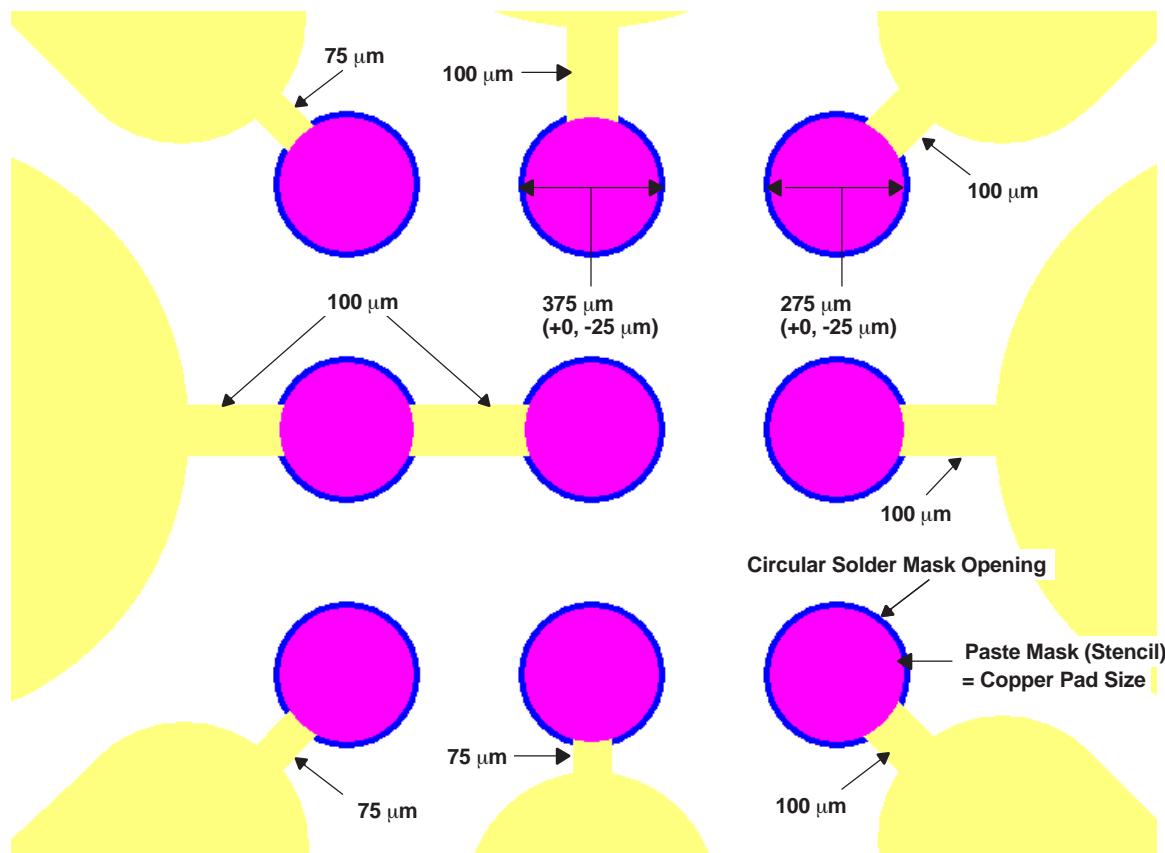


図 34. TPA2010D1 EVM の TPA2010D1 ランド・パターン部の拡大図

### 効率および熱に関する情報

最大周囲温度は基板の放熱能力に依存します。YEF パッケージと YEZ パッケージのディレーティング係数はパッケージ許容損失の表に示されています。 $\theta_{JA}$  への変換は：

$$\theta_{JA} = \frac{1}{\text{Derating Factor}} = \frac{1}{0.0078} = 128.2^{\circ}\text{C/W} \quad (17)$$

与えられた  $\theta_{JA}$  は  $128.2^{\circ}\text{C/W}$ 、最大許容接合部温度を  $125^{\circ}\text{C}$ 、最大内部消費電力を  $0.4\text{W}$  ( $2.25\text{W}$ 、 $4\Omega$  負荷、 $5\text{V}$  電源、図 3 参照) とすると、最大周囲温度は、次の式で計算されます。

$$T_A \text{Max} = T_J \text{Max} - \theta_{JA} P_{Dmax} = 125 - 128.2 (0.4) = 73.7^{\circ}\text{C} \quad (18)$$

Equation 18 では、最大消費電力時、 $5\text{V}$  電源、 $4\Omega$  負荷 (図 3 を参照) にて、最大周囲温度が  $73.7^{\circ}\text{C}$  と計算される事を示します。TPA2010D1 には、サーマル・シャットダウン機能が装備されており、接合部温度が  $150^{\circ}\text{C}$  を超えるとデバイスを動作停止させ、IC の損傷を防止します。また、 $4\Omega$  より大きいスピーカ抵抗値とすると、出力電流が減少し、アンプの効率が向上するので、熱特性は大幅に向上します。

### TPA2010D1 での出力フィルタの不要化

このセクションでは、TPA2010D1 で出力フィルタが不要である理由を中心に説明します。

#### 音への影響

Class-D アンプは、スイッチング波形と増幅された入力オーディオ信号の複合である、パルス幅変調 (PWM) の方形波を出力します。人間の耳は、帯域通過フィルタとして機能し、約  $20\text{Hz} \sim 20\text{kHz}$  の間の周波数だけが通過します。スイッチング周波数の成分は  $20\text{kHz}$  よりはるかに高いので、聞こえる信号は増幅された入力オーディオ信号のみとなります。

### 従来の Class-D 変調方法

TPA005Dxx ファミリーで使用されている従来の Class-D 変調では、差動出力の各出力に 180 度の位相差があり GND から電源電圧  $V_{DD}$  まで変化します。したがって、プリ・フィルタ後の中動出力は、正/負  $V_{DD}$  間で変化し 50% デューティ・サイクルではフィルタ後、負荷両端で 0V が得られます。従来の Class-D 変調方法と電圧/電流の波形を図 35 に示します。注目すべきは負荷両端で平均 0V (50% のデューティ・サイクル) であっても、負荷には高電流が流れ大きな損失が発生するため、大きな電源電流が生じます。

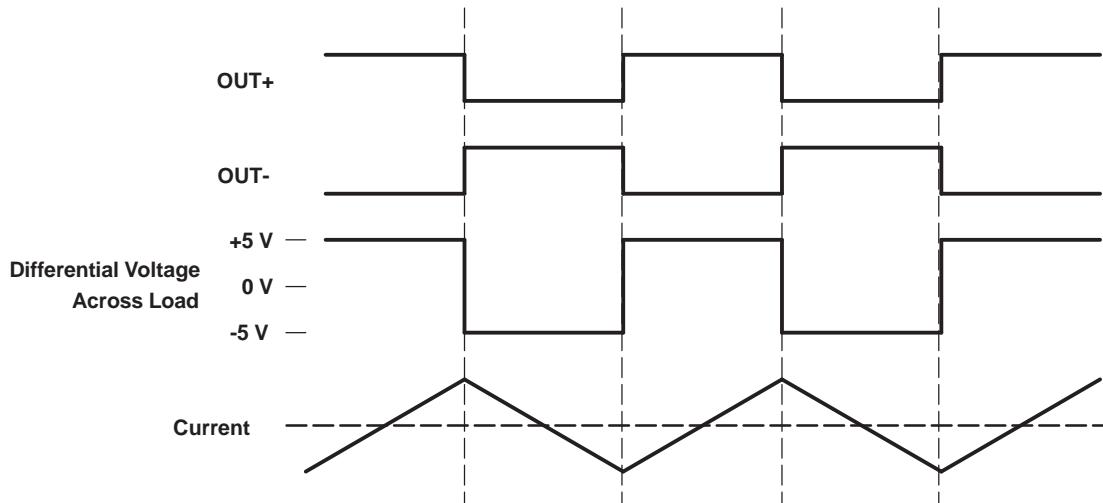


図 35. 従来の Class-D 変調方法の出力電圧/電流の波形 - 誘導性負荷、無入力

### TPA2010D1 の変調方法

TPA2010D1 が使用する変調方法でも、各出力が 0V から電源電圧までスイッチングされます。しかし OUT+ と OUT- は、無入力時には同位相となります。正電圧入力時は OUT+ のデューティ・サイクルは 50% を超え OUT- は 50% 未満となります。負電圧入力に対しては、OUT+ は 50% 未満で、OUT- は 50% を超えます。負荷にかかる電圧は、多くのスイッチング期間に於いて 0V となるのでスイッチング電流が大幅に減少し、その結果負荷での  $I^2R$  の損失が減少します。

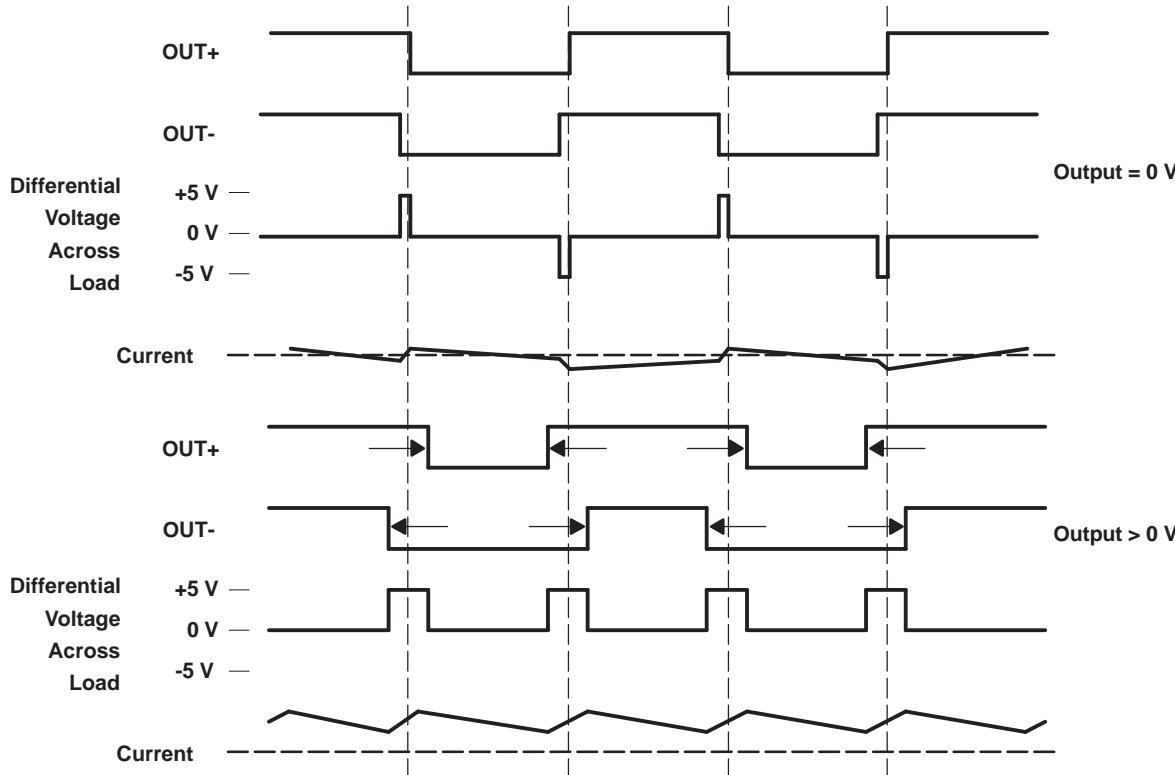


図 36. TPA2010D1 出力電圧/電流の波形 - 誘導性負荷

#### 効率：従来型 Class-D 変調でフィルタが必要である理由

従来の Class-D アンプで出力フィルタが必要な大きな理由は、スイッチング波形により最大電流が流れる事に起因します。この為、負荷ではより大きな損失が生じ、効率が低下します。リップル電流は、電圧と時間を乗じた値に比例するので、従来の変調方法ではリップル電流が大きくなります。従来の変調方法では、差動電圧が  $2 \times V_{DD}$  の間を変化し、各電圧の時間は周期の半分です。半サイクルでこのリップル電流を保時し、次の半サイクルで使用するには、理想的な LC フィルタが必要ですが、抵抗により電力の損失が生じます。スピーカでは抵抗性と誘導性の両方を持つのに対し、LC フィルタはほとんど誘導性です。

TPA2010D1 の変調方法では、パルスが非常に短く、電圧の変化が  $2 \times V_{DD}$  ではなく  $V_{DD}$  である為、フィルタがなくても負荷でのロスがほとんどありません。出力電力が大きくなるに従い、パルス幅が大きくなり、リップル電流が大きくなります。率化のために、LC フィルタでリップル電流をフィルタすることができますが、ほとんどのアプリケーションでフィルタは不要です。

Class-D のスイッチング周波数より低いカットオフ周波数を持つ LC フィルタを使用すると、スイッチング電流は負荷ではなく、フィルタを通って流れます。フィルタはスピーカより抵抗が小さいので、消費電力が少なく、効率が上がります。

#### スピーカに方形波を与える影響

方形波の振幅が十分高く、周波数がスピーカの動作帯域範囲内である場合、方形波はボイス・コイルをエアギャップ・コイルから飛び出させたり、損傷したりする可能性があります。250 kHz のスイッチング周波数はスピーカのコーンの動きはオーディオ帯域を越えた周波数に対して  $1/f^2$  に比例するのでそれほど大きくはありません。したがって、スイッチング周波数でのコーンの動きは非常に小さくなります。しかし、ボイス・コイルに増加電力に対する余裕が無ければ、スピーカに損傷が生じる可能性があります。増加電力に対するスピーカー仕様を決めるには、負荷で消費されるリップル電力を計算する必要があります。これには、最大出力電力  $P_{OUT}$  での実際の供給電力  $P_{SUP}$  から、理論的な供給電力  $P_{SUP\ THEORETICAL}$  を引きます。スピーカで消費されるスイッチング電力は、測定された効率  $\eta_{MEASURED}$  から理論的効率  $\eta_{THEORETICAL}$  を引いた値の逆数です。

$$P_{SPKR} = P_{SUP} - P_{SUP\ THEORETICAL} \quad (\text{at max output power}) \quad (19)$$

$$P_{SPKR} = \frac{P_{SUP}}{P_{OUT}} - \frac{P_{SUP\ THEORETICAL}}{P_{OUT}} \quad (\text{at max output power}) \quad (20)$$

$$P_{SPKR} = P_{OUT} \left( \frac{1}{\eta_{MEASURED}} - \frac{1}{\eta_{THEORETICAL}} \right) \quad (\text{at max output power}) \quad (21)$$

$$\eta_{THEORETICAL} = \frac{R_L}{R_L + 2r_{DS(on)}} \quad (\text{at max output power}) \quad (22)$$

電源 3.6V、負荷 8Ω の場合の TPA2010D1 の最大効率は、Equation 22 から 86% と求められます。式 Equation 21 を使用し、最大電力での効率 (84%) と言う事より、スピーカでは 17mW 余分に電力が消費されていることがわかります。スピーカの消費電力の増加は、スピーカを選択するときに考慮に入れていれば問題ではありません。

#### 出力フィルタを使用する時

アンプからスピーカへのパターンが短い場合は、TPA2010D1 を出力フィルタなしで設計します。TPA2010D1 はシールドなしで 100mm 以下の線長を持つ状態で、FCC と CE の放射妨害に関する認定に合格しています。ワイヤレス・ハンドセットと PDA は、Class-D をフィルタなしで使用する適切なアプリケーションの例です。

LC フィルタなしで放射妨害に対応できず、回路が 1MHz 以上の周波数に感度がある場合によく使用されるのがフェライト・ビーズ・フィルタです。FCC と CE は、30MHz を超える放射妨害波のみをテストするので FCC と CE の検査に合格するだけなら、この回路を使用すると良いでしょう。フェライト・ビーズの選択は高周波数で高インピーダンスであり、低周波数では低インピーダンスのものを選択します。

低周波数 (1MHz 以下) の EMI に敏感な回路が存在する場合や、アンプからスピーカ間が長い場合は、LC 出力フィルタを使用します。

図 37 とでは、代表的なフェライト・ビーズ・フィルタと LC 出力フィルタを示します。

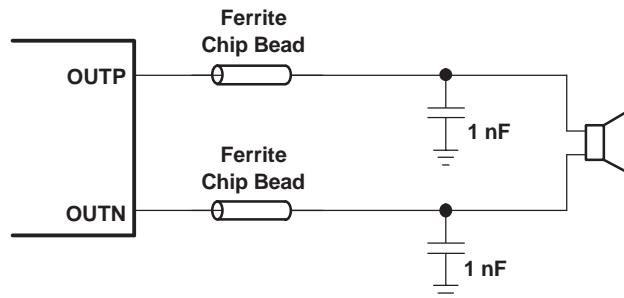


図 37. フェライト・チップ・ビーズ・フィルタ (チップ・ビーズ例 : NEC/Tokin : N2012ZPS121)

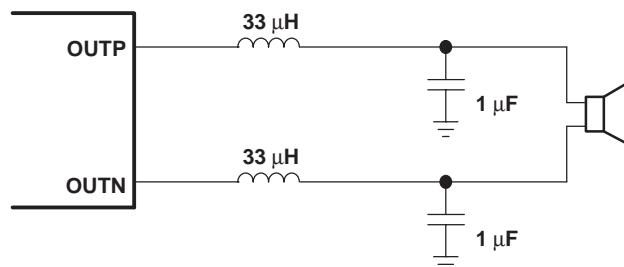


図 38. LC 出力フィルタ、カットオフ周波数 : 27kHz

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPA2010D1YZFR	Active	Production	DSBGA (YZF)   9	3000   LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AK0
TPA2010D1YZFR.B	Active	Production	DSBGA (YZF)   9	3000   LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AK0
TPA2010D1YZFT	Active	Production	DSBGA (YZF)   9	250   SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AK0
TPA2010D1YZFT.B	Active	Production	DSBGA (YZF)   9	250   SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AK0

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

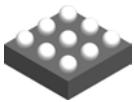
<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

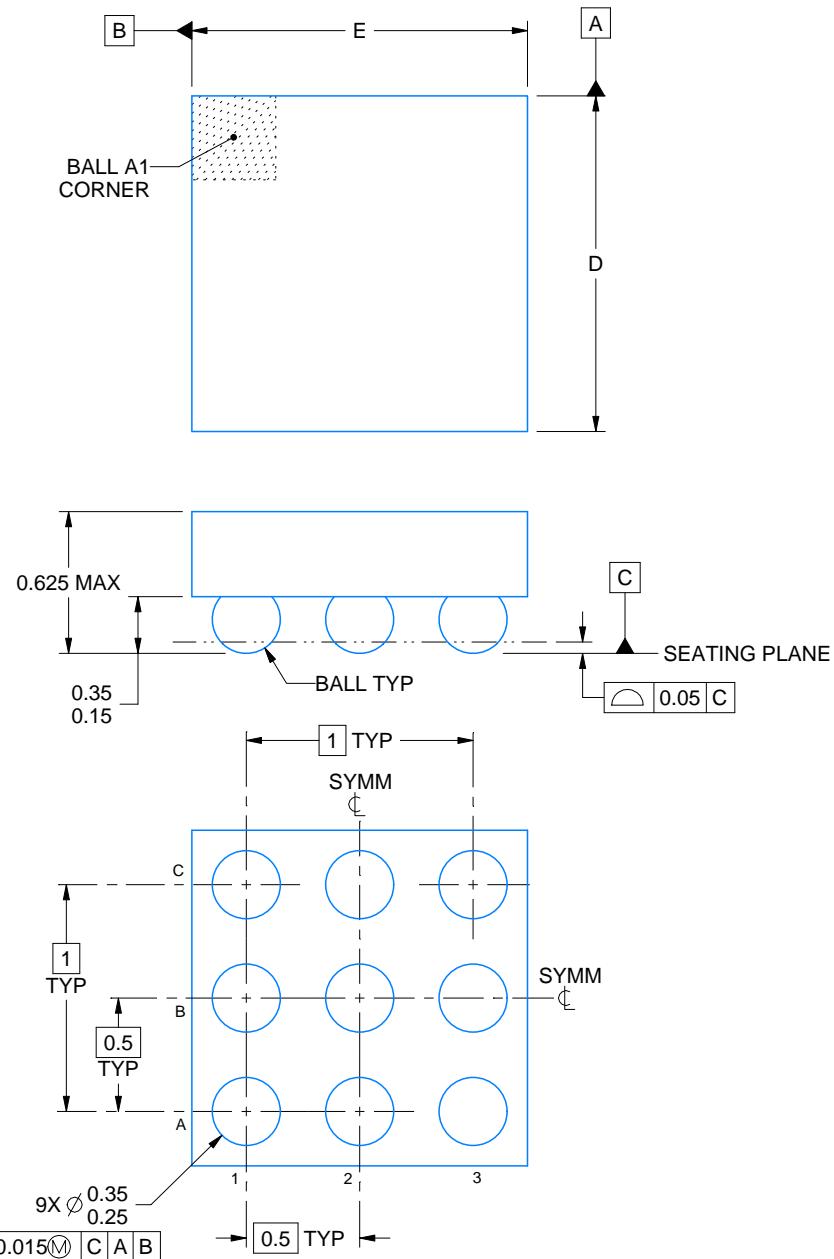


# PACKAGE OUTLINE

YZF0009

## **DSBGA - 0.625 mm max height**

DIE SIZE BALL GRID ARRAY



4219558/A 10/2018

## NOTES:

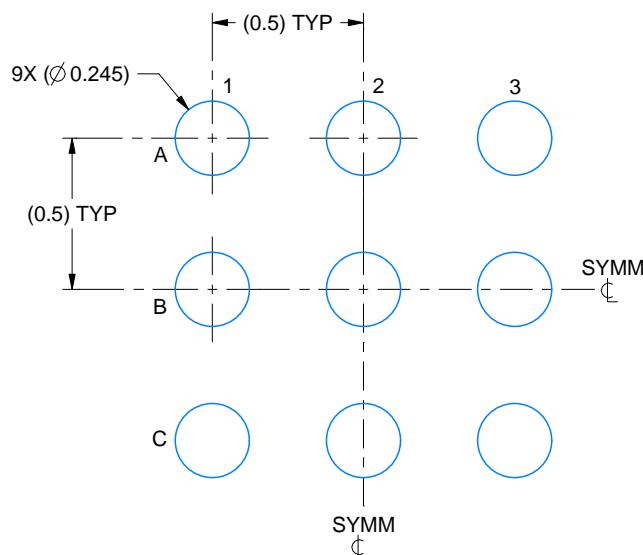
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
  2. This drawing is subject to change without notice.

# EXAMPLE BOARD LAYOUT

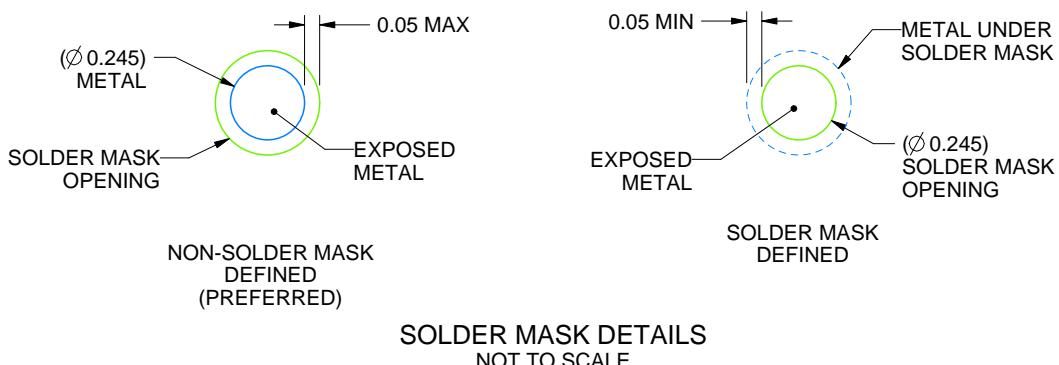
YZF0009

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 40X



4219558/A 10/2018

NOTES: (continued)

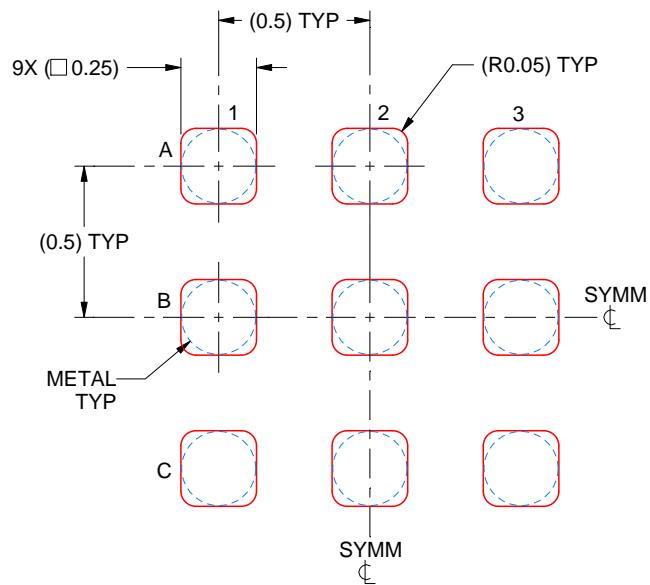
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.  
See Texas Instruments Literature No. SNVA009 ([www.ti.com/lit/snva009](http://www.ti.com/lit/snva009)).

# EXAMPLE STENCIL DESIGN

YZF0009

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE  
BASED ON 0.1 mm THICK STENCIL  
SCALE: 40X

4219558/A 10/2018

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月