



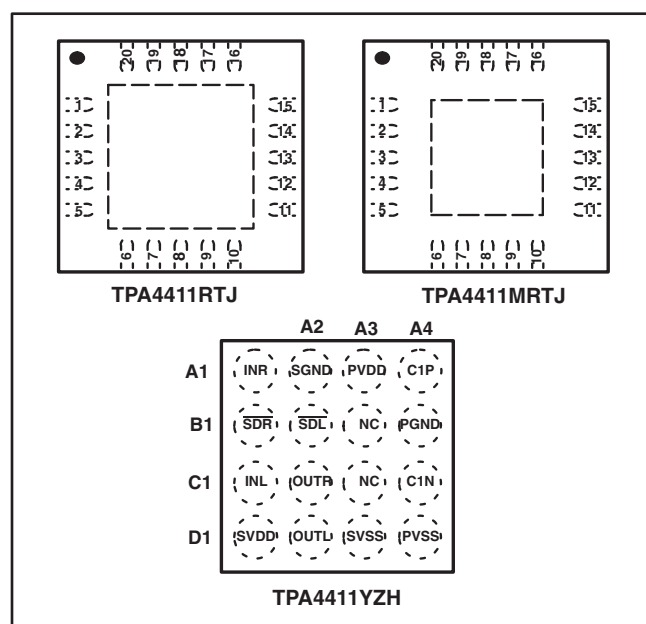
80mW DirectPath™ ステレオ・ヘッドフォン・ドライバ

特 長

- 省スペース・パッケージ
 - 20ピン、4mm × 4mm Thin QFN
 - TPA4411 – PowerPAD™ パッケージ (パッド面積大)
 - TPA4411M – PowerPAD™ パッケージ (パッド面積小)
 - 16ボール、2.18mm × 2.18mm WCSP
- グランド基準の出力。ヘッドフォンGNDにDCバイアス無し
 - 出力DCブロッキング・コンデンサ不要
 - ボード面積の削減
 - 部品コストの削減
 - THD+N性能改善
 - 出力コンデンサによる低域特性の悪化なし
- 広い電源電圧範囲：1.8V～4.5V
- 出力80mW/Ch、16Ω、4.5V時
- L/Rチャンネル独立のシャットダウン制御
- 短絡保護と熱保護
- ポップ・ノイズ抑制回路

アプリケーション

- ノートブック・コンピュータ
- CD/MP3プレーヤ
- スマート・フォン
- 携帯電話
- PDA



概 要

TPA4411は、出力DCブロッキング・コンデンサを不要とする事で部品点数とコストの削減を目的に設計されたステレオ・ヘッドフォン・ドライバです。TPA4411は、サイズとコストが重要な小型携帯電子機器に最適です。

TPA4411は、4.5V時に16Ω負荷にて80mWの出力が得られます。TPA4411は、-1.5V/Vの固定利得であり、ヘッドフォン出力には±8kVのIEC ESD保護能力があります。TPA4411は、左右のオーディオ・チャンネルに対してそれぞれ独立したシャットダウン制御回路を備えています。

TPA4411は、2.18mm × 2.18mmのWCSP パッケージ、および4mm × 4mmのThin QFNパッケージで供給されます。TPA4411Mは、4mm × 4mmのThin QFNパッケージで供給されます。TPA4411RTJパッケージは、PAD面積が大きいPowerPAD™パッケージであり、最大限の放熱が可能です。TPA4411MRTJはPAD面積が小さいPowerPAD™パッケージであり、他社製品と互換性のあるパッケージ・フットプリントを実現しました。

PowerPAD, DirectPathは、テキサス・インスツルメンツの登録商標です。

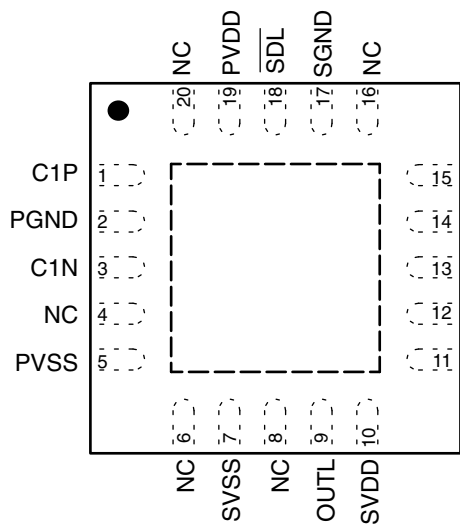
この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

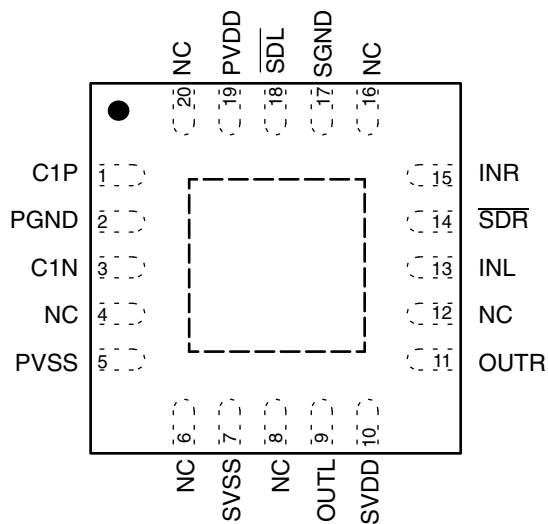
これらのデバイスは、限定的なESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

RTJ(QFN) PACKAGE (TOP VIEW)



TPA4411RTJ

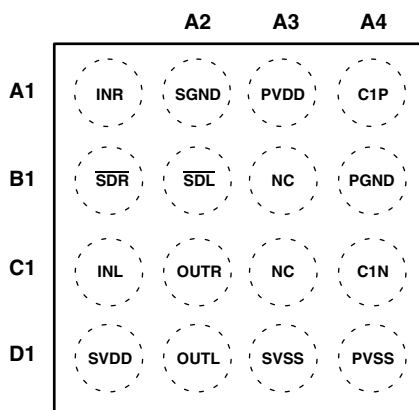
NC - No internal connection



TPA4411MRTJ

NC - No internal connection

YZH(WCSP)PACKAGE (TOPVIEW)



TPA4411YZH

NC - No internal connection

ピン構成

ピン			I/O	説 明
名称	QFN	WCSP		
C1P	1	A4	I/O	チャージ・ポンプ・フライング・コンデンサのプラス端子。
PGND	2	B4	I	電源グラウンド、グラウンドに接続。
C1N	3	C4	I/O	チャージ・ポンプ・フライング・コンデンサのマイナス端子。
NC	4, 6, 8, 12, 16, 20	B3, C3		内部接続なし。
PVSS	5	D4	O	チャージ・ポンプ出力。
SVSS	7	D3	I	アンプの負電源、スター接続でPVSSに接続。
OUTL	9	D2	O	左チャンネル・オーディオ出力。
SVDD	10	D1	I	アンプの正電源、PVDDに接続。
OUTR	11	C2	O	右チャンネル・オーディオ出力。
INL	13	C1	I	左チャンネル・オーディオ入力。
SDR	14	B1	I	右チャンネルのシャットダウン、アクティブ “Low” ロジック。
INR	15	A1	I	右チャンネル・オーディオ入力。
SGND	17	A2	I	信号グラウンド、グラウンドに接続。
SDL	18	B2	I	左チャンネルのシャットダウン、アクティブ “Low” ロジック。
PVDD	19	A3	I	電源、正電源に接続。
Exposed Pad		-		露出したパッドは、フローティング・パターンに半田付けする必要があります。 電源パターンやグラウンドに接続しないでください。

絶対最大定格 ⁽¹⁾

	値 / 単位
電源電圧、AVDD、PVDD	-0.3V ~ 5.5V
V _I 入力電圧	-0.3V ~ V _{DD} + 0.3V
連続出力時の合計許容損失	許容損失を参照
T _A 動作温度範囲	-40°C ~ 85°C
T _J 動作ジャンクション温度範囲	-40°C ~ 150°C
T _{stg} 保存温度範囲	-65°C ~ 150°C
リード温度：ケースから1,6mm (1/16 インチ) 離れた点で10秒間	260°C

(1) 絶対最大定格で規定された値を上回るストレスが加わった場合、永続的な損傷が発生する恐れがあります。これはストレスの定格のみについて示しており、推奨動作条件によって規定された値で、またはこれらの値を超える状態での本製品の機能動作を意味する物ではありません。絶対最大定格の状態が長時間に亘ると、本製品の信頼性に影響を及ぼすことがあります。

許容損失

パッケージ	$T_A \leq 25^\circ\text{C}$ 許容損失	ディレーティング係数 ⁽¹⁾	$T_A = 70^\circ\text{C}$ 許容損失	$T_A = 85^\circ\text{C}$ 許容損失
RTJ (TPA4411)	5200 mW	41.6 mW/°C	3120 mW	2700 mW
RTJ (TPA4411M)	3450 mW	34.5 mW/°C	1898 mW	1380 mW
YZH	1200 mW	9.21 mW/°C	690 mW	600 mW

(1) High-K基板でのディレーティング係数

製品名

T_A	パッケージ ⁽¹⁾	型式名	シンボル
-40°C ~ 85°C	20ピン、4mm × 4mm QFN	TPA4411RTJ ⁽²⁾	AKQ
	20ピン、4mm × 4mm QFN	TPA4411MRTJ ⁽²⁾	BPB
	16ボール、2.18mm × 2.18mm WSCP	TPA4411YZH	AKT

(1) 最新のパッケージ情報と発注情報については、このデータシートの末尾にある「付録：パッケージ・オプション」を参照するか、www.ti.comまたはwww.tij.co.jpにあるTIのWebサイトを参照してください。

(2) RTJパッケージは、テープとリールでのみ提供しています。ご注文の際に、3000のリールは型式名の後に“R”、250のリールは部品番号の後に“T”と付けてください(例：TPA4411RTJR)。

推奨動作条件

	MIN	MAX	単位
電源電圧、AVDD、PVDD	1.8	4.5 ⁽¹⁾	V
V_{IH} “H” レベル入力電圧 $\overline{SDL}, \overline{SDR}$	1.5		V
V_{IL} “L” レベル入力電圧 $\overline{SDL}, \overline{SDR}$		0.5	V
T_A 動作温度	-40	85	°C

(1) $V_{DD} > 4.5\text{V}$ の場合、デバイスの損傷を防止するために、デバイスをシャットダウンできます。

電気的特性

$T_A = 25^\circ\text{C}$ (特に記述のない限り)

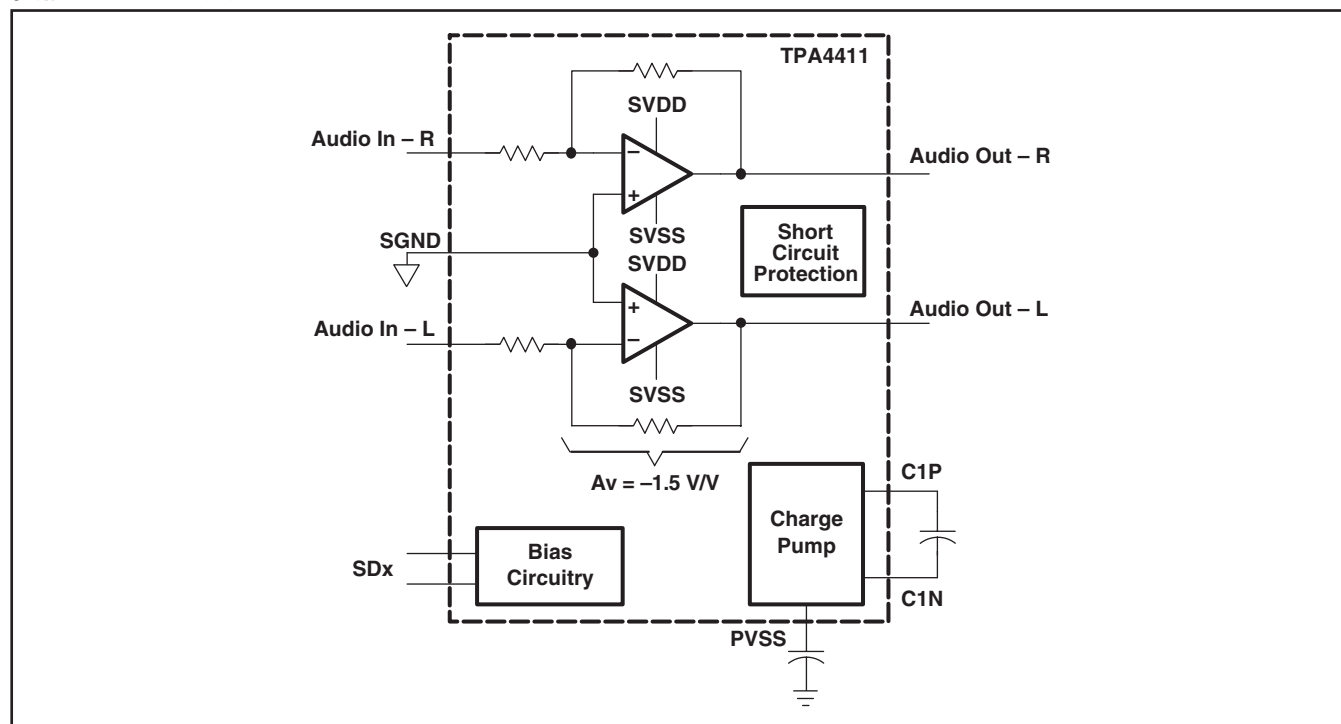
パラメータ	テスト条件	MIN	TYP	MAX	単位
IVOSI 出力オフセット電圧	$V_{DD} = 1.8\text{V} \sim 4.5\text{V}$ 、入力をグランドに接続			8	mV
PSRR 電源変動除去比	$V_{DD} = 1.8\text{V} \sim 4.5\text{V}$	-69	-80		dB
V_{OH} “H” レベル出力電圧	$V_{DD} = 3\text{V}$ 、 $R_L = 16\Omega$	2.2			V
V_{OL} “L” レベル出力電圧	$V_{DD} = 3\text{V}$ 、 $R_L = 16\Omega$			-1.1	V
$ I_{IH} $ “H” レベル入力電流 $(\overline{SDL}, \overline{SDR})$	$V_{DD} = 4.5\text{V}$ 、 $V_I = V_{DD}$			1	μA
$ I_{IL} $ “L” レベル入力電流 $(\overline{SDL}, \overline{SDR})$	$V_{DD} = 4.5\text{V}$ 、 $V_I = 0\text{V}$			1	μA
I_{DD} 消費電流	$V_{DD} = 1.8\text{V}$ 、無負荷、 $\overline{SDL} = \overline{SDR} = V_{DD}$		5.3	6.5	mA
	$V_{DD} = 3\text{V}$ 、無負荷、 $\overline{SDL} = \overline{SDR} = V_{DD}$		6.5	8.0	
	$V_{DD} = 4.5\text{V}$ 、無負荷、 $\overline{SDL} = \overline{SDR} = V_{DD}$		8.0	10.0	
	シャットダウン・モード、 $V_{DD} = 1.8\text{V} \sim 4.5\text{V}$			1	μA

動作特性

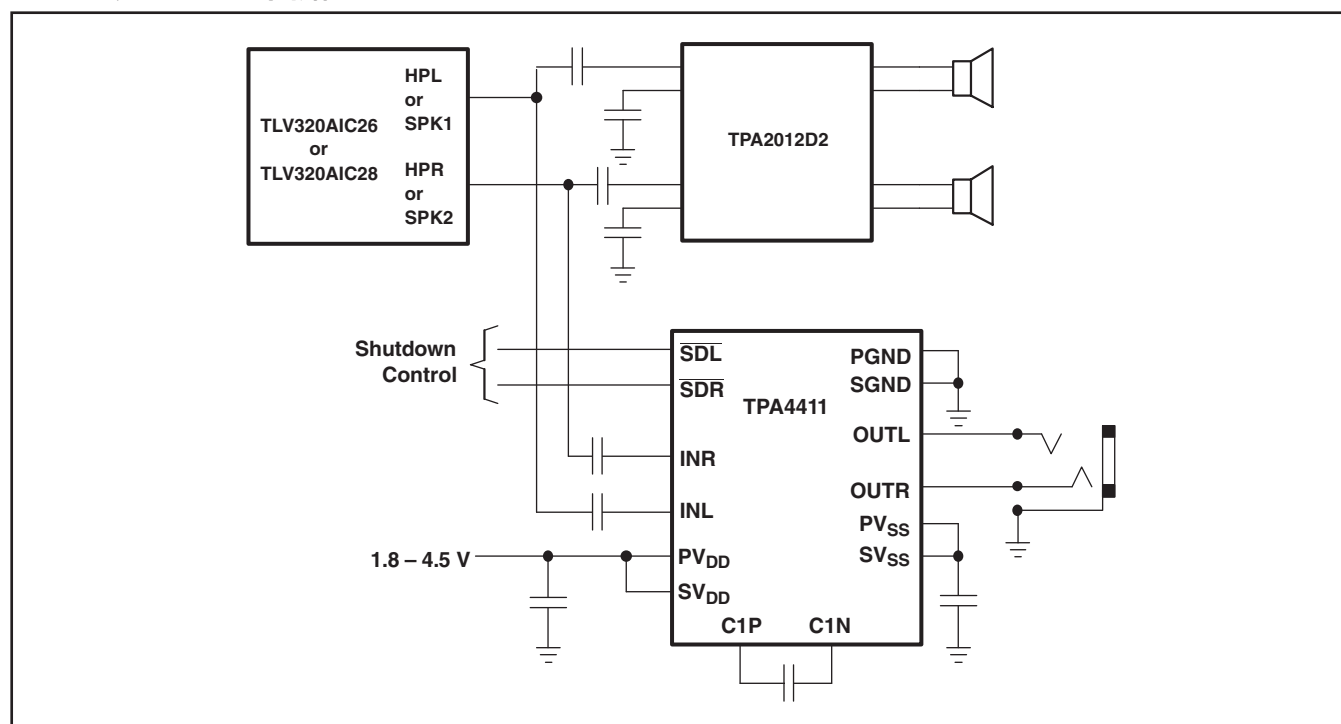
$V_{DD} = 3V$ 、 $T_A = 25^\circ C$ 、 $R_L = 16\Omega$ (特に記述のない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
P_O	出力電力 (両Chの出力が同位相)	THD = 1%、 $V_{DD} = 3V$ 、 $f = 1kHz$		50		mW
		THD = 1%、 $V_{DD} = 4.5V$ 、 $f = 1kHz$		100		
		THD = 1%、 $V_{DD} = 3V$ 、 $f = 1kHz$ 、 $R_L = 32\Omega$		50		
THD+N	全高調波歪 + ノイズ	$P_O = 25mW$ 、 $f = 1kHz$		0.054%		
		$P_O = 25mW$ 、 $f = 20kHz$		0.010%		
	クロストーク	$P_O = 20mW$ 、 $f = 1kHz$		-83		dB
k_{SVR}	電源リップル除去比	$200mV_{pp}$ リップル、 $f = 217Hz$		-82.5		dB
		$200mV_{pp}$ リップル、 $f = 1kHz$		-70.4		
		$200mV_{pp}$ リップル、 $f = 20kHz$		-45.1		
A_v	閉ループ電圧ゲイン		-1.45	-1.5	-1.55	V/V
ΔA_v	LR ゲイン誤差			1%		
	スルーレート			2.2		V/ μs
	最大容量性負荷			400		pF
V_n	ノイズ出力電圧			10		μV_{RMS}
	静電気耐圧、IEC	OUTR、OUTL		± 8		kV
f_{osc}	チャージ・ポンプのスイッチング周波数		280	320	420	kHz
	シャットダウンからの起動時間			450		μs
	入力インピーダンス		12	15	18	k Ω
SNR	信号対雑音比	$P_O = 40mW$ (THD+N = 0.1%)		98		dB
	サーマル・シャットダウン	スレッシュホールド	150		170	$^\circ C$
		ヒステリシス		15		$^\circ C$

機能ブロック図



アプリケーション回路



代表的特性

$C_{(PUMP)} = C_{(PVSS)} = 2.2\mu\text{F}$ 、 $C_{IN} = 1\mu\text{F}$ (特に記述のない限り)

グラフ一覧

		図
全高調波歪 + ノイズ	対出力電力	1–24
全高調波歪 + ノイズ	対周波数	25–32
電源除去比	対周波数	33, 34
消費電力	対出力電力	35–42
クロストーク	対周波数	43–46
出力電力	対電源電圧	47–50
静止電源電流	対電源電圧	51
出力電力	対負荷抵抗	52–60
出力スペクトル		61
ゲインと位相	対周波数	62, 63

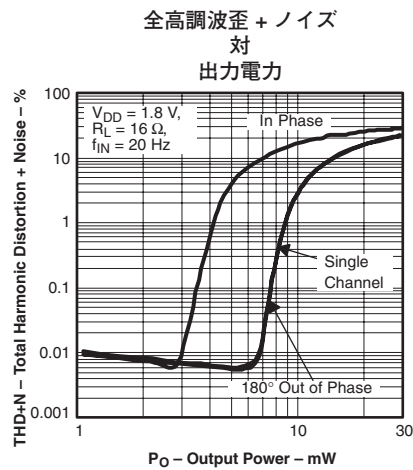


図 1

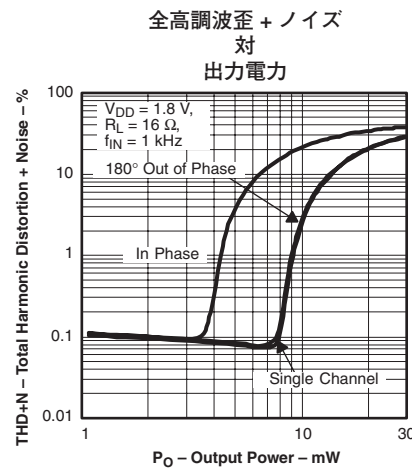


図 2

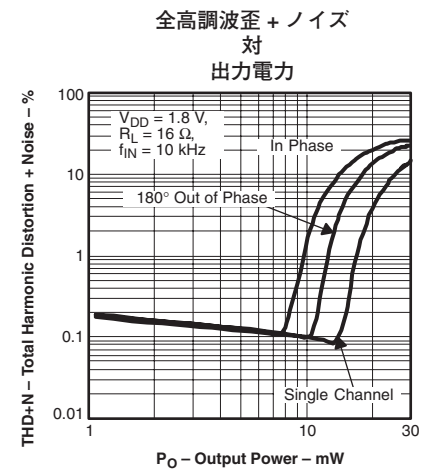


図 3

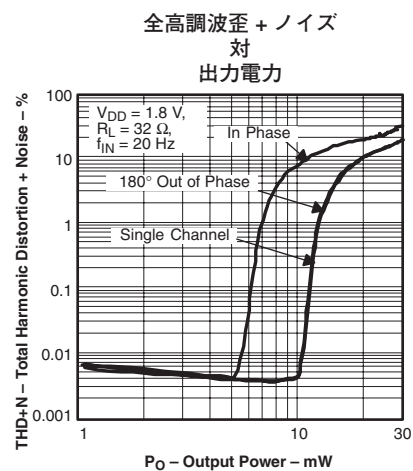


図 4

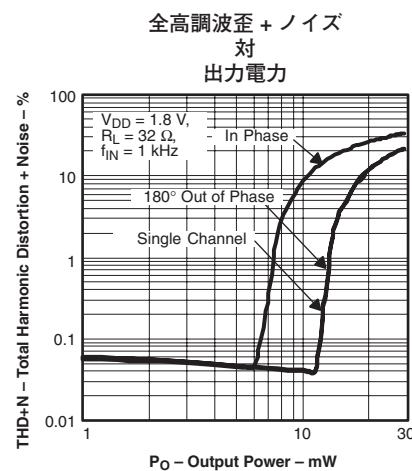


図 5

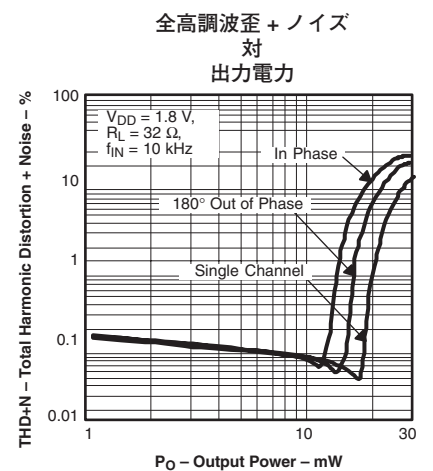


図 6

代表的特性

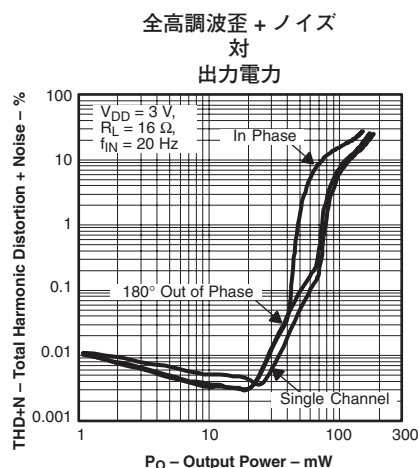


図 7

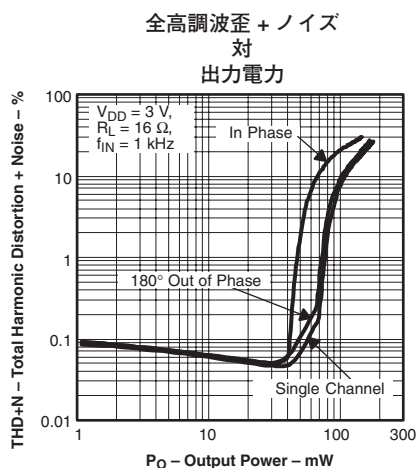


図 8

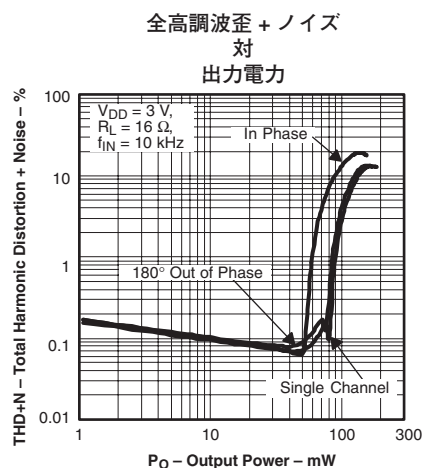


図 9

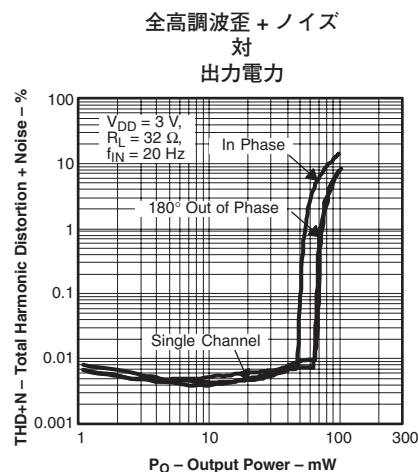


図 10

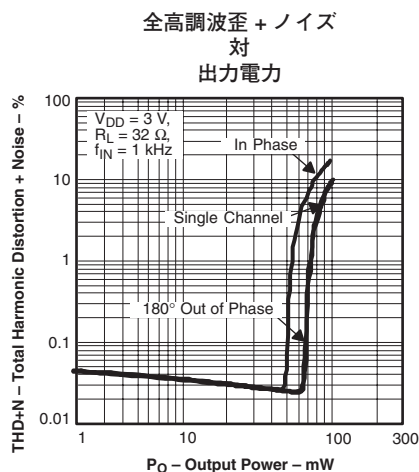


図 11

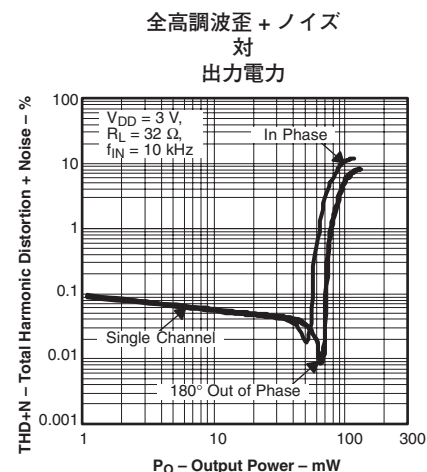


図 12

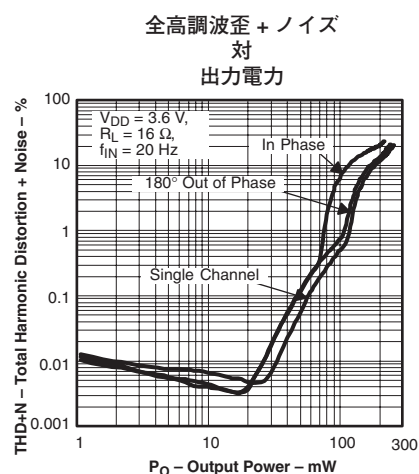


図 13

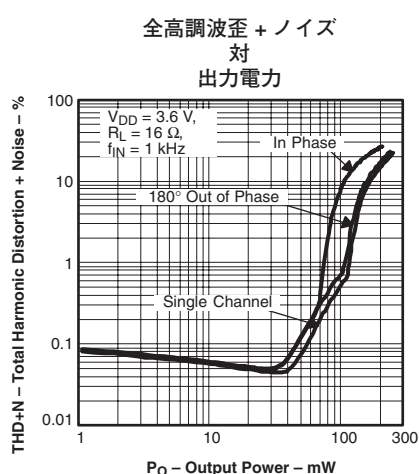


図 14

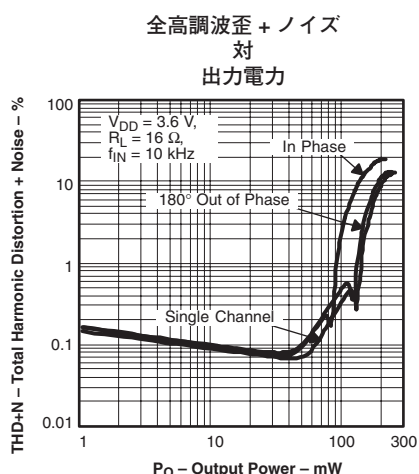


図 15

代表的特性

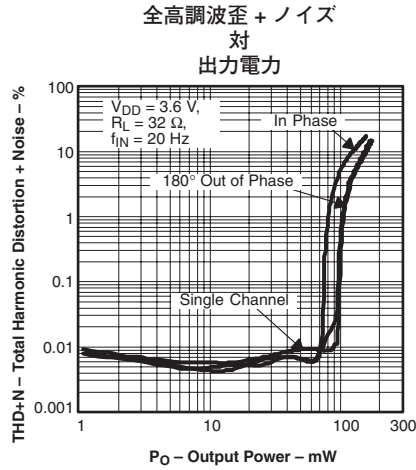


図 16

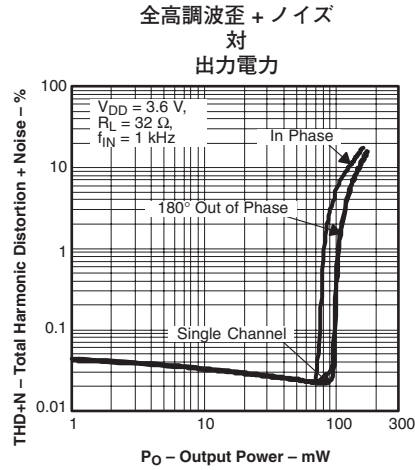


図 17

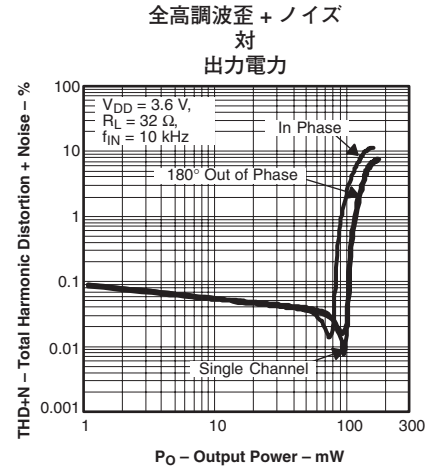


図 18

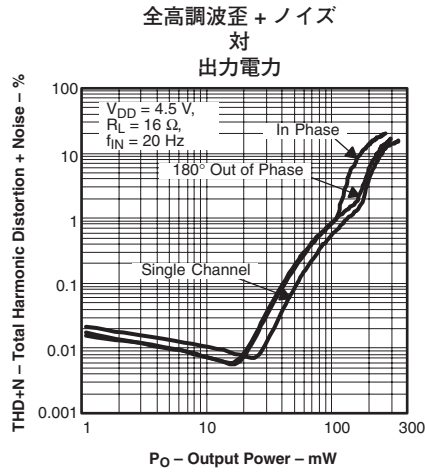


図 19

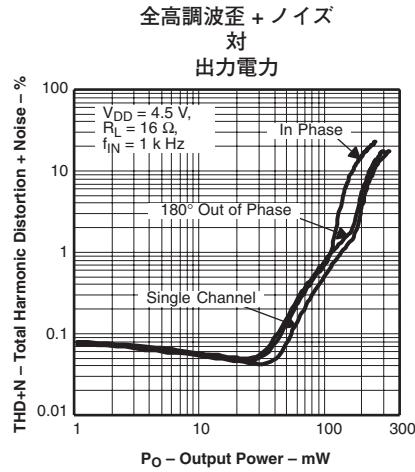


図 20

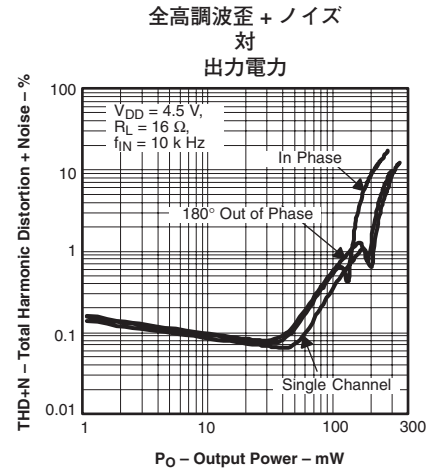


図 21

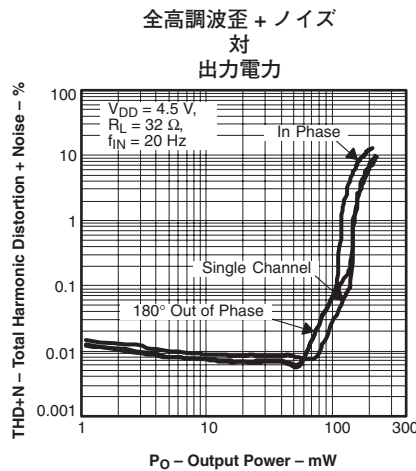


図 22

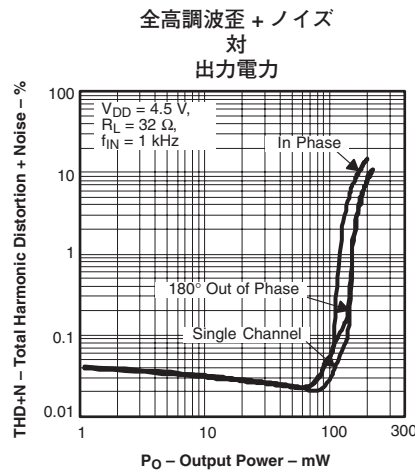


図 23

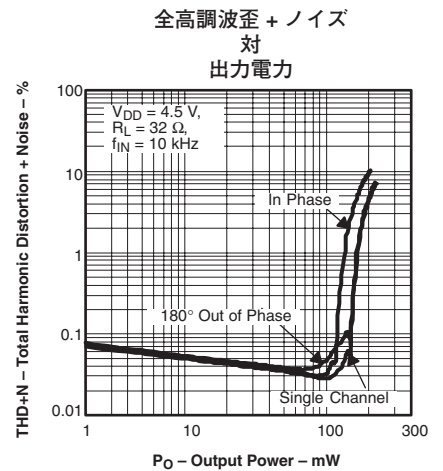


図 24

代表的特性

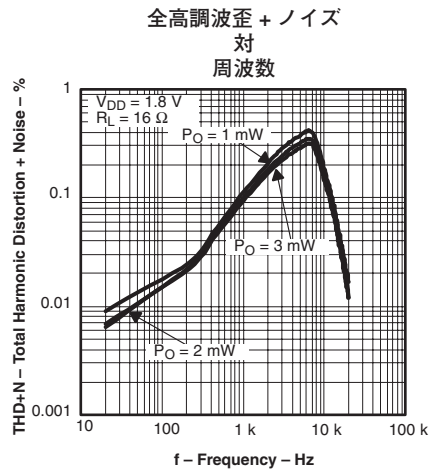


図 25

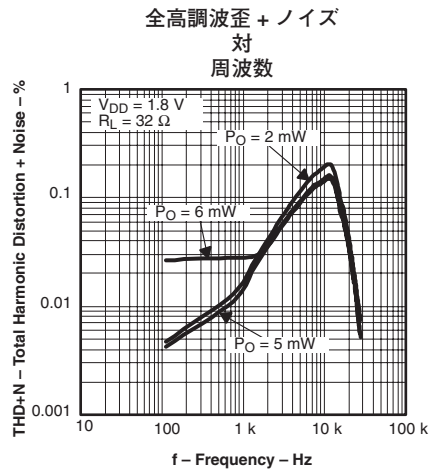


図 26

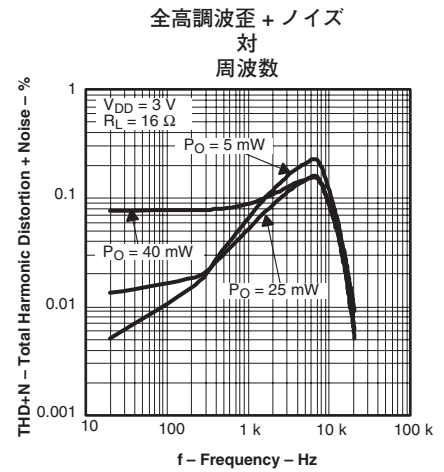


図 27

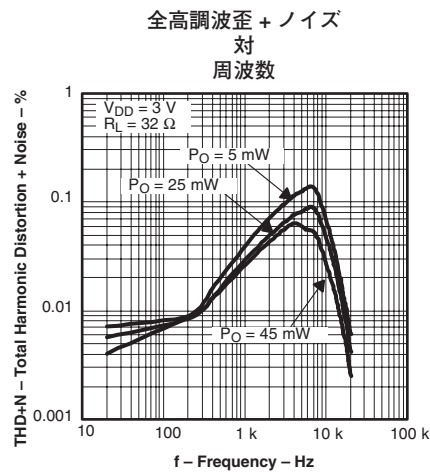


図 28

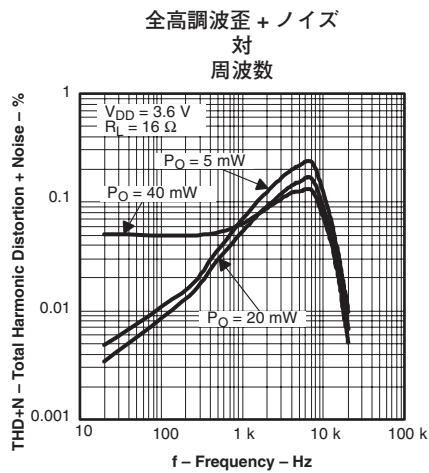


図 29

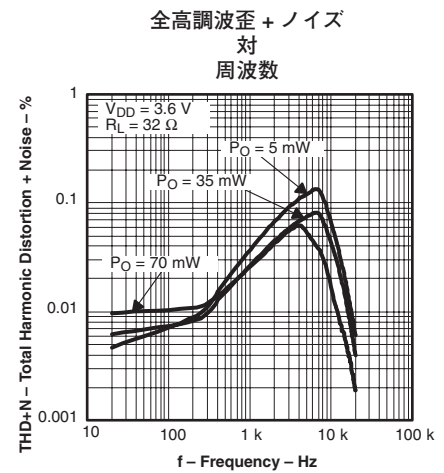


図 30

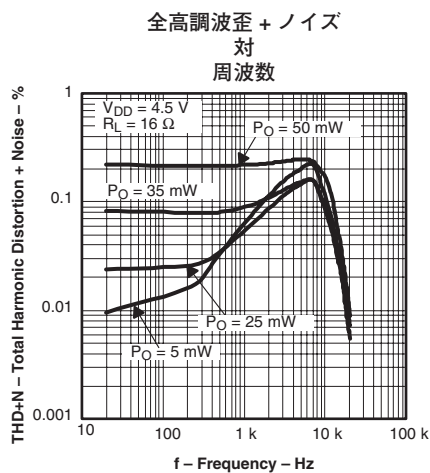


図 31

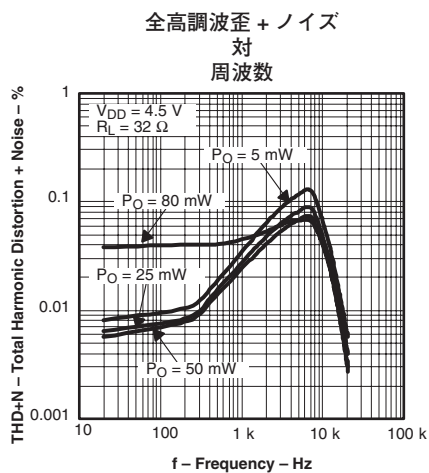


図 32

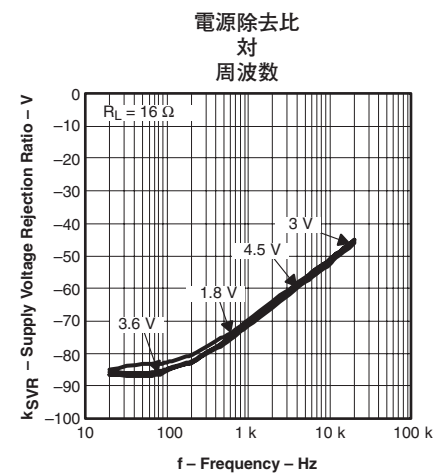


図 33

代表的特性

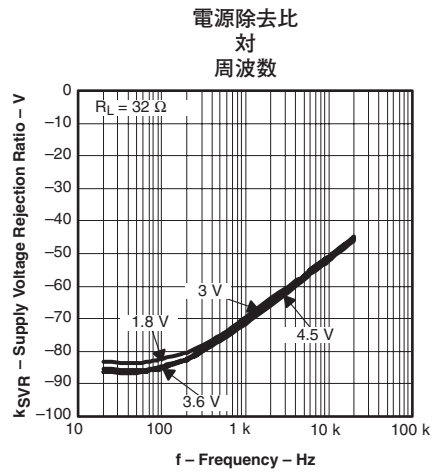


図 34

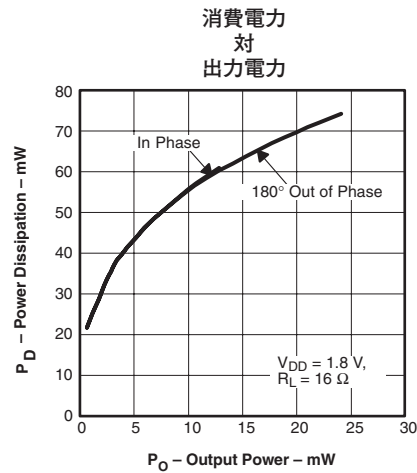


図 35

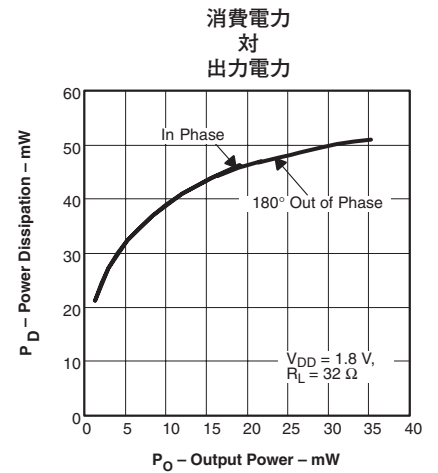


図 36

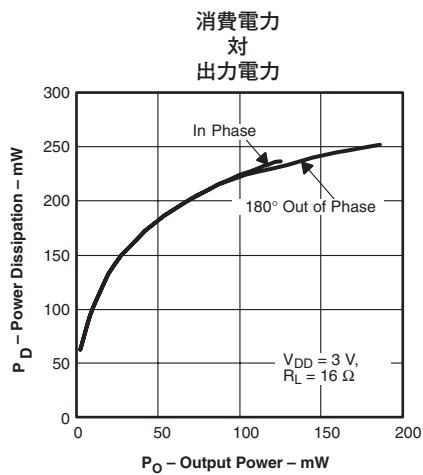


図 37

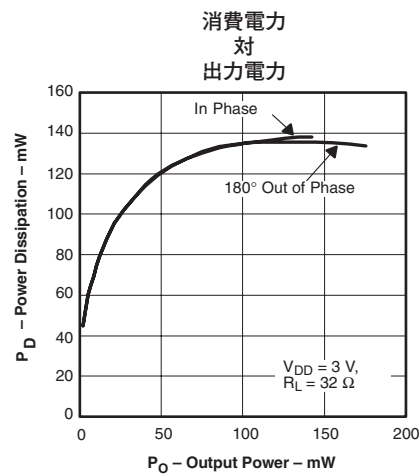


図 38

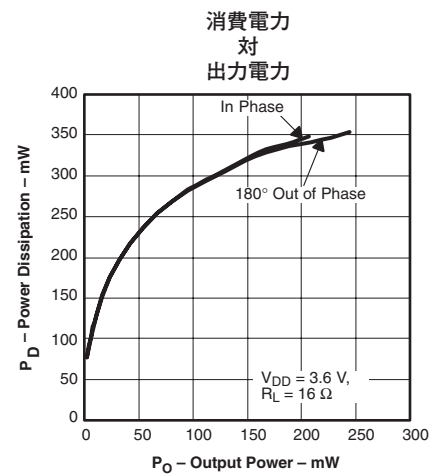


図 39

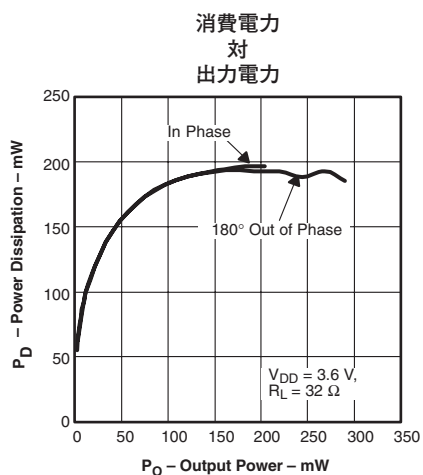


図 40

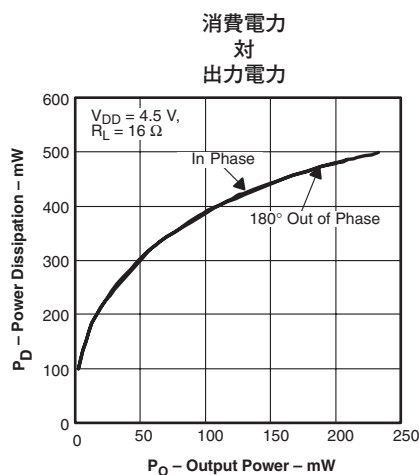


図 41

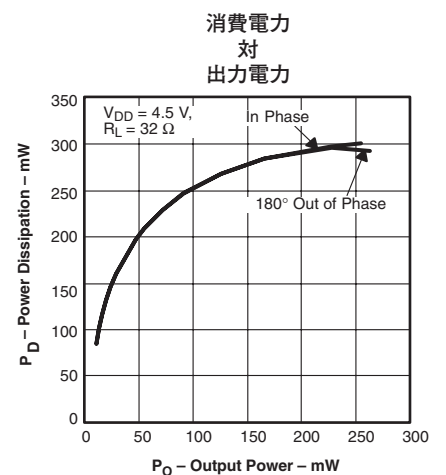


図 42

代表的特性

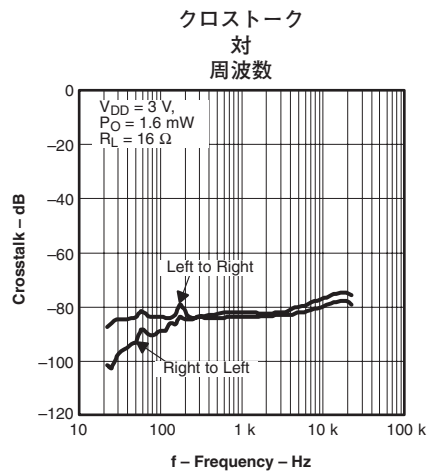


図 43

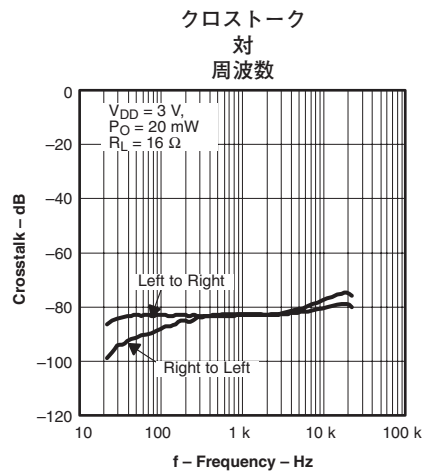


図 44

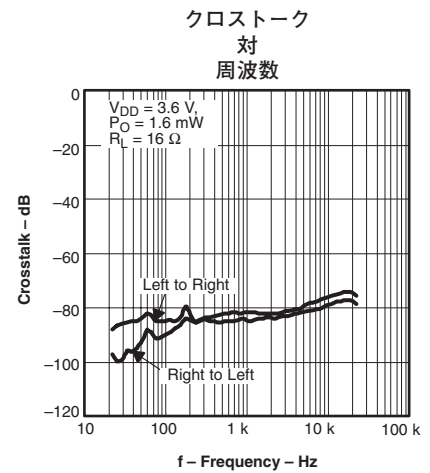


図 45

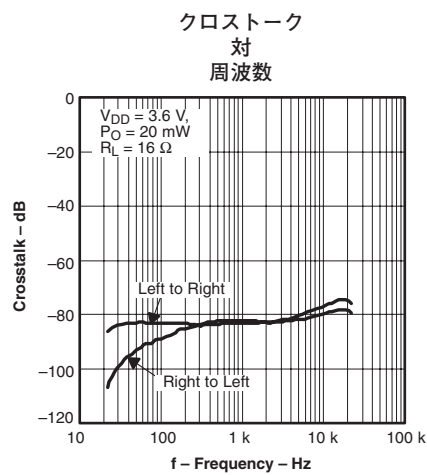


図 46

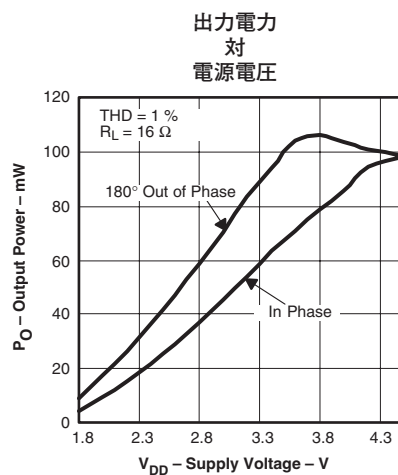


図 47

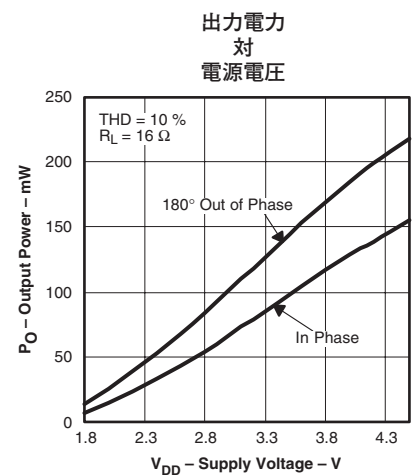


図 48

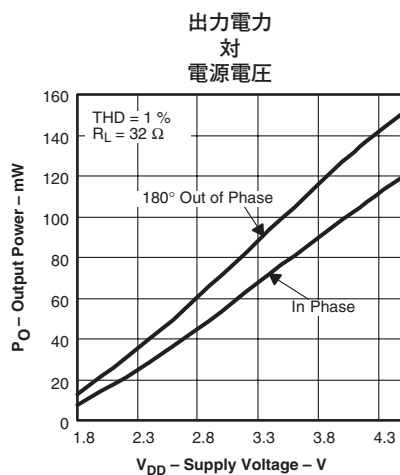


図 49

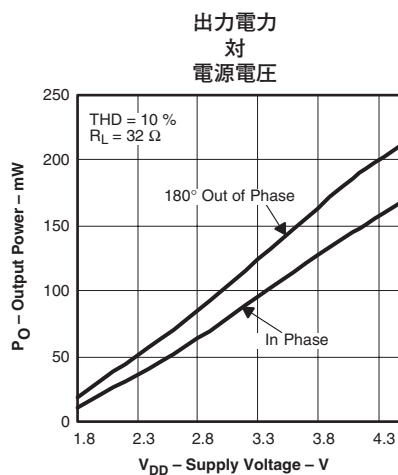


図 50

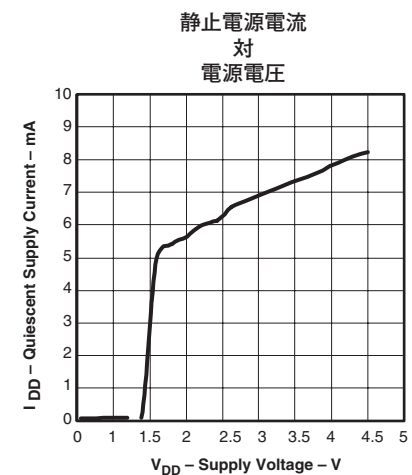


図 51

代表的特性

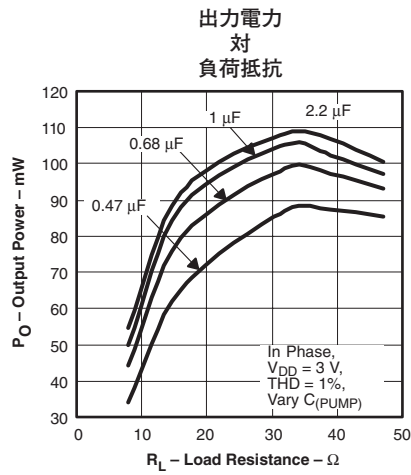


図 52

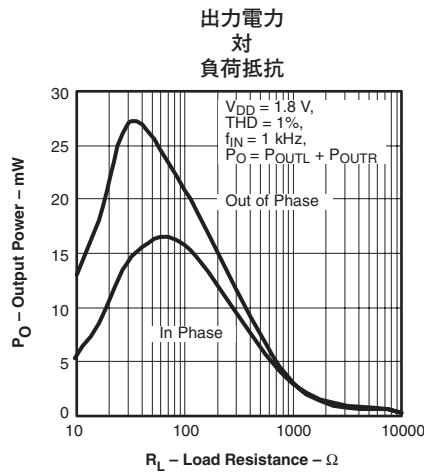


図 53

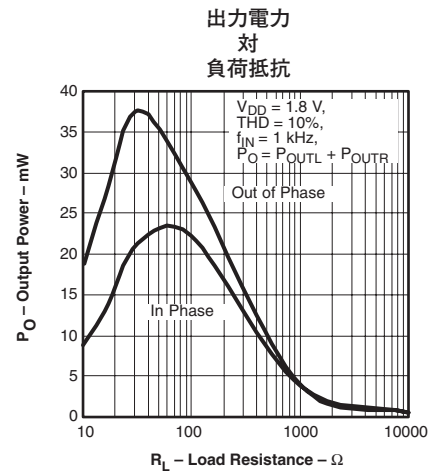


図 54

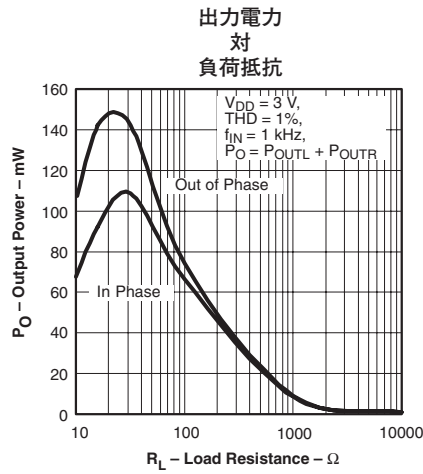


図 55

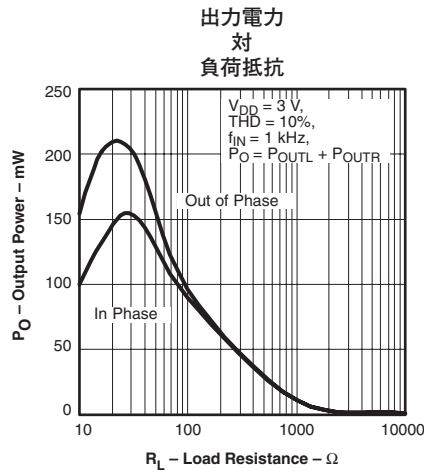


図 56

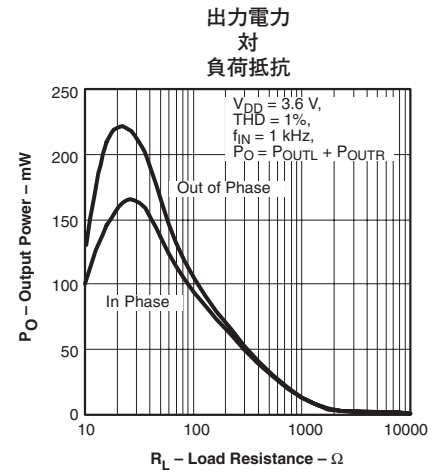


図 57

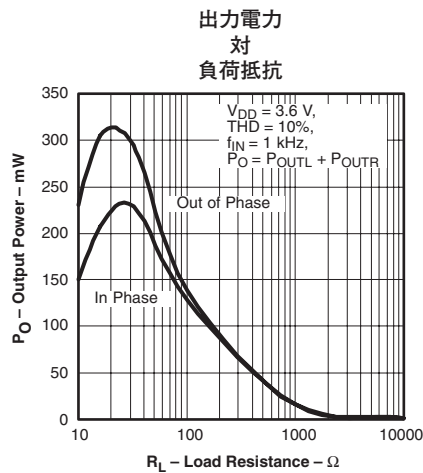


図 58

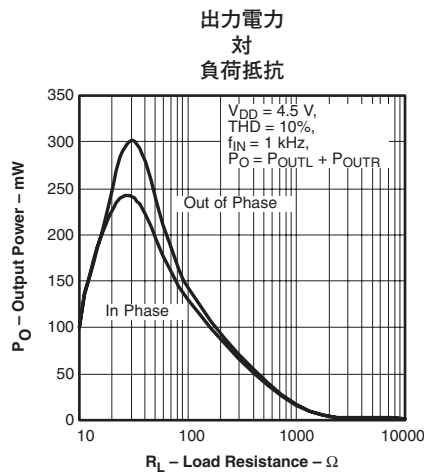


図 59

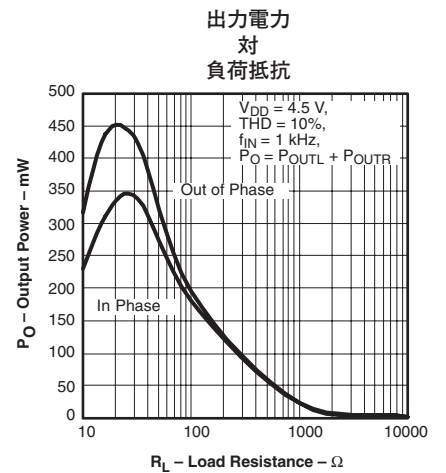


図 60

代表的特性

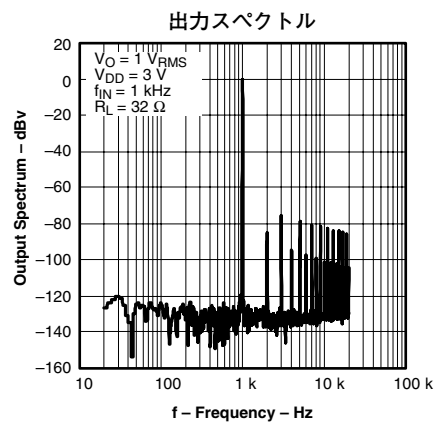


図 61

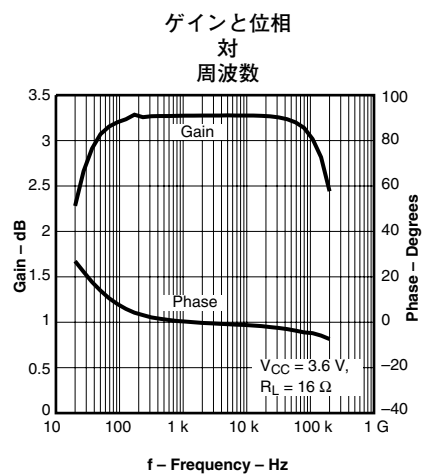


図 62

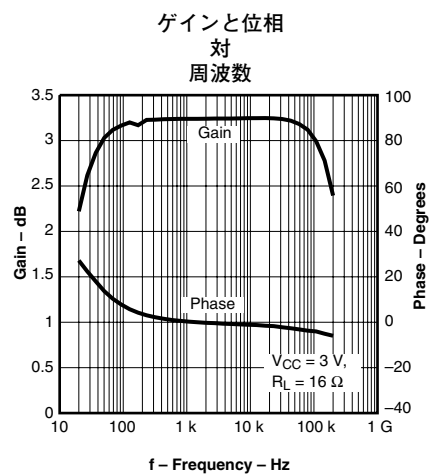


図 63

アプリケーション情報

ヘッドフォン・アンプ

通常、単電源ヘッドフォン・アンプには、DCブロッキング・コンデンサが必要です。このコンデンサは、多くのヘッドフォン・アンプにおいて、出力ピン上にはDCバイアスが存在する為に必要です。DCバイアスを除去しないと、出力信号が大きくクリップされ、大量の突入電流がヘッドフォンに流れ、損傷する可能性があります。図64の上に、出力信号をヘッドフォン・アンプとヘッドフォン・ジャックに接続する一般的な方法が説明されています。

通常、DCブロッキング・コンデンサの容量は大きいものです。ヘッドフォン・スピーカ（通常の抵抗値は16Ωまたは32Ω）をDCブロッキング・コンデンサに接続すると、ハイパスフィルタが形成されます。式(1)は、負荷インピーダンス (R_L)、コンデンサ容量 (C_O) とカットオフ周波数 (f_c) の関係を示しています。

$$f_c = \frac{1}{2\pi R_L C_O} \quad (1)$$

式(2)を使用して、 C_O の値を計算することができます。ここで、負荷インピーダンスとカットオフ周波数は既知の値です。

$$C_O = \frac{1}{2\pi R_L f_c} \quad (2)$$

f_c が低い場合、負荷抵抗が小さいので、静電容量の値は大きくなります。静電容量が大きいと、パッケージのサイズが大きくなります。パッケージのサイズが大きくなると、PCB上の必要面積が大きくなり、組み立てコストが高くなるので、オーディオ出力信号の音質が低下する可能性があります。

ヘッドフォン・アンプのアプリケーションで出力DCブロッキング・コンデンサを除く方法が2つあります。キャップレス・アンプ・アーキテクチャは、ヘッドフォン・ジャックのシールド・ピンを除くと、従来のアンプと同じ方法で実装できます。このアンプは、ヘッドフォン・ジャックのシールド・ピン用の基準電圧を出力します。オーディオ出力信号は、この電圧を中心に動作します。この基準電圧はアンプ電源の半分なので、出力電圧を対称的にスイングさせることができます。大電流が発生するのを防ぐため、シールドをGNDに接続してはなりません。例えば、GNDを持ったアクセサリなどをヘッドフォン・コネクタに接続すると、この状況が起こります。図64の2番目のブロック図と波形を参照してください。

DirectPath™アンプ・アーキテクチャは単電源ですが、内部チャージ・ポンプにより、負電源を作っています。ユーザーが供給する正電源とICによって発生される負電源を共に使用すると、デバイスは2電源モードで効率良く動作します。これにより、出力電圧は0中心となり、正電源または負電源にスイングできます。DirectPath™アンプは出力DCブロッキング・コンデンサを必要とせず、シールド端子に電圧は印加されません。図64の一番下のブロック図と波形には、グランド基準のヘッドフォン・アーキテクチャが説明されています。これが、TPA4411のアーキテクチャです。

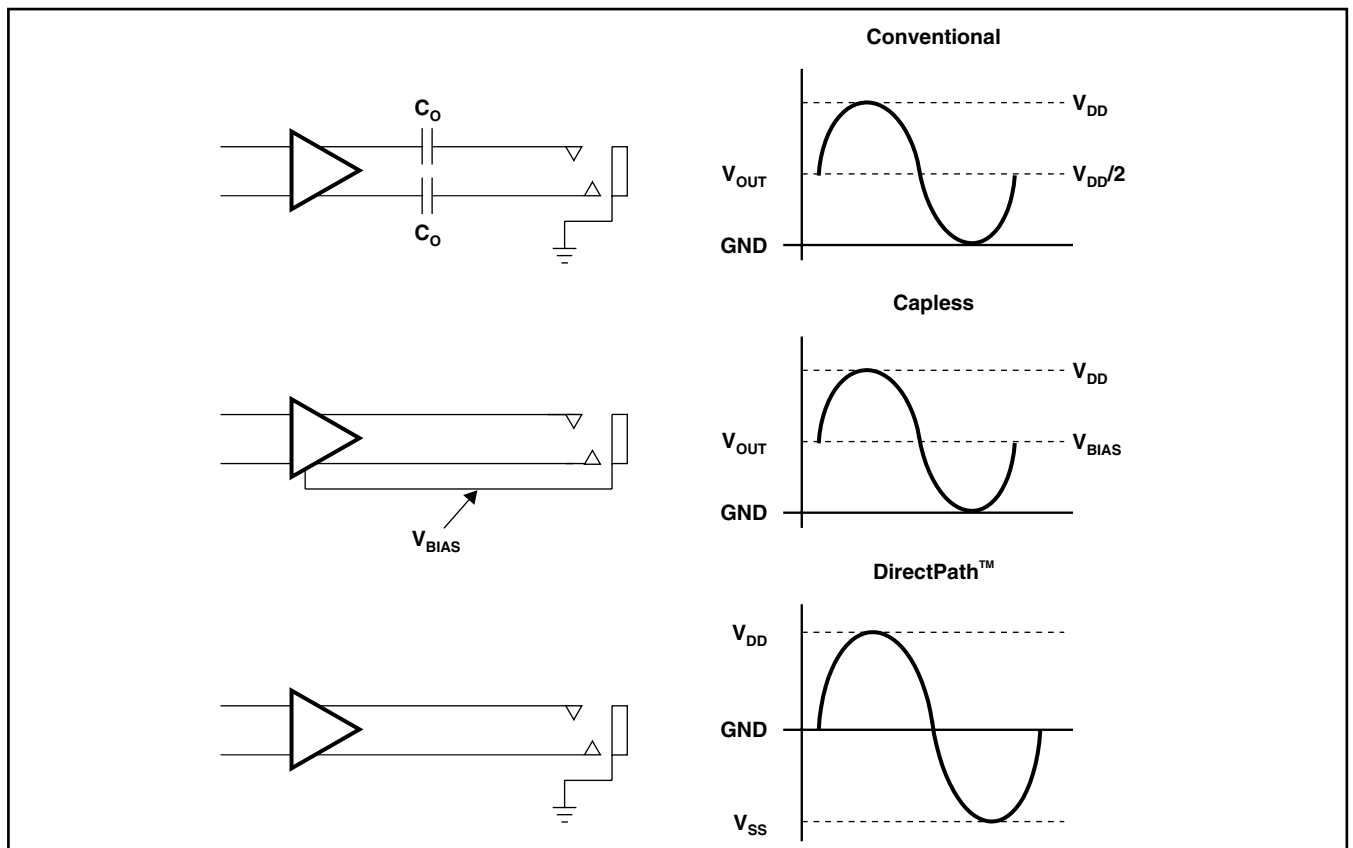


図 64. アンプのアプリケーション

入力ブロッキング・コンデンサ

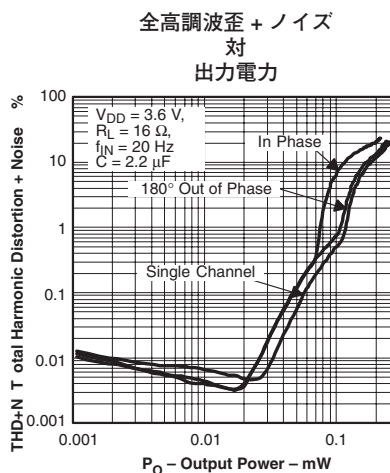
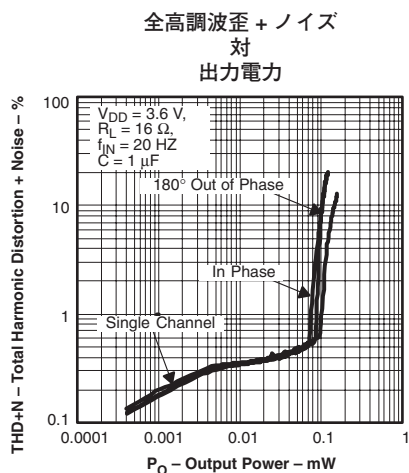
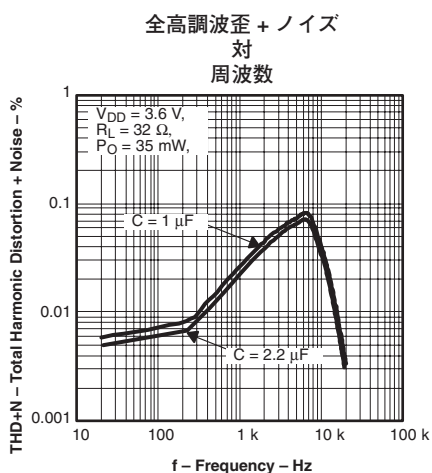
TPA4411の入力ピンに対して、オーディオ信号と直列にDC入力ブロッキング・コンデンサを接続する必要があります。これらのコンデンサは、オーディオ・ソースのDC成分をブロックし、TPA4411の入力を適切にバイアスして最大の特性を達成できるようにします。

これらのコンデンサは、TPA4411の入力インピーダンスとともに、ハイパス・フィルタを形成します。カットオフ周波数は、式(3)を使用して計算します。この計算を行うには、静電容量として入力ブロッキング・コンデンサの容量値、抵抗値としてTPA4411の入力インピーダンスを使用します。TPA4411のゲインは固定されているので、入力インピーダンスは一定です。動作特性表から得られる入力インピーダンスの値を使用すると、周波数とキャパシタンスの一方または両方を、この2つの値のうち、1つによって決定できます。

$$f_{c_{IN}} = \frac{1}{2\pi R_{IN} C_{IN}} \quad \text{or} \quad C_{IN} = \frac{1}{2\pi f_{c_{IN}} R_{IN}} \quad (3)$$

チャージ・ポンプ・フライング・コンデンサとPVSSコンデンサ

チャージ・ポンプ・フライング・コンデンサは、負の電源電圧を発生する為に電荷を転送します。電荷の転送を最大にするには、PVSSコンデンサの値を少なくともチャージ・ポンプ・コンデンサと同じ値にする必要があります。ESRの小さいコンデンサの使用が理想的で、通常は2.2μFのコンデンサが使用されます。2.2μFより値の小さいコンデンサも使用できますが、最大出力電力が減少し、デバイスは仕様どおりに動作しなくなる可能性があります。図65から図75では、推奨されている2.2μFのコンデンサと、1μFのコンデンサを使用して、TPA4411の特性を比較しています。



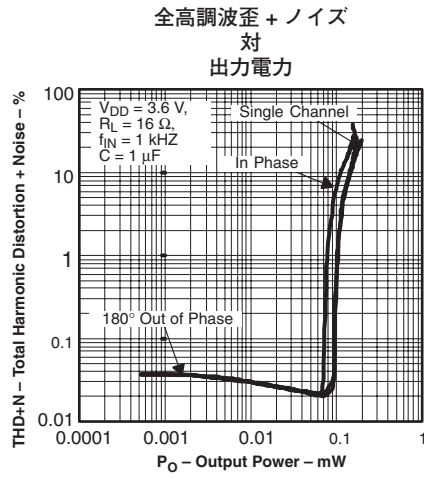


図 68

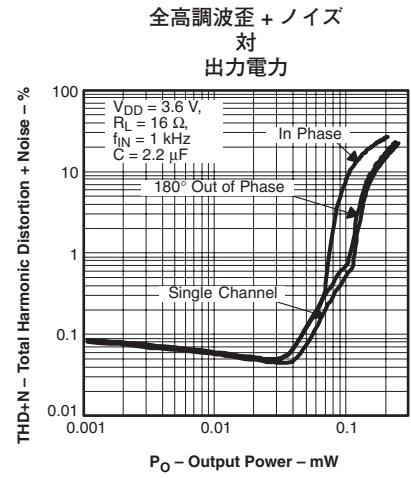


図 69

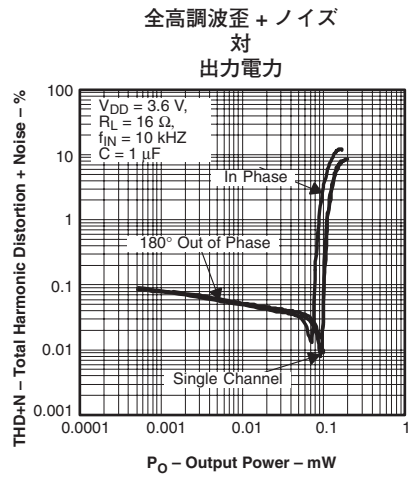


図 70

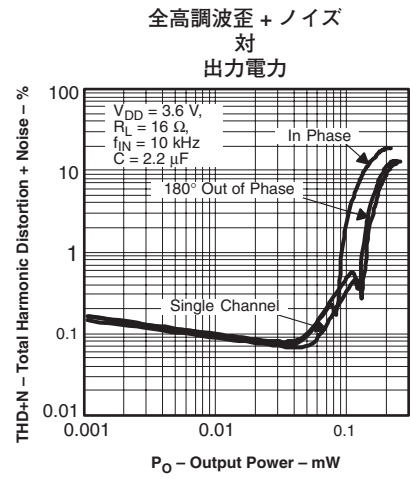


図 71

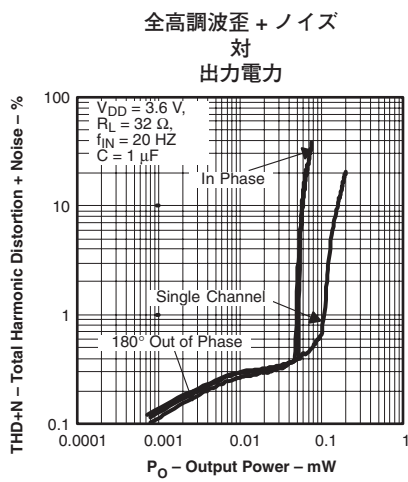


図 72

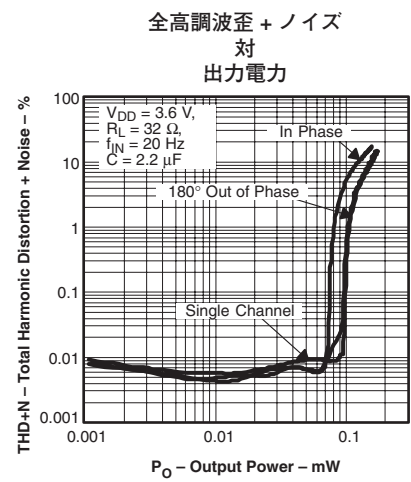


図 73

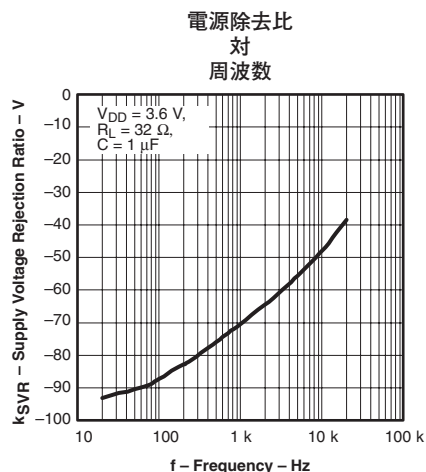


図 74

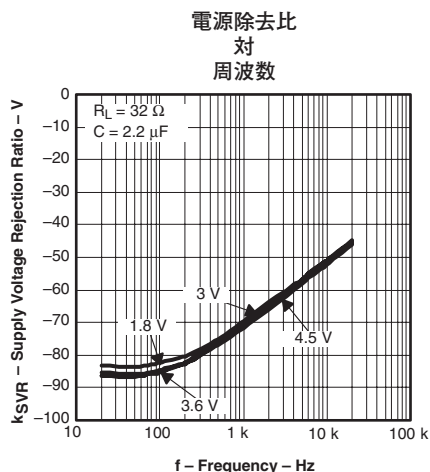


図 75

デカップリング・コンデンサ

TPA4411のDirectPath™ヘッドフォン・アンプは、ノイズと全高調波歪(THD)を低く抑えるために、適切な電源のデカップリングを必要とします。低ESR(等価直列抵抗)のセラミック・コンデンサ(通常、2.2μF)を、 V_{DD} のできるだけ近くに配置することが有効です。このデカップリング・コンデンサをTPA4411の近くに配置する事は、アンプの性能に対して重要です。低周波のフィルタリングの為に、10μF以上のコンデンサをアンプ近くに付けると効果がありますが、このデバイスのPSRRが良好の為、多くのアプリケーションでは必要ありません。

電源電圧を4.5Vに制限

TPA4411はチャージ・ポンプを内蔵し、ヘッドフォン・アンプ用の負のレールを生成します。ヘッドフォン・アンプは正の電圧と負の電源電圧を使用して動作するので、過電圧の状況からアンプ内のデバイスを保護するための回路が実装済みです。

電源電圧が4.5Vを上回った場合は、TPA4411は過電圧保護モードでシャットダウンし、デバイスの損傷を防止することができます。電源電圧が4.5V以下に低下した時点で、TPA4411は通常の動作を再開します。

推奨レイアウト

TPA4411RTJとTPA4411MRTJパッケージのサーマル・パッド

TPA4411RTJ、TPA4411MRTJの各パッケージにある露出した金属パッドは、信頼性を維持するためにPCB上のパッドに半田付けする必要があります。PCB上のパッドは、電氣的にフローティングである事、グラウンドと電源のどちらにも接続しないことが必要です。金属パッドは、内部でPVSSに接続されているため、このパッドを電源やグラウンドのどちらかに接続すると、デバイスは正常に動作しなくなります。

TPA4411RTJおよびTPA4411MRTJのPowerPADのサイズ

TPA4411とTPA4411Mの両方とも、4mm × 4mmのQFNでも供給されています。パッケージの底面にある露出したパッドは、これら2つのデバイスで異なるサイズになっています。TPA4411RTJのPowerPADは、TPA4411MRTJのPowerPADより大きいサイズです。正確な寸法については、データシートの最後にあるレイアウトとパッケージ図面を参照してください。

SGNDとPGNDの接続

TPA4411のSGNDとPGNDの各ピンは、デバイスが正確に動作する為に、デカップリング・コンデンサまで個別に配線する必要があります。SGNDピンとPGNDピンを互いに直接接続した場合は、パーツは損傷の危険なく動作しますが、ノイズとTHDに関する特性が仕様を満たさなくなります。

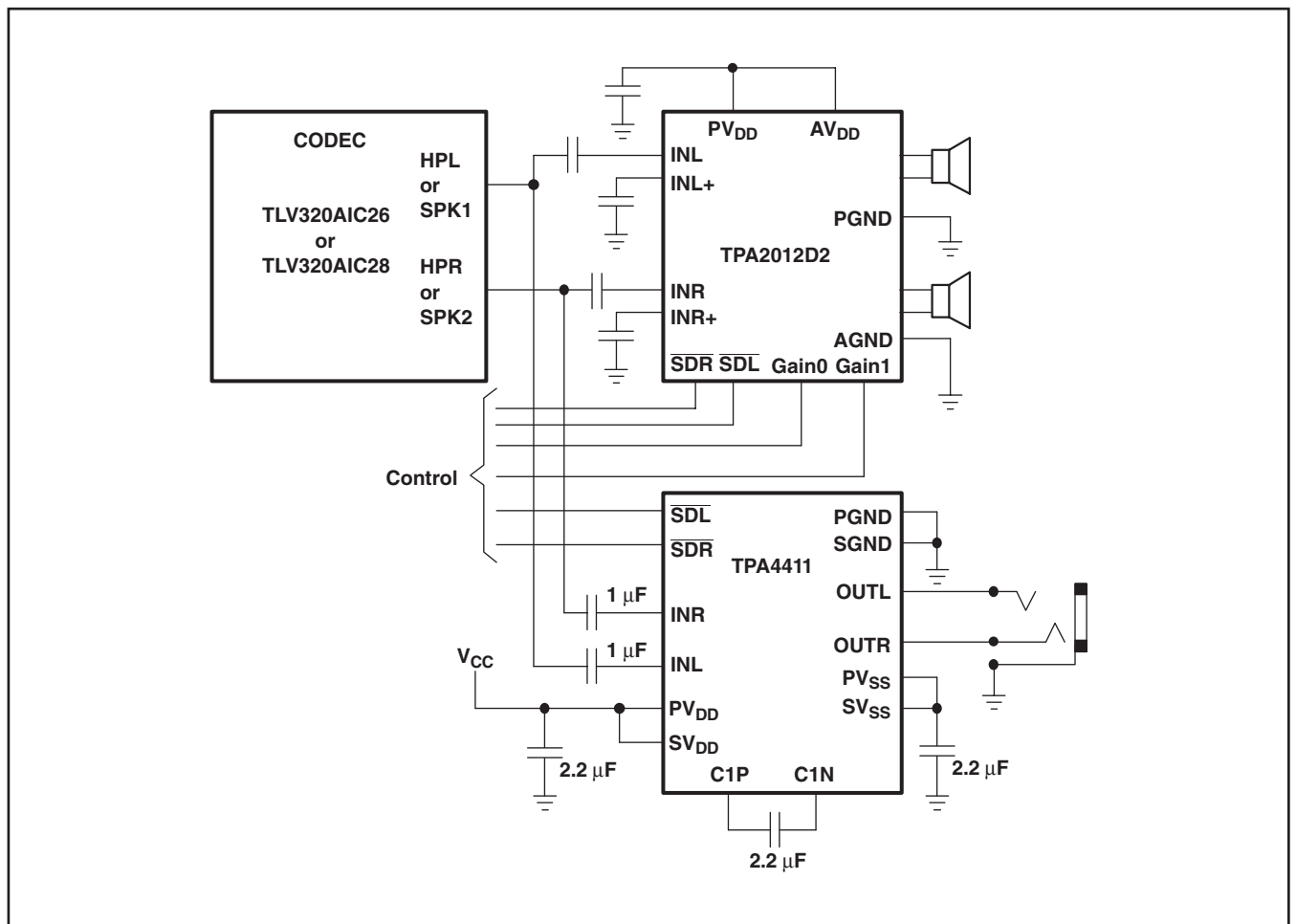


図 76. アプリケーション回路例

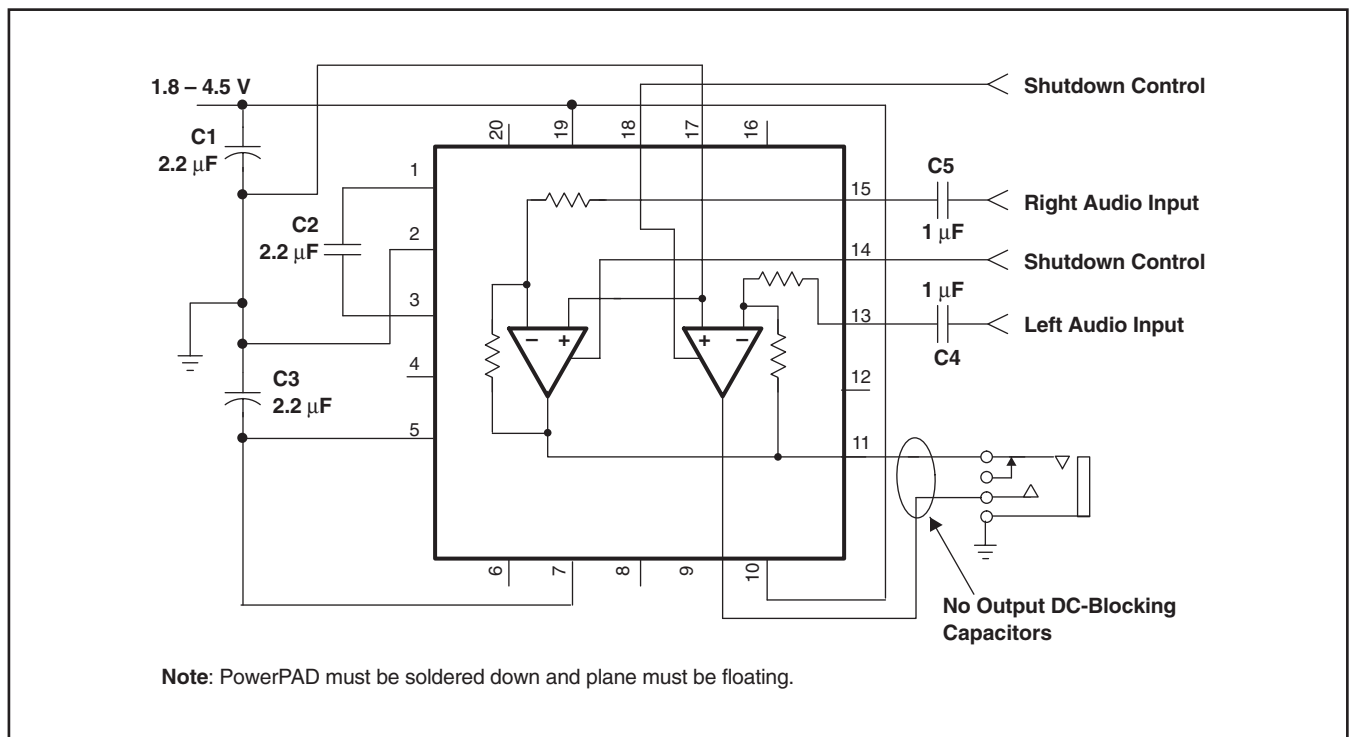


図 77. 回路例

サーマルパッド・メカニカル・データ

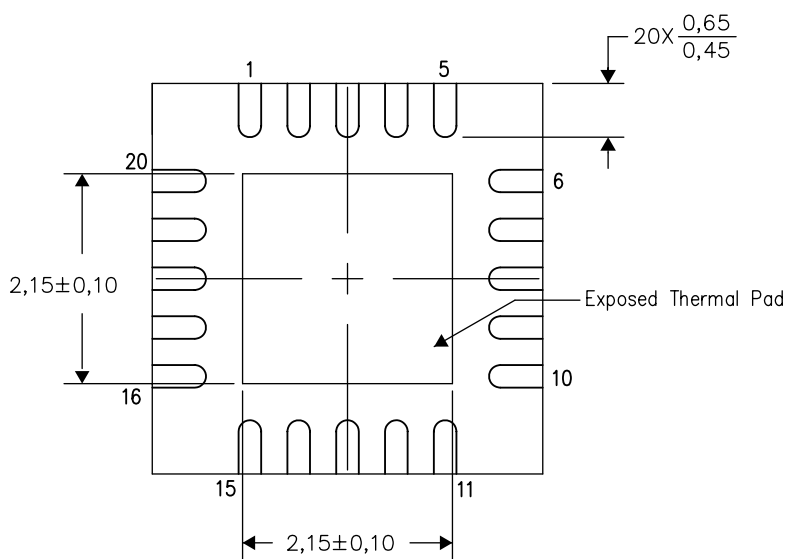
RTJ (S-PWQFN-N20)

熱特性について

このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマル・パッドをもっています。サーマル・パッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けの後、PCBはヒートシンクとして使用できます。さらに、サーマル・ビアを使用することにより、サーマル・パッドはデバイスの電気回路図に示されている銅プレーンに直接接続するか、あるいは、PCBに設計された特別なヒートシンク構造に接続することができます。この設計により、集積回路 (IC) からの熱移動が最適化されます。

クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SCBA017を参照してください。この文献はホームページwww.ti.comで入手できます。

このパッケージの露出サーマル・パッドの寸法は以下の図に示されています。

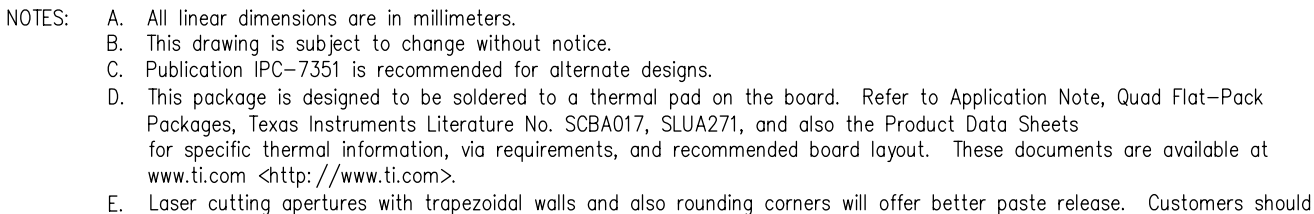


Bottom View

注：寸法はすべてミリメートル単位です。

露出サーマル・パッドの寸法

RTJ (S-PWQFN-N20)



サーマルパッド・メカニカル・データ

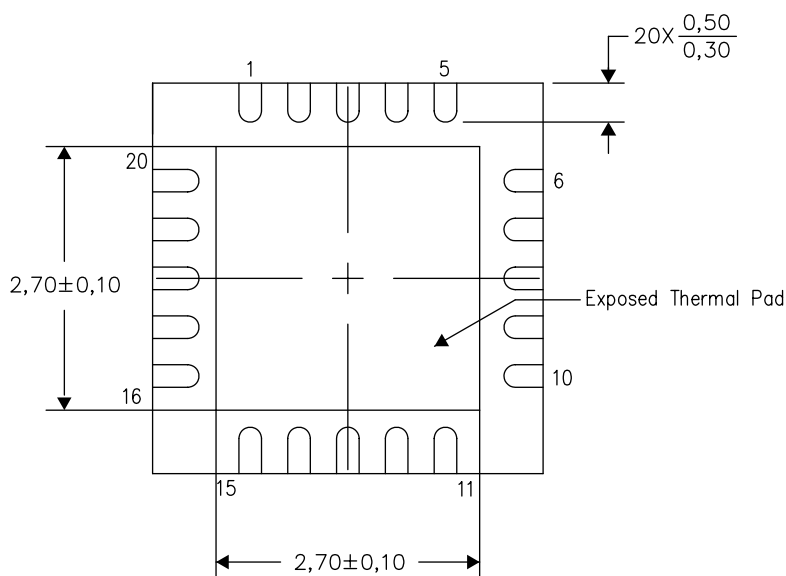
RTJ (S-PWQFN-N20)

熱特性について

このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマル・パッドをもっています。サーマル・パッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けの後、PCBはヒートシンクとして使用できます。さらに、サーマル・ビアを使用することにより、サーマル・パッドはデバイスの電気回路図に示されている銅プレーンに直接接続するか、あるいは、PCBに設計された特別なヒートシンク構造に接続することができます。この設計により、集積回路 (IC) からの熱移動が最適化されます。

クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SCBA017を参照してください。この文献はホームページwww.ti.comで入手できます。

このパッケージの露出サーマル・パッドの寸法は以下の図に示されています。



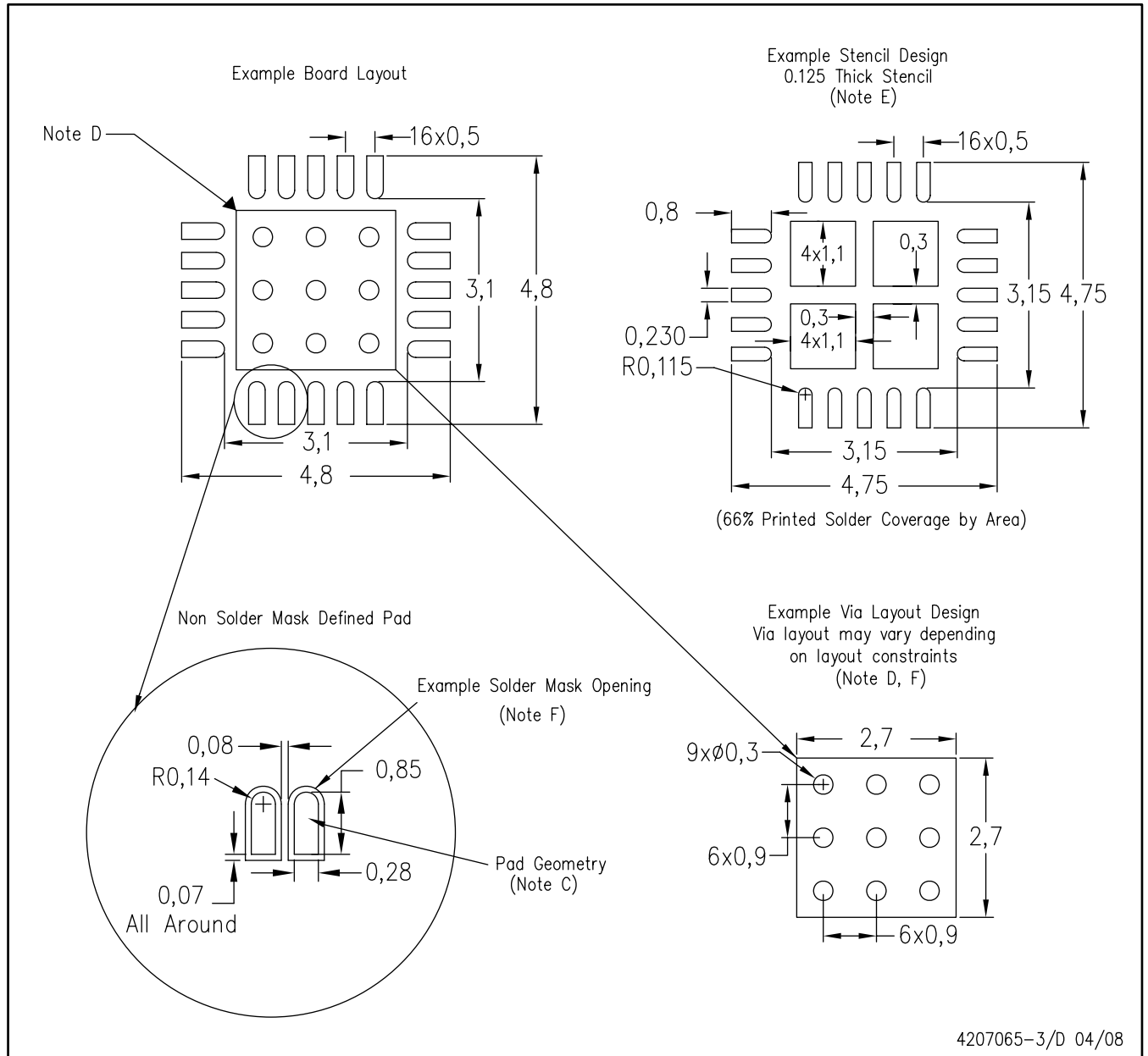
Bottom View

注：寸法はすべてミリメートル単位です。

露出サーマル・パッドの寸法

ランド・パターン

RTJ (S-PWQFN-N20)



4207065-3/D 04/08

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, Quad Flat-Pack Packages, Texas Instruments Literature No. SCBA017, SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - F. Customers should contact their board fabrication site for recommended solder mask tolerances and via tenting recommendations for vias placed in the thermal pad.

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPA4411MRTJR	ACTIVE	QFN	RTJ	20	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPA4411MRTJRG4	ACTIVE	QFN	RTJ	20	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPA4411MRTJT	ACTIVE	QFN	RTJ	20	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPA4411MRTJTG4	ACTIVE	QFN	RTJ	20	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPA4411RTJR	ACTIVE	QFN	RTJ	20	3000	Green (RoHS & no Sb/Br)	Cu NiPdAu	Level-2-260C-1 YEAR
TPA4411RTJRG4	ACTIVE	QFN	RTJ	20	3000	Green (RoHS & no Sb/Br)	Cu NiPdAu	Level-2-260C-1 YEAR
TPA4411RTJT	ACTIVE	QFN	RTJ	20	250	Green (RoHS & no Sb/Br)	Cu NiPdAu	Level-2-260C-1 YEAR
TPA4411RTJTG4	ACTIVE	QFN	RTJ	20	250	Green (RoHS & no Sb/Br)	Cu NiPdAu	Level-2-260C-1 YEAR
TPA4411YZHR	ACTIVE	DSBGA	YZH	16	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPA4411YZHT	ACTIVE	DSBGA	YZH	16	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

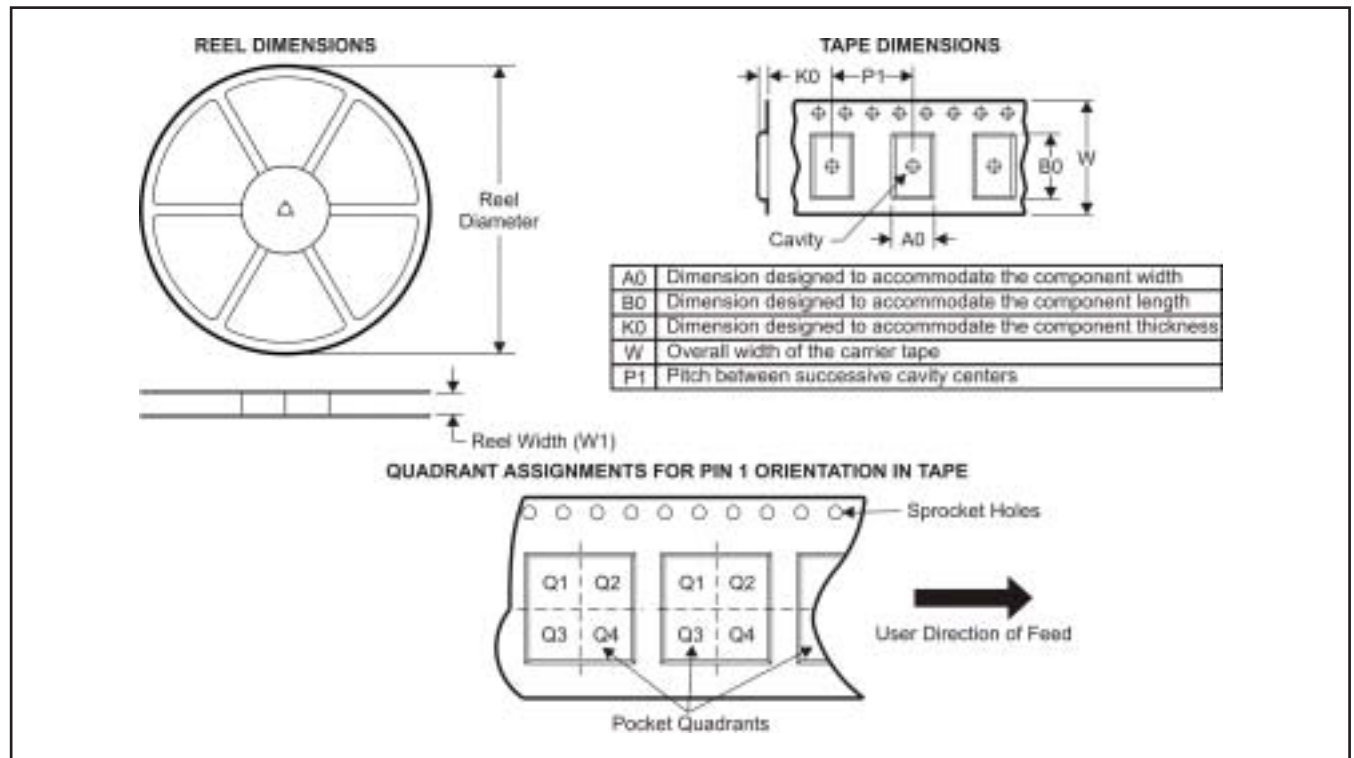
Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

パッケージ・マテリアル情報

テープおよびリール・ボックス情報

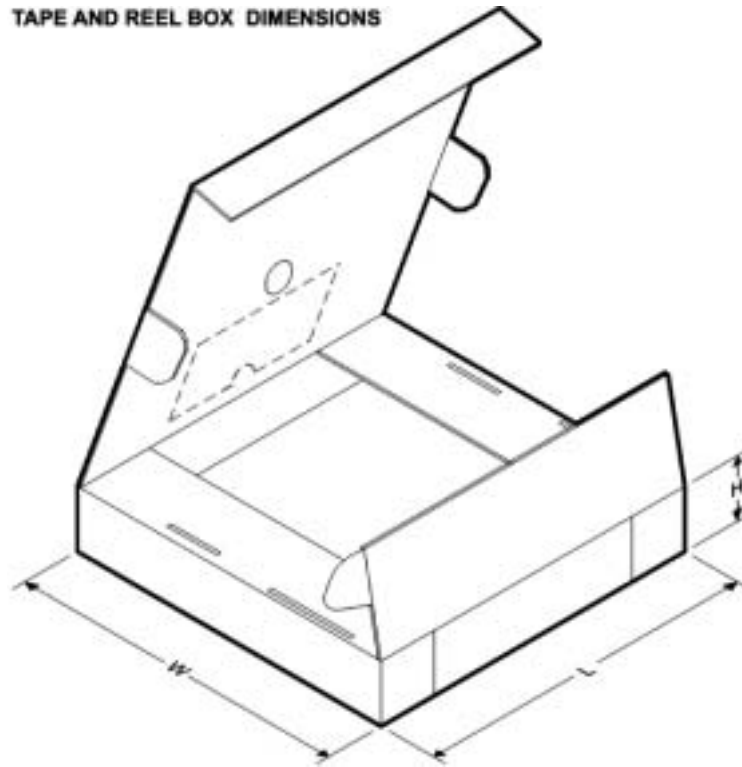


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPA4411MRTJR	QFN	RTJ	20	3000	330.0	12.4	4.3	4.3	1.5	8.0	12.0	Q1
TPA4411MRTJT	QFN	RTJ	20	250	180.0	12.4	4.3	4.3	1.5	8.0	12.0	Q1
TPA4411RTJR	QFN	RTJ	20	3000	330.0	12.4	4.3	4.3	1.5	8.0	12.0	Q2
TPA4411RTJT	QFN	RTJ	20	250	180.0	12.4	4.3	4.3	1.5	8.0	12.0	Q2
TPA4411YZHR	DSBGA	YZH	16	3000	180.0	8.4	2.35	2.35	0.81	4.0	8.0	Q1
TPA4411YZHR	DSBGA	YZH	16	3000	178.0	8.4	2.35	2.35	0.81	4.0	8.0	Q1
TPA4411YZHT	DSBGA	YZH	16	250	180.0	8.4	2.35	2.35	0.81	4.0	8.0	Q1
TPA4411YZHT	DSBGA	YZH	16	250	178.0	8.4	2.35	2.35	0.81	4.0	8.0	Q1

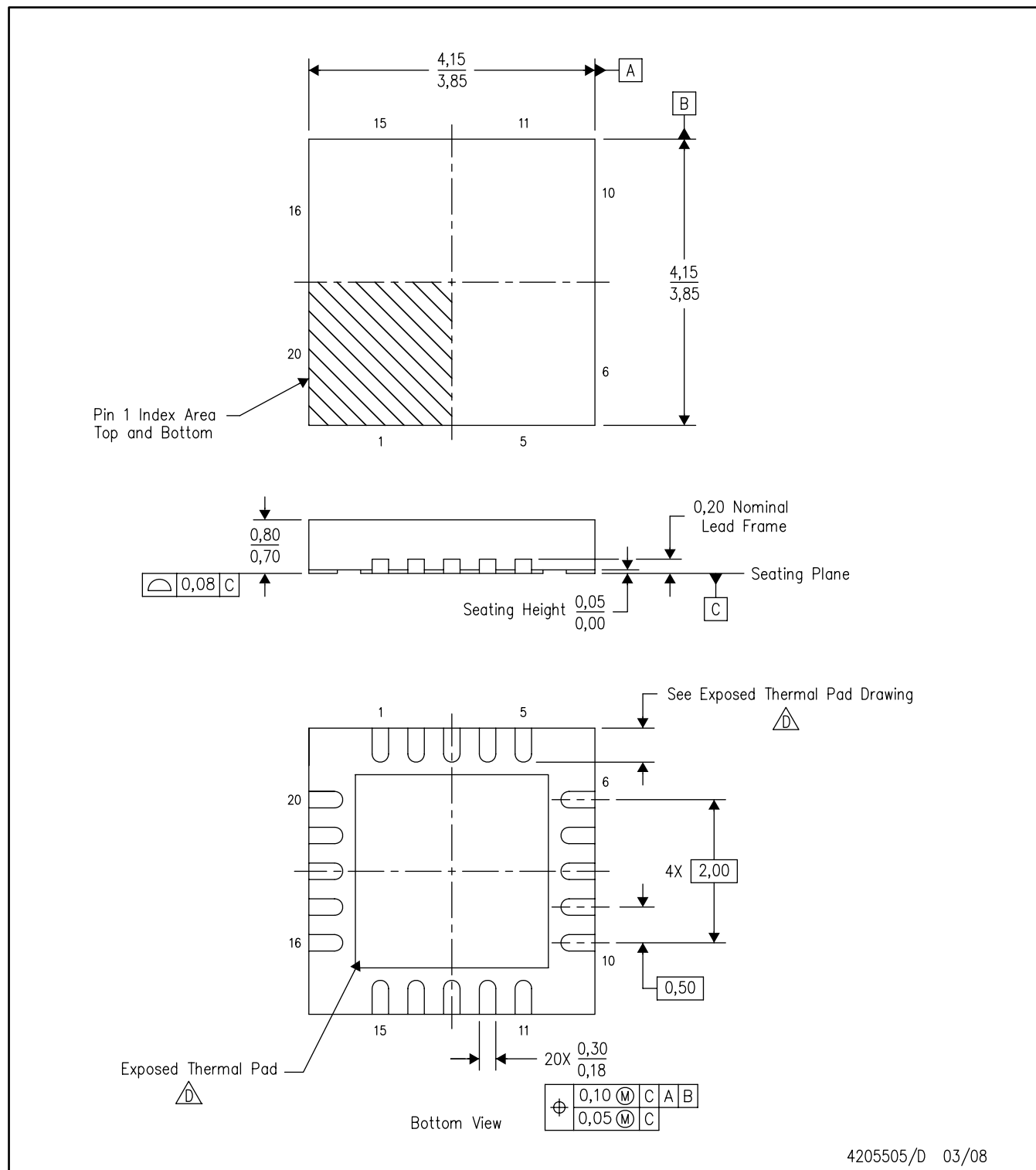
パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS




*All dimensions are nominal

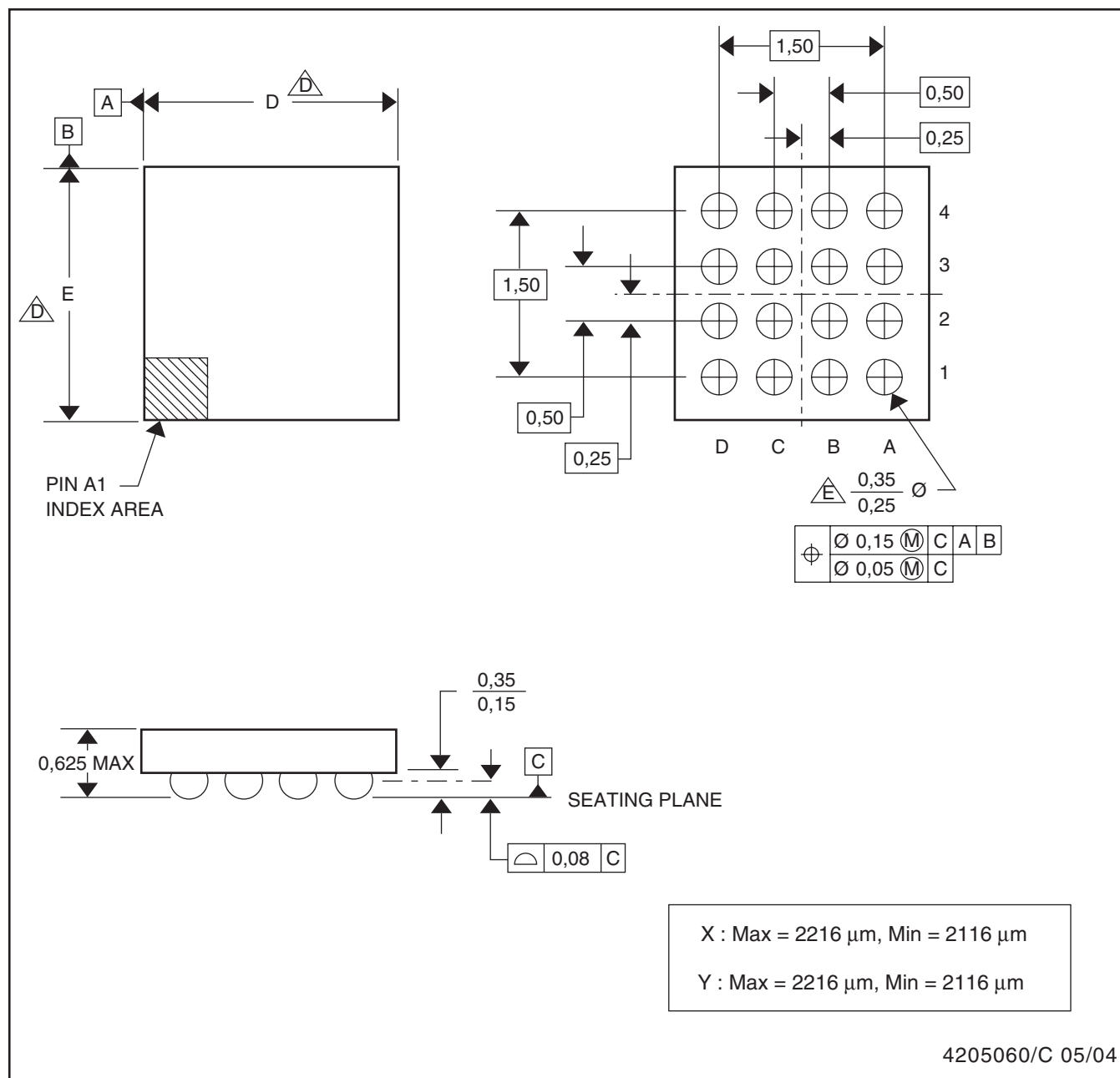
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPA4411MRTJR	QFN	RTJ	20	3000	346.0	346.0	29.0
TPA4411MRTJT	QFN	RTJ	20	250	190.5	212.7	31.8
TPA4411RTJR	QFN	RTJ	20	3000	346.0	346.0	29.0
TPA4411RTJT	QFN	RTJ	20	250	190.5	212.7	31.8
TPA4411YZHR	DSBGA	YZH	16	3000	220.0	220.0	34.0
TPA4411YZHR	DSBGA	YZH	16	3000	217.0	193.0	35.0
TPA4411YZHT	DSBGA	YZH	16	250	220.0	220.0	34.0
TPA4411YZHT	DSBGA	YZH	16	250	217.0	193.0	35.0



NOTES:

- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5–1994.
- B. This drawing is subject to change without notice.
- C. QFN (Quad Flatpack No-Lead) package configuration.

 The package thermal pad must be soldered to the board for thermal and mechanical performance. See the Product Data Sheet for details regarding the exposed thermal pad dimensions.



- NOTE :
- A. All Linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. NanoFree™ package configuration.
 - D. Devices in YZH package can have dimension D ranging from 1.85 to 2.65 mm and dimension E ranging from 1.85 to 2.65 mm. To determine the exact package size of a particular device, refer to the device datasheet or contact a local TI representative.
 - E. Reference Product Data Sheet for array population.
4 × 4 matrix pattern is shown for illustration only.
 - A. This package contains lead-free balls.
Refer to YEH (Drawing #4204183) for tin-lead (SnPb) balls.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated