

TPS6104x SOT-23 および WSON パッケージの低消費電力 DC/DC 昇圧コンバータ

1 特長

- ・ 入力電圧範囲: 1.8V~6V
- ・ 最大 28V の可変出力電圧
- ・ 400mA (TPS61040) および 250mA (TPS61041) の内部スイッチ電流
- ・ 最大 1MHz のスイッチング周波数
- ・ 無負荷時の静止電流 28µA (標準値)
- ・ シャットダウン時電流 1µA (標準値)
- ・ 内部的なソフトスタート
- ・ SOT23-5, TSOT23-5、および 2mm × 2mm × 0.8mm の WSON パッケージで供給

2 アプリケーション

- ・ LCD バイアス電源
- ・ LCD バックライト用の白色 LED 電源
- ・ デジタル・カメラ
- ・ PDA、オーガナイザ、携帯用 PC
- ・ 携帯電話
- ・ インターネット・オーディオ・プレーヤ
- ・ 標準の 3.3V または 5V から 12V への変換

3 説明

TPS6104x は高周波数の昇圧コンバータで、小型から中型の LCD バイアス電源と白色 LED バックライト電源に特化しています。このデバイスは、デュアルセル NiMH/NiCd またはシングルセルのリチウムイオン・バッテリから、最高 28V の出力電圧を生成するために理想的です。また、標準的な 3.3V/5V から 12V への電力変換にも使用できます。

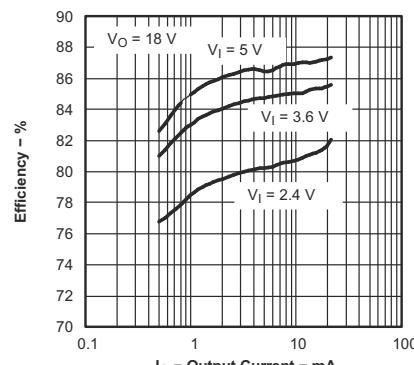
TPS6104x は、最高 1Mhz のスイッチング周波数で動作します。この周波数により、セラミックやタンタルの出力コンデンサなど、小型の外付け部品を使用できます。薄型の WSON パッケージと相まって、TPS6104x ではソリューション全体を非常に小さく設計できます。TPS61040 デバイスには内部的な 400mA のスイッチ電流制限があります。これに対して、TPS61041 デバイスのスイッチ電流制限は 250mA で、出力電圧リップルが低いため、低消費電力のアプリケーションでは、より小型のインダクタを使用できます。低い静止電流 (標準値 28µA) と最適化された制御方式により、負荷電流範囲全体にわたって非常に高い効率での動作が可能です。

製品情報

型番	パッケージ ⁽¹⁾	本体サイズ (公称)
TPS61040	SOT-23 (5)	2.90mm × 1.60mm
	SOT (5)	2.90mm×1.60mm
	WSON (6)	2.00mm × 2.00mm
TPS61041	SOT-23 (5)	2.90mm×1.60mm
	WSON (6)	2.00mm × 2.00mm

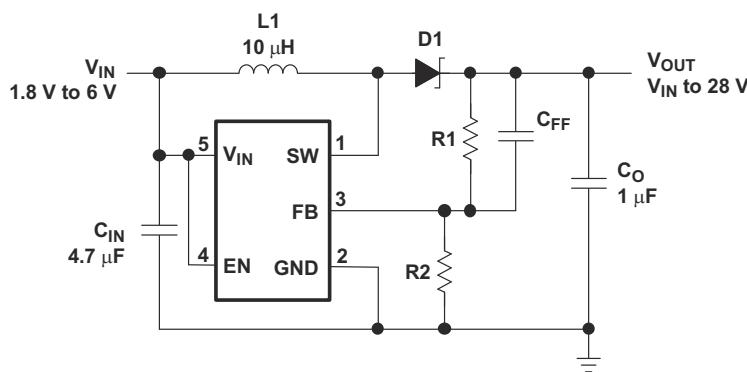
(1) 提供されているすべてのパッケージについては、巻末の注文情報を参照してください。

Efficiency vs Output Current



Copyright © 2016, Texas Instruments Incorporated

代表的なアプリケーション回路図



英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、必ず最新版の英語版をご参照ください。

目次

1 特長.....	1	7.4 デバイスの機能モード.....	11
2 アプリケーション.....	1	8 アプリケーションと実装.....	12
3 説明.....	1	8.1 アプリケーション情報.....	12
4 改訂履歴.....	2	8.2 代表的なアプリケーション.....	12
5 ピン構成と機能.....	3	8.3 システム例.....	17
6 仕様.....	4	9 電源に関する推奨事項.....	20
6.1 絶対最大定格.....	4	10 レイアウト.....	20
6.2 ESD 定格.....	4	10.1 レイアウトのガイドライン.....	20
6.3 推奨動作条件.....	4	10.2 レイアウト例.....	20
6.4 熱に関する情報.....	4	11 デバイスおよびドキュメントのサポート.....	21
6.5 電気的特性.....	6	11.1 Third-Party Products Disclaimer.....	21
6.6 標準的特性.....	7	11.2 サポート・リソース.....	21
7 詳細説明.....	10	11.3 商標.....	21
7.1 概要.....	10	11.4 Electrostatic Discharge Caution.....	21
7.2 機能ブロック図.....	10	11.5 Glossary.....	21
7.3 特長の説明.....	10	12 メカニカル、パッケージ、および注文情報.....	21

4 改訂履歴

Changes from Revision J (December 2019) to Revision K (July 2022)	Page
• 文書全体の表、図、相互参照の採番方法を更新.....	1
Changes from Revision I (December 2016) to Revision J (December 2019)	Page
• サーマル・パッドの外形と透明な上面図を示すように DRV パッケージのピン配置の画像を変更.....	3
Changes from Revision H (October 2015) to Revision I (December 2016)	Page
• C_{IN} を 4.7mF から $4.7\mu\text{F}$ へ、CO を 1mF から $1\mu\text{F}$ へ、「代表的なアプリケーションの回路図」で変更.....	1
Changes from Revision G (December 2014) to Revision H (October 2015)	Page
• 図 8-4 の X 軸に $500\mu\text{s}/\text{div}$ のラベルを追加。.....	16
Changes from Revision F (December 2010) to Revision G (December 2014)	Page
• 「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加。.....	1

5 ピン構成と機能

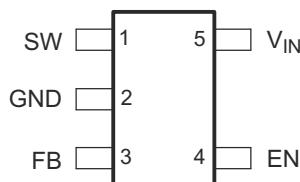


図 5-1. DDC パッケージ、DBV パッケージ SOT 5 ピン 上面図

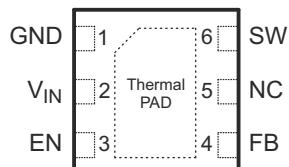


図 5-2. DRV パッケージ WSON 6 ピン 上面透過図

表 5-1. ピン機能

ピン			I/O	説明
名称	DDC、 DBV 番号	DRV 番号		
EN	4	3	I	製品のイネーブルピンです。このピンをグランドにプルダウンすると、デバイスは強制的にシャットダウン・モードに移行し、電源電流を 1µA 未満に低減します。このピンは開放のままにしないで必ず終端してください。
FB	3	4	I	製品のフィードバック・ピンです。このピンを外部分圧器に接続して、目的の出力電圧をプログラムします。
GND	2	1	-	GND
NC	-	5	-	内部接続なし。
SW	1	6	I	インダクタとショットキー・ダイオードをこのピンに接続します。これはスイッチ・ピンで、内部パワー MOSFET のドレインに接続されます。
V _{IN}	5	2	I	電源電圧ピン
	-	ThermalPAD	-	ヒートシンクのグランド・プレーンに半田付けします

6 仕様

6.1 絶対最大定格

自然対流、動作温度範囲内の場合 (特に記述のない限り)⁽¹⁾

	最小値	最大値	単位
ピン V_{IN} の電源電圧 ⁽²⁾	-0.3	7	V
ピン EN, FB の電圧 ⁽²⁾	-0.3	$V_{IN} + 0.3$	V
ピン SW のスイッチ電圧 ⁽²⁾	30	30	V
動作時の接合部温度、 T_J	-40	150	°C
保管温度、 T_{stg}	-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、絶対最大定格において、またはこのデータシートの「**推奨動作条件**」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) すべての電圧値は、回路のグランドを基準としたものです。

6.2 ESD 定格

	値	単位
$V_{(ESD)}$ 静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠 ⁽¹⁾	± 2000
	デバイス帶電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 ⁽²⁾	± 750

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、HBM の ESD 耐圧が 500V 未満でも製造可能です。 $\pm XXXV$ と記載されたピンは、実際にはそれよりも高い性能を持つ場合があります。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、CDM の ESD 耐圧が 250V 未満でも製造可能です。 $\pm YYYV$ と記載されたピンは、実際にはそれよりも高い性能を持つ場合があります。

6.3 推奨動作条件

	最小値	公称値	最大値	単位
V_{IN} 入力電圧範囲	1.8	6	V	
V_{OUT} 出力電圧範囲			28	V
L インダクタ ⁽¹⁾	2.2	10		μH
f スイッチング周波数 ⁽¹⁾			1	MHz
C_{IN} 入力コンデンサ ⁽¹⁾		4.7		μF
C_{OUT} 出力コンデンサ ⁽¹⁾	1			μF
T_A 動作時周囲温度	-40	85		°C
T_J 動作時接合部温度	-40	125		°C

- (1) 詳細については、「アプリケーション」セクションを参照してください。

6.4 熱に関する情報

熱特性 ⁽¹⁾	TPS61040		TPS61041		単位	
	DBV	DDC	DRV	DBV		
	5 ピン	5 ピン	6 ピン	5 ピン		
$R_{\theta JA}$ 接合部から周囲までの熱抵抗	205.2	214.7	83.0	205.2	83.0	°C/W
$R_{\theta JC(top)}$ 接合部からケース (上部) までの熱抵抗	118.3	38.5	57.1	118.3	57.1	°C/W
$R_{\theta JB}$ 接合部から基板までの熱抵抗	34.8	35.4	52.9	34.8	52.9	°C/W
Ψ_{JT} 接合部から上面への熱特性パラメータ	12.2	0.4	2.4	12.2	2.4	°C/W
Ψ_{JB} 接合部から基板への熱特性パラメータ	33.9	34.8	53.4	33.9	53.4	°C/W

熱特性 ⁽¹⁾	TPS61040			TPS61041		単位
	DBV	DDC	DRV	DBV	DRV	
	5 ピン	5 ピン	6 ピン	5 ピン	6 ピン	
R _{θJC(bot)} 接合部からケース (底面) までの熱抵抗	—	—	26.9	—	26.9	°C/W

(1) 最新および従来の熱特性の詳細については、「IC パッケージの熱量測定」アプリケーションレポート、SPRA953 を参照してください。

6.5 電気的特性

特に記述のない限り、 $V_{IN} = 2.4V$ 、 $EN = V_{IN}$ 、 $T_A = -40^\circ C \sim 85^\circ C$ 、標準値は $T_A = 25^\circ C$ で測定

パラメータ	テスト条件	最小値	標準値	最大値	単位
電源電流					
V_{IN}	入力電圧範囲		1.8	6	V
I_Q	動作時静止電流	$I_{OUT} = 0mA$ 、スイッチングなし、 $V_{FB} = 1.3V$	28	50	μA
I_{SD}	シャットダウン電流	$EN = GND$	0.1	1	μA
V_{UVLO}	低電圧誤動作防止のスレッショルド		1.5	1.7	V
イネーブル					
V_{IH}	EN の High レベル入力電圧		1.3		V
V_{IL}	EN の Low レベル入力電圧			0.4	V
I_I	EN の入力リーク電流	$EN = GND$ または V_{IN}	0.1	1	μA
パワー・スイッチと電流制限					
V_{SW}	最大スイッチ電圧			30	V
t_{off}	最小オフ時間		250	400	550
t_{on}	最大オン時間		4	6	7.5
$R_{DS(on)}$	MOSFET のオン抵抗	$V_{IN} = 2.4V$ 、 $I_{SW} = 200mA$ 、TPS61040	600	1000	$m\Omega$
$R_{DS(on)}$	MOSFET のオン抵抗	$V_{IN} = 2.4V$ 、 $I_{SW} = 200mA$ 、TPS61041	750	1250	$m\Omega$
	MOSFET のリーク電流	$V_{SW} = 28V$	1	10	μA
I_{LIM}	MOSFET の電流制限	TPS61040	350	400	450
I_{LIM}	MOSFET の電流制限	TPS61041	215	250	285
出力					
V_{OUT}	可変出力電圧範囲	V_{IN}	28		V
V_{ref}	内部基準電圧		1.233		V
I_{FB}	帰還入力バイアス電流	$V_{(FB)} = 1.3V$		1	μA
V_{FB}	帰還トリップ・ポイント電圧	$1.8V \leq V_{IN} \leq 6V$	1.208	1.233	1.258
ライン・レギュレーション ⁽¹⁾	$1.8V \leq V_{IN} \leq 6V$ 、 $V_{OUT} = 18V$ 、 $I_{load} = 10mA$ 、 $C_{FF} =$ 接続なし		0.05		%/V
負荷レギュレーション ⁽¹⁾	$V_{IN} = 2.4V$ 、 $V_{OUT} = 18V$ 、 $0mA \leq I_{OUT} \leq 30mA$		0.15		%/mA

(1) ラインおよび負荷レギュレーションは、外付け部品の選択に依存します。詳細については、「アプリケーション」セクションを参照してください。

6.6 標準的特性

表 6-1. グラフ一覧

		図	
η	効率	と負荷電流との関係 図 6-1、図 6-2、 図 6-3	
		と入力電圧との関係 図 6-4	
I_Q	静止時電流	と入力電圧および温度との関係 図 6-5	
V_{FB}	帰還電圧	と温度との関係 図 6-6	
I_{SW}	スイッチの電流制限	と温度との関係 図 6-7	
I_{CL}	スイッチの電流制限	と電源電圧との関係、TPS61041 図 6-8	
		と電源電圧との関係、TPS61040 図 6-9	
$R_{DS(on)}$	$R_{DS(on)}$	と温度との関係 図 6-10	
		と電源電圧との関係 図 6-11	
ライン過渡応答		図 8-2	
負荷過渡応答		図 8-3	
スタートアップ動作		図 8-4	

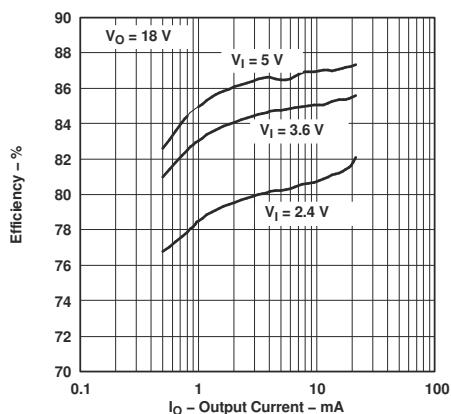


図 6-1. 効率と出力電流との関係

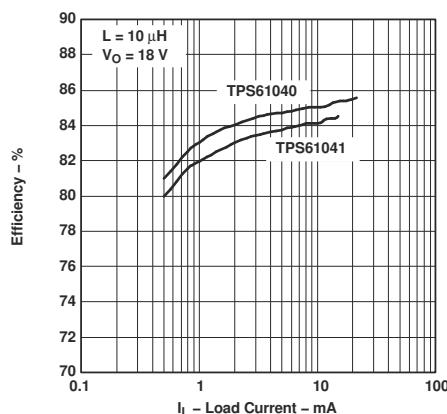


図 6-2. 効率と負荷電流との関係

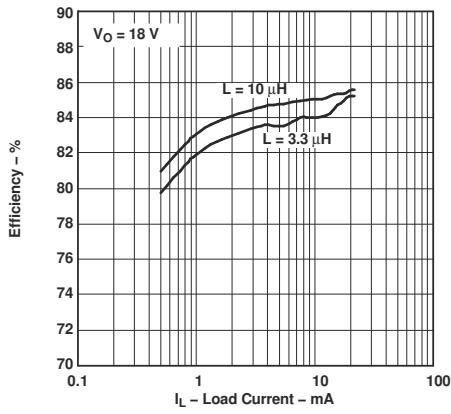


図 6-3. 効率と負荷電流との関係

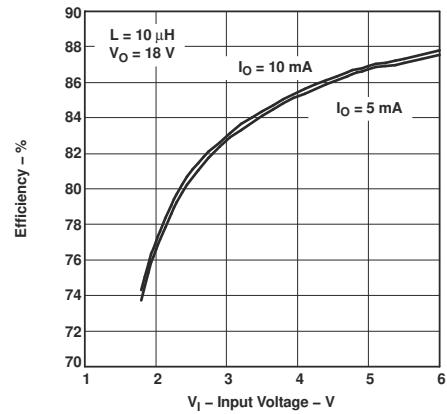


図 6-4. 効率と入力電圧との関係

6.6 標準的特性 (continued)

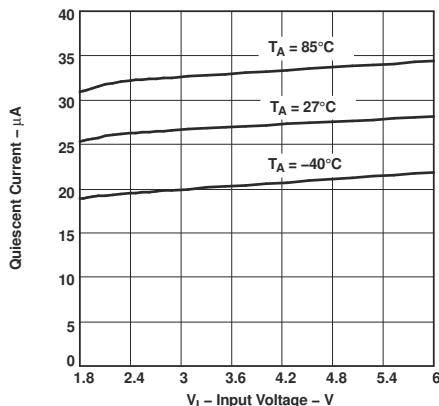


図 6-5. TPS61040 の静止電流と入力電圧との関係

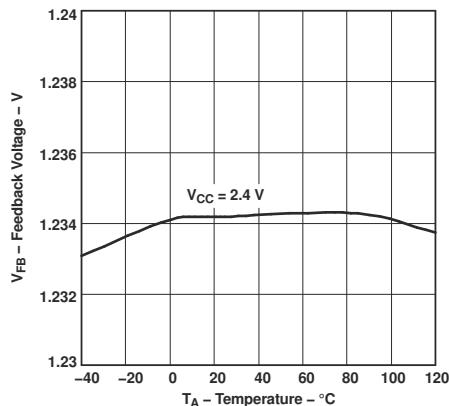


図 6-6. 帰還電圧と自由気流温度との関係

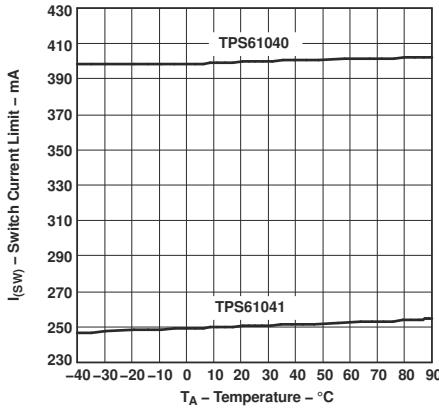


図 6-7. TPS6104x のスイッチ電流制限と自由気流温度との関係

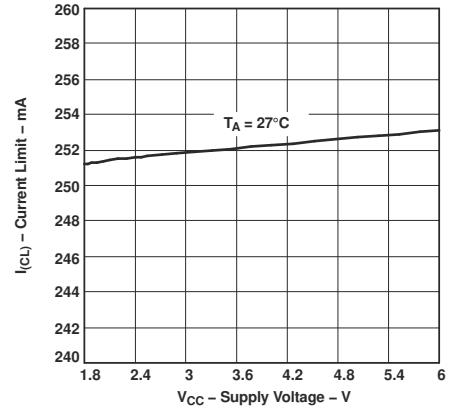


図 6-8. TPS61041 の電流制限と電源電圧との関係

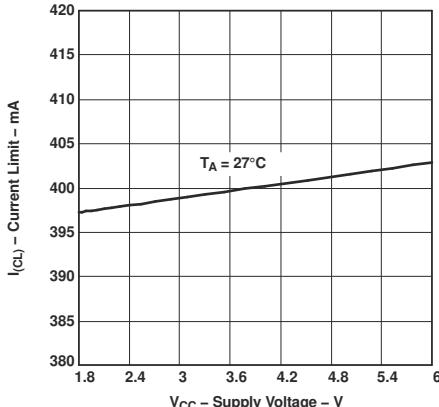


図 6-9. TPS61040 の電流制限と電源電圧との関係

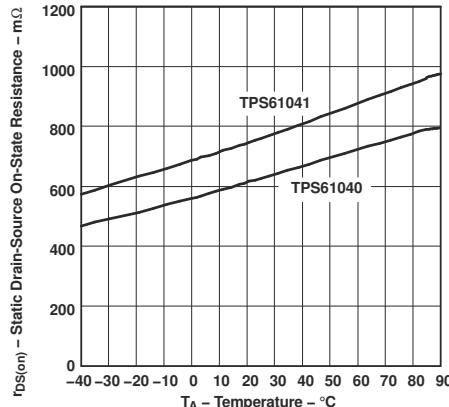


図 6-10. TPS6104x の静的なドレインとソース間のオン状態抵抗と自由気流温度との関係

6.6 標準的特性 (continued)

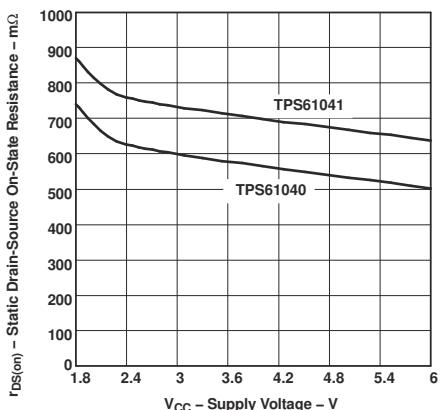


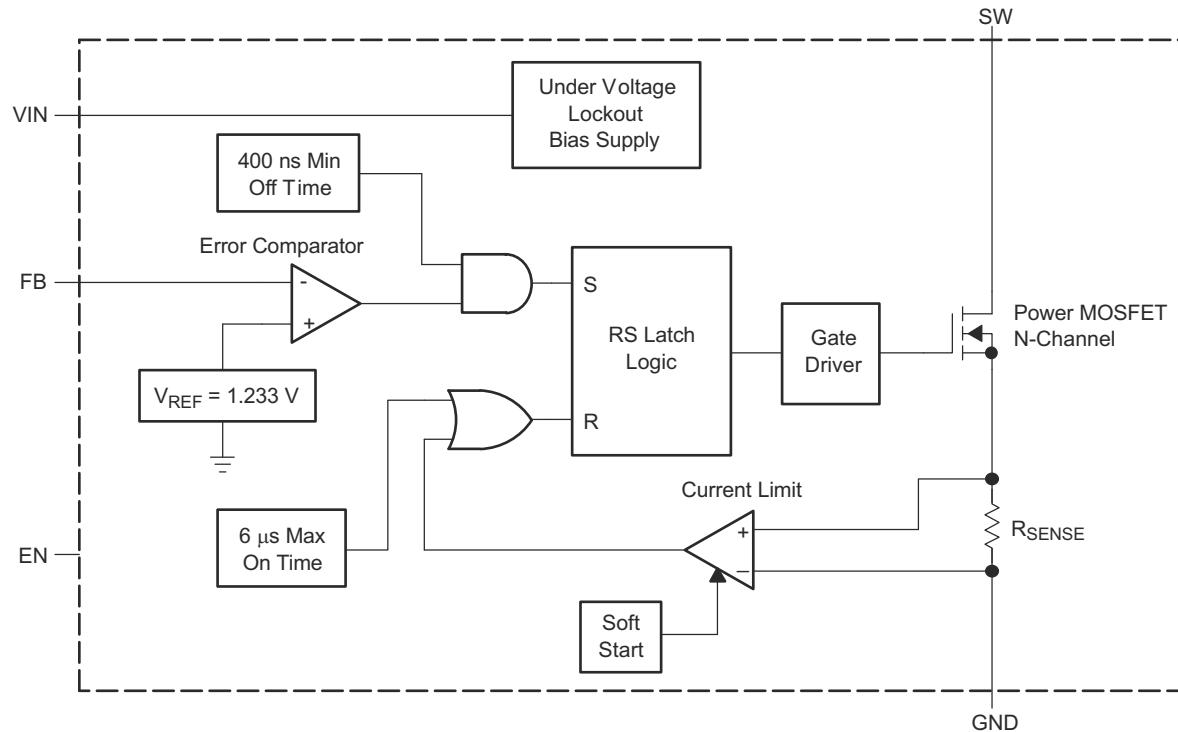
図 6-11. TPS6104x の静的なドレインとソース間のオン状態抵抗と電源電圧との関係

7 詳細説明

7.1 概要

TPS6104x は高周波数の昇圧コンバータで、小型から中型の LCD バイアス電源と白色 LED バックライト電源に特化しています。このデバイスは、デュアル・セル NiMH/NiCd またはシングル・セルのリチウムイオン・バッテリから、最高 28V の出力電圧を生成するのに最適です。

7.2 機能ブロック図



Copyright © 2016, Texas Instruments Incorporated

7.3 特長の説明

7.3.1 ピーク電流制御

インダクタ電流が標準の DC 電流制限 (I_{LIM}) である 400mA (TPS61040) または 250mA (TPS61041) に達するまで、内部スイッチがオンになります。内部伝搬遅延の標準値が 100ns なので、実際の電流は DC 電流制限スレッショルドをわずかに超えます。ピーク電流制限の標準値は次のように計算できます。

$$\begin{aligned}
 I_{peak(typ)} &= I_{LIM} + \frac{V_{IN}}{L} \times 100 \text{ ns} \\
 I_{peak(typ)} &= 400 \text{ mA} + \frac{V_{IN}}{L} \times 100 \text{ ns} \text{ for the TPS61040-Q1} \\
 I_{peak(typ)} &= 250 \text{ mA} + \frac{V_{IN}}{L} \times 100 \text{ ns} \text{ for the TPS61041-Q1}
 \end{aligned} \tag{1}$$

入力電圧が高く、インダクタ値が小さいほど、ピークは大きくなります。

TPS6104x を選択することで、特定のアプリケーションの電流制限要件に合わせて設計をカスタマイズできます。電流制限が低いため、より低い出力電力を必要とするアプリケーションをサポートし、より低い電流定格とより小さなフォーム・ファクタのインダクタを使用できます。電流制限が低いほど、通常は出力電圧リップルも小さくなります。

7.3.2 ソフト・スタート

特別な予防措置を講じないと、すべての誘導性昇圧コンバータに大きな突入電流が起動時に発生します。これにより、スタートアップ時に入力レールで電圧が降下し、希望しない、または早すぎるシステム・シャットダウンが発生する可能性があります。

TPS6104x は、2 ステップで電流制限を増やすことで、この突入電流を制限します。まず 256 サイクルの間 $\frac{I_{LIM}}{4}$ に電流を制限し、次の 256 サイクルは $\frac{I_{LIM}}{2}$ に電流を制限してから、最大値の電流制限に移行します (図 8-4 を参照)。

7.3.3 イネーブル

イネーブル (EN) をグランドにプルダウンすると、デバイスがシャットダウンされ、シャットダウン電流は $1\mu A$ (標準値) に低下します。入力から出力までは、インダクタとショットキー・ダイオードを経由して導通しているため、シャットダウン時には出力電圧が入力電圧と等しくなります。イネーブル・ピンは終端する必要があります。フローティングのままにしておかぬようにしてください。図 8-6 に示すように、小型の外付けトランジスタを使用すると、シャットダウン時に入力が出力から切断されます。

7.3.4 低電圧誤動作防止

低電圧誤動作防止は、標準値 $1.5V$ 未満の入力電圧でデバイスが誤動作することを防止します。入力電圧が低電圧スレッショルドを下回ると、メイン・スイッチがオフになります。

7.3.5 サーマル・シャットダウン

内部的なサーマル・シャットダウンが実装されており、接合部温度が標準値 $168^{\circ}C$ を超えると内部 MOSFET がオフになります。サーマル・シャットダウンには、標準値 $25^{\circ}C$ のヒステリシスがあります。このデータは統計的方法に基づいており、IC の一般的な量産ではテストされません。

7.4 デバイスの機能モード

7.4.1 動作

TPS6104x は $1.8V \sim 6V$ の入力電圧範囲で動作し、最大 $28V$ の出力電圧を生成できます。このデバイスは、定ピーケーク電流制御機能を備えたパルス周波数変調 (PFM) 方式で動作します。この制御方式により、負荷電流範囲全体にわたって高い効率が維持され、最大 $1MHz$ のスイッチング周波数を使用できるため、非常に小さな外付け部品を使用できます。

コンバータは出力電圧を監視し、帰還電圧が標準値 $1.233V$ のリファレンス電圧を下回るとすぐに内部スイッチがオンになります。インダクタ電流が、内部で設定されたピーク電流、標準値 $400mA$ (TPS61040) または $250mA$ (TPS61041) に達すると、スイッチはオフになります。詳細については、「[ピーク電流制御](#)」を参照してください。スイッチがオフになる 2 番目の条件は、最大オン時間 $6\mu s$ (標準値) です。これは、極端な条件に対応するため、コンバータの最大オン時間を制限するためのものです。スイッチがオフになると、外部ショットキー・ダイオードが順方向バイアスされ、出力に電流が供給されます。スイッチは、最小 $400ns$ (標準値)、またはフィードバック電圧がリファレンス電圧を再度下回るまでオフのままであります。この PFM ピーク電流制御方式を使用すると、コンバータは不連続導通モード (DCM) で動作します。このモードでは、スイッチング周波数が出力電流に依存するため、負荷電流範囲全体にわたって非常に高い効率が得られます。このレギュレーション方式は本質的に安定しているため、インダクタと出力コンデンサを広い範囲から選択可能になります。

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPS6104x は、最大 28V の出力電圧、1.8V~6V の入力電圧範囲、400mA のスイッチ・ピーク電流制限 (TPS61041 では 250mA) で設計されています。このデバイスは、ピーク電流を一定に制御し、パルス周波数変調 (PFM) 方式で動作します。このデバイスは、この制御方式により負荷電流範囲全体にわたって高い効率が維持され、最大 1MHz のスイッチング周波数を使用できるため、非常に小さな外付け部品を使用できます。以下のセクションでは、図 8-1 に示すように、TPS61040 を LCD バイアス電源用の電圧レギュレート付き昇圧コンバータとして構成する設計手法の詳細手順を解説します。

8.2 代表的なアプリケーション

以下のセクションでは、図 8-1 に示すように、TPS61040 を LCD バイアス電源用の電圧レギュレーション昇圧コンバータとして構成するための詳細な設計方法を紹介します。

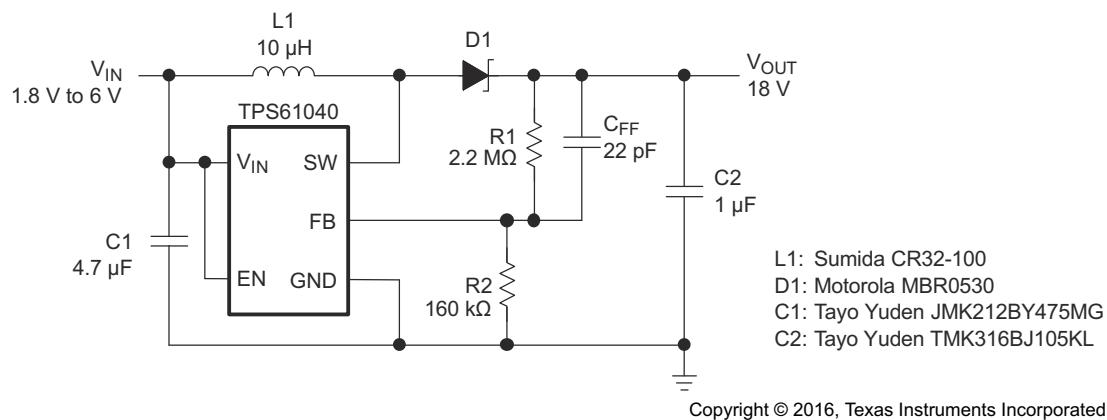


図 8-1. LCD バイアス電源

8.2.1 設計要件

表 8-1. 設計パラメータ

設計パラメータ	値の例
入力電圧	1.8V~6V
出力電圧	18V
出力電流	10mA

8.2.2 詳細な設計手順

8.2.2.1 インダクタの選択、最大負荷電流

PFM ピーク電流制御方式は本質的に安定しているため、インダクタの値はレギュレータの安定性に影響を与えません。インダクタの選択と、アプリケーションの公称負荷電流、入力電圧、出力電圧によって、コンバータのスイッチング周波数が決定されます。アプリケーションに応じて、 $2.2\mu\text{H} \sim 47\mu\text{H}$ の値のインダクタをお勧めします。インダクタの最大値は、スイッチの最大オン時間 (標準値 6μs) によって決定されます。正しい動作のためには、この 6μs の期間内に 400mA/250mA (標準値) のピーク電流制限に達する必要があります。

インダクタの値によって、コンバータの最大スイッチング周波数が決定されます。したがって、コンバータの最大負荷電流で最大スイッチング周波数を超えないように、インダクタの値を選択します。最大スイッチング周波数は、次の式で計算されます。

$$f_{S(\max)} = \frac{V_{IN(min)} \times (V_{OUT} - V_{IN})}{I_P \times L \times V_{OUT}} \quad (2)$$

ここで

- I_P = 「ピーク電流制御」で説明されているピーク電流
- L = 選択したインダクタの値
- $V_{IN(min)}$ = 最小入力電圧で発生する最大のスイッチング周波数

選択したインダクタ値がコンバータの最大スイッチング周波数を超えない場合、次の式を使用して公称負荷電流でのスイッチング周波数を計算します。

$$f_S(I_{load}) = \frac{2 \times I_{load} \times (V_{OUT} - V_{IN} + V_d)}{I_P^2 \times L} \quad (3)$$

ここで

- I_P = 「ピーク電流制御」で説明されているピーク電流
- L = 選択したインダクタの値
- I_{load} = 公称負荷電流
- V_d = 整流ダイオードの順方向電圧 (標準値 0.3V)

インダクタ値が小さいほど、コンバータのスイッチング周波数は大きくなりますが、効率は低下します。

インダクタの値は、利用可能な最大負荷電流にそれほど影響を及ぼさず、2 次的な値にすぎません。特定の動作条件で利用可能な最大負荷電流を計算する最善の方法は、最大負荷電流時に予測されるコンバータの効率を推定することです。この数値は、図 6-1 から図 6-4 までに示す効率のグラフから引き出すことができます。その後、最大負荷電流を次のように推定できます。

$$I_{load(max)} = \eta \frac{I_P^2 \times L \times f_{S(\max)}}{2 \times (V_{OUT} - V_{IN})} \quad (4)$$

ここで

- I_P = 「ピーク電流制御」で説明されているピーク電流
- L = 選択したインダクタの値
- $f_{S(\max)}$ = 前に計算した最大スイッチング周波数
- η = コンバータの予期される効率で、標準値は 70%~85%

コンバータの最大負荷電流は、コンバータが連続導通モードへの移行を開始する動作ポイントにおける電流です。通常、コンバータは常に不連続導通モードで動作する必要があります。

最後に、選択したインダクタには、コンバータの最大ピーク電流を満たす飽和電流が必要です（「ピーク電流制御」で計算したもの）。この計算には、 I_{LIM} の最大値を使用します。

インダクタのもう 1 つの重要なパラメータは、DC 抵抗です。DC 抵抗が低いほど、コンバータの効率は高くなります。インダクタの選択については、表 8-2 と、代表的なアプリケーションを参照してください。

表 8-2. 代表的な LCD バイアス電源用の推奨インダクタ (図 10-1 を参照)

デバイス	インダクタの値	部品サプライヤ ⁽¹⁾	備考
TPS61040	10μH	Sumida CR32-100	高効率
	10μH	Sumida CDRH3D16-100	高効率
	10μH	Murata LQH4C100K04	高効率
	4.7μH	Sumida CDRH3D16-4R7	小型ソリューション・サイズ
	4.7μH	Murata LQH3C4R7M24	小型ソリューション・サイズ
TPS61041	10μH	Murata LQH3C100K24	高効率 小型ソリューション・サイズ

(1) サード・パーティー製品の免責事項をご覧ください。

8.2.2.2 出力電圧の設定

出力電圧は次のように計算されます。

$$V_{OUT} = 1.233 V \times \left(1 + \frac{R1}{R2}\right) \quad (5)$$

バッテリ駆動のアプリケーションでは、高インピーダンスの分圧器を使用します。この分圧器の $R2$ は標準値 $200\text{k}\Omega$ 以下、 $R1$ の最大値は $2.2\text{M}\Omega$ です。フィードバック・ピンのノイズ感度を低減するため、値を小さくすることもできます。

エラー・コンパレータに十分なオーバードライブを提供するには、上側帰還抵抗 $R1$ の両端にフィードフォワード・コンデンサが必要です。フィードフォワード・コンデンサがない場合、または値が小さすぎる場合、TPS6104x はスイッチ・ノード (SW) でシングル・パルスではなくダブル・パルスやパルス・バーストを出力し、出力電圧リップルが大きくなります。この大きな出力電圧リップルが許容できる場合、フィードフォワード・コンデンサはそのままでかまいません。

コンバータのスイッチング周波数が小さいほど、必要なフィードフォワード・コンデンサの値は大きくなります。適切な出発点として、 10pF のフィードフォワード・コンデンサを使用します。最初の推定として、動作ポイントでフィードフォワード・コンデンサに必要な値は、次の式でも計算できます。

$$C_{FF} = \frac{1}{2 \times \pi \times \frac{f_S}{20} \times R1} \quad (6)$$

ここで

- $R1$ = 分圧器の上側抵抗
- f_S = 公称負荷電流でのコンバータのスイッチング周波数 (スイッチング周波数の計算については「[インダクタの選択、最大負荷電流](#)」を参照)
- C_{FF} = 計算結果に最も近い値を選択

フィードフォワード・コンデンサが大きいほど、デバイスのライン・レギュレーションが悪化します。したがって、ライン・レギュレーションの懸念が非常に重要な場合、選択するフィードフォワード・コンデンサはできるだけ小さくする必要があります。ラインおよび負荷レギュレーションの詳細については、次のセクションを参照してください。

8.2.2.3 ラインおよび負荷のレギュレーション

TPS6104x のライン・レギュレーションは、フィードバック・ピンの電圧リップルに依存します。通常、フィードバック・ピン FB に 50mV のピーク・ツー・ピーク電圧リップルが存在する状態で、良好な結果が得られます。

一部のアプリケーションでは、非常に厳格なライン・レギュレーションが必要で、特定の入力電圧範囲全体で、出力電圧の変化はわずかしか許容されません。電圧帰還デバイスの上側にある抵抗の両端でフィードフォワード・コンデンサ C_{FF} を使用しない場合、デバイスは最良のライン・レギュレーションを行います。フィードフォワード・コンデンサを使用しない場合、TPS6104x はスイッチ・ピン (SW) に単一パルスではなく出力電圧バーストを出力するため、出力電圧リップルが大きくなります。出力コンデンサの値を大きくすると、出力電圧リップルが減少します。

出力コンデンサの値を大きくできない場合は、前のセクションで説明したように、フィードフォワード・コンデンサ C_{FF} を使用できます。フィードフォワード・コンデンサを使用すると、フィードバック・ピン (FB) に発生する電圧リップルの量が増加します。フィードバック・ピンの電圧リップルが大きいほど (50mV 以上)、ライン・レギュレーションが悪化します。ライン・レギュレーションをさらに改善する方法は 2 つあります。

1. インダクタの値を小さくしてスイッチング周波数を大きくすると、出力電圧リップルが小さくなり、フィードバック・ピンの電圧リップルも小さくなります。
2. フィードバック・ピン (FB) とグランドとの間に小さなコンデンサを追加し、フィードバック・ピンの電圧リップルを再度 50mV まで下げます。出発点として、フィードフォワード・コンデンサ C_{FF} に選択したものと同じコンデンサの値を使用できます。

8.2.2.4 出力コンデンサの選定

優れた出力電圧フィルタリングを行うため、低 ESR の出力コンデンサをお勧めします。セラミック・コンデンサは ESR 値が低いですが、アプリケーションによってはタンタル・コンデンサも使用できます。

コンバータがスイッチ・ノード (SW) に二重パルスやパルス・バーストを出力していないと仮定すると、出力電圧リップルは次のように計算できます。

$$\Delta V_{out} = \frac{I_{out}}{C_{out}} \times \left(\frac{1}{f_S(I_{out})} - \frac{I_P \times L}{V_{out} + V_d - V_{in}} \right) + I_P \times ESR \quad (7)$$

ここで

- I_P = 「ピーク電流制御」で説明されているピーク電流
- L = 選択したインダクタの値
- I_{out} = 公称負荷電流
- $f_S (I_{out})$ = 前に計算した公称負荷電流でのスイッチング周波数
- V_d = 整流ダイオードの順方向電圧 (標準値 0.3V)
- C_{out} = 選択した出力コンデンサ
- ESR = 出力コンデンサの ESR 値

出力コンデンサの選択については、表 8-3 と「代表的なアプリケーション」を参照してください。

表 8-3. 推奨の入力および出力コンデンサ

デバイス	コンデンサ	電圧定格	部品サプライヤ ⁽¹⁾	備考
TPS6104x	4.7μF/X5R/0805	6.3V	Tayo Yuden JMK212BY475MG	C_{IN}/C_{OUT}
	10μF/X5R/0805	6.3V	Tayo Yuden JMK212BJ106MG	C_{IN}, C_{OUT}
	1μF/X7R/1206	25V	Tayo Yuden TMK316BJ105KL	C_{OUT}
	1μF/X5R/1206	35V	Tayo Yuden GMK316BJ105KL	C_{OUT}
	4.7μF/X5R/1210	25V	Tayo Yuden TMK325BJ475MG	C_{OUT}

(1) サード・パーティ製品の免責事項をご覧ください。

8.2.2.5 入力コンデンサの選択

優れた入力電圧フィルタリングを実現するため、低 ESR のセラミック・コンデンサをお勧めします。ほとんどのアプリケーションでは、4.7μF のセラミック入力コンデンサで十分です。入力電圧フィルタリングを改善するため、この値を増やすことができます。入力コンデンサの推奨事項については、表 8-3 と、代表的なアプリケーションを参照してください。

8.2.2.6 ダイオードの選択

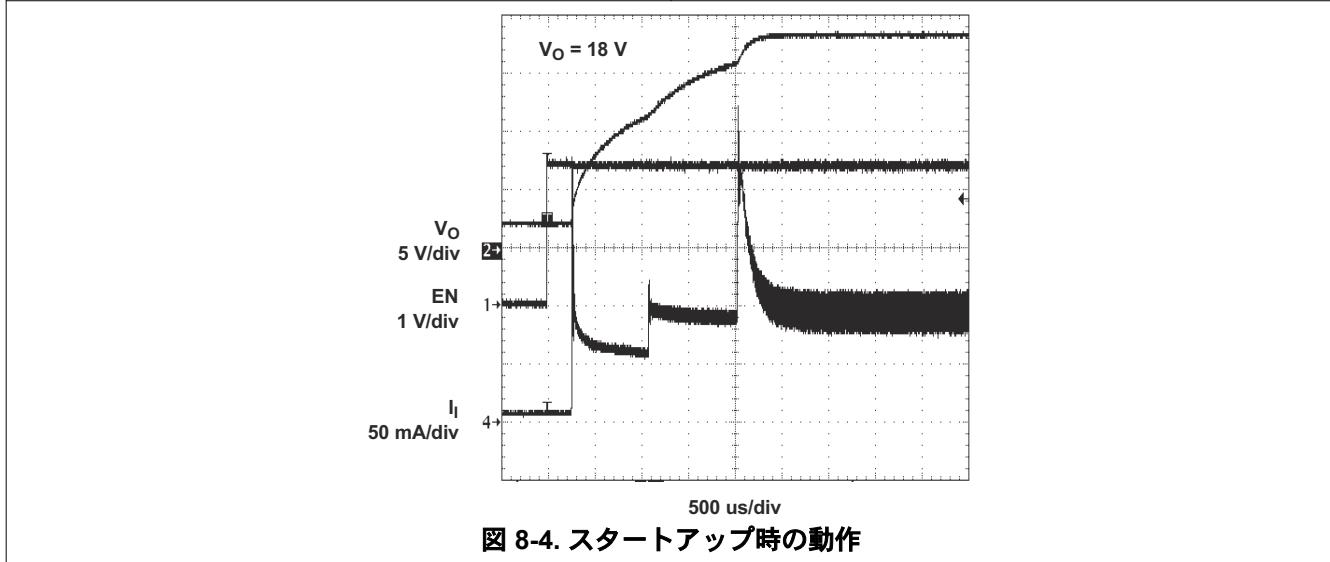
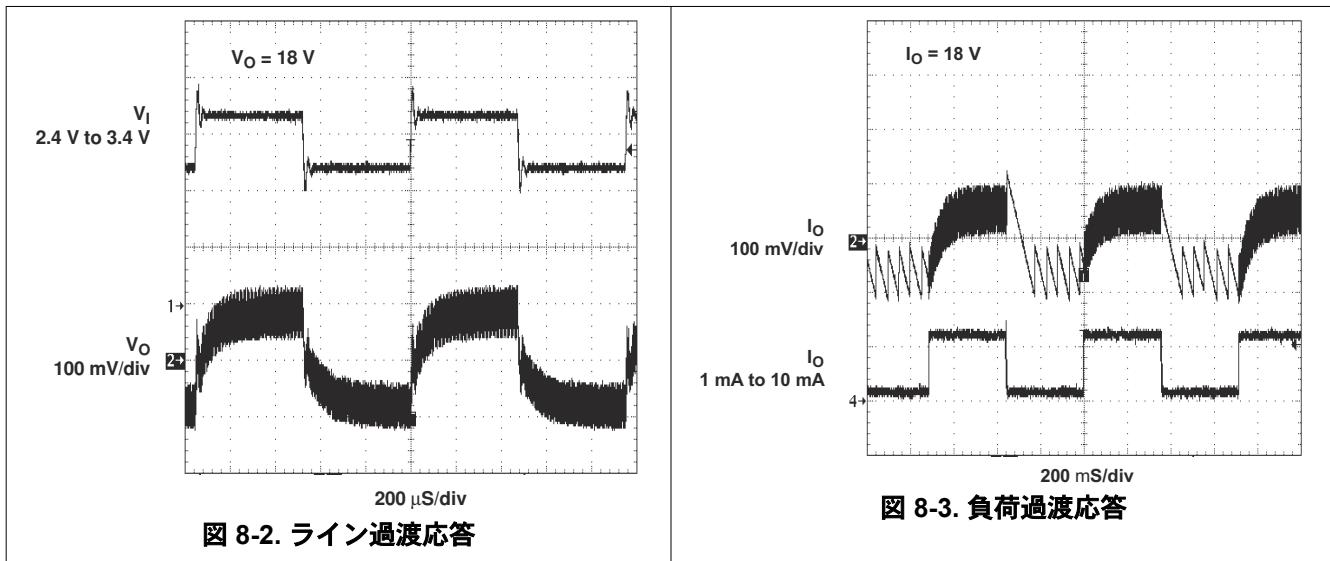
高効率を実現するため、ショットキー・ダイオードを使用します。ダイオードの電流定格はピーク電流制御で計算されるため、コンバータのピーク電流定格を満たす必要があります。この計算には、 I_{LIM} の最大値を使用します。ショットキー・ダイオードの選択については、表 8-4 および代表的なアプリケーションを参照してください。

表 8-4. 代表的な LCD バイアス電源の推奨ショットキー・ダイオード (図 10-1 を参照)

デバイス	逆電圧	部品サプライヤ ⁽¹⁾	備考
TPS6104x	30V	ON Semiconductor MBR0530	
	20V	ON Semiconductor MBR0520	
	20V	ON Semiconductor MBRM120L	高効率
	30V	Toshiba CRS02	

(1) サード・パーティ製品の免責事項をご覧ください。

8.2.3 アプリケーション曲線



8.3 システム例

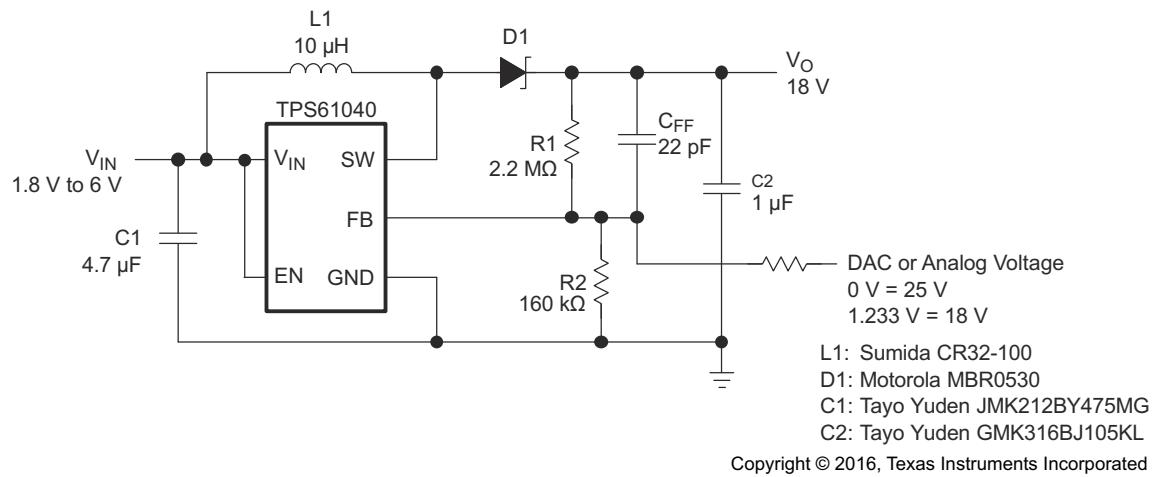


図 8-5. 出力電圧可変の LCD バイアス電源

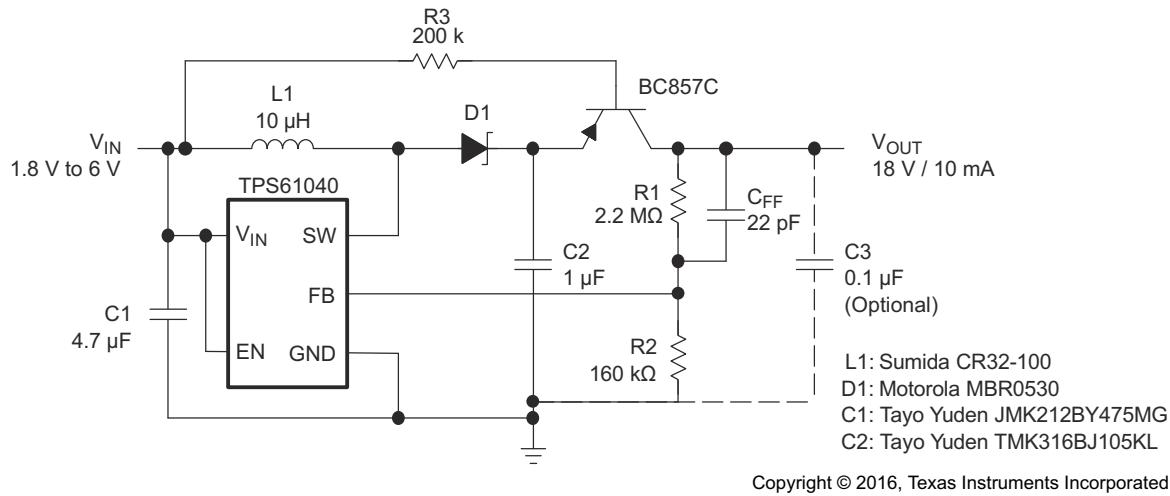
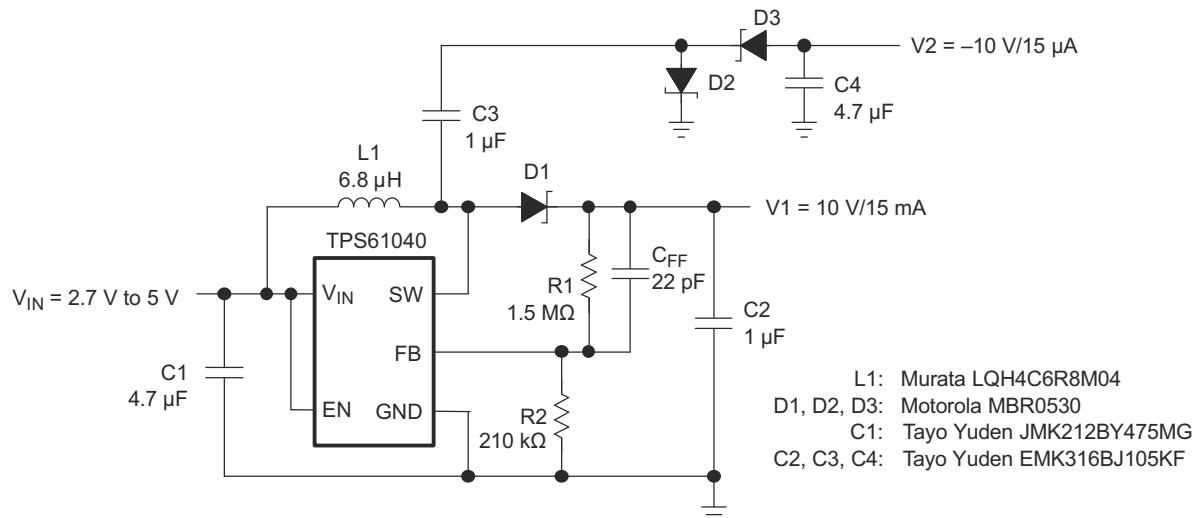
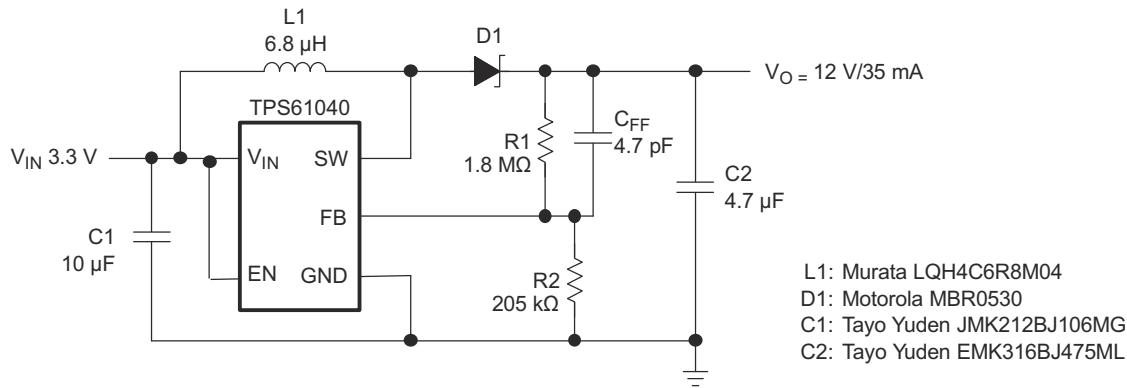


図 8-6. 負荷切断機能付きの LCD バイアス電源



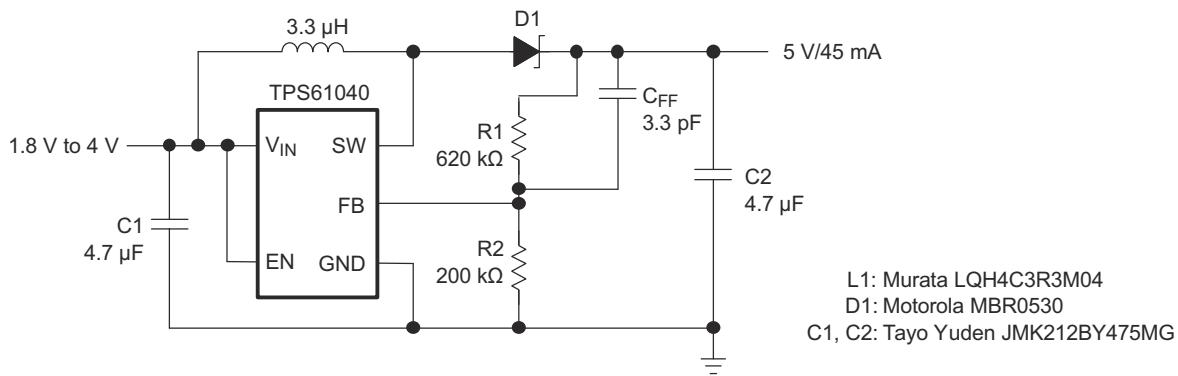
Copyright © 2016, Texas Instruments Incorporated

図 8-7. 正 / 負出力の LCD バイアス電源



Copyright © 2016, Texas Instruments Incorporated

図 8-8. 標準の 3.3V~12V 電源



Copyright © 2016, Texas Instruments Incorporated

図 8-9. デュアル・バッテリ・セルから 5V/50mA への変換効率は $V_{IN} = 2.4\text{V}$ から $V_O = 5\text{V}/45\text{mA}$ で 約 84%

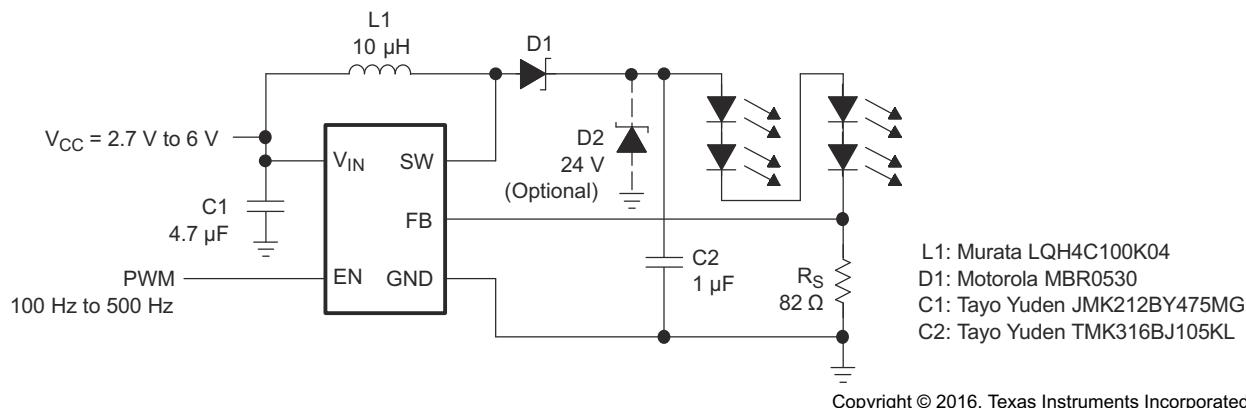
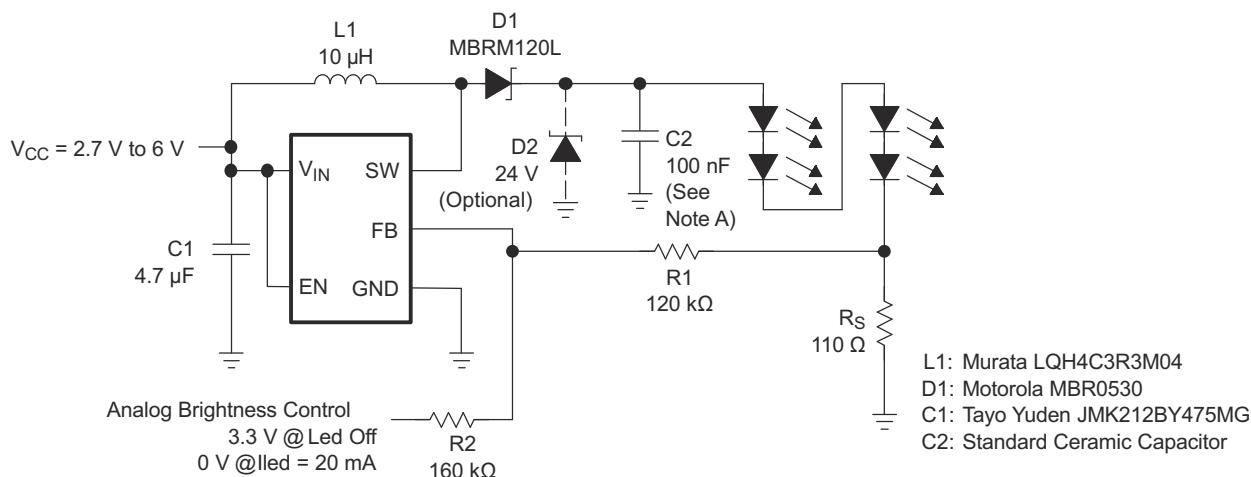


図 8-10. 白色 LED 電源、イネーブル・ピンの PWM 信号を使用して輝度を調整可能、 $V_{IN} = 3V$ 、 $I_{LED} = 15mA$ での効率は約 86%



A. C2 の出力コンデンサの値が小さいほど、LED リップルは大きくなります。

図 8-11. フィードバック・ピンのアナログ信号を使用して輝度を調整可能な白色 LED 電源

9 電源に関する推奨事項

このデバイスは、1.8V~6V の入力電源電圧範囲で動作するように設計されています。入力電源の出力電流は、TPS6104x の電源電圧、出力電圧、および出力電流に応じて定格を設定する必要があります。

10 レイアウト

10.1 レイアウトのガイドライン

すべてのスイッチング電源において、レイアウトは設計での重要なステップとなります。ピーク電流やスイッチング周波数が大きい場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでノイズの問題や、デューティ・サイクル・ジッタが発生することがあります。

良好な入力電圧フィルタリングを実現するため、入力コンデンサは入力ピンのできるだけ近くに配置します。インダクタとダイオードは、他の回路とのノイズ結合を最小限に抑えるため、スイッチ・ピンのできるだけ近くに配置します。フィードバック・ピンとネットワークは高インピーダンス回路なので、帰還ネットワークはインダクタから離して配線します。この回路とのノイズ結合を最小限に抑えるため、フィードバック・ピンと帰還ネットワークはグランド・プレーンまたは配線でシールドします。

図 10-1 に太線で示されている接続には、幅の広い配線を使用する必要があります。スター・グランド接続またはグランド・プレーンを使用すると、グランドのシフトとノイズを最小限に抑えることができます。

10.2 レイアウト例

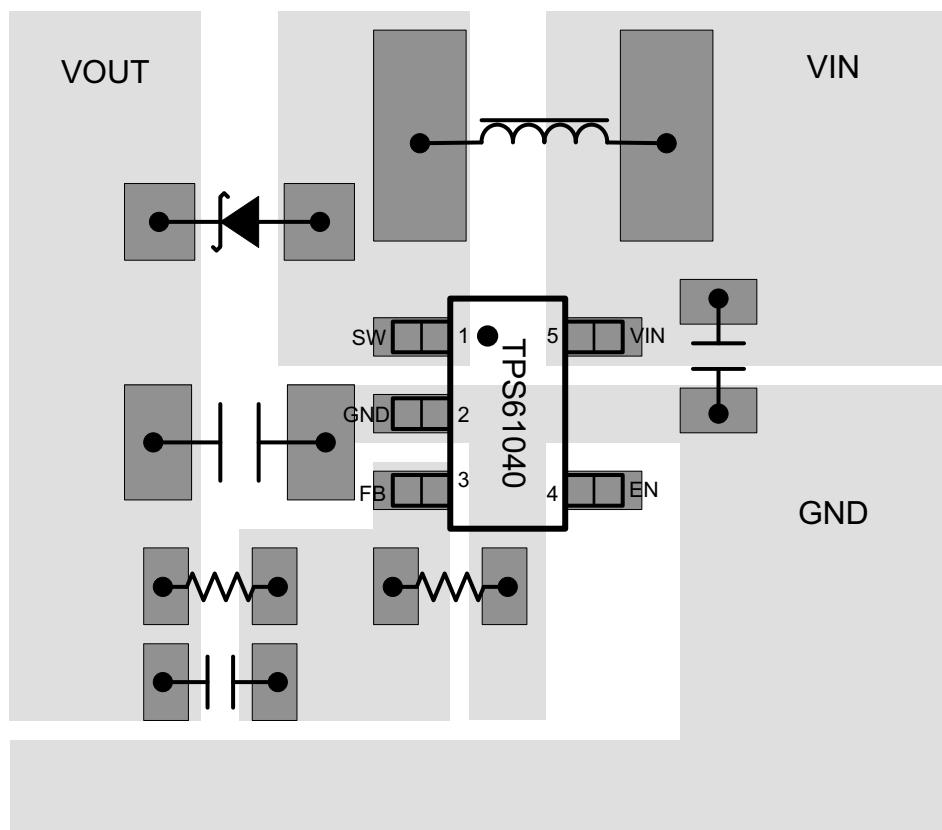


図 10-1. レイアウトの図

11 デバイスおよびドキュメントのサポート

11.1 Third-Party Products Disclaimer

TI'S PUBLICATION OF INFORMATION REGARDING THIRD-PARTY PRODUCTS OR SERVICES DOES NOT CONSTITUTE AN ENDORSEMENT REGARDING THE SUITABILITY OF SUCH PRODUCTS OR SERVICES OR A WARRANTY, REPRESENTATION OR ENDORSEMENT OF SUCH PRODUCTS OR SERVICES, EITHER ALONE OR IN COMBINATION WITH ANY TI PRODUCT OR SERVICE.

11.2 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

11.3 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

11.4 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.5 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあります。ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS61040DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	PHOI
TPS61040DBVR.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHOI
TPS61040DDCR	Active	Production	SOT-23- THIN (DDC) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXK
TPS61040DDCR.B	Active	Production	SOT-23- THIN (DDC) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXK
TPS61040DDCT	Active	Production	SOT-23- THIN (DDC) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXK
TPS61040DDCT.B	Active	Production	SOT-23- THIN (DDC) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXK
TPS61040DRV	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRV.B	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRVRG4	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRVRG4.B	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRV	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRV.T.B	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61040DRVGTG4	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CCL
TPS61041DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	PHPI
TPS61041DBVR.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PHPI
TPS61041DRV	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRV.R.B	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRVRG4	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRVRG4.B	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRV	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRV.T.B	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW
TPS61041DRVGTG4	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CAW

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

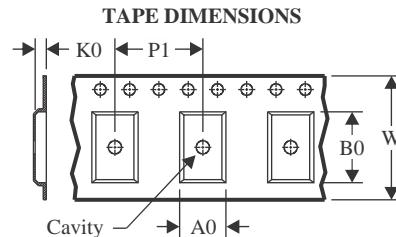
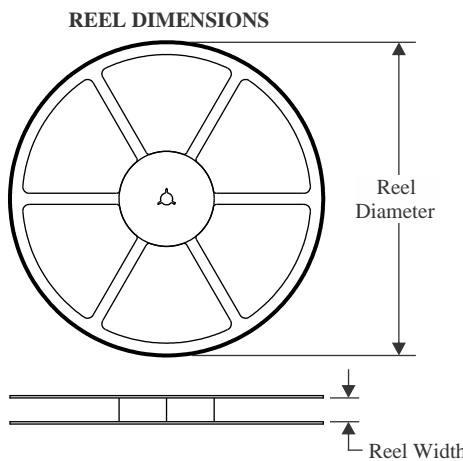
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS61040, TPS61041 :

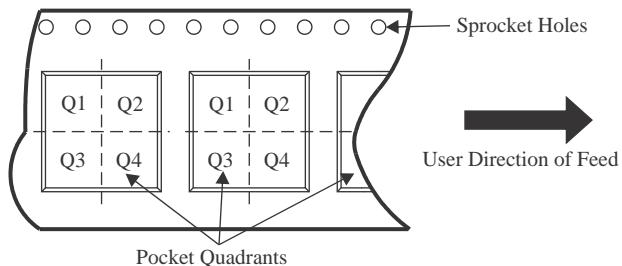
- Automotive : [TPS61040-Q1](#), [TPS61041-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

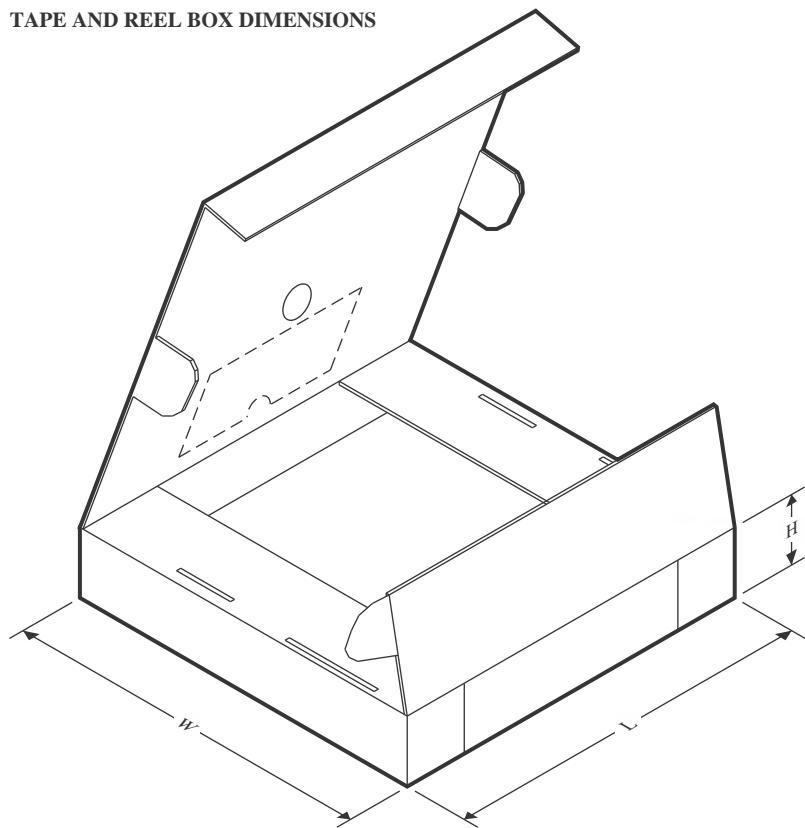
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS61040DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS61040DDCR	SOT-23-THIN	DDC	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS61040DDCT	SOT-23-THIN	DDC	5	250	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS61040DRV	WSON	DRV	6	3000	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61040DRVRG4	WSON	DRV	6	3000	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61040DRVT	WSON	DRV	6	250	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61041DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS61041DRV	WSON	DRV	6	3000	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61041DRVRG4	WSON	DRV	6	3000	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61041DRVT	WSON	DRV	6	250	178.0	8.4	2.25	2.25	1.0	4.0	8.0	Q2
TPS61041DRV	WSON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS61040DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS61040DDCR	SOT-23-THIN	DDC	5	3000	213.0	191.0	35.0
TPS61040DDCT	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
TPS61040DRVVR	WSON	DRV	6	3000	205.0	200.0	33.0
TPS61040DRVVRG4	WSON	DRV	6	3000	205.0	200.0	33.0
TPS61040DRVVT	WSON	DRV	6	250	205.0	200.0	33.0
TPS61041DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS61041DRVVR	WSON	DRV	6	3000	205.0	200.0	33.0
TPS61041DRVVRG4	WSON	DRV	6	3000	205.0	200.0	33.0
TPS61041DRVVT	WSON	DRV	6	250	205.0	200.0	33.0
TPS61041DRVVT	WSON	DRV	6	250	203.0	203.0	35.0

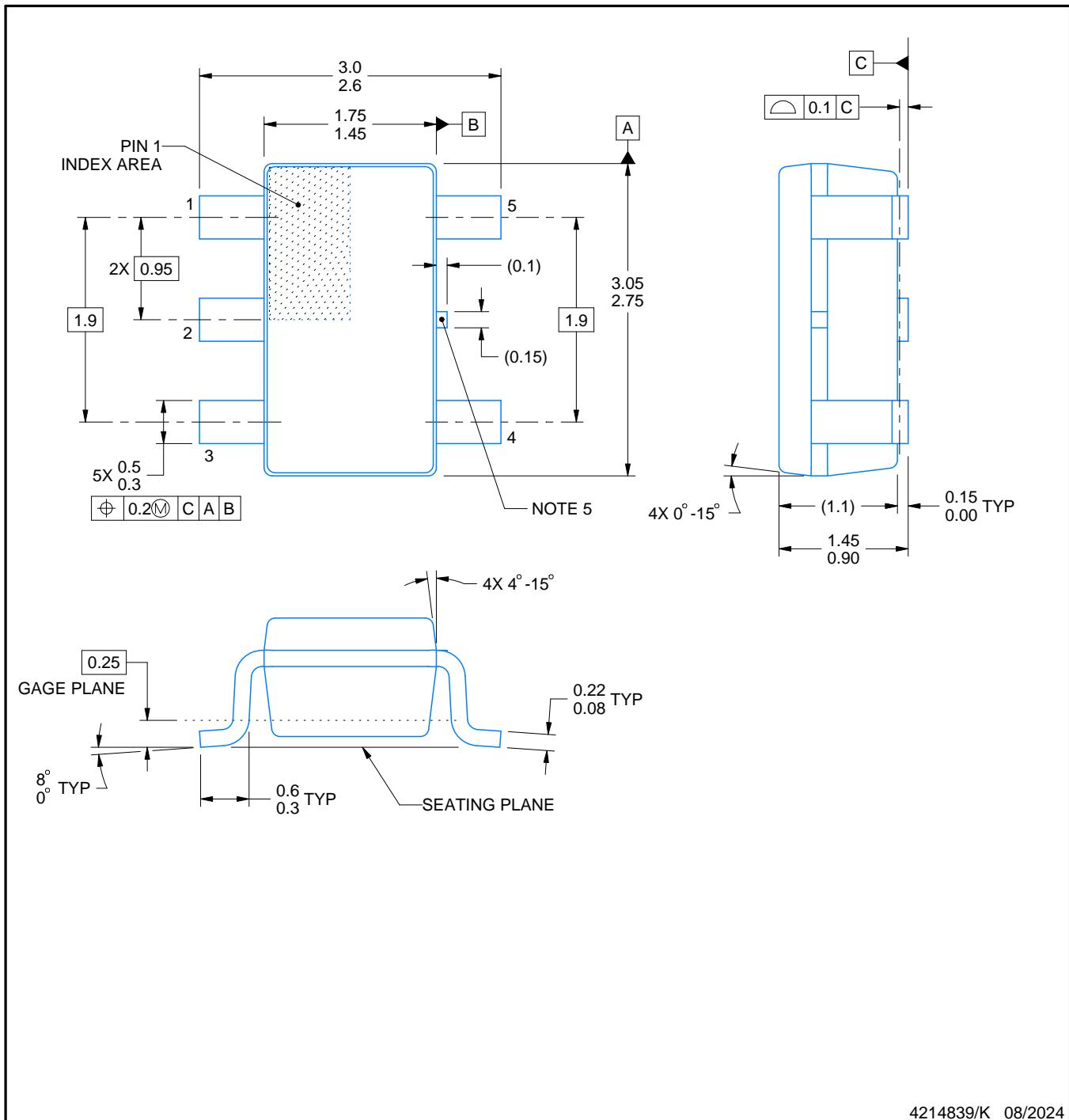
PACKAGE OUTLINE

DBV0005A



SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



4214839/K 08/2024

NOTES:

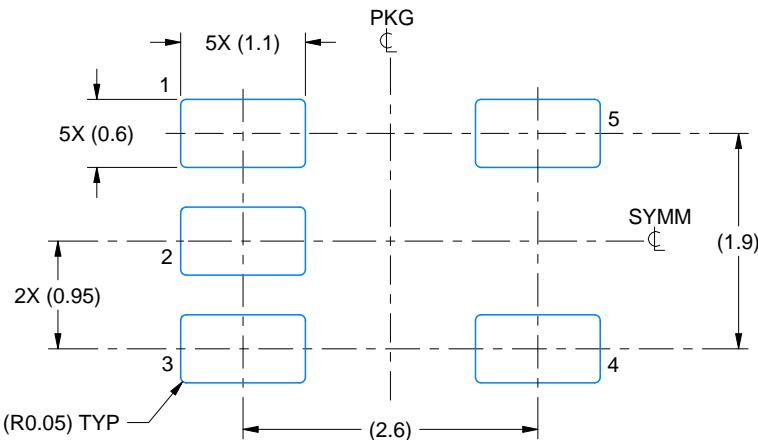
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. Reference JEDEC MO-178.
 4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
 5. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

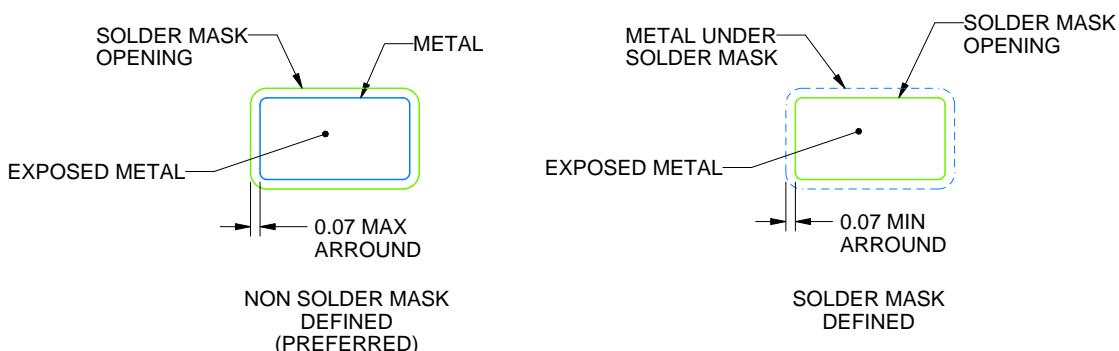
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

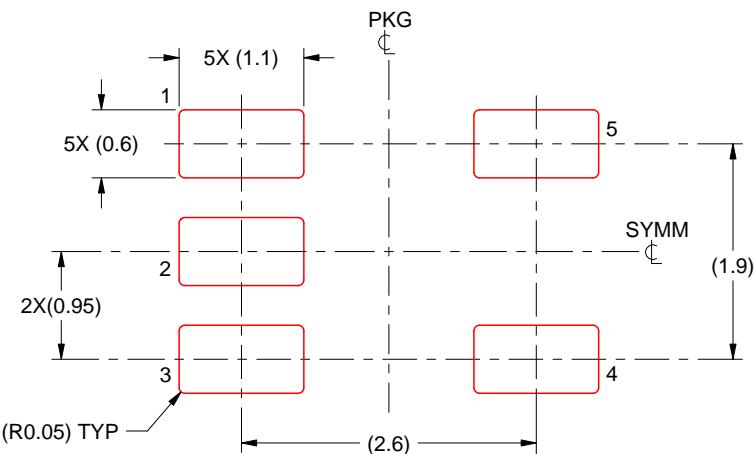
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

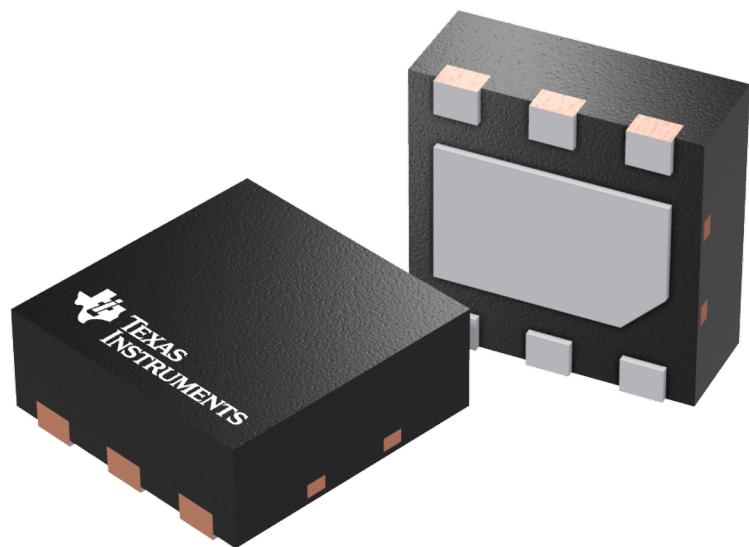
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

DRV 6

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4206925/F

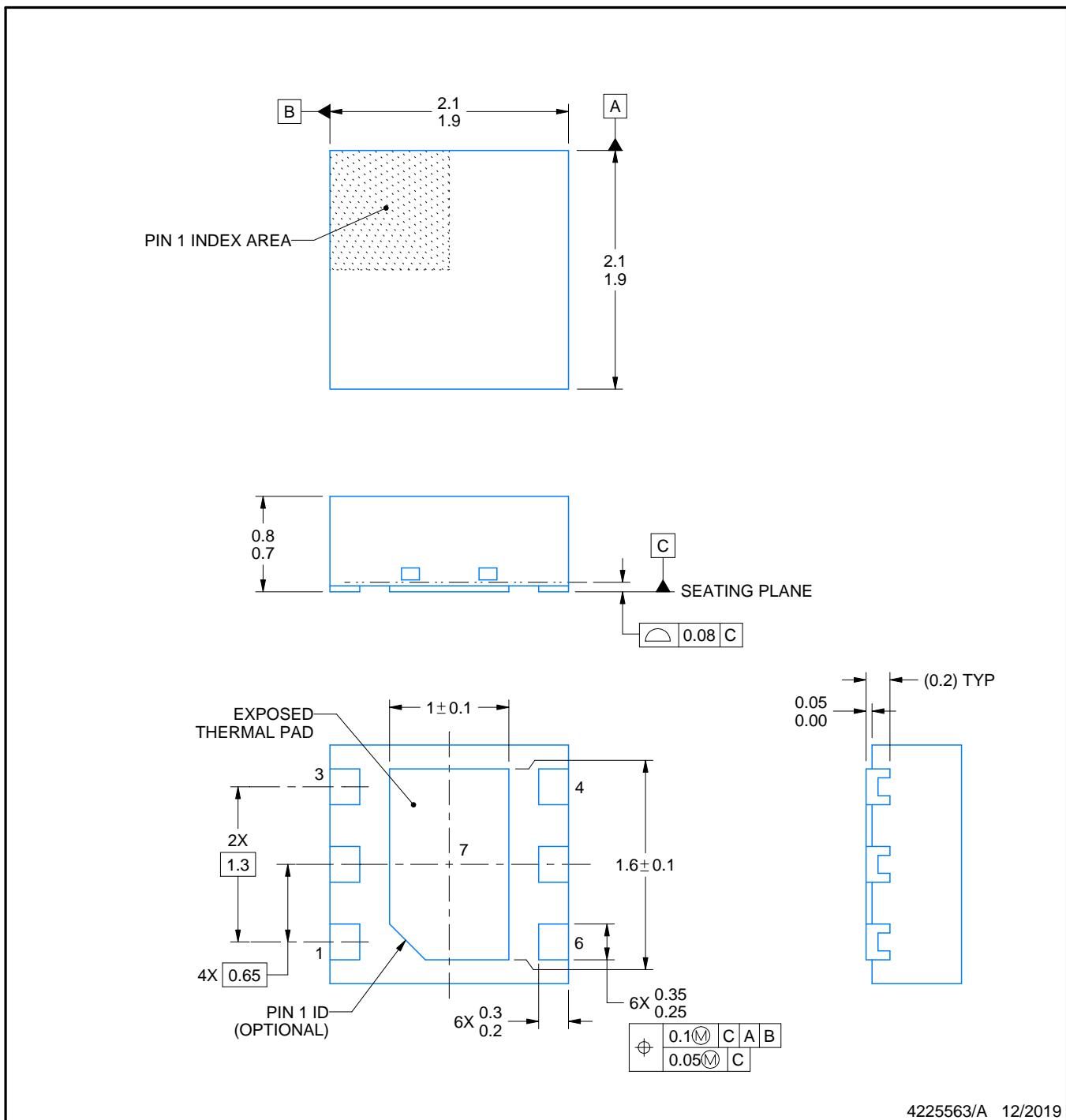
PACKAGE OUTLINE

DRV0006D



WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4225563/A 12/2019

NOTES:

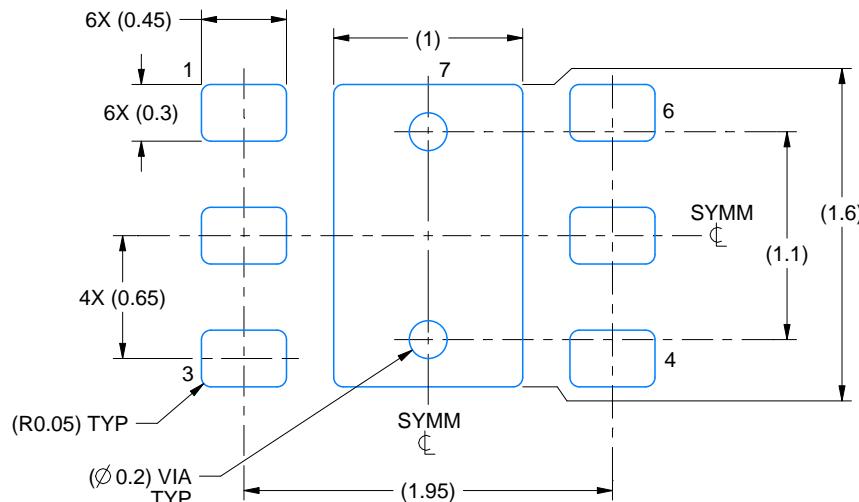
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

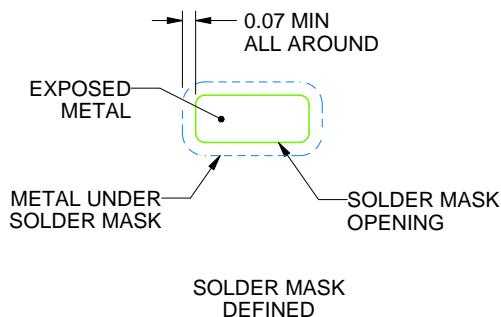
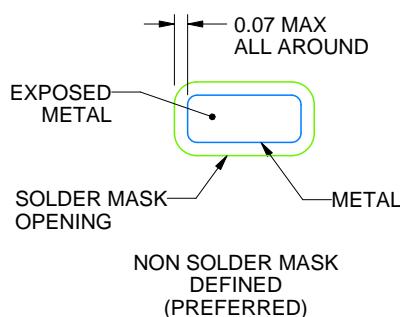
DRV0006D

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X



SOLDER MASK DETAILS

4225563/A 12/2019

NOTES: (continued)

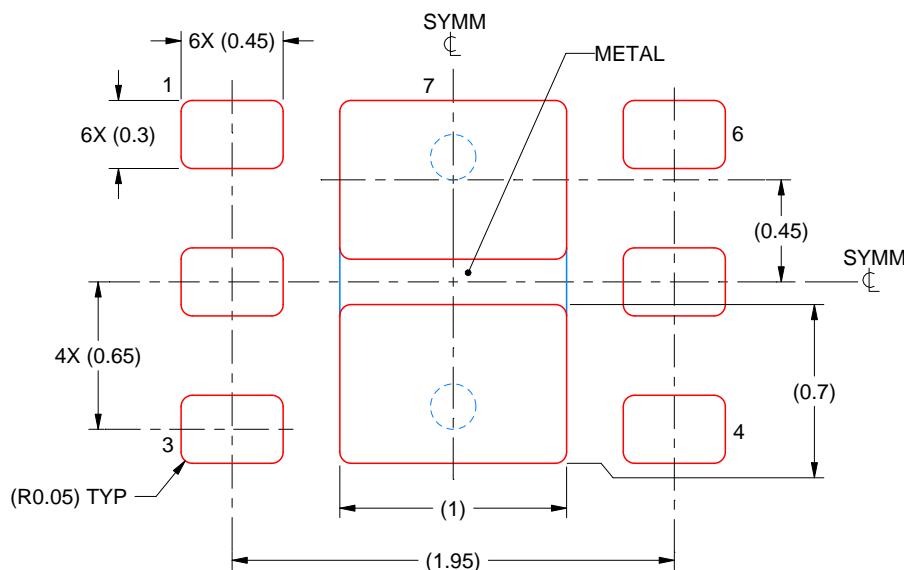
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

DRV0006D

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4225563/A 12/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

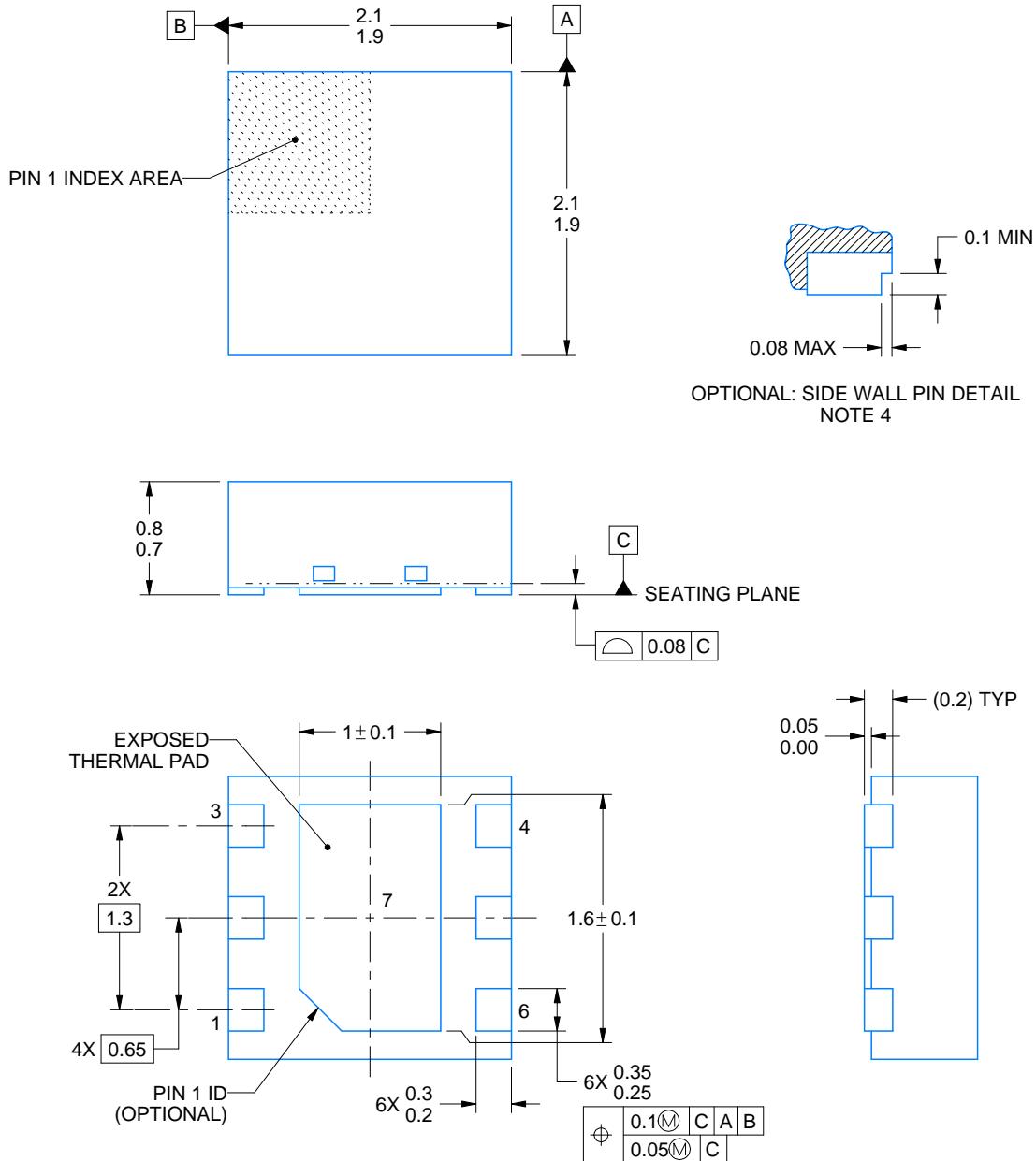
DRV0006A



PACKAGE OUTLINE

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4222173/C 11/2025

NOTES:

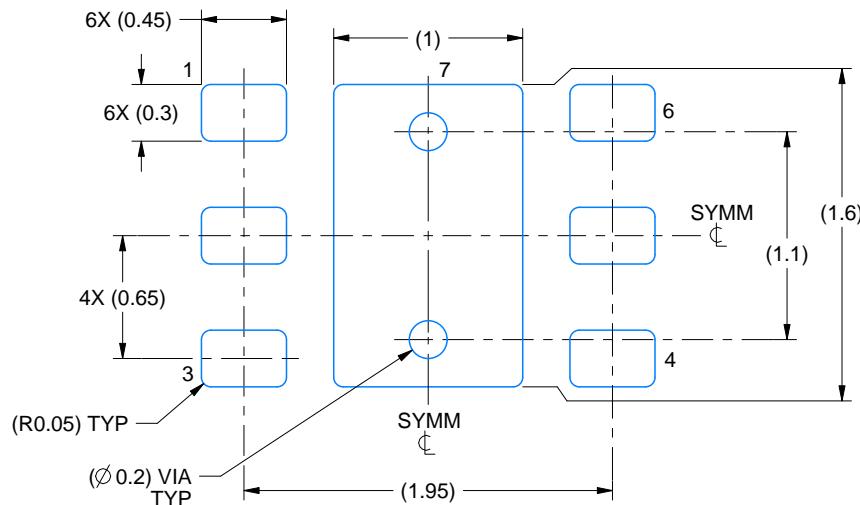
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.

EXAMPLE BOARD LAYOUT

DRV0006A

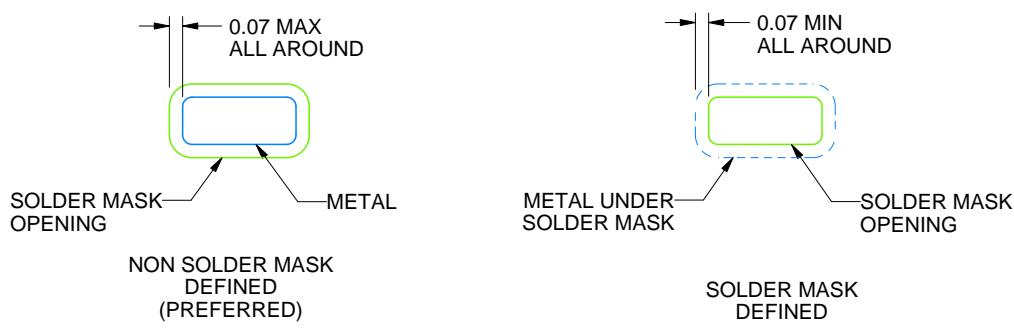
WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE

SCALE:25X



SOLDER MASK DETAILS

4222173/C 11/2025

NOTES: (continued)

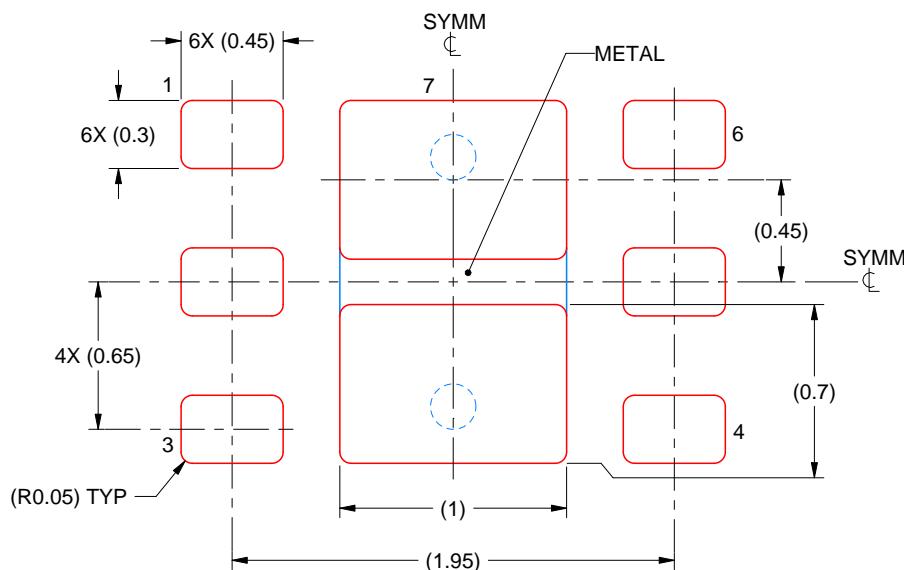
5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

DRV0006A

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4222173/C 11/2025

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

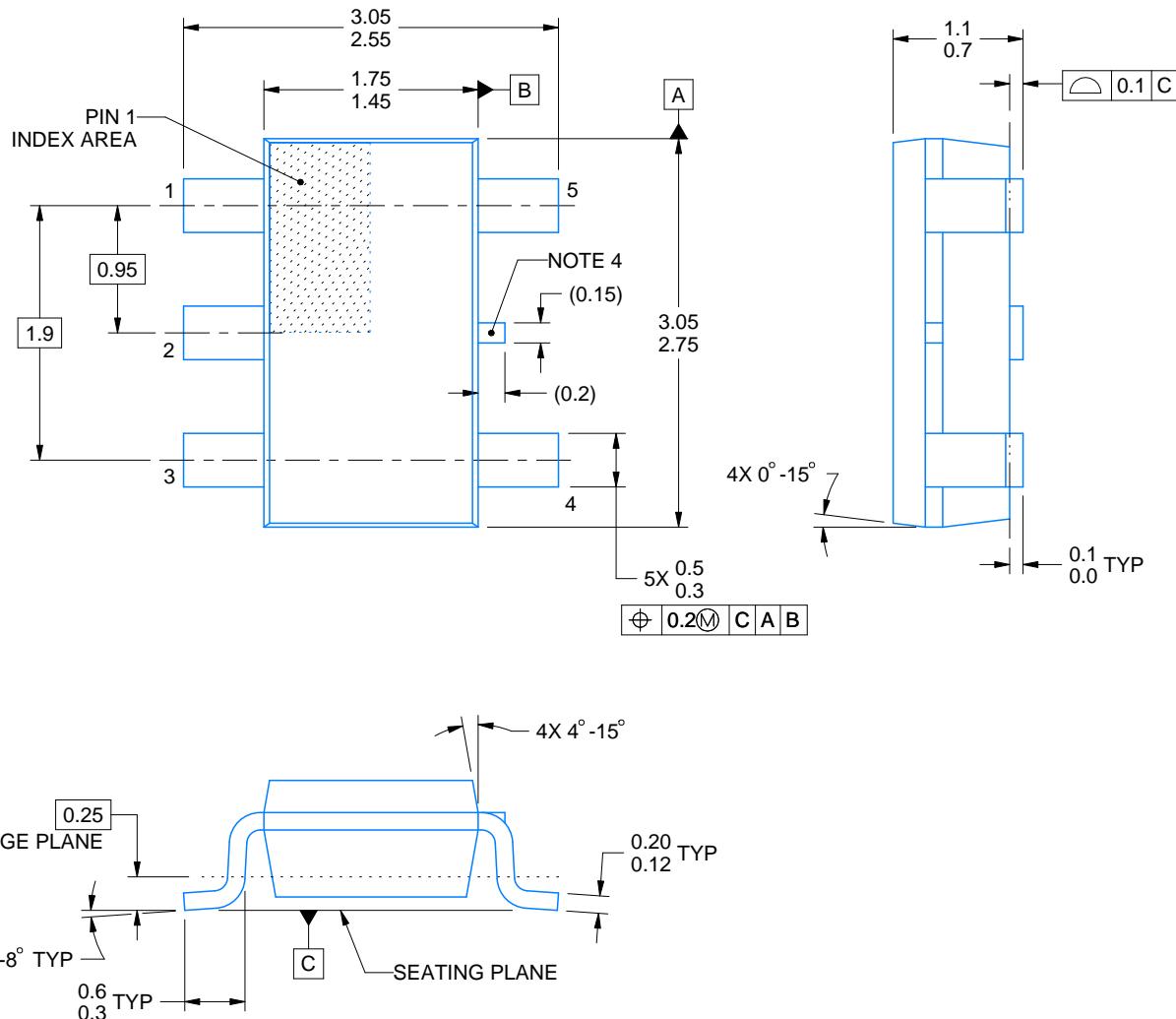
PACKAGE OUTLINE

DDC0005A



SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



4220752/C 08/2024

NOTES:

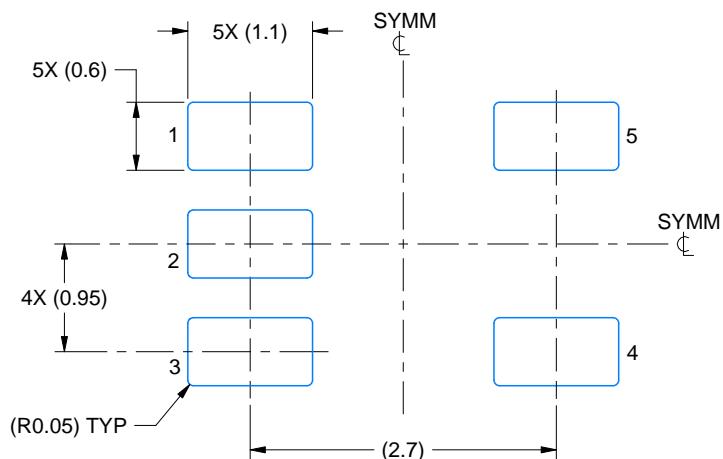
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. Reference JEDEC MO-193.
 4. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

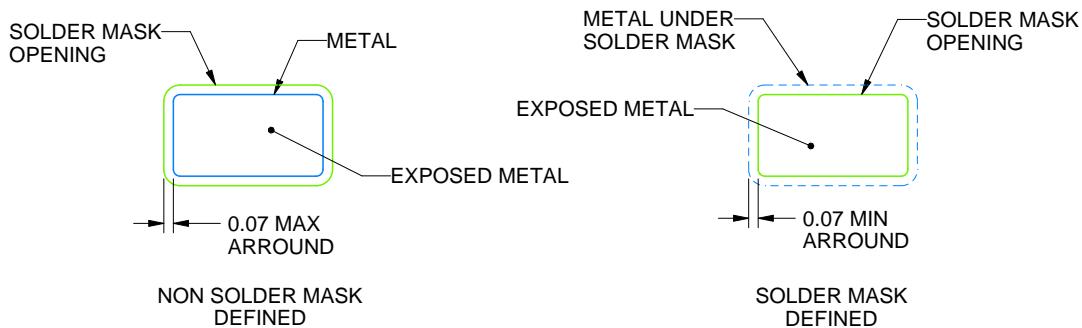
DDC0005A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPLODED METAL SHOWN
SCALE:15X



SOLDERMASK DETAILS

4220752/C 08/2024

NOTES: (continued)

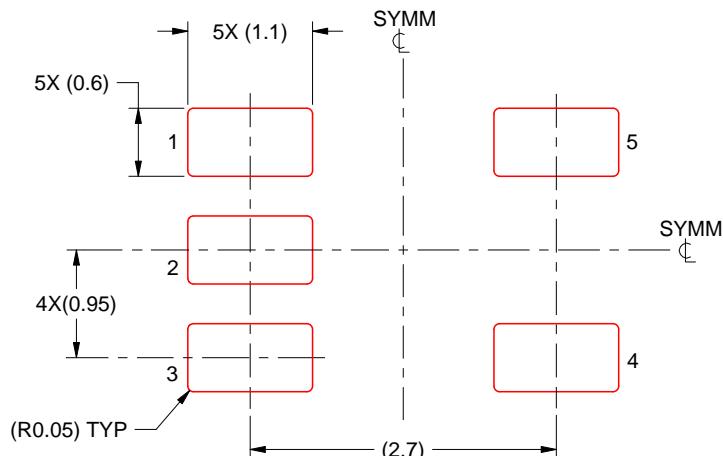
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDC0005A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4220752/C 08/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月