

# TPS61129-Q1 クロック同期機能搭載、5.5V、3.5A I<sub>sw</sub>、車載用昇圧コンバータ

## 1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
  - デバイス温度グレード 1: 動作時周囲温度範囲 -40°C ~ 125°C
- 入力電圧範囲: 0.9V ~ 5.5V
- 出力電圧範囲: 2.6V ~ 5.5V
  - 固定 5V または可変 V<sub>out</sub>: TPS61129-Q1
  - 固定 3.85V V<sub>out</sub>: TPS611291-Q1
  - 固定 5.15V V<sub>out</sub>: TPS611292-Q1
  - EN = 0 で 275Ω の出力放電抵抗
- VO<sub>UT</sub> ピンへの標準的な静止電流 5μA
- VIN ピンへの標準的な静止電流 0.01μA
- 標準 100nA シャットダウン電流
- ピークスイッチング電流制限: 3.5A (代表値)
- 内蔵 LS/HS FET: 125mΩ / 145mΩ
- スイッチング周波数:
  - TPS61129-Q1 の場合、2.2MHz
  - TPS611291-Q1 の場合、2.0MHz
- ±6% スペクトラム拡散変調 (SSEN 有効)
- 自動 PFM、強制 PWM モード、SYNC を選択可能
- V<sub>in</sub> が V<sub>out</sub> に近い値、またはそれより高い値になった場合のダウン モード動作
- 正常範囲内のパワー グッド (PGOOD)
- シャットダウン時の真の遮断
- 過電圧保護 (OVP) およびサーマル シャットダウン保護機能
- 出力短絡保護
- 3mm × 3mm VSON-11 ウェットダブル フランク パッケージ

## 2 アプリケーション

- 車載用のポイント オブ ロード
- タブレット (マルチメディア)
- スマート スピーカ
- 光学モジュール

## 3 説明

TPS61129-Q1 は、各種バッテリーおよびその他の電源で動作する携帯機器およびスマート デバイス用の電源ソリューションを提供します。TPS61129-Q1 には、3.5A (標準値) のピーク スイッチ電流制限機能があります。TPS61129-Q1 は、固定スイッチング周波数を 2.2MHz に設定できるピーク電流モード制御を採用しています。TPS61129-Q1 は、中負荷 ~ 重負荷時には、パルス幅変調 (PWM) モードで動作します。一方、軽負荷時には、MODE ピンにより選択できる 2 つの動作モードを備えています。1 つは、軽負荷時の効率向上のためのパルス周波数変調 (自動 PFM) モードです。もう一つは、可聴ノイズを回避し、軽負荷時のリップル性能を改善するための強制 PWM モードです。スイッチング周波数は、外部クロックに同期させることもできます。TPS61129-Q1 は、内部クロック信号にスペクトラム拡散変調を実装しているため、強制 PWM モードで動作する際の動作時における電磁干渉 (EMI) 性能が大幅に向上します。また、起動時に内部ソフト スタート時間によって突入電流を制限することもできます。

シャットダウン中、出力負荷は入力電源から完全に遮断され、TPS61129-Q1 はわずか 0.1μA の電流しか消費しないため、長いバッテリー駆動時間を実現できます。

TPS61129-Q1 の出力電圧は、外付けの抵抗デバイダによってプログラムすることも、チップ内部で固定の 5.15V、5.0V、3.85V オプションを設定することもできます。

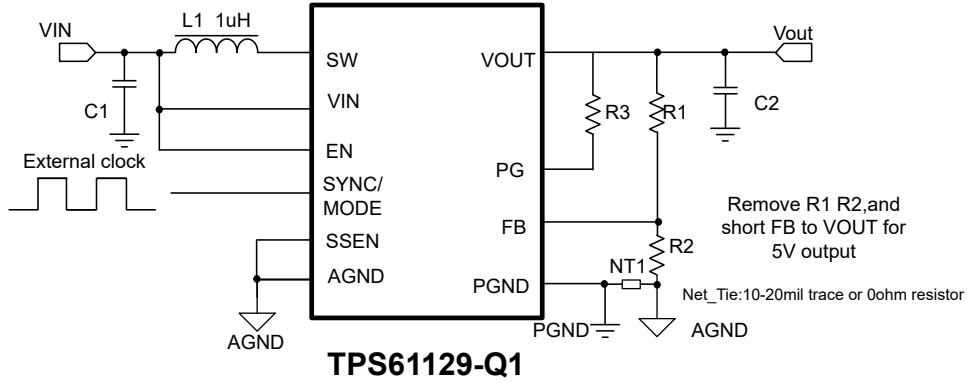
TPS61129-Q1 は、3.0mm × 3.0mm のウェットダブル フランク VSON パッケージで供給され、超小型の設計サイズを実現します。

### 製品情報

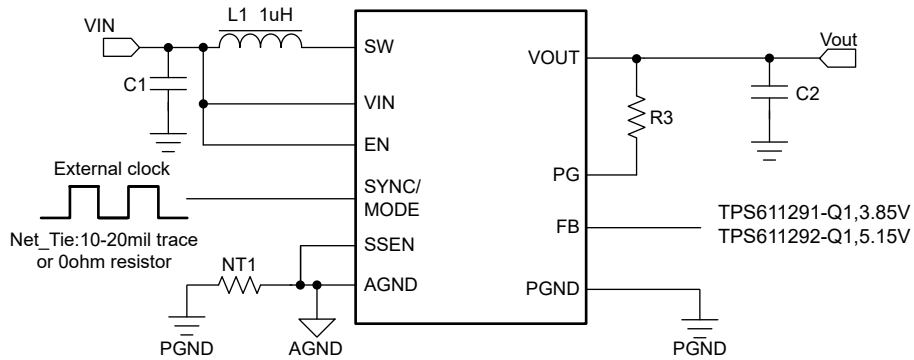
部品番号 <sup>(3)</sup>	パッケージ <sup>(1)</sup>	パッケージ サイズ <sup>(2)</sup>
TPS61129-Q1	DRC (VSON, 11)	3mm × 3mm
TPS611291-Q1 <sup>(4)</sup>		
TPS611292-Q1 <sup>(4)</sup>		

- 詳細については、[セクション 11](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- [デバイス比較表](#) を参照してください。
- 製品プレビュー情報 (事前情報ではありません)。





TPS61129-Q1 固定 5V または可変出力の標準回路図



TPS611291-Q1、TPS611292-Q1 固定出力の標準回路図

ADVANCE INFORMATION

## 目次

<b>1 特長</b> .....	1	7.5 プログラミング.....	14
<b>2 アプリケーション</b> .....	1	<b>8 アプリケーションと実装</b> .....	15
<b>3 説明</b> .....	1	8.1 使用上の注意.....	15
<b>4 デバイス比較表</b> .....	4	8.2 代表的なアプリケーション.....	15
<b>5 ピン構成および機能</b> .....	4	8.3 電源に関する推奨事項.....	20
<b>6 仕様</b> .....	5	8.4 レイアウト.....	21
6.1 絶対最大定格.....	5	<b>9 デバイスおよびドキュメントのサポート</b> .....	22
6.2 ESD 定格.....	5	9.1 デバイス サポート.....	22
6.3 推奨動作条件.....	5	9.2 ドキュメントのサポート.....	22
6.4 熱に関する情報.....	5	9.3 ドキュメントの更新通知を受け取る方法.....	22
6.5 電気的特性.....	6	9.4 サポート・リソース.....	22
6.6 代表的特性.....	9	9.5 商標.....	22
<b>7 詳細説明</b> .....	12	9.6 静電気放電に関する注意事項.....	22
7.1 概要.....	12	9.7 用語集.....	22
7.2 機能ブロック図.....	12	<b>10 改訂履歴</b> .....	22
7.3 機能説明.....	12	<b>11 メカニカル、パッケージ、および注文情報</b> .....	22
7.4 デバイスの機能モード.....	14	11.1 テープおよびリール情報.....	23

## 4 デバイス比較表

部品番号	出力電圧
TPS61129QDRCRQ1	FB ピンを VOUT ピンに接続すると、可変または固定 5V となります
TPS611291QDRCRQ1 <sup>(1)</sup>	3.85V 固定
TPS611292QDRCRQ1 <sup>(1)</sup>	5.15V 固定

(1) 製品レビュー情報 (事前情報ではありません)。

## 5 ピン構成および機能

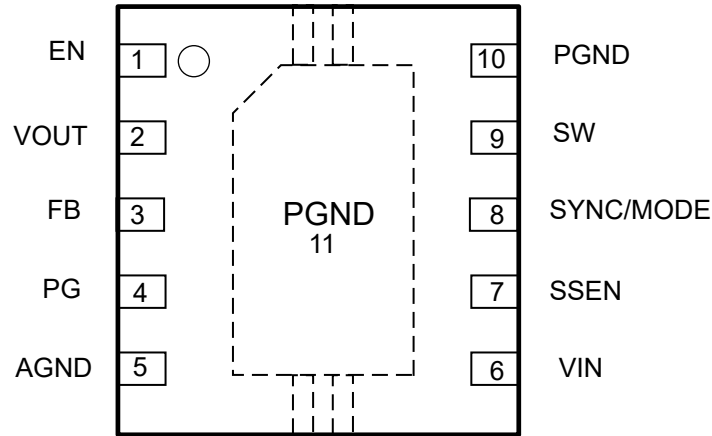


図 5-1. DRC パッケージ、VSON 11 ピン (上面図)

表 5-1. ピンの機能

ピン		タイプ <sup>(1)</sup>	説明
名称	番号		
EN	1	I	デバイス イネーブル ロジック入力 (High イネーブル、Low ディセーブル)。このピンはフローティングのままにせず、必ず終端してください。
VOUT	2	PWR	昇圧コンバータ出力
FB	3	I	可変バージョンの電圧帰還。抵抗デバイダのセンター タップに接続して出力電圧をプログラムするか、または固定 5V <sub>out</sub> の場合は VOUT ピンに直接接続します。TPS611291-Q1 および TPS611292-Q1 ではフローティングのままにします。
PG	4	O	パワーグッド インジケータとオープンドレイン出力
AGND	5	PWR	IC のアナログ グランド
VIN	6	I	電源電圧
SSEN	7	I	スペクトラム拡散変調制御ピン。 SSEN = high、スペクトラム拡散変調の有効化。 SSEN = low、スペクトラム拡散変調の無効化。 このピンはフローティングのままにせず必ず終端してください。
同期 / モード	8	I	モードの選択ピン。 MODE = high、強制 PWM モード。 MODE = low または floating、自動 PFM モード。 ピンを使用して、デバイスを外部クロックに同期することもできます。
SW	9	PWR	コンバータのスイッチング ノード ピン
PGND	10, 11	PWR	IC のパワー グランド

(1) I = 入力、O = 出力、PWR = パワー

## 6 仕様

### 6.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
電圧	SW, VOUT, EN, FB, PG, VIN, SSEN, SYNC/MODE の入力電圧	-0.3	7	V
	10 ns での SW スパイク	-0.7	8	V
	1 ns での SW スパイク	-0.7	10	V
T <sub>stg</sub>	保存温度	-65	150	°C
T <sub>J</sub>	動作時接合部温度	-40	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

### 6.2 ESD 定格

		値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM)、AEC Q100-002 (1) に準拠、すべてのピン <sup>(1)</sup>	±2000
		デバイス帯電モデル (CDM)、AEC Q100-011 に準拠、すべてのピン	±500

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

### 6.3 推奨動作条件

自由空気での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V <sub>IN</sub>	入力電圧	0.9		5.5	V
V <sub>OUT</sub>	昇圧出力電圧	2.6		5.5	V
T <sub>J</sub>	動作時接合部温度 <sup>(1)</sup>	-40		150	°C
L	実効インダクタンス	0.7	1.0		μH
C <sub>OUT</sub>	VOUT ピンの実効出力容量	10	22		μF
C <sub>IN</sub>	VIN ピンの実効入力容量	4.7			μF

(1) 接合部温度が高くなると、動作寿命が短くなります。接合部温度が 125°C を超えると、動作寿命が短くなります。

### 6.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		DRC VSON	すべて	単位
		11PINS	11PINS	
		標準	EVM <sup>(2)</sup>	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	67	61.4	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	45	該当なし	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	19.4	該当なし	°C/W
Ψ <sub>JT</sub>	接合部から上面への特性パラメータ	5.0	4.0	°C/W
Ψ <sub>JB</sub>	接合部から基板への特性パラメータ	23	22.4	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

(2) TPS61129Q1EVM で測定。

## 6.5 電気的特性

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 、 $V_{OUT} = 5.0\text{V}$ 。標準値は  $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>電源</b>						
$V_{IN}$	入力電圧範囲		0.9		5.5	V
$V_{IN\_UVLO}$	低電圧誤動作防止のスレッシュホールド	$V_{IN}$ 立ち上がり		0.7	0.9	V
$I_Q$	$V_{IN}$ ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし $V_{IN} = 0.9\text{V} \sim 5.5\text{V}$ 、 $V_{FB} = V_{REF} + 0.01\text{V}$ 、 $T_J$ 最大 $125^{\circ}\text{C}$		0.01	0.3	$\mu\text{A}$
$I_Q$	$V_{OUT}$ ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし $V_{OUT} = 2.6\text{V} \sim 5.5\text{V}$ 、 $V_{FB} = V_{REF} + 0.015\text{V}$ 、 $T_J$ 最大 $125^{\circ}\text{C}$		5	10	$\mu\text{A}$
$I_Q$	$V_{out}$ が $5V_{out}$ 固定の場合の $V_{OUT}$ ピンへの静止電流	IC イネーブル、無負荷、スイッチングなし、 $V_{OUT} = V_{FB} = 5\text{V} + 0.15\text{V}$ 、 $T_J$ 最大 $125^{\circ}\text{C}$		5	10	$\mu\text{A}$
$I_{SD}$	$V_{IN}$ ピンへのシャットダウン電流	$EN = \text{LOW}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J = 25^{\circ}\text{C}$		0.1	0.2	$\mu\text{A}$
$I_{SD}$	$V_{IN}$ ピンへのシャットダウン電流	$EN = \text{LOW}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J = 125^{\circ}\text{C}$		0.1	1.2	$\mu\text{A}$
$I_{SW\_LKG}$	SW ピンへのリーク電流 (SW ピンから GND ピン)	$V_{SW} = 3.3\text{V}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J$ 最大 $125^{\circ}\text{C}$			3	$\mu\text{A}$
$I_{FB\_LKG}$	FB ピンでのリーク電流	$T_J$ 最大 $125^{\circ}\text{C}$		4	30	該当なし
<b>出力</b>						
$V_O$	出力電圧範囲		2.6		5.5	V
$V_{FB}$	帰還電圧	TPS61129-Q1、強制 PWM モード	492.5	500	507.5	mV
$V_{FB}$	帰還電圧	TPS61129-Q1、自動 PFM モード		505		mV
$V_O$	固定出力電圧	TPS61129-Q1、強制 PWM モード、FB を $V_{OUT}$ に接続	4.9	5	5.1	V
$V_O$	固定出力電圧	TPS611291-Q1、強制 PWM モード、FB フローティング	3.77	3.85	3.93	V
$V_{OVP}$	出力過電圧保護	$V_{OUT}$ 立ち上がり	5.6	5.75	6.0	V
$R_{DIS}$	出力放電抵抗	$V_{IN} = 0.9\text{V} \sim 5.5\text{V}$		275		$\Omega$
$t_{ss}$	ソフトスタートアップ時間	内部 SS ランプ時間		1.0		ms
$V_{down\_mode}$	TPS61129 のダウン モード移行スレッシュホールド	$V_{IN} > V_{OUT} - V_{down\_mode}$		235		mV
$V_{down\_mode}$	TPS61129 のダウン モード終了スレッシュホールド	$V_{IN} < V_{OUT} - V_{down\_mode}$		285		mV
$V_{down\_mode}$	TPS611291 のダウン モード移行スレッシュホールド ( $V_{OUT} = 3.85\text{V}$ )	$V_{IN} > V_{OUT} - V_{down\_mode}$		143		mV
$V_{down\_mode}$	TPS611291 のダウン モード終了スレッシュホールド ( $V_{OUT} = 3.85\text{V}$ )	$V_{IN} < V_{OUT} - V_{down\_mode}$		199		mV
<b>パワー スイッチ</b>						
$f_{SW}$	TPS61129 のスイッチング周波数		1.9	2.2	2.5	MHz
$f_{SW}$	TPS611291 のスイッチング周波数		1.8	2.0	2.2	MHz
$I_{SW}$	ピーク電流制限	$V_{OUT} = 5\text{V}$	3.0	3.5		A
$R_{DS(on)}$	ハイサイド MOSFET オン抵抗	$V_{OUT} = 3.85\text{V}$		180		m $\Omega$
$R_{DS(on)}$	ローサイド MOSFET オン抵抗	$V_{OUT} = 3.85\text{V}$		150		m $\Omega$
$R_{DS(on)}$	ハイサイド MOSFET オン抵抗	$V_{OUT} = 5\text{V}$		145		m $\Omega$

## 6.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ ,  $V_{IN} = 3.3\text{V}$ ,  $V_{OUT} = 5.0\text{V}$ . 標準値は  $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$R_{DS(on)}$	ローサイド MOSFET オン抵抗	$V_{OUT} = 5\text{V}$		125		m $\Omega$
$t_{OFF\_min}$	最小オフ時間	$V_{OUT} = 5\text{V}$		77		ns
$t_{ON\_min}$	最小オン時間	$V_{OUT} = 5\text{V}$		70		ns
$t_{OFF\_min}$	最小オフ時間	$V_{OUT} = 3.85\text{V}$		85		ns
$t_{ON\_min}$	最小オン時間	$V_{OUT} = 3.85\text{V}$		80		ns
$f_{SYNC}$ の最小値	最小同期周波数			1.5		MHz
$f_{SYNC}$ の最大値	最大同期周波数			3.3		MHz
$f_{SPREAD}$	スペクトラム拡散を有効にした場合の内部発振器の拡散			$\pm 6$		%
$f_{PATTERN}$	周波数ディザリング パターンの周波数			9		kHz
$t_{SYNC\_MIN}$	最小同期クロック パルス幅		50			ns
<b>ロジック インターフェイス</b>						
$V_{SSEN\_H}$	SSEN のロジック High のスレッシュホールド	$V_{IN} < 1.05\text{V}$			$0.8 \times V_{IN}$	V
$V_{SSEN\_L}$	SSEN のロジック Low のスレッシュホールド	$V_{IN} < 1.05\text{V}$	$0.2 \times V_{IN}$			V
$V_{SSEN\_H}$	SSEN のロジック High のスレッシュホールド	$V_{IN} \geq 1.05\text{V}$			0.84	V
$V_{SSEN\_L}$	SSEN のロジック Low のスレッシュホールド	$V_{IN} \geq 1.05\text{V}$	0.36			V
$V_{EN}$	EN のロジック High のスレッシュホールド	$V_{IN} < 1.05\text{V}$			$0.8 \times V_{IN}$	V
$V_{EN}$	EN のロジック Low のスレッシュホールド	$V_{IN} < 1.05\text{V}$	$0.2 \times V_{IN}$			V
$V_{EN}$	EN のロジック High のスレッシュホールド	$V_{IN} \geq 1.05\text{V}$			0.84	V
$V_{EN}$	EN のロジック Low のスレッシュホールド	$V_{IN} \geq 1.05\text{V}$	0.36			V
$I_{EN}$	EN ピンへのリーク電流			5	100	該当なし
$I_{SS\_LKG}$	SSEN ピンへのリーク電流			1.2	110	該当なし
$R_{EN/SS}$	アクティブな EN ピンのプルダウン抵抗	EN = Low		100		k $\Omega$
$V_{SYNC/MODE\_H}$	SYNC/MODE ロジック High のスレッシュホールド				1.2	V
$V_{SYNC/MODE\_L}$	SYNC/MODE ロジック Low のスレッシュホールド		0.4			V
$R_{SYNC/MODE}$	アクティブな SYNC/MODE ピンのプルダウン抵抗			100		k $\Omega$
<b>パワー グッド</b>						
$PGD_{OV}$	PGOOD の上限スレッシュホールド、立ち上がり	公称出力の %	104	107	110	%
$PGD_{UV}$	PGOOD の下限スレッシュホールド、立ち下がり	公称出力の %	90	93	96	%
$PGDHYS$	PGOOD ヒステリシス	公称出力の %		2.0		%
$t_{PGFLT(rise)}$	PGOOD High 信号までの遅延時間			0.45		ms
$t_{PGFLT(fall)}$	PGOOD のグリッチ フィルタ時間			33		$\mu\text{s}$
$R_{PG\_LOW}$	PGOOD プルダウン抵抗	2mA (シンク)			50	$\Omega$

## 6.5 電気的特性 (続き)

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 、 $V_{OUT} = 5.0\text{V}$ 。標準値は  $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>PROTECTION</b>						
$T_{SD}$	サーマル シャットダウンのスレッショルド	$T_J$ 立ち上がり		175		$^{\circ}\text{C}$
$T_{SD}$	サーマル シャットダウンのスレッショルド	$T_J$ 立ち下がり		155		$^{\circ}\text{C}$
$T_{SD\_HYS}$	サーマル シャットダウン ヒステリシス	$T_J$ が $T_{SD}$ を下回る		20		$^{\circ}\text{C}$

## 6.6 代表的特性

TPS61129Q1-EVM に基づき、 $T_J = 25^\circ\text{C}$  (特に記述のない限り)。

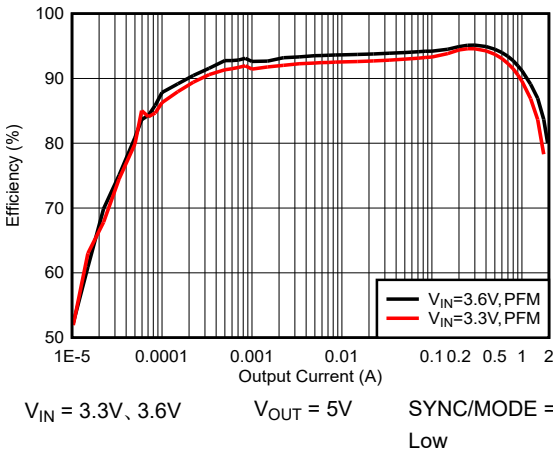


図 6-1. 効率と出力電流との関係 (自動 PFM モード)

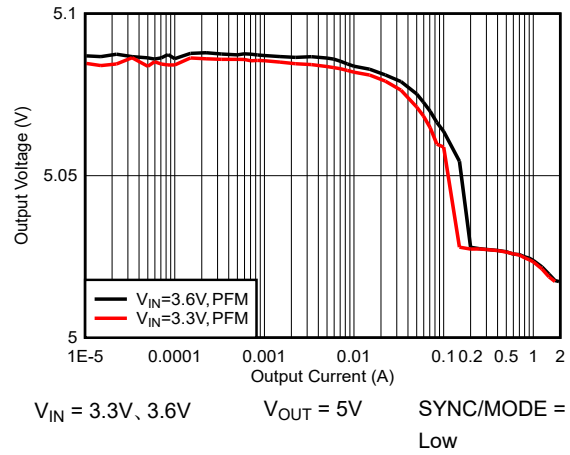


図 6-2. 出力レギュレーションと出力電流との関係 (自動 PFM モード)

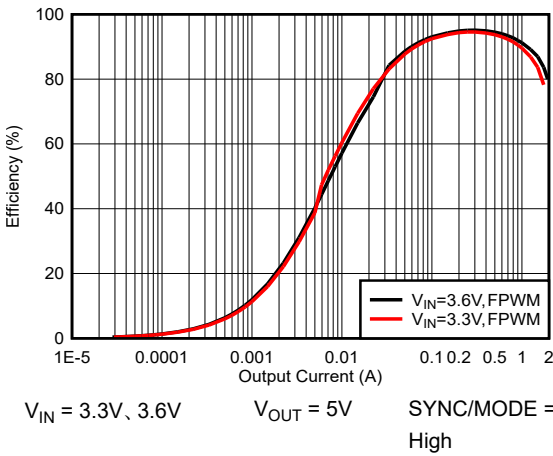


図 6-3. 効率と出力電流との関係 (強制 PWM モード)

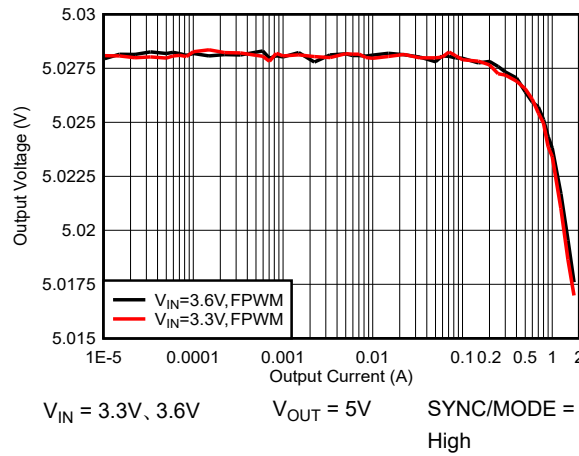


図 6-4. 出力レギュレーションと出力電流との関係 (強制 PWM モード)

## 6.6 代表的特性 (続き)

TPS61129Q1-EVM に基づき、 $T_J = 25^\circ\text{C}$  (特に記述のない限り)。

ADVANCE INFORMATION

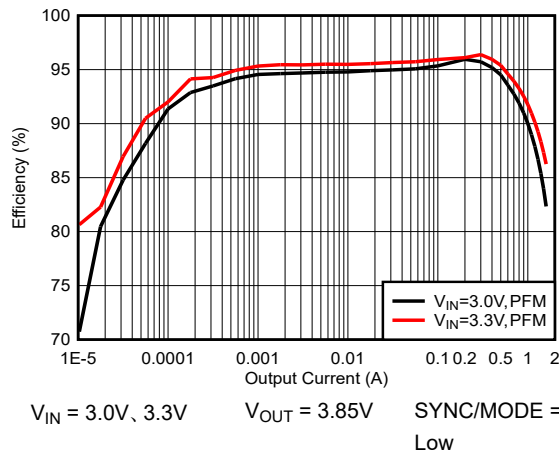


図 6-5. 効率と出力電流との関係 (自動 PFM モード)

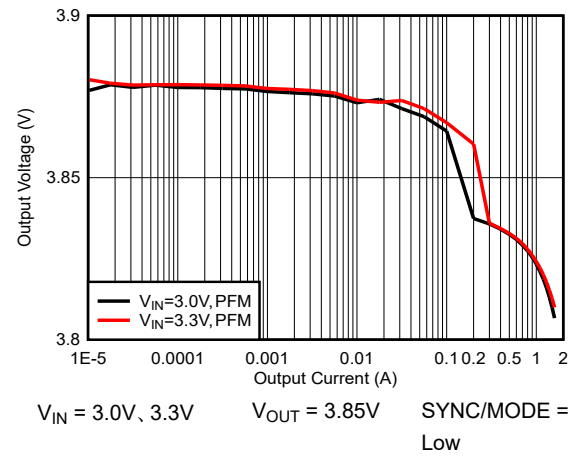


図 6-6. 出力レギュレーションと出力電流との関係 (自動 PFM モード)

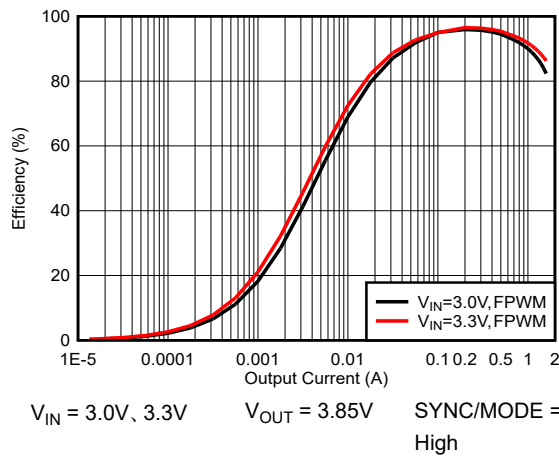


図 6-7. 効率と出力電流との関係 (強制 PWM モード)

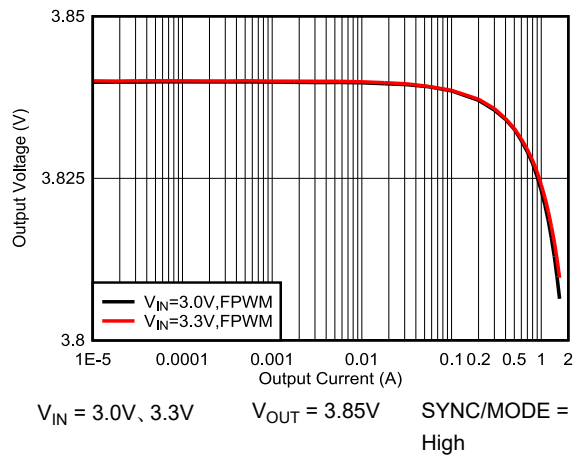
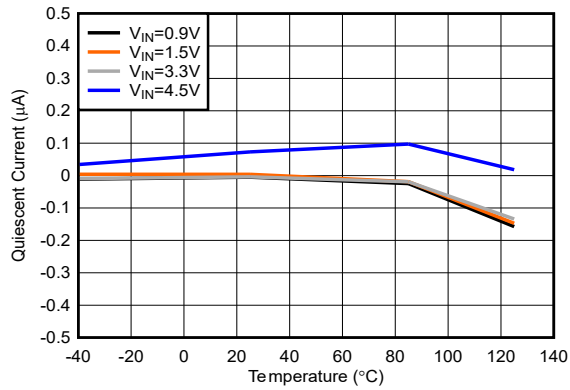


図 6-8. 出力レギュレーションと出力電流との関係 (強制 PWM モード)

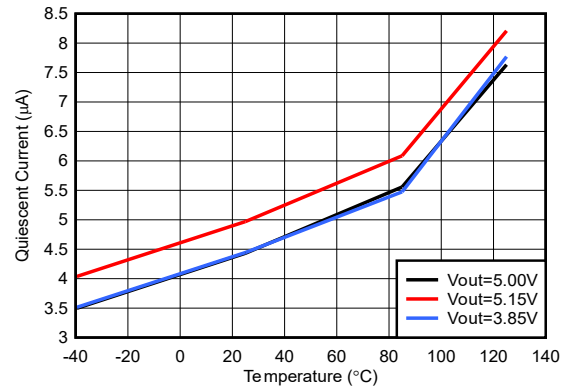
## 6.6 代表的特性 (続き)

TPS61129Q1-EVM に基づき、 $T_J = 25^\circ\text{C}$  (特に記述のない限り)。



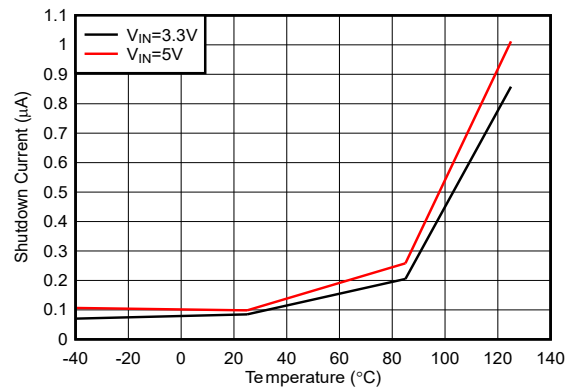
$V_{IN} = 0.9\text{V}, 1.5\text{V}, 3.3\text{V}, 4.5\text{V}$   
 $V_{OUT} = 5\text{V}$   $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$ , スイッチングなし

図 6-9. VIN への静止電流と温度との関係



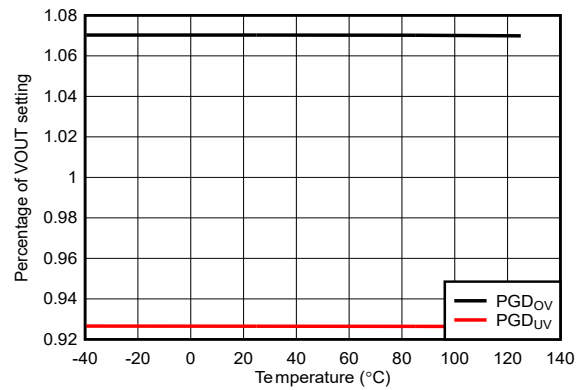
$V_{IN} = 3.3\text{V}, V_{OUT} = 3.85\text{V}, 5\text{V}, 5.15\text{V}$   
 $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$ , スイッチングなし

図 6-10. VOUT への静止電流と温度との関係



$V_{IN} = V_{SW} = 3.3\text{V}, 5\text{V}, EN = 0\text{V}$   
 $V_{OUT} = 0\text{V}, T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$

図 6-11. シャットダウン電流と温度との関係



$V_{IN} = 3.3\text{V}, V_{OUT} = 5\text{V}$   
 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$

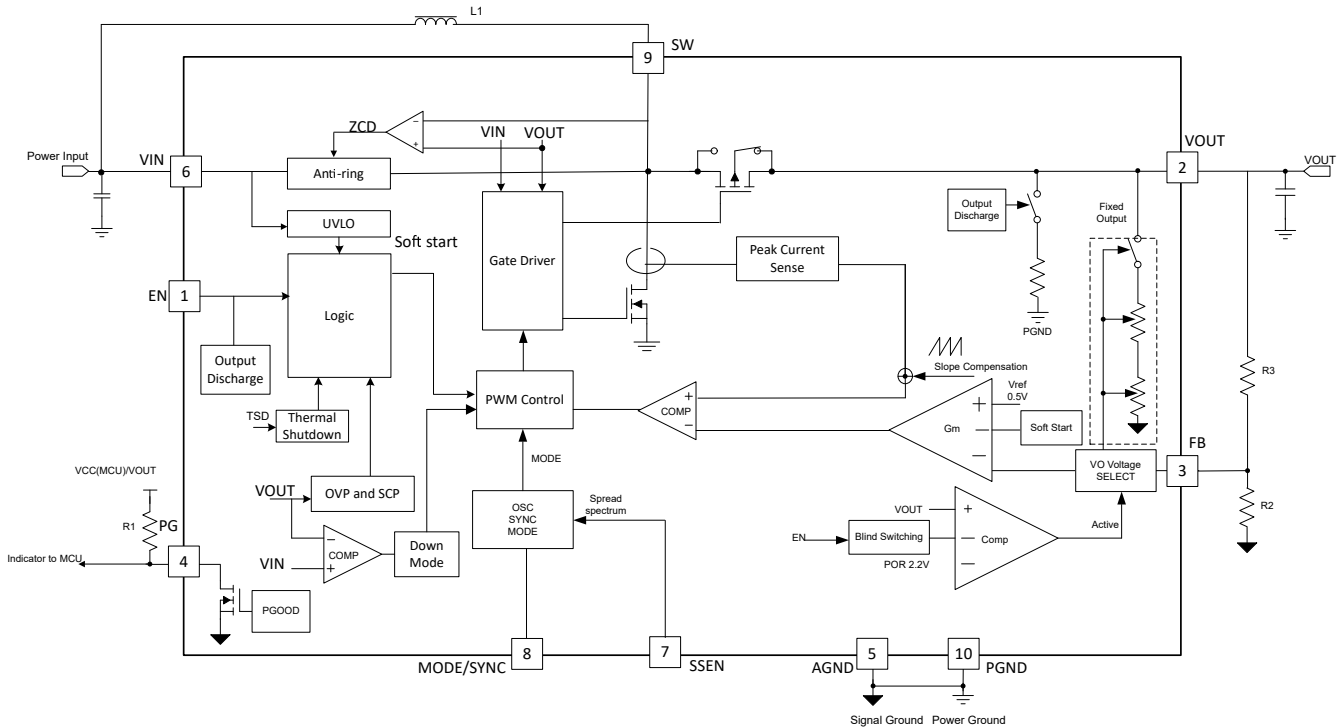
図 6-12. PGOOD スレッシュホールドと温度との関係

## 7 詳細説明

### 7.1 概要

TPS61129-Q1 は、各種電源と互換性のあるポータブル機器およびスマート デバイス用の電源に使用できます。ピークスイッチ電流制限 (標準値 3.5A) により、本デバイスはピーク電流モード制御を採用し、2.2MHz の定スイッチング周波数で動作します。このデバイスは、中～重負荷時には強制 PWM モードで動作し、MODE ピンにより、軽負荷時には効率を優先する自動 PFM モードと、可聴ノイズの低減およびリップル性能の向上を目的とした強制 PWM モードの 2 種類から選択できます。スイッチング周波数は、外部クロックと同期させることができます。強制 PWM モードでは、スペクトラム拡散技術により EMI 性能が向上します。また、突入電流を抑制するため、内部ソフト スタート時間が実装されています。

### 7.2 機能ブロック図



### 7.3 機能説明

#### 7.3.1 同期整流器と完全なシャットダウン

このデバイスは、1 個の N チャネルと 1 個の P チャネルの MOSFET トランジスタを統合し、同期整流を実現しています。一般に使用されているディスクリーフショットキー整流器は低 RDS (ON) PMOS スイッチに置き換えられるため、電力変換効率が高くなります。NMOS スイッチの大電流によるグラウンド シフトを防止するため、2 つの独立したグラウンド ピンが使用されます。すべての制御機能の基準は、AGND ピンです。NMOS スイッチのソースは、PGND に接続されています。両方のグラウンドは、PCB 上で AGND ピンの近くにある一点のみにおいて接続する必要があります。専用の回路を適用して、コンバータのシャットダウン時に負荷を入力から切断します。従来型の同期整流回路では、シャットダウン時にハイサイド PMOS のバックゲート ダイオードが順バイアスされ、バッテリーから出力へ電流がリークします。しかし、このデバイスは特殊な回路を採用しており、デバイスがイネーブルされていないとき (EN = low) には、ハイサイド PMOS のバックゲートダイオードのカソードをソースから切り離します。

システム設計におけるこの機能の利点は、コンバータのシャットダウン中にバッテリーが消費しないことです。設計に追加の部品を追加して、バッテリーがコンバータの出力から確実に切り離されるようにする必要はありません。

### 7.3.2 デバイス イネーブル

EN を high に設定すると、デバイスは動作状態に移行します。EN を GND に設定すると、デバイスはシャットダウン モードに移行します。シャットダウン モードでは、レギュレータはスイッチングを停止し、すべての内部制御回路がオフになり、負荷が入力から絶縁されます (同期整流器と完全なシャットダウンセクションを参照)。この動作は、シャットダウン時に出力電圧が入力電圧を下回る場合があるということも意味します。コンバータの起動時は、バッテリーからの大電流を防止するため、デューティ サイクルとピーク電流を制限します。

ソフト スタート中、Vout が 2.2V まで上昇すると、予約済み OTP が読み出され、デバイスが固定出力バージョンと FB 可変バージョンのどちらであるかを検出します。

TPS611291-Q1 や TPS611292-Q1 などの固定バージョンでは、Vout が 2.2V まで上昇すると、バリエーションが読み出され、Vout は 3.85V または 5.15V などの目標値まで上昇します。内部回路と FB ピンの間には電氣的接続はありません。

TPS61129-Q1 可変バージョンでは、Vout が 2.2V まで上昇すると、FB 電圧が内部リファレンスである 0.5V と比較されます。したがって、ループが動作し、出力を目標電圧に調整できます。

### 7.3.3 ダウン モード スレッシュホールド

一般に、昇圧コンバータは入力電圧より高い出力電圧のみを制御します。このデバイスの動作は異なります。入力電圧が  $V_{OUT} - 235\text{mV}$  (標準値) に達した、またはそれを上回ると、コンバータはダウン モードに移行します。このモードでは、制御回路は、VOUT を安定化させるために必要に応じて電圧降下を上昇するように、整流用 PMOS を調整します。この動作は、コンバータにおける電力損失が増大することを意味します。この増加は、熱を考慮する際に考慮する必要があります。入力電圧が出力電圧から 285mV (標準値) を差し引いた値を下回ると、ダウン モードは自動的に非アクティブになります。

### 7.3.4 SYNC/MODE 構成

SYNC/MODE ピンを使用して、各種の動作モードを選択できます。自動 PFM を有効化するには、SYNC/MODE を low に設定する必要があります。自動 PFM モードを使用すると、軽負荷時の効率を向上させることができます。自動 PFM モードでは、コンバータは出力電圧が設定されたスレッシュホールド電圧を下回った場合のみ動作します。コンバータは、1 つまたは複数のパルスで出力電圧を上昇させ、出力電圧が設定されたスレッシュホールド電圧を超えると自動 PFM モードに戻ります。この自動 PFM モードは、SYNC/MODE ピンをロジック high に接続することで無効化できるため、デバイスは強制 PWM モードで動作します。

SYNC/MODE ピンを使用して、デバイスのスイッチング周波数を 1.5MHz ~ 3.3MHz の外部クロック信号と同期させることもできます。

### 7.3.5 出力放電

TPS61129-Q1 は、EN ピンがロジック Low の場合に出力を迅速に放電するための抵抗性パスを備えています。この機能では、VOUT が内部回路 (標準抵抗値 275Ω) 経由でグラウンドに接続され、出力がフローティングになることや不定状態に移行することを防止します。出力放電機能により、電源のオン / オフのシーケンスがスムーズになります。このデバイスを電力多重化などの用途で使用する場合は、出力放電機能に注意してください。出力放電回路により、マルチプレクサ出力とグラウンドの間に一定の電流経路が形成されるためです。

### 7.3.6 ソフト スタートおよび短絡保護

入力電圧が UVLO スレッシュホールドを上回り、EN ピンが high になると、TPS61129-Q1 がイネーブルになります。ハイサイド FET の突入電流と消費電力を制限するため、VOUT ピンの電圧と動作モードに基づいて、ピーク スwitching 電流制限が 500mA から通常の電流制限 3.5A (標準値) まで徐々に解放されます。表 7-1 に示すように、起動時に合計 3 つの位相があります。

VOUT ピンが GND に短絡している場合などの異常動作条件下では、デバイスは位相 I で説明されているとおりに動作します。

表 7-1. 異なる動作条件下におけるピーク スイッチング電流制限 (VIN = 3.3V、VOUT = 5V)

位相番号	V <sub>IN</sub> および V <sub>OUT</sub> 条件	標準ピーク スイッチング電流制限
I	V <sub>OUT</sub> < 2.2V	0.5A
II	(ダウン モード) 2.4V < V <sub>OUT</sub> < V <sub>IN</sub> + V <sub>down_mode</sub> <sup>(1)</sup>	1.5A
III	(昇圧モード) V <sub>IN</sub> + V <sub>down_mode</sub> < V <sub>OUT</sub> <sup>(1)</sup>	3.5A

(1) ダウン モード開始時は V<sub>down\_mode</sub> = 235mV、ダウンモード状態は V<sub>down\_mode</sub> = 285mV。

### 7.3.7 パワーグッド インジケータ

TPS61129-Q1 は、パワー グッド インジケータを備えており、シーケンシングと監視を簡素化できます。パワー グッド出力はオープンドレインの NMOS で構成されており、外付けプルアップ抵抗を適切な電圧源へ接続する必要があります。V<sub>OUT</sub> が目標出力電圧の 93% (標準値) ~ 107% (標準値) の間になった後、標準値 0.45ms の遅延時間で PG ピンが HIGH になります。出力電圧が目標の出力電圧ウィンドウから外れると、PG ピンは直ちに Low になり、33μs のデグリッチ フィルタ遅延が発生します。このデグリッチ フィルタは、過渡現象による PGOOD の誤ったプルダウンも防ぎます。EN が low のとき、33μs のグリッチ除去遅延の後、PG は強制的に low になります。デバイスが一時停止モードで動作している場合、デバイスが複数のパルスを切り替え、出力電圧が設定されたスレッシュホールド電圧を超えた後にスーズすると、PG インジケータは無効であることに注意してください。使用しない場合は、PG ピンをフロートのままにするか GND に接続します。

### 7.3.8 スペクトラム拡散周波数変調

TPS61129-Q1 は三角波を用いて、スイッチング周波数を通常周波数の ±6% の範囲で拡散します。つまり、通常の 2.2MHz スイッチング周波数では、スペクトラム拡散機能が 2.07MHz から 2.33MHz の範囲内のスイッチング周波数を 9kHz のレートで三角波動作させます。

スペクトラム拡散機能は SSEN ピンによって制御されます。

- SSEN が high の場合、スペクトラム拡散機能が有効になります。
- SSEN が low の場合、スペクトラム拡散機能が無効になります。

## 7.4 デバイスの機能モード

### 7.4.1 低電圧誤動作防止

低電圧誤動作防止機能により、VIN の電源電圧が約 0.9V を下回ると、デバイスの起動が防止されます。動作中にバッテリーが放電されているとき、VIN の電圧が約 0.7V を下回ると、デバイスは自動的にシャットダウン モードに移行します。この低電圧誤動作防止機能は、コンバータの誤動作を防止するために備えられています。

## 7.5 プログラミング

### 7.5.1 出力電圧の設定

TPS61129-Q1 の出力電圧は、外部抵抗デバイダで調整可能です。FB ピンにおける電圧の標準値は 500mV です。出力電圧の最大推奨値は 5.5V です。出力電圧は、外付けの抵抗デバイダ (TPS61129-Q1 固定 5V または可変出力の標準回路図の R1、R2) によって設定されます。出力電圧がレギュレートされている場合、FB ピンの標準電圧は V<sub>REF</sub> です。したがって、式 1 を使用して抵抗デバイダを計算します。

$$R1 = \left( \frac{V_{OUT}}{V_{REF}} - 1 \right) \times R2 \quad (1)$$

ここで、

- V<sub>OUT</sub> はレギュレートされた出力電圧
- V<sub>REF</sub> は FB ピンの内部基準電圧であり、標準値は 0.5V です

抵抗デバイダを流れる電流は、FB ピンに流れる電流の約 100 倍でなければなりません。FB ピンに流れる電流の標準値は 4nA で、R2 の両端電圧の標準値は 500mV です。最高の精度を得るには、R2 を 300kΩ 未満に保ち、R2 を流れる

電流が FB ピンのリーク電流の 100 倍以上になるようにします。R2 を小さい値にすると、ノイズ注入に対する耐性が高まります。R2 を大きい値にすると、静止電流が減少し、低負荷電流時に最大の効率を達成します。

## 8 アプリケーションと実装

### 注

以下のアプリケーションのセクションにある情報は、当社の製品仕様に含まれるものではなく、当社はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 使用上の注意

デバイスは、0.9V (Vin の立ち上がり UVLO は 0.9V) ~ 5.5V の入力電源電圧範囲で動作するよう設計されており、ピークスイッチング電流制限値は最大 3.5A (標準値) です。TPS61129-Q1 は、固定スイッチング周波数を 2.2MHz に設定できるピーク電流モード制御を採用しています。本デバイスは、中負荷から重負荷では固定周波数 PWM で動作します。軽負荷時には、効率とノイズ耐性を両立させるため、MODE ピンを設定することで 2 つのモード (自動 PFM モード、強制 PWM モード) のどちらかを選択できます。スイッチング周波数は、外部クロックに同期させることもできます。強制 PWM モードでの EMI を低減するため、TPS61129-Q1 は内部クロックのスペクトラム拡散を採用しています。また、内部ソフトスタート時間によって突入電流を制限することもできます。

### 8.2 代表的なアプリケーション

図 8-1 に、TPS61129-Q1 の代表的なアプリケーションを示します。入力範囲は 2.7V ~ 4.2V、出力電流は 5V、1A です。

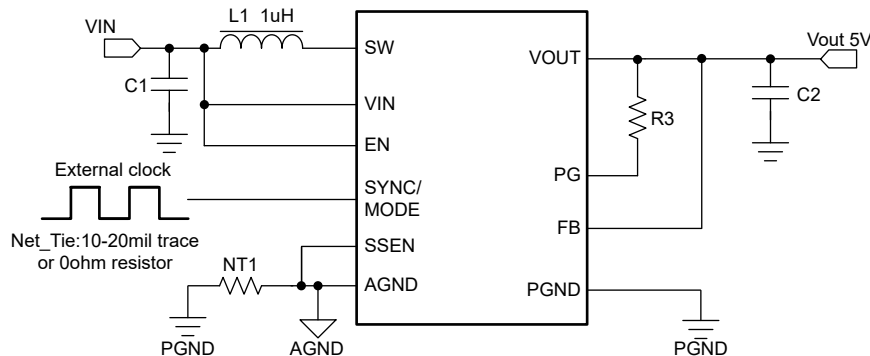


図 8-1. 可変出力電圧オプション、5V 出力電圧の代表的なアプリケーション回路

#### 8.2.1 設計要件

TPS61129-Q1 DC/DC コンバータは、1 セルから最大 3 セルまでのアルカリ、NiCd、NiMH バッテリで動作するシステム向けで、代表的な端子電圧範囲は 0.9V ~ 5.5V です。デバイスはまた、1 セルのリチウムイオンまたはリチウムポリマー バッテリを使用するシステムにも対応しており、代表的な電圧範囲は 2.5V ~ 4.2V です。さらに、0.9V ~ 5.5V の出力電圧を持つ他の電源も、TPS61129-Q1 を使用するシステムに電力を供給できます。

表 8-1 に、設計パラメータの一覧を示します。

表 8-1. 設計要件

パラメータ	値
入力電圧	2.7V ~ 4.3V
出力電圧	5V
出力電流	1A

表 8-1. 設計要件 (続き)

パラメータ	値
出力電圧リップル	± 100mV

## 8.2.2 詳細な設計手順

### 8.2.2.1 インダクタの選択

昇圧コンバータでは通常、変換中にエネルギーを蓄積するために、2つの主要な受動部品が必要です。出力側に昇圧インダクタとストレージコンデンサが必要です。ブーストインダクタを選択する際、TIは、選択した構成におけるインダクタの最大ピーク電流が、パワースイッチの電流制限スレッショルドを下回るようにすることを推奨しています。たとえば、TPS61129-Q1スイッチの電流制限スレッショルドは、出力電圧5Vで3.5A(ピーク電流)になります。インダクタとスイッチを流れる最大ピーク電流は、出力負荷、入力電圧(V<sub>IN</sub>)、出力電圧(V<sub>OUT</sub>)に依存します。TPS61129-Q1は、標準値1μHのインダクタ値で動作するように設計されています。最大インダクタ電流を見積るには、式2を使用します。

$$I_{L(DC)} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (2)$$

ここで、

- V<sub>OUT</sub> は昇圧コンバータの出力電圧
- I<sub>OUT</sub> は昇圧コンバータの出力電流
- V<sub>IN</sub> は昇圧コンバータの入力電圧
- η は電力変換効率で、ほとんどのアプリケーションでは90%を使用

したがって、インダクタのピーク電流は次のように計算できます。

$$\Delta I_{L(P-P)} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (3)$$

- D はデューティ・サイクル
- L はインダクタのインダクタンス値で、標準値は1μH
- f<sub>SW</sub> はスイッチング周波数
- V<sub>IN</sub> は昇圧コンバータの入力電圧

このため、式4でピークインダクタ電流を計算できます。

$$I_{L(P)} = I_{L(DC)} + \frac{\Delta I_{L(P-P)}}{2} \quad (4)$$

この計算結果と算出された電流を用いて、適切なインダクタを選択できます。通常、TIは、最大出力電流を得るために、インダクタのピークツーピーク電流を平均インダクタ電流の40%未満に抑えることを推奨しています。より大きい値のインダクタでリップルが小さいほど、インダクタ内の磁気ヒステリシス損失とEMIが減少します。ただし、同時に負荷過渡応答時間が長くなります。インダクタの飽和電流は、計算されたピークインダクタ電流よりも大きくする必要があります。

以下の異なるサプライヤのインダクタシリーズで、TPS61129-Q1コンバータが使用されています。

表 8-2. インダクター一覧

部品番号	L (μH)	DCR 最大値 (mΩ)	飽和電流 (A)	サイズ (L × W × H)	メーカー
XGL4030-102MEC	1	7.2	4.8	4.0 × 4.0 × 3.0	Coilcraft
XGL4020-102MEC	1	9	3.8	4.0 × 4.0 × 2.0	Coilcraft

### 8.2.2.2 入力コンデンサの選択

X5R または X7R の多層セラミック コンデンサは、ESR が極めて低く、占有面積も小さいため、昇圧コンバータの入力デカップリング用に優れた選択肢となります。入力コンデンサは、できる限りデバイスに近づけて配置する必要があります。ほとんどのアプリケーションでは  $10\mu\text{F}$  の入力コンデンサで十分ですが、入力電流リップルを低減するために、さらに大きな値を制限なしで使用できます。セラミック入力コンデンサのみを使用する場合には注意が必要です。入力でセラミック コンデンサを使用している場合に、長いワイヤを通して電源を供給すると、出力での負荷ステップにより VIN ピンでリングングが発生する可能性があります。このリングングは出力に結びつきループが不安定であると誤判断をしたり、部品の損傷を招くこともあります。この場合、セラミック入力コンデンサと電源の間に追加のバルク容量 (タンタルまたはアルミ電解コンデンサ) を配置して、電源リード線のインダクタンスとセラミック入力コンデンサの間で発生する可能性のあるリングングを低減します。

### 8.2.2.3 出力コンデンサの選択

出力コンデンサは主に、出力リップルとループ安定性の要件を満たすように選択します。リップル電圧は、コンデンサの容量と、その等価直列抵抗 (ESR) に関係します。ESR がゼロのセラミック コンデンサを仮定すると、所定のリップルに対して必要な最小容量は式 5 を用いて計算できます。

$$C_{\text{OUT}} = \frac{I_{\text{OUT}} \times D_{\text{MAX}}}{f_{\text{SW}} \times V_{\text{RIPPLE}}} \quad (5)$$

ここで、

- $D_{\text{MAX}}$ : 最大スイッチング デューティ サイクル。
- $V_{\text{RIPPLE}}$ : ピーク ツー ピークの出力リップル電圧。
- $I_{\text{OUT}}$ : 最大出力電流。
- $f_{\text{SW}}$ : スwitching 周波数。

タンタルまたはアルミ電解コンデンサを使用する場合は、出力リップルに対する ESR の影響を考慮する必要があります。出力コンデンサの ESR に起因する出力ピーク ツー ピークリップル電圧は、式 6 を使用して計算できます。

$$V_{\text{RIPPLE(ESR)}} = I_{\text{L(P)}} \times R_{\text{ESR}} \quad (6)$$

DC バイアス電圧、経年劣化、AC 信号におけるセラミック コンデンサのディレーティングを評価する際には注意が必要です。たとえば、DC バイアス電圧により静電容量が大幅に低減される可能性があります。セラミック コンデンサは、定格電圧で容量の 50% 超を失う可能性があります。そのため、電圧定格には常にマージンを確保して、必要な出力電圧で十分な容量が得られるようにします。強制 PWM モードでは、出力コンデンサを大きくすると、出力リップル電圧が小さくなります。

実効静電容量値が  $10\mu\text{F} \sim 1000\mu\text{F}$  の X5R または X7R セラミック出力コンデンサを使用することをお勧めします。 $22\mu\text{F}$  の実効容量は、通常、中負荷条件で使用されます。出力コンデンサは、昇圧レギュレータの小信号制御ループの安定性に影響します。出力コンデンサが推奨範囲を下回ると、昇圧レギュレータが不安定になる可能性があります。

### 8.2.3 アプリケーション曲線

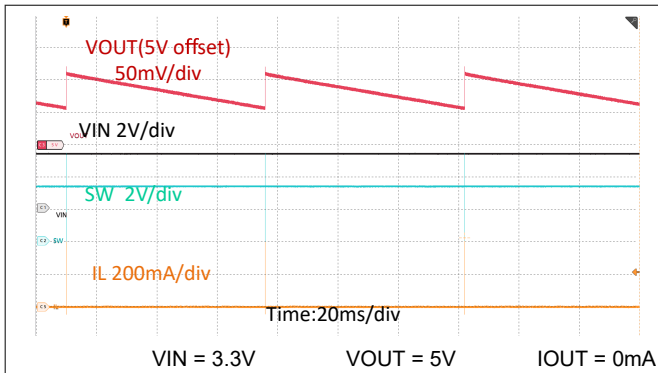


図 8-2. 開放負荷時のスイッチング波形 (自動 PFM モード)

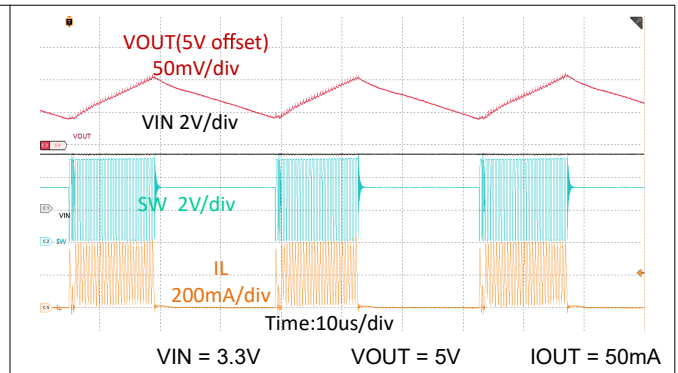


図 8-3. 中負荷時のスイッチング波形 (自動 PFM モード)

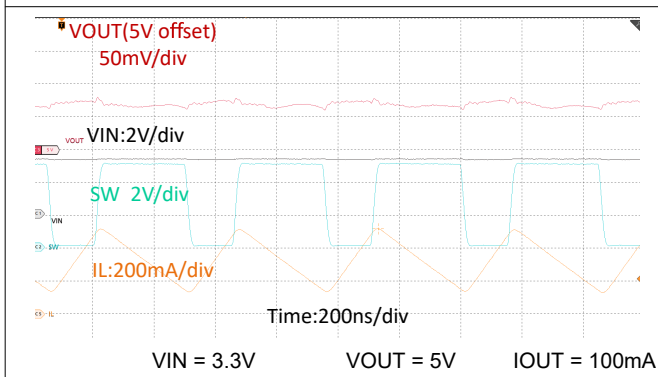


図 8-4. 重負荷時のスイッチング波形 (自動 PFM モード)

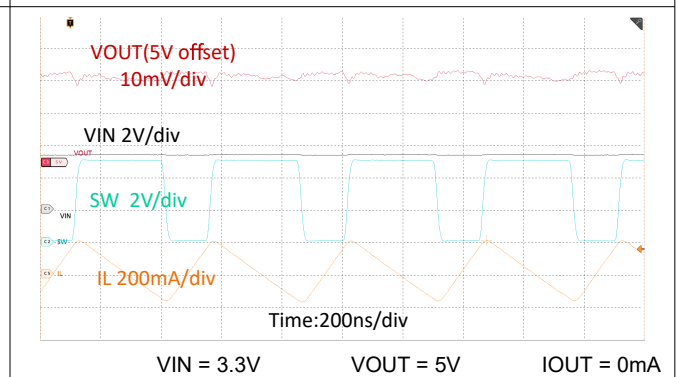


図 8-5. 開放負荷時のスイッチング波形 (強制 PWM モード)

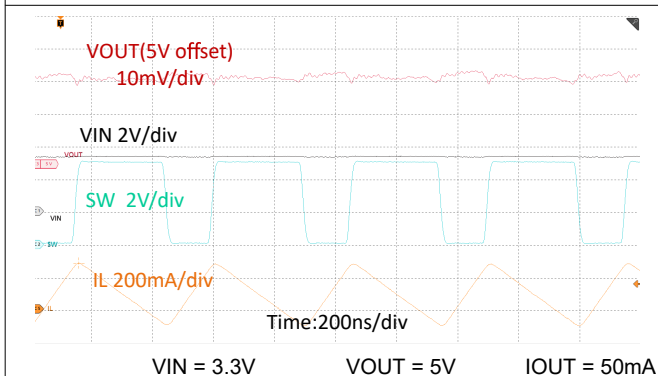


図 8-6. 中負荷時のスイッチング波形 (強制 PWM モード)

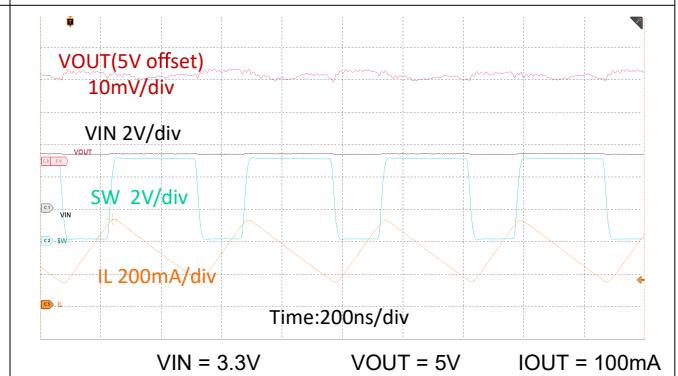


図 8-7. 重負荷時のスイッチング波形 (強制 PWM モード)

### 8.2.3 アプリケーション曲線 (続き)

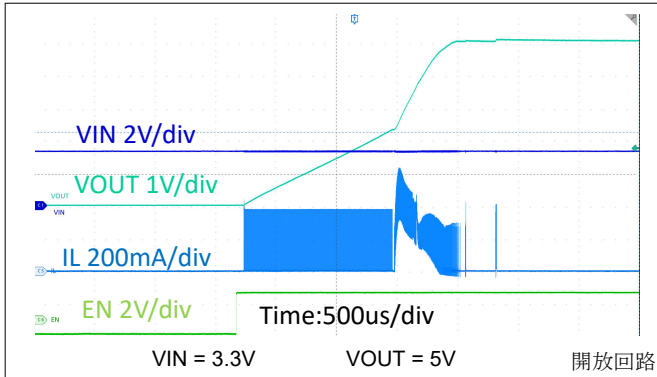


図 8-8. EN によるスタートアップ (自動 PFM モード)

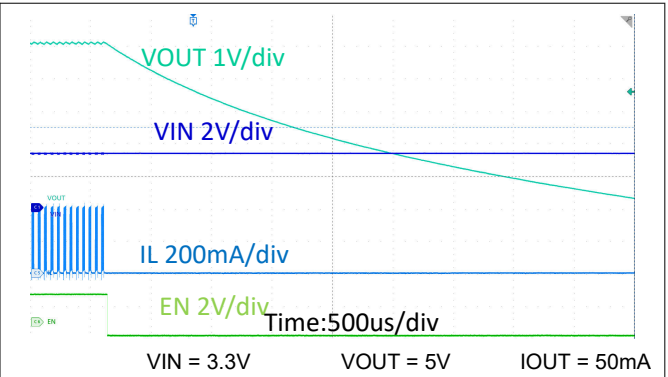


図 8-9. EN によるシャットダウン (自動 PFM モード)

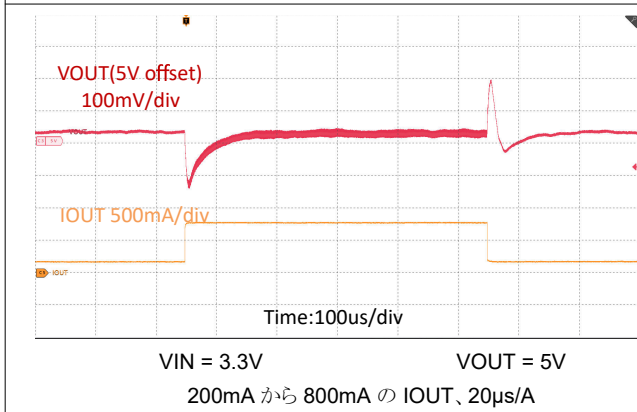


図 8-10. 負荷過渡 (自動 PFM モード)

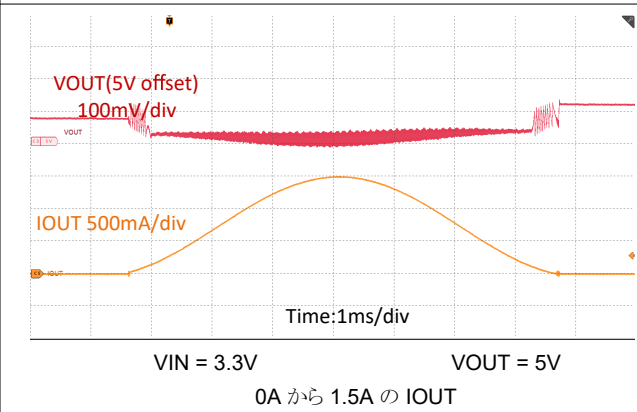


図 8-11. 負荷スイープ (自動 PFM モード)

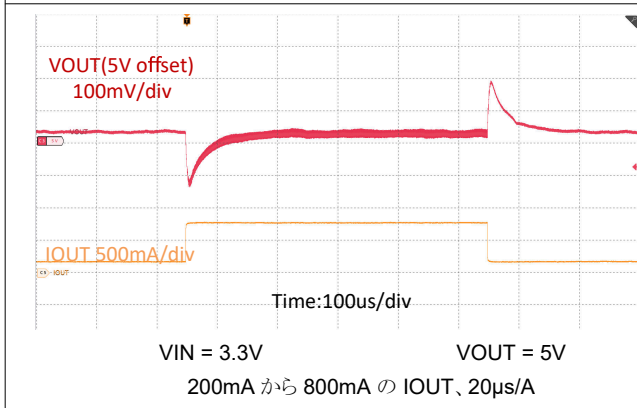


図 8-12. 負荷過渡 (強制 PWM モード)

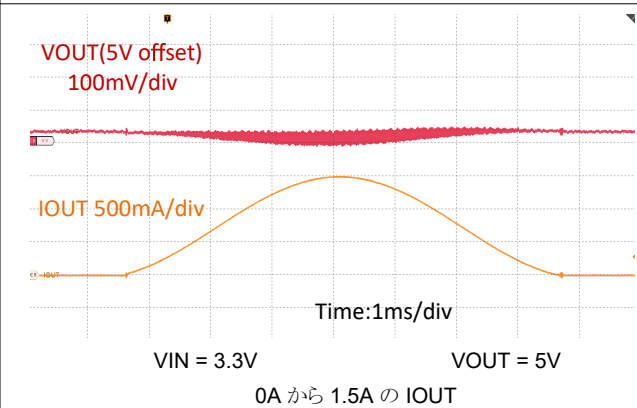


図 8-13. 負荷スイープ (強制 PWM モード)

### 8.2.3 アプリケーション曲線 (続き)

ADVANCE INFORMATION

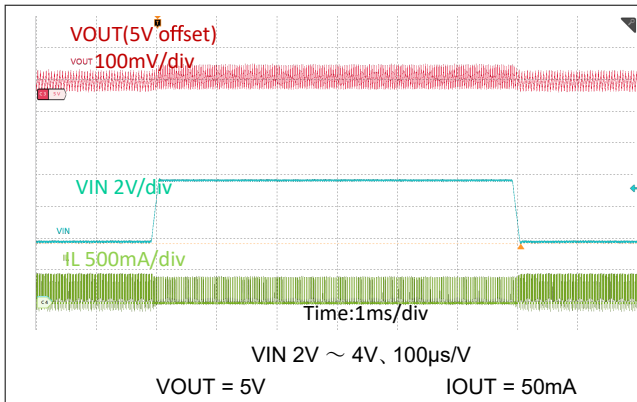


図 8-14. ライン過渡 (自動 PFM モード)

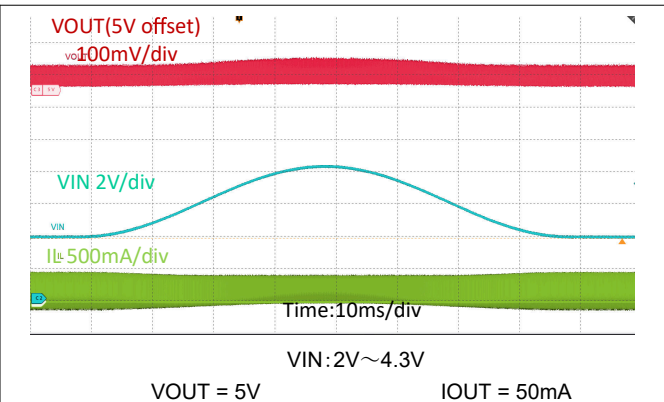


図 8-15. ラインスイープ (自動 PFM モード)

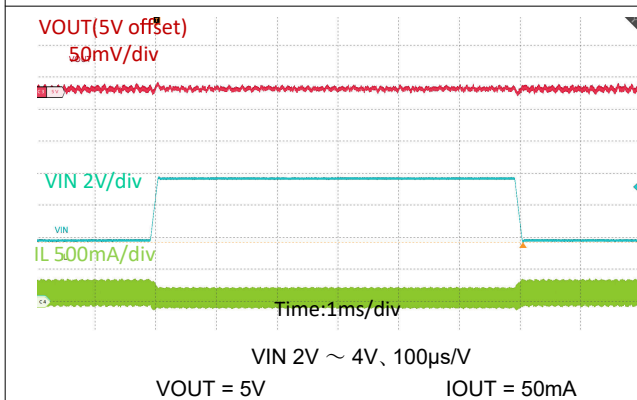


図 8-16. ライン過渡 (強制 PWM モード)

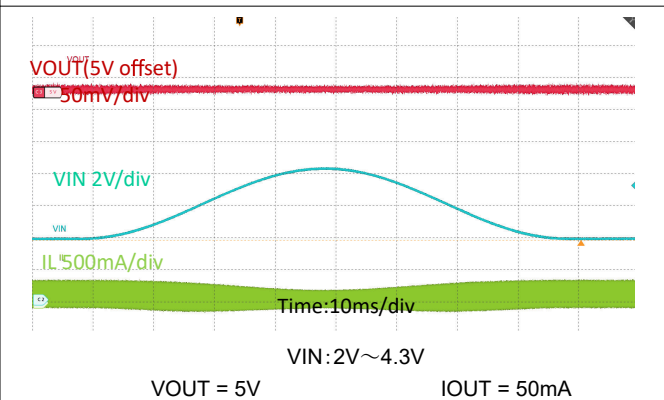


図 8-17. ラインスイープ (強制 PWM モード)

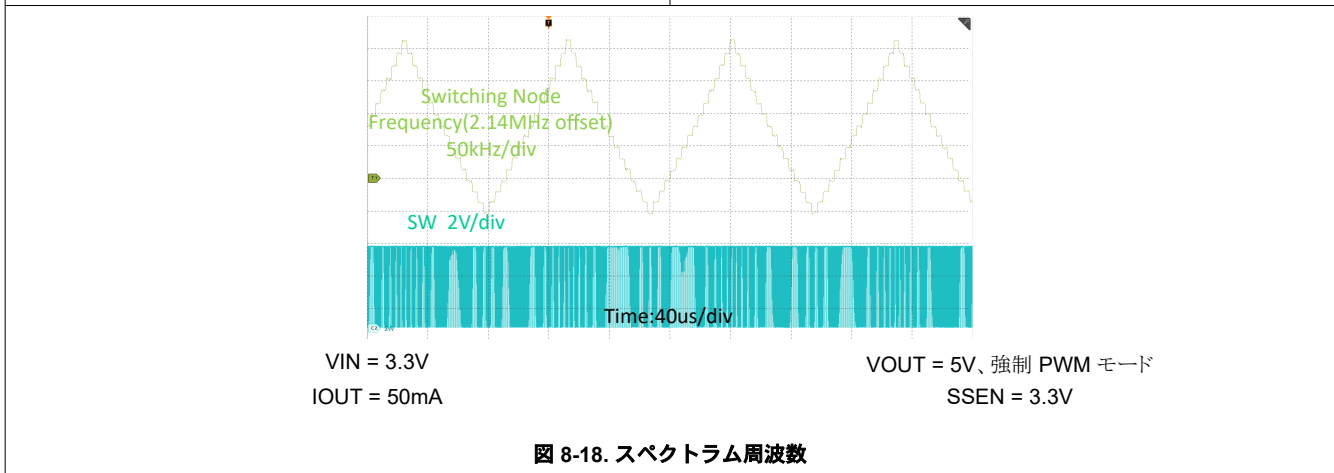


図 8-18. スペクトラム周波数

### 8.3 電源に関する推奨事項

この入力電源は、TPS61129-Q1 の定格に合わせて適切に調整する必要があります。入力電源がデバイスから数インチ以上離れている場合は、セラミック バイパス コンデンサに加えて追加のバルク容量が必要となることがあります。47 $\mu$ F の電解コンデンサまたはタンタル コンデンサが典型的な選択肢です。

## 8.4 レイアウト

### 8.4.1 レイアウトのガイドライン

すべてのスイッチング電源において、レイアウトは設計での重要なステップとなります。ピーク電流およびスイッチング周波数が高い場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでは EMI 問題だけでなく安定性の問題も生じる場合があります。そのため、主要な電流パスおよびパワー グランドには広く短い配線を使用してください。パワー グランド (PGND) には共通のグランド ノードを使用し、制御グランド (AGND) には別のノードを使用して、グランドノイズの影響を最小限に抑えます。グランドノードを IC のグランド ピンの近くに接続します。例ではネットタイを使用します。イネーブル信号、SYNC/MODE 信号、SSEN 信号、FB 信号は AGND を、電源 Vin、電源 Vout、SW スナバなど他の電源レールは PGND を基準とする必要があります。すべての昇圧コンバータで最も重要な電流パスは、スイッチング FET から同期流 FET および出力コンデンサを通して、スイッチング FET のグランドへと戻る経路です。したがって、出力コンデンサと配線はどちらも、IC VOUT ピンと PGND ピン間で可能な限り近接させ、同じ基板層に配置する必要があります。特に、出力電圧が 4.5V を超える場合、SW ピンから PGND ピンに RC スナバを追加することで、この重要な電流経路における寄生インダクタンスの影響をさらに低減できます。スナバの実装の詳細については、[昇圧コンバータのスイッチ ノードにおけるリンギングの最小化アプリケーション ノート](#)も参照してください。また、入力コンデンサは、IC VIN と PGND ピンとの間に、できるだけ近づけて配置する必要があります。インダクタを SW ピンの近くに広く短いパターンで配置すると、効率の向上と EMI の最小化に役立ちます。制御グランドをレイアウトする際、TI は、短い配線を使用し、電源グランドのトレースから分離することを推奨しています。これにより、電源グランド電流と制御グランド電流の重畳によって発生する可能性のあるグランド シフトの問題を回避できます。レイアウト例をレイアウト例セクションに示します。

### 8.4.2 レイアウト例

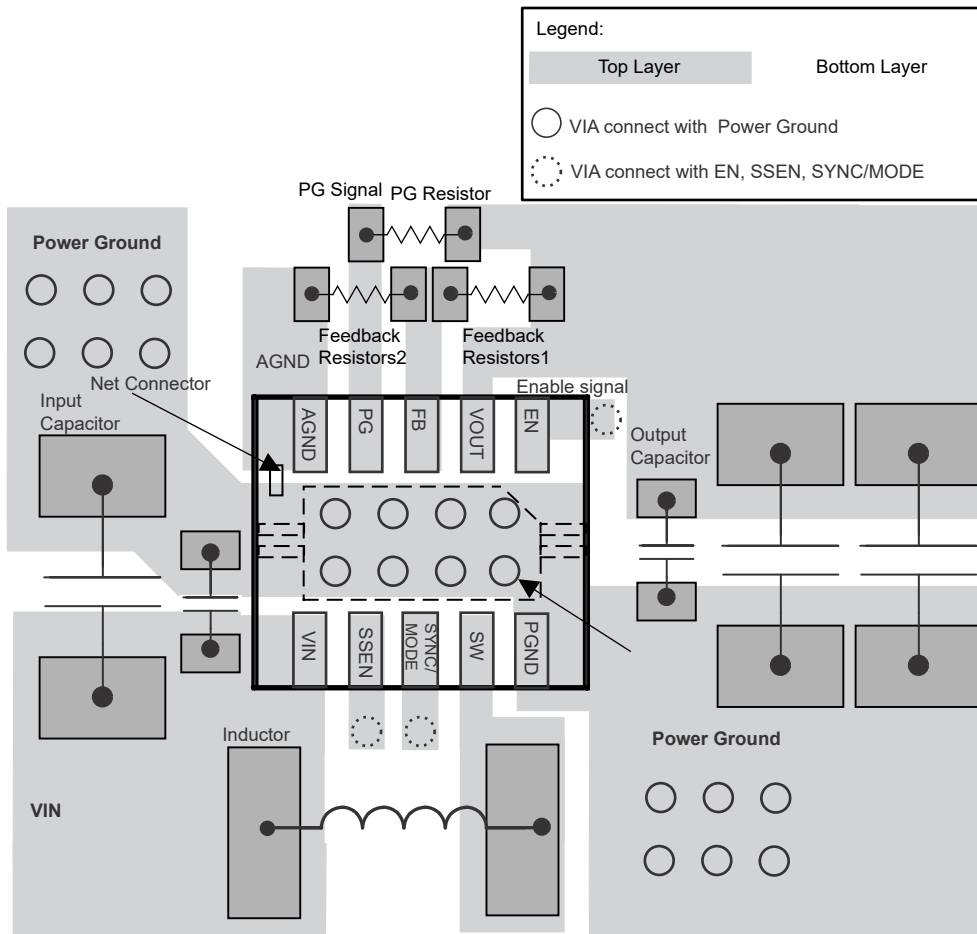


図 8-19. PCB の推奨レイアウト

## 9 デバイスおよびドキュメントのサポート

### 9.1 デバイス サポート

#### 9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

### 9.2 ドキュメントのサポート

#### 9.2.1 関連資料

関連資料については、以下を参照してください。

[テキサス インスツルメンツ](#)、[昇圧コンバータのスイッチ ノードにおけるリンギングの最小化アプリケーションノート](#)

### 9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 9.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

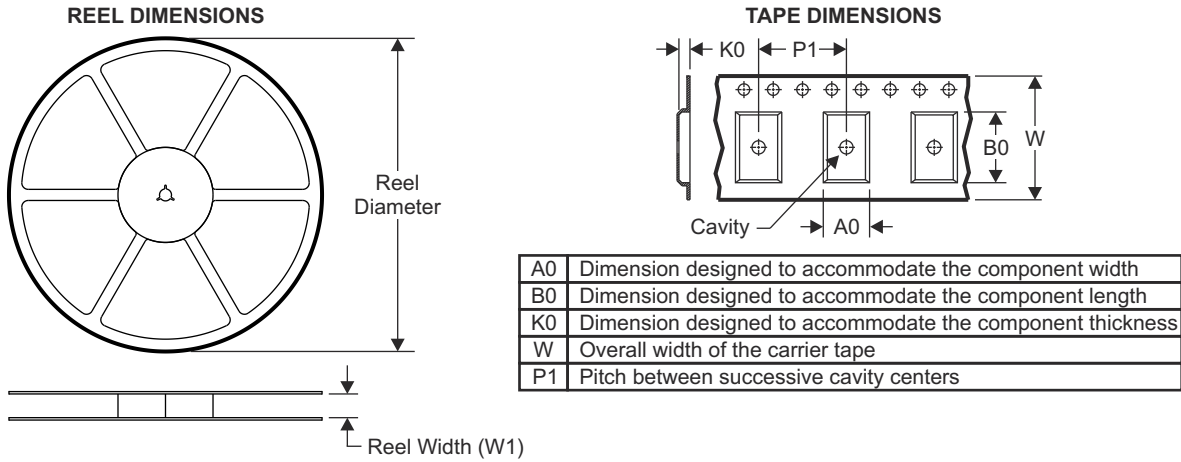
## 10 改訂履歴

日付	改訂	注
May 2026	*	初版リリース

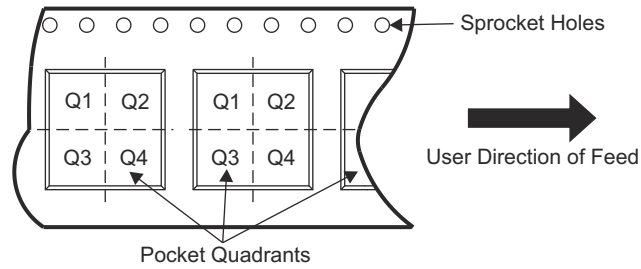
## 11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

## 11.1 テープおよびリール情報

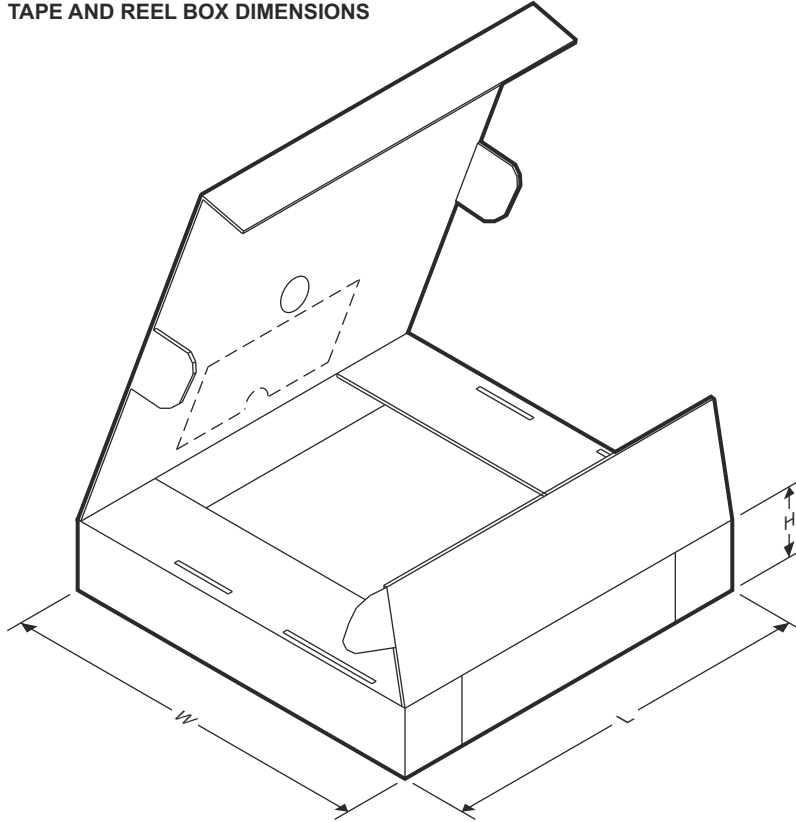


### QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



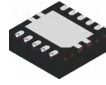
デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン1の 象限
TPS61129QDRCRQ1	VSON	DRC	11	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージタイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
TPS61129QDRCRQ1	VSON	DRC	11	3000	346	346	33

ADVANCE INFORMATION

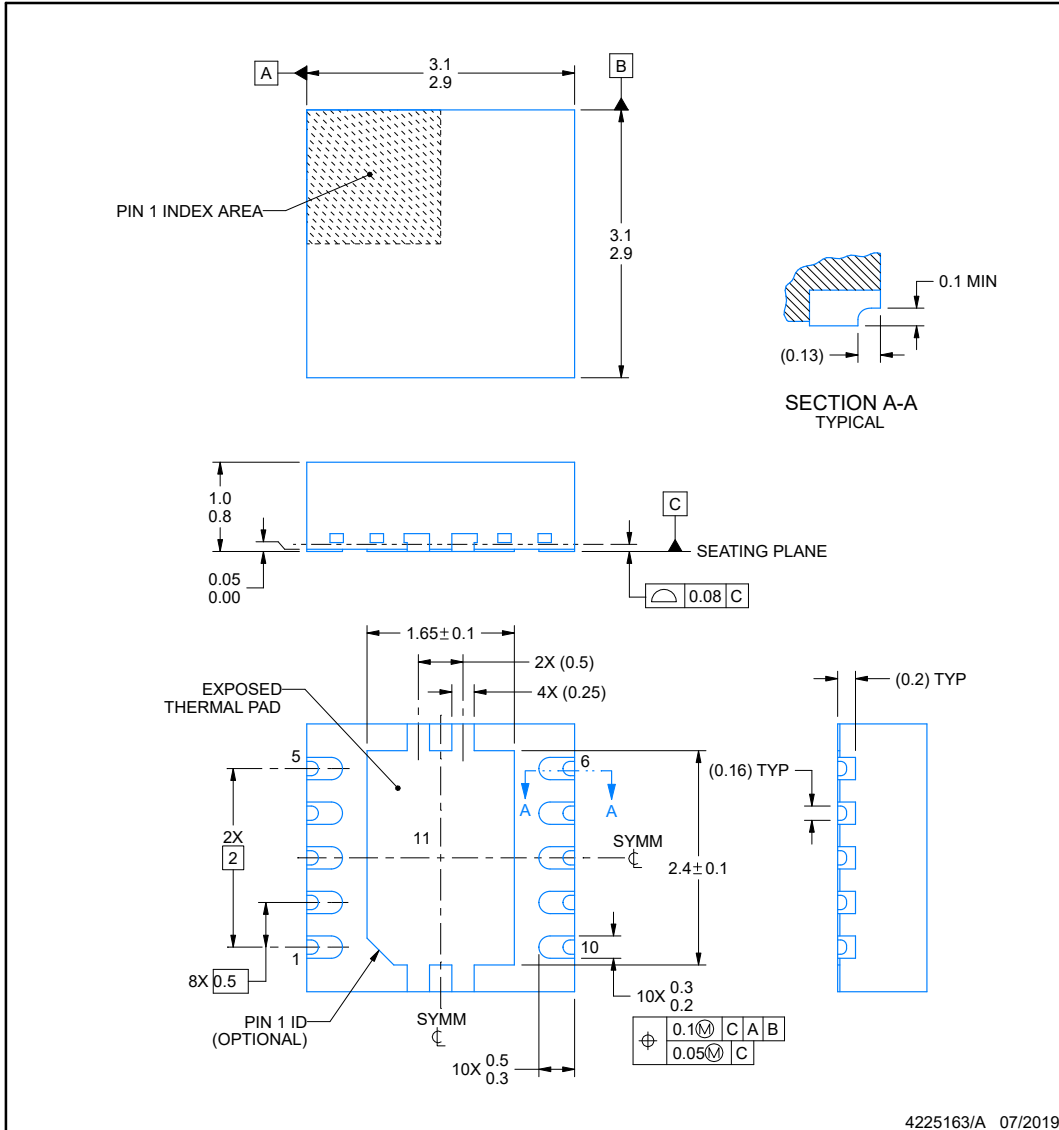


**DRC0010U**

**PACKAGE OUTLINE**

**VSON - 1 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

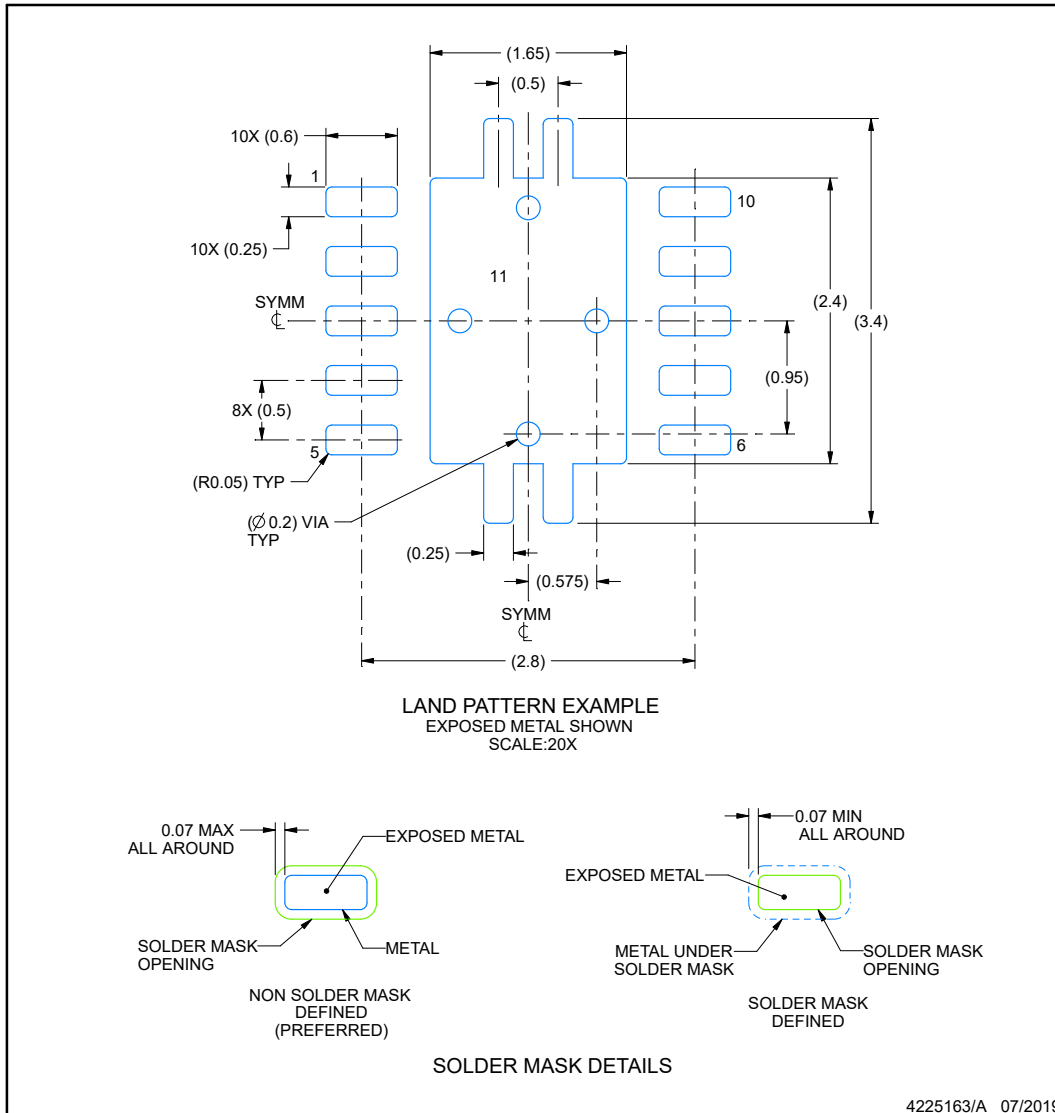
**ADVANCE INFORMATION**

**EXAMPLE BOARD LAYOUT**

**DRC0010U**

**VSON - 1 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

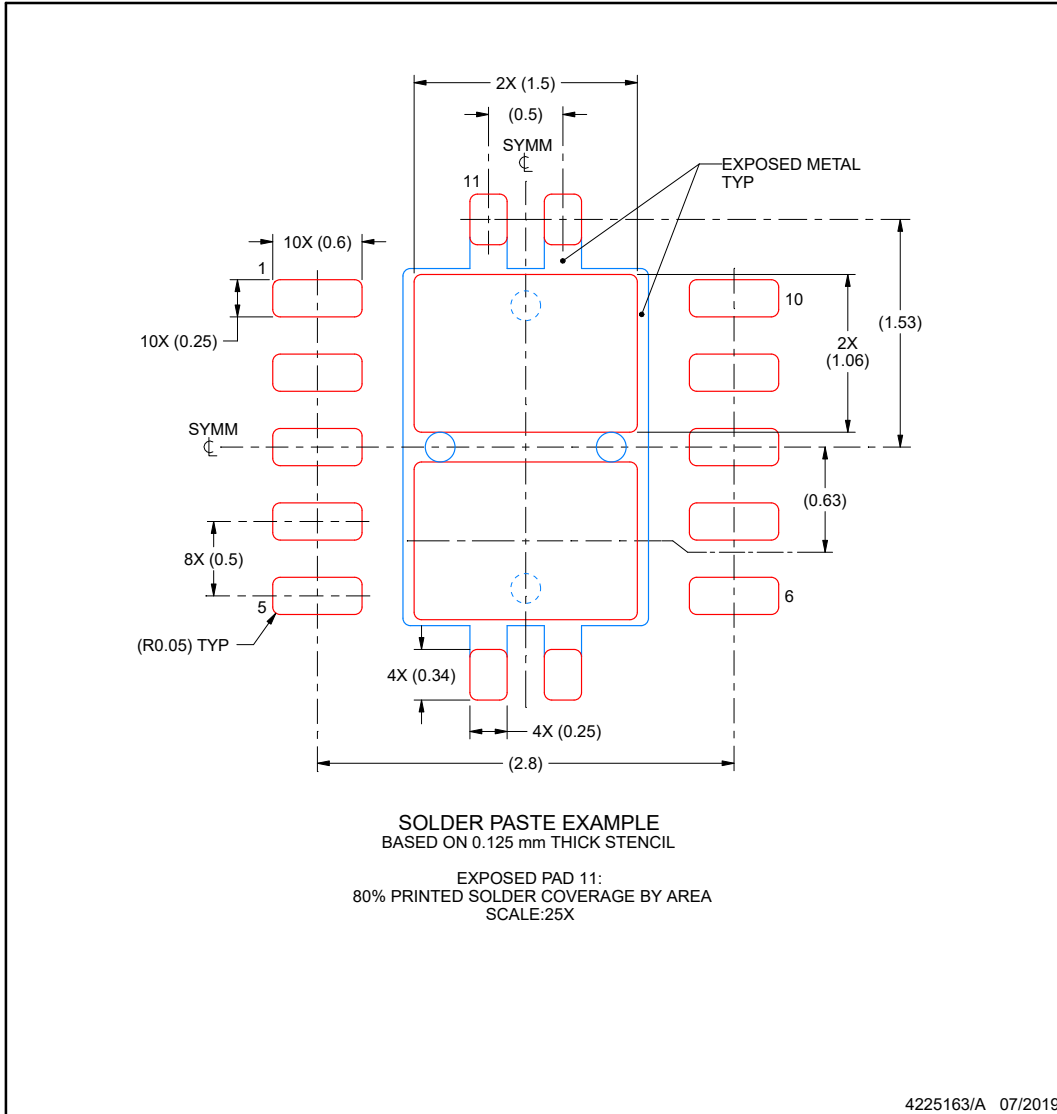
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

**EXAMPLE STENCIL DESIGN**

**DRC0010U**

**VSON - 1 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

**ADVANCE INFORMATION**

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">XTPS61129QWDRCRQ1</a>	Active	Preproduction	VSON (DRC)   10	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## GENERIC PACKAGE VIEW

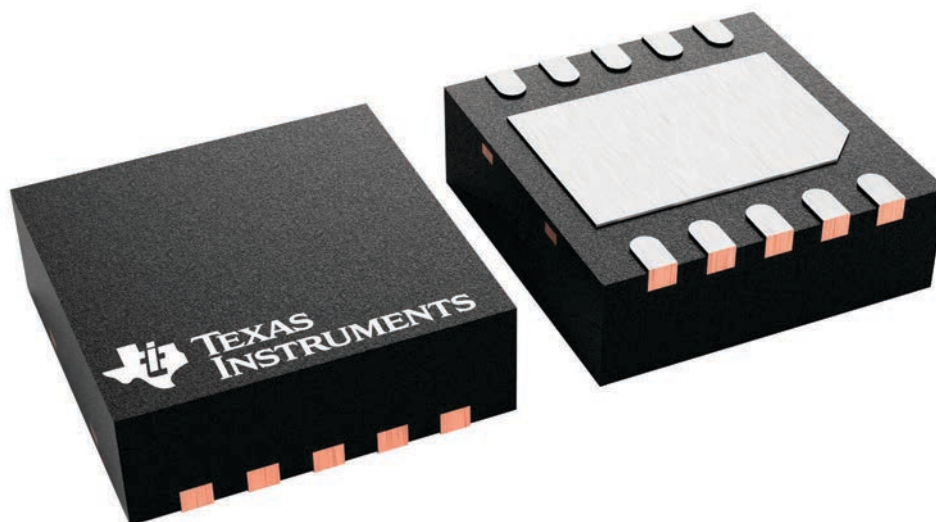
**DRC 10**

**VSON - 1 mm max height**

3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.



4226193/A

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月