

TPS61381-Q1 車載用 400kHz、40V、15A 昇圧コンバータ、 LDO チャージャおよびバッテリの状態検出機能付き

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
 - デバイス温度グレード 1:動作時周囲温度範囲 -40°C～125°C
- I2C プログラマブル LDO チャージャ
 - 最大 21V のチャージャ入力電圧 (VOUT ピン)、最大 40V の絶対最大電圧をサポートし、ロード ダンプに対応可能
 - 1～5 セル NiMH、1～2 セルのリチウムイオン、LiFePO4、1～4 セルのスーパー キャパシタのマルチケミストリー バッテリ充電プロファイルをサポート
 - 充電電流 50mA および 100mA をプログラム可能
 - 0V～12V の広いバッテリ電圧動作範囲
 - 最大 32 時間のプログラマブル充電タイマ
 - バッテリ温度を監視するための NTC サーミスタ入力
- 12V の自動車バッテリ バックアップ電源システムをサポートするプログラマブル昇圧コンバータ
 - プログラム可能な出力電圧範囲: 5V～12V
 - 5A～15A の範囲でプログラム可能なピーク電流制限
 - 昇圧モードのバックアップ バッテリ (BUB) 電圧: 0.5V～12V
 - スタートアップ時に最小 3V
 - Vout > 5V のときは 1V で起動できます
 - 12V のシステム電圧が低下すると、20μs 未満で昇圧モードに自動的に移行します
- バックアップ バッテリの健全性状態 (SOH) 検出
 - 0A～1.5A の可変放電電流
 - バッテリ電圧、放電電流、バッテリ温度のマルチ信号アナログ出力 (AVI ピン)
- スタンバイ消費電力とリーケージ電流の低減
 - スタンバイ モード時の静止電流は 20μA
 - シャットダウン電流は 1μA 未満
 - バックアップ バッテリに接続されたピンの漏れ電流は 1μA 未満
- EMI 低減
 - 400kHz の固定スイッチング周波数
 - プログラム可能なスペクトラム拡散 (オプション)
- 3mm × 4mm 25 ピン パッケージ、ウェタブル フランク付き

2 アプリケーション

- 緊急通話(eCall)

3 概要

TPS61381-Q1 は、400kHz、40V、15A の車載用双方向 昇圧コンバータ / LDO チャージャで、TBOX や e-Call などのバックアップ電源システム向けに設計されたバッテリの健全性状態検出機能を搭載しています。このコンバータは、VOUT ピンで最大 40V の絶対最大電圧に対応しているため、ロード ダンプ状況にも対応でき、12V の車用バッテリとの直接接続をサポートしています。

TPS61381-Q1 は、NiMH、リチウムイオン、LiFePO4、スーパー キャパシタをサポートする設定可能な I2C LDO チャージャを内蔵しています。

TPS61381-Q1 は、0.5V～12V の BUB 電圧と 5～12V の出力電圧で動作する昇圧機能を内蔵しています。このデバイスは、EMI を最小限に抑えるため、オプションのスペクトラム拡散機能を使用して固定周波数ピーク電流制御方式を適用しています。昇圧機能は、5A～15A のプログラム可能な平均電流制限をサポートします。

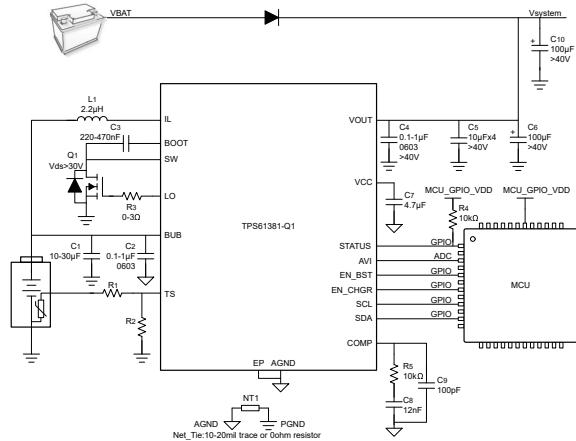
TPS61381-Q1 は、定電流でバッテリを放電し、バッテリの内部抵抗の両端での電圧降下を検出するバッテリ健全性検出機能を内蔵しています。

TPS61381-Q1 は、ウェッタブル フランク付きの 3mm × 4mm QFN パッケージで供給されます。TPS61381-Q1 を使用して PCB を設計する際は注意が必要です。詳細については、セクション 8.4.2 を参照してください。

製品情報

部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
TPS61381-Q1	RAV	3.0mm × 4.0mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



代表的なアプリケーション回路



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール（機械翻訳）を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

English Data Sheet: [SLVSHK6](#)

目次

1 特長	1	7.6 レジスタ 05H: CHGR_SET2	49
2 アプリケーション	1	7.7 レジスタ 06H:CHGR_SET3	50
3 概要	1	7.8 レジスタ 07H:CHGR_SET4	51
4 ピン構成および機能	3	7.9 レジスタ 08H:CHGR_STATUS	52
5 仕様	5	7.10 レジスタ 09H:SOH_SET1	53
5.1 絶対最大定格	5	7.11 レジスタ 0AH:SOH_SET2	54
5.2 ESD 定格	5	7.12 レジスタ 0BH:CONTROL_STATUS	55
5.3 推奨動作条件	5	7.13 レジスタ 0CH: FAULT_CONDITION	56
5.4 熱に関する情報	6	7.14 レジスタ 0DH: STATUS_PIN_SET	57
5.5 電気的特性	6	7.15 レジスタ 0EH:SW_RST	58
5.6 I ² C のタイミング特性	9		
5.7 代表的特性	10		
6 詳細説明	14		
6.1 概要	14		
6.2 機能ブロック図	15		
6.3 機能説明	16		
6.4 充電器の機能説明	21		
6.5 昇圧機能の説明	31		
6.6 バッテリの健全性状態 (SOH) 検出機能の説明	37		
6.7 I ² C シリアル インターフェイス	40		
7 レジスタ マップ	43		
7.1 レジスタ 00H: CHIP_ID	44		
7.2 レジスタ 01H:BOOST_SET1	45		
7.3 レジスタ 02H:BOOST_SET2	46		
7.4 レジスタ 03H:BOOST_SET3	47		
7.5 レジスタ 04H:CHGR_SET1	48		
8 アプリケーションと実装	59		
8.1 アプリケーション情報	59		
8.2 代表的なアプリケーション	59		
8.3 電源に関する推奨事項	72		
8.4 レイアウト	72		
9 デバイスおよびドキュメントのサポート	76		
9.1 デバイスサポート	76		
9.2 ドキュメントのサポート	76		
9.3 ドキュメントの更新通知を受け取る方法	76		
9.4 サポート・リソース	76		
9.5 商標	76		
9.6 静電気放電に関する注意事項	76		
9.7 用語集	76		
10 改訂履歴	76		
11 メカニカル、パッケージ、および注文情報	77		

4 ピン構成および機能

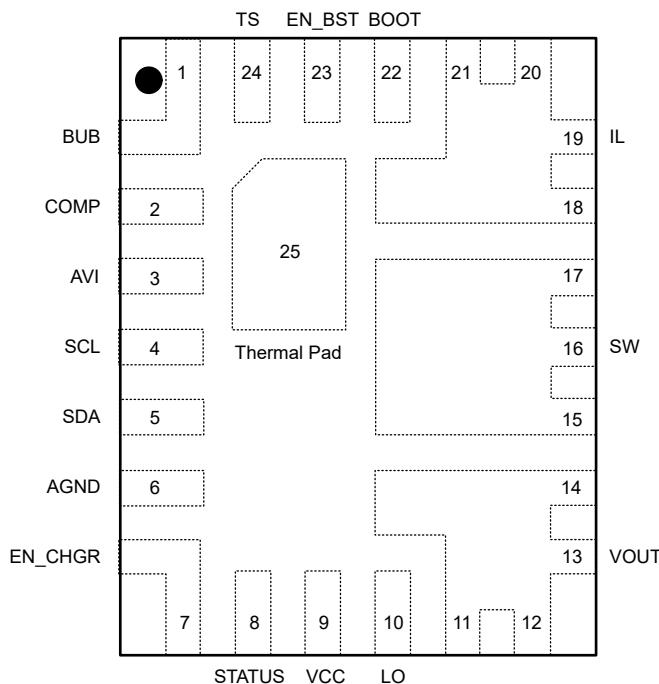


図 4-1. ウェッタブル フランク パッケージ付き 24 ピン QFN (上面図)

端子		I/O	概要
名称	RAV		
BUB	1	I	バックアップ バッテリ電圧センシング ピン。最も正確な電圧検知を実現するため、BUB はバッテリの正端子のできるだけ近くに接続します。
COMP	2	O	外部補償ピン。このピンは、相互コンダクタンス アンプの出力です。COMP ピンと AGND との間に補償回路を接続します。
AVI	3	O	バッテリ状態 (SOH) 検出機能用のアナログ電圧出力ピン。AVI ピンは、バックアップ バッテリ 電圧、放電電流、バックアップ バッテリ 温度を出力するように構成できます。AVI 出力がディスエーブルのとき、このピンには内部 125kΩ プルダウン抵抗が存在します。
SCL	4	I	I2C インターフェイスのクロック ピン。
SDA	5	I/O	I2C インターフェイスのデータ ピン。
AGND	6	G	信号グランド ピン。20mil ワイヤまたは 0Ω の抵抗を介して、PGND (ローサイド MOSFET ソース) に接続します。GND 接続の詳細は、 セクション 8.4.2 を参照してください。
EN_CHGR	7	I	チャージャ機能イネーブル ピン。このピンを High/Low に駆動すると、デバイスをイネーブル / ディスエーブルにできます。
STATUS	8	O	ステータス表示出力ピンステータス表示機能用のオープンドレイン出力。昇圧モードに移行するときは、出力 Low になります。他の信号を出力する目的で I2C により選択できます。
VCC	9	O	内部電圧レギュレータ出力。内部制御回路への電源として使用されます。このピンは、いずれの外部負荷にも接続しないでください。2.2-4.7μF のコンデンサをこのピンから AGND に接続
LO	10	O	ローサイド MOSFET のゲートドライバ ピン
VOUT	11, 12, 13, 14	P	昇圧コンバータ出力ピン。

端子		I/O	概要
名称	RAV		
SW	15、16、17	P	デバイスのスイッチ ピンとレギュレータのスイッチ ノード。ローサイド MOSFET ドレインに接続します。
IL	18、19、20、21	P	昇圧コンバータの入力ピン。インダクタに接続します。
BOOT	22	O	ハイサイド MOSFET ゲートドライバ用電源。SW ノードと BOOT との間に、100nF-470nF のコンデンサを接続します。SW ノードが Low の間は、内部ダイオードによってコンデンサが充電されます。
EN_BST	23	I	昇圧機能イネーブルピン。このピンを High/Low に駆動すると、デバイスをイネーブル / ディスエーブルできます。
TS	24	I	温度認定電圧入力ピン。負の温度係数 (NTC) サーミスタを TS から GND に直接接続します (AT103-2 を推奨)。TS ピンの電圧が範囲外になると、充電は一時停止されます。
EP	25	G	サーマル パッド。AGND と接続します。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
ピンでの電圧範囲	SW、VOUT	-0.3	40	V
	IL	-0.3	18	V
	BUB、EN_BST、EN_CHGR、STATUS	-0.3	15	V
	LO、TS、AVI、SDA、SCL、VCC、COMP	-0.3	6	V
	BOOT から SW へ	-0.3	6	V
T _J	接合部温度	-40	150	°C
T _{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

			値	単位
V _(ESD) ⁽¹⁾	静電放電	人体モデル (HBM)、AEC Q100-002 準拠 ⁽²⁾	±2000	V
		デバイス帶電モデル (CDM)、AEC Q100-011 に準拠、すべてのピン ⁽³⁾	±500	
V _(ESD) ⁽¹⁾	静電放電	デバイス帶電モデル (CDM)、AEC Q100-011 に準拠、コーナー ピン ⁽³⁾	±750	V

- (1) 静電気放電 (ESD) 定格は、組み立てラインでデバイスに生じる静電気放電に対するデバイスの耐性を測定します。
(2) 表に記載されているレベルは、ANSI、ESDA、JEDEC JS-001 に準拠した許容レベルです。JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。必要な予防措置を講じれば、HBM は 500V 未満の許容差で製造できます。
(3) 表に記載されているレベルは、EIA-JEDEC JESD22-C101 に準拠した許容レベルです。JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。必要な予防措置をとれば、CDM の ESD 耐圧が 250V 未満でも製造可能です。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{BUB}	バックアップ バッテリの電圧範囲	0.5	12	12	V
V _{OUT}	出力電圧範囲	Vin (入力電圧)		20	V
L	400kHz 周波数の実効インダクタンス範囲	1 * 0.7	2.2		μH
C _I	実効入力容量範囲、(BuB 電圧ループのディスエーブル)		10		μF
C _I	実効入力容量範囲、(BuB 電圧ループのイネーブル)、BUB IR < 100mΩ			10	μF
C _I	実効入力容量範囲、(BuB 電圧ループのイネーブル)、BUB IR < 400mΩ			5	μF
C _O	実効出力容量範囲	30	220		μF
T _A	周囲温度	-40	125	125	°C
T _J	接合部温度	-40	150	150	°C

5.4 热に関する情報

热評価基準 ⁽¹⁾		PKG DES (16 PINS)	PKG DES (16 PINS)	単位
		標準	EVM ⁽²⁾	
R _{θJA}	接合部から周囲への熱抵抗	40.4	25.49	°C/W
R _{θJC(top)}	接合部からケース(上面)への熱抵抗	12.0	未定	°C/W
R _{θJB}	接合部から基板への熱抵抗	6.9	未定	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.2	2.4	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	6.9	13.05	°C/W
R _{θJC(bot)}	接合部からケース(底面)への熱抵抗	23.6	未定	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

(2) TPS61381QEVM-126、4 層、2oz 銅、116mmx76mm PCB で測定。

5.5 電気的特性

T_J = -40°C ~ 150°C、V_{BUB} = 3.6V、V_{OUT} = 12V (LDO チャージャモード)、V_{OUT} = 6.2V (昇圧モード)。標準値は T_J = 25°C 時に測定 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
電源					
V _{BUB}	バックアップ バッテリの電圧範囲	0	13		V
V _{BUB_UVLO}	低電圧誤動作防止スレッショルド	V _{OUT} = 0V での V _{BUB} の立ち上がり	2.8		V
		V _{OUT} > 5V または V _{CC} > 4.5V、昇圧モード アクティブによる V _{BUB} の立ち上がり	1		V
		V _{OUT} > V _{VOUT_UVLO} 、昇圧モードアクティブによる V _{BUB} の立ち下がり	0.5		V
V _{VOUT_UVLO}	低電圧誤動作防止スレッショルド	V _{OUT} 立ち上がり	3.5		V
V _{VOUT_UVLO_HYS}	V _{VOUT_UVLO} ヒステリシス		300		mV
I _{Q_BOOST_STANDBY}	昇圧およびスタンバイモードでの BUB ピンへの静止電流	昇圧有効、LDO 無効、SOH 無効、無負荷、スイッチングなし、V _{out_target} = 6.2V、V _{OUT} = 10V ~ 18V、T _J 最大 85°C、V _{OUT} プリバイス。	0.01	0.1	μA
	昇圧およびスタンバイモードでの VOUT ピンへの静止電流	昇圧有効、LDO 無効、SOH 無効、無負荷、スイッチングなし、V _{out_target} = 6.2V、V _{OUT} = 10V ~ 18V、T _J 最大 85°C、V _{OUT} プリバイス。	20	30	μA
I _{Q_LDO_STANDBY}	LDO およびスタンバイモードでの BUB ピンへの静止電流	LDO モード有効、昇圧モード無効、SOH 無効、無負荷、スイッチングなし、再充電非アクティブ、V _{out} = 12V、V _{BUB} > ターゲット、T _J 最大 85°C	0.01	0.1	μA
	LDO およびスタンバイモードでの VOUT ピンへの静止電流	LDO モード有効、昇圧モード無効、SOH 無効、無負荷、スイッチングなし、再充電非アクティブ、V _{out} = 12V、V _{BUB} > ターゲット、T _J 最大 85°C	20	30	μA
I _{SD}	BUB ピンへのシャットダウン電流	EN_BST = 0 および EN_CHGR = 0、T _J 最大 85°C	0.2	1	μA
	VOUT ピンへのシャットダウン電流	EN_BST = 0 および EN_CHGR = 0、T _J 最大 85°C	0.2	1	μA
I _{VOUT_LKG}	VOUT ピンへのリーク電流、Q2 リーク電流	V _{SW} = V _{IL} = 0V、V _{OUT} = 10V ~ 18V、IC 無効、T _J 最大 85°C	0.1	10	μA

5.5 電気的特性 (続き)

$T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ 、 $V_{\text{BUB}} = 3.6\text{V}$ 、 $V_{\text{OUT}} = 12\text{V}$ (LDO チャージャモード)、 $V_{\text{OUT}} = 6.2\text{V}$ (昇圧モード)。標準値は $T_J = 25^\circ\text{C}$ 時に測定(特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位		
$I_{\text{IL_LKG}}$		$V_{\text{SW}} = V_{\text{OUT}} = 0\text{V}$ および $V_{\text{IL}} = 0\text{V} \sim 4.8\text{V}$ 、 IC 無効、 T_J 最大 85°C	0.1		10	μA		
V_{CC}		$I_{\text{CC}} = 20\text{mA}$	5	5.2	5.35	V		
昇圧出力								
V_{OUT}		I2C でプログラム可能	5	12	V			
$V_{\text{OUT_PW}_M_ACY}$		PWM または FPWM	-2.5		2.5	%		
$V_{\text{OUT_PFM}_ACY}$		PFM	1.5		%			
$V_{\text{OUT_STA}_NDBY}$		V_{out} 立ち上がり	6		%			
$V_{\text{OUT_OV}_P}$	チャージャと昇圧出力の過電圧保護、立ち上がり	23			V			
	チャージャおよび昇圧出力の過電圧保護、立ち下がり	21			V			
$t_{\text{OFF_min}}$	最小オフ時間	昇圧モード、低圧側	100	157	ns			
$Duty_{\text{min}}_{\text{down mode}}$	昇圧モードでの最小デューティ	6			%			
$I_{\text{LIM_BOOST}}$	昇圧モードでの平均電流制限精度	$I_{\text{LIM_boost}} = 5\text{A}$	4	5	6	A		
		$I_{\text{LIM_boost}} = 10\text{A}$	8	10	12	A		
		$I_{\text{LIM_boost}} = 15\text{A}$	11	15	18	A		
$I_{\text{peak boost}}$	昇圧モードでの絶対ピーク電流制限範囲	$I_{\text{LIM_boost}} = 5\text{A}$ または 10A	15			A		
		$I_{\text{LIM_boost}} = 15\text{A}$	30			A		
パワースイッチ								
$R_{\text{DS(on)}}$	ハイサイド MOSFET オン抵抗	$V_{\text{CC}} = 5.0\text{ V}$	20		$\text{m}\Omega$			
$R_{\text{DS(on)}}$	絶縁 MOSFET オン抵抗	$V_{\text{CC}} = 5.0\text{ V}$	6		$\text{m}\Omega$			
f_{sw}	スイッチング周波数	360			400	440		
ゲートドライバ								
V_{DRV_L}	Low 状態の電圧降下	100mA のシンキング	0.08		V			
V_{DRV_H}	High 状態の電圧降下	$V_{\text{CC}} - V_{\text{DRV}}$ 、100mA ソース	0.18		V			
チャージャ CC/CV								
V_{BUB}	BUB CV 設定電圧範囲	1.7			12	V		
V_{BUB} 精度		リチウムイオンおよび LiFePO4 の場合、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$ です	-1	1		%		
V_{BUB} 精度		スーパーキャパシタの場合、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$ です	-2	2		%		
I_{CC}	充電電流設定範囲	50			100	mA		
I_{CC} の精度		$50\text{mA} \leq I_{\text{CC}} < 100\text{mA}$ 、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	-20	20		%		
$V_{\text{BUB_SHORT}}$	リチウムイオンバッテリのセルごとの BUB 短絡電圧立ち上がりしきい値	V_{BUB} 立ち上がり、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	2.1	2.2	2.3	V		
$V_{\text{BUB_SHORT}}$	LiFePO4 バッテリのセルごとの BUB 短絡電圧立ち上がりしきい値	V_{BUB} 立ち上がり、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	1.1	1.2	1.3	V		
$V_{\text{BUB_SHORT_HYS}}$	ヒステリシス	170			mV			

5.5 電気的特性 (続き)

$T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ 、 $V_{\text{BUB}} = 3.6\text{V}$ 、 $V_{\text{OUT}} = 12\text{V}$ (LDO チャージャモード)、 $V_{\text{OUT}} = 6.2\text{V}$ (昇圧モード)。標準値は $T_J = 25^\circ\text{C}$ 時に測定(特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{SHORT}	BUB の短絡電流			15		mA
$V_{\text{BUB_LO}}_{\text{WV}}$	リチウムイオンバッテリのセルごとのプリチャージから高速充電までの過渡しきい値	V_{BUB} 立ち上がり、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	2.7	2.8	3	V
$V_{\text{BUB_LO}}_{\text{WV}}$	LiFePO4 バッテリのセルごとのプリチャージから高速充電までの過渡しきい値	V_{BUB} 立ち上がり、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	1.9	2	2.1	V
$V_{\text{BUB_LO}}_{\text{WV_HYS}}$	セルあたりのヒステリシス	V_{BUB} 立ち下がり	100			mV
$I_{\text{precharge}}$	プリチャージ電流	$I_{\text{CC}} = 100\text{mA}$	30			mA
$V_{\text{RECHG_HYS}}$	リチウムイオンバッテリのセルごとのバッテリ再充電しきい値	$V_{\text{BUB}}_{\text{falling}}, V_{\text{BUB_CV}} - V_{\text{BUB}}, T_J = 20^\circ\text{C} \sim 85^\circ\text{C}$	50	100	200	mV
$V_{\text{RECHG_HYS}}$	LiFePO4 バッテリのセルごとのバッテリ再充電しきい値	$V_{\text{BUB}}_{\text{falling}}, V_{\text{BUB_CV}} - V_{\text{BUB}}, T_J = 20^\circ\text{C} \sim 85^\circ\text{C}$	150	200	285	mV
$V_{\text{RECHG_HYS}}$	スーパーキャパシタのセルごとのバッテリ再充電しきい値	$V_{\text{BUB}}_{\text{falling}}, V_{\text{BUB_CV}} - V_{\text{BUB}}, V_{\text{BUB}} = 2.5\text{V}, T_J = 20^\circ\text{C} \sim 85^\circ\text{C}$	110	150	200	mV
$V_{\text{CHG_NiM}}$	NiMH バッテリのセルごとのバッテリ充電しきい値	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	1.31	1.34	1.365	V
$V_{\text{BUB_OVP}}$	リチウムイオン/LiFePO4/スーパーキャパシタの BUB 過電圧しきい値	立ち上がり、 V_{BUB} のパーセンテージとして、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	101	104	106	%
$V_{\text{BUB_OVP}}$	NiMH バッテリのセルごとの BUB 過電圧しきい値	立ち上がり、 $T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	1.65	1.7	1.75	V
t_{CHARGIN}	充電タイマの精度			7	8	9
T_{SAFETY}	安全タイマの精度			9	10	11.5
$t_{\text{ON_INTERMITTENT}}$	間欠充電のオンタイム			2		s
$t_{\text{OFF_INTERMITTENT}}$	間欠充電時のオフタイム			58		s
バッテリパック NTC モニタ						
$I_{\text{TS_BIAS}}$	TS 公称バイアス電流	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	35.5	38	40	μA
V_{COLD}	低温しきい値	TS ピン電圧立ち上がり(約 0°C)	0.99	1.04	1.09	V
V_{COLD}	低温終了しきい値	TS ピン電圧立ち下がり(約 4°C)	0.83	0.88	0.93	V
V_{HOT}	高温しきい値	TS ピン電圧立ち下がり(約 45°C)	176	188	200	mV
V_{HOT}	高温終了しきい値	TS ピン電圧立ち上がり(約 40°C)	208	220	232	mV
$V_{\text{TS_CLAMP}}$	TS 最大電圧クランプ	TS ピン開路(フローティング)	2.3	2.6	2.9	V
バッテリ健全性検出						
$I_{\text{DISCHARGE}}$	放電電流範囲			0	1.5	A
$I_{\text{DISCHARGE}}$	放電電流精度	$T_J = 25^\circ\text{C}$	480	500	520	mA
$I_{\text{DISCHARGE}}$	放電電流精度	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	470	500	520	mA
$V_{\text{DISCHARGE_AVI}}$	放電電流測定の電圧範囲			0	3.3	V
$V_{\text{DISCHARGE_AVI}}$	放電電流測定電圧の精度	$I_{\text{DISCHARGE}} = 500\text{mA}, \text{ratio}=2, T_J = 25^\circ\text{C}$	-3.2		3.2	%
$V_{\text{DISCHARGE_AVI}}$	放電電流測定電圧の精度	$I_{\text{DISCHARGE}} = 500\text{mA}, \text{ratio} = 2, T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	-4		4	%
$V_{\text{BUB_AVI}}$	電流電圧測定範囲			0	3.3	V
$V_{\text{BUB_AVI}}$	BUB 電圧の測定精度	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}, \text{ratio} = 0.5$	-0.3		0.15	%
$V_{\text{BUB_AVI}}$	BUB 電圧の測定精度	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}, \text{ratio} = 1$	-0.1		0.1	%

5.5 電気的特性 (続き)

$T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ 、 $V_{\text{BUB}} = 3.6\text{V}$ 、 $V_{\text{OUT}} = 12\text{V}$ (LDO チャージャモード)、 $V_{\text{OUT}} = 6.2\text{V}$ (昇圧モード)。標準値は $T_J = 25^\circ\text{C}$ 時に測定(特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{\text{TEMP_AV}}$	BUB 温度の測定範囲		0	3.3		V
	BUB 測定精度	$T_J = -20^\circ\text{C} \sim 85^\circ\text{C}$	-0.4	0.6		%
ロジック インターフェイス						
$V_{\text{I2C_IO}}$	I ² C の IO 電圧範囲		1.7	5.5		V
$V_{\text{I2C_H}}$	I ² C 入力 High のスレッショルド	$V_{\text{CC}} = 2.7\text{V} \sim 5.5\text{V}$		1.2		V
$V_{\text{I2C_L}}$	I ² C 入力 Low のスレッショルド	$V_{\text{CC}} = 2.7\text{V} \sim 5.5\text{V}$	0.4			V
$V_{\text{EN_H}}$	EN_BST および EN_CHG logic high しきい値	$V_{\text{CC}} = 2.7\text{V} \sim 5.5\text{V}$		1.2		V
$V_{\text{EN_L}}$	EN_BST および EN_CHG logic low しきい値	$V_{\text{CC}} = 2.7\text{V} \sim 5.5\text{V}$	0.4			V
熱保護						
T_{SD}	サーマル シャットダウン	T_J 立ち上がり		175		°C
$T_{\text{SD_HYS}}$	サーマル シャットダウン ヒステリシス			15		°C

5.6 I²C のタイミング特性

$T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ 、 $V_{\text{CC}} = 5\text{V}$ 。標準値は、特に記述のない限り、 $T_J = 25^\circ\text{C}$ での値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I²C TIMING						
f_{SCL}	SCL クロック周波数		100	400		kHz
t_{BUF}	STOP 条件と START 条件の間のバスフリーリー時間	ファスト モード プラス	0.5			μs
$t_{\text{HD(STA)}}$	(繰り返し) START 条件のホールド時間		260			ns
t_{LOW}	SCL クロックの Low 期間		0.5			μs
t_{HIGH}	SCL クロックの High 期間		260			ns
$t_{\text{SU(STA)}}$	反復開始条件のセットアップ時間		260			ns
$t_{\text{SU(DAT)}}$	データ セットアップ時間		50			ns
$t_{\text{HD(DAT)}}$	データ ホールド時間		0			μs
t_{RCL}	SCL 信号の立ち上がり時間			120		ns
t_{RCL1}	START 条件の繰り返し、および ACK ビット後の SCL 信号の立ち上がり時間			120		ns
t_{FCL}	SCL 信号の立ち下がり時間			120		ns
t_{RDA}	SDA 信号の立ち上がり時間			120		ns
t_{FDA}	SDA 信号の立ち下がり時間			120		ns
$t_{\text{SU(STO)}}$	STOP 条件のセットアップ時間		260			ns
C_B	SDA および SCL の容量性負荷			200		pF

5.7 代表的特性

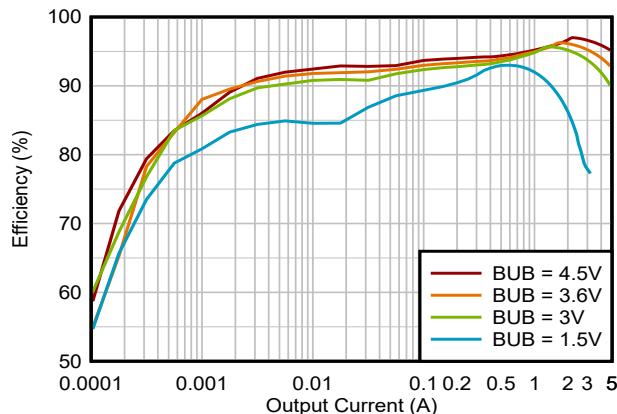


図 5-1. 昇圧効率と出力電流との関係、 $V_{OUT} = 6.2V$ 、PFM

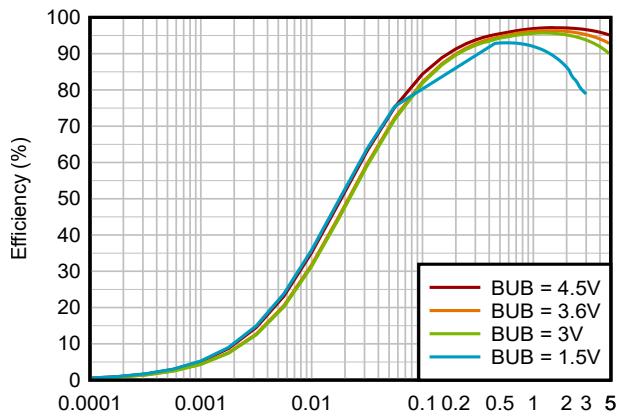


図 5-2. 昇圧効率と出力電流との関係、 $V_{OUT} = 6.2V$ 、FPWM

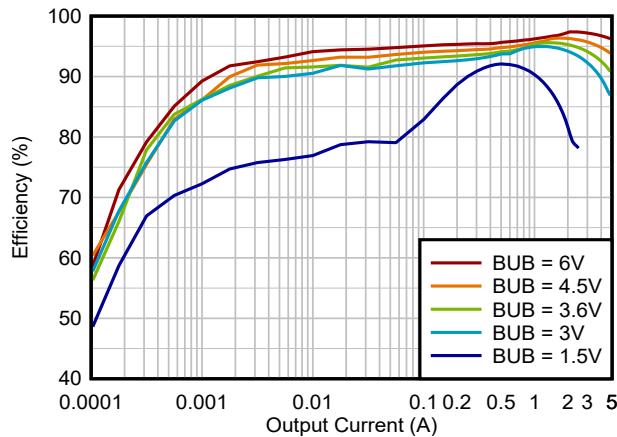


図 5-3. 昇圧効率と出力電流との関係、 $V_{OUT} = 8V$ 、PFM

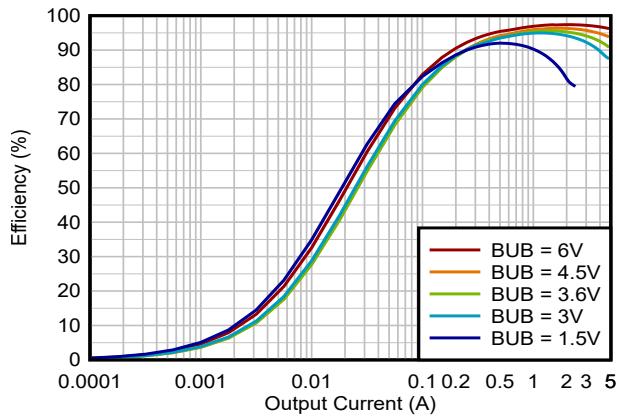


図 5-4. 昇圧効率と出力電流との関係、 $V_{OUT} = 8V$ 、FPWM

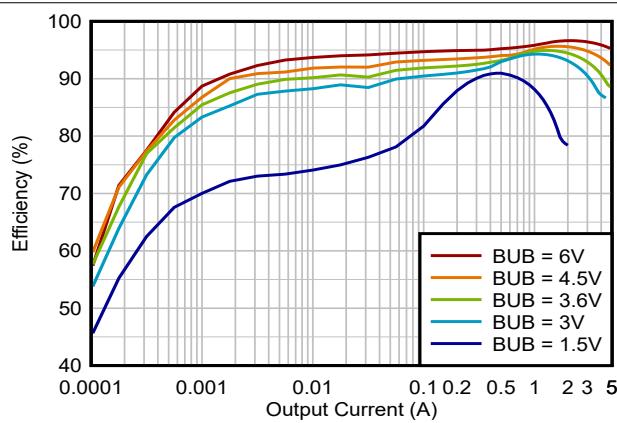


図 5-5. 昇圧効率と出力電流との関係、 $V_{OUT} = 10V$ 、PFM

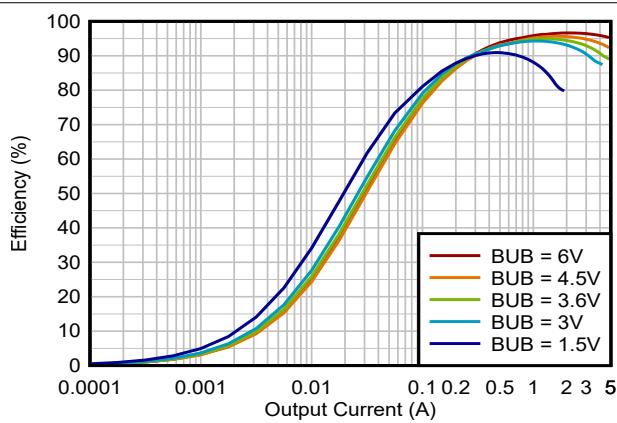


図 5-6. 昇圧効率と出力電流との関係、 $V_{OUT} = 10V$ 、FPWM

5.7 代表的特性 (続き)

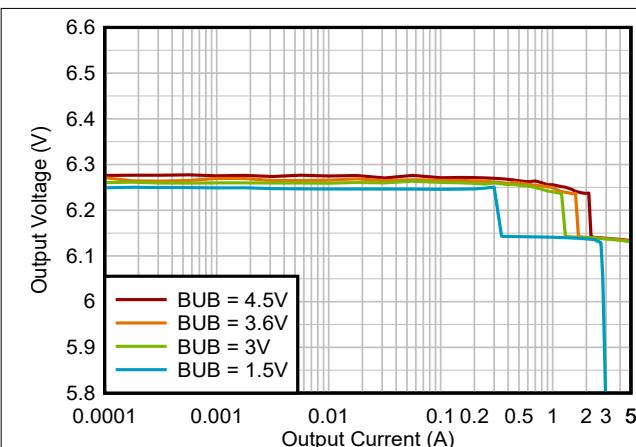


図 5-7. 出力電圧と出力電流との関係、 $V_{OUT} = 6.2V$

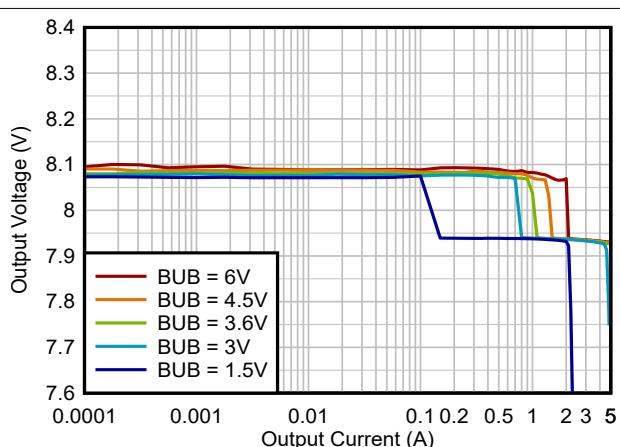


図 5-8. 出力電圧と出力電流との関係、 $V_{OUT} = 8V$

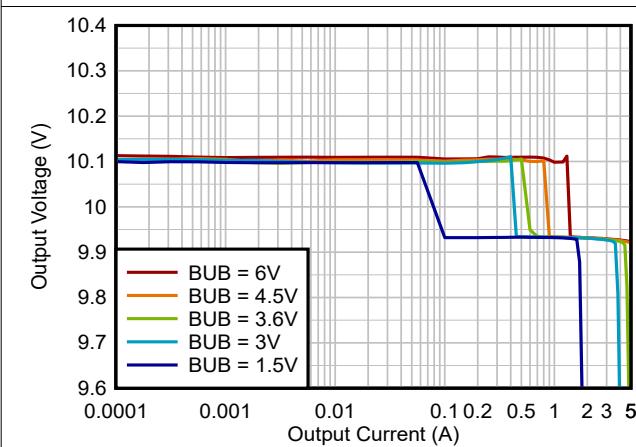


図 5-9. 出力電圧と出力電流との関係、 $V_{OUT} = 10V$

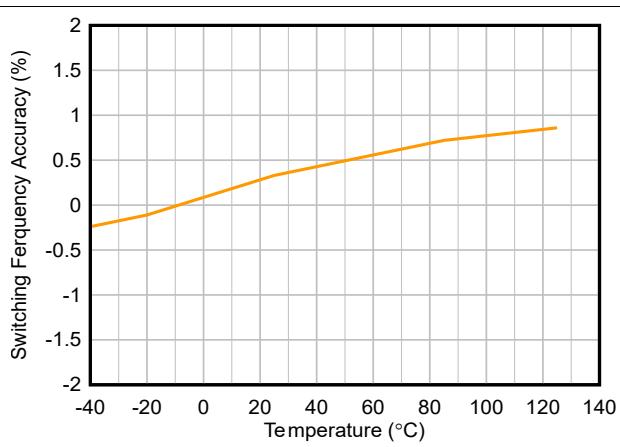


図 5-10. スイッチング周波数と温度との関係、FPWM、 $V_{BUB} = 3.6V$ 、 $V_{OUT} = 6.2V$

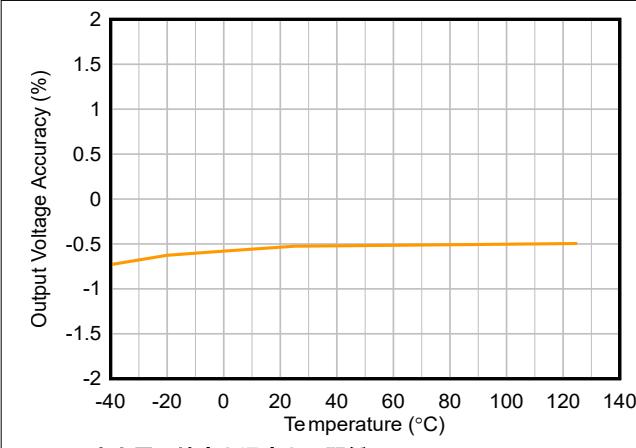


図 5-11. 出力電圧精度と温度との関係、FPWM、 $V_{BUB} = 3.6V$ 、 $V_{OUT} = 6.2V$

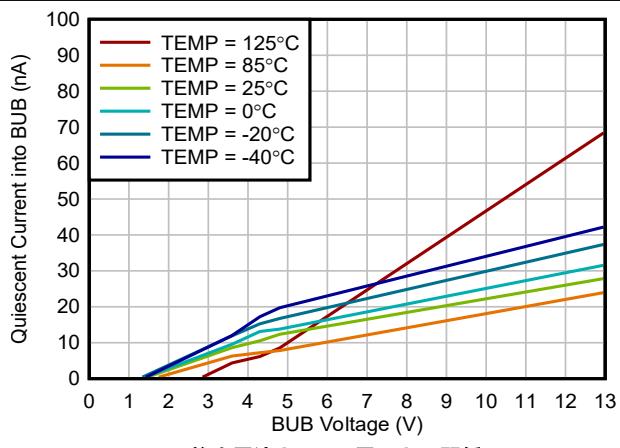


図 5-12. BUB への静止電流と BUB 電圧との関係、 $V_{OUT} = 12V$

5.7 代表的特性 (続き)

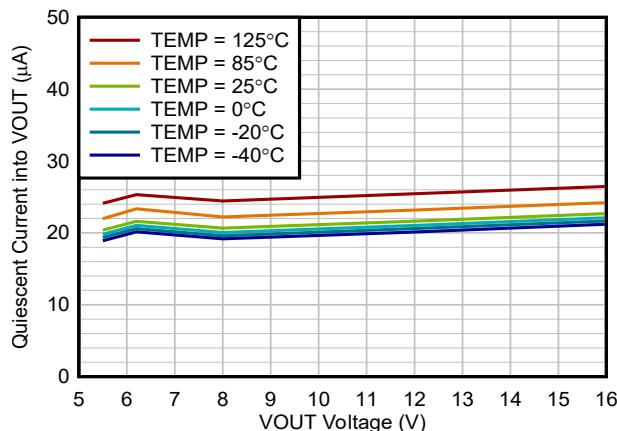


図 5-13. V_{OUT} への静止電流と V_{OUT} 電圧との関係、 $V_{BUB} = 3.6V$

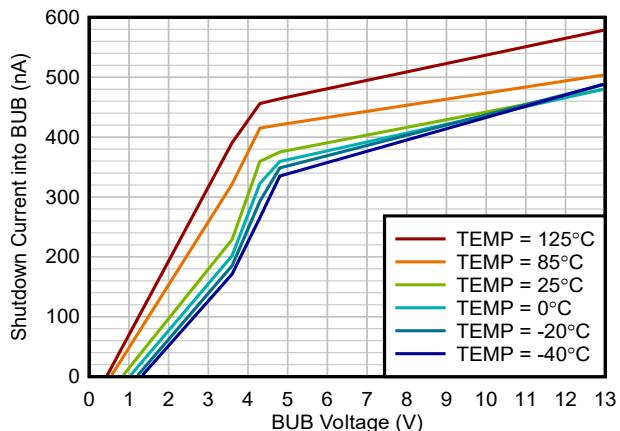


図 5-14. BUB へのシャットダウン電流と BUB 電圧との関係、 $V_{OUT} = 12V$

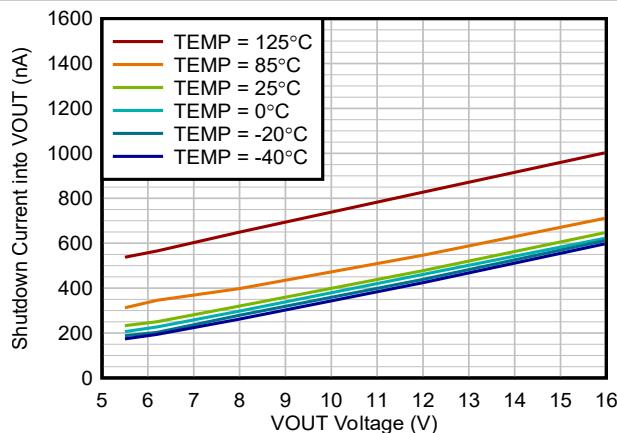


図 5-15. V_{OUT} へのシャットダウン電流と V_{OUT} 電圧との関係、 $V_{BUB} = 3.6V$

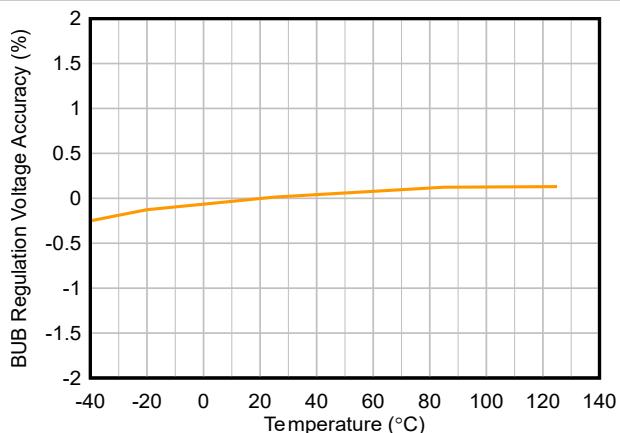


図 5-16. バッテリ レギュレーション電圧精度と温度との関係、 $I_{charge} = 100mA$

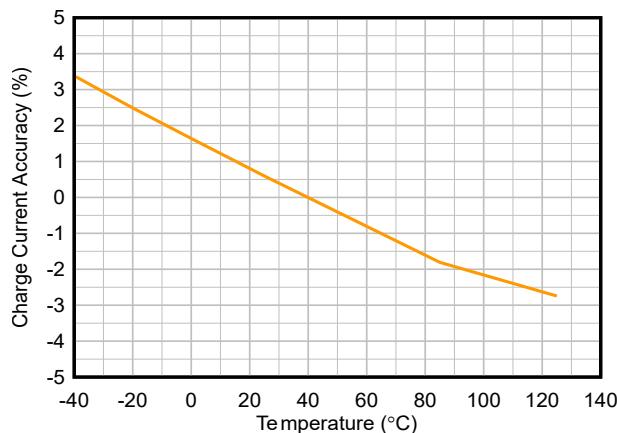


図 5-17. 充電電流制度と温度との関係 $I_{charge} = 100mA$

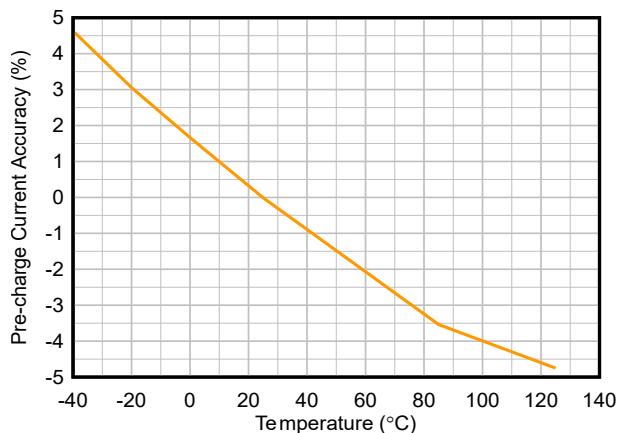


図 5-18. プリチャージ電流精度と温度との関係

5.7 代表的特性 (続き)

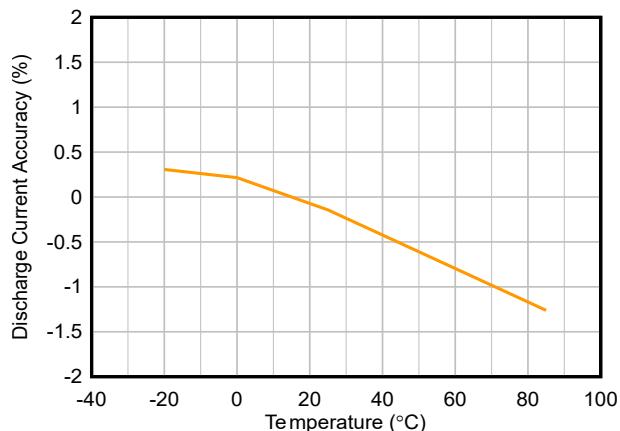


図 5-19. 放電電流制度と温度との関係 $I_{\text{discharge}} = 500\text{mA}$

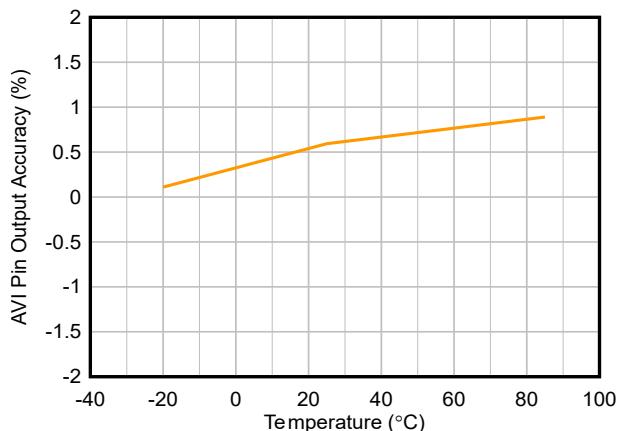


図 5-20. AVI ピンの放電電流出力精度と温度との関係、 $I_{\text{discharge}} = 500\text{mA}$ 、比 = 2

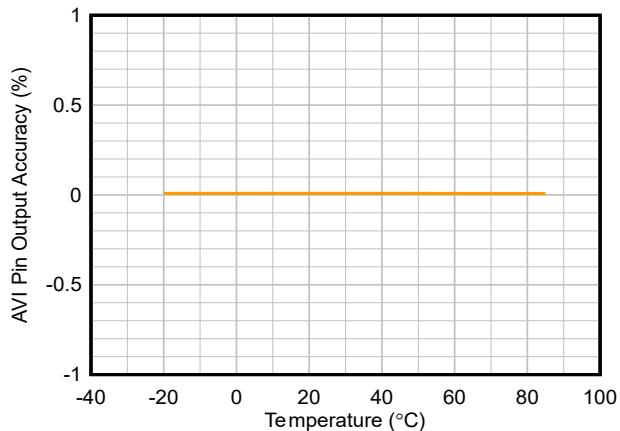


図 5-21. AVI ピンの BUB 電圧出力精度と温度との関係、比 = 1

6 詳細説明

6.1 概要

TPS61381-Q1 は、バッテリの健全性状態 (SOH) 検出機能を備えた双方向昇圧コンバータ / LDO チャージャです。このデバイスは、TBOX や e-Call アプリケーションなどのバックアップ電源システムに統合された電源ソリューションを提供します。このコンバータは VOUT ピンで 40V の電圧定格をサポートしており、負かダンプ条件に対応できるほか、12V の自動車用バッテリとの直接接続にも対応しています。このコンバータは、バックアップ電源システム用の昇圧機能をサポートしています。自動車のバッテリの故障が発生し、システム側の電圧降下が検出されると、IC は自動的にブーストモードに切り替わります。

TPS61381-Q1 は、昇圧モードで 0.5V ~ 13V の BUB 電圧と 5V ~ 12V の広い範囲で動作する昇圧機能を内蔵しています。このデバイスは、固定周波数ピーク電流モード制御方式を採用して、ループ補償の簡素化、負荷過渡に対する高速応答、本質的なライン電圧除去を実現します。エラー アンプは、帰還電圧を内部リファレンス電圧と比較します。エラー アンプの出力によって、ピーク インダクタ電流が決まります。また、IC は 5A ~ 15A で選択可能な平均電流制限をサポートしています。

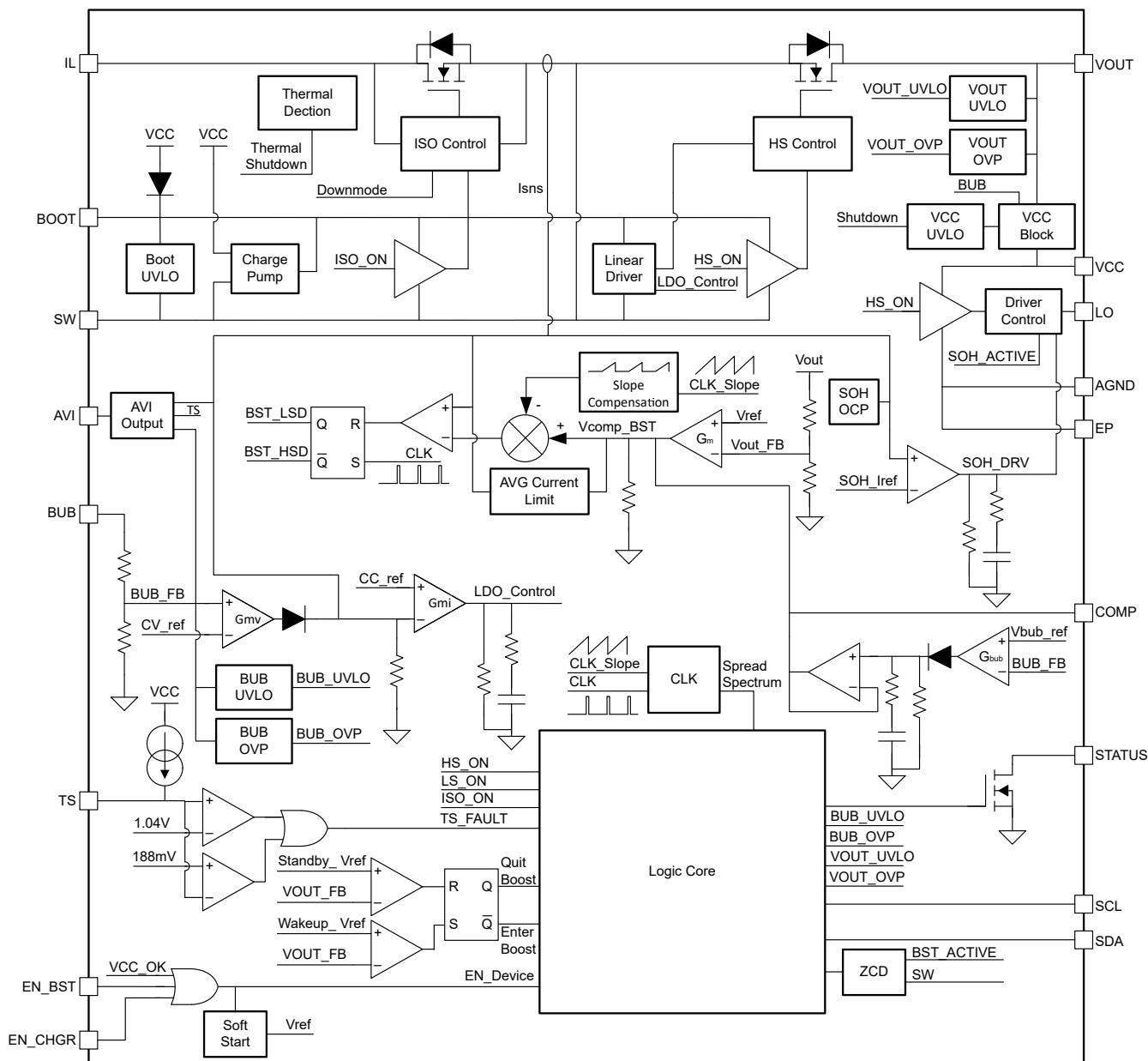
TPS61381-Q1 は、I₂C で構成可能な定電流 / 定電圧 (CC/CV) LDO チャージャを内蔵しており、バッテリ充電に使用できます。このチャージャ機能は、1 ~ 5 セルの NiMH、1 ~ 2 セルのリチウムイオン、リチウムポリマ、LiFePO₄、1 ~ 4 セルのスーパー キャパシタをサポートしています。このデバイスは、バッテリ温度監視機能をサポートしており、TS ピンをバッテリ NTC に接続してバッテリ温度を検出し、高温 / 低温が検出されると充電を一時停止します。

TPS61381-Q1 には、バッテリを定電流で放電し、バッテリの内部抵抗での電圧降下を検出するバッテリ健全性状態 (SOH) 検出機能が内蔵されています。I₂C インターフェイスによりバックアップ バッテリ放電電流を制御し、検出した BUB 電圧を MCU に出力します。MCU は内部抵抗を計算し、バッテリの状態を診断できます。

内部発振器は 400kHz の固定周波数で動作し、IC スイッチング サイクルにクロックを供給します。EMI を最小化するため、TPS61381-Q1 は 400kHz のスイッチング周波数の±7%で、スイッチング周波数をディザリングできます。

TPS61381-Q1 は、ウェッタブル フランク付きの 3mm × 4mm QFN パッケージで供給されます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 VCC 電源と UVLO ロジック

内部 VCC_LDO は、BUB ピンまたは VOUT ピンからの電流をシンクし、BUB および VOUT の電圧と動作モードに応じて、VCC に 5.2V ターゲットに電力を供給します。IC は、その EN ピンの少なくとも 1 つが High で、VCC 電圧 > 2.8V のときのみイネーブルになります。

VCC ピンと AGND ピンの間にセラミック コンデンサを接続して、VCC 電圧を安定させ、VCC ピンのノイズをデカップリングします。このセラミック コンデンサの実効容量は、 $1\mu\text{F}$ 以上としてください。 $X7\text{R}$ または $X5\text{R}$ クラスの誘電体を持つ、電圧定格が 6.3V を超えるセラミック コンデンサを推奨します。

TPS61381-Q1 は、動作モードに応じて BUB、VOUT、VCC ピンに低電圧誤動作防止 (UVLO) ロジックを適用します。IC が正常に機能するように、十分な電圧を印加する必要があります。

表 6-1. UVLO ロジック

動作モード	VBUB	VOUT	VCC
昇圧モード	> $V_{\text{BUB_UVLO}}$	> 0 V	> 2.8 V
チャージャモード	> 0 V	> $V_{\text{VOUT_UVLO}}$	> 2.8 V
SOH モード	> 0 V	> $V_{\text{VOUT_UVLO}}$	> 2.8 V
スタンバイ モード	> 0 V	> $V_{\text{VOUT_UVLO}}$	> 2.8 V

6.3.2 イネーブルまたはシャットダウン

TPS61381Q は 2 本の EN ピンを適用して、デバイスの動作モードを構成します。I₂C インターフェイス機能は、EN_BST ピンまたは EN_CHGR ピンのいずれかによってイネーブルできます。デバイスがイネーブルされると、デバイスは、EN ピン、I₂C 構成、および VOUT 電圧に応じて動作モードに移行します。動作モードの詳細については、[セクション 6.3.3](#) を参照してください。

表 6-2. イネーブルまたはシャットダウンのロジック

EN ピンの構成	I ₂ C EN ビットの構成	デバイスの状態	I ₂ C インターフェイス	デバイス消費電流
EN_CHGR ピン = 0 かつ EN_BST ピン = 0	X	シャットダウン	ディセーブル レジスタのリセット	<1μA (標準値)
EN_CHGR ピン = 1 かつ EN_BST ピン = 0	CHGR_SOH_EN ビット = 00b	スタンバイ	イネーブル	20μA (標準値)
EN_CHGR ピン = 0 かつ EN_BST ピン = 1	CHGR_SOH_EN ビット = 00b	スタンバイ	イネーブル	20μA (標準値)
EN_CHGR ピン = 1	CHGR_SOH_EN ビット = 01b/10b	デバイスはアクティブ	イネーブル	動作条件に応じて異なります
EN_BST ピン = 1	BST_EN ビット = 1	デバイスはアクティブ	イネーブル	動作条件に応じて異なります

EN ピン (EN_BST = 0 かつ EN_CHGR = 0) によって TPS61381-Q1 がディスエーブルになっているとき、デバイスは完全にシャットダウンします。シャットダウン状態では、デバイスのシャットダウン電流は 1μA 未満で、I₂C レジスタがデフォルトにリセットされ、I₂C インターフェイスはディスエーブルになります。EN ビット (BST_EN = 0, CHGR_SOH_EN = 0) によってデバイスがディスエーブルされると、デバイスは STANDBY 状態に移行します。この状態での消費電流は 20μA、I₂C レジスタの内容は保持され、I₂C インターフェイスはアクティブです。

シャットダウンおよびスタンバイ状態中、TPS61381-Q1 は真の接続解除機能をサポートしており、バックアップ バッテリは出力から完全に切断されます。

6.3.3 デバイスの動作モードと制御ロジック

TPS61381-Q1 は、主要な機能の 4 つの動作モード (チャージャモード、昇圧モード、健全性 (State-Of-Health) モード、スタンバイモード) をサポートしています。以下の図に、各モードの電力構造を示します。

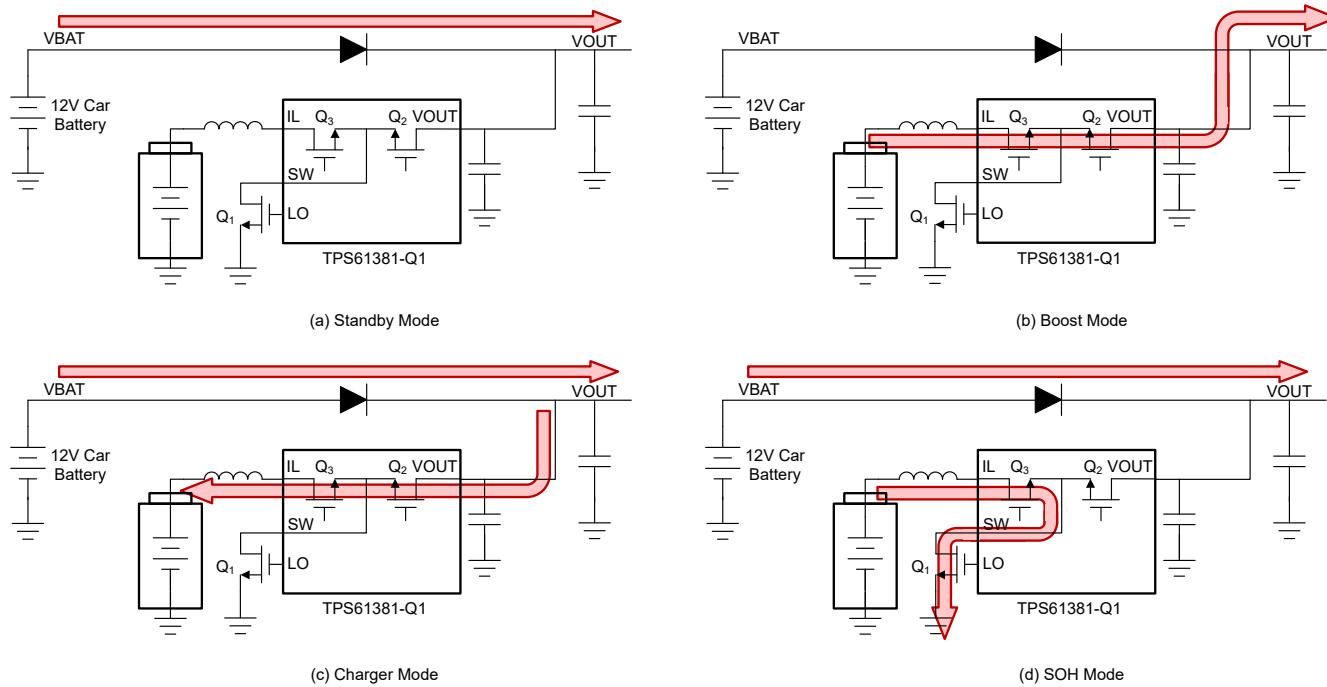


図 6-1. TPS61381-Q1 の動作モード

TPS61381-Q1 は、EN ピンと I₂C EN ビットに AND ロジックを適用します。昇圧機能は、EN_BST ピンと BST_EN ビットの両方が High のときイネーブルされます。EN_CHGR ピンが High で、CHGR_SOH_EN ビットが 01b のとき、チャージャはイネーブルになります。EN_CHGR ピンが High かつ CHGR_SOH_EN ビットが 10b のとき、SOH はイネーブルになります。

表 6-3. 動作モードはロジックを制御

昇圧イネーブル:EN_BST ピンと BST_EN ビット	チャージャ / SOH のイネーブル: EN_CHGR および CHGR_SOH_EN ビット	デバイスの状態	デバイス動作
EN_BST = 0 または BST_EN = 0	EN_CHGR = 1 かつ CHGR_SOH_EN = 01b	純粋なチャージャ	チャージャがアクティブ。
EN_BST = 0 または BST_EN = 0	EN_CHGR = 1 かつ CHGR_SOH_EN = 10b	純粋な SOH	SOH アクティブ。
EN_BST = 1 かつ BST_EN = 1	EN_CHGR = 0 または CHGR_SOH_EN = 00b	自動的な昇圧とスタンバイ	<ul style="list-style-type: none"> 昇圧アクティブ: $V_{OUT} < BST_WAKE$ スタンバイ アクティブ $V_{OUT} > V_{OUT_STANDBY}(106\%V_{OUT_TAR} GET)$
EN_BST = 1 かつ BST_EN = 1	EN_CHGR = 1 かつ CHGR_SOH_EN = 01b	自動昇圧およびチャージャ モード	<ul style="list-style-type: none"> 昇圧アクティブ: $V_{OUT} < BST_WAKE$ チャージャ アクティブ: $V_{OUT} > V_{OUT_STANDBY}(106\%V_{OUT_TAR} GET)$
EN_BST = 1 かつ BST_EN = 1	EN_CHGR = 1 かつ CHGR_SOH_EN = 10b	自動昇圧および SOH モード	<ul style="list-style-type: none"> 昇圧アクティブ: $V_{OUT} < BST_WAKE$ SOH アクティブ: $V_{OUT} > V_{OUT_STANDBY}(106\%V_{OUT_TAR} GET)$

複数の機能がイネーブルのとき、TPS61381-Q1 は VOUT ピンを使用してシステム電圧を監視し、どの機能モードに移行するかを決定します。システム電圧が十分である場合、IC はスタンバイ / チャージャまたは SOH モード（どの機能がイネーブルになっているかによって異なります）にとどまり、自動車のバッテリの誤動作が発生してシステム電圧の電圧降下が検出されると、自動的に昇圧モードに移行します。それぞれの動作モードを「状態図」に示します。

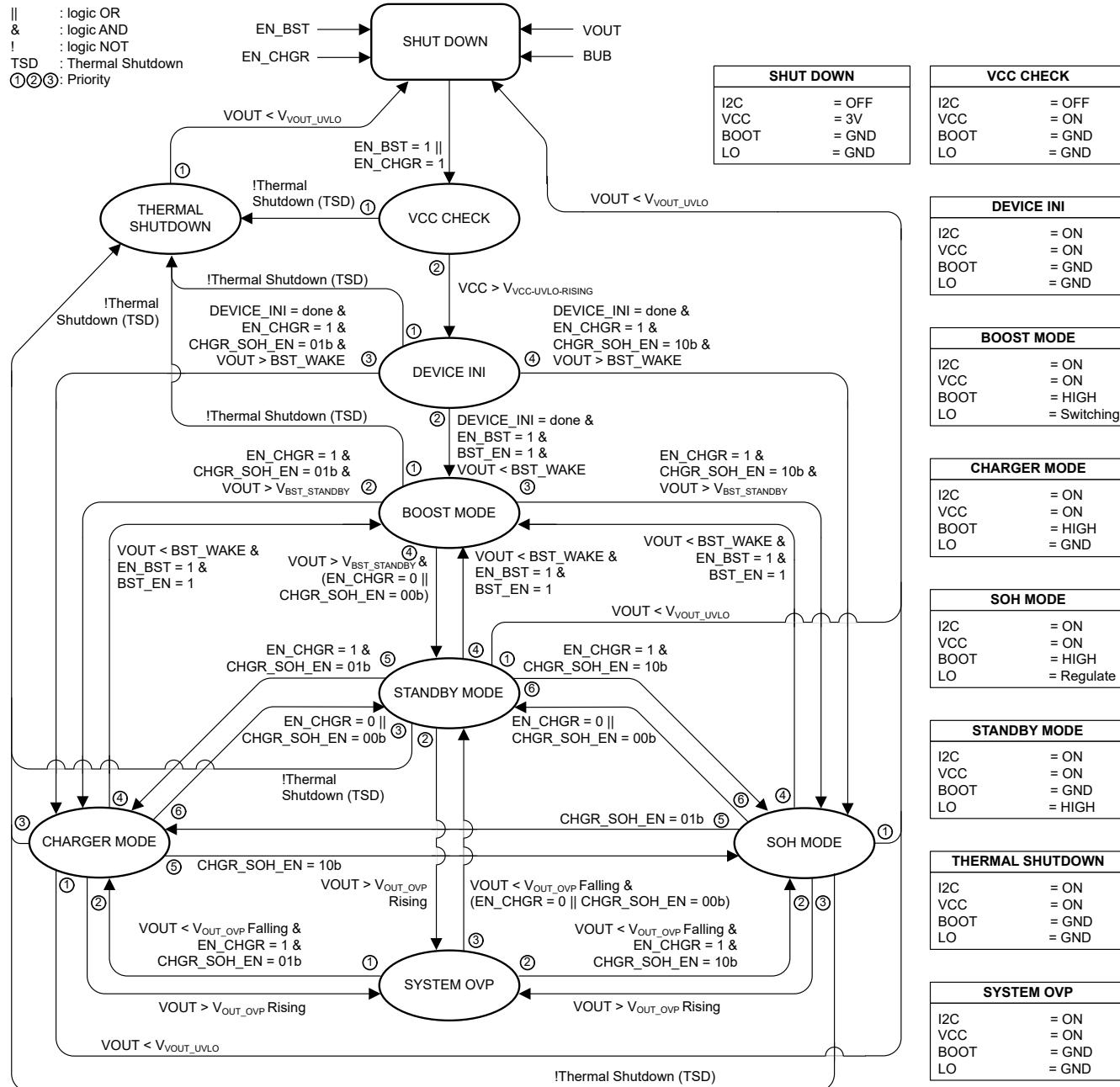


図 6-2. 機能状態図

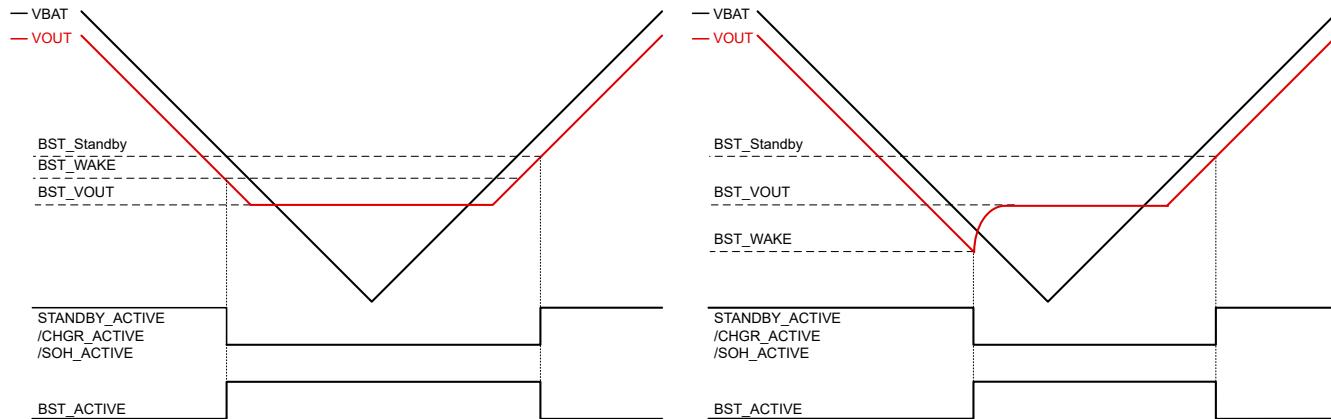


図 6-3. 自動昇圧およびスタンバイ / チャージャ / SOH 遷移ロジック

6.3.4 ステータスインジケータとして設定

TPS61381-Q1 は STATUS ピンによりステータス表示機能をサポートしています。STATUS ピンは、システム MCU の IC ステータスまたはトリガ割り込みを示すオープンドレインのデジタル出力として動作します。

TPS61381-Q1 の STATUS ピンは、I₂C レジスタ 0DH (ビット 3~ビット 7) を構成することで、複数の項目を表示できます。このピンは、デフォルトで BST_ACTIVE (昇圧アクティブ) ステータスを示します。デバイスが昇圧モードに移行すると、STATUS ピンが Low になり、昇圧アクティブ状態を示します。このピンは、充電完了、サーマル シャットダウン、TS 故障信号を出力するように構成することもできます。複数のステータス項目が選択されている場合、ピンはすべての項目の NOR ロジックを出力します (いずれかのステータスがトリガされると Low になります)。

表 6-4. ステータス ピン表示項目

レジスタ 0DH ビット	選択した項目	説明
[7]	INC_BST	BST_ACTIVE ステータスは STATUS ピンに含まれます。昇圧モードに移行するときは出力 Low になります。
[6]	INC_ABST	ALRT_BST_ACTIVE ステータスは STATUS ピンに含まれます。最後の読み取り以降に昇圧モードに移行すると出力 Low になります。
[5]	INC_ADN	ALRT_CHGR_DONE ステータスは STATUS ピンに含まれます。最後の読み取り以降に充電完了がトリガされたときは出力 Low になります。
[4]	INC_TSD	THRM_SD ステータスは STATUS ピンに含まれています。サーマル シャットダウン保護がトリガされると出力が Low になります。
[3]	INC_TSFAULT	TS_FAULT ステータスは STATUS ピンに含まれています。TS ピンが範囲全体の低温 / 高温を検出すると出力が Low になります。

6.3.5 サーマル シャットダウン

サーマル シャットダウンでは、本 IC の接合部温度が 175°C (標準値) を超えると内部スイッチをオフにすることで、総電力損失を制限します。サーマル シャットダウンが作動した後、ヒステリシスにより、接合部温度が約 160°C に低下するまで本デバイスのトグルが止められます。接合部温度が 160°C (標準値) を下回ると、TPS61381-Q1 は再起動を試みます。

6.4 充電器の機能説明

TPS61381-Q1 は、複数タイプのバックアップ バッテリの完全な充電方法を提供する LDO チャージャ機能を統合しています。バッテリの種類、セル番号、充電電流、充電電圧、充電タイマを設定することで、TPS61381Q は選択したバッテリケミストリーに対応する充電方法を自動的に適用します。

- 複数タイプのバックアップ バッテリをサポート:NiMH (1S 2S 3S 4S 5S)、LiFePO4 (1S 2S)、リチウムイオン (1S 2S)、スーパー キャパシタ (1S 2S 3S 4S)
- オプションの充電電流:50mA ~ 100mA (I_{2C} により選択可能)
- I_{2C} インターフェイスによるチャージャのステータス表示をサポート:レジスタ 08H (CHGR_STATUS)

TPS61381-Q1 は、バッテリ充電とシステム動作の両方に対して、複数の安全保護機能と診断機能をサポートしています。充電安全タイマ、バックアップ バッテリの過電圧保護、チャージャ逆極性保護機能、バッテリの低温 / 高温保護機能を適用して、チャージャ動作中にバッテリの安全性を確保しています。また、TPS61381Q は、CHGR_STATUS レジスタと FAULT_CONDITION レジスタによって、チャージャのステータスとフォルト状態を示します。

6.4.1 チャージャのイネーブル

TPS61381-Q1 のチャージャ機能は、次の場合にイネーブルになります。

- EN_CHGR ピンが High
- CHGR_SOH_EN=01b (I_{2C} レジスタ 0BH: CONTROL_STATUS、ビット[6:5])
- V_{OUT} < V_{OUT_OVP}
- VCC > 2.8V

チャージャ機能がイネーブルされた後、V_{OUT} が昇圧ウェークアップ スレッショルド (I_{2C} BST_WAKE ビットで設定) を超えると、IC はチャージャ モードに移行します。

チャージャ モードがアクティブのとき、TPS61381-Q1 はバックアップ バッテリ (BUB ピン) を充電します。チャージャは降圧動作のみをサポートします。したがって、V_{OUT} が 100mV + BUB 電圧を下回った場合、チャージャはすべてのパワー MOSFET をオフにして自らを保護します。

6.4.2 LDO チャージャ

TPS61381-Q1 は、50mA または 100mA の充電電流に対応した LDO チャージャ機能をサポートしています。チャージャモードでは、 Q_3 が完全にオンになっている間に充電電流を制御するために、 Q_2 は飽和領域で調整されます。 Q_2 が飽和領域にとどまるように、VOUT 電圧が 0.6V + BUB 電圧を超えるようにしてください。

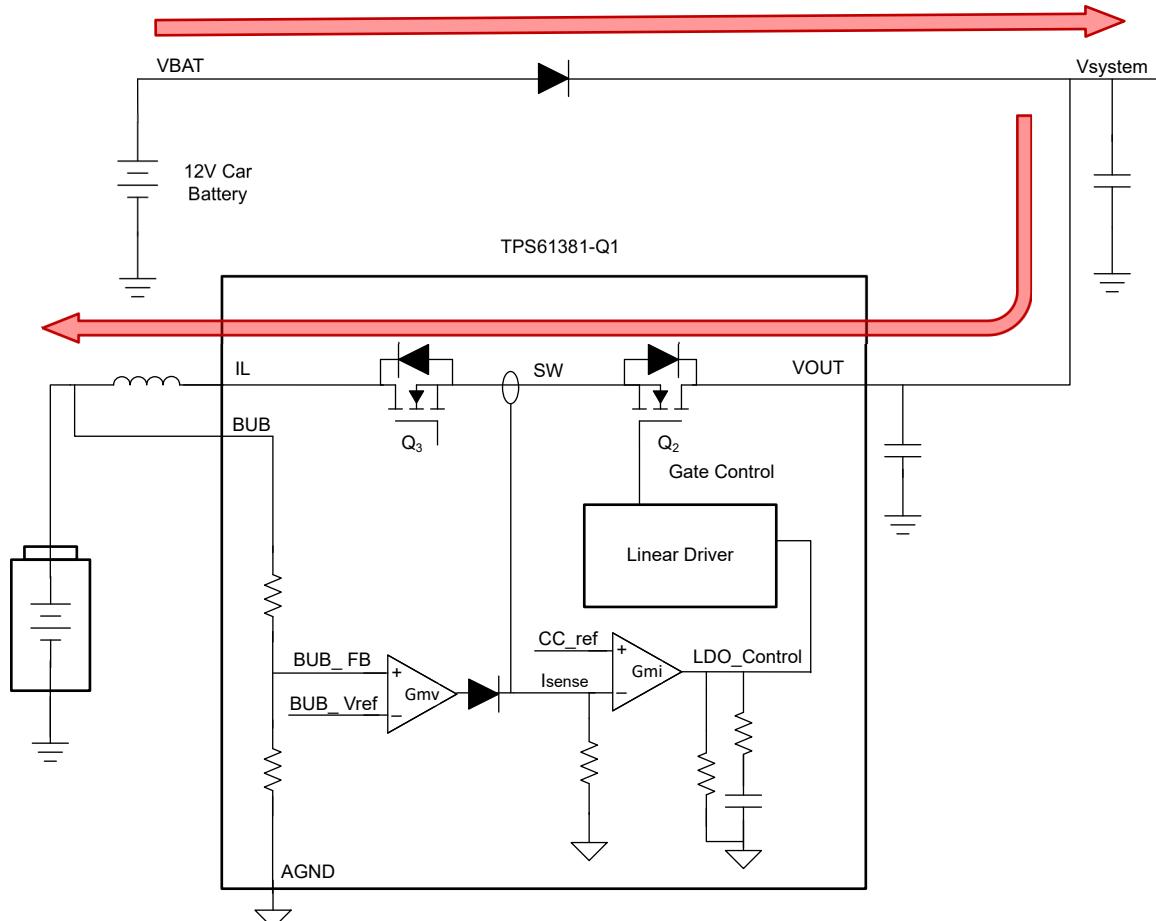


図 6-4. リニア チャージャ構造

TPS61381Q は、NiMH バッテリ、リチウムイオン・バッテリ、LiFePO4 バッテリ、スーパー キャパシタなど、複数のバッテリケミストリをサポートしています。I2C BUB_TYP ビット (レジスタ 04H: CHGR_SET1 ビット[6:7]) を設定すると、TPS61381Q は選択したバッテリタイプに対する内蔵充電プロファイルを使用してバックアップ バッテリを充電します。

6.4.3 NiMH バッテリ充電プロファイル

NiMH 充電モードでは、TPS61381-Q1 は連続充電と断続充電（オプション）の 2 つのフェーズで構成される時間制御の充電プロファイルを使用してバッテリを充電します。

NiMH 充電サイクルを開始する前に、デバイスはバッテリステータスをチェックします。バックアップ バッテリ電圧（VBUB）が 1.34V* セル数を上回る場合（I2C ビット BUB_CELL、レジスタ 05H: CHGR_SET2 により設定）では、このデバイスはバックアップ バッテリが完全に充電されたものとみなします。デバイスは充電を開始せず、I2C CHG_DONE ビット（レジスタ 08H: CHGR_STATUS）が 1 を設定し、充電サイクルが完了したことを示します。

最初のバックアップ バッテリ電圧が 1.34V × セル数を下回ると、TPS61381Q は連続充電フェーズになります。バックアップ バッテリは、プリセット タイマによって制御される定電流で充電されます。充電電流と連続充電フェーズの持続時間は、I2C インターフェイスでプログラムできます（レジスタ 04H ~ 05H: BUB_CC、BUB_NIMH_TIMER）。タイマが完了し、連続充電フェーズが終了すると、TPS61381-Q1 は I2C ビット CHG_DONE ビット（レジスタ 08H: CHGR_STATUS）を 1 に設定して、充電サイクルが完了したことを示します。

再充電機能がディスエーブルの場合（I2C ビット BUB_TER、レジスタ 06H: CHGR_Set3 で設定）、連続充電フェーズが終了した後で IC は充電を停止します。ユーザーは EN_CHGR ピンまたは I2C CHGR_EN ビットをトグルすることで充電を再開でき、これにより CHGR_MODE_DONE ビットがクリアされ、連続充電フェーズが再開されます。

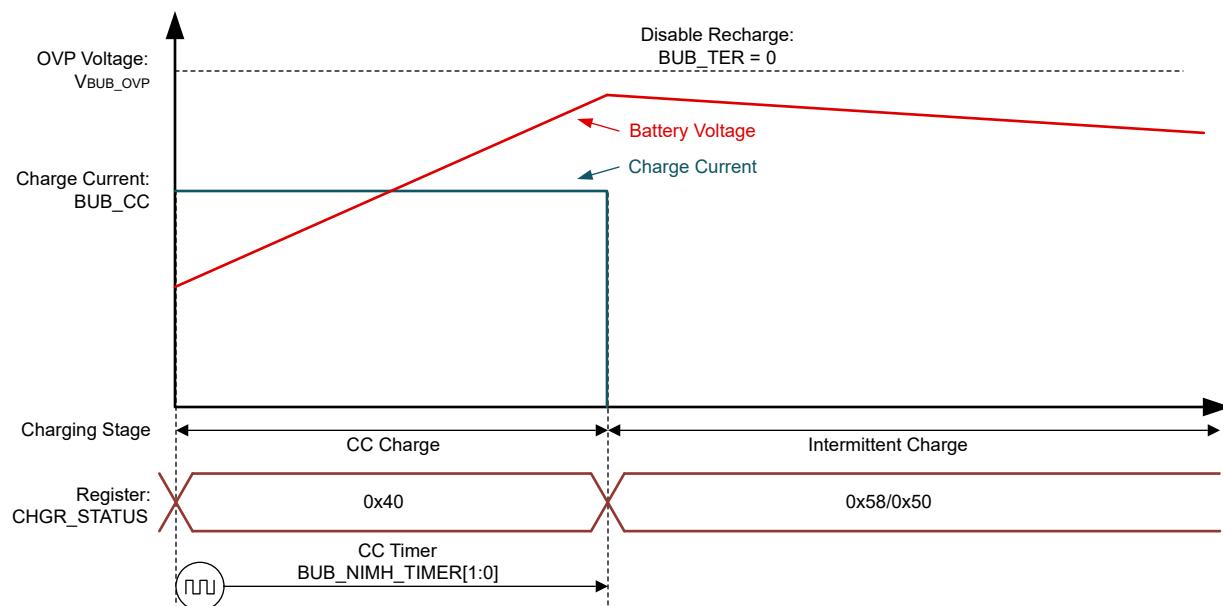


図 6-5. NiMH バッテリ充電プロファイル、再充電ディスエーブル

再充電がイネーブルの場合 (I₂C ビット BUB_TER、レジスタ 06H: CHGR_Set3 で設定)、デバイスは連続充電フェーズが終了した後、断続充電フェーズに入ります。このフェーズでは、IC はパルス充電サイクル (2 秒オン、58 秒オフ) でバッテリを断続的に充電することで、NiMH の自然自己放電を再充電します。

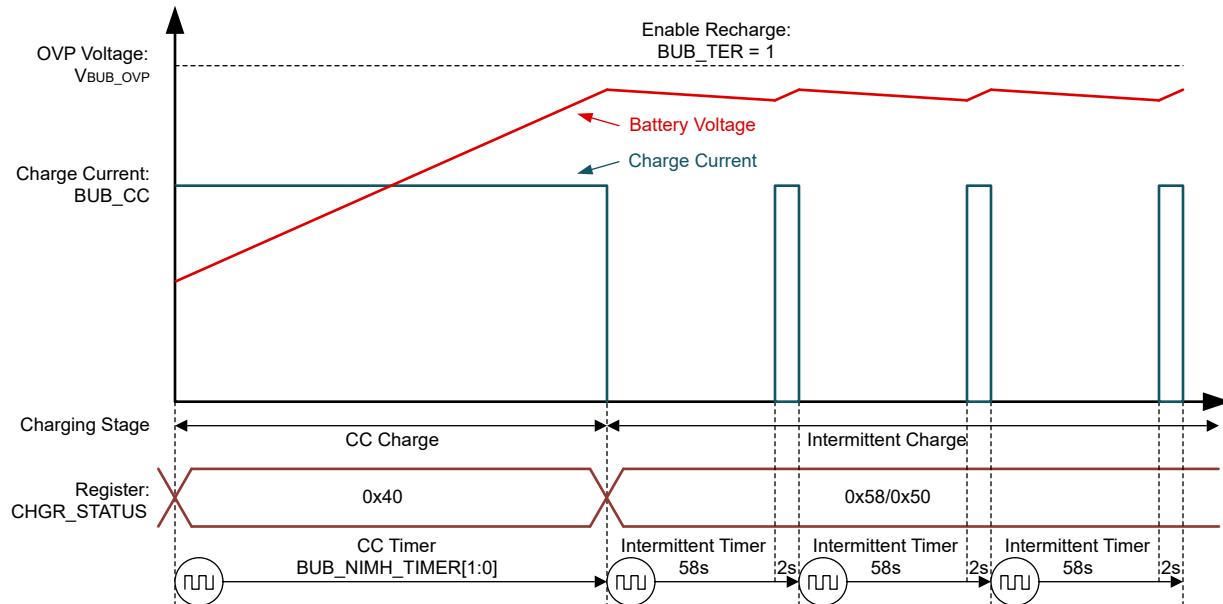


図 6-6. NiMH バッテリ充電プロファイル、再充電イネーブル

TPS61381-Q1 は、すべての充電フェーズ中にバッテリ電圧を監視します。バッテリ電圧が $1.70V \times \text{セル数}$ を上回っている場合、デバイスは充電を停止し、I₂C ビット BUB_OVP (レジスタ 0CH::FAULT_CONDITION) を 1 に設定して、過電圧保護を示します。

6.4.4 リチウムバッテリ充電プロファイル

リチウム充電モードでは、TPS61381-Q1 は、トリクル充電、プリチャージ、CC 充電、CV 充電の 4 つのフェーズで構成される電圧制御充電プロファイルを使用して、バッテリを充電します。

バックアップバッテリ電圧が V_{BUB_SHORT} スレッショルドを下回ると、本デバイスはトリクル充電フェーズに入ります。このフェーズでは、このデバイスは 12.5mA でバッテリを充電し、リチウムバッテリの安全性を確保します。

バッテリ電圧が V_{BUB_SHORT} スレッショルドまで充電されているが、 V_{BUB_LOWV} スレッショルドを下回っている場合、デバイスはプリチャージフェーズに移行します。このフェーズでは、デバイスは I2C BUB_CC ビット (レジスタ 05H: CHGR_SET2) で設定されている CC 電流の 20% でバッテリを充電します。この電圧範囲内のリチウムバッテリーは正常と見なされますが、バッテリが低下しているため、バッテリ寿命を保護するために、充電電流は CC 電流の 20% に制限されます。

30 分以内にバッテリ電圧が V_{BUB_LOWV} スレッショルドに達しない場合、バッテリーが損傷しており、内部短絡が発生していると考えられます。IC は充電を終了し、I2C ビット BUB_SHORT (レジスタ 0CH: FAULT_CONDITION) は 1 に設定されて、バッテリ短絡状態を示します。

バッテリ電圧が V_{BUB_LOWV} スレッショルドに達すると、デバイスは CC 充電フェーズに入ります。このフェーズでは、デバイスは CC 電流 (I2C レジスタ 05H: CHGR_SET2, BUB_CC ビットで設定) でバッテリを充電します。

バッテリをターゲット電圧 (I2C ビット BUB_CV および BUB_CELL で設定) まで充電すると、TPS61381-Q1 は CV 充電フェーズに移行します。本デバイスは、充電電流が終了スレッショルド I_{TERM} (レジスタ 06H: CHGR_Set3, CHG_TEM_CURRENT ビットで設定) を下回るまで、充電電流を減らしてバッテリ電圧を調整し、その後デバイスは充電を終了します。

再充電がディスエーブルに設定されている場合 (I2C ビット BUB_TER により設定)、EN_CHGR ピンまたは CHGR_EN ビットがトグルされない限り、終了後のデバイスは再充電されません。

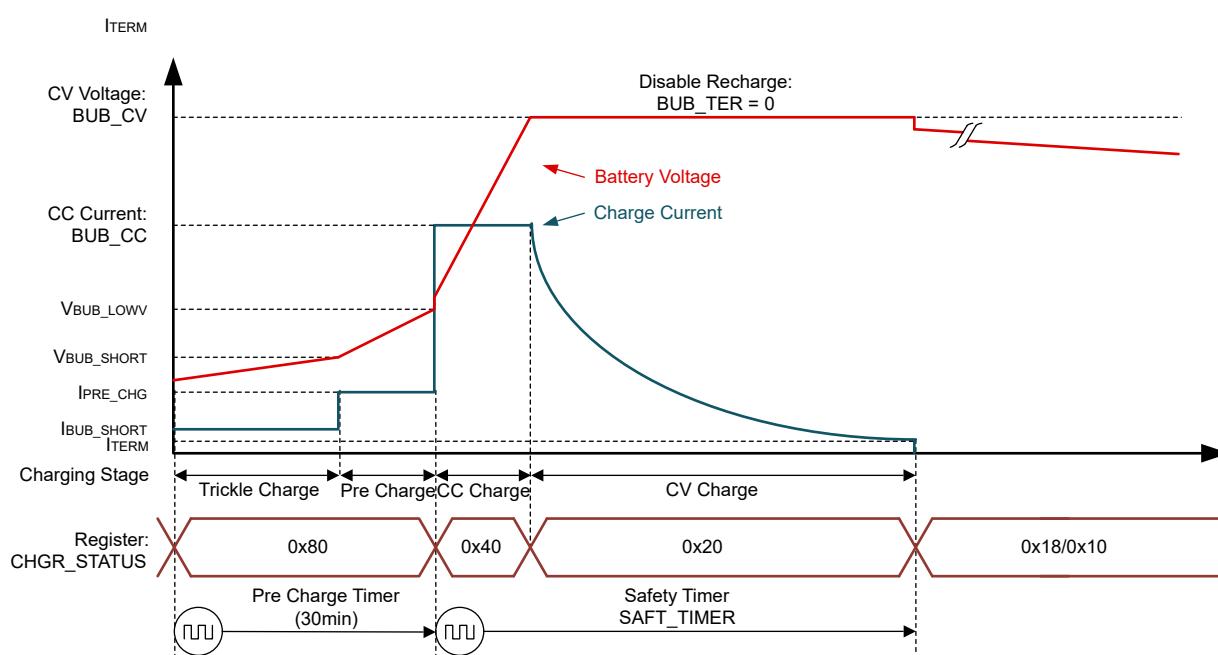


図 6-7. リチウムベースのバッテリ充電プロファイル、再充電ディスエーブル

再充電がイネーブルに構成されている場合、本デバイスは充電を一時的に停止し、BUB の電圧が V_{RECHG} スレッショルドを下回ると、一時的に再充電されます。

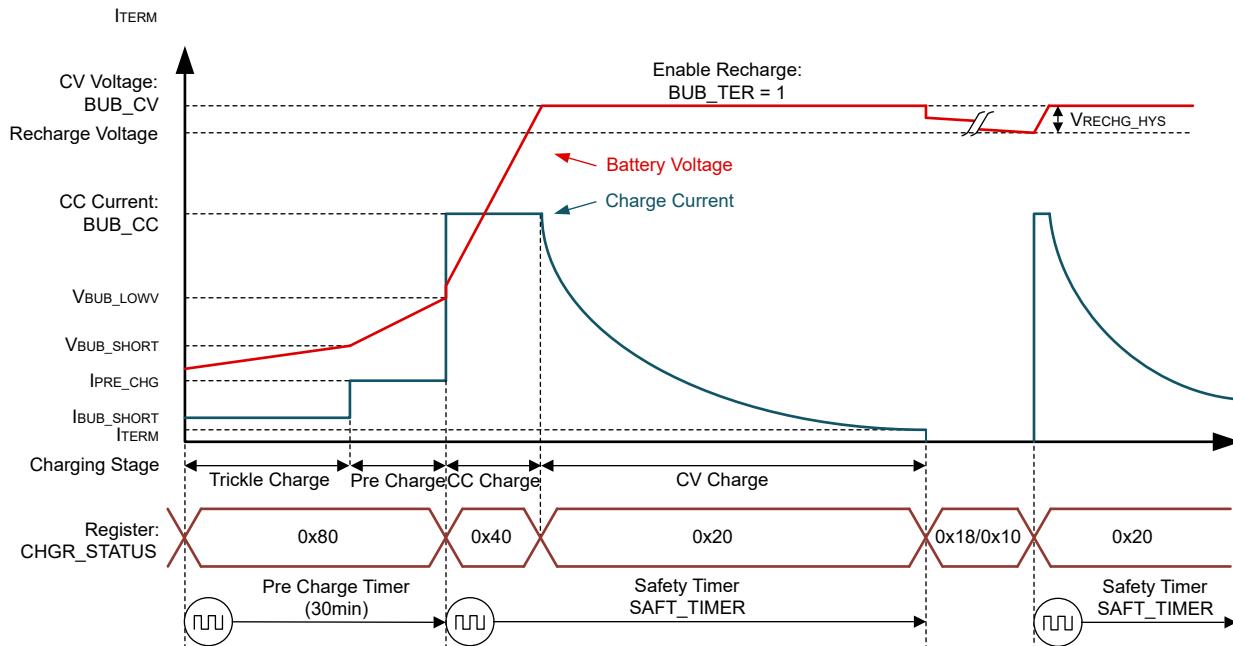


図 6-8. リチウムベースのバッテリ充電プロファイル、再充電イネーブル

6.4.5 スーパー キャパシタの充電プロファイル

スーパー キャパシタ充電モードでは、TPS61381-Q1 は CC 充電、CV 充電の 2 つのフェーズで構成される電圧制御の充電プロファイルを使用してバッテリを充電します。

バックアップスーパー キャパシタ電圧がターゲット電圧 (I2C ビットの BUB_CV および BUB_CELL で設定) を下回ると、デバイスは CC 充電フェーズに入ります。このフェーズでは、デバイスは BUB_CC ビットで構成される CC 電流によってスーパー キャパシタを充電します。

スーパー キャパシタがターゲット電圧まで充電された後、TPS61381-Q1 は CV 充電フェーズに入ります。電流が事前設定されたスレッショルドを下回るまで、デバイスは充電電流を減少させてスーパー コンデンサ電圧を調整します。その後、デバイスは充電を終了します。

再充電がディスエーブルに設定されている場合 (I2C ビット BUB_TER により設定)、EN_CHGR ピンまたは CHGR_EN ビットがトグルされない限り、終了後のデバイスは再充電されません。

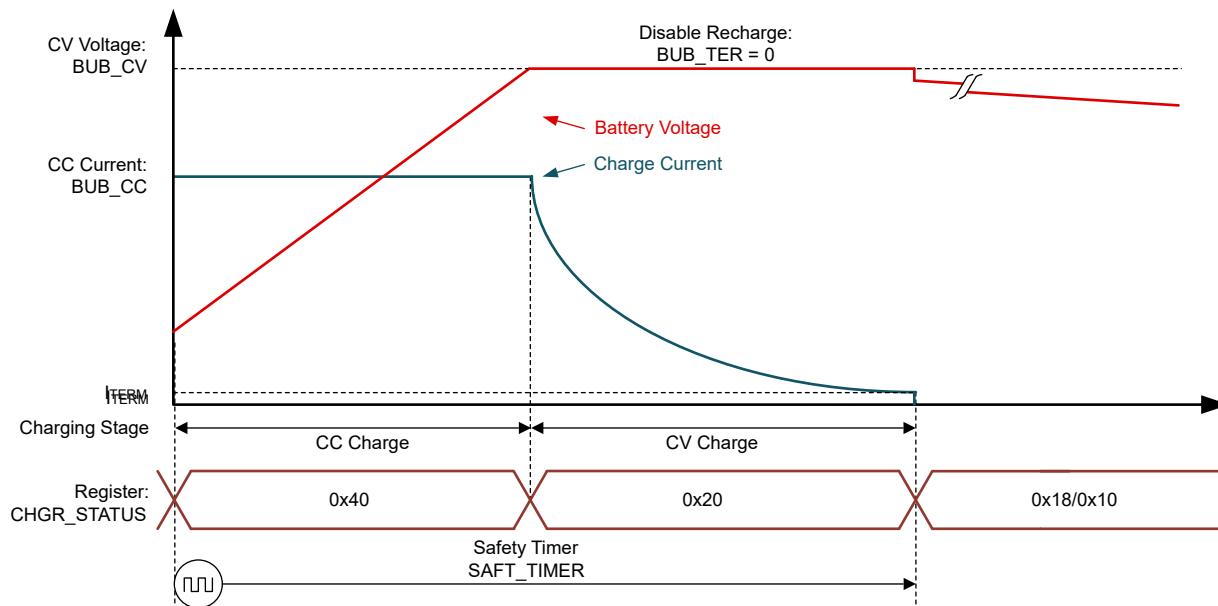


図 6-9. スーパー キャパシタの充電プロファイル、再充電ディスエーブル

再充電がイネーブルに構成されている場合、本デバイスは充電を一時的に停止し、BUB の電圧が V_{RECHG} スレッショルドを下回ると、一時的に再充電されます。

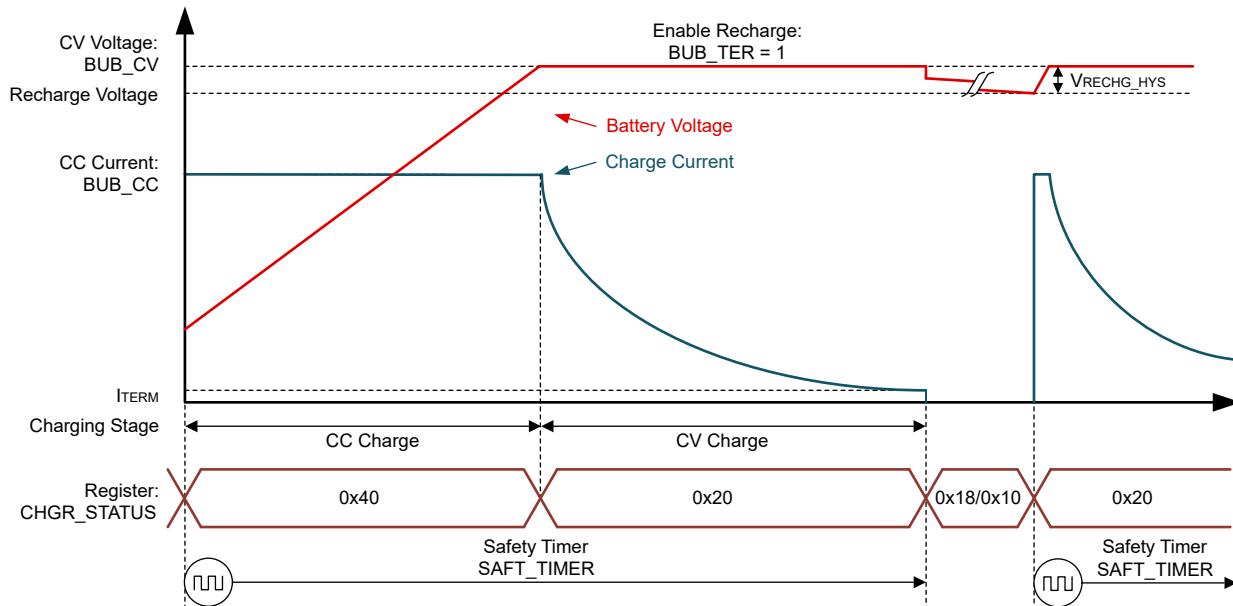


図 6-10. スーパー キャパシタの充電プロファイル、再充電イネーブル

6.4.6 バッテリ低温、高温条件(TS ピン)

TPS61381-Q1 は TS ピンの電圧を検出することで、バッテリの低温および高温監視機能をサポートしています。バッテリ内の負の温度係数 (NTC) サーミスタは、(図 6-11 に示す) 抵抗ネットワークに接続する必要があります。TS ピンは抵抗ネットワークに $38\mu\text{A}$ の電流を供給し、チャージャおよび SOH モード時に TS ピンに電圧を生成します。バッテリ充電は、TS ピンの電圧が V_{COLD} と V_{HOT} のスレッショルド ($188\text{mA} \sim 1.04\text{V}$) の間にとどまっている場合のみ許可されます。バッテリ温度が通常範囲を超え、TS ピンの電圧がスレッショルドを超えた場合、デバイスは充電を停止して TS_FAULT ビット (レジスタ 0CH: FAULT_CONDITION) を 1 に設定します。バッテリ温度が通常範囲に戻り、TS ピンの電圧がスレッショルド間に戻ると、充電動作が自動的に再開されます。

温度ウインドウは、抵抗ネットワークの抵抗によって変更できます。

$$R_p = \frac{-1.23(R_{HT} - R_{LT}) + \sqrt{0.73(R_{LT} - R_{HT})(R_{LT} - R_{HT} + 24156)}}{7.6 \times 10^{-5} \cdot (R_{LT} - R_{HT}) - 1.704} \quad (1)$$

$$R_s = \frac{1.23(R_{LT} - R_{HT}) + \sqrt{0.73(R_{LT} - R_{HT})(R_{LT} - R_{HT} + 24156)}}{1.704} - 1.22R_{LT} + 0.22R_{HT} \quad (2)$$

ここで、 R_{HT} と R_{LT} は、最低と最高の温度下での NTC 抵抗です

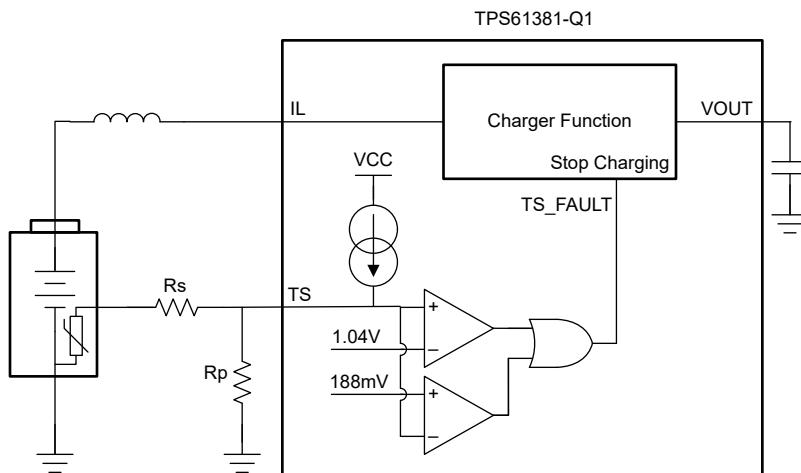


図 6-11. 修正済み温度ウインドウ用 TS 抵抗ネットワーク

103AT-2 を例として、さまざまな温度充電ウインドウに対して推奨される抵抗値を以下に示します。

表 6-5. 各種の温度充電ウインドウの推奨抵抗値

温度充電ウインドウ	R_s	R_p
0°C ~ 60°C	2.1kΩ	488kΩ
-10°C ~ 60°C	2.5kΩ	70kΩ
-10°C ~ 50°C	1.3kΩ	74kΩ

アプリケーションで温度検出が必要ない場合は、TS と GND の間に固定 $10\text{-k}\Omega$ 抵抗を接続して、温度検出と保護を無効にします。

6.4.7 チャージャの保護機能と故障状態の表示機能

TPS61381-Q1 は複数の故障保護機能を適用して、バッテリの寿命と充電動作中の安全性を確保します。チャージャの動作に関する故障状態は、I₂C レジスタ(レジスタ 0CH:FAULT_CONDITION) から監視できます。これらの故障状態が発生すると、デバイスは充電動作を一時停止し、対応する I₂C レジスタビットを High にセットして故障状態を示します。

故障項目	概要	フォルト通知	デバイスの動作
CHGR_RVS	<ul style="list-style-type: none"> チャージャ逆電流保護。 $V_{OUT} < V_{BUB} + 100mV$ のときにトリガ。 	フラグなし	
SYSTEM_OVP	<ul style="list-style-type: none"> システム過電圧保護故障。 $V_{OUT} > 23V$ のときにトリガ。 	レジスタ 0CH: FAULT_CONDITION、 SYSTEM_OVP ビットによって示されます	<ul style="list-style-type: none"> 充電を一時停止 充電タイマを一時停止します。 故障状態が解消されると、自動的に回復します
TS_FAULT	<ul style="list-style-type: none"> バッテリーが低温/高温の温度範囲外 TS ピンの電圧が 1.04V 超または 188mV 未満のときにトリガ 	レジスタ 0CH: FAULT_CONDITION、TS_FAULT ビットによって示されます。	
BUB_SHORT	<ul style="list-style-type: none"> リチウムイオン / LiFePO₄ バッテリのバッテリ短絡障害 30 分充電後に BUB の電圧が引き続き V_{BUB_LOW} 未満である場合にトリガされます リチウムイオンおよび Li-FePO₄ バッテリーにのみ使用できます 	レジスタ 0CH: FAULT_CONDITION、 BUB_SHORT ビットによって示されます	
BUB_OVP	<ul style="list-style-type: none"> バッテリ過電圧フォルト NiMH バッテリ:BUB 電圧がセルあたり 1.7V を超えるとトリガされます その他のバッテリ タイプ:BUB 電圧がターゲット電圧より 4% 高いときにトリガされます 	レジスタ 0CH: FAULT_CONDITION、BUB_OVP ビットによって示されます	<ul style="list-style-type: none"> 充電を停止します。 自動的には回復しません EN_CHGR ピンまたは CHGR_EN ビットをトグルして故障状態をリセットします
TIMER_FAULT	<ul style="list-style-type: none"> リチウムイオンと Li-FePO₄ 向けのチャージャ安全タイマの障害 充電時間が安全タイマ範囲外になったときにトリガされます 	レジスタ 0CH: FAULT_CONDITION、 TIMER_FAULT ビットによって示されます	
THR_M_SD	<ul style="list-style-type: none"> サーマル シャットダウン 接合部温度 $> 175^{\circ}\text{C}$ のときにトリガされます 	レジスタ 0CH: FAULT_CONDITION、THR_M_SD ビットによって示されます	<ul style="list-style-type: none"> 充電を一時停止 充電タイマをリセット 故障状態が解消されると、自動的に回復します

6.5 昇圧機能の説明

TPS61381-Q1 は、負荷接続解除機能を搭載した同期整流昇圧コンバータを内蔵しています。この昇圧機能は、0.5V ~ 13V の入力電圧と、最大 12V、5 ~ 15A のプログラム可能な平均入力電流制限をサポートします。この昇圧機能は 400kHz の固定スイッチング周波数で動作し、オプションのスペクトラム拡散機能を使用できるため、車載用アプリケーション向けに EMI 性能を達成できます。

6.5.1 イネーブルおよびスタートアップ

TPS61381-Q1 は、EN_BST ピンを High、I2C_BST_EN ビットを両方 1 に設定すると昇圧機能をイネーブルします。昇圧機能をイネーブルした後、TPS61381-Q1 は VOUT 電圧の監視を続け、VOUT がウェークアップ電圧スレッショルドを下回ると昇圧モードに移行します。

昇圧モードに移行すると、TPS61381-Q1 は BUB ピンの電圧をチェックして、低電圧誤動作防止 (UVLO) 機能を実現します。Vout > 2.8V の場合、UVLO スレッショルドは 1V です。Vout < 2.8V の場合、UVLO スレッショルドは 2.8V です。BUB 電圧が UVLO スレッショルドを上回る場合のみ、IC は昇圧を開始します。

TPS61381-Q1 は、システムの電源切断が検出されたときに昇圧回路を迅速に起動できるように、30μs のスタートアップ時間を適用します。そのため、昇圧スタートアップ電流は、入力電流制限 (デフォルト 15A) までの値にすることができます。起動電流がより小さく、遅い起動が必要な場合は、昇圧を有効にする前に I2C の電流制限を 5A に設定してください。

6.5.1.1 昇圧モードへの自動遷移

バックアップ電源アプリケーションの場合、TPS61381-Q1 は VOUT ピン（システム電源レールに接続）を使用してシステム電圧を検出し、システム電源の接続解除が検出されると自動的に昇圧モードに移行します。自動昇圧モードとスタンバイモードを例に取ると、デバイスは Vout が通常の場合はスタンバイモードで動作します。電源障害が発生し、Vout が $\min\{V_{BST_WAKEUP} (I2C ビット BST_WAKE により設定), V_{BST_STANDBY} (BST_VOUT \times 106\%) \}$ を下回ると、デバイスは出力電圧を維持するために昇圧モードに移行します。

12V メイン バッテリが回復し、Vout が $V_{BST_STANDBY}$ を上回ると、デバイスはスタンバイモードに移行します。

V_{BST_WAKEUP} は、デフォルトで $BST_VOUT \times 103\%$ ($BST_WAKE = 111b$) に設定されており、昇圧モードへの遷移時の電圧降下を小さくします。しかし、TPS61381-Q1 では、 V_{BST_WAKEUP} を昇圧出力電圧よりも低く構成することで、コールド クランク条件のような一時的な電圧降下で昇圧モードに移行するのを避けることもできます。ユーザーは、より高い V_{BST_WAKEUP} による電圧降下を選択するか、低い V_{BST_WAKEUP} を選択してコールド クランク条件での昇圧モードへの移行を避け、バックアップ バッテリ動作時間を延長するか、決定できます。

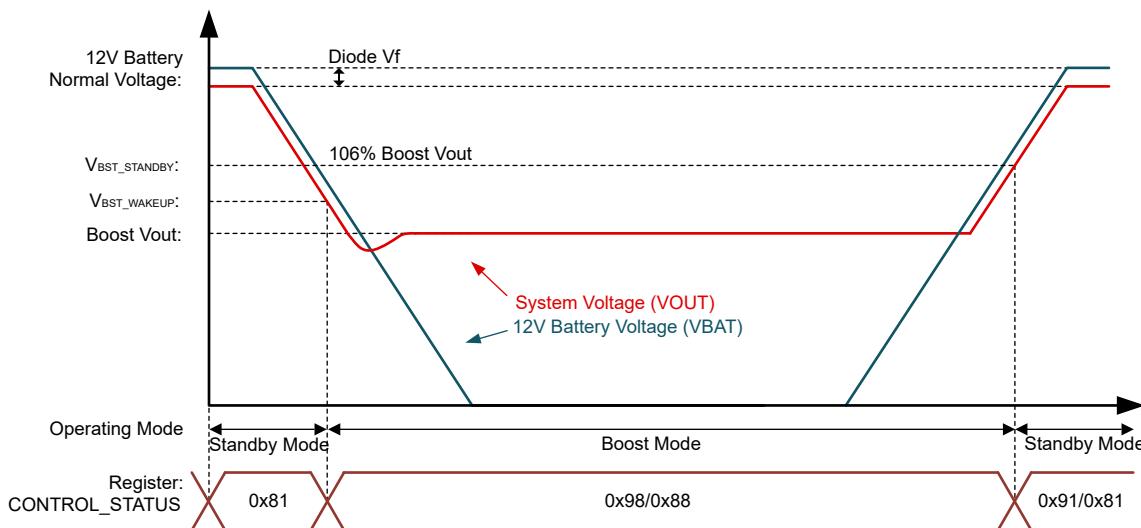


図 6-12. Case1 : $V_{BST_WAKEUP} > BST_VOUT$

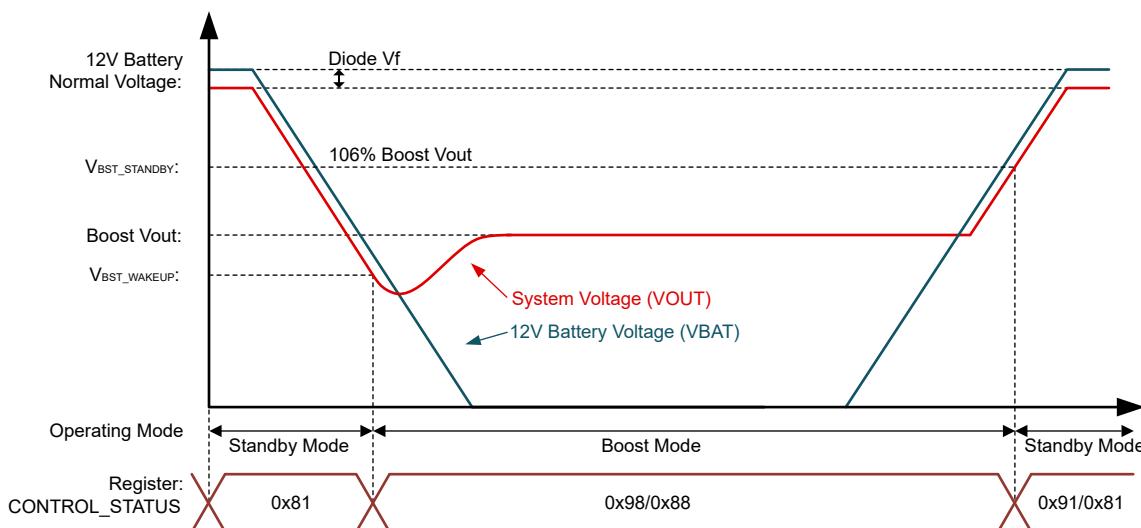


図 6-13. Case2 : $V_{BST_WAKEUP} < BST_VOUT$

6.5.1.2 昇圧モードへの手動遷移

TPS61381Q は外部 EN ピンの制御による昇圧モードへの手動遷移もサポートしています。EN ピンによる手動遷移により、12V バッテリ電圧が通常のときに IC をシャットダウンでき、静止電流を節約できます。ただし、EN ピンを制御するには外部電圧検出回路と MCU が必要です。

デバイスは、内部回路をシャットダウン モードから初期化するには $50\mu s$ (t_{EN_delay1}) の遅延時間を必要とします。初期化後、デバイスはスタンバイモードから昇圧モードまでに $20\mu s$ (t_{EN_delay2}) の遅延時間を必要とします。

バックアップ電源アプリケーションの場合、TI はデバイスを有効にするために 2 つのスレッショルドを設定することを推奨します。 $V_{Pre-WAKEUP}$ スレッショルドを使用して EN_CHGR ピンを制御し、事前にデバイスを初期化します。 V_{BST_EN} スレッショルドを使用して、EN_BST ピンを制御します。この EN シーケンスにより、昇圧モードに移行する遅延時間を短縮できます (t_{EN_delay2} のみ)。

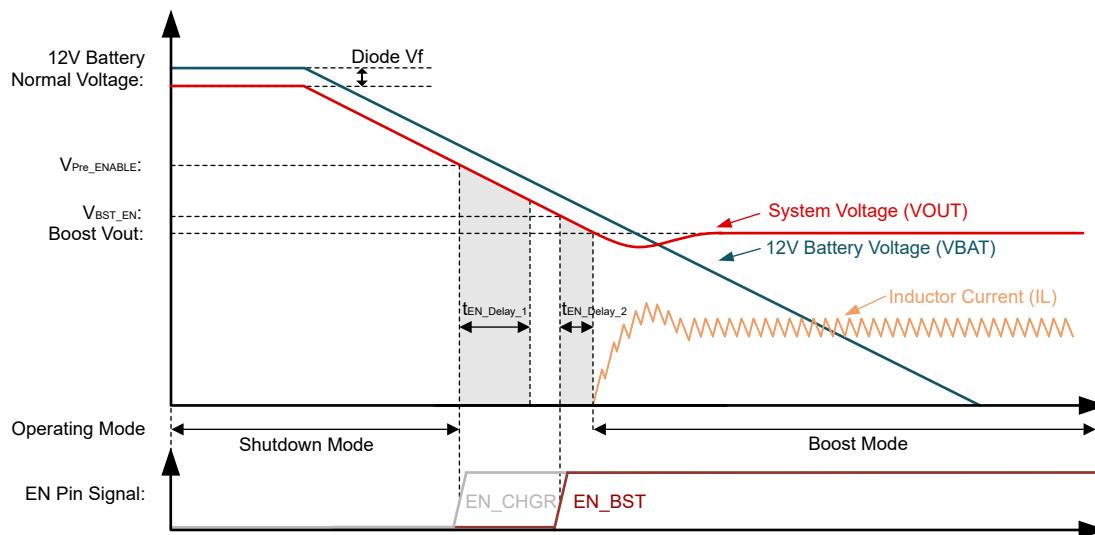


図 6-14. 昇圧モードへの手動遷移

6.5.2 ダウンモード

昇圧モードでは、BUB 電圧が出力電圧よりも高い場合、TPS61381-Q1 はダウンモードに移行します。ダウンモード中は、TPS61381-Q1 のハイサイドおよびローサイド FET は昇圧動作と同じように動作しますが、絶縁型 FET Q₃ はハイサイドがオン相の間は飽和領域に調整されます。これによって、V_{BUB} > V_{OUT} の場合でも、本デバイスは出力電圧を目標値に調整できます。

Q₃ が飽和領域で動作している場合と、ダウンモードでは通常の昇圧動作に比べて多くの損失と熱が発生します。したがって、過熱を避けるため、ダウンモードでは電流制限スレッショルドが低減されます。BUB-VOUT が 8V を上回る場合、ピークインダクタ電流は 2.33A に制限されます。BUB-VOUT が 4 ~ 8V の間にある場合、ピーク電流制限は 2.95A です。BUB-VOUT が 0 ~ 4V の間にある場合、ピーク電流制限は 4.41A です。また、損失が大きく効率が低いため、このモードはスタートアップと出力短絡保護のみに使用できます。通常動作中は、V_{BUB} > V_{OUT} の状態を避けてください。

6.5.3 グランドへの出力短絡保護

TPS61381-Q1 にはオプションの出力短絡保護機能が搭載されており、出力短絡状態時の IC を損傷から保護します。短絡保護はデフォルトでディスエーブルになっており、I₂C SCP_EN ビットでイネーブルにできます。出力短絡が発生し、出力電圧が BUB 電圧よりも低くなると、デバイスは短絡保護動作に移行し、インダクタ電流の制御にダウンモードが適用されます。

システムの安全性を確保するため、TI では短絡保護機能をイネーブルすることを推奨します。

SCP_EN ビットがイネーブルされ、短絡保護がトリガされた後、TPS61381-Q1 はピーク電流制限を適用して IC を過熱から保護します。BUB-VOUT が 8V を上回る場合、ピークインダクタ電流は 2.33A に制限されます。BUB-VOUT が 4 ~ 8V の間にある場合、ピーク電流制限は 2.95A です。BUB-VOUT が 0 ~ 4V の間にある場合、ピーク電流制限は 4.41A です。

TPS61381-Q1 は短絡保護にヒューズ制御を適用して、ダウンモードでの過熱を防止します。デバイスは 2ms にわたってスイッチングを継続し、65ms の間停止します。このサイクルを繰り返して、平均電流と消費電力を低減します。

6.5.4 昇圧制御ループ

TPS61381-Q1 は、固定周波数ピーク電流制御方式を適用し、内部発振器は 400kHz のスイッチング周波数をサポートしています。

TPS61381-Q1 は、中負荷から高負荷の固定周波数パルス幅変調 (PWM) で動作します。各サイクルの開始時に、ハイサイド MOSFET がオンになります。インダクタ電流は、内部のエラー アンプ (V_{EA}) の出力によって決定されるピーク電流まで上昇します。スイッチングピーク電流によって EA の出力がトリガされると、ローサイド N-MOSFET がオフになり、短いデッドタイム後にハイサイド N-MOSFET がオンになります。ハイサイド N-MOSFET スイッチは、内部発振器で決定される次のサイクルまでオフになりません。短いデッドタイムが経過すると、ローサイドスイッチが再度オンになり、スイッチングサイクルが繰り返されます。

6.5.5 電流制限動作

TPS61381-Q1 にはピーク電流と平均インダクタ電流の両方の制限機能が実装されており、デバイスを過負荷から保護し、バックアップバッテリを過放電から保護します。平均電流制限は、I₂C の BST_ILIM ビットでプログラムできます。

平均電流制限に加えて、ピーク電流制限保護が適用され、過電流条件からデバイスを保護します。昇圧動作では、ピーク電流制限スレッショルドは、平均電流制限によって決定されます。平均電流制限が 5A または 10A に設定されている場合、ピーク電流は 15A に制限されます。それ以外の場合、ピーク電流は 30A に制限されます。ピーク電流制限は、I₂C BST_ILIM_EN ビットを使用してイネーブルまたはディスエーブルできます。ダウンモード動作では、IC の過熱を防ぐため、V_{OUT} および BUB 電圧に応じてピーク電流制限が低減されます。

6.5.6 軽負荷時の機能モード

軽負荷時には、TPS61381-Q1 は自動 PFM モードまたは強制 PWM (FPWM) モードで動作して、さまざまなアプリケーション要件を満たすことができます。自動 PFM モードは、軽負荷時にスイッチング周波数を低下させます。この手法により、スイッチング損失を低減し、軽負荷の状況での効率を向上させることができます。FPWM モードは、軽負荷時に、コンバータを固定周波数でスイッチングし続けるように強制します。FPWM により EMI 性能が向上し、出力リップルが低減しますが、PFM モードと比べて軽負荷効率を犠牲にします。

TPS61381-Q1 は、デフォルトで自動 PFM モードに構成されています。FPWM モードに切り替えるには、I_CBST_PFM ビット (レジスタ 01H、BOOST_SET1) を 1 として書き込みます。

バックアップ電源アプリケーションには注意が必要です。V_{OUT} が昇圧出力ターゲット値よりも高いとき、FPWM によりバックアップバッテリへの逆電流が許可されます。通常、BUB への逆電流はバックアップバッテリにあっては望ましくありません。そのため、TI では、昇圧モードへの移行時には PFM モードをお勧めします。

6.5.6.1 自動 PFM モード

TPS61381-Q1 は自動 PFM を適用でき、軽負荷時の効率を向上させます。内部レジスタで PFM 機能を有効化すると、自動 PFM モードが適用されます。TPS61381-Q1 が軽負荷時に動作する場合、内部エラー アンプの出力が減少してインダクタのピーク電流が下がり、負荷に供給される電力が減少します。インダクタ電流が I_{CLAMP_LOW} (ピーク電流は約 4A) まで減少すると、エラー アンプの出力電圧は内部回路によってクランプされ、それ以上は減少しません。負荷電流がさらに減少すると、インダクタ電流はクランプされ、V_{OUT} は増加します。出力電圧が PFM の基準電圧 (101.5% V_{out_target}) に達すると、デバイスはスイッチングを一時停止します。負荷は出力コンデンサから供給され、出力電圧は低下します。出力電圧が V_{out_target} の 100.5% を下回ると、デバイスは再度スイッチングを開始して出力電圧が上昇します。

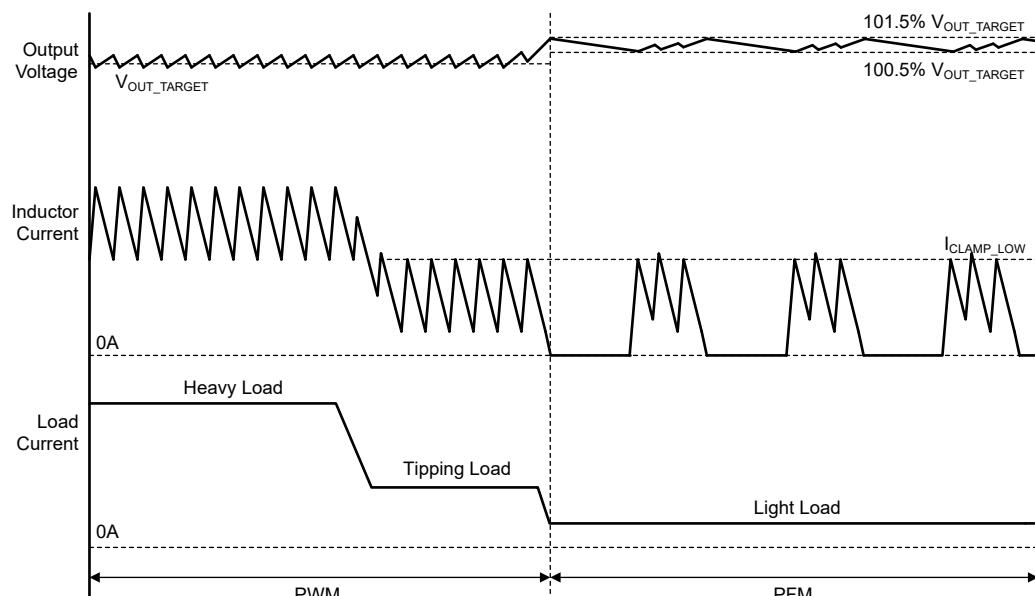


図 6-15. PWM と PFM の動作

6.5.6.2 強制 PWM モード

TPS61381-Q1 は、強制 PWM (FPWM) 動作を適用して出力リップルを低減し、EMI 性能を改善することもできます。FPWM モードでは、TPS61381-Q1 は軽負荷状態でスイッチング周波数を一定に維持します。負荷電流が減少すると、内部エラー アンプの出力も減少し、インダクタ電流が減少して入力から出力への電力供給が減少します。出力電流がさらに減少すると、オフ時間中にインダクタを流れる電流がゼロまで減少します。MOSFET を流れる電流がゼロであっても、ハイサイド MOSFET はオフになりません。したがって、インダクタ電流はゼロになった後、方向転換します。電力は出力側から入力側に流れます。このモードでは効率が低くなります。ただし、固定スイッチング周波数により、軽負荷状態でスイッチング周波数が低いために発生するような可聴ノイズやその他の問題はありません。

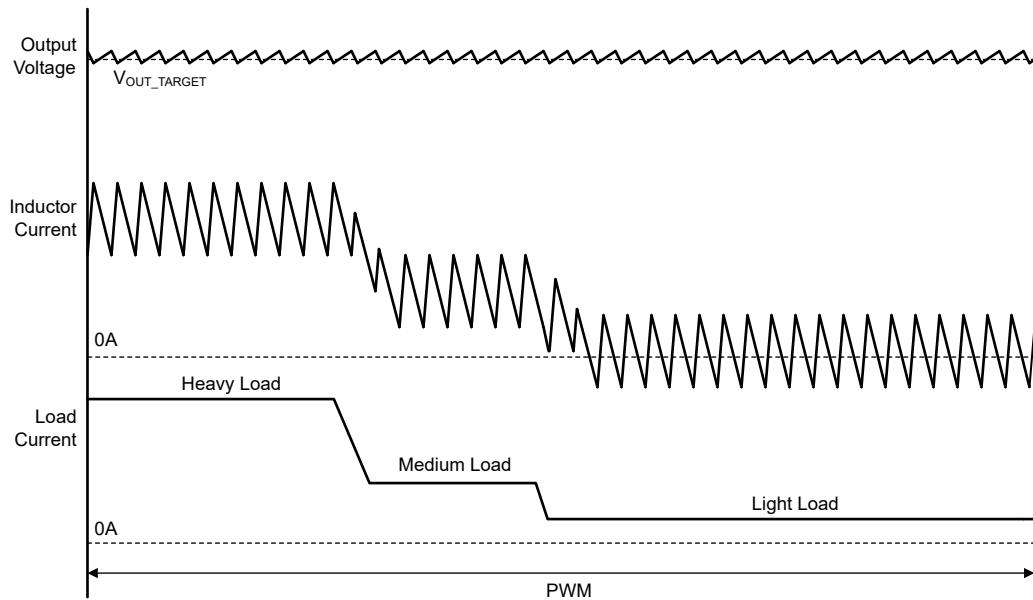


図 6-16. PWM と PFM の動作

6.5.7 デューティ サイクルの制約

ローサイド MOS オフ時間が約 100ns の場合、TPS61381-Q1 は最大デューティ サイクルの制限をトリガします。 V_{BUB} が低すぎ、最大デューティ サイクルが満たされる場合、デバイスはデューティをクランプし、出力電圧は調整できません。したがって、利用可能な VIN 範囲は次の式によって制限されます。

$$V_{BUB} < (1 - D_{min})V_{OUT} \quad (3)$$

$$V_{BUB} > t_{OFFmin}V_{OUT}f_{sw} \quad (4)$$

6.5.8 BUB 電圧ループ

TPS61381-Q1 は、BUB 電圧ループを適用して、バッテリ低下時、低温時、寿命終了時などのバッテリのように、高内部インピーダンスのバックアップ・バッテリを保護します。この機能により、バッテリの内部抵抗が高く、出力に十分な電力を出力できないときに、バッテリは最大電力を出力し、電圧を昇圧 UVLO スレッショルド超に維持することができます。この機能は I2C BST_VINLOOP_EN ビットによって有効化され、入力ターゲット電圧は BST_VINLOOP ビットによってプログラムされます。

BUB 電圧が入力ターゲット電圧よりも高い場合、BUB 電圧ループはアクティブになりません。BUB 電圧が入力ターゲット電圧よりも低い場合、BUB 電圧ループが制御ループを引き継ぎ、入力電圧を維持するためにインダクタ電流を減少させようとしています。そのため、 V_{OUT} が V_{OUT_TARGET} を下回るようになると、TPS61381-Q1 はバッテリが出力インピーダンスを内部インピーダンスに一致させ、最大電力出力できる入力電圧を制御します。

6.5.9 スペクトラム拡散

TPS61381-Q1 は、昇圧機能でオプションのスイッチング周波数ディザリングを実装しており、これにより EMI 性能が向上しています。このデバイスは三角波ジッタを使用して、スイッチング周波数を $\pm 7\%$ 拡散します。スペクトラム拡散の変調周波数は、オプションで I₂C BST_SS ビットでプログラムできます。

表 6-6. スペクトラム拡散とオプションの変調周波数

BST_SS ビット	スペクトラム拡散	変調周波数
00	スペクトラム拡散なし	スペクトラム拡散なし
01	$\pm 7\%$ のスペクトラム拡散	6.5 kHz
10	$\pm 7\%$ のスペクトラム拡散	3.2 kHz
11	$\pm 7\%$ のスペクトラム拡散	1.6 kHz

6.6 バッテリの健全性状態 (SOH) 検出機能の説明

バッテリの健全性状態 (SOH) 検出機能により、TPS61381-Q1 はバックアップ バッテリ (BUB) の内部抵抗を検出できます。EN_CHGR ピンが High かつ CHGR_SOH_EN = 10b のとき、SOH 機能はイネーブルになります。イネーブル後、VOUT がウェークアップ電圧を超えると、デバイスは SOH モードに移行します。

SOH モードでは、I₂C SOH_I ビットによってプログラムされた定電流によって、バックアップ バッテリが放電されます。テスト中、TPS61381-Q1 AVI ピンは、I₂C によって選択された比率でバックアップ バッテリの電圧、放電電流、およびバッテリ温度を出力するように構成できます。AVI ピンを MCU ADC に接続すると、内部抵抗を取得して計算できます。

SOH モードでは、ISO FET Q3 がオンになります。そのため、ハイサイド ボディダイオードの突入電流を防止するため、SOH 動作中は出力電圧を BUB 電圧よりも高くすることを推奨します。

6.6.1 SOH モード動作

SOH モードの間、TPS61381-Q1 は絶縁 MOSFET Q3 を完全にオンにし、ローサイド MOSFET Q2 のゲート電圧を LO ピンでレギュレートします。このように、ローサイド MOSFET は飽和領域で動作し、定電流によりバックアップ・バッテリを放電します。最高の精度を実現するには、500mA 放電電流を推奨します。バッテリの開放電圧、放電電流による電圧、放電電流によって電圧を検出することで、バッテリの内部抵抗 R_{bat} は次の式で与えられます。

$$R_{bat} = \frac{V_{open} - V_{dischg}}{I_{dischg}} \quad (5)$$

ここで

- V_{open} は、放電電流なしのバッテリ電圧
- V_{dischg} は、放電電流ありのバッテリ電圧
- I_{dischg} は放電電流です

バッテリーメーカーからの推奨に従って、500mA I_{dischg} を使用して 500ms の間バッテリーを放電し、次に V_{dischg} を読み取ることをお勧めします

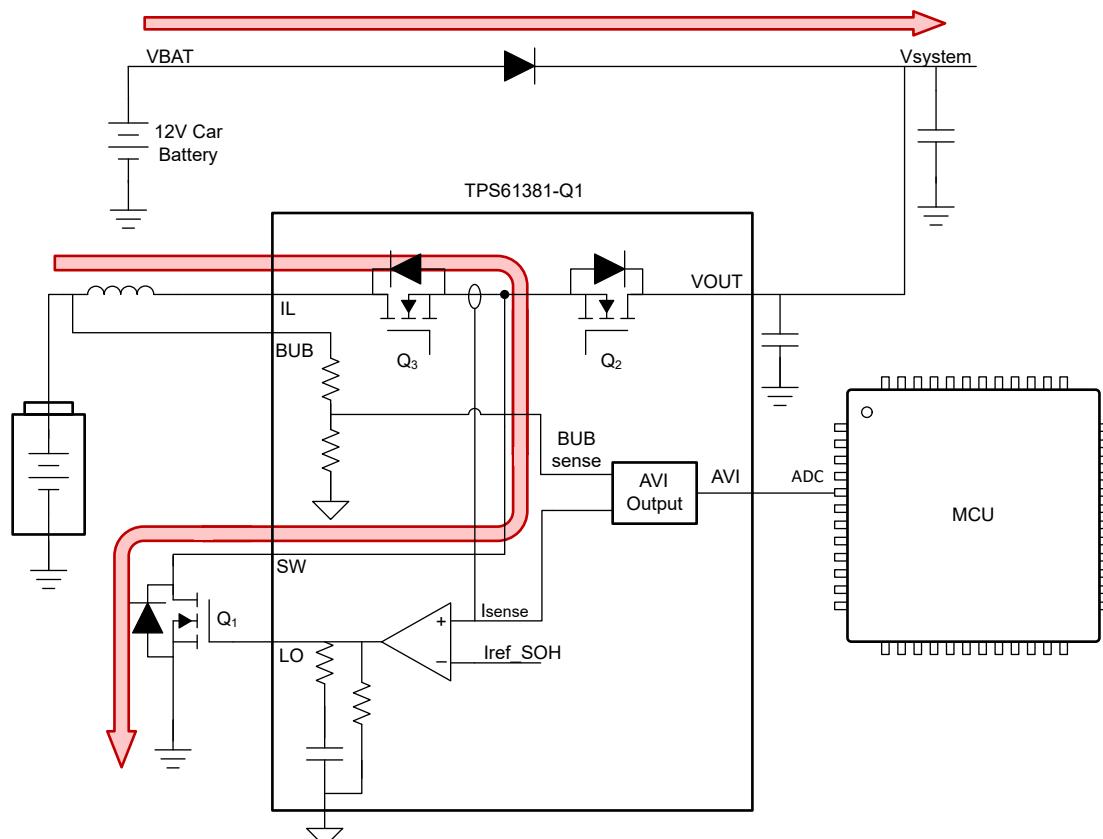


図 6-17. SOH の代表的な動作

6.6.2 AVI ピンでの複数信号出力

AVI ピンは、バッテリ電圧、バッテリ放電電流、バッテリ温度の 3 つのオプション信号を出力できます。出力項目は、I₂C の SOH_AVI_EN ビットで選択します。そのため、MCU は 1 つの ADC チャネルを使用してすべての信号を読み取り、ADC リソースの削減に役立ちます。

MCU ADC ピンを保護するため、AVI ピンの電圧は 3.3V 未満に制限されます。測定項目と AVI 出力の比は、I₂C AVI_I_RATIO または AVI_V_RATIO ビットで選択できます。最高の精度を達成するために、500mA 放電電流で AVI_I_RATIO = 2 を推奨します

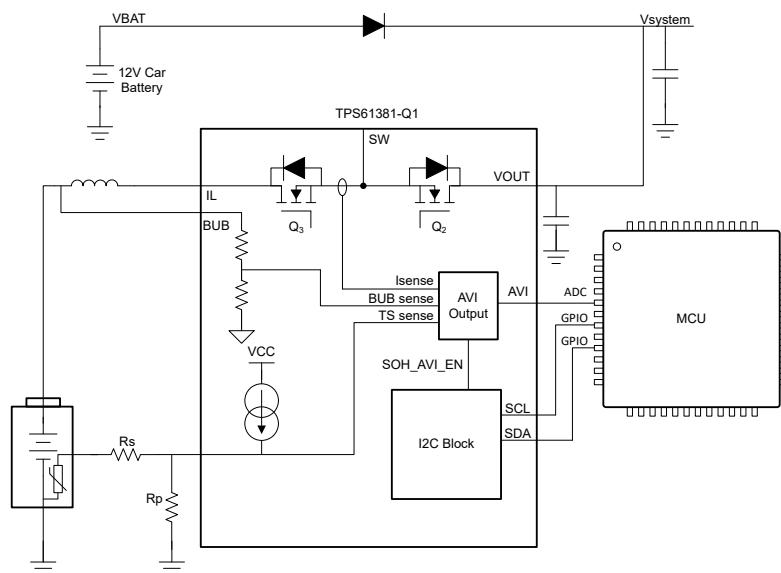


図 6-18. AVI ピン接続

6.6.3 BUB のインピーダンスを計算

システムマイコンを使用してバックアップバッテリの内部インピーダンスを計算する方法の例を以下に示します。

- SOH 放電電流を 0A に設定 (レジスタ 0x09: SOH_SET1, SOH_I ビット)
- バックアップバッテリ電圧に対する AVI ピンの比を 1 に設定します (レジスタ 0x10: SOH_SET2, SOH_V_RATIO ビット)
- 放電電流に対する AVI ピンの比を 2 に設定します (レジスタ 0x10: SOH_SET2, SOH_I_RATIO ビット)
- AVI ピンの出力をバッテリ電圧として選択します (レジスタ 0x10: SOH_SET2, SOH_AVI_EN ビット)
- SOH 機能をイネーブルにします (レジスタ 0x0B: CONTROL_STATUS, CHGR_SOH_EN ビット)
- AVI 出力電圧が安定するまで、約 1ms 待ちます。
- MCU ADC を使用して、AVI ピンのバックアップバッテリ電圧 (V_{BUB1}) を読み取ります
- SOH 放電電流を 500mA に設定 (レジスタ 0x09: SOH_SET1, SOH_I ビット)
- 500ms の間、放電します (バッテリーの特性に応じて、NiMH は通常 500ms を必要とします)。
- MCU ADC を使用して、AVI ピンのバックアップバッテリ電圧 (V_{BUB2}) を読み取ります
- AVI ピンの出力を放電電流として選択します (レジスタ 0x10: SOH_SET2, SOH_AVI_EN ビット)
- AVI 出力電圧が安定するまで、約 1ms 待ちます。
- MCU ADC を使用して AVI ピンの放電電流 (I_{BUB2}) を読み取ります

MCU は、次の式を使用してバックアップバッテリの内部インピーダンスを計算し、バッテリの健全性状態を検出できます。

$$R_{BUB} = (V_{BUB1} - V_{BUB2}) / I_{BUB} \quad (6)$$

6.7 I²C シリアルインターフェイス

TPS61381-Q1 では、コンバータのパラメータをフレキシブルにプログラムするために、I²C インターフェイスを使用します。I²C は、双方向 2 線式のシリアルインターフェイスです。必要なバスラインは、シリアルデータライン (SDA) とシリアルクロックライン (SCL) の 2 つのみです。I²C デバイスは、データ転送を実行する際のマスタまたはスレーブとみなすことができます。マスタは、バス上でデータ転送を開始し、その転送を許可するクロック信号を生成するデバイスです。その際、アドレス指定されたデバイスはすべてスレーブとみなされます。

TPS61381-Q1 はアドレス 31h を持つスレーブ デバイスとして動作します。マイコンやデジタル信号プロセッサなどのマスタ デバイスから制御入力を受信すると、内部レジスタ 00h ~ 0Eh の読み取りと書き込みが行われます。TPS61381-Q1 の I²C インターフェイスは、標準モード (最大 100kbit/s) と高速モード プラス (最大 400kbit/s) の両方をサポートしています。電流ソースまたはプルアップ抵抗経由で、SDA と SCL の両方を正の電源電圧に接続する必要があります。バスが空いていると、両方のラインが高電圧になります。

6.7.1 データの有効性

SDA ラインのデータは、クロックの High レベル期間中は安定している必要があります。データ ラインの High レベルまたは Low レベルの状態は、SCL ラインのクロック信号が Low レベルのときのみ変化します。転送されるデータ ビットごとに、1 つのクロック パルスが生成されます。

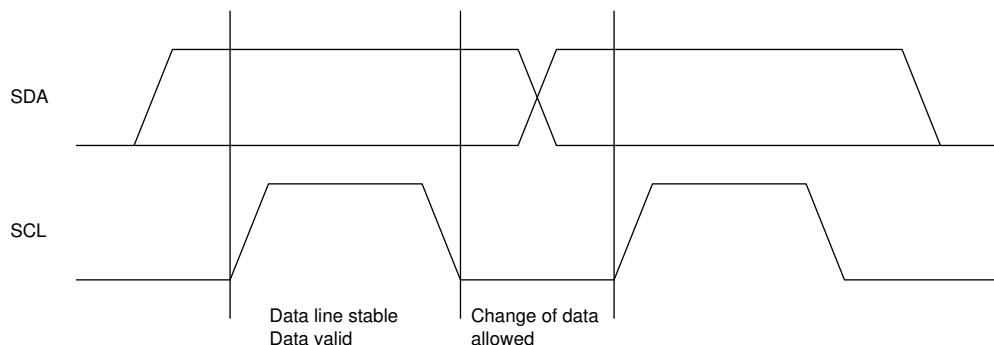


図 6-19. I²C データの有効性

6.7.2 開始条件と停止条件

すべてのトランザクションは START (S) で開始され、STOP (P) により終了できます。SCL が High レベルのときに SDA ラインが High レベルから Low レベルに遷移すると、START 条件が定義されます。SCL が High レベルのときに SDA ラインが Low レベルから High レベルに遷移すると、STOP 条件が定義されます。

START 条件と STOP 条件は、常にマスタによって生成されます。バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。

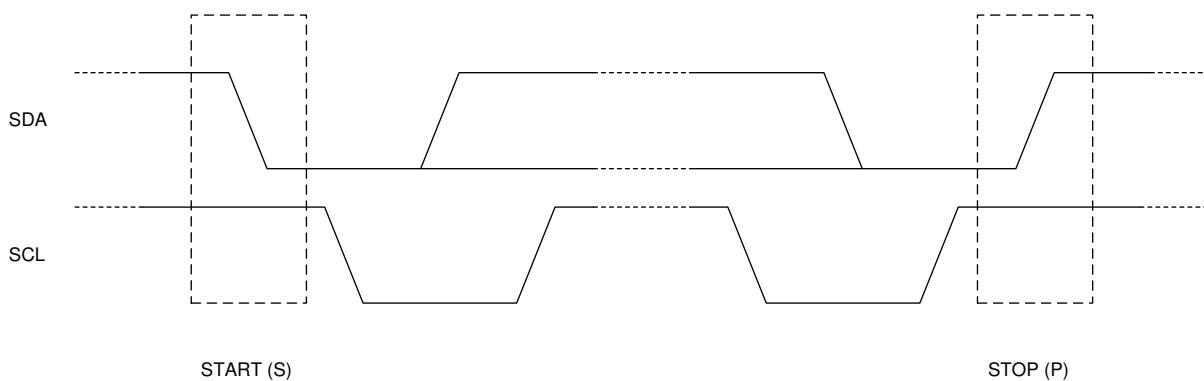


図 6-20. I²C の START 条件と STOP 条件

6.7.3 バイト フォーマット

SDA ラインの各バイトは 8 ビット長でなければなりません。転送ごとに送信されるバイト数に制限はありません。各バイトには、アクノリッジ ビットが続きます。データは、最上位ビット (MSB) を先頭にして転送されます。スレーブが他の機能を実行するまで、別の完全なデータ バイトを受信または送信できない場合、ターゲットはクロック ライン SCL を Low に保持して、マスタを強制的に待機状態 (クロック ストレッチ) に移行できます。その後、スレーブが別のデータのバイトを処理する準備が整い、クロック ライン SCL を解放すると、データ転送が続行されます。

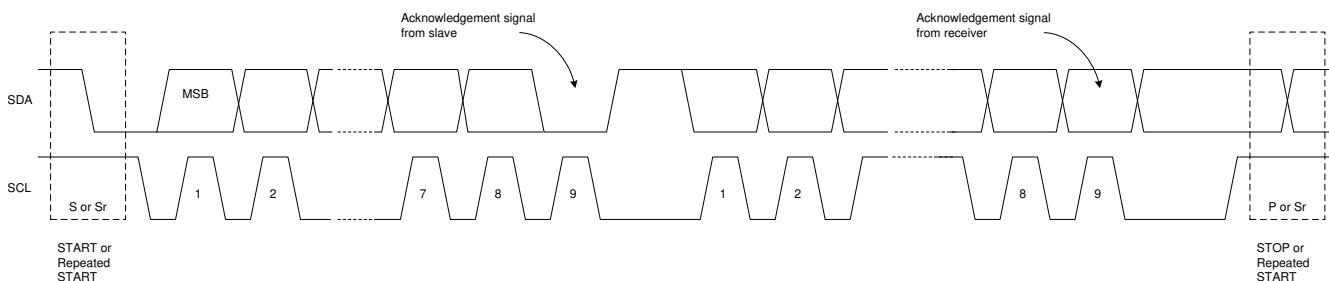


図 6-21. バイト フォーマット

6.7.4 アクノリッジ(ACK) とアクノリッジなし(NACK)

アクノリッジ (受信確認) は各バイトの後に行われます。アクノリッジ ビットによりレシーバは、バイトが正常に受信され、別のバイトが送信されることをトランシミッタに信号伝達することができます。9 番目のアクノリッジ クロック パルスを含むすべてのクロック パルスはマスタによって生成されます。

アクノリッジ クロック パルスの間にトランシミッタは SDA ラインを解放するため、レシーバは SDA ラインを Low レベルにプルし、このクロック パルスが High レベルの間は安定した Low レベルを維持できます。

アクノリッジなし信号は、9 番目のクロック パルスの間、SDA が High レベルに維持されるときです。その後マスタは転送を中止する STOP を生成するか、新しい転送を開始する START を繰り返し生成することができます。

6.7.5 スレーブアドレスとデータ方向ビット

START 後にスレーブ アドレスが送信されます。このアドレスは 7 ビット長で、8 番目のビットがデータ方向ビット (ビット R/W) として続けます。0 は転送 (WRITE) を示し、1 はデータの要求 (READ) を示します。

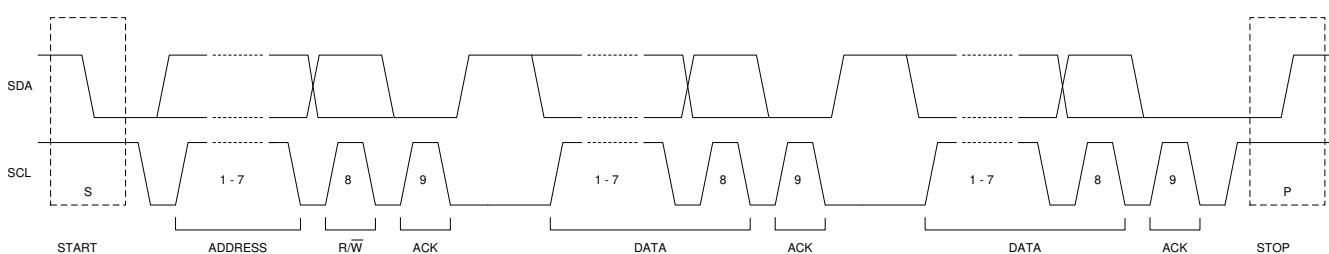


図 6-22. スレーブアドレスとデータ方向

6.7.6 単一読み取りおよび書き込み

下の画像に、I²C通信のシングルバイトの書き込みとシングルバイトの読み取りのフォーマットを示します。

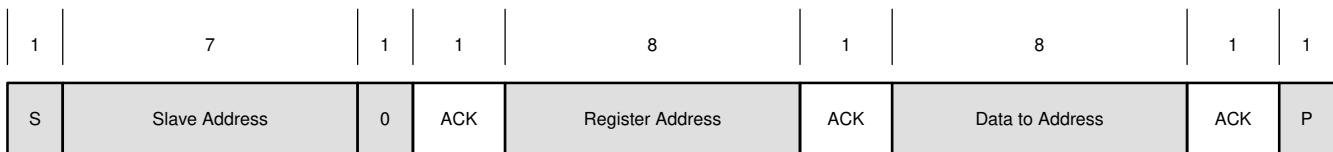


図 6-23. シングル バイトの書き込み

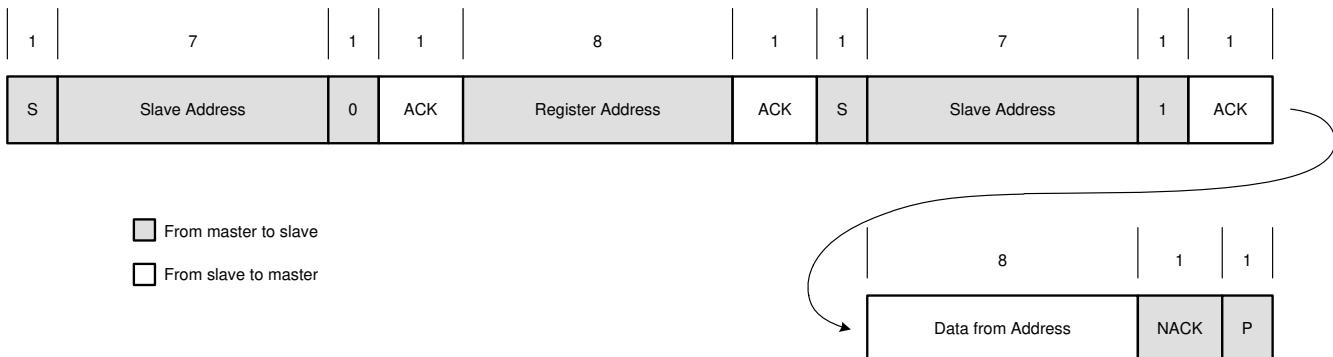


図 6-24. シングル バイトの読み取り

レジスタアドレスが定義されていない場合、TPS61381-Q1はNACKを返し、アイドル状態に戻ります。

6.7.7 複数読み取りおよび複数書き込み

TPS61381-Q1 は、複数読み取りと複数書き込みをサポートしています。

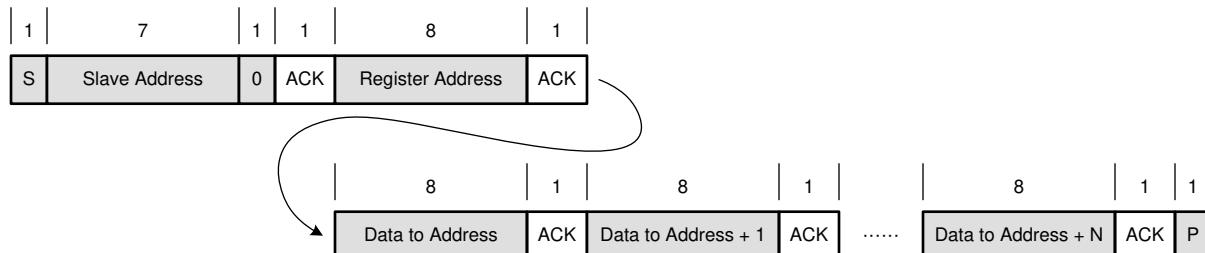


図 6-25. マルチ バイトの書き込み

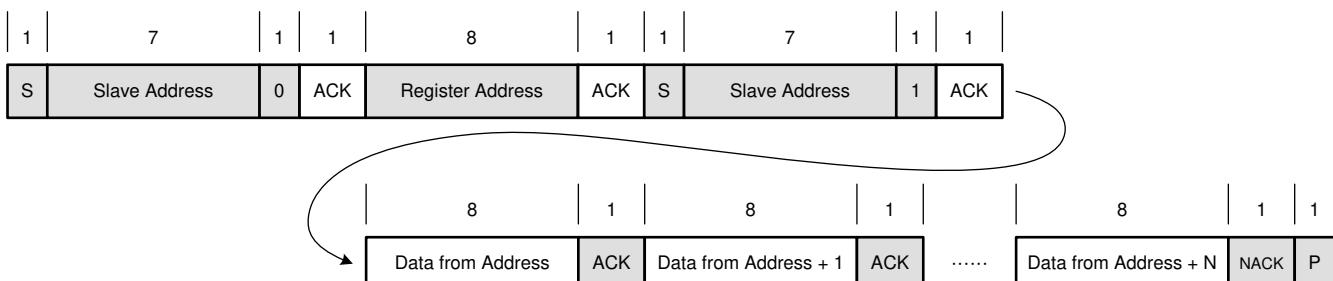


図 6-26. マルチ バイトの読み取り

7 レジスタ マップ

表 7-1 に、デバイスのレジスタ用のメモリマップトレジスタを示します。表 7-1 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-1. デバイスのレジスタ

アドレス	レジスタ名	タイプ	概要	セクション
00H	CHIP_ID	R	DIE_TYPE は、チップとシリコンのリビジョンに関する情報をお伝えします	
01H	BOOST_SET1	R/W	昇圧 set1:周波数、PFM または FPWM、スペクトラム拡散、短絡保護、出力放電	
02H	BOOST_SET2	R/W	昇圧 set2:Vout、電流制限	
03H	BOOST_SET3	R/W	昇圧 set2:BUB 電圧ループ、昇圧ウェークアップ スレッショルド。	
04H	CHGR_SET1	R/W	チャージャ set1:バッテリ タイプ、CV 電圧、NiMH タイマー。	
05H	CHGR_SET2	R/W	チャージャ set2:セル番号、CC 電流	
06H	CHGR_SET3	R/W	チャージャ set3:終了電流	
07H	CHGR_SET4	R/W	チャージャ set4:安全タイマー	
08H	CHGR_STATUS	R	チャージャステータス:事前充電、CC 位相、CV 位相、充電完了、	
09H	SOH_SET1	R/W	SOH Set1:放電電流	
0AH	SOH_SET2	R/W	SOH set2:AVI ピンと電流の比率、AVI ピンと電圧の比、AVI 出力の選択。	
0BH	CONTROL_STATUS	R/W または R	制御ステータス:昇圧イネーブル、チャージャまたは SOH イネーブル、昇圧アクティブ、チャージャアクティブ、SOH アクティブ、スタンバイ アクティブ。	
0CH	FAULT_CONDITION	R	故障フラグ VOUT OVP、バッテリは OVP、サーマルシャットダウン信号、短絡、安全時間外、温度範囲外、デバイスのサーマル シャットダウン	
0DH	STATUS_PIN_SET	R/W	STATUS ピンの出力の選択:昇圧、チャージャ完了、サーマル シャットダウンを含む	
0EH	SW_RST	W	ソフトウェアリセット:部品全体を元のデフォルト状態にリセットします	

7.1 レジスタ 00H : CHIP_ID

図 7-1. CHIP_ID

7	6	5	4	3	2	1	0
CHIP_ID							
R-00001100b							

表 7-2. CHIP_ID レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:0]	CHIP_ID	R	0x0C	チップおよびシリコンのバージョンに関する情報を提供します。

7.2 レジスタ 01H : BOOST_SET1

図 7-2. BOOST_SET1

7	6	5	4	3	2	1	0
予約済み	BST_PFM	BST_PFM		BST_SCP		予約済み	
R/W-0b	R/W-0b		R/W-01b	R/W-0b		R/W-000b	

表 7-3. BOOST_SET1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	予約済み	R	0	予約済み
[6]	BST_PFM	R/W	0	0 = PFM、自動 PFM (軽負荷時) 1 = FPWM、強制 PWM () TI では双方向アプリケーション用に PFM をお勧めします。
[5:4]	BST_SS	R/W	01b	00b = スペクトラム拡散なし 01b = 6.5kHz 変調周波数 10b = 3.2kHz 変調周波数 11b = 1.6kHz 変調周波数
[3]	BST_SCP	R/W	0	0 = 昇圧出力短絡保護ディスエーブル 1 = 昇圧出力短絡保護イネーブル システムの安全性を高めるために、短絡保護機能をイネーブルにすることを推奨します。
[2:0]	予約済み	R	000b	予約済み

7.3 レジスタ 02H : BOOST_SET2

図 7-3. BOOST_SET2

7	6	5	4	3	2	1	0
BST_VOUT				予約済み	BST_ILIM		BST_ILIM_EN
R/W-0011b				R-0b	R/W-10b		R-1b

表 7-4. BOOST_SET2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:4]	BST_VOUT	R/W	0011b	出力電圧の設定 0000b = 5V 0001b = 5.5V 0010b = 6V 0011b = 6.2V 0100b = 6.5V 0101b = 6.8V 0110b = 7.1V 0111b = 7.5V 1000b = 8V 1001b = 8.5V 1010b = 9V 1011b = 9.5V 1100b = 10V 1101b = 10.5V 1110b = 11V 1111b = 12V
[3]	予約済み	R	0	予約済み
[2:1]	BST_ILIM	R/W	10b	昇圧平均電流制限 00b = 5A 01b = 10A 10b = 15A
[0]	BST_ILIM_EN	R/W	1	0 = 昇圧ピーク電流制限をディスエーブル 1 = 昇圧ピーク電流制限をイネーブル 平均電流 = 5A または 10A の場合、ピーク電流制限は 15A、それ以外の場合ピーク電流制限は 30A。

7.4 レジスタ 03H : BOOST_SET3

図 7-4. BOOST_SET3

7	6	5	4	3	2	1	0
BST_VINLOOP	BST_VINLOOP_EN	BST_WAKE				予約済み	
R/W-10b	R/W-0b	R/W-111b				R-00b	

図 7-5. BOOST_SET3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:6]	BST_VINLOOP	R/W	10b	入力電圧レギュレーション電圧を設定 00b = 1V 01b = 1.2V 10b = 1.5V 11b = 2V
[5]	BST_VINLOOP_EN	R/W	0	0 = 入力電圧ループをディスエーブル 1 = 入力電圧ループをイネーブル
[4:2]	BST_WAKE	R/W	111b	昇圧の自動ウェークアップ スレッショルド、VOUT の立ち下がりを設定 000b = 4.5V 001b = 5V 010b = 5.5V 011b = 6V 100b = 6.5V 101b = 7.5V 110b = 8V 111b = Vout_target+3%
[1:0]	予約済み	R	00b	予約済み

7.5 レジスタ 04H : CHGR_SET1

図 7-6. CHGR_SET1

7	6	5	4	3	2	1	0
BUB_TYP	BST_VINLOOP_EN				BST_WAKE		
R/W-00b	R/W-0000b				R/W-00b		

図 7-7. CHGR_SET1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:6]	BUB_TYP	R/W	00b	バックアップ バッテリ充電ストラテジを設定 00b = リチウムイオン 充電プロファイル、プリチャージ + CC + CV 01b = LiFePO4 充電プロファイル、プリチャージ + CC + CV 10b = NiMH 充電プロファイル、CC + タイマ 11b = スーパー キャパシタ充電プロファイル、CC + CV
[5:2]	BUB_CV	R/W	0000b	CV 電圧を設定 0000b = 1.7V (スーパー キャパシタ) 0001b = 2.0V (スーパー キャパシタ) 0010b = 2.2V (スーパー キャパシタ) 0011b = 2.4V (スーパー キャパシタ) 0100b = 2.5V (スーパー キャパシタ) 0101b = 2.7V (スーパー キャパシタ) 0110b = 3.0V (スーパー キャパシタ) 0111b = 3.5V (LiFePO4) 1000b = 3.6V (LiFePO4) 1001b = 3.7V (LiFePO4) 1010b = 3.8V (リチウムイオン) 1011b = 3.9V (リチウムイオン) 1100b = 4.05V (リチウムイオン) 1101b = 4.10V (リチウムイオン) 1110b = 4.20V (リチウムイオン) 1111b = 4.35V (リチウムイオン) 注: このレジスタは、NiMH バッテリでは非アクティブです。
[1:0]	BUB_NIMH_TIMER	R/W	00b	NiMH バッテリの充電時間を設定 00b = 4h 01b = 8h 10b = 16h 11b = 32h

7.6 レジスタ 05H: CHGR_SET2

図 7-8. CHGR_SET2

7	6	5	4	3	2	1	0
BUB_CELL			予約済み				BUB_CC
R/W-000b			R-000b				R/W-00b

図 7-9. CHGR_SET2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:5]	BUB_CELL	R/W	000b	バックアップ バッテリのセル数 リチウムイオンは最大 2s をサポートし、 NiMH は最大 5s をサポート スーパーキャパシタは最大 4S をサポート 000b = 1 001b = 2 010b = 3 011b = 4 100b = 5
[4:2]	予約済み	R	000b	予約済み
[1:0]	BUB_CC	R/W	00b	CC 電流の設定 00b = 50mA 01b = 100mA

7.7 レジスタ 06H : CHGR_SET3

図 7-10. CHGR_SET3

7	6	5	4	3	2	1	0
予約済み					BUB_TER	CHG_TEM_CURRENT	予約済み
R-00000b					R/W-0b	R/W-0b	R-0b

図 7-11. CHGR_SET3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:3]	予約済み	R	00000b	予約済み
[2]	BUB_TER	R/W	0	充電の完了後、再充電するかどうか。 NiMH バッテリの場合は、間欠充電をイネーブル リチウムイオン、LiFePO4、またはスーパーキャパシタ バッテリの場合、 バッテリ電圧が再充電電圧より低いときに再充電を開始します。 0 = 再充電をディスエーブル 1 = 再充電をイネーブル
[1]	CHG_TEM_CURRENT	R/W	0	0= 10% * Icc 1= 20% * Icc 注:このビットは、リチウムイオン、LiFePO4、スーパーキャパシタではア クティブです。
[0]	予約済み	R	0	予約済み

7.8 レジスタ 07H : CHGR_SET4

図 7-12. CHGR_SET4

7	6	5	4	3	2	1	0
SAFT_TIMER_EN	SAFT_TIMER	CHG_TEM_CURRENT					
R/W-1b	R/W-1b	R-00000b					

図 7-13. CHGR_SET4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	SAFT_TIMER_EN	R/W	1	0 = リチウムイオン チャージャの安全時間をディスエーブル 1 = リチウムイオン チャージャの安全時間をイネーブル
[6]	SAFT_TIMER	R/W	1	0=5hr 0=10hr
[5:0]	予約済み	R	00000b	予約済み

7.9 レジスタ 08H : CHGR_STATUS

図 7-14. CHGR_STATUS

7	6	5	4	3	2	1	0
CHGR_MODE_PRE	CHGR_MODE_CC	CHGR_MODE_CV	CHGR_MODE_DONE	ALRT_CHGR_MODE_DONE		予約済み	
R-0b	R-0b	R-0b	R-0b	R-0b		R-000b	

図 7-15. CHGR_STATUS レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	CHGR_MODE_PRE	R	0	チャージャの動作モードに関する情報を提供する読み取り専用 0 = チャージャがプリチャージステージで動作していません 1 = チャージャはプリチャージステージで動作しています
[6]	CHGR_MODE_CC	R	0	チャージャの動作モードに関する情報を提供する読み取り専用 0 = チャージャが CC ステージで動作していません 1 = チャージャは CC ステージで動作しています
[5]	CHGR_MODE_CV	R	0	チャージャの動作モードに関する情報を提供する読み取り専用 0 = チャージャが CV ステージで動作していません 1 = チャージャは CV ステージで動作しています
[4]	CHGR_MODE_DONE	R	0	チャージャの動作モードに関する情報を提供する読み取り専用 0 = 充電はトリガされていません。 1 = 充電完了をトリガ。
[3]	ALRT_CHGR_MODE_DONE	R	0	チャージャの動作モードに関する情報を提供する読み取り専用。 0 = 最後の読み取り以降、充電は行われていません 1 = 最後の読み取り以降充電が実行されています セット後にラッチ、読み取り時にクリア
[2:0]	予約済み	R	000b	予約済み

7.10 レジスタ 09H : SOH_SET1

図 7-16. SOH_SET1

7	6	5	4	3	2	1	0
SOH_I					予約済み		
R/W-000b					R-00000b		

図 7-17. SOH_SET1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:5]	SOH_I	R/W	000b	SOH 放電電流を設定します 000b=0A 001b = 100mA (AVI_I_RATIO=2 を推奨) 010b = 200mA (AVI_I_RATIO=2 を推奨) 011b = 300mA (AVI_I_RATIO=2 を推奨) 100b = 500mA (AVI_I_RATIO=2 を推奨) 101b = 800mA (AVI_I_RATIO=2 を推奨) 110b = 1A (AVI_I_RATIO=2 を推奨) 111b = 1.5A (AVI_I_RATIO=1 を推奨)
[4:0]	予約済み	R	00000b	予約済み

7.11 レジスタ 0AH : SOH_SET2

図 7-18. SOH_SET2

7	6	5	4	3	2	1	0
AVI_I_RATIO		AVI_V_RATIO		予約済み		SOH_AVI_EN	
R/W-01b		R/W-10b		R-00b		R/W-00b	

図 7-19. SOH_SET2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:6]	AVI_I_RATIO	R/W	01b	AVI ピンの放電電流との比率。 AVI ピンの電圧 = AVI_I_RATIO × 放電電流 00b=1/2 01b=1 10b=2
[5:4]	AVI_V_RATIO	R/W	10b	AVI ピンとバックアップ バッテリ電圧との比率。 AVI ピンの電圧 = AVI_V_RATIO × バックアップ バッテリ電圧 00b=1/4 (2S リチウム、3 ~ 4S スーパーキャパシタに推奨) 01b=1/2 (1S リチウム、2 ~ 4S NiMH、2S スーパーキャパシタに推奨) 10b=1 (1S NiMH、1S スーパーキャパシタに推奨)
[3:2]	予約済み	R	00b	予約済み
[1:0]	SOH_AVI_EN	R/W	00b	AVI ピンの出力をイネーブルし、I、V、または T 出力信号を選択 00b = AVI ピン出力をディセーブル、内部 $125\text{k}\Omega$ を AGND にプルダウン。 01b = バックアップ バッテリ電圧出力をイネーブル 10b = 放電電流动出力をイネーブル 11b = バッテリ温度出力イネーブル

7.12 レジスタ 0BH : CONTROL_STATUS

図 7-20. CONTROL_STATUS

7	6	5	4	3	2	1	0
BST_EN	CHGR_SOH_EN		ALRT_BST_ACTIVE	BST_ACTIVE	CHGR_ACTIVE	SOH_ACTIVE	STANDBY_ACTIVE
R/W-1b	R/W-00b			R-0b	R-0b	R-0b	R-0b

図 7-21. CONTROL_STATUS レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	BST_EN	R/W	1	0 = 昇圧機能をディスエーブル 1 = 昇圧機能をイネーブル
[6:5]	CHGR_SOH_EN	R/W	00b	00b = チャージャと SOH 機能をディスエーブル 01b = チャージャ機能をイネーブル 10b = SOH 機能をイネーブル
[4]	ALRT_BST_ACTIVE	R	0	読み出し専用。システムの動作モードについて説明します 0 = 昇圧モードは、最後の読み取り以降アクティブになっていません 1 = 最後の読み取り以降に、昇圧モードがアクティブになりました セット後にラッチ、読み取り時にクリア
[3]	BST_ACTIVE	R	0	読み出し専用。システムの動作モードについて説明します 0 = 昇圧モードは非アクティブ 1 = 昇圧モードがアクティブ
[2]	CHGR_ACTIVE	R	0	読み出し専用。システム動作モードについて説明します 0 = チャージャ・モードは非アクティブ 1 = チャージャモードがアクティブ
[1]	SOH_ACTIVE	R	0	読み出し専用。システム動作モードについて説明します 0 = SOH モードは非アクティブ 1 = SOH モードはアクティブ
[0]	STANDBY_ACTIVE	R	0	読み出し専用。システム動作モードについて説明します 0 = スタンバイ モードは非アクティブ 1 = スタンバイ モードはアクティブ

7.13 レジスタ 0CH : FAULT_CONDITION

図 7-22. FAULT_CONDITION

7	6	5	4	3	2	1	0
SYSTEM_OVP	TS_FAULT	BUB_SHORT	TIMER_FAULT	BUB_OVP	THRM_SD		予約済み
R-0b	R-0b	R-0b	R-0b	R-0b	R-0b		R-00b

図 7-23. FAULT_CONDITION レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	SYSTEM_OVP	R	0	0 = VOUT ピンに過電圧なし 1 = VOUT ピンの過電圧
[6]	TS_FAULT	R	0	0 = TS ピンの電圧は低温 / 高温温度スレッショルド内 1 = TS ピンの電圧が低温 / 高温スレッショルドを超えています
[5]	BUB_SHORT	R	0	0 = リチウムイオン / LiFePO4 バッテリに短絡なし 1 = リチウムイオン / LiFePO4 バッテリの短絡 注:このビットは、リチウムイオン / LiFePO4 バッテリでのみアクティブになります
[4]	TIMER_FAULT	R	0	0 = 安全時間内 1 = 安全時間外
[3]	BUB_OVP	R	0	0 = バッテリ上の過電圧なし 1 = バッテリの過電圧
[2]	THRM_SD	R	0	0 = サーマル シャットダウンなし 1 = サーマル・シャットダウン ($T_j > 175^\circ\text{C}$)
[1:0]	予約済み	R	00b	予約済み

7.14 レジスタ 0DH : STATUS_PIN_SET

図 7-24. STATUS_PIN_SET

7	6	5	4	3	2	1	0
INC_BST	INC_ABST	INC_ADN	INC_TSD	INC_TSFAULT		予約済み	
R-1b	R-0b	R-0b	R-0b	R-0b		R-000b	

図 7-25. STATUS_PIN_SET レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7]	INC_BST	R/W	1	0 = BST_ACTIVE ステータスは STATUS ピンの出力には含まれず、昇圧モードに移行すると STATUS ピンは Low になります 1 = BST_ACTIVE ステータスは STATUS ピンの出力に含まれます BST_ACTIVE 信号の説明は、 セクション 7.12 を参照してください。
[6]	INC_ABST	R/W	0	0 = ALRT_BST_ACTIVE ステータスは STATUS ピンの出力には含まれず、最後の読み取り以降に昇圧モードに移行したときに STATUS ピンは Low にプルされます 1 = ALRT_BST_ACTIVE ステータスは STATUS ピンの出力に含まれます ALRT_BST_ACTIVE 信号の説明は、 セクション 7.12 を参照してください。
[5]	INC_ADN	R/W	0	0 = ALRT_CHGR_MODE_DONE ステータスは STATUS ピンの出力には含まれず、最後の読み取り以降にチャージャ動作が完了すると、STATUS ピンは Low にプルされます 1 = ALRT_CHGR_MODE_DONE ステータスは STATUS ピンの出力に含まれます ALRT_CHGR_MODE_DONE 信号の説明は、 セクション 7.9 を参照してください。
[4]	INC_TSD	R/W	0	0 = THRM_SD ステータスは STATUS ピン出力には含まれず、サーマル シャットダウンがトリガされると STATUS ピンは Low にプルされます 1 = THRM_SD のステータスは STATUS ピン出力に含まれます THRM_SD 信号の説明は、 セクション 7.13 を参照してください。
[3]	INC_TSFAULT	R/W	0	0 = TS_FAULT ステータスは STATUS ピンの出力には含まれず、TS_FAULT がトリガされると STATUS ピンは Low にプルされます 1 = TS_FAULT ステータスは、STATUS ピンの出力に含まれます TS_FAULT 信号の説明は、 セクション 7.13 を参照してください。
[2:0]	予約済み	R	000b	予約済み

7.15 レジスタ 0EH : SW_RST

SW_RST (ソフトウェアリセット)は、I²C SW_RST トランザクション (データバイト ACK) の終了時に、部品全体を元のデフォルト状態にリセットする書き込み専用のレジスタ / コマンドです。DIN[7:0] = 0x00 の場合にのみ実行されます。SW_RST の影響は、部品のパワーサイクルの場合と同じです。

また、TPS61381-Q1 はハードウェアリセットもサポートしています。2 本の EN ピンが両方とも Low (EN_BST = 0 かつ EN_CHGR = 0) の場合、レジスタ全体が元のデフォルト状態にリセットされます。

図 7-26. SW_RST

7	6	5	4	3	2	1	0
CHIP_ID							
W-00000000b							

表 7-5. SW_RST レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	概要
[7:0]	SW_RST	W	00000000b	部品全体を元のデフォルト状態にリセットします

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TPS61381-Q1 は、CC/CV (定電流と定電圧) チャージャとバッテリ状態検出機能を搭載した双方昇圧コンバータです。このデバイスは、T ボックスや e-Call アプリケーションなどのバックアップ電源システムに電源ソリューションを統合します。TPS61381-Q1 の TBOX システムを設計する際には、次の設計手順を使用します。

8.2 代表的なアプリケーション

図 8-1 に、TPS61381-Q1 の代表的なアプリケーション回路を示します。このデバイスは、VBAT が通常のときは BUB を充電し、VBAT が接続解除されたときは BUB のエネルギーを Vsystem に昇圧するように設計されています。

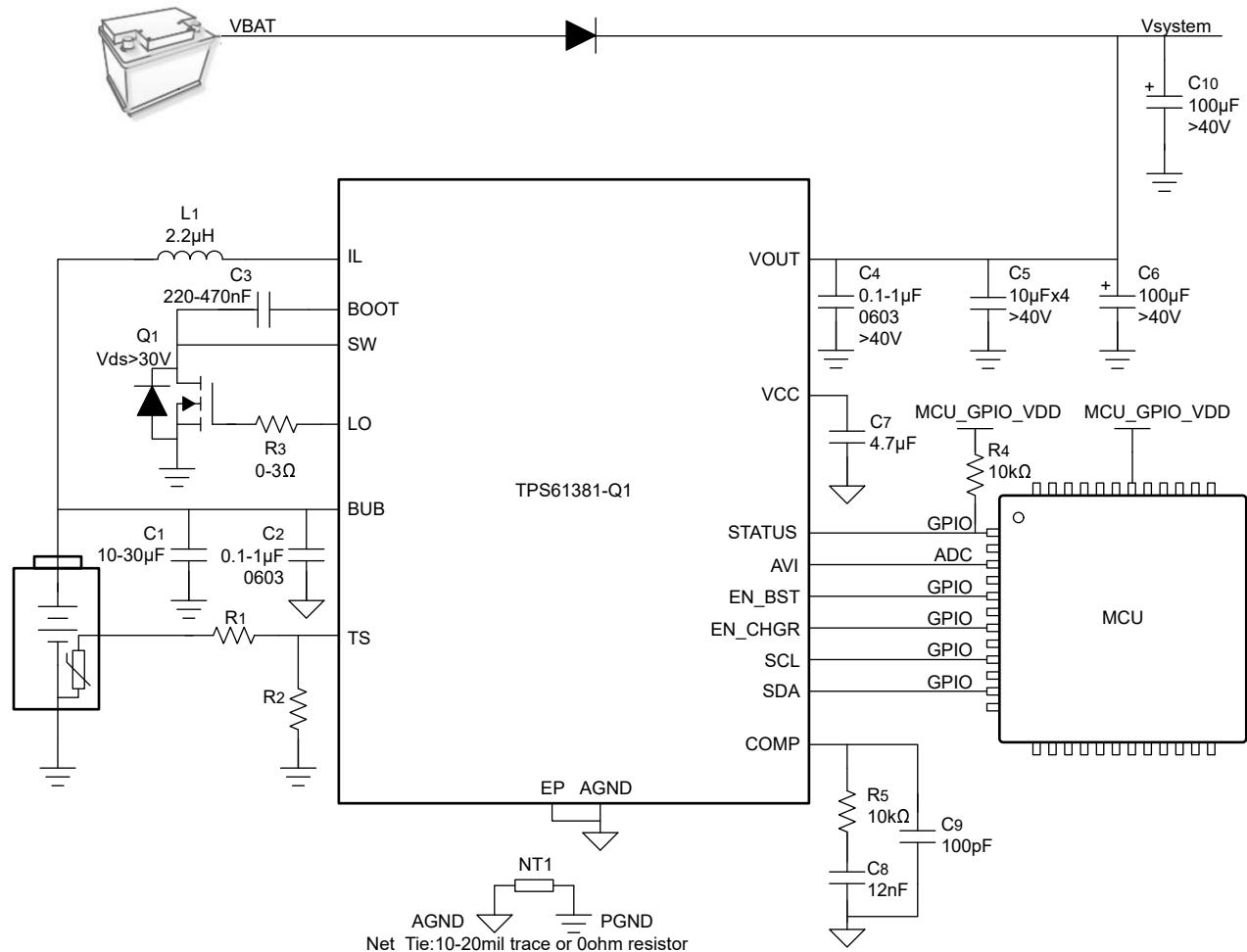


図 8-1. 代表的な TBOX アプリケーション

8.2.1 設計要件

以下の表に、詳細設計手順のパラメータ例を示します。

表 8-1. 設計要件

パラメータ	値
車用バッテリ入力電圧:	標準: 6 ~ 18V、負荷減衰: 最大 40V
バックアップ バッテリ	3s NiMH
バックアップ バッテリ電圧:	3 ~ 4.5V
充電電流:	100mA
充電時間	8h
バッテリ健全性状態検出電流:	500mA
昇圧出力電圧:	6.2V
昇圧出力電流:	4A
モード選択	自動チャージャおよび昇圧モード
モード過渡時の電圧降下	< = 200mV

8.2.2 詳細な設計手順

8.2.2.1 外部 MOSFET の選択

TPS61381-Q1 は、昇圧ローサイドスイッチおよび SOH 放電スイッチとして、外部 MOSFET (Q1) を必要とします。外部 MOSFET は、その熱性能、 V_{DS} 電圧、 I_d 電流に応じて選択されます。

- TPS61381-Q1 は N チャネル MOSFET のみを Q1 としてサポートしています。
- 推奨 $Qgd < 5nC$ 。 Qgd は最大でも $10nC$ を超えないようにしてください。
- $V_{plateau} < 4V$ 。
- $Rdson$ はできるだけ低い値。 $Rdson$ は最大でも $15m\Omega$ 未満にすることを推奨します
- ドレインソース間ブレーカダウン電圧、 $V(BR)DSS \geq 30V$
- 連続ドレン電流は、昇圧モードでの最大ピーク電流よりも大きくする必要があります。

$$I_{peak} = \frac{I_{OUT}}{(1 - D) \cdot eff} + \frac{V_{BUB} \cdot D}{2L \cdot f_{sw}} \quad (7)$$

ここで、

- I_{OUT} は昇圧モードの最大負荷電流です。
- D は昇圧動作のデューティサイクルで
- eff は昇圧モードの効率
- L は昇圧インダクタンス
- f_{sw} は昇圧モードのスイッチング周波数(kHz)
- V_{BUB} は BUB ピンの入力電圧で

8.2.2.2 インダクタの選択

昇圧コンバータでは通常、電力変換中にエネルギーを蓄積するために、インダクタと出力コンデンサという2つの主要なパッシブ部品が必要です。インダクタは、定常状態の効率(リップルや効率を含む)、過渡動作、ループ安定性に影響を与えるため、アプリケーションで最も重要な部品となります。

インダクタとインダクタンスを選択するときの、その他の重要なパラメータは次のとおりです。

- 最大電流定格(RMSおよびピーク電流を考慮する必要があります)

- 直列抵抗

- 動作温度

TPS61381-Q1にはスロープ補償が組み込まれているため、電流モード制御に関連する分数調波発振を防止できます。インダクタの値が低すぎ、インダクタのピークツーピークリップルが2Aよりも大きくなると、そのスロープ補償のスルーレートが不十分になり、ループが不安定になる可能性があります。したがって、インダクタを選択するときは、ピークツーピーク電流リップルを1.2A～2Aの範囲にすることを推奨します。

インダクタンスは、次のように計算できます。

$$L = \frac{V_{BUB} \left(1 - \frac{V_{BUB} \cdot eff}{V_{OUT}} \right)}{\Delta I_L \cdot f_{sw}} \quad (8)$$

そのためTIでは400kHzのスイッチング周波数に2.2μHをお勧めします

インダクタを流れる電流は、インダクタリップル電流+平均入力電流です。パワーアップ時、負荷障害発生時、または負荷過渡状態中は、インダクタ電流が計算したピークインダクタ電流を超えて増加する場合があります。

インダクタの値は、電流バイアスなしで±20%、場合によっては±30%の許容誤差があります。インダクタ電流が飽和レベルに近づくと、インダクタのベンダが飽和を定義する方法に応じて、0Aバイアス電流の値から20%～35%減少する可能性があります。インダクタを選択するときは、定格電流、特に飽和電流が動作中のピーク電流よりも大きいことを確認してください。

インダクタのピーク電流は、負荷、スイッチング周波数、入力電圧および出力電圧の関数として変化します。ピーク電流は、次のようにで計算できます。

$$I_{peak} = \frac{I_{OUT}}{(1 - D) \cdot eff} + \frac{V_{BUB} \cdot D}{2L \cdot f_{sw}} \quad (9)$$

飽和電流定格が最大インダクタ電流よりも高いインダクタを選択します。

ここで、

- I_{PEAK} はインダクタのピーク電流
- I_{OUT} は出力電流
- D はデューティサイクル
- η は効率
- V_{BUB} は入力電圧
- L はインダクタンス
- f_{sw} はスイッチング周波数

熱定格電流(RMS)は次で計算できます。

$$I_{LRMS} = \sqrt{(I_{BUB}^2 + \Delta I_L^2)/12} \quad (10)$$

ここで、

- I_{LRMS} はインダクタの RMS 電流です

- I_{BUB} はインダクタの入力電流

- ΔI_L はインダクタを流れるリップル電流

ピーク電流がインダクタの飽和電流を超えないように、RMS 電流がインダクタの温度に関連する定格電流を超えないことが重要です。

所定の物理的インダクタ サイズに対して、インダクタンスを大きくすると、通常は飽和電流が小さくなります。コイルの合計損失は、DC 抵抗 (DCR) 損失と、次の周波数に依存する損失で構成されます。

- コア材料での損失 (特に高いスイッチング周波数での磁気ヒステリシス損失)

- 表皮効果による導体の追加損失 (高周波での電流変位)

- 隣接巻線の磁界損失 (近接効果)

特定のインダクタでは、電流リップルが大きい (インダクタが小さい) と、DC が大きくなり、周波数に依存する損失も生じます。効率を高めるために、基本的に DCR の小さいインダクタを推奨します。ただし、通常は損失とフットプリントのトレードオフです。[表 8-2](#) に推奨インダクタの一覧を示します。このアプリケーション例では、サイズが小さく、飽和電流が大きく、DCR が小さいという理由で、Coilcraft インダクタ XGL6060-222 を選択しています。

表 8-2. TPS61381-Q1 の推奨インダクタ

部品番号	L (μH)	DCR (標準値) (mΩ)	飽和電流 (A)	熱定格電流 (A)	サイズ (L × W × H)	メーカー ⁽¹⁾
XGL6060-222MED	2.2	4.3	12.1 (20% の降下)	20.7 (ΔT 40K)	6.51 × 6.71 × 6.1	Coilcraft
XGL1060-222MED	2.2	3.8	21.5 (20% の降下)	25.3 (ΔT 40K)	10.0 × 11.3 × 6.0	Coilcraft
IHLP-4040DZ-ER2R2	2.2	8.2	25.6 (20% の降下)	12.0 (ΔT 40K)	10.16 × 10.195 × 4.0	Vishay
IHLP-6767DZ-ER2R2	2.2	4.57	17.5 (20% の降下)	26 (ΔT 40K)	17.15 × 11.94 × 4.0	Vishay
B82464D6222M000	2.2	9	11.8 (10% の降下) 13.85 (30% の降下)	6 (ΔT 40K)	10.4 × 10.4 × 6.3	TDK
7843340220	2.2	10	14.7 (30% の降下)	8.4 (ΔT 50K)	8.1 × 8.1 × 9.0	Würth Elektronik
784373680022	2.2	7.8	25.7 (30% の降下)	13.6 (ΔT 50K)	10 × 10.85 × 3.8	Würth Elektronik

(1) 「[サード パーティー 製品に関する免責事項](#)」をご覧ください。

8.2.2.3 バックアップ バッテリ側のコンデンサ

バックアップ バッテリ側の容量は、BUB ループの安定性に影響を及ぼします。実効容量は、5μF と 10μF 間で、BUB ループ機能を適用する必要があります。BUB ループ機能が必要ない場合、BUB 側の容量は制限なしに大きくできます。

セラミック コンデンサの実効静電容量を評価する際には、注意が必要です。セラミック コンデンサの場合、DC バイアス 電圧、経年劣化、AC 信号のディレイティングを考慮する必要があります。Murata GCM21BR71C475KA73K を例に挙げると、8V DC 電圧を印加すると、コンデンサの実効容量は 56% 減少します。

バックアップ バッテリを長いケーブル経由で IC に接続する場合は、BUB 側に 100 ~ 200μF の電解コンデンサを追加することをお勧めします。このコンデンサは、バックアップ バッテリ ケーブルの寄生インダクタンスに起因する LC リンギングを抑制するのに役立ちます。電解コンデンサでセラミックコンデンサは置き換えられず、5μF ~ 10μF のセラミック コンデンサは以前として IC の近くに配置する必要がありことに注意してください。

8.2.2.4 出力コンデンサの選択

出力コンデンサの設計に関する主な考慮事項は、メイン バッテリが故障し、デバイスが昇圧モードに移行したときに発生する出力電圧降下の要件です。最小 C_{out} は、次の式で計算できます。

$$C_{out} > \frac{I_{outmax} \times 20\mu s}{\Delta V_{outmax}} \quad (11)$$

ここで

- C_{OUT} は出力キャパシタンス
- I_{OUTMAX} は:最大出力電流
- ΔV_{OUTMAX} は、昇圧モードへの遷移時に許容される最大出力電圧降下
- 20μs は、デバイスが昇圧モードに移行してスイッチングを開始するまでの最大遷移時間

C_{out} の選択に影響を与えるもう 1 つの要因は、出力リップル電圧です。ESR がゼロのコンデンサを使用する場合、リップルに対して必要な最小容量は次の式を使用して計算できます。

$$C_{out} > \frac{I_{outmax} \times (V_{out} - V_{BUB})}{f_{sw} \times \Delta V \times V_{out}} \quad (12)$$

ここで

- I_{OUT} は出力電流
- V_{OUT} は出力 DC 電圧
- V_{BUB} はバックアップバッテリ電圧
- ΔV は、必要な出力電圧リップル
- f_{sw} はスイッチング周波数

通常、低 ESR、高リップル電流、小出力電圧リップルを実現するには、セラミック コンデンサとバルク電解コンデンサを組み合わせる必要があります。

セラミック コンデンサには DC バイアスのディレーティングがあるため、DC 電圧が印加されたときの実効容量が大幅に低減されます。そのため、静電容量を計算するときに、昇圧 V_{out} のターゲット電圧での DC バイアス曲線を確認してください。

電解コンデンサは ESR が大きく、電解コンデンサの ESR は低温度条件では 10 倍以上増加する場合がありし、ループの安定性に大きく影響します。そのため、ループ安定性を計算するときは、低温 ESR を考慮するようにしてください。ポリハイブリッド コンデンサは通常、低温では ESR が小さいため、より推奨されます。

このアプリケーションでは、アプリケーションの要件に基づいて、4 個の 10μF セラミック コンデンサを並列接続した 100μF 電解コンデンサを選択します。

8.2.2.5 ループ安定性と補償設計

TPS61381-Q1 には、アプリケーションごとにループ応答を最適化できる外部補償が必要です。COMP ピンは内部エラー アンプの出力です。COMP ピンには、抵抗 R5 とセラミック コンデンサ C8 および C9 で構成される外部補償回路が接続されています。補償パラメータは、ケースごとに計算する必要があります。以下のセクションでは、選択したインダクタと出力コンデンサを使用して、補償ネットワークのパラメータを計算する方法の例を示します。

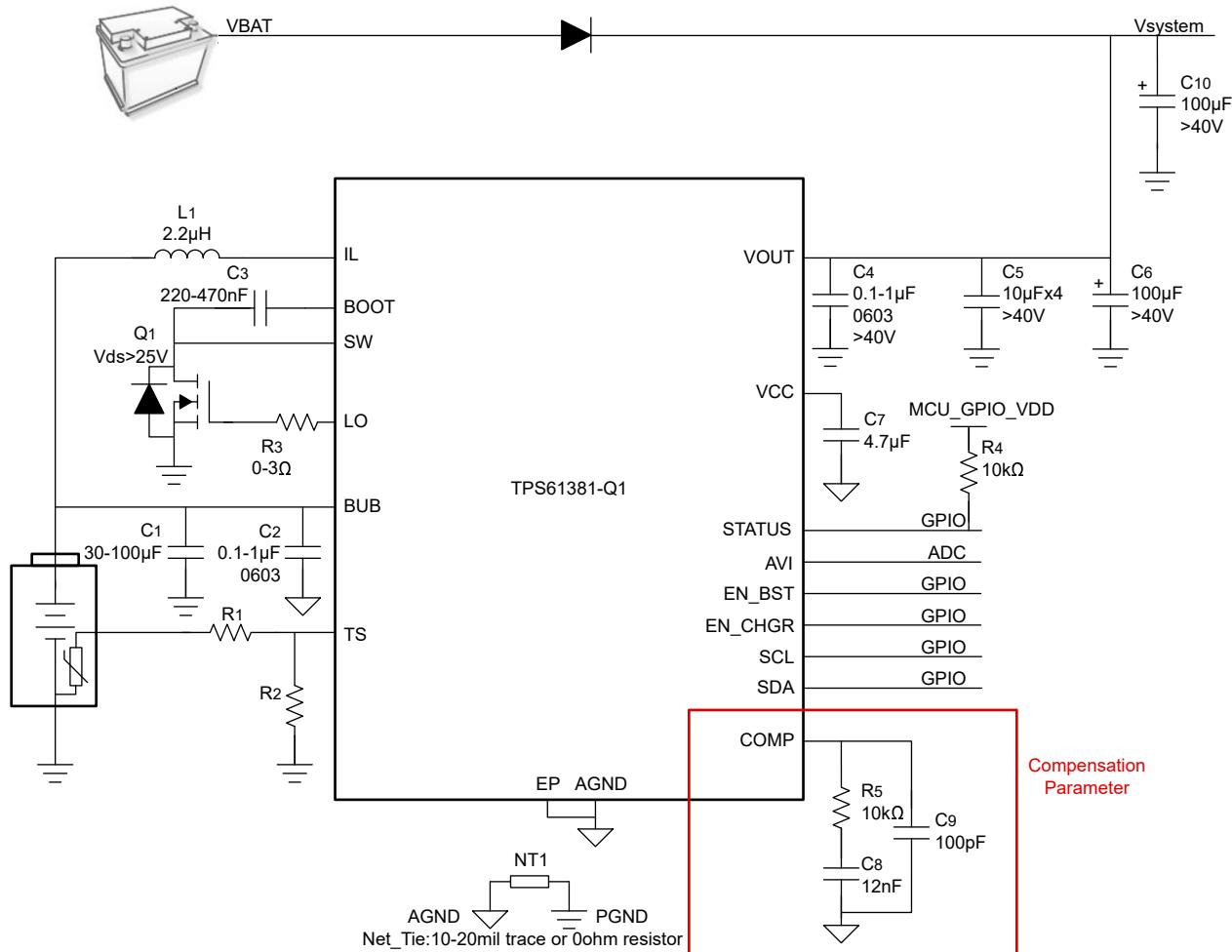


図 8-2. TPS61381-Q1 の補償設計

8.2.2.5.1 小信号解析

TPS61381-Q1 は、サブハーモニック発振を回避するため、内部適応勾配補償による固定周波数のピーク電流モード制御を使用します。インダクタ電流の情報が検出されると、電力段の小信号モデルは、 L および C_{OUT} によって作成される 2 極システムから、 R_{OUT} および C_{OUT} によって作成される単極システムへと効率化されます。単極システムは、ループ補償と組み合わせて簡単に使用できます。次の図に、昇圧コンバータの等価小信号素子を示します。

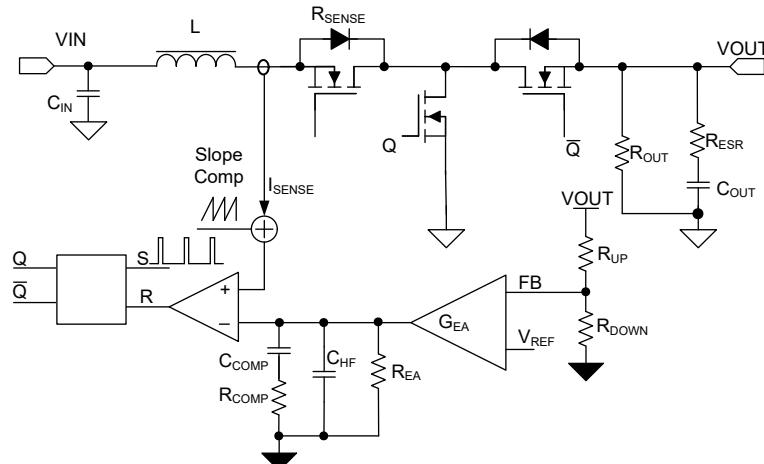


図 8-3. TPS61381-Q1 の制御等価回路モデル

電力段の小信号は次の式で与えられます。

$$K_{PS}(s) = \frac{R_{out}(1-D)}{2R_{sense}} \times \frac{\left(1 + \frac{s}{2\pi \times f_{zESR}}\right)\left(1 - \frac{s}{2\pi \times f_{zRHP}}\right)}{\left(1 + \frac{s}{2\pi \times f_{pPS}}\right)} \quad (13)$$

ここで、

- D はデューティ・サイクル
- R_{out} は出力負荷抵抗
- R_{sense} は通常 $6m\Omega$ の等価内部電流センス抵抗

電力段の単一極は、次の式で与えられます。

$$f_{pPS} = \frac{2}{2\pi \times C_{out} \times R_{out}} \quad (14)$$

ここで、

- C_{out} は出力容量です。複数の同一の出力コンデンサを並列接続する昇圧コンバータの場合は、これらのコンデンサを等価容量で組み合わせるだけです

出力コンデンサの ESR によって生じるゼロは、次の式で与えられます。

$$f_{zESR} = \frac{1}{2\pi \times C_{out} \times R_{ESR}} \quad (15)$$

ここで、

- R_{ESR} は、出力コンデンサの等価直列抵抗

右平面のゼロは次の式で与えられる。

$$f_{zRHP} = \frac{R_{out}(1-D)^2}{2\pi \times L} \quad (16)$$

ここで、

- D はデューティ・サイクル
- R_{out} は出力負荷抵抗
- L はインダクタンス

式 17 に、帰還抵抗ネットワークと補償ネットワークの式を示します。

$$H_{COMP}(s) = G_{comp} \times R_{EA} \times \frac{R_{up} + R_{down}}{R_{down}} \times \frac{\left(1 + \frac{s}{2\pi \times f_{zCOMP}}\right)}{\left(s1 + \frac{s}{2\pi \times f_{pCOMP1}}\right)\left(1 + \frac{s}{2\pi \times f_{pCOMP2}}\right)} \quad (17)$$

ここで、

- G_{COMP} はエラー アンプのゲインで、通常 $G_{EA} = 24\mu S$
- R_{EA} はエラー・アンプの出力インピーダンスで、通常 $R_{EA} = 5M\Omega$
- f_{pCOMP1} および f_{pCOMP2} は補償のポールの周波数
- f_{zCOMP} は補償ネットワークのゼロの周波数

f_{pCOMP1} は、次の式で与えられます。

$$f_{pCOMP1} = \frac{1}{2\pi \times R_{EA} \times C_{COMP}} \quad (18)$$

ここで、

- C_{COMP} は補償コンデンサ

f_{pCOMP2} は、次の式で与えられます。

$$f_{pCOMP2} = \frac{1}{2\pi \times R_{COMP} \times C_{HF}} \quad (19)$$

ここで、

- C_{HF} は COMP ピンの高周波バイパスコンデンサです
- R_{COMP} は補償ネットワークの抵抗です

f_{zCOMP} は次の式で与えられます。

$$f_{zCOMP} = \frac{1}{2\pi \times R_{COMP} \times C_{COMP}} \quad (20)$$

ここで、

- C_{COMP} は、ゼロコンデンサ補償です
- R_{COMP} は補償ネットワークの抵抗です

8.2.2.5.2 ループ補償設計

以前の小信号モデルの分析により、指定したインダクタと出力コンデンサのパラメータを使用して補償ネットワークのパラメータを計算することができます。このセクションでは、ループ補償の計算例を示します。

1. クロスオーバー周波数 f_c を設定します。

最初のステップは、ループのクロスオーバー周波数 f_C を設定することです。クロスオーバー周波数が高いほど、ループ応答が高速になります。一般的にループゲインは、スイッチング周波数 f_{SW} の $1/10$ または RHPZ 周波数 f_{RHPZ} の $1/5$ のいずれか低い方を超えないことが許容されます。

2. 補償抵抗 R_{COMP} を設定します。

適切な補償付き昇圧システムの場合、 f_C は R_{COMP} によって決定されます。適切に設計された昇圧システムの場合、位相マージンを確保するため、 f_{zCOMP} を f_C より低く配置する必要があります。また、一般的な R_{COMP} 範囲では、 R_{COMP} がアンプの出力抵抗 R_{EA} よりもはるかに小さい必要があるため、 $R_{COMP} \parallel R_{EA} \sim = R_{COMP}$ となります。したがって、以下の式で、初期ゲイン $R_{COMP} \times G_{COMP} \times K_{FB}$ は R_{COMP} によって決定されます。したがって、 f_C は、閉ループの合計ゲイン $T_{(s)} = K_{PS}(s) + H_{COMP}(s)$ が f_C でゼロであるという式で計算できます。

$$H_{COMP} = 20 \lg \left(G_{COMP} \times R_{COMP} \times \frac{R_{down}}{R_{up} + R_{down}} \right) = -K_{PS}(f_C) \quad (21)$$

ここで、

- K_{PS} は電力段のゲインです
- G_{EA} はアンプの相互コンダクタンスで、標準値 $G_{EA} = 24\mu\text{s}$ です

3. 補償ゼロコンデンサ C_{COMP} を設定します。

補償用のゼロは、 f_{pPS} 付近の位相降下を補償するため、電力段の極 f_{pPS} に配置します。 $f_z = f_p$ に設定すると、 C_{COMP} を計算できます。

$$C_{COMP} = \frac{R_{out} \times C_{out}}{2R_{COMP}} \quad (22)$$

4. 補償極コンデンサ C_{HF} を設定します。

R_{ESR} と C_{OUT} で生成される ESR ゼロを排除するよう、補償用の極を配置する必要があります。 $f_{pCOMP2} = f_{zESR}$ に設定し、次の式を得ます。

$$C_{HF} = \frac{R_{ESR} \times C_{out}}{R_{COMP}} \quad (23)$$

5. 位相マージンとゲインマージンを確認します

計算された補償パラメータで安定性が保証されるとは限りません。特に C_{out} の ESR が大きい場合、 f_{zESR} を帯域幅にさすことになります。TI は、すべての補償パラメータを選択した後にボード線図を生成する Excel 計算ツールを提供しています。そのため、ステップ 1~4 の後に、安定性についてボード線図を確認してください。TI では、位相マージン $> 60\text{deg}$ およびゲインマージン $> 10\text{dB}$ を推奨します。マージンが要件を満たしていない場合は、目的の f_C を減らし、手順 1~4 で補償を再計算します。

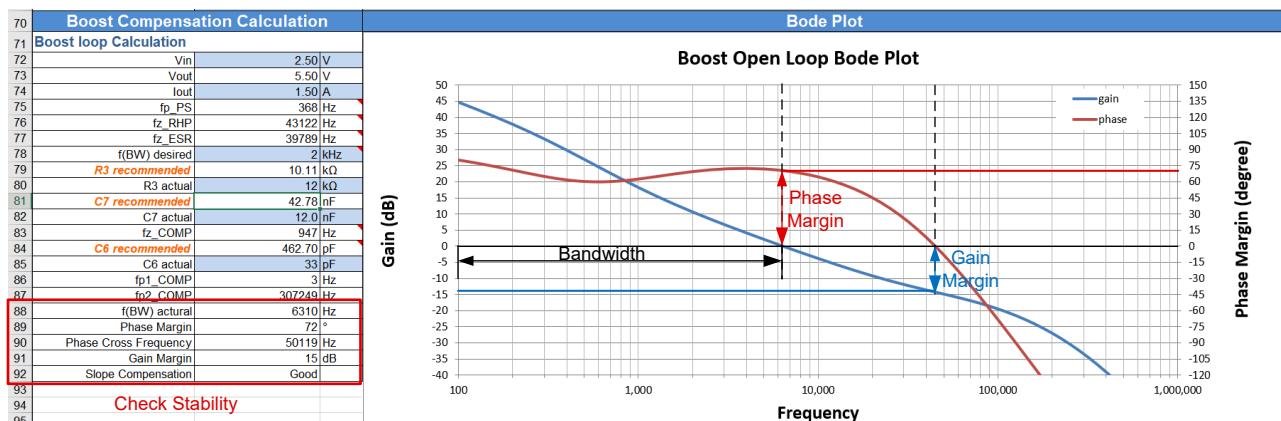
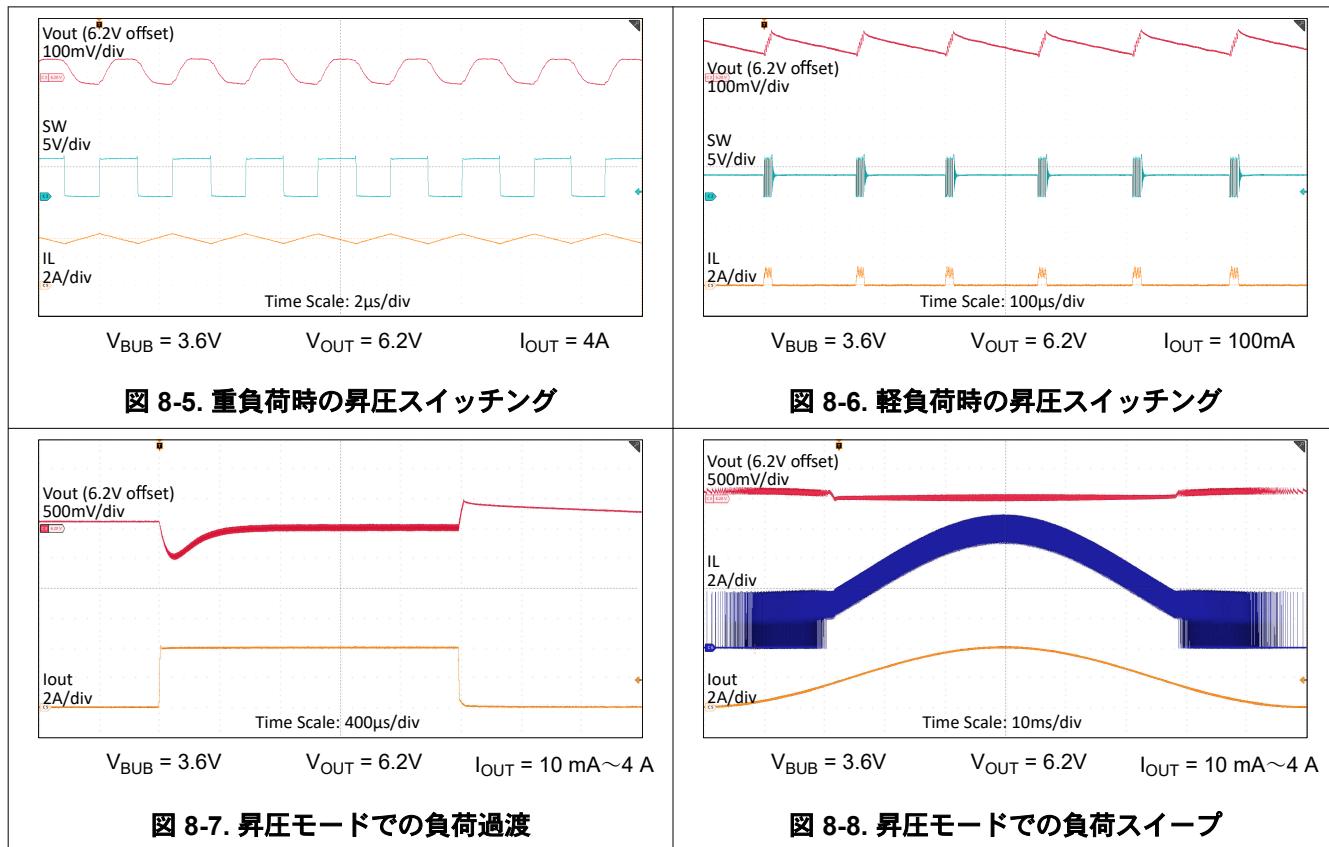
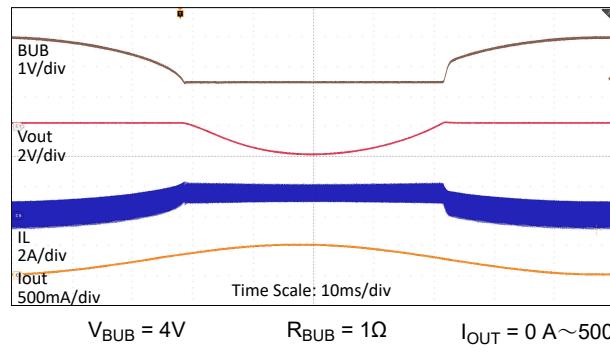
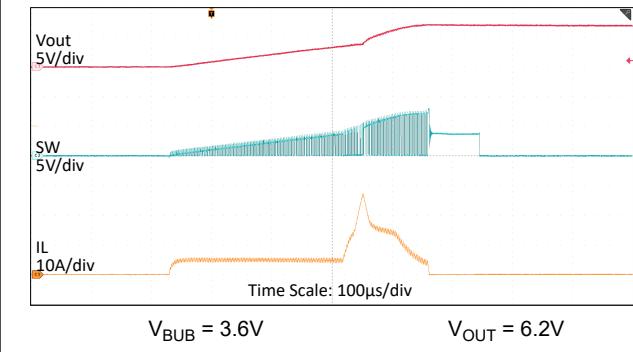
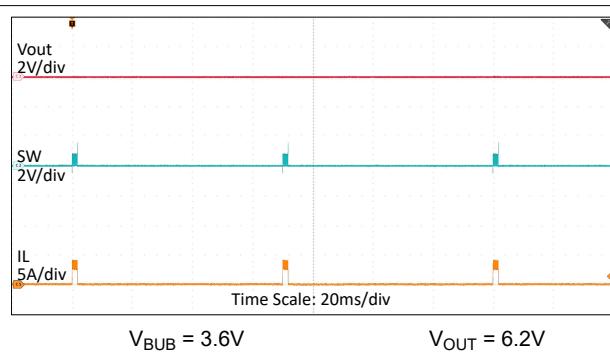
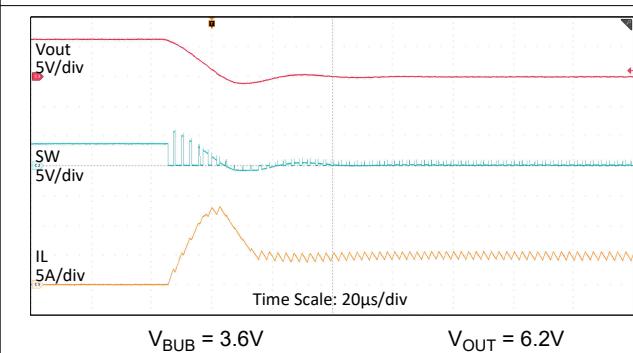
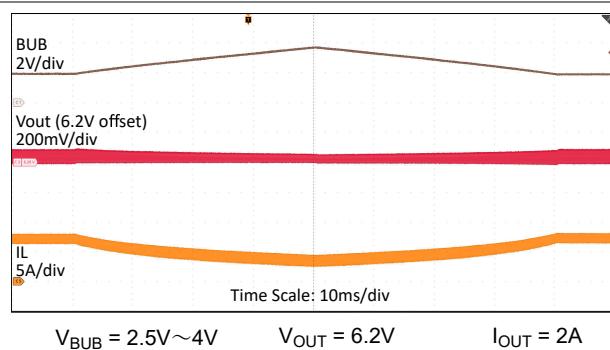
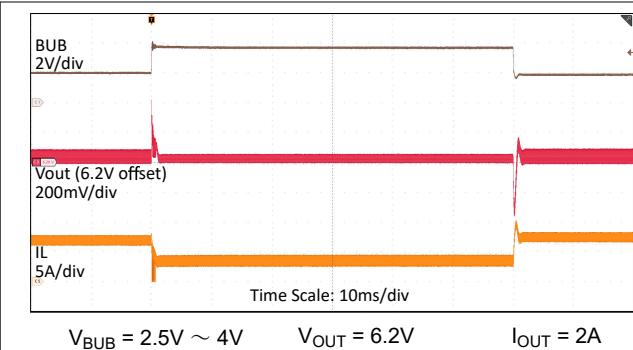
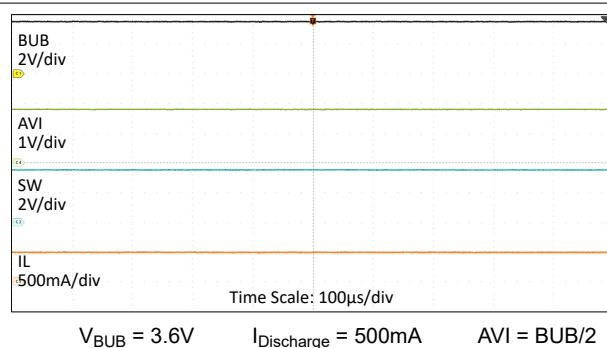
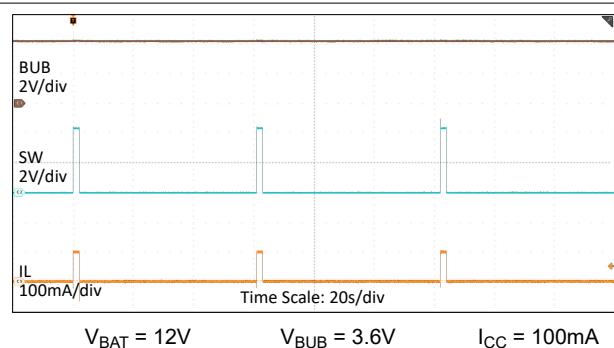
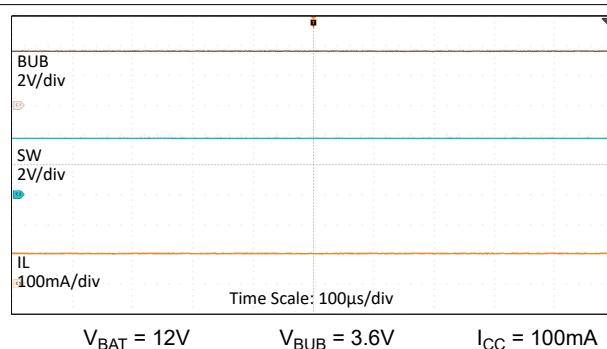
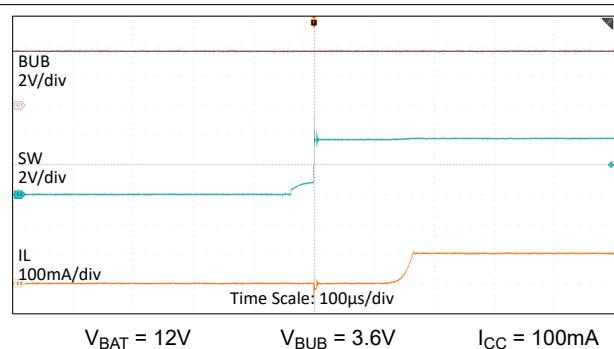
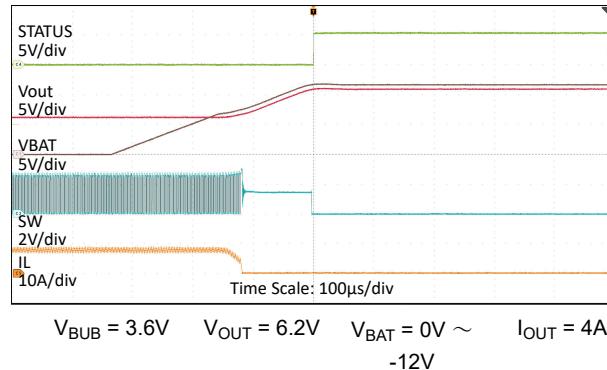
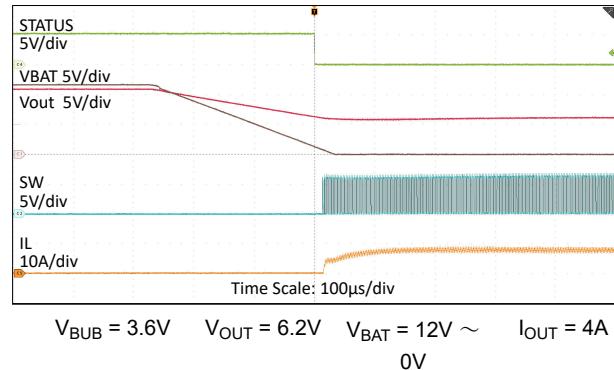


図 8-4. ループ安定性を評価します

8.2.3 アプリケーション曲線







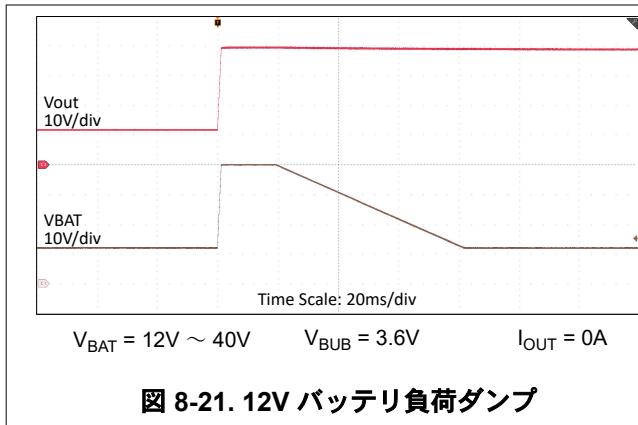


図 8-21. 12V バッテリ負荷ダンプ

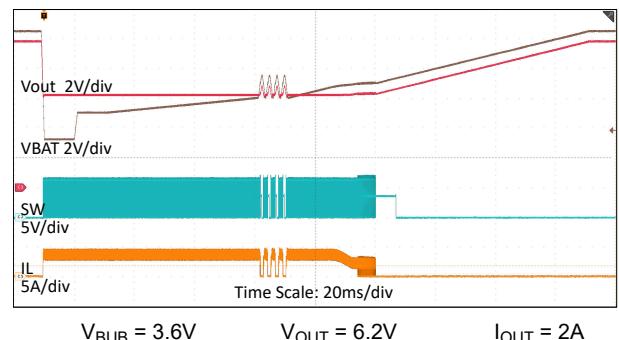


図 8-22. 12V バッテリー コールド クランク

8.3 電源に関する推奨事項

入力電源は、負荷時のレギュレータに必要な入力電流を供給できる特性を持っている必要があります。平均入力電流は、次の式を使って見積もることができます。

$$I_{BUB} = \frac{V_{out} \times I_{out}}{V_{BUB} \times \eta} \quad (24)$$

ここで、

- η は効率です。

レギュレータを長いワイヤや PCB パターンで入力電源に接続している場合は、良好な性能を実現するために特別な注意が必要です。入力ケーブルの寄生インダクタンスと抵抗は、レギュレータの動作に悪影響を及ぼすおそれがあります。寄生インダクタンスと低 ESR セラミック入力コンデンサを組み合わせることで、LC 共振回路を形成することができます。これにより、レギュレータへの入力で過電圧過渡が発生したり、UVLO のトリップが発生する可能性があります。ハーネスの寄生抵抗とインダクタンスや電源の特性に応じて、負荷過渡が出力に発生したときに、電源電圧が低下する可能性があることを考慮してください。アプリケーションが最小入力電圧に近い値で動作している場合、この低下によってレギュレータが瞬時にシャットダウンし、リセットされる可能性があります。この種の問題を解決する最善策は、入力電源からレギュレータまでの距離を短くすることです。さらに、セラミック入力コンデンサと並列にアルミニウム入力コンデンサを使用してください。中程度の ESR を持つこのタイプのコンデンサを使うことは、入力共振回路の振動を減衰させ、あらゆるオーバーシュートまたはアンダーシュートを低減するのに有効です。通常、 $47\mu F \sim 100\mu F$ の範囲の値は入力のダンピングに十分であり、大きな負荷過渡中も入力電圧を安定した状態に保持できます。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

DC/DC コンバータの PCB レイアウトは、優れた設計性能を実現するために重要です。PCB レイアウトが不適切な場合、外部ノイズが生成されるため、適正な回路図設計の動作が妨げとなる可能性があります。一部の予備テストでコンバータが適切にレギュレーションしている場合でも、PCB レイアウトが不適切な場合は、依然として信頼性に影響を及ぼし、量産時のリスクが増加します。さらに、レギュレータの EMI 性能は、PCB レイアウトに大きく依存します。

昇圧コンバータにおいて、EMI に関する PCB の最も重要な機能は、出力コンデンサとローサイド グランドによって形成されるループです。このループは di/dt の大きい不連続電流を流し、レイアウトの寄生インダクタンスに高い電圧スパイクが発生します。過度な過渡電圧により、コンバータの正常な動作が妨げられ、EMI に影響が及び、MOSFET が損傷することもあります。レイアウトの寄生インダクタンスを低減するために、セラミック Cout は Vout ピンのできるだけ近く (1mm 以内) に配置する必要があり、ローサイド MOSFET Q1 は SW ピンのできるだけ近くに配置するようにしてください。また、高周波ノイズをバイパスするために、Vout ピンにできるだけ近い、より小型の Cout (100nF-1μF, 0603 パッケージ) も推奨します。この小さな Cout はビアで接続することは避けてください。

Cout ループ以外にも、IC にスイッチング ノイズが影響を及ぼす事態を防止するため、GND 接続も非常に重要です。AGND が正しく接続されていないと、IC 内部回路が制御不能になるリスクや、損傷を受けるリスクもあります。PGND とは別の AGND が接続されていることを確認して、VCC、COMP、AGND ピン、サーマル パッドを AGND に接続します。AGND は、PGND に単独ポイント (ネットタイ、 0Ω 抵抗、または 10 ~ 20mil 幅のパターン) で接続する必要があります。このネットタイは、ローサイド MOSFET ソース (PGND) と VCC コンデンサの AGND パッドとの間の短いトレースによって接続する必要があります。GND 接続の詳細な配線については、セクション 8.4.2 を参照してください。

VCC コンデンサは、VCC ピンと AGND ピンの近くに配置します。このコンデンサは、短く広いパターンで VCC ピンおよび AGND ピンに配線する必要があります。

PCB の第 2 層をグランド プレーンにします。このプレーンは、ノイズ シールドと放熱経路として機能します。第 2 層を GND プレーンとして使用すると、Cout ループで囲む面積が低減され、寄生インダクタンスが低減されます。

IL、SW、VOUT、PGND (ローサイド MOSFET のソース) に広いポリゴン パターンを供給します。コンバータの入力または出力経路でのすべての電圧降下を低減し、効率を最大化するため、これらの配線はできるだけ広くかつ真っすぐにする必要があります。

適切なヒートシンクのために十分な銅プレーンを確保します。高負荷および高温下で低 $R_{\theta JA}$ を実現するため、十分な銅領域を確保してください。PCB の上層と下層に 2 オンスの銅箔を使用して、少なくとも 4 層基板を配置します。PCB 設計に複数の銅層を使用している場合は（推奨設計）、サーマルリビアも内部層の熱拡散グランドプレーンに接続することができます。このデバイスのパッケージは、すべてのピンで放熱されます。ノイズに配慮して面積を最小化する必要がある場合を除き、すべてのピンに幅広パターンを使うことができます。

8.4.2 レイアウト例

GND 接続に関する以前の分析に従います。AGND と PGND の間のネットタイは、ローサイド MOSFET のソースと VCC コンデンサの AGND パッドとの間に接続する必要があります。ドライバの電流の帰路は、PGND 銅箔から切り出され、ゲートパターンを差動ペアとして、並列に別々に配線します。その結果、相互インダクタンスによって寄生インダクタンスが排除されます。また、VCC コンデンサは、できるだけピンに近付けて配置してください。

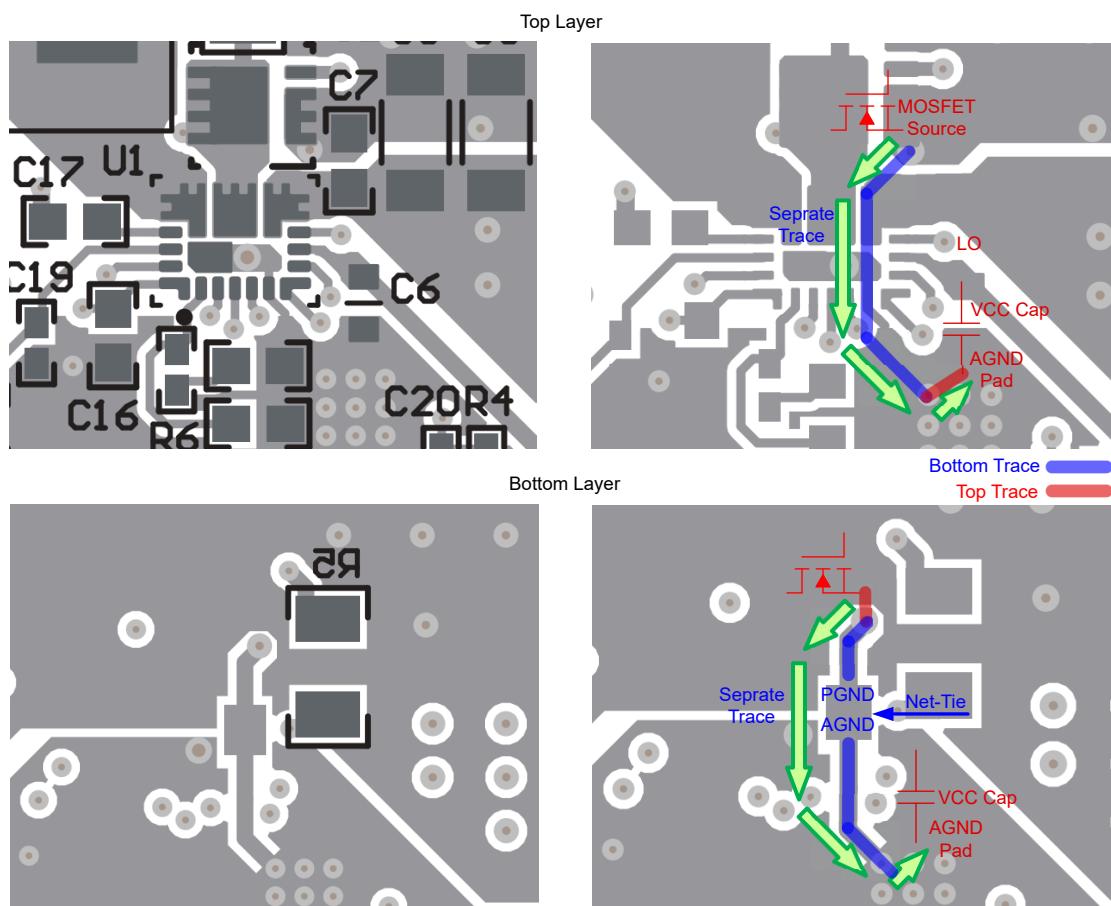


図 8-23. GND 接続のレイアウト例

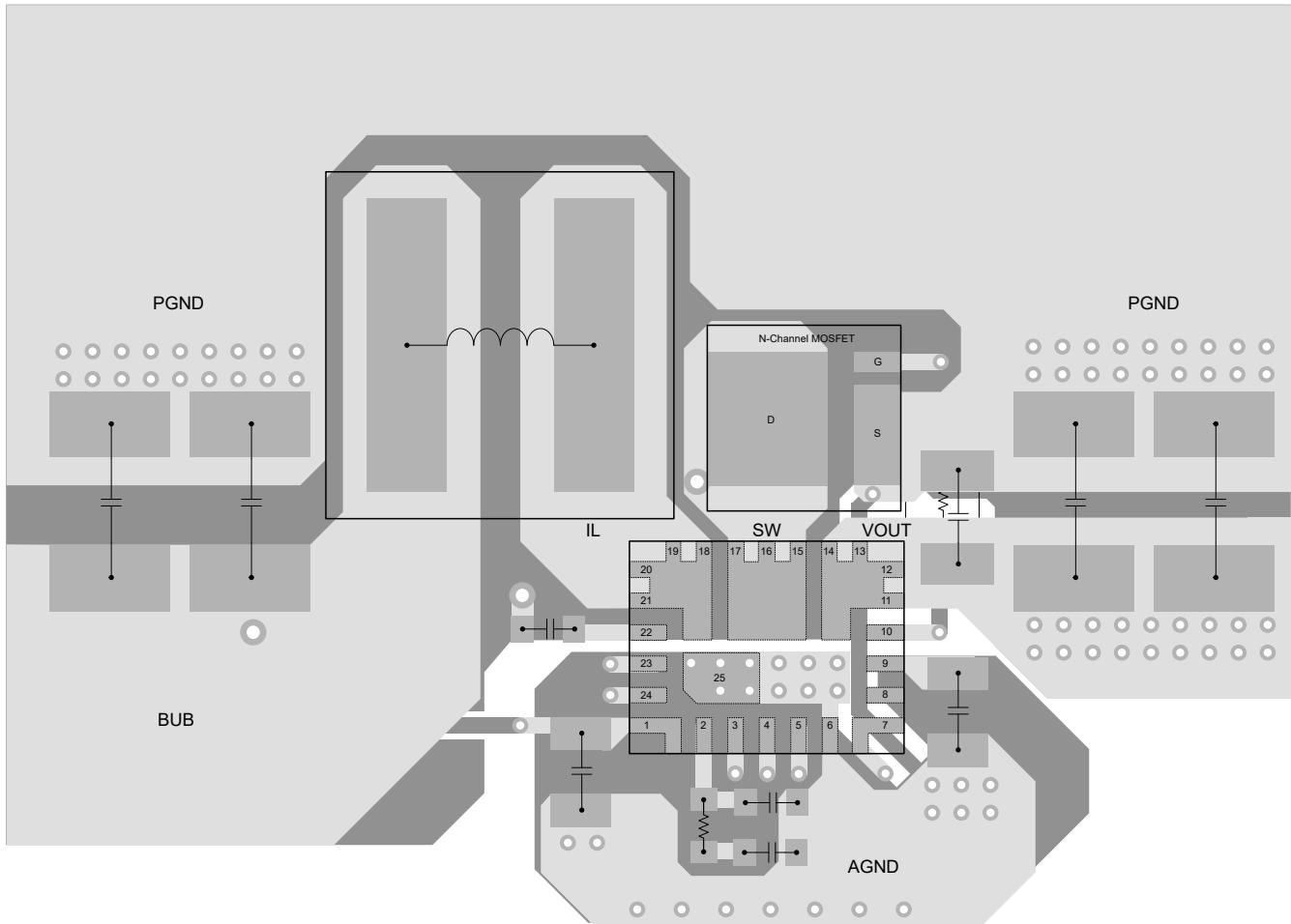


図 8-24. TPS61381Q 標準レイアウトの上層

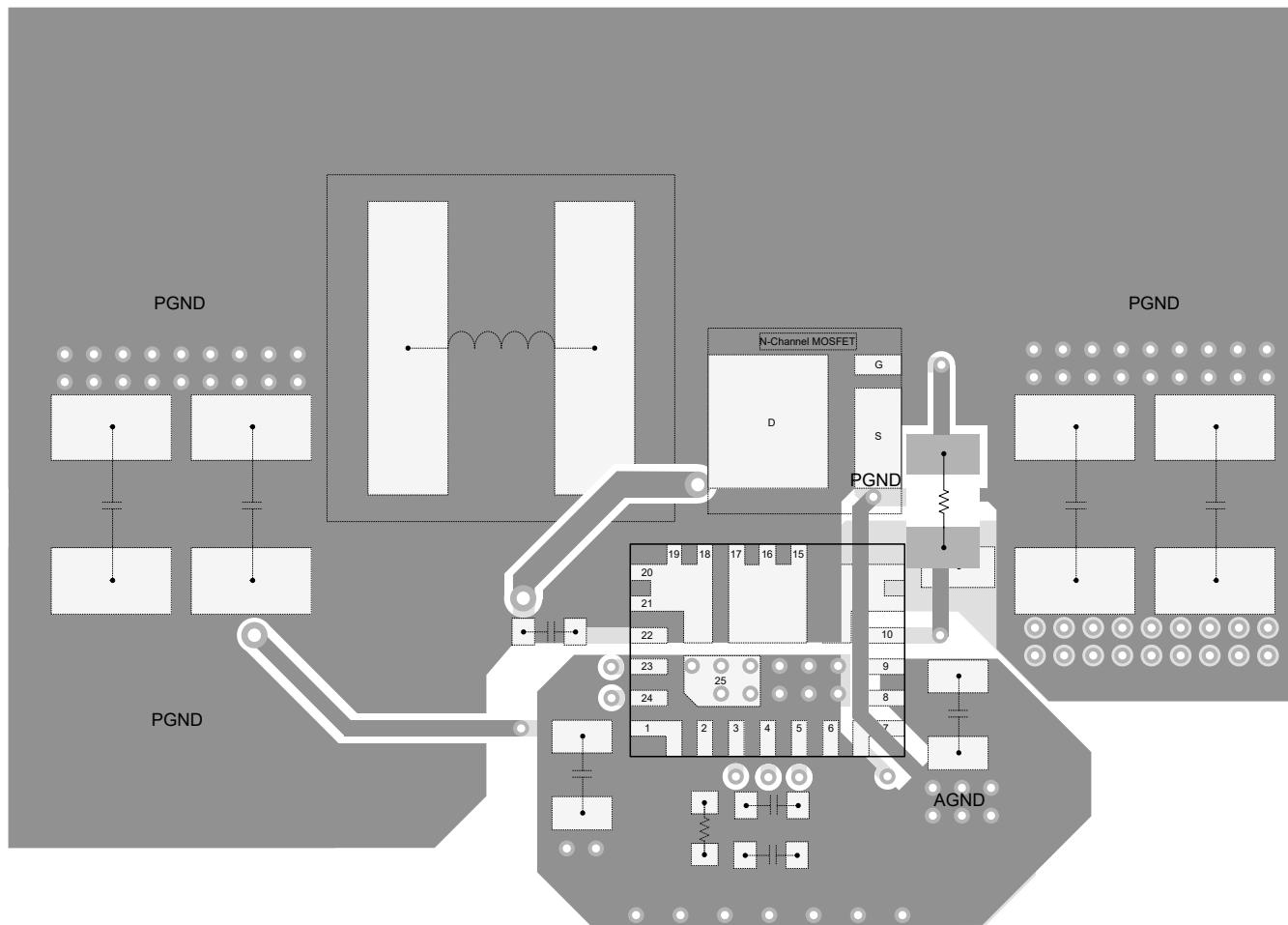


図 8-25. TPS61381Q 標準レイアウトの下層

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『PFM モードの効率の正確な測定』アプリケーション レポート
- テキサス・インスツルメンツ、『超低 IQ デバイスの効率の正確な測定』テクニカル ブリーフ
- テキサス・インスツルメンツ、IQ:『その意味と使用法』テクニカル ブリーフ

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

日付	改訂	注
2024 年 3 月	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS61381QRAVRQ1	Active	Production	WQFN-FCRLF (RAV) 24	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	S61381Q
TPS61381QRAVRQ1.A	Active	Production	WQFN-FCRLF (RAV) 24	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	S61381Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

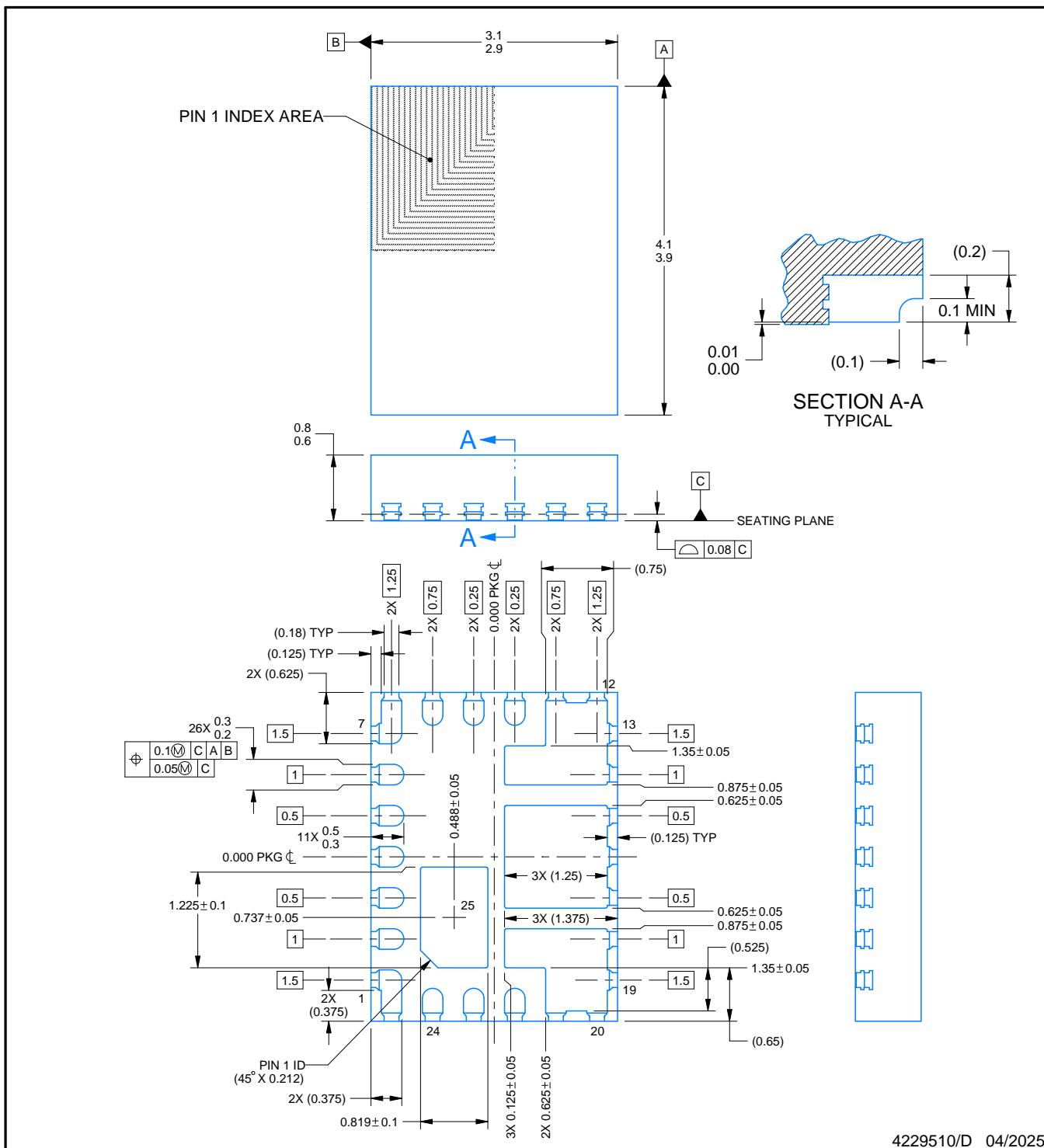
PACKAGE OUTLINE

RAV0024A



WQFN-FCRLF - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4229510/D 04/2025

NOTES:

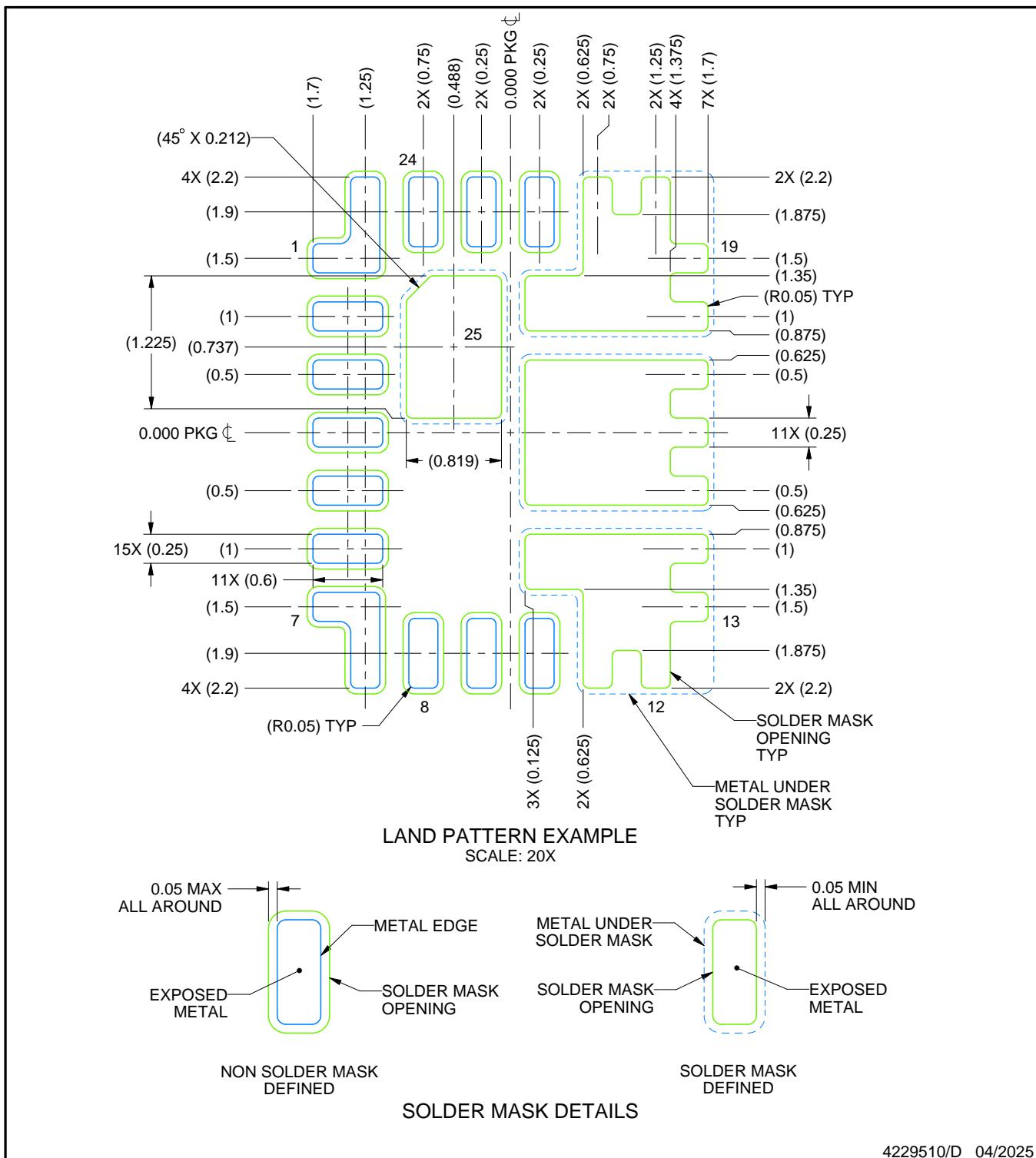
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RAV0024A

WQFN-FCRLF - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

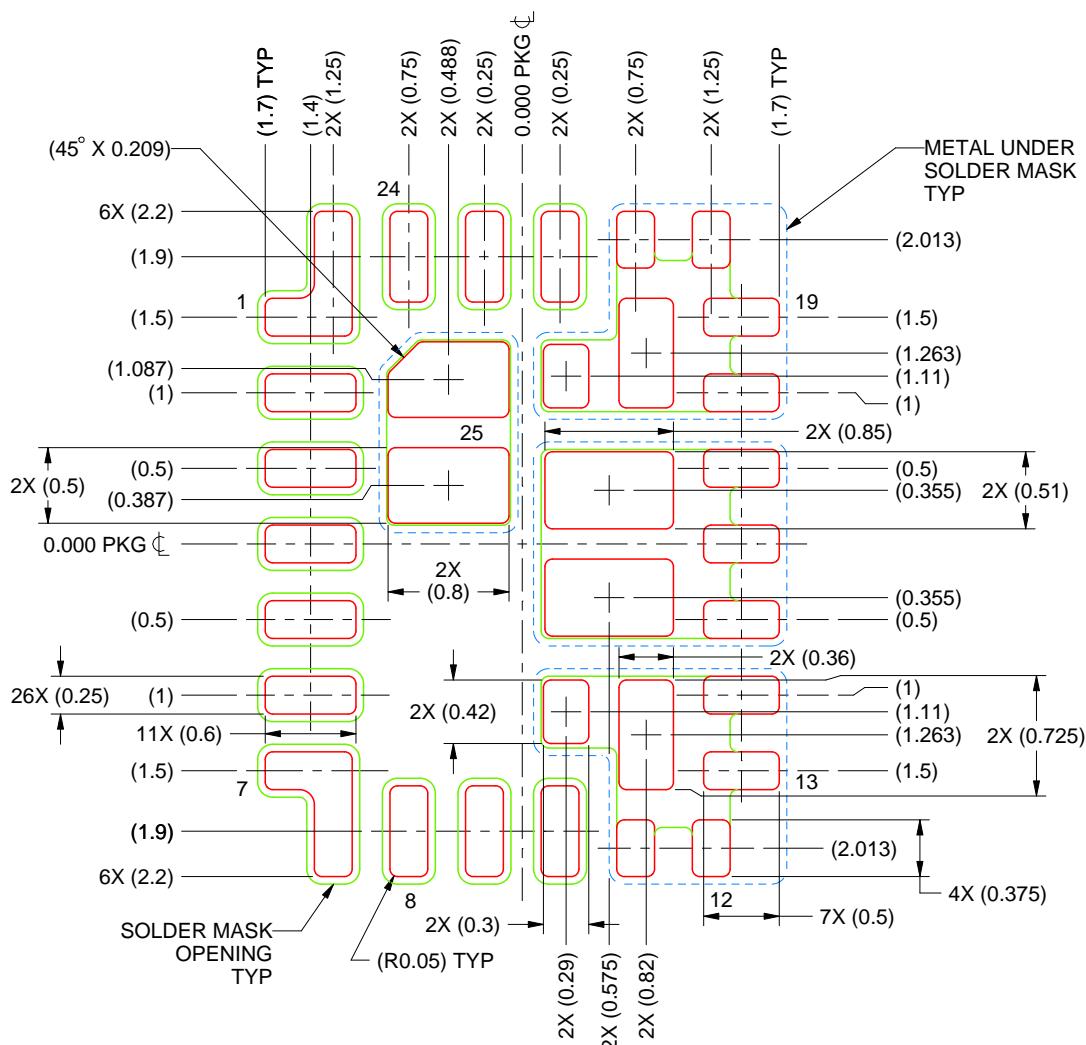
4229510/D 04/2025

EXAMPLE STENCIL DESIGN

RAV0024A

WQFN-FCRLF - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X**

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
FUSED PAD 11 - 14 & 18-20: 62%
FUSED PAD 15-17: 68%
PAD 25: 79%

4229510/D 04/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月