

1.2A/1.25MHz 高効率降圧型コンバータ

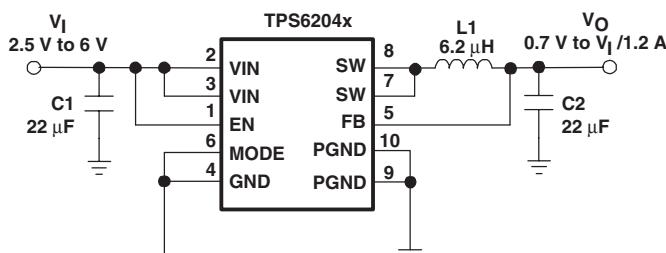
特長

- 変換効率最大95%
- 静止時自己消費電流： $18\mu\text{A}(\text{Typ})$
- 最大出力電流：1.2A
- 動作入力電圧範囲：2.5V～6.0V
- スイッチング周波数：1.25MHz
- 可変電圧製品と固定出力電圧製品をラインアップ
- 軽負荷電流時パワー・セーブ・モード動作
- 100%デューティ・サイクル動作が可能で最小のドロップアウト電圧を実現
- ソフトスタート機能内蔵
- ダイナミック出力電圧ポジショニング
- サーマル・シャットダウン機能
- 短絡保護機能
- 10ピンMSOP PowerPAD™パッケージ
- 10ピンQFNパッケージ(3mm x 3mm)

アプリケーション

- PDA、ポケットPC、スマート・フォン
- USBによる電源供給のモデム
- CPU及びDSP

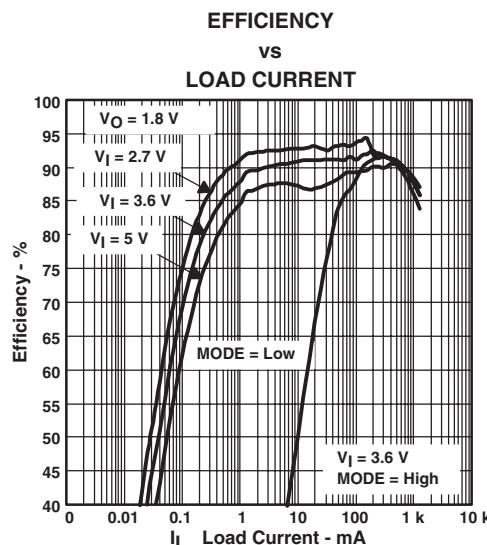
Typical Application Circuit 1.2-A Output Current



- PCカード及びノートブック・コンピュータ
- xDSLアプリケーション
- 標準5Vから3.3V電源への変換

概要

TPS6204xファミリーは、高効率の同期整流式降圧型DC/DCコンバータで、バッテリー駆動のポータブル・アプリケーションに最適です。このファミリーは、単一セルのリチウム・イオン・バッテリー、3セルのニッケル水素/ニッカド・バッテリーから電源が供給されるポータブル・アプリケーションに理想的なデバイスです。本製品は出力電圧が6.0Vから最小0.7Vの範囲であるため、ノートブック型、サブノートブック型コンピュータはもとより、低電圧DSPやPDA、ポケット型PCのプロセッサにも対応しています。TPS6204xは1.25MHzの固定スイッチング周波数で動作し、全負荷電流範囲にわたって高効率を維持するよう、軽負荷電流時には自動的にパワー・セーブ・モード動作になります。低ノイズが求められるアプリケーションには、MODEピンを“H”レベルにすることで固定周波数のPWMモードに固定することができます。TPS6204xの負荷電流は最大1.2Aです。



SWIFT、PowerPAD、SpActおよびBurr-Brownは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。
日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

ORDERING INFORMATION

T _A	VOLTAGE OPTIONS	PACKAGE		PACKAGE MARKING	
		MSOP ⁽¹⁾	QFN ⁽²⁾	MSOP	QFN
-40°C to 85°C	Adjustable	TPS62040DGQ	TPS62040DRC	BBI	BBO
	1.5 V	TPS62042DGQ	TPS62042DRC	BBL	BBS
	1.6 V	TPS62043DGQ	TPS62043DRC	BBM	BBT
	1.8 V	TPS62044DGQ	TPS62044DRC	BBN	BBU
	3.3 V	TPS62046DGQ	TPS62046DRC	BBQ	BBW

(1) DGQパッケージはテープ/リールでも供給できます。デバイス・タイプの末尾にRを付けてください(DGQR)。個数はリール当たり2500個です。

(2) DRCパッケージはテープ/リールでも供給できます。デバイス・タイプの末尾にRを付けてください(DRCR)。個数はリール当たり3000個です。

ABSOLUTE MAXIMUM RATINGS

over operating free-air temperature range unless otherwise noted⁽¹⁾

	UNITS
Supply voltage V _{IN} ⁽²⁾	-0.3 V to 7 V
Voltages on EN, MODE, FB, SW ⁽²⁾	-0.3 V to V _{CC} +0.3 V
Continuous power dissipation	See Dissipation Rating Table
Operating junction temperature range	±40°C to 150°C
Storage temperature range	±65°C to 150°C
Lead temperature (soldering, 10 sec)	260°C

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

(2) すべての電圧値は回路のグランド端子を基準としています。

PACKAGE DISSIPATION RATINGS

PACKAGE	R _{θJA} ⁽¹⁾	T _A ≤ 25°C	T _A = 70°C	T _A = 85°C
		POWER RATING	POWER RATING	POWER RATING
MSOP	60°C/W	1.67 W	917 mW	667 mW
QFN	48.7°C/W	2.05 W	1.13 W	821 mW

(1) 熱抵抗R_{θJA}はサーマル・ビア使用で、PowerPADは半田付けされていることを基準としています。

RECOMMENDED OPERATING CONDITIONS

	MIN	TYP	MAX	UNIT
V _I Supply voltage	2.5	6.0		V
V _O Output voltage range for adjustable output voltage version	0.7		V _I	V
I _O Output current			1.2	A
L Inductor ⁽¹⁾		6.2		μH
C _I Input capacitor ⁽¹⁾		22		μF
C _O Output capacitor ⁽¹⁾		22		μF
T _A Operating ambient temperature	-40	85		°C
T _J Operating junction temperature	-40	125		°C

(1) 詳細についてはアプリケーション情報の項を参照してください。

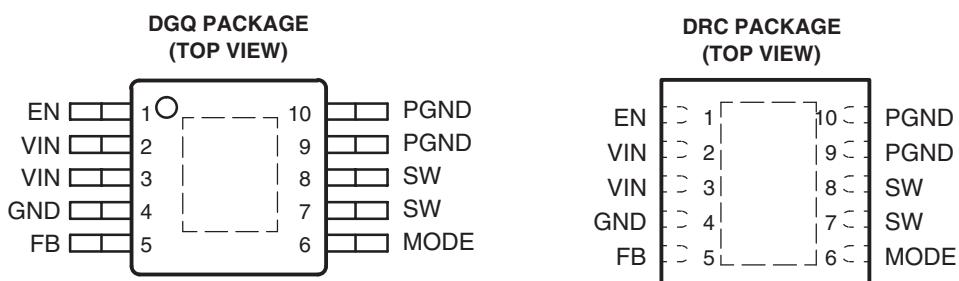
ELECTRICAL CHARACTERISTICS

$V_I = 3.6 \text{ V}$, $V_O = 1.8 \text{ V}$, $I_O = 600 \text{ mA}$, $\text{EN} = \text{VIN}$, $T_A = -40^\circ\text{C}$ to 85°C , typical values are at $T_A = 25^\circ\text{C}$ (unless otherwise noted)⁽¹⁾

SUPPLY CURRENT		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_I	Input voltage range		2.5	6.0		V
$I_{(Q)}$	Operating quiescent current	$I_O = 0 \text{ mA}$, device is not switching	18	35		μA
I_{SD}	Shutdown supply current	$\text{EN} = \text{GND}$	0.1	1		μA
V_{UVLO}	Under-voltage lockout threshold		1.5	2.3		V
ENABLE AND MODE						
V_{EN}	EN high level input voltage		1.4			V
V_{EN}	EN low level input voltage			0.4		V
I_{EN}	EN input bias current	$\text{EN} = \text{GND}$ or VIN	0.01	1.0		μA
$V_{(\text{MODE})}$	MODE high level input voltage		1.4			V
$V_{(\text{MODE})}$	MODE low level input voltage			0.4		V
$I_{(\text{MODE})}$	MODE input bias current	$\text{MODE} = \text{GND}$ or VIN	0.01	1.0		μA
POWER SWITCH						
$r_{DS(ON)}$	P-channel MOSFET on-resistance	$V_I = V_{GS} = 3.6 \text{ V}$	115	210		$\text{m}\Omega$
	P-channel MOSFET on-resistance	$V_I = V_{GS} = 2.5 \text{ V}$	145	270		$\text{m}\Omega$
$I_{lkg(P)}$	P-channel leakage current	$V_{DS} = 6.0 \text{ V}$		1		μA
$r_{DS(ON)}$	N-channel MOSFET on-resistance	$V_I = V_{GS} = 3.6 \text{ V}$	85	200		$\text{m}\Omega$
	N-channel MOSFET on-resistance	$V_I = V_{GS} = 2.5 \text{ V}$	115	280		$\text{m}\Omega$
$I_{lkg(N)}$	N-channel leakage current	$V_{DS} = 6.0 \text{ V}$		1		μA
I_L	P-channel current limit	$2.5 \text{ V} < V_I < 6.0 \text{ V}$	1.5	1.85	2.2	A
	Thermal shutdown			150		$^\circ\text{C}$
OSCILLATOR						
f_s	Oscillator frequency	$V_{FB} = 0.5 \text{ V}$	1	1.25	1.5	MHz
		$V_{FB} = 0 \text{ V}$		625		kHz
OUTPUT						
V_O	Adjustable output voltage range	TPS62040		0.7		V_{IN}
V_{ref}	Reference voltage			0.5		V
V_{FB}	Feedback voltage	TPS62040 Adjustable	$V_I = 2.5 \text{ V}$ to 6.0 V ; $I_O = 0 \text{ mA}$ $V_I = 2.5 \text{ V}$ to 6.0 V ; $0 \text{ mA} \leq I_O \leq 1.2 \text{ A}$	0% -3%	3% 3%	
V_O	Fixed output voltage	TPS62042 1.5V	$V_I = 2.5 \text{ V}$ to 6.0 V ; $I_O = 0 \text{ mA}$ $V_I = 2.5 \text{ V}$ to 6.0 V ; $0 \text{ mA} \leq I_O \leq 1.2 \text{ A}$	0% -3%	3% 3%	
		TPS62043 1.6V	$V_I = 2.5 \text{ V}$ to 6.0 V ; $I_O = 0 \text{ mA}$ $V_I = 2.5 \text{ V}$ to 6.0 V ; $0 \text{ mA} \leq I_O \leq 1.2 \text{ A}$	0% -3%	3% 3%	
		TPS62044 1.8V	$V_I = 2.5 \text{ V}$ to 6.0 V ; $I_O = 0 \text{ mA}$ $V_I = 2.5 \text{ V}$ to 6.0 V ; $0 \text{ mA} \leq I_O \leq 1.2 \text{ A}$	0% -3%	3% 3%	
		TPS62046 3.3V	$V_I = 3.6 \text{ V}$ to 6.0 V ; $I_O = 0 \text{ mA}$ $V_I = 3.6 \text{ V}$ to 6.0 V ; $0 \text{ mA} \leq I_O \leq 1.2 \text{ A}$	0% -3%	3% 3%	
		Line regulation ⁽¹⁾	$V_I = V_O + 0.5 \text{ V}$ (min. 2.5 V) to 6.0 V , $I_O = 10 \text{ mA}$	0		%/V
Load regulation ⁽¹⁾			$I_O = 10 \text{ mA}$ to 1200 mA	0		%/mA
$I_{lkg(SW)}$	Leakage current into SW pin	$V_I > V_O$, $0 \text{ V} \leq V_{SW} \leq V_I$		0.1	1	μA
	Reverse leakage current into pin SW	$V_I = \text{open}$; $\text{EN} = \text{GND}$; $V_{SW} = 6.0 \text{ V}$		0.1	1	μA
f	Short circuit switching frequency	$V_{FB} = 0 \text{ V}$		625		kHz

(1) ライン・レギュレーション及び負荷レギュレーションは出力電圧精度±3%を保証するようデジタル制御でコントロールされています。

PIN ASSIGNMENTS

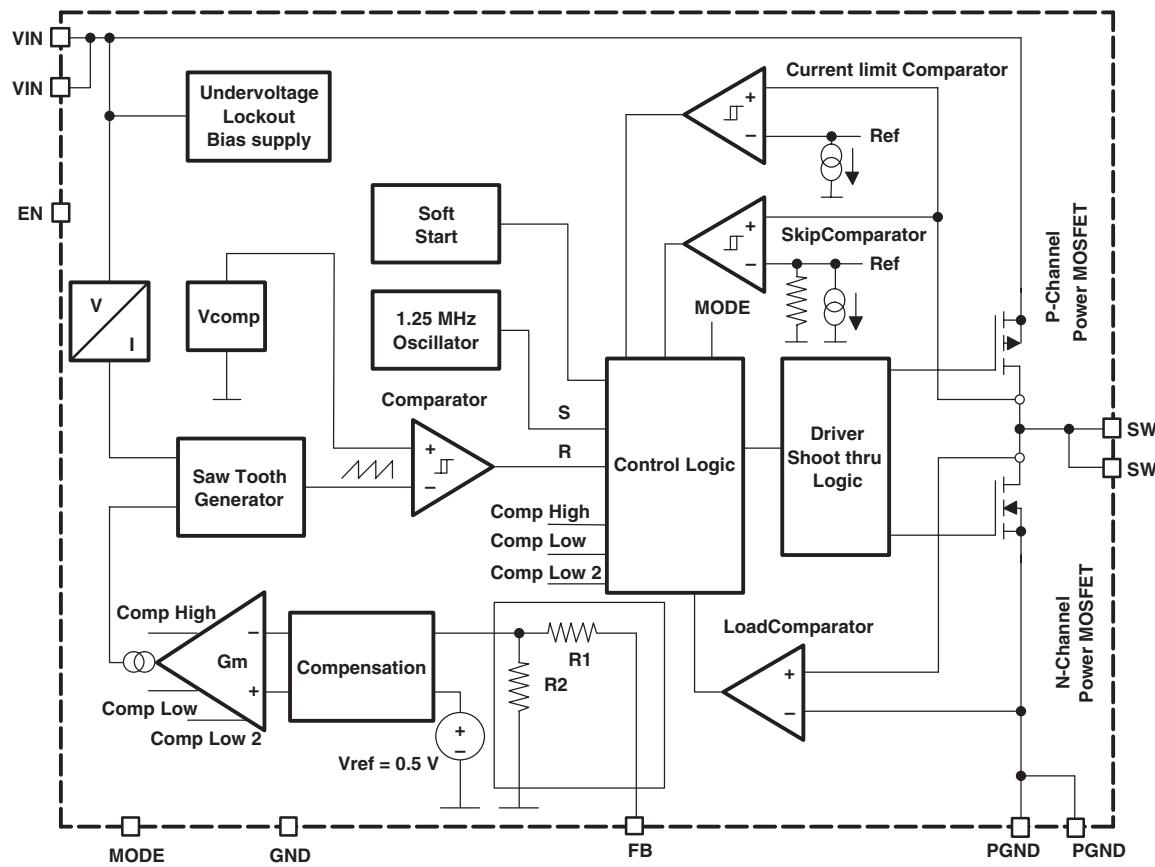


NOTE: PowerPADはGNDに接続しなければなりません。

端子機能表

端子機能 NAME	NO.	I/O	DESCRIPTION
EN	1	I	イネーブル端子。ENをグランドに接続するとデバイスはシャットダウン・モードになります。ENをV _i に接続するとデバイスはイネーブルになります。ENはフローティングにせず、終端処理しなければなりません。
VIN	2,3	I	電源電圧入力。
GND	4		アナログ・グラウンド。
FB	5	I	フィードバック端子。固定出力電圧バージョンを使用する場合はFBを直接出力に接続してください。可変バージョンの場合には、抵抗デバイダをこのピンに外付けします。内部の分圧器は可変バージョンではディスエーブルです。
MODE	6	I	MODE端子を“H”レベルにするとデバイスを固定周波数動作によるPWM動作に固定することができます。MODE端子を“L”レベルにすると、デバイスは高負荷電流時は固定周波数のPWMモード、軽負荷電流時はPFM(パルス周波数変調)モードへと自動切換で動作するパワー・セーブ・モードになります。
SW	7,8	I/O	コンバータのスイッチ端子で、内部パワーMOSFETのドレインに接続されています。
PGND	9,10		電源グラウンド。

FUNCTIONAL BLOCK DIAGRAM



TYPICAL CHARACTERISTICS

TABLE OF GRAPHS

			FIGURE
η	Efficiency	vs Load current	1, 2, 3
η	Efficiency	vs Input voltage	4
I_Q	Quiescent current	vs Input voltage	5, 6
f_S	Switching frequency	vs Input voltage	7
$r_{DS(on)}$	P-Channel $r_{DS(on)}$	vs Input voltage	8
$r_{DS(on)}$	N-Channel rectifier $r_{DS(on)}$	vs Input voltage	9
	Load transient response		10
	PWM operation		11
	Power save mode		12
	Start-up		13

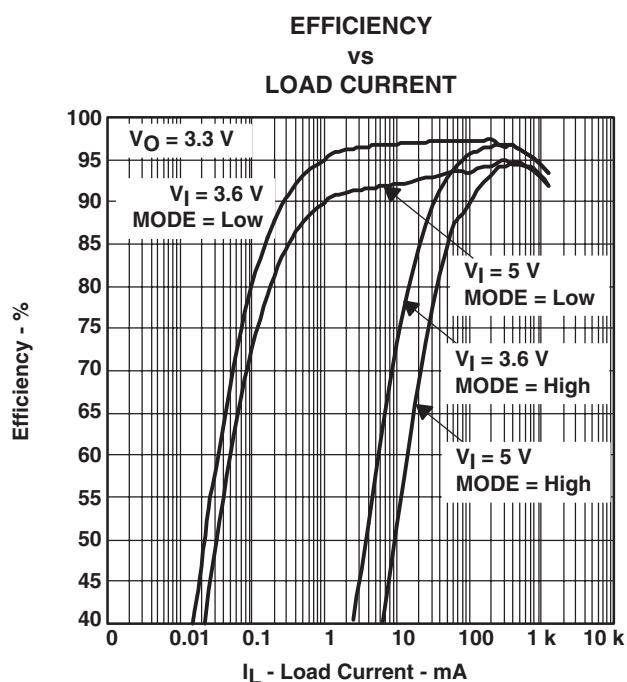


図1

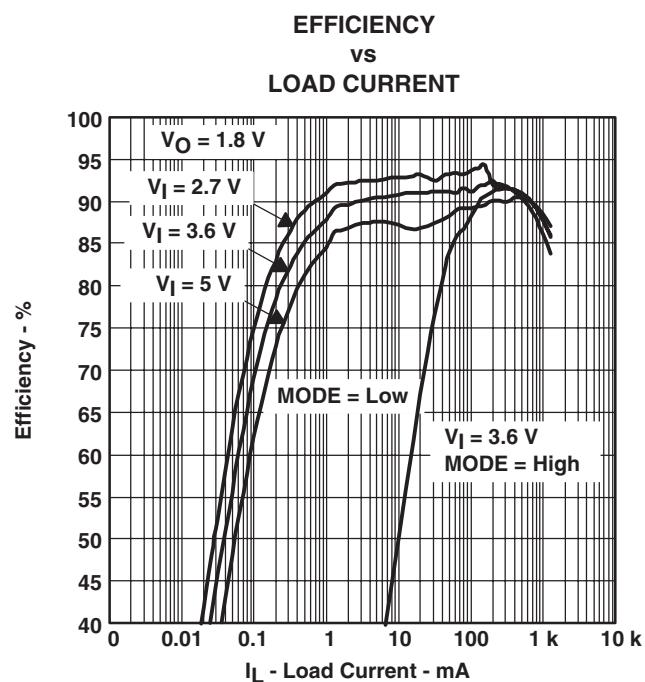


図2

**EFFICIENCY
VS
LOAD CURRENT**

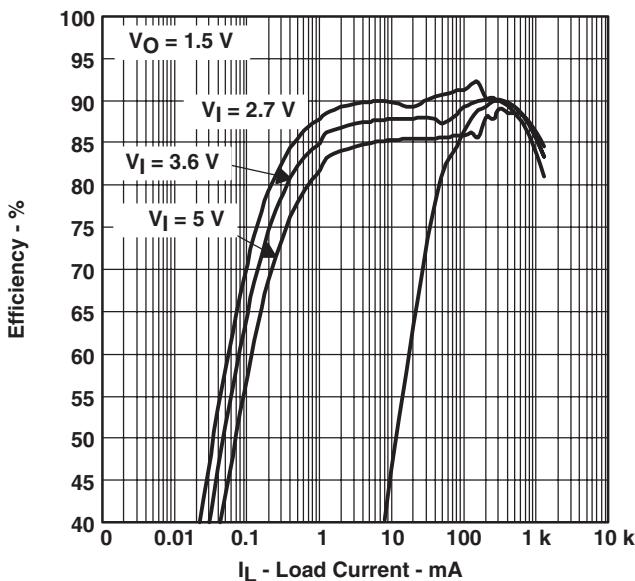


図3

**EFFICIENCY
VS
INPUT VOLTAGE**

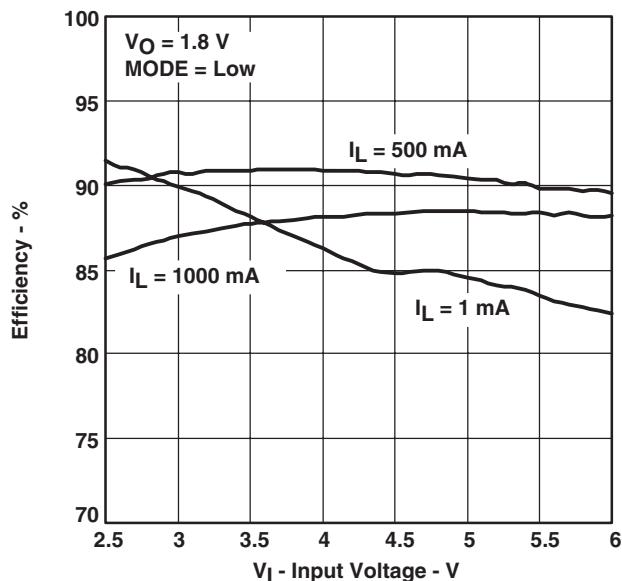


図4

**QUIESCENT CURRENT
VS
INPUT VOLTAGE**

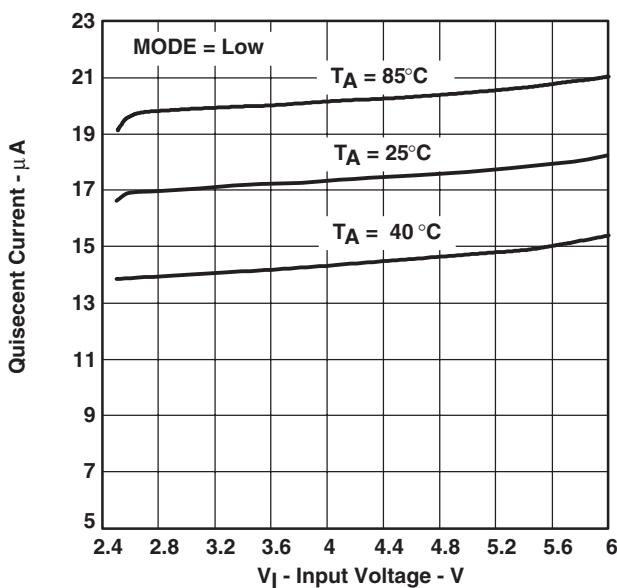


図5

**QUIESCENT CURRENT
VS
INPUT VOLTAGE**

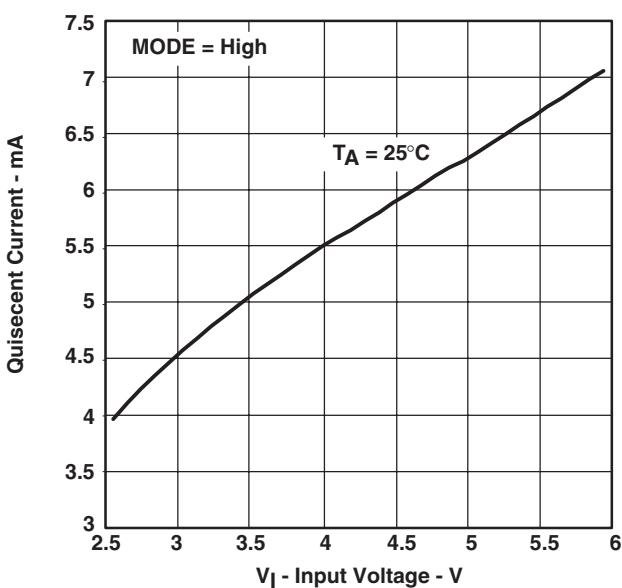


図6

**SWITCHING FREQUENCY
vs
INPUT VOLTAGE**

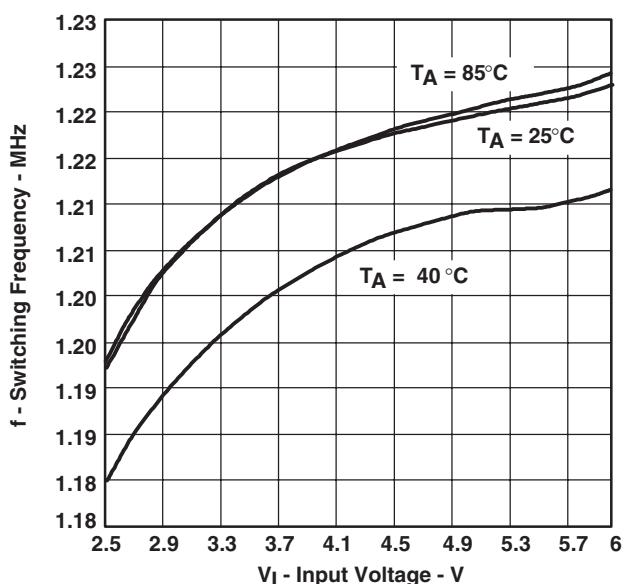


図7

**P-CHANNEL r_{DS(on)}
vs
INPUT VOLTAGE**

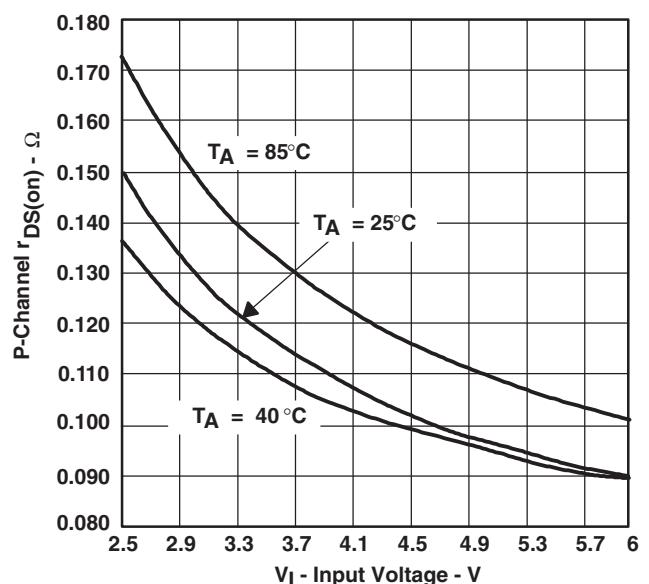


図8

**N-CHANNEL RECTIFIER r_{DS(on)}
vs
INPUT VOLTAGE**

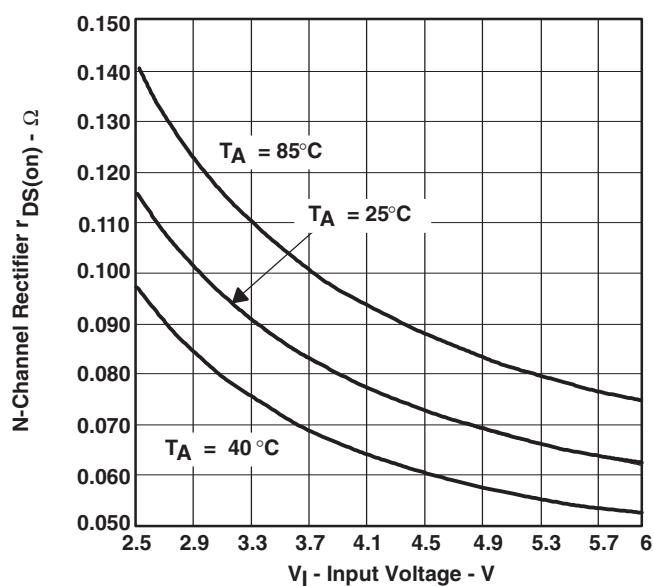


図9

LOAD TRANSIENT RESPONSE

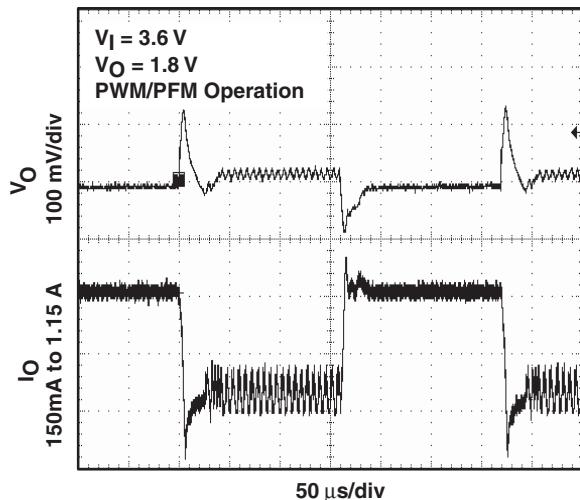


図10

PWM OPERATION

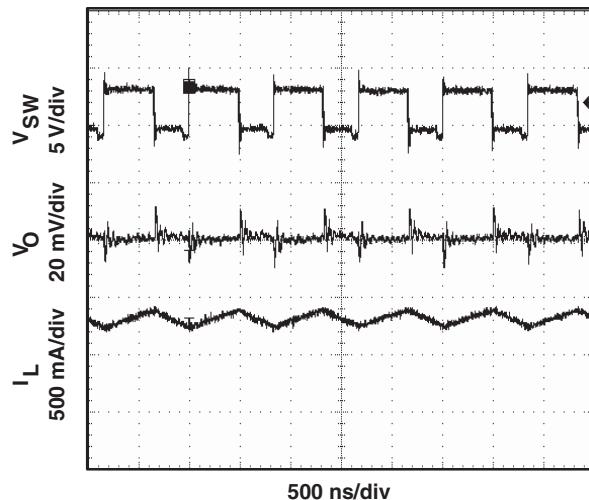


図11

POWER SAVE MODE

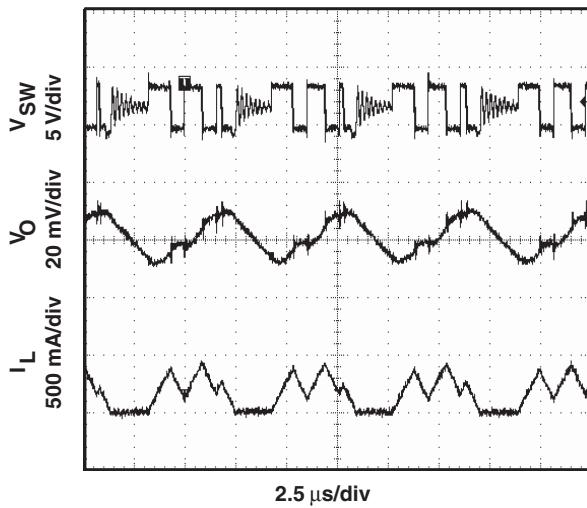


図12

START-UP

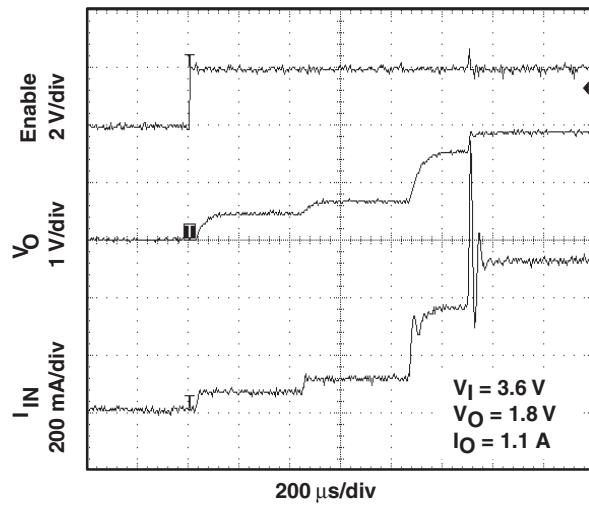


図13

詳細説明

動作

TPS6204xは同期整流式の降圧型コンバータで標準1.25MHzの固定周波数で動作します。中程度から大きな負荷電流範囲の時、このデバイスはパルス幅変調(PWM)で動作し、一方、軽負荷時にはパルス周波数変調(PFM)を使用したパワー・セーブ・モード動作になります。PWMモード動作時ではスイッチング周波数は標準で1.25MHz、最小で1MHzです。このことにより、このデバイスはRF(無線周波数)障害を最小限に抑えるxDSLのアプリケーションに適しています。

PWM動作時、コンバータは良好なライン及び負荷レギュレーションを実現するため入力電圧フィードフォワードをもつユニークな高速応答の電圧モード・コントローラにより構成されており、その結果小さな入力/出力セラミック・コンデンサを使うことが可能になります。クロック信号(S)主導の各クロック・サイクルの初めで、PチャネルのMOSFETスイッチはオンになり、インダクタ電流はPWMコンパレータがトリップするまで上昇し、そしてコントロール・ロジックがスイッチをオフにします。また、電流制限コンパレータもPチャネル・スイッチに設定された制限電流を越えた場合にスイッチをオフにします。貫通電流を防止するデッドタイムの後、NチャネルMOSFET整流器はオンになり、インダクタ電流は減少します。次のサイクルがクロック信号で始まり、再びNチャネル整流器をオフ、Pチャネル・スイッチをオンにします。

Gmアンプだけでなく、入力電圧の変化により鋸波発生器の立ち上がり時間が変更されるため、入力電圧または出力電圧の変化がコンバータのデューティ・サイクルを直接コントロールし、その結果非常に良好なライン及び負荷過渡時のレギュレーションが実現します。

パワー・セーブ・モード動作

負荷電流が減少すると、コンバータはパワー・セーブ・モード動作になります。パワー・セーブ・モード時、コンバータは低スイッチング周波数のPFMモードとなり、休止期間中は最小の静止時自己消費電流で動作し、高効率を維持します。

コンバータは平均インダクタ電流をモニタし、平均インダクタ電流がスレッシュホールドより低くなるとデバイスはパワー・

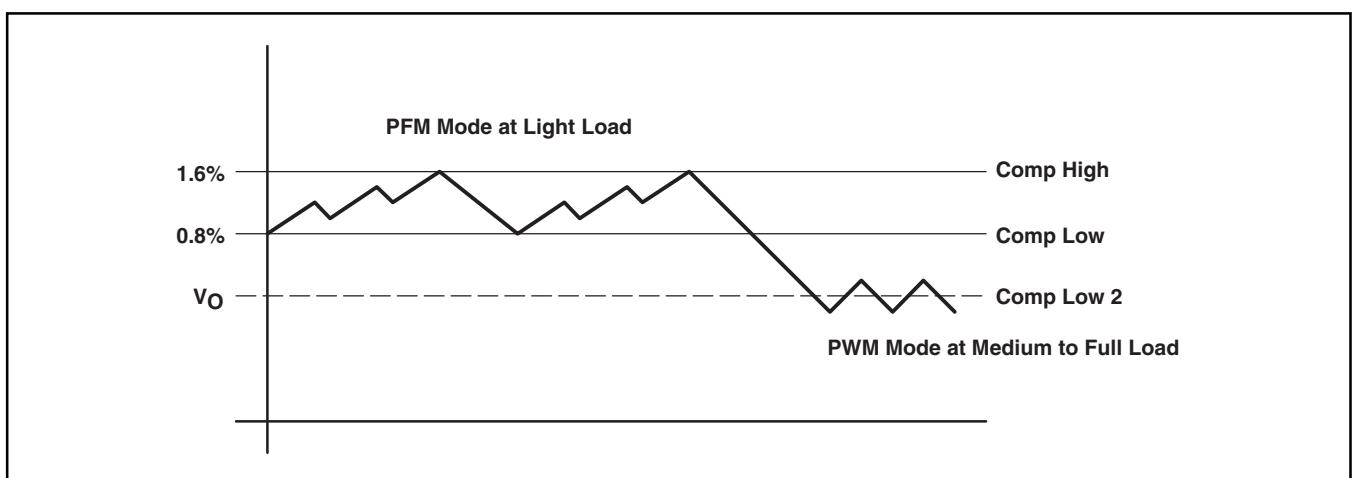
セーブ・モードになります。PWMとパワー・セーブ・モード間の移行点は以下の式の遷移電流で求められます。

$$I_{\text{transition}} = \frac{V_I}{18.66 \Omega} \quad (1)$$

パワー・セーブ・モード時、出力電圧はコンパレータのスレッシュホールドである“コンパレータ・ロー”と“コンパレータ・ハイ”によりモニタされます。出力電圧が標準出力電圧より標準で0.8%上に設定されている“コンパレータ・ロー”的スレッシュホールドより下に下がると、Pチャネル・スイッチはオンになります。Pチャネル・スイッチは式(1)の遷移電流に達するまでオン状態を保持します。次にNチャネル・スイッチがオンになり最初のサイクルが完了します。コンバータは入力電圧及び出力電圧で決まるその標準デューティ・サイクルで、しかしスイッチング周波数は標準の半分の625kHzでスイッチングを続けます。この動作により出力電圧は上昇し、1.6%の“コンパレータ・ハイ”的スレッシュホールドに達するとすぐに、コンバータはスイッチングを停止します。負荷電流に応じて、コンバータはエネルギーを出力に送るためのスイッチ動作の周期を長くしたり短くしたりします。負荷電流が増加し、出力電圧を式(1)の遷移電流では維持できなくなった場合、コンバータは再びPWMモードになります。“代表的特性図”の項の図11と図12及び“パワー・セーブ・モード”的図14を参照してください。数ある手法の中でもとりわけ、この高度なパワー・セーブ・モードの手法により、全負荷電流範囲にわたる高効率と標準出力電圧の1%というわずかな出力リップルが可能になっています。

軽負荷電流時に標準出力電圧より標準で0.8%及び1.6%上にパワー・セーブ・モードのスレッシュホールドを設定することで、大電流への負荷過渡変化時に電圧ドロップによる最低電圧値が高くなるダイナミック電圧ポジショニングを実現します。このことにより、コンバータは22μFのような小さな出力コンデンサと、大負荷過渡時の電圧ドロップの影響を軽減する動作が可能になります。パワー・セーブ・モードの詳細な動作については図14も参照してください。

出力電圧が“コンパレータ・ロー2”的スレッシュホールドより下に下がるとすぐに、コンバータは固定周波数のPWMモードになります。



ダイナミック電圧ポジショニング

先の“パワー・セーブ・モード動作”の項の説明及び図14で詳述したように、デバイスがパワー・セーブ・モードの時、軽負荷電流時の出力電圧は標準出力電圧より0.8%上(平均では1%)です。このことにより、軽負荷から全負荷への負荷過渡時の電圧ドロップにさらなる余裕が生じます。一方、全負荷から軽負荷への負荷過渡時では、NチャネルFETスイッチをオンにすることで出力電圧を能動的に低下させ、インダクタ電流による出力電圧のオーバーシュートも最小限に抑えられます。

モード(自動PWM/PFM動作及び強制PWM動作)

MODEピンをGNDに接続すると自動PWM/PFM切り替えのパワー・セーブ・モードになります。コンバータは、中程度から大きな負荷範囲の時は固定周波数のPWMモード、軽負荷時はPFMモードで動作し、広い負荷電流範囲にわたって高い効率を維持します。

MODEピンを“H”レベルにすると、コンバータは軽負荷電流時でも常にPWMモードで動作します。この利点は、コンバータがノイズに敏感なアプリケーションの場合に固定のスイッチング周波数で動作することによりノイズフィルタが簡素化できることです。このモードでは、軽負荷時の効率がパワー・セーブ・モードに比べて低くなります(図1から図3参照)。さらなる柔軟性をもたせるため、動作中にパワー・セーブ・モードから強制PWMモードに切り替えることができます。このことにより、TPS6204xの動作モード各々のシステム要件に適合させることで効率的なパワー・マネージメントが可能になります。

100%デューティ・サイクルでの低ドロップアウト動作

TPS6204xは100%デューティ・サイクル・モードを持っている為に低い入力電位差までレギュレーションを維持する事が可能です。このモードでは、Pチャネル・スイッチは常にオンになっています。このことはバッテリーの電圧範囲を最大限に活用することで最長の動作時間を実現するバッテリー駆動のアプリケーションで特に有用です。レギュレーションが維持できる最小入力電圧は負荷電流と出力電圧に依存し、以下の式で計算できます。

$$V_I \text{ min} = V_O \text{ max} + I_O \text{ max} \times (r_{DS(on)} \text{ max} + R_L) \quad (2)$$

但し、

$$I_O(\text{max}) = \text{最大出力電流} + \text{インダクタ・リップル電流}$$

$$r_{DS(on)}\text{max} = \text{Pチャネル・スイッチの最大オン抵抗}$$

$$R_L = \text{インダクタのDC抵抗}$$

$$V_O(\text{max}) = \text{標準出力電圧} + \text{出力電圧の最大公差}$$

ソフトスタート

TPS6204xシリーズは起動時の突入電流を制限するソフトスタート回路を内蔵しています。これにより、バッテリーまたはインピーダンスの高い電源がTPS6204xの入力に接続された場合、入力電圧に起り得る突入電流による電圧降下を回避することができます。

ソフトスタートはスイッチ電流をデジタル制御により $I_{LIM}/8$ 、 $I_{LIM}/4$ 、 $I_{LIM}/2$ のステップで増加してゆき、その後、電気的特性表で規定されている1.85Aの標準スイッチ制限電流に増加させて実行されます。起動時間は出力コンデンサと負荷電流に依存します。図13を参照してください。

短絡保護

出力電圧が標準出力電圧の50%以下に低下すると、電流制限と同様に、コンバータのスイッチング周波数も標準値の50%に低減します。起動時にも短絡保護機能動作する為にデバイスは出力電圧が標準出力電圧の50%を越えるまではその標準制限電流の半分以上の電流は供給しません。このことは電流シンクとして機能する負荷がコンバータの出力に接続されている場合に考慮する必要があります。

サーマル・シャットダウン

接合部温度が150°C(標準)を越えるとデバイスはサーマル・シャットダウン状態になります。このモードでは、Pチャネル・スイッチとNチャネル整流器はともにオフになります。デバイスは150°Cより下がると再び動作を再開します。

イネーブル

ENピンを“L”レベルにするとシャットダウン時電流が0.1μA(標準値)のシャットダウン・モードになります。このモードでは、Pチャネル・スイッチとNチャネル整流器はともにオフで、デバイス全体がシャットダウン状態です。シャットダウン時、入出力間は遮断され、外部電圧源または大きなコンデンサ等による出力電圧が存在すると電気的特性表に規定されている逆リーキ電流のみが流れます。正常動作を行うには、イネーブル(EN)ピンはプルアップ等による終端処理しなければならず、フローティングにしておいてはいけません。

ENピンを“H”レベルにすると“ソフトスタート”の項での説明のようにTPS6204xはソフトスタートで起動します。

低電圧ロックアウト

低電圧ロックアウト回路により低入力電圧時のデバイスの誤動作が防止されます。これは電源電圧の不確かな状態でコンバータがハイサイドMOSスイッチまたは整流器MOSFETをオンにするのを防ぎます。

アプリケーション情報

可変出力電圧バージョン

可変出力電圧バージョンのTPS62040が使用された場合、出力電圧は外付けの抵抗デバイダにより設定されます。図15を参照してください。

出力電圧は以下の式で計算されます。

$$V_O = 0.5 V \times \left(1 + \frac{R1}{R2} \right) \quad (3)$$

但し、 $R1 + R2 \leq 1M\Omega$ 、内部基準電圧 $V_{ref} = 0.5V$ (標準)。

$R1 + R2$ は安定性の理由により $1M\Omega$ を越えてはいけません。動作時静止電流を最小に保つためには、フィードバック抵抗デバイダは $R1 + R2 \leq 1M\Omega$ の条件で出来るだけ高い抵抗値を選択します。また、基準電圧が $V_{ref} = 0.5V$ と低いため、フィードバック・ピン(FB)のノイズを最小限に抑えることが必要です。フィードバック抵抗に容量性のデバイダC1とC2を使用すると、ラインまたは負荷過渡特性を低下させることなく、フィードバックでのノイズを最小限に抑えられます。

C1とC2は以下の式で選択してください。

$$C1 = \frac{1}{2 \times \pi \times 10 \text{ kHz} \times R1} \quad (4)$$

但し、

$R1$ = 分圧器の上側抵抗

$C1$ = 分圧器の上側コンデンサ

$C1$ の値については計算結果にもっとも近い値を選択してください。

$$C2 = \frac{R1}{R2} \times C1 \quad (5)$$

但し、

$R2$ = 分圧器の下側抵抗

$C2$ = 分圧器の下側コンデンサ

$C2$ については、選択するコンデンサ値は常に計算結果より大きな値を選択するようにしてください。例えば、図15のC2は計算結果 $C2 = 88.42 \text{ pF}$ から 100 pF が選択されています。

静止電流が重要な設計パラメータではない場合、 $R1 + R2 < 100k\Omega$ の低インピーダンスのフィードバック・デバイダを使用することによりC1とC2は省略する事が出来ます。これにより、フィードバック・ピン(FB)のノイズも低減しますが、動作時の総静止電流は増加します。C1とC2を使用しない場合に最良動作を実現するには、プログラムされる出力電圧が高くなるにつれ、フィードバック・インピーダンスは低くする必要があります。

インダクタの選択

TPS6204xでは通常 $6.2\mu\text{H}$ の出力インダクタを用います。特定の動作条件に対しデバイスの特性を最適化するために、これより大きいかまたは小さいインダクタ値が使用できます。選択するインダクタはその直流抵抗と飽和電流の定格が明確となっていることが必要です。インダクタの直流抵抗はコンバータの効率に直接影響するため、効率を最大にするには最小の直流抵抗をもつインダクタを選択しなければなりません。

式(7)で安定負荷条件での最大インダクタ電流が計算されます。インダクタの定格飽和電流は式(7)で計算される最大インダクタ電流よりも大きくなればなりません。このことは大負荷過渡時にインダクタ電流が式(7)で計算された値より上昇するため必要となります。

$$\Delta I_L = V_O \times \frac{1 - \frac{V_O}{V_I}}{L \times f} \quad (6)$$

$$I_{L max} = I_O max + \frac{\Delta I_L}{2} \quad (7)$$

但し、

f = スイッチング周波数(標準 1.25MHz)

L = インダクタ値

ΔI_L = ピーク間インダクタ・リップル電流

$I_{L max}$ = 最大インダクタ電流

最大インダクタ電流は V_I が最大の時です。

開磁型のインダクタは穏やかな飽和特性をもっており、通常同程度のシールドされたインダクタに比べてより大きなインダクタ電流に対処することができます。より慎重な方法とは、単に

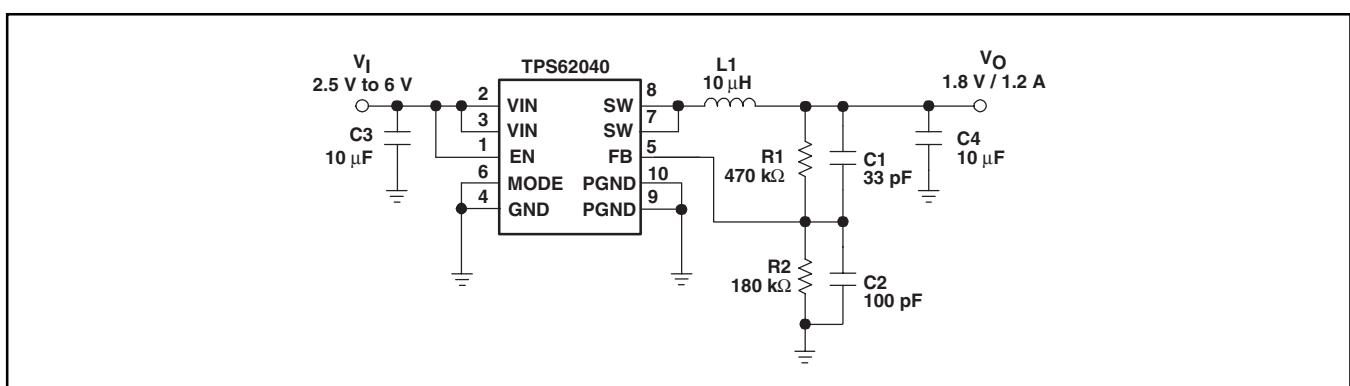


図15. Adjustable Output Voltage Version

TPS6204xの最大スイッチ電流2.2Aに対するインダクタ電流定格を選択することです。留意しておくことは、インダクタごとにコア材は異なっており、これは特に高いスイッチング周波数で効率に影響を及ぼすということです。表1、代表的アプリケーション、インダクタの選択の項を参照してください。

インダクタ値	寸法	サプライヤ
4.7μH	5.0 x 5.0 x 3.0 mm	Sumida CDRH4D28C-4.7
4.7μH	5.2 x 5.2 x 2.5 mm	Coiltronics SD25-4R7
5.3μH	5.7 x 5.7 x 3.0 mm	Sumida CDRH5D28-5R3
6.2μH	5.7 x 5.7 x 3.0 mm	Sumida CDRH5D28-6R2
6.0μH	7.0 x 7.0 x 3.0 mm	Sumida CDRH6D28-6R0

表1. インダクタの選択

出力コンデンサの選択

TPS6204xの高度な高速応答電圧モード・コントロール体系により、大きな負荷過渡時で大きな出力電圧のアンダーシュートやオーバーシュートが生じることなく、22μFの小さなセラミックコンデンサを使用することができます。低ESR値のセラミックコンデンサは出力電圧リップルが最小となるため、これを推奨します。必要に応じて、タンタルコンデンサを使うこともできます。コンデンサ部品の選択には表2を参照してください。

出力コンデンサにセラミックを使用した場合は、コンデンサの定格RMSリップル電流は常にアプリケーションの要件に適合していないければなりません。完全を期すため、RMSリップル電流を以下の式で計算します。

$$I_{RMS\text{Cout}} = V_O \times \frac{1 - \frac{V_O}{V_I}}{\frac{V_I}{L \times f}} \times \frac{1}{2 \times \sqrt{3}} \quad (8)$$

標準の負荷電流時にはデバイスはPWMモードで動作し、総出力電圧リップルは出力コンデンサのESRにより生じる電圧スパイクと出力コンデンサを充放電することにより生じる電圧リップルの合計となります。

$$\Delta V_O = V_O \times \frac{1 - \frac{V_O}{V_I}}{\frac{V_I}{L \times f}} \times \left(\frac{1}{8 \times C_O \times f} + ESR \right) \quad (9)$$

但し、最大出力電圧リップルは入力電圧V_Iが最大の時に起こります。

軽負荷電流時にはデバイスはパワー・セーブ・モードで動作し、出力電圧リップルは出力コンデンサの値には依存しません。出力電圧リップルは内部コンパレータのスレッシュホールドで設定されます。標準の出力電圧リップルは標準出力電圧の1%です。

入力コンデンサの選択

入力がパルス電流となるバック・コンバータの性質のため、大きな入力電圧スパイクにより生じる他の回路への干渉をフィルタし、影響を最小限にする最適な入力電圧を得るには低ESRの入力コンデンサが必要とされます。入力コンデンサは22μF以上の値を選択します。さらに良好な入力電圧のフィルタを行うためには入力コンデンサは無制限に増やすことができます。

コンデンサ値	寸法	サプライヤ	注
22μF	1206	Taiyo Yuden JMK316BJ226ML	セラミック
22μF	1210	Taiyo Yuden JMK325BJ226MM	セラミック

表2. 入出力コンデンサの選択

レイアウトについての考察

すべてのスイッチング電源において、高ピーク電流及び高スイッチング周波数時のレイアウトは設計での重要なステップとなります。レイアウトが注意深く行われていないと、レギュレータはEMI問題はもとより安定性の問題も生じさせることができます。従って、図16の太線で示すように主要な電流パスには広く短い配線を使用してください。これらの配線は最初にレイアウトしてください。入力コンデンサはインダクタや出力コンデンサと同様にできるだけICピンの近くに置かなければなりません。フィードバックの抵抗回路や配線は、ノイズや磁気干渉を最小限に抑えるためインダクタやスイッチ・ノードから離して配線しなければなりません。フィードバック回路やフィードバック・ピンへの結合によるノイズをさらに抑えるには、グランド・プレーンまたはグランド配線をシールドにして使用します。全面グランド層または下の図に示すスターグランドを使ってください。このことは、特に1.25MHzといった高いスイッチング周波数の場合非常に重要になります。

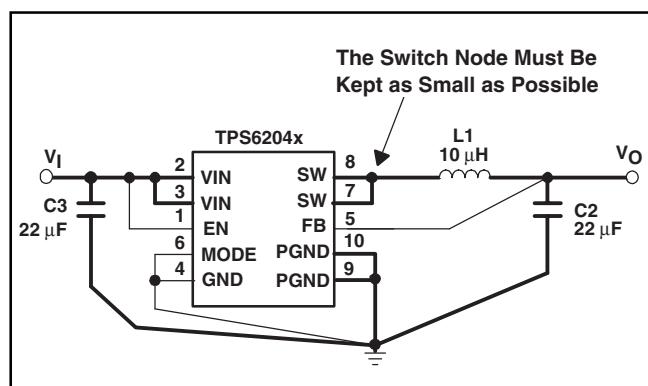


図16. Layout Diagram

放熱設計情報

パッケージの熱特性上もっとも大きな影響を与える要素の1つは基板設計です。PowerPAD™パッケージの熱放散能力を最大限に活用するためには、基板にヒートシンク的な機能を持たせるために、半田付け可能なパッドをIC下面部にレイアウトされた基板を使わなければなりません。詳細な情報については、TIアプリケーション・ノート“PowerPAD Thermally Enhanced Package”(SLMA002)を参照してください。

ション・ノート“PowerPAD Thermally Enhanced Package”(SLMA002)を参照してください。

10ピンMSOPパッケージのPowerPAD™領域は1.52mm × 1.79mm($\pm 0.05\text{mm}$)であり、熱抵抗を低減するためPCBに半田付けしなければなりません。層間のサーマル・ビアがあると熱抵抗はさらに減少します。

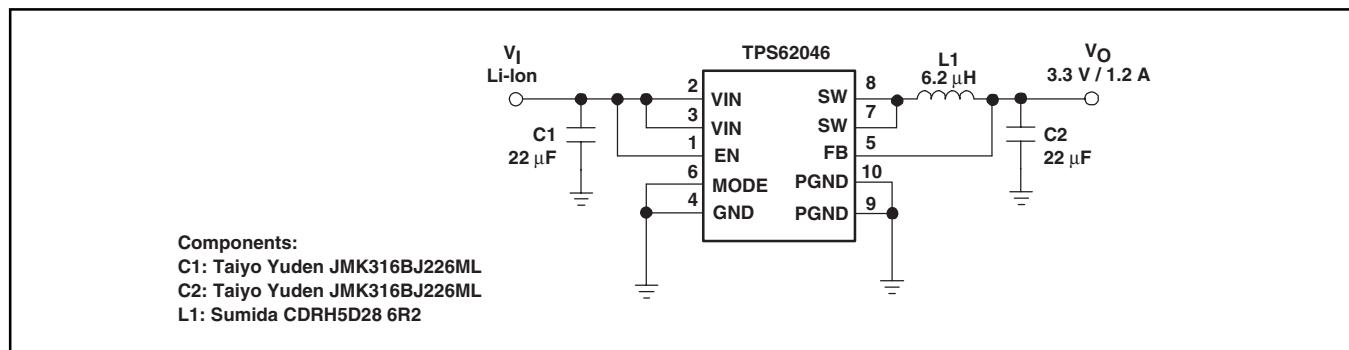


図17. Li-Ion to 3.3 V/1.2 A Conversion

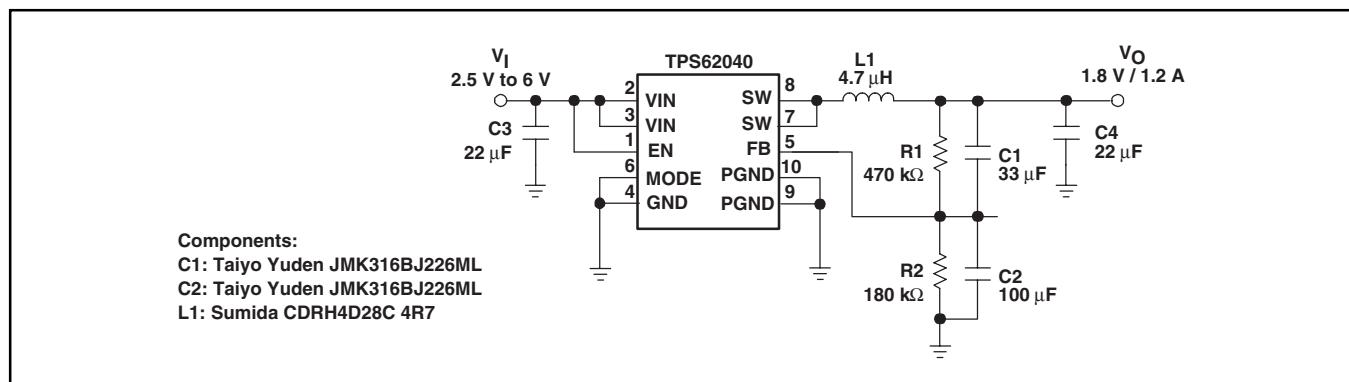
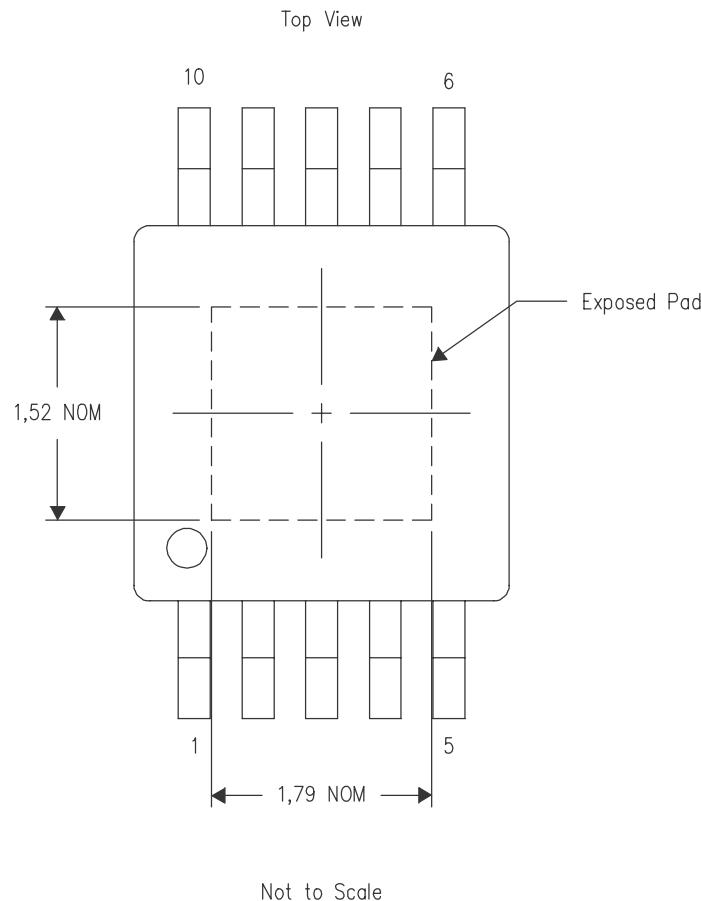


図18. Li-Ion to 1.8 V/1.2 A Conversion Using the Adjustable Output Voltage Version

外観

DGQ (S-PDSO-G10)

PowerPAD™ PLASTIC SMALL-OUTLINE



TPS62040, TPS62042, TPS62043, TPS62044, TPS62046

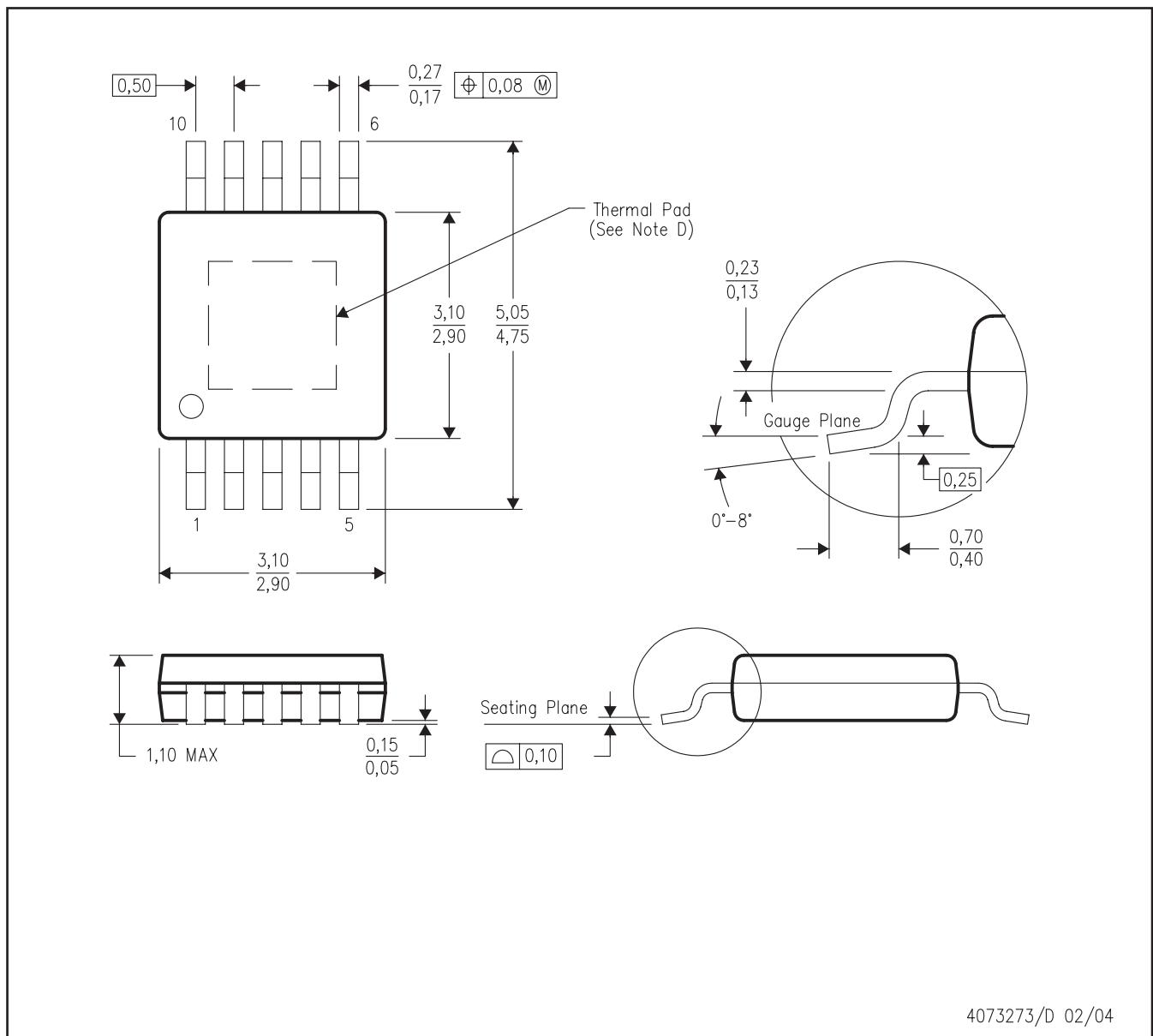
PPTD040

注：A. 全ての線寸法の単位はミリメートルです。

B. 図は予告なく変更することがあります。

C. PowerPAD™パッケージについての追加情報及びその熱放散能力の利用法については、テクニカル・ブリーフ “*PowerPAD Thermally Enhanced Package*” TI文献番号SLMA002及びアプリケーション・ブリーフ “*PowerPAD Made Easy*” TI文献番号SLMA004を参照してください。いずれもホームページwww.ti.comで入手できます。

PowerPADは、テキサス・インスツルメンツの商標です。



注：A. 全ての線寸法の単位はミリメートルです。

B. 図は予告なく変更することがあります。

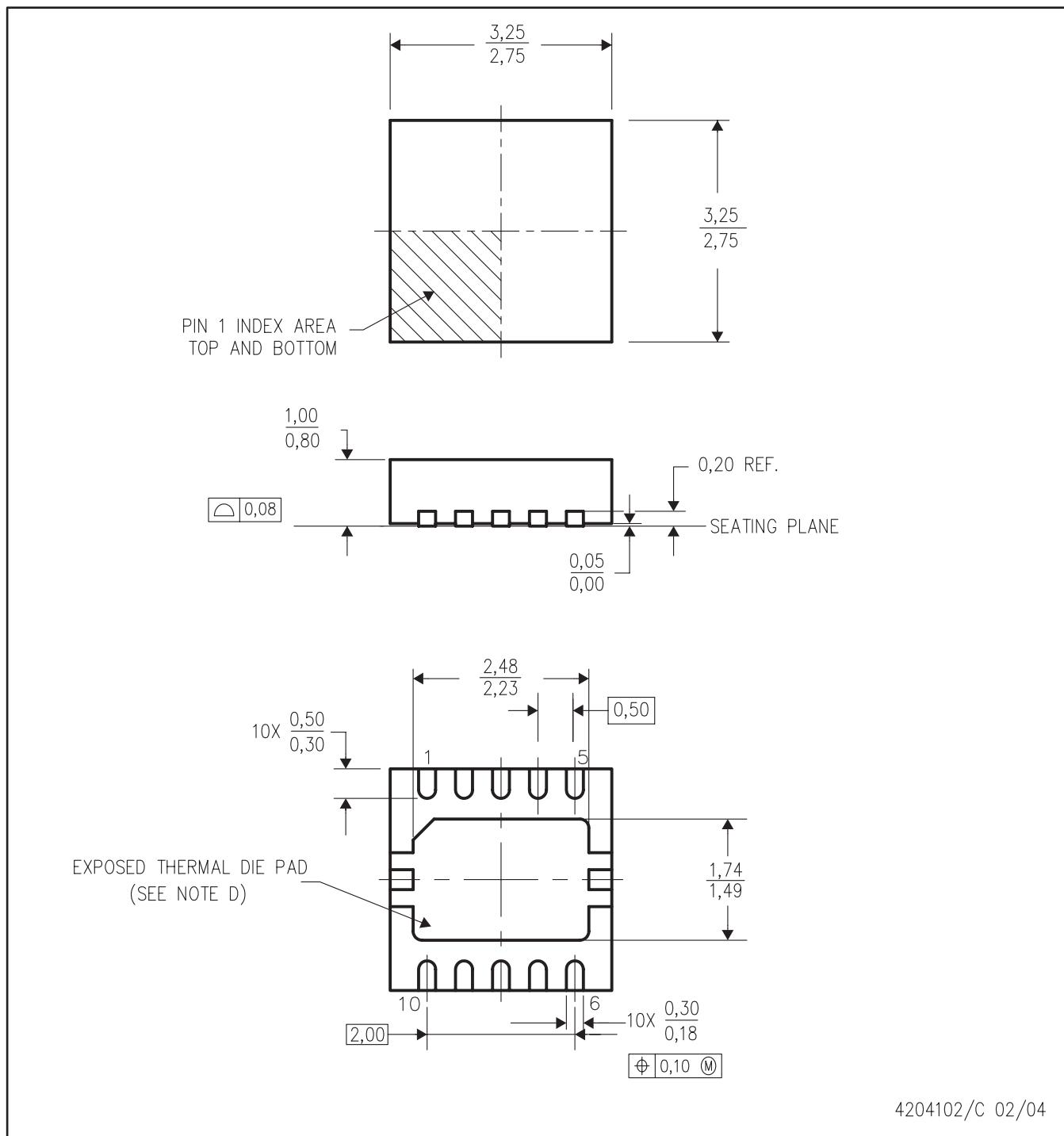
C. ボディ寸法はモールド突起部を含みません。

D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。推奨するボード・レイアウトについての情報はテクニカル・ブリーフ “PowerPAD Thermally Enhanced Package” TI文献番号SLMA002を参照してください。この文献はホームページwww.ti.comで入手できます。

E. JEDEC MO-187に準拠します。

4073273/D 02/04

PowerPADは、テキサス・インスツルメンツの商標です。



4204102/C 02/04

- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. スモール・アウトライン・ノーリード(SON)パッケージ構造です。
 D. パッケージの熱特性はサーマル・パッドを外部のサーマル・プレーンに接合することで改善されることがあります。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS62040DGQ	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DGQ.B	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DGQG4	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DGQR	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DGQR.B	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DGQRG4	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBI
TPS62040DRCR	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU NIPDAUAG	Level-2-260C-1 YEAR	-40 to 85	BBO
TPS62040DRCR.B	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBO
TPS62040DRCRG4	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBO
TPS62042DGQ	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBL
TPS62042DGQ.B	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBL
TPS62042DGQR	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBL
TPS62042DGQR.B	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBL
TPS62042DGQRG4	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBL
TPS62042DRCR	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU SN NIPDAUAG	Level-2-260C-1 YEAR	-40 to 85	BBS
TPS62042DRCR.B	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBS
TPS62043DGQ	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBM
TPS62043DGQ.B	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBM
TPS62043DGQR	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBM
TPS62043DGQR.B	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBM
TPS62043DRCR	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	Call TI Nipdaug Nipdau	Level-2-260C-1 YEAR	-40 to 85	BBT
TPS62043DRCR.B	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBT
TPS62044DGQ	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBN
TPS62044DGQ.B	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBN
TPS62044DGQR	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBN
TPS62044DGQR.B	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBN
TPS62044DRCR	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU SN NIPDAUAG	Level-2-260C-1 YEAR	-40 to 85	BBU

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS62044DRCR.B	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBU
TPS62046DGQ	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBQ
TPS62046DGQ.B	Active	Production	HVSSOP (DGQ) 10	80 TUBE	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBQ
TPS62046DGQR	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBQ
TPS62046DGQR.B	Active	Production	HVSSOP (DGQ) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	BBQ
TPS62046DRCR	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU SN NIPDAUAG	Level-2-260C-1 YEAR	-40 to 85	BBW
TPS62046DRCR.B	Active	Production	VSON (DRC) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	BBW

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

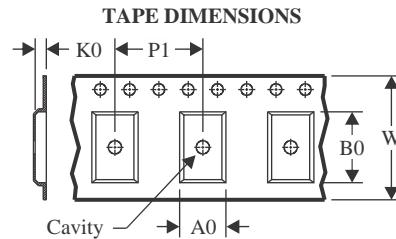
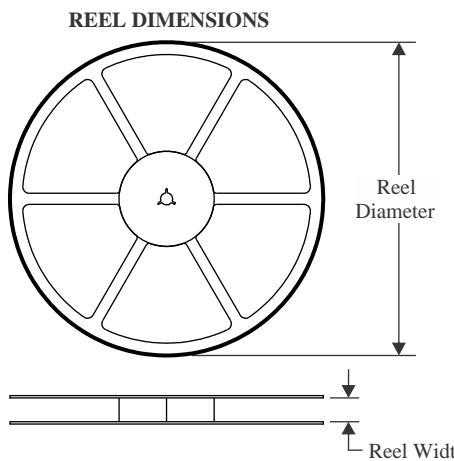
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

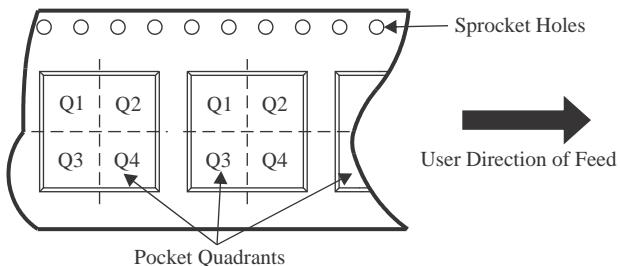
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

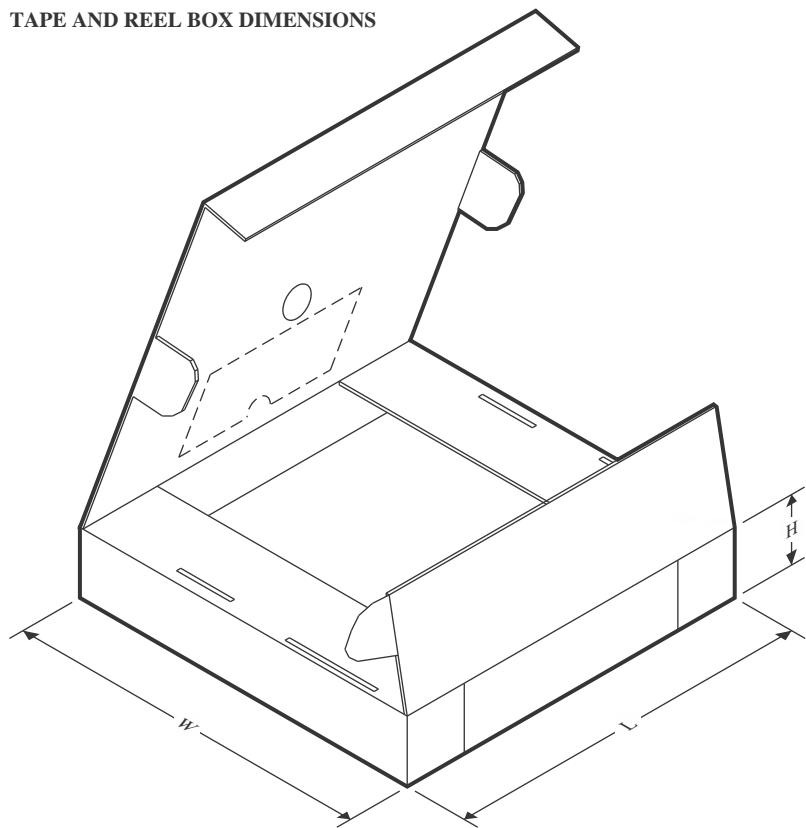
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

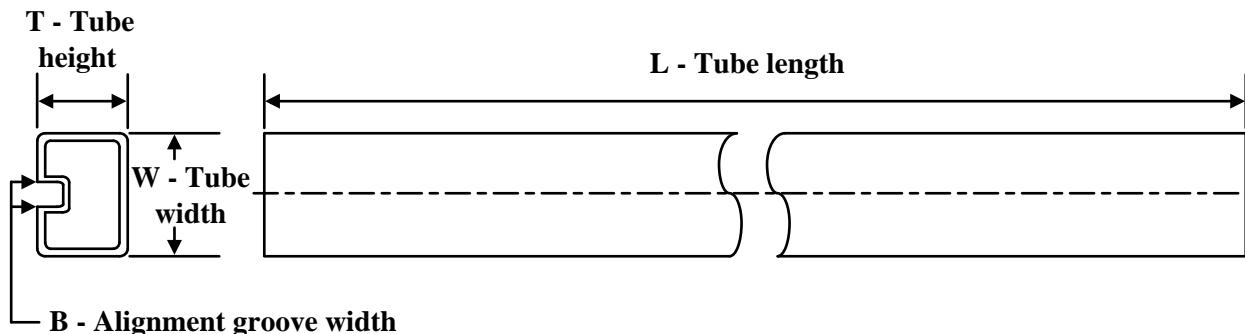
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS62040DGQR	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS62040DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62040DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62042DGQR	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS62042DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62043DGQR	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS62043DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62044DGQR	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS62044DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62046DGQR	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS62046DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS62040DGQR	HVSSOP	DGQ	10	2500	364.0	364.0	27.0
TPS62040DRCR	VSON	DRC	10	3000	353.0	353.0	32.0
TPS62040DRCR	VSON	DRC	10	3000	346.0	346.0	33.0
TPS62042DGQR	HVSSOP	DGQ	10	2500	364.0	364.0	27.0
TPS62042DRCR	VSON	DRC	10	3000	353.0	353.0	32.0
TPS62043DGQR	HVSSOP	DGQ	10	2500	350.0	350.0	43.0
TPS62043DRCR	VSON	DRC	10	3000	353.0	353.0	32.0
TPS62044DGQR	HVSSOP	DGQ	10	2500	364.0	364.0	27.0
TPS62044DRCR	VSON	DRC	10	3000	353.0	353.0	32.0
TPS62046DGQR	HVSSOP	DGQ	10	2500	364.0	364.0	27.0
TPS62046DRCR	VSON	DRC	10	3000	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μ m)	B (mm)
TPS62040DGQ	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62040DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62040DGQ.B	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62040DGQ.B	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62040DGQG4	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62040DGQG4	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62042DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62042DGQ	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62042DGQ.B	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62042DGQ.B	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62043DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62043DGQ	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62043DGQ.B	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62043DGQ.B	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62044DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62044DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62044DGQ.B	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62046DGQ	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62046DGQ	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88
TPS62046DGQ.B	DGQ	HVSSOP	10	80	330	6.55	500	2.88
TPS62046DGQ.B	DGQ	HVSSOP	10	80	331.47	6.55	3000	2.88

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025年10月